



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I660590 B

(45)公告日：中華民國 108 (2019) 年 05 月 21 日

(21)申請案號：107101831

(22)申請日：中華民國 107 (2018) 年 01 月 18 日

(51)Int. Cl. : H03M1/12 (2006.01)

H03L7/18 (2006.01)

(30)優先權：2017/01/25 美國

62/450,442

2017/02/13 歐洲專利局

17155828.1

(71)申請人：奧地利商 AMS 有限公司 (奧地利) AMS AG (AT)

奧地利

(72)發明人：毛特納 克里斯群 MAUTNER, CHRISTIAN (AT)；格羅佛 柯里 GLOVER, KERRY (US)；巴恩姆勒 弗萊德里奇 BAHNMUELLER, FRIEDRICH (DE)

(74)代理人：洪武雄；陳昭誠

(56)參考文獻：

TW I574510

TW I575884

TW 201324325A

TW 201608833A

TW 201631900A

US 20050119846A1

US 20120249195A1

US 20160337055A1

審查人員：蘇齊賢

申請專利範圍項數：15 項 圖式數：6 共 30 頁

(54)名稱

用來校準時間至數位轉換器系統的方法及時間至數位轉換器系統

METHOD FOR CALIBRATING A TIME-TO-DIGITAL CONVERTER SYSTEM AND TIME-TO-DIGITAL CONVERTER SYSTEM

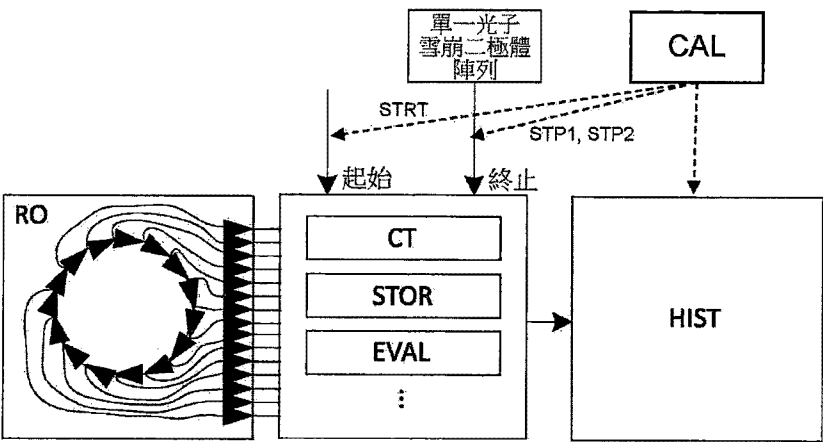
(57)摘要

一種時間至數位轉換器系統具有至少一個時間至數位轉換器，該至少一個時間至數位轉換器包括：振盪器(RO、RO1、RO2)，尤其是環形振盪器；由該振盪器所驅動之計數器；評估區塊，連接至該計數器及經配置用於決定與起始訊號及終止訊號相關之時間差異性；以及直方圖塊(HIST、HIST1、HIST2)，具有用於記錄與該時間差異性相關之登錄之複數個箱。藉由 u 定義測量間隔TM之測量時脈訊號(MCLK)來操作或準備以操作該時間至數位轉換器系統、提供校準時脈訊號(CCLK)(該校準時脈訊號(CCLK)的頻率高於該測量時脈訊號(MCLK)達預定比例)、使用該校準時脈訊號(CCLK)之選擇的時脈邊緣(ph0)作為該起始訊號(STRT)及使用該校準時脈訊號(CCLK)之後續的時脈邊緣(ph1、ph2)作為該終止訊號(STP1、STP2)，該系統可以校準。該評估區塊依據使用作為該起始訊號(STRT)及該終止訊號(STP1、STP2)之該校準時脈訊號之該個別的時脈邊緣(ph0、ph1、ph2)，決定校準時間差異性。與該計數器之計數器步驟相關之時間測量是依據該預定比例及該校準時間差異性加以決定。

A time-to-digital converter system has at least one time-to-digital converter comprising an oscillator (RO, RO1, RO2), in particular a ring oscillator, a counter being driven by the oscillator, an evaluation block connected to the counter and configured for determining a time difference associated with a start signal and a stop signal, and a histogram block (HIST, HIST1, HIST2) with a number of bins for recording entries

associated with the time difference. The system can be calibrated by operating or preparing to operate the time-to-digital converter system with a measurement clock signal (MCLK) defining a measurement interval (TM), providing a calibration clock signal (CCLK) having a frequency higher than the measurement clock signal (MCLK) by a predefined ratio, using a selected clock edge (ph0) of the calibration clock signal (CCLK) as the start signal (STRT) and a subsequent clock edge (ph1, ph2) of the calibration clock signal (CCLK) as the stop signal (STP1, STP2). The evaluation block determines a calibration time difference based on the respective clock edges (ph0, ph1, ph2) of the calibration clock signal used as the start signal (STRT) and the stop signal (STP1, STP2). A time measure associated with a counter step of the counter is determined based on the predefined ratio and the calibration time difference.

指定代表圖：



【第1圖】

符號簡單說明：

- RO . . . 環形振盪器
- CT . . . 計數器
- STOR . . . 儲存元件
- EVAL . . . 評估區塊
- HIST . . . 直方圖塊
- CAL . . . 校準區塊
- STRT . . . 起始訊號
- STP1、STP2 . . . 終止訊號

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

用來校準時間至數位轉換器系統的方法及時間至數位轉換器系統

METHOD FOR CALIBRATING A TIME-TO-DIGITAL
CONVERTER SYSTEM AND TIME-TO-DIGITAL
CONVERTER SYSTEM

【技術領域】

【0001】 本發明揭露係關於時間至數位轉換器系統之校準，尤其係關於使用振盪器之時間至數位轉換器系統。

【先前技術】

【0002】 時間至數位轉換器(TDC, Time-to-Digital Converter)為經由使用以測量時間間隔及轉換該時間間隔成為數位輸出之裝置。該時間至數位轉換器允許在高度解析度下之非常短的時間的測量。

【0003】 時間至數位轉換器可以使用於飛行時間(time-of-flight)相機中，例如，以測量如同雷射脈衝之發出的光訊號行進至反射物件並且回到該相機所需之時間。

【0004】 用以實現時間至數位轉換器的習知技術使用振盪器(尤其是環形振盪器)及由該振盪器所驅動之計數器，例如藉由透過該環形振盪器之時脈邊緣進展。這種時間至數位轉換器可以將個別的起始(START)及終止(STOP)脈衝之間之時間差異性轉換成為整數數值。這些數值接著

使用作為用於在直方圖記憶體中之箱的位址。該設計之缺點在於該箱位址之實體表示，例如時間差異性或空間距離，視該振盪器之該速度或頻率而定，該振盪器之該速度或頻率可能無法事先知道或者在不同的條件下甚至是變動的。

【0005】 在習知的方法中，在箱位址及實體表示之間之該關係是藉由測量參考距離而決定。

【發明內容】

【0006】 本發明欲達到之目的在於提供用於提供較高精確度之時間至數位轉換之改良的校準概念。

【0007】 該目的是透過該獨立申請專利範圍之主旨而達成。實施例及發展源自於該附屬申請專利範圍。

【0008】 例如，時間至數位轉換器系統包含：一個或一個以上之振盪器，尤其是環形振盪器；計數器，與每一個振盪器結合及由每一個振盪器所驅動；評估區塊，連接至每一個計數器及經配置用於決定與起始訊號及終止訊號相關之時間差異性；以及直方圖塊，具有複數個箱用於記錄該時間差異性相關之登錄。這種時間至數位轉換器系統利用定義測量間隔之測量時脈訊號來操作。例如，該測量時脈訊號驅動類似垂直共振腔面射型雷射 (VCSEL, Vertical-Cavity Surface Emitting Laser) 二極體之輻射發出裝置，使得例如光線脈衝之該發出的輻射之響應或反射可以受到記錄。該測量間隔通常經選定以匹配該一個或一個以上之時間至數位轉換器之測量範圍。

【0009】 該改良的校準概念是依據校準時脈訊號提供該時間至數位轉換器系統之想法，該校準時脈訊號的頻率高於該測量時脈訊號，尤其是達預定比例。

【0010】 因為該校準時脈訊號之該較高的頻率，故該校準時脈訊號之至少兩個時脈邊緣會落在由該測量時脈訊號所定義之該測量間隔內並且因此在該時間至數位轉換器之該測量範圍內。該校準時脈訊號之該至少兩個時脈邊緣可以經由使用以驅動具有個別的起始及終止訊號之該評估時脈，藉以產生計數器差異性，分別為與該校準時脈訊號之該定義完整的時脈邊緣相關之直方圖箱位址。因此，與該計數器之計數器步驟相關之時間測量可以決定，因此具有用於該直方圖登錄之校準數值。

【0011】 若該校準時脈訊號之該頻率或比例是經由選擇使得至少三個時脈邊緣落在其中一個測量間隔內時，則本發明亦可能執行兩個不同的測量於該校準時脈訊號之個別的時脈邊緣對上及以不同的方式評估該兩個不同的測量之該結果，藉以消除例如結合該測量之偏移效果。

【0012】 如前文所述在用於校準時間至數位轉換器系統之方法之實施例中，該時間至數位轉換器系統是使用定義測量間隔之測量時脈訊號來操作或準備以操作。依據該改良的校準概念，校準時脈訊號是提供具有高於該測量時脈訊號達預定比例之頻率。該校準時脈訊號之選擇的時脈邊緣是經使用作為用於該評估區塊之起始訊號，並且該校準時脈訊號之後續的時脈邊緣是使用作為用於該評估區

塊之終止訊號。該評估時脈依據使用作為該起始訊號及該終止訊號之該校準時脈訊號之該個別的時脈邊緣，決定校準時間差異性。與該計數器之計數器步驟相關之時間測量是依據該預定比例及該校準時間差異性而決定。

【0013】 視該頻率而定，相對於該校準時脈訊號之比例，使用作為該終止訊號之該後續時脈邊緣可以是為立即地接續於使用作為該起始訊號之該時脈邊緣的時脈邊緣。然而，若該頻率或比例是足夠高時，則某些中間的時脈邊緣可以是換句話說在該起始訊號及該終止訊號之間之時間差異性是較短於該測量間隔之該條件下將忽略掉。

【0014】 在本方法之各種實現中，該直方圖塊之箱數號可以依據該校準時間差異性而決定，並且該時間測量是依據該預先定義的比例及該決定的箱號而決定。因此，例如在於該直方圖塊中之該箱登錄及結合該直方圖箱之實際的時間測量之間之更為直接的關聯可以建立。

【0015】 在其中該預定比例是至少 2 之某些實現中，該校準時脈訊號之另一個後續的時脈邊緣是使用作為另一個終止訊號。該另一個後續的時脈邊緣是不同於該後續的時脈邊緣。該評估區塊依據使用作為該起始訊號及該另一個終止訊號之該校準時脈訊號之該個別的時脈邊緣決定另一個校準時間差異性。該直方圖塊之另一個箱號是依據該另一個校準時間差異性而決定。與該計數器之該計數器步驟相關之該時間測量是依據該預定比例及在該決定的另一個箱號及該決定的箱號之間之差異性而決定。

【0016】 例如，當該比例已知時，也是在該終止訊號及該另一個終止訊號之間之時間差異性是已知的，該終止訊號亦可以稱為第一終止訊號。若類似於偏移誤差之任何系統性的誤差是存在於該系統中，則與該第一終止訊號相關之該箱號及與該另一個終止訊號相關之該箱號兩者是由這種系統性誤差所影響。藉由在該兩個箱號之間形成該差異性，這種系統性誤差至少部分地彼此抵消。

【0017】 雖然該改良的校準概念對於大於 1 之任何預定比例將是有效的，使用至少為 2、至少為 3 或至少為 4 之預定比例可能是適當的。為了便於操作選擇用於該預定比例之整數數值亦可能是適當的。例如，該方法允許由彼此推導該校準時脈訊號及該測量時脈訊號，例如藉由頻率乘法器或除法器，該乘法器或除法器在每一個例子中是更為便利的。為了這個目的該預定比例可以選擇作為成為 2 的次方之整數數值。

【0018】 雖然在該上一個說明中該改良的校準概念是與單一時間至數位轉換器相關而作描述，該改良的校準概念可以輕易地延伸至具有一個以上之時間至數位轉換器的系統。該方法於下文中將作更詳細的說明，採用第二個時間至數位轉換器作為範例。然而，對於熟習該項技藝之人士顯而易見的是，更多數量的時間至數位轉換器，例如三個、四個或者更多，可以以類比的方式推導出來。

【0019】 因此，在數個實現中，該時間至數位轉換器系統包含第二時間至數位轉換器，該第二時間至數位轉

換器包括：第二振盪器、尤其是環形振盪器，該第二振盪器是獨立於該至少一個時間至數位轉換器之該振盪器；由該第二振盪器所驅動之第二計數器；第二評估區塊，連接至該第二計數器及經配置用於決定與第二起始訊號及第二終止訊號相關之第二時間差異性；以及訊號直方圖塊，具有用於記錄與該第二時間差異性相關之登錄之複數個箱。在這種配置中，該選擇的時脈邊緣或該校準時脈訊號之另一個時脈邊緣可以經由使用作為該第二起始訊號，而該校準時脈訊號之對應的後續時脈邊緣是使用作為該第二終止訊號。該語詞”後續的”之定義如同上文所說明在此亦適用。該第二評估區塊依據使用作為該第二起始訊號及該第二終止訊號之該校準時脈訊號之該個別的時脈邊緣，決定第二校準時間差異性。與該第二計數器之第二計數器步驟相關的該第二時間測量是依據該預定比例及該第二校準時間差異性而決定。

【0020】 因此，對於該第一時間至數位轉換器及該第二時間至數位轉換器決定獨立的時間測量，而允許使用該時間至數位轉換器所執行之測量之該結果之對準。

【0021】 例如，類似於用於該第一時間至數位轉換器所描述之該實現，該第二直方圖塊之第二箱號可以依據該第二校準時間差異性而決定，並且該第二時間測量可以依據該預定比例及該決定的第二箱號而決定。該時間測量可以經由使用作為用於決定校準因子(例如係關於共同的時間基準)之基礎。

【0022】 在某些這種實現中，依據該決定的時間測量及該決定的第二時間測量，將該直方圖塊中之記錄的登錄與該第二直方圖塊中之記錄的登錄對準。這種對準可以在該第一及該第二直方圖塊中之讀取該登錄期間而執行。例如，雖然該直方圖登錄是使用整數箱號所表示，但該對準的結果可以參照非整數位址，視該時間測量個別的校準因子之該數值而定。

【0023】 亦對於該第二時間至數位轉換器，針對熟習該項技藝的讀者顯而易見的是，該校準測量可以藉由使用該校準訊號之另一個後續的時脈邊緣作為另一個終止訊號而執行，以決定在該第二直方圖塊中之不同的箱號之間之差異性，如同之前對於該第一時間至數位轉換器之詳細說明。該方法亦適用於能夠以該時間至數位轉換器系統所實現之另一個時間至數位轉換器。

【0024】 在上文所描述之該各種實現中，該時間測量可以是另一個依據該校準時脈訊號之頻率數值所決定之時間幅度，意即不是僅依據該預定比例。

【0025】 該校準時脈訊號之該頻率數值可以依據高精度時脈訊號所決定，尤其是每秒脈衝 (PPS, Pulse-Per-Second) 訊號，該訊號可以由全球定位系統接收器所提供或者從晶體振盪器所提供或推導。

【0026】 在所有該實現中，該改良的校準概念之該校準結果，意即該時間測量，可以經由使用以將直方圖結果轉換成為時間單位及更進一步轉換成為長度單位，如果

適當的話。為了這個目的，該校準測量的實施可以結合或者與該時間至數位轉換器系統之實際測量相關，以具有在該直方圖塊中之實際的測量結果及以具有該時間測量，意即校準結果，當由該直方圖塊讀取該測量結果時。

【0027】 在上文所描述之所有該實現中，依據該方法之該校準時間差異性之該決定及依據該校準時間差異性的該時間測量之該決定可以重複地執行，並且平均時間測量可以由該重複的決定而決定。這種重複的決定增加該測量結果之精確度及可靠度。因此，在該直方圖塊或複數個直方圖塊中之測量登錄之評估可以依據該平均時間測量而執行。

【0028】 該改良的校準概念如同上文所描述亦可以使用於時間至數位轉換器系統中，該概念依據上文所描述之其中一個該實現而額外地包含經由配置用於執行該方法之校準區塊。

【0029】 例如，該校準區塊是經由配置用於提供校準時脈訊號之選擇的時脈邊緣至該評估區塊作為該起始訊號，及提供該校準時脈訊號之後續的時脈邊緣作為終止訊號，該校準時脈訊號的頻率高於該測量時脈訊號達預定比例。該校準區塊更進一步地經由配置依據使用作為該起始訊號及該終止訊號之該校準時脈訊號之該個別的時脈邊緣，從該評估區塊接收校準時間差異性，以及依據該預定比例及該校準時間差異性，決定與該計數器之計數器步驟相關之時間測量。

【0030】 如同上文詳細描述用於依據該改良的校準概念之該方法，在某些實現中該校準區塊更進一步地經由配置而使用另一個後續的時脈邊緣用於第二測量。

【0031】 同樣地，該校準區塊亦可以經由配置使用以如同上文所描述之個別的振盪器、計數器等等用於兩個或兩個以上之時間至數位轉換器，以獨立地決定與該一個或一個以上之時間至數位轉換器之該計數器之計數器步驟相關之第二或另一個時間測量。在這種配置中，該校準區塊依據該決定的時間測量可以更進一步經由配置用於對準記錄的登錄於該兩個或兩個以上之直方圖塊中。

【0032】 該時間至數位轉換器系統之另一個實現對於熟習該項技藝的人士由該上文的校準方法之該各種實現之該描述將變得顯而易見。

【0033】 該改良的時序概念於下文中使用該圖式之輔助將作更詳細的說明。具有相同或類似的功能之元件於全文的圖式中採用相同的參考標號。因此該元件的描述於下列圖式中並不需要重複。

【圖式簡單說明】

【0034】 於該圖式中：

第 1 圖依據該改良的校準概念顯示時間至數位轉換器系統之示例實施例；

第 2 圖顯示以時間至數位轉換器系統量測之示例時間流程圖；

第 3 圖依據該改良的校準概念顯示以時間至數位轉換

器系統校準之示例時間流程圖；

第 4 圖依據該改良的校準概念顯示時間至數位轉換器之另一個示例實施例；

第 5 圖依據該改良的校準概念顯示以時間至數位轉換器系統校準之另一個示例時間流程圖；以及

第 6A 圖及第 6B 圖顯示與該改良的校準概念連結之示例直方圖。

【實施方式】

【0035】 第 1 圖依據該改良的校準概念顯示時間至數位轉換器系統之示例實施例。該時間至數位轉換器包括具有環形振盪器 RO 之時間至數位轉換器、計數器 CT、具有中間儲存 STOR 之評估區塊 EVAL、以及連接至含有該計數器、該評估區塊及該儲存之該區塊的直方圖塊 HIST。

【0036】 在該示例實施例中，該環形振盪器 RO 是以使用反相器所實現之 15 級環形振盪器所形成，每一個該反相器輸出是與該計數器 CT、該評估區塊 EVAL 及該儲存元件 STOR 直接地或非直接地連接。該環形振盪器 RO 負責作為細部計數器並且具有預設以藉由該計數器 CT 計數該環形振盪器之時脈邊緣之其中一個輸出，該計數器 CT 負責作為粗略計數器。

【0037】 在該環形振盪器 RO 內部之 15 個元件之數量對於這個例子是任意地選擇，並且可以視該需要的應用而立即地變更。例如，該反相器之切換時間及該反相器鏈結之該長度決定該環形振盪器 RO 之振盪頻率。尤其，該

振盪器頻率可能受到各種程序變動所支配使得即使依據相同設計所製造之環形振盪器在給定的精度內可能不具有相同的振盪頻率。該評估區塊 EVAL 是經由配置以採用起始及終止訊號作為用於在這些訊號之間決定時間差異性之基礎。例如，該環形振盪器 RO 及該計數器 CT 之實際的狀態可以儲存於由該起始及終止訊號所觸發之該儲存元件 STOR 內。在測量操作期間，來自多重測量所造成之該決定的時間差異性是儲存於在個別的直方圖箱中之該直方圖塊內作為結合在每一個例子中所決定之該時間差異性之登錄。

【0038】 參考第 2 圖，該起始訊號可以直接地或非直接地提供作為更進而觸發某些種類的輻射發出裝置之測量時脈訊號 MCLK，在這個示例中該裝置例如為用於發出雷射光線脈衝之垂直共振腔面射型雷射二極體。因此該測量時脈 MCLK 定義測量間隔 TM。參考第 1 圖，終止訊號可以藉由記錄來自該輻射脈衝之反射之單一光子雪崩二極體 (SPAD, Single Photon Avalanche Diode) 陣列所提供。因此，在該起始及終止訊號之間之該時間差異性顯示在脈衝發射及反射的脈衝之接收之間之該時間，藉以提供用於飛行時間之測量及反射該輻射之該物件之距離。

【0039】 在第 2 圖之該示例中，該直方圖塊具有 64 個直方圖箱。該數量應該瞭解為非限定的並且可以選定為不論是較高或較低。該直方圖 HMEM 顯示多重測量及在該直方圖區塊 HIST 中之該個別的分佈之該結果。在第 2 圖

之該圖式中，該 64 個直方圖箱是顯示有關於該測量時脈 MCLK，分別為該測量間隔 TM，位在直方圖範圍 HR 及未覆蓋的區域內，該未覆蓋的區域為該測量間隔 TM 之分別的時間框架 NC。然而，有關於該直方圖範圍 HR 之該長度及因此該直方圖區塊之每一個箱之該時間寬度本身並不知道但是為在該下文中所描述之校準流程之該結果。

【0040】 參考回到第 1 圖，該時間至數位轉換器系統更包括校準區塊 CAL，該校準區塊 CAL 提供明確的訊號 STRT 作為起始訊號及 STP1 及／或 STP2 作為終止訊號至該時間至數位轉換器，而用於從該起始及終止訊號訊號之間之時間差異性產生特定的時間測量結果。

【0041】 今參考第 3 圖，該圖顯示校準測量之訊號時序圖。該起始訊號 STRT 可以實現作為測量時脈訊號 MCLK 或者由具有頻率高於該測量時脈訊號 MCLK 之校準時脈訊號 CCLK 所推導，在該特定示例中藉由 4 之預定比例。因此，該校準時脈訊號 CCLK 具有四個時脈邊緣 ph0、ph1、ph2、ph3 於藉由該測量時脈 MCLK 所定義之每一個測量間隔中。該校準時脈訊號對於該測量時脈訊號 MCLK 之該比例及／或本身的頻率數值是已知的。

【0042】 如同之前所提到的，該校準時脈訊號 CLK 之該時脈邊緣 ph0 是使用作為或者與該起始訊號 STRT 重合。第一後續的時脈邊緣 ph1 是使用作為第一終止訊號 STP1。使用該時間至數位轉換器之該評估區塊之該功能性，該評估區塊 EVAL 依據可以寫入至該直方圖塊 HIST

之該校準時脈訊號 CCLK 之該個別的時脈邊緣 ph0、ph1 決定校準時間差異性，分別為位在與該決定的校準時間差異性相關之特定的位置 RBIN1 處之該直方圖記憶體 HMEM。該校準區塊 CAL 是經由配置以依據在該校準時脈訊號 CCLK 與該測量時脈訊號 MCLK 之間之該預定比例以及該校準時間差異性，決定與該計數器之計數器步驟相關之時間測量。該決定可以直接地完成、或藉由依據該校準時間差異性決定該直方圖區塊之該箱數及依據該預定比例和該決定的箱數 RBIN1 決定該時間測量而完成。

【0043】 以該校準時脈訊號 CCLK 為 160MHz 之頻率為例，造成在兩個後續的時脈邊緣 ph1、ph0 之間之時間為 6.25 ns，以及該箱號 RBIN1 之數值為 62，因此，與單一箱相關之該時間測量將造成：

$$\text{每個箱為 } 6.25 \text{ ns} / 62 = 100.8 \text{ ps}$$

【0044】 應該注意的是該時間測量可以依據單獨的該結果箱號而決定，分別為藉由僅評估在該時脈邊緣 ph1、ph0 之間之該時間差異性。然而，在相同的方法中，另一個校準時間差異性亦可以依據在與該時脈邊緣 ph2 重合之該第二終止訊號 STP2 及該起始時脈緣 ph0 之間之該時間差異性而決定。如同可以由第 3 圖所看到，該方法導致另一個箱號 RBIN2 於該直方圖記憶體 HMEM 中。亦由於在該結合的時脈邊緣 ph1、ph2 之間之時間差異性是已知的，結合該計數器 CT 之該計數器步驟之該時間測量因此可以藉由使用在該箱號 RBIN2 及箱號 RBIN1 之間之該差

異性而決定。

【0045】 接續上文的示例，若該另一個箱號 RBIN2 是決定具有該數值 120，則在箱號 RBIN2 及 RBIN1 之間之該差異性導致 $120 - 62 = 58$ ，因此與單一箱相關之該時間測量將造成：

$$\text{每個箱為 } 6.25 \text{ ns} / 58 = 107.8 \text{ ps}$$

【0046】 例如，使用於該校準測量之該時脈邊緣在每一種情況下是分別緊接在彼此之後。然而，視該校準時脈訊號 CCLK 之該頻率及／或針對該測量時脈訊號 MCLK 之該預定比例而定，考慮所有該使用的時脈邊緣落在相同的測量間隔 TM 內，單一時脈邊緣可以忽略。

【0047】 在第 3 圖之該示例中，在該校準時脈訊號 CCLK 及該測量時脈訊號 MCLK 之間之該預定比例經選擇為 4，該數值為整數數字及 2 的次方數兩者。這種比例可以有益於實際的實現，但是儘管如此其它比例仍然是可能的。尤其，若只有在起始脈衝及單一終止脈衝之間之時間差異性受到評估時，該校準時脈訊號具有頻率較高於該測量時脈訊號 MCLK 可能是充分的，使得該校準時脈訊號之至少兩個時脈邊緣落在該測量間隔 TM 內。若欲使用兩個終止訊號時，類似在具有 RBIN1、RBIN2 之第 3 圖之該示例中，若該校準時脈訊號 CCLK 是至少該測量時脈訊號 MCLK 之該頻率的兩倍可能是足夠的。

【0048】 對於熟習該項技藝的讀者顯而易見的是，每一個直方圖箱之該時間寬度符合如同由該振盪器所定義

之每一個計數器步驟之該時間寬度，尤其該環形振盪器 RO。因此，使用該校準測量所決定之該時間測量顯示對於必須轉換直方圖結果成為時間單位，例如皮秒(picoseconds)之最低有效位元(LSB, Least Significant Bit)之該時間並且更進而成為長度之單位，例如毫米。

【0049】 該校準測量依據依據該改良的校準概念可以以單一振盪器使用於校準時間至數位轉換器系統。然而，該改良的校準概念亦允許校準時間至數位轉換器系統具有一個以上之時間至數位轉換器，意即一個以上之振盪器。尤其對於採用一個以上之時間至數位轉換器之系統具有各種應用，例如藉由採用該可能性以接收、分別地記錄、更多的反射或以例如在多重像素的配置中獨立地使用多個時間至數位轉換器而於增加該時間至數位轉換器系統之靈敏度。

【0050】 對於使用有效地低像素計算 3D 相機之成像鏡頭之多重像素實現，該直方圖將不會合併，但是儘管如此仍需要對準該像素之該時間基準。

【0051】 第 4 圖顯示具有至少兩個時間至數位轉換器之時間至數位轉換器系統之示例，而為了較佳的呈現只有描繪兩個該時間至數位轉換器。

【0052】 尤其，第 4 圖之該時間至數位轉換器系統是依據在第 1 圖中所顯示之該實施例，而該時間至數位轉換器之架構經提供第二時間並且可以經提供更多個時間如同由該省略符號所指示。在第 4 圖之該圖式中，該時間至

數位轉換器之每一個該元件是以在第 1 圖中所使用之參考符號後面所帶有的 1 或 2 之參考符號所標示並且實現相同的功能性。尤其，每一個該時間至數位轉換器依據個別的起始及終止訊號執行獨立的測量，該測量之該結果分別地累積在該直方圖塊 HIST1、HIST2 中。

【0053】 在類似的方法中，該校準區塊 CAL 如同上文所描述為了校準目的是經由配置以提供個別的起始及終止訊號 STRT、STP1、STP2 至該時間至數位轉換器之該個別的輸入。因此，結合該時間至數位轉換器之該個別的計數器之該計數器步驟之時間測量在每種情況下將作決定。尤其，對於每一個時間至數位轉換器之該時間測量依據上文所描述之其中一個該方法將作決定，意即具有其中一個或具有分別的直方圖登錄之兩個終止訊號。

【0054】 參考第 5 圖，有關於測量時脈訊號 MCLK 之三個直方圖記憶體 HMEM1、HMEM2、HMEM3 之該內容是以具有三個時間至數位轉換器之時間至數位轉換器系統的例示而顯示。如同可以由第 5 圖所看出，該三個時間至數位轉換器區分至少本身的個別直方圖範圍 HR1、HR2、HR3。因此，雖然峰值結果在相同的條件下是經由分別地收集以回應相同的事件，但該峰值結果於該直方圖中 HMEM1、HMEM2、HMEM3 並未彼此重合。因此，若該直方圖如同在第 4 圖中所顯示是由 CPU 經由共同的系統匯流排 SYSBUS 所讀取而未具有分別該決定的時間測量之該校準，則該讀取結果之疊加將看起來如同在第 6A 圖中

所顯示並且將因此導致不準確的結果。

【0055】 然而，依據該改良的校準概念，該決定的時間測量對於每一個該時間至數位轉換器是由該校準區塊 CAL 提供至該 CPU，藉以依據用於每一個時間至數位轉換器之該決定的時間測量允許在該直方圖塊中之記錄的登錄之該對準。因此，該直方圖登錄之疊加例如造成如同在第 6B 圖之該直方圖中所顯示之重合分佈。

【0056】 因此，在系統中，例如其中多重單一光子雪崩二極體陣列是連接至個別的時間至數位轉換器，儲存於該單一直方圖塊中之該結果可以併入成為共同的直方圖或用於具有更多結果之類似直方圖的資料結構，意即箱登錄，因此增加該整體的系統之靈敏度。對於該合併流程，儲存於該單一直方圖塊中之該結果在讀取於該單一直方圖塊中之該登錄期間是對準的。在這個程序中，當該直方圖登錄登錄是以整數箱號所標示時，視該時間測量分別的校準因子之該數值而定，該對準的結果可以參照非整數位址。

【0057】 在上文所描述的該各種實施例中，該校準，意即與該一個或一個以上之時間至數位轉換器之該計數器步驟相關之該時間測量之該決定可以在不同的時間執行。例如，該校準可以在實際執行測量之前而執行，尤其在該實際測量之前在該測量之初始時立即具有該情況之記錄。同樣地，該校準可以在實際測量之後而執行，該校準具有類似的效果。再者，即使在實際測量之前及之後之校準測量之組合可以使用例如在該測量之前及之後之該決定

的時間測量之平均值而實現。該校準亦可以在不同的測量循環之間之測量暫停中執行。

【0058】 所有這些選擇允許該實際的測量結果，如同例如在第 5 圖中之示例所顯示，可以在該實際測量之後並且即使在使用於該直方圖塊中所收集之僅該原始測量資料之該時間至數位轉換器系統外部及透過該校準測量所決定之該相關的時間測量而執行。

【0059】 然而，若該校準測量是在實際測量之前執行，亦可能直接地處理每一個時間至數位轉換器之該評估區塊之該輸出，及在儲存該輸出成為直方圖之前，依據該決定的時間測量，調整實際測量之該決定的時間差異性。在該選擇的變化中，每一個實際的測量之該調整的數值可以直接地寫入至個別的記憶體。該方法亦允許寫入能夠由該調整所產生之非整數的數值。

【0060】 該校準時脈訊號可以是全域分佈及細部平衡之高速時脈。藉由執行該時間至數位轉器於該時脈之兩個鄰接的邊緣上，該局部的環形振盪器之該相對的速度可以推導出來。儘管如此，該整體的系統之該準確度可以由這種高速時脈之該準確度所限制。因此，對於顯著地改良該絕對精度，外部的高精準度時脈可以測量例如由全球定位系統接收器所提供之每秒脈衝(PPS, Pulse-Per-Second)訊號。該外部高精準度時脈之該測量接著是使用該內部高速時脈(意即該校準時脈訊號)而達成。

【符號說明】

【0061】

RO、RO1、RO2	環形振盪器
CT、CT1、CT	計數器
STOR、STOR1、STOR2	儲存元件
EVAL、EVAL1、EVAL2	評估區塊
HIST、HIST1、HIST2	直方圖塊
CAL	校準區塊
STRT	起始訊號
STP1、STP2	終止訊號
MCLK	測量時脈
CCLK	校準時脈
TM	時間間隔
HR、HR1、HR2、HR3	直方圖範圍
HMEM、HMEM1、HMEM2、HMEM3	直方圖記憶體
NC	未考慮時間
RBIN1、RBIN2	直方圖箱位址
ph0、ph1、ph2、ph3	時脈邊緣
SYBUS	系統匯流排
CPU	中央處理單元

I660590

發明摘要

【發明名稱】(中文/英文)

用來校準時間至數位轉換器系統的方法及時間至數位轉換器系統

METHOD FOR CALIBRATING A TIME-TO-DIGITAL
CONVERTER SYSTEM AND TIME-TO-DIGITAL
CONVERTER SYSTEM

【中文】

一種時間至數位轉換器系統具有至少一個時間至數位轉換器，該至少一個時間至數位轉換器包括：振盪器(RO、RO1、RO2)，尤其是環形振盪器；由該振盪器所驅動之計數器；評估區塊，連接至該計數器及經配置用於決定與起始訊號及終止訊號相關之時間差異性；以及直方圖塊(HIST、HIST1、HIST2)，具有用於記錄與該時間差異性相關之登錄之複數個箱。藉由 μ 定義測量間隔TM之測量時脈訊號(MCLK)來操作或準備以操作該時間至數位轉換器系統、提供校準時脈訊號(CCLK)(該校準時脈訊號(CCLK)的頻率高於該測量時脈訊號(MCLK)達預定比例)、使用該校準時脈訊號(CCLK)之選擇的時脈邊緣(ph0)作為該起始訊號(STRT)及使用該校準時脈訊號(CCLK)之後續的時脈邊緣(ph1、ph2)作為該終止訊號(STP1、STP2)，該系統可以校準。該評估區塊依據使用作為該起始訊號(STRT)及該終止訊號(STP1、STP2)之該校準時脈訊號之該個別的時脈邊緣(ph0、ph1、ph2)，決定校準時間差異性。與該計數器之計數器步驟相關之時間測量是依據該預定比例及該校準時間差異性加以決定。

【英文】

A time-to-digital converter system has at least one time-to-digital converter comprising an oscillator (RO, RO1, RO2), in particular a ring oscillator, a counter being driven by the oscillator, an evaluation block connected to the counter and configured for determining a time difference associated with a start signal and a stop signal, and a histogram block (HIST, HIST1, HIST2) with a number of bins for recording entries associated with the time difference. The system can be calibrated by operating or preparing to operate the time-to-digital converter system with a measurement clock signal (MCLK) defining a measurement interval (TM), providing a calibration clock signal (CCLK) having a frequency higher than the measurement clock signal (MCLK) by a predefined ratio, using a selected clock edge (ph0) of the calibration clock signal (CCLK) as the start signal (STRT) and a subsequent clock edge (ph1, ph2) of the calibration clock signal (CCLK) as the stop signal (STP1, STP2). The evaluation block determines a calibration time difference based on the respective clock edges (ph0, ph1, ph2) of the calibration clock signal used as the start signal (STRT) and the stop signal (STP1, STP2). A time measure associated with a counter step of the counter is determined based on the predefined ratio and the calibration time difference.

【代表圖】

【本案指定代表圖】：第（ 1 ）圖。

【本代表圖之符號簡單說明】：

RO	環形振盪器
CT	計數器
STOR	儲存元件
EVAL	評估區塊
HIST	直方圖塊
CAL	校準區塊
STRT	起始訊號
STP1、STP2	終止訊號

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

本案無化學式

申請專利範圍

1. 一種用於校準具有至少一個時間至數位轉換器之時間至數位轉換器系統之方法，該時間至數位轉換器包括：振盪器(RO、RO1、RO2)，尤其是環形振盪器；由該振盪器所驅動之計數器；評估區塊，連接至該計數器及經配置用於決定與起始訊號及終止訊號相關之時間差異性；以及直方圖塊(HIST、HIST1、HIST2)，具有用於記錄與該時間差異性相關之登錄之複數個箱，該方法包括：
 - 以定義測量間隔(TM)之測量時脈訊號(MCLK)操作或準備以操作該時間至數位轉換器系統；
 - 提供校準時脈訊號(CCLK)，該校準時脈訊號(CCLK)的頻率高於該測量時脈訊號(MCLK)達預定比例；
 - 使用該校準時脈訊號(CCLK)之選擇的時脈邊緣(ph0)作為該起始訊號(STRT)，並且使用該校準時脈訊號(CCLK)之後續的時脈邊緣(ph1、ph2)作為該終止訊號(STP1、STP2)；
 - 依據使用作為該起始訊號(STRT)及該終止訊號(STP1、STP2)之該校準時脈訊號之該個別的時脈邊緣(ph0、ph1、ph2)，利用該評估區塊決定校準時間差異性；以及
 - 依據該預定比例及該校準時間差異性，決定與該計數器之計數器步驟相關之時間測量。
2. 如申請專利範圍第 1 項所述之方法，更包括：

- 依據該校準時間差異性決定該直方圖塊之箱號 (RBIN1、RBIN2)；以及
 - 依據該預定比例及該決定的箱號決定該時間測量。
3. 如申請專利範圍第 2 項所述之方法，其中，該預定比例是至少 2，該方法更包括：
- 使用該校準時脈訊號 (CCLK) 之另一個接續的時脈邊緣 (ph2) 作為另一個終止訊號 (STP2)；
 - 依據使用作為該起始訊號 (STRT) 及該另一個終止訊號 (STP2) 之該校準時脈訊號 (CCLK) 之該個別的時脈邊緣，使用該評估區塊決定另一個校準時間差異性；
 - 依據該另一個校準時間差異性決定該直方圖塊之另一個箱號 (RBIN2)；以及
 - 依據該預定比例及在該決定的另一個箱號 (RBIN2) 及該決定的箱號 (RBIN1) 之間之差異性，決定該時間測量。
4. 如申請專利範圍第 1 至 3 項的其中一者所述之方法，其中，該預定比例是至少 3，尤其是至少 4。
5. 如申請專利範圍第 1 至 3 項的其中一者所述之方法，其中，該預定比例是整數數值。
6. 如申請專利範圍第 1 至 3 項的其中一者所述之方法，其中，該時間至數位轉換器系統包含第二時間至數位轉換器，該第二時間至數位轉換器包括：第二振盪器 (RO2)，尤其是環形振盪器，該第二振盪器是獨立於該至少一個時間至數位轉換器之該振盪器 (RO1)；由該第

二振盪器所驅動之第二計數器；第二評估區塊，連接至該第二計數器及經配置用於決定與第二起始訊號及第二終止訊號相關之第二時間差異性；以及第二直方圖塊(HIST2)，具有用於記錄與該第二時間差異性相關之登錄之複數個箱，該方法更包括：

- 使用該校準時脈訊號之該選擇的時脈邊緣或另一個選擇的時脈邊緣作為該第二起始訊號及使用該校準時脈訊號之對應的後續時脈邊緣作為該第二終止訊號；
- 依據使用作為該第二起始訊號及該第二終止訊號之該校準時脈訊號之該個別的時脈邊緣，利用該第二評估區塊決定第二校準時間差異性；以及
- 依據該預定比例及該第二校準時間差異性，決定與該第二計數器之第二計數器步驟相關之第二時間測量。

7. 如申請專利範圍第 6 項所述之方法，更包括

- 依據該第二校準時間差異性，決定該第二直方圖塊之第二箱號；以及
- 依據該預定比例及該決定的第二箱號，決定該第二時間測量。

8. 如申請專利範圍第 6 項所述之方法，更包括依據該決定的時間測量及該決定的第二時間，將該直方圖塊中之記錄的登錄與該第二直方圖塊中之記錄的登錄對準。

9. 如申請專利範圍第 1 至 3 項的其中一者所述之方法，其

中，該時間測量是更依據該校準時脈訊號之頻率數值所決定之時間幅度。

10. 如申請專利範圍第 9 項所述之方法，其中，該校準時脈訊號之該頻率數值是依據高精準度時脈訊號、尤其是每秒脈衝訊號所決定。
11. 如申請專利範圍第 1 至 3 項的其中一者所述之方法，其中，該校準時間差異性之該決定及依據該校準時間差異性的該時間測量之該決定是重複地執行，並且其中，平均時間測量是由此重複的決定所決定。
12. 一種時間至數位轉換器系統，該系統是以定義測量間隔(TM)之測量時脈訊號(MCLK)來操作，該系統包含至少一個時間至數位轉換器，該至少一個時間至數位轉換器包括：振盪器(RO、RO1、RO2)，尤其是環形振盪器；由該振盪器所驅動之計數器；評估區塊，連接至該計數器及經配置用於決定與起始訊號及終止訊號相關之時間差異性；直方圖塊(HIST、HIST1、HIST2)，具有用於記錄與該時間差異性相關之登錄之複數個箱；以及校準區塊(CAL)，該校準區塊經配置用於：
 - 提供校準時脈訊號(CCLK)之選擇的時脈邊緣(ph0)至該評估區塊作為該起始訊號(STRT)，及提供該校準時脈訊號(CCLK)之後續的時脈邊緣(ph1、ph2)作為該終止訊號(STP1、STP2)，該校準時脈訊號(CCLK)的頻率高於該測量時脈訊號(MCLK)達預定比例；
 - 依據使用作為該起始訊號(STRT)及該終止訊號

(STP1、STP2)之該校準時脈訊號之該個別的時脈邊緣，接收來自該評估時脈的校準時間差異性；以及

- 依據該預定比例及該校準時間差異性，決定與該計數器之計數器步驟相關之時間測量。

13. 如申請專利範圍第 12 項所述之系統，其中，該預定比例是至少 2，並且該校準時脈更經由配置用於：

- 依據該校準時間差異性，決定該直方圖區塊之箱號(RBIN1)；
- 提供該校準時脈訊號(CCLK)之另一個後續的時脈邊緣(ph2)至該評估區塊作為另一個終止訊號(STP2)；
- 依據使用作為該起始訊號(STRT)及該另一個終止訊號(STP2)之該校準時脈訊號之該個別的時脈邊緣，接收來自該評估時脈的另一個校準時間差異性；
- 依據該另一個校準時間差異性，決定該直方圖塊之另一個箱號(RBIN2)；以及
- 依據該預定比例及在該決定的另一個箱號(RBIN2)及該決定的箱號(RBIN1)之間之差異性，決定該時間測量。

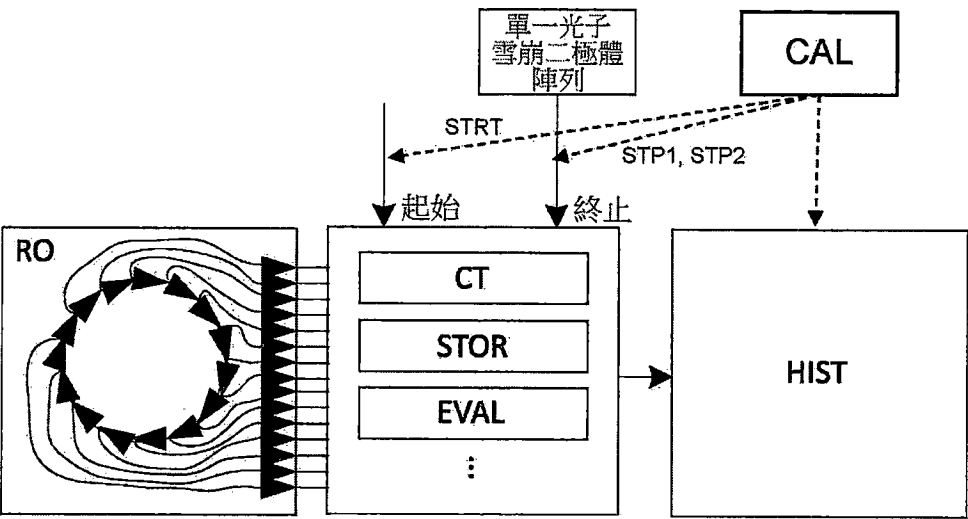
14. 如申請專利範圍第 12 或 13 項所述之系統，更包含第二時間至數位轉換器，該第二時間至數位轉換器包括第二振盪器(RO2)，尤其是環形振盪器，該第二振盪器是獨立於該至少一個時間至數位轉換器之該振盪器(RO1)；由該第二振盪器所驅動之第二計數器；第二評估區塊，連接至該第二計數器及經配置用於決定與第二起始訊

號及第二終止訊號相關之第二時間差異性；以及第二直方圖塊(HIST2)，具有用於記錄與該第二時間差異性相關之登錄之複數個箱，其中，該校準區塊更經由配置用於：

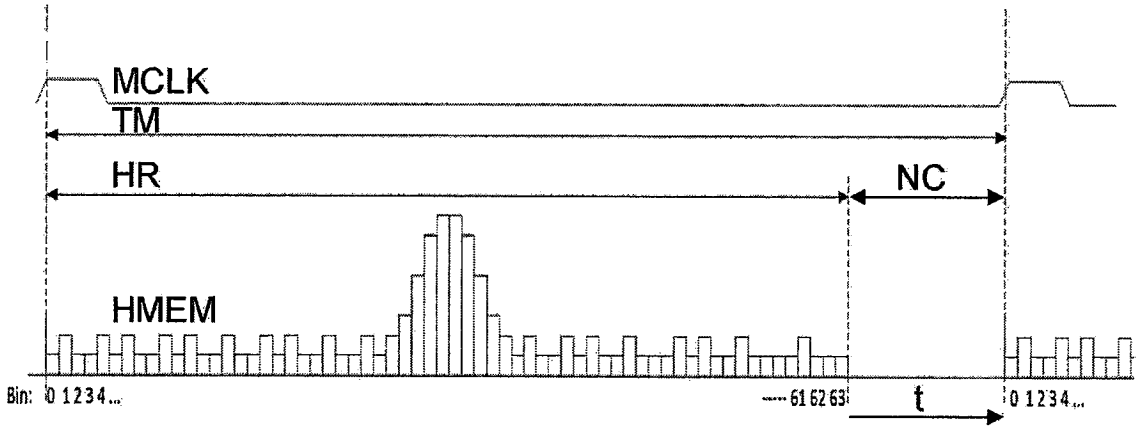
- 提供該校準時脈訊號之該選擇的時脈邊緣或另一個選擇的時脈邊緣至該評估區塊作為該第二起始訊號，及提供該校準時脈訊號之對應的後續時脈邊緣作為該第二終止訊號；
- 依據使用作為該第二起始訊號及該第二終止訊號之該校準時脈訊號之該個別的時脈邊緣，接收來自該評估時脈的第二校準時間差異性；以及
- 依據該預定比例及該第二校準時間差異性，決定與該第二計數器之第二計數器步驟相關之第二時間測量。

15. 如申請專利範圍第 14 項所述之系統，其中，該校準區塊更經由配置依據該決定的時間測量及該決定的第二時間測量，將該直方圖塊中之記錄的登錄與該第二直方圖區塊中之記錄的登錄對準。

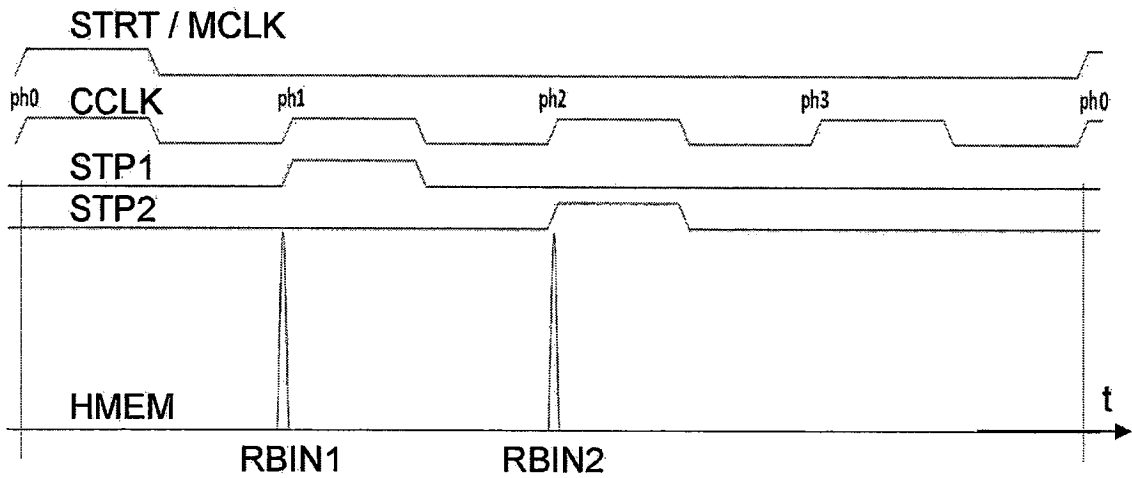
【發明圖式】



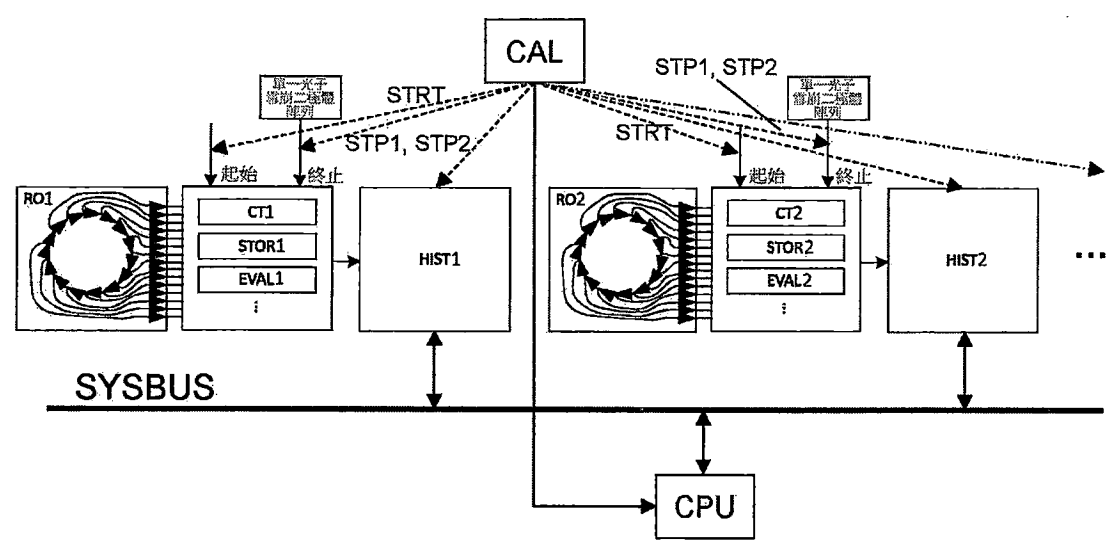
【第1圖】



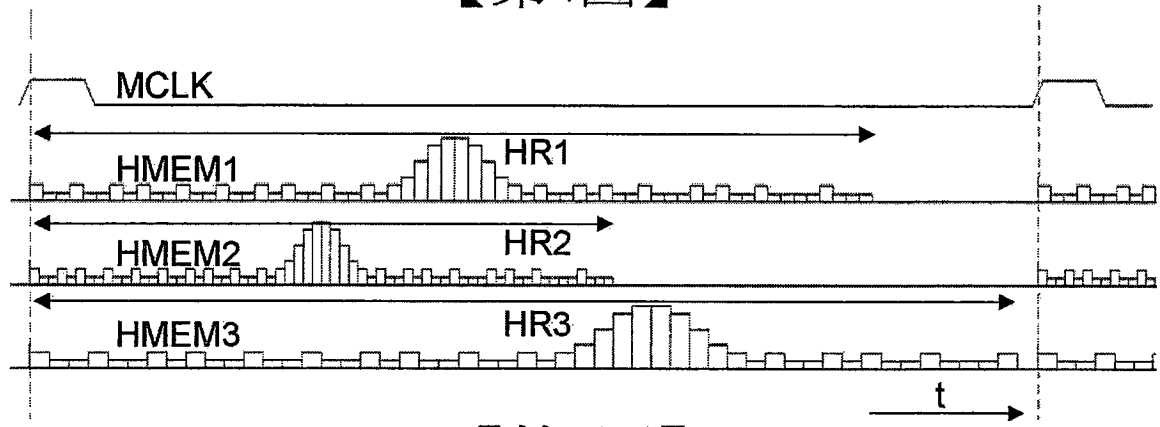
【第2圖】



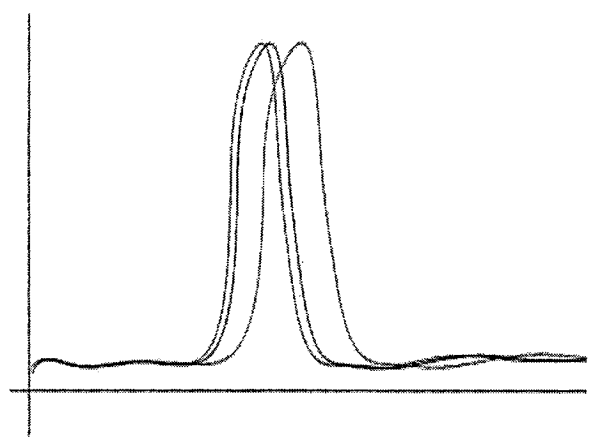
【第3圖】



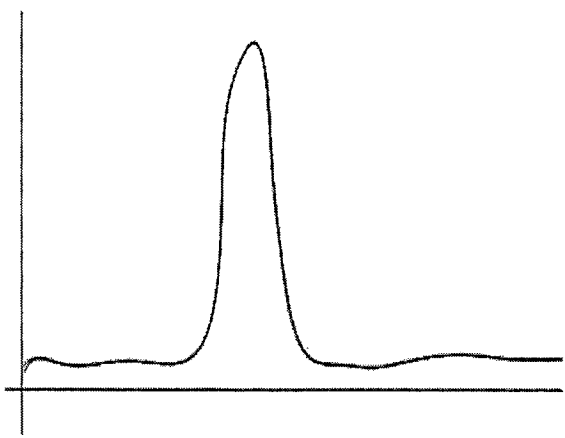
【第4圖】



【第5圖】



【第6A圖】



【第6B圖】