I592662

(19)中華民國智慧財產局

(12)發明說明書公告本 **(11)證書號數：TW I592662 B**

(45)公告日： 中華民國 106 (2017) 年 07 月 21 日

(21)申請案號：105119173 (22)申請日： 中華民國 97 (2008) 年 03 月 28 日

(51)Int. Cl.： *G01N33/48 (2006.01)* *G06F15/18 (2006.01)*
H03M13/47 (2006.01)

(30)優先權：2007/04/12 美國 11/734,473

(71)申請人：翠維迪亞健康股份有限公司 (美國) TRIVIDIA HEALTH, INC. (US)
美國

(72)發明人：莫茲雷斯基 布雷特E MODZELEWSKI, BRENT E. (US)；凱亨 富漢 KAYIHAN, FERHAN (US)；加帝洛 艾德華 CARDELLO, EDWARD (US)

(74)代理人：惲軼群；陳文郎

(56)參考文獻：

EP 0395384A2 US 2005/0019953A1

US 2005/0168747A1

審查人員：盧贊文

申請專利範圍項數：4 項 圖式數：12 共 45 頁

(54)名稱

用於最小化潛在錯誤之衝擊之方法

METHOD FOR MINIMIZING IMPACT OF POTENTIAL ERRORS

(57)摘要

本發明提供一用於測量一樣本的一性質之系統。該系統包含一具有一記憶體之診斷測量裝置及一用於收集樣本之診斷測試條帶。條帶上已嵌入有一代表至少第一資料及第二資料的圖案，第一資料係為代表有關測量該性質之參數、可用來校準診斷測量裝置之碼、或指示測量裝置與測試條帶之間的妥當連接之參數以及可用來檢測與排除影響該性質的妥當測量之潛在錯誤之第二資料的至少一者之資料。

A system for measuring a property of a sample is provided. The system comprises a diagnostic measuring device having a memory and a diagnostic test strip for collecting the sample. The strip has embedded thereon a pattern representative of at least first data and second data, the first data being data representing at least one of parameters related to measuring the property, codes usable for calibration of the diagnostic measuring device, or parameters indicating proper connection between the measuring device and the test strip and the second data usable for detecting and rejecting potential errors affecting the proper measurement of the property.

指定代表圖：

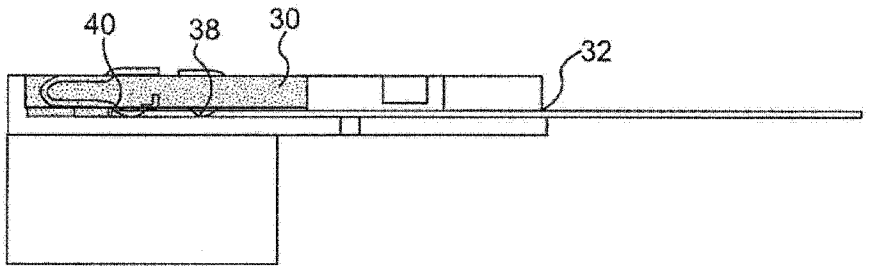


圖3

符號簡單說明：

30・・・計量器連接器

32・・・通路

38(標為 1 至 4)・・・第一複數個連接器接觸部

40(標為 5 至 9)・・・第二複數個連接器接觸部

I592662

公告本

双面影印

發明摘要

※ 申請案號：105119173 (由 103123977 分割)

※ 申請日： 97.3.28 ※IPC 分類：G01N 33/48 (2006.01)

G06F 15/18 (2006.01)

H03M 13/47 (2006.01)

【發明名稱】(中文/英文)

用於最小化潛在錯誤之衝擊之方法

Method for Minimizing Impact of Potential Errors

【中文】

本發明提供一用於測量一樣本的一性質之系統。該系統包含一具有一記憶體之診斷測量裝置及一用於收集樣本之診斷測試條帶。條帶上已嵌入有一代表至少第一資料及第二資料的圖案，第一資料係為代表有關測量該性質之參數、可用來校準診斷測量裝置之碼、或指示測量裝置與測試條帶之間的妥當連接之參數以及可用來檢測與排除影響該性質的妥當測量之潛在錯誤之第二資料的至少一者之資料。

【英文】

A system for measuring a property of a sample is provided. The system comprises a diagnostic measuring device having a memory and a diagnostic test strip for collecting the sample. The strip has embedded thereon a pattern representative of at least first data and second data, the first data being data representing at least one of parameters related to measuring the property, codes usable for calibration of the diagnostic measuring device, or parameters indicating proper connection between the measuring device and the test strip and the second data usable for detecting and rejecting potential errors affecting the proper measurement of the property.

【代表圖】

【本案指定代表圖】：第（ 3 ）圖。

【本代表圖之符號簡單說明】：

30...計量器連接器

32...通路

38(標為1至4)...第一複數個連接器接觸部

40(標為5至9)...第二複數個連接器接觸部

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

(無)

發明專利說明書

（本說明書格式、順序，請勿任意更動）

【發明名稱】（中文/英文）

用於最小化潛在錯誤之衝擊之方法

Method for Minimizing Impact of Potential Errors

【技術領域】

[0001]本申請案對於2007年4月12日提申的美國專利申請案11/734,473主張優先權。

[0002]本發明有關經由使用診斷測試條帶來電化感測一流體內的一特定成份之系統及方法中之錯誤檢測及排除技術。

【先前技術】

[0003]許多產業具有監測流體中的特定成份濃度之商業需求。健康照護領域中，譬如，患糖尿病的個體需要監測其體液內的特定成份。可取得數種系統讓人測試一諸如血液、尿液或唾液等體液以方便地監測諸如膽固醇、蛋白質及葡萄糖等特定流體成份的位準。患有糖尿病亦即特徵在於胰島素生產不足的胰臟失調之個體係需要每日小心地監測其血糖位準。可取得數種可讓人方便地監測其血糖位準之系統。此等系統通常包括一測試條帶，其中使用者施加一血液樣本及一計量器，計量器「讀取」測試條帶以決定血液樣本中的葡萄糖位準。

[0004]在可供用來測量血糖位準之不同技術中，電化學技術因為可能只需要很小血糖樣本即可進行測量所以特別

理想。以電流分析電化學為基礎的系統中，測試條帶通常包括一含有試劑的樣本室，諸如葡萄糖氧化酶及一中介劑(mediator)，及電極。當使用者將一血液樣本施加至樣本室時，試劑與葡萄糖起反應，且計量器將一電壓施加至電極造成以電流為基礎之氧化還原反應。計量器測量所造成的電流且計算基於電流的葡萄糖位準。亦已知具有以電量分析或電壓分析為基礎的其他系統。

[0005]因為測試條帶包括一生物試劑，每個製成的條帶無法以確切相同的敏感度作複製。因此，測試條帶在不同批次中製造且該批次所特有的資料常被計量器的微處理器用來作為一信號以輔助精確地進行計量器計算。利用該資料來幫助精確地使所測量電流與實際葡萄糖濃度作交叉相關。譬如，資料可代表一「發訊告知」計量器的微處理器作存取及計算期間利用來自一機載記憶體裝置之一特定組的所儲存校準值之數值碼。

[0006]過去的系統中，一特定批次的條帶所特有之碼已被使用者人工地輸入至計量器中，或經由連同來自單一製造批次的測試條帶所封裝之部分類型的記憶體裝置(諸如一ROM晶片)作連接。此人工輸入、或由使用者連接之步驟係增添了不當輸入錯誤碼資料之危險。此等錯誤會導致不精確的測量及患者病史的不當記錄。過去的系統亦已包括併入個別條帶上之可條碼讀取式資訊。個別列印一特定條碼於各條帶上係對於條帶製造添加顯著的製造成本並需要將一條碼讀取器併入計量器內以獲得資訊之額外費用。

[0007]應強調對於許多使用者的長期健康來說，諸如血液等體液中的濃度位準之精確測量可能具有關鍵性。結果，在用來測量流體中的濃度位準之計量器及測試條帶中係需要高位準的可靠度。因此，希望具有可更可靠且更精確地提供對於個別測試條帶的一發訊告知碼之用於診斷測試條帶之一合乎成本效益的自動校準系統。

[0008]將條帶批次校準資訊嵌入可由儀器(計量器)讀取之個別測試條帶上係讓使用者不需將計量器批次校準匹配於條帶瓶。由於不再需要仰賴使用者妥當地校準計量器的批次碼，所以此關鍵步驟沒有使用者錯誤之可能性。

[0009]雖從自動校準系統消除了使用者技術錯誤，該系統仍易受到由於條帶及儀器製造的正常變異所導致之潛在儀器讀取錯誤。這些系統易受到錯誤性讀取校準碼，不論批次碼被電性、機械性、光學性或其他方式嵌入皆然。若能消除或至少降低儀器讀取錯誤機會將可大幅提高系統的可靠度。

[0010]讀取錯誤可能被完全消除，但受限於小條帶結構上可編碼之有用資料位元數。可能盡量減少讀取錯誤而不犧牲對於自動校準的可取得資料位元數，但需要批次碼的妥當數學配置及編號。依據錯誤排除的一預定可接受位準而定，可採用下述本發明所教導技術之一組合來改變讀取錯誤排除最多達100%。

[0011]條帶上編碼係為葡萄糖測試中之一種相對較新的概念，其有潛力可大幅改良葡萄糖讀取的精確度。未經

由檢測及排除含有錯誤的條帶、或矯正讀取錯誤而受到保護對抗測試條帶編碼錯誤之系統係將具有次佳效能並可能產生不精確的葡萄糖讀數。

【發明內容】

[0012]本發明的實施例係有關一用於測量一樣本的一性質之系統，一用於決定一流體內的一成份位準之方法，及一用於在一診斷測試條帶上編碼一包括複數個位元的碼之方法以決定一流體內的一成份位準包含藉以盡量降低可能的位元錯誤之衝擊藉以免除先前裝置及方法的一或多項限制及缺點。

[0013]與本發明一致之一實施例係有關一用於測量一樣本的一性質之系統，其包含一用於收集樣本的診斷測試條帶，條帶上嵌入有資訊；一用於接收測試條帶、讀取所嵌入資訊、及測量樣本之診斷測量裝置；且診斷裝置進一步包含一用於檢測所嵌入資訊的錯誤之錯誤檢測常式。

[0014]與本發明一致之另一實施例係有關一用於測量一樣本的一性質之系統，包含一具有一記憶體之診斷測量裝置；一用於收集樣本之診斷測試條帶，該條帶上嵌入有一傳導圖案，傳導圖案代表至少第一資料及第二資料，其中第一資料為代表有關測量該性質的參數、可用於校準診斷測量裝置的碼、或指示測量裝置與測試條帶之間的妥當連接之參數的至少一者之資料；而第二資料可用來檢測及排除影響該性質的妥當測量之潛在錯誤。

[0015]與本發明一致之另一實施例係有關一用於決定

一流體內的一成份位準之方法，包含提供一診斷測試計量器，測試計量器包含一記憶體及一處理器；提供一診斷測試條帶，測試條帶包含嵌入其上之至少一碼；將測試條帶插入測試計量器中，測試計量器讀取至少一碼；在至少一碼上進行一錯誤檢測及排除演算法；及若錯誤檢測及排除演算法未檢測到錯誤則決定流體的成份位準。

[0016]與本發明一致之另一實施例係提供一用於盡量降低當一裝置讀取一診斷測試條帶時可能發生的潛在錯誤的衝擊之方法，診斷測試條帶包括一含有配置於一物理配置中的複數個位元之第一碼，該方法包含：決定各位元造成一讀取錯誤之一機率；以該機率為基礎構成與該物理配置不同的位元之一邏輯性配置，其中邏輯性配置包含配置成可盡量降低潛在讀取錯誤的衝擊之位元。

[0017]將部份地由下文描述來建立、且部份地由該描述得知、或可藉由實施本發明來獲知本發明之額外特徵結構及優點。將藉由申請專利範圍特別指出之元件及組合來瞭解及達成本發明的特徵結構及優點。

[0018]請瞭解上文一般描述及下文詳細描述只用來示範及說明而非限制申請專利範圍所界定的本發明。

【圖式簡單說明】

[0019]圖1為根據本發明的一實施例之一測試條帶的概括橫剖視圖；

[0020]圖2為根據本發明的一實施例插入一計量器條帶連接器內之一測試條帶的俯視立體圖；

[0021]圖3為根據本發明的一實施例插入一計量器條帶連接器內之一測試條帶的概括橫剖視圖；

[0022]圖4為與根據本發明的一實施例一致之一測試條帶的一遠部分之俯視圖；

[0023]圖5顯示與本發明一致之接收測試條帶的一遠條帶接觸區之一計量器條帶連接器；

[0024]圖6顯示與本發明一致之一其上嵌入有一樣本碼之測試條帶；

[0025]圖7為與本發明一致在一數位模式中運作之計量器條帶連接器及計量器微控制器的電路代表圖；

[0026]圖8為顯示與本發明一致之一利用一趨勢化演算法來進行錯誤檢測及排除之方法之流程圖；

[0027]圖9為顯示與本發明一致之一利用用於運算一碼中之位元的模數之一檢查總和演算法來進行錯誤檢測及排除之方法的流程圖；

[0028]圖10為顯示與本發明一致之一利用冗餘碼來進行錯誤檢測及排除之方法的流程圖；

[0029]圖11為顯示與本發明一致之一利用一選擇性降低可取得碼數的方法來進行錯誤檢測及排除之方法的流程圖；

[0030]圖12為顯示與本發明的一實施例一致之一用於構成一邏輯性配置之方法的流程圖。

【實施方式】

[0031]現在將詳細參照本發明的目前實施例，其範例顯

示於圖中。各圖中盡可能使用相同編號來代表相同或相似的部份。

[0032]根據示範性實施例，本發明有關一用於測量一體液成份及檢測、排除及盡量降低可能發生的任何錯誤之系統，其包括一測試條帶及一計量器。一個別測試條帶亦可包括有關與屬於一特定批次的測試條帶相關聯的資料、該個別條帶所特有的資料、及較佳與檢測、排除及盡量降低錯誤相關聯的資料之一經嵌入碼。經嵌入資訊提出可由計量器讀取之資料，其發訊告知計量器的微處理器存取及利用儲存於一記憶體中對於來自個別條帶所屬之一製造批次的測試條帶所特有、或一個別測試條帶所特有之一特定組的校準參數。所嵌入資訊進一步包括有關檢測、排除或矯正任何錯誤之可由計量器讀取的資料。對於此揭露而言，「遠」係指正常使用期間較遠離裝置操作者之一測試條帶的部分，而「近」係指正常使用期間較接近裝置操作者之部分。

[0033]測試條帶可包括一用於接收一諸如血液樣本等使用者流體樣本之樣本室。可利用整體合併於本文中以供參考之共同擁有的美國專利案6,743,635中描述之材料及方法來形成本說明書的樣本室及測試條帶。為此，樣本室可包括一位於測試條帶近端之第一開口及一用於使樣本室通風之第二開口。樣本室的維度能夠經由第一開口抽入血液樣本，並藉由毛細作用將血液樣本固持於樣本室中。測試條帶可包括一在近端最窄之推拔段，或可包括其他指標藉

以讓使用者更容易定位第一開口及施加血液樣本。計量器及測試條帶可為諸如美國專利申請案11/181,778等所描述者，其整體合併於本文中以供參考，且描述於下文。

[0034]一工作電極及相對電極可選用性地連同充填檢測電極被配置在樣本室中。一試劑層配置於樣本室中且較佳至少接觸到工作電極。試劑層可包括一酵素諸如葡萄糖氧化酶，及一中介劑諸如鐵氰化鉀或環六次甲基四胺釕。測試條帶在接近其遠端處具有第一複數個電條帶接觸部，第一複數個電條帶接觸部經由傳導線跡連接至電極。此外，測試條帶亦可在接近條帶遠端處具有第二複數個電條帶接觸部。第二複數個電接觸部可配置成使其當條帶插入計量器中時提供一可被計量器獨特地分辨之批次碼。如上述，可讀取碼可以一用於自計量器中的一機載記憶體單元存取有關來自該批次的測試條帶之諸如校準係數等資料、或甚至對應於個別測試條帶之資訊、及較佳有關檢測、排除或矯正可能錯誤的資訊之信號被讀取。

[0035]計量器可為電池供電式且可在未使用時保持一低功率睡眠模式以節省電力。當測試條帶插入計量器中時，測試條帶接觸部上的第一及第二複數個電接觸部係接觸對應的計量器中之電接觸部。第二複數個電接觸部可橋接計量器中之一對的電接觸部，造成一電流流過一第二複數個電接觸部的一部分。經過第二複數個電接觸部之電流流係造成計量器喚醒且進入一主動模式。計量器亦讀取第二複數個電接觸部所提供之碼資訊且隨後可譬如識別將被

進行之特定測試，或妥當操作時態或所施加的錯誤檢測、排除、或矯正方法、演算法、或常式的類型之一確認。此外，計量器亦可以特定碼資訊為基礎將經插入條帶識別為一測試條帶或一檢查條帶。若計量器檢測到一檢查條帶，其進行一檢查條帶順序。並且，計量器可以碼資訊為基礎進行一錯誤檢測、錯誤排除、或錯誤矯正常式。與本發明的一實施例一致地，計量器中可具有一內部記憶體，其可儲存用於進行校準之微處理器演算法、或一錯誤檢測、排除、或矯正方法、常式、或演算法。計量器內的內部記憶體亦可儲存一韌體，其含有用於進行一所儲存微處理器演算法、一錯誤檢測、排除或矯正方法、常式、或演算法之指令、及用於計量器的一般操作之指令。並且，與本發明的一實施例一致地，韌體可被升級，使額外或替代性指令得以儲存在內部記憶體中。

[0036]測試條帶順序中，計量器係藉由確認任何這些電極之間沒有低阻抗路徑來核可工作電極、相對電極、及若被包括的充填檢測電極。若電極為合格，計量器對於使用者指示可將樣本施加至測試條帶。計量器隨後將一下降檢測(drop-detect)電壓施加至工作與相對電極之間並藉由檢測工作與相對電極之間的一電流流(亦即，當其橋接工作與相對電極時經過血液樣本之一電流流)來檢測一譬如血糖樣本等流體樣本。為了檢測樣本室中之間出現一適當樣本及血液樣本已橫越試劑層且與試劑層中的化學成份混合，計量器可將一充填檢測電壓施加至充填檢測電極之間並測

量流動於充填檢測電極之間的任何所產生電流。若此所產生電流在一預定時間內抵達一充分位準，計量器對於使用者指示出現有適當樣本且已與試劑層混合。

[0037]圖1顯示與本發明一致之一測試條帶10的一實施例之概括橫剖視圖。測試條帶10可包含如整體合併於本文中以供參考的美國專利申請案11/181,778所描述之一測試條帶。測試條帶10包括一近連接端12、一遠端14，且形成有一沿著測試條帶10全長延伸之基底層16。基底層16較佳由一電絕緣材料構成且具有足以對於測試條帶10提供結構性支撐之厚度。一傳導圖案(未圖示)配置於基底層16上。

[0038]傳導圖案(未圖示)包括配置於接近近端12的基底層16上之複數個電極，配置於接近遠端14的基底層16上之複數個電條帶接觸部，及將電極電性連接至複數個電條帶接觸部之複數個傳導線跡，該等接觸部係為一預定用於機械性接合於另一對應接觸部之區域。與本發明一致之一實施例中，複數個電極可包括一工作電極、一相對電極、及充填檢測電極。

[0039]一介電絕緣層18可在測量電極及複數個電條帶接觸部之間沿著測試條帶的一部分形成於傳導圖案上方藉以防止對於電連接件之磨刮及其他損害。如圖1所示，測試條帶10的近端12係包括一樣本接收區位，諸如一構形為可接收一使用者的流體樣本之樣本室20。可經由一覆蓋件22與基底層16上所形成的下屬測量電極之間所形成的一槽來部份地形成樣本室20。測量電極及電條帶接觸部的相對位

置係形成一位於條帶10一端之近電極區24及一位於另一端之遠條帶接觸區26。

[0040]圖2顯示與本發明一致之被插入一計量器連接器30中的一測試條帶10之俯視立體圖。測試條帶10包括一近電極區24，其含有樣本室及測量電極，如上述。近電極區24可形成為具有一特定形狀藉以讓使用者自遠條帶接觸區26區別用於接收一流體樣本之端。計量器連接器30係包括伸出到一喇叭狀開口以接收測試條帶10之通路32。計量器連接器30可進一步包括在通路32的基底上方延伸一預定高度之榫舌36。選擇榫舌36的預定高度以經由測試條帶10的一對應凸起層來限制一測試條帶10可被插入通路32內之範圍。

[0041]計量器連接器30進一步包括配置為較接近計量器連接器30近端之第一複數個連接器接觸部38，及配置為較接近計量器連接器30遠端之第二複數個連接器接觸部40。

[0042]圖3顯示與本發明一致之一被插入計量器連接器30內的測試條帶之概括橫剖視圖。通路32描繪包括第一複數個連接器接觸部38之一近列的連接器。此外，通路32容置包含第二複數個連接器接觸部40之一遠列的連接器。第一複數個連接器接觸部38及第二複數個連接器接觸部40係與遠條帶接觸區26的獨特部分產生接觸。

[0043]連接器接觸部可具有高或低阻抗的位準，產生一將生成一碼指標(code yield)之碼。與本發明一致之一實施

例中，該碼係為一以所實行的接觸墊數(P)為基礎之二元碼，其中碼數(N)等於$N=2^P$。雖然與本發明一致的一實施例利用一二元碼，可使用與本發明一致之其他類型的碼，且實施例不在此限。

[0044]然而，與本發明一致之另一實施例係併入一自動接通/喚醒特徵結構，然而，當與一自動接通/喚醒特徵結構整合時可能的碼數係降低至$N=2^P-1$。一具有一自動接通/喚醒特徵結構之系統中，一具有全部為零(全部高阻抗)的碼由於其將不會喚醒計量器所以不是主動碼。該碼不論可能的數字為2^P或2^P-1皆包括經編碼測試資訊、校準資訊、及有關錯誤檢測、排除、最小化或矯正之資訊。因為可能的碼數受限於接觸墊數，務必使用一不會耗盡可能的碼空間、且可容許充分測試及校準資訊被編碼於測試條帶10上之錯誤檢測、排除、或矯正之方法。

[0045]當測試條帶10插入計量器連接器30中，一接觸部係被關閉且藉由將微控制器的中斷拉高或拉低來喚醒計量器。計量器隨後將檢查外出電壓(V_{out})以決定測試類型且隨後讀取碼位元以決定碼值。所選擇的碼值可譬如與使用於一葡萄糖映繪演算法中之計量器的記憶體中之一所儲存組的係數相關聯，其中該葡萄糖映繪演算法特別與施加至測量電極區的試劑呈交叉相關。此碼亦可與諸如上文所參照者等其他類型條帶參數資訊相關聯。亦可選擇不同的計量器組態選項。其亦可用來決定條帶識別身份(檢查條帶、製造探針、及不同測試類型)。尚且，碼可指示一錯誤檢測、

排除、矯正常式、方法、或演算法。

[0046]藉由將個別化碼資料併入個別條帶內，除了與測量精確度相關聯者亦提供許多優點。譬如，藉由個別條帶編碼，使用者不再需要人工地輸入計量器的批次碼，消除了此關鍵步驟的使用者技術錯誤之可能性。直接儲存於個別測試條帶上之條帶碼亦將提供一在單一條帶瓶中運送混合批次條帶之手段。反之，諸如鈕/鎖鑰編碼等現今技術係需使一瓶中的所有條帶(一般被封裝於一包括來自相同批次的50個條帶之瓶中)皆來自相同的批次碼。

[0047]圖4為與本發明的一實施例一致之測試條帶10的一遠部分之俯視圖，用於顯示遠條帶接觸區26。形成於基底層16上之傳導圖案(未圖示)係沿著測試條帶10延伸以包括遠條帶接觸區26。遠條帶接觸區26被分割成獨特的傳導區42及44。傳導區44分割成四行而形成第一複數個電條帶接觸部，分別標為46、48、50及52。第一複數個電條帶接觸部46、48、50及52在測試條帶10遠端被電性連接至複數個測量電極。應瞭解第一複數個電條帶接觸部46、48、50及52的數量只是示範，且該系統可包括對應於該系統中所包括的測量電極數量之較少或較多個電條帶接觸部。

[0048]第一複數個電條帶接觸部46、48、50及52譬如經由測試條帶10中的下屬傳導圖案(未圖示)所形成之破口54被分割。一額外破口54係自遠條帶接觸區26內的傳導區42分割傳導區44，而另一破口54分割遠條帶接觸區26的右下部分以形成一凹口區56，如下文詳述。

[0049]傳導區42分割成五個獨特區，其勾勒第二複數個電條帶接觸部以形成接觸墊58、60、62、64及66。如上述，基底層16上的傳導圖案可被施加至條帶的頂側、條帶的底側、或兩者的一組合。接觸墊58、60、62、64及66構形為可操作性連接至計量器連接器30內的第二複數個連接器接觸部40。經由此操作性連接，計量器係被提供且自接觸墊讀取一特定碼，其代表發訊告知計量器存取有關測試條帶10的資料之資訊。破口68係隔離遠條帶接觸區26的一最外遠連接端70。

[0050]圖5顯示與本發明一致之計量器連接器30，其接收測試條帶10的遠條帶接觸區26。圖5描繪分別標為1至4之第一複數個連接器接觸部38，及標為5至9之第二複數個連接器接觸部40。連接器接觸部38及40與遠條帶接觸區26的獨特部分產生接觸。特定言之，測試條帶10妥當插入連接器30內時，第一複數個電條帶接觸部46、48、50及52分別電性連接至連接器接觸部1至4，其形成第一複數個連接器接觸部38。類似地，用於形成第二複數個電條帶接觸部之接觸墊58、60、62、64及66係分別電性連接至用於形成第二複數個連接器接觸部40之連接器接觸部5至9。

[0051]與本發明一致之一實施例中，接觸墊66與連接器接觸部9之間的連接係建立對於地極(或一使極性反轉之電壓源)之一共同連接，藉以完成一包括計量器及傳導區42至少一部分之電路。此電路的完成係可進行一計量器喚醒功能，而將一信號提供至計量器以自低功率睡眠模式升高功

率。為此，連接器接觸部9可相對於其餘接觸部5至8緊鄰設置，藉以確保在經由接觸墊66及連接器接觸部9連接之電路的最終關閉/喚醒之前使接觸部5至8處於妥當連接的位置中。尚且，因為與本發明一致之另一實施例中，一非傳導絕緣墨水條帶可形成於測試條帶10遠端且亦因為一傳導物質可自凹口區56被移除(顯示於圖4)，可防止計量器被過早喚醒。

[0052]亦即，測試條帶10在連接器通路32內之遠運動並未在連接器接觸部9接合測試條帶10的極遠邊緣之點處建立一共同連接。而是，將只在連接器接觸部通過凹口56、及如果施加的墨水條帶、及接合接觸墊66的一傳導部分時建立一共同連接，而提供一可靠連接。

[0053]如上述，接觸墊58、60、62、64及66構形為可操作性連接至計量器連接器30內的第二複數個連接器接觸部40。經由此操作性連接，計量器被提供且自接觸墊讀取一用於發訊告知計量器存取有關測試條帶10的資訊之特定碼。經編碼資訊可發訊告知計量器來存取包括但不限於指示將進行之特定測試的參數、指示對於一測試探針的連接之參數、指示對於一檢查條帶的連接之參數、校準係數、溫度矯正係數、ph位準矯正參數、血球容積計矯正資料、及用於辨識一特定測試條帶品牌的資料之資料。此外，經編碼資訊可指示一錯誤檢測、排除、或矯正方法。

[0054]圖6顯示與本發明一致之一其上嵌入有一樣本碼之測試條帶。如圖6所示，傳導接觸墊60及64係以一諸如非

傳導(絕緣)墨水層75等電絕緣材料所覆印。非傳導墨水層75係增高對應的連接器接觸部(此範例中，連接器接觸部6及8)與位於遠條帶接觸區26的傳導區42內的預定接觸墊處之下屬條帶部分之間的阻抗。

[0055]接觸墊58、60、62、64及66連接至對應的連接器接觸部40時，計量器將以覆印有一非傳導墨水層75之接觸墊的數量、及圖案為基礎來讀取一特定碼。亦即，利用非傳導墨水層75提供一被計量器所讀取的切換網路。當一絕緣體被列印於接觸墊58、60、62、64及66之傳導表面的一者上方時，其防止沿其的電流流並更改接觸墊與連接器接觸部之間的傳導路徑。當沒有絕緣體被列印於導體上方時，電流流相對較不受阻。

[0056]讀取一特定碼時，計量器內的一內部記憶體可經由一所儲存的微處理器演算法來存取特定有關特定測試條帶之校準資訊、或一錯誤檢測、排除、或矯正方法、常式、或演算法。計量器可經由一類比或數位方法來讀取碼。類比模式中，預設電阻性階梯在計量器內被互連至第二複數個連接器接觸部40(圖5中標為5至9)藉以可利用一電壓降、電阻或電流測量使得經列印非傳導墨水的變更與一獨特批次碼呈交叉相關。類比方法亦可同時地用來作為自動接通/喚醒特徵結構，只要各碼具有至少一墊沒有非傳導墨水即可，其會產生一低阻抗連接以藉由關閉一開路來喚醒計量器。可使用類比電壓、電阻、或電流位準來發訊告知計量器存取上文特別對於測試條帶10所參照之任何資料。

[0057]在一數位模式中，如圖7示意地顯示，不同於類比方法所使用的單一輸出，各接觸墊58-66將以一個別輸入被讀取。為了使數位方法同時地被用來作為一自動接通/喚醒特徵結構，輸入將需被導線或接(wire-orred)在一起或連接至一微控制器的一中斷控制器。各碼必須有至少一個墊沒有非傳導墨水75藉以可產生一低阻抗連接來喚醒計量器的微控制器。

[0058]具有高及低阻抗的非傳導墨水75係以所實行的墊數(P)為基礎產生一用於生成一碼指標(code yield)之二元碼，其中碼數為$N=2^P$。然而，可能使一碼包含一其中使電條帶接觸部皆未覆蓋電絕緣材料之配置(碼將皆為邏輯性「1」，亦即皆為導體)。如上述，當與一自動接通/喚醒特徵結構整合時，碼數降低至$N=2^P-1$。一具有一自動接通/喚醒特徵結構之系統中，一皆為零(皆為絕緣體)之碼由於將不會喚醒計量器所以並非主動碼。

[0059]當測試條帶10被插入計量器連接器30中時，一接觸部係關閉且藉由將微控制器的中斷拉高或拉低來喚醒計量器。計量器隨後將檢查外出電壓(V_{out})以決定測試類型且然後讀取碼位元(S1,S2,S3,S4)以決定碼值。所選擇碼值譬如可與使用於特別與施加至測量電極區的試劑交叉相關之一葡萄糖映繪演算法中之計量器的記憶體中所儲存之一組係數相關聯。此外，所選擇碼值可與一錯誤檢測、排除、或矯正演算法相關聯。可感測第7圖中處於V_{out}之橫越串列電阻器R的電壓降，以決定碼值是否位於作為一確認信號之一

預定範圍內。可利用此作用來決定條帶識別身份(檢查條帶、製造探針、及不同測試類型)。

[0060]除了提供一高或低阻抗位準外(經由在接觸墊一者上方施加或不存在非傳導墨水75的一絕緣層)，可將一特定電阻性元件施加至一特定接觸墊上方。電阻性元件將一增加位準的阻抗導入一用於降低(但未必防止)電流流之電路中。為此，藉由在一特定接觸墊上方使用一特定電阻性元件，直接在測試條帶的接觸墊上提供一中間位準的電阻。當此中間位準的電阻經由接合於一對應計量器連接器接觸部而被連接至計量器時，計量器會檢測此「中間」位準(譬如，藉由施加歐姆及克希荷夫定理經由電壓降之一電路測量)。

[0061]此中間位準的檢測會更改計量器的處理器以存取有關測試條帶10之一完整新組的碼資料。易言之，可利用提供一電阻性元件塗層來擴充可以一設定接觸墊數所取用之碼數。譬如，一條帶可經由一特定圖案的非傳導絕緣墨水75形成有一特定碼。當傳導接觸墊的一者形成為包括一特定電阻性元件時，由非傳導墨水75的圖案所代表之該相同碼此時可被計量器讀取來存取一整個不同組的資料。一範例中，圖6的接觸墊66(或任何可取用的接觸墊)可形成為包括一電阻性元件。一非限制性範例中，電阻性元件可以一經列印傳導墨水的形式提供。用於形成電阻性元件之經列印墨水的厚度、及墨水組成物的電阻係數可改變以達成特定接觸墊之所想要電阻。經由此擴充可取用的額外資

訊係可包括但不限於有關血球容積計矯正之資訊、有關計量器升級之資訊、有關特定條帶類型之資訊、或如下文進一步討論，使用於一錯誤檢測及矯正演算法中之一檢查總和。為此，可利用此電阻性元件來擴充一設定接觸墊數所可取用之碼組態數。

[0062]與本發明的一實施例一致，接觸墊58、60、62、64及66可用來代表一碼的個別單元值，並當合併取得時形成一碼值。一實施例中，接觸墊代表數位位元，其可以二元被編碼。亦即，各接觸墊58、60、62、64及66可代表碼中「0」或「1」的一二元值，所以如果接觸墊58被指派二元值1，則其等於2^{n-1}，其中n為接觸墊數。本範例中，接觸墊58若對其指派一數位「1」將具有2^4或16的單元值，或者若對其指派一數位「0」則為0。類似地，接觸墊60可具有一單元值8或0，接觸墊62可具有一單元值4或0，接觸墊64可具有一單元值2或0，且接觸墊66可具有一單元值1或0。因此，一碼01010具有個別單元值0、8、0、2、0，及一經合併碼值10。

[0063]與本發明的實施例一致，接觸墊58、60、62及64亦可具有上述數位位元以外之單元值。譬如，接觸墊58、60、62及64可具有類比讀數、符號、或象形圖表形式之單元值。類比讀數單元值可有關與接觸墊58、60、62及64相關聯之實際讀數或性質，諸如電阻，而碼值可為個別電阻之組合。

[0064]符號或象形圖表單元值可為線、形狀、圖片等的

形式。譬如，接觸墊58可具有四線的一單元值，接觸墊60可具有三線的一單元值，及依此類推，故使碼值等於總線數。另一範例中，接觸墊58、60、62、64及66可具有指派予各墊的不同形狀，且碼值為該組的形狀。形狀或象形圖表亦可與數位位元及類比讀數合併使用所以一數位「1」或「0」或一大於或等於一預定值的類比讀數能夠使符號或象形圖表出現於接觸墊上。

[0065]接觸墊58、60、62、64及66代表如上述經嵌入碼的個別位元，且完全地描述於整體合併於本文中以供參考之美國專利申請案11/181,778中。如此說明書全文所提及，與本發明的一實施例一致，經嵌入碼可包括能夠促成一錯誤檢測或排除方法之資訊。與本發明一致之一實施例中，錯誤檢測或排除方法係使用一趨勢化演算法來檢測及排除錯誤。譬如，考慮一含有五十個測試條帶之瓶。若計量器讀取一不同於最後所讀取碼之碼，且所使用測試條帶數小於五十，計量器將指示出具有一潛在錯誤。亦即，與本發明的一實施例一致，一趨勢化演算法係使用最近及歷時趨勢(recent and over-time trends)作為基礎來決定一讀取碼是否與一預期值充分地不同以量化成為一錯誤。

[0066]圖8為顯示與本發明一致之一利用一趨勢化演算法來進行錯誤檢測及排除之方法的流程圖。首先，測試條帶10被插入計量器中，且由計量器所讀取(S801)。接著，記錄下測試條帶的預定特徵，並儲存在計量器的記憶體中(S802)。測試條帶的預定特徵可為任何效能測量，包括批次

碼或有關測試條帶之其他製造資訊，或可能有關被測試條帶所測量之性質。然後在所記錄特徵上進行一趨勢化分析以獲得一預期值(S803)。趨勢化分析係分析來自先前使用的測試條帶及目前測試條帶之所記錄特徵以獲得一預期值。趨勢化分析可包括在該組的讀取測試條帶上進行平均化，或可包括使用一學習演算法。與本發明的實施例一致，學習演算法可包含一自動適應性學習演算法，且亦可包括使用者回饋。

[0067]回到圖8，計量器隨後將決定目前的測試條帶之所記錄特徵是否不同於所計算的預期值(S804)。若所記錄特徵並未不同於所計算預期值，計量器將讀取及處理經編碼資料(S807)，且可將經編碼資料儲存為一將被包括在趨勢化分析中之資料點。若經記錄特徵不同於所計算預期值，計量器將指示一讀取錯誤(S805)，且使用者可拋棄該測試條帶以獲得一新測試條帶(S806)。或者，與本發明的一實施例一致，若經記錄特徵不同於所計算預期值，計量器將指示一讀取錯誤(S805)，且可對於使用者提示額外輸入(S808)。譬如，參照一含有五十個條帶之瓶的先前範例，指示一讀取錯誤之後，計量器可詢問使用者測試條帶是否來自一新瓶、新瓶的批次碼，或者可單純要求使用者將條帶重新輸入至計量器中以供重新讀取。依據對於提示之答案而定，計量器可隨後讀取及處理經編碼資料(S807)，且然後將經編碼資料儲存為一將被包括在趨勢化分析中之資料點。

[0068]與本發明一致之另一實施例中，經嵌入碼可包括

能夠具有一使用一檢查總和的錯誤檢測或排除方法之資訊，其可包括運算碼的位元之一模數，以檢測及/或排除錯誤。為了進行一檢查總和，額外檢查總和位元連同用來發訊告知計量器存取上文對於測試條帶10所特別參照的任何資料之經嵌入碼係被嵌入測試條帶10上。當測試條帶10插入計量器中時，一指示一檢查總和方法之碼係被編碼於其上，並發訊告知計量器進行儲存於計量器的一記憶體中之一檢查總和演算法。一般而言，計量器執行一用於決定校準碼的模數之演算法，並將其與一預期值作比較。與本發明一致之一特定實施例中，檢查總和方法係運算校準碼之位元的模數，並將其與亦被編碼於測試條帶10上之模數值作比較。若經運算模數不匹配於經編碼模數，則將排除被嵌入測試條帶上之讀取校準碼。檢查總和位元可如上述利用一經列印絕緣墊、或藉由改變接觸墊的電阻而被編碼，或可藉由沉積一光學標記物於接觸墊58、60、62、64及66上而被編碼。與本發明一致之一實施例中，檢查總和位元可利用一與校準位元不同的方法被編碼。利用與用於編碼校準位元的方法不同之一方法來編碼檢查總和位元，將不會在檢查總和與校準位元之間複製由於製造公差所造成之錯誤，故確保將藉由一不匹配的檢查總和來排除錯誤。與本發明一致之實施例中，檢查總和位元可為基底2或二元，或可以其他編碼方法為基礎。檢查總和位元亦可藉由已知方法被編碼，諸如利用磁性、或光學部件(諸如條碼)、切入測試條帶10的基材內之凹口、及類似物。

[0069]與本發明的一實施例一致，檢查總和位元可為一奇偶(parity)位元、或單一位元檢查總和，或可為一多重位元檢查總和。一奇偶位元檢查總和可容許具有一種只犧牲單一位元來檢測一錯誤之錯誤檢測或排除方法。然而，一奇偶位元檢查總和則將只保護不受一奇數的位元讀取錯誤而可讓一偶數的位元讀取錯誤不受檢測。一奇偶位元檢查總和係提供單一位元錯誤的100%排除及對於多位元錯誤之50%檢測及排除。與本發明一致之一範例中，對於一具有一採用P個接觸墊數以編碼資訊的二元系統之測試條帶，如上述，將導致N碼，其中$N=2^P$。利用一奇偶位元，有效碼空間將降低至N/2或$N=2^{P-1}$。

[0070]一多位元檢查總和係比一奇偶位元檢查總和更有力，但犧牲較多有用位元來達成該任務。一多位元檢查總和係提供一較大位準的錯誤檢測及排除，檢測了奇數位元錯誤及部分偶數位元錯誤。然而，利用一多位元檢查總和，將使用一較大位元數且可能未以位元次序來檢測錯誤。多位元檢查總和依據對於有關校準位元之檢查總和的位元數提供單一位元錯誤之100%排除及多位元錯誤之至少75%排除。對於一採用C檢查總和位元數之二元系統，其中$C<P$，有效碼空間將降低至$N=2^{P-C}$。

[0071]圖9為顯示與本發明一致之一利用一包括運算碼中位元的一模數之檢查總和演算法來進行錯誤檢測及排除之方法的流程圖。首先，測試條帶10被插入碼中，且藉由計量器來讀取其上所嵌入之碼(S901)。計量器包括一記憶

體，其含有指示計量器的處理器決定碼的模數並將其與一特定值作比較之指令。在嵌入測試條帶10上之碼內，亦有模數的一經嵌入預定值，其由計量器讀取並儲存在記憶體中。計量器隨後決定經嵌入碼的位元模數(S902)，且將該模數與儲存預期值作比較(S903)。計量器決定預期值是否匹配於模數(S904)。若預期值及模數呈匹配，計量器將前進讀取及處理測試條帶10上用於指示上述任何因素、包括在一流體樣本上進行一測試之經編碼資料，如測試條帶10上所編碼的資訊所指定(S905)。若位元的模數不匹配於預期值，計量器將指示一讀取錯誤(S906)，且使用者應拋棄該測試條帶並獲得一新測試條帶(S907)。

[0072]與本發明一致之另一實施例中，一冗餘碼可被編碼於測試條帶10上。以一冗餘碼來編碼測試條帶10將能夠使計量器檢測及排除多重位元讀取錯誤。一可指示測試條帶批次、或上述任何其他因素之碼係首先被編碼於測試條帶10上，然後相同、或冗餘碼被再度編碼於測試條帶10上，兩碼必須呈匹配藉以使該碼不被計量器排除。與本發明一致之一實施例中，碼的冗餘疊代係在一不同於碼的原始疊代之碼順序中被編碼。當原始碼及冗餘碼在一不同位元順序中被編碼時，碼較不易受到製造區位變異。藉由更改經嵌入碼變異，由於物理移位或機器偏移所導致的位元順序將不會被翻譯成為兩碼之相同位元錯誤。因為若相同位元錯誤出現於所有經嵌入碼中該錯誤將不受檢測，故這是有益的方式。

[0073]與本發明一致之另一實施例中，如果未在不同位元順序中編碼冗餘碼，可利用不同的製造或嵌入該碼之方法、利用一諸如電性、光學或磁性等不同方法來編碼該碼。並且，使用一冗餘碼將可進一步與如上述的一檢查總和合併，以具有增高位準的錯誤檢測及排除。

[0074]圖10為顯示與本發明一致之一利用一冗餘碼來進行錯誤檢測及排除之方法的流程圖。首先，測試條帶10被插入計量器中，且讀取第一碼被計量器(S1001)，然後讀取身為該碼的冗餘疊代之第二碼(S1002)。計量器然後決定第一碼是否匹配於第二碼(S1003)。若第一碼及第二碼呈匹配，計量器將前進以讀取及處理測試條帶10上指示上述任何因素之經編碼資料，包括在一流體樣本上進行一測試，如測試條帶上所編碼的資訊所指定(S1004)。若該碼及第二碼不匹配，一使用者拋棄測試條帶10，且獲得一新條帶，並再度開始該製程(S1005)。

[0075]與本發明的另一實施例一致，可利用一碼降低方法來提供錯誤檢測及排除。若上述檢查總和及冗餘編碼方法需要原本用來編碼校準批次資訊、測試類型等之摒除性位元，一碼降低方案係利用用於編碼資訊之所有位元。此實施例中，特定位元組合、或碼係被識別為自一預定組的可接受或合格碼受到摒除。該組的合格碼可被儲存於計量器的一記憶體中。此方法可容許檢測及排除多重位元錯誤，及可能大於使用一檢查總和或冗餘碼者之一可能位準的錯誤檢測及排除。

[0076]選擇性降低合格碼量可以一可具有一構件數M之摒除組為基礎，其中M>0且M<N，N為可能的碼數。對於摒除所選擇之組係經過選用可抵達一可接受位準的錯誤檢測及排除，同時保留一可接受的可取用碼數。對於降低所選擇碼之組、或不合格碼之組係可與一碼中之1或0數有關，或可與位元的偶數性或奇數性有關。摒除之手段不限於這些範例，但可能發現較容易實行。

[0077]一範例中，對於一採用墊數P來編碼一錯誤檢測及排除演碼之二元系統，將導致N碼，其中$N=2^P$。藉由譬如消除其中碼具有等於Y的1計數之值來選擇性降低合格碼數(其中$Y \leq P$)，1計數(或0計數)係為對稱，其中零個1計數等於P個1計數且兩個1計數等於P-1個1計數。

[0078]另一範例中，利用一其中P=5導致N=32的一碼空間、並具有零百分比檢測/排除率亦即所有碼皆為合格之二元系統。藉由選擇性排除具有含有兩個1的值之碼，可能的碼數降低10來到22並導致45.5%的一可能檢測/排除率。類似地，可藉由選擇性摒除具有包含一或零個1的數值之碼來選擇一較低位準的保護。因為有五個可能的碼具有一個1，及一個可能的碼具有零個1，碼空間降低6來到26個可能的碼，且導致23%的一錯誤檢測/排除率。亦即，將被該計量器所檢測及排除之導因於製造瑕疵等的不合格碼的百分比係為23%。

[0079]與本發明一致，選擇性摒除碼之上述方法係擴充至可能碼值及單元值，如上述。譬如，考量由位於組

{A,B,C,D}中的單元值構成之一四單元碼。來自此組的可能碼值將包括{A,B,C,D}、{B,B,C,D}、{C,B,C,D}、{D,B,C,D}、{A,C,C,D}、等等包括{A,B,C,D}的所有可能順序及疊代。由於已知的公差，特定的碼值、或特別單元值可有較高傾向具有與其相關聯的錯誤。譬如，碼值{D,D,A,C}、或一第四位置{A}的單元值可能已知具有一高錯誤率、或一高機率被誤讀為一不同碼值或單元值。為此，可能為錯誤之一組的碼值或單元值係可被產生作為一摒除組、或反之作為一組可接受碼值，藉以可摒除具有高錯誤率、或產生嚴重錯誤之單元值或碼值。此方法可進一步施用至諸如數位位元、類比讀數、符號、或象形圖表等單元值，如上述。

[0080]圖11為顯示與本發明一致之一利用一選擇性降低可取得碼值數之方法來進行錯誤檢測及排除之方法的流程圖。並且，亦可藉由選擇性降低特定單元值來施加此方法。首先，測試條帶10被插入計量器中，且藉由計量器讀取其上所嵌入之碼(S1101)。計量器比較碼值與一預定組的可接受碼值，其可被儲存於計量器的記憶體中(S1102)。計量器決定測試條帶10上的碼值是否匹配於一位於預定組的可接受碼值上之碼值(S1103)。在與本發明一致的一實施例中，預定組的可接受碼值係含有具有最高機率不含有以已知製造公差及條件為基礎的錯誤之碼值。若測試條帶10上的碼值匹配於預定組的可接受碼值上之一碼值，則決定該碼值為一合格碼，且計量器將前進讀取及處理測試條帶10

上指示上述任何因素之經編碼資料，包括在一流體樣本上進行一測試，如測試條帶10上所編碼之資訊所指定(S1104)。若該碼值不匹配於一被包含於預定組的可接受碼值上之碼值，測試條帶10可能含有製造瑕疵，計量器將指示一錯誤且使用者應拋棄該條帶並獲得一新條帶(S1105)。

[0081]與本發明一致之另一實施例中，利用一配置方法來盡量降低可能的位元錯誤之衝擊。在利用一次佳的位元錯誤檢測及排除方案之情況中，限制一位元錯誤之衝擊係為一種可接受的替代方式。嵌入測試條帶10上之位元一般係具有不同機率蒙受一錯誤。可利用這些不同機率藉由構成一將位元置於與其實際物理區位不同的區位處以降低一位元錯誤的衝擊之邏輯性配置來盡量降低一可能位元錯誤之衝擊。下列表1顯示一4位元二元編碼方案中之一16碼，及可能的單位元錯誤。藉由加總其中使第三位元中的一個1等於8、第二位元中的一個1等於4、第一位元中的一個1等於2、且第0位元中的一個1等於1之位元來決定錯誤性碼。

表1

	錯誤				錯誤碼			
碼	位元3	位元2	位元1	位元0	位元3	位元2	位元1	位元0
0000	1000	0100	0010	0001	8	4	2	1
0001	1001	0101	0011	0000	9	5	3	0
0010	1010	0110	0000	0011	10	6	0	3
0011	1011	0111	0001	0010	11	7	1	2
0100	1100	0000	0110	0101	12	0	6	5

0101	1101	0001	0111	0100	13	1	7	4
0110	1110	0010	0100	0111	14	2	4	7
0111	1111	0011	0101	0110	15	3	5	6
1000	0000	1100	1010	1001	0	12	10	9
1001	0001	1101	1011	1000	1	13	11	8
1010	0010	1110	1000	1011	2	14	8	11
1011	0011	1111	1001	1010	3	15	9	10
1100	0100	1000	1110	1101	4	8	14	13
1101	0101	1001	1111	1100	5	9	15	12
1110	0110	1010	1100	1111	6	10	12	15
1111	0111	1101	1101	1110	7	11	13	14

[0082]如表1所示，所有可能的二元碼具有四個可能的單位元錯誤。表1的結果進一步顯示於下列表2中。表2利用一錯誤格柵來顯示相同結果。表2只顯示多接近或遠離預期碼，單位元錯誤將造成讀取碼偏離。垂直數字對應於預定(實際)碼數，而水平數字對應於實際讀取碼數。實心黑蔭影代表預期碼，格線代表最小顯著性位元錯誤，對角線代表下個顯著性位元錯誤，水平線代表下個顯著性位元錯誤，而垂直線代表最顯著性位元錯誤。

表2

致。一範例中，參照具有接觸墊58、60、62、64及66之測試條帶10，墊58所編碼之位元因為位於條帶的一邊緣故可能有最高機率包含一錯誤，其中製程較可能損害或誤製接觸墊58。相反地，一諸如接觸墊62等內部墊具有最低機率包含一錯誤。為此，具有最高機率包含一錯誤之位元係被有最低機率包含一錯誤之位元作邏輯性取代(S1202)。接著，一類似製程中，具有下個最高機率包含一錯誤之位元係被具有下個最低機率包含一錯誤之位元作邏輯性取代，且依此類推，直到所有位元皆已被邏輯性取代為止(S1203)。所有位元皆已被邏輯性取代之後，構成位元的一邏輯性配置(S1204)。邏輯性配置將導致位元在一與其出現於測試條帶10上的順序不同之順序中被鋪置。譬如，具有位於58、60、62、64及66之順序中的接觸墊之測試條帶10的一邏輯性配置係可以62、66、58、64、60出現。

[0085]並且，邏輯性配置可以兩方式進行：一順序性配置，其中邏輯位元配置成使碼保持順序；或一非順序性配置，其中邏輯位元保持順序但所產生的碼空間以該邏輯性配置為基礎作邏輯性配置。邏輯性配置係決定計量器如何讀取被嵌入測試條帶上之實際碼。亦即，一順序性配置中，計量器將以具有邏輯性碼配置來讀取測試條帶，而在一非順序性配置中，計量器將以具有實際碼來讀取測試條帶，但使實際碼與自邏輯性配置所生成之邏輯性碼空間呈交叉相關。並且，使用順序性或非順序性配置方法之結果係為生成一將被計量器辨識為具有可接受的碼之碼空間，故一

具有一包含最小顯著性位元錯誤的碼之測試條帶將可被接受，而具有一包含最大顯著性位元錯誤的碼將不可被接受。

[0086]進一步與本發明的一實施例一致，可利用一進行一錯誤矯正之方法來矯正已被排除或檢測為具有位元碼錯誤之碼。譬如，與本發明一致，因為被編碼在測試條帶上之位元數具有一固定長度，一漢明(Hamming)碼可有效地用來矯正錯誤。漢明碼為電信業所熟知，並用來保護對抗所發送數位碼、或諸如磁帶或條碼等所掃描資料中之錯誤。一漢明碼通常使用連同經編碼資訊被編碼之額外錯誤矯正或錯誤檢查位元，故額外錯誤矯正/檢查位元配置成可使不同的不正確位元產生不同的錯誤結果，而得以識別及矯正位元錯誤。確切言之，一漢明碼包括對於每四位元的經編碼資訊之三個錯誤檢查位元，且可矯正任何單位元錯誤，並檢測所有單位元及二位元錯誤。

[0087]為了與本發明一致在測試條帶10上包括一漢明碼，對於每四個位元的資訊即必須將三個錯誤檢查位元添加至測試條帶10上。錯誤檢查位元可如上述利用一列印絕緣墊、或藉由改變接觸墊的電阻而被編碼於測試條帶10上，或可藉由沉積一光學標記物於接觸墊58、60、62、64及66上而被編碼。一範例中，如上述利用具有接觸墊58、60、62、64及66之測試條帶，其中使用一接觸墊代表一自動喚醒特徵結構，測試條帶含有四個可用的墊，及四個位元。藉由改變電阻或將一光學標記物沉積在接觸墊58、60、62、64及66上，可利用一漢明碼將三個額外錯誤檢查位元

編碼上去。

[0088]並且，上述方法未必為排他性，且可被合併用來提供比起單獨使用的單一方法呈現更大位準之錯誤檢測及排除。譬如，可合併使用一檢查總和與一經降低碼組。並且，可合併使用一模數或檢查總和以及一漢明碼，而能夠以比起單獨任一方法更高的一位準來檢測一位元錯誤，及位元錯誤的後續矯正。

[0089]雖然漢明碼為人熟知並已用來矯正動態發送的碼，漢明碼尚未用來矯正一靜態讀取的碼，諸如與本發明一致之碼。並且，因為編碼在本發明的測試條帶上之位元係為靜態讀取且無法在錯誤檢測時發送，諸如利用一漢明碼之錯誤矯正由於檢測到一錯誤時不必拋棄測試條帶10故可能有益於節省使用者時間與金錢。亦可以合併諸如一模數等上述方法與一經降低碼組。

[0090]熟習該技術者經由考量此處所揭露之本發明的說明書及實施將可瞭解本發明的其他實施例。說明書及範例預定只視為示範性，本發明的真實範圍及精神係由申請專利範圍所界定。

【符號說明】

10…測試條帶

12…近連接端

14…遠端

16…基底層

18…介電絕緣層

20…樣本室

22…覆蓋件

24…近電極區

26…遠條帶接觸區

30…計量器連接器

32…通路

36…榫舌

38(標為1至4)…第一複數個連接器接觸部

40(標為5至9)…第二複數個連接器接觸部

42、44…傳導區

46、48、50、52…第一複數個電條帶接觸部

54、68…破口

56…凹口區

58、60、62、64、66…接觸墊

70…最外遠連接端

75…非傳導(絕緣)墨水層

N…碼數

P…接觸墊數

S1、S2、S3、S4…碼位元

S801~S808…製程

S901~S907…製程

S1001~ S1005…製程

S1101~ S1105…製程

S1201~ S1204…製程

V_{out}…外出電壓

申請專利範圍

1. 一種用於最小化當裝置讀取診斷測試條帶時可能發生之潛在錯誤之衝擊的方法，該診斷測試條帶包括含有配置於一物理配置之多個位元的一第一碼，該方法包含下列步驟：

決定各位元造成一讀取錯誤之一機率；

以該機率為基礎構成與該物理配置不同的該等位元之一邏輯性配置，其中該邏輯性配置包含配置成可最小化潛在讀取錯誤的衝擊之該等位元。

2. 如請求項1所述之方法，其中該邏輯性配置包含配置成可使具有造成一讀取錯誤之最高機率之位元係邏輯性地以具有造成一讀取錯誤的最低機率的位元取代，且具有造成一讀取錯誤之最低機率之位元係邏輯性地以具有造成一讀取錯誤的最高機率的位元取代。

3. 如請求項2所述之方法，其中該邏輯性配置導致依序讀取之一第二碼。

4. 如請求項2所述之方法，其中該邏輯性配置導致並未依序讀取之一第二碼。

圖式

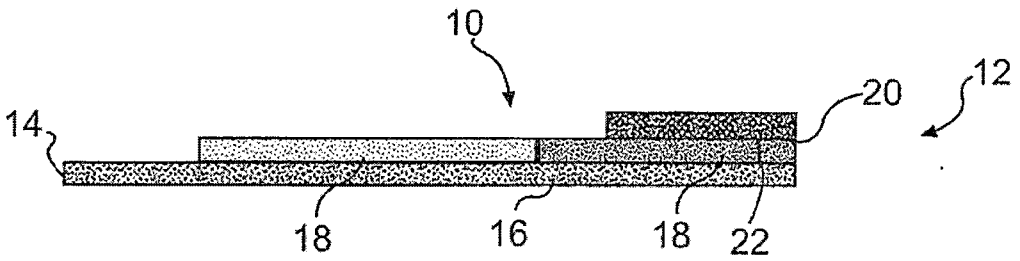


圖1

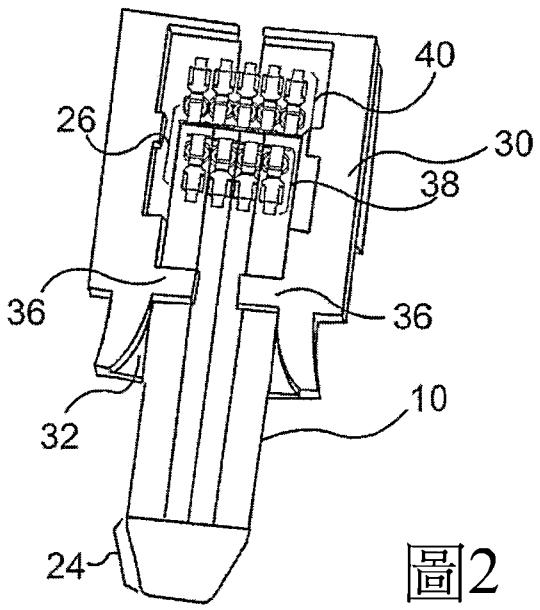


圖2

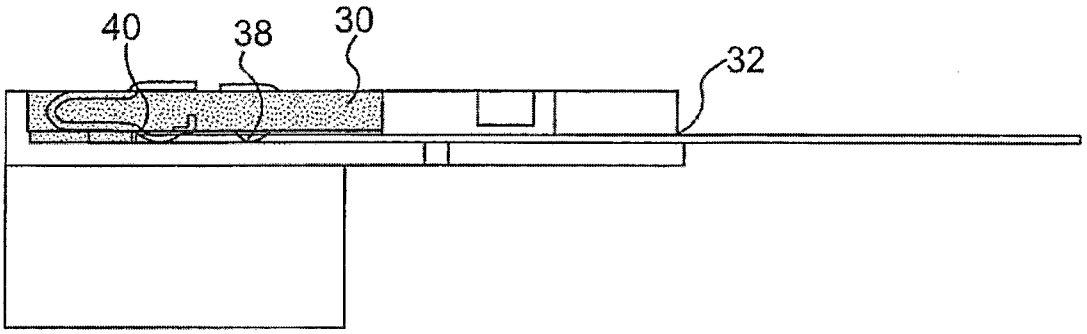


圖3

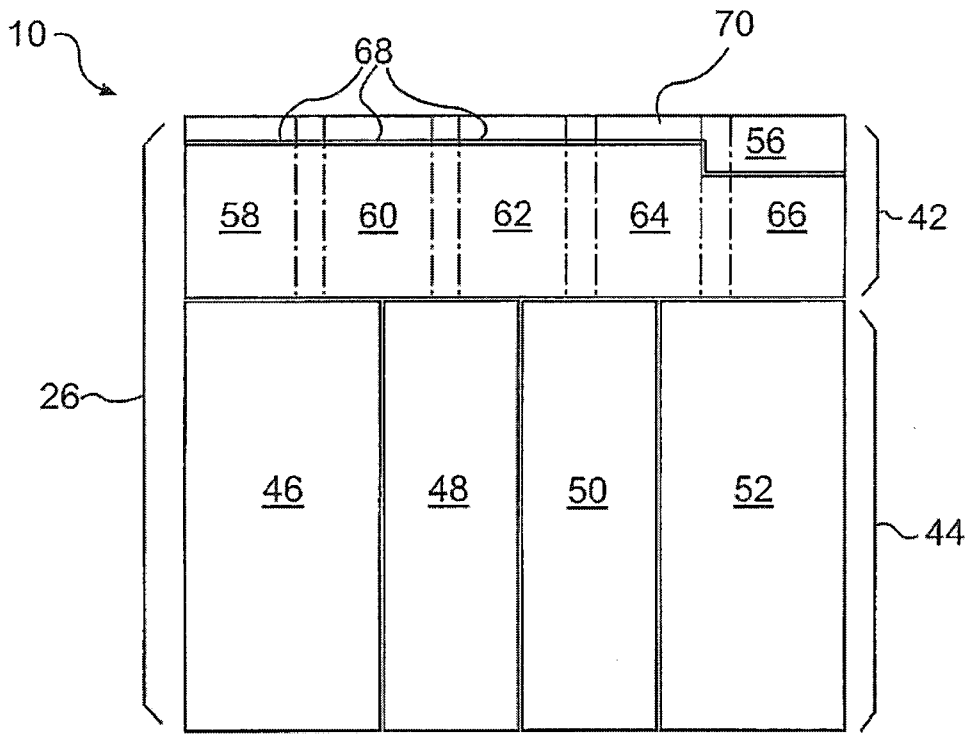


圖4

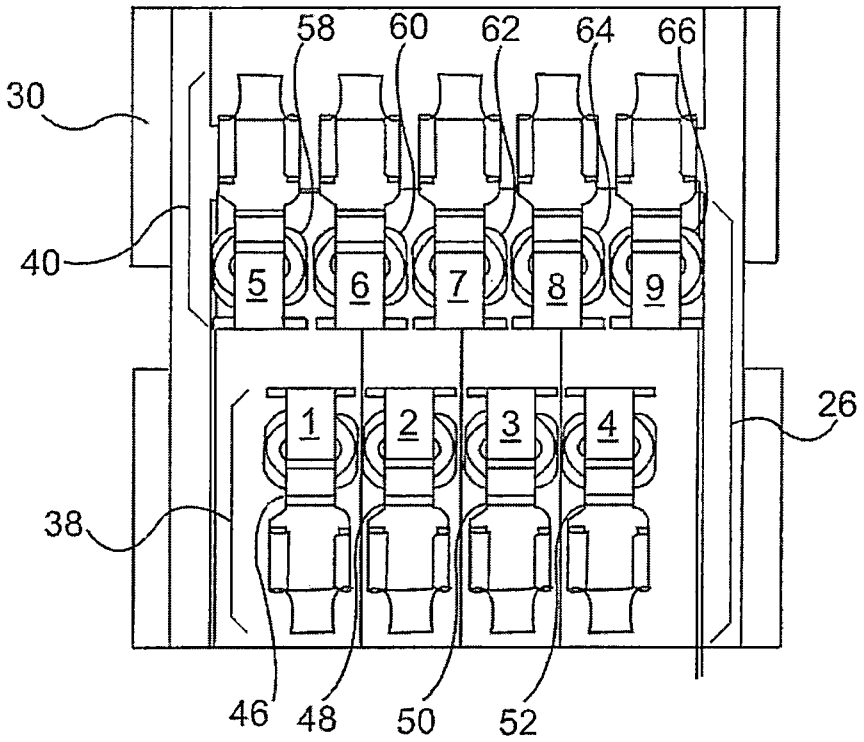

58
60
62
64
66
30
40
5
6
7
8
9
1
2
3
4
26
38
46
48
50
52

圖5

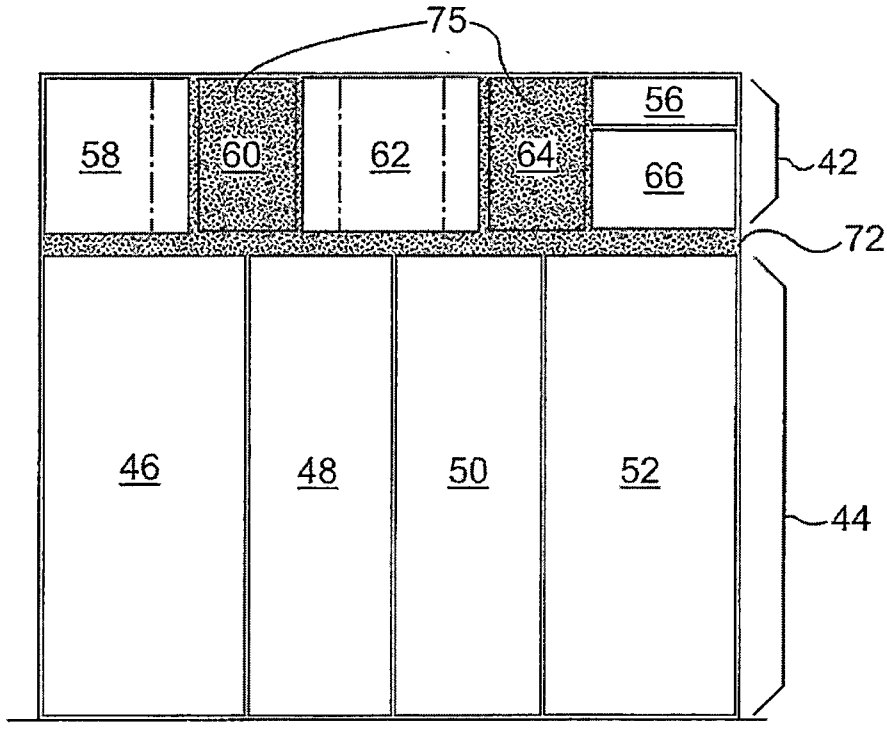

75
58
60
62
64
56
66
42
72
46
48
50
52
44

圖6

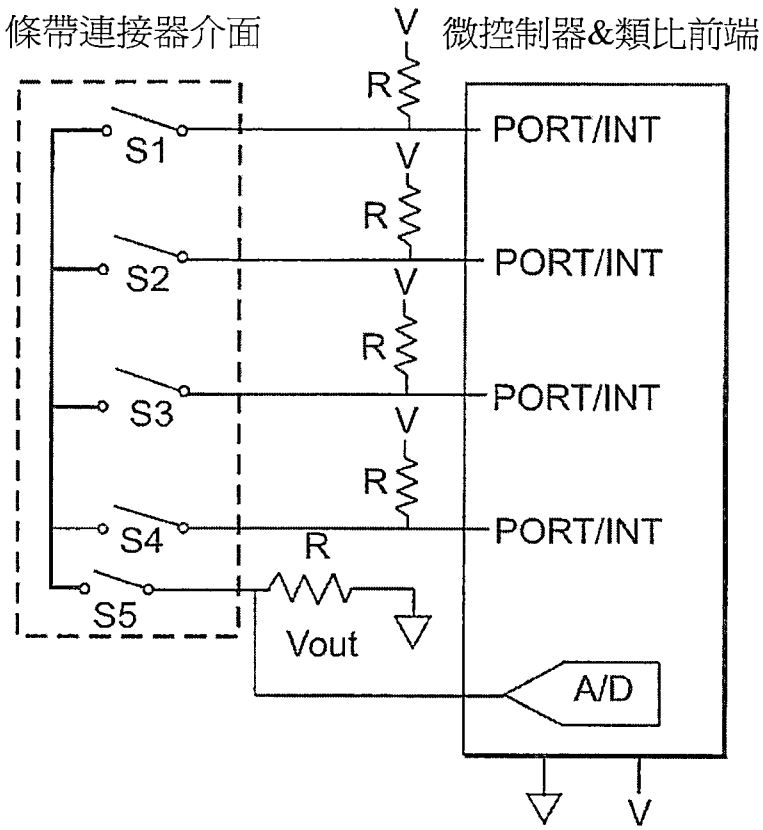

條帶連接器介面
V
微控制器&類比前端
R
S1
PORT/INT
V
R
S2
PORT/INT
V
R
S3
PORT/INT
V
R
S4
PORT/INT
R
S5
Vout
A/D
V

圖7

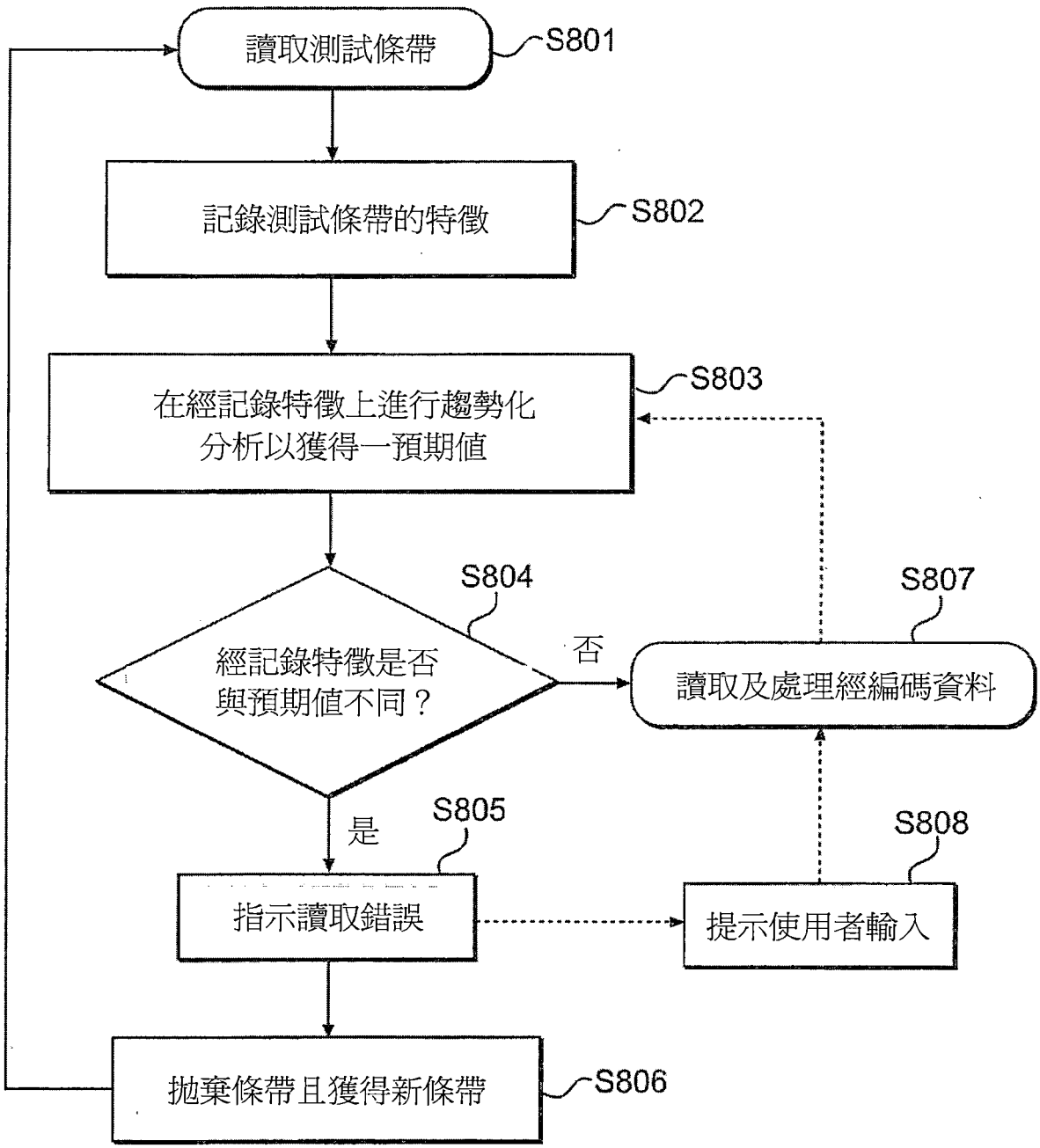

讀取測試條帶
S801
記錄測試條帶的特徵
S802
在經記錄特徵上進行趨勢化
分析以獲得一預期值
S803
S804
經記錄特徵是否
與預期值不同？
否
S807
讀取及處理經編碼資料
是
S805
S808
指示讀取錯誤
提示使用者輸入
拋棄條帶且獲得新條帶
S806

圖8

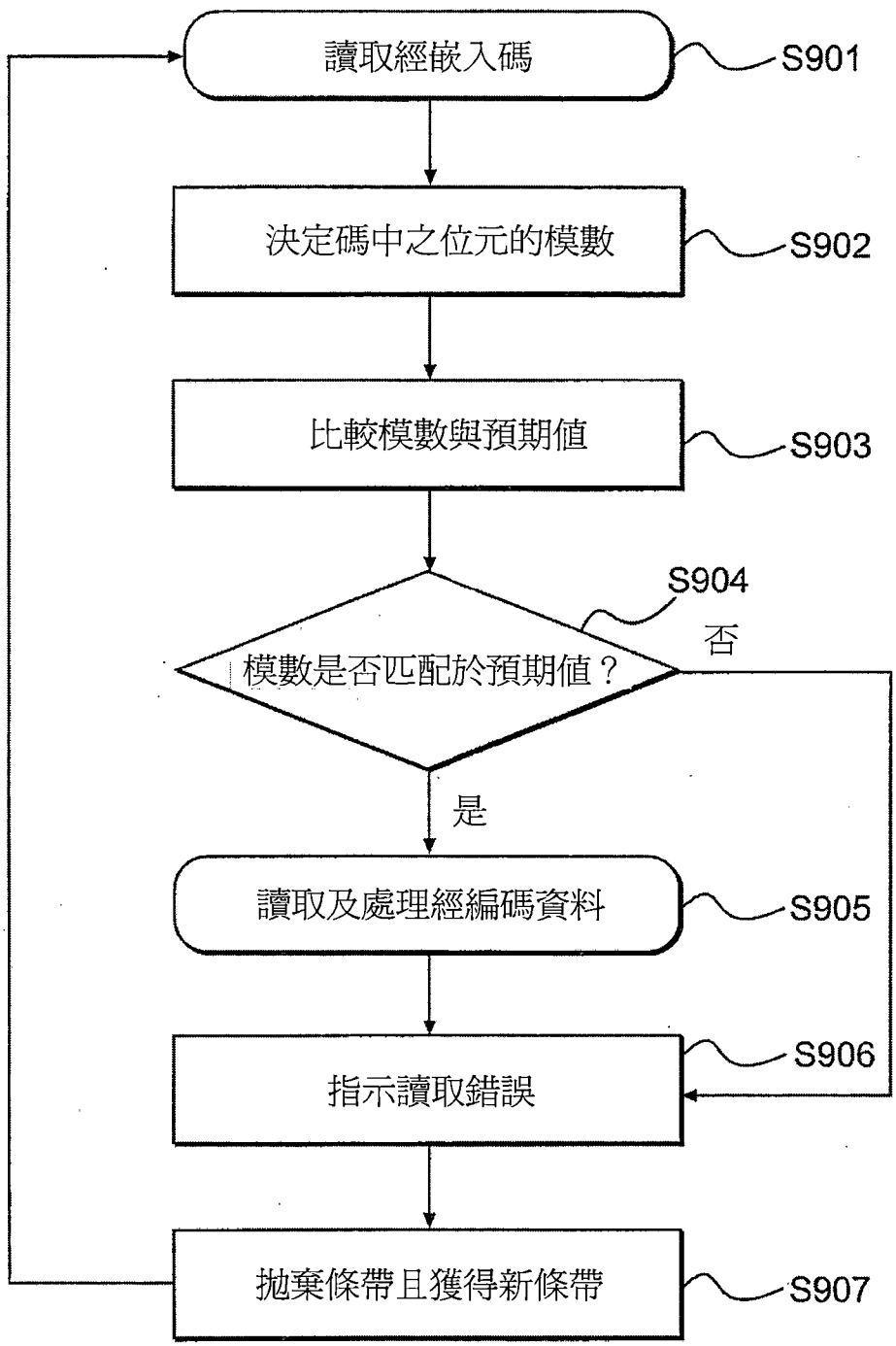

讀取經嵌入碼
S901
決定碼中之位元的模數
S902
比較模數與預期值
S903
S904
模數是否匹配於預期值？
否
是
讀取及處理經編碼資料
S905
指示讀取錯誤
S906
拋棄條帶且獲得新條帶
S907

圖9

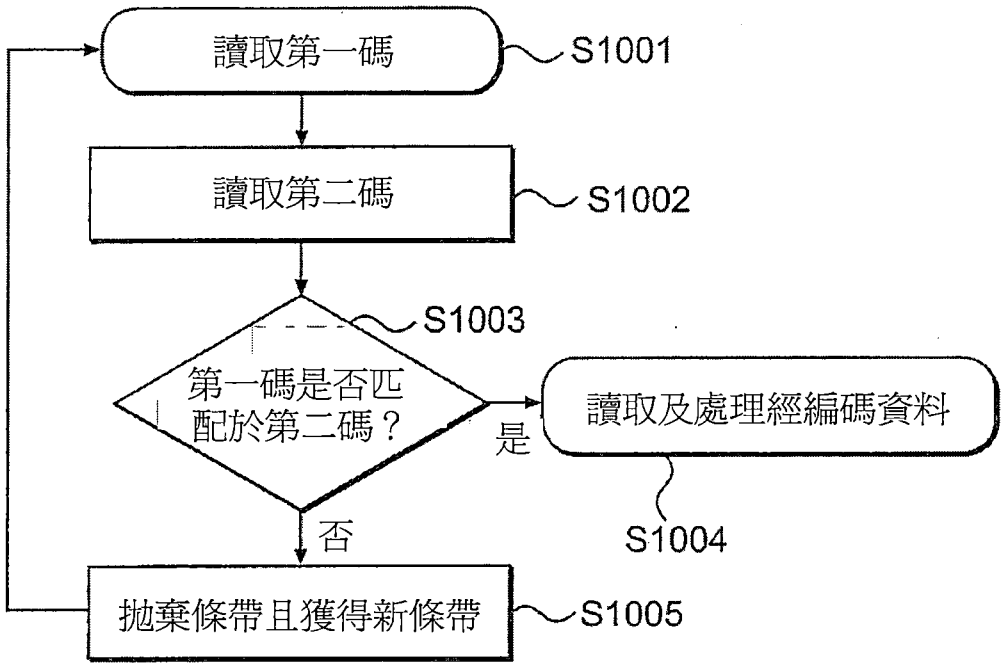

讀取第一碼
S1001
讀取第二碼
S1002
S1003
第一碼是否匹配於第二碼？
是
讀取及處理經編碼資料
S1004
否
拋棄條帶且獲得新條帶
S1005

圖10

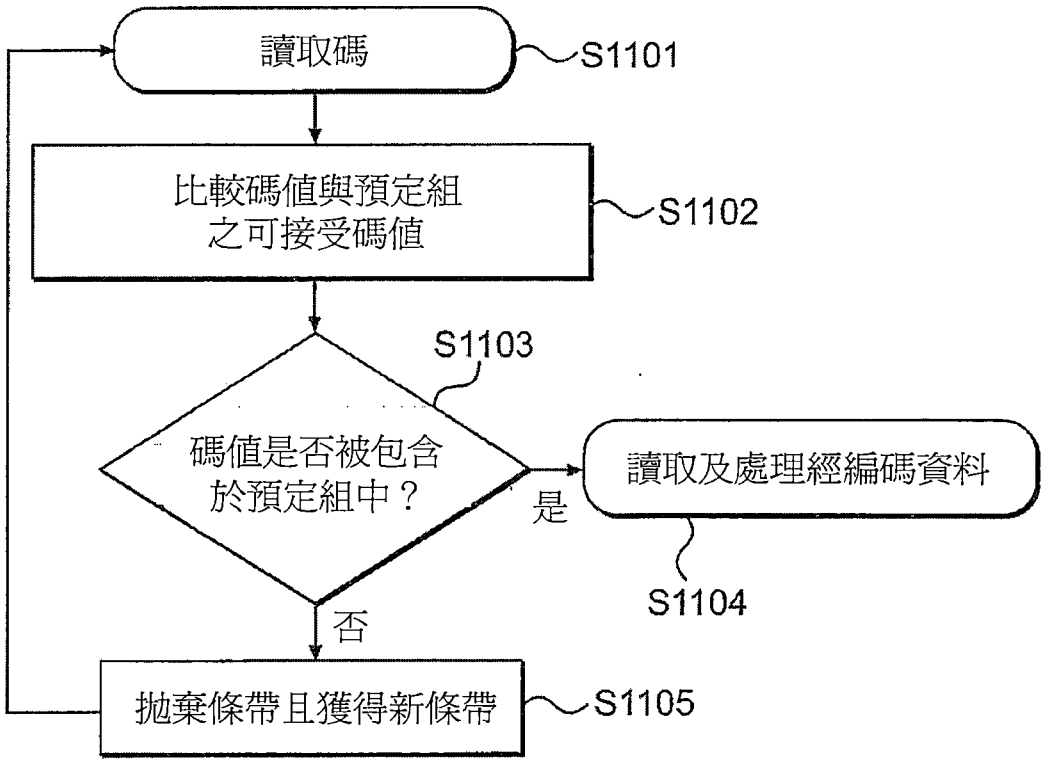

讀取碼
S1101
比較碼值與預定組之可接受碼值
S1102
S1103
碼值是否被包含於預定組中？
是
讀取及處理經編碼資料
S1104
否
拋棄條帶且獲得新條帶
S1105

圖11

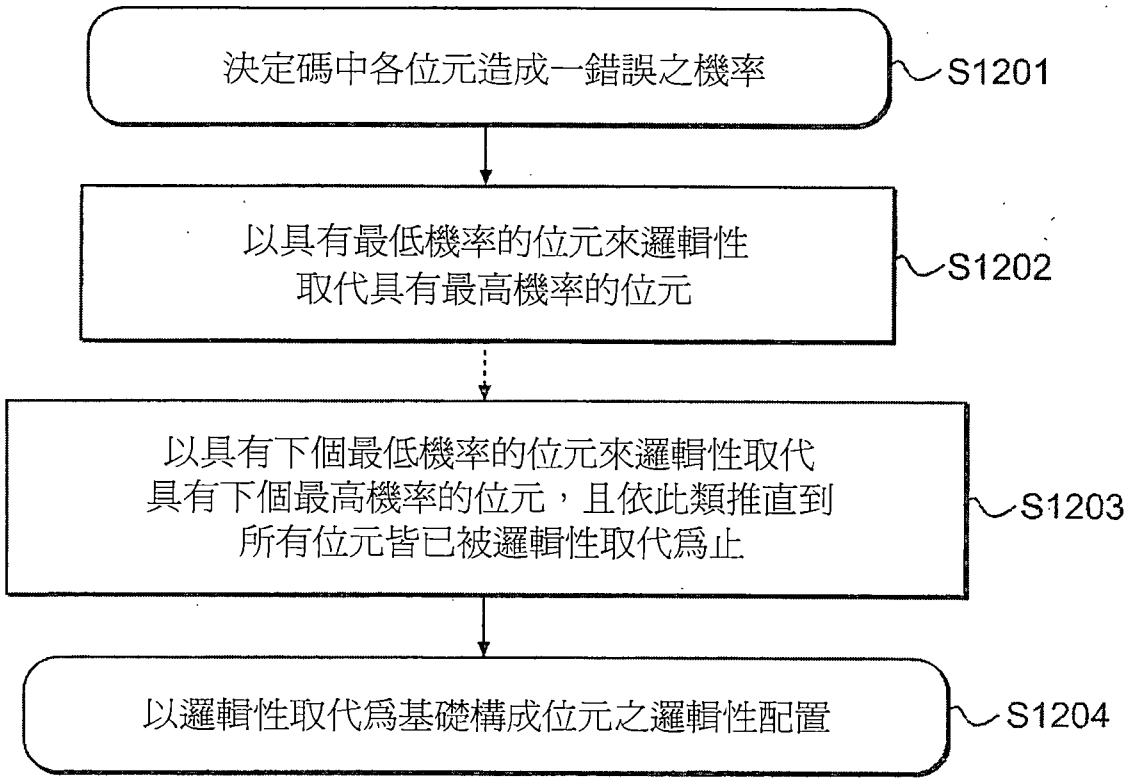

決定碼中各位元造成一錯誤之機率
S1201
以具有最低機率的位元來邏輯性
取代具有最高機率的位元
S1202
以具有下個最低機率的位元來邏輯性取代
具有下個最高機率的位元，且依此類推直到
所有位元皆已被邏輯性取代爲止
S1203
以邏輯性取代爲基礎構成位元之邏輯性配置
S1204

圖12