

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H01L 21/3065

H01L 21/302



[12] 发 明 专 利 说 明 书

[21] ZL 专利号 98118718.8

[45] 授权公告日 2004 年 5 月 19 日

[11] 授权公告号 CN 1150602C

[22] 申请日 1998.8.27 [21] 申请号 98118718.8

[30] 优先权

[32] 1997. 9. 19 [33] US [31] 934101

[71] 专利权人 西门子公司

地址 联邦德国慕尼黑

共同专利权人 国际商业机器公司

[72] 发明人 卡尔·P·马勒 伯特兰·弗利特纳

克劳斯·罗伊思纳

审查员 冀小强

[74] 专利代理机构 北京市柳沈律师事务所

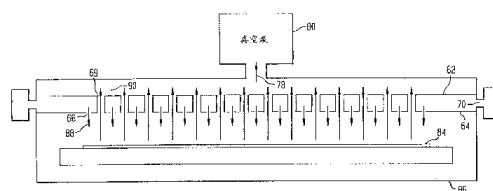
代理人 黄 敏

权利要求书 1 页 说明书 6 页 附图 9 页

[54] 发明名称 气体分配板

[57] 摘要

用于半导体处理室的气体分配板包括气体分配板，用于分配在处理室中待处理的半导体晶片表面上的气体。气体分配板有带气体排出孔的基本平面的部件，分配在半导体晶片表面的反应气体，气体排出装置包括在平面部件中限定的多个孔，多个孔在预定位置有不同的面积，调整腐蚀气体流。泵用于在晶片处理期间抽出在半导体晶片表面上产生的反应生成物气体。泵包括通过平面部件延伸的多个有孔管道，孔在预定的位置有不同面积，调整反应气体和反应生成物气体流。



1. 一种用于半导体处理室中的气体分配板，所述气体分配板用于分配在处理室中待处理的半导体晶片表面上的气体，它包括：

- 5 基本为平面的部件，其具有上板和下板、以及分隔该上和下板的间隔；
 多个通道，其从上板延伸到下板，形成上板和下板之间的多个通路；
 以及

 下板上的多个开口，

- 其特征在于，气体分配板还包括分布在基本为平面的部件上的多个气
10 体进入孔，且其中该多个气体进入孔与用于处理衬底的气体供给源相连，
 该多个气体进入孔向分隔该些板的间隔提供处理气体，并通过下板上的多
 个开口排出，以处理该衬底，其中，该多个气体进入孔位于上板和下板之
 间的周边表面上或位于上板的表面上。

 2. 如权利要求 1 的气体分配板，其特征在于，其形状包括圆形形状。

- 15 3. 如权利要求 1 的气体分配板，其特征在于，该多个开口均匀分布在
 下板上。

 4. 如权利要求 1 的气体分配板，其特征在于，该多个开口的尺寸提供了分配板中的均匀气压。

5. 如权利要求 1 的气体分配板，其特征在于，还包括与上板相连的泵
20 装置，该泵装置用于从该处理室内排出蚀刻过程的副产物和处理气体。

 6. 如权利要求 5 的气体分配板，其特征在于，该泵装置在整个衬底表面上产生多个气压平衡的小单元。

 7. 如权利要求 1 的气体分配板，其特征在于，该处理室包括用于支撑衬底的卡盘，该卡盘在气体分配板下方与之隔开。

气体分配板

5 技术领域

本发明一般涉及半导体晶片腐蚀，特别涉及改善的气体分配板，该板显著地降低出现在整个半导体晶片上的腐蚀处理中的非均匀性。

背景技术

10 众所周知，在现有技术中，各种半导体制造技术都需要有选择的去除沉积的金属和介质膜，并且在进行 DRAM 处理的情况下，需要在半导体晶片中进行深槽腐蚀。近来的趋势是不愿采用众所周知的湿式化学腐蚀处理，而转为利用例如离子腐蚀和等离子体腐蚀等干式腐蚀处理。这是由于与湿式化学腐蚀处理相比，干式腐蚀处理在很大程度上改善了控制性和成本效率。

15 在设计用来一次处理一片半导体晶片的处理室中进行活性离子腐蚀和等离子体腐蚀。把半导体晶片装在构成处理室下电极的晶片卡盘上。把上电极固定在半导体晶片之上。用在被隔开的于基片之上的上电极和构成处理室基片台阶的下电极之间产生的离子轰击半导体晶片。在局部真空或高真空下，通过气体分配板将不仅提供离子源而且还能够分别改善腐蚀率的腐蚀气体传送到基片并使其分布于整个基片上。这些工作压力取决于是活性离子腐蚀处理或者是等离子体腐蚀处理。

25 在单晶片系统中，特别是从基片中心到基片边缘，压力差和在腐蚀气体/腐蚀生成混合物上的差别可导致基片表面腐蚀的非均匀性。特别是当基片直径达到或超过 300mm 时，随着基片直径的增加，这种非均匀性就变得更严重。薄膜淀积或腐蚀的这种非均匀性可导致各种问题。例如，在半导体和集成电路的制造中，这种非均匀性可导致没有功能的器件或比最佳结果的功能少的器件。

对于基片腐蚀的非均匀性问题，现有技术已提供各种解决办法。一种解决办法是对于不同直径的基片采用不同的气体分配板或聚焦环，以补偿腐蚀处理的非均匀性。这种方法的缺点是，寻找适当的气体分配板或聚焦环可能要花费很多时间，并且成本高。此外，适于特殊腐蚀处理的气体分

配板可能并不一定适合另一个腐蚀处理。因此，为了对不同的处理使用相同的装置，用户就必须更换花费很多停机时间的气体分配板。

因此，需要改善气体分配板，显著地降低使用现有技术的气体分配板在半导体晶片中心和边缘之间出现的腐蚀非均匀性。

5

发明内容

一种用于半导体处理室中的气体分配板，所述气体分配板用于分配在处理室中待处理的半导体晶片表面上的气体。气体分配板有大体为平面的部件，其具有上板和下板、以及分隔该上和下板的间隔；多个通道，其从
10 上板延伸到下板，形成上板和下板之间的多个通路；以及下板上的多个开口，其中，气体分配板还包括分布在基本为平面的部件上的多个气体进入孔，且其中该多个气体进入孔与用于处理衬底的气体供给源相连，该多个气体进入孔向分隔该些板的间隔提供处理气体，并通过下板上的多个开口
15 边表面上或位于上板的表面上。

附图说明

为了详细理解本发明，下面将参照附图进行详细的说明，其中：

图 1A 是表示使用现有技术的气体分配板在深槽腐蚀后穿过半导体晶片
20 片的横截面图；

图 1B 是示意性地展示在晶片处理室中安装的现有技术的气体分配板的图：

图 1C 示出对于在标准处理压力和超过标准 40% 的更高处理压力的两种情况下进行的深槽腐蚀，腐蚀选择性与距晶片中心距离之间关系的曲线。

图 1D 示出使用图 1B 所示的现有技术气体分配板，对于在标准处理压力
25 和在超过标准 40% 更高处理压力两种情况下进行的深槽腐蚀，在最大 TEOS 厚度和剩余硬掩模的垂直部分之间的厚度差与距晶片中心的距离之间的关系曲线。

图 2A 展示使用图 1B 所示的现有技术气体分配板，对于 200mm 晶片来说，从边缘到边缘跨越整个晶片的腐蚀气体浓度和腐蚀生成物浓度两者
30 是如何变化的。

图 2B 描述了使用图 1B 所示的现有技术气体分配板，腐蚀率达到

1500nm/min 以上, 对应于在 300mm 的晶片和处理室的上电极之间带有 20mm 间隙的 TEL84DRM 的腐蚀结构;

图 3A 表示本发明气体分配板的底视图;

图 3B 是表示沿图 3A 中气体分配板的 3B-3B 线剖切的横截面图;

5 图 3C 示意性地示出在晶片处理室安装的本发明的气体分配板;

图 3D 用曲线描述使用本发明的气体分配板, 从边缘到边缘跨越整个晶片的腐蚀气体浓度和腐蚀生成物浓度两者是如何保持大体相同的图;

图 4A 展示在 200mm 晶片上排列的 256MbDRAM 芯片;

10 图 4B 是表示腐蚀气体负载与距晶片中心的径向距离之间关系的曲线图; 和

图 5 表示对应于晶片上负载减小的区域, 带有面积减小的孔的气体分配板的底视图。

具体实施方式

15 本发明的气体分配板涉及导致晶片中心和边缘之间非均匀腐蚀的几个因素。这些因素的其中之一涉及处理室的中心与边缘之间出现的工作压力差, 导致非均匀腐蚀的另一个因素与抽入处理室中的腐蚀气体的速度有关。

参照图 1A, 它表示具有高腐蚀率的深槽腐蚀的典型结构的 200mm 半导体晶片 10 的一部分。在处理室的上电极和晶片 10 之间设置 27mm 间隙的 TEL84DRM 处理室 28(图 1B)中腐蚀晶片 10。由包括焊盘氮化层 14 和焊盘 TEOS 层 16 的深槽腐蚀硬掩模 12 覆盖的块硅构成晶片 10。用序号 18 表示的虚线描绘了构图后和深腐蚀前的焊盘 TEOS 层 16。实线描绘了在深槽腐蚀期间是如何腐蚀焊盘 TEOS 层 16 的。更具体地说, 实线 20 描绘了在腐蚀后焊盘 TEOS 层 16 的最大厚度 T, 实线 22 描绘了剩余硬掩模的垂直部分, 该部分是在深槽 24 和 26 的开口之间的晶片 10 上保留的焊盘 TEOS 层 25 16 部分的厚度 t。

图 1B 示出 TEL84DRM 处理室 28, 它包括产生图 1A 所示腐蚀结构的现有技术的阳极气体分配板 32(GDP)。处理室 28 使用在腐蚀期间用于支撑晶片 10 的阴极晶片卡盘 30。GDP32 包括上板 34 和下板 36。气体输入管道 30 38 使腐蚀气体供给源 42 连接到上板 34 上中心定位的气体进入孔 40 上, 并将腐蚀气体导入上板 34 和下板 36 之间的空间 44 中。多个气体排出孔 46

均匀分布在下板 36 上,并延伸至晶片 10 的边缘。在深槽腐蚀期间,由腐蚀气体供给源 42 供给的腐蚀气体(如箭头 50 所示),通过气体输入管道 38,经气体进入孔 40 到达上板 34 和下板 36 之间的空间 44。腐蚀气体穿过气体排出孔 46 从上板 34 和下板 36 之间的空间 44 流出,均匀地分布在晶片 10 的表面上。利用真空泵 56,经固定于晶片卡盘 30 之下的排气口 54,从处理室中抽出腐蚀气体 50 和腐蚀生成物气体 52。

在图 1C 和 1D 中用曲线描绘了产生图 1A 所示结构的焊盘 TEOS 的腐蚀率。图 1C 示出对于在标准处理压力和超过标准 40%的更高处理压力的两种情况下进行的深槽腐蚀,腐蚀选择性与距晶片中心距离之间关系的曲线。图 1D 示出对于在标准处理压力和超过标准 40%更高处理压力两种情况下进行的深槽腐蚀,在最大 TEOS 厚度和剩余硬掩模的垂直部分之间的厚度差与距晶片中心的距离之间的关系曲线。

如图 1C 所示,对于标准处理压力下的深槽腐蚀,相对焊盘 TEOS 层的腐蚀选择性随着向晶片的外边缘的移动而下降。当使用超过标准 40%的较高腐蚀处理时,腐蚀气体的浓度增加,并且焊盘 TEOS 层的选择性有预定的增加。但是,选择性仅在晶片的中心或其附近明显地增加。如图 1D 所示,在使用标准处理压力的晶片外边缘出现选择性下降,使最大 TEOS 厚度和外壳侧的高度之间的厚度差增加。但是,由于增加的处理压力在晶片的中心比在晶片的边缘对腐蚀选择性的影响更大,所以当从晶片的中心移向晶片边缘时,处理压力增加 40%会导致不期望增加的这种厚度差。该信息表明系统的气体流动力学仅在晶片的中心而不在晶片的边缘产生主要的压力增加。可以认为,这种结果是由处理室中心的压力与处理室边缘的压力之间存在明显差别而造成的,其中晶片的边缘与处理室的边缘对准。

能够引起腐蚀处理的非均匀性的其它因素包括在深槽腐蚀期间产生的腐蚀生成物。在腐蚀期间,必须通过处理室的真空泵将腐蚀生成物以及腐蚀气体从衬底输送出去。图 1B 所示的现有抽真空方法产生如图 2A 和 2B 所示的结果。如图所示,现有抽真空方法允许在晶片上的压力差和腐蚀气体以及腐蚀生成物的不同扩散系数,从而产生腐蚀气体和腐蚀生成物的分布。图 2A 表示对于 200mm 晶片来说,从边缘到边缘跨越整个晶片的腐蚀气体浓度和腐蚀生成物浓度两者是如何变化的。对于直径更大的晶片和更高的腐蚀率,腐蚀气体/腐蚀生成物的分布现象会更加恶化。如图 2B 所示,

它描述了腐蚀率达到 1500nm/min 和更高, 对应于在 300mm 的晶片和处理室的上电极之间带有 20mm 间隙的 TEL84DRM 的腐蚀结构。可以看出, 晶片中心的腐蚀气体和腐蚀生成物浓度 C1C 和 C2C 分别明显不同于在晶片边缘的腐蚀气体和腐蚀生成物浓度 C1E 和 C2E。因此, 比较晶片中心的气体
5 体积与晶片边缘上的气体体积, 可以预料, 气体混合物和腐蚀气体及腐蚀生成物的压力明显不同。

参见图 3A 和 3B, 它们表示本发明的 GDP60。GDP60 包括上板 62 和下板 64, 下板距上板 62 一定间隔, 以便限定空间或集流腔 72。通过空间 72, 多个彼此隔开的圆柱管道 68 在上板 62 和下板 64 之间延伸。各管道 68
10 限定气体通道 69。在上板 62 和下板 64 之间延伸的周边表面 71 上限定多个彼此隔开的气体进入孔 70, 不过, 如果需要, 气体进入孔还可以形成在上板 62 上。下板 64 包括多个彼此隔开的气体排出孔 66。

由于由 GDP60 实现腐蚀气体供给源和腐蚀气体/腐蚀生成物的抽出, 所以本发明的 GDP60 能够使晶片, 特别是 300mm 数量级以上的大直径晶片
15 在最小腐蚀气体流和压力限制的情况下均匀地腐蚀。

图 3C 示出在处理室 86 例如 TEL84DRM 处理室中安装的 GDP60。环形气体输入管道围绕 GDP60 延伸, 并包括多个支管, 支管把腐蚀气体供给源(未示出)连接到沿表面 71 确定的气体进入孔 70 上, 以便将腐蚀气体 88
20 导入上板 62 和下板 64 之间的空间 72。用普通的阀门控制通过气体输入管道的腐蚀气体 88 的流动。多个气体排出孔 66 均匀地分布在下板 64 上, 并向外延伸到晶片 84 的边缘。在深槽腐蚀期间, 从腐蚀气体供给源将腐蚀气体(如箭头 88 所示), 通过气体输入管道和支管, 并经气体进入孔 70 送到上板 62 和下板 64 之间的空间 72。腐蚀气体 88 通过气体排出孔 66 从空间 72 流出, 并均匀地分布在晶片 84 的表面上。为了在 GDP60 中提供均匀的气体
25 压力, 气体排出孔 66 具有确保在 GDP60 的下板 64 和晶片 84 表面之间明显的压力落差的尺寸。通过由 GDP60 的管道 68 限定的气体通道 69 和在 GDP60 上固定的抽真空口 78, 利用真空泵 80, 把腐蚀气体 88 和腐蚀生成物气体 90 从处理室中抽出, 真空泵控制 GDP60 的上板 62 和下板 64 之间的腐蚀气体压力。因此, 本发明的 GDP60 在晶片 84 表面上的气体压力形
30 成局部平衡的小单元, 即腐蚀气体 88 和腐蚀生成物 90 的局部压力在晶片上大致恒定。因此, 在晶片 84 边缘的气体体积与靠近晶片 84 中心的气体

体积中具有同样的腐蚀气体和腐蚀生成物的气体浓度。

图 3D 用曲线描述对 300mm 晶片使用本发明的 GDP 的结果。图 3D 表示相对于晶片位置的腐蚀气体和腐蚀生成物的浓度。由图可知，腐蚀气体的浓度几乎与晶片上的位置无关。同样，腐蚀生成物的浓度也几乎与晶片上的位置无关。这表明在晶片边缘上的气体体积与在中心的气体体积中应该大致相同的腐蚀气体和腐蚀生成物的气体浓度。因此，本发明的 GDP60 在跨越晶片的气体处理室中均匀地产生局部平衡的小单元。因此，即使当使用直径 300mm 以上的晶片时，在整个晶片上的腐蚀率也基本均匀，即在晶片边缘的腐蚀率与靠近中心的腐蚀率相等。

参照图 4A 和 4B，表示处理期间在 200mm 晶片上的芯片分布。在处理室内同心地放置晶片 100。在处理期间，晶片 100 的中心位于 GDP60 的中心之下。由于芯片 110 的矩形形状，所以排列于晶片 100 上的芯片在晶片 100 的周边 104 上产生空的区域。因此，在晶片 100 的中心，称为负载的所需腐蚀气体 88 的量高于晶片 100 周边 104 上的量。

图 4B 表示在典型的晶片腐蚀处理中，在 200mm 晶片 100 上有 256MbDRAM 芯片 110 时，负载与距离之间关系的曲线图。在半径 75mm 至 100mm 之间的转变区域负载从中心值下降，并在超过 100mm 后变为 0。对于更大的晶片，该问题会扩大。

按照本发明说明的技术，可实现更均匀的腐蚀率。参照图 5，在晶片周边上的负载因芯片的缺少变小。在晶片周边气体排出孔 66a 和气体通道 69a 的尺寸与减小的负载相关地减小。300mm 的晶片最好采用在半径超过 75mm 后带有气体排出孔 66a 和气体通道 69a 的 GDP60。在 75mm 的半径内，气体排出孔 66 和气体通道 69 的面积大约是孔和通道的一半。被减小的面积有利于适配在转换区域和在 300mm 晶片的周边减小的负载。还可以考虑使孔 66 和通道 69 在 GDP60 上预定位置有预定的面积，以便在晶片上调整不同的负载条件时适配气流。通过建立把负载条件连同均匀气体浓度一起进行考虑的条件，实现腐蚀处理的改善。

应该指出，上述实施例仅仅是示例性的，本领域的技术人员利用在功能上等效的部件可对这些实施例中的上述部件进行变化和改进。所有这些改进以及对本领域技术人员来说显而易见的其它改进，都包括在由权利要求书所限定的本发明范围内。

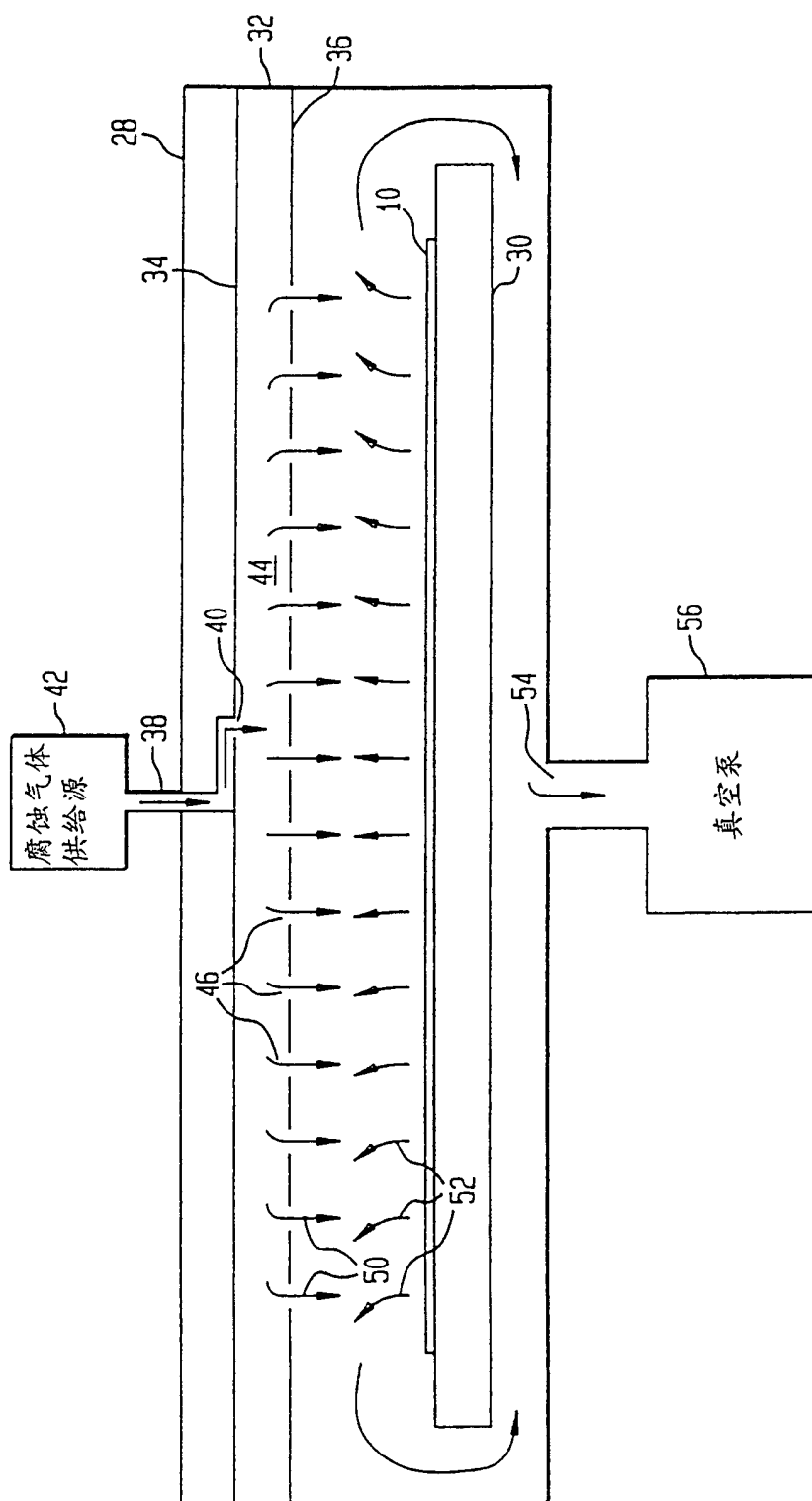

1B

图 1C

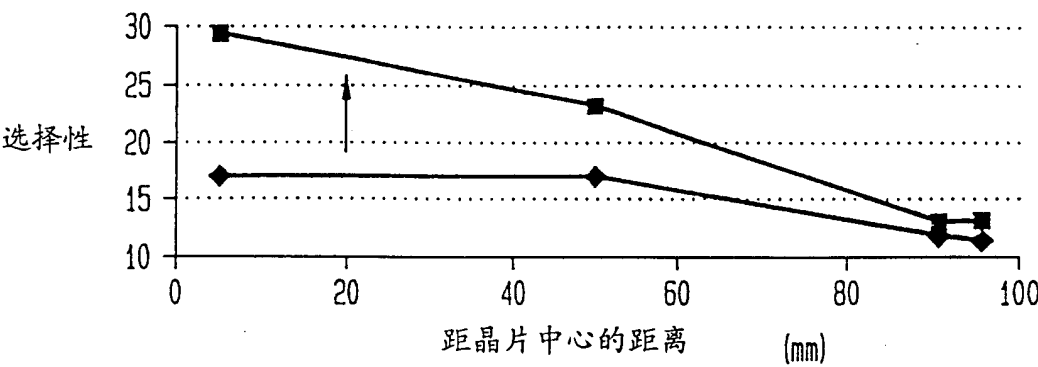


图 1D

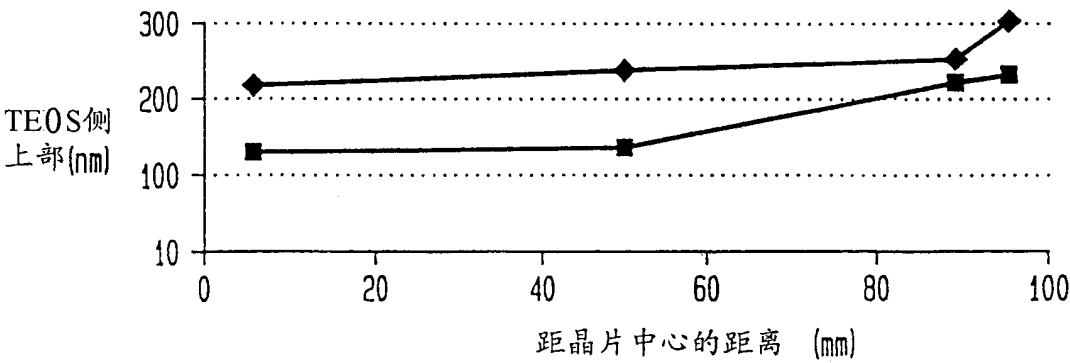


图 2A

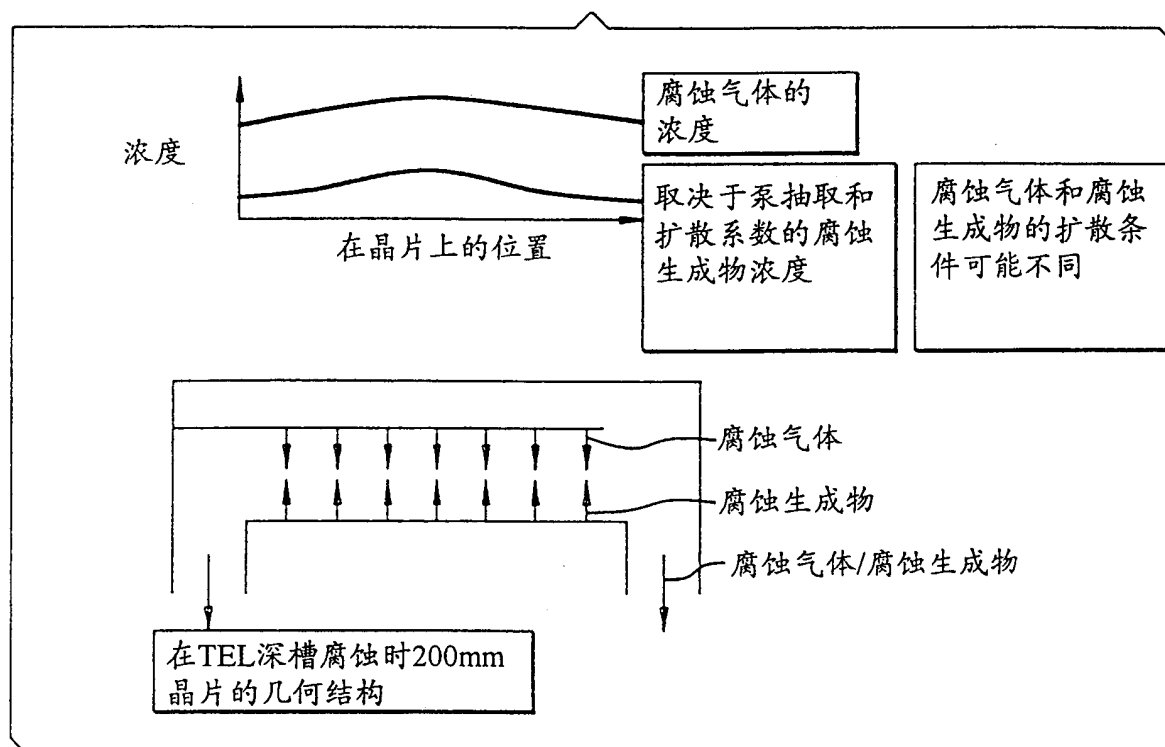


图 2B

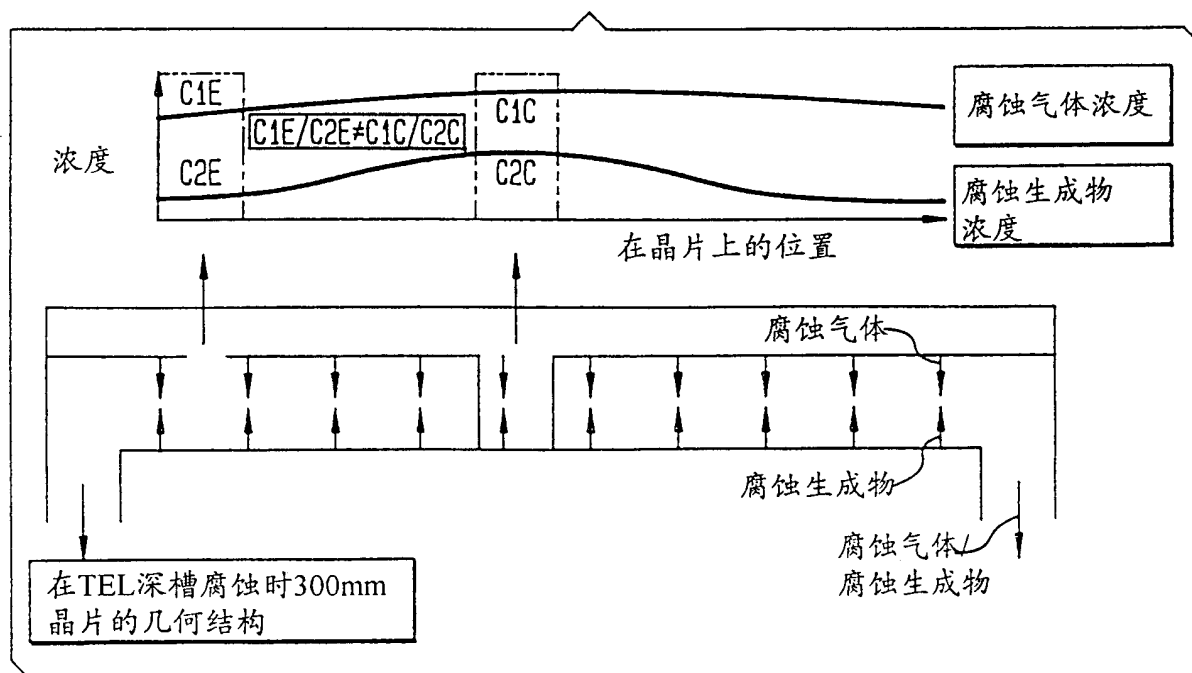


图 3A

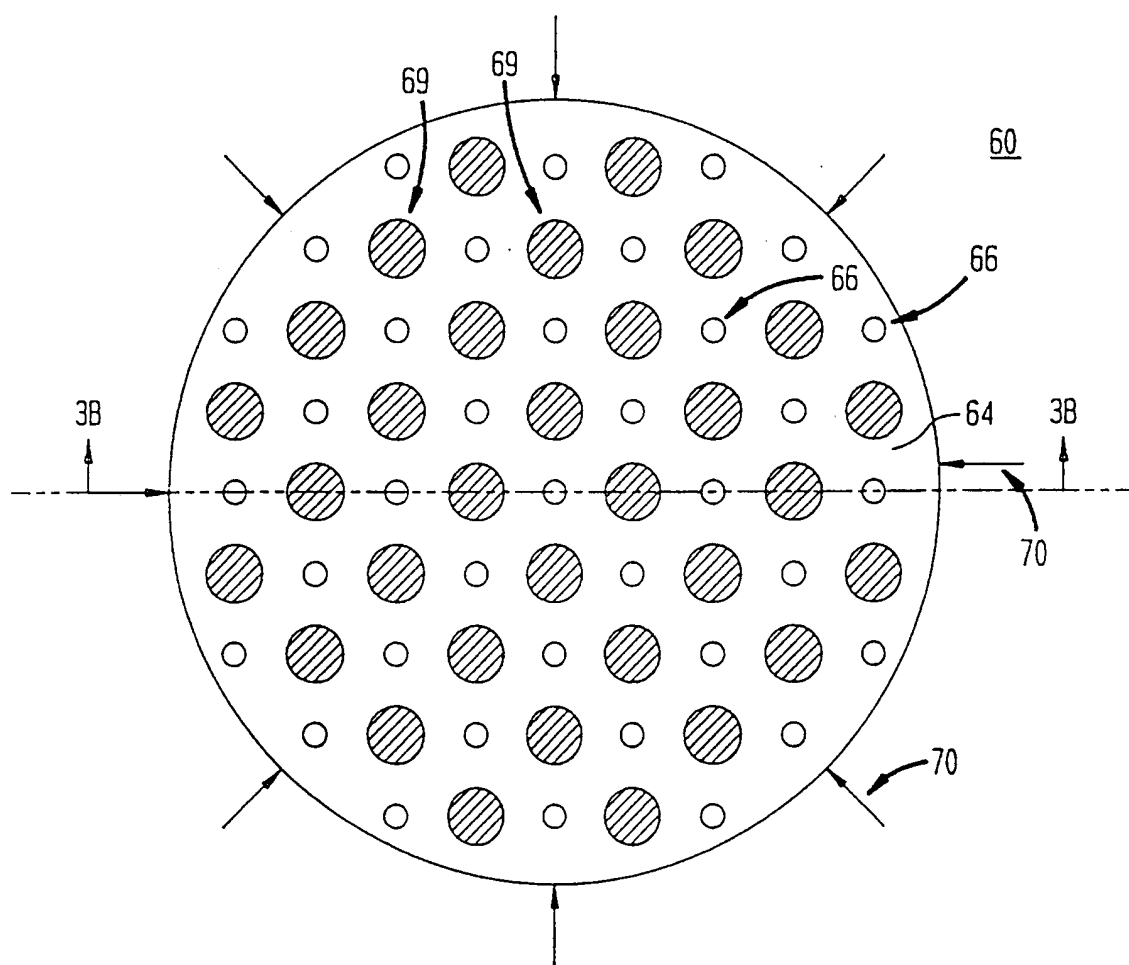


图 3B

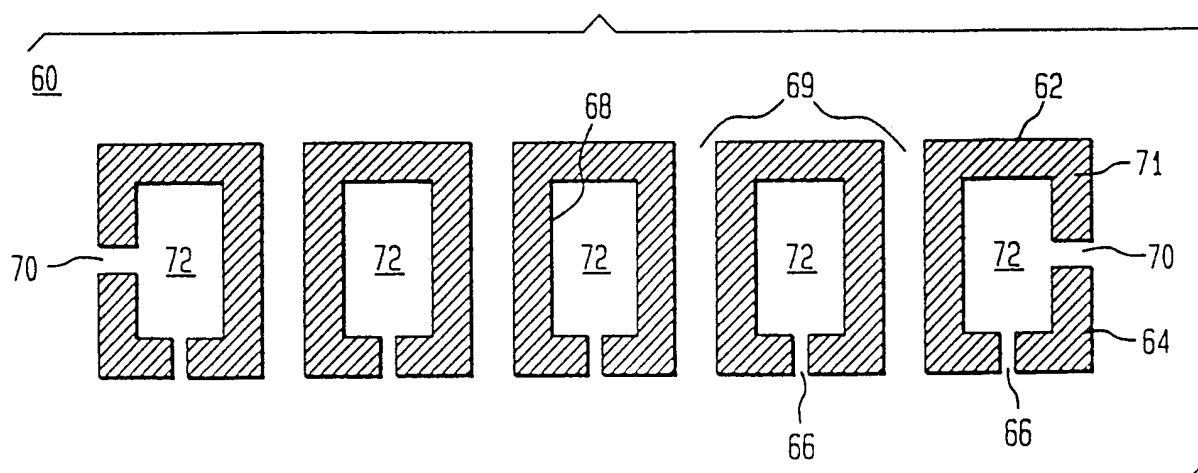


图 3C

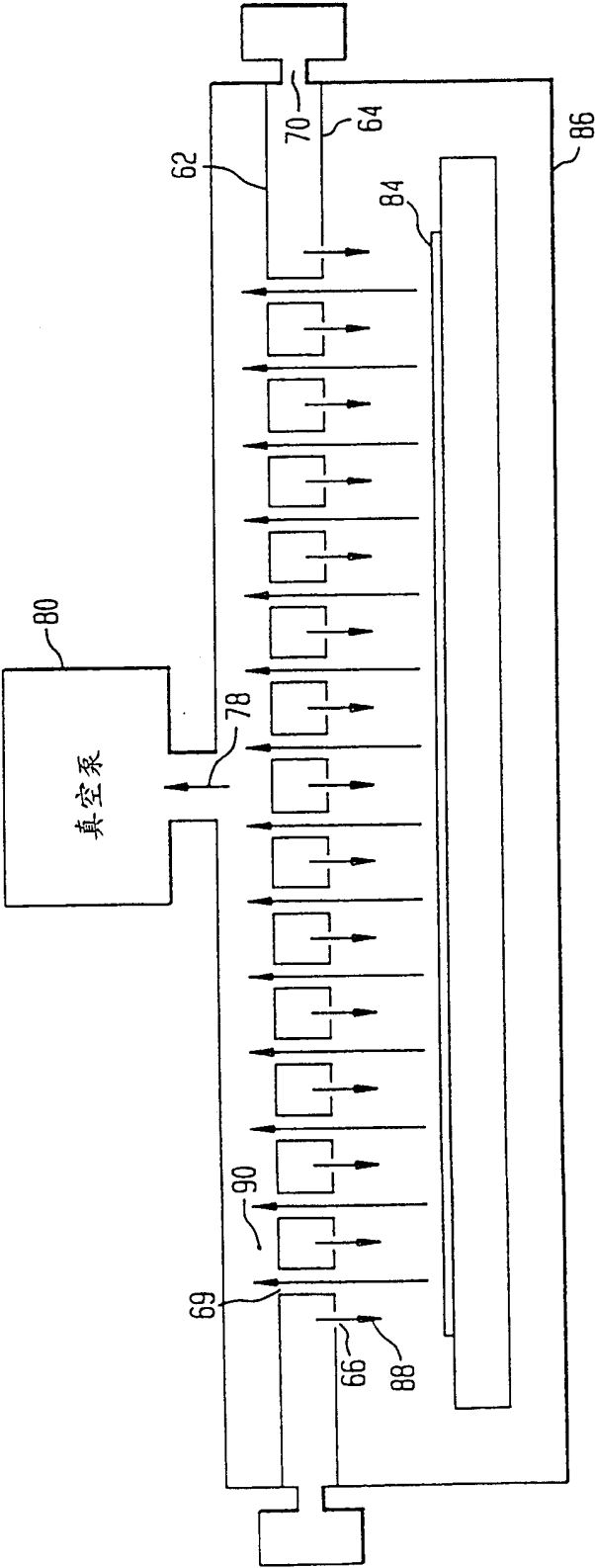


图 3D

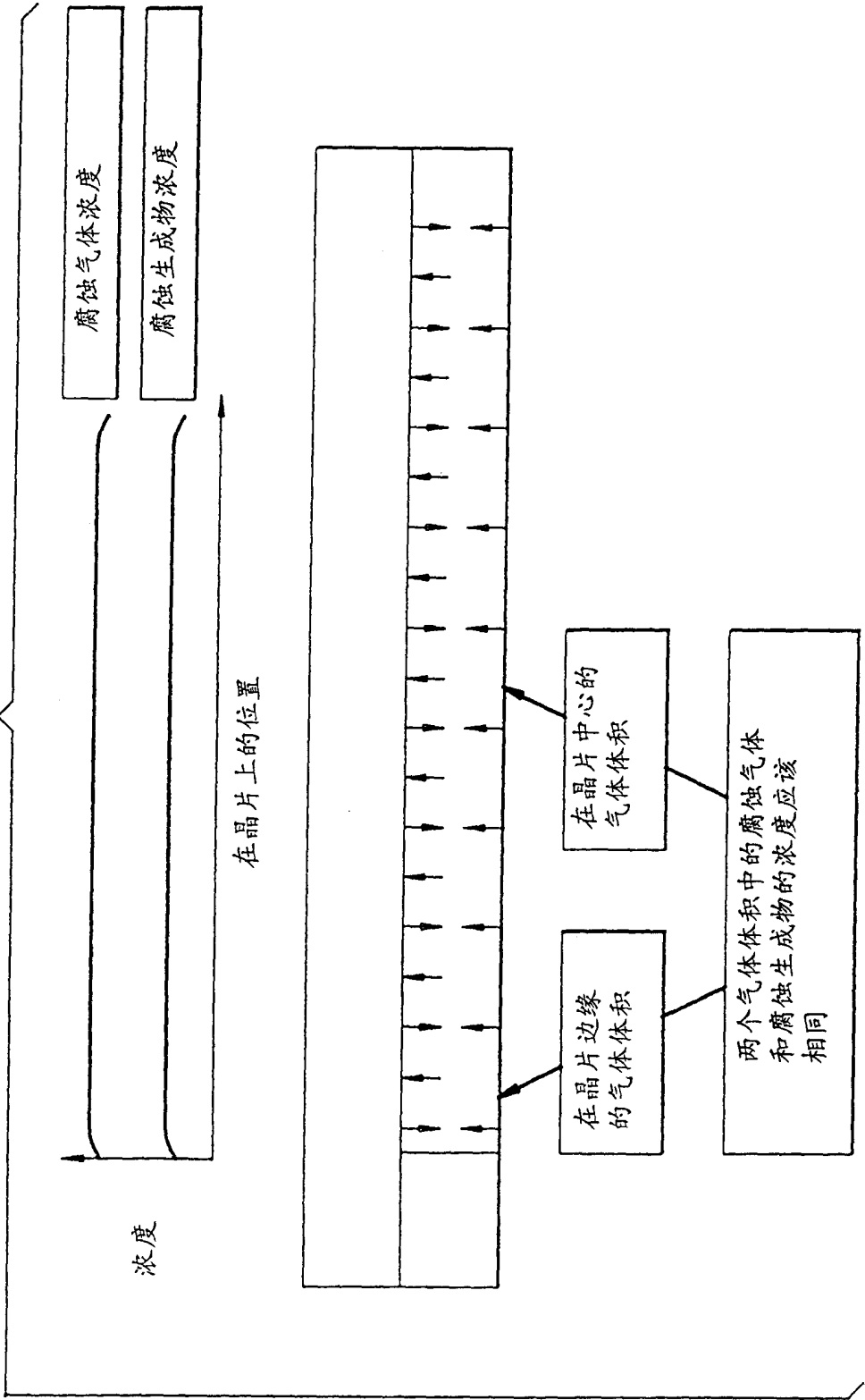


图 4A

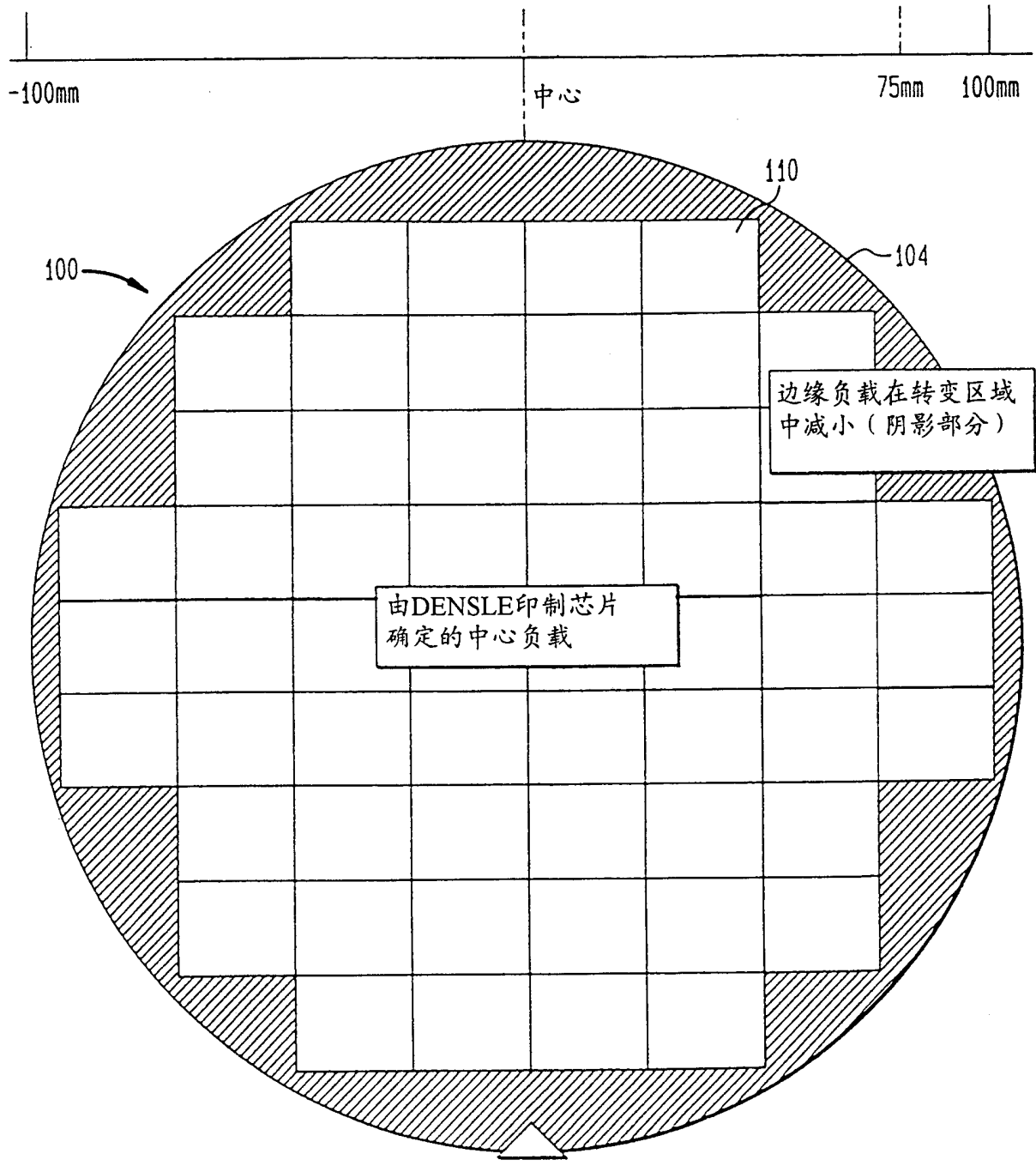


图 4B

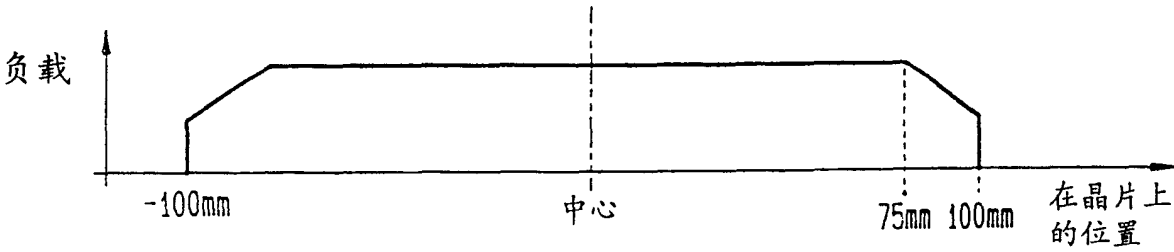


图 5

