

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5161792号
(P5161792)

(45) 発行日 平成25年3月13日(2013.3.13)

(24) 登録日 平成24年12月21日(2012.12.21)

(51) Int. Cl. F 1
 H03F 3/217 (2006.01) H03F 3/217
 H03F 1/52 (2006.01) H03F 1/52

請求項の数 20 (全 15 頁)

(21) 出願番号	特願2008-552565 (P2008-552565)	(73) 特許権者	505350190
(86) (22) 出願日	平成19年1月25日(2007.1.25)		ディー2 オーディオ コーポレイション
(65) 公表番号	特表2009-524999 (P2009-524999A)		アメリカ合衆国 カリフォルニア州 95
(43) 公表日	平成21年7月2日(2009.7.2)		035, ミルピタス, マーフィーランチロ
(86) 国際出願番号	PCT/US2007/061015		ード 1001
(87) 国際公開番号	W02007/087586	(74) 代理人	100096024
(87) 国際公開日	平成19年8月2日(2007.8.2)		弁理士 柏原 三枝子
審査請求日	平成22年1月8日(2010.1.8)	(74) 代理人	100125520
(31) 優先権主張番号	11/340, 139		弁理士 高橋 剛一
(32) 優先日	平成18年1月26日(2006.1.26)	(74) 代理人	100155310
(33) 優先権主張国	米国 (US)		弁理士 柴田 雅仁
		(72) 発明者	チェン, ダニエル, エル. ダブリュ.
			アメリカ合衆国 テキサス州 78748
			, オースティン, アナトルコート 11
			601

最終頁に続く

(54) 【発明の名称】 過電流保護のためのシステム及び方法

(57) 【特許請求の範囲】

【請求項 1】

音声信号に応じて駆動される出力ステージを含むデジタルアンプで実施する方法であって、

前記音声信号に応じて駆動される出力ステージで過電流状態を検出するステップと、
 前記音声信号に応じて駆動される出力ステージで前記過電流状態が存在する間に、前記音声信号がクリッピングされるクリッピングレベルを減少させるステップと、

前記クリッピングレベルに従って前記音声信号をクリッピングするステップとを具え、
 前記クリッピングレベルを減少させるステップが、

前記音声信号が直前の時間周期でクリッピングされなかった場合に、デクリメント値を
 引いた直前の時間周期の音声信号の値に前記クリッピングレベルを設定するステップと、

前記音声信号が直前の時間周期でクリッピングされた場合に、前記デクリメント値だけ
 前記クリッピングレベルを減少させるステップとを含むことを特徴とする方法。

【請求項 2】

前記クリッピングレベルを減少させるステップが、
 前記過電流状態が存続するそれぞれの連続的な時間周期の間に、前記クリッピングレベ
 ルを減少させるステップと、

を具えることを特徴とする請求項 1 に記載の方法。

【請求項 3】

さらに、前記過電流状態が存在しない場合に、最大クリッピングレベルに達するまで連

続的な時間周期において前記クリッピングレベルを増加させるステップを具備することを特徴とする請求項 2 に記載の方法。

【請求項 4】

前記デジタルアンプがパルス幅変調 (P W M) アンプであり、
前記連続的な時間周期が連続的な P W M スイッチング周期を具備していることを特徴とする請求項 2 に記載の方法。

【請求項 5】

前記過電流状態を検出するステップが、前記アンプの出力の電流レベルを監視するステップと、
前記電流レベルがいつ閾値を超えるのかを検出するステップと、
前記アンプの出力の電流レベルが前記閾値を超えているか否かを示す二値信号を発生させるステップと、
を具備していることを特徴とする請求項 2 に記載の方法。

10

【請求項 6】

前記過電流の状態を検出するステップが実行され、前記二値信号がそれぞれの連続的な時間周期に対して更新されることを特徴とする請求項 5 に記載の方法。

【請求項 7】

前記過電流の状態を検出するステップが、さらに、前記二値信号をローパスフィルタリングするステップを具備することを特徴とする請求項 5 に記載の方法。

【請求項 8】

前記音声入力信号をクリッピングするステップが、ノイズシェーパに入力される前記音声入力信号をクリッピングするステップを具備していることを特徴とする請求項 2 に記載の方法。

20

【請求項 9】

前記音声入力信号をクリッピングするステップが、変調器に入力される前記音声入力信号をクリッピングするステップを具備していることを特徴とする請求項 2 に記載の方法。

【請求項 10】

デジタル音声信号を受信してクリッピングレベルに従って前記デジタル音声信号をクリッピングするよう構成された過電流ハードクリッピング装置と、
前記過電流ハードクリッピング装置から前記デジタル音声信号を受信し、前記デジタル音声信号を変調して変調音声信号を発生させるよう構成された変調器と、
前記変調音声信号を受信して負荷を駆動するための出力電流を発生するよう構成された出力ステージと、

30

前記出力電流と閾値とを比較して過電流状態が存在しているか否かを示す過電流信号を発生するよう構成された過電流検出装置と、を具備しており、

前記過電流ハードクリッピング装置が、

前記デジタル音声信号が直前の時間周期でクリッピングされなかった場合に、デクリメント値を引いた直前の時間周期の音声信号の値に前記クリッピングレベルを設定し、

前記デジタル音声信号が直前の時間周期でクリッピングされた場合に、前記デクリメント値だけ前記クリッピングレベルを減少させることによって、

40

前記過電流信号を受信して前記過電流状態が存在する際に前記クリッピングレベルを減少させるよう構成されていることを特徴とするデジタルアンプ。

【請求項 11】

前記過電流検出装置が、閾値と前記出力電流とを比較して前記出力電流が前記閾値を超えているか否かを示す二値信号として前記過電流信号を発生するよう構成されていることを特徴とする請求項 10 に記載のデジタルアンプ。

【請求項 12】

前記過電流ハードクリッピング装置が、前記二値信号を受信して、前記二値信号が前記出力電流が前記閾値を超えていることを示すそれぞれの連続的な時間周期に対する前記クリッピングレベルを減少させるよう構成されていることを特徴とする請求項 11 に記載の

50

アンプ。

【請求項 1 3】

さらに、前記過電流ハードクリッピング装置が、前記二値信号が前記出力電流が前記閾値を超えていないことを示すそれぞれの連続的な時間周期に対する前記クリッピングレベルを増加させるよう構成されていることを特徴とする請求項 1 2 に記載のアンプ。

【請求項 1 4】

前記過電流ハードクリッピング装置が、それぞれの連続的な時間周期に対してプログラム可能な量だけ前記クリッピングレベルを増加させるよう構成されていることを特徴とする請求項 1 3 に記載のアンプ。

【請求項 1 5】

前記過電流ハードクリッピング装置が、それぞれの連続的な時間周期に対して、プログラム可能な量である、前記デクリメント値だけ前記クリッピングレベルを減少させるよう構成されていることを特徴とする請求項 1 2 に記載のアンプ。

【請求項 1 6】

前記過電流検出装置が前記出力電流と比較する前記閾値が、プログラム可能であることを特徴とする請求項 1 2 に記載のアンプ。

【請求項 1 7】

前記デジタルアンプが、パルス幅変調 (P W M) アンプであり、
前記変調器が前記デジタル音声信号を変調して P W M 信号を発生するよう構成されてお

り、
前記連続的な時間周期が連続的な P W M スイッチング周期を具えることを特徴とする請求項 1 2 に記載のアンプ。

【請求項 1 8】

前記過電流検出装置が、前記閾値と前記出力電流とを比較してそれぞれの連続的な時間周期に対する前記二値信号を更新するよう構成されていることを特徴とする請求項 1 7 に記載のアンプ。

【請求項 1 9】

さらに、前記過電流検出装置と前記過電流ハードクリッピング装置との間に連結され、前記二値信号をローパスフィルタリングして前記過電流ハードクリッピング装置に前記フィルタリングされた二値信号を出力するよう構成されたローパスフィルタを具えているこ

【請求項 2 0】

さらに、前記過電流ハードクリッピング装置と前記変調器との間に連結され、前記過電流ハードクリッピング装置から受信した前記デジタル音声信号を量子化且つフィルタリングして、前記変調器に前記量子化且つフィルタリングされたデジタル音声信号を出力するよう構成されたノイズシェーパを具えていることを特徴とする請求項 1 2 に記載のアンプ。

【発明の詳細な説明】

【技術分野】

【 0 0 0 1】

本発明は、一般に、デジタルアンプに関し、特に、簡単且つ低コストの電流検出機構を使用する際にオールデジタルのアンプにおいて過電流保護を実行するためのシステム及び方法に関する。

【背景技術】

【 0 0 0 2】

音声増幅器は、一般的に非常に低い電圧及び / 又は電流を有する入力信号を受信して、一般に非常に高い電圧及び / 又は電流を有する対応する出力信号を発生させるよう構成されている。これらの高い電圧 / 電流はスピーカを駆動するのに必要なため音声信号を発生させるが、高い電圧 / 電流はスピーカに危険を与える。換言すれば、電圧 / 電流が高過ぎる場合、スピーカが壊れる可能性がある。

10

20

30

40

50

【発明の開示】

【発明が解決しようとする課題】

【0003】

パルス幅変調(PWM)アンプでは、過度な出力電流がアンプの出力ステージ又は出力ステージによって駆動するスピーカを壊す可能性があるため、アンプが過度な出力電流を発生させる(過電流の状態が生じる)のを防止することが最も重要な機能のうちの1つである。アンプは、様々な方法で過電流の状態を防止できる。おそらく最も容易な解決法は、過電流の状態が生じるときにいつでもシステムを単に遮断することである。このような方法は電流が損害を与えるレベルに達するのを防ぐのに効果的であるが、実際には、それは受け入れ可能な解決法でないようである。例えば、音声内容によっては、出力ステージ又はスピーカに損害を与えない短い時間の過電流が生じるであろう。このようなシナリオでは、システムを遮断することで損害を与える状態を防止するものではなく、システムの音声出力を妨げる。明らかに、これは望ましいことではない。

10

【0004】

別の状況では、入力音声信号が上記のような短い時間の状態よりももっと長く続く過電流状態をもたらすであろう。このような状態は補正動作を行うことを要するが、システムを即座に遮断してスピーカ又はシステムそのものに対する損害を防止しなければならないほど深刻ではない。このような状態では、PWMアンプが音声出力を出力し続けて、通常動作モードと補正動作モードとの間を巧みに移行するのが好ましい。すなわち、このような移行は(補正動作モードとともに)、システムの性能に顕著な影響を与え又はシステムの可聴出力にアーチファクトを形成する副作用を伴うべきではない。補正動作モードが過電流状態を取り除くのに十分でない場合、損傷を防ぐためにシステムが遮断する可能性がある。

20

【0005】

デジタルアンプにおいて、低コスト且つ上記の目的に合致する過電流保護システムを構成するのは難しい。低コストの必要性により、出力電流が所定の閾値を越えるときにいつでもシステムを遮断して、電流が閾値を下回った場合に動作を復旧させる簡単な解決法を支持する。上記のように、これは出力音声信号の不要な中断の原因となる可能性がある。さらに、電流超過及び閾値を下回ることに対してシステムが迅速に応答し過ぎる場合、FETの実際の切替速度が増加し、これにより熱の上昇をもたらし、FETを破損する可能性がある。代わりに、揺れが生じる可能性がある。すなわち、遮断が起きる場合、動作が復旧する前に電流が過剰に低下し、遮断が再び起こらないよう電流が高く戻る。保護システムの実際の速さに応じて、揺れは可聴周波数の可能性があり、又は他の聞き取れる影響の原因となる可能性がある。

30

【0006】

このため、簡単で低コストの電流検出機構を使用しているが、アンプを単に遮断するのよりも過電流状態に対する応答を精巧にし得る、過電流状態からデジタルアンプを保護するためのシステム及び方法を提供するのが好ましい。

【課題を解決するための手段】

【0007】

本開示は、簡単、低コストの検出機構を用いて、オールデジタルのアンプでの過電流保護を実行するためのシステム及び方法を扱う。ある特定の実施例では、二値過電流信号を発生させる簡単な過電流検出機構が、パルス幅変調(PWM)アンプの出力ステージに接続されている。電流が閾値を越える場合に二値信号がハイとなり、逆の場合にローとなる。二値信号は、ノイズシェーパの前のデジタル音声信号経路に設置されたハードクリッピング装置に出力される。ハードクリッピング装置は、音声信号がハイ又はロー・クリッピングレベルを超える場合に音声信号をクリッピングする。二値信号がローからハイに切り換わる場合、ハードクリッピング装置が、現在のレベル(例えば、入力デジタル音声信号の最大レベルに合致する最大値)からデジタル音声信号の直前値(過電流状態の原因とみなされている)にそのクリッピングレベルを下げる。そして、ハードクリッピング装置

40

50

は、際に、それぞれのPWMスイッチング周期に対するクリッピングレベルを減少させる。二値信号がローとなると、ハードクリッピング装置は最大クリッピングレベルに達するまでクリッピングレベルを増加させる。これにより、アンプは、二値信号が出力電流が電流の閾値よりも低いことを示すときにいつでもクリッピングレベルを減少させる。

【0008】

本システム及び方法を使用して処理される音声信号は、ゼロに対して正及び負の双方の偏位を有することに留意されたい。従って、本書で言及するクリッピングレベルを「下降させる」又は「減少させる」は、正の信号についてクリッピングレベルを減少させるだけでなく、負の信号についてクリッピングレベルを増加させることも含んでいると解釈されるべきである。換言すれば、クリッピングレベルが音声信号の絶対値を減少させる。同様に、本書で言及されたクリッピングレベルを「上昇させる」又は「増加させる」は、正の信号についてのクリッピングレベルを増加と、負の信号についてのクリッピングレベルの減少との双方を含むものと解釈すべきである。また、「ロー」又は「ハイ」クリッピングレベルに関する言及は、音声信号の偏位の絶対値に関してなされていることに留意されたい。

10

【0009】

一実施例が、音声入力信号がハードクリッピング装置のクリッピングレベルの設定に従ってクリッピングされる方法を具えている。本方法は、過電流状態を検出するステップと、過電流状態を検出すると音声入力信号値を判定するステップと、音声入力信号値よりも小さい又はこれと等しい初期値にクリッピングレベルを設定するステップと、過電流状態が存在するそれぞれの連続的な時間周期に対してクリッピングレベルを減少させるステップと、を有する。例えば、フィルタリングされるか又はイネーブル信号と組み合わせられる単純な二値過電流信号によって過電流状態を表示してもよい。また、本方法は、過電流状態が存在しない場合に、最大クリッピングレベルに達するまで連続的な時間周期においてクリッピングレベルを増加させるステップを有してもよい。

20

【0010】

代替的な実施例が、過電流ハードクリッピング装置と過電流検出装置とを有するデジタルアンプを具えている。過電流クリッピング装置は、デジタル音声信号を受信してクリッピングレベルに従ってデジタル音声信号をクリッピングするよう構成されている。ハードクリッピング装置は、デジタル音声信号を変調して変調（例えば、PWM）音声信号を出力するよう構成された変調器にクリッピングされた信号を出力する。変調器は、出力電流を発生させて負荷（例えば、スピーカ）を駆動させる出力ステージに変調信号を出力する。本実施例では、過電流検出ユニットが閾値と出力電流とを比較して、出力電流が当該閾値を超えているか否かを示す二値信号を発生させるよう構成されている。ハードクリッピング装置は、二値信号を受信して、二値信号が出力電流が当該閾値を超えていることを示すそれぞれの連続的な時間周期に対してクリッピングレベルを減少させるよう構成されている。二値信号が出力電流が当該閾値を超えていないことを示す場合、ハードクリッピング装置はクリッピングレベルを増加させる。

30

【0011】

また、多くの他の実施例が可能である。

40

【0012】

本発明は、様々な改善及び代替的な形式を前提としているが、それらの特定の実施例が、図面及び添付の詳細な説明の中の一例によって示される。しかしながら、図面及び詳細な説明は記載された特定の実施例に本発明を限定することを意図するものでないことに留意されたい。その代わりに、本開示は、添付の特許請求の範囲によって規定される本発明の範囲内の全ての改善、等価なもの、代替的なものをカバーすることを意図するものである。

【0013】

本発明の他の目的及び利点が、以下の詳細な説明を読み、添付の図面を参照することによって明らかとなる。

50

【発明を実施するための最良の形態】

【0014】

本発明の1又はそれ以上の実施例を以下で説明する。これら及び以下に記載の他の実施例は典型例であって、限定ではなく本発明の実例を意図していることに留意されたい。

【0015】

上記のように、本発明の様々な実施例が、簡単で低コストの電流検出機構を使用しながらオールデジタルのアンプにおいて過電流保護を実行するためのシステム及び方法を用いている。

【0016】

一実施例では、デジタルパルス幅変調(PWM)アンプが、簡単で低コストの検出機構を使用してアンプの出力部での電流レベルを監視し、電流が閾値レベルよりも高いか又は低いか否かを示す二値信号を発生するよう構成されている。この二値信号に基づいて、デジタルアンプが入力信号に関するクリッピングレベルを設定し、典型的なアナログシステムでクリッピングをエミュレート(emulate)する。

【0017】

本実施例では、電流検出機構が、アンプの出力部でスピーカに対して直列に設置された1又はそれ以上の検出レジスタを有する。各検出レジスタの抵抗は一般に非常に小さい。これらの検出レジスタそれぞれにわたる電圧が測定され閾値電圧と比較される。検出レジスタの電圧が閾値電圧よりも高い場合、二値信号が比較器によってアサートされる。検出レジスタの電圧が当該閾値よりも低い場合、二値信号はアサートされない。

【0018】

電流検出機構の比較器からの二値信号が、本実施例では、パルス幅変調器に先立って入力音声信号経路に設置されたハードクリッパに出力される。ハードクリッパは、入力デジタル音声信号にクリッピングを行う。まず最初に、クリッピングレベルを最大値に設定する。二値信号がアサートされている場合、ハードクリッパがクリッピングレベルを入力デジタル音声信号の直前値に減少値を引いたものと等しい値に設定する。新たなクリッピングレベルを使用して次のPWM周期に対する入力デジタル音声信号をクリッピングする。ハードクリッパは、二値電流検出信号がアサートされている各PWM周期に対するクリッピングレベルの値を低下させ続け、電流検出信号がアサートされなくなるまでクリッピングレベルを下げる。二値電流検出信号がアサートされていない場合、電流検出信号が再びアサートされるまで、又は最大クリッピングレベルに達するまで、ハードクリッパがクリッピングレベルを上げ始める。

【0019】

上記のように、簡単な二値検出機構(すなわち、アンプの出力部での電流が閾値を超えているか否かを示す二値信号を発生させる機構)の使用により、一般に、アンプにおける同じように簡単な応答の使用を後押しする(すなわち、電流レベルが当該閾値を下回るようにアンプを遮断する)。また、上記のように、これは音声の不要な中断又はアンプの出力部で潜在的に損害を与える電流の揺れの原因となる可能性がある。過電流状態に応じたアンプの遮断の望ましくない影響のため、解決法はアナログシステムで実施されている過電流に基づく比較を模倣するものである。このようなシステムでは、信号の電圧レベルが電流を引き下げるようクリッピングする。

【0020】

図1を参照すると、アナログアンプにおける信号のクリッピングを表す概略図を示す。この図では、2つの波が表されている。1つ目の波は、クリッピングされていない正弦波であり、この図では点線として表されている。2つ目の波は、選択した最大振幅でクリッピングした後の同じ正弦波である。クリッピングした正弦波を実線で示す。

【0021】

図1から、元の正弦波が電流規制閾値(符号150及び151で示す)の下方にとどまる限り波がクリッピングされず、2つの波が一致することがわかる。2つの波が一致する部分は、符号100, 120及び140で示される。元の正弦波が電流規制閾値(符号1

10

20

30

40

50

50及び151)を超える場合、正弦波がクリッピングされる。このため、元々の正弦波が図1のように頂点に達する場所でクリッピングされた波が平坦になる。波のこれらの部分を符号110及び130で表す。

【0022】

オールデジタルのアンプでのこのようなクリッピングの実行を複雑にするいくつかの要因がある。これらの要因のうちの1つは、低コストの検出機構の使用である。このような機構によって提供された情報のみが、出力電流が閾値レベルを超えているか否かを示す。実際の電流の測定結果は利用できない。さらに、入力信号レベルの制御方法の決定の際に使用するために負荷インピーダンスを利用できない。別の複雑化の要因は、出力電流のレベルが入力信号のレベルに直結しないという事実である。換言すれば、2つの間の釣り合い関係が変化する可能性がある。結果として、所望の出力電流の規制に対応する所定のレベルで入力信号を単にクリッピングすることによって、所望の電流規制機能を提供することができない。

10

【0023】

これらの問題は、出力電流が閾値を超えているか否かを示す二値信号を生成する検出機構と、閾値を超える二値信号に基づいて動的に決定されたレベルで入力信号をクリッピングする過電流ハードクリッピング装置とを含めることによって、本システム及び方法で取り組まれている。検出機構は、出力電流が閾値よりも高いか又は低いかを連続的に示す。まず、二値信号がアサートの場合に、過電流ハードクリッピング装置がデジタル入力信号の直前値を判定し、この値又はその直下にそのクリッピングレベルを設定する。二値信号がアサートのままである限り、ハードクリッピング装置は、装置が入力信号をクリッピングするレベルを減少させる。二値信号がアサート停止すると、ハードクリッピング装置が信号を増加させ始め、二値信号が再びアサートになるまで、又は最大クリッピングレベルに達するまでこれを続行する。

20

【0024】

図2を参照すると、一実施例に従ったデジタルアンプの構成を示す機能的なブロック図が示されている。図面に示されている構成は実例を意図するものであり、代替的な実施例で他の構成を実施してもよい。

【0025】

図2の実施例では、入力デジタル音声信号、すなわち一般にパルスコード変調(PCM)信号が、補間器210によって受信される。この信号は、補間されて非線形補正装置220に出力される。従来は、補間及び補正された信号は、その後ノイズシェーパ230に伝えられる。しかしながら、本システムでは、補間及び補正信号は、(以下に詳細に説明するように)必要に応じて信号をクリッピングする過電流ハードクリッピング装置280を通過し、クリッピングした入力信号をノイズシェーパ230に通す。

30

【0026】

ノイズシェーパ230は、受信した信号を量子化してこの信号をPWM変調器240に通す。また、ノイズシェーパ230は、入力及び出力音声信号間のフィルター処理した差に基づくフィードバックを用いて音声信号のノイズスペクトルを形成する。PWM変調器240は、PCM信号を1組のパルス幅変調(PWM)信号に変換する。そして、これらのPWM信号は、出力ステージ250に出力される。出力ステージ250は、PWM信号によって制御され、スピーカ260を駆動させて音声信号の聞き取れる表現(例えば、音楽)を形成する。

40

【0027】

図2の実施例では、電流検出機構270が出力ステージ250に取り付けられている。電流検出機構270は、例えば、スピーカ260に対して直列に配置された1又はそれ以上の小さな検出レジスタと、閾値電圧と各検出レジスタにわたる電圧とを比較するよう構成された比較器と、を有する。比較器は、検出レジスタの電圧が閾値電圧よりも大きい又は小さいことを示す二値信号を発生させる。そして、二値信号を過電流ハードクリッピング装置280に出力される。ハードクリッピング装置280は、電流検出機構から受信し

50

た二値信号に基づいてそれが入力信号をクリッピングするレベルを調整する。

【 0 0 2 8 】

図 3 A 及び図 3 B を参照すると、一実施例に従ったデジタルアンプの電流規制機構の動作を示す 1 組のフローチャートを示す。図 3 A は、二値過電流信号を発生させるための処理を示す。この処理は、本実施例において連続的なものである。図 3 B は、図 3 A の処理で発生した信号に基づいてハードクリッピング装置のクリッピングレベルを設定するための処理を示す。図 3 B で示されたフローチャートは、各 P W M のスイッチング周期について繰り返される処理を表す。

【 0 0 2 9 】

図 3 A の処理は、検出レジスタの電圧と閾値電圧との比較で開始する（ブロック 3 0 5）。上記のように、検出レジスタがスピーカに対して直列に設置されているため、検出レジスタにわたる電圧はスピーカ及び検出レジスタを通る電流に比例する。閾値電圧は、同様に、スピーカ及び検出レジスタを通る閾値電流レベルと比例する。検出レジスタの電圧と閾値電圧との比較に基づいて、電流検出機構が二値電流のアサート又はアサート停止のいずれかを行う（ブロック 3 1 0）。検出レジスタの電圧が閾値電圧よりも大きい場合（すなわち、スピーカの電流が閾値電流よりも大きい場合）、信号がアサートされる。これと反対の場合、信号のアサートが停止される。このように、二値信号は、過電流又は閾値を超える信号として本書で言及される。過電流信号は、電流検出機構から過電流ハードクリッピング装置に伝えられる（ブロック 3 1 5）。この処理は、連続的なものである。

【 0 0 3 0 】

図 3 B を参照すると、ハードクリッピング装置が二値過電流信号を受信して、信号がアサートされているか否か（すなわち、出力電流が閾値電流よりも大きいか否か）を判断する（ブロック 3 2 0）。過電流信号がアサートされていない場合、ハードクリッピング装置は、そのクリッピングレベルをその最大値まで戻す。図面に示されているように、ハードクリッピング装置は、そのクリッピングレベルが最大レベルよりも下回っているか否かを判断する（ブロック 3 2 5）。クリッピングレベルが、既にその最大値にある場合、ハードクリッピング装置によるこれ以上の処理を必要とせず、本処理はブロック 3 0 5 に戻り、本処理が次の P W M 周期で繰り返されることとなる。これに対して、クリッピングレベルが最大レベルよりも低い場合、ブロック 3 0 5 に戻る前にハードクリッピング装置がクリッピングレベルを増加させる（ブロック 3 3 0）。このようなループの複数の繰り返しは、クリッピングレベルを最大値に増加させるために必要である。

【 0 0 3 1 】

ブロック 3 2 0 で、過電流ハードクリッピング装置が過電流信号がアサートされているものと判断する場合、入力信号レベルが高すぎるため、装置のクリッピングレベルを減少させなければならない。クリッピングを設定すべきレベルを判断するために、ハードクリッピング装置は、入力音声信号が前の P W M 周期で装置によってクリッピングされたか否かを判断する必要がある（ブロック 3 3 5）。音声信号が前の周期でハードクリッピング装置によってクリッピングされなかった場合、装置は入力音声信号の直前値を、新たなクリッピングレベルを判断するための開始点として判断する（ブロック 3 4 0）。入力音声信号の直前値は、出力電流が閾値レベルを原因となる値であったと仮定されたため、クリッピングレベルはこの値に設定され（ブロック 3 4 5）、その後、減少させられる（ブロック 3 5 0）。ブロック 3 3 5 で、ハードクリッピング装置が、入力音声信号が前の P W M 周期でクリッピングされたものと判断する場合、クリッピングレベルは既にその最大値よりも小さいため、装置はクリッピングレベルをその現在値から単に減少させる（ブロック 3 5 0）。いずれのケースでも、その後処理はブロック 3 0 5 に戻り、次の P W M 周期で繰り返される。

【 0 0 3 2 】

上記のように、本実施例における過電流事象の検出は（ブロック 3 2 0 から 3 5 0 におけるクリッピングレベルの調整とともに）、P W M スwitching 周期（通常は 3 8 4 k H z）毎に実行される。これはすなわち、各スイッチング周期の開始時において、前の過電

10

20

30

40

50

流事象が（もしあれば）まず消去され、その後、電流スイッチング周期内で閾値を超える電流が検出される場合にのみ設定される。過電流状態を示す二値信号が設定されると、それは次の周期まで設定されたままとなる - 基本的には1回限りの機構。このため、機構の実施においてDSPの介入の必要性がない。過電流ハードクリッピング装置が、過電流状態が判断される出力部と可能な限り密接して配置されているため、効果的に応答するのにほんのわずかなPWMスイッチング周期しかかからずこれで十分である。

【0033】

図3に関する上記の処理は典型的なものであって、代替的な実施例がこのような説明を変えてもよいことに留意されたい。例えば、過電流事象の検出及びクリッピングレベルの調整を上記のようなPWMスイッチング速さで実行しなくてもよい。また、上記では、二値過電流信号が過電流検出機構の比較器から過電流ハードクリッピング装置に直接伝えられる。他の実施例では、ハードクリッピング装置に与えられる前に二値過電流信号を処理してもよい（例えば、ローパスフィルタで処理する）。

10

【0034】

過電流ハードクリッピング装置のクリッピングレベルが、システムの出力の電流レベルに基づいて設定されているため、ハードクリッピング装置を出力部にできる限り（機能的に）近接して設置すべきであり、可能性のある最も速い応答を実現する。図2の実施例では、ハードクリッピング装置280が、非線形補正装置220とノイズシェーパ230との間に設置されるが、ノイズシェーパ230と変調器240との間にそれを代替的に設置できる。しかしながら、図2に実施例において、ノイズシェーパ230の前にハードクリッピング装置280を設置すると、（ノイズシェーパがより少ない信号レベルに信号を量子化するため）より大きな信号の分解能を有する、ノイズシェーパでの不安定挙動の原因となる超過したクリッピングを除去する、といった利益をもたらす。

20

【0035】

図4を参照すると、一実施例に従った過電流保護機構に関連する様々な信号を表す概略図を示す。この図に示す4つの信号は、二値過電流信号と、過電流ハードクリッピング装置に入力される音声信号と、過電流ハードクリッピング装置から出力される音声信号と、ハードクリッピング装置内のクリッピングレベルとを有する。二値過電流信号は、高いレベル（H）又は低いレベル（L）を有するものとして示される。入力及び出力音声信号及びクリッピングレベルを、全て+/-1で規格化したその最大レベルで示す。

30

【0036】

図4は、4つの関心のあるサブインターバルを有するインターバルの間の信号を示す。最初に、音声入力及び音声出力信号が増加する。過電流信号はまだアサートされておらず、ハードクリッピング装置のクリッピングレベルがその最大レベルに設定される。第1のサブインターバル（410）の間において、過電流信号が t_1 でアサートされる。音声入力信号は、その最大値にまだ達していない。過電流信号がアサートされると、ハードクリッピング装置が音声入力信号の直前値（その最大の約80%である）にそのクリッピングレベルを即座に下げる。過電流信号がアサートされた状態を維持する間、ハードクリッピング装置はそのクリッピングレベルを減少させ続ける。出力音声信号のレベルがハードクリッピング装置のクリッピングレベルに従ってクリッピングされることが見受けられる。

40

【0037】

過電流信号が t_2 でアサート停止されると、過電流ハードクリッピング装置がそのクリッピングレベルを上昇させ始める。ハードクリッピング装置は、過電流信号が再びアサートされるまで再びクリッピングレベルを上昇させ続けて、アサートされた時点でハードクリッピング装置がクリッピングレベルを再び下げ始める。この場合には、クリッピングレベルが減少するにも拘わらず、入力音声信号はクリッピングレベルの下方を維持するため、信号は実際にはクリッピングされない。過電流信号が再び減少すると、ハードクリッピング装置がそのクリッピングレベルを上げ始め、最大のクリッピングレベルに達するまでそれを維持する。

【0038】

50

サブインターバル420では、過電流信号及び過電流ハードクリッピング装置のクリッピングレベルは、サブインターバル410の場合と同じである。入力及び出力音声信号はそれらが反転している点を除いて同じである。これは、単に、システムが信号の絶対値に従って信号をクリッピングするよう構成されていることを示す。

【0039】

サブインターバル430では、過電流信号が一連の短いパルスの中にアサート及びアサート停止される。結果として、クリッピングレベルが最大レベルの約40%を上下する。このため、出力音声信号は、その最大値の約40%でクリッピングされる。図1に関連して説明したアナログクリッピングをまねている。同じようなクリッピングが同様に音声信号の負の部分に一般に生じるが、これは図の中の限られた量のスペースのため図4に示さない。

10

【0040】

サブインターバル440では、過電流信号が、1つの長いパルス及びいくつかの短いパルスを含む一連のパルスの中でアサート及びアサート停止する。結果として、クリッピングレベルが下がり、最大レベルの約0から10%で上下する。このため、出力音声信号が、ほぼ同じ規格化レベルでクリッピングされる。このクリッピングは、過電流事象が検出され音声信号がほぼ全体的に抑えられているような状況に相当する。

【0041】

説明したシステムを様々な方法で実施可能である。図5及び図6は、下記のように、過電流ハードクリッピング装置及び過電流検出機構の典型的な実施例をそれぞれ示す。

20

【0042】

図5を参照すると、一実施例に従った過電流ハードクリッピング装置の構成を表している機能的なブロック図を示す。この実施例では、過電流ハードクリッピング装置280が、音声信号経路に設置された第1のハードクリッパ510を有している。第1のハードクリッパ510が入力音声信号を一瞥するレベルは、ハイ及びロー・クリッピングレベル入力(それぞれclip_level_hi及びclip_level_lo)によって判断される。ハイ及びロー・クリッピングレベルは、互いに符号が逆のものである(すなわち、clip_level_lo = -clip_level_hi)。第1のハードクリッパ510の最大クリッピングレベルは、本実施例では、入力音声信号の最大信号レベルに設定される。ハイ及びロー・クリッピングレベルのそれぞれの絶対値は、ゼロとこの最大クリッピングレベルとの間である。ハードクリッパ510のクリッピングレベルが、その最大値に設定されると、入力音声信号が修正されることなくそのままハードクリッパ510を通過する。

30

【0043】

ハードクリッパ510のハイ及びロー・クリッピングレベルは、絶対値ユニット520、加算器530及び535、マルチプレクサ540、第2のハードクリッパ550、レジスタ560、及び乗算器570を含む、いくつかの付加的な部品によって制御される。第1のハードクリッパ510によって使用されるハイ及びロー・クリッピングレベルの絶対値は、レジスタ560に記憶される。この値は、第2のハードクリッパ550から受信する値にPWMのスイッチング周期毎に更新される。第2のハードクリッパ550は、マルチプレクサ540から受信した値をクリッピングすることによって、この値を生成する。これにより、第2のハードクリッパ550がハイ/ロー・クリッピングレベル絶対値を最大値に限定する。

40

【0044】

上記のように、過電流ハードクリッピング装置280が入力音声信号をクリッピングするレベルは、電流検出機構から受信する過電流信号によって判断される。この信号は、マルチプレクサ540への入力信号である。過電流信号に応じて、マルチプレクサ540が、上部ループによって生成される値(クリッピングレベルを増加させる)又は下部ループによって生成される値(クリッピングレベルを減少させる)のいずれかを選択する。

【0045】

50

過電流信号がアサートされていない場合、マルチプレクサ540が、加算器535から受信する値を選択し、第2のハードクリッパ550を介してレジスタ560にこの値を通す。このように、初めのPWMのスイッチング周期において、レジスタ560が特定の値を含む。次のPWMのスイッチング周期において、この値が増加して（すなわち、増分値、`ramp_up_increment`がレジスタ値に加えられる）、第2のハードクリッパ550によってクリッピングされてこの値が最大クリッピングレベルを確実に超えないようにし、その後レジスタ560に記憶される。そして、レジスタ560の値がハイ・クリッピングレベルとして第1のハードクリッパ510に出力され、一方、乗算器570によって反転されたレジスタ560の値が、ロー・クリッピングレベルとして第1のハードクリッパ510に出力される。結果として、過電流信号がアサートされない限り、第1

10

【0046】

過電流信号がアサートされる場合、これによりマルチプレクサ540が、絶対値ユニット520及び加算器535を含む下部ループによって生成された値を選択する。絶対値ユニット520は、第1のハードクリッパ510の出力を受信する。絶対値ユニット520は、クリッピングされた音声信号の直前値を記憶する。この値は加算器530に伝えられ、加算器530がこの値に負のデクリメント値を加算して、このデクリメント値をマルチプレクサ540に伝える。マルチプレクサ540は、この値を第2のハードクリッパ550に伝え、さらに順にレジスタ560に伝える。そして、レジスタ560の値及びその反転値が、ハイ及びロー・クリッピングレベルとして第1のハードクリッパ510に出力される。

20

【0047】

過電流信号が始めにアサートされている場合、絶対値ユニット520に記憶された値は、直前の音声信号値である。この値は、レジスタ560に記憶されたクリッピングレベルであるか、又は何らかの低い値である。この値がレジスタ560に記憶されたクリッピングレベルの場合、この値は減少してレジスタ560に記憶され、そこでは、次のPWM周期においてこの値を用いて入力音声信号をクリッピングする。換言すれば、本システムは、クリッピングレベルをその現在のレベルから下げ始める。絶対値ユニット520に記憶された値がレジスタ560に記憶されたクリッピングレベルよりも小さい場合、音声信号値が減少してレジスタ560に記憶され、次のPWMスイッチング周期において入力音声信号をクリッピングするために使用する。このように、本ケースでは、レジスタ560に記憶されたクリッピングレベルが、前回のクリッピングレベルから直前の音声信号値に即座に減少して、その値から減少を開始する。

30

【0048】

図5に示す実施例では、クリッピングレベルが（加算器530又は535を介して）増減する値が、図面に明確に示されていないレジスタに記憶されることに留意されたい。一実施例では、これらのレジスタにおける増減値がプログラム可能であってもよい。レジスタの値をシステムの初期構成の際に設定してもよく、ユーザによって時々変更してもよく、又はシステムそのものによって（例えば、DSPによって）動的に更新してもよい。また、過電流事象の頻度に関する状態レジスタの監視、デジタル音声信号の圧縮の監視、又は本書に記載の過電流保護機構が過電流状態の修復をできない場合のシステムの遮断、といった機能を実行するよう本システムを構成してもよい。

40

【0049】

上記のように、過電流ハードクリッピング装置280のクリッピングレベルを、過電流検出機構から受信する過電流信号によって制御する。過電流信号をフィルタリングされていない形式で使用してもよく、又はクリッピングレベルを制御するために使用する前に過電流信号を処理してもよい。一実施例では、過電流信号をローパスフィルタリングして、信号からノイズを除去し、ノイズに起因するクリッピングレベルの不必要な変更を無くす

50

。また、電流信号の数をイネーブル信号と組み合わせてもよい（例えば、AND）。イネーブル信号がアサートされる場合、過電流信号が過電流ハードクリッピング装置に伝わり、上記のようにクリッピングレベルを制御するため使用する。イネーブル信号がアサート停止される場合に過電流信号が抑えられ、クリッピングレベルはその最大値を維持してハードクリッピング装置によるクリッピングは実行されない。

【0050】

図6を参照すると、一実施例に従った過電流検出機構を組み込んだ出力ステージの構成を表す概略図を示す。本実施例では、検出機構がフルブリッジ出力ステージに結合されている。出力ステージの従来の構成部品は、1組のFET610-613と、インダクタ615-616と、コンデンサ617-618と、スピーカ614とを有する。FET610及び613は、高い側のPWM信号により制御され、一方FET611及び612は、低い側のPWM信号により制御される。高い側の信号がハイで、低い側の信号がローである場合、電流は電源から検出レジスタ620、FET610、インダクタ615、スピーカ614、インダクタ616、FET613及び検出レジスタ621を通過してアース端子（ground）に流れる。高い側の信号がローで、低い側の信号がハイである場合、電流は電源から検出レジスタ620、FET612、インダクタ616、スピーカ614、インダクタ615、FET611及び検出レジスタ621を通過してアース端子（ground）に流れる。高い側及び低い側の信号の双方がローの場合、電流は、高い側及び低い側の信号が等しくなる前に、電流が直ぐに流れたのと同じ方向にインダクタ615-616及びスピーカ614を通過して流れる。

【0051】

過電流検出機構は、検出レジスタ620-621と、これらのレジスタにわたる電圧と閾値及び閾値が条件を満たす及び/又は超える場合のアサート及び過電流信号とを比較するよう構成された比較器機構とを有する。検出レジスタ620-621は、スピーカ614を駆動させる音声信号が検出レジスタの存在によって著しく影響を及ぼされないように、小さい抵抗値を有する必要がある。本実施例では、比較器回路がレジスタ630-635及びバイポーラ接合トランジスタ640-641を有している。本回路についての特定の構成部品（例えば、抵抗値）の選択は、所望の閾値及び当業者によって良く知られている様々な要因によって決まるため、これらの詳細はここでは説明しないこととする。検出レジスタ620及び検出レジスタ621にわたる電圧のいずれかが対応する閾値電圧を超える場合に、図示した比較器回路が二値過電流信号をアサートすることを単に指摘することとする。本実施例では、比較器回路の出力は通常はハイであるため、図5に示すハードクリッピング装置のマルチプレクサに出力される前に出力が反転される。

【0052】

本発明によって提供される利益及び利点を、特定の実施例に関連して上述した。これらの利益及び利点、及びこれらを生じさせ又はこれらがより顕著となる構成要素又は限定は、特許請求の範囲の全て又はそのいくつかの重要な、必須の、本質的な特徴と解釈されない。本書で使用されているように、「具える（comprises）」、「具えている（comprising）」、又はそれらの他のバリエーションは、これらの用語に続く要素又は限定を非排他的に含むものとして解釈されることを意図するものである。従って、1組の要素を具えるシステム、方法、又は他の実施例は、これらの要素のみに限定されず、明確に記載されていない他の要素又は記載した実施例に固有の他の要素を含む。

【0053】

特定の実施例に関連して本発明を説明したが、当該実施例は実例のためのものであり本発明の範囲をこれらの実施例に限定するものではないことに留意されたい。上記の実施例に対する多くのバリエーション、改良、付加及び改善が可能である。これらのバリエーション、改良、付加及び改善は、上記の特許請求の範囲の中で詳述された本発明の範囲内にあると考えられる。

【図面の簡単な説明】

【0054】

10

20

30

40

50

【図1】図1は、アナログアンプにおける信号のクリッピングを示す概略図である。

【図2】図2は、一実施例に従ったデジタルアンプの構成を表す機能的なブロック図である。

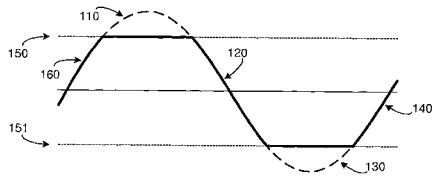
【図3】図3 A - Bは、一実施例に従ったデジタルアンプにおける電流制限機構の動作を表すフローチャートである。

【図4】図4は、一実施例に従った過電流保護機構に関する様々な信号を表す概略図である。

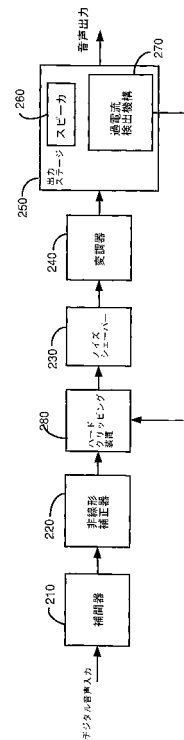
【図5】図5は、一実施例に従った過電流ハードクリッピング装置の構成を表す機能的なブロック図である。

【図6】図6は、一実施例に従った過電流検出機構を組み込んだ出力ステージの構成を表す概略図である。

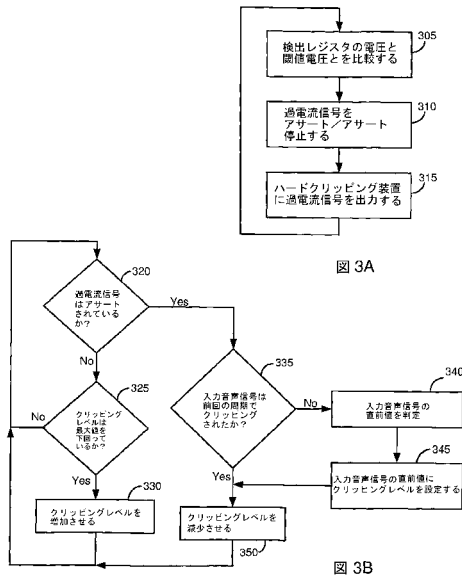
【図1】



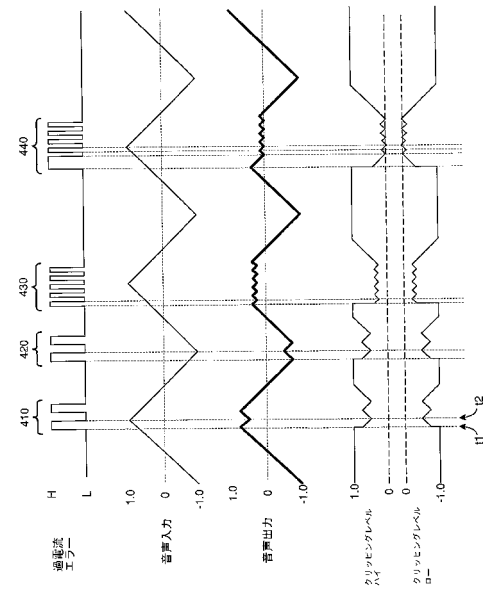
【図2】



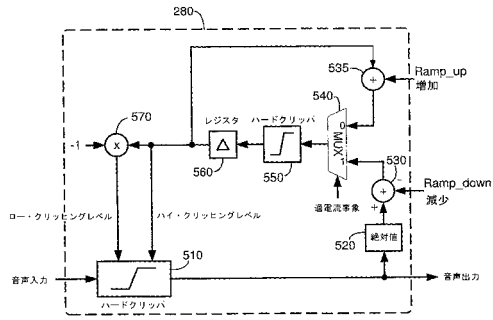
【図3】



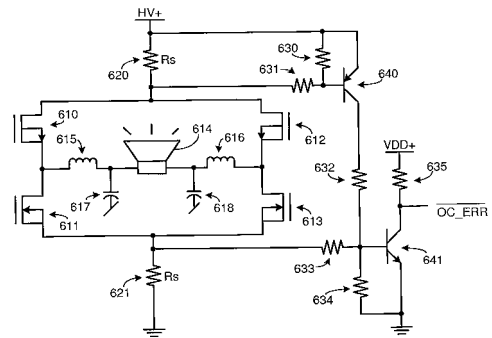
【図4】



【図5】



【図6】



フロントページの続き

- (72)発明者 コスト, マイケル, エイ.
アメリカ合衆国 テキサス州 78613, シーダーパーク, マコードドライブ 2213
- (72)発明者 アンデルセン, ジャック, ビイ.
アメリカ合衆国 テキサス州 78750, オースティン, リンウッドトレイル 612 エス.
- (72)発明者 ハンド, ラリー, イー.
アメリカ合衆国 ミシシッピ州 39301, メリディアン, スプリングヒルループロード 5428
- (72)発明者 テーラー, ウィルソン, イー.
アメリカ合衆国 テキサス州 78737, オースティン, ブラジクドライブ 8706

審査官 麻川 倫広

- (56)参考文献 特開2003-037452(JP, A)
特開平04-079505(JP, A)
特開平06-188660(JP, A)
特開平08-330875(JP, A)
特開2004-222251(JP, A)
特開2000-165154(JP, A)

(58)調査した分野(Int.Cl., DB名)

H03F 1/00- 3/45、 3/50- 3/52、 3/62- 3/64、 3/68- 3/72、
H03G 1/00- 3/34