

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4524041号
(P4524041)

(45) 発行日 平成22年8月11日(2010.8.11)

(24) 登録日 平成22年6月4日(2010.6.4)

(51) Int.Cl.

F I

G09G 3/36 (2006.01)
G02F 1/133 (2006.01)
G09G 3/20 (2006.01)G09G 3/36
G02F 1/133 505
G09G 3/20 611D
G09G 3/20 641F
G09G 3/20 622Q

請求項の数 21 (全 17 頁) 最終頁に続く

(21) 出願番号 特願2000-548858 (P2000-548858)
 (86) (22) 出願日 平成11年5月7日(1999.5.7)
 (65) 公表番号 特表2002-514795 (P2002-514795A)
 (43) 公表日 平成14年5月21日(2002.5.21)
 (86) 国際出願番号 PCT/US1999/010017
 (87) 国際公開番号 WO1999/059126
 (87) 国際公開日 平成11年11月18日(1999.11.18)
 審査請求日 平成18年5月2日(2006.5.2)
 (31) 優先権主張番号 09/074,998
 (32) 優先日 平成10年5月8日(1998.5.8)
 (33) 優先権主張国 米国(US)

(73) 特許権者 500171796
 オーロラ システムズ, インコーポレイ
 テッド
 アメリカ合衆国 95134 カリフォル
 ニア州 サンノゼ スイート200 ジャ
 ンクッション・アベニュー 2841
 (74) 代理人 100082072
 弁理士 清原 義博
 (72) 発明者 ウォーリー, ダブリュー. スペンサー
 ザ サード
 アメリカ合衆国 カリフォルニア 940
 19, ハーフ ムーン ベイ, コーリ
 アス アベニュー 311

最終頁に続く

(54) 【発明の名称】 ディスプレイセグメント境界の動的再規定によりピクセル間ひずみを低減するシステムおよび方法

(57) 【特許請求の範囲】

【請求項 1】

データを液晶ディスプレイに書き込む方法であって、前記液晶ディスプレイは複数の連続した行に配列された複数のピクセルを有し、前記方法は、

論理セグメントおよび前記論理セグメント間のセグメント間境界を規定するために、前記液晶ディスプレイの前記複数の連続した行をグループ化する工程と、

前記論理セグメントの少なくとも1つの前記ピクセルにデータを書き込む工程と、

前記データが書き込まれた前記論理セグメントのうち、所定の値が書き込まれていない前記論理セグメントの各々の前記ピクセルに前記所定の値を書き込む工程と、

前記論理セグメントを再規定するとともに前記セグメント間境界を移動させるために、前記液晶ディスプレイの前記行を再グループ化する工程と、

前記再規定された論理セグメントの少なくとも1つの前記ピクセルにデータを書き込む工程と、を備える、方法。

【請求項 2】

前記液晶ディスプレイの前記行をグループ化して論理セグメントを規定する工程は、最下位ビット時間以内に2回書き込みが可能な行を最大数含むように前記論理セグメントを規定する工程を含む、請求項1に記載のデータを液晶ディスプレイに書き込む方法。

【請求項 3】

前記論理セグメントの少なくとも1つにデータを書き込む工程は、1フレーム分のデータよりも少ないデータを前記液晶ディスプレイに書き込む工程を含む、請求項1に記載の

10

20

データを液晶ディスプレイに書き込む方法。

【請求項 4】

前記所定の値を書き込む工程は、同じ所定の値を前記セグメントの各々を書き込む工程を含む、請求項 1 に記載のデータを液晶ディスプレイに書き込む方法。

【請求項 5】

前記所定の値はオフ状態である、請求項 4 に記載のデータを液晶ディスプレイに書き込む方法。

【請求項 6】

前記液晶ディスプレイの前記行を再グループ化して、前記セグメント間境界を移動させる工程は、前記行を再グループ化して前記セグメント間境界を 1 行分だけ移動させる工程を含む、請求項 1 に記載のデータを液晶ディスプレイに書き込む方法。

10

【請求項 7】

前記データが書き込まれた、前記再規定された論理セグメントのうち、第 2 の所定の値がまだ書き込まれていない前記論理セグメントの各々の前記ピクセルに前記第 2 の所定の値を書き込む工程と、

前記論理セグメントを再規定させるとともに前記セグメント間境界を再び移動させるために、前記液晶ディスプレイの前記行を再び再グループ化する工程と、

前記再規定された論理セグメントの少なくとも 1 つの前記ピクセルにデータを書き込む工程と、をさらに備える、請求項 1 に記載のデータを液晶ディスプレイに書き込む方法。

【請求項 8】

20

前記所定の値および前記第 2 の所定の値の一方が、オフ状態を含み、

前記所定の値および前記第 2 の所定の値の他方が、オン状態を含む、請求項 7 に記載のデータを液晶ディスプレイに書き込む方法。

【請求項 9】

1 フレームのデータが前記液晶ディスプレイに書き込まれる度に、その後、前記所定の値および前記第 2 の所定の値の一方を、前記所定の値および前記第 2 の所定の値の一方をまだ含んでいない前記セグメントの各々を書き込む工程と、

その後、前記所定の値および前記第 2 の所定の値の一方が前記論理セグメントの各々に含まれる度に、前記論理セグメントを再規定するとともに前記セグメント間境界を移動させるために、前記液晶ディスプレイの前記行を再グループ化する工程と、をさらに含む、請求項 7 に記載のデータを液晶ディスプレイに書き込む方法。

30

【請求項 10】

その後、前記所定の値および前記第 2 の所定の値の一方が前記論理セグメントの各々の前記ピクセルに書き込まれる度に、前記論理セグメントを再規定するとともに前記セグメント間境界を移動させるために、前記液晶ディスプレイの前記行を再グループ化する工程をさらに備える、請求項 7 に記載の液晶ディスプレイにデータを書き込む方法。

【請求項 11】

液晶ディスプレイ駆動回路に請求項 1 の工程を実行させるコードを内部に有する電子的に読み出し可能な媒体。

【請求項 12】

40

液晶ディスプレイ駆動回路に請求項 2 の工程を実行させるコードを内部に有する電子的に読み出し可能な媒体。

【請求項 13】

液晶ディスプレイ駆動回路に請求項 3 の工程を実行させるコードを内部に有する電子的に読み出し可能な媒体。

【請求項 14】

液晶ディスプレイ駆動回路に請求項 4 の工程を実行させるコードを内部に有する電子的に読み出し可能な媒体。

【請求項 15】

液晶ディスプレイ駆動回路に請求項 5 の工程を実行させるコードを内部に有する電子的

50

に読み出し可能な媒体。

【請求項 16】

液晶ディスプレイ駆動回路に請求項 6 の工程を実行させるコードを内部に有する電子的に読み出し可能な媒体。

【請求項 17】

液晶ディスプレイ駆動回路に請求項 7 の工程を実行させるコードを内部に有する電子的に読み出し可能な媒体。

【請求項 18】

液晶ディスプレイ駆動回路に請求項 8 の工程を実行させるコードを内部に有する電子的に読み出し可能な媒体。

10

【請求項 19】

液晶ディスプレイ駆動回路に請求項 9 の工程を実行させるコードを内部に有する電子的に読み出し可能な媒体。

【請求項 20】

液晶ディスプレイ駆動回路に請求項 10 の工程を実行させるコードを内部に有する電子的に読み出し可能な媒体。

【請求項 21】

データを液晶ディスプレイに書き込む方法であって、前記液晶ディスプレイは複数の連続した行に配列された複数のピクセルを有し、前記方法は、

前記連続した行の第 1 のグループを含むように第 1 の論理セグメントを規定する工程と

20

、
前記第 1 のグループの前記行を除いて、前記連続した行の第 2 のグループを含むように第 2 の論理セグメントを規定する工程と、を備え、

前記第 1 のグループからの 1 つの行および前記第 2 のグループからの 1 つの行が、互いの間にセグメント間境界を規定し、

前記方法はさらに、

前記論理セグメントのうちの少なくとも 1 つの各行にデータを書き込む工程と、

前記データが書き込まれた論理セグメントのうち、所定の値がまだ書き込まれていない前記論理セグメントの各々の各行の前記ピクセルに前記所定の値を書き込む工程と、を備え、

30

前記第 1 のグループからの前記 1 つの行および前記第 2 のグループからの前記 1 つの行以外の 2 つの行の間に、前記セグメント間境界が配置されるよう、前記第 1 の論理セグメントおよび前記第 2 の論理セグメントを再規定する工程と、

前記再規定された論理セグメントの少なくとも 1 つにデータを書き込む工程と、を備える、方法。

【発明の詳細な説明】

【0001】

(発明の分野)

本発明は概して、電子駆動回路に関し、より詳細にはフラットパネルディスプレイ内のピクセル間電界を低減する新規なシステムおよび方法に関する。

40

(背景分野の詳細)

図 1 は、代表的な液晶ディスプレイの単一のピクセルセル 100 を示す。ピクセルセル 100 は、透明な共通電極 104 およびピクセル格納電極 106 間に含まれる液晶層 102 と、格納素子 108 とを含む。格納素子 108 は、相補型データ入力端子 110 および 112、データ出力端子 114、ならびに制御端子 116 を含む。格納素子 108 は、制御端子 116 への書き込み信号に応答して、一組のビットライン 118 および 120 (B+ および B-) にアサートされる相補型データ信号を読み出し、出力端子 114 および接続されたピクセル電極 106 で信号ををラッチする。

【0002】

液晶層 102 は、液晶層 102 を通過する光の偏光を回転させ、回転角度は液晶層 102

50

全体にわたる 2 乗平均 (RMS) 電圧に依存する。こういった偏光を回転させる能力は、反射光の強度を変調するために以下のように利用される。入射光ビーム 122 は、偏光子 124 により偏光される。次に、偏光されたビームは、液晶層 102 を通過し、ピクセル電極 106 から反射し、液晶層 102 を再び通過する。こうしてビームが液晶層 102 を 2 回通過する間、ビームの偏光は、ピクセル格納電極 106 にアサートされるデータ信号に依存する量により回転される。次いで、特定の偏光を有するビームの一部分のみが偏光子 126 を通過する。従って、偏光子 126 を通過する反射ビームの強度は液晶層 102 により生じる偏光回転量に依存し、それと同様に、液晶層 102 はピクセル格納電極 106 にアサートされるデータ信号に依存する。

【0003】

格納素子 108 は、アナログ格納素子 (例えば、容量) またはデジタル格納素子 (例えば、SRAM ラッチ) のどちらでもよい。デジタル格納素子の場合、ピクセル格納電極 106 を駆動する一般的な方法は、パルス幅変調 (PWM) を介して行われる。PWM において、マルチビットワード (すなわち、2 値) により異なるグレースケールが提示される。マルチビットワードは、一連のパルスに変換され、この一連のパルスを時間で平均化した値の 2 乗平均 (RMS) 電圧は、所望のグレースケール値を達成するために必要なアナログ電圧に相当する。

【0004】

例えば、4 ビットの PWM スキームの場合、フレーム時間 (グレースケール値が各ピクセルに書き込まれる時間) は、15 個の時間間隔に分割される。各間隔の間、信号 (例えば 5 V の高い信号、または 0 V の低い信号) がピクセル格納電極 106 にアサートされる。従って、フレーム時間中にアサートされる「高い」パルスの数に応じて、16 個 (0 ~ 15) の異なるグレースケール値が可能となる。0 個の高パルスをアサートすることは、0 のグレースケール値 (RMS 0 V) に相当する。一方、15 個の高パルスをアサートすることは、15 のグレースケール値 (RMS 5 V) に相当する。中間的な数の高パルスは中間的なグレースケールレベルに相当する。

【0005】

図 2 は、4 ビットのグレースケール値 (1010) に相当する一連のパルスを示し、図 2 中、最上位ビットは一番左のビットである。この 2 値で重み付けされたパルス幅変調の実施例において、パルスは 2 値のグレースケール値のビットに相当するようグループ化される。具体的には、第 1 のグループ B3 は 8 個の間隔 (2^3) を含み、その値 (1010) の最上位ビットに相当する。同様に、グループ B2 は次位のビットに相当する 4 個の間隔 (2^2) を含み、グループ B1 は次位のビットに相当する 2 個の間隔 (2^1) を含み、グループ B0 は最下位ビットに相当する 1 個の間隔 (2^0) を含む。こういったグループ化を行うことにより、2 値のグレースケール値の各ビットについて 1 つ必要とされるパルスの数が 15 から 4 に低減され、各パルス幅は関連するビットの位に対応する。従って、この値 (1010) について、第 1 のパルス B3 (8 個の間隔幅) は高く、第 2 のパルス B2 (4 個の間隔幅) は低く、第 3 のパルス B1 (2 個の間隔幅) は高く、最終パルス B0 (1 個の間隔幅) は低い。この一連のパルスは、全体値 (5 V) のうちの約

【0006】

【数 1】

$$\sqrt{\frac{2}{3}}$$

【0007】

(15 個の間隔のうち 10 個の間隔)、すなわち 4.1 V の RMS 電圧となる。

【0008】

図 3 は、代表的なフラットパネルディスプレイにあるような、互いに隣接して構成されている 3 つのピクセルセル 100 (a ~ c) を示す。このようなディスプレイには、隣接す

10

20

30

40

50

るピクセルセル上の信号が異なる場合にディスプレイの画像内に可視アーティファクトが発生し得るため、問題がある。例えば、電界ライン 302 は、ロジックハイ信号がピクセル電極 106 (a および c) のそれぞれにアサートされていることを示す。ピクセルセル 100 (b) 全体にわたって電界が存在しないことは、ロジックロー信号がピクセル電極 106 (b) にアサートされていることを示す。液晶層 102 (a および c) 全体にわたる電界 302 に加えて、ロジックハイ信号を有するピクセル電極 106 (a および c) とロジックロー信号を有するピクセル電極 106 (b) との間に横行電界 304 が存在する点に留意されたい。横行電界 304 は、液晶層 102 (a ~ c) を通過する光の偏光回転に影響を与えるため、可視アーティファクトの原因になる可能性がある。隣接するピクセルセル間において可視アーティファクトが発生する可能性および発生程度は、論理的に反対の信号 (すなわち、高いおよび低い) が隣接するピクセル電極にアサートされる時間に依存する。隣接するピクセルセルが反対の信号を有することを、位相のずれという。

【0009】

この横行電界の問題は、2 値で重み付けされたパルス幅変調データを用いてディスプレイを駆動するシステムの場合に特に顕著である。このようなシステムでは、最下位ビット (LSB) 時間が短かすぎて駆動回路がディスプレイの全ての行に書き込みを行うことができないため、ディスプレイの行をセグメントにグループ化しなければならず、LSBs を異なる時間に個々のセグメントの行に書き込まなければならない。このようなスキームの例としては、より上位のビット中またはより上位のビットの間に LSBs を書き込む工程、LSBs を互いにオフセットする工程、および「オフ」のセグメントを書き込むことにより残りの LSBs をディスプレイに書き込むために必要なさらなる時間を提供する工程が含まれる。しかし、これらのスキームの各々は、隣接するディスプレイセグメント間の境界域に沿って可視アーティファクトが発生する可能性を実質的に増加させる。

【0010】

図 4 は、LSB (すなわち、B0) が 2 つのより上位のビット (すなわち、B4 および B5) 間に書き込まれた場合を示すタイミング図 400 である。タイミング図 400 中の縦軸 402 は、隣接する 2 つのセグメント (行の群) X404 および Y406 のディスプレイ中での物理的位置に相当する。セグメント X404 および Y406 はそれぞれ、ディスプレイ行の群を含み、セグメント X404 の下端行およびセグメント Y406 の上端行間に配置されたセグメント間境界 408 によって分割される。

【0011】

図 400 中の水平位置は、経過時間に相当する。タイミング図 400 によって表示される時間よりも前の時間において、ビット B5 がセグメント X404 および Y406 に書き込まれた。次いで、時刻 t_0 において、データの最下位ビット (B0) が、セグメント X404 の第 1 の行のピクセル (図示せず) に書き込まれ、時刻 t_1 にセグメント X404 の各行の各ピクセルが各ピクセル用に意図されたデータのビット B0 を含むまで、セグメント X404 の第 1 の行に続く行に連続的に書き込まれ続ける。次に、時刻 t_2 から時刻 t_3 までに、ビット B4 がセグメント X404 に書き込まれ、ビット B0 が置換され、その後直ちに、時刻 t_3 から時刻 t_4 までに、ビット B0 がセグメント Y406 に書き込まれ、ビット B5 が置換される。次に、時刻 t_5 から t_6 までに、ビット B4 がセグメント Y406 に書き込まれ、ビット B0 が置換される。

【0012】

時刻 t_1 から時刻 t_3 までおよび時刻 t_3 から時刻 t_5 までに、セグメント間境界 408 の両側の行のピクセルに対して異なるビットがアサートされる点に留意されたい。特に、時刻 t_1 から時刻 t_2 までに、セグメント X404 の最後の行に B0 がアサートされ、セグメント Y406 の最初の行に B5 がアサートされる。さらに、時刻 t_3 から時刻 t_5 まで、セグメント X404 の最後の行に B4 がアサートされ、セグメント Y406 の最初の行に B0 がアサートされる。セグメント間境界 408 の互いに対向する側面にアサートされているデータビットが異なる値を有する (すなわち、一方がハイ、他方がロー) 場合、セグメント間境界 408 上に横行電界が生じる。セグメント間境界 408 に表示されるイメージが

10

20

30

40

50

均一な強度を有する場合、セグメント間境界 408 の両側の行中のピクセル全てが同一の値を表示する（すなわち、全ての B5 が同一の値を有し、全ての B4 が同一の値を有し、および全ての B0 が同一の値を有する）可能性が大変高いので、この横行電界は強化される。このような場合、セグメント間境界 408 全体にわたる横行電界は、表示されたイメージ全体にわたって受容不可能な可視性の水平線を生じる。

【0013】

必要とされているのは、ディスプレイのセグメント間境界全体にわたる境界横行電界により生じる可視アーティファクトを無くすために、こういった横行電界を低減するシステムおよび方法である。

【0014】

10

（発明の要旨）

本発明は、フラットパネルディスプレイにおける、ピクセル間電界およびその電界が原因になって生じる可視アーティファクトを低減する。或るディスプレイ駆動スキームにおいて、複数の行状に構成された複数のピクセルを有するディスプレイの 1 つのセグメント（行の論理グループ）に一度にデータが書き込まれ、その結果セグメント間境界の全体にわたってピクセル間電界が生じる。本発明は、データをディスプレイに書き込む新規な方法について述べる。この方法において、セグメントは動的に再規定され、これによりセグメント間境界は移動し、ピクセル間電界は非局在化する。

【0015】

1 つの方法は、前記ディスプレイの前記行をグループ化して論理セグメントおよび前記論理セグメント間のセグメント間境界を規定する工程と、前記論理セグメントのうち少なくとも 1 つにデータを書き込む工程と、所定の値をまだ含んでいない前記セグメントの各々に前記所定の値（例えば、オフ状態）を書き込む工程と、前記論理セグメントを再規定するとともに前記セグメント間境界を移動させるために、前記ディスプレイの前記行を再グループ化する工程と、前記再規定されたセグメントのうち少なくとも 1 つにデータを書き込む工程とを含む。前記セグメントの再規定を行った結果、セグメントの構成が原因である隣接セグメント間で生じるあらゆる側方電界が移動し、これにより、ディスプレイイメージ内の可視アーティファクトが低減する。

20

【0016】

必要に応じて、本方法は、第 2 の所定の値（例えば、オン状態）を前記第 2 の所定の値をまだ含んでいない前記論理セグメントの各々に書き込む工程と、前記論理セグメントを再規定するとともに前記セグメント間境界を再度移動させるために、前記ディスプレイの前記行を再度再グループ化する工程と、前記再規定されたセグメントのうち少なくとも 1 つにデータを書き込む工程とをさらに含む。

30

【0017】

特定の方法において、1 フレーム分よりも少ないデータがディスプレイに書き込まれた後、前記セグメントは再規定される。別の方法において、1 フレーム分のデータ全てが書き込まれた後のみに前記セグメントが書き込まれる。

【0018】

別の特定の方法において、各セグメントは、最下位ビット（LSB）時間以内に 2 回書き込みが可能な最大数のディスプレイの行を含むよう規定される。

40

【0019】

別の特定の方法において、前記セグメントが再規定される度に、前記セグメント間境界は 1 行分だけ移動させられる。あるいは、前記セグメントが再規定される度に、前記セグメント間境界は 1 行分以上移動させられる。

【0020】

本発明の多様な方法は、プログラマブルコントローラを含むディスプレイ駆動回路において実施され得る。実行可能コードは、電子的に読み取り可能な媒体（例えば、メモリデバイス）に内蔵される。本発明の方法によれば、前記コードが前記コントローラによって実行されると、このコードが前記ディスプレイ駆動回路に前記ディスプレイへのデータの書

50

き込みを実行させる。

【0021】

(詳細な説明)

本発明を、添付の図面を参照しながら説明する。図面中、類似の参照番号は、実質的に類似の要素を指す。

【0022】

本発明は、データがディスプレイに書き込まれる際にディスプレイセグメント境界を動的に再規定することにより、従来技術に関連する問題を解消する。具体的には、本発明は、セグメント間境界が周期的に移動し、それによってディスプレイセグメント間の側方電界 (lateral electrical field) が非局在化するように、ディスプレイセグメントを再規定するシステムおよび方法について述べる。以下の説明において、本発明の深い理解が得られるよう、多くの特定の詳細 (例えば、セグメント中のディスプレイの行数およびディスプレイ中のセグメント数) について説明するが、当業者であれば、本発明はこれらの特定の記載から離れて実施され得ることを認識する。別の場合において、本発明を不必要に分かりにくくしないよう、ディスプレイ駆動回路および方法に関して周知である詳細は省略した。例えば、当業者であれば、プログラマブルコントローラに基づいたディスプレイ駆動回路において本発明の多様な実施形態を実施することができることを認識する。その結果、本発明は、このようなプログラマブルコントローラにより実行されるコードを含む電子的に読み出し可能な媒体 (例えば、メモリデバイス) において具現化され得る。

【0023】

図5は、ディスプレイ500の行を論理的にグループ化して3つの論理的なディスプレイセグメント502、504、および506を規定する工程を示す。ディスプレイ500は、21本の行 (0 ~ 20) を含む。セグメント (1) 502は行 (0 ~ 6) を含むよう規定され、セグメント (2) 504は行 (7 ~ 13) を含むよう規定され、セグメント (3) 506は行 (14 ~ 20) を含むよう規定される。このように規定されることにより、セグメント (1) 502およびセグメント (2) 504は、セグメント (1) 502の行 (6) およびセグメント (2) 504の行 (7) 間のセグメント間境界508を規定する。同様に、セグメント (2) 504およびセグメント (3) 506は、セグメント (2) 504の行 (13) とセグメント (3) 506の行 (14) との間にセグメント間境界510を規定する。

【0024】

さらなる論理セグメント (0) 512が、ディスプレイ500の1番上に配置され、最初は行を含まないよう規定される。セグメント (0) 512およびセグメント (1) 502は、双方間にセグメント間境界514を規定し、このセグメント間境界514は最初に行 (0) の真上のディスプレイ500の1番上に配置される。データがディスプレイ500に書き込まれると、セグメント (0) 512は、本発明に従って再規定され、いくつかまたは全ての行 (0 ~ 6) を含む。

【0025】

図6は、図5のディスプレイ500に3つのデータビット (B2 ~ B0) を書き込むためのタイミング図600を示す。1つのフレーム時間602の間、各ビット (B2 ~ B0) が、ディスプレイ500の各セグメント502、504、および506に書き込まれる。ビットラベルB2、B1およびB0は、ビット値ではなくて各ビットの位 (すなわち、ビットが表示される長さ) を指すことを覚えておかれたたい。例えば、最上位ビット (B2) は、同じセグメントにおいて、一方のピクセルについてロジックハイ値を、他方のピクセルについてロジックロー値を有し得る。

【0026】

データは、以下のようにディスプレイ500に書き込まれる。時刻 t_0 (フレーム602の開始) から時刻 t_1 まで、ビットB2がセグメント (0) 512、(1) 502、(2) 504、および (3) 506に書き込まれる。次いで、時刻 t_2 から時刻 t_3 まで、所定

10

20

30

40

50

の値（例えば、オフ状態）がセグメント（０）５１２、（１）５０２、（２）５０４、および（３）５０６に書き込まれる。図６では各セグメントにビットＢ２を書き込む時間が同じ長さであるように見えるが、データはセグメントの１つの行に一度に書き込まれるため、実際にセグメントにビットを書き込むために必要な時間はセグメント内に含まれる行の数に依存することが理解されるべきである。従って、セグメント（０）５１２は最初は行を含んでいないので、ビットをセグメント（０）５１２に書き込む時間は必要ない。

【００２７】

次に、時刻 t_3 から時刻 t_4 まで、ビットＢ１がセグメント（０）５１２および（１）５０２に書き込まれる。次いで、時刻 t_5 から時刻 t_6 まで、オフ状態がセグメント（０）５０２および（１）５０４に書き込まれ、ビットＢ１がセグメント（２）５０４および（３）５０６に書き込まれる。次いで、時刻 t_7 から時刻 t_8 を通って時刻 t_9 まで、オフ状態がセグメント（２）５０４および（３）５０６に書き込まれる。時刻 t_8 から時刻 t_9 まで、ビットＢ０がセグメント（０）５１２に書き込まれる。次いで、時刻 t_9 から時刻 t_{10} まで、オフ状態がセグメント（０）５１２に書き込まれ、ビットＢ０がセグメント（１）５０２に書き込まれる。時刻 t_{10} から時刻 t_{11} まで、オフ状態がセグメント（１）５０２に書き込まれ、ビットＢ０がセグメント（２）５０４に書き込まれる。次いで、時刻 t_{11} から時刻 t_{12} まで、オフ状態がセグメント（２）５０６に書き込まれ、ビットＢ０がセグメント（３）５０５に書き込まれる。最後に、時刻 t_{12} から時刻 t_{13} まで、オフ状態がセグメント（３）５０６に書き込まれる。タイミング図６００に示すデータおよび所定の状態をディスプレイ５００に書き込むパターンは、後続のデータフレームをディスプレイ５００に書き込むよう繰り返される。

【００２８】

フレーム時間６０２の間、様々な時刻において、セグメント間境界５０８および５１０の両側に異なるビットが表示される。例えば、時刻 t_4 から時刻 t_7 まで、ビットＢ１がセグメント間境界５０８の片側上のセグメントに含まれ、オフ状態がもう一方の側のセグメントに含まれる。さらに、ビットＢ０がセグメント（０）５０２、（１）５０２、（２）５０４、または（３）５０６のうち１つに含まれる度に、オフ状態が隣接するセグメントに含まれる。

【００２９】

従来技術について上述したように、セグメント間境界５０８および５１０上のデータがミスマッチすると、表示されたイメージ内に望ましくない可視アーティファクトが生じ得る。本発明のこの特定の実施形態において、時刻 t_3 から時刻 t_8 までにディスプレイ５００の行を再グループ化してセグメント（０）５１２、（１）５０２、（２）５０４、および（３）５０６を再規定し、これによりセグメント間境界５０８、５１０、および５１２を移動させることにより、この問題は解消される。セグメントを規定および再規定をしても、ディスプレイ５００の行にデータが書き込まれる順番が変わるだけでデータの送信先（データが書き込まれるピクセル）は変わらない点に留意することが重要である。

【００３０】

図７は、フレーム時間６０２のより詳細なタイミング図であり、ディスプレイ５００の各行を個別に示す。時刻 t_0 から時刻 t_3 の間、セグメント（０）５１２は行を含まないよう規定され、セグメント（１）５０２は行（０～６）を含むよう規定され、セグメント（２）５０４は行（７～１３）を含むよう規定され、セグメント（３）５０６は行（１４～２０）を含むよう規定される。こうして行を特定にグループ化した結果、セグメント間境界５１４はディスプレイ５００の１番上に配置され、セグメント間境界５０８は行（６）と行（７）との間に配置され、セグメント間境界５１０は行（１３）と行（１４）との間に配置される。

【００３１】

時刻 t_3 において、セグメント（０）５１２が行（０）を含むよう再規定され、セグメント（１）５０２が行（１～７）を含むよう再規定され、セグメント（２）５０４が行（８～１４）を含むよう再規定され、セグメント（３）５０６が行（１５～２０）を含むよう

再規定されるよう、ディスプレイ 500 の行が再グループ化される。このようにセグメントの再規定を行った結果、セグメント間境界 512、508、および 510 は、1 行分だけ移動し、行 (0) と行 (1) との間、行 (7) と行 (8) との間、ならびに行 (14) と行 (15) との間にそれぞれ配置される。

【0032】

時刻 t_8 において、セグメント (0) 512 が行 (0 ~ 1) を含むよう再規定され、セグメント (1) 502 が行 (2 ~ 8) を含むよう再規定され、セグメント (2) 504 が行 (9 ~ 15) を含むよう再規定され、セグメント (3) 506 が行 (16 ~ 20) を含むよう再規定されるように、ディスプレイ 500 の行が再グループ化される。このようにセグメントの再規定を行った結果、セグメント間境界 512、508、および 510 は、別の行 1 行分だけ移動し、行 (1) と行 (2) との間、行 (8) と行 (9) との間、ならびに行 (15) と行 (16) との間にそれぞれ配置される。

10

【0033】

時刻 t_{16} において、ディスプレイ 500 の行は再グループ化され、次なるデータフレームに対して準備するために、再びセグメント間境界 512、508、および 510 をシフトさせる。その後のフレームでも行の周期的な再グループ化を継続し、セグメント間境界 512、508、および 510 を常時移動させ、あらゆる 2 つのセグメント間の側方電界を可視アーティファクトが無いレベルまで有利に低減する。

【0034】

セグメントの再規定が所定の回数行われた後、セグメントはオリジナル規定に戻る。1 つの実施形態において、セグメント間境界は、1 つのセグメントを通過した後に元の位置に戻る。例えば、セグメント間境界 514 が行 (5) と行 (6) との間に配置されている場合、次なるセグメントの再規定が行われると、セグメント間境界 514 は、オリジナルの位置であるディスプレイ 500 の 1 番上に戻る。別の実施形態において、セグメントの再規定が連続的に行われると、セグメント間境界は、ディスプレイ全体の上端から下端まで繰り返し移動する。各セグメント間境界がディスプレイ 500 の下端に到達するとき、次なるセグメントの再規定が行われると、セグメント間境界はディスプレイ 500 の上端に戻る。

20

【0035】

図 8 A は、本発明による、ピクセル間ひずみを低減する 1 つの方法 800 の詳細を示すフローチャートである。第 1 の工程 802 において、ディスプレイ駆動回路 (図示せず) は、ディスプレイの行を論理的にグループ化し、論理セグメントおよび論理セグメント間のセグメント間境界を規定する。次いで第 2 の工程 804 において、ディスプレイ駆動回路は、少なくとも 1 つの論理セグメントの行にデータを書き込む。次に、第 3 の工程 806 において、ディスプレイ駆動回路は、所定の値 (例えば、オン状態およびオフ状態) をディスプレイの全てのセグメントに書き込む。当業者は、セグメントが既に所定の値を含む場合、セグメントに所定の値を書き込む必要がないことを理解する。従って、ディスプレイ駆動回路は、所定の値をまだ含んでいないセグメントに所定の値を書き込むだけでよい。次に、第 4 の工程 808 において、ディスプレイ駆動回路は、ディスプレイの行を論理的に再グループ化して論理セグメントを再規定し、セグメント間境界を移動させる。その後、本方法は第 2 の工程 804 に戻り、ディスプレイ駆動回路は、次なるデータをディスプレイの再規定されたセグメントのうち少なくとも 1 つに書き込む。

30

40

【0036】

論理セグメントを再規定する目的だけのために所定の値をディスプレイに書き込む必要はない。例えば、1997 年 11 月 14 日に出願された、W. Spencer Worley, III および Raymond Pinkham による、「System and Method for Using Forced States to Improve Gray scale Performance of a Display」と題された同時係属中の米国特許出願番号第 08/970,878 号では、ディスプレイのグレースケール性能を向上させるため、所定の値 (例えば、強制オン状態および強制オフ状態

50

）が、ディスプレイ 픽セルに書き込まれる。このようなシステムでは、所定の値のうちの1つがディスプレイの各セグメントにアサートされる度に、セグメントは好都合に再規定され得る。本明細書中、同出願の記載内容全体を参考のため援用する。

【0037】

図8Bは、本発明による、픽セル間ひずみを低減する別の方法820の詳細なフローチャートである。第1の工程822において、ディスプレイ駆動回路（図示せず）は、ディスプレイの行を論理的にグループ化し、論理セグメントおよび論理セグメント間のセグメント間境界を規定する。次いで第2の工程824において、ディスプレイ駆動回路は、論理セグメントのうち少なくとも1つにデータを書き込む。次に、第3の工程826において、ディスプレイ駆動回路は、所定の値（例えば、オフ状態）をディスプレイの全てのセグメントに書き込む。次いで、第4の工程828において、ディスプレイ駆動回路は、ディスプレイの行を論理的に再グループ化して論理セグメントを再規定し、セグメント間境界を移動させる。その後、第5の工程830において、ディスプレイ駆動回路は、ディスプレイ中の再規定されたセグメントのうち少なくとも1つに次なるデータを書き込む。次に、第6の工程832において、ディスプレイ駆動回路は、第2の所定の値（例えば、オン状態）をディスプレイの全てのセグメントに書き込み、次いで、第7の工程834において、ディスプレイの行を再グループ化して、論理セグメントを再度再規定し、セグメント間境界を移動させる。工程834において論理セグメントを再規定した後、本方法は第2の工程824に戻る。

【0038】

方法820は、各セグメントを交互に再規定する前に異なる所定の値（例えば、オフ状態およびオン状態）をディスプレイに書き込む点以外は方法800に類似する。当業者であれば、本発明の利点を達成するために、セグメントの再規定する際特定のオンおよびオフ状態の順番を用いてセグメントを再規定する必要がないことを理解する。例えば、或る特定のディスプレイ駆動アルゴリズムがオン状態よりもオフ状態を多く必要とする場合、ディスプレイセグメントを再規定する際にオフ状態をより頻繁に用いることができる。

【0039】

図9は、方法800の工程808ならびに方法820の工程828および834に示すような、ディスプレイの論理セグメントを再規定する1つの特定の方法を示すチャート900である。チャート900の左右の縦列はそれぞれ、この特定の方法の一般的な詳細および特定の例を隣り合わせで提供する。左側の列の上部において、セグメント間境界が行（b）と行（c）との間に規定されるよう、第1のセグメント（N）および第2のセグメント（N+1）が行（a-b）および行（c-d）をそれぞれ含むよう規定される。上記列を下方に進むと、第1のセグメント再規定の後、セグメント（N）が行（a+k）から（b+k）を含むよう規定され、セグメント（N+1）が行（c+k）から（b+k）を含むよう規定される（kは任意の行数を示す）。第1のセグメントを再規定した結果、セグメント間境界は、k行分だけ行（b+k）と行（c+k）との間の位置へと移動する。次いで、第2のセグメント再規定の後、セグメント間境界は、さらに（k）行分だけ、行（b+2k）と行（c+2k）との間の位置へと移動する。セグメントの再規定が（r）回行われた後、セグメント間境界は概して、全部で（rk）行だけ、行（b+rk）と行（c+rk）との間の位置へと移動する。

【0040】

チャート900の右側の列に示す特定の例において、セグメント間境界が行（6）と行（7）との間に規定される場合では、 $a = 0$ 、 $b = 6$ 、 $c = 7$ 、および $d = 13$ である。ディスプレイの行数がディスプレイの上部から下部に行くに従って増加する場合、セグメントを再規定するたびにスクリーンのセグメント間境界が1行分だけ進むよう、（k）の値は（+1）となるよう選択される。従って、第1のセグメントが再規定された後、セグメント間境界は行（7）と行（8）との間に配置される。第2のセグメントが再規定された後、セグメント間境界は行（8）と行（9）との間に配置される。最終的には、例えば10個のセグメントを再規定した後、セグメント間境界は行（16）と行（17）との間

に配置される。

【 0 0 4 1 】

当業者は、セグメントを所定の回数で再規定した後、セグメント規定はオリジナル規定にリセットされ得、これによりセグメント間境界は元の位置に戻ることを理解する。例えば、上記の実施例のディスプレイのセグメントがそれぞれ 10 本の行を含む場合、10 回目のセグメント再規定が行われると、セグメントはオリジナルのセグメント規定に復帰し、セグメント間境界は行 (1 6) と行 (1 7) との間に配置されるのではなく行 (6) と行 (7) との間の元の位置へ戻る。

【 0 0 4 2 】

あるいは、セグメントの再規定は、セグメント規定を周期的にリセットせずに進めてもよい。したがって、セグメントの再規定を所定の回数行った後、セグメント間境界は、ディスプレイ内を周期的に進行するよう、ディスプレイの 1 つの端部 (例えば、下端) から別の端部 (例えば、上端) へと移動する。例えば、上記例のディスプレイが 70 本の行を有すると仮定する。この場合、70 個のセグメントを再規定した後、セグメント間境界はその元の位置 (行 (6) と行 (7) との間) に配置される。さらなる例として、80 個のセグメントを再規定した後、セグメント間境界は、行 (1 6) (すなわち、 $6 + 80 - 70$) と行 (1 7) (すなわち、 $7 + 80 - 70$) との間の元の位置よりも 10 行分だけ下方に配置される。

【 0 0 4 3 】

値 ($k = 1$) を選択することは、本発明の範囲を限定するものとして考えられるべきではない。任意の所望の (k) が選択され得る。例えば、($k = 2$) の場合、スクリーンのセグメント間境界は、セグメントが再規定される度に 2 行分だけ下方に移動する。あるいは、(k) が ($k = - 2$) となるよう選択された場合、スクリーン上のセグメント間境界は、セグメントが再規定される度に 2 行分だけ上方に移動する。

【 0 0 4 4 】

図 10 は、より複雑なディスプレイ 1000 の行を論理的にグループ化する工程を示す。ディスプレイ 1000 は、768 本の行を有する。768 本という行数は、現代のディスプレイによくある行数である。ディスプレイ 1000 の行は、25 個の論理セグメント 1002 (0 ~ 24) を規定するようグループ化される。最初は、セグメント 1002 (0) は行を 1 つも含まない。別の行 1002 (1 ~ 24) の各々は 32 本の行を含む。ディスプレイ 1000 はディスプレイ 500 よりも多くの行を有するが、それでも本発明の実施例は少なくとも効果的である。

【 0 0 4 5 】

図 11 A ~ C は、1 つのフレームをディスプレイ 1000 に書き込むためのタイミング図である。10 個のデータビット (B9 ~ B0) が、ディスプレイ 1000 の各セグメントに書き込まれる。ビット B9 ~ B5 は、等しく重み付けされた (すなわち、同じ時間ピクセルにアサートされる) ビットであり、ビット B4 ~ B0 は、2 値で重み付けされた (すなわち、2 値の位に相当する時間ピクセルにアサートされる) ビットである。この複合型データスキームについては、1998 年 2 月 27 日に出願された、W. Spencer Worley, III による、「System and Method for Using Compound Data Words To Reduce The Data Phase Difference Between Adjacent Pixel Electrodes」と題された同時係属中の米国特許出願番号第 09 / 032, 174 号 (atty. docket no. 16527-0011) に記載されている。本明細書中、同出願の記載内容全体を参考のため援用する。この同時係属中の出願に記載されている複合型データスキームは、ピクセル間ひずみを低減するためにも効果的であり、本発明と組み合わせて実施することができる。

【 0 0 4 6 】

図 11 A に示すように、フレームの始まりすなわち時間 t_0 において、前のフレームから引き続き、全てのフレーム (0 ~ 24) がオン状態のままである。時間 t_0 から時間 t_1 の

10

20

30

40

50

期間の間、ビットB 6 ~ B 9 がセグメント(0 ~ 2 4) の各々に連続的に書き込まれる。これらのビットの各々の位(継続時間) によって、ビットを次なるビットで上書きしなければならなくなる前に、これらのビットのうちの1 つを全てのセグメントに書き込むための十分な時間が得られる。ビットB 6 がセグメント(0 ~ 2 4) に適切な時間にアサートされた後、オフ状態がセグメント(0 ~ 2 4) に書き込まれる。次いで、時間 t_1 において、ディスプレイ 1 0 0 0 の行が再グループ化され、これにより、セグメント(0 ~ 2 4) が再規定される。

【 0 0 4 7 】

図 1 1 B は、上記フレームの次なる部分を示す。時間 t_1 から時間 t_2 までの期間の間、図示のように、ビットB 2 およびB 4 が再規定されたセグメント(0 ~ 2 4) に互い違いに書き込まれる。ビットB 2 およびB 4 がアサートされた後、オフ状態がセグメント(0 ~ 2 4) の各々に書き込まれる。次いで、時間 t_2 において、セグメント(0 ~ 2 4) は再度再規定される。次に、時間 t_2 から時間 t_3 までの間、図示のように、ビットB 1 およびB 3 が再規定されたセグメント(0 ~ 2 4) に互い違いに2 回書き込まれる。ビットB 1 およびB 3 がアサートされた後、オフ状態がセグメント(0 ~ 2 4) の各々に書き込まれる。次いで、時間 t_3 において、3 回目のセグメント(0 ~ 2 4) の再規定が行われる。

【 0 0 4 8 】

図 1 1 C は、上記時間フレームの最終部分を示す。時間 $t_3 \sim t_4$ の期間の間、再規定されたセグメント(0 ~ 2 4) にビットB 0 が連続的に書き込まれる。ビットB 0 がアサートされた後、オフ状態がセグメント(0 ~ 2 4) の各々に書き込まれる。次いで、時間 t_4 において、セグメント(0 ~ 2 4) が再度再規定される。次に、時間 $t_4 \sim t_5$ の間、再規定されたセグメント(0 ~ 2 4) にビットB 5 が連続的に書き込まれる。ビットB 5 がアサートされた後、オン状態がセグメント(0 ~ 2 4) の各々に書き込まれる。次いで、時間 t_5 において、次なるデータフレームに備えて、セグメント(0 ~ 2 4) が再度再規定される。データおよび所定の状態のディスプレイ 1 0 0 0 への書き込みは、図 1 1 A ~ C を参照しながら説明したように、ディスプレイ 1 0 0 0 に連続的なデータフレームを書き込むよう反復される。

【 0 0 4 9 】

図 1 2 は、ディスプレイ 1 0 0 0 のセグメント(0 ~ 2 4) 1 0 0 2 (0 ~ 2 4) を連続的に再規定する工程を示す表 1 2 0 0 である。この特定の方法において、セグメント間境界は、セグメント(0 ~ 2 4) が再規定される度にディスプレイの上端からディスプレイの下端の方向に1 行分だけ進む点に留意されたい。最初は、セグメント(0) 1 0 0 2 (0) は行を1 つも含まず、セグメント2 4 1 0 0 2 (2 4) は3 2 本の行を含む。セグメント1 0 0 2 (0 ~ 2 4) が再規定される度に、セグメント(0) 1 0 0 2 (0) は行1 本を入手し、セグメント(2 4) 1 0 0 2 (2 4) は行1 本を失う。3 2 回目のセグメント再規定が行われると、オリジナルセグメント規定に戻り、連続的なデータフレームがディスプレイ 1 0 0 0 に書き込まれる間、表 1 2 0 0 のパターンが繰り返される。

【 0 0 5 0 】

ここで、本発明の特有的の実施形態についての説明を終了する。説明した特徴の多くは、本発明の範囲を逸脱することなく代替、改変、および省略され得る。例えば、本発明は、より多くのまたはより少数の行を有するディスプレイで実施され得る。加えて、セグメント再規定の回数およびタイミングは、特定の実施形態の必要性に応じて改変され得る。例えば、セグメントは1 つのフレーム内または連続するフレーム間のみで再規定され得る。さらに、本発明の用途は液晶ディスプレイだけに限定されず、それ以外にも、隣接する電極間の側方電界を低減することが望ましいようなあらゆる用途に用いられ得る。

【 図面の簡単な説明 】

【 図 1 】 図 1 は、液晶ディスプレイの単一のピクセルセルを示す。

【 図 2 】 図 2 は、2 値で重み付けされた4 ビットのパルス幅変調データを示す。

【 図 3 】 図 3 は、液晶ディスプレイの3 つの隣接するピクセルセルを示す。

【 図 4 】 図 4 は、ディスプレイの2 つのセグメントへのデータ書き込みを示すタイミン

10

20

30

40

50

グ図である。

【図 5】 図 5 は、行をグループ化して、21本の行を有するディスプレイ内に論理セグメントを規定する工程を示す。

【図 6】 図 6 は、図 5 のディスプレイのセグメントに3つのデータビットを書き込む工程を示すタイミング図を示す。

【図 7】 図 7 は、図 5 のディスプレイのセグメント境界を動的に再規定する工程を示すタイミング図である。

【図 8 A】 図 8 A は、本発明による、ディスプレイのセグメント境界を動的に再規定する方法をまとめたフローチャートである。

【図 8 B】 図 8 B は、本発明による、ディスプレイのセグメント境界を動的に再規定する別の方法をまとめたフローチャートである。

【図 9】 図 9 は、本発明による、セグメント境界を再規定した結果生じたセグメント間境界の移動を示すチャートである。

【図 10】 図 10 は、行をグループ化して、768本の行を有するディスプレイ内に論理セグメントを規定する工程を示すブロック図である。

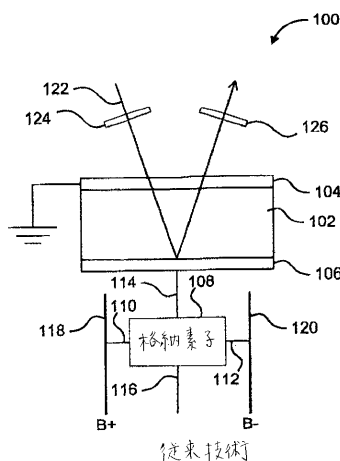
【図 11 A】 図 11 A は、10個のデータビットを図 10 のディスプレイに書き込む工程の詳細を示すタイミング図の第1の部分である。

【図 11 B】 図 11 B は、10個のデータビットを図 10 のディスプレイに書き込む工程の詳細を示すタイミング図の第2の部分である。

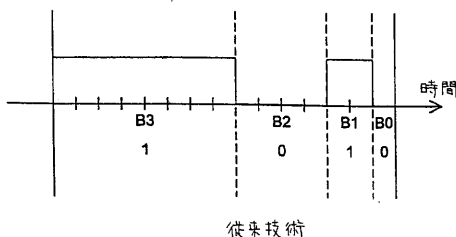
【図 11 C】 図 11 C は、10個のデータビットを図 10 のディスプレイに書き込む工程の詳細を示すタイミング図の第3の部分である。

【図 12】 図 10 のディスプレイのセグメントを動的に再規定する工程を示す表である。

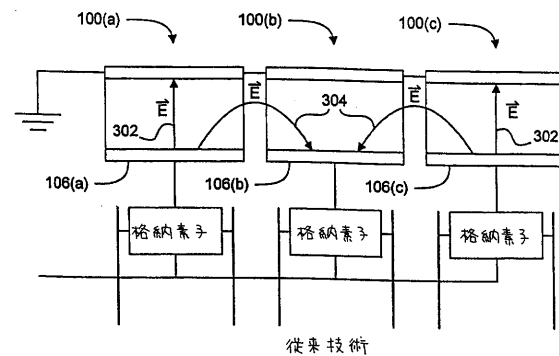
【図 1】



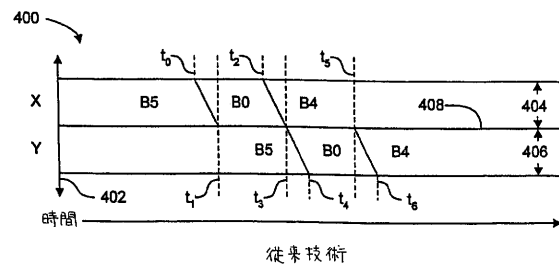
【図 2】



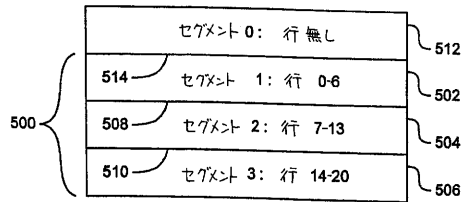
【図 3】



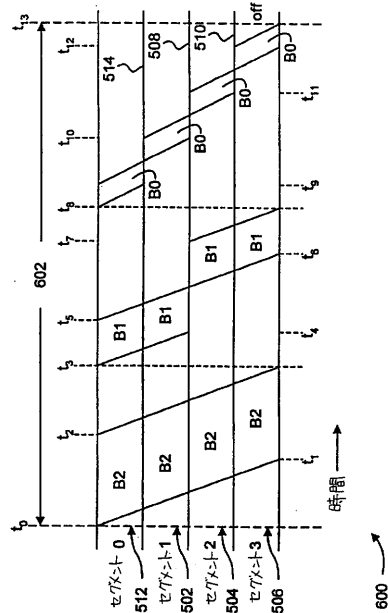
【図 4】



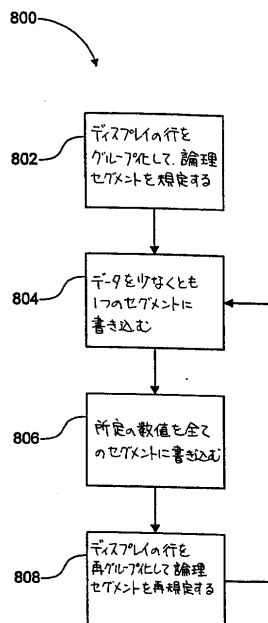
【図 5】



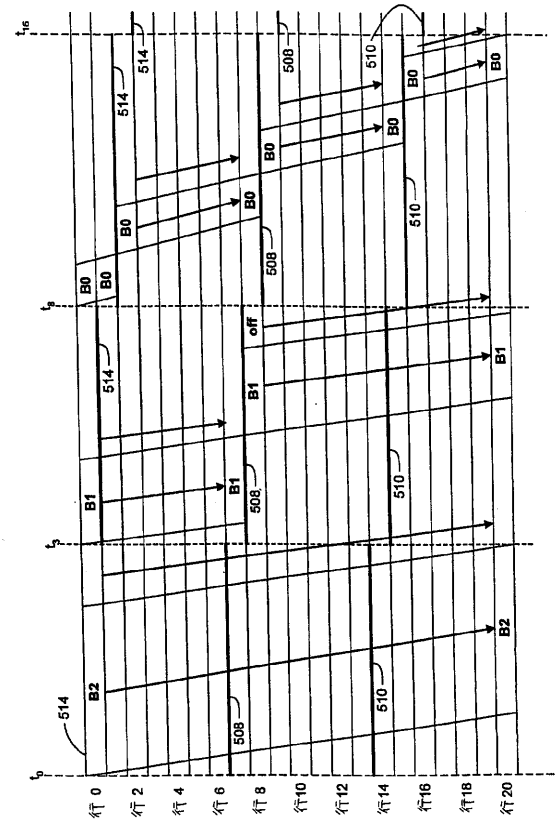
【図 6】



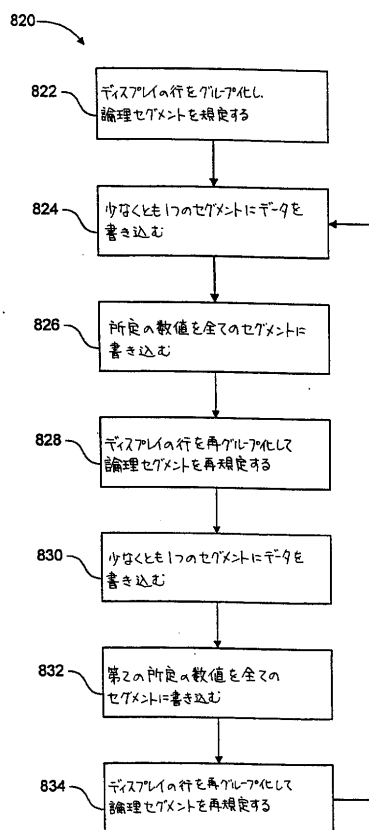
【図 8 A】



【図 7】



【図 8 B】



【図 9】

セグメント N: 行 (a) - 行 (b)	セグメント N: 行 (0) - 行 (6)
セグメント間 境界 行 (b)	セグメント間 境界 行 (6)
セグメント N+1: 行 (c) - 行 (d)	セグメント N+1: 行 (7) - 行 (13)
—— 第1のセグメント再確定 ——	—— 第1のセグメント再確定 ——
セグメント N: 行 (a+k) - 行 (b+k)	セグメント N: 行 (1) - 行 (7)
セグメント間 境界 行 (b+k)	セグメント間 境界 行 (7)
セグメント N+1: 行 (c+k) - 行 (d+k)	セグメント N+1: 行 (8) - 行 (14)
—— 第2のセグメント再確定 ——	—— 第2のセグメント再確定 ——
セグメント N: 行 (a+2k) - 行 (b+2k)	セグメント N: 行 (2) - 行 (8)
セグメント間 境界 行 (b+2k)	セグメント間 境界 行 (8)
セグメント N+1: 行 (c+2k) - 行 (d+2k)	セグメント N+1: 行 (9) - 行 (15)
⋮	⋮
—— 第f回目のセグメント再確定 ——	—— 第10回目のセグメント再確定 ——
セグメント N: 行 (a+rk) - 行 (b+rk)	セグメント N: 行 (10) - 行 (16)
セグメント間 境界 行 (b+rk)	セグメント間 境界 行 (16)
セグメント N+1: 行 (c+rk) - 行 (d+rk)	セグメント N+1: 行 (17) - 行 (23)

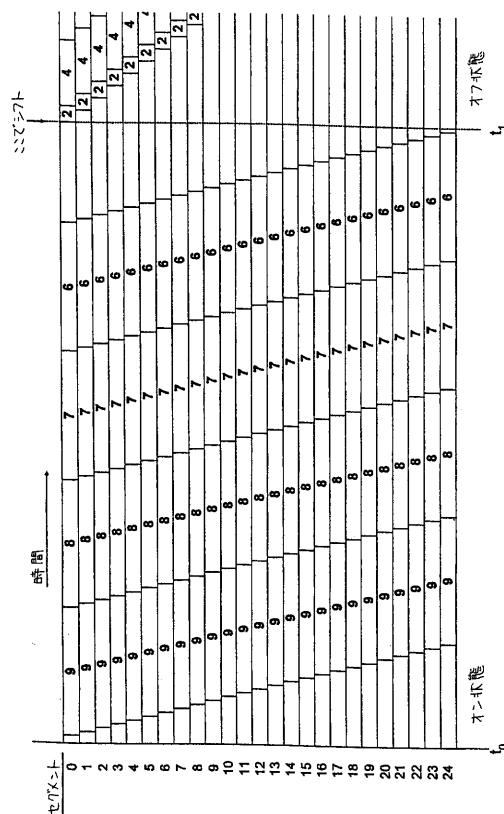
900

【図 10】

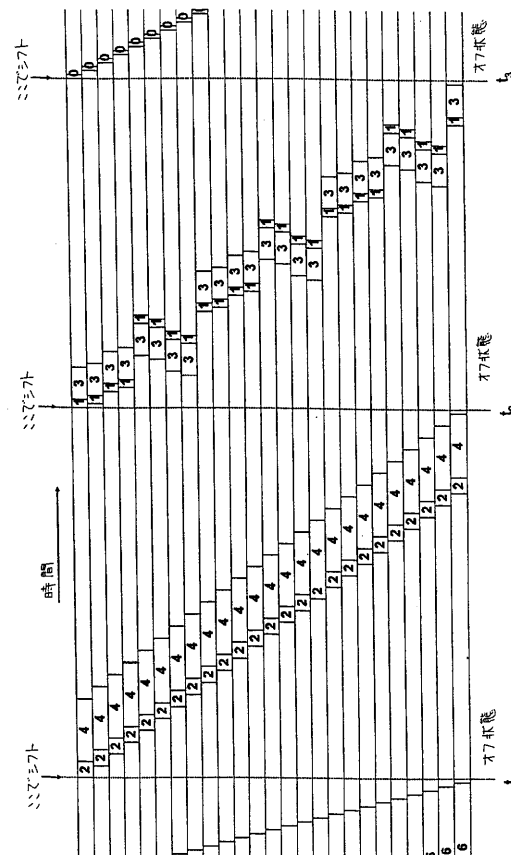
セグメント 0: 行 無し	1002(0)
セグメント 1: 行 0-31	1002(1)
セグメント 2: 行 32-63	1002(2)
セグメント 3: 行 64-95	1002(3)
セグメント 4: 行 96-127	1002(4)
⋮	1002(5-23)
セグメント 24: 行 736-767	1002(24)

1000

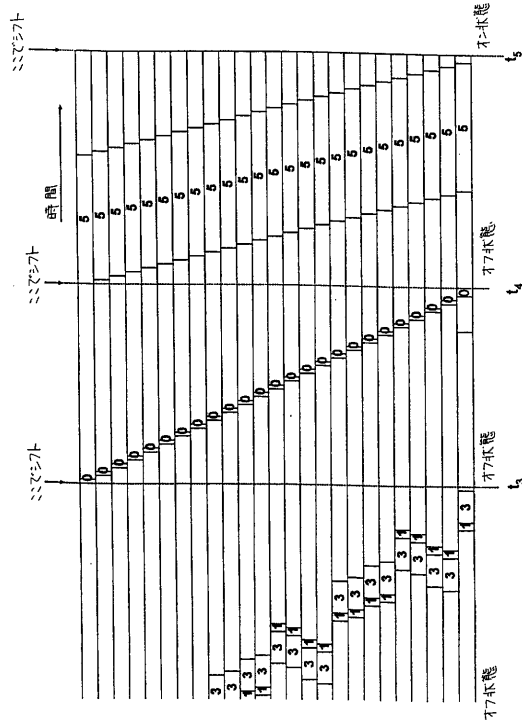
【図 11 A】



【図 11 B】



【 図 1 1 C 】



【 図 1 2 】

論理 モメント	物理 行	物理 行	物理 行	物理 行	物理 行
0	0-31	0	0-1	0-2	0-31
1	32-63	1-32	2-33	3-34	32-63
2	64-95	33-64	34-65	35-66	64-95
3	96-127	65-96	97-128	98-129	96-127
4	128-159	97-128	98-129	99-130	128-159
5	160-191	129-160	130-161	131-162	160-191
6	192-223	161-192	162-193	163-194	192-223
7	224-255	193-224	194-225	195-226	224-255
8	256-287	225-256	226-257	227-258	256-287
9	288-319	257-288	258-289	259-290	288-319
10	320-351	289-320	290-321	291-322	320-351
11	352-383	321-352	322-383	323-354	352-383
12	384-415	353-384	354-385	355-386	384-415
13	416-447	385-416	386-417	387-418	416-447
14	448-479	417-448	418-449	419-450	448-479
15	480-511	449-480	450-481	451-482	480-511
16	512-543	481-512	482-513	483-514	512-543
17	544-575	513-544	514-545	515-546	544-575
18	576-607	545-576	546-577	547-578	576-607
19	608-639	577-608	609-640	610-641	608-639
20	640-671	609-640	641-672	642-673	640-671
21	672-703	673-704	674-705	675-706	672-703
22	704-735	705-736	706-737	707-738	704-735
23	736-767	737-768	738-769	739-770	736-767
24					

(時間)

第3回ロケット再燃定

第2回ロケット再燃定

第1回ロケット再燃定

初期ロケット燃定

フロントページの続き

(51)Int.Cl. F I
G 0 9 G 3/20 6 2 3 U

(72)発明者 チョウ, ウィン ホン
アメリカ合衆国 カリフォルニア 9 5 1 2 9 , サン ノゼ, キャピストラノ アベニュー
4 9 0 3

審査官 西島 篤宏

(56)参考文献 特開平 0 3 - 2 8 9 6 1 8 (J P , A)
特開平 1 0 - 2 2 8 2 6 3 (J P , A)
特開平 0 6 - 2 2 2 3 3 0 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)
G09G 3/00 - 3/38
G02F 1/133 505-580