



(12) 发明专利申请

(10) 申请公布号 CN 102820005 A

(43) 申请公布日 2012. 12. 12

(21) 申请号 201210175337. 7

(22) 申请日 2012. 05. 30

(30) 优先权数据

2011-128239 2011. 06. 08 JP

(71) 申请人 索尼公司

地址 日本东京

(72) 发明人 丰村直史 山下淳一 内野胜秀

(74) 专利代理机构 北京信慧永光知识产权代理
有限责任公司 11290

代理人 武玉琴 陈桂香

(51) Int. Cl.

G09G 3/32 (2006. 01)

权利要求书 3 页 说明书 43 页 附图 16 页

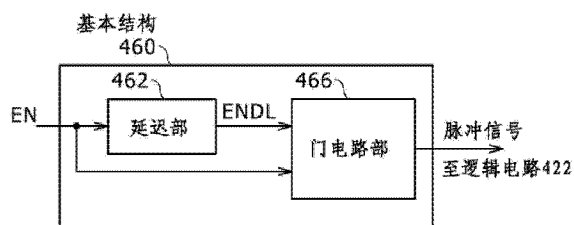
(54) 发明名称

显示装置、像素电路、电子设备和显示装置的
驱动方法

(57) 摘要

本发明涉及一种显示装置、像素电路、电子设备和显示装置的驱动方法。所述显示装置包括：显示部；保持电容；写入晶体管，所述写入晶体管将对应于视频信号的驱动电压写入至所述保持电容；驱动晶体管，所述驱动晶体管根据被写入至所述保持电容的所述驱动电压驱动所述显示部；以及脉冲宽度调整部，所述脉冲宽度调整部对用于形成驱动脉冲的脉冲信号的宽度进行调整以对应于环境变化，所述驱动脉冲用于驱动所述写入晶体管和 / 或所述驱动晶体管。所述像素电路包括显示部、保持电容、写入晶体管以及驱动晶体管。根据本发明，不论环境如何变化，均能够抑制由用于构成像素电路的元件的特性偏差导致的显示不均匀现象。

<用于时段修正以对应于元件特性的环境依赖性的调整的基础>



1. 一种显示装置,所述显示装置包括:
显示部;
保持电容;
写入晶体管,所述写入晶体管将对应于视频信号的驱动电压写入所述保持电容;
驱动晶体管,所述驱动晶体管根据被写入所述保持电容的所述驱动电压来驱动所述显示部;以及
脉冲宽度调整部,所述脉冲宽度调整部对用于形成驱动脉冲的脉冲信号的宽度进行调整以对应于环境变化,所述驱动脉冲用于驱动所述写入晶体管和 / 或所述驱动晶体管。
2. 根据权利要求 1 所述的显示装置,所述显示装置还包括:
像素部,在所述像素部中,像素电路布置在预定方向上,各个所述像素电路具有所述显示部、所述保持电容、所述写入晶体管和所述驱动晶体管;
驱动线,所述驱动线布置在所述像素部中,通过所述驱动线将所述驱动脉冲提供至在所述预定方向上布置的所述写入晶体管和 / 或所述驱动晶体管;
选择部,所述选择部对所述驱动线进行选择;以及
脉冲生成部,所述脉冲生成部基于从所述脉冲宽度调整部输出的脉冲信号生成所述用于形成所述驱动脉冲的脉冲信号,
其中,所述选择部根据所述脉冲生成部中生成的脉冲信号将所述驱动脉冲分别提供至所述驱动线。
3. 根据权利要求 2 所述的显示装置,其中,所述脉冲宽度调整部布置在所述像素部的附近并且布置在所述像素部的外部。
4. 根据权利要求 1 所述的显示装置,其中,所述脉冲宽度调整部布置在所述写入晶体管或所述驱动晶体管的附近。
5. 根据权利要求 1 所述的显示装置,其中,所述脉冲宽度调整部包括延迟部和门电路部,所述延迟部对输入至所述延迟部的脉冲信号进行延迟,所述门电路部基于输入至所述延迟部的脉冲信号和从所述延迟部输出的脉冲信号来生成脉冲信号。
6. 根据权利要求 2 所述的显示装置,其中,所述选择部包括针对各个所述驱动线设置的所述脉冲生成部。
7. 根据权利要求 2 所述的显示装置,其中,所述脉冲生成部的数量小于所述驱动线的数量。
8. 根据权利要求 7 所述的显示装置,其中,向所有所述驱动线设置一个所述脉冲生成部。
9. 根据权利要求 7 所述的显示装置,其中,在将作为所有所述驱动线的一部分的多条驱动线当作一个单元的情况下,向各个所述单元设置所述脉冲生成部。
10. 根据权利要求 7-9 中任一项所述的显示装置,所述显示装置还包括:
开关部,所述开关部针对各个所述驱动线具有开关电路,所述开关电路根据所述选择部对所述驱动线的选择取出所述脉冲生成部中生成的脉冲信号,以将该脉冲信号提供至所述驱动线。
11. 根据权利要求 10 所述的显示装置,其中,所述开关电路具有传输栅极结构。
12. 根据权利要求 10 所述的显示装置,其中,所述脉冲生成部以相同的时序为所述驱

动线生成脉冲信号。

13. 根据权利要求 7-9 中任一项所述的显示装置,其中,所述选择部包括移位寄存器部,所述移位寄存器部以一个单位时段为增量分别对所述脉冲生成部中生成的脉冲信号进行移位,以将该脉冲信号顺次提供至所述驱动线。

14. 根据权利要求 1-9 中任一项所述的显示装置,其中,在所述视频信号通过所述写入晶体管被提供至所述保持电容的一端时,所述驱动脉冲也用于进行通过所述驱动晶体管向所述保持电容提供电流的处理。

15. 根据权利要求 1-9 中任一项所述的显示装置,其中,所述驱动脉冲还用于对所述驱动晶体管的阈值电压的偏差进行修正。

16. 根据权利要求 2-9 中任一项所述的显示装置,其中,在所述像素部中,所述像素电路布置成矩阵。

17. 根据权利要求 1-9 中任一项所述的显示装置,其中,所述显示部是自发光型的。

18. 一种像素电路,所述像素电路包括:

显示部;

保持电容;

写入晶体管,所述写入晶体管将对应于视频信号的驱动电压写入所述保持电容;以及驱动晶体管,所述驱动晶体管根据被写入所述保持电容的所述驱动电压驱动所述显示部,

其中,所述写入晶体管和/或所述驱动晶体管中使用的驱动脉冲的脉冲宽度可调整地形成与环境依赖性相对应。

19. 一种电子设备,所述电子设备包括:

像素部,在所述像素部中布置有显示元件,各个所述显示元件均包括显示部、保持电容、写入晶体管和驱动晶体管,所述写入晶体管将对应于视频信号的驱动电压写入所述保持电容,所述驱动晶体管根据被写入所述保持电容的所述驱动电压驱动所述显示部;

信号生成部,所述信号生成部生成被提供至所述像素部的所述视频信号;

驱动线,所述驱动线布置在所述像素部中,并且提供驱动脉冲以对在预定方向上布置的所述写入晶体管和/或所述驱动晶体管进行驱动;

选择部,所述选择部对所述驱动线进行选择;

脉冲宽度调整部,所述脉冲宽度调整部对用于形成所述驱动脉冲的脉冲信号的宽度进行调整以对应于环境变化,所述驱动脉冲用于驱动所述写入晶体管和/或所述驱动晶体管;以及

脉冲生成部,所述脉冲生成部根据从所述脉冲宽度调整部输出的脉冲信号生成所述用于形成所述驱动脉冲的脉冲信号,

其中,所述选择部根据所述脉冲生成部中生成的脉冲信号将所述驱动脉冲分别提供至所述驱动线。

20. 一种显示装置的驱动方法,所述显示装置包括像素部,在所述像素部中布置有显示元件,各个所述显示元件均包括显示部、保持电容、写入晶体管和驱动晶体管,所述写入晶体管将对应于视频信号的驱动电压写入至所述保持电容,所述驱动晶体管根据被写入至所述保持电容的所述驱动电压驱动所述显示部,所述驱动方法包括:

对用于形成驱动脉冲的脉冲信号的宽度进行调整以对应于环境变化,所述驱动脉冲用于驱动所述写入晶体管和 / 或所述驱动晶体管。

显示装置、像素电路、电子设备和显示装置的驱动方法

[0001] 相关申请的交叉参考

[0002] 本申请包含与 2011 年 6 月 8 日向日本专利局提交的日本优先权专利申请 JP 2011-128239 所公开的内容相关的主题,因此将该日本优先权申请的全部内容以引用的方式并入本文。

技术领域

[0003] 本发明涉及显示装置、该显示装置中使用的像素电路、包含该显示装置的电子设备和该显示装置的驱动方法。

背景技术

[0004] 目前,通常使用包含具有显示元件(也称为“电光元件(electrooptic element)”)的像素电路(也称为“像素”)的显示装置以及包含上述显示装置的电子设备。将电光元件用作像素中的显示元件的显示装置是公知的,该电光元件的亮度随着向其施加的电压或其中流过的电流而发生变化。例如,亮度随着施加电压而发生变化的电光元件的典型示例是液晶显示元件。另一方面,亮度随着流过的电流而发生变化的电光元件的典型示例是有机电致发光元件(有机 EL 元件或有机发光二极管(Organic Light Emitting Diode, OLED))(下文中称为“有机 EL 元件”)。使用上述有机 EL 元件的有机 EL 显示装置是所谓的自发光型显示装置,其将作为自发光元件的电光元件用作像素中的显示元件。

[0005] 目前,在使用显示元件的显示装置中,无源矩阵系统和有源矩阵系统都可以被用于作为用于驱动显示装置的系统。然而,尽管采用无源矩阵系统的显示装置的结构简单,但是其存在着可能难以实现大型的且具有高清晰度的显示装置的问题。

[0006] 因此,近年来,用于对提供到在像素内部设置的显示元件的像素信号进行控制的有源矩阵系统已经取得了积极的发展,上述像素信号例如是通过使用诸如也在像素内部设置的绝缘栅极场效应晶体管(一般地,薄膜晶体管(TFT))等有源元件的晶体管作为开关晶体管而被提供至上述显示元件。

[0007] 在现有的利用有源矩阵系统的显示装置中,由于工艺变化,用于驱动各个显示元件的晶体管的阈值电压和迁移率存在偏差。另外,显示元件的特性随着时间而发生变化。驱动晶体管的上述特性偏差以及诸如显示元件等用于构成像素电路的元件的特性变化对发光亮度产生影响。也就是说,如果对所有的像素均提供具有相同电平的图像信号,所有的像素发出相同亮度的光,因此应该能够获得画面的一致性。然而,驱动晶体管的特性偏差以及显示元件的特性变化影响了画面的均匀性。为了解决上述问题,例如在日本专利第 4240059 号公报或日本专利第 4240068 号公报中提出如下技术:为了对显示装置的整个画面的发光亮度进行均一控制,对由各像素电路内的诸如显示元件的晶体管等用于构成像素电路的元件的特性偏差所导致的显示不均匀性进行修正。

[0008] 这里,用于构成像素电路的元件的特性受到环境特性的影响。然而,日本专利第 4240059 号公报或日本专利第 4240068 号公报中提出的技术没有公开用于解决环境特性的

影响的方法。

发明内容

[0009] 鉴于以上问题而提出了本发明,并且因此期望提供如下一种显示装置、在该显示装置中使用的像素电路、包含该显示装置的电子设备以及该显示装置的驱动方法,在上述显示装置中,不论环境如何变化,都能够抑制由用于构成像素电路的元件的特性偏差导致的显示不均匀现象。

[0010] 为了实现上述目的,本发明实施方式提供了一种显示装置,所述显示装置包括:显示部;保持电容;写入晶体管,所述写入晶体管将对应于视频信号的驱动电压写入至所述保持电容;驱动晶体管,所述驱动晶体管根据被写入至所述保持电容的所述驱动电压驱动所述显示部;以及脉冲宽度调整部,所述脉冲宽度调整部对用于形成驱动脉冲的脉冲信号的宽度进行调整以对应于环境变化,所述驱动脉冲用于驱动所述写入晶体管和/或所述驱动晶体管。

[0011] 本发明另一实施方式提供了一种像素电路,所述像素电路包括:显示部;保持电容;写入晶体管,所述写入晶体管将对应于视频信号的驱动电压写入至所述保持电容;以及驱动晶体管,所述驱动晶体管根据被写入到所述保持电容的所述驱动电压驱动所述显示部。所述写入晶体管和/或所述驱动晶体管中使用的驱动脉冲的脉冲宽度可调整地形成与环境依赖性相对应。

[0012] 本发明又一实施方式提供了一种电子设备,所述电子设备包括:像素部,在所述像素部中布置有显示元件,各个所述显示元件均包括显示部、保持电容、写入晶体管和驱动晶体管,所述写入晶体管将对应于视频信号的驱动电压写入至所述保持电容,所述驱动晶体管根据被写入至所述保持电容的所述驱动电压驱动所述显示部;信号生成部,所述信号生成部生成被提供至所述像素部的所述视频信号;驱动线,所述驱动线布置在所述像素部中,并且提供驱动脉冲以便对在预定方向上布置的所述写入晶体管和/或所述驱动晶体管进行驱动;选择部,所述选择部对所述驱动线进行选择;脉冲宽度调整部,所述脉冲宽度调整部对用于形成所述驱动脉冲的脉冲信号的宽度进行调整以对应于环境变化,所述驱动脉冲用于驱动所述写入晶体管和/或所述驱动晶体管;以及脉冲生成部,所述脉冲生成部根据从所述脉冲宽度调整部输出的脉冲信号生成所述用于形成所述驱动脉冲的脉冲信号。所述选择部根据所述脉冲生成部中生成的脉冲信号将所述驱动脉冲分别提供至所述驱动线。

[0013] 本发明再一实施方式提供了一种显示装置的驱动方法,所述显示装置包括像素部,在所述像素部中布置有显示元件,各个所述显示元件均包括显示部、保持电容、写入晶体管和驱动晶体管,所述写入晶体管将对应于视频信号的驱动电压写入至所述保持电容,所述驱动晶体管根据被写入至所述保持电容的所述驱动电压驱动所述显示部,所述驱动方法包括:对用于形成驱动脉冲的脉冲信号的宽度进行调整以对应于环境变化,所述驱动脉冲用于驱动所述写入晶体管和/或所述驱动晶体管。

[0014] 简言之,在本说明书公开的技术中,对用于形成驱动脉冲的脉冲信号的宽度进行特征以与环境变化相对应,所述驱动脉冲用于驱动所述写入晶体管和/或所述驱动晶体管。能够根据脉冲宽度得到自动调整以对应于环境变化的脉冲信号来生成所述驱动脉冲,从而消除用于构成像素电路的元件的特性的环境依赖性。即使在用于构成像素电路的元件

的特性受到环境特性影响从而最佳修正时段对应于环境变化而发生变化时,仍能够根据其脉冲宽度收到调整以对应于环境变化的脉冲信号来生成驱动脉冲,上述脉冲信号的脉冲宽度用于规定处理时段。因此,不论环境如何变化,均能够抑制由用于构成像素电路的元件的特性偏差导致的显示不均匀现象。

[0015] 如上所述,根据本发明,不论环境如何变化,均能够抑制由用于构成像素电路的元件的特性偏差导致的显示不均匀现象。

附图说明

[0016] 图 1 是表示作为本发明第一实施方式的显示装置的有源矩阵型显示装置的示意性结构的框图;

[0017] 图 2 是表示作为本发明第一实施方式的变形例的显示装置的与彩色图像显示兼容的有源矩阵型显示装置的示意性结构的框图;

[0018] 图 3 是表示本发明第二实施方式的发光元件(实质上是像素电路)的结构的横截面图;

[0019] 图 4 是表示本发明第一实施方式的实施例 1 的显示装置中的像素电路的一种形式的结构的电路图(部分是框图);

[0020] 图 5 是表示本发明第一实施方式的实施例 1 的显示装置(包括像素电路)的整体外形的结构的电路图(部分是框图);

[0021] 图 6 是说明了本发明第三实施方式的显示装置的像素电路的驱动方法的时序图;

[0022] 图 7A 至图 7G 是分别说明在图 6 中所示的时序图中的主要时段内的等效电路和操作状态的电路图;

[0023] 图 8A、图 8B 和图 8C 分别是说明设置在像素电路的周边的周边电路的比较例的电路图、时序图和电路图;

[0024] 图 9A 和图 9B 分别是表示在图 8C 中所示的逻辑电路中的时序的时序图,以及表示实现图 9A 中所示时序的详细结构的电路图;

[0025] 图 10A、图 10B 和图 10C 分别是说明用于对应于元件特性的环境依赖性自动调整修正时段的技术的基本概念的电路图和时序图;

[0026] 图 11A、图 11B 和图 11C 分别是说明在图 10A、图 10B 和图 10C 中所示的用于自动调整修正时段从而与元件特性的环境依赖性相对应的技术的具体应用示例的电路图和时序图;

[0027] 图 12A、图 12B 和图 12C 分别是说明本发明第一实施方式的实施例 2 的像素电路的驱动方法的框图(部分是电路)、时序图和框图(部分是电路),实施例 2 关注于用于解决由于晶体管的特性偏差导致的显示不均匀的方法,所述晶体管构成的逻辑电路生成用于形成驱动脉冲的脉冲信号;

[0028] 图 13A 和图 13B 分别是说明通过关注于用于解决由于晶体管的特性偏差导致的显示不均匀的方法的本发明第一实施方式的实施例 3 的像素电路的驱动方法的框图(部分是电路)、时序图和框图(部分是电路),所述晶体管构成的逻辑电路生成用于形成驱动脉冲的脉冲信号;

[0029] 图 14 是表示作为应用有第一实施方式的图 1 中所示的显示装置的应用实例 1 的

电视接收机的外观的立体图；

[0030] 图 15 是表示当从背面看时作为应用有第一实施方式的图 1 中所示的显示装置的应用实例 2 的数码相机的外观的立体图；

[0031] 图 16 是表示作为应用有第一实施方式的图 1 中所示的显示装置的应用实例 3 的摄像机的外观的立体图；

[0032] 图 17 是表示作为应用有第一实施方式的图 1 中所示的显示装置的应用实例 4 的计算机的外观的立体图；以及

[0033] 图 18 是作为应用有第一实施方式的图 1 中所示的显示装置的应用实例 5 的手机在打开状态下的正视图、在打开状态下的侧视图和在闭合状态下的正视图。

具体实施方式

[0034] 下面将参照附图详细说明本发明的实施方式。当要在形式上将功能元件相互区分时,通过对它们添加字母或“_n”(n:数字字符),或者字母与“_n”的组合的后缀。另一方面,当在不需要将功能元件特别地互相区分的情况下对它们进行说明时,则在说明中省略上述后缀。这也适用于附图。

[0035] 需要注意的是,下文中将按照下面的顺序进行说明。

[0036] 1. 整体概述；

[0037] 2. 显示装置的概述；

[0038] 2-1. 显示装置(第一实施方式)

[0039] 2-2. 发光元件(像素电路)(第二实施方式)

[0040] 2-3. 发光部的驱动方法:基本(第三实施方式)

[0041] 3. 电子设备(第四实施方式);

[0042] 4. 具体实施例

[0043] 4-1. 实施例 1(像素电路):与元件特性的环境依赖性相对应的修正时段的调整

[0044] 4-2. 实施例 2(电路的驱动方法):实施例 1+ 由驱动脉冲的形状的偏差所导致的显示不均匀现象的对策(相同脉冲信号的开关选择)

[0045] 4-3. 实施例 3(电路的驱动方法):实施例 1+ 由驱动脉冲的形状的偏差所导致的显示不均匀现象的对策(对脉冲生成部中生成的脉冲信号进行移位)

[0046] 5. 应用实例

[0047] 5-1. 应用实例 1

[0048] 5-2. 应用实例 2

[0049] 5-3. 应用实例 3

[0050] 5-4. 应用实例 4

[0051] 5-5. 应用实例 5

[0052] 6. 本发明的构成

[0053] 1. 整体概述

[0054] 在本发明的实施方式的组成中,像素电路、显示装置或电子设备包括显示部、保持电容、写入晶体管和驱动晶体管。在此情况下,写入晶体管将对应于视频信号的驱动电压写入保持电容。另外,驱动晶体管根据写入至保持电容的驱动电压来驱动显示部。此外,像素

电路、显示装置或电子设备还包括脉冲宽度调整部,上述脉冲宽度调整部对用于驱动写入晶体管和驱动晶体管中至少一者的驱动脉冲进行调整,以使其与环境变化相对应。根据上述像素电路、显示装置、电子设备和显示装置(或像素电路)的驱动方法,由于能够根据脉冲宽度受到调整的脉冲信号来生成驱动脉冲,所以能够执行与环境依赖性相对应的处理。因而,能够执行与环境变化无关的处理。因此,即使在用于构成像素电路的元件的特性受到环境特性的影响时,仍能够抑制由用于构成像素电路的元件的特性偏差所导致的显示不均匀现象。

[0055] 优选地,像素电路、显示装置或电子设备包括像素部,在所述像素部中,像素电路布置在预定方向上,各个像素电路均包括显示部、保持电容、写入晶体管和驱动晶体管。在像素部中布置有驱动线,通过上述驱动线将驱动脉冲分别提供至在预定方向上布置的写入晶体管和/或驱动晶体管。优选地,在本发明实施方式的组成中,像素电路、显示装置或电子设备还包括选择部和脉冲生成部。在此情况下,选择部用于选择驱动线。另外,脉冲生成部根据从脉冲宽度调整部输出的脉冲信号生成用于形成驱动脉冲的脉冲信号。选择部根据脉冲生成部生成的脉冲信号将驱动脉冲分别提供至驱动线。

[0056] 优选地,仅需要将脉冲宽度调整部布置在写入晶体管或驱动晶体管的附近。或者,优选地,只需要将脉冲宽度调整部布置在像素部附近的位于像素部外部的部分中。其原因在于,尽可能地使脉冲宽度调整与用于构成像素部的元件的环境变化特性相对应。

[0057] 优选地,脉冲宽度调整部包括延迟部和门电路部。在此情况下,延迟部对输入到延迟部的脉冲信号进行延迟。另外,门电路部根据输入至延迟部的脉冲信号以及从延迟部输出的脉冲信号生成脉冲信号。该结构通过利用脉冲延迟来调整脉冲宽度。延迟部提供与用于构成像素电路的元件(例如,驱动晶体管)的环境变化特性相对应的延迟量。例如,优选地,延迟部包括一级或多级的诸如缓冲器或反相等逻辑门。仅需要在考虑用于构成像素电路的元件的环境变化特性和用于设定处理期间所需的脉冲宽度的情况下设定级数。在此情况下,需要以如下方式对用于构成各个逻辑门自身的晶体管电路的构造进行设计:自动调整脉冲的宽度,以消除用于构成像素电路的元件的环境变化特性。

[0058] 选择部可以采用如下结构,该结构包括为每条驱动线设置的脉冲生成部。简言之,在该结构中,各个驱动线设置有脉冲生成部。

[0059] 优选地,选择部采用如下结构,该结构所包括的脉冲生成部的数量小于驱动线的数量,并且该结构根据脉冲生成部所生成的脉冲信号将驱动脉冲分别提供至多条驱动线。

[0060] 由于驱动部根据脉冲生成部所生成的脉冲信号将驱动脉冲分别提供至多条驱动线,所以脉冲生成部的数量可以少于驱动线的总数。在此情况下,可以为所有的驱动线设置一个脉冲生成部。或者,也可以将所有驱动线中的部分驱动线设定为一个单元,并且为各个单元设置脉冲生成部。

[0061] 对于脉冲生成部的部分布置,尽管可以将脉冲生成部布置在扫描线的最外部,但是优选地,仅需要将脉冲生成部布置在扫描线的布置方向上的中间部分。其原因在于,这种布置能够减小由从脉冲生成部输出的脉冲信号的延迟量的差异引起的缺点。附带地说明,当为所有驱动线中的作为每个单元的部分驱动线设置脉冲生成部时,对于每个单元来说,仅需要将脉冲生成部布置在驱动线的布置方向上的中间部分。

[0062] 可以将脉冲生成部设置在像素部内部或者也可以设置在像素部的外部。当脉冲生

成部设置在像素部外部时,产生了能够使选择部(扫描部)和脉冲生成部彼此一体形成的优点。该结构适用于像素部和选择部(扫描部)彼此分离设置的情况。

[0063] 在本发明的实施方式的组成中,显示装置或电子设备能够采用如下结构,该结构还包括开关部,该开关部针对每条驱动线具有开关电路。在此情况下,开关电路根据选择部对驱动线的选择来取出脉冲生成部中生成的脉冲信号,从而将由此取出的脉冲信号提供给由此选择的驱动线中。开关电路只需要利用互补金属氧化物半导体(Complementary Metal Oxide Semiconductor, CMOS)等中的传输栅极结构。在此情况下,对于输入到像素电路的驱动脉冲,在面板内或面板外全部地生成脉冲信号之后,通过 CMOS 开关获取最终的脉冲信号从而将它们分别提供至扫描线。由于“在面板内或面板外全部地生成”,所以脉冲生成部只需要以相同的时序为驱动线生成脉冲信号。如果脉冲生成部以不同的时序为驱动线生成脉冲信号,那么开关电路可能需要采取诸如脉冲移位机制等措施。开关电路可以设置在像素部内部或像素部外部。当开关电路设置在像素部外部时,产生了选择部(扫描部)和开关电路(以及脉冲生成部)能够彼此一体形成的优点。该结构适用于像素部与选择部(扫描部)彼此分离设置的情况。

[0064] 在本发明实施方式的组成中,显示装置或电子设备还能够采用如下构造:选择部包括移位寄存器部,该移位寄存器部以一个单位时段的脉冲信号为增量对脉冲生成部中生成的脉冲信号进行移位,从而将这样移位的脉冲信号分别提供至驱动线。因此,不仅在一个单位时段内完成一系列处理时,而且当在多个单位时段内执行一系列处理时,均能够放宽到一定程度,即,每行或每列的驱动脉冲的形状(宽度、变化特性等)具有偏差。因此,能够改善由驱动脉冲形状的偏差所导致的处理时段的偏差以亮度不均匀(在彩色显示的情况下是颜色不均匀)的形式出现的缺点,其中驱动脉冲形状的偏差是由用于构成逻辑电路的晶体管的特性偏差导致的。

[0065] 例如,在视频信号通过写入晶体管被提供到保持电容的一个端子的同时,驱动脉冲用于进行通过驱动晶体管将电流提供到保持电容的处理。在用于修正驱动晶体管迁移率的迁移率修正步骤中使用该处理(即在视频信号通过写入晶体管被提供到保持电容的一个端子的同时通过驱动晶体管向保持电容提供电流的处理)。

[0066] 驱动脉冲还被用于修正驱动晶体管的阈值电压的偏差。驱动脉冲还可以与上述的迁移率修正一起使用。

[0067] 对于装置结构,可以采用如下结构,该结构包括像素部,显示部在像素部中布置成线或二维矩阵。

[0068] 例如,可以将包含诸如有机电致发光发光部、无机电致发光发光部、LED 发光部或半导体激光发光部等自发光型发光部的发光元件用作显示部。特别地,只需要将有机电致发光发光部用作显示部。

[0069] 2. 显示装置的概述

[0070] 在下面的说明中,为了便于理解对应关系,分别使用与用于构成电路的元件的附图标记相同的附图标记来表示用于构成电路的元件的电阻值、电容(静电容)等。

[0071] 基本

[0072] 首先,对包含发光元件的显示装置的概况进行说明。在下面将要说明的电路结构的说明中,将“电连接”简称为“连接”。同样,除非有特别地说明,否则“电连接”不仅限于

“直接连接”而且包括通过任何其它适合的晶体管（其代表是开关晶体管）或任何其它适合的电器元件（也可以是有源元件之外的无源元件）进行的“连接”。

[0073] 显示装置包括多个像素电路（在一些情况下或者简称为“像素”）。各像素电路包括显示元件（电光元件），显示元件具有发光部和用于驱动发光部的驱动电路。例如，可以将包含诸如有机电致发光发光部、无机电致发光发光部、LED 发光部或半导体激光发光部等自发光型发光部的发光元件用作显示部。需要注意的是，尽管采用恒流驱动型系统作为用于驱动显示元件的发光部的系统，但是原则上，系统不限于恒流驱动型系统，也可以采用恒压驱动型系统。

[0074] 在下面的说明中，将对包含有机电致发光发光部（作为发光元件）的显示装置的情况进行说明。更具体地，发光元件是具有如下结构的有机电致发光元件（有机 EL 元件）：驱动电路以及与驱动电路连接的有机电致发光发光部（ELP：发光部）彼此层叠。

[0075] 尽管作为用于驱动发光部 ELP 的驱动电路的多种电路是公知的，但像素电路可以采用包含 5Tr/1C 型、4Tr/1C 型、3Tr/1C 型或 2Tr/1C 型等驱动电路的结构。这里，术语“ α Tr/1C 型”中的 α 表示晶体管的数量，“1C”表示电容部包括一个保持电容 C_{cs} （电容器）。尽管用于构成驱动电路的所有晶体管适当地优选地是由 n 沟道晶体管构成的，但是本发明并不限于此，在一些情况下，用于构成驱动电路的部分晶体管也可以由 p 沟道晶体管构成。需要注意的是，也可能采用如下结构：晶体管形成在半导体基板等上。特别地，用于构成驱动电路的各晶体管的结构没有特定限定，其可以使用（不限于）以金属氧化物半导体场效应晶体管（Metal Oxide Semiconductor Field-Effect Transistor, MOSFET）为代表的绝缘栅极场效应晶体管（一般地，薄膜晶体管（TFT））。此外，用于构成驱动电路的各晶体管可以是增强型或耗尽型中的任一种，或者也可以是单栅极型或双栅极型中的任一种。

[0076] 在上述任一种结构中，基本地，类似于 2Tr/1C 型驱动结构，显示装置包括如下最小构成元件：发光部 ELP、驱动晶体管 TR_D 、写入晶体管 TR_W （也称为“采样晶体管”）、至少包括写入扫描部的垂直扫描部、具有信号输出部功能的水平驱动部和保持电容 C_{cs} 。各扫描部是用于选择驱动线（扫描线）的选择部的示例。优选地，为了构造自举电路（bootstrap circuit），保持电容 C_{cs} 连接在驱动晶体管 TR_D 的控制输入端（栅极端）与主电极端（源极和漏极区域）中一者（典型地，源极电极端）之间。在驱动晶体管 TR_D 中，一个主电极端与发光部 ELP 连接，并且另一个主电极端与电源线 PWL 连接。来自电源电路或来自用于电源电压的扫描电路等的电源电压（稳态电压或类脉冲电压）被提供至电源线 PWL。

[0077] 水平驱动部将用于控制发光部 ELP 中的亮度的视频信号 V_{sig} 或者用于表示基准电位（不一定对应于一类，其用于阈值电压修正等）的广义视频信号 V_s 提供至视频信号线 DTL（也称为“数据线”）。在写入晶体管 TR_W 中，一个主电极端与视频信号线 DTL 连接，并且另一主电极端与驱动晶体管 TR_D 的控制输入端连接。写入扫描部通过写入扫描线 WSL 向写入晶体管 TR_W 的控制输入端提供控制脉冲（写入驱动脉冲 WS），根据上述控制脉冲来控制写入晶体管 TR_W 导通或断开。写入晶体管 TR_W 的另一个主电极端、驱动晶体管 TR_D 的控制输入端以及保持电容 C_{cs} 的一端之中的连接点被称为“第一节点 ND_1 ”。此外，驱动晶体管 TR_D 的一个主电极端与保持电容 C_{cs} 的另一端之中的连接点被称为“第二节点 ND_2 ”。各扫描线是驱动线的示例，通过该驱动线将驱动脉冲提供至用于构成像素电路的晶体管。

[0078] 2-1. 显示装置（第一实施方式）

[0079] 结构

[0080] 图 1 和图 2 分别是表示本发明第一实施方式的有源矩阵型显示装置的示意结构和本发明的第一实施方式的变形变化的框图。具体地,图 1 是表示作为本发明第一实施方式的显示装置的普通有源矩阵型显示装置的示意结构的框图。此外,图 2 是表示本发明第一实施方式的变形例的与彩色图像显示兼容的有源矩阵型显示装置的示意性结构的框图。

[0081] 如图 1 所示,显示装置 1 包括显示面板部 100、驱动信号生成部(所谓的时序生成器)200 和视频信号处理部 220。在此情况下,像素电路 10 包含有机 EL 元件(未图示),以作为多个显示元件,像素电路 10 布置在显示面板部 100 中,从而以 X:Y(例如,9:16)的纵横比(水平垂直比)构成有效图像区域。另外,作为面板控制部的示例的驱动信号生成部 200 生成各种脉冲信号,根据所生成的脉冲信号来驱动并控制显示面板部 100。驱动信号生成部 200 和视频信号处理部 220 均内置在单片集成电路(IC)中,并且在此示例中布置在显示面板部 100 外部。

[0082] 需要注意的是,产品形态不限于如下情况:如图 1 所示,显示装置设置成具有模块(组合部件或部分)形态的显示装置 1,该模块形态包括显示面板部 100、驱动信号生成部 200 和视频信号处理部 220 中每一者。例如,可以仅将显示面板部 100 设置为显示装置 1。另外,显示装置 1 还包括也具有模块形式的显示装置,该模块形式具有封装结构。例如,以如下方式形成的显示模块对应于上述显示装置:将诸如透明玻璃等对置部(counter portion)粘接至像素阵列部 102。透明对置部上可以设置有滤色器、保护膜和遮光膜等。显示模块还可以设置有助于从外部向像素阵列部 102 输入/输出视频信号 V_{sig} 和各种驱动脉冲的电路部或柔性印刷电路(FPC)板等。

[0083] 上述显示装置 1 能够在所有领域的如下各种电子设备的显示部中使用,在各电子设备中,输入至电子设备的视频信号或者在电子设备中产生的视频信号以静止图像或移动图像(视频图像)的形式显示。在此情况下,各种电子设备例如包括使用诸如半导体存储器、迷你光盘(mini-disc, MD)或盒式录音带等记录媒介的便携性音乐播放器、数码相机、笔记本个人电脑、诸如手机等移动终端设备和摄像机等。

[0084] 在显示面板部 100 中,像素阵列部 102、垂直驱动部 103、水平驱动部 106(也被称为“水平选择器或数据线驱动部”)、接口部 130(IF)和用于与外部连接的端子部 108(焊盘部)等相互一体地形成在基板 101 上。在此示例中,像素电路 10 在像素阵列部 102 中布置成 M 行 × N 列的矩阵。垂直驱动部 103 在垂直方向上扫描像素电路 10。水平驱动部 106 在水平方向上扫描像素电路 10。此外,驱动部(垂直驱动部 103 和水平驱动部 106)通过接口部(IF)130 与外部电路彼此连接。也就是说,采用了如下结构:诸如垂直驱动部 103、水平驱动部 106 和接口部 130 等周边驱动电路作为像素阵列部 102 的周边驱动电路形成在同一基板 101 上。在图 1 中,附图标记 10_{n,m} 表示位于第 m 行(m=1, 2, 3, ..., M)第 n 列(n=1, 2, 3, ..., N)的发光元件(像素元件 10)。

[0085] 接口部 130 包括垂直 IF 部 133 和水平 IF 部 136。在此示例中,垂直驱动部 103 通过垂直 IF 部 133 与外部电路彼此连接。此外,水平驱动部 106 通过水平 IF 部 136 与外部电路彼此连接。

[0086] 垂直驱动部 103 和水平驱动部 106 构成了控制部 109,控制部 109 对用于向保持电容写入信号电位的操作、阈值电压修正操作、迁移率修正操作和自举操作进行控制。控制

部 109 和接口部 130 (包括垂直 IF 部 133 和水平 IF 部 136) 构成驱动控制电路, 驱动控制电路用于对像素阵列部 102 的像素电路 10 的驱动操作进行控制。

[0087] 当采用 2Tr/1C 型驱动结构时, 垂直驱动部 103 包括写入扫描部 (写入扫描器 WS; Write Scan) 和用作具有电源供给能力的电源扫描器的驱动扫描部 (驱动扫描器 DS; Drive Scan)。作为示例, 垂直驱动部 103 从图中所示的水平方向的一侧或两侧对像素阵列部 102 进行驱动。此外, 水平驱动部 106 从图中所示的垂直方向的一侧或两侧对像素阵列部 102 进行驱动。

[0088] 将来自在显示装置 1 外部布置的驱动信号生成部 200 的各种脉冲信号提供至端子部 108。同样地, 将来自视频信号处理部 220 的视频信号 V_{sig} 提供至端子部 108。在与彩色显示兼容的显示装置 1 的情况下, 将来自视频信号处理部 220 的与彩色 (在此情况下为三原色: 红色 (R)、绿色 (G) 和蓝色 (B)) 相对应的视频信号 V_{sig_R} 、视频信号 V_{sig_G} 和视频信号 V_{sig_B} 分别提供至端子部 108。

[0089] 作为示例, 必要脉冲信号、可能需要的垂直扫描时钟 xCK 以及使能脉冲作为垂直驱动脉冲信号提供至端子部 108, 上述必要脉冲信号例如是作为垂直方向上的扫描触发脉冲的示例的移位触发脉冲 SP (图中表示两种移位触发脉冲 SPDS 和 SPWS) 和垂直扫描时钟 CK (图中表示两种垂直扫描时钟 CKDS 和 CKWS) 等, 上述垂直扫描时钟 xCK (图中表示两种垂直扫描时钟 xCKDS 和 xCKWS) 是通过反相获得的, 上述使能脉冲用于指示以特定的时序输出脉冲。另外, 必要脉冲信号、可能需要的水平扫描时钟 xCKH 和使能脉冲作为水平驱动脉冲信号提供至端子部 108, 上述必要脉冲信号例如是作为水平方向上的扫描触发脉冲的示例的水平触发脉冲 SPH 和水平扫描时钟 CKH 等, 上述水平扫描时钟 xCKH 是通过反相获得的, 上述使能脉冲用于指示以特定的时序输出脉冲。

[0090] 端子部 108 的端子通过配线 109 与垂直驱动部 103 和水平驱动部 106 连接。例如, 在电平移位部 (未图示) 中对提供至端子部 108 的可能需要的脉冲的电压电平进行内部调整之后, 调整后的脉冲被提供至垂直驱动部 103 和水平驱动部 106。

[0091] 尽管这里省略了图示 (稍后将详细说明), 但像素阵列部 102 是以如下方式布置的: 像素电路 10 的作为显示元件的有机 EL 元件设置有像素晶体管, 且像素电路 10 二维布置成矩阵, 垂直扫描线 SCL 接线成分别与像素排列的各行相对应, 并且视频信号线 DTL 接线成分别与像素排列的各列相对应。简言之, 像素电路 10 通过垂直扫描线 SCL 与垂直驱动部 103 连接, 并且还通过视频信号线 DTL 与水平驱动部 106 连接。具体地, 对于布置成矩阵的像素电路 10 而言, 根据垂直驱动部 103 的驱动脉冲而被驱动的 n 行垂直扫描线 SCL₁~SCL_n 接线成分别与像素行对应。垂直驱动部 103 是由逻辑门 (其包括锁存器和移位寄存器等) 的组合构成的, 并且成行地选择像素阵列部 102 的像素电路 10。也就是说, 根据从驱动信号生成部 200 提供的垂直驱动系统的脉冲信号, 垂直驱动部 103 通过垂直扫描线 SCL 连续地选择像素电路 10。水平驱动部 106 是由逻辑门 (包括锁存器和移位寄存器等) 的组合构成的, 并且成列地选择像素阵列部 102 的像素电路 10。也就是说, 根据从驱动信号生成部 200 提供的水平驱动系统的脉冲信号, 水平驱动部 106 通过如上所选的像素电路 10 的视频信号线 DTL 对视频信号 V_s 的预定电位 (例如, 视频信号 V_{sig} 的电平) 进行采样, 并且将采样的预定电位写入至各保持电容 C_{cs} 。

[0092] 第一实施方式的显示装置 1 能够进行线顺序驱动 (line-sequential drive) 或点

顺序驱动 (point-sequential drive)。因此,垂直驱动部 103 的写入扫描部 104 和驱动扫描部 105 以线顺序的方式(简言之,逐行地)扫描像素阵列部 102,而水平驱动部 106 对一条水平线同时写入视频信号(在线顺序的情况下)或者与扫描操作同步地将像素中的视频信号写入像素阵列部 102(在点顺序的情况下)。

[0093] 为了响应于彩色图像显示的目的,例如,如图 2 所示,在像素阵列部 102 中,作为与各色(在此情况下为三原色:红色(R)、绿色(G)和蓝色(B))相对应的子像素的像素电路 10_R、像素电路 10_G和像素电路 10_B按预定排列顺序分别布置成纵向条带。与彩色图像显示兼容的一个像素是由分别对应于彩色的一组子像素构成的。尽管在此情况下表示具有以纵向条带排列成分别与各色的子像素相对应的条带结构的布局作为子像素的布局的示例,但是子像素的布局不限于如下排列示例。例如,还可以采用子像素在垂直方向上移位的形式。

[0094] 需要注意的是,参照图 1 和图 2,采用的是仅在像素阵列部 102 的一侧布置垂直驱动部 103(具体地,垂直驱动部 103 的组成元件)的结构。然而,能够采用在右手侧和左手侧分别布置垂直驱动部 103 的组成元件从而将像素阵列部 102 夹在这些组成元件中间的结构。另外,还能够采用垂直驱动部 103 的组成元件的一部分和另一部分彼此分离地分别布置在右手侧和左手侧的结构。同样地,参照图 1 和图 2,表示仅在像素阵列部 102 的一侧布置有水平驱动部 106 的结构。然而,还能够采用分别在上侧和下侧布置水平驱动部 106 从而将像素阵列部 102 夹在中间的结构。在此情况下,采用的是如下结构:诸如垂直移位使能脉冲、垂直扫描时钟、水平使能脉冲、水平扫描时钟等脉冲信号都是从显示面板部 100 的外部输入的。然而,也能够将用于生成这些各种时序脉冲的驱动信号生成部 200 安装在显示面板部 100 上。

[0095] 图中所示的结构仅是显示装置的一种形式,并且在产品形式方面能够采用任何其它合适的形式。也就是说,对于显示装置,所需要的是将整个显示装置设置成包括像素阵列部、控制部、驱动信号生成部和视频信号处理部,其中,像素阵列部中的用于构成像素电路 10 的元件排列成矩阵,控制部具有作为主要部分并且与用于驱动像素的扫描线连接的扫描部,驱动信号生成部用于生成各种信号(根据生成的各种信号对控制部进行操作)。在产品形式方面,除了图中示出的在同一基板(例如,玻璃基板)上安装有像素阵列部和控制部的显示面板部和驱动信号生成部以及视频信号处理部彼此分离地设置的形式外,还能够采用像素阵列部安装在显示面板部上,并且诸如控制部、驱动信号生成部和视频信号处理部等周边电路安装在与显示面板部的基板分离的板(例如,柔性板)上的结构(称为“周边电路面板外部布置结构”)。另外,在“面板上布置结构”的情况下,即在通过将像素阵列部和控制部安装在同一基板上构成显示面板部的情况下,还能够采用如下形式:在用于形成像素阵列部的 TFT 的工序中同时形成控制部(如果需要,还有驱动信号生成部和视频信号处理部)的晶体管(称为“晶体管一体构成”);以及采用如下形式:通过利用片上玻璃(Chip On Glass, COG)安装技术直接把控制部(如果需要,还有驱动信号生成部和视频信号处理部)的半导体芯片安装在安装有像素阵列部的基板上。或者,能够仅将显示面板部(至少包括像素阵列部)设置成显示装置。

[0096] 在本发明的第一实施方式中,显示装置 1 包括脉冲宽度调整部(未图示),脉冲宽度调整部用于调整脉冲信号的宽度以使其对应于环境变化,其中脉冲信号用于产生写入晶体管 TR_w和/或驱动晶体管 TR_d的驱动脉冲。

[0097] 2-2. 发光元件:像素电路(第二实施方式)

[0098] 图3是说明包括驱动电路的发光元件11(本质上,像素电路10)的结构的部分横截面图。这里,图3是发光元件11(像素电路10)的一部分的部分横截面图。在图3中,假定绝缘栅极场效应晶体管是薄膜晶体管(TFT)。尽管图3中未图示,也可以使用所谓的背栅薄膜晶体管或MOS晶体管。

[0099] 发光元件11的驱动电路的晶体管和电容部(保持电容 C_{cs})形成在支撑体20上。此外,例如发光部ELP隔着层间绝缘层40形成在驱动电路的晶体管和保持电容 C_{cs} 的上方。驱动晶体管 TR_D 的源极和漏极区域中一者通过接触孔与发光部ELP中包含的阳极电极连接。在图3中,仅示出了驱动晶体管 TR_D 。写入晶体管 TR_W 和其它的晶体管保持隐藏和不可见。例如,发光部ELP具有包括阳极电极、空穴传输层、发光层、电子传输层和阴极电极等的公知构成和结构。

[0100] 具体地,驱动晶体管 TR_D 包括栅极电极31、栅极绝缘层32、半导体层33、设置于半导体层33中的源极和漏极区域35以及与半导体层33的位于源极和漏极区域35之间的部分相对应的沟道形成区域34。保持电容 C_{cs} 包括一个电极37(对应于第二节点 ND_2)、另一电极36和由栅极绝缘层32的延伸部构成的介电层。栅极电极31、部分栅极绝缘层32和用于构成保持电容 C_{cs} 的另一电极36都形成在支撑体20上。驱动晶体管 TR_D 的源极和漏极区域35中一者与配线38相连接,而驱动晶体管 TR_D 的源极和漏极区域35中的另一者与电极37相连接。驱动晶体管 TR_D 和保持电容 C_{cs} 等均覆盖有层间绝缘层40。此外,在层间绝缘层40上设置有由阳极电极51、空穴传输层、发光层、电子传输层和阴极电极53构成的发光部ELP。在图3中,将空穴传输层、发光层和电子传输层图示成一个层52。在层间绝缘层40未设置有发光部ELP的部分上设置有第二层间绝缘层54。此外,在第二层间绝缘层54和阴极电极53上布置有透明基板21。因此,从发光层发出的光通过基板21出射至外部。一个电极37和阳极电极51通过设置在层间绝缘层40中的接触孔彼此连接。阴极电极53通过分别设置在第二层间绝缘层54和层间绝缘层40中的接触孔56和接触孔55与配线39相连接。

[0101] 在本发明的第二实施方式中,可调整地形成写入晶体管 TR_W 和/或驱动晶体管 TR_D 中所使用的驱动脉冲的脉冲宽度,以使其与环境依赖性相对应。

[0102] 2-3. 发光部的驱动方法:基本(第三实施方式)

[0103] 下面将说明发光部的驱动方法。发光部的驱动方法实质上是本发明第一实施方式的显示装置1的驱动方法。为了便于理解,在如下假设下进行说明:用于构成像素电路10的各晶体管均是由n沟道晶体管构成。另外,假定发光部ELP的阳极端与第二节点 ND_2 相连接,并且其阴极端与阴极配线cath(将阴极配线cath的电位假定为阴极电位 V_{cath})相连。另外,发光部ELP的发光状态(亮度)是根据漏极电流 I_{ds} 的值的大小来进行控制的。在发光元件的发光状态下,驱动晶体管 TR_D 的两个主电极端(源极和漏极区域)中的一个主电极端(发光部ELP的阳极侧)作为源极端(源极区域),而另一主电极端作为漏极端(漏极区域)。然后,假定显示装置是兼容彩色图像显示的显示装置,并且由以 $(N/3) \times M$ 的二维矩阵布置的像素电路10构成。另外,假定用于构成彩色图像显示的一个单元的一个像素电路是由以下三个子像素电路构成的:用于发出红色光的红色发光像素电路 10_R ;用于发出绿色光的绿色发光像素电路 10_G ;和用于发出蓝色光的蓝色发光像素电路 10_B 。此外,

假定用于构成各像素电路 10 的发光元件是以线顺序方式驱动的,并且显示帧率为 FR(次/秒)。也就是说,用于构成在第 m 行 ($m=1, 2, 3, \dots, M$) 中布置的 $(N/3)$ 个像素电路 10 的发光元件,更加具体地, N 个子像素电路的发光元件是被同时驱动的。换言之,在组成一行的发光元件中,这些发光元件的发光 / 非发光的时序是以这些发光元件所属的行为增量来进行控制的。需要注意的是,用于将视频信号分别写入至构成一行的像素电路 10 的处理可以是同时将视频信号分别写入所有像素电路 10 的处理(也称为“同时写入处理”),或者可以是将视频信号逐个写入每个像素电路 10 的处理(也称为“逐次写入处理”)。仅需要根据驱动电路的设置适当的选择采用这两种处理中的哪一种。

[0104] 这里,对位于第 m 行和第 n 列 ($n=1, 2, 3, \dots, N$) 中的发光元件(像素电路 10)的驱动操作进行说明。顺便地说明,位于第 m 行和第 n 列的发光元件被称为第 (n, m) 发光元件或第 (n, m) 发光像素电路。进行各种处理(例如阈值电压修正处理、写入处理和迁移率修正步骤),直到布置在第 m 行中的发光元件的水平扫描时段(第 m 水平扫描时段)结束。需要注意的是,写入处理和迁移率修正步骤必须在第 m 水平扫描时段内进行。另一方面,根据驱动电路的种类,能够在第 m 水平扫描时段之前进行阈值电压修正处理和紧跟着阈值电压修正处理的预处理。

[0105] 在上述各种处理结束之后,在第 m 行中布置的发光元件的发光部分别发光。需要注意的是,在所有各种处理结束之后,发光部可以立即分别发光,或者发光部可以经过预定时段(例如,预定行数的水平扫描时段)之后再分别发光。仅需要根据显示装置的规格、像素电路 10(简言之,驱动电路)的结构等适当地设定“预定时段”。在下面的说明中,为了便于说明,假定在所有各种处理结束之后发光部立即分别发光。直到在第 $(m+m')$ 行中布置的发光元件的水平扫描时段马上开始前,在第 m 行中布置的发光元件的发光部连续进行发光。“ m' ”可以根据显示装置的设计和规格来确定。也就是说,在某显示帧的第 m 行中布置的发光元件的发光部的发光是连续进行的,直到第 $(m+m'-1)$ 水平扫描时段。

[0106] 另一方面,通常来说,在第 m 行中布置的发光元件的发光部保持非发光状态,直到在从第 $(m+m')$ 水平扫描时段到下一显示帧中的第 m 水平扫描时段的时段范围内的写入处理和迁移率修正步骤结束。通过设置非发光状态的时段(也称为“非发光时段”),使得伴随着有源矩阵驱动的残留图像模糊(residual image blurring)减少,因此移动图像质量能够更令人满意。然而,各像素电路 10(发光元件)的发光状态 / 非发光状态不限于上述的状态。水平扫描时段的时长是短于 $(1/FR) \times (1/M)$ 秒的时长。当 $(m+m')$ 的值超过 M 时,在下个显示帧中对 $(m+m')$ 超过 M 值的那部分值的水平扫描时段进行处理。

[0107] “晶体管保持为 ON 状态(导通状态)”表示在主电极端(源极和漏极区域)之间形成有沟道的状态,并且与是否有电流从一个主电极端流向另一个主电极端流动无关。另一方面,“晶体管保持 OFF 状态(非导通状态)”表示在主电极端之间未形成沟道。“某晶体管的主电极端与另一晶体管的主电极端相连接”是指某晶体管的源极 / 漏极区域与另一晶体管的源极 / 漏极区域占用同一区域的形式。此外,不仅可以用诸如含有杂质的多晶硅或非晶硅等导电材料来形成源极 / 漏极区域,还可以用由金属制成的层、由合金制成的层、由导电粒子制成的层、由上述材料的层叠结构形成的层或者有机材料(导电聚合物)制成的层来构成源极 / 漏极区域。在下面说明中使用的时序图中,横坐标轴的用于表示各时段的长度(时长)仅仅是示意性的,并且不代表时段的时长比率。

[0108] 像素电路 10 的驱动方法包括预处理步骤、阈值电压修正步骤、视频信号写入处理步骤、迁移率修正步骤和发光步骤。预处理步骤、阈值电压修正处理步骤、视频信号写入处理步骤和迁移率修正步骤也统称为“非发光步骤”。在一些情况下,根据像素电路 10 的结构,同时进行视频信号写入处理步骤和迁移率修正步骤。下面,将概述这些步骤。

[0109] 在这方面,在发光元件的发光状态下,驱动晶体管 TR_D 被驱动,以使得漏极电流 I_{ds} 根据表达式 (1) 流动:

$$[0110] \quad I_{ds} = k \times \mu \times (V_{gs} - V_{th})^2 \quad \dots (1)$$

[0111] 这里, μ 是有效迁移率, V_{gs} 是控制电极端的电位 (栅极电位 V_g) 与源极端的电位 (源极电位 V_s) 之间的电位差 (栅极-源极电压), V_{th} 是阈值电压, k 是系数。在此情况下,常数 k 由表达式 (2) 给出:

$$[0112] \quad k \equiv (1/2) \times (W/L) \times C_{ox} \quad \dots (2)$$

[0113] 这里, W 是沟道宽度, L 是沟道长度, C_{ox} ((栅极绝缘层的相对介电常数) $\times$ (真空的介电常数) / (栅极绝缘层的厚度)) 是等效电容。

[0114] 另外,使漏极电流 I_{ds} 流过发光部 ELP,从而使得发光部发光。此外,发光部 ELP 的发光状态 (亮度) 是根据漏极电流 I_{ds} 的值的的大小来控制的。在发光元件的发光状态下,在驱动晶体管 TR_D 的两个主电极端 (源极和漏极区域) 中,一个主电极端 (发光部 ELP 的阳极端侧) 用作源极端 (源极区域),另一主电极端用作漏极端 (漏极区域)。为了便于说明,在下面的说明中,在一些情况下将驱动晶体管 TR_D 的一个主电极端简称为“源极端”并将另一主电极端简称为“漏极端”。

[0115] 在下面的说明中,除非另有说明,假定发光部 ELP 的寄生电容的静电电容 C_{e1} 是比各保持电容 C_{cs} 的静电电容 C_{cs} 以及作为驱动晶体管 TR_D 的寄生电容的示例的栅极电极端与源极电极端之间的静电电容 C_{gs} 大得多的值。因此,基于驱动晶体管 TR_D 的栅极端的电位 (栅极电位 V_g) 的变化,驱动晶体管 TR_D 的源极区域 (第二节点 ND_2) 的电位 (源极电位 V_s) 发生变化,但对此不予考虑。

[0116] [预处理步骤]

[0117] 以如下方式向第一节点 ND_1 施加第一节点初始化电压 (V_{ofs}) 并且向第二节点 ND_2 施加第二节点初始化电压 (V_{ini}):第一节点 ND_1 与第二节点 ND_2 之间的电位差超过驱动晶体管 TR_D 的阈值电压 V_{th} ,而第二节点 ND_2 与发光部 ELP 中包含的阴极电极之间的电位差未超过发光部 ELP 的阈值电压 V_{thEL} 。例如,视频信号 V_{sig} 用于控制发光部 ELP 的亮度,将视频信号 V_{sig} 设定为 0~10V 的范围,将电源电压 V_{cc} 设定为 20V,将驱动晶体管 TR_D 的阈值电压 V_{th} 设定为 3V,将阴极电位 V_{cath} 设定为 0V,并且将发光部 ELP 的阈值电压 V_{thEL} 设定为 3V。在此情况下,将用于初始化驱动晶体管 TR_D 的控制输入端的电位 (栅极电位 V_g ,简言之,第一节点 ND_1 处的电位) 设定为 0V,并且将用于初始化驱动晶体管 TR_D 的源极端的电位 (源极电位 V_s ,简言之,第二节点 ND_2 处的电位) 设定为 -10V。

[0118] [阈值电压修正处理步骤]

[0119] 在保持第一节点 ND_1 处的电位的状态下,漏极电流 I_{ds} 流过驱动晶体管 TR_D ,从而第二节点 ND_2 处的电位从第一节点 ND_1 处的电位朝着如下电位变化,该电位是通过第一节点 ND_1 处的电位减去驱动晶体管 TR_D 的阈值电压 V_{th} 获得的。在此情况下,将如下电压 (例如,在发光阶段的电源电压) 施加至驱动晶体管 TR_D 的两个主电极端中的另一主电极端 (第二

节点 ND₂ 的相反侧), 该施加电压大于通过将驱动晶体管 TR_D 的阈值电压 V_{th} 与预处理步骤结束后第二节点 ND₂ 处的电位相加而获得电压。在该阈值电压修正处理步骤中, 第一节点 ND₁ 与第二节点 ND₂ 之间的电位差 (换言之, 驱动晶体管 TR_D 的栅极 - 源极电压 V_{gs}) 与驱动晶体管 TR_D 的阈值电压 V_{th} 的接近程度取决于阈值电压修正处理的时间。因此, 例如, 当确保足够长时间的阈值电压修正处理时, 第二节点 ND₂ 处的电位达到如下电位, 该电位是通过将第一节点 ND₁ 处的电位减去驱动晶体管 TR_D 的阈值电压 V_{th} 获得的电位。于是, 驱动晶体管 TR_D 变为 OFF 状态。另一方面, 当被迫将阈值电压修正处理的时间设定得短的时候, 第一节点 ND₁ 与第二节点 ND₂ 之间的电位差大于驱动晶体管 TR_D 的阈值电压 V_{th}。于是, 在一些情况下, 驱动晶体管 TR_D 未变为 OFF 状态。对于阈值电压修正处理的执行结果, 驱动晶体管 TR_D 不需要必须变为 OFF 状态。需要注意的是, 在阈值电压修正处理步骤中, 优选地, 选择并确定满足表达式 (3) 的电位, 从而防止发光部 ELP 发光。

$$[0120] \quad (V_{ofs} - V_{th}) < (V_{thEL} + V_{cath}) \quad \dots (3)$$

[0121] [视频信号写入处理步骤]

[0122] 通过已变为导通状态的写入晶体管 TR_W 将视频信号 V_{sig} 从视频信号线 DTL 提供至第一节点 ND₁, 从而使得第一节点 ND₁ 处的电位上升为视频信号 V_{sig}, 写入晶体管 TR_W 是根据从写入扫描线 WSL 提供的写入驱动脉冲 WS 变为导通状态的。基于第一节点 ND₁ 处的电位变化 ($\Delta V_{ini} = V_{sig} - V_{ofs}$) 产生的电荷被分配给保持电容 C_{cs}、发光部 ELP 的寄生电容 C_{e1} 和驱动晶体管 TR_D 的寄生电容 (诸如栅极 - 源极电容 C_{gs})。当静电电容 C_{e1} 是比各静电电容 C_{cs} 和栅极 - 源极电容 C_{gs} 的静电电容 C_{gs} 充分大的值时, 第二节点 ND₂ 处基于上述电位变化 ($V_{sig} - V_{ofs}$) 的电位变化就小。通常, 发光部 ELP 的寄生电容 C_{e1} 的静电电容 C_{e1} 大于各保持电容 C_{cs} 的静电电容 C_{cs} 以及栅极 - 源极电容 C_{gs} 的静电电容 C_{gs}。鉴于这一点, 除了特殊需要的情况外, 不考虑由于第一节点 ND₁ 处的电位变化导致的第二节点 ND₂ 处的电位变化。在此情况下, 能够以表达式 (4) 来表示栅极 - 源极电压 V_{gs} :

$$[0123] \quad V_g = V_{sig}$$

$$[0124] \quad V_s \approx V_{ofs} - V_{th}$$

$$[0125] \quad V_{gs} \approx V_{sig} - (V_{ofs} - V_{th}) \quad \dots (4)$$

[0126] [迁移率修正步骤]

[0127] 在通过写入晶体管 TR_W 将视频信号 V_{sig} 提供至保持电容 C_{cs} 的一端 (简言之, 对应于视频信号 V_{sig} 的驱动电压被写入至保持电容 C_{cs}) 的同时, 通过驱动晶体管 TR_D 将电流提供至保持电容 C_{cs}。例如, 在通过已变为导通状态的写入晶体管 TR_W 将视频信号 V_{sig} 从视频信号线 DTL 提供至第一节点 ND₁ 的状态下, 电流被提供至驱动晶体管 TR_D 以使得漏极电流 I_{ds} 流动, 从而改变了第二节点 ND₂ 处的电位, 其中写入晶体管 TR_W 是根据从写入扫描线 WSL 提供的写入驱动脉冲 WS 变为导通状态的。然后, 经过预定时段之后, 写入晶体管 TR_W 断开。令 ΔV (= 电位修正值或负反馈量) 为此时第二节点 ND₂ 处的电位的变化。必须在显示装置的设计期间将用于进行迁移率修正步骤的预定时段提前确定为设计值。需要注意的是, 在此情况下, 优选地, 迁移率修正时段被确定为满足表达式 (5)。通过采用如下步骤, 防止发光部 ELP 在迁移率修正时段发光。

$$[0128] \quad (V_{ofs} - V_{th} + \Delta V) < (V_{thEL} + V_{cath}) \quad \dots (5)$$

[0129] 当驱动晶体管 TR_D 的迁移率 μ 的值大时, 电位修正值 ΔV 变大。另一方面, 当驱动

晶体管 TR_D 的迁移率 μ 的值小时, 电位修正值 ΔV 变小。能够用表达式 (6) 表示此时驱动晶体管 TR_D 的栅极 - 源极电压 V_{gs} (简言之, 第一节点 ND_1 与第二节点 ND_2 之间的电位差):

$$[0130] \quad V_{gs} \approx V_{sig} - (V_{ofs} - V_{th}) - \Delta V \quad \dots (6)$$

[0131] 尽管栅极 - 源极电压 V_{gs} 调整发光阶段的亮度, 但是电位修正值 ΔV 与驱动晶体管 TR_D 的漏极电流 I_{ds} 成比例, 并且漏极电流 I_{ds} 与驱动晶体管 TR_D 的迁移率 μ 成比例。因此, 由于电位修正值 ΔV 随着迁移率 μ 变大而变得更大, 所以能够消除像素电路 10 中的迁移率 μ 的偏差。

[0132] [发光步骤]

[0133] 根据从写入扫描线 WSL 提供的写入驱动脉冲 WS 断开写入晶体管 TR_W , 从而使得第一节点 ND_1 处于浮动状态。此外, 从电源向驱动晶体管 TR_D 供电, 从而使得与驱动晶体管 TR_D 的栅极 - 源极电压 V_{gs} (第一节点 ND_1 与第二节点 ND_2 之间的电位差) 相对应的漏极电流 I_{ds} 通过驱动晶体管 TR_D 流过发光部 ELP, 从而驱动发光部 ELP 发光。

[0134] [由驱动电路的结构引起的区别点]

[0135] 这里, 典型的 5Tr/1C 型驱动结构、4Tr/1C 型驱动结构、3Tr/1C 型驱动结构和 2Tr/1C 型驱动结构之间的区别点如下。在 5Tr/1C 型驱动结构中, 设置有第一晶体管 TR_1 (发光控制晶体管)、第二晶体管 TR_2 和第三晶体管 TR_3 。在此情况下, 第一晶体管 TR_1 连接在晶体管 TR_D 的位于电源一侧的主电极端与电源电路 (电源部) 之间。第二晶体管 TR_2 施加第二节点初始化电压。此外, 第三晶体管 TR_3 施加第一节点初始化电压。第一晶体管 TR_1 、第二晶体管 TR_2 和第三晶体管 TR_3 均是开关晶体管。第一晶体管 TR_1 在发光时段保持为 ON 状态, 并且随后断开从而进入非发光时段。此外, 在接下来的阈值电压修正时段, 第一晶体管 TR_1 导通一次, 并且在迁移率修正时段中以及之后 (以及接下来的发光时段) 也保持处于 ON 状态。第二晶体管 TR_2 仅在第二节点初始化时段保持处于 ON 状态, 并且在除了第二节点初始化时段之外的任何时段保持处于 OFF 状态。第三晶体管 TR_3 仅在从第一节点初始化时段到阈值修正时段的时段内保持处于 ON 状态, 并且在除了那个时段之外的任何时段内保持处于 OFF 状态。写入晶体管 TR_W 在从视频信号写入处理时段到迁移率修正步骤时段的时段内保持处于 ON 状态, 并且在除了那个时段之外的任何时段内保持处于 OFF 状态。

[0136] 在 4Tr/1C 型驱动结构的情况下, 从 5Tr/1C 型驱动结构中去除了提供第一节点初始化电压的第三晶体管 TR_3 。另外, 通过来自视频信号线 DTL 的视频信号 V_{sig} 以分时的方式提供第一节点初始化电压。为了在第一节点初始化时段将第一节点初始化电压从视频信号线 DTL 提供至第一节点, 写入晶体管 TR_W 也在第一节点初始化时段保持处于 ON 状态。典型地, 写入晶体管 TR_W 在从第一节点初始化时段到迁移率修正步骤时段的时段内保持处于 ON 状态, 并且在除了那个时段之外的任何时段内保持处于 OFF 状态。

[0137] 在 3Tr/1C 型驱动结构的情况下, 从 5Tr/1C 型驱动结构中去除了第二晶体管 TR_2 和第三晶体管 TR_3 。另外, 通过来自视频信号线 DTL 的视频信号 V_{sig} 以分时的方式提供第一节点初始化电压和第二节点初始化电压。对于视频信号线 DTL 的电位, 为了在第二节点初始化时段可以将第二节点 ND_2 处的电位设定为第二节点初始化电压并且在接下来的第一节点初始化时段可以将第一节点 ND_1 处的电位设定为第一节点初始化电压, 提供对应于第二节点初始化电压的电压 V_{ofs_H} 并且随后获得第一节点初始化电压 V_{ofs_L} ($=V_{ofs}$)。另外, 与之相对应地, 写入晶体管 TR_W 在第一节点初始化时段和第二节点初始化时段内也保持处于 ON 状

态。典型地,写入晶体管 TR_w 在从第二节点初始化时段到迁移率修正步骤时段的时段内保持处于 ON 状态,并且在除了那个时段之外的任何时段内保持处于 OFF 状态。

[0138] 在这方面,在 3Tr/1C 型驱动结构的情况下,通过利用视频信号线 DTL 来改变第二节点 ND_2 处的电位。因此,在设计方面,将保持电容 C_{cs} 的静电电容 C_{cs} 设定为大于各驱动电路的静电电容的值(例如,将静电电容 C_{cs} 设定为大约是静电电容 C_{e1} 的大约 1/4 至大约 1/3)。因此,考虑了由第一节点 ND_1 处的电位变化导致的第二节点 ND_2 处的电位变化的程度大的点。

[0139] 在 2Tr/1C 型驱动结构的情况下,从 5Tr/1C 型驱动结构中去除了第一晶体管 TR_1 、第二晶体管 TR_2 和第三晶体管 TR_3 。另外,通过来自视频信号线 DTL 的视频信号 V_{sig} 以分时的方式提供第一节点初始化电压。另外,通过利用第一电位 V_{cc_H} (= 在 5Tr/1C 型驱动结构情况下的 V_{cc}) 和第二电位 V_{cc_L} (= 在 5Tr/1C 型驱动结构情况下的 V_{ini}) 以脉冲方式对驱动晶体管 TR_D 的位于电源侧的主电极端进行驱动,从而提供第二节点初始化电压。驱动晶体管 TR_D 的位于电源侧的主电极端处的电位在发光时段被设定为第一电位 V_{cc_H} ,随后设定为第二电位 V_{cc_L} ,从而发光部 ELP 进入非发光时段。此外,驱动晶体管 TR_D 的位于电源侧的主电极端的电位在接下来的阈值修正时段内以及之后(也在下个发光时段内)被设定为第一电位 V_{cc_H} 。为了在第一节点初始化时段可以将第一节点初始化电压从视频信号线 DTL 提供至第一节点 ND_1 ,写入晶体管 TR_w 在第一节点初始化时段也保持处于 ON 状态。典型地,写入晶体管 TR_w 在从第一节点初始化时段到迁移率修正步骤时段的时段内保持处于 ON 状态,并且在除了那个时段之外的任何时段内保持处于 OFF 状态。

[0140] 需要注意的是,尽管在此情况下,驱动晶体管的特性的有关说明给出的是对阈值电压和迁移率都进行修正处理的情况的有关说明,但是可替代地,也可以仅对阈值电压和迁移率中一者进行修正处理。

[0141] 在本发明的第三实施方式中,对用于形成写入晶体管 TR_w 和 / 或驱动晶体管 TR_D 的驱动脉冲的脉冲信号的宽度进行调整,以使其对应于环境变化。

[0142] 3. 电子设备(第四实施方式)

[0143] 本发明第四实施方式的电子设备包括布置有像素电路 10 的像素阵列部 102 和用于产生提供至像素部的视频信号 V_{sig} 的信号生成部,像素电路 10 均包括显示部、保持电容 C_{cs} 、用于将对应于视频信号 V_{sig} 的驱动电压写入至保持电容 C_{cs} 的写入晶体管 TR_w 以及用于根据写入至保持电容 C_{cs} 的驱动电压来驱动显示部的驱动晶体管 TR_D 。另外,第四实施方式的电子设备包括驱动线、用于选择驱动线的选择部、脉冲宽度调整部和脉冲生成部。在此情况下,为了对以预定方向排列的写入晶体管 TR_w 和 / 或驱动晶体管 TR_D 进行驱动,驱动线设置在像素阵列部 102 中并且提供驱动脉冲。脉冲宽度调整部对用于形成写入晶体管和 / 或驱动晶体管的驱动脉冲的脉冲信号的宽度进行调整,以使其对应于环境变化。另外,脉冲生成部根据从脉冲宽度调整部输出的脉冲信号生成用于形成驱动脉冲的脉冲信号。此外,选择部根据脉冲生成部中生成的脉冲信号分别向驱动线提供驱动脉冲。

[0144] 尽管目前已经基于优选实施方式对本发明进行了说明,但本发明不仅限于所述优选实施方式。用于构成实施方式中已经说明了的显示装置、显示元件(像素电路)、驱动电路和电子设备的各种构造和结构以及发光部的驱动方法中的步骤都只是示例性的,并因此能够适当地变化。

[0145] 另外,分别在 5Tr/1C 型驱动结构、4Tr/1C 型驱动结构和 3Tr/1C 型驱动结构的操作中,可以分别进行写入处理步骤和迁移率修正步骤,或者也可以同时进行写入处理步骤和迁移率修正步骤。具体地,只需要在第一晶体管 TR_1 (发光控制晶体管) 保持处于 ON 状态的状态下,通过写入晶体管 TR_w 将视频信号 V_{sig} 从数据线 DTL 施加至第一节点 ND_1 。

[0146] 4. 具体实施例

[0147] 下面,将对实施方式的技术的具体实施例进行说明,其中,不管环境变化如何,均能抑制由用于构成像素电路的元件的特性偏差引起的显示不均匀现象。需要注意的是,在利用有源矩阵型有机 EL 面板的显示装置中,例如,生成各种栅极信号(控制脉冲,其将通过布置在面板的两侧或者面板的一侧的垂直扫描部被提供至晶体管的控制输入端),并且随后将栅极信号施加至像素电路 10。此外,在利用如下有机 EL 面板的显示装置中,为了减少元件的数量和提升高清晰度,在一些情况下使用 2Tr/1C 型像素电路 10。鉴于这一点,在下面的说明中,将典型地说明分别采用 2Tr/1C 型驱动结构的具体实施例。

[0148] 4-1. 实施例 1 (像素电路):与元件特性的环境依赖性相对应的修正时段的调整

[0149] 图 4 和图 5 分别表示像素电路 10 的一种形式和包含像素电路 10 的显示装置 1 的一种形式。具体地,图 4 是表示像素电路 10 的基本结构(一个像素)的电路图,图 5 是表示整个显示装置 1 的具体结构的电路图。需要注意的是,在显示面板部 100 的基板 101 上布置的像素电路 10 的周边部的垂直驱动部 103 和水平驱动部 106 是被共同图示的。

[0150] 在显示装置 1 中,像素电路 10 内部的电光元件(在此情况下,使用有机 EL 元件 127 作为发光部 ELP) 根据视频信号 V_{sig} (具体地,信号幅值 ΔV_{in}) 发光。因此,显示装置 1 的像素电路 10 (其在像素阵列部 102 中布置为矩阵) 至少包括驱动晶体管 121 (驱动晶体管 TR_d)、保持电容 120 (保持电容 C_{cs})、有机 EL 元件 127 (发光部 ELP) 和采样晶体管 125 (写入晶体管 TR_w)。在此情况下,驱动晶体管 121 生成驱动电流。保持电容 120 连接在驱动晶体管 121 的控制输入端(典型地,栅极电极端)和输出端(典型地,源极电极端)之间。有机 EL 元件 127 是电光元件的示例,并且与驱动晶体管 121 的输出端相连接。另外,采样晶体管 125 将信号幅值 ΔV_{in} 的有关信息写入保持电容 120。在像素电路 10 中,通过驱动晶体管 121 生成基于保持在保持电容 120 中的信息的驱动电流 I_{ds} ,以使其流过作为电光元件的示例的有机 EL 元件 127,从而使有机 EL 元件 127 发光。

[0151] 由于采样晶体管 125 将信号幅值 ΔV_{in} 的有关信息写入保持电容 120,所以采样晶体管 125 在其输入端(采样晶体管 125 的源极电极端或漏极电极端中的任一者)取得信号电位 ($V_{ofs} + \Delta V_{in}$),从而将信号幅值 ΔV_{in} 的有关信息写入与输出端(采样晶体管 125 的源极电极端或漏极电极端中的另一者)相连的保持电容 120。当然,采样晶体管 125 的输出端也与驱动晶体管 121 的控制输入端连接。

[0152] 需要注意的是,对于这里说明的像素电路 10 的连接结构,表示最基本的结构。因此,像素电路 10 是至少包括上述的组成元件的像素电路。因此,像素电路 10 可以包括除了上述那些组成元件之外的组成元件(简言之,其它的组成元件)。另外,“连接”不仅限于直接连接,还可以是通过任何其它合适的组成元件形成的连接。例如,如有需要,在一些情况下还可以进一步向互连增加诸如开关晶体管或具有某种功能的功能部的插入等变化。典型地,在一些情况下,在驱动晶体管 121 的输出端与电光元件(有机 EL 元件 127) 之间或者在驱动晶体管 121 的电源供给端(典型地,漏极电极端)与作为用于供电的配线的电源线

PWL(在此情况下为电源线 105DSL)之间可以布置有助于动态控制显示时段(换言之,非发光时段)的开关晶体管。即使在具有上述变形变化的像素电路的情况下,只要其能够实现将在实施例 1(或任何其它合适的实施例)中说明的构成和作用,任何如下变形变化都是实现本发明第一实施方式的显示装置。

[0153] 另外,例如,对于驱动像素电路 10,在周边部设置有控制部 109,控制部 109 包括写入扫描部 104 和驱动扫描部 105。在此情况下,通过以水平周期顺次控制采样晶体管 125,写入扫描部 104 以线顺序的方式扫描像素电路 10,从而将视频信号 V_{sig} 的信号幅值 ΔV_{in} 的有关信息写入一行保持电容 120。此外,驱动扫描部 105 输出扫描驱动脉冲(电源驱动脉冲 DSL),所述扫描驱动脉冲用于根据写入扫描部 104 所进行的线顺序扫描对向一行驱动晶体管 121 的电源供给端施加电能的电源进行控制。另外,控制部 109 还设置有水平驱动部 106。在此情况下,水平驱动部 106 以如下方式进行控制:根据写入扫描部 104 所进行的线顺序扫描,将在各水平周期内在基准电位 (V_{ofs}) 与信号电位 ($V_{ofs} + \Delta V_{in}$) 之间切换的视频信号 V_{sig} 提供至采样晶体管 125。

[0154] 优选地,仅需要控制部 109 进行控制,以进行如下自举操作:在将信号幅值 ΔV_{in} 的有关信息写入保持电容 120 的时间点上,使采样晶体管 125 变为非导通状态,从而停止将视频信号 V_{sig} 提供至驱动晶体管 121 的控制输入端,并由此一起改变了驱动晶体管 121 的控制输入端的电位和输出端的电位。优选地,控制部 109 即使在采样操作结束后的开始发光的初始阶段仍进行自举操作。也就是说,在通过将信号电位 ($V_{ofs} + \Delta V_{in}$) 提供至采样晶体管 125 的状态下而使采样晶体管 125 变为导通状态之后,使采样晶体管 125 变为非导通状态,从而使驱动晶体管 121 的控制输入端与输出端之间的电位差保持恒定。

[0155] 另外,优选地,控制部 109 以如下方式控制自举操作:在发光时段内实现电光元件(有机 EL 元件 127)的时间变化修正操作。因此,在基于保持电容 120 中保持的信息的驱动电流 I_{ds} 流过电光元件(有机 EL 元件 127)的时段内,控制部 109 连续保持采样晶体管 125 处于非导通状态,由此能够将驱动晶体管 121 的控制输入端与输出端之间的电位差保持恒定,从而实现电光元件的时间变化修正操作。即使当有机 EL 元件 127 的电流电压特性由于保持电容 120 在发光阶段的自举操作而随着时间改变,进行自举操作的保持电容 120 仍保持驱动晶体管 121 的控制输入端与输出端之间的电位差恒定,从而保持恒定量的恒定发光亮度。另外,优选地,控制部 109 以如下方式进行控制:在将基准电位(=第一节点初始化电压 V_{ofs})提供至采样晶体管 125 的输入端(典型地,源极电极端)的时间区间内使采样晶体管 125 导通,从而进行阈值电压修正操作,以在保持电容 120 中保持与驱动晶体管 121 的阈值电压 V_{th} 相对应的电压。

[0156] 如果需要,在用于将信号幅值 ΔV_{in} 的有关信息写入保持电容 120 的操作之前的多个水平周期内,反复进行阈值电压修正操作。这里,“如果需要”表示如下情况:对于一个水平周期内的阈值电压修正时段,其可能无法在保持电容 120 中充分地保持与驱动晶体管 121 的阈值电压相对应的电压。多次进行阈值电压修正操作,由此在保持电容 120 中可靠地保持与驱动晶体管 121 的阈值电压 V_{th} 相对应的电压。用于进行多次阈值电压修正的处理也被称为“分隔阈值电压修正”。

[0157] 另外,更优选地,控制部 109 以如下方式进行控制:在将基准电位 (V_{ofs}) 提供至采样晶体管 125 的输入端的时间区间内,在阈值修正操作之前使采样晶体管 125 导通,从而进

行用于阈值电压修正的准备操作（诸如放电操作和初始化操作）。在进行阈值电压修正之前初始化驱动晶体管 121 的控制输入端和输出端的电位。更具体地，通过将保持电容 120 连接在驱动晶体管 121 的控制输入端与输出端之间，使得保持电容 120 的两个端子之间的电位差被设定为等于或大于阈值电压 V_{th} 。

[0158] 需要注意的是，在以 2TR/1C 型驱动结构进行阈值电压修正时，根据控制部 109 中的写入扫描部 104 进行的线顺序扫描，在一行的各像素电路 10 中设置有驱动扫描部 105，并且控制部 109 以如下方式进行控制：在将对应于第一电位 V_{cc_H} 的电压提供至驱动晶体管 121 的电源供给端并且将信号电位 ($V_{ofs} + \Delta V_{in}$) 提供至采样晶体管 125 的时间区间内，采样晶体管 125 导通，从而进行阈值电压修正操作。在此情况下，驱动扫描部 105 对用于使驱动电流 I_{ds} 流过电光元件（有机 EL 元件 127）的第一电位 V_{cc_H} 与第二电位 V_{cc_L} 间进行彼此切换，从而输出切换的第一电位 V_{cc_H} 或第二电位 V_{cc_L} 。另外，在以 2TR/1C 型驱动结构进行用于阈值电压修正的准备操作时，在将对应于第二电位 V_{cc_L} (= 第二节点初始化电压 V_{ini}) 的电压提供至驱动晶体管 121 的电源供给端并且将基准电位 (V_{ofs}) 提供至采样晶体管 125 的时间区间内，采样晶体管 125 导通，从而驱动晶体管 121 的控制输入端（简言之，第一节点 ND_1 ）的电位被初始化为基准电位 (V_{ofs})，并且输出端（简言之，第二节点 ND_2 ）的电位被初始化为第二电位 V_{cc_L} 。

[0159] 更具体地，控制部 109 以如下方式进行控制：在阈值电压修正操作结束之后，当将对应于第一电位 V_{cc_H} 的电压提供至驱动晶体管 121 并且将信号电位 ($V_{ofs} + \Delta V_{in}$) 提供至采样晶体管 125 时，采样晶体管 125 导通以将信号幅值 ΔV_{in} 的有关信息写入保持电容 120，并且驱动晶体管 121 的迁移率 μ 的修正信息被加入到被写入至保持电容 120 的信息中。在此情况下，在将信号电位 ($V_{ofs} + \Delta V_{in}$) 提供至采样晶体管 125 的时间区间内的预定位置处，仅在短于该时间区间的时段内使采样晶体管 125 导通。下面，将详细说明 2TR/1C 型驱动结构的像素电路 10 的示例。

[0160] 在像素电路 10 中，基本上，驱动晶体管由 n 沟道薄膜场效应晶体管构成。另外，像素电路 10 的特征在于采用了如下驱动系统：像素电路 10 包括用于对由有机 EL 元件的时间性劣化而引起的驱动电流 I_{ds} （其被提供至有机 EL 元件）的变化进行抑制的电路，即驱动信号固定电路（部分 1），其通过修正作为电光元件的示例的有机 EL 元件的电流电压特性的变化来保持驱动电流 I_{ds} 恒定，从而实现防止由驱动晶体管的特性（诸如阈值电压的偏差和迁移率的偏差等）引起的驱动电流 I_{ds} 的变化的阈值电压修正功能和迁移率修正功能来保持驱动电流 I_{ds} 恒定。

[0161] 对于抑制驱动晶体管 121 的特性（诸如阈值电压的偏差和迁移率的偏差等）的变化对驱动电流 I_{ds} 的影响的方法，在直接采用 2Tr/1C 型驱动结构的驱动电路作为驱动信号固定电路（部分 1）的同时，设计出晶体管（驱动晶体管 121 和采样晶体管 125）的驱动时序，从而解决阈值电压和迁移率等的偏差和变化。由于像素电路 10 具有 2Tr/1C 型驱动结构并且元件的数量和配线的数量分别都小，所以能够提高高清晰度。此外，由于能够在视频信号 V_{sig} 未劣化的情况下进行采样，所以能够获得优良的图像质量。

[0162] 另外，像素电路 10 的特征还在于与保持电容 120 的连接形式，并且构成了作为驱动信号固定电路的示例（部分 2）的自举电路，该自举电路防止由有机 EL 元件 127 的时间性劣化引起的驱动电流 I_{ds} 的变化。像素电路 10 的特征在于包括驱动信号固定电路（部分

2), 该电路即使在有机 EL 元件的电流电压特性存在时间性变化时仍能够实现固定驱动电流 I_{ds} (防止驱动电流 I_{ds} 的变化) 的自举功能。

[0163] 使用场效应晶体管 (FET) 作为上述晶体管 (包括驱动晶体管)。在此情况下, 对于驱动晶体管, 栅极电极端用作控制输入端, 源极电极端和漏极电极端中一者 (在此情况下为源极电极端) 用作输出端, 并且另一者 (在此情况下为漏极电极端) 用作电源供给端。

[0164] 具体地, 如图 4 和图 5 所示, 像素电路 10 包括 n 沟道驱动晶体管 121、n 沟道采样晶体管 125 和作为通过使电流从中流过而发光的电光元件的示例的有机 EL 元件 127。一般情况下, 由于有机 EL 元件 127 具有整流特性, 所以用二极管的符号来代表有机 EL 元件 127。需要注意的是, 在有机 EL 元件 127 中存在寄生电容 C_{e1} 。在图 4 和图 5 中, 寄生电容 C_{e1} 与有机 EL 元件 127 (以二极管的符号表示) 并联示出。

[0165] 对于驱动晶体管 121, 其漏极端 D 与提供第一电位 V_{cc_H} 或第二电位 V_{cc_L} 的电源供给线 105DSL 连接, 其源极端与有机 EL 元件的阳极端 A 相连接 (它们的连接点是第二节点 ND_2 并且表示为节点 ND_{122})。另外, 有机 EL 元件 127 的阴极端 K 与提供基准电位并且被所有像素电路 10 共用的阴极布线 cath 连接 (它们的连接点是例如 GND 的阴极电位 V_{cath})。需要注意的是, 阴极配线 cath 可以仅由单层配线 (上层配线) 组成, 或者例如可以在形成用于阳极的配线的阳极层中设置用于阴极配线的辅助配线, 从而减小阴极配线的电阻值。辅助配线在像素阵列部 102 (显示区域) 内被布置为格子状、列状或行状, 并且具有与上层配线相同的电位, 即固定的电位。

[0166] 对于采样晶体管 125, 其栅极端 G 与从写入扫描部 104 延伸出的写入扫描线 104WS 相连, 其漏极端 D 与视频信号 106HS (视频信号线 DTL) 相连, 并且其源极端 S 与驱动晶体管 121 的栅极端 G 相连 (它们的连接点是第一节点 ND_1 并且表示为 ND_{121})。从写入扫描部 104 将被设定为活动 H 电平的写入驱动脉冲 WS 提供至采样晶体管 125。采样晶体管 125 可以采用反转源极端 S 与漏极端 D 的连接形式。

[0167] 驱动晶体管 121 的漏极端 D 与从驱动扫描部 105 (其用作电源扫描器) 延伸出的电源供给线 105DSL 相连。电源供给线 105DSL 的特征在于: 电源供给线 105DSL 自身具有从电源向驱动晶体管 121 供电的能力。驱动扫描部 105 在高电压侧的第一电位 V_{cc_H} (其对应于电源电压) 与低电压侧的第二电位 V_{cc_L} (也称为初始化电压或初始电压, 其用于阈值修正前的准备操作并且对应于电源电压) 之间相互切换, 从而向驱动晶体管 121 的漏极端提供如上切换的第一电位 V_{cc_H} 和第二电位 V_{cc_L} 中一者。

[0168] 通过利用具有第一电位 V_{cc_H} 和第二电位 V_{cc_L} 两个取值的电源驱动脉冲 DSL 对驱动晶体管 121 的漏极端 D 侧 (电源电路侧) 进行驱动, 从而能够进行阈值修正前的预处理操作。第二电位 V_{cc_L} 被设定为比视频信号线 106HS 中的视频信号 V_{sig} 的基准电位 (V_{ofs}) 足够低的电位。具体地, 以如下方式设定电源供给线 105DSL 的低电位侧的第二电位 V_{cc_L} : 第二电位 V_{cc_L} 设定成使得驱动晶体管 121 的栅极 - 源极电压 V_{gs} (栅极电位 V_g 与源极电极电位 V_s 之间的差) 变得大于驱动晶体管 121 的阈值电压 V_{th} 。需要注意的是, 基准电位 (V_{ofs}) 不仅用于阈值修正操作前的初始化操作, 还用于预先对视频信号线 106HS 预充电。

[0169] 在上述像素电路 10 中, 当驱动有机 EL 元件 127 时, 第一电位 V_{cc_H} 被提供至驱动晶体管 121 的漏极端 D, 并且驱动晶体管 121 的源极端 S 与有机 EL 元件 127 的阳极端 A 侧相连接, 从而整体上形成源极跟随器电路。

[0170] 当采用上述像素电路 10 时,采用的是 2TR/1C 型驱动结构,即,除了驱动晶体管 121 之外,一个开关晶体管(采样晶体管 125)被用于进行扫描。另外,通过对电源脉冲驱动 DSL 和写入驱动脉冲 WS 的 ON/OFF 时序进行设定,并根据上述 ON/OFF 时序来控制开关晶体管,防止了有机 EL 元件 127 的时间性变化和驱动晶体管 121 的特性(诸如阈值电压和迁移率等的偏差和变化)变化对驱动电流 I_{ds} 的影响。

[0171] 像素电路的操作

[0172] 图 6 是说明像素电路 10 在以逐行的方式将信号幅值 V_{in} 的有关信息写入到保持电容 120 时的操作的时序图(理想状态),以作为像素电路 10 的驱动时序的示例。图 7A 至图 7G 是分别说明在图 6 中所示的时序图中的主要时段内的等效电路和操作状态的电路图。在图 6 中,以同一时间轴表示写入扫描线 104WS 的电位的变化、电源供给线 105DSL 的电位的变化和视频信号线 106HS 的电位的变化。与上述这些电位变化并行地还表示驱动晶体管 121 的栅极电位 V_g 的变化和源极电位 V_s 的变化。基本上,每一行写入扫描线 104WS 和电源供给线 105DSL 仅以一个水平扫描时段的延迟进行相同的驱动操作。

[0173] 根据如同图 6 中所示的信号的脉冲时序来控制流过有机 EL 元件 127 的电流的值。在图 6 所示的时序的示例中,在通过将电源驱动脉冲 DSL 设定为第二电位 V_{cc_L} 使得节点 ND122 停止和初始化之后,在将第一节点初始化电压 V_{ofs} 提供至视频信号线 106HS 的同时,导通采样晶体管 125 来初始化节点 ND121,并且在此状态下,将电源驱动脉冲 DSL 设定为第一电位 V_{cc_H} ,从而进行阈值电压修正。此后,断开采样晶体管 125,从而将视频信号 V_{sig} 施加至视频信号线 106HS。在此状态下,导通采样晶体管 125,从而在写入信号的同时进行迁移率修正。在信号已经写入之后,在断开采样晶体管 125 的同时开始发光。以如下方式,对于迁移率修正和阈值电压修正等而言,通过使用脉冲间的相位差来控制驱动操作。

[0174] 下面,将通过着眼于阈值电压修正和迁移率修正详细说明操作。在像素电路 10 中,对于驱动时序,首先,根据写入扫描线 104WS 提供至采样晶体管 125 的写入驱动脉冲 WS 使采样晶体管 125 导通,并且对从视频信号线 106HS 提供至采样晶体管 125 的视频信号 V_{sig} 进行采样,从而如上提供的视频信号 V_{sig} 保持在保持电容 120 中。首先,在下面的说明中,为了便于说明,除非另行说明,在假设写入增益为 1(理想值)的条件下,以如下方式进行说明,即简单地描述为:信号幅值 V_{in} 的有关信息例如被写入、保持或采样在保持电容 120 中。当写入增益小于 1 时,在保持电容 120 中保持的不是信号幅值 V_{in} 自身的有关信息,而是将通过与信号幅值 V_{in} 的大小相对应的增益倍数获得的信息保持在保持电容 120 中。

[0175] 对于像素电路 10 的驱动时序,当将视频信号 V_{sig} 的信号幅值 V_{in} 的有关信息写入保持电容 120 时,从线顺序扫描的观点看,进行如下线顺序驱动,该线顺序驱动将一行视频信号同时发送至属于各列的视频信号线 106HS。特别地,在基于当以 2Tr/1C 型驱动结构的像素电路 10 中的驱动时序进行阈值电压修正和迁移率修正时的思考下,首先,假定视频信号 V_{sig} 在 1 个水平时段(1H 时段)内以分时的方式具有基准电位(V_{ofs})和信号电位($V_{ofs}+V_{in}$)。具体地,将视频信号 V_{sig} 保持在基准电位(V_{ofs})的时段(作为无效时段)设定成一个水平时段的前半部分。另外,将视频信号 V_{sig} 保持在信号电位($V_{sig}=V_{ofs}+V_{in}$)的时段(作为有效时段)设定成一个水平时段的后半部分。当一个水平时段被分为前半部分和后半部分时,典型地,一个水平时段被分为各大约半个时段。然而,如下分隔方式不是本发明所必需的。也就是说,后半部分可以比前半部分长。或者,与此相反,后半部分可以比前半部分短。

[0176] 我们应当将用于信号写入的写入驱动脉冲 WS 也用于阈值电压修正和迁移率修正。因此,使写入驱动脉冲 WS 在 1H 时段内有两次是活动 (active) 的,以导通采样晶体管 125。并且,在第一导通时序处进行阈值电压修正,在第二导通时序处同时进行信号电压写入和迁移率修正。此后,驱动晶体管 121 从保持为第一电位 (高电位侧) 的电源供给线 105DSL 接收电流供应,并且随后根据保持电容 120 中保持的信号电位 (该电位对应于视频信号 V_{sig} 在有效时段内的电位) 使驱动电流 I_{ds} 流过有机 EL 元件 127。需要注意的是,除了使写入驱动脉冲 WS 在 1H 时段内有两次是活动的之外,还可以在保持采样晶体管 125 处于 ON 状态的同时,将视频信号线 106HS 的电位设定成用于控制有机 EL 元件 127 的亮度的信号电位 ($=V_{ofs}+V_{in}$)。

[0177] 例如,在有机 EL 元件 127 的发光状态下,电源供给线 105DSL 的电位保持在第一电位 V_{cc_H} ,并且将采样晶体管 125 保持处于 OFF 状态 (参照图 7A)。在此时,由于驱动晶体管 121 被设计成在饱和区域中操作,所以流过有机 EL 元件 127 的驱动电流 I_{ds} 变为等于由表达式 (1) 表示的值,其是根据驱动晶体管 121 的栅极-源极电压 V_{gs} (施加在节点 ND121 与节点 ND 122 之间的电压) 确定的。然后,在电源供给线 105DSL 的电位保持在第一电位 V_{cc_H} 并且视频信号线 106HS 的电位保持在视频信号 V_{sig} 在无效时段内的基准电位 (V_{ofs}) 的时间区间内,垂直驱动部 103 输出写入驱动脉冲 WS 以作为用于使采样晶体管 125 导通的控制信号,并且将与驱动晶体管 121 的阈值电压 V_{th} 相对应的电压保持在保持电容 120 中 (参见图 7D)。该操作实现了阈值电压修正功能。通过阈值电压修正功能能够消除驱动晶体管 121 的阈值电压 V_{th} (在每个像素电路 10 中出现偏差) 的影响。

[0178] 垂直驱动部 103 只需要在对信号幅值 V_{in} 采样前的多个水平时段内反复进行阈值修正操作,从而可靠地在保持电容 120 中保持与驱动晶体管 121 的阈值电压 V_{th} 对应的电压。通过多次进行阈值电压修正操作确保了足够长的写入时间。因此,能够可靠地预先在保持电容 120 中保持与驱动晶体管 121 的阈值电压 V_{th} 对应的电压。

[0179] 与保持电容 120 中保持的阈值电压 V_{th} 相对应的电压用于消除各驱动晶体管 121 的阈值电压 V_{th} 的偏差。因此,即使当各驱动晶体管 121 的阈值电压 V_{th} 在各像素电路 10 中存在偏差的时候,由于能够在像素电路 10 中完全地消除阈值电压 V_{th} 的偏差,所以提高了图像的均匀性,即提高了显示装置的整个画面的发光亮度的均匀性。特别地,能够防止在信号电位对应于低灰度时易于发生的亮度不均匀。

[0180] 优选地,在阈值电压修正操作之前,在电源供给线 105DSL 的电位保持在第二电位 V_{cc_L} 并且视频信号线 106HS 的电位保持在视频信号 V_{sig} 的无效时段内的基准电位 (V_{ofs}) 的时间区间内,垂直驱动部 103 使写入驱动脉冲 WS 变为活动 (在此情况下为 H 电平),从而使得采样晶体管 125 导通。然后,垂直驱动部 103 在写入驱动脉冲 WS 保持在活动 H 电平的同时将电源供给线 105DSL 的电位设定为第一电位 V_{cc_H} 。

[0181] 因此,在将驱动晶体管 121 的源极端 S 的源极电位 V_s 设定为充分低于基准电位 (V_{ofs}) 的第二电位 V_{cc_L} (放电时段 C= 第二节点初始化时段) (参照图 7B) 并且将驱动晶体管 121 的栅极端 G 的栅极电位 V_g 设定为基准电位 (V_{ofs}) (初始化时段 D= 第一节点初始化时段) (参照图 7C) 之后,开始阈值电压修正操作 (阈值电压修正时段 E)。通过进行上述用于将栅极电位和源极电位的复位操作 (初始化操作),能够可靠地进行初始化操作之后的阈值电压修正操作。放电时段 C 和初始化时段 D 的组合也被称为“阈值电压修正准备时

段”(= 预处理时段),该时段用于初始化驱动晶体管 121 的栅极电位 V_g 和源极电位 V_s 。在这方面,在图示的情况下,反复进行三次节点 ND121(第一节点)的初始化操作(初始化时段 D)。因此,从放电时段 C 开始到最后的初始化时段 D 结束之间的时段成为阈值电压修正准备时段。

[0182] 对于阈值电压修正时段 E,电源供给线 105DSL 的电位从低电位侧的第二电位 V_{cc_L} 变为高电位侧的第一电位 V_{cc_H} ,从而驱动晶体管 121 的源极电位 V_s 开始上升。也就是说,驱动晶体管 121 的栅极端 G 的栅极电位 V_g 保持为视频信号 V_{sig} 的基准电位 (V_{ofs})。因此,漏极电流 I_{ds} 试图流动,直到驱动晶体管 121 的源极端 S 的源极电位 V_s 上升以切断驱动晶体管 121。当驱动晶体管 121 被切断时,驱动晶体管 121 的源极端 S 的源极电位 V_s 变为等于“ $V_{ofs} - V_{th}$ ”。在阈值电压修正时段 E 内,为了可以使漏极电流 I_{ds} 只流过保持电容 120 侧(在 $C_{cs} \ll C_{el}$ 的阶段)并且防止其流过有机 EL 元件 127 侧,以切断有机 EL 元件 127 的方式来设定所有像素共用的接地配线 cath 的电位 V_{cath} 。

[0183] 有机 EL 元件 127 的等效电路表示成二极管与寄生电容 C_{el} 的并联电路。因此,只要“ $V_{el} \leq V_{cath} + V_{thEL}$ ”的电位关系成立,换言之,只要有机 EL 元件 127 的漏电流明显小于流过驱动晶体管 121 的电流,驱动晶体管 121 的漏极电流 I_{ds} 就用于对保持电容 120 和寄生电容 C_{el} 充电。因此,有机 EL 元件 127 的阳极端 A 的电压 V_{el} ,即节点 ND122 处的电位随着时间上升。另外,当节点 ND122 处的电位(源极电位 V_s)与节点 ND121 处的电压(栅极电压 V_g)之间的电位差正好等于阈值电压 V_{th} 时,驱动晶体管 121 从 ON 状态切换至 OFF 状态,并且漏极电流 I_{ds} 因此停止流动。于是,阈值电压修正时段 E 结束。简言之,经过一定的时间之后,驱动晶体管 121 的栅极-源极电压 V_{gs} 的值变为阈值电压 V_{th} 。

[0184] 这里,尽管也可以只进行一次阈值电压修正操作,但是本发明不是只必须进行了一次。将一个水平时段设定为处理周期,阈值电压修正操作也可以反复进行多次(图 6 中进行了四次)。例如,实际上,对应于阈值电压 V_{th} 的电压被写入到连接在驱动晶体管 121 的栅极端 G 与源极端 S 之间的保持电容 120。然而,阈值电压修正时段 E 的范围是从写入驱动脉冲 WS 被设定为活动 H 电平的时刻到写入驱动脉冲 WS 返回非活动 L 电平的时刻。因此,当不能充分确保该时段时,阈值电压修正操作在该时段之后结束。为了解决这一问题,只需要反复进行多次阈值电压修正操作。

[0185] 当进行多次阈值电压修正操作时,一个水平时段成为阈值电压修正操作的处理周期的原因在于:用于在一个水平时段的前半部分通过视频信号线 106HS 提供基准电位 (V_{ofs}) 以将源极电位 V_s 设定为第二电位 V_{cc_L} 的初始化操作是在阈值电压修正操作之前进行的。必然地,阈值电压修正时段 E 变得短于一个水平时段。因此,由于保持电容 120 的静电电容 C_{cs} 与第二电位 V_{cc_L} 之间的大小关系和其它的主要情况,可能存在着对应于阈值电压 V_{th} 的准确电压对于一次短的阈值电压修正操作 E 而言太大而无法保持在保持电容 120 中的情况。优选进行多次阈值电压修正操作就是因为必须要解决上述情况。也就是说,优选地,在将信号幅值 V_{in} 采样(信号写入)至保持电容 120 之前,在多个水平时段反复进行阈值电压修正操作,从而将与驱动晶体管 121 的阈值电压 V_{th} 相对应的电压可靠地保持在保持电容 120 中。

[0186] 例如,当栅极-源极电压 V_{gs} 变成等于电压 $V_{x1} (>V_{th})$ 时,即当驱动晶体管 121 的源极电位 V_s 从低电位侧的第二电位 V_{cc_L} 切换至“ $V_{ofs} - V_{x1}$ ”时,第一阈值电压修正时段 E_1 结

束（参见图 7D）。因此，在第一阈值电压修正时段 E_1 已经结束的时间点，电压 V_{x1} 被写入至保持电容 120。

[0187] 接着，驱动扫描部 105 在水平时段的后半部分中将写入驱动脉冲 WS 从活动 H 电平切换至非活动 L 电平。另外，水平驱动部 106 将视频信号线 106HS 的电平从基准电位 (V_{ofs}) 切换至视频信号 V_{sig} ($=V_{ofs}+V_{in}$) 的电平（参照图 7F）。因此，在写入扫描线 104WS 的电位（写入驱动脉冲 WS）变为低 L 电平的同时，视频信号线 HS 的电位变为视频信号 V_{sig} 的电位。

[0188] 此时，采样晶体管 125 保持处在非导通 (OFF) 状态，并且使与保持电容 120 在非导通状态中和之前保持的电压 V_{x1} 相对应的漏极电流 I_{ds} 流过有机 EL 元件 127，从而源极电极电位 V_s 轻微上升。当令 V_{a1} 为上升后的电位时，源极电位 V_s 变为等于“ $V_{ofs}-V_{x1}+V_{a1}$ ”。另外，保持电容 120 连接在驱动晶体管 121 的栅极端 G 与源极端 S 之间，并且栅极电位 V_g 由于保持电容 120 的影响而与驱动晶体管 121 的源极电位 V_s 一起变化，从而栅极电位 V_g 变为等于“ $V_{ofs}+V_{a1}$ ”。

[0189] 在接下来的第二阈值电压修正时段 E_2 中，像素电路 10 以与第一阈值电压修正时段 E_1 相同的方式操作。具体地，首先，驱动晶体管 121 的栅极端 G 的栅极电位 V_g 保持为视频信号 V_{sig} 的基准电位 (V_{ofs})，并且栅极电位从之前的“ $V_g = \text{基准电位} (V_{ofs}) + V_{a1}$ ”立即切换至基准电位 (V_{ofs})。保持电容 120 连接在驱动晶体管 121 栅极端 G 与源极端 S 之间，并且源极电位 V_s 由于保持电容 120 的影响与驱动晶体管 121 的栅极电位 V_g 一起变化，从而源极电位 V_s “ $V_{ofs}-V_{x1}+V_{a1}$ ”减小了 V_{a1} ，并因此变为等于“ $V_{ofs}-V_{x1}$ ”。此后，漏极电流 I_{ds} 试图流动，直到驱动晶体管 121 的源极端 S 处的源极电位 V_s 上升切断驱动晶体管 121。然而，当栅极 - 源极电压 V_{gs} 变为等于电压 V_{x2} ($>V_{th}$) 时，即当驱动晶体管 121 的源极端 S 处的源极电位 V_s 变为等于“ $V_{ofs}-V_{x2}$ ”时，第二阈值电压修正时段 E_2 结束。因此，在第二阈值电压修正时段 E_2 已经结束的时间点上，电压 V_{x2} 被写入至保持电容 120。在接下来的第三阈值电压修正时段 E_3 之前，与保持电容 120 中保持的电压 V_{x2} 相对应的漏极电流 I_{ds} 流过有机 EL 元件 127，从而源极电位 V_s 变为等于“ $V_{ofs}-V_{x2}+V_{a2}$ ”，并且栅极电位 V_g 变为等于“ $V_{ofs}+V_{a2}$ ”。

[0190] 同样地，当栅极 - 源极电压 V_{gs} 变为等于电压 V_{x3} ($>V_{th}$) 时，即当驱动晶体管 121 的源极端 S 处的源极电位 V_s 变为等于“ $V_{ofs}-V_{x3}$ ”时，第三阈值电压修正时段 E_3 结束。因此，在第三阈值电压修正时段 E_3 已经结束的时间点上，电压 V_{x3} 被写入至保持电容 120。在接下来的第四阈值电压修正时段 E_4 之前，与保持电容 120 中保持的电压 V_{x3} 相对应的漏极电流 I_{ds} 流过有机 EL 元件 127，从而源极电位 V_s 变为等于“ $V_{ofs}-V_{x3}+V_{a3}$ ”，并且栅极电位 V_g 变为等于“ $V_{ofs}+V_{a3}$ ”。

[0191] 另外，在接下来的第四阈值电压修正时段 E_4，漏极电流 I_{ds} 流动，直到驱动晶体管 121 的源极端 S 处的源极电位 V_s 上升以切断驱动晶体管 121。当驱动晶体管 121 被切断时，驱动晶体管 121 的源极端 S 处的源极电位 V_s 变为等于“ $V_{ofs}-V_{th}$ ”，并且栅极 - 源极电压 V_{gs} 变为与阈值电压 V_{th} 相同的状态。在第四阈值电压修正时段 E_4 已经结束的时间点上，驱动晶体管 121 的阈值电压 V_{th} 被保持在保持电容 120 中。

[0192] 除了阈值电压修正功能之外，像素电路 10 还包括迁移率修正功能。也就是说，为了可以在将视频信号线 106HS 的电位保持为视频信号 V_{sig} 的有效时段内的信号电位“ $V_{ofs}+V_{in}$ ”的时间区间内使采样晶体管 125 处于导通状态，垂直驱动部 103 使提供至写入扫描线 104WS 的写入驱动脉冲 WS 仅在比上述时段短的时段内位于活动 H 电平。在这个时段

内,在提供信号电位 ($V_{ofs}+V_{in}$) 以控制驱动晶体管 121 的输入端的状态下,通过驱动晶体管 121 的电流对有机 EL 元件 127 的寄生电容 C_{el} 和保持电容 120 充电 (参照图 7E)。对写入驱动脉冲 WS 的活动时段 (不仅对应于采样时段,而且还对应于迁移率修正时段) 进行适当地设定,从而当将信号幅值 V_{in} 的有关信息保持在保持电容 120 中的同时,能够修正驱动晶体管 121 的迁移率 μ 。信号电位 ($V_{ofs}+V_{in}$) 实际上被水平驱动部 106 提供至视频信号线 106HS,从而写入驱动脉冲 WS 处于高 H 电平的时段被设定为将信号幅值 V_{in} 的信息有关写入至保持电容 120 的时段 (也称为“采样时段”)。

[0193] 特别地,在像素电路 10 的驱动时序中,在电源供给线 105DSL 的电位保持在作为高电位侧的第一电位 V_{cc_H} 并且视频信号 V_{sig} 保持在有效时段 (信号幅值 V_{in} 的时段) 的时间区间内,写入驱动脉冲 WS 处于活动 H 电平。简言之,这样,根据视频信号线 106HS 的电位保持为视频信号 V_{sig} 在有效时段内的信号电位 ($V_{ofs}+V_{in}$) 的时间宽度与写入驱动脉冲 WS 的活动时段这两者相互重叠的区域,来确定迁移率修正时间 (以及采样时段)。特别地,写入驱动脉冲 WS 的活动时段的宽度被确定地较窄,从而落入视频信号线 106HS 的电位保持为信号电位的时间宽度内,从而导致迁移率修正时间是根据写入驱动脉冲 WS 来确定的。准确来讲,迁移率修正时段 (以及采样时段) 变成从写入驱动脉冲 WS 上升以导通采样晶体管 125 的时间点到写入驱动脉冲 WS 下降以断开采样晶体管 125 的时间点之间的时间范围。顺便提及地,尽管在图 6 中在第四阈值电压修正时段 E_4 结束之后,写入驱动脉冲 WS 的电位暂时处于非活动 L 电平,但这不是本发明必需的。例如,视频信号 V_{sig} 的电位也可以从基准电位 (V_{ofs}) 切换至有效时段内的信号电位 ($V_{ofs}+V_{in}$),且同时写入驱动脉冲 WS 的电位保持为活动 H 电平。

[0194] 具体地,在采样时段内,在驱动晶体管 121 的栅极端 G 处的栅极电位 V_g 保持为信号电位 ($V_{ofs}+V_{in}$) 的状态下,采样晶体管 125 变为导通 (ON) 状态。因此,在写入 & 迁移率修正时段,在驱动晶体管 121 的栅极端 G 处的栅极电位 V_g 固定为信号电位 ($V_{ofs}+V_{in}$) 的状态下,驱动电流 I_{ds} 流过驱动晶体管 121。信号幅值 V_{in} 的有关信息以被加入驱动晶体管 121 的阈值电压 V_{th} 的形式保持。因此,由于通常消除了驱动晶体管 121 的阈值电压 V_{in} 的变化,所以进行了阈值电压修正。通过进行阈值电压修正,保持在保持电容 120 中的栅极-源极电压 V_{gs} 变成等于“ $V_{sig}+V_{th}$ ”=“ $V_{in}+V_{th}$ ”。另外,与此同时,由于在采样时段内进行迁移率修正,所以采样时段也充当迁移率修正时段 (写入 & 迁移率修正时段)。

[0195] 这里,当令 V_{thEL} 为有机 EL 元件 127 的阈值电压时,阈值电压 V_{thEL} 被设定为满足“ $V_{ofs}-V_{th}<V_{thEL}$ ”的电位关系。因此,由于有机 EL 元件 127 保持在反偏压状态并且因此保持在截止状态 (高阻抗状态),所以防止了有机 EL 元件 127 发光,并且有机 EL 元件 127 不表现出二极管特性而是呈现出简单的电容特性。因此,流过驱动晶体管 121 的漏极电流 (驱动电流 I_{ds}) 被写入至电容“ $C=C_{cs}+C_{el}$ ”,该电容是通过将保持电容 120 的静电容与有机 EL 元件 127 的寄生电容 (等效电容) C_{el} 相加而获得的。因此,驱动晶体管 121 的漏极电流流入有机 EL 元件 127 的寄生电容 C_{el} 而开始充电操作。于是,驱动晶体管 121 的源极电位 V_s 上升。

[0196] 在图 6 所示的时序图中, ΔV 代表源极电位 V_s 的上升量。通过阈值电压修正,从保持电容 120 中保持的栅极-源极电压“ $V_{gs}=V_{in}+V_{th}$ ”减去源极电位 V_s 的上升量 (即电位修正值 ΔV , 其是迁移率修正参数),从而使栅极-源极电压变为“ $V_{gs}=V_{in}+V_{th}-\Delta V$ ”,由此进

行负反馈。在此时,驱动晶体管 121 的源极端 S 处的源极电位 V_s 变成等于通过从栅极电位 $V_g (=V_{in})$ 减去保持电容 120 中保持的电压“ $V_{gs}=V_{in}+V_{th}-\Delta V$ ”而获得的“ $-V_{th}+\Delta V$ ”。

[0197] 以这种方式,在像素电路 10 的驱动时序中,在写入 & 迁移率修正时段 H 内,对信号幅值 V_{in} 的采样以及通过源极电位 V_s 的用于修正迁移率 μ 的上升量 ΔV (负反馈量或迁移率修正参数)都进行了调整。写入扫描部 104 能够调整写入 & 迁移率修正时段 H 的时间宽度。因此,能够优化保持电容 120 的驱动电流 I_{ds} 的负反馈的量。

[0198] 电压修正值 ΔV 由表达式 (7) 表示:

$$[0199] \quad \Delta V \approx I_{ds} \times t / C_{e1} \quad \dots (7)$$

[0200] 由表达式 (7) 可知,电压修正值 ΔV 随着驱动晶体管 121 的驱动电流 (漏极 - 源极电流) I_{ds} 的变大而变大。与此相反,当驱动晶体管 121 的驱动电流 I_{ds} 较小时,电压修正值 ΔV 变小。以这种方式,根据驱动电流 I_{ds} 来判定电压修正值 ΔV 。随着信号幅值 V_{in} 变大,驱动电流 I_{ds} 变大并且电压修正值 ΔV 的绝对值也变大。因此,能够实现与发光亮度等级相对应的迁移率修正。在此情况下,写入 & 迁移率修正时段 H 不一定是恒定的,而且在一些情况下根据驱动电流 I_{ds} 来对其调整反而是优选的。例如,当驱动电流 I_{ds} 较大时,只需要将迁移率修正时段 t 设定得较短。与之相反,当驱动电流 I_{ds} 较小时,只需要将迁移率修正时段 t 设定得较长。

[0201] 另外,电位修正值 ΔV 由 $I_{ds} \times t / C_{e1}$ 表示。因此,即使当驱动电流 I_{ds} 由于各像素电路 10 间的迁移率 μ 的偏差而产生偏差时,仍获得对应于各自情况电位修正值 ΔV 。因此,能够修正各像素电路 10 间的迁移率 μ 的偏差。简言之,当信号幅值 V_{in} 恒定时,电压修正值 ΔV 的绝对值随着驱动晶体管 121 的迁移率 μ 变大而变大。换言之,由于电压修正值 ΔV 随着迁移率 μ 变大而变大,所以能够消除各像素电路 10 间的迁移率 μ 的偏差。

[0202] 像素电路 10 还包含自举功能。也就是说,在信号幅值 V_{in} 的有关信息保持在保持电容 120 中的阶段中,写入扫描部 104 解除向写入扫描线 104WS 施加写入驱动脉冲 WS (即,将写入驱动脉冲 WS 的电位设定至非活动 L 电平) 以将采样晶体管 125 设定为处于非导通状态,从而将驱动晶体管 121 的栅极端 G 与视频信号线 106HS 电分离 (发光时段 I: 参照图 7G)。当操作前进至发光时段 I 时,水平驱动部 106 在接下来的合适的时间点将视频信号线 106HS 的电位返回至基准电位 (V_{ofs})。

[0203] 有机 EL 元件 127 的发光状态持续到第 $(m+m'-1)$ 个水平扫描时段。接着,构成第 (n, m) 个子像素的有机 EL 元件 127 的发光操作结束。此后,操作前进至下一帧 (或后一帧),并且再次重复进行阈值电压修正准备操作、阈值电压修正操作、迁移率修正操作和发光操作。

[0204] 在发光时段 I 中,驱动晶体管 121 的栅极端 G 与视频信号线 106HS 电分离。由于解除了向驱动晶体管 121 的栅极端 G 施加信号电位 ($V_{ofs}+V_{in}$),所以驱动晶体管 121 的栅极电位 V_g 能够上升。保持电容 120 连接在驱动晶体管 121 的栅极端 G 与源极端 S 之间,并且基于保持电容 120 的作用进行自举操作。当假定自举增益为 1 (理想值) 时,栅极电位 V_g 与驱动晶体管 121 的源极电位 V_s 一起变化,并且能够由此保持栅极 - 源极电压 V_{gs} 恒定。在此时,流过驱动晶体管 121 的驱动电路 I_{ds} 也流过有机 EL 元件 127,并且有机 EL 元件 127 的阳极电位因此根据驱动电流 I_{ds} 而上升。令 V_{e1} 为阳极电位上升后的量。在短时间内,由于随着源极电位 V_s 的上升消除了有机 EL 元件 127 的反偏压状态,所以有机 EL 元件 127 实际

上由于驱动电流 I_{ds} 的流入而开始发光。

[0205] 这里,通过将“ $V_{sig}+V_{th}-\Delta V$ ”或“ $V_{in}+V_{th}-\Delta V$ ”代入到用于表示之前的晶体管特性的表达式 (1) 中,从而能够由表达式 (8) 或表达式 (9) 的形式表示驱动电流 I_{ds} 与栅极电压 V_{gs} 之间的关系:

$$[0206] \quad I_{ds}=k \times \mu \times (V_{sig}-V_{ofs}-\Delta V)^2 \quad \dots (8)$$

$$[0207] \quad I_{ds}=k \times \mu \times (V_{in}-V_{ofs}-\Delta V)^2 \quad \dots (9)$$

[0208] 从表达式 (8) 和 (9) 可知,去除了阈值电压 V_{th} 项,所以提供至有机 EL 元件 127 的驱动电流 I_{ds} 与驱动晶体管 121 的阈值电压 V_{th} 无关。也就是说,当将基准电位 V_{ofs} 设定为例如 0V 时,流过有机 EL 元件 127 的驱动电流 I_{ds} 与如下值的平方成比例,该值是通过从视频信号 V_{sig} (其用于控制有机 EL 元件 127 的亮度) 的值中减去由驱动晶体管 121 的迁移率 μ 在第二节点 ND₂ (驱动晶体管 121 的源极端) 引起的电位修正值 ΔV 的值而获得的。换言之,流过有机 EL 元件 127 的电流 I_{ds} 与有机 EL 元件 127 的阈值电压 V_{thEL} 以及驱动晶体管 121 的阈值电压 V_{th} 无关。也就是说,有机 EL 元件 127 的发光量 (亮度) 不受有机 EL 元件 127 的阈值电压 V_{thEL} 的影响和驱动晶体管 121 的阈值电压 V_{th} 的影响。另外,第 (n,m) 个有机 EL 元件 127 的亮度具有与电流 I_{ds} 相对应的值。

[0209] 此外,由于电位修正值 ΔV 在具有较大的迁移率 μ 的驱动晶体管 121 中变大,所以栅极-源极电压 V_{gs} 的值变小。因此,即使当表达式 (8) 和 (9) 中迁移率 μ 的值大时, $(V_{sig}-V_{ofs}-\Delta V)^2$ 的值仍变小。因此,能够修正漏极电流 I_{ds} 。也就是说,如果视频信号 V_{sig} 的值即使在迁移率 μ 互不相同的晶体管 121 中是相同的,那么漏极电流 I_{ds} 的值变得大约彼此相等。因此,流过各有机 EL 元件 127 并且用于控制有机 EL 元件 127 的的电流 I_{ds} 被均一化。也就是说,能够修正有机 EL 元件 127 之间由迁移率 μ 的偏差 (和 k 偏差) 导致的亮度偏差。

[0210] 另外,保持电容 120 连接在驱动晶体管 121 的栅极端 G 与源极端 S 之间。因此,基于保持电容 120 的作用在发光时段的第一部分中进行自举操作,并且在保持驱动晶体管 121 的栅极-源极电压“ $V_{gs}=V_{in}+V_{th}-\Delta V$ ”恒定的同时,栅极电位 V_g 和源极电位 V_s 均上升。驱动晶体管 121 的源极电位 V_s 变成等于“ $-V_{th}+\Delta V+V_{el}$ ”,从而栅极电位 V_g 变成等于“ $V_{in}+V_{el}$ ”。在此时,由于驱动晶体管 121 的栅极-源极电压 V_{gs} 保持恒定,所以驱动晶体管 121 使恒定电流 (驱动电流 I_{ds}) 流过有机 EL 元件 127。因此,有机 EL 元件 127 的阳极端 A 处的电位 (= 节点 ND122 处的电位) 连续上升直到达到如下电压:在该电压下,处于饱和状态的驱动电流 I_{ds} 的电流流过有机 EL 元件 127。

[0211] 这里,当发光时段变长时,有机 EL 元件 127 的电流-电压 (I-V) 特性也相应变化。因此,节点 ND122 处的电位也随之时间而改变。然而,即使当有机元件 127 的阳极电位由于有机 EL 元件 127 的这种时间性劣化而发生变化时,保持电容 120 中保持的栅极-源极电压 V_{gs} 通常保持为“ $V_{in}+V_{th}-\Delta V$ ”的恒定电压。由于驱动晶体管 121 作为恒定电流源进行操作,即使在有机 EL 元件 127 的电流电压特性受到时间性变化的影响并且驱动晶体管 121 的源极端 S 处的源极电位 V_s 随着上述时间性变化而发生变化时,驱动晶体管 121 的栅极-源极电压 V_{gs} 被保持电容 120 保持在恒定电压 ($\approx V_{in}+V_{th}-\Delta V$)。因此,流过有机 EL 元件 127 的电流不改变,并且有机 EL 元件 127 的发光亮度也因此保持恒定。尽管实际上由于自举增益小于“1”,而栅极-源极电压 V_{gs} 变得小于“ $V_{in}+V_{th}-\Delta V$ ”,但是栅极-源极电压 V_{gs} 仍然保持

在对应于自举增益的栅极-源极电压 V_{gs} 。

[0212] 如上所述,在实施例 1 的显示装置 1 中的像素电路 10 中,通过对驱动时序进行设计,自动地构成了阈值电压修正电路和迁移率修正电路。此外,为了防止驱动晶体管 121 的特性偏差(在本例中的阈值电压 V_{th} 的偏差和迁移率 μ 的偏差)对驱动电流 I_{ds} 产生影响,像素电路 10 起到用于通过修正阈值电压 V_{th} 和迁移率 μ 的影响来保持驱动电流恒定的驱动信号固定电路的作用。由于不仅进行自举操作,还进行阈值电压修正操作和迁移率修正操作,所以通过对应于阈值电压 V_{th} 的电压以及用于迁移率修正的电位修正值 ΔV 来调整被自举操作保持的栅极-源极电压 V_{gs} 。因此,有机 EL 元件 127 的发光亮度不受驱动晶体管 121 间的阈值电压 V_{th} 的偏差和迁移率 μ 的偏差的影响,并且不受有机 EL 元件 127 的时间性劣化的影响。因此,能够以与输入的视频信号 V_{sig} (信号幅值 V_{in}) 相对应的稳定灰度来显示图像,并且因此能够获得具有高图像质量的图像。

[0213] 另外,由于像素电路 10 能够由使用 n 沟道驱动晶体管 121 的源极跟随器电路组成,所以即使原样地使用具有阳极和阴极电极的现有有机 EL 元件时,也能够驱动有机 EL 元件 127。另外,像素电路 10 能够由均是 n 型的晶体管(包括驱动晶体管和周边部的采样晶体管等)组成,因此甚至在晶体管制造方面也实现了成本节省。

[0214] 元件特性的环境依赖性与修正处理的关系

[0215] 如上所述,在图 6 所示的驱动时序中,出于改善由元件特性的不均匀(在上述情况下的驱动晶体管 121 的阈值电压 V_{th} 的偏差和迁移率 μ 的偏差)引起的显示不均匀的目的,通过以写入驱动脉冲 WS 的时序和电源驱动脉冲 DSL 的时序来控制晶体管,从而控制显示亮度。

[0216] 这里,用于构成像素电路 10 的驱动晶体管 121 的特性(阈值电压 V_{th} 和迁移率 μ)受到环境特性的影响,因而驱动晶体管 121 的阈值电压 V_{th} 和迁移率 μ 例如对应于温度的变化而发生变化。因此,发现当不顾环境特性的变化而是用一定的写入驱动脉冲 WS 和电源驱动脉冲 DSL 来进行阈值电压修正和迁移率修正时,不一定能够实现正确的修正。即使在一定的环境条件下能够抑制由于元件特性偏差引起的显示不均匀,而当环境条件改变可能无法进行正确的修正控制,因此存在由用于构成像素电路的元件的特性偏差导致的显示不均匀现象。下面,将对此进行说明。

[0217] 图 8A、图 8B 和图 8C 分别是说明设置在像素电路 10 的周边的电路(周边电路)的比较例的框图、时序图和框图。具体地,图 8A 是表示比较例的周边电路 400Z 的通用结构的框图,图 8B 是说明比较例的周边电路 400Z 的操作的时序图。另外,图 8C 是特别说明比较例的周边电路 400Z 的与写入驱动脉冲 WS 相关的操作的框图。周边电路 400Z 是用于生成驱动信号(其用于分别驱动像素电路 10 内的各种晶体管)的电路的统称,并且对应于图 1 中的控制部 109 和接口部(垂直 IF 部 133 和水平 IF 部 136)。在周边电路 400Z 中,在输出信号时,例如对于信号系统,其不仅管理输出时序而且管理信号电平;然而对于可能被用于控制晶体管的导通/断开的信号,其管理输出波形(输出时序、晶体管上升或下降的特性等)。作为示例,图 8A、图 8B 和图 8C 通过关注用于控制晶体管导通或断开的驱动脉冲的生成而分别表示框图、时序图和框图。

[0218] 如图 8A 所示,周边电路 400Z 包括设置有移位寄存器部 410、逻辑电路部 420、电平移位电路 430 和输出缓存部 440 的扫描部。尽管这里省略了图示,但在移位寄存器部 410

的前一级设置有接口部。这种结构也可以适用于垂直扫描系统和水平扫描系统中的各个驱动脉冲。

[0219] 移位寄存器部 410 是以如下方式设置的：多级（至少为行数或列数）的移位寄存器 412 (S/R) 以串联的方式连接。因此，移位寄存器部 410 逐行地或逐列地顺次选择像素阵列部 102 的像素电路 10。例如，如图 8B 所示，当通过接口部（未图示）将使能脉冲 SP 施加至第一级移位寄存器 412 时，使能脉冲 SP 在移位寄存器 412 中与从接口部（未图示）发送的移位时钟 CK_1（扫描时钟）同步地顺次移位，并且从各级中输出具有一个单位时段宽度的移位脉冲 SFTP（图 8B 中的附图标记“_n”表示级数），移位脉冲 SFTP 均被设定为活动 H 电平。输入至移位寄存器 412 的移位时钟 CK_1 的一个周期等于驱动脉冲的一个周期。例如，写入驱动脉冲 WS 的一个周期等于一个水平周期。

[0220] 逻辑电路部 420 的每一级设置有逻辑电路 (Logic) 422。因此，来自移位寄存器 412 的各级的移位脉冲 SFTP 被提供至逻辑电路 422 的相应级，并且使能脉冲（使能脉冲，EN）从接口部（未图示）提供至各逻辑电路 422。基于移位脉冲 SFTP 和使能脉冲 EN，逻辑电路 422 根据受控逻辑生成脉冲信号，该脉冲信号用于产生提供至像素阵列部 102 的扫描线的驱动脉冲。根据不同情况，逻辑电路 422 基于移位脉冲 SFTP 生成多个移位时钟 CK_1 的窗口脉冲，并且在一些情况下根据受控逻辑基于窗口脉冲和使能脉冲 EN 生成脉冲信号，该脉冲信号用于产生提供至像素阵列部 102 的扫描线的驱动脉冲。例如，如图 8B 所示，获得了移位脉冲 SFTP 与使能脉冲 EN 的逻辑与 (logic AND)，从而实质上连续地移位用于形成驱动脉冲的脉冲信号。

[0221] 电平移位部 430 的每一级设置有电平转换部 432 (L/S)。因此，电平转换部 432 将来自于对应级的逻辑电路 422 的具有相对狭窄的幅值（整体上具有低电压电平）的输出脉冲放大为具有相对宽幅值（整体上具有高电压电平）的输出脉冲。

[0222] 输出缓存部 440 的每一级设置有缓冲器 (Buffer) 442。因此，缓冲器 442 将来自对应级的电平转换部 432 的具有相对宽幅值（整体上具有高电压电平）的输出脉冲输出至相应列或相应行中的配线（扫描线）。

[0223] 例如，对于写入驱动脉冲 WS，如图 8C 所示，将周期为一个水平扫描时段 (1H) 的移位时钟 CK_1 提供至移位寄存器部 410。此外，用于阈值电压修正的使能脉冲 WSEN_1 和用于迁移率修正的使能脉冲 WSEN_2 共同提供至逻辑电路部 420 的逻辑电路 422。用于阈值电压修正的使能脉冲 WSEN_1 调整初始化时段 D 和阈值电压修正时段 E，用于迁移率修正的使能脉冲 WSEN_2 调整写入 & 迁移率修正时段 H。

[0224] 图 9A 和图 9B 分别表示图 8C 所示逻辑电路 422 的时序和用于实现图 9A 所示时序的详细结构。在逻辑电路部 420 中，如图 9A 所示，逻辑电路 422 获得使能脉冲 WSEN_1 与使能脉冲 WSEN_2 的逻辑或 (logic OR)，并且还获得该逻辑或与来自对应级的移位寄存器 412 的移位脉冲 SFTP 的逻辑与 (logic AND)，从而生成了用于形成提供至写入扫描线 104WS 的写入驱动脉冲 WS 的脉冲信号。出于实现相关功能的目的，例如，如图 9B 所示，逻辑电路 422 包括反相器 462 和反相器 464，以及与非门 466 和与非门 468。反相器 462 和反相器 464 以及与非门 466 构成了或门。

[0225] 尽管图 8C 以及图 9A 和图 9B 表示与写入驱动脉冲 WS 相关的框图、时序图和电路图，对于电源驱动脉冲 DSL，只需要将用于阈值电压修正的使能脉冲 WSEN_1 和用于迁移率

修正的使能脉冲 WSEN_2 变成用于供电的使能脉冲 DSEN。另外,只需要例如将电平移位部 430 和输出缓存部 440 变成如下电源电路:当使能脉冲 DSEN 保持为活动 H 电平时,输出第一电位 $V_{cc,H}$,当使能脉冲 DSEN 保持为非活动 L 电平时,输出第二电位 $V_{cc,L}$ 。

[0226] 在如图 9B 所示的周边电路 400Z 的结构的情况下,用于生成脉冲信号(其用于产生驱动脉冲)的逻辑电路部 420(逻辑电路 422)不具备能够对应于环境变化而改变阈值电压修正时段和迁移率修正时段的结构。另一方面,如图 6 的时序所示,例如,在迁移率修正时段,以在进行信号写入的同时进行迁移率修正的方式进行驱动。因此,在迁移率修正操作中,用于修正的脉冲宽度敏感地受到影响。例如,当用于构成像素晶体管 10 的驱动晶体管 121 的特性由于面板环境温度的变化等而改变并且最佳迁移率修正时间因此而改变时,在图 9B 所示的逻辑电路 422 中,用于调整迁移率修正时段的写入驱动脉冲 WS 的脉冲宽度是与环境温度无关的常量。因此,无法进行正常的迁移率修正操作,这将导致均匀性的劣化。

[0227] 对应于元件特性的环境依赖性的修正时段的调整技术

[0228] 由于元件特性具有环境依赖性,所以当修正时段被设定为与环境无关的常量时,可能无法提供适当的修正操作,从而导致显示不均匀。因此,需要开发出用于能够调整修正时段以使其对应于元件特性的环境依赖性的结构。

[0229] 实施例 1 提供了一种结构,该结构能够适当地调整修正时段以使其与像素电路 10 的构成元件的特性的环境依赖性相对应,从而改善了由环境变化导致显示不均匀的现象。

[0230] 基本对策技术

[0231] 图 10A、图 10B 和图 10C 分别是用于说明用于自动调整修正时段以使其对应于元件特性的环境依赖性的基本概念的框图和时序图。具体地,图 10A 是表示基本结构的电路图,图 10B 和图 10C 分别是说明操作的时序图。

[0232] 如图 10A 所示,用于自动调整修正时段以使其对应于元件特性的环境依赖性的技术是通过如下方式实现的:在使能脉冲 EN 的输入至逻辑电路部 420(逻辑电路 422)的路径上设置修正时段调整部 460。修正时段调整部 460 是用于对脉冲信号的宽度进行调整以使其对应于环境变化的脉冲宽度调整部的示例,上述脉冲信号用于产生驱动晶体管 121 和/或采样晶体管 125 所使用的驱动脉冲。顺便提及地,为了可以对于温度、湿度等的环境依赖性适当地调整修正时段以使其对应于像素电路 10 的构成元件的特性,只需要在与像素电路 10 的构成元件(诸如驱动晶体管 121 或采样晶体管 125)尽可能紧密接触的位置处布置修正时段调整部 460。例如,即使在修正时段调整部 460 布置在像素阵列部 102 外部时,只需要将修正时段调整部 460 布置得靠近像素阵列部。或者,也可以将修正时段调整部 460 布置在像素阵列部 102 内部。

[0233] 修正时段调整部 460 包括延迟部 462 和门电路部 466,并且通过利用延迟部 462 中的脉冲延迟相对温度和湿度等的环境依赖性来调整脉冲宽度。因此,能够根据脉冲信号生成驱动脉冲,上述脉冲信号的脉冲宽度是根据环境变化由延迟部 462 自动调整,从而消除了像素电路 10 的构成元件的特性相对温度和湿度等的环境依赖性。

[0234] 例如,为了延迟使能脉冲 EN,只需要将延迟部 462 设置成包括一级或多级缓冲器或反相器。这里,假设当诸如温度或湿度等环境参数增大时,在用于构成延迟部 462 的缓冲器或反相器中的延迟量变小。如果当诸如温度或湿度等环境参数增大时,用于构成延迟部 462 的缓冲器或反相器中的延迟量变大,只需要逆向理解稍后给出的说明中的变化方向。门

电路部 466 根据未经延迟的使能脉冲 EN 和经延迟部 462 延迟的使能脉冲（经延迟使能脉冲 ENDL）来生成脉冲信号。因此，门电路部 466 只需要采用使用与非门（或者与门）或者或非门（或者或门）的结构，或者当需要逻辑逆转时使用反相器的结构。

[0235] 将门电路部 466 中生成的脉冲信号而不是将使能脉冲 EN 提供至逻辑电路 422。通过延迟部 462 和门电路部 466 对用于控制修正时段的使能脉冲 EN 进行形状设定，并且将其提供至逻辑电路 422，从而能够自动调整每个面板环境温度的脉冲宽度。

[0236] 图 10B 表示用于说明当环境（诸如温度和湿度）的变化方向与修正时段的调整方向彼此相反时的操作示例 1 的时序图。“方向彼此相反的情况”是指如下情况：例如，当温度或湿度上升时，最佳修正时段与上述上升相对应地变短，并且相反地，当温度或湿度下降时，最佳修正时段与上述下降相对应地变长。如图 10B 所示，使能脉冲 EN 在延迟部 462 中延迟 ΔT 。这里，如前所述，假定对于用于构成延迟部 462 的缓冲器或反相器而言，当诸如温度或湿度等环境参数上升时，延迟量减小。

[0237] 使能脉冲 EN 和经延迟使能脉冲 ENDL 被输入至门电路部 466。门电路部 466 基于使能脉冲 EN 和经延迟使能脉冲 ENDL 生成使得环境（诸如温度或湿度）的变化方向与修正时段的调整方向彼此相反的脉冲信号。在图 10B 所示的情况下，门电路部 466 基于从使能脉冲 EN 的前沿到经延迟使能脉冲 ENDL 的前沿的时段范围生成脉冲信号。或者，门电路部 466 可以基于从使能脉冲 EN 的后沿到经延迟使能脉冲 ENDL 的后沿的时段范围生成脉冲信号。

[0238] 在通过修正时段调整部 460 对使能脉冲 EN 进行定形时，输出具有与用构成延迟部 462 的晶体管的特性相对应的延迟量的经延迟使能脉冲 ENDL。如果环境温度高并且因此最佳修正时间向更短的时间迁移，那么延迟部 462 中的晶体管特性也发生改变，并且经延迟使能脉冲 ENDL 的延迟量 ΔT 也因此变小。因此，在门电路部 466 中基于从使能脉冲 EN 的前沿到经延迟使能脉冲 ENDL 的前沿之间的时段生成的脉冲信号的宽度变窄。因此，能够自动调整脉冲宽度以使其与面板环境温度变化相对应。

[0239] 图 10C 表示用于说明当环境（诸如温度和湿度）的变化方向与修正时段的调整方向彼此相同时的操作示例 2 的时序图。“方向彼此相同的情况”是指如下情况：例如，当温度或湿度上升时，最佳修正时段与上述上升相对应地变长，并且相反地，当温度或湿度下降时，最佳修正时段与上述下降相对应地变短。使能脉冲 EN 和经延迟使能脉冲 ENDL 输入至门电路部 466。门电路部 466 基于使能脉冲 EN 和经延迟使能脉冲 ENDL 生成使得环境（诸如温度或湿度）的变化方向与修正时段的调整方向彼此相同的脉冲信号。在图 10C 所示的情况下，门电路部 466 基于从经延迟使能脉冲 ENDL 的前沿到使能脉冲 EN 的后沿的时段范围生成脉冲信号。或者，门电路部 466 可以基于从经延迟使能脉冲 ENDL 的后沿到使能脉冲 EN 的前沿的时段范围生成脉冲信号。

[0240] 在通过修正时段调整部 460 对使能脉冲 EN 进行定形时，输出具有与用于构成延迟部 462 的晶体管的特性相对应的延迟量的经延迟使能脉冲 ENDL。如果面板环境温度高并且因此最佳修正时间向更长的时间迁移，那么延迟部 462 中的晶体管特性也发生改变，并且经延迟使能脉冲 ENDL 的延迟量 ΔT 也因此变小。因此，在门电路部 466 中基于从经延迟使能脉冲 ENDL 的前沿到使能脉冲 EN 的后沿的时段生成的脉冲信号的宽度变宽。因此，能够自动调整脉冲宽度以使其与面板环境温度变化相对应。

[0241] 对策技术的应用实例

[0242] 图 11A、图 11B 和图 11C 分别是说明用于自动调整修正时段以使其与元件特性的环境依赖性相对应的技术的具体应用示例的电路图和时序图。在此情况下,迁移率修正时段的应用实例被图示为修正时段对策技术的应用实例示出。具体地,图 11A 是表示实施例 1 的显示装置中的周边电路 400A 的结构的电路图。图 11B 是表示周边电路 400A 中设置的修正时段调整部 460 的详细结构的电路图。此外,图 11C 是说明图 11B 中所示的修正时段调整部 460 的操作的时序图。

[0243] 如图 11A 所示,在周边电路 400A 中,修正时段调整部 460 设置在用于迁移率修正的使能脉冲 WSEN_2 的路径上。其它的结构与图 9B 所示的比较例的周边电路 400Z 中的结构相同。

[0244] 图 11B 是表示修正时段调整部 460 的详细结构的电路图。延迟部 462 是通过将奇数个反相器 464 相互串联连接而设置的。门电路部 466 是由与非门 468 和设置在与非门 468 的下一级反相器 469 构成的。

[0245] 图 11C 是说明修正时段调整部 460 的操作的时序图。由于在延迟部 462 中奇数个反相器 464 相互串联连接,所以输入的用于迁移率修正的使能脉冲 WSEN_2 (具有波形 A) 被延迟了延迟量 ΔT 并且被逻辑反转。因此,输出了反转的经延迟使能脉冲 NWSNDL_2 (具有波形 B)。

[0246] 根据使能脉冲 WSEN_2 和反转的经延迟使能脉冲 NWSNDL_2,与非门 468 基于从使能脉冲 WSEN_2 的前沿到反转的经延迟使能脉冲 NWSNDL_2 的后沿的时段生成脉冲信号 (具有波形 C)。反相器 469 向逻辑电路 422 提供通过对从与非门 468 输出的脉冲 (具有波形 C) 进行逻辑反转而获得的脉冲信号 (具有波形 D)。波形 D 提供活动 H 电平时的时段对迁移率修正时段进行调整。

[0247] 在通过修正时段调整部 460 对使能脉冲 WSEN_2 进行定形时,输出具有与构成延迟部 462 的晶体管的特性相对应的延迟量 ΔT 的反转的经延迟使能脉冲 NWSNDL_2。如果面板环境温度高并且因此最佳修正时间向更短的时间迁移,那么延迟部 462 中的晶体管特性也发生改变,并且经延迟使能脉冲 ENDL 的延迟量 ΔT 也因此变小。因此,在门电路部 466 中基于从使能脉冲 EN 的前沿到经延迟使能脉冲 ENDL 的前沿的时段生成的脉冲信号的宽度变窄。因此,能够自动调整用于控制迁移率修正时段的脉冲宽度以使其与面板环境温度变化相对应。通过延迟部 462 对脉冲宽度进行定形,从而能够将具有最佳脉冲宽度的写入驱动脉冲 WS 自动提供至写入扫描线 104WS,以使其与面板环境温度相对应。

[0248] 4-2. 实施例 2 (电路的驱动方法):实施例 1+ 由驱动脉冲的形状偏差所导致的显示不均匀现象的对策 (相同脉冲信号的开关选择)

[0249] 如上所述,在图 6 所示的时序中,为了改善由元件的特性的不均匀性 (在上述情况中为驱动晶体管 121 的阈值电压 V_{th} 和迁移率 μ 的偏差和温度变化) 导致的显示不均匀,通过根据写入驱动脉冲 WS 和电源驱动脉冲 DSL 的时序控制晶体管 121 来控制显示亮度。因此,当驱动脉冲的形状 (幅值、电平和宽度等) 存在偏差时,可能无法进行正确的控制,从而导致显示不均匀。

[0250] 例如,在进行迁移率修正时,如图 6 的时序图所示,采用如下驱动:通过该驱动,在进行信号写入的同时进行迁移率修正的驱动。因此,迁移率修正操作敏感地受到用于对写

入 & 迁移率修正时段 H 的写入驱动脉冲 WS 进行调整的脉冲宽度的影响。因此,各列脉冲宽度的偏差直接与均匀度劣化相关联。另外,在具有大迁移率等的晶体管的情况下,在进行多次阈值电压修正的分隔阈值电压修正中,中止时段的自举变得显著。特别地,当各行的第一轮阈值电压修正的脉冲形状存在偏差时,由于自举操作的影响在修正中各行产生偏差,这导致了均匀性被损害。

[0251] 例如,在如图 8A 和图 8C 所示的周边电路 400Z 的结构的情况下,对于各列或各行中相同种类(相同名称)的信号,各列或各行生成驱动脉冲并且分别输出至对应于各列或各行的配线(扫描线)。因此,各行或各列的驱动脉冲的形状(宽度和变化特性等)存在偏差,这导致了显示不均匀。例如,关于在图 8C 所示的 2Tr/1C 型驱动结构中使用的写入驱动脉冲 WS,将具有预定波形的用于阈值电压修正的使能脉冲 WSEN_1 和具有预定波形的用于迁移率修正的使能脉冲 WSEN_2 输入至各级逻辑电路 422,从而生成用于产生写入驱动脉冲 WS 的脉冲信号。然而,当用于构成各级逻辑电路 422 的晶体管(未图示)的特性存在偏差时,提供至各像素电路 10 的写入驱动脉冲 WS 的形状就存在偏差,这导致了横条纹(线状噪声)等。由于用于构成逻辑电路 422 的晶体管的特性偏差导致的迁移率修正时段的偏差亮度不均匀(横条纹)的方式呈现出来,这导致图像质量劣化。

[0252] 另外,对于阈值电压修正,根据基于用于供电的使能脉冲 DSEN 的电源驱动脉冲 DSL 的上升沿和基于用于阈值电压修正的使能脉冲 WSEN_1 的写入驱动脉冲 WS 的下降沿来调整第一阈值电压修正时段。然而,当电源驱动脉冲 DSL 和写入驱动脉冲 WS 的脉冲形状都存在偏差时,第一阈值电压修正时段就存在偏差。因此,由于此后的自举的影响在修正中产生了偏差,这导致了均匀性被损害。

[0253] 在图 8C 中,通过关注在 2Tr/1C 型驱动结构中使用的写入驱动脉冲 WS 来进行说明。甚至在诸如 5Tr/1C 型驱动结构、4Tr/1C 型驱动结构和 3Tr/1C 型驱动结构的其它三种驱动结构中,当用于控制像素电路的晶体管的驱动脉冲的形状在各行(各列)存在偏差时,也产生了显示不均匀。例如,在 5Tr/1C 型驱动结构的迁移率修正中,根据在一些情况下用于驱动第一晶体管 TR_1 的驱动脉冲(用于将电源电压施加至驱动晶体管 TR_0 的控制脉冲:被称为“电源扫描脉冲 DS”)和用于驱动写入晶体管 TR_w 的写入驱动脉冲 WS 的有效时段来调整迁移率修正时段。在此情况下,每行的电源扫描脉冲 DS 和写入驱动脉冲 WS 的脉冲形状存在偏差,这导致了每行的迁移率修正时段存在偏差。这也适用于分别包含第一晶体管 TR_1 的 4Tr/1C 型驱动结构和 3Tr/1C 型驱动结构。另外,对于阈值修正,在 5Tr/1C 型驱动结构、4Tr/1C 型驱动结构和 3Tr/1C 型驱动结构的任一种驱动结构中,根据在一些情况下用于驱动第一晶体管 TR_1 的电源扫描脉冲 DS 的有效时段来调整阈值修正时段。在此情况下,当每行的电源扫描脉冲 DS 的脉冲形状存在偏差,第一阈值修正时段就存在偏差,因此由于此后的自举操作的影响在修正中产生了偏差,这导致了均匀性被损害。

[0254] 根据上述情况,在周边电路 400Z 在各列或各行中具有相同种类(相同名称)的信号,各列或各行生成驱动脉冲并且分别输出至对应于各列或各行的配线(扫描线)的结构的情况下,各行或各列的驱动脉冲的形状(宽度和变化特性等)可能存在偏差,这导致了显示不均匀。因此,需要开发出用于抑制由构成逻辑电路 422 的晶体管的特性偏差引起的亮度变化的系统。

[0255] 稍后将要说明的实施例 2 和实施例 3 的特征是如下特征:在将实施例 1 应用于这

一要求的同时,对于各列和各行中的同种(相同名称)信号,优选在具有一部分(作为一个单元的多列或多行)中生成用于产生驱动脉冲的脉冲信号。因此,减轻了每行或每列存在的驱动脉冲的形状(宽度和变化特性等)偏差的程度,并且由驱动脉冲的形状的偏差导致的修正时段的偏差以亮度不均匀(在彩色图像显示的情况下是彩色不均匀)的形式呈现的现象得到了改善,上述驱动脉冲的形状的偏差是由用于构成逻辑电路 422 的晶体管的特性偏差导致的。

[0256] 图 12A、图 12B 和图 12C 分别是说明实施例 2 的显示装置中的像素电路的驱动方法的框图、时序图和框图,实施例 2 关注于由晶体管(该晶体管所构成的逻辑电路生成用于产生驱动脉冲的脉冲信号)的特性偏差导致的显示不均匀的对策。具体地,图 12A 是表示实施例 2 的显示装置中的周边电路 400B 的通用结构的部分电路的框图。图 12B 是说明周边电路 400B 的操作的时序图。另外,图 12C 是特别说明与写入驱动脉冲 WS 相关的周边电路 400B 的结构的部分电路的框图。实施例 2 是解决如下问题的示例:各行的控制迁移率修正时段的驱动脉冲的形状(宽度和变化特性等)由于用于构成逻辑电路的晶体管的特性偏差而存在偏差。

[0257] 特别地,在实施例 2 中,在每个单位中,脉冲信号分别通过开关输出至对应的多列或多行的配线(扫描线)。特别地,实施例 2 是适合于在一个单位时段(在此例中为一个扫描时段)内结束一系列的修正处理的情况的示例。“在每个单位中,脉冲信号分别通过开关输出至对应的多列或多行的配线(扫描线)”是指在与其它单位的关系中,与扫描线的连接是不复杂的(例如,不是交替进行的)。这是因为即使在每一单位生成脉冲信号时,将输出脉冲提供至扫描线从而与其它单位的关系变得复杂,这导致了实质上相对扫描线分别提供具有不同脉冲形状的驱动脉冲。当“在每个单位中,脉冲信号分别通过开关输出至对应的多列或多行的配线(扫描线)”时,至少防止了相对各扫描线分别提供具有不同脉冲形状的驱动脉冲。

[0258] 然而,由各单位的脉冲信号的脉冲形状的偏差引起的影响能够在各单位的相邻部中显现出来。在这点上,只需要使单位数量尽可能小。因此,优选地,在像素阵列部 102 的两侧生成用于形成驱动脉冲的脉冲信号。最优选地,在一个部分中生成用于形成驱动脉冲的脉冲信号,然后通过开关分别输出至行或列的配线(扫描线)。

[0259] 例如,在实施例 2 中,如图 12A 所示,周边电路 400B 具有如下结构:首先,从比较例的周边电路 400Z 中去除逻辑电路部 420 和输出缓存部 440,并且周边电路 400B 包括开关部 450,开关部 450 在电平移位部 430 的下一级中具有设置在每一行或每一列的开关 452。因此,采用的结构是如下结构:来自移位寄存器部 410 的输出信号输入至电平移位部 430,并且通过电平转换获得的移位脉冲分别被提供至每行或每列开关 452 的控制输入端。

[0260] 优选地,开关电路 452 的结构利用设置有传输栅极结构的开关电路(典型的例子是 CMOS 开关)。例如,如图 12A 所示,在开关电路 452 中,n 沟道 MOSFET(NMOS) 454 和 p 沟道 MOSFET(PMOS) 456 以互补形式相互连接。反相器 458 设置在 NMOS 454 的控制输入端侧。另外,用于将扫描线的电位设定至低电位的 NMOS 459 与开关电路 452 的输出端和扫描线相连。

[0261] 在开关电路 452 中,PMOS 456 的控制输入端和反相器 458 的输入端均是开关电路 452 的控制输入端,并且从电平转换部 432 将脉冲信号提供至相关的控制输入端。在此情况

下,当相关的脉冲信号的电位被设定为 L 电平时,开关电路 452 在其输入端取出信号,并且将取出的信号输出至输出端侧的扫描线。因此,如图 12B 所示,当从接口部(未图示)将触发脉冲 SP 提供至移位寄存器部 410 时,移位寄存器部 410 与从接口部(未图示)提供的移位时钟 CK_1 同步地在移位寄存器 412 中对触发脉冲 SP 连续移位。因此,从各级输出启动脉冲 SP 以作为移位脉冲 NSFTP,移位脉冲 NSFTP 均被设定为非活动 L 电平并且具有一个单位时段宽度。此后,均具有相对狭窄的幅值(整体具有低电压电平)的移位脉冲 NSFTP 被放大为均具有相对宽的幅值(整体具有高电压电平)脉冲信号,这些脉冲信号均随后被输入至开关电路 452 的控制输入端。尽管未图示,也可以采用将 PMOS 456 布置在反相器 458 的输出端侧的互补连接。在此情况下,在移位寄存器部 410 中,从各级均输出被设定为活动 H 电平的移位脉冲 SFTP,并且在 NMOS 459 的控制输入端设置有反相器以与该变化相对应。

[0262] 为了在像素阵列部 102 的外部(在本例中在一部分中)生成驱动脉冲,周边电路 400B 除了扫描部还包括设置有电平转换部 482(对应于电平转换部 432)、逻辑电路 484(对应于逻辑电路 422)和缓冲器 486(对应于缓冲器 442)的脉冲生成部 480。在脉冲生成部 480 的前一级设置有在实施例 1 中说明的修正时段调整部 460。因此,对于使能脉冲 EN,经调整使能脉冲 ENZ 提供至脉冲生成部 480,经调整使能脉冲 ENZ 在修正时段被调整以与用于构成像素电路 10 的驱动晶体管 10 的特性的环境依赖性相对应。特别地,实施例 2 的周边电路 400B 的特征在于:脉冲生成部 480 布置在扫描线的最外部。逻辑电路 484 生成被设定为活动 H 电位的脉冲信号,并且将生成的脉冲信号通过缓冲器 486 提供至开关电路 452 的输入端。尽管未图示,可以向作为一个单元的多列或多行(所有行或所有列的程度是禁止的)的每一单元设置缓冲器 486,或者可以向每列或每行设置缓冲器 486。在脉冲生成部 480 中,具有预定的脉冲波形、具有相对窄的幅值(整体具有低电压电平)并且从修正时段调整部 460 输入的经调整使能脉冲 ENZ 通过设置在一部分中的电平转换部 482 被放大为具有相对宽的幅值(整体具有高电压电平)的脉冲信号。另外,获得的脉冲信号随后被输入至在一部分中的逻辑电路 484,从而生成具有相对宽的幅值(整体具有高电压电平)的用于形成驱动脉冲的脉冲信号。需要注意的是,尽管在此例中是基于一种驱动脉冲(特别指明关于其自身)有关的经调整使能脉冲 ENZ 对最简单的结构进行的说明,但是根据情况,利用其它驱动脉冲有关的使能脉冲 EN 生成用于形成新的种类的驱动脉冲的脉冲信号。

[0263] 周边电路 400B 将逻辑电路 484 中生成的脉冲信号输入至每列或每行设置的各个开关电路 452 的输入端,并且根据从各行或各列中的电平转换部 432 提供的移位脉冲 NSFTP 从开关电路 452 的控制输入端取出需要的脉冲。也就是说,当移位脉冲 NSFTP 保持在活动 H 电平时,用于构成 NMOS 454 和 PMOS 456 的 CMOS 开关断开,并且导通 NMOS 459,从而扫描线的电位变为低电平。另一方面,当移位脉冲 NSFTP 保持在非活动 L 电平时,用于构成 NMOS 454 和 PMOS 456 的 CMOS 开关导通,并且断开 NMOS 459,从而扫描线的电位变为近似等于缓冲器 486 的输出电位。这样,脉冲生成部 480 中生成的脉冲信号作为驱动脉冲被输出至扫描线。即使当用于构成逻辑电路 484 的晶体管的特性在各脉冲生成部 480 中存在偏差的时候,偏差的影响以相同的方式呈现在所有行或所有列中。因此,能够抑制由用于构成逻辑电路 484 的晶体管的特性偏差导致的每行或每列驱动脉冲的波形存在的偏差。因此,也能够抑制亮度变化(显示不均匀)。

[0264] 尽管未图示,电平转换部 482 和逻辑电路 484 的布置顺序可以反转。在此情况下,

提供了如下优点：在构成方面，逻辑电路 484 能够由低电压电路构成。在此情况下，在脉冲生成部 480 中，具有预定的脉冲波形、具有相对窄的幅值（整体也具有低电压电平）并且从修正时段调整部 460 输入的经调整使能脉冲 ENZ 被输入至一部分中的逻辑电路 484，从而生成具有相对窄的幅值（整体也具有低电压电平）的用于形成驱动脉冲的脉冲信号。然后，生成的具有相对窄的幅值的脉冲信号通过一部分中的电平转换部 482 被放大为具有相对宽的幅值（整体也具有高电压电平），并且被输入至每列或每行设置的各开关电路 452 的输入端，并且根据从各行或各列中的电平转换部 432 提供的移位脉冲 NSFTP 从开关电路 452 的控制输入端取出需要的脉冲。

[0265] 例如，对于 2Tr/1C 型驱动结构中使用的写入驱动脉冲 WS，如图 12C 所示，将用于阈值修正的使能脉冲 WSEN_1 和基于用于迁移率修正的使能脉冲 WSEN_2 获得的并且在修正时段调整部 460 中被调整了脉冲宽度的经调整使能脉冲 WSENZ_2 提供至电平转换部 482，并且随后放大为具有相对宽的幅值（整体也具有高电压电平）的脉冲信号，该脉冲信号随后被提供至逻辑电路 484。逻辑电路 484 获得分别具有相对宽的幅值（整体也具有高电压电平）的使能脉冲 WSEN_1 与使能脉冲 WSEN_2 的逻辑或，从而生成用于形成将被提供至写入扫描线 104WS 的写入驱动脉冲 WS 的脉冲信号。

[0266] 尽管图 12C 表示与 2Tr/1C 型驱动结构中的写入驱动脉冲 WS 相关的周边电路 400B，但是对于电源驱动脉冲 DSL，只需要将用于阈值电压修正的使能脉冲 WSEN_1 和用于迁移率修正的使能脉冲 WSEN_2 改变成用于供电的使能脉冲 DSEN。另外，电平移位部 430 或输出缓存部 440 例如只需要被改变成电源电路。然后，只需要以如下方式进行改变：当使能脉冲 DSEN 保持在活动 H 电平时，输出第一电位 $V_{cc,H}$ ，而当使能脉冲 DSEN 保持在非活动 L 电平时，输出第二电位 $V_{cc,L}$ 。这一点与比较例的情况是相同的。

[0267] 在如图 12A 和图 12C 所示的周边电路 400B 的结构的情况下，对于各列或各行中的同种（相同名称）信号，具有预定的脉冲波形并且从像素阵列部 102 的外部输入的使能脉冲 EN 被输入至一部分中的逻辑电路 422，从而生成用于形成驱动脉冲的脉冲信号。此后，在逻辑电路 422 中生成的脉冲信号通过缓冲器 486 被输入至每列或每行设置的各开关电路 452 的输入端，并且根据从电平转换部 432 提供的脉冲 NSFTP 从开关电路 452 的控制输入端取出需要的脉冲。通过采用如下结构，能够根据面板环境温度变化自动调整脉冲宽度。另外，能够将不存在驱动脉冲的形状偏差的稳定脉冲波形提供至各行或各列。因此，能够抑制由修正时段的偏差导致的亮度不均匀，而上述修正时段的偏差是由构成逻辑电路 422 的晶体管的特性偏差导致的。对于图 12C 所示的写入驱动脉冲 WS，能够向各行提供均具有无偏差的稳定波形的用于阈值电压修正的脉冲和用于迁移率修正的脉冲。另外，无论环境温度变化，均能获得具有优良均匀性并且无横条带的面板。

[0268] 在图 12C 中，通过关注 2Tr/1C 型驱动结构中使用的写入驱动脉冲 WS 进行说明。甚至在诸如 5Tr/1C 型驱动结构、4Tr/1C 型驱动结构和 3Tr/1C 型驱动结构的其它三种驱动结构中，各行或各列的用于控制像素电路 10 的晶体管的驱动脉冲的脉冲形状能够变成为无偏差的稳定脉冲形状。例如，在 5Tr/1C 型驱动结构的迁移率修正中，在一些情况下根据用于驱动移位晶体管 TR_L 的电源扫描脉冲 DS 和用于驱动写入晶体管 TR_W 的写入驱动脉冲 WS 的有效时段来控制迁移率修正时段。在此情况下，对于电源扫描脉冲 DS 和写入驱动脉冲 WS，能够使各行的驱动脉冲的脉冲形状变成为无偏差的稳定脉冲波形。由于能够抑制各行

的迁移率修正时段的偏差,所以能够显示不存在亮度不均匀的优良图像。这也适用于均含有第一晶体管 TR_1 的 4Tr/1C 型驱动结构和 3Tr/1C 型驱动结构。另外,对于 5Tr/1C 型驱动结构、4Tr/1C 型驱动结构和 3Tr/1C 型驱动结构中任一种的阈值修正,在一些情况下根据用于驱动第一晶体管 TR_1 的电源扫描脉冲 DS 的有效时段来控制阈值修正时段。在这样情况下,能够使各行电源扫描脉冲 DS 的脉冲形状变成为无偏差的稳定脉冲波形。由于能够抑制每行的电源扫描脉冲 DS 的脉冲形状的偏差,所以能够抑制第一阈值电压修正时段在每行存在偏差。因此,能够显示不存在亮度不均匀的优良图像。

[0269] 变形例

[0270] 尽管在实施例 2 的显示装置中的周边电路 400B 中,脉冲生成部 480 布置在扫描线的最外部,但是本发明不限于此。例如,尽管未图示,脉冲生成部 48 也可以布置在扫描线布置方向上的中间部。缓冲器 486 也可以设置得与被中间部分开的扫描线区域(例如,在扫描方向上的前级侧的一半,以及在扫描方向上的后级侧的一半)相对应。结构上的其它的方面与实施例 2 的相同。通过采用上述结构,能够减小由从缓冲器 486 输出的脉冲信号之间的延迟量的差异导致的缺点。或者,不只限于将一个脉冲生成部 480 布置在扫描线的布置方向上的正中间附近的结构,并且因此即使在设置多个脉冲生成部 480 时,也能够适用相同的技术。例如,尽管未图示,当设置有 N 个(图中为两个)脉冲生成部 480 时,只需要将扫描线的布置方向分为 N 个区域,并且在每个分区中将脉冲生成部 480 布置在扫描线的布置方向上的正中间附近。另外,缓冲器 486 可以被设置成与各分区的被中间部分开的扫描线区域(例如,在各分区中在扫描方向上的前级侧的一半,以及在各分区中在扫描方向上的后级侧的一半)相对应。

[0271] 4-3. 实施例 3(电路的驱动方法):实施例 1+ 由驱动脉冲的形状偏差导致的显示不均匀现象的对策(在脉冲生成部中生成的脉冲信号被移位)

[0272] 图 13A 和图 13B 分别是说明通过关注于由晶体管的特性偏差导致的显示不均匀的对策的本发明第一实施方式的实施例 3 的显示装置中的像素电路的驱动方法的框图和时序图,上述晶体管所构成的逻辑电路生成用于形成驱动脉冲的脉冲信号。具体地,图 13A 是表示实施例 3 的显示装置中的周边电路 400C 的通用结构的部分电路图,图 13B 是说明周边电路 400C 的操作的时序图。

[0273] 在实施例 3 中,对于各列或各行中相同种类(相同名称)的信号,优选在具有一部分(作为一个单元的多列或多行)中生成用于产生驱动脉冲的脉冲信号。另外,将每行或每列脉冲信号连续移位从而作为驱动脉冲被提供至扫描线。缓和了每行或每列驱动脉冲的形状(宽度和变化特性等)偏差的程度,并且由驱动脉冲的形状偏差导致的修正时段的偏差以亮度不均匀(在彩色图像显示的情况下是彩色不均匀)的形式呈现的现象得到了改善,上述驱动脉冲的形状偏差是由用于构成逻辑电路 422 的晶体管的特性偏差导致的。因此,本发明不仅限于一个单位时段内完成一系列修正处理的情况,因此即使当在多个单位时段执行一系列修正处理的时候,仍缓和了每行或每列驱动脉冲的形状(宽度和变化特性等)偏差的程度。因此,由驱动脉冲的形状偏差导致的修正时段的偏差以亮度不均匀(在彩色图像显示的情况下是彩色不均匀)的形式呈现的现象得到了改善,上述驱动脉冲的形状偏差是由用于构成逻辑电路 422 的晶体管的特性偏差导致的。

[0274] 例如,当一起使用分隔阈值电压修正和迁移率修正时,从图 6 所示的时序图可知,

初始化时段 D、阈值电压修正时段 E 和写入 & 迁移率修正时段 H 都存在于写入驱动脉冲 WS 的一个周期内。另外,写入驱动脉冲 WS 的一个周期在多个水平扫描时段(单位时段的示例)中延续。进行写入 & 迁移率修正的行以及进行分隔阈值电压修正的另一行的写入驱动脉冲是彼此不同的。因此,通过从一部分将相同的驱动脉冲提供至所有行,并且在各行中进行开关选择的实施例 1 或实施例 2 的结构可能无法改善驱动脉冲的波形偏差的问题。

[0275] 在实施例 3 中,关于用于解决上述问题的方法,采用了如下结构来解决上面的问题:预先生成用于形成驱动脉冲的脉冲信号,然后对脉冲信号连续移位从而输出至扫描线,其中通过上述驱动脉冲,整个处理周期在多个水平扫描时段中延续。在实施例 1 等中,输入至移位寄存器 412 的移位时钟 CK_1 的一个周期与驱动脉冲的一个周期相同,并且例如与写入驱动脉冲 WS 的一个水平周期相同。另一方面,在实施例 3 中,为了确保一个水平周期内的初始化时段 D、阈值电压修正时段 E 或写入 & 迁移率修正时段 H 的分辨率(一个水平周期的 M 倍),使用周期为实施例 1 等中的移位时钟 CK_1 的周期的 H/M 倍的移位时钟 CK_3。换言之,移位时钟 CK_3 的频率是移位时钟 CK_1 的 M 倍。

[0276] 具体地,实施例 3 的显示装置中的周边电路 400C 包括脉冲生成部 480,脉冲生成部 480 在移位寄存器部 410 的前一级中包含逻辑电路 484。另外,实施例 3 的周边电路 400C 包括移位寄存器部 410、电平移位部 430 和输出缓存部 440。电平转换部 482 和缓存部 486 对于脉冲生成部 480 而言都不是必须的。当与比较例的周边电路 400Z 相比较时,周边电路 400C 具有如下结构:去除了设置在移位寄存器部 410 与电平移位部 430 之间的逻辑电路部 420,并且在移位寄存器部 410 的前一级中设置了所有级共用的逻辑电路 422。

[0277] 实施例 1 中说明的修正时段调整部 460 设置在脉冲生成部 480 的前一级中。在图 13A 所示的情况中,在对应于一种处理时段(诸如初始化时段 D 或阈值电压修正时段 E)的一个使能脉冲 EN_1 和在对应于另一种处理时段(诸如写入 & 迁移率修正时段 H)的另一使能脉冲 EN_2 内的使能脉冲 EN_2 的系统中布置修正时段调整部 460。

[0278] 使能脉冲 EN_1、经调整使能脉冲 ENZ_2、移位时钟 CK_1 和时序信号 TS 都被提供至逻辑电路 484。在此情况下,对于使能脉冲 EN_2,在修正时段对经调整使能脉冲 ENZ_2 进行调整,其中修正时段与用于构成像素电路 10 的驱动晶体管 121 的特性的环境依赖性相对应。移位时钟 CK_1 规定一个单位时段。另外,时序信号 TS 成为所有行或所有列的基准。逻辑电路 484 根据移位时钟 CK_1 生成用于一个使能脉冲 EN_1 的门处理的一种窗口脉冲 WD_1 和用于经调整使能脉冲 ENZ_2 的门处理的另一种窗口脉冲 WD_2。逻辑电路 484 根据使能脉冲 EN_1、经调整使能脉冲 ENZ_2、窗口脉冲 WD_1 和窗口脉冲 WD_2 生成脉冲信号,所述脉冲信号在多个单位时段中延续,并且用于形成在多个单位时段中延续的驱动脉冲。

[0279] 脉冲生成部 480 将在逻辑电路 484 中生成的脉冲信号作为触发脉冲 SP 提供至移位寄存器 412 的第一级。例如,如图 13B 所示,当将脉冲生成部 480 中生成的脉冲信号提供至移位寄存器 412 的第一级时,移位寄存器部 410 与移位时钟 CK_3 同步地以移位时钟 CK_1 的一个周期为增量依次移位上述脉冲信号,并且从各级输出这些脉冲信号以作为均被设定为活动 H 电平的移位脉冲 SFTP(图 13B 中的附图标记“_n”代表级数)。从移位寄存器部 410 输出的具有相对窄的幅值(整体也具有低电压电平)的移位脉冲 SFTP 在电平移位部 430 中被放大为具有相对宽的幅值(整体也具有高电压电平)的输出脉冲,并且随后通过输出缓存部 440 的缓冲器 442 输出至相应级的扫描线。

[0280] 当实施例 3 的显示装置中的周边电路 400C 例如应用于具有 2Tr/1C 型驱动结构的像素电路 10 时,能够自动调整脉冲宽度以使其与面板环境温度变化相对应。另外,即使当一起使用分隔阈值电压修正和迁移率修正时,在一部分中生成用于形成写入驱动脉冲 WS 的脉冲信号,并且依次对上述脉冲信号移位并且能够将这些脉冲信号均提供至写入扫描线 104WS。因此,即使在进行分隔阈值电压修正和迁移率修正时一系列处理周期在多个水平扫描时段中延续的情况下,仍能够抑制由构成逻辑电路 484 的晶体管的特性偏差导致的写入驱动脉冲 WS 的波形形状的偏差。因此,不论环境温度变化,均能够抑制亮度变化(显示不均匀)。

[0281] 5. 应用实例

[0282] 图 14 至图 18A 分别说明将本发明第一实施方式的显示装置应用于本发明第四实施方式的电子设备的应用实例。具体地,图 14 至图 18 分别是均安装有应用了对修正时段进行调整以使其对应于元件特性的环境依赖性的技术的显示装置的电子设备的情况。能够将第一实施方式的显示装置中的显示不均匀抑制处理应用于包含在诸如游戏机、电子书、电子辞典和手机等各种电子设备中使用的电流驱动型显示元件的显示装置中。

[0283] 5-1. 应用实例 1

[0284] 例如,图 14 是表示作为应用实例 1 的电视接收机 702 的外观的立体图,其中电子设备 700 利用显示模块 704 以作为显示模块 704 的示例。电视接收机 702 具有如下结构:显示模块 704 布置在被基座 706 支撑的前面板 703 的前表面上。另外,在显示表面上设置有滤光玻璃 705。在此情况下,通过使用本发明的第一实施方式的显示装置 1 来制造显示模块 704。

[0285] 5-2. 应用实例 2

[0286] 图 15 是表示当电子设备 700 是数码相机 712 时,作为应用实例 2 的数码相机的外观的立体图。数码相机 712 包括显示模块 714、控制开关 716 和快门按钮 717 等。在此情况下,通过使用本发明的第一实施方式的显示装置 1 来制造显示模块 714。

[0287] 5-3. 应用实例 3

[0288] 图 16 是表示当电子设备 700 是摄像机 722 时,作为应用实例 3 的摄像机的外观的立体图。摄像机 722 包括用于拍摄在主机体 723 前方的被拍物体的图像的摄像镜头 725。另外,在摄像机 722 中还设置有显示模块 724 和在拍摄被拍物体时操作的开始/停止开关 726 等。在此情况下,通过使用本发明的第一实施方式的显示装置 1 来制造显示模块 724。

[0289] 5-4. 应用实例 4

[0290] 图 17 是表示当电子设备 700 是计算机 732 时,作为应用实例 4 的计算机的外观的立体图。计算机 732 包括下侧机壳 733a、上侧机壳 733b、显示模块 734、Web 相机 735 和键盘 736 等。在此情况下,通过使用本发明的第一实施方式的显示装置 1 来制造显示模块 734。

[0291] 5-5. 应用实例 5

[0292] 图 18 是作为应用实例 5 的手机在打开状态下的正视图、在打开状态下的侧视图和在闭合状态下的正视图,其中电子设备 700 是手机 742。手机 742 是可折叠的并且包括上侧机壳 743a、下侧机壳 743b、显示模块 744a、子显示部 744b、相机 745、连接部 746(在此情况下为铰接部)和图片灯 747 等。在此情况下,通过使用本发明的第一实施方式的显示装置 1 来制造显示模块 744a 和子显示部 744b。

[0293] 因此, 在应用实例 1 至应用实例 5 中的各电子设备 700 中, 不仅能够修正由驱动晶体管 121 的阈值电压和迁移率的偏差 (以及 k 偏差) 导致的亮度偏差, 还能够不受环境 (例如温度和湿度) 变化限制地抑制并解决由用于构成像素电路 10 的驱动晶体管 121 的特性偏差导致的显示不均匀。因此, 能够显示高质量图像。

[0294] 尽管已经基于实施方式和实施例等对本说明书中披露的技术进行了说明, 但是权利要求书中记载内容的技术范围绝不仅限于实施方式和实施例等说明的范围。在本说明书中说明的技术的主题的范围内, 能够对上述实施方式进行各种变化和改进, 并且进行如下变化和改进的方式也包含在本说明书中说明的技术之内。上述实施方式对权利要求书的技术没有限制并且在上述实施方式中说明的特征的所有组合对于解决本说明书中说明的技术要解决的问题而言不是一定必需的手段。在上述实施方式中包含各阶段的技术并且能够基于在上述实施方式中示出的多个构成要件的合适的组合获取多种技术。即使当从上述实施方式中示出的所有构成要件中删除一些构成要件时, 只要能够提供解决了对应于本说明书中所述的技术问题的效果, 通过从所有构成要件中删除一些构成要件获得的构成也能够取出作为在本说明书中说明的技术。

[0295] 例如, 尽管在实施例 1 和实施例 2 中, 采用的是在设置在像素阵列部 102 外部的一部分中生成用于形成驱动脉冲的脉冲信号并且随后通过开关电路将上述脉冲信号输出至各列或各行中的各配线 (扫描线) 的结构, 但是在上述实施方式中说明的技术不限于此。例如, 开关部 450 和脉冲生成部 480 都不限于布置在像素阵列部 102 外部的结构, 并且因此也可以布置在像素阵列部 102 的内部 (例如, 在周边部)。

[0296] 在抑制由用于构成逻辑电路的晶体管的特性偏差导致的显示不均匀时, 还能够采用在结构上处于实施例 1 或实施例 2 的技术与实施例 3 的技术中间的技术。如上所述, 根据实施例 1 或实施例 2 的技术, 在脉冲生成部 480 中生成的脉冲信号基于从移位寄存器 410 提供的移位脉冲通过开关选择提供至各扫描线。另外, 根据实施例 3 的技术, 在脉冲生成部 480 中生成的脉冲信号被顺次移位。在此情况下, 首先, 通过利用实施例 1 或实施例 2 的技术在脉冲生成部 480 中生成用于形成驱动脉冲的脉冲信号。然后, 在脉冲生成部 480 中生成的脉冲信号在移位寄存器部 (与移位寄存器部 410 不同) 中以一个单位时段为增量被移位从而被提供至开关部 450。另外, 从移位寄存器部输出的脉冲信号在开关部 450 的开关电路 452 被取出, 并且随后根据选择部对驱动线的选择 (换言之, 根据从移位寄存器部 410 输出的移位脉冲) 将其提供至驱动线。在此情况下, 只需要采用这种结构即可。根据这种变形结构, 由于两个移位寄存器部变为必需的, 所以电路规模增大。

[0297] 对于晶体管而言, n 沟道与 p 沟道相互替换, 以及根据导电类型的替换而反转电源和信号的极性互补结构的采用是不言而喻的。

[0298] 6. 本发明的构成

[0299] 鉴于实施方式的说明, 根据权利要求书的范围中所述的权利要求的技术仅是示例, 并且例如将获取如下技术作为本发明的构成。下面, 将列出如下的本发明的构成。

[0300] (1) 一种显示装置, 其包括:

[0301] 显示部;

[0302] 保持电容;

[0303] 写入晶体管, 所述写入晶体管将对应于视频信号的驱动电压写入所述保持电容;

[0304] 驱动晶体管,所述驱动晶体管根据被写入所述保持电容的所述驱动电压来驱动所述显示部;以及

[0305] 脉冲宽度调整部,所述脉冲宽度调整部对用于形成驱动脉冲的脉冲信号的宽度进行调整以对应于环境变化,所述驱动脉冲用于驱动所述写入晶体管和/或所述驱动晶体管。

[0306] (2) 根据段(1)中所述的显示装置,还包括:

[0307] 像素部,在所述像素部中,像素电路布置在预定方向上,各个所述像素电路具有所述显示部、所述保持电容、所述写入晶体管和所述驱动晶体管;

[0308] 驱动线,所述驱动线布置在所述像素部中,通过所述驱动线将所述驱动脉冲提供至在所述预定方向上布置的所述写入晶体管和/或所述驱动晶体管;

[0309] 选择部,所述选择部对所述驱动线进行选择;以及

[0310] 脉冲生成部,所述脉冲生成部基于从所述脉冲宽度调整部输出的脉冲信号生成所述用于形成所述驱动脉冲的脉冲信号,

[0311] 其中,所述选择部根据所述脉冲生成部中生成的脉冲信号将所述驱动脉冲分别提供至所述驱动线。

[0312] (3) 根据段(1)或(2)中所述的显示装置,其中,所述脉冲宽度调整部布置在所述像素部的附近并且布置在所述像素部的外部。

[0313] (4) 根据段(2)中所述的显示装置,其中,所述脉冲宽度调整部布置在所述写入晶体管或所述驱动晶体管的附近。

[0314] (5) 根据段(1)至(4)的任一段中所述的显示装置,其中,所述脉冲宽度调整部包括延迟部和门电路部,所述延迟部对输入至所述延迟部的脉冲信号进行延迟,所述门电路部基于输入至所述延迟部的脉冲信号和从所述延迟部输出的脉冲信号来生成脉冲信号。

[0315] (6) 根据段(1)至(5)的任一段中所述的显示装置,其中,所述选择部包括针对各个所述驱动线设置的所述脉冲生成部。

[0316] (7) 根据段(1)至(5)的任一段中所述的显示装置其中,所述脉冲生成部的数量小于所述驱动线的数量。

[0317] (8) 根据段(7)中所述的显示装置,其中,向所有所述驱动线设置一个所述脉冲生成部。

[0318] (9) 根据段(7)中所述的显示装置,其中,在所有所述驱动线中的多条驱动线的一部分当作一个单元的情况下,向各个所述单元设置所述脉冲生成部。

[0319] (10) 根据段(7)至(9)的任一段中所述的显示装置,还包括:

[0320] 开关部,所述开关部针对各个所述驱动线具有开关电路,所述开关电路根据所述选择部对所述驱动线的选择取出所述脉冲生成部中生成的脉冲信号,以将该脉冲信号提供至所述驱动线。

[0321] (11) 根据段(10)中所述的显示装置,其中,所述开关电路具有传输栅极结构。

[0322] (12) 根据段(10)或(11)中所述的显示装置,其中,所述脉冲生成部以相同的时序为所述驱动线生成脉冲信号。

[0323] (13) 根据段(7)至(9)的任一段中所述的显示装置,中,所述选择部包括移位寄存器部,所述移位寄存器部以一个单位时段为增量分别对所述脉冲生成部中生成的脉冲信号

进行移位,以将该脉冲信号顺次提供至所述驱动线。

[0324] (14) 根据段 (1) 至 (12) 的任一段中所述的显示装置,其中,在所述视频信号通过所述写入晶体管被提供至所述保持电容的一端时,所述驱动脉冲也用于进行通过所述驱动晶体管向所述保持电容提供电流的处理。

[0325] (15) 根据段 (1) 至 (14) 的任一段中所述的显示装置,其中,所述驱动脉冲还用于对所述驱动晶体管的阈值电压的偏差进行修正。

[0326] (16) 根据段 (1) 至 (15) 的任一段中所述的显示装置,其中,在所述像素部中,所述像素电路布置成矩阵。

[0327] (17) 根据段 (1) 至 (16) 的任一段中所述的显示装置,其中,所述显示部是自发光型的。

[0328] (18) 一种像素电路,所述像素电路包括:

[0329] 显示部;

[0330] 保持电容;

[0331] 写入晶体管,所述写入晶体管将对应于视频信号的驱动电压写入至所述保持电容;以及

[0332] 驱动晶体管,所述驱动晶体管根据被写入到所述保持电容的所述驱动电压驱动所述显示部,

[0333] 其中,所述写入晶体管和/或所述驱动晶体管中使用的驱动脉冲的脉冲宽度可调整地形成与环境依赖性相对应。

[0334] (19) 一种电子设备,所述电子设备包括:

[0335] 像素部,在所述像素部中布置有显示元件,各个所述显示元件均包括显示部、保持电容、写入晶体管和驱动晶体管,所述写入晶体管将对应于视频信号的驱动电压写入至所述保持电容,所述驱动晶体管根据被写入至所述保持电容的所述驱动电压驱动所述显示部;

[0336] 信号生成部,所述信号生成部生成被提供至所述像素部的所述视频信号;

[0337] 驱动线,所述驱动线布置在所述像素部中,并且提供驱动脉冲以便对在预定方向上布置的所述写入晶体管和/或所述驱动晶体管进行驱动;

[0338] 选择部,所述选择部对所述驱动线进行选择;

[0339] 脉冲宽度调整部,所述脉冲宽度调整部对用于形成所述驱动脉冲的脉冲信号的宽度进行调整以对应于环境变化,所述驱动脉冲用于驱动所述写入晶体管和/或所述驱动晶体管;以及

[0340] 脉冲生成部,所述脉冲生成部根据从所述脉冲宽度调整部输出的脉冲信号生成所述用于形成所述驱动脉冲的脉冲信号,

[0341] 其中,所述选择部根据所述脉冲生成部中生成的脉冲信号将所述驱动脉冲分别提供至所述驱动线。

[0342] (20) 一种显示装置的驱动方法,所述显示装置包括像素部,在所述像素部中布置有显示元件,各个所述显示元件均包括显示部、保持电容、写入晶体管和驱动晶体管,所述写入晶体管将对应于视频信号的驱动电压写入至所述保持电容,所述驱动晶体管根据被写入至所述保持电容的所述驱动电压驱动所述显示部,所述驱动方法包括:

[0343] 对用于形成驱动脉冲的脉冲信号的宽度进行调整以对应于环境变化,所述驱动脉冲用于驱动所述写入晶体管和 / 或所述驱动晶体管。

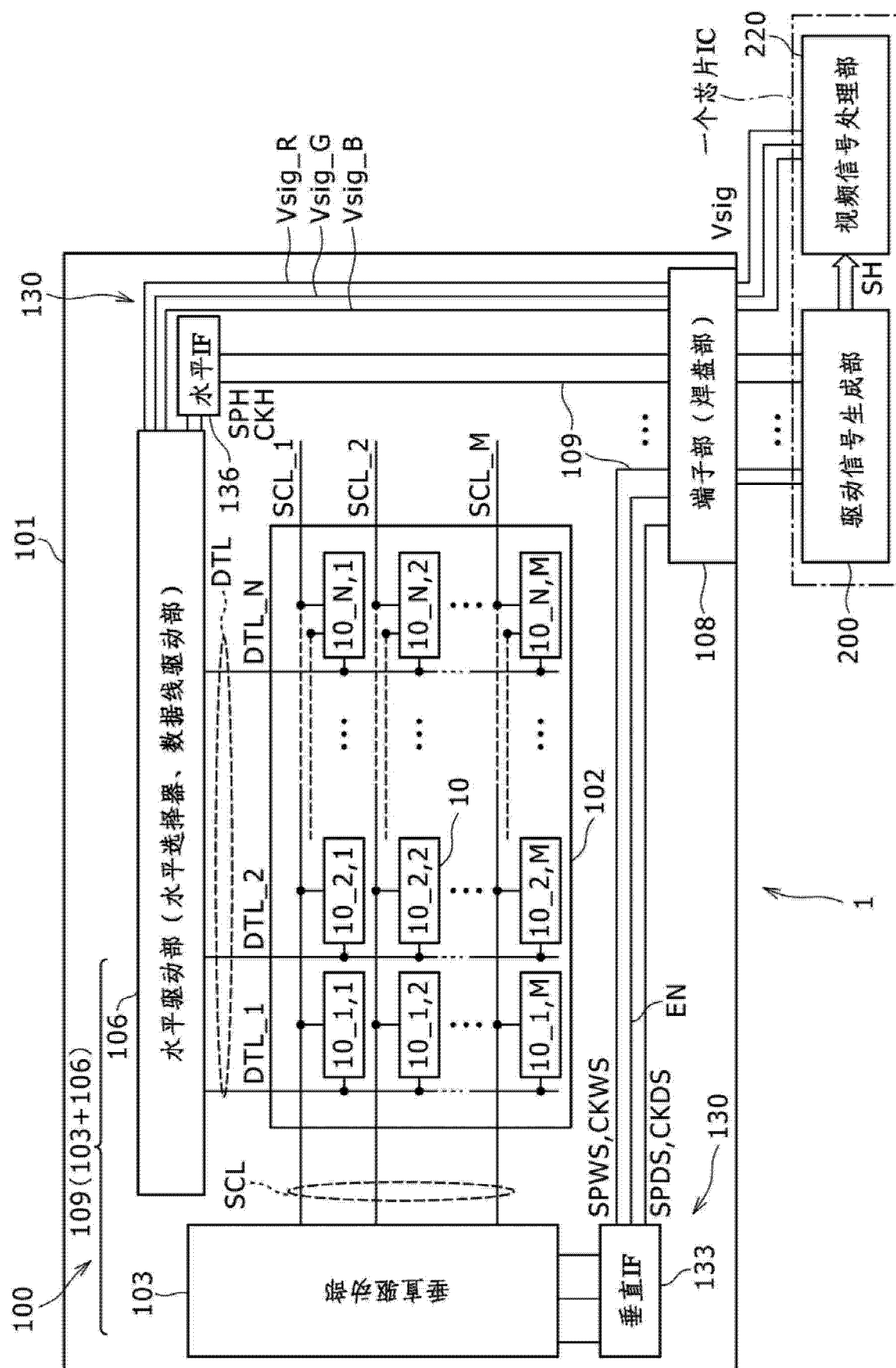


图 1

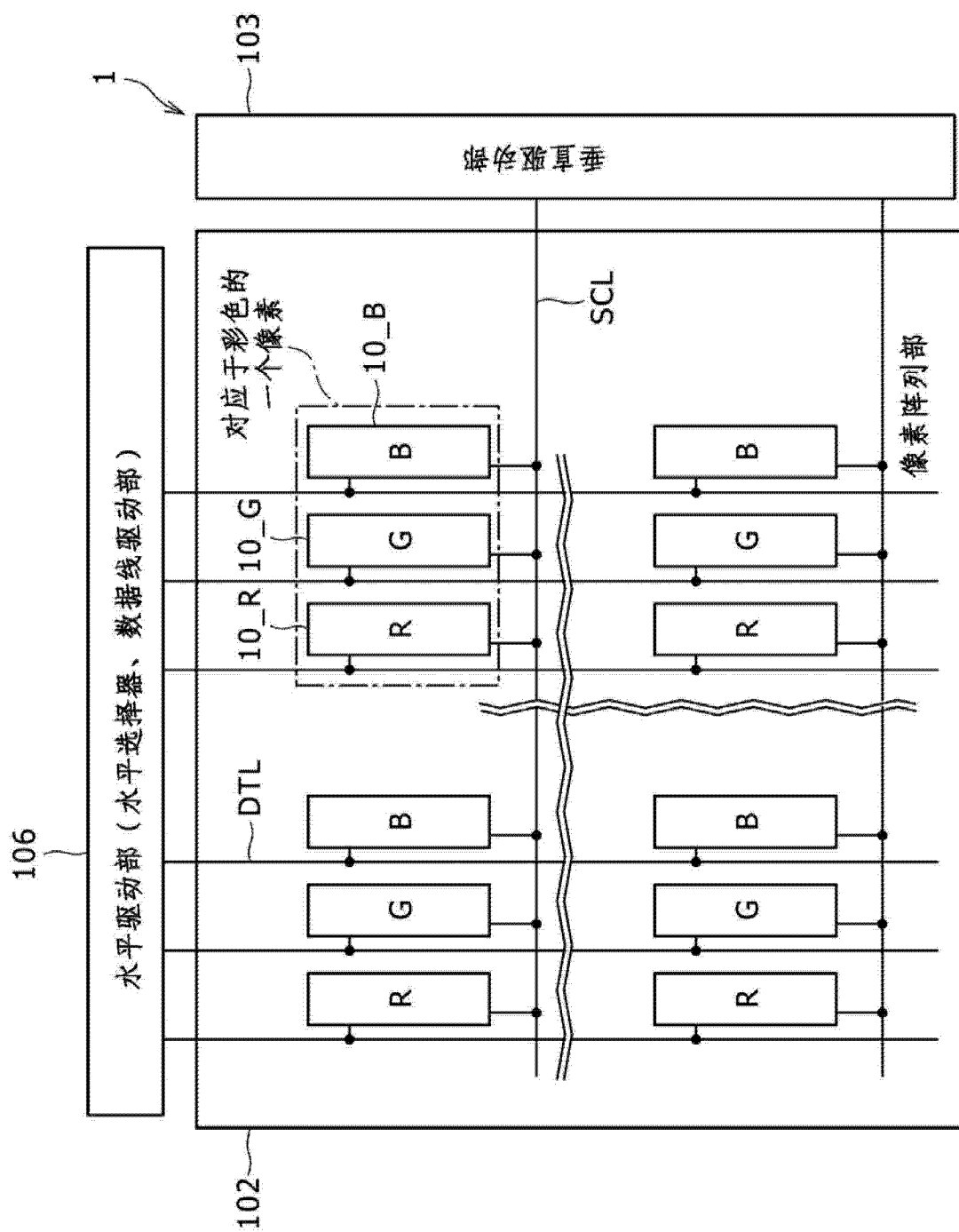


图 2

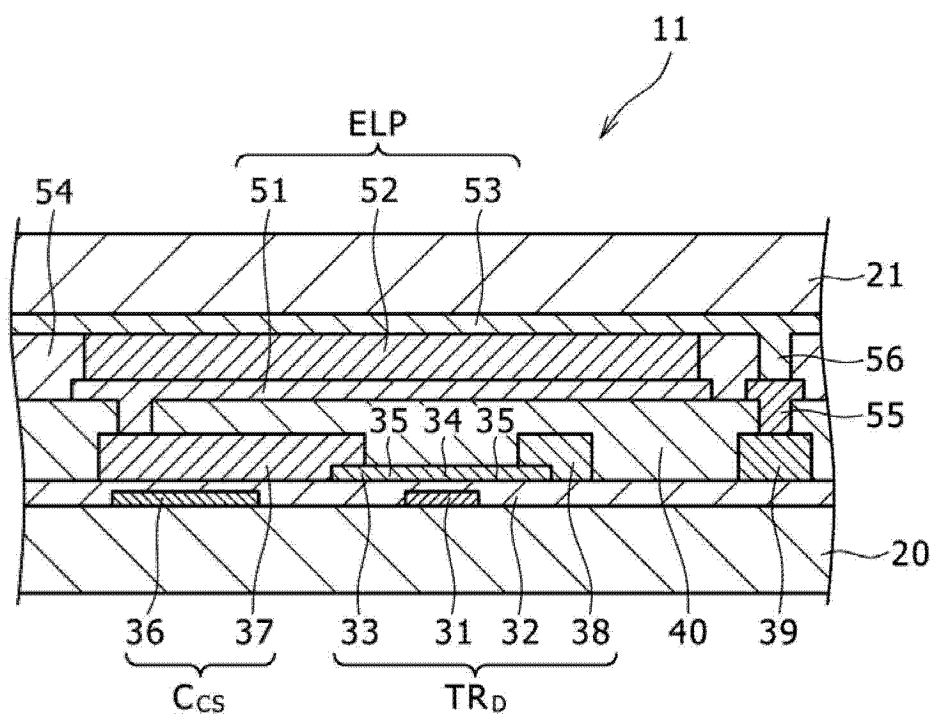


图 3

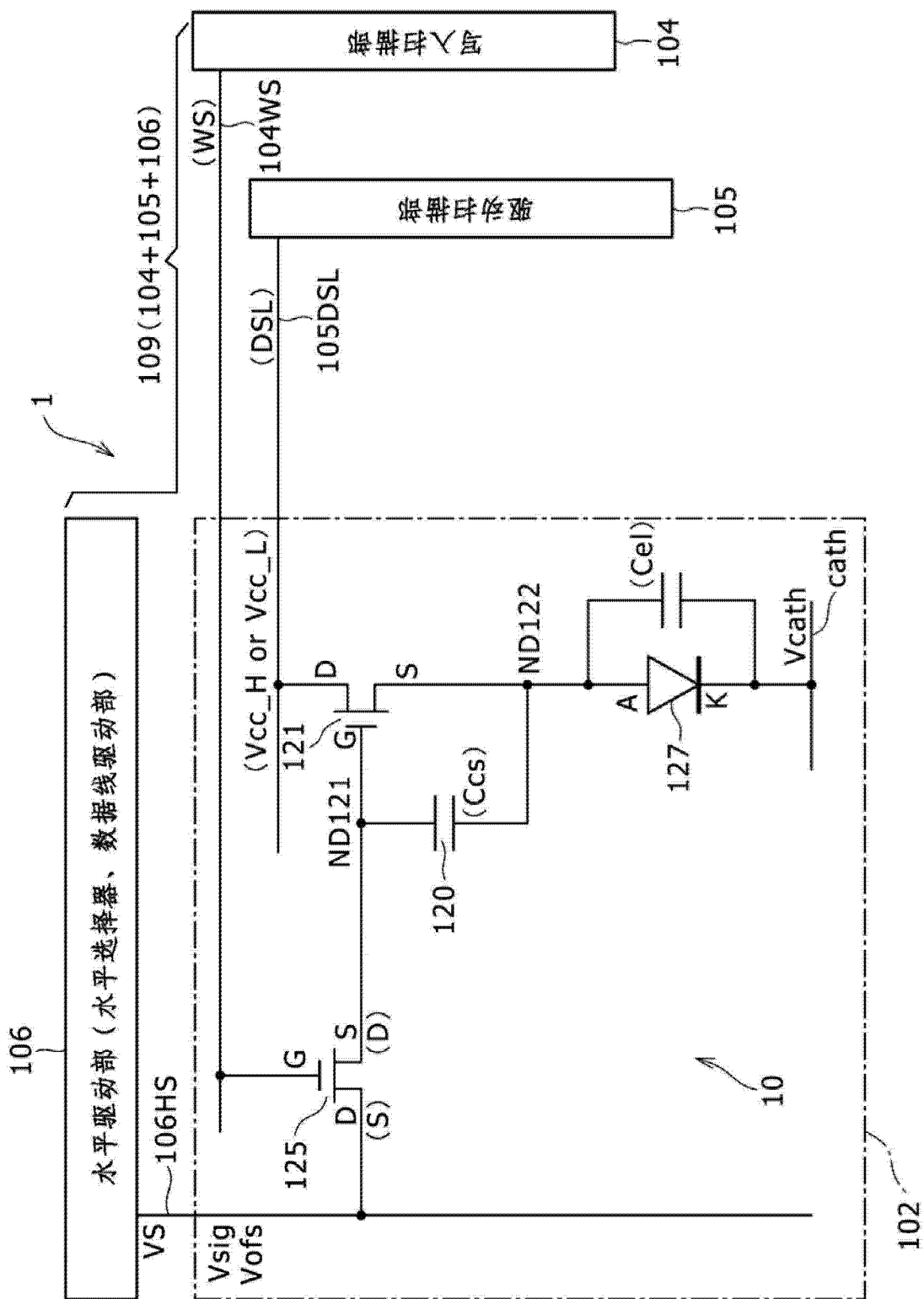


图 4

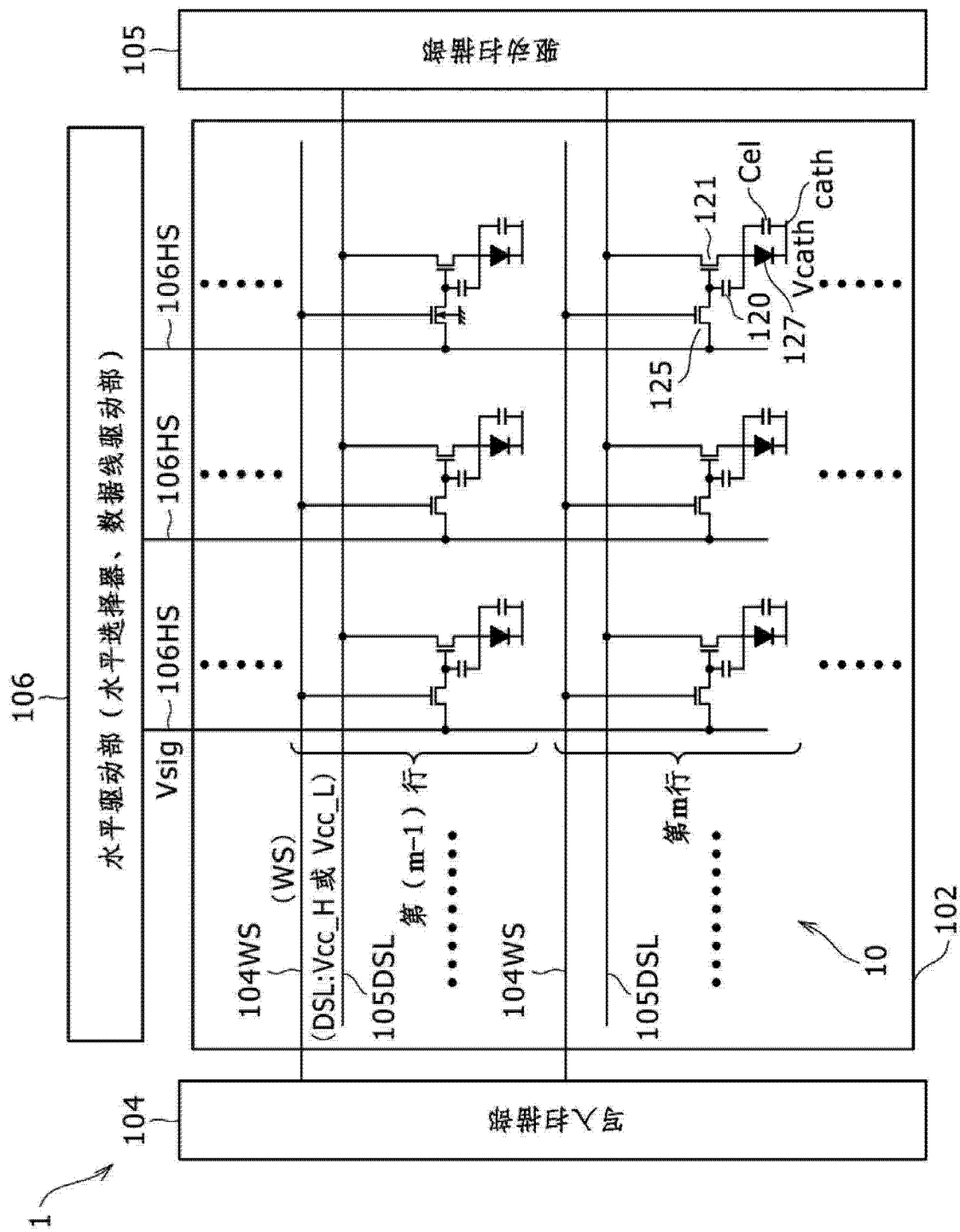


图 5

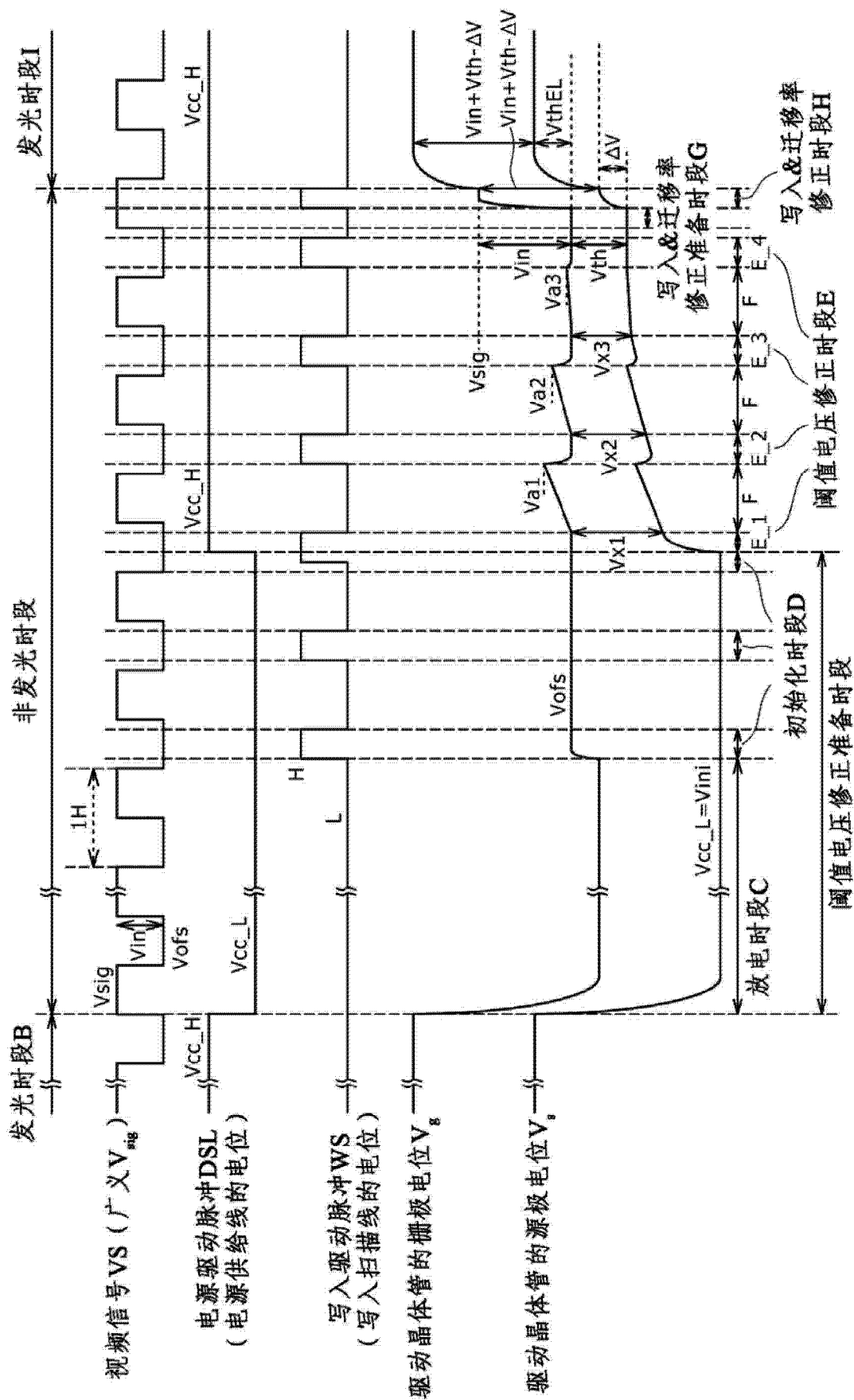


图 6

<发光时段B>

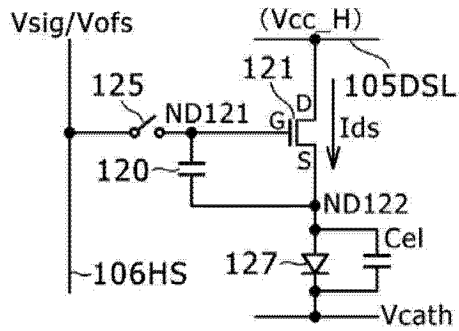


图 7A

<放电时段C>

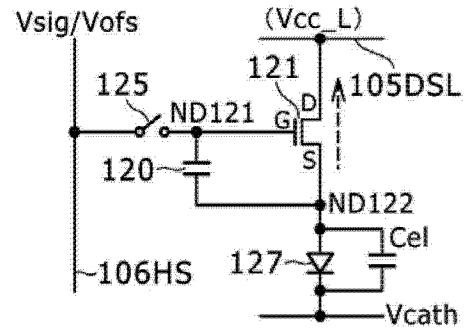


图 7B

<初始化时段D>

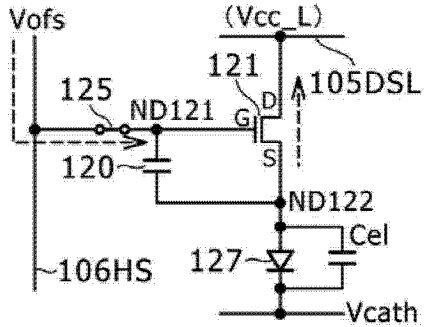


图 7C

< 阈值电压修正时段E >

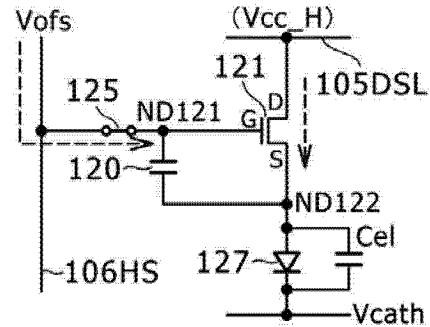


图 7D

<其它行写入时段F>

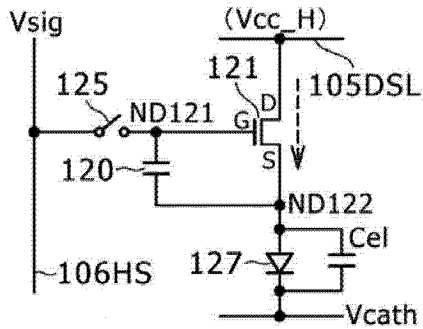


图 7E

<写入&迁移率修正时段H>

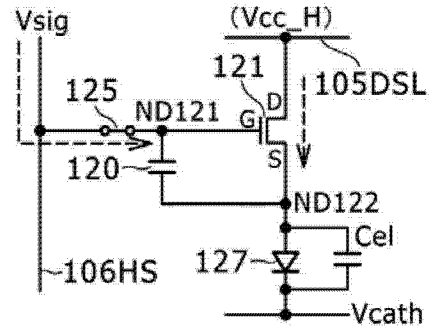


图 7F

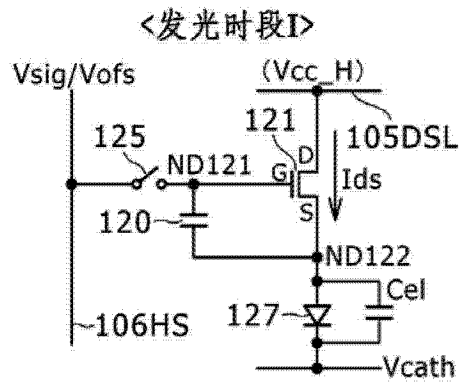


图 7G

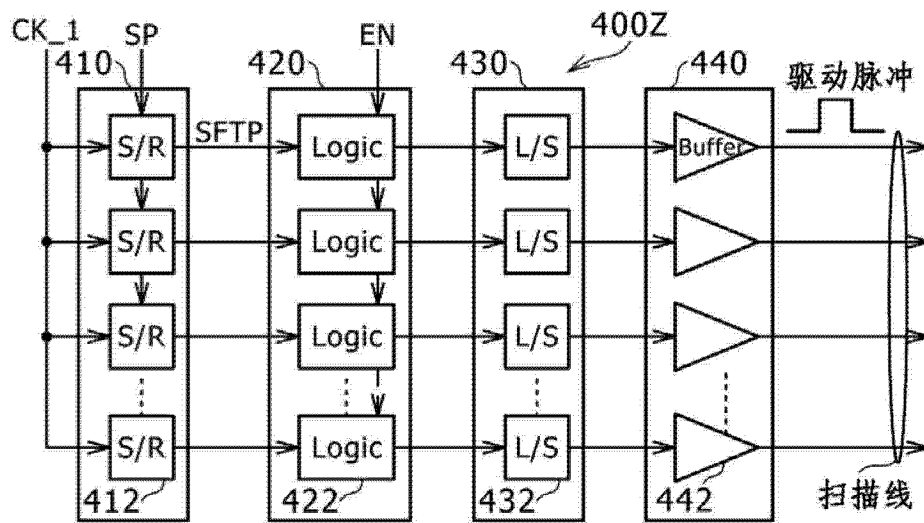


图 8A

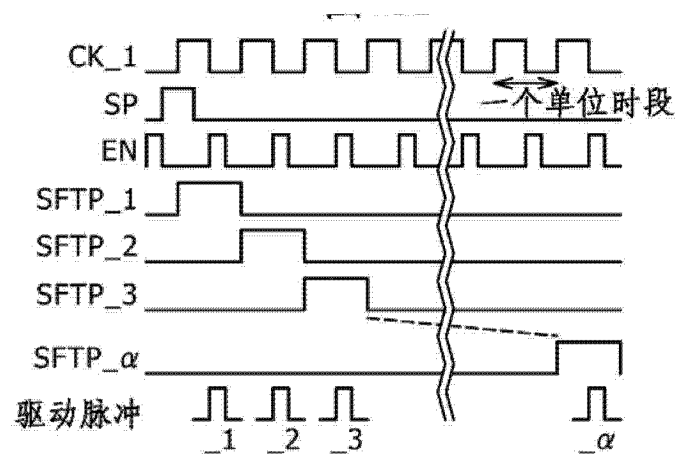


图 8B

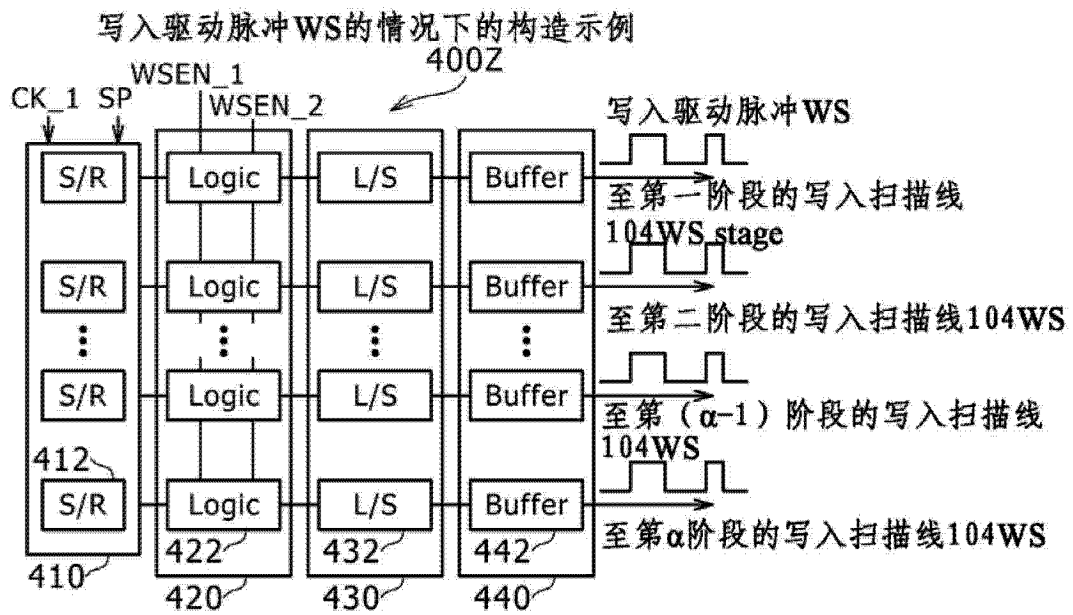


图 8C

写入驱动脉冲WS的情况下的的时序示例

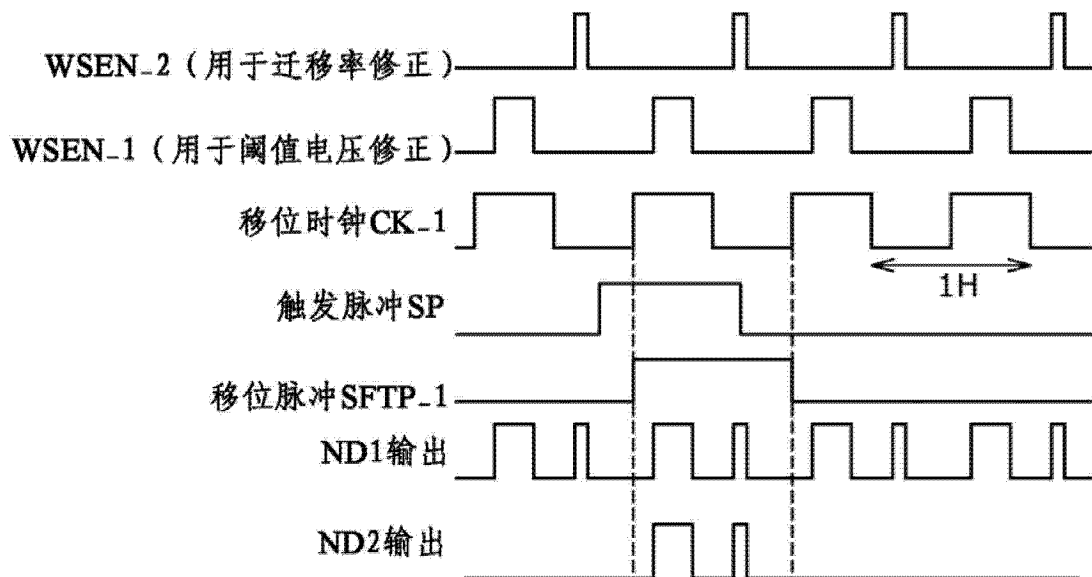


图 9A

写入驱动脉冲WS的情况下的构造示例

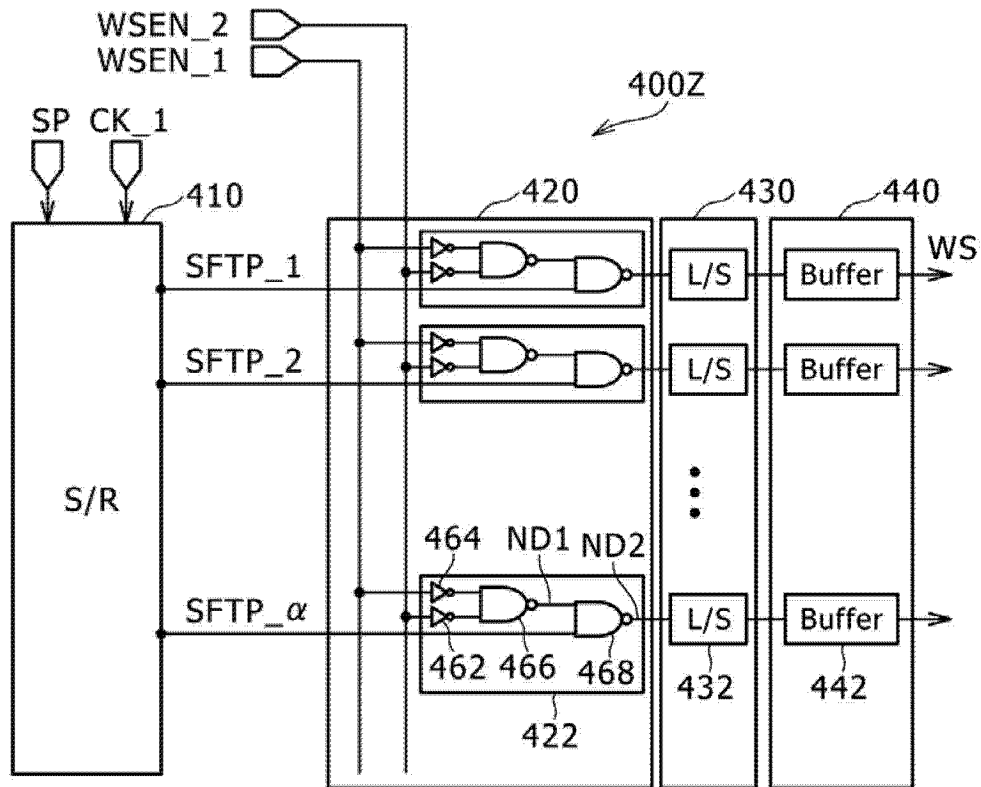


图 9B

<用于时段修正以对应于元件特性的环境依赖性的调整的基础>

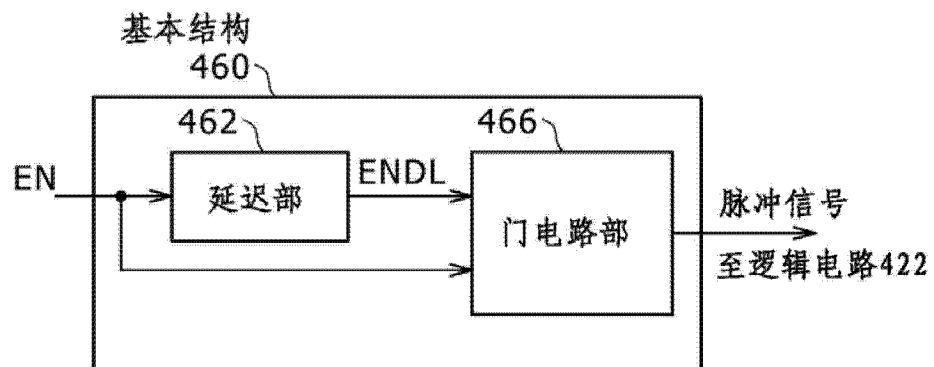


图 10A

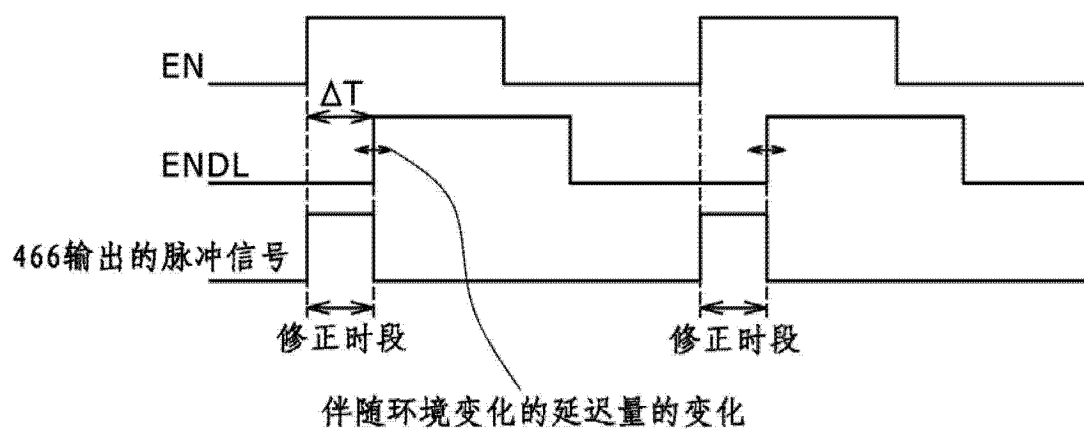


图 10B

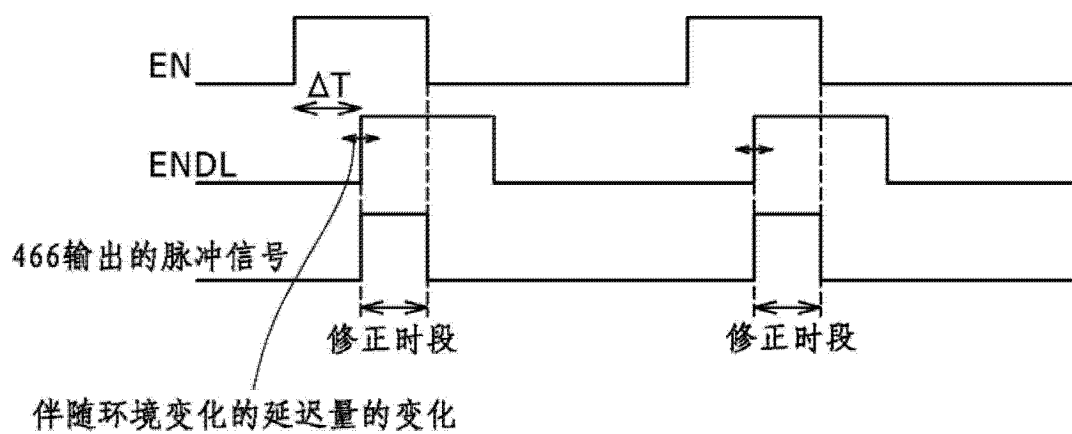


图 10C

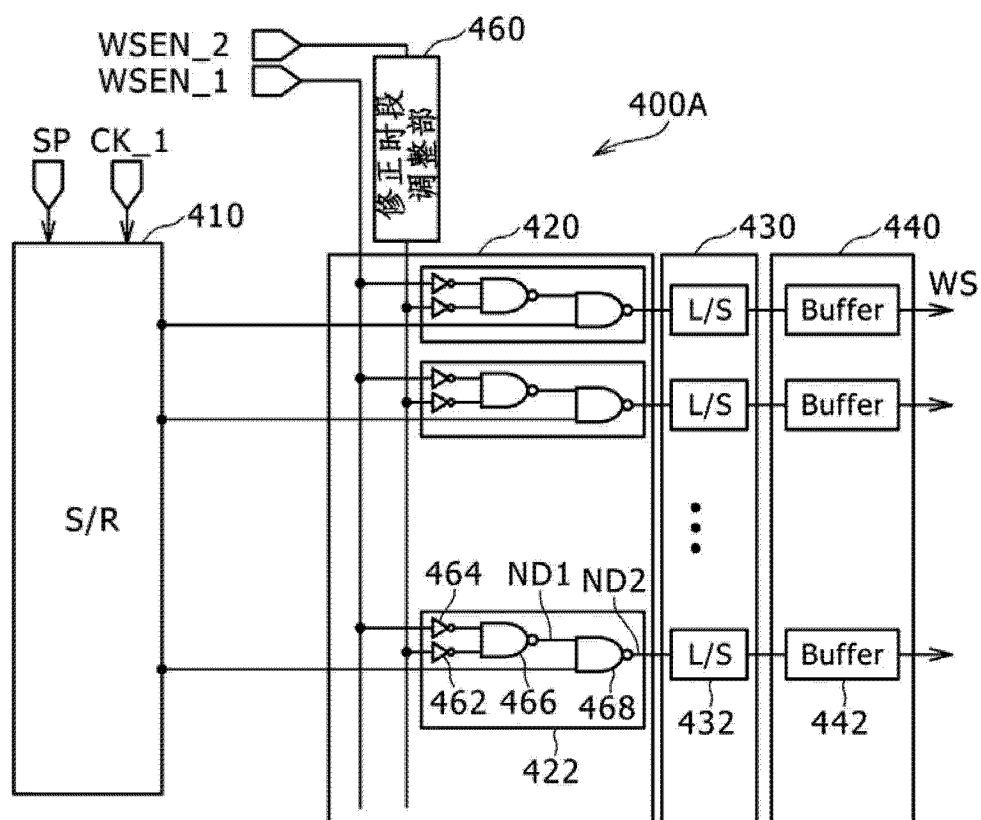


图 11A

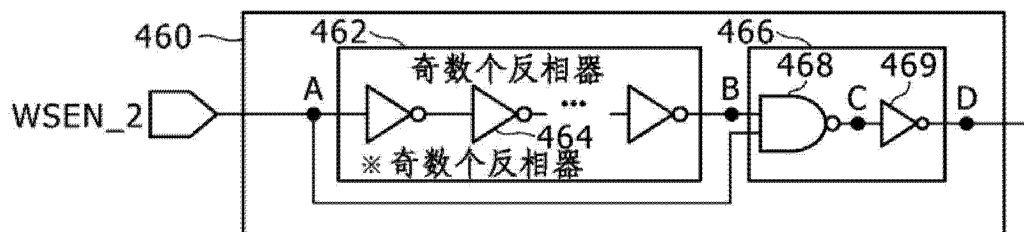


图 11B

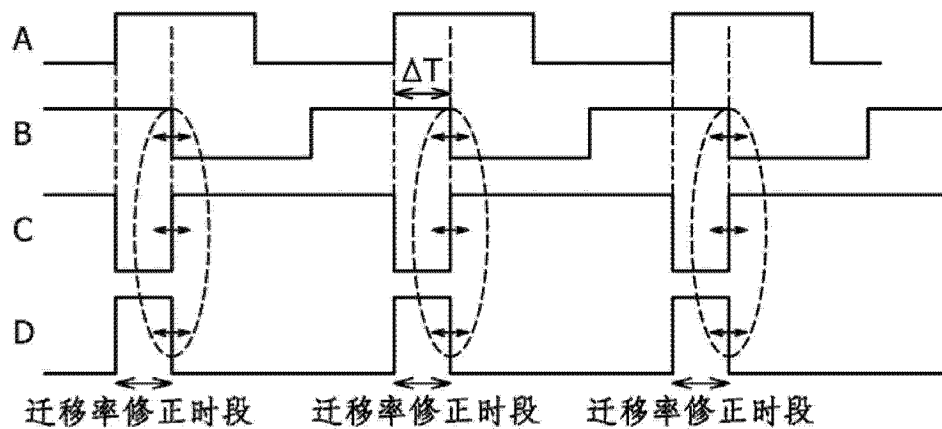


图 11C

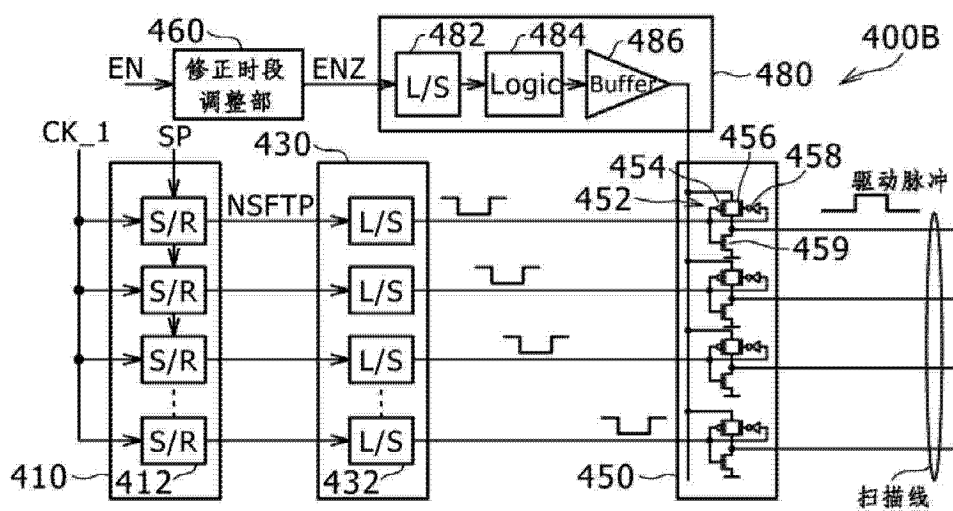


图 12A

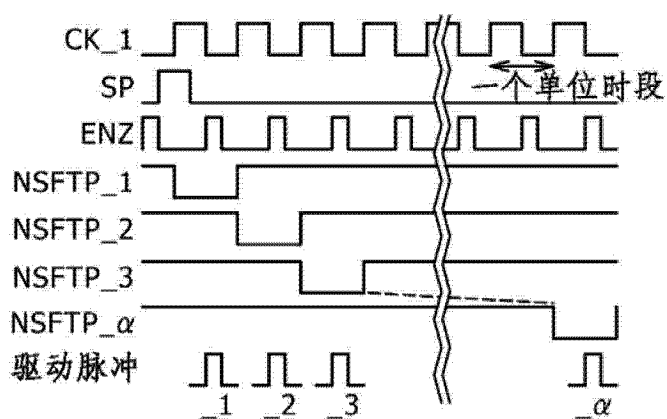


图 12B

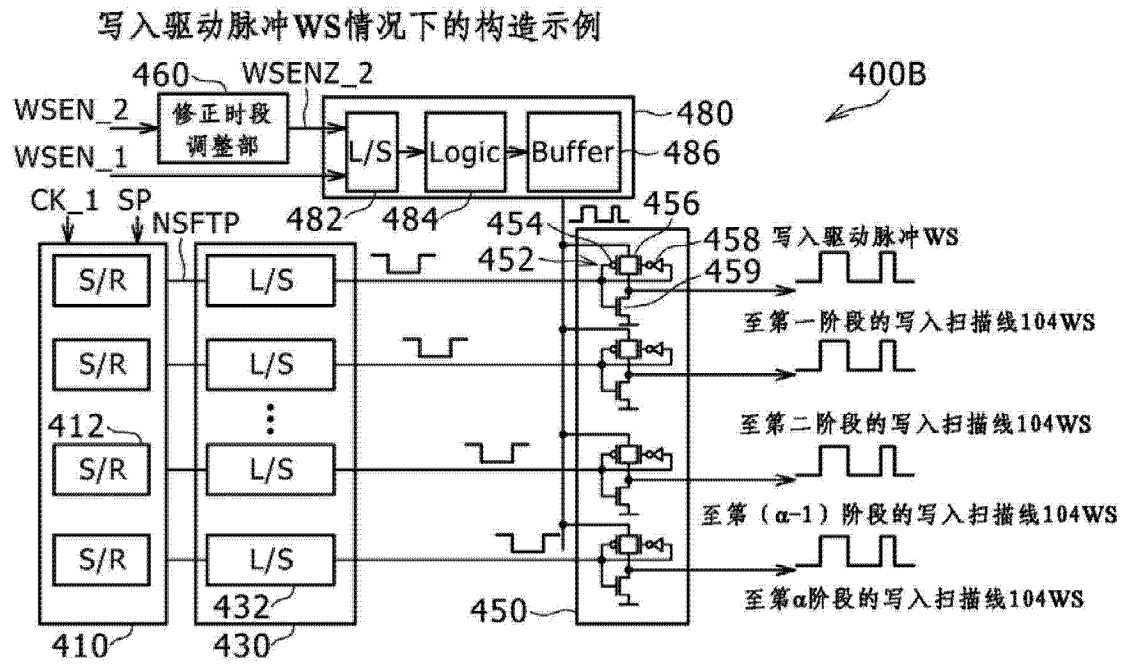


图 12C

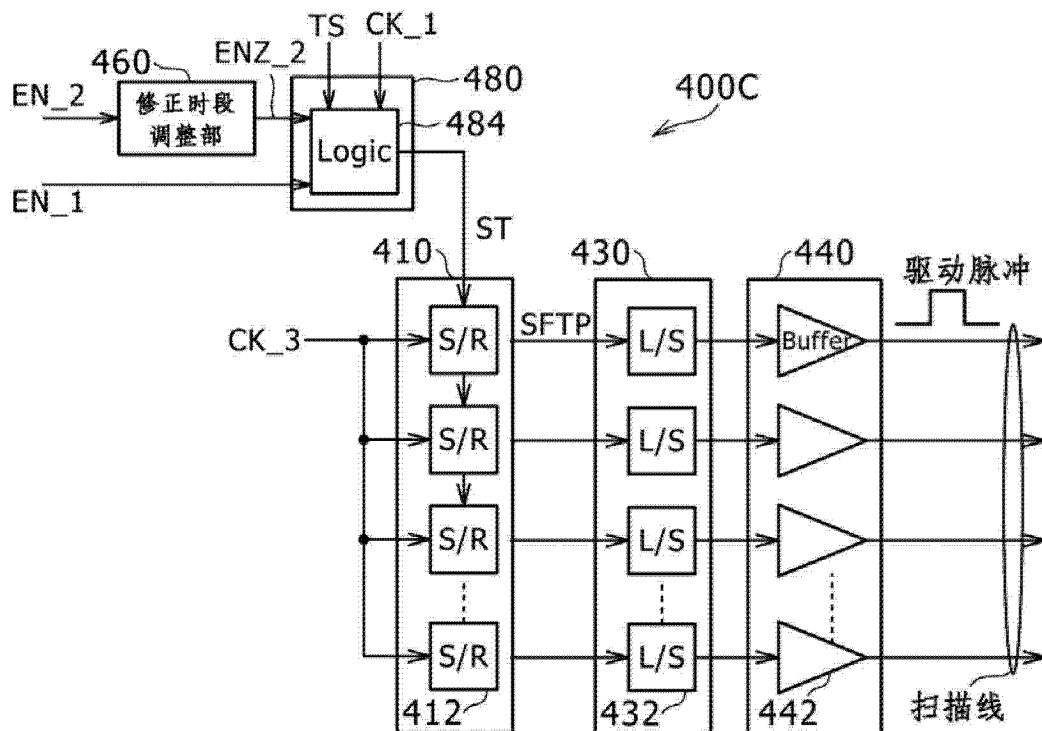


图 13A

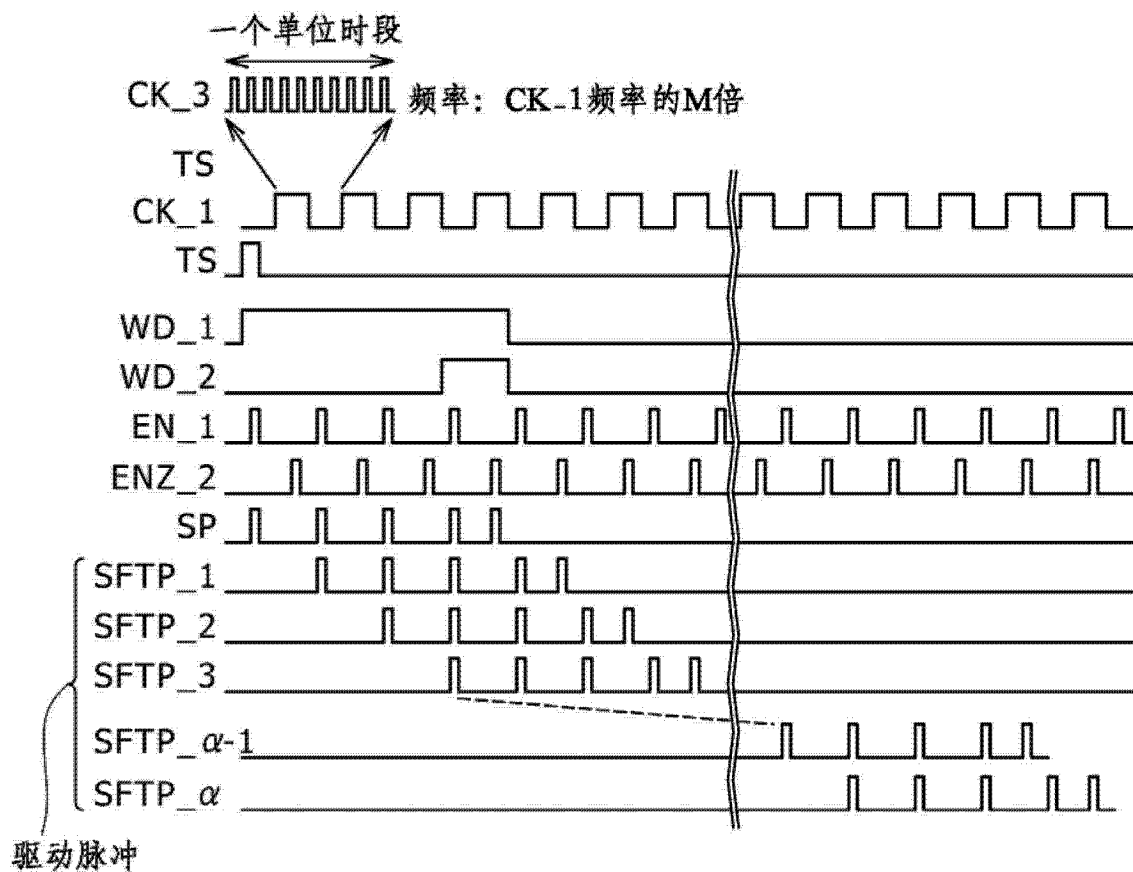


图 13B

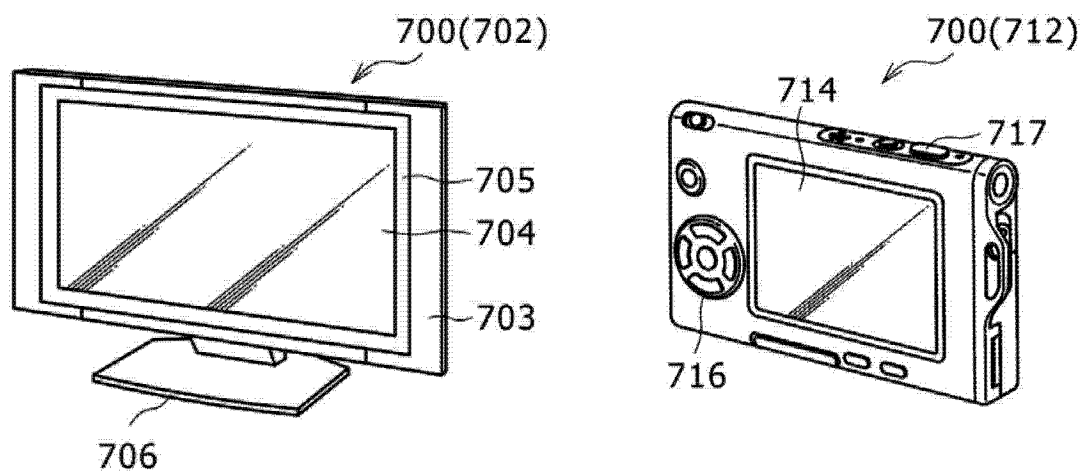


图 15

图 14

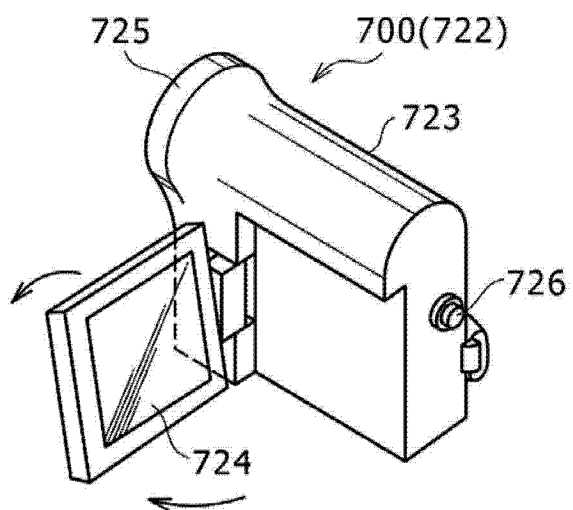


图 16

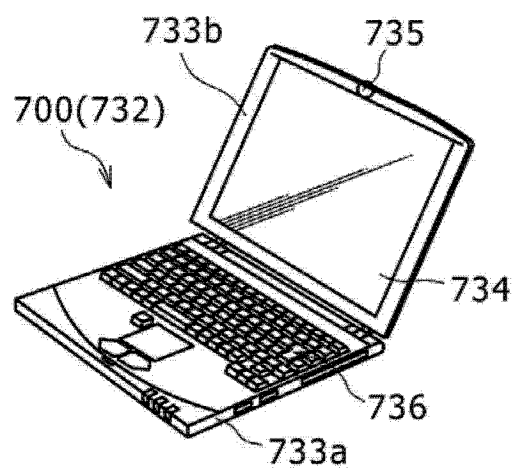


图 17

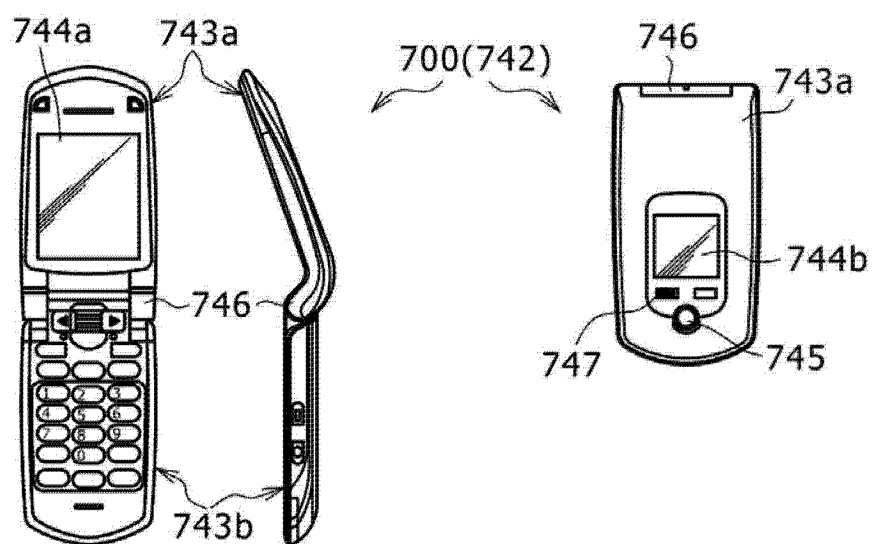


图 18