



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0047246
(43) 공개일자 2009년05월12일

(51) Int. Cl.

C04B 35/495 (2006.01) *H01B 3/10* (2006.01)

(21) 출원번호 10-2007-0113306

(22) 출원일자 2007년11월07일

심사청구일자 2007년11월07일

(71) 출원인

고려대학교 산학협력단

서울 성북구 안암동5가1 고려대학교 내

(72) 발명자

남산

서울 강남구 대치동 은마아파트 20-1003

조경훈

서울 성북구 안암동3가 133-42 안암타워빌라 202호

정영훈

경기 의정부시 가능1동 SK View APT 202동 1302호

(74) 대리인

특허법인아주

전체 청구항 수 : 총 12 항

(54) 유전체 조성물 및 이로 형성되는 유전체 박막층을 구비하는 스위칭 소자

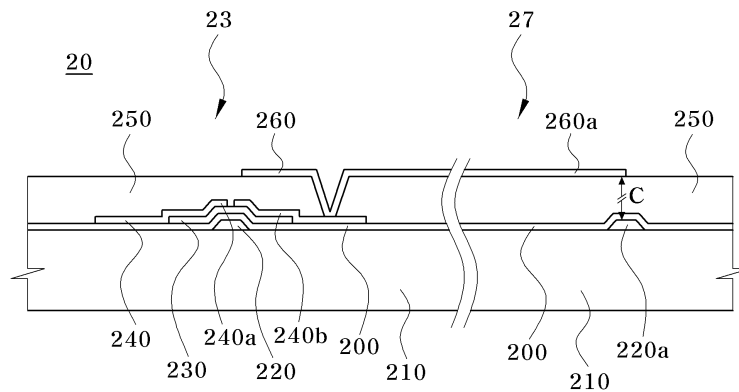
(57) 요약

본 발명에 따른 스위칭 소자는 화학식1 $\text{Bi}_5\text{Nb}_3\text{O}_{15}$ 의 유전체 조성물로 형성되는 유전체 박막층을 포함한다.

따라서 본 발명에 따른 유전체 조성물은 화학식 1의 $\text{Bi}_5\text{Nb}_3\text{O}_{15}$ 조성을 갖으며, 400℃ 이하의 저온 공정에서 형성할 수 있는 유전 박막 재료를 확보할 수 있다.

또한, 본 발명에 따른 유전체 조성물 및 이로 형성되는 유전체 박막층을 구비하는 스위칭 소자는 고유전율, 저유전손실 및 저온에서 용이한 증착공정으로 성능이 향상될 수 있는 효과가 있다.

대표도 - 도2

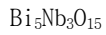


특허청구의 범위

청구항 1

400℃ 이하의 온도에서 형성이 가능한 하기 화학식 1의 성분을 포함하는 유전체 박막.

화학식 1



청구항 2

화학식 1 $\text{Bi}_5\text{Nb}_3\text{O}_{15}$ 의 유전체 박막층을 포함하는 스위칭소자.

청구항 3

제 2항에 있어서,

상기 유전체 박막층은 상온(25℃) 내지 600℃의 증착온도에서 형성되는 것을 특징으로 하는 스위칭소자.

청구항 4

제 2항에 있어서,

상기 유전체 박막층은 RF 마크네트론 스퍼터링법, Evaporation법, CVD법, 졸-겔법을 포함하는 증착방법으로 형성되는 것을 특징으로 하는 스위칭소자.

청구항 5

제 2항에 있어서,

상기 유전체 박막층의 유전율은 40 내지 160 인 것을 특징으로 하는 스위칭소자.

청구항 6

제 2항에 있어서,

상기 유전체 박막층의 유전손실율은 0.4 내지 5.0% 인 것을 특징으로 하는 스위칭소자.

청구항 7

제 2항에 있어서,

상기 유전체 박막층의 누설전류는 10^{-7} 내지 10^{-10} A/cm² 인 것을 특징으로 하는 스위칭소자.

청구항 8

화학식 1 $\text{Bi}_5\text{Nb}_3\text{O}_{15}$ 의 유전체 조성물로 형성되는 유전체 박막층을 구비하는 다수의 스위칭소자;

상기 스위칭소자에서 전달되는 신호를 받아 제어되는 발광부재를 포함하는 디스플레이 소자.

청구항 9

제 8항에 있어서,

상기 스위칭소자는

게이트라인과 일체로 형성된 게이트 전극;

상기 게이트전극 상에 형성되는 상기 유전체 박막층;

상기 유전체 박막층 상에 형성되며, 상기 게이트 전극 영역에 형성되는 반도체층;

상기 반도체층 상에 형성되며, 소정 간격 이격되어 형성되는 소스전극과 드레인전극을 구비하는 것을 특징으로 하는 디스플레이 소자.

청구항 10

하부전극;

상기 하부전극 상에 형성되며 화학식 1 $\text{Bi}_5\text{Nb}_3\text{O}_{15}$ 의 유전체 조성물로 형성되는 유전체 박막층;

상기 유전체 박막층 상에 형성되며, 상기 하부전극과 중첩되도록 형성되는 상부전극을 포함하는 MIM 캐패시터.

청구항 11

제 10항에 있어서,

상기 상/하부 전극 사이에 형성되는 상기 유전체 박막층은 상온(25℃) 내지 600℃의 증착온도에서 형성되며, 상기 유전체 박막층의 유전율은 40 내지 160, 유전 손실율은 0.4 내지 5.0%인 것을 특징으로하는 MIM 캐패시터.

청구항 12

제 10항에 있어서,

상기 상부전극과 하부전극을 구성하는 금속은 Al, Ag, Au, Cu, W, Pt, Ti 중 선택되는 하나 또는 이들의 조합으로 이루어지는 것을 특징으로 하는 MIM 캐패시터.

명세서

발명의 상세한 설명

기술 분야

- <1> 본 발명은 유전체 조성물 및 이로 형성되는 유전체 박막층을 구비하는 스위칭소자로, 보다 구체적으로는 디스플레이 소자 및 반도체 소자가 구비하는 스위칭소자 또는 캐패시터 등에 사용되는 고유전율의 박막층을 형성할 수 있는 유전체 조성물을 찾고 유전체 조성물을 이용함으로써 유전체 박막층을 저온에서 형성하여 디스플레이 소자 또는 반도체 소자 공정의 용이성과 성능을 향상시킬 수 있는 유전체 조성물 및 이로 형성되는 유전체 박막층을 구비하는 스위칭 소자에 관한 것이다.

배경 기술

- <2> 국내 반도체 업체를 비롯한 세계 반도체 회사들은 고유전율 물질(high-k)에 대한 신뢰성 확보와 기술력 부족으로 아직은 적용하지 못하고 있다. 국제 반도체 기술 로드맵(ITRS)에 따르면 고유전율(high-k) 절연물질의 적용시기가 점점 지연되고 있다.
- <3> 이렇게 high-k 물질의 적용시기가 계속 지연되는 이유 중 하나는 Si과의 열 안정성, 계면특성 등에 대한 신뢰도가 아직 확보되어 있지 않기 때문이다.
- <4> 반도체 시장을 주도적으로 이끌어 가기 위해서는 시급히 high-k 적용에 따르는 이슈들을 해결해야 한다. 대부분 high-k 물질들이 열적 안정성에 있어서 취약성으로 인하여 현재 실리콘 및 알루미늄이 가장 적합한 물질로 받아들이고 있다.
- <5> 국내 반도체 업계에서도 이를 중심으로 특성개선을 위한 추가적인 공정들을 연구하고 있다.
- <6> 박막트랜지스터의 게이트 산화막에 사용되는 물질과 역할이 상당히 중요하다. 지금까지 게이트 산화막에 사용되는 유전체는 이산화규소(SiO_2)이다. 이산화규소의 사용은 소자의 특성을 향상시키기 위해 두께가 점점 얇아지면서 누설전류의 증가와 도펀트(dopant)의 투과 등의 문제점이 발생하게 됐다.
- <7> 이러한 문제점을 해결하기 위해 고유전상수를 갖는 물질을 게이트 산화막으로 사용하고자 하는 연구가 활발히 진행되고 있다. 트랜지스터에 사용되는 유전체의 두께를 얇게 하는 것은 전기용량을 증가시켜서 트랜지스터에 흐르는 전류를 증가시키기 위한 것인데 유전상수가 큰 물질을 사용하면 두께를 감소시키지 않고도 원하는 양의 전류를 흐르게 할 수 있다.

- <8> 게이트 산화막의 경우 기존에는 열산화막으로 SiO_2 를 사용하고 있으나 소자가 미세화 됨에 따라 누설전류가 증가하는 문제점을 가지고 있으므로 박막두께를 증가시켜야 하는 문제점을 발생시키게 된다.
- <9> 또한 소자의 고집적화에 따른 미세화로 RC delay를 줄이기 위해 게이트 길이를 단축하여야 하는 기술적 어려움도 함께 가지고 있어 연구 개발에 역점을 두고 있는 주요 부분이기도 하다.
- <10> 한편, 캐패시터에 사용되는 유전물질의 경우는 게이트 산화막에서 요구되는 Si 기판과의 안정성보다는 전극위에서의 열적 안정성과 유전상수의 크기에 중점을 두고 있다.
- <11> 게이트 길이에 따라 절연막의 두께도 소정의 두께로 스케일링(scaling)됨으로 인해 도펀트(dopant) 침투에 의한 소자의 문턱전압 변화, 게이트 절연막의 터널링(tunneling)에 의한 허용치 이상의 누설전류 발생 등 여러 가지의 물리적 한계에 직면하게 되었다.
- <12> 즉, 종래의 $\text{SiO}_2/\text{Si}_3\text{N}_4$ 등 절연막으로 사용되는 유전박막 물질은 물리적 한계에 직면하게 되어 게이트용 유전박막의 혁신 없이는 차세대 트랜지스터 개발은 어렵게 되었다.

발명의 내용

해결 하고자하는 과제

- <13> 본 발명은 상기와 같은 문제점을 해결하고자 안출된 것으로, 400°C 이하의 저온 공정에서 형성될 수 있는 고 유전율, 저 유전손실을 가지는 유전체 조성물을 제공하는데 그 목적이 있다.
- <14> 또한, 유전체 조성물인 유전 박막 재료를 확보함으로써 RF, 아날로그 혹은 혼합형 MIM 캐패시터 등을 구현하는데 그 목적이 있다.
- <15> 또한, 상온 ~ 400°C 의 온도에서 안정적으로 증착 가능한 유전체 조성물을 통해 인쇄회로기판(Printed Circuit Board: PCB)에 사용되는 Embedded Decoupling 캐패시터와 OLED (Organic Light Emitting Diodes)에 사용되는 게이트 절연막(Gate Insulator), 캐패시터 절연막을 구비하는 스위칭소자를 제공하는데 그 목적이 있다.

과제 해결수단

- <16> 상기 기술적 과제를 해결하기 위한 본 발명에 따른 유전체 박막은 400°C 이하의 온도에서 형성이 가능한 화학식 1의 성분을 포함한다.
- <17> [화학식 1]
- <18> $\text{Bi}_5\text{Nb}_3\text{O}_{15}$
- <19> 상기 기술적 과제를 해결하기 위한 본 발명에 따른 스위칭 소자는 화학식 1 $\text{Bi}_5\text{Nb}_3\text{O}_{15}$ 의 유전체 조성물로 형성되는 유전체 박막층을 포함한다.
- <20> 상기 기술적 과제를 해결하기 위한 본 발명에 따른 디스플레이 소자는 화학식 1 $\text{Bi}_5\text{Nb}_3\text{O}_{15}$ 의 유전체 조성물로 형성되는 유전체 박막층을 구비하는 다수의 스위칭소자; 상기 스위칭소자에서 전달되는 신호를 받아 제어되는 발광부재를 포함한다.
- <21> 상기 기술적 과제를 해결하기 위한 본 발명에 따른 MIM (Metal-Insulator-Metal) 캐패시터는 하부전극; 상기 하부전극 상에 형성되며 화학식 1 $\text{Bi}_5\text{Nb}_3\text{O}_{15}$ 의 유전체 조성물로 형성되는 유전체 박막층; 상기 유전체 박막층 상에 형성되며, 상기 하부전극과 중첩되도록 형성되는 상부전극을 포함한다.

효 과

- <22> 본 발명에 따른 유전체 조성물은 화학식 1의 $\text{Bi}_5\text{Nb}_3\text{O}_{15}$ 조성을 갖으며, 400°C 이하의 저온 공정에서 형성할 수 있는 유전 박막 재료를 확보할 수 있다.
- <23> 또한, 본 발명에 따른 유전체 조성물 및 이로 형성되는 유전체 박막층을 구비하는 스위칭 소자는 고유전율, 저 유전손실 및 저온에서 용이한 증착공정으로 성능이 향상될 수 있는 효과가 있다.

발명의 실시를 위한 구체적인 내용

- <24> 이하는 본 발명에 따른 유전체 조성물 및 이로 형성되는 절연막을 구비하는 스위칭소자를 상세히 설명하기로 한다.
- <25> 본 발명에 따른 유전체 조성물은 화학식 1을 포함한다.
- <26> [화학식 1]
- <27> $\text{Bi}_5\text{Nb}_3\text{O}_{15}$
- <28> 상기 화학식 1의 조성물은 세라믹 공정으로 형성할 수 있다. 여기서 본 발명은 고상반응법으로 형성되는 것을 실시예로 들어 설명하기로 한다.
- <29> 상기 화학식 1은 원재료(Starting material)은 고순도(>99.99%)의 Bi_2O_3 와 Nb_2O_5 를 마련하고, 믹싱 장치를 통해서 혼합할 수 있다. 여기서 혼합공정은 볼 밀링 장치 등으로 실시할 수 있다.
- <30> 그리고 상기 혼합된 물질을 하소(calcination)를 실시할 수 있다. 상기 하소공정은 상기 혼합된 물질에 포함되어 있는 유기물 등을 태울 수 있으며, 상기 원재료를 혼합하게 된다.
- <31> 그리고 상기 하소공정을 통해서 추후에 실시되는 소결(sintering)공정에서 강열감량(ignition loss)으로 발생할 수 있는 중량감소와 상기 중량감소에 따른 성형물질의 수축으로 인해 크랙이 발생하는 것을 최소화할 수 있다.
- <32> 한편, 상기 하소공정을 마친 혼합 물질을 볼 밀링 등의 믹싱공정을 더 실시할 수 있다. 상기 밀링 공정은 원료를 혼합하기 보다는 하소를 통해서 입자 사이즈가 증가할 수 있기 때문에 상기 하소공정을 마친 물질을 분쇄하여 입자 사이즈 등을 감소시키기 위해 실시할 수 있다.
- <33> 그리고 상기 하소공정을 한 후 상기 혼합된 물질을 성형을 할 수 있다. 상기 성형공정은 바인더 등으로 통해서 점성이 있는 상태로 변경하고 상기 상태에서 소정의 형상으로 성형을 실시할 수 있게 된다.
- <34> 그리고 상기 성형된 물질을 소결(sintering)을 실시한다. 상기 소결공정은 성형된 상태의 물질에 높은 열을 가하여 성형체를 소결체로 형성하게 된다.
- <35> 여기서 상기 소결공정은 높은 열 등으로 인해 물질이동이 발생할 수 있다.
- <36> 여기서 상기 화학식 1을 포함하는 물질은 소결온도 1000℃ ~ 1200℃ 이하로 형성할 수 있다.
- <37> 그리고 상기 성형체는 추후에 기판 상에 물질을 증착시키기 위해서 타겟으로 사용할 수 있도록 원판형, 펠렛 형상 등으로 형성할 수 있다.
- <38> 이와 같이, 본 발명에 따른 유전체 조성물은 세라믹공정의 고상반응법 등으로 성형체를 형성하고 소결과정을 통해서 소결체를 형성할 수 있다.
- <39> 상기 소결체는 곧, 유전체 박막을 형성할 수 있는 타겟으로 사용할 수 있다.
- <40> 도 1은 본 발명에 따른 유전체 조성물을 이용하여 기판 상에 유전체 박막층을 형성시키는 것을 도시한 도면이다.
- <41> 도 1을 참조하면, 본 발명에 따른 디스플레이 소자가 구비하는 유전체 박막층을 형성하기 위해서 스퍼터 장치(100)를 마련한다.
- <42> 여기서 유전체 박막층 증착공정은 RF-마그네트론 스퍼터링법, Evaporation법, CVD법, 졸-겔법 등을 이용할 수 있으며, 본 발명의 용이한 설명을 위해서 RF-마그네트론 스퍼터링 장치를 실시예로 설명한다.
- <43> 상기 RF-마그네트론 스퍼터링 장치(100)는 타겟 표면의 전하량 증가 때문에 절연체에서는 사용하지 못하는 단점이 있는 직류 스퍼터링 방법의 단점을 극복한 것으로 고주파 스퍼터링(RF sputtering)으로 거의 모든 물질을 스퍼터링(sputtering) 할 수 있는 장점이 있다.
- <44> 상기 RF-마그네트론 스퍼터링 장치(100)의 작동을 개략적으로 살펴보면, 충분히 높은 주파수에서 방전(Discharge) 과정이 일어나서, 음극(cathode)으로 작용하는 전극(electrode)에는 이온(ion)의 축적이 일어나지 않는다. 그리고 주파수는 13.56MHz를 사용한다.

- <45> 이러한 주파수 영역에서 이온(ion)은 무겁기 때문에 포텐셜(potential)의 변화를 따라가지 못하지만 전자는 포텐셜(potential)의 변화에 충분히 대응하게 된다.
- <46> 따라서 전자가 어느 한 쪽으로 물리게 되면 다른 전극에는 이온(ion)으로 생성된 시스(sheath)가 생기게 되며 DC의 경우와 마찬가지로 스퍼터링(sputtering)이 발생하게 된다.
- <47> 여기서 본 발명에 따른 유전체 박막층의 특성을 조사하기 위해서 증착온도는 상온(25°C) 내지 650°C 의 온도에서 산소와 아르곤 ($O_2:Ar = 1:4$) 분위기에서 진행되었다. 그리고 챔버 내의 총 압력은 7 내지 10 mTorr로 하였다.
- <48> 그리고 스퍼터링 파워는 90 내지 110W, 증착시간은 20분 내지 40분으로 하였다.
- <49> 이와 같이 상기 RF-마그네트론 스퍼터링 장치(100)는 금속, 합금, 산화물, 질화물, 탄화물 등의 증착 등에 다양하게 사용할 수 있다.
- <50> 따라서 상기와 같이 형성된 화학식 1 $Bi_5Nb_3O_{15}$ 을 구비하는 유전체 조성물을 스퍼터링 장치를 통해서 낮은 온도에서 유전체 박막층을 형성할 수 있게 된다.
- <51> 도 2는 본 발명에 따른 유전체 조성물로 형성되는 유전체 박막층을 구비하는 디스플레이소자를 도시한 도면이다.
- <52> 여기서 유전체 박막층은 화학식 1 $Bi_5Nb_3O_{15}$ 의 유전체 조성물로 형성되며, 상기 유전체 조성물로 유전체 박막층은 도 1을 인용하여 설명한다.
- <53> 도 2를 참조하면, 본 발명에 따른 디스플레이소자(20)는 스위칭소자(23)와 캐패시터(27)를 포함한다.
- <54> 그리고 디스플레이 소자의 특성을 고려하여 이들을 각각의 마련할 수 있다. 여기에서는 용이한 설명을 위해 기판(210) 상에 스위칭소자(23)와 MIM 캐패시터(이하 캐패시터, 27)가 동시에 형성된 디스플레이소자(20)를 실시로써 설명하기로 한다.
- <55> 스위칭소자(23)는 기판(210) 상에 게이트라인과 일체로 되어 있는 게이트전극(220)과, 상기 게이트라인과 게이트전극(220)을 절연하는 유전체 박막층(200)과, 상기 게이트라인과 교차하는 데이터라인과, 게이트전극(220)이 형성된 영역에 형성되는 반도체층(230)을 구비한다.
- <56> 상기 게이트라인 및 게이트전극(220)은 게이트 온(on) 전압을 인가받아 작동하게 된다.
- <57> 유전체 박막층(200)은 본 발명에 따른 화학식 1의 $Bi_5Nb_3O_{15}$ 유전체 조성물로 형성됨으로 고유전율의 절연막을 형성할 수 있게 된다. 여기서 유전체 박막층은 도1을 인용하며, 상기 도 1과 같은 방법으로 유전체 박막층(200)을 기판(210) 상에 형성할 수 있다.
- <58> 즉, 소자가 미세화됨에 따라 종래의 게이트 절연막은 상대적으로 유전율이 낮기 때문에 누설전류가 증가하는 문제점과 상기한 이유로 유전체 박막층(200)의 박막두께를 증가시켜야 하는 문제점을 가지고 있었다.
- <59> 그러나 본 발명에 따른 화학식 1의 $Bi_5Nb_3O_{15}$ 유전체 조성물로 형성됨으로 고유전율의 절연막인 유전체 박막층은 고유전율을 갖고 있기 때문에 상기한 문제점을 해결할 수 있다.
- <60> 그리고 반도체층(230)은 유전체 박막층(200) 상에 형성되며, 게이트전극(220)에 대응되는 영역에 형성된다. 반도체층(230)은 게이트전극(220)에 인가되는 게이트 온 전압에 의해서 채널을 형성하게 된다.
- <61> 상기 채널은 데이터라인(240)에 인가되는 전압을 통과시키는 역할을 할 수 있다.
- <62> 상기 데이터라인(240)은 소스전극(240a)과 일체로 형성되고, 소스전극(240a)과 소정간격 이격되어 드레인전극(240b)이 형성된다.
- <63> 그리고 드레인 전극(240b)은 화소전극(260)과 연결된다. 여기서 상기 화소전극(260)과 데이터라인(240) 및 소스/드레인전극(240a, 240b) 사이에는 보호막(250)이 형성된다. 상기 보호막(250)은 전극들을 외부의 오염물질 등으로부터 보호한다. 여기서 드레인전극(240b)과 화소전극(250)은 보호막(250)을 관통시켜 연결할 수 있다.
- <64> 이와 같이, 유전체 박막층(200)을 고유전율 물질을 사용함으로써 누설전류 등을 감소시켜 디스플레이 소자(20)의 성능을 향상시킬 수 있게 된다.

- <65> 상기 캐패시터(27)는 중첩되도록 형성된 상/하전극(220a, 260a)과, 상/하전극(220a, 260a) 사이에 배치되는 유전체 박막층(200)을 구비한다.
- <66> 유전체 박막층(200)은 본 발명에 따른 화학식 1의 $\text{Bi}_5\text{Nb}_3\text{O}_{15}$ 유전체 조성물로 형성됨으로 고유전율의 절연막을 형성할 수 있게 된다.
- <67> 상하전극(220a, 260a)이 중첩되도록 형성됨으로써 상/하전극(220a, 260a) 사이에서는 캐패시턴스(C)가 발생할 수 있다.
- <68> 상부전극(220a)과 하부전극(260a)을 구성하는 금속은 Al, Ag, Au, Cu, W, Pt, Ti 중 선택되는 하나 또는 이들의 조합으로 이루어질 수 있다.
- <69> 따라서 본 발명에 따른 화학식 1의 $\text{Bi}_5\text{Nb}_3\text{O}_{15}$ 유전체 조성물로 형성됨으로 고유전율의 절연막인 유전체 박막층은 고유전율을 갖고 있기 때문에 충전용량 및 절연막으로 사용되는 유전체 박막층의 열적 안정성을 확보할 수 있다.
- <70> 따라서 본 발명에 따른 디스플레이 소자(20)는 공정성 및 전기적 성능을 향상시킬 수 있게 된다.

실시예

- <71> 이하에서는 본 발명의 실시예들에 따른 유전체 조성물로 형성되는 유전체 박막층이 저온에서 형성이 가능하고 고유전율로 디스플레이소자에 적합한 특성을 가졌다는 것을 구체적인 실시예들 및 비교예를 들어 설명한다.
- <72> 여기에 기재되지 않은 내용은 이 기술 분야에서 숙련된 자이면 충분히 기술적으로 유추할 수 있는 것이므로 그 설명을 생략한다.
- <73> **1. 구조특성 관찰**
- <74> 도 3은 본 발명에 따른 유전체 조성물로 형성되는 유전체 박막층의 X-선 회절분석을 도시한 도면이다.
- <75> 여기서 용이한 설명을 위해서 도 2를 참조하여 설명하기로 한다.
- <76> 여기서 각각의 온도에서 증착된 유전체 박막층(200)의 구조적 특성은 X-선 회절 분석 (XRD: Rigaku D/max-RC) 장치를 통해서 측정하였다.
- <77> 도 3을 참조하면, 본 발명에 따른 유전체 박막층(200)은 증착 온도 400℃ 이하에서는 완전한 결정 피크가 관찰되지 않았으며, 나노 사이즈의 결정립들에 의한 피크로 추측되는 넓은 피크가 $2\theta = 24 \sim 32^\circ$ 에서 관찰되었다.
- <78> 한편, 증착온도 450℃ 이상의 온도에서 증착된 박막은 모두 결정화 피크를 나타내었으며, 450℃에서 증착된 박막의 경우 $\text{Bi}_5\text{Nb}_3\text{O}_{15}$ 상의 [411] 방향으로 결정립들이 우선 배향되었지만 증착 온도가 증가할수록 [102], [802] 등 다른 방향으로의 결정립 성장도 일어났음을 알 수 있다.
- <79> 그러나 600℃에서 증착된 박막의 경우 소량의 $\text{Bi}_5\text{Nb}_3\text{O}_{15}$ 상과 다량의 BiNbO_4 상이 공존하였으며, 이는 고온에서의 Bi_2O_3 휘발에 의한 것으로 추측된다.
- <80> 따라서, 본 발명에 따른 유전체 박막층(200)은 상온(25℃) 내지 400℃의 저온에서 증착공정을 실시하는 바람직하다.
- <81> **2. 미세구조 관찰**
- <82> 도 4a 및 도 4b는 본 발명에 따른 유전체 조성물로 형성되는 유전체 박막층을 촬상한 전자주사현미경(SEM) 사진 및 원자 현미경(AFM: Atomic forces microscopy)으로 촬상한 사진이다.
- <83> 여기서 주사 전자 현미경 (SEM)은 Hitachi S-4300, Japan을 사용하였다. 그리고 원자 현미경 (AFM)은 JSPM-5200, JEOL LTD., Japan을 사용하였다.
- <84> 도 4a 및 도 4b에 도시된 바와 같이, 300℃의 증착 온도에서 균일한 $\text{Bi}_5\text{Nb}_3\text{O}_{15}$ 유전체 박막층(200)이 성장하였으며, 박막의 표면 거칠기 또한 0.636 nm 정도로 매우 부드러운 막질이 형성되는 것을 알 수 있다.
- <85> 이와 같이, 저온에서 유전체 박막층을 증착하여도 표면 거칠기가 부드러운 막질과, 균일한 막질을 형성할 수 있

다.

3. 유전율 및 유전손실 측정

도 5 및 도 6은 본 발명에 따른 유전체 조성물로 형성된 유전체 박막층의 유전율 및 유전손실을 측정한 결과를 도시한 도면이다.

여기서 유전체 박막층의 유전율 및 유전손실율을 측정하기 위해서 MIM 캐패시터를 제작하고 캐패시터의 상부에 DC 스퍼터링으로 Pt 전극을 증착시켰다.

이와 같이, 저주파 (75-1000 kHz)에서의 전기적 특성측정을 위해 제작된 캐패시터의 유전율과 유전손실은 정밀 LCR meter로 측정하였다.

도 5 및 도 6을 참조하면, 상온에서 증착된 $\text{Bi}_5\text{Nb}_3\text{O}_{15}$ 유전체 박막층(200)의 유전율은 40 정도로 측정되었다.

그리고 200℃~400℃의 증착온도에서는 70~80, 450℃~550℃에서 증착된 경우 93~160 정도로 유전율이 증가하였다.

본 발명에 따른 유전체 박막층의 유전율은 40 내지 160으로 측정되었다. 이는 증착온도의 증가에 따라 결정화도가 증가하여 나타나는 현상으로 판단할 수 있다.

그리고 500℃ 이상의 증착온도에서 급격한 유전율의 증가가 나타나는 것은 [411] 방향으로 우선 배향된 결정립들보다 여러 방향으로 성장된 결정립들의 분극이 더욱 효과적이기 때문으로 판단된다.

하지만 600℃에서 증착된 유전체 박막층(200)은 Bi_2O_3 휘발에 의한 상 분리로 인하여 감소된 유전율을 보였다.

600℃에서 증착된 시편을 제외하고는 모두 100 kHz의 주파수에서 1.0 % 미만의 낮은 유전손실을 보였다. 측정 주파수에 따른 유전특성은 도면 6에 도시된 것처럼 주파수에 따라 크게 변하지 않았다.

상기 유전체 박막층의 유전손실율은 0.4 내지 5.0%로 측정되었다. 특히 상온 내지 400℃이하에서 증착된 유전체 박막층의 주파수에 따른 유전손실율은 0.4% 내지 1.5% 로 매우 낮았다.

이와 같이, 본 발명에 따른 유전체 박막층의 유전율 및 유전손실율 분석으로 상온(25℃) 내지 600℃에서 고유전율을 가지면서, 측정 주파수에 따라서는 유전손실율 변화가 거의 없는 것으로 측정되어 본 발명에 따른 유전체 박막층은 고유전율과 저유전 손실율을 갖는 것을 알 수 있다.

4. 누설전류 측정

도 7은 본 발명에 따른 유전체 박막층을 구비하는 디스플레이 소자의 누설전류를 측정한 결과를 도시한 도면이다.

여기서 본 발명에 따른 유전체 박막층을 구비하는 디스플레이소자의 누설전류 특성은 Source meter (Keithley2400, USA)를 이용하여 측정하였다.

도 7을 참조하면, 본 발명에 따른 유전체 박막층은 200℃와 300℃에서 증착하였을 때 누설전류는 15V의 인가전압에서도 약 $5 \times 10^{-8} \text{ A/cm}^2$ 정도로 매우 낮았으며, 절연 파괴 전압 또한 높음을 알 수 있다.

즉, 상기 유전체 박막층의 누설전류는 10^{-7} 내지 10^{-10} A/cm^2 으로 측정되었다.

따라서 200℃ 내지 400℃의 저온에서 증착된 $\text{Bi}_5\text{Nb}_3\text{O}_{15}$ 유전체 박막층은 저온 공정 고유전율 캐패시터로 사용하기에 적합한 조성이라 할 수 있다.

도면의 간단한 설명

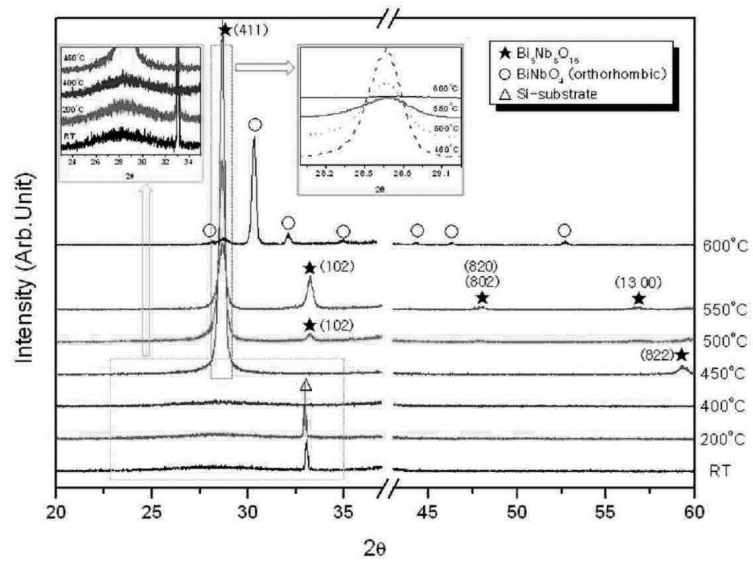
도 1은 본 발명에 따른 유전체 조성물을 이용하여 기판 상에 유전체 박막층을 형성시키는 것을 도시한 도면.

도 2는 본 발명에 따른 유전체 조성물로 형성되는 유전체 박막층을 구비하는 디스플레이소자를 도시한 도면.

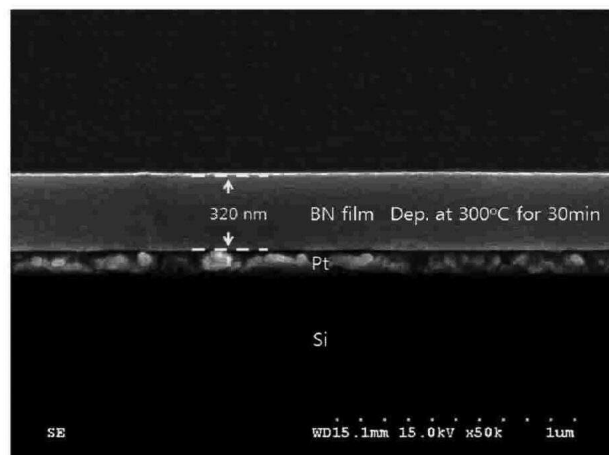
도 3은 본 발명에 따른 유전체 조성물로 형성되는 유전체 박막층의 X-선 회절분석을 도시한 도면.

도 4a 및 도 4b는 본 발명에 따른 유전체 조성물로 형성되는 유전체 박막층을 촬상한 전자주사현미경(SEM) 사진 및 원자 현미경(AFM: Atomic forces microscopy)으로 촬상한 사진.

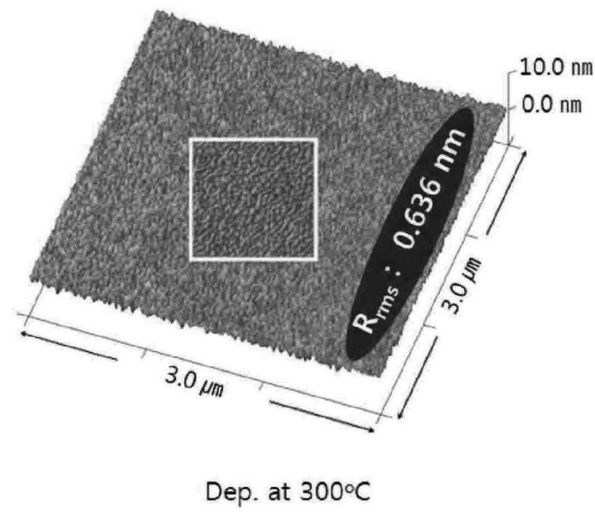
도면3



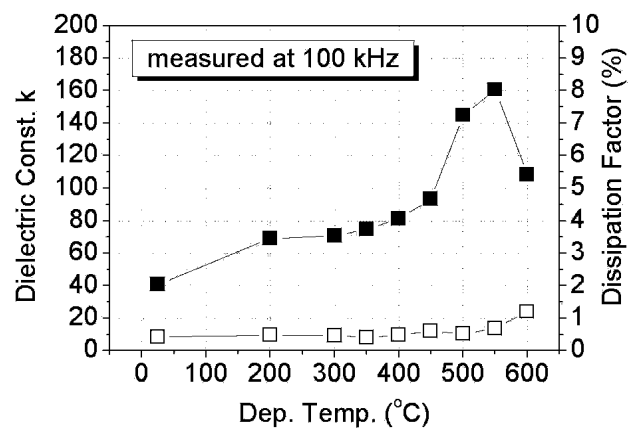
도면4a



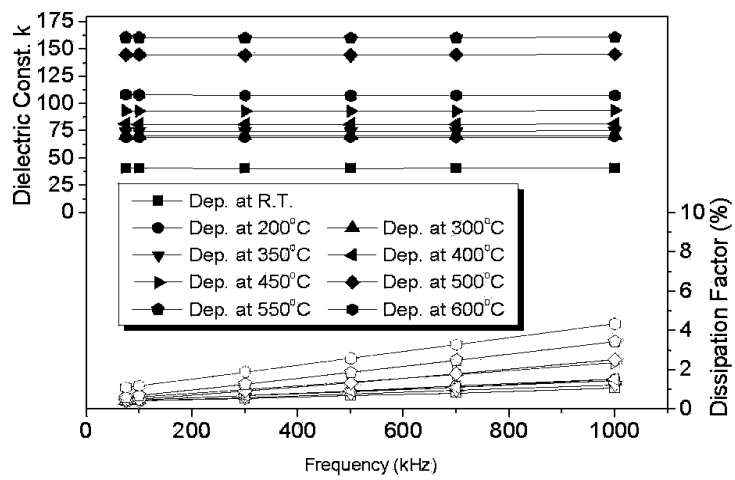
도면4b



도면5



도면6



도면7

