

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成30年12月27日(2018.12.27)

【公開番号】特開2017-220494(P2017-220494A)

【公開日】平成29年12月14日(2017.12.14)

【年通号数】公開・登録公報2017-048

【出願番号】特願2016-112050(P2016-112050)

【国際特許分類】

H 01 L	27/08	(2006.01)
H 01 L	21/8234	(2006.01)
H 01 L	27/088	(2006.01)
H 01 L	21/336	(2006.01)
H 01 L	29/786	(2006.01)
H 01 L	21/76	(2006.01)

【F I】

H 01 L	27/08	3 3 1 A
H 01 L	27/08	3 3 1 E
H 01 L	27/08	1 0 2 B
H 01 L	27/08	1 0 2 C
H 01 L	29/78	6 2 1
H 01 L	21/76	L

【手続補正書】

【提出日】平成30年11月15日(2018.11.15)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

(a) 半導体基板と、第1材料から成り、かつ、前記半導体基板上に形成された絶縁層と、前記第1材料とは異なる第2材料から成り、かつ、前記絶縁層上に形成された半導体層と、前記第1材料から成り、かつ、前記半導体層上に形成された第1絶縁膜と、前記半導体層および前記絶縁層を介して前記半導体基板に達する溝と、前記第1材料から成り、かつ、前記溝内に埋め込まれた素子分離領域と、を有する基板を準備する工程と、

(b) 前記(a)工程後、前記基板の第1領域における前記第1絶縁膜をエッチングにより除去し、前記第1領域における前記半導体層を露出させ、前記基板の前記第1領域とは異なる第2領域における前記第1絶縁膜を残す工程と、

(c) 前記(b)工程後、前記第1領域における前記半導体層をエッチングにより除去し、前記第1領域における前記絶縁層を露出させる工程と、

(d) 前記(c)工程後、前記第1領域における前記絶縁層と前記第2領域における前記第1絶縁膜とをエッチングし、前記第1領域における前記絶縁層の厚さと前記第2領域における前記第1絶縁膜の厚さとを薄くする工程と、

(e) 前記(d)工程後、前記第2領域における前記半導体基板に不純物を注入し、前記第2領域における前記半導体基板に第1半導体領域を形成する工程と、

(f) 前記(e)工程後、前記第1領域における前記絶縁層と前記第2領域における前記第1絶縁膜とをエッチングにより除去し、前記第1領域における前記半導体基板と前記第2領域における前記半導体層とを露出させる工程と、

(g) 前記(f)工程後、前記第1領域における前記半導体基板上に第1トランジスタを形成し、前記第2領域における前記半導体層上に第2トランジスタを形成する工程と、
を含む半導体装置の製造方法。

【請求項2】

請求項1記載の半導体装置の製造方法において、

前記(c)工程では、前記第1領域における前記半導体層は、第1エッティング液を用いたウェットエッティングにより除去され、

前記(d)工程では、前記第1領域における前記絶縁層および前記第2領域における前記第1絶縁膜は、前記第1エッティング液とは異なる第2エッティング液を用いたウェットエッティングにより除去され、

前記第1エッティング液を用いた場合の前記第1絶縁膜および前記絶縁層のエッティング速度は、前記第1エッティング液を用いた場合の前記半導体層のエッティング速度よりも小さく、

前記第2エッティング液を用いた場合の前記第1絶縁膜および前記絶縁層のエッティング速度は、前記第1エッティング液を用いた場合の前記第1絶縁膜および前記絶縁層のエッティング速度よりも大きい、半導体装置の製造方法。

【請求項3】

請求項2記載の半導体装置の製造方法において、

前記第1材料は、酸化シリコンから成り、

前記第2材料は、単結晶シリコンから成る、半導体装置の製造方法。

【請求項4】

請求項3記載の半導体装置の製造方法において、

前記第1エッティング液は、APM液であり、

前記第2エッティング液は、フッ酸である、半導体装置の製造方法。

【請求項5】

請求項4記載の半導体装置の製造方法において、

前記(f)工程では、前記第1領域における前記絶縁層と前記第2領域における前記第1絶縁膜を、前記第2エッティング液と同種の第3エッティング液を用いたウェットエッティングにより除去する、半導体装置の製造方法。

【請求項6】

請求項1記載の半導体装置の製造方法において、

前記(b)工程では、前記第2領域における前記第1絶縁膜を覆い、かつ、前記第1領域における前記第1絶縁膜を露出する第1マスク層をエッティングマスクとして用いて、前記第1領域における前記半導体層が露出するように、前記第1領域における前記第1絶縁膜をエッティングにより除去する、半導体装置の製造方法。

【請求項7】

請求項1記載の半導体装置の製造方法において、

前記(a)工程は、

(a1) 前記半導体基板と、前記半導体基板上に形成された前記絶縁層と、前記絶縁層上に形成された前記半導体層と、前記半導体層上に形成された前記第1絶縁膜と、前記第1絶縁膜上に形成された第2絶縁膜と、を有する前記基板を準備する工程と、

(a2) 前記(a1)工程後、前記第2絶縁膜、前記第1絶縁膜、前記半導体層および前記絶縁層を介して前記半導体基板に達する前記溝を形成する工程と、

(a3) 前記(a2)工程後、前記第2絶縁膜上に第3絶縁膜を形成し、前記溝内を前記第3絶縁膜で塞ぐ工程と、

(a4) 前記(a3)工程後、前記溝外の前記第3絶縁膜を除去し、前記第3絶縁膜からなる前記素子分離領域を前記溝内に形成する工程と、

(a5) 前記(a4)工程後、前記第2絶縁膜をエッティングにより除去する工程と、を有し、

前記第2絶縁膜は、前記第1絶縁膜とは異なる材料からなる、半導体装置の製造方法。

【請求項 8】

請求項7記載の半導体装置の製造方法において、
前記絶縁層、前記第1絶縁膜および前記第3絶縁膜は、酸化シリコンから成り、
前記第2絶縁膜は、窒化シリコンから成り、
前記(a4)工程では、前記第3絶縁膜を研磨することにより、前記溝の外部の前記第3絶縁膜を除去し、前記溝内に前記第3絶縁膜から成る前記素子分離領域を形成する、半導体装置の製造方法。

【請求項 9】

請求項1記載の半導体装置の製造方法において、
前記第1半導体領域は、前記第2トランジスタのしきい値電圧を制御するために形成される、半導体装置の製造方法。

【請求項 10】

請求項1記載の半導体装置の製造方法において、
前記素子分離領域は、前記第1領域と前記第2領域との境界に配置されており、
前記(e)工程では、平面視において前記第2領域における前記半導体層に隣接する前記素子分離領域の領域にも、前記不純物が注入される、半導体装置の製造方法。

【請求項 11】

請求項10記載の半導体装置の製造方法において、
前記(d)工程後、かつ、前記(e)工程前に、
前記第1領域における前記絶縁層を覆い、かつ、前記第2領域における前記第1絶縁膜を露出する第2マスク層を形成し、
前記(e)工程後、かつ、前記(f)工程前に、前記第2マスク層を除去する、半導体装置の製造方法。