(19)日本国特許庁(JP)　(12)公開特許公報(A)　(11)公開番号
特開2024-78501
(P2024-78501A)
(43)公開日　令和6年6月11日(2024.6.11)

(51)国際特許分類		FI			テーマコード（参考）
H01L 27/146 (2006.01)		H01L	27/146	A	4M118
H04N 25/70 (2023.01)		H01L	27/146	F	5C024
H04N 25/79 (2023.01)		H01L	27/146	D	
		H04N	25/70		
		H04N	25/79		

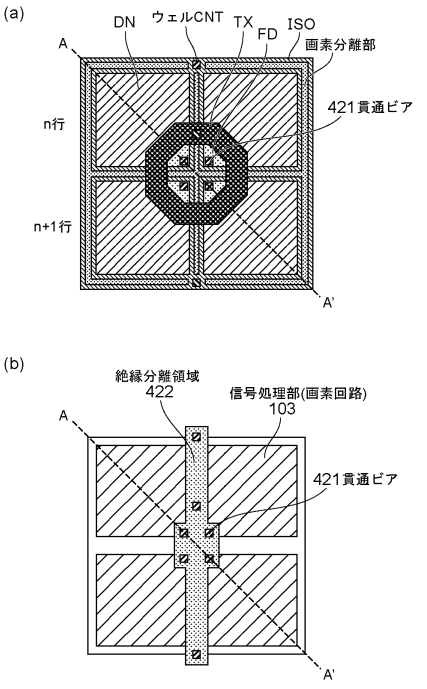
審査請求　未請求　請求項の数　19　ＯＬ　（全30頁）

(21)出願番号　特願2022-190917(P2022-190917)
(22)出願日　令和4年11月30日(2022.11.30)

(71)出願人　000001007
キヤノン株式会社
東京都大田区下丸子３丁目３０番２号
(74)代理人　100126240
弁理士　阿部 琢磨
(74)代理人　100223941
弁理士　高橋 佳子
(74)代理人　100159695
弁理士　中辻 七朗
(74)代理人　100172476
弁理士　冨田 一史
(74)代理人　100126974
弁理士　大朋 靖尚
(72)発明者　関根 寛
東京都大田区下丸子３丁目３０番２号キ
最終頁に続く

(54)【発明の名称】　光電変換装置、機器

(57)【要約】
【課題】 第２基板の素子配置の自由度を向上させる。
【解決手段】 第１面と、第２面を備える第１半導体基板と、を含み、第１の光電変換部と、第２の光電変換部と、ＦＤと、第１の光電変換部で生じた信号電荷をＦＤに転送する第１の転送トランジスタと、第２の光電変換部で生じた信号電荷をＦＤに転送する第２の転送トランジスタと、を有する第１部品と、第３面と、第４面を備える第２半導体基板と、を含み、第２半導体基板を貫通する絶縁体と、第１の転送トランジスタを介して信号が入力される第１の増幅トランジスタと、第２の転送トランジスタを介して信号が入力される第２の増幅トランジスタと、を有し、第１部品に積層される第２部品と、を備え、第１の転送トランジスタのゲートであるポリシリコン部材が第２の転送トランジスタのゲートであり、絶縁体を貫通する貫通電極とポリシリコン部材と、が電気的に接続されることを特徴とする光電変換装置。
【選択図】 図５



【特許請求の範囲】
【請求項１】
第１面と、前記第１面に対向する第２面を備える第１半導体基板と、を含み、前記第２面から光を受ける第１の光電変換部と、前記第２面から光を受ける第２の光電変換部と、フローティングディフュージョンと、前記第１面の側に設けられ、前記第１の光電変換部で生じた信号電荷を前記フローティングディフュージョンに転送する第１の転送トランジスタと、前記第１面の側に設けられ、前記第２の光電変換部で生じた信号電荷を前記フローティングディフュージョンに転送する第２の転送トランジスタと、を有する第１部品と、
第３面と、前記第３面に対向する第４面を備える第２半導体基板と、を含み、前記第３面と前記第４面の一方から他方まで前記第２半導体基板を貫通する絶縁体と、前記第１の転送トランジスタを介して信号が入力される第１の増幅トランジスタと、前記第２の転送トランジスタを介して信号が入力される第２の増幅トランジスタと、を有し、前記第１部品に積層される第２部品と、を備え、
前記第１の転送トランジスタのゲートであるポリシリコン部材が前記第２の転送トランジスタのゲートであり、前記絶縁体を貫通する貫通電極と前記ポリシリコン部材とが電気的に接続されることを特徴とする光電変換装置。
【請求項２】
前記第１の転送トランジスタと、前記第２の転送トランジスタと、は共通の制御信号で制御されることを特徴とする請求項１に記載の光電変換装置。
【請求項３】
前記フローティングディフュージョンは第１のフローティングディフュージョンと、第２のフローティングディフュージョンと、を含み、
前記第１の光電変換部で生じた信号電荷は前記第１のフローティングディフュージョンに転送され、
前記第２の光電変換部で生じた信号電荷は前記第２のフローティングディフュージョンに転送されることを特徴とする請求項２に記載の光電変換装置。
【請求項４】
前記第１の増幅トランジスタのソースまたはドレインは、第１の信号保持部と、第３の増幅トランジスタに接続され、
前記第２の増幅トランジスタのソースまたはドレインは、第２の信号保持部と、第４の増幅トランジスタに接続されることを特徴とする請求項３に記載の光電変換装置。
【請求項５】
前記第１の増幅トランジスタのソースまたはドレインは、第１の信号保持部と、第２の信号保持部と、第３の増幅トランジスタと、第４の増幅トランジスタと、に接続されることを特徴とする請求項３に記載の光電変換装置。
【請求項６】
前記第１の信号保持部と前記第２の信号保持部とは並列に接続されることを特徴とする請求項５に記載の光電変換装置。
【請求項７】
前記第１の信号保持部と前記第２の信号保持部とは直列に接続されることを特徴とする請求項６に記載の光電変換装置。
【請求項８】
前記第３の増幅トランジスタと、前記第４の増幅トランジスタと、を制御する制御信号は異なることを特徴とする請求項４または請求項５に記載の光電変換装置。
【請求項９】
第５面と、前記第５面に対向する第６面を備える第３半導体基板を含み、前記第１の信号保持部と、前記第２の信号保持部と、前記第３の増幅トランジスタと、前記第４の増幅トランジスタと、を有する第３部品を有することを特徴とする請求項４または請求項５に記載の光電変換装置。

【請求項１０】
前記第１部品と前記第２部品との間を電気的に接続する接合部の数が、
前記第２部品と前記第３部品との間を電気的に接続する接合部の数よりも少ないことを特徴とする請求項９に記載の光電変換装置。
【請求項１１】
前記第１の転送トランジスタは、前記第２半導体基板を介して電圧を供給されることを特徴とする請求項１に記載の光電変換装置。
【請求項１２】
前記第１部品は前記第１面に第１配線層を有することを特徴とする請求項９に記載の光電変換装置。
【請求項１３】
前記第１の転送トランジスタを含む複数の転送トランジスタからなる第１の転送トランジスタ群が第１の制御信号で制御され、
前記第２の転送トランジスタを含む複数の転送トランジスタからなる第２の転送トランジスタ群が第１の制御信号で制御されることを特徴とする請求項１に記載の光電変換装置。
【請求項１４】
前記第１の転送トランジスタ群に含まれる複数の前記転送トランジスタが配される方向と、前記第１の転送トランジスタ群に含まれる前記複数の転送トランジスタのそれぞれが接続される複数の前記フローティングディフュージョンが配される方向と、が交差し、
前記複数のフローティングディフュージョンは前記複数の転送トランジスタよりも少ないことを特徴とする請求項１３に記載の光電変換装置。
【請求項１５】
前記第１の光電変換部と、前記第２の光電変換部との一方を遮光することを特徴とする請求項１４に記載の光電変換装置。
【請求項１６】
前記第１の転送トランジスタは、前記第２半導体基板を介して電圧を供給されることを特徴とする請求項１３に記載の光電変換装置。
【請求項１７】
前記第１部品は前記第１面に第１配線層を有することを特徴とする請求項１３に記載の光電変換装置。
【請求項１８】
請求項１乃至請求項１７のいずれか１項に記載の光電変換装置と、
前記光電変換装置が出力する信号を用いて画像を生成する信号処理部と、を有することを特徴とする光電変換システム。
【請求項１９】
請求項１乃至１７のいずれか一項に記載の光電変換装置を備える移動体であって、
前記光電変換装置が出力する信号を用いて前記移動体の移動を制御する制御部を有することを特徴とする移動体。
【発明の詳細な説明】
【技術分野】
【０００１】
本発明は光電変換装置、機器に関する。
【背景技術】
【０００２】
特許文献１に３層の半導体基板を積層して構成された光電変換装置が記載されている。
【先行技術文献】
【特許文献】
【０００３】
【特許文献１】特開２０１８／１１３６０６号公報

【発明の概要】
【発明が解決しようとする課題】
【０００４】
特許文献１において、第２基板を貫通する絶縁領域中に貫通電極を設けるために、第２基板の素子配置可能な面積が限定されてしまう。
【課題を解決するための手段】
【０００５】
本開示の一の態様は、第１面と、前記第１面に対向する第２面を備える第１半導体基板と、を含み、前記第２面から光を受ける第１の光電変換部と、前記第２面から光を受ける第２の光電変換部と、フローティングディフュージョンと、前記第１面の側に設けられ、前記第１の光電変換部で生じた信号電荷を前記フローティングディフュージョンに転送する第１の転送トランジスタと、前記第１面の側に設けられ、前記第２の光電変換部で生じた信号電荷を前記フローティングディフュージョンに転送する第２の転送トランジスタと、を有する第１部品と、第３面と、前記第３面に対向する第４面を備える第２半導体基板と、を含み、前記第３面と前記第４面の一方から他方まで前記第２半導体基板を貫通する絶縁体と、前記第１の転送トランジスタを介して信号が入力される第１の増幅トランジスタと、前記第２の転送トランジスタを介して信号が入力される第２の増幅トランジスタと、を有し、前記第１部品に積層される第２部品と、を備え、前記第１の転送トランジスタのゲートであるポリシリコン部材が前記第２の転送トランジスタのゲートであり、前記絶縁体を貫通する貫通電極と前記ポリシリコン部材とが電気的に接続されることを特徴とする光電変換装置。
【発明の効果】
【０００６】
本発明によれば、第２基板の素子配置の自由度を向上させることができる。
【図面の簡単な説明】
【０００７】
【図１】実施形態にかかる光電変換装置の構成を示す図である。
【図２】実施形態にかかる光電変換装置のセンサ基板の配置例である。
【図３】実施形態にかかる光電変換装置の回路基板の配置例である。
【図４】第１の実施形態にかかる光電変換装置の光電変換素子の等価回路を含むブロック図である。
【図５】第１の実施形態にかかる光電変換装置の平面図である。
【図６】第１の実施形態にかかる光電変換装置の断面図である。
【図７】第２の実施形態にかかる光電変換装置の光電変換素子の等価回路を含むブロック図である。
【図８】第２の実施形態にかかる光電変換装置の平面図である。
【図９】第２の実施形態にかかる光電変換装置の断面図である。
【図１０】第２の実施形態にかかる光電変換装置の変形例の平面図である。
【図１１】第３の実施形態にかかる光電変換装置の光電変換素子の等価回路である。
【図１２】第３の実施形態にかかる光電変換装置の平面図である。
【図１３】第３の実施形態にかかる光電変換装置の断面図である。
【図１４】第３の実施形態にかかる光電変換装置の電荷保持部の構造を示す図である。
【図１５】第３の実施形態にかかる光電変換装置の電荷保持部の変形例の構造を示す図である。
【図１６】第３の実施形態にかかる光電変換装置の光電変換素子の等価回路の変形例である。
【図１７】第３の実施形態にかかる光電変換装置の光電変換素子の等価回路の変形例である。
【図１８】第３の実施形態にかかる光電変換装置の光電変換素子の変形例の平面図である。

【図１９】第４の実施形態にかかる光電変換装置の構成を示す図である。
【図２０】第４の実施形態にかかる光電変換装置のセンサ基板の配置例である。
【図２１】第４の実施形態にかかる光電変換装置の回路基板１の配置例である。
【図２２】第４の実施形態にかかる光電変換装置の回路基板２の配置例である。
【図２３】第４の実施形態にかかる光電変換装置の光電変換素子の等価回路である。
【図２４】第４の実施形態にかかる光電変換装置の平面図である。
【図２５】第４の実施形態にかかる光電変換装置の断面図である。
【図２６】第４の実施形態にかかる光電変換装置の変形例の断面図である。
【図２７】第４の実施形態にかかる光電変換装置の光電変換素子の等価回路の変形例である。
【図２８】第４の実施形態にかかる光電変換装置の光電変換素子の等価回路の変形例を含むブロック図である。
【図２９】第４の実施形態にかかる光電変換装置の変形例の平面図である。
【図３０】第５の実施形態にかかる光電変換システムの機能ブロック図である。
【図３１】第６の実施形態にかかる光電変換システムの機能ブロック図である。
【図３２】第７の実施形態にかかる光電変換システムの機能ブロック図である。
【図３３】第８の実施形態にかかる光電変換システムの機能ブロック図である。
【図３４】第９の実施形態にかかる光電変換システムの機能ブロック図である。

【発明を実施するための形態】

【０００８】

以下、図面を参照しながら各実施形態を説明する。

【０００９】

以下に述べる各実施形態では、光電変換装置の一例として、撮像装置を中心に説明する。ただし、各実施形態は、撮像装置に限られるものではなく、光電変換装置の他の例にも適用可能である。例えば、測距装置（焦点検出やＴＯＦ（Ｔｉｍｅ　Ｏｆ　Ｆｌｉｇｈｔ）を用いた距離測定等の装置）、測光装置（入射光量の測定等の装置）などがある。

【００１０】

また、以下に述べる実施形態中に記載される半導体領域、ウエルの導電型や注入されるドーパントは一例であって、実施形態中に記載された導電型、ドーパントのみに限定されるものでは無い。実施形態中に記載された導電型、ドーパントに対して適宜変更できるし、この変更に伴って、半導体領域、ウエルの電位は適宜変更される。

【００１１】

なお、以下に述べる実施形態に記載されるトランジスタの導電型は一例のものであって、実施例中に記載された導電型のみに限定されるものでは無い。実施形態中に記載された導電型に対し、導電型は適宜変更できるし、この変更に伴って、トランジスタのゲート、ソース、ドレインの電位は適宜変更される。

【００１２】

例えば、スイッチとして動作させるトランジスタであれば、ゲートに供給する電位のローレベルとハイレベルとを、導電型の変更に伴って、実施例中の説明に対し逆転させるようにすればよい。また、以下に述べる実施例中に記載される半導体領域の導電型についても一例のものであって、実施例中に記載された導電型のみに限定されるものでは無い。実施例中に記載された導電型に対し、導電型は適宜変更できるし、この変更に伴って、半導体領域の電位は適宜変更される。

【００１３】

また、以下の実施形態では、回路の素子同士の接続を述べることがある。この場合、注目する素子同士の間に別の素子が介在する場合であっても、特に断りのない限り、注目する素子同士は接続されているとして扱う。例えば、複数のノードを持つ容量素子Ｃの一方のノードに素子Ａが接続され、他方のノードに素子Ｂが接続されているとする。このような場合であっても、素子Ａ、素子Ｂは、特に断りのない限り、接続されているものとして扱う。

【００１４】
本明細書に記載される配線、パッドなどの金属部材は、ある１つの元素の金属単体から構成されていても良いし、混合物（合金）であってもよい。例えば、銅配線として説明される配線は、銅の単体によって構成されていても良いし、銅を主に含み、他の成分をさらに含んだ構成であっても良い。また、例えば、外部の端子と接続されるパッドは、アルミニウムの単体から構成されていても良いし、アルミニウムを主に含み、他の成分をさらに含んだ構成であっても良い。ここに示した銅配線およびアルミニウムのパッドは一例であり、種々の金属に変更することができる。
【００１５】
また、ここで示した配線およびパッドは光電変換装置において使用される金属部材の一例であり、他の金属部材にも適用されうる。
【００１６】
本発明に係る半導体デバイスの一例である光電変換装置の各実施形態に共通する構成について、図１から図３を用いて説明する。
【００１７】
図１は、本発明の実施形態に係る積層型の光電変換装置１００の構成を示す図である。光電変換装置１００は、センサ基板１１と、回路基板２１の２つの基板が積層され、且つ電気的に接続されることにより構成される。センサ基板１１は、後述する光電変換素子１０２を有する第１半導体層（第１半導体基板）と、第１配線層と、を有する。回路基板２１は、後述する信号処理部１０３等の回路を有する第２半導体層（第２半導体基板）と、第２配線層と、を有する。各実施形態に記載の光電変換装置は、第１半導体層が第１配線層に接している面を第１半導体層表面（第１面）と呼び、第１半導体層表面に対向する第１半導体層３００の面を第１半導体層裏面（第２面）と呼ぶ。同様に、第２半導体層４００が第２配線層４０１に接している面を第２半導体層表面（第３面）、その反対側の第２半導体層４００の面を第２半導体層裏面（第４面）と呼ぶ。以下では、センサ基板１１と回路基板２１とは、ダイシングされたチップで説明するが、チップに限定されない。例えば、各基板はウエハであってもよい。また、各基板はウエハ状態で積層した後にダイシングされていてもよいし、チップ化した後にチップを積層して接合してもよい。
【００１８】
センサ基板１１には、画素領域１２が配され、回路基板２１には、画素領域１２で検出された信号を処理する回路領域２２が配される。
【００１９】
図２は、センサ基板１１の配置例を示す図である。光電変換素子１０２を有する画素１０１が平面視で二次元アレイ状に配列され、画素領域１２を形成する。
【００２０】
画素１０１は、典型的には、画像を形成するための画素であるが、ＴＯＦ（Ｔｉｍｅ ｏｆ Ｆｌｉｇｈｔ）に用いる場合には、必ずしも画像を形成しなくてもよい。すなわち、画素１０１は、光が到達した時刻と光量を測定するための画素であってもよい。
【００２１】
図３は、回路基板２１の構成図である。図２の光電変換素子１０２で光電変換された電荷を処理する信号処理部１０３、読み出し回路１１２、制御パルス生成部１１５、水平走査回路部１１１、信号線１１３、垂直走査回路部１１０を有している。
【００２２】
図２の光電変換素子１０２と、図３の信号処理部１０３は、画素毎に設けられた接続配線を介して電気的に接続される。
【００２３】
垂直走査回路部１１０は、制御パルス生成部１１５から供給された制御パルスを受け、各画素に制御パルスを供給する。垂直走査回路部１１０にはシフトレジスタやアドレスデコーダといった論理回路が用いられる。
【００２４】

画素の光電変換素子１０２から出力された信号は、信号処理部１０３で処理される。信号処理部１０３には、後述のリセットトランジスタや増幅トランジスタ、メモリなどが設けられている。

【００２５】

水平走査回路部１１１は、各画素から信号を読み出すために、各列を順次選択する制御パルスを信号処理部１０３に入力する。

【００２６】

信号線１１３には、選択されている列について、垂直走査回路部１１０により選択された画素の信号処理部１０３から信号が出力される。

【００２７】

信号線１１３に出力された信号は、出力回路１１４を介して、光電変換装置１００の外部の記録部または信号処理部に出力する。

【００２８】

図２において、画素領域における光電変換素子の配列は１次元状に配されていてもよい。また、画素が１つでもあっても本発明の効果を得ることは可能であり、画素が１つの場合も本発明に含まれる。信号処理部の機能は、必ずしも全ての光電変換素子に１つずつ設けられる必要はなく、例えば、複数の光電変換素子によって１つの信号処理部が共有され、順次信号処理が行われてもよい。

【００２９】

図２および図３に示すように、平面視で画素領域１２に重なる領域に、複数の信号処理部１０３が配される。そして、平面視で、センサ基板１１の端と画素領域１２の端との間に重なるように、垂直走査回路部１１０、水平走査回路部１１１、列回路１１２、出力回路１１４、制御パルス生成部１１５が配される。言い換えると、センサ基板１１は、画素領域１２と画素領域１２の周りに配された非画素領域とを有し、平面視で非画素領域に重なる領域に、垂直走査回路部１１０、水平走査回路部１１１、列回路１１２、出力回路１１４、制御パルス生成部１１５が配される。

【００３０】

なお、信号線１１３の配置、列回路１１２、出力回路１１４の配置は図３に限定されない。例えば、信号線１１３が行方向に延びて配されており、列回路１１２が信号線１１３の延びる先に配されていてもよい。

【００３１】

以下では、各実施形態の光電変換装置について説明する。なお、上述したセンサ基板１１は第１基板または第１部品、回路基板２１は第２基板または第２部品と呼ぶ場合もある。また、上で定義した第１半導体層裏面側を光入射面側と呼ぶこともある。

【００３２】

（第１実施形態）

以下、図面を参照しながら実施形態を説明する。図４は、図２及び図３の等価回路を含むブロック図の一例である。

【００３３】

図４は、画素１０１の構成の一例を示している。光電変換素子１０２および信号処理部１０３の一例を表したものである。

【００３４】

各画素１０１は、例えば、フォトダイオードＰＤと、フォトダイオードＰＤと電気的に接続された転送トランジスタＴＸと、フローティングディフュージョン（ＦＤ）を有する。信号処理部１０３は、転送トランジスタＴＸを介してフォトダイオードＰＤから出力された電荷をＦＤに一時的に保持する。ＦＤは、増幅トランジスタＡＭＰの入力ノードに接続される。フォトダイオードＰＤは、光電変換を行って受光量に応じた電荷を発生させる。フォトダイオードＰＤのカソードが転送トランジスタＴＸのソースに電気的に接続されており、フォトダイオードＰＤのアノードはウエル領域に与えられる電位が与えられる。つまり、基準電位線（例えば接地電位）に電気的に接続されている。また、フォトダイオ

ードＰＤは、この基準電位線に接続されたウエル領域の内部に設けられている。転送トランジスタＴＸのドレインがフローティングディフュージョンＦＤに電気的に接続され、転送トランジスタＴＸのゲートは画素駆動線に電気的に接続されている。転送トランジスタＴＸは、例えば、ＣＭＯＳ（Ｃｏｍｐｌｅｍｅｎｔａｒｙ Ｍｅｔａｌ Ｏｘｉｄｅ Ｓｅｍｉｃｏｎｄｕｃｔｏｒ）トランジスタである。

【００３５】

信号処理部１０３は、例えば、リセットトランジスタＲＥＳと、選択トランジスタＳＥＬと、増幅トランジスタＳＦとを有している。なお、選択トランジスタＳＥＬは、必要に応じて省略してもよい。また、リセットトランジスタＲＥＳとフローティングディフュージョンＦＤの間の電気的経路にＦＤの容量値を変更するためのトランジスタＦＤＩＮＣをさらに備えても良い。

【００３６】

リセットトランジスタＲＥＳのソース（信号処理部１０３の入力端）がフローティングディフュージョンＦＤに電気的に接続されている。また、リセットトランジスタＲＥＳのドレインが電源線（ＳＶＤＤ）および増幅トランジスタＳＦのドレインに電気的に接続されている。リセットトランジスタＲＥＳのゲートは画素駆動線に電気的に接続されている。増幅トランジスタＳＦのソースが選択トランジスタＳＥＬのドレインに電気的に接続されており、増幅トランジスタＳＦのゲートがリセットトランジスタＲＥＳのソースに電気的に接続されている。選択トランジスタＳＥＬのソース（信号処理部１０３の出力端）が画素出力線に電気的に接続されており、選択トランジスタＳＥＬのゲートが画素駆動線に電気的に接続されている。

【００３７】

転送トランジスタＴＸがオン状態となると、フォトダイオードＰＤの電荷をフローティングディフュージョンＦＤに転送する。リセットトランジスタＲＥＳは、フローティングディフュージョンＦＤの電位を所定の電位にリセットする。リセットトランジスタＲＥＳがオン状態となると、フローティングディフュージョンＦＤの電位を電源線（ＳＶＤＤ）の電位にリセットする。選択トランジスタＳＥＬは、信号処理部１０３からの画素信号の出力タイミングを制御する。増幅トランジスタＳＦは、画素信号として、フローティングディフュージョンＦＤに保持された電荷のレベルに応じた電圧の信号を生成する。増幅トランジスタＳＦは、ソースフォロア型のアンプを構成しており、フォトダイオードＰＤで発生した電荷のレベルに応じた電圧の画素信号を出力するものである。増幅トランジスタＳＦは、選択トランジスタＳＥＬがオン状態となると、フローティングディフュージョンＦＤの電位を増幅して、その電位に応じた電圧を、画素出力線２を介して列信号処理回路に出力する。リセットトランジスタＲＥＳ、増幅トランジスタＳＦおよび選択トランジスタＳＥＬは、例えば、ＣＭＯＳトランジスタである。

【００３８】

図５は本実施形態にかかる光電変換装置の平面図である。図５（ａ）に第１基板の平面図、図５（ｂ）に第２基板の平面図を示す。

【００３９】

図５（ａ）には第１基板に配された画素１０１のうち２行２列に並ぶ４つの画素１０１が示されている。４つの画素１０１のフォトダイオードＰＤはそれぞれ１つの貫通ビア４２１を介してそれぞれのＦＤに接続されている。２行２列に並ぶ４つの画素１０１のうち、画素アレイのｎ行に並ぶフォトダイオードＰＤの一つを第１の光電変換部、他方を第２の光電変換部と称した場合を考える。このとき、第１の光電変換部で生じた信号電荷は第１の転送トランジスタによって第１のフローティングディフュージョンＦＤに転送され、第１の増幅トランジスタＳＦのゲートに入力される。また、第２の光電変換部で生じた信号電荷は第２の転送トランジスタによって第２のフローティングディフュージョンＦＤに転送され、第２の増幅トランジスタＳＦのゲートに入力される。図５（ａ）に示されたＤＮは各フォトダイオードＰＤを構成する半導体領域である。４つの画素１０１は１つの転送トランジスタＴＸのゲートを共有している。転送トランジスタＴＸのゲートは第１半導

体層上に設けられたポリシリコン部材であり、貫通ビア４２１が接続されている。つまり、このポリシリコン部材は第１の転送トランジスタのゲートであり、第２の転送トランジスタのゲートでもある。また、第１基板のウエル領域に、貫通ビア４２１を介して第２基板から所定の電位（典型的には接地電位）を供給するウエルコンタクトが設けられている。

【００４０】

図６は本実施形態にかかる光電変換装置の断面図である。この断面図は、図５のＡ－Ａ´断面を示している。第１の半導体領域３００はフォトダイオードＰＤを有している。つまり、半導体領域３００は、入射光に応じて信号電荷（本実施形態では電子）を生成し、蓄積する光電変換領域ＤＮを含む。また、半導体領域ＤＮはＮ型の不純物領域である。図５では、４つの画素１０１が１つの転送トランジスタＴＸを介して４つのＦＤに接続されている構成を示した。この図６の断面図では、４つの画素１０１のうち、１つの断面に現れる２つの画素１０１を示している。

【００４１】

転送トランジスタＴＸの転送ゲートは、フォトダイオードＰＤとフローティングディフュージョンＦＤとの間の導通を制御する。画素分離部は、複数の画素１０１の間に設けられており、複数の半導体領域１０１を電気的に分離している。画素分離部２０１は、シリコン酸化物等の絶縁部を含んで構成されていても良いし、ポテンシャル障壁を形成する半導体領域であっても良い。典型的には、フォトダイオードＰＤが蓄積する信号電荷とは反対の極性の電荷を主たるキャリアとする半導体領域である。画素分離部とフォトダイオードＰＤとの間には画素分離層が設けられている。画素分離層は、特に画素分離部が絶縁部で設けられている場合、暗電流を低減する役割を持つ。フローティングディフュージョンＦＤと増幅トランジスタＳＦのゲートは貫通電極を介して接続される。貫通電極はタングステン、銅などの金属を主に含んで構成される。貫通電極は、第２半導体層４００を分離する絶縁体２５１を貫通して形成されている。絶縁体２５１は、複数の信号処理部１０３を互いに電気的に分離する。また、絶縁体２５１は第２半導体層の第３面から第４面まで貫通して設けられている。

【００４２】

転送トランジスタＴＸは画素領域１２にアレイ状に配された画素１０１に対し行順次に走査される。図５、図６に示す構成を有する光電変換装置では、画素アレイ中のｎ行目に配された画素１０１と、ｎ＋１行目に配された画素のそれぞれにおいて、同時に各ＰＤに接続されたＦＤへの電荷の転送がなされる。各画素１０１の各ＦＤに対して別々の信号処理部１０３が独立して設けられていて、１度の走査期間の間に全ての画素１０１のＦＤの信号が信号線、列回路、出力回路を介して読み出される。

【００４３】

（第２実施形態）

本実施形態にかかる光電変換装置について、図７～図１０までを用いて説明する。第１の実施形態と共通する説明は省略し、第１実施形態と異なる点を中心に説明する。

【００４４】

図７は、本実施形態にかかる光電変換装置の画素１０１の構成の一例である。２つのフォトダイオードＰＤが１つのフローティングディフュージョンＦＤを介して１つの信号処理部１０３に接続されている点で第１の実施形態と異なっている。

【００４５】

第１の実施形態と同様に、第１基板には、フォトダイオードＰＤ、転送トランジスタＴＸ、フローティングディフュージョンＦＤが設けられている。第２基板には、リセットトランジスタＲＥＳ、選択トランジスタＳＥＬなどの素子と、制御線、信号線が配されている。

【００４６】

図８は本実施形態にかかる光電変換装置の平面図である。図８（ａ）に第１基板の平面図、図８（ｂ）に第２基板の平面図を示す。

【００４７】
図８（ａ）には第１基板に配された画素１０１のうち２行２列に並ぶ４つの画素１０１が示されている。４つの画素１０１のうち、同じ行に並ぶ２つの画素１０１は共通の貫通ビア４２１を介して１つのＦＤに接続されている。また、４つの画素１０１のうち、同じ列に並ぶ２つの画素１０１は１つの転送トランジスタＴＸのゲートを共有している。転送トランジスタＴＸはそれぞれ１つの貫通ビア４２１を有している。
【００４８】
図９は本実施形態にかかる光電変換装置の断面図である。この断面図は、図８のＡ－Ａ´´断面を示している。第１基板と第２基板は貫通ビア４２１によって電気的に接続されている。
【００４９】
２行２列に並ぶ４つの画素１０１のうち、転送トランジスタＴＸのゲートを共有していない画素１０１に接続されたＦＤ同士を共有することが本実施形態にかかる光電変換装置の特徴である。転送トランジスタＴＸのゲートの共有と、フローティングディフュージョンＦＤの共有を組み合わせることで、第１実施形態に比べ貫通電極４２１を減らすことが可能である。また、信号処理部１０３を複数の画素１０１で共有することで第２基板に配される回路を減らすことができる。そのため、増幅トランジスタＳＦのチャンネル幅（Ｗ）とチャンネル長（Ｌ）の比（Ｌ／Ｗ）を大きくするなどして、ノイズ性能を向上させることが可能である。
【００５０】
本実施形態にかかる光電変換装置において、転送トランジスタは偶数列（ｍ列）、奇数列（ｍ＋１列）の順に、２行ごとに制御される。まず、ｎ行目とｎ＋１行目において同時に各々のＦＤへ電荷が転送される。具体的には、最初に、ｎ行とｎ＋１行にまたがる偶数列の転送トランジスタをＯＮにする。すると、（ｎ，ｍ）の信号がｎ行目にあるＦＤへ転送される。それと同時に、（ｎ＋１，ｍ）の信号がｎ＋１行目にあるＦＤへ転送される。各ＦＤに対して画素回路が独立して設けられているので、１走査期間の間に全てのＦＤの信号が信号線、列回路、出力回路を介して読み出される。続いてｎ行とｎ＋１行にまたがる奇数列の転送トランジスタをＯＮにする。その後の流れは上述した操作と同様である。言い換えれば、（ｎ，ｍ）の画素１０１に対応する転送トランジスタと（ｎ＋１，ｍ）の画素１０１に対応する転送トランジスタを含む第１の転送トランジスタ群が第１の制御信号で制御される。（ｎ，ｍ＋１）列の画素１０１に対応する転送トランジスタと（ｎ＋１，ｍ＋１）の画素１０１に対応する転送トランジスタを含む第２の転送トランジスタ群もまた第１の制御信号で制御される。なお、駆動はこれに限られず、例えば列方向に順次走査されても良い。また、このとき第１の転送トランジスタ群に含まれる転送トランジスタが配される方向（縦方向）と第１の転送トランジスタ群に含まれる転送トランジスタのそれぞれに接続されるフローティングディフュージョンＦＤが配される方向（横方向）とは交差している。
【００５１】
図１０は本実施形態にかかる光電変換装置の平面図の変形例である。図１０（ａ）に第１基板の平面図、図１０（ｂ）に第２基板の平面図を示す。
【００５２】
図１０（ａ）には第１基板に配された画素１０１のうち２行２列に並ぶ４つの画素１０１が示されている。画素１０１はそれぞれ、１つのＭＬ下に配された２つのフォトダイオードＰＤを有している。各画素１０１の２つのフォトダイオードＰＤは、像面位相差ＡＦ（ＤＡＦ）に用いられる。２つのフォトダイオードＰＤのうち、一方を遮光してＳＡＦに利用してもよい。４つの画素１０１のうち、同じ行に並ぶ２つの画素１０１は共通の貫通ビア４２１を介して１つのＦＤに接続されている。また、４つの画素１０１のうち、同じ列に並ぶ２つの画素１０１は１つの転送トランジスタＴＸのゲートを共有している。転送トランジスタＴＸはそれぞれ１つの貫通ビア４２１を有している。
【００５３】

図８に示す構造と同様のタイミングで電荷の転送を行う。ただし、図１０に示す画素１０１はそれぞれ２つのＰＤを有しているため、１つの読み出し期間にノイズ信号（Ｎ信号）の読み出しを含め３回の読み出し操作が行われる点で図８に示す構成の光電変換装置とは駆動が異なっている。２つのＰＤのうち一方から読み出される信号をＡ信号、他方から読み出される信号をＢ信号としたとき、１つの読み出し期間においてＮ信号読み、Ａ信号読み、Ａ信号＋Ｂ信号読みの３つを行う。

【００５４】

（第３実施形態）

本実施形態にかかる光電変換装置について、図１１～図１８までを用いて説明する。第１実施形態と共通する説明は省略し、第１実施形態と異なる点を中心に説明する。

【００５５】

図１１は、本実施形態にかかる光電変換装置の画素１０１の構成の一例である。増幅トランジスタＳＦの後段にＳＦ出力を保持するメモリＣ１、Ｃ２が設けられている点で第１実施形態と異なっている。増幅トランジスタＳＦ出力端子は、信号を複数画素のメモリＣ１に一括で書き込むためのトランジスタＧＳ１を介して、メモリＣ１を有するノードに接続されている。トランジスタＧＳ１はメモリＣ２を介してＳＦ１のゲートに接続され、ＧＳ１と電源電圧ＳＶＤＤを供給する配線との間にメモリＣ２とトランジスタＧＳ２が設けられている。トランジスタＧＳ２は、オンにすることでメモリＣ２－ＳＦ１間の電位を一括でリセットする。

【００５６】

増幅トランジスタＳＦの出力端と基準電位Ｖｓｓとの間に、定電流源として機能する電流源用トランジスタＢＩＡＳが接続されている。電流源用トランジスタＢＩＡＳを定電流源として機能させるときには所定のレベルの電圧を印加し、定電流源として機能させない（使用しない）ときはＬｏｗレベル（０Ｖ）を印加する。定電流源は必須の構成要素ではないが、定電流源を含む構成とすることで、メモリへの書き込み速度が上がる。

【００５７】

本実施形態にかかる回路構成では、例えば以下のような駆動が想定される。

【００５８】

まず、リセットトランジスタＲＥＳ、転送トランジスタＴＸをオンしてフォトダイオードＰＤをリセットし、電荷の蓄積を開始する。電荷蓄積期間中に、リセットトランジスタＲＥＳ、ＧＳ２をオンしてフローティングディフュージョンＦＤ、ノードＸ、ノードＹの電位をリセットする。

【００５９】

次に、リセットセトリング期間の後に、転送トランジスタＴＸをオンにし、信号をフォトダイオードＰＤからフローティングディフュージョンＦＤへ転送する。このときトランジスタＧＳ１もオンになっている。ＳＦ出力の電圧レベルが、ＧＳ１を通してノードＸに書き込まれ、容量カップリングによってノードＹにも電圧が書き込まれる。

【００６０】

選択トランジスタＳＥＬの操作により、ノードＹの信号を行順次で読み出す。読み出された信号は後段の列ＡＤＣでＡＤ変換される。

【００６１】

その後ＧＳ２をオンしてノードＹをリセットし、ＧＳをオフにしたのちにノードＹのリセットレベルを読み出す。

【００６２】

図１２は本実施形態にかかる光電変換装置の平面図である。図１２（ａ）に第１基板の平面図、図１２（ｂ）に第２基板の平面図を示し、第１実施形態の図５に対応する。

【００６３】

図１２（ｂ）に示す信号処理部１０３にＳＦ後段の回路を構成する素子が含まれる点において図５に示す光電変換装置と異なる。

【００６４】

図１３は本実施形態にかかる光電変換装置の断面図である。この断面図は図１２のＡ－Ａ´断面に対応している。第２配線層４０１にメモリ部が設けられている点で第１の実施形態に示す光電変換装置と異なっている。本構成の実現のためには１つの信号処理部１０３あたり２つの容量が必要である。図１３では２つのメモリ部を１つのブロックとして表現している。

【００６５】

図１４にメモリ部の構造の一例の断面図を示す。メモリ部は例えばＭＩＭ（Ｍｅｔａｌ－Ｉｎｓｕｌａｔｏｒ－Ｍｅｔａｌ）容量であってもよい。複数の容量形成用メタルを用いて、ＭＩＭ容量を形成する。容量形成用メタルの素材は配線と同じであっても違っても良い。容量部層間膜は、ＳｉＯなどの絶縁体でもいいし、誘電体でも良い。容量部層間膜の誘電率が高いほど容量が大きくなるため、ｈｉｇｈ－ｋ材料を用いても良い。ｈｉｇｈ－ｋ材料として、例えば、酸化ハフニウム（HfO_2）、酸化ジルコニウム（ZrO_2）、酸化チタン（TiO_2）、酸化アルミニウム（Al_2O_3）などの金属酸化物や、そのケイ酸塩またはアルミン酸塩が挙げられる。容量部層間膜は、酸窒化アルミニウム（ＡｌＯＮ）、酸窒化ジルコニウム（ＺｒＯＮ）、酸窒化ハフニウム（ＨｆＯＮ）、酸窒化ランタン（ＬａＯＮ）、酸窒化イットリウム（ＹＯＮ）などの金属窒化物酸化物や、そのケイ酸塩またはアルミン酸塩を含んでもよい。

【００６６】

図１５にメモリ部の構造の図１４とは別の一例の断面図を示す。図１５に示す構成では、ピラー上に立てた容量形成用メタル１と、容量部層間膜を介して対向する容量形成用メタル２によってキャパシタを形成している。３次元的に容量形成を行えるので、容量を大きくすることができる。メモリ容量が大きくなれば、メモリ部のリセットノイズと信号のＳ／Ｎ比の点で有利である。

【００６７】

図１６に画素１０１の回路構成の変形例を示す。図１１に示す回路との差分として、増幅トランジスタＳＦ後段に設けられたメモリが２系統に分かれている点が挙げられる。メモリの分岐に応じて第２のトランジスタＳＦ２，第２の選択トランジスタＳＥＬ２も追加されている。光電変換部ＰＤで生じた信号電荷は第１の転送トランジスタによってフローティングディフュージョンＦＤに転送され、第１の増幅トランジスタＳＦのゲートに入力される。第１の増幅トランジスタＳＦのソースまたはドレインは、第１の信号保持部Ｃ１と、第３の増幅トランジスタＳＦ１のゲートに接続される。また、増幅トランジスタＳＦのソースまたはドレインは、第２の信号保持部Ｃ２と、第４の増幅トランジスタＳＦ２のゲートに接続される。

【００６８】

本構成の回路では、フローティングディフュージョンＦＤのＮ信号とＳ信号とを並列接続されたメモリ部のそれぞれに保存して、順次読み出しをしていく方式をとることができる。

【００６９】

図１１に示す構成の回路では、２つのキャパシタＣ１、Ｃ２による容量分割によって信号保持を実現しているため、通常の容量構成ではサンプリング利得が０．５倍になってしまう問題があった。利得が０．５倍になると光電変換された結果の信号振幅が半減することになり、後段のカラムアンプやＡＤ変換器の雑音との比（Ｓ／Ｎ比）が低下することになり、一般的に画質（ＩｍａｇｅＱｕａｌｉｔｙ：ＩＱ）が低減してしまう。

【００７０】

一方、図１６に示す回路構成では、サンプリング利得をほぼ１とすることができるので、図１１に示す回路構成を採用した場合と比較して画質が向上する。ただし、この構成ではＳＦ１を介する読み出し経路とＳＦ２を介する読み出し経路の異なる経路を介して信号読み出しを行うため、例えばＳＦ１、ＳＦ２間の特性ばらつきをキャンセルすることができず、固定パターンノイズの悪化を引き起こす可能性がある。また、電荷の転送毎のリセットノイズ成分を除去することができない。

【００７１】
図１７に画素１０１の回路構成のさらなる変形例を示す。図１１、図１６とは容量及びトランジスタのゲートの配置が異なっている。図１７では増幅トランジスタＳＦ出力端からトランジスタＳＦ１までの間にトランジスタＧＳ１、ＧＳ２とメモリＣ１、Ｃ２が交互に直列に接続されている。
【００７２】
本構成では、図１１に示す構成と同様に、１系統の読み出しでＳ信号とＮ信号を読み出せるため、素子特性起因の固定パターンノイズの悪化は生じない。また、メモリＣ１、Ｃ２のリセットノイズも除去することができる。
【００７３】
本実施形態にかかる回路構成では、例えば以下のような駆動が想定される。
【００７４】
フローティングディフュージョンＦＤ、メモリＣ１、メモリＣ２をリセットしたところから動作説明を開始する。ＧＳ１、ＧＳ２をオンにし、リセットレベルであるＮ信号をメモリＣ２に読み出す。
【００７５】
転送トランジスタＴＸをオンにし、フォトダイオードＰＤから電荷を転送する。
【００７６】
ＧＳ１をオフ、ＧＳ２をオンにし、Ｓ＋Ｎ信号をメモリＣ１に読み出す。後段のＣＤＳ回路へＮ信号を読み出したあと、ＧＳ２をオンにし、電荷を分配する。ＣＤＳ回路へＳ／２＋Ｎを読み出し、（Ｓ／２＋Ｎ）からＮ信号を差し引くことで、画素リセットノイズの除去されたＳ／２信号を得ることができる。
【００７７】
図１８は本実施形態にかかる光電変換装置の第１基板の平面図の変形例である。
【００７８】
画素１０１の２行２列ごとに共有された転送トランジスタＴＸのゲートが、ＰＯＬ配線としてさらに広範囲でつながっている。例えば画素アレイ中の全画素で接続して同時に駆動させてもよい。貫通電極数のさらなる削減が可能である。
【００７９】
（第４実施形態）
本実施形態にかかる光電変換装置について、図１９～図２９までを用いて説明する。第１実施形態と共通する説明は省略し、主に第３実施形態と異なる点を中心に説明する。
【００８０】
図１９は、本発明の実施形態に係る積層型の光電変換装置１００の構成を示す図である。図２０は、センサ基板１１の構成図である。図２１は、回路基板２１の構成図である。図２２は、第２回路基板３１の構成図である。光電変換装置１００は、センサ基板１１と、回路基板２１と、第２回路基板３１の３つの基板が積層され、且つ電気的に接続されることにより構成される。第２回路基板３１は、センサ基板１１，回路基板２１と同様に、配線層に接している表面（第５面）と、表面に対向する裏面（第６面）とを有する。
【００８１】
以下では、センサ基板１１、回路基板２１、及び第２回路基板３１は、ダイシングされたチップで説明するが、チップに限定されない。例えば、各基板はウエハであってもよい。また、各基板はウエハ状態で積層した後にダイシングされていてもよいし、チップ化した後にチップを積層して接合してもよい。また、センサ基板１１を第１基板１１、回路基板２１を第２基板２１、第２回路基板３１を第３基板３１または第３部品と呼ぶこともある。
【００８２】
第３実施形態との差異は、第２回路基板３１及び、第２回路領域３２が追加されている点である。信号処理部１０３は回路基板２１と第２回路基板３１の２つの基板にまたがって配置される。回路基板２１に配された信号処理部を信号処理部１０３Ａとし、第２回路

基板３１に配された信号処理部を１０３Ｂとしている。図２３は、第１基板から第３基板までに配された素子の等価回路を含むブロック図の一例である。信号処理部１０３Ａは、リセットトランジスタＲＥＳ、ＦＤＩＮＣ、増幅トランジスタＳＦを含む。信号処理部１０３Ｂは、ＧＳ１、ＧＳ２、ＳＦ１、ＳＥＬ１を含む。

【００８３】

図２０の光電変換素子１０２と、図２１の信号処理部１０３Ａは、画素毎に設けられた接続配線を介して電気的に接続される。さらに、本実施形態では、図２１の信号処理部１０３Ａと、図２２の信号処理部１０３Ｂは、画素ごとに設けられた接続配線を介して電気的に接続される。

【００８４】

図２４は、第１基板１１、第２基板２１、第３基板３１の平面概略図である。図２５は、図２４のＡ－Ａ´断面における断面概略図である。第３基板３１は、第３半導体層５００（第３半導体基板）と第３配線層５０１を含む。第１基板１１と第２基板２１は、第１実施形態と同様に、第１半導体層表面と第２半導体層裏面が向かい合うように接続される。第２基板２１と第３基板３１は、第２半導体層表面と第３半導体層表面が向かい合うように接続される。この接続は、例えばＣｕやＡｕなどを接合部とした金属接合（ハイブリッドボンディング）技術を用いる。

【００８５】

通常、配線層同士を向かい合わせて接合させるハイブリッドボンディングを用いた場合、さらに別の半導体層を画素単位で電気的に接続することは困難である。しかし、本実施形態に示す構成にすることで、画素単位で電気的に接続された３層積層を実現することができる。３層の半導体層を積層した構造であれば、信号処理回路の配置面積を拡大させることができ、高機能化を実現することができる。

【００８６】

図２６は、本実施形態にかかる光電変換装置の変形例の図２４のＡ－Ａ´断面における断面概略図である。

【００８７】

図２５に示す光電変換装置では第１半導体層３００と第２半導体層４００との間に金属配線は設けられていない。しかし、図２６に示すようには第１半導体層３００と第２半導体層４００との間の第１配線層３０１に配線を配置してもよく、複数の画素１０１の転送トランジスタＴＸと第２半導体層４００上の素子とを第１配線層３０１中の配線によって接続してもよい。この場合、複数の画素１０１間で転送トランジスタＴＸのゲートを共有することは必ずしも必要ではない。

【００８８】

図２７～図２９を用いて本実施形態にかかる光電変換装置の構成のさらなる変形例を示す。図２７は画素１０１の構成の変形例である。信号処理部１０３Ａが選択トランジスタＳＥＬを含む点で図２３に示す回路構成と異なっている。図２８は回路のブロック図であり、各画素１０１及び信号処理部１０３は図２７の回路図に対応している。４つの画素１０１のそれぞれが独立した信号処理部１０３Ａにつながり、信号処理部１０３Ａから信号処理部１０３Ｂまでの間で４つの画素１０１が配線を共有している。このような構成にすることで、メタルボンディングの数を減らすことができ、微細化に有利な効果が得られる。

【００８９】

なお、信号を同時刻に転送するというグローバルシャッターの機能を確保するためには、転送トランジスタＴＸが一括で動作し、ＦＤへ信号が転送されれば良い。つまり、転送後のＳＦ出力がＧＳ１ゲートを介してメモリ部へ転送されるタイミングは一括でなくてもよい。図２８で示すところの４つの画素１０１のａ、ｂ、ｃ、ｄの順に、対応するＳＥＬとＧＳ１ゲートを動作させて、メモリ部への転送を行えばよい。

【００９０】

図２９は図２７，２８に示す構成に対応する平面図である。第２基板２１と第３基板３

１において２行２列の４画素で共通のメタルボンディングによって接続されている。

【００９１】

（第５の実施形態）

本実施形態による光電変換システムについて、図３０を用いて説明する。図３０は、本実施形態による光電変換システムの概略構成を示すブロック図である。

【００９２】

上記第１～第４の実施形態で述べた光電変換装置は、種々の光電変換システムに適用可能である。適用可能な光電変換システムの例としては、デジタルスチルカメラ、デジタルカムコーダ、監視カメラ、複写機、ファックス、携帯電話、車載カメラ、観測衛星などが挙げられる。また、レンズなどの光学系と撮像装置とを備えるカメラモジュールも、光電変換システムに含まれる。図２９には、これらのうちの一例として、デジタルスチルカメラのブロック図を例示している。

【００９３】

図３０に例示した光電変換システムは、光電変換装置の一例である撮像装置１００４、被写体の光学像を撮像装置１００４に結像させるレンズ１００２を備える。さらに、レンズ１００２を通過する光量を可変にするための絞り１００３、レンズ１００２の保護のためのバリア１００１を有する。レンズ１００２及び絞り１００３は、撮像装置１００４に光を集光する光学系である。撮像装置１００４は、上記のいずれかの実施形態の光電変換装置であって、レンズ１００２により結像された光学像を電気信号に変換する。

【００９４】

光電変換システムは、また、撮像装置１００４より出力される出力信号の処理を行うことで画像を生成する画像生成部である信号処理部１００７を有する。信号処理部１００７は、必要に応じて各種の補正、圧縮を行って画像データを出力する動作を行う。信号処理部１００７は、撮像装置１００４が設けられた半導体基板に形成されていてもよいし、撮像装置１００４とは別の半導体基板に形成されていてもよい。

【００９５】

光電変換システムは、更に、画像データを一時的に記憶するためのメモリ部１０１０、外部コンピュータ等と通信するための外部インターフェース部（外部Ｉ／Ｆ部）１０１３を有する。更に光電変換システムは、撮像データの記録又は読み出しを行うための半導体メモリ等の記録媒体１０１２、記録媒体１０１２に記録又は読み出しを行うための記録媒体制御インターフェース部（記録媒体制御Ｉ／Ｆ部）１０１１を有する。なお、記録媒体１０１２は、光電変換システムに内蔵されていてもよく、着脱可能であってもよい。

【００９６】

更に光電変換システムは、各種演算とデジタルスチルカメラ全体を制御する全体制御・演算部１００９、撮像装置１００４と信号処理部１００７に各種タイミング信号を出力するタイミング発生部１００８を有する。ここで、タイミング信号などは外部から入力されてもよく、光電変換システムは少なくとも撮像装置１００４と、撮像装置１００４から出力された出力信号を処理する信号処理部１００７とを有すればよい。

【００９７】

撮像装置１００４は、撮像信号を信号処理部１００７に出力する。信号処理部１００７は、撮像装置１００４から出力される撮像信号に対して所定の信号処理を実施し、画像データを出力する。信号処理部１００７は、撮像信号を用いて、画像を生成する。

【００９８】

このように、本実施形態によれば、上記のいずれかの実施形態の光電変換装置（撮像装置）を適用した光電変換システムを実現することができる。

【００９９】

（第６の実施形態）

本実施形態の光電変換システム及び移動体について、図３１を用いて説明する。図３１は、本実施形態の光電変換システム及び移動体の構成を示す図である。

【０１００】

図３１（ａ）は、車載カメラに関する光電変換システムの一例を示したものである。光電変換システム２３００は、撮像装置２３１０を有する。撮像装置２３１０は、上記のいずれかの実施形態に記載の光電変換装置である。光電変換システム２３００は撮像装置２３１０により取得された複数の画像データに対し画像処理を行う画像処理部２３１２と、光電変換システム２３００により取得された複数の画像データから視差（視差画像の位相差）の算出を行う視差取得部２３１４を有する。また、光電変換システム２３００は、算出された視差に基づいて対象物までの距離を算出する距離取得部２３１６と、算出された距離に基づいて衝突可能性があるか否かを判定する衝突判定部２３１８と、を有する。ここで、視差取得部２３１４や距離取得部２３１６は、対象物までの距離情報を取得する距離情報取得手段の一例である。すなわち、距離情報とは、視差、デフォーカス量、対象物までの距離等に関する情報である。衝突判定部２３１８はこれらの距離情報のいずれかを用いて、衝突可能性を判定してもよい。距離情報取得手段は、専用に設計されたハードウェアによって実現されてもよいし、ソフトウェアモジュールによって実現されてもよい。また、ＦＰＧＡ（Ｆｉｅｌｄ Ｐｒｏｇｒａｍｍａｂｌｅ Ｇａｔｅ Ａｒｒａｙ）やＡＳＩＣ（Ａｐｐｌｉｃａｔｉｏｎ Ｓｐｅｃｉｆｉｃ Ｉｎｔｅｇｒａｔｅｄ Ｃｉｒｃｕｉｔ）等によって実現されてもよいし、これらの組合せによって実現されてもよい。

【０１０１】

光電変換システム２３００は車両情報取得装置２３２０と接続されており、車速、ヨーレート、舵角などの車両情報を取得することができる。また、光電変換システム２３００は、衝突判定部２３１８での判定結果に基づいて、車両に対して制動力を発生させる制御信号を出力する制御部である制御ＥＣＵ２３３０が接続されている。また、光電変換システム２３００は、衝突判定部２３１８での判定結果に基づいて、ドライバーへ警報を発する警報装置２３４０とも接続されている。例えば、衝突判定部２３１８の判定結果として衝突可能性が高い場合、制御ＥＣＵ２３３０はブレーキをかける、アクセルを戻す、エンジン出力を抑制するなどして衝突を回避、被害を軽減する車両制御を行う。警報装置２３４０は音等の警報を鳴らす、カーナビゲーションシステムなどの画面に警報情報を表示する、シートベルトやステアリングに振動を与えるなどしてユーザーに警告を行う。

【０１０２】

本実施形態では、車両の周囲、例えば前方又は後方を光電変換システム２３００で撮像する。図３１（ｂ）に、車両前方（撮像範囲２３５０）を撮像する場合の光電変換システムを示した。車両情報取得装置２３２０が、光電変換システム２３００ないしは撮像装置２３１０に指示を送る。このような構成により、測距の精度をより向上させることができる。

【０１０３】

上記では、他の車両と衝突しないように制御する例を説明したが、他の車両に追従して自動運転する制御や、車線からはみ出さないように自動運転する制御などにも適用可能である。更に、光電変換システムは、自動車等の車両に限らず、例えば、船舶、航空機あるいは産業用ロボットなどの移動体（移動装置）に適用することができる。加えて、移動体に限らず、高度道路交通システム（ＩＴＳ）等、広く物体認識を利用する機器に適用することができる。

【０１０４】

（第７の実施形態）

本実施形態の光電変換システムについて、図３２を用いて説明する。図３２は、本実施形態の光電変換システムである距離画像センサの構成例を示すブロック図である。

【０１０５】

図３２に示すように、距離画像センサ４０１は、光学系４０７、光電変換装置４０８、画像処理回路４０４、モニタ４０５、およびメモリ４０６を備えて構成される。そして、距離画像センサ４０１は、光源装置４１１から被写体に向かって投光され、被写体の表面で反射された光（変調光やパルス光）を受光することにより、被写体までの距離に応じた距離画像を取得することができる。

【０１０６】
光学系４０７は、１枚または複数枚のレンズを有して構成され、被写体からの像光（入射光）を光電変換装置４０８に導き、光電変換装置４０８の受光面（センサ部）に結像させる。
【０１０７】
光電変換装置４０８としては、上述した各実施形態の光電変換装置が適用され、光電変換装置４０８から出力される受光信号から求められる距離を示す距離信号が画像処理回路４０４に供給される。
【０１０８】
画像処理回路４０４は、光電変換装置４０８から供給された距離信号に基づいて距離画像を構築する画像処理を行う。そして、その画像処理により得られた距離画像（画像データ）は、モニタ４０５に供給されて表示されたり、メモリ４０６に供給されて記憶（記録）されたりする。
【０１０９】
このように構成されている距離画像センサ４０１では、上述した光電変換装置を適用することで、画素の特性向上に伴って、例えば、より正確な距離画像を取得することができる。
【０１１０】
（第８の実施形態）
本実施形態の光電変換システムについて、図３３を用いて説明する。図３３は、本実施形態の光電変換システムである内視鏡手術システムの概略的な構成の一例を示す図である。
【０１１１】
図３３では、術者（医師）１１３１が、内視鏡手術システム１１５０を用いて、患者ベッド１１３３上の患者１１３２に手術を行っている様子が図示されている。図示するように、内視鏡手術システム１１５０は、内視鏡１１００と、術具１１１０と、内視鏡下手術のための各種の装置が搭載されたカート１１３４と、から構成される。
【０１１２】
内視鏡１１００は、先端から所定の長さの領域が患者１１３２の体腔内に挿入される鏡筒１１０１と、鏡筒１１０１の基端に接続されるカメラヘッド１１０２と、から構成される。図示する例では、硬性の鏡筒１１０１を有するいわゆる硬性鏡として構成される内視鏡１１００を図示しているが、内視鏡１１００は、軟性の鏡筒を有するいわゆる軟性鏡として構成されてもよい。
【０１１３】
鏡筒１１０１の先端には、対物レンズが嵌め込まれた開口部が設けられている。内視鏡１１００には光源装置１２０３が接続されており、光源装置１２０３によって生成された光が、鏡筒１１０１の内部に延設されるライトガイドによって当該鏡筒の先端まで導光され、対物レンズを介して患者１１３２の体腔内の観察対象に向かって照射される。なお、内視鏡１１００は、直視鏡であってもよいし、斜視鏡又は側視鏡であってもよい。
【０１１４】
カメラヘッド１１０２の内部には光学系及び光電変換装置が設けられており、観察対象からの反射光（観察光）は当該光学系によって当該光電変換装置に集光される。当該光電変換装置によって観察光が光電変換され、観察光に対応する電気信号、すなわち観察像に対応する画像信号が生成される。当該光電変換装置としては、前述の各実施形態に記載の光電変換装置を用いることができる。当該画像信号は、ＲＡＷデータとしてカメラコントロールユニット（ＣＣＵ： Ｃａｍｅｒａ Ｃｏｎｔｒｏｌ Ｕｎｉｔ）１１３５に送信される。
【０１１５】
ＣＣＵ１１３５は、ＣＰＵ（Ｃｅｎｔｒａｌ Ｐｒｏｃｅｓｓｉｎｇ Ｕｎｉｔ）やＧＰＵ（Ｇｒａｐｈｉｃｓ Ｐｒｏｃｅｓｓｉｎｇ Ｕｎｉｔ）等によって構成され、内視

鏡１１００及び表示装置１１３６の動作を統括的に制御する。さらに、ＣＣＵ１１３５は、カメラヘッド１１０２から画像信号を受け取り、その画像信号に対して、例えば現像処理（デモザイク処理）等の、当該画像信号に基づく画像を表示するための各種の画像処理を施す。

【０１１６】

表示装置１１３６は、ＣＣＵ１１３５からの制御により、当該ＣＣＵ１１３５によって画像処理が施された画像信号に基づく画像を表示する。

【０１１７】

光源装置１２０３は、例えばＬＥＤ（Ｌｉｇｈｔ　Ｅｍｉｔｔｉｎｇ　Ｄｉｏｄｅ）等の光源から構成され、術部等を撮影する際の照射光を内視鏡１１００に供給する。

【０１１８】

入力装置１１３７は、内視鏡手術システム１１５０に対する入力インターフェースである。ユーザーは、入力装置１１３７を介して、内視鏡手術システム１１５０に対して各種の情報の入力や指示入力を行うことができる。

【０１１９】

処置具制御装置１１３８は、組織の焼灼、切開又は血管の封止等のためのエネルギー処置具１１１２の駆動を制御する。

【０１２０】

内視鏡１１００に術部を撮影する際の照射光を供給する光源装置１２０３は、例えばＬＥＤ、レーザ光源又はこれらの組み合わせによって構成される白色光源から構成することができる。ＲＧＢレーザ光源の組み合わせにより白色光源が構成される場合には、各色（各波長）の出力強度及び出力タイミングを高精度に制御することができるため、光源装置１２０３において撮像画像のホワイトバランスの調整を行うことができる。また、この場合には、ＲＧＢレーザ光源それぞれからのレーザ光を時分割で観察対象に照射し、その照射タイミングに同期してカメラヘッド１１０２の撮像素子の駆動を制御することにより、ＲＧＢそれぞれに対応した画像を時分割で撮像することも可能である。当該方法によれば、当該撮像素子にカラーフィルタを設けなくても、カラー画像を得ることができる。

【０１２１】

また、光源装置１２０３は、出力する光の強度を所定の時間ごとに変更するようにその駆動が制御されてもよい。その光の強度の変更のタイミングに同期してカメラヘッド１１０２の撮像素子の駆動を制御して時分割で画像を取得し、その画像を合成することにより、いわゆる黒つぶれ及び白とびのない高ダイナミックレンジの画像を生成することができる。

【０１２２】

また、光源装置１２０３は、特殊光観察に対応した所定の波長帯域の光を供給可能に構成されてもよい。特殊光観察では、例えば、体組織における光の吸収の波長依存性を利用する。具体的には、通常の観察時における照射光（すなわち、白色光）に比べて狭帯域の光を照射することにより、粘膜表層の血管等の所定の組織を高コントラストで撮影する。あるいは、特殊光観察では、励起光を照射することにより発生する蛍光により画像を得る蛍光観察が行われてもよい。蛍光観察では、体組織に励起光を照射し当該体組織からの蛍光を観察すること、又はインドシアニングリーン（ＩＣＧ）等の試薬を体組織に局注するとともに当該体組織にその試薬の蛍光波長に対応した励起光を照射し蛍光像を得ること等を行うことができる。光源装置１２０３は、このような特殊光観察に対応した狭帯域光及び／又は励起光を供給可能に構成され得る。

【０１２３】

（第９の実施形態）

本実施形態の光電変換システムについて、図３４（ａ）、（ｂ）を用いて説明する。図３４（ａ）は、本実施形態の光電変換システムである眼鏡１６００（スマートグラス）を説明する。眼鏡１６００には、光電変換装置１６０２を有する。光電変換装置１６０２は、上記の各実施形態に記載の光電変換装置である。また、レンズ１６０１の裏面側には、

ＯＬＥＤやＬＥＤ等の発光装置を含む表示装置が設けられていてもよい。光電変換装置１６０２は１つでもよいし、複数でもよい。また、複数種類の光電変換装置を組み合わせて用いてもよい。光電変換装置１６０２の配置位置は図３４（ａ）に限定されない。

【０１２４】

眼鏡１６００は、制御装置１６０３をさらに備える。制御装置１６０３は、光電変換装置１６０２と上記の表示装置に電力を供給する電源として機能する。また、制御装置１６０３は、光電変換装置１６０２と表示装置の動作を制御する。レンズ１６０１には、光電変換装置１６０２に光を集光するための光学系が形成されている。

【０１２５】

図３４（ｂ）は、１つの適用例に係る眼鏡１６１０（スマートグラス）を説明する。眼鏡１６１０は、制御装置１６１２を有しており、制御装置１６１２に、光電変換装置１６０２に相当する光電変換装置と、表示装置が搭載される。レンズ１６１１には、制御装置１６１２内の光電変換装置と、表示装置からの発光を投影するための光学系が形成されており、レンズ１６１１には画像が投影される。制御装置１６１２は、光電変換装置および表示装置に電力を供給する電源として機能するとともに、光電変換装置および表示装置の動作を制御する。制御装置は、装着者の視線を検知する視線検知部を有してもよい。視線の検知は赤外線を用いてよい。赤外発光部は、表示画像を注視しているユーザーの眼球に対して、赤外光を発する。発せられた赤外光の眼球からの反射光を、受光素子を有する撮像部が検出することで眼球の撮像画像が得られる。平面視における赤外発光部から表示部への光を低減する低減手段を有することで、画像品位の低下を低減する。

【０１２６】

赤外光の撮像により得られた眼球の撮像画像から表示画像に対するユーザーの視線を検出する。眼球の撮像画像を用いた視線検出には任意の公知の手法が適用できる。一例として、角膜での照射光の反射によるプルキニエ像に基づく視線検出方法を用いることができる。

【０１２７】

より具体的には、瞳孔角膜反射法に基づく視線検出処理が行われる。瞳孔角膜反射法を用いて、眼球の撮像画像に含まれる瞳孔の像とプルキニエ像とに基づいて、眼球の向き（回転角度）を表す視線ベクトルが算出されることにより、ユーザーの視線が検出される。

【０１２８】

本実施形態の表示装置は、受光素子を有する光電変換装置を有し、光電変換装置からのユーザーの視線情報に基づいて表示装置の表示画像を制御してよい。

【０１２９】

具体的には、表示装置は、視線情報に基づいて、ユーザーが注視する第１の視界領域と、第１の視界領域以外の第２の視界領域とを決定される。第１の視界領域、第２の視界領域は、表示装置の制御装置が決定してもよいし、外部の制御装置が決定したものを受信してもよい。表示装置の表示領域において、第１の視界領域の表示解像度を第２の視界領域の表示解像度よりも高く制御してよい。つまり、第２の視界領域の解像度を第１の視界領域よりも低くしてよい。

【０１３０】

また、表示領域は、第１の表示領域、第１の表示領域とは異なる第２の表示領域とを有し、視線情報に基づいて、第１の表示領域および第２の表示領域から優先度が高い領域を決定されてよい。第１の視界領域、第２の視界領域は、表示装置の制御装置が決定してもよいし、外部の制御装置が決定したものを受信してもよい。優先度の高い領域の解像度を、優先度が高い領域以外の領域の解像度よりも高く制御してよい。つまり優先度が相対的に低い領域の解像度を低くしてよい。

【０１３１】

なお、第１の視界領域や優先度が高い領域の決定には、ＡＩを用いてもよい。ＡＩは、眼球の画像と当該画像の眼球が実際に視ていた方向とを教師データとして、眼球の画像から視線の角度、視線の先の目的物までの距離を推定するよう構成されたモデルであってよ

い。ＡＩプログラムは、表示装置が有しても、光電変換装置が有しても、外部装置が有してもよい。外部装置が有する場合は、通信を介して、表示装置に伝えられる。

【０１３２】

視認検知に基づいて表示制御する場合、外部を撮像する光電変換装置を更に有するスマートグラスに好ましく適用できる。スマートグラスは、撮像した外部情報をリアルタイムで表示することができる。

【０１３３】

（変形実施形態）

本発明は、上記実施形態に限らず種々の変形が可能である。

【０１３４】

例えば、いずれかの実施形態の一部の構成を他の実施形態に追加した例や、他の実施形態の一部の構成と置換した例も、本発明の実施形態に含まれる。

【０１３５】

また、上記第５の実施形態、第６の実施形態に示した光電変換システムは、光電変換装置を適用しうる光電変換システム例を示したものであって、本発明の光電変換装置を適用可能な光電変換システムは図３０乃至図３１に示した構成に限定されるものではない。第７の実施形態に示したＴｏＦシステム、第８の実施形態に示した内視鏡、第９の実施形態に示したスマートグラスについても同様である。

【０１３６】

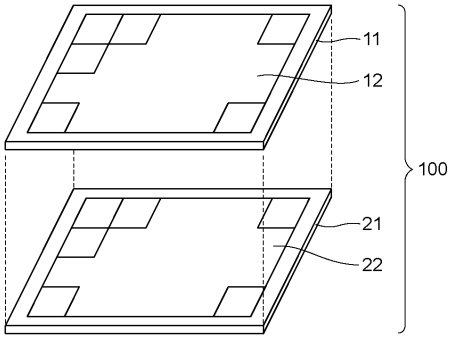
なお、上記実施形態は、いずれも本発明を実施するにあたっての具体化の例を示したものに過ぎず、これらによって本発明の技術的範囲が限定的に解釈されてはならないものである。すなわち、本発明はその技術思想、又はその主要な特徴から逸脱することなく、様々な形で実施することができる。

【符号の説明】

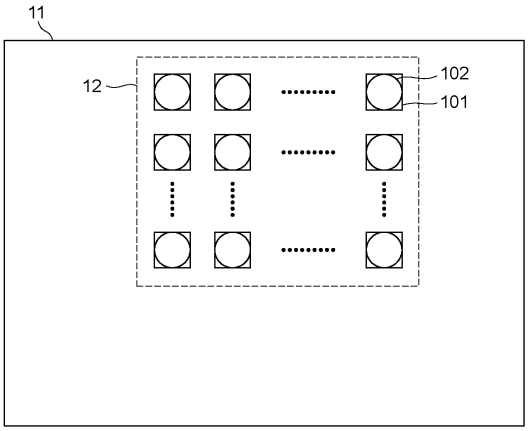
【０１３７】

３００　第１半導体層
４００　第２半導体層
３０１　第１配線層
４０１　第２配線層
４２２　絶縁分離領域
４２１　貫通ビア

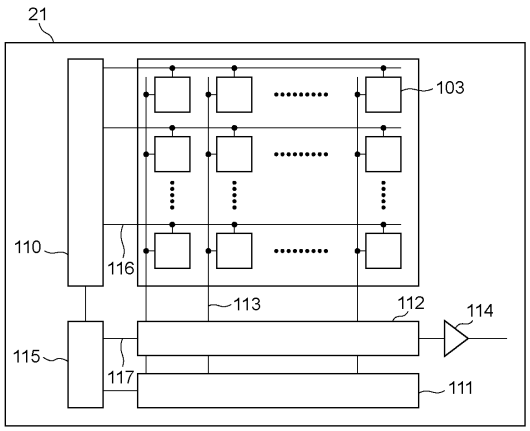
【図面】
【図１】


11
12
100
21
22

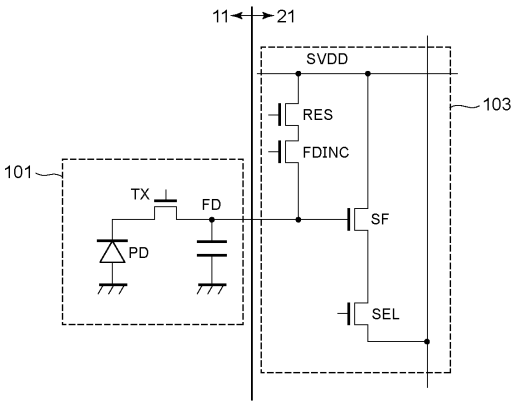
【図２】


11
12
102
101

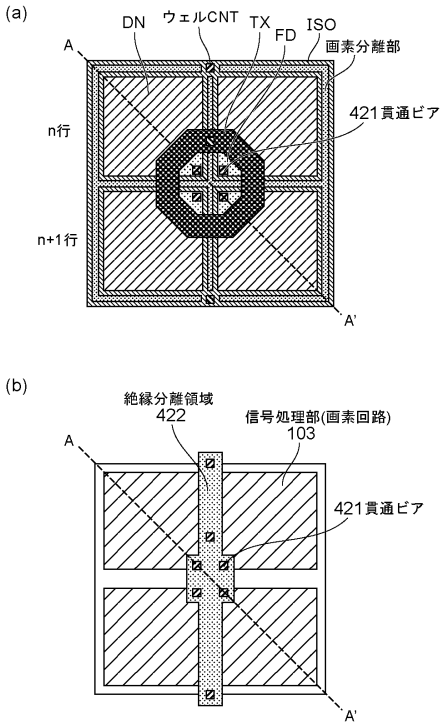
【図３】


21
103
110
116
113
112
114
115
117
111

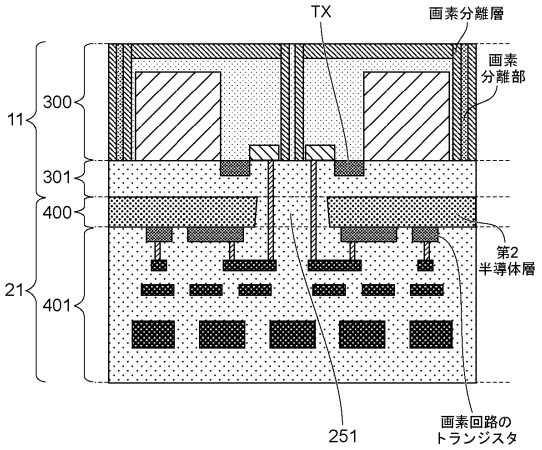
【図４】


11
21
SVDD
RES
FDINC
103
101
TX
FD
SF
PD
SEL

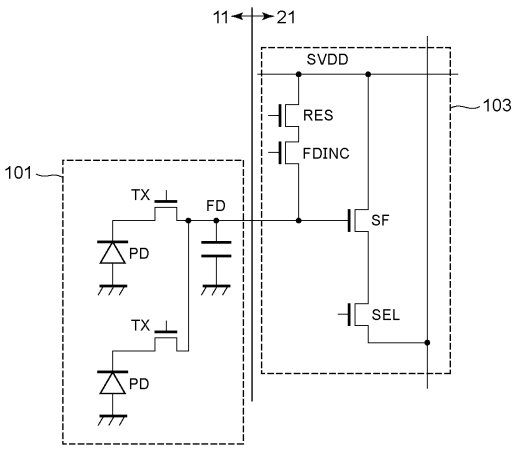
【図５】


(a)
DN
ウェルCNT
TX
FD
ISO
画素分離部
A
n行
421貫通ビア
n+1行
A'
(b)
絶縁分離領域
422
信号処理部(画素回路)
103
A
421貫通ビア
A'

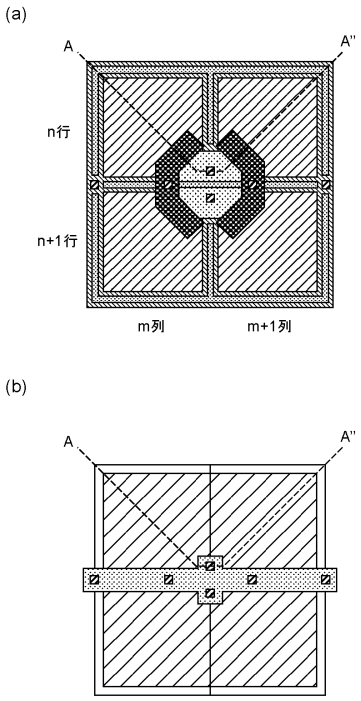
【図６】


TX
画素分離層
画素
分離部
11
300
301
400
21
401
第2
半導体層
251
画素回路の
トランジスタ

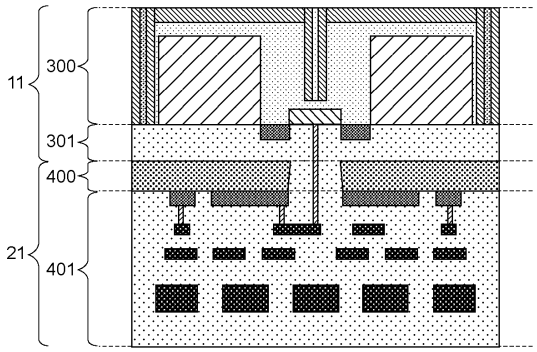
【図７】


11
21
SVDD
RES
FDINC
103
101
TX
FD
SF
PD
SEL
TX
PD

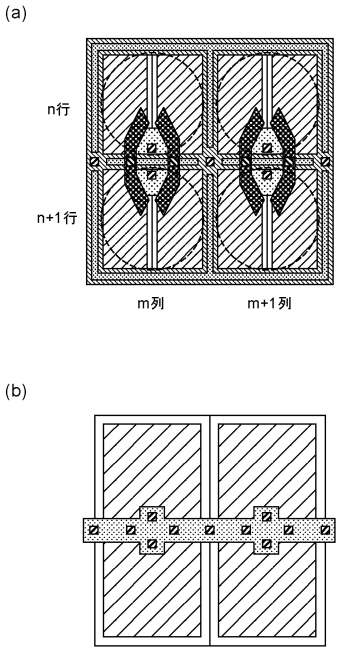
【図８】


(a)
A
A''
n行
n+1行
m列
m+1列
(b)
A
A''

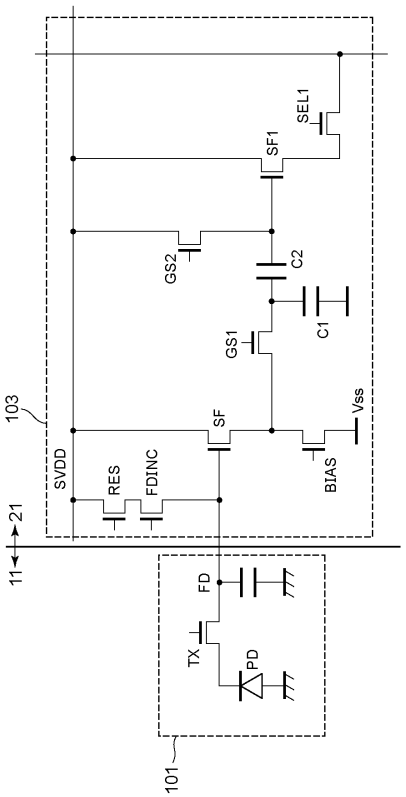
【図９】



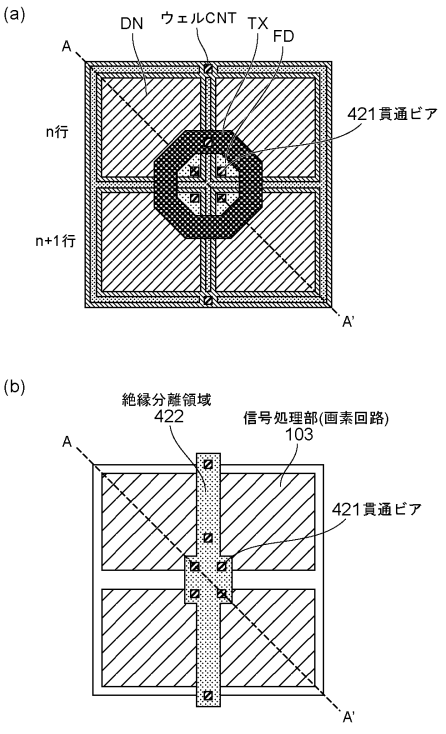
【図１０】



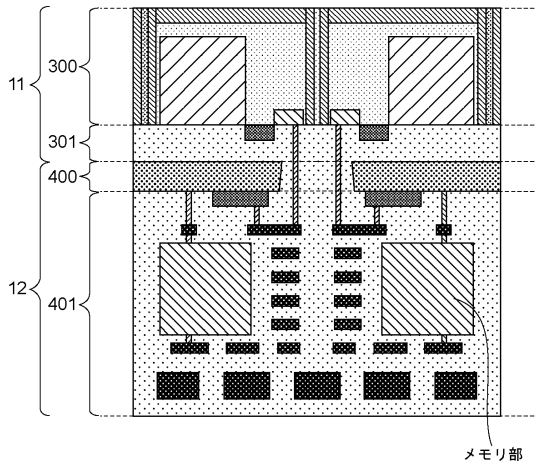
【図１１】



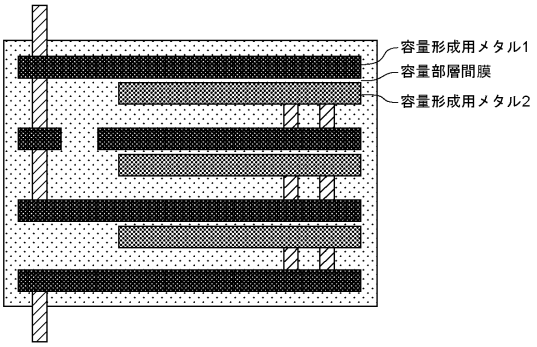
【図１２】



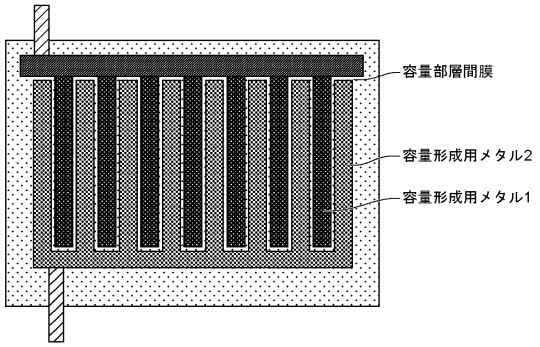
【図１３】



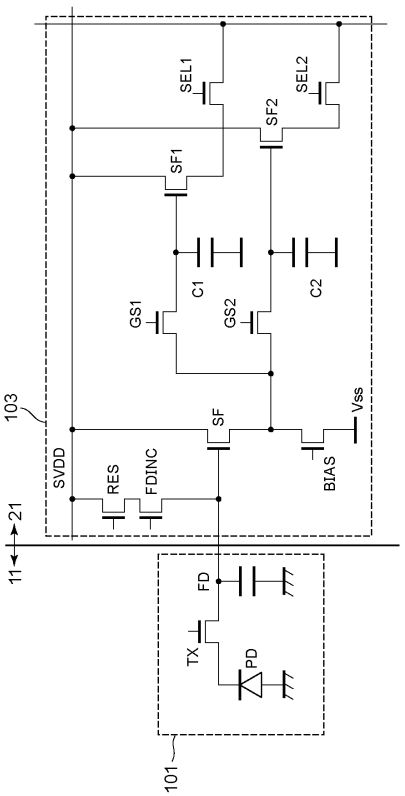
【図１４】



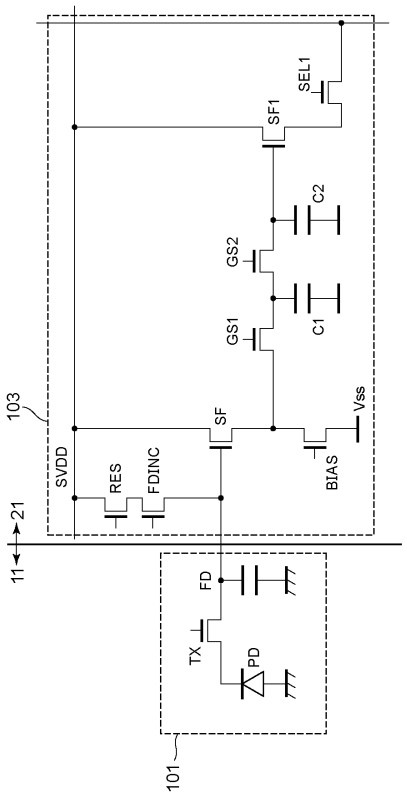
【図１５】



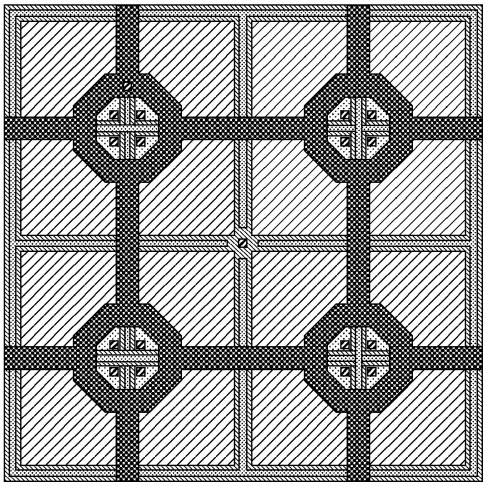
【図１６】



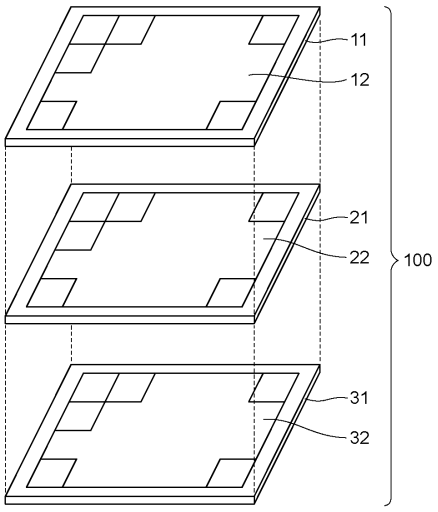
【図１７】



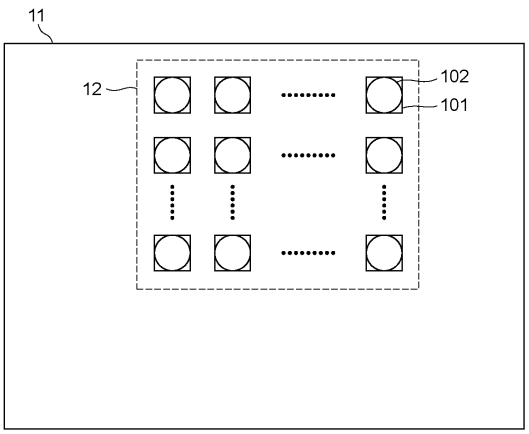
【図１８】



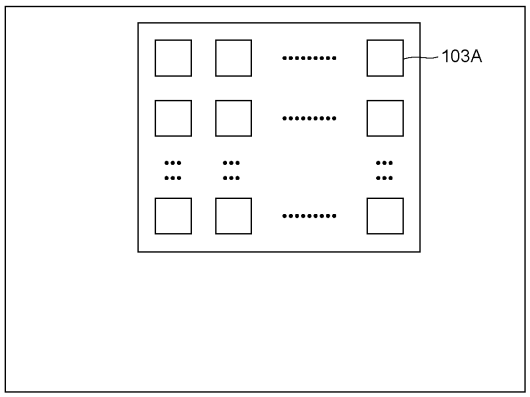
【図１９】



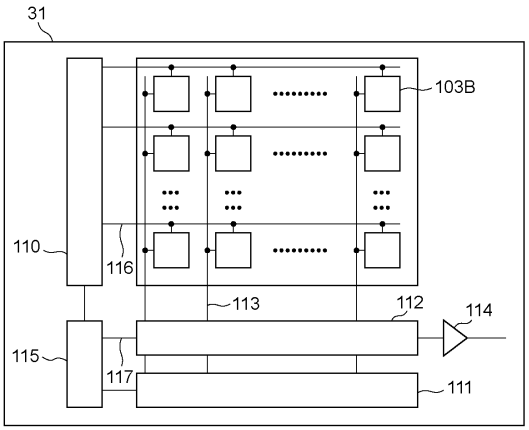
【図２０】



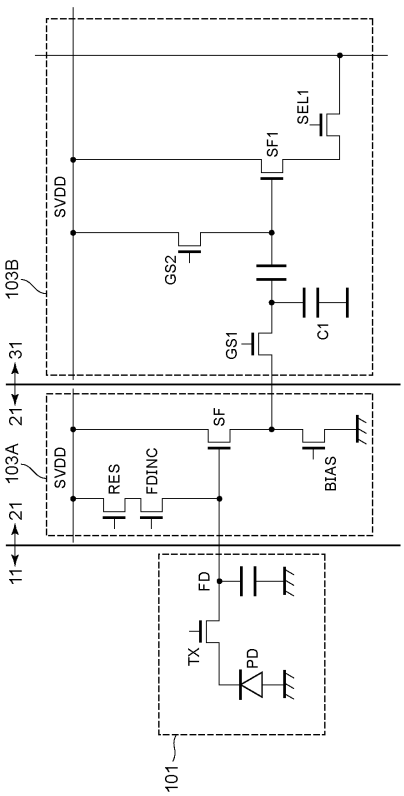
【図２１】



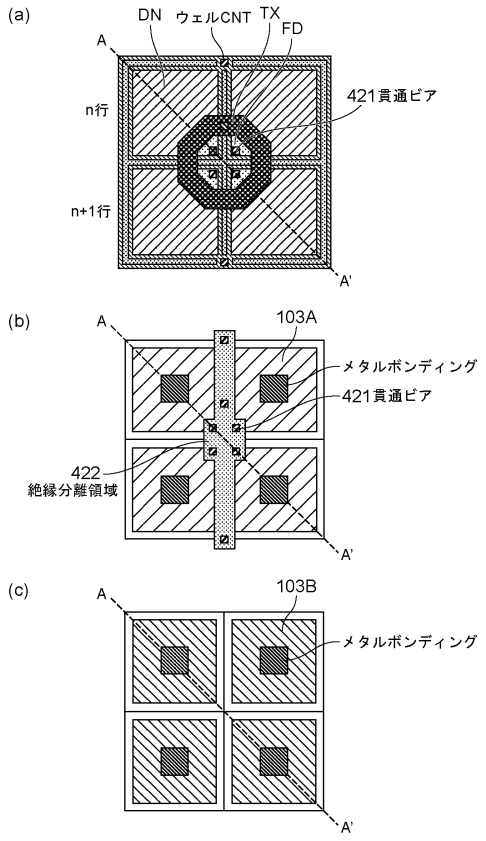
【図２２】



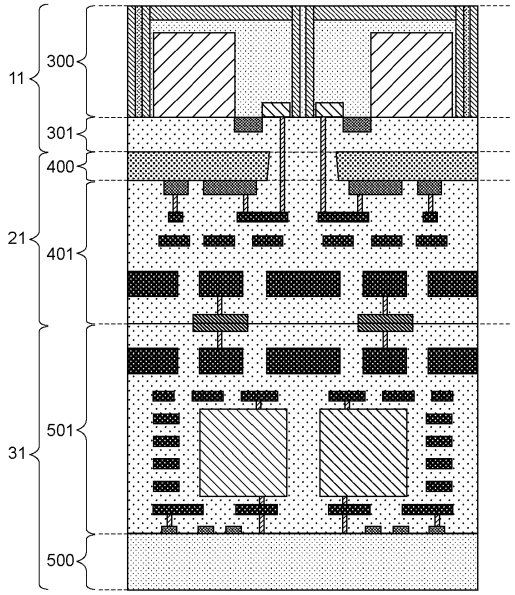
【図２３】



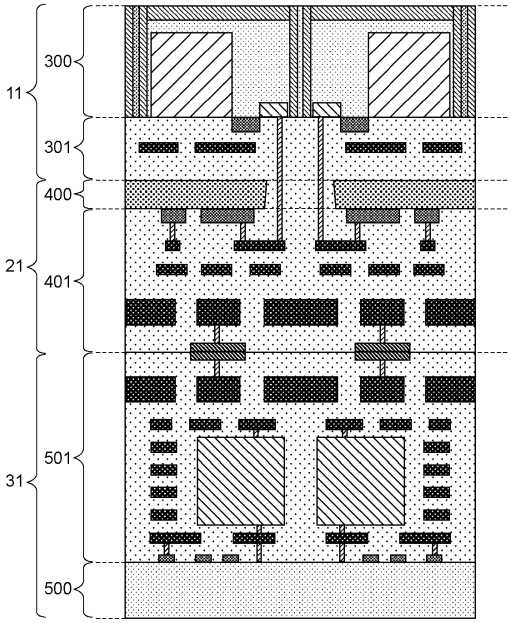
【図２４】



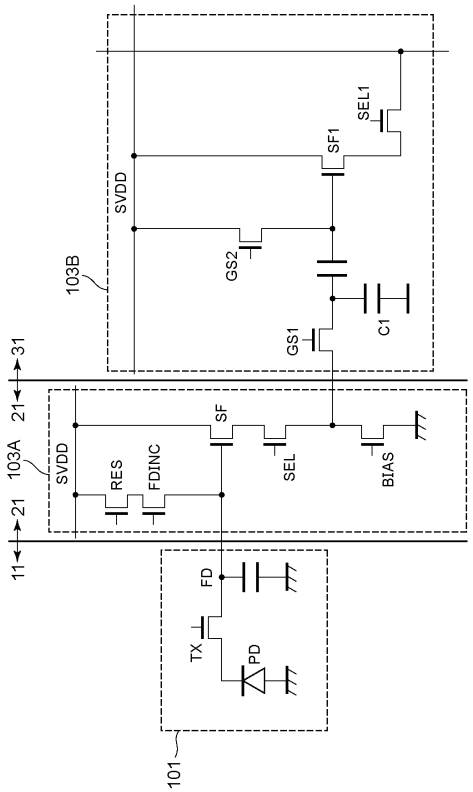
【図２５】



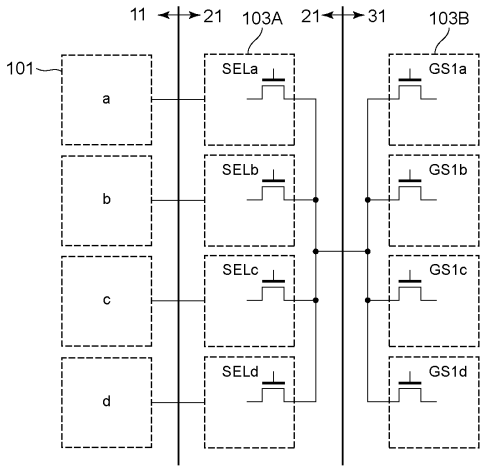
【図２６】



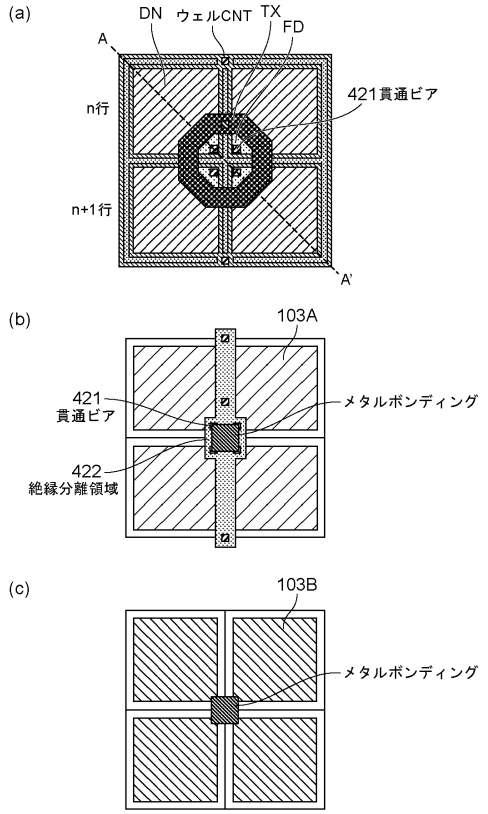
【図２７】



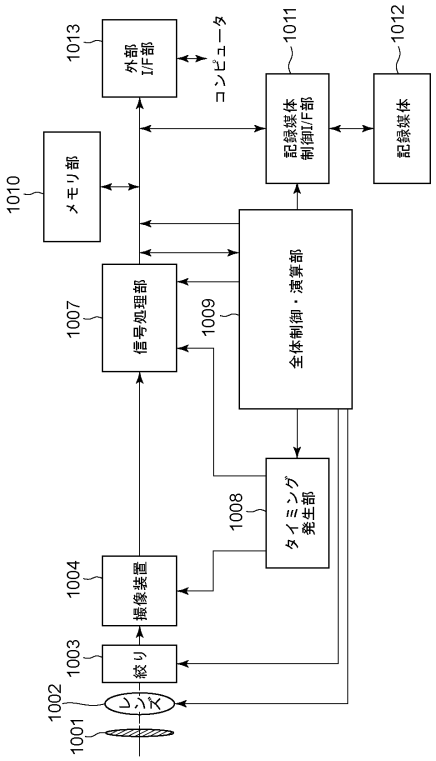
【図２８】



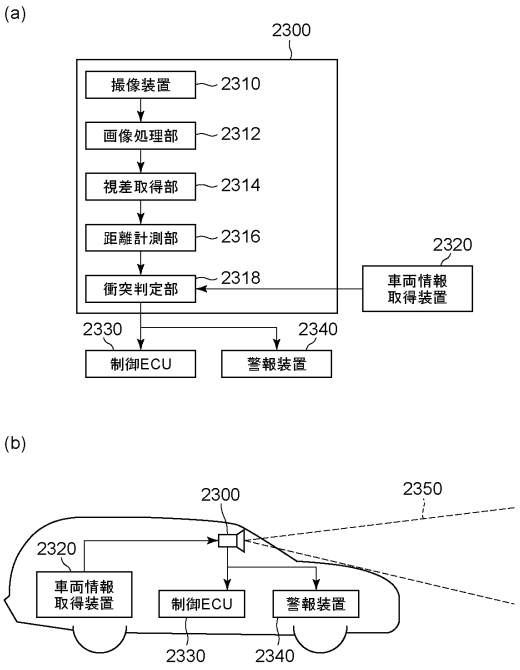
【図２９】



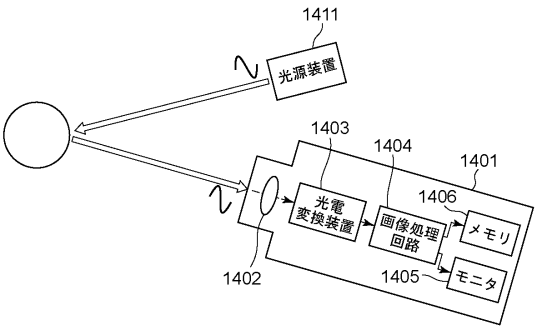
【図３０】



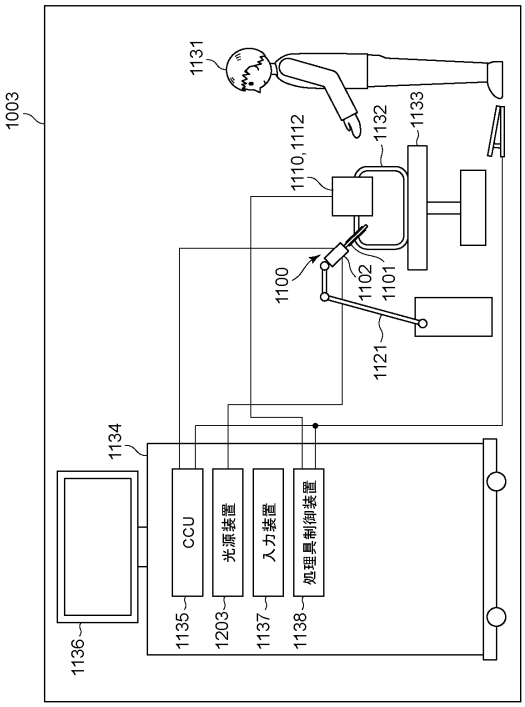
【図３１】



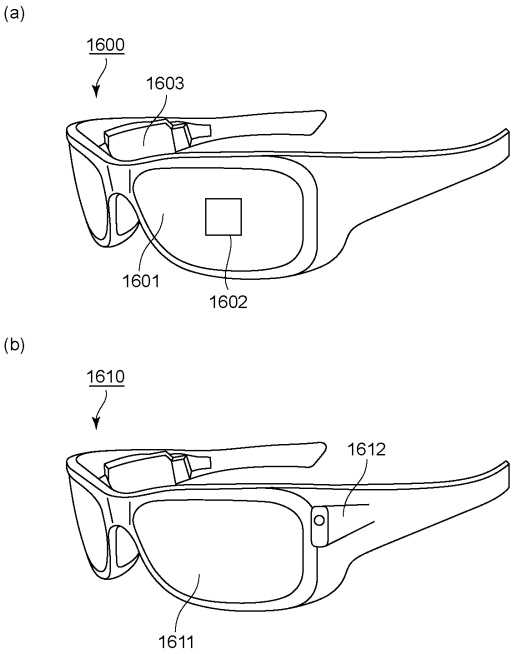
【図３２】



【図３３】


1003
1131
1132
1133
1110,1112
1100
1102
1101
1121
1134
CCU
光源装置
入力装置
処理具制御装置
1135
1203
1137
1138
1136

【図３４】


(a)
1600
1603
1601
1602
(b)
1610
1612
1611

フロントページの続き

ヤノン株式会社内

Ｆターム（参考） 4M118 AA10 AB01 AB03 BA01 BA19 CA02 CA22 DD04 FA06 FA08
FA38 GA02 GD03 HA22 HA25 HA33
5C024 GX01 GX03 GX16 GX18 GX24 GY39 GY41