

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4049863号  
(P4049863)

(45) 発行日 平成20年2月20日(2008.2.20)

(24) 登録日 平成19年12月7日(2007.12.7)

(51) Int.Cl.

F I

H04N 7/26 (2006.01)

H04N 7/13

Z

請求項の数 4 (全 18 頁)

(21) 出願番号	特願平9-339253	(73) 特許権者	590000879
(22) 出願日	平成9年11月4日(1997.11.4)		テキサス インストルメンツ インコーポ
(65) 公開番号	特開平10-210461		レイテッド
(43) 公開日	平成10年8月7日(1998.8.7)		アメリカ合衆国テキサス州ダラス、ノース
審査請求日	平成16年11月4日(2004.11.4)		セントラルエクスプレスウェイ 135
(31) 優先権主張番号	030108		〇〇
(32) 優先日	平成8年11月1日(1996.11.1)	(74) 代理人	100066692
(33) 優先権主張国	米国 (US)		弁理士 浅村 皓
		(74) 代理人	100072040
			弁理士 浅村 肇
		(74) 代理人	100091339
			弁理士 清水 邦明
		(74) 代理人	100094673
			弁理士 林 拓三

最終頁に続く

(54) 【発明の名称】 MPEG2トランスポート・ストリーム・パケット・パーザ・システム

(57) 【特許請求の範囲】

【請求項1】

パケットタイプを識別するパケット・アイデンティティ(PID)を含むパケットのヘッダデータからデータ部分を抽出し、データ入力ストリームから更なるデータ(データ1)を抽出するシフトレジスタと、

シフトレジスタに接続され、前記データ部分によってアドレス指定される連想メモリであって、該連想メモリは、前記データ部分に対応するパケットタイプがパケットタイプの所定の部分集合と一致するかどうかを示す一致データ(VALID-PID)を格納し、前記一致データが一致を示すなら、対応するパケットタイプに対する基準データ(CAM-AD)をさらに格納し、前記データ部分によってアドレス指定された時、もし前記一致データが一致を示すなら、前記一致データと前記基準データを出力するために前記データ部分を出力する、連想メモリと、

前記連想メモリと接続され、該連想メモリが基準データを出力するなら、前記基準データにตอบสนองして、前記基準データに対応するアドレス(SRAM-AD)を発生するアドレス・ゼネレータと、

前記アドレス・ゼネレータと接続され、前記基準データの各々に対する属性データ(データ2)を格納するメモリ(SRAM)と、

前記メモリと前記シフトレジスタとに接続され、前記一致した基準データに関連して選択された属性データ(データ2)と前記シフトレジスタにより供給される更なるデータ(データ1)にตอบสนองして前記パケットを処理する方法を決定する論理回路

10

20

とを含むパケット認識処理回路。

【請求項 2】

前記シフトレジスタから前記論理回路へのデータパス(データ1, パケット・アナライザ制御レジスタ)を含み, 前記基準データに応答して前記更なるデータを前記論理回路に供給する請求項 1 に記載のパケット認識処理回路。

【請求項 3】

前記データパスが, シフトレジスタに接続されたデータ入力と前記連想メモリに接続された負荷イネーブル入力(A F - ロード)とを有する更なるレジスタ(パケット・アナライザ制御レジスタ)を含み, 前記基準データおよび負荷イネーブル信号に応答して前記更なるデータ(データ1)をロードし, 前記更なるレジスタは前記論理回路に接続されたデータ出力を有する, 請求項 2 に記載のパケット認識処理回路。

10

【請求項 4】

前記更なるレジスタは前記メモリと接続された更なるデータ入力(データ2)を有し, 前記選択された属性データを受け取る, 請求項 3 に記載のパケット認識処理回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、MPEG2 デコーダに関し、特に、デコーダなどの中で使うための MPEG2 トランスポート・ストリーム・パケット・パーザ(parser)に関する。

【0002】

20

【従来の技術、及び、発明が解決しようとする課題】

デジタルTVデコーダは次の5つのモジュールに分割することができる。

復調

MPEG トランスポート・パケット・パーザ(TPP)

MPEG オーディオ

MPEG ビデオ

RISC マイクロコントローラ

MPEG2 トランスポート・ストリーム・パーザ(TPP)はMPEGのトランスポート・ストリームを受信し、ビデオ、オーディオまたはサービス情報のパケットを選択する。デコードの後、そのパケットはメモリ・バッファに格納されてデータ・ストリームを形成する。オーディオ・デコーダはMPEGのオーディオ・ストリームを処理し、アナログのオーディオ信号を生成する。ビデオ・デコーダはMPEGのビデオを復元(decompress)し、ビデオ・シーケンスを発生する。

30

【0003】

<トランスポート・パケットのフォーマット>

トランスポート・パケット(図1)は188個のバイトを含む。このパケットは2つの部分、すなわち、32ビットのヘッダおよび184バイトのペイロード(payload)に分けられる。トランスポート・ヘッダは異なるフィールド(PID、ペイロード・ユニット・スタート・インジケータ、アダプテーション・フィールド・フラグ、連続性カウンタのインデックス)を含み、それによってトランスポート・パケットのパーザが粗いフィルタリングを行う。トランスポート・ヘッダの後、パケットは可変長のアダプテーション・フィールドまたはペイロードを含む可能性がある。これらのペイロードのいくつかはそれ自身ヘッダ(PESヘッダ)から始まり、それも可変長である(図1参照)。MPEG2の標準規格におけるPESヘッダは1つのパケットより大きくなる可能性がある(次のパケットの上にオーバーフローする)。

40

【0004】

現代水準のMPEG2 トランスポート・ストリーム・システム・アナライザは完全なトランスポート・ストリーム・ハードウェア・アナライザおよびマイクロプロセッサを含んでいるチップ・セット・ソリューションから構成される。ビデオおよびオーディオのデコーダは、図2に示されているように別のデバイスの中にある。トランスポート・ストリーム

50

・パーザは現在の方式によってトランスポート・ストリームのフル解析（約70kゲート）を担当し、CPUに対してはデータを正しい方向に向けるタスクおよび異なるモジュールを制御するタスクを残している。もう1つのソリューションはすべてのトランスポート解析をソフトウェアで実装することである。これはずっと高いCPUパワーの処理を必要とする。

【0005】

【課題を解決するための手段】

プリプロセッシングの後に関連するフラグが付いているパケットを含めるための中間バッファと、送信フラグによって選択されたパケットをさらにソフトウェアで処理するためのプロセッサとを含んでいる、トランスポート・ストリーム・パーザ・システム。

10

【0006】

【発明の実施の形態】

本発明のトランスポート・ストリーム・パーザは解析をより効果的にするために、トランスポート・ストリームおよびMPEG2の解析の負荷をハードウェアとソフトウェアとの間で分割する。ハードウェアのフィルタリングによってPIDの認識に基づいて早期の決定ができるので、データ・ストリームを非常に効果的に削減することができ、一方、ファームウェアはその削減されたデータ・ストリーム上で、より複雑なフィルタリングのアルゴリズムを実行する。この方式はリソースを最適化する。ハードウェアは単純になり、一方、ファームウェアはCPUパワーがより少なくて済む。というのは、受け取るビット・レートがハードウェアによってあらかじめ処理されているからである。

20

パケットのパーシング（parsing）およびルーティングは、各PIDに対してローカル・メモリの中に格納されている一組の属性と結合されているPID認識機構によって行われる。これらの属性によって異なるヘッダから受信された情報が完成される。

【0007】

<トランスポート・パケット・パーザの機能>

このモジュールの機能はアプリケーションによって選択されないすべてのパケットを即時に捨てることであり、そして組み込みのソフトウェアからの「リアル・タイム」の支援なしに、できるだけ多くのパケットを回送することである。

有効なPIDを持つパケットが検出されると、パーザはそのパケットがCPUによってさらに処理される必要があるかどうかを決定する条件の集合をチェックする（「EOP割込み発生」の詳細説明参照）。これらの条件の1つが満足されていた場合、そのパケットは付加されたフラグと一緒に一時バッファへ送られ（さらに処理が必要である）、そしてEOP割込みがCPUへ送られて新しいパケットが受信されていることを示す。この一時バッファの中に記憶されたデータは、図3のパス（2）の中で示されているように回送されるか、あるいは捨てられるかが行われる前に、組み込みソフトウェアによって処理される。データが処理されると、RISCはそれらを自分自身で転送するか、あるいはシステム・バスへのDMA転送を起動する。また、そのソフトウェアは或る場合においてPID属性（例えば、ストリーム-idフィルタ）のいくつかを変更し、それに続くパケット（同じPIDの）のルーティングを変更しようとする。どの条件も満足されなかった場合、付加されたフラグは追加の処理が不要であることを示す。そのパケットは自動のDMA転送を経由してその最終の宛先へ自動的に転送される（パス（1））。例えば、圧縮されたビデオ情報を含んでいるパケットは直接システム・ビデオ・バスへ送ることができる...）。この場合、EOP割込みがRISCへ送られることなく、パケットの最終宛先に対する転送はCPUのリソースを必要としない。

30

40

【0008】

図3は2つのデータ・フローを示している。

【0009】

このメカニズム（図3）はハードウェア/ソフトウェア解析の間のトレードオフのためのキーである。トランスポート・ストリーム・パーザは非常に容易にそのパケットを回送することができ、そして「トランスポート・ストリーム・ソフトウェア解析」の説明の中で

50

示されているように、そのビット・ストリームの或る部分についてCPUにより複雑な解析を行わせることができる。

その選択はヘッダ(PID、AFフラグ、PES/PSSIスタート・フラグ[ペイロード・ユニット・スタート・インジケータ]、トランスポート・エラー・フラグ、カウンタの連続性インデックス)を解析することおよび、PID属性を解析することによって行われる。というのは、その選択はパケット自身から情報を抽出することによって必ずしも常に行われるとは限らないからである(図4)。場合によっては、以前のパケット(同じPIDの)の性質によって、そのパケットが追加の処理(PESヘッダが2つのパケットの間で分離する)を必要とするかどうかが決定的される。場合によっては、それはPID番号にリンクされる。PIDが、例えば、常にCPUの処理を必要とするテーブル情報を含んでいる場合、その属性Speiがセットされる(このPIDを持つパケットは常にCPUへ送られることを意味する)。EOP割込みを発生するために使われる情報のリストが以下の図4の中に要約されている。

この図は情報がどこから来るかを示している。EOPを発生するための条件は後で詳細に説明される。

#### 【0010】

<パケット・アナライザ制御レジスタのビットの説明>

Valid\_\_PID(有効PID):このビットはPID認識機能の結果を示す。そのPID番号は各パケットのトランスポート・ストリーム・ヘッダの中で受信されたパケット識別番号である。それはパケットがシステムに対して転送されなければならないかどうかを決定する。PID番号が選択された場合、このValid\_\_PIDビットはこのPID番号を持つパケットが受信された時にアクティブ「1」になる。それは第1レベルのパケット・フィルタリングであり、そして他の解析ステップに対する必要条件である。

#### 【0011】

Te(トランスポート・エラー・インジケータ):これはトランスポート・ストリーム・パケット・ヘッダから検索される。トランスポート・エラー指示ビットは受信されたパケットが何らかのエラーを含んでいる時にアクティブになる。

Pes/Psi\_\_startフラグ(トランスポート・ストリーム・ペイロードのスタート・ユニット・インジケータ):これはトランスポート・ストリーム・パケットのヘッダから検索される。

トランスポート・ストリームのペイロードがPESパケット・データを含んでいる時。「1」はこのトランスポート・ストリーム・パケットのペイロードがPESパケットの第1バイト(PESヘッダ)から始まることを示し、「0」はトランスポート・ストリーム・パケットの中でPESパケットが開始しないことを示す。

#### 【0012】

トランスポート・ストリーム・パケットのペイロードがPSSIデータを含んでいる時。「1」はそのペイロードが少なくとも1つのPSSIセクションの先頭を含んでいることを意味し、そして「0」はこのトランスポート・ストリーム・パケットの中でPSSIセクションのスタートが含まれていないことを意味する。

AF\_\_frag(トランスポート・ストリーム・アダプテーション・フィールド):トランスポート・ストリーム・ヘッダの中のこの2ビットのフィールドは、そのトランスポート・ストリーム・ヘッダの後にアダプテーション・フィールドが続いているかどうかを示す。

#### 【表1】

10

20

30

40

AFの値	説明
0 0	I S O / I E Cによって将来使うために予約されている
0 1	アダプテーション・フィールドなし、ペイロードのみ
1 0	アダプテーション・フィールドのみ、ペイロードなし
1 1	アダプテーション・フィールドの後にペイロードが続く

## 【0013】

10

CC - error (CCのエラー) : このビットは連続性カウンタ (CC) におけるハードウェアの不連続性カウンタ検出機能の結果である。その検出はCurrent\_\_CC (現在のCC) と呼ばれるCC (4ビットがトランスポート・ストリーム・ヘッダの中に含まれている) と同じPID (Previous\_\_CC (前のCC) と呼ばれる) の前のパケットからのCCとの間の比較によって行われる。Previous\_\_CCはハードウェアによって変更された属性である。その比較が行われると、ハードウェアはそのPrevious\_\_CCを次のパケットの受信のためにCurrent\_\_CCで書き換える。以下同様に行われる。その比較が、Current\_\_CC = Previous\_\_CCまたはCurrent\_\_CC = Previous\_\_CC + 1の条件にマッチしなかった場合、CC\_\_errorビットがアクティブになる。

20

## 【0014】

Duplicate - packet (パケット複製) フラグ : 比較がcurrent\_\_CC = Previous\_\_CCであることを示した場合、このDuplicate - packetフラグがアクティブになる。

Hpei (ハードウェアのパケット・エンド・イネーブル割込み) : これはハードウェアによってセットされる属性ビットである。新しいパケットの受信時 (パケット・ユニット・スタート・インジケータがアクティブである時およびそれがプログラム・サービス情報PSIを持つパケットでない時)、Hpeiがアクティブになり、同じPIDの次のパケットにおいてリセットされる。それはPESヘッダが2つのパケット間で分割される場合に、さらに解析されるようにPESヘッダを持つパケットに続くパケットを一時的にバッファの中に記憶させる。このビットは入力ビット・ストリームのビット・レートが高過ぎてEOPサービス・ルーチンのラテンシー (latency) の範囲内にフィットしない時に必要である。

30

## 【0015】

Spei (ソフトウェアのパケットの終りイネーブル割込み) : この属性ビットはソフトウェアによってセットされ、2つの異なる目的をカバーする。第1の使用では、このビットはCPU処理を常に必要とするPIDに対して初期化時にセットされる (例えば、テーブル情報を持つPID)。それはそのケースにおいてはこのPIDのすべてのパケットがCPUによって解析されるように強制するために単純に使われる。

第2の使用法はPESヘッダが2つのパケット間で分割されるオーディオおよびビデオのパケットに対する場合である。これはソフトウェアがそのビット・ストリーム・レートとそのラテンシー応答がコンパチブルであると判定した時にいくつかの与えられたシステムに対してだけ有効である。その場合、ソフトウェアはPESヘッダを含んでいるパケットのEOP割込みを受け取ると直ちにSpeiをセットする。後でソフトウェアはその次のパケットにおいてPESヘッダがオーバーフローするかどうかを判定する。オーバーフローしない場合、ソフトウェアはSpei属性ビットをリセットする。この場合、Speiは効率を良くするためにディスエーブルされるHpeiを置き換えることができる (En\_\_Hpei参照)。

40

## 【0016】

PSI (プログラム・サービス情報パケット・フラグ) : MPEG2のトランスポート・

50

ストリームにおいて、トランスポート・ストリーム・ヘッダの中の1つのフラグ(ペイロード・ユニット・スタート・インジケータ)が新しいPESパケットのスタートまたはプログラム・サービス情報のセクションのスタートを示す。これらの2つのタイプのデータを区別するために、別の属性(P S I)が必要である。この属性はプログラム・サービス情報(P S I)を含んでいるP I Dに対する初期化時に、ファームウェアによってセットされる。

それはH p e iを発生するために使われるが、さらに重要なことは、暗号化されたバイト/クリーンなバイトの間の境界の検出のために使われる。P I Dに密に結合されているこの情報なしでは、コントローラは暗号化フラグを見つけることができず、あるいはビット・ストリーム・インターフェース上で意味のあるいくつかの入力バッファなしでオン・タイムで、暗号化されたバイト/クリーンなバイトの間の境界を見つけることもできない。S t r e a m - i d - f i l t e r (ストリームi dフィルタ); このソフトウェア属性ビットはソフトウェアが選択されていないストリームi dを持つPESヘッダを含んでいるパケットを受信した時に、ソフトウェアによってセットされる。この属性がセットされると、ハードウェアは新しいPESヘッダに達するまでペイロードを含んでいるこのP I D (A F = " 1 x " のすべてのパケットを捨てる。そのパケットはC P Uへ送られ、C P UはPESヘッダを解析して、その新しいストリームi dが有効であるかどうかを判定する。有効であった場合、C P Uはそれに続くパケットに対するストリームi dフィルタをリセットする。

【 0 0 1 7 】

< グローバル制御ビットの説明 >

E n \_ \_ H p e i : H p e i のメカニズムはシステムの制約によってスイッチ・オフ/オンすることができる。次のパケットを受信する前にソフトウェアが反応してS p e i 属性ビットを変更するのに十分な時間があると判定した場合、H p e i 属性をディスエーブルすることができる。その場合にはそのビット・ストリームのパーシングはより効率的である。というのは、PESヘッダが付いているパケットに続くパケットは、PESヘッダが1つのパケットの中に完全には含まれていない時にC P Uにさらに解析させるためにC P Uへ送られるだけだからである。

E n \_ \_ e r r o n e o u s \_ \_ p : このグローバル制御ビットはエラーのあるパケットを一時バッファへ転送することができる。これは将来において何らかの新しいエラー隠蔽(c o n c e a l m e n t ) 対策が発見される可能性がある場合において、或る程度に柔軟性を追加するのが主な目的である。

E n \_ \_ d u p l i c a t e \_ \_ p : このグローバル制御ビットはペイロードだけを含んでいる複製パケットを送信できるようにする。これはテストの目的のためだけに使われる。

【 0 0 1 8 】

< T P P ハードウェアの実装 >

次の図( 5 ) はP I D の認識に基づいたハードウェアの実装を示す。トランスポート・パケットのヘッダからのP I D は連想メモリの中にある一組のP I D ( 3 2 ) と並列に比較される。ヘッダの中のP I D が連想メモリの中のP I D に格納されているP I D に対応している場合、C A M エンコーダは単独のシステム・クロック期間において「マッチ」信号( V a l i d - P I D ) およびC A M アドレス( c a m - a d ) を出力する。v a l i d - P I D はトランスポート・システム・パケットの解析を開始するために使われ、それによってプロセスがトランスポート・ストリーム・ヘッダから入ってくる他のビット、A F - l o a d ( トランスポート・エラー、ペイロード・ユニット・スタート・インジケータ、アダプテーション・フィールド・フラグ、連続性カウンタ・インデックスおよび他の同様な暗号化フラグが読解モジュールの制御のために予約されている) をロードすることができる。有効なP I D が検出されると直ぐに、c a m - a d がその関連する属性を探すために使われる。シーケンサがR e a d - S R A M 属性を発生してS R A M のアドレス・ゼネレータを制御するステート・マシンをさせる。そのステート・マシンはc a m - a d からS R A M のアドレスを生成し、そのS R A M を二度読む。一度はハードウェア属性を検

索し、そして二度目はソフトウェア属性（スプリットしているハードウェアによって修正された属性およびソフトウェアによって修正された属性は複雑な保護メカニズムを使うことを避ける）を読む。両方から、EOP割込みを発生するための条件である属性およびビット・ストリーム情報（ヘッダからのビット）が評価される。ハードウェア属性はその後、次のパケット（同じPIDの）を受信するために更新される。ソフトウェア属性はEOP割込みサービス・ルーチンの一部として更新することができるが、それは或る非常に正確な機能（例えば、ストリームidフィルタ）のためだけである。次のパケットのスタートの前に属性が変更される必要がある場合、ビット・レート、パケット間のギャップおよび割込みサービス・ルーチンのラテンシーがその変更を許すためのいくつかの制約条件を満足していなければならない。

10

パケット・アナライザの制御ビット（図4）に依存して、パケットは捨てられるか、自動的にその最終の宛先へ送信されるか、あるいは組み込まれているソフトウェアによって事前に処理される。EOP割込みを発生するためのこれらの条件の1つが満足された時、その割込みを制御しているビットがアクティブになり、そして次のパケットの第1バイトにおいてリセットされる。EOP割込みによって、パケットの終りに対して相対的な割込みの位置を制御することができる。EOP割込みを発生する各種の条件（図5：論理ブロック）が説明される。

#### 【0019】

< 1 - エラーのパケット >

If (Te = 1)

20

if (En\_\_erroneous\_\_p = 1)

それをEOPする

else

「パケットを捨てる」

end if

普通はエラーを含んでいるパケットは捨てられるが、或る場合には完全なパケットを削除するよりも小さなエラーを許容するほうがシステムにとって妨害が少なくなる可能性がある。その場合、そのパケットはバッファへ転送され、ファームウェアがそのパケットのタイプ（ビデオ、オーディオなど...）によって変わる最終の決定を行う。

#### 【0020】

30

< 2 - 不連続性の検出 >

elsif (Current\_\_CC = Previous\_\_CC)

「パケットを複製する」

if ((AF = "01") and (En\_\_duplicate\_\_p = 0))

「パケットを捨てる」

else

それをEOPする

end if

elsif (Current\_\_CC /= Previous\_\_CC + 1)

40

それをEOPする

EOPパケット割込みは不連続性カウンタ検出の後に発生される。MPEG2においては、CCの不連続性はアダプテーション・フィールドの中の不連続性フラグがセットされている時に可能である。後で示されるように、アダプテーション・フィールド付きのパケットはすべてEOP割込みを発生する。普通はパイロードだけを含んでいる（AF = "01"）の複製パケットは捨てられる。グローバル制御ビットEn\_\_duplicate\_\_pがセットされている場合は、それらを組込みのソフトウェアへ転送してに最終の決定を行わせることができる。

#### 【0021】

< 3 - 他の条件のリスト >

elsif (AF = "1x")

50

それをEOPする

```
elseif (Payload__unit__start__indicator = 1)
```

それをEOPする

```
elseif (Hpei = 1) and (En__Hpei = 1)
```

それをEOPする

EOP割込みは次の場合に発生される。

- アダプテーション・フィールドを含んでいるすべてのパケット
- ペイロード・ユニット・スタート・インジケータがセットされているすべてのパケット
- ペイロード・ユニット・スタート・インジケータがセットされているパケットに続くすべてのパケット。これはPESヘッダが2つ以上のパケットを取ることができるので重要である。Speiを十分に早期ににセットできる場合、この機能をイネーブルまたはディスエーブルすることができる（以下の図6参照）。

```
elseif (Spei = 1)
```

それをEOPする

- 組み込まれているソフトウェアがさらに解析が必要と判断したすべてのパケット

```
elseif (AF = "01" and ((Hpei = 0) and (En__Hpei = 1))
or (Spei = 0)) and (stream-id = 1))
```

「パケットを捨てる」

```
else
```

「パケットは自動的に転送される」

```
endif
```

- 組み込まれているソフトウェアによってパケットが解析されることを強制する属性がセットされていない限り、ストリームidがアクティブである場合は、ペイロードだけを含んでいるすべてのパケットが捨てられる（前のケース）。

注：このアルゴリズムの中で順次に評価されているこれらの条件は、実際にはすべてハードウェアによって並列に計算される。

EOPの割込み条件が満足されると、組み込まれているRISCプロセッサがその解析のタスクを行う。

【0022】

<トランスポート・ストリームのソフトウェア解析>

マイクロプロセッサはトランスポート・パケット・パーザのハードウェア・モジュールよりさらに複雑な解析を実行することができ、ハードウェアのプリプロセッシングを完成する。さらに、その処理はそのパケットに対応するデータのタイプにしたがって異なる可能性がある。実際に、使われるべき特定のアルゴリズムにそのパケットを関連付けるソフトウェア・テーブルを、PIDの値に基づいて定義することは非常に簡単である。

トランスポート・パケットのソフトウェア処理は割込みによって駆動される。EOP割込みが発行されると、そのパケットを解析するプロセスが開始される。CPUのラテンシー応答およびビット・ストリームのレートにしたがって、2種類の処理を選択することができる。

第1のケースにおいてソフトウェアはPESヘッダを含んでいるパケットのEOP割込みを受信するとすぐに、TPPハードウェア・モジュールの中のSpeiフラグをセットする。そのパケットを処理した後、ソフトウェアはそのPESヘッダがその次のトランスポート・パケットの中に続いているかどうかを検出することができる。PESヘッダが現在のパケットで終わっている場合、CPUはパケット・アナライザの制御レジスタの中のSpeiビットをリセットする。というのは、次のパケットを解析する必要がないからである。それ以外の場合、Speiビットはそのまま変わらずに残される。この方法が使えるのは、入力ビット・レートと比較してCPUのラテンシーに余裕があって、次のパケットが到着する前にSpeiをセットできる場合だけである。

【0023】

反対に、第2の方法はどんな場合においても使うことができる。En\_\_Hpeiビットが

10

20

30

40

50



パケット・アナライザの制御レジスタの中でセットされている場合、CPUは各PESヘッダの後のSpeiビットをセットする必要はない。というのは、PESヘッダの連続性を含んでいるパケットをTPPのハードウェアが既にARMプロセッサに対して送信することを提供しているからである。

その後、TPPハードウェア・モジュールのレジスタの中のフラグを読むことによってその割込みの理由が調べられる。その場合、アダプテーション・フィールドが処理される。アダプテーション・フィールドの解析の後、そのペイロードのうちのどのペイロードも前のパケットからの複製されたものでない場合に、そのパケットを捨てることができる。

この時点で、ソフトウェア・プロセスの実行はパケットのタイプ（オーディオ、ビデオ、プライベート・データ、サービス情報、．．．）にしたがって、別のルーチンへ分岐する。次に、そのデータがDMAチャネルを経由して特定のバッファへ転送される。

これはパケットを解析するために使うことができるアルゴリズムである（図6参照）。次のリストの中の最初のポイント（Pes / Psiスタート・フラグのチェックおよびSpeiフラグのセット）はオプションである。

#### 【0024】

実際、前に説明されたように、ソフトウェアのラテンシーが十分に短くて、TPPハードウェア・モジュールが次のトランスポート・パケットを解析する前にソフトウェアがSpeiビットをセットすることができる場合、この動作によってCPUの介入が最小化される。PESヘッダの開始に続くパケットが実際に処理されなければならない場合だけ、マイクロプロセッサに対してEOP割込みが送られる。

それ以外の場合、到着しているストリームのビット・レートとCPUのラテンシーが高過ぎる場合、Hpeiメカニズムをイネーブルすることができる（En\_\_Hpei = 1）。PESヘッダの開始点に続く同じPIDの次のパケットは常にCPUへ転送される。

#### 【0025】

パケット・アナライザ制御レジスタ：パケット・ステータス・ワード（図4参照）の中のPes / Psiスタート・フラグを読むことによって、現在のトランスポート・パケットの中でPESヘッダがスタートするかどうかチェックする。PESヘッダが現在のトランスポート・パケットの中でスタートする場合、パケット・アナライザ制御レジスタの中のSpeiビットが、同じPIDの次のパケットを割り込ませるためにCPUによってセットされなければならない。実際問題として、PESヘッダは次のトランスポート・パケットの中に継続する可能性がある。

#### 【0026】

パケット・アナライザ制御レジスタ：パケット・ステータス・ワード（図4参照）の中のAFフラグを読むことによって、アダプテーション・フィールドの存在をチェックする。アダプテーション・フィールドがそのパケットの中に転送される場合、その関連するデータが処理されなければならない。特に、基準クロックの再構築を制御するためにPCRが抽出されてフィルタされなければならない。別の重要な部分は不連続性ステータスの解析から構成される。アダプテーション・フィールドの中の不連続性ステータス・ビットがセットされていた場合、その連続性カウンタの値における不連続性は欠落しているパケットには対応しない。不連続性のステータスがセットされていた場合、PCRの値（存在している場合）に対してローカル・クロックを初期化し直さなければならない。

#### 【0027】

パケット・アナライザ制御レジスタ（図4参照）の中の複製パケット・フラグを読むことによって、そのパケットが複製されているかどうかをチェックする。

そのパケットが複製されていた場合、それは捨てられる。というのは、他の処理は不要だからである。PESヘッダが存在していてHpeiの方法が使われないのでパケットの開始時点でSpeiビットが変更されていた場合、Speiビットはそのプロセスの終る前にクリアされなければならない。

#### 【0028】

パケット・アナライザ制御レジスタ（図4参照）の中のAFフラグ読むことによって、そ

10

20

30

40

50

の packets がトランスポート・ペイロードを含んでいるかどうかチェックする。  
 ペイロードがない場合（アダプテーション・フィールドだけの場合）その packets は捨てられる。というのは、他の処理は不要だからである。

#### 【 0 0 2 9 】

< packets ・タイプをチェックする >

この部分のアルゴリズムは、実行されるべき特定の処理に対して選択された各 P I D を関連付けるテーブルに基づいている。この方法で、その packets は関連のルーチンによって処理される。そのテーブルは 3 2 個のエントリーを含んでいる。それぞれが可能な選択された各 P I D に対応している各エントリーによって、その packets のタイプ（すなわち、オーディオ・packets、ビデオ・packets、P E S プライベート・データ、P S I など）およびそのデータが格納されなければならないメモリのアドレスを識別することができる。特に、その packets のタイプがビデオ・ストリームまたはオーディオ・ストリームに対応していて（一般に自動 D M A 転送に対応していて）、H p e i のメカニズムが使われない場合、その packets を処理した後、S p e i ビットは P E S ヘッダが終了している場合はクリアされなければならない。

#### 【 0 0 3 0 】

< D M A 転送を開始する >

処理後のデータは最後に特定のメモリ・バッファへ転送される。

完全なアルゴリズムが図 6 に示されている。黒のモジュールは H p e i メカニズムがディスエーブルされている場合にだけ実行されるアルゴリズムの論理ブロックに対応している。

例：P E S シンタックスを解析しないビデオ・デコーダに対するトランスポート・ストリーム。

#### 【 0 0 3 1 】

この場合、ビデオのエレメンタリ・ストリームだけがビデオ・デコーダへ送られる。P T S の値が抽出されて、ビデオ・デコーダのレジスタの中に書き込まれる。P E S ヘッダの中に含まれている可能性がある他のフィールドはどれも考慮されない。というのは、それは D V B 勧告によって許されているからである。図 7 は P E S packets の構造を示している。

次のアルゴリズムは P E S packets を処理するために使われる。P E S ヘッダの最初の部分はその対象とするフィールドを処理するために一時バッファの中に格納される。異なる packets の中にヘッダが分割されている場合、第 2 の packets が受信された後そのプロセスは継続し、そしてそのヘッダの最初のバイトが一時バッファの中に書き込まれなければならない。

#### 【 0 0 3 2 】

この例は P E S 解析に関連する部分だけを説明する。C P U 処理の他の部分については、上記のアルゴリズムが適用される。

T P P ハードウェア・モジュールの P I D 選択をイネーブルする前に、T P P 制御レジスタのフラグが次のように初期化される。

E n \_ e r r o n e o u s \_ p = 0 エラーを含んでいる packets が捨てられる。

E n \_ d u p l i c a t e \_ p = 0 アダプテーション・フィールドを含んでいない複製された packets が捨てられる。この場合、そのペイロードは前の packets のペイロードと同じである。

S p e i = 0 C P U の介入なしの自動転送：その packets は前のセクションの中で説明された条件が発生した時だけ、C P U によって横取りされる。

s t r e a m - i d f i l t e r フラグ = 0 ストリーム i d フィールドについてのフィルタは不要である。

P S I フラグ = 0 ビデオ・ストリームは P S I セクションによって転送される、P E S シンタックスを使うことによって転送される。

E n \_ H p e i = 1 H p e i メカニズムがイネーブルされている。

## 【 0 0 3 3 】

このアルゴリズムは次の擬似コードによって説明することができる。

P e s S t a t u s は前のステータスの P E S ヘッダ処理のステータスを示す ( 0 = P E S ヘッダが終了している ; 1 = P E S ヘッダが前のパケットから継続していて、まだ解析されていない ; 2 = P E S ヘッダは前のパケットから継続していて、すべての有用なフィールドは既に解析されている )。

P r e v i o u s S i z e は前のパケットの中で解析された P E S ヘッダの長さを示し、そして更新の後、前のパケットの中で解析された P E S パケットのサイズに現在のトランスポート・パケットの中に含まれている P E S パケットのサイズを加えたサイズを示す。

i f ( C C - e r r o r フラグ = 1 ) a n d

10

( 不連続性ステータス = T R U E )

「エラーの隠蔽 ( c o n c e a l m e n t ) を開始する」

## 【 0 0 3 4 】

連続性カウンタのエラーがあるが、その不連続性は許されない。前のパケットのいくつか  
が欠落している。この場合、エラーの隠蔽の適切な方法が開始されなければならない。

i f ( P E S / P S I s t a r t フラグ = 0 ) a n d

( P e s S t a t u s = 0 )

「転送されるデータの開始点をアレンジする」

このパケットの中には P E S ヘッダはない : すべてのペイロードが転送されなければならない。

20

e l s i f ( P e s S t a t u s = 2 )

P E S ヘッダの連続性があるが、すべての有用なフィールドが前のパケットの中で解析されている。

P a y l o a d L e n g t h = 1 8 4 - A f l e n g t h

バイト単位でのペイロードの長さを計算する : ペイロード・サイズはトランスポート・パケット・サイズ ( 1 8 4 バイト ) からアダプテーション・フィールドの長さを引いた値である。

P r e v i o u s S i z e = P r e v i o u s S i z e + P a y l o a d L e n g t h

サイズを更新する。

i f ( P r e v i o u s S i z e < P E S パケットの長さ )

30

「ノー・オペレーション」

P E S ヘッダはこのパケットの中では終了しない : というのは、P E S ペイロードがまだ始まっておらず、データが転送される必要がないからである。

e l s e

P e s S t a t u s = 0

「転送されるべきデータの開始点をアレンジする」

P E S ヘッダはこのパケットにおいて終了する ; P E S ペイロードが転送されなければならない。

e l s e P e s S t a t u s は 2 に等しくない : P E S ヘッダはまだ解析されていない。

40

P a y l o a d L e n g t h = 1 8 4 - A f l e n g t h

バイト単位でペイロードの長さを計算する : ペイロードのサイズはトランスポート・パケットのサイズ ( 1 8 4 バイト ) からアダプテーション・フィールドの長さを引いた値である。

## 【 0 0 3 5 】

「一時バッファへ N バイトを付加する」 ( N = 1 4 - P r e v i o u s S i z e )

P r e v i o u s S i z e = P r e v i o u s S i z e + P a y l o a d L e n g t h

サイズを更新する。

i f ( P r e v i o u s S i z e < 9 )

P e s S t a t u s = 1 ;

50

P E S ヘッダの固定部分はこのパケットの中には完全には含まれていない。

e l s e P r e v i o u s S i z e は 9 より大きいまたは等しい： P E S ヘッダの固定部分のすべてのフラグがこのパケットの中にある。

i f ( p t s \_ f l a g = 0 ) P T S は P E S ヘッダの中にある

i f ( P r e v i o u s S i z e < P E S ヘッダの長さ )

P e s S t a t u s = 2 ; 有用なフィールドはこれ以上ないが、 P E S ヘッダはこのパケットの中では終了しない。

e l s e

P e s S t a t u s = 0 ;

「転送されるべきデータの開始点をアレンジする」

10

P E S ヘッダはこのパケットの中で終了する； P E S ペイロードが転送されなければならない。

e l s e P E S ヘッダは P T S を含んでいる。

i f ( P r e v i o u s S i z e < 1 4 ) P T S は次のパケットの中にある。

P r s S t a t u s = 1 ;

e l s e P T S はこのパケットの中にある。

「 P T S をビデオ・デコーダへ書き込む」

i f ( P r e v i o u s S i z e < P E S ヘッダの長さ )

ヘッダはこのパケットの中では終了しない。

P e s S t a t u s = 2 ;

20

e l s e ヘッダは終了している。

P e s S t a t u s = 0 ;

「転送されるべきデータの開始点をアレンジする。」

P E S ヘッダはこのパケットの中で終了する； P E S ペイロードが転送されなければならない。

【 0 0 3 6 】

この場合、パケットは P E S ヘッダが存在している陵だけ C P U へ送られる。その発生はトランスポート・パケット・ヘッダの中の P E S インジケータの値をチェックすることによって簡単に知ることができる。

ビデオ・ストリームが 1 5 M b p s のビット・レートでフレームにコード化されていると仮定する。 C P U が各パケットを処理しなければならない場合、 C P U は約 1 0 0 μ s ごとに割り込まれる。

30

反対に、 T P P ハードウェアによって実行される事前のフィルタおよびルーティングを使うことによって、 C P U は P E S パケットごとに割り込まれる。その P E S パケットの長さが少なくともフレーム・サイズに等しい場合、割り込みは最悪の場合 4 0 m s ごとに発生される。

例： P E S シンタックスを解析するオーディオ・デコーダに対するトランスポート・ストリーム、ストリーム i d フィールドについてのフィルタが実行される。

この例では、オーディオ・デコーダは P E S パケットを解析することができるが、 C P U は特定の値とは異なるストリーム i d を持つすべての P E S パケットをフィルタしなければならない（そのストリーム i d が同じである場合）。

40

【 0 0 3 7 】

図 6 に示されていて前のページで説明された一般的なアルゴリズムが使われる。次の部分はオーディオの P E S パケットに関連している処理の特定の部分だけを説明する。特に、 H p e i メカニズムはディスエーブルされていて、したがって、 C P U は P E S ヘッダの開始点を含んでいるトランスポート・パケットが受信されるたびに S p e i フラグをセットする。

T P P ハードウェア・モジュールの P I D 選択をイネーブルする前に、 T P P 制御レジスタのフラグが次のように初期化される。

E n \_ e r r o n e o u s \_ p = 0 エラーを含んでいるパケットが捨てられる。

50

`En__duplicate__p = 0` アダプテーション・フィールドを含んでいない複製されたパケットが捨てられる：この場合、そのペイロードは前のパケットのペイロードと同じである。

`Spei = 0` CPUの介入なしの自動転送：そのパケットは前のセクションで説明されている条件が発生した時だけCPUによって横取りされる。

`stream-id` フィルタ・フラグ = 1 ストリームidフィールドについてのフィルタが必要である。

`PSI` フラグ = 0 オーディオ・ストリームはPSIセクションによってではなく、PESシンタックスを使うことによって転送される。

`En__Hpei = 0` Hpeiメカニズムがディスエーブルされており、CPUはSpeiをセットおよびリセットしなければならない。

初期化後、TPPハードウェア・モジュールは最初のPESヘッダが受信されるまで、すべてのパケットを捨てる。この時点で、EOP割込みが発行され、CPUがそのパケットを解析する。

ストリームidの値が特定のパターンにマッチした場合、すべてのPESパケットはオーディオ・デコーダへ送られなければならない。結果として、マイクロプロセッサはパケット・アナライザ制御レジスタの中のストリームidフィルタ・フラグをクリアし、すべてのトランスポート・パケットはオーディオ・デコーダへ自動的に転送される。別のPESヘッダがTPPハードウェアによって見つけれられると（そのトランスポート・ヘッダの中パケット・ユニット・スタート・インジケータがセットされている）、割込みが発生され、そしてCPUはその新しいPESパケットのストリームid値について別のフィルタ操作を実行することができる。

ストリームidの値が特定のパターンにマッチしなかった場合、CPUはTPPモジュールの中のストリームidフラグをセットし、その同じPIDを持つそれ以降のすべてのトランスポート・パケットは、次のPSヘッダまでハードウェアによって自動的に捨てられる。

#### 【0038】

このアルゴリズムは次の擬似コードによって説明することができる。CPUはすべてのPESヘッダを解析せず、ストリームidフィールドだけを解析する。Pessstatusは前のステータスのPESヘッダ処理のステータスを示す（0 = PESヘッダが終了しているか、あるいはPESヘッダは前のパケットから継続しているが、ストリームid値が既にフィルタされている；1 = そのPESヘッダが前のパケットから継続していて、そのストリームid値がまだフィルタされていない）。

PreviousSizeは前のパケットの中で読まれたPESヘッダの長さを示す。

`if (ストリームidフィルタ・フラグ = 0) and (PES / PSIスタート・フラグ = 0)`

「そのパケットを捨てる」

現在のパケットはストリームidフィルタ・パターンにマッチせず、そしてPESヘッダがない：そのパケットは捨てられなければならない。

`else`

`if (CC-errorフラグ = 1) and (不連続性ステータス = TRUE)`

「エラーの隠蔽を開始する」

連続性カウンタのエラーが存在するが、その不連続性は許されない。前のパケットのいくつかは欠落している。この場合、エラー隠蔽の適切な方法が開始されなければならない。

`if (PES / PSIスタート・フラグ = 0) and (Pessstatus = 0)`

「転送されるべきデータの開始点をアレンジする」

このパケットにはPESヘッダがない；すべてのペイロードが転送されなければならない。

10

20

30

40

50

else PESヘッダまたはPESの継続がある。

$PayloadLength = 184 - Aflength$

バイト単位でペイロードの長さを計算する；ペイロード・サイズはトランスポート・パケットのサイズ（184バイト）からアダプテーション・フィールドの長さを引いた値である。

【0039】

$PreviousSize = PreviousSize + PayloadLength$

サイズを更新する。

if ( $PreviousSize < 4$ )

PesStatus = 1;

ストリームidはこのパケットには含まれていない。次のトランスポート・パケットが解析されなければならない。

else  $PreviousSize$ が4より大きいまたは4に等しい：ストリームidフィールドがこのパケットの中に含まれている。

PesStatus = 0; CPUは次のパケットを解析する必要はない。

if (ストリームid = 「パターン」) ストリームidフィールドをフィルタする；その値が特定のパターンに等しかった場合、PESパケットが選択される。

「ストリームidフィルタ・フラグをクリアする」 T P Pハードウェアによるパケットの自動棄却をディスエーブルする。

「転送されるべきデータの開始点をアレンジする」

PESヘッダはこのパケットで終了する；PESペイロードが転送されなければならない。

else ストリームidフィールドが指定されたパターンと異なっている；PESパケットは捨てられなければならない。

「ストリームidフィルタ・フラグをセットする」 T P Pハードウェアによるパケットの自動棄却をイネーブルする。

「パケットを捨てる」

【0040】

この時点でSpeiビットはPesStatusが0に等しい場合だけクリアされる。というのは、PESヘッダの考慮される部分が既に処理されているからである。

この場合、ストリームid値をフィルタするためにPESヘッダが存在する時だけCPUに対して割込みが送られる。ストリームidが選択された値とマッチした場合、次のパケットは宛先のバッファへ自動的に転送される。反対に、ストリームidがその選択された値とマッチしなかった場合、次のPESヘッダまで、それに続くすべてのパケットはT P Pハードウェア・モジュールによって捨てられる。

このメカニズムなしでは、CPUはストリームidの値が望ましくないPESパケットの中に含まれているすべてのトランスポート・パケットを捨てるための割込みを強制的に受信させられる。

【0041】

以上の説明に関して更に以下の項を開示する。

(1) トランスポート・ストリーム・パーザ・システムであって、1つの関連するフラグによって事前処理された後のパケットを含めるための中間バッファと、送信フラグによって選択されたパケットをさらにソフトウェアで処理するためのプロセッサとを含むシステム。

【図面の簡単な説明】

【図1】188個のバイトを含んでいるトランスポート・パケットを示す図。

【図2】従来技術のデコーダ・システムを示す図。

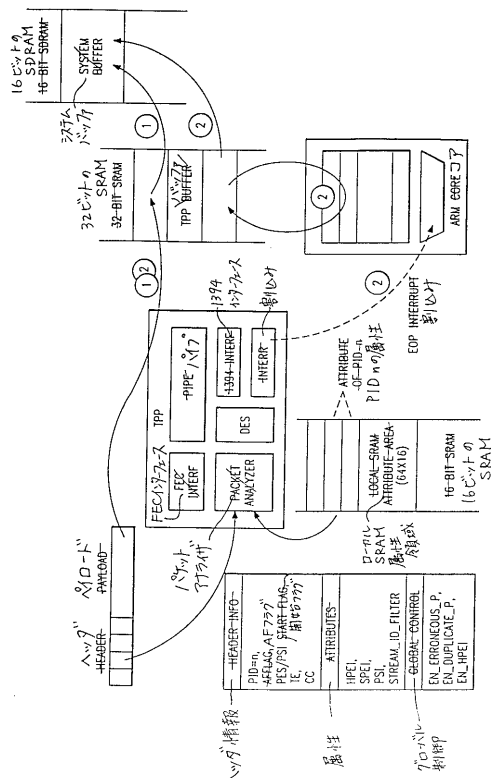
【図3】入力データ・パケットに対する2つのデータ・フロー・パスを示す図。

【図4】割込みを発生するための情報および条件を示す図。

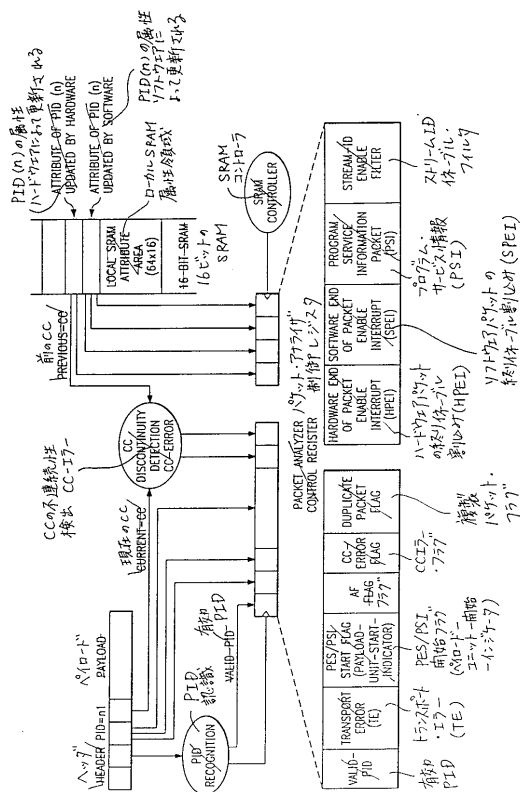
【図5】本発明のシステムのブロック図を示す図。



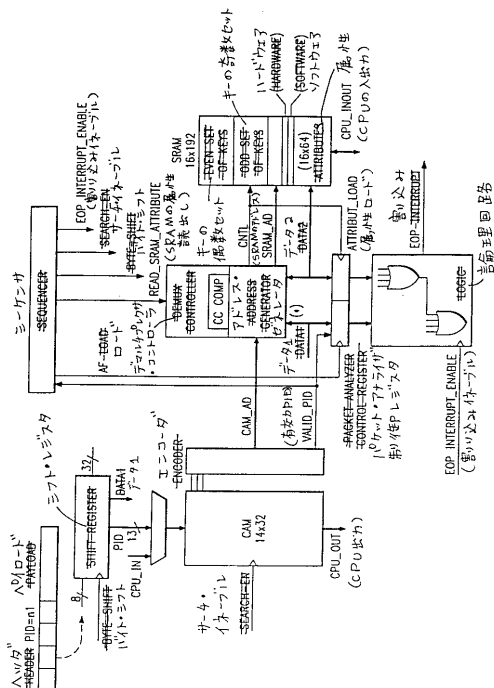
【 図 3 】



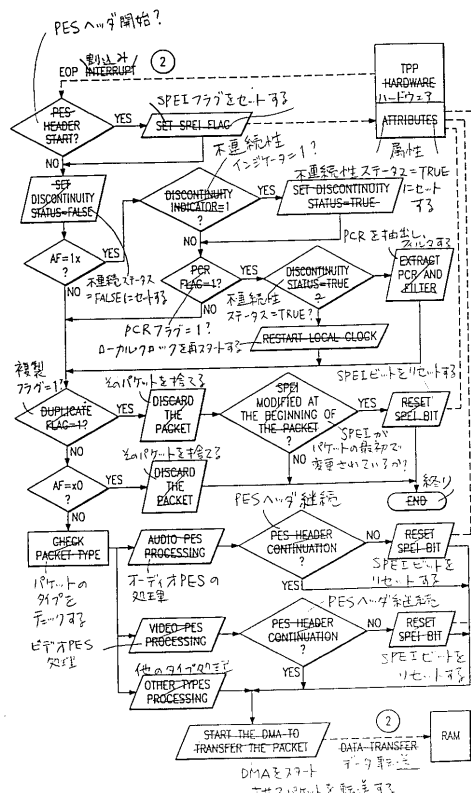
【 図 4 】



【 図 5 】

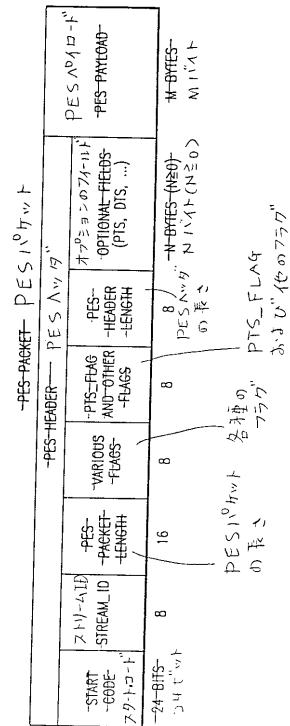


【 図 6 】





【圖 7】



---

フロントページの続き

- (72)発明者 ジェラルド ショベル  
フランス国アンティープ, シュマン ド ラ シュゲット 300, レ ベルジェル ド バル  
コンスタンス
- (72)発明者 セルジュ ラサール  
フランス国フルジュ, サン ジャン ド カヌヌ, リュ ドュ マルソー 29
- (72)発明者 マリオ ジアニ  
フランス国カーニュ シュル メール, ルート ド グラッセ, レジダンス ラオシス - パチ  
マン ビー, 73
- (72)発明者 ティエメン スピッツ  
アメリカ合衆国テキサス州ノース リッチランド ヒルズ, エリス ドライブ 8528

審査官 菅原 道晴

- (56)参考文献 特開平08-265746(JP, A)  
特開平08-214312(JP, A)

- (58)調査した分野(Int.Cl., DB名)  
H04N 7/26-7/68