



(21)申請案號：108122810 (22)申請日：中華民國 108 (2019) 年 06 月 28 日

(51)Int. Cl. : **G06F1/04 (2006.01) G09G3/32 (2016.01)**

(71)申請人：友達光電股份有限公司 (中華民國) AU OPTRONICS CORPORATION (TW)  
新竹市力行二路一號

(72)發明人：陳嘉亨 CHEN, CHIA-HENG (TW)；陳奕甫 CHEN, YI-FU (TW)；石秉弘 SHIH, PING-HUNG (TW)；孫偉傑 SUN, WEI-CHIEH (TW)；戴鵬哲 TAI, PENG-CHE (TW)；陳致錡 CHEN, JHIH-CI (TW)

(74)代理人：葉璟宗；詹東穎；劉亞君

(56)參考文獻：

|    |               |    |                |
|----|---------------|----|----------------|
| TW | I514362B      | TW | I568184B       |
| TW | I616860B      | TW | 201503093A     |
| US | 9747854B2     | US | 10062315B2     |
| US | 10332468B2    | US | 2019/0057664A1 |
| WO | 2016/106847A1 | WO | 2019/090912A1  |

審查人員：黃文明

申請專利範圍項數：17 項 圖式數：12 共 40 頁

(54)名稱

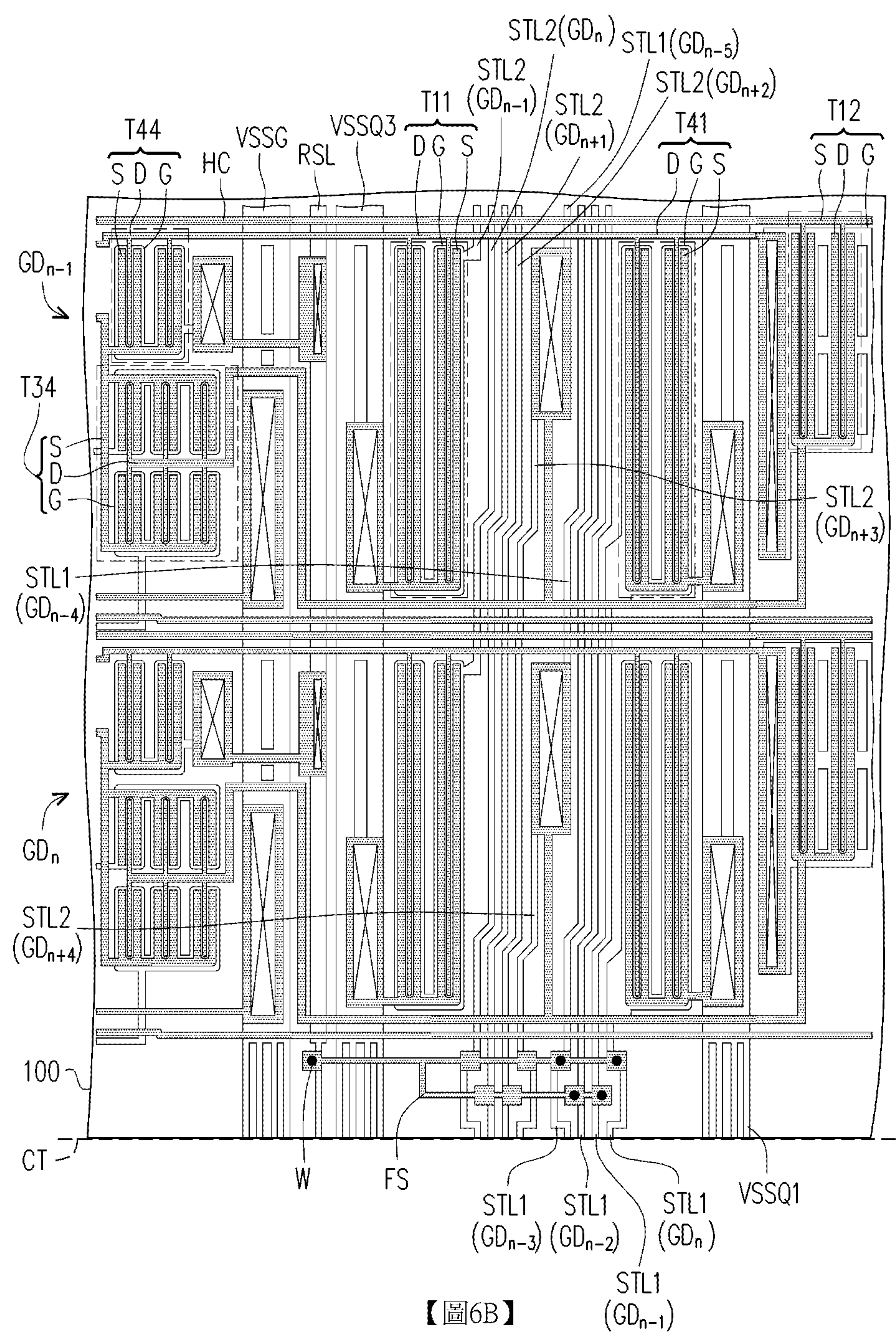
元件基板

(57)摘要

元件基板包括基板以及第 1 級驅動單元至第 n 級驅動單元。第 1 級驅動單元至第 n 級驅動單元中各自包括下拉元件、重置元件以及輸出元件。下拉元件的閘極用以接收對應的第一啟動訊號或重置訊號。重置元件的閘極用以接收重置訊號。輸出元件的汲極用以輸出對應的閘極驅動訊號。第 n 級驅動單元的下拉元件的閘極電性連接至第 n 級驅動單元的重置元件的閘極，以使第 n 級驅動單元的下拉元件的閘極用以接收重置訊號。

A device substrate including a substrate and first-stage to nth-stage driver units. Each of the first-stage to nth-stage driver units includes a pulldown element, a reset element, and an output element. A gate of the pulldown element is used for receiving a corresponding first start signal or a reset signal. A gate of the reset element is used for receiving the reset signal. A drain of the output element is used for outputting a corresponding gate driving signal. A gate of the pulldown element of the nth-stage driver unit is electrically connected with the gate of the reset element of the nth-stage driver unit so as to make the gate of the pulldown element of the nth-stage driver unit being used for receiving the reset signal.

指定代表圖：



【圖6B】

- 符號簡單說明：
- 100：基板
  - CT：切割線
  - D：汲極
  - FS：連接結構
  - G：閘極
  - GD<sub>n-5</sub>~GD<sub>n+4</sub>：驅動單元
  - HC：高頻時脈訊號線
  - RSL：重置訊號線
  - S：源極
  - STL1：第一啟動訊號線
  - STL2：第二啟動訊號線
  - T11：上拉元件
  - T12：傳輸元件
  - T34：第七主動元件
  - T41：下拉元件
  - T44：重置元件
  - VSSQ1：第一電壓訊號線
  - VSSQ3：第三電壓訊號線
  - VSSG：第四電壓訊號線
  - W：熔接點



I721473

## 【發明摘要】

【中文發明名稱】 元件基板

【英文發明名稱】 DEVICE SUBSTRATE

【中文】 元件基板包括基板以及第1級驅動單元至第n級驅動單元。第1級驅動單元至第n級驅動單元中各自包括下拉元件、重置元件以及輸出元件。下拉元件的閘極用以接收對應的第一啟動訊號或重置訊號。重置元件的閘極用以接收重置訊號。輸出元件的汲極用以輸出對應的閘極驅動訊號。第n級驅動單元的下拉元件的閘極電性連接至第n級驅動單元的重置元件的閘極，以使第n級驅動單元的下拉元件的閘極用以接收重置訊號。

【英文】 A device substrate including a substrate and first-stage to nth-stage driver units. Each of the first-stage to nth-stage driver units includes a pulldown element, a reset element, and an output element. A gate of the pulldown element is used for receiving a corresponding first start signal or a reset signal. A gate of the reset element is used for receiving the reset signal. A drain of the output element is used for outputting a corresponding gate driving signal. A gate of the pulldown element of the nth-stage driver unit is electrically connected with the gate of the reset element of the nth-stage driver unit so as to make the gate of the pulldown element of the nth-stage driver unit being used for receiving the reset signal.

【指定代表圖】圖6B。

【代表圖之符號簡單說明】

100：基板

CT：切割線

D：汲極

FS：連接結構

G：閘極

GD<sub>n-5</sub>~GD<sub>n+4</sub>：驅動單元

HC：高頻時脈訊號線

RSL：重置訊號線

S：源極

STL1：第一啟動訊號線

STL2：第二啟動訊號線

T11：上拉元件

T12：傳輸元件

T34：第七主動元件

T41：下拉元件

T44：重置元件

VSSQ1：第一電壓訊號線

VSSQ3：第三電壓訊號線

VSSG：第四電壓訊號線

W：熔接點

【特徵化學式】

無

# 【發明說明書】

【中文發明名稱】 元件基板

【英文發明名稱】 DEVICE SUBSTRATE

【技術領域】

【0001】 本發明是有關於一種元件基板，且特別是有關於一種包括第 1 級驅動單元至第 n 級驅動單元的元件基板。

【先前技術】

【0002】 隨著科技的進展，單純提升顯示面板的顯示品質已經很難滿足消費者對新產品的需求。為了增加產品的吸引力，各家廠商致力於研發異形顯示面板。異形顯示面板不同於傳統矩形的顯示面板，異形顯示面板在外觀上的多變性能夠吸引消費者的注意。

【0003】 目前，通常會切割大型面板來獲得特定形狀之異形顯示面板，藉此節省製造異形顯示面板所需的光罩成本。然而，在切割製程後，部分驅動單元的訊號源被移除，導致顯示面板顯示異常。

【發明內容】

【0004】 本發明提供一種元件基板，能改善顯示面板顯示異常的問題。

【0005】 本發明的至少一實施例提供一種元件基板。元件基板包

括基板以及位於基板上的第 1 級驅動單元至第  $n$  級驅動單元，其中  $n$  為正整數。第 1 級驅動單元至第  $n$  級驅動單元中各自包括下拉元件、重置元件以及輸出元件。下拉元件的閘極用以接收對應的第一啟動訊號或重置訊號。下拉元件的源極用以接收第一電壓訊號。重置元件的閘極用以接收重置訊號。重置元件的源極用以接收第二電壓訊號。輸出元件的閘極電性連接至下拉元件的汲極以及重置元件的汲極。輸出元件的源極用以接收對應的高頻時脈訊號。輸出元件的汲極用以輸出對應的閘極驅動訊號。第  $n$  級驅動單元的下拉元件的閘極電性連接至第  $n$  級驅動單元的重置元件的閘極，以使第  $n$  級驅動單元的下拉元件的閘極用以接收重置訊號。

【0006】 本發明的至少一實施例提供一種元件基板。元件基板包括基板以及位於基板上的重置訊號線、一第一電壓訊號線、一第二電壓訊號線、多條高頻時脈訊號線以及第 1 級驅動單元至第  $n$  級驅動單元，其中  $n$  為正整數。第 1 級驅動單元至第  $n$  級驅動單元中各自包括第一啟動訊號線、下拉元件、重置元件以及輸出元件。下拉元件的閘極電性連接至第一啟動訊號線。下拉元件的源極電性連接至第一電壓訊號線。重置元件的閘極電性連接至重置訊號線。重置元件的源極電性連接至第二電壓訊號線。輸出元件的閘極電性連接至下拉元件的汲極以及重置元件的汲極。輸出元件的源極電性連接至對應的高頻時脈訊號線。輸出元件的汲極用以輸出對應的閘極驅動訊號。第  $n$  級驅動單元的第一啟動訊號線

與重置訊號線電性連接。

【0007】 為讓本發明的上述特徵和優點能更明顯易懂，下文特舉實施例，並配合所附圖式作詳細說明如下。

【圖式簡單說明】

【0008】

圖 1 是依照本發明的一實施例的一種面板的上視示意圖。

圖 2 是依照本發明的一實施例的一種面板的局部電路示意圖。

圖 3A 是圖 1 的局部放大示意圖。

圖 3B 是圖 3A 的局部放大示意圖。

圖 4 是依照本發明的一實施例的一種元件基板的上視示意圖。

圖 5 是依照本發明的一實施例的一種元件基板的局部電路示意圖。

圖 6A 是圖 4 的局部放大示意圖。

圖 6B 是圖 6A 的局部放大示意圖。

圖 7 是依照本發明的一實施例的一種元件基板的上視示意圖。

圖 8 是依照本發明的一實施例的一種元件基板的局部電路示意圖。

圖 9A 是圖 7 的局部放大示意圖。

圖 9B 是圖 9A 的局部放大示意圖。

【實施方式】

【0009】 應當理解，儘管術語「第一」、「第二」、「第三」等在本文中可以用於描述各種元件、部件、區域、層及/或部分，但是這些元件、部件、區域、及/或部分不應受這些術語的限制。這些術語僅用於將一個元件、部件、區域、層或部分與另一個元件、部件、區域、層或部分區分開。因此，下面討論的「第一元件」、「部件」、「區域」、「層」或「部分」可以被稱為第二元件、部件、區域、層或部分而不脫離本文的教導。

【0010】 圖 1 是依照本發明的一實施例的一種面板的上視示意圖。

【0011】 請參考圖 1，面板 10 包括基板 100、閘極驅動裝置 GD、多條掃描線  $SL_1 \sim SL_{n+4}$ 、多條資料線  $DL_1 \sim DL_Y$  以及多個畫素結構 P。基板 100 具有主動區 110 以及位於主動區 110 至少一側的周邊區 120。

【0012】 閘極驅動裝置 GD 位於周邊區 120 上，其中閘極驅動裝置 GD 例如為閘極整合驅動單元(gate driver-on-array，GOA)。

【0013】 多條掃描線  $SL_1 \sim SL_{n+4}$ 、多條資料線  $DL_1 \sim DL_Y$  以及多個畫素結構 P 位於主動區 110 上。

【0014】 掃描線  $SL_1 \sim SL_{n+4}$  電性連接閘極驅動裝置 GD。在本實施例中，閘極驅動裝置 GD 以單邊單驅的方式將各級閘極訊號分別提供給掃描線  $SL_1 \sim SL_{n+4}$ ，但本發明不以此為限，在其他實施例

中，可使用雙邊單驅或雙邊雙驅的技術將各級閘極訊號分別提供給掃描線  $SL_1 \sim SL_{n+4}$ 。掃描線  $SL_1 \sim SL_{n+4}$  與資料線  $DL_1 \sim DL_Y$  彼此相交設置，且掃描線  $SL_1 \sim SL_{n+4}$  與資料線  $DL_1 \sim DL_Y$  之間夾有絕緣層。換言之，掃描線  $SL_1 \sim SL_{n+4}$  的延伸方向與資料線  $DL_1 \sim DL_Y$  的延伸方向不平行，較佳的是，掃描線  $SL_1 \sim SL_{n+4}$  的延伸方向與資料線  $DL_1 \sim DL_Y$  的延伸方向垂直。基於導電性的考量，掃描線  $SL_1 \sim SL_{n+4}$  與資料線  $DL_1 \sim DL_Y$  一般是使用金屬材料。然，本發明不限於此，根據其他實施例，掃描線  $SL_1 \sim SL_{n+4}$  與資料線  $DL_1 \sim DL_Y$  也可以使用其他導電材料。例如：合金、金屬材料的氮化物、金屬材料的氧化物、金屬材料的氮氧化物或其他合適的材料或是金屬材料與其他導材料的堆疊層。

【0015】 畫素結構 P 包括主動元件 A 以及畫素電極 PE。主動元件 A 可以是底部閘極型薄膜電晶體或是頂部閘極型薄膜電晶體，其包括閘極、通道、源極以及汲極。主動元件 A 與對應的一條掃描線  $SL_1 \sim SL_{n+4}$  及對應的一條資料線  $DL_1 \sim DL_Y$  電性連接。另外，主動元件 A 與畫素電極 PE 電性連接。在本實施例中，主動區 110 可作為顯示區，位於主動區 110 之畫素結構 P 構成的陣列可搭配液晶層(未繪示)、對向基板(未繪示)以及背光模組(未繪示)而用以顯示畫面，但本發明不以此為限，在其他變化例中，主動區 110 可作為顯示區，位於主動區 110 之畫素結構 P 構成的陣列可搭配電激發光元件而用以顯示畫面。

【0016】 圖 2 是依照本發明的一實施例的一種面板的局部電路示

意圖。舉例來說，圖 2 是圖 1 中面板 10 的局部電路示意圖。在本實施例中，面板 10 的閘極驅動裝置 GD 包括第 1 級驅動單元至第  $n+4$  級驅動單元，其中第 1 級驅動單元至第  $n+4$  級驅動單元分別電性連接掃描線  $SL_1 \sim SL_{n+4}$ ，且第 1 級驅動單元至第  $n+4$  級驅動單元分別輸出對應的閘極驅動訊號至掃描線  $SL_1 \sim SL_{n+4}$ 。第 1 級驅動單元至第  $n+4$  級驅動單元有類似的電路設計，因此，為了方便說明，圖 2 中僅繪示出第  $n$  級驅動單元  $GD_n$  的電路示意圖。

【0017】圖 3A 是圖 1 的局部放大示意圖。圖 3B 是圖 3A 的局部放大示意圖。圖 3A 繪示了部分第  $n$  級驅動單元  $GD_n$  以及部分第  $n-1$  級驅動單元  $GD_{n-1}$ 。在本實施例中，閘極驅動裝置 GD 還包括多個連接結構 FS，每兩級驅動單元共用一個連接結構 FS，舉例來說，第 1 級驅動單元與第 2 級驅動單元共用一個位於第 2 級驅動單元與第 3 級驅動單元之間的連接結構 FS，第 3 級驅動單元與第 4 級驅動單元共用一個位於第 4 級驅動單元與第 5 級驅動單元之間的連接結構 FS。圖 3A 與圖 3B 還繪示出第  $n-1$  級驅動單元與第  $n$  級驅動單元共用的連接結構 FS，且第  $n-1$  級驅動單元與第  $n$  級驅動單元所共用的連接結構 FS 位於第  $n$  級驅動單元與第  $n+1$  級驅動單元（圖 3A 與圖 3B 未繪出）之間。

【0018】請參考圖 3A，基板 100 上包括第一金屬層 M1、第二金屬層 M2 與半導體圖案層（未繪出）。第一金屬層 M1 與半導體圖案層之間夾有閘極絕緣層（未繪出），部分第二金屬層 M2 透過開口 O 而電性連接至第一金屬層 M1，開口 O 至少貫穿閘極絕緣層。

在基板 100 之法線方向上，基板 100、第一金屬層 M1、閘極絕緣層、半導體圖案層、第二金屬層 M2 係依序排列設置，但本發明不以此為限。

【0019】 請同時參考圖 1、圖 2、圖 3A 及圖 3B，面板 10 包括基板 100、重置訊號線 RSL、第一電壓訊號線 VSSQ1、第二電壓訊號線 VSSQ2、第三電壓訊號線 VSSQ3、第四電壓訊號線 VSSG、多條高頻時脈訊號線 HC、第一低頻時脈訊號線 LC1 以及第二低頻時脈訊號線 LC2。重置訊號線 RSL、第一電壓訊號線 VSSQ1、第二電壓訊號線 VSSQ2、第三電壓訊號線 VSSQ3、第四電壓訊號線 VSSG、多條高頻時脈訊號線 HC、第一低頻時脈訊號線 LC1 以及第二低頻時脈訊號線 LC2 位於基板 100 上。

【0020】 第 1 級驅動單元至第  $n+4$  級驅動單元各自包括下拉元件 T41、重置元件 T44、輸出元件 T21 以及第一啟動訊號線 STL1。在本實施例中，第 1 級驅動單元至第  $n+4$  級驅動單元各自還包括上拉元件 T11、第二啟動訊號線 STL2、傳輸元件 T12、第一穩壓電路 PD1 以及第二穩壓電路 PD2。在本實施例中，各元件的閘極 G 例如是屬於第一金屬層 M1，各元件的源極 S 與汲極 D 例如是屬於第二金屬層 M2，各元件的閘極 G 與源極 S 之間以及閘極 G 與汲極 D 之間夾有半導體圖案層。

【0021】 在第  $n$  級驅動單元  $GD_n$  中，下拉元件 T41 的閘極 G 電性連接至第一啟動訊號線 STL1，以接收對應的第一啟動訊號  $S(n+4)$  或重置訊號 ST。下拉元件 T41 的源極 S 電性連接至第一電壓訊號

線 VSSQ1，以接收第一電壓訊號。在本實施例中，第  $n$  級驅動單元  $GD_n$  的下拉元件 T41 接收第一啟動訊號  $S(n+4)$ ，第  $n-1$  級驅動單元  $GD_{n-1}$  的下拉元件 T41 接收第一啟動訊號  $S(n+3)$ ，其他驅動單元的下拉元件 T41 所接收的第一啟動訊號則以此類推。

【0022】 在第  $n$  級驅動單元  $GD_n$  中，重置元件 T44 的閘極 G 電性連接至重置訊號線 RSL，以接收重置訊號 ST。重置元件 T44 的源極 S 電性連接至第二電壓訊號線 VSSQ2，以接收第二電壓訊號。第一電壓訊號與第二電壓訊號可彼此相同或不同，在本實施例中，第一電壓訊號與第二電壓訊號為相等的定電壓訊號。當第一電壓訊號與第二電壓訊號為相同訊號時，第一電壓訊號線 VSSQ1 與第二電壓訊號線 VSSQ2 可以為同一條訊號線，但本發明不以此為限。

【0023】 在第  $n$  級驅動單元  $GD_n$  中，輸出元件 T21 的閘極 G 電性連接至下拉元件 T41 的汲極 D 以及重置元件 T44 的汲極 D。輸出元件 T21 的源極 S 電性連接至對應的高頻時脈訊號線 HC，以接收對應的高頻時脈訊號。輸出元件 T21 的汲極 D 用以輸出對應的閘極驅動訊號  $G(n)$ 。在本實施例中，第  $n$  級驅動單元  $GD_n$  的輸出元件 T21 輸出閘極驅動訊號  $G(n)$  至掃描線  $SL_n$ ，第  $n-1$  級驅動單元  $GD_{n-1}$  的輸出元件 T21 輸出閘極驅動訊號  $G(n-1)$  至掃描線  $SL_{n-1}$ ，其他驅動單元的輸出元件 T21 所輸出的閘極驅動訊號則以此類推。

【0024】 在第  $n$  級驅動單元  $GD_n$  中，上拉元件 T11 的閘極 G 電性

連接至第二啟動訊號線 STL2，以接收對應的第二啟動訊號  $S(n-4)$  或重置訊號 ST。上拉元件 T11 的源極 S 電性連接至第三電壓訊號線 VSSQ3，以接收第三電壓訊號。在本實施例中，第三電壓訊號為等電壓訊號，且電壓大於第一電壓訊號線 VSSQ1 上的第一電壓訊號以及第二電壓訊號線 VSSQ2 上的第二電壓訊號。舉例來說，第三電壓訊號為 30 伏特，且第一電壓訊號以及第二電壓訊號為 -9.5 伏特，但本發明不以此為限。在本實施例中，第  $n$  級驅動單元  $GD_n$  的上拉元件 T11 接收第一啟動訊號  $S(n-4)$ ，第  $n-1$  級驅動單元  $GD_{n-1}$  的上拉元件 T11 接收第一啟動訊號  $S(n-5)$ ，其他驅動單元的上拉元件 T11 所接收的第一啟動訊號則以此類推。

【0025】 在第  $n$  級驅動單元  $GD_n$  中，傳輸元件 T12 的閘極 G 電性連接至重置元件 T44 的汲極 D、下拉元件 T41 的汲極 D、輸出元件 T21 的閘極 G 以及上拉元件 T11 的汲極 D，且傳輸元件 T12 的閘極 G、重置元件 T44 的汲極 D、下拉元件 T41 的汲極 D、輸出元件 T21 的閘極 G 以及上拉元件 T11 的汲極 D 電性連接至  $Q(n)$  點。傳輸元件 T12 的源極 S 電性連接至對應的高頻時脈訊號線 HC，以接收對應的高頻時脈訊號。在本實施例中，傳輸元件 T12 與輸出元件 T21 電性連接至相同的高頻時脈訊號線 HC，以接收相同的高頻時脈訊號。傳輸元件 T12 的汲極 D 用以輸出對應的啟動訊號  $S(n)$ 。在本實施例中，第  $n$  級驅動單元  $GD_n$  的傳輸元件 T12 輸出啟動訊號  $S(n)$ ，第  $n-1$  級驅動單元  $GD_{n-1}$  的傳輸元件 T12 輸出啟動訊號  $S(n-1)$ ，其他驅動單元的傳輸元件 T12 所輸出的第一啟

動訊號則以此類推。

【0026】 在本實施例中，第  $n$  級驅動單元  $GD_n$  之傳輸元件 T12 傳輸啟動訊號  $S(n)$  至第  $n-4$  級驅動單元  $GD_{n-4}$  之下拉元件 T41 以及第  $n+4$  級驅動單元  $GD_{n+4}$  之上拉元件 T11。

【0027】 第  $n$  級驅動單元  $GD_n$  輸出之啟動訊號  $S(n)$  即為第  $n-4$  級驅動單元  $GD_{n-4}$  接收之第一啟動訊號  $S(n)$ ，第  $n-4$  級驅動單元  $GD_{n-4}$  之第一啟動訊號線 STL1 電性連接至第  $n$  級驅動單元  $GD_n$  之傳輸元件 T12。

【0028】 第  $n$  級驅動單元  $GD_n$  輸出之啟動訊號  $S(n)$  即為第  $n+4$  級驅動單元  $GD_{n+4}$  接收之第二啟動訊號  $S(n)$ ，第  $n+4$  級驅動單元  $GD_{n+4}$  之第二啟動訊號線 STL2 電性連接至第  $n$  級驅動單元  $GD_n$  之傳輸元件 T12。

【0029】 第一穩壓電路 PD1 電性連接至第一低頻時脈訊號線 LC1 以及第二電壓訊號線 VSSQ2，以接收第一低頻時脈訊號以及第二電壓訊號。在本實施例中，第一穩壓電路 PD1 還電性連接至第四電壓訊號線 VSSG，以接收第四電壓訊號。第四電壓訊號例如為等電壓訊號，且電壓例如大於第一電壓訊號線 VSSQ1 上的第一電壓訊號以及第二電壓訊號線 VSSQ2 上的第二電壓訊號，舉例來說，第四電壓訊號為-8 伏特，但本發明不以此為限。

【0030】 第二穩壓電路 PD2 電性連接至第二低頻時脈訊號 LC2 以及第二電壓訊號線 VSSQ2，以接收第二低頻時脈訊號以及第二電壓訊號。在本實施例中，第二穩壓電路 PD2 還電性連接至第四電

壓訊號線 VSSG，以接收第四電壓訊號。第一低頻時脈訊號以及第二低頻時脈訊號為反向訊號。

【0031】 在本實施例中，第一穩壓電路 PD1 包括第一主動元件 T51、第二主動元件 T52、第三主動元件 T53、第四主動元件 T54、第五主動元件 T42、第六主動元件 T32 以及第七主動元件 T34。

【0032】 在第  $n$  級驅動單元  $GD_n$  中，第一主動元件 T51 的閘極 G 與第一主動元件 T51 的源極 S 電性連接至第一低頻時脈訊號線 LC1。第一主動元件 T51 的汲極 D 電性連接至第三主動元件 T53 的閘極 G 以及第二主動元件 T52 的汲極 D。

【0033】 在第  $n$  級驅動單元  $GD_n$  中，第二主動元件 T52 的閘極 G 以及第四主動元件 T54 的閘極 G 電性連接至  $Q(n)$  點（在第  $n-1$  級驅動單元  $GD_{n-1}$  中則是  $Q(n-1)$  點、在第  $n-2$  級驅動單元  $GD_{n-2}$  中則是  $Q(n-2)$  點，其他驅動單元則以此類推）。第二主動元件 T52 的源極 S 以及第四主動元件 T54 的源極 S 電性連接至第二電壓訊號線 VSSQ2。

【0034】 在第  $n$  級驅動單元  $GD_n$  中，第三主動元件 T53 的源極 S 電性連接至第一低頻時脈訊號線 LC1。第三主動元件 T53 的汲極 D 以及第四主動元件 T54 的汲極 D 電性連接至  $P(n)$  點（在第  $n-1$  級驅動單元  $GD_{n-1}$  中則是  $P(n-1)$  點、在第  $n-2$  級驅動單元  $GD_{n-2}$  中則是  $P(n-2)$  點，其他驅動單元則以此類推）。

【0035】 在第  $n$  級驅動單元  $GD_n$  中，第五主動元件 T42 的閘極 G、第六主動元件 T32 的閘極 G 以及第七主動元件 T34 的閘極 G 電性

連接至  $P(n)$  點（在第  $n-1$  級驅動單元  $GD_{n-1}$  中則是  $P(n-1)$  點、在第  $n-2$  級驅動單元  $GD_{n-2}$  中則是  $P(n-2)$  點，其他驅動單元則以此類推）。第五主動元件  $T42$  的源極  $S$  以及第七主動元件  $T34$  的源極  $S$  電性連接至第二電壓訊號線  $VSSQ2$ 。第六主動元件  $T32$  的源極  $S$  電性連接至第四電壓訊號線  $VSSG$ 。第五主動元件  $T42$  的汲極  $D$  電性連接至  $Q(n)$  點（在第  $n-1$  級驅動單元  $GD_{n-1}$  中則是  $Q(n-1)$  點、在第  $n-2$  級驅動單元  $GD_{n-2}$  中則是  $Q(n-2)$  點，其他驅動單元則以此類推）。第六主動元件  $T32$  的汲極  $D$  電性連接至輸出元件  $T21$  之汲極  $D$ 。第七主動元件  $T34$  的汲極  $D$  電性連接至傳輸元件  $T12$  之汲極  $D$ 。

【0036】 在本實施例中，第二穩壓電路  $PD2$  包括第一主動元件  $T61$ 、第二主動元件  $T62$ 、第三主動元件  $T63$ 、第四主動元件  $T64$ 、第五主動元件  $T43$ 、第六主動元件  $T33$  以及第七主動元件  $T35$ 。

【0037】 在第  $n$  級驅動單元  $GD_n$  中，第一主動元件  $T61$  的閘極  $G$  與第一主動元件  $T61$  的源極  $S$  電性連接至第二低頻時脈訊號線  $LC2$ 。第一主動元件  $T61$  的源極  $S$  電性連接至第三主動元件  $T63$  的閘極  $G$  以及第二主動元件  $T62$  的汲極  $D$ 。

【0038】 在第  $n$  級驅動單元  $GD_n$  中，第二主動元件  $T62$  的閘極  $G$  以及第四主動元件  $T64$  的閘極  $G$  電性連接至  $Q(n)$  點（在第  $n-1$  級驅動單元  $GD_{n-1}$  中則是  $Q(n-1)$  點、在第  $n-2$  級驅動單元  $GD_{n-2}$  中則是  $Q(n-2)$  點，其他驅動單元則以此類推）。第二主動元件  $T62$  的源極  $S$  以及第四主動元件  $T64$  的源極  $S$  電性連接至第二電壓訊號線

VSSQ2。

【0039】 在第  $n$  級驅動單元  $GD_n$  中，第三主動元件 T63 的源極 S 電性連接至第二低頻時脈訊號線 LC2。第三主動元件 T63 的汲極 D 以及第四主動元件 T64 的汲極 D 電性連接至  $K(n)$  點（在第  $n-1$  級驅動單元  $GD_{n-1}$  中則是  $K(n-1)$  點、在第  $n-2$  級驅動單元  $GD_{n-2}$  中則是  $K(n-2)$  點，其他驅動單元則以此類推）。

【0040】 在第  $n$  級驅動單元  $GD_n$  中，第五主動元件 T43 的閘極 G、第六主動元件 T33 的閘極 G 以及第七主動元件 T35 的閘極 G 電性連接至  $K(n)$  點（在第  $n-1$  級驅動單元  $GD_{n-1}$  中則是  $K(n-1)$  點、在第  $n-2$  級驅動單元  $GD_{n-2}$  中則是  $K(n-2)$  點，其他驅動單元則以此類推）。第五主動元件 T43 的源極 S 以及第七主動元件 T35 的源極 S 電性連接至第二電壓訊號線 VSSQ2。第六主動元件 T33 的源極 S 電性連接至第四電壓訊號線 VSSG。第五主動元件 T43 的汲極 D 電性連接至  $Q(n)$  點（在第  $n-1$  級驅動單元  $GD_{n-1}$  中則是  $Q(n-1)$  點、在第  $n-2$  級驅動單元  $GD_{n-2}$  中則是  $Q(n-2)$  點，其他驅動單元則以此類推）。第六主動元件 T33 的汲極 D 電性連接至輸出元件 T21 之汲極 D。第七主動元件 T35 的汲極 D 電性連接至傳輸元件 T12 之汲極 D。

【0041】 在本實施例的第  $n$  級驅動單元  $GD_n$  中，第六主動元件 T32 的汲極 D 與  $Q(n)$  點之間以及第六主動元件 T33 的汲極 D 與  $Q(n)$  點之間還夾有電容，但本發明不以此為限。

【0042】 圖 4 是依照本發明的一實施例的一種元件基板的上視示

意圖。

【0043】 請參考圖 4，沿著切割線 CT 切割面板 10（繪於圖 1），以獲得元件基板 10a。在本實施例中，面板 10（繪於圖 1）的第  $n+1$  級驅動單元  $GD_{n+1}$  至第  $n+4$  級驅動單元  $GD_{n+4}$  在切割後被移除。元件基板 10a 包括基板 100、重置訊號線 RSL、第一電壓訊號線 VSSQ1、第二電壓訊號線 VSSQ2、第三電壓訊號線 VSSQ3、第四電壓訊號線 VSSG、多條高頻時脈訊號線 HC、第一低頻時脈訊號線 LC1 以及第二低頻時脈訊號線 LC2。重置訊號線 RSL、第一電壓訊號線 VSSQ1、第二電壓訊號線 VSSQ2、第三電壓訊號線 VSSQ3、第四電壓訊號線 VSSG、多條高頻時脈訊號線 HC、第一低頻時脈訊號線 LC1 以及第二低頻時脈訊號線 LC2 位於基板 100 上。

【0044】 圖 5 是依照本發明的一實施例的一種元件基板的局部電路示意圖。舉例來說，圖 5 是圖 4 中元件基板 10a 的局部電路示意圖。在本實施例中，元件基板 10a 的閘極驅動裝置 GD 包括第 1 級驅動單元至第  $n$  級驅動單元，為了方便說明，圖 5 中僅繪示出第  $n$  級驅動單元  $GD_n$  的電路示意圖。

【0045】 圖 6A 是圖 4 的局部放大示意圖。圖 6B 是圖 6A 的局部放大示意圖。

【0046】 請參考圖 4、圖 5、圖 6A 以及圖 6B，在本實施例中，掃描線  $SL1 \sim SL_n$  的掃描順序是由掃描線  $SL1$  開始依序掃描至掃描線  $SL_n$ 。第  $n-3$  級驅動單元  $GD_{n-3}$  至第  $n$  級驅動單元  $GD_n$  的下拉元件

T41 的閘極 G 原本所連接的第  $n+1$  級驅動單元  $GD_{n+1}$  至第  $n+4$  級驅動單元  $GD_{n+4}$  已經在切割後移除。

【0047】 若第  $n-3$  級驅動單元  $GD_{n-3}$  至第  $n$  級驅動單元  $GD_n$  的下拉元件 T41 的閘極 G 為浮置電極，容易影響主動區 110 的顯示功能。為了使第  $n-3$  級驅動單元  $GD_{n-3}$  至第  $n$  級驅動單元  $GD_n$  產生的訊號較為穩定，將第  $n-3$  級驅動單元  $GD_{n-3}$  至第  $n$  級驅動單元  $GD_n$  的下拉元件 T41 的閘極 G 電性連接至重置元件 T44 的閘極 G，以使下拉元件 T41 的閘極 G 接收重置訊號 ST。

【0048】 在本實施例中，每個連接結構 FS 重疊於重置訊號線 RSL 以及四條第一啟動訊號線 STL1。舉例來說，其中一個連接結構 FS 重疊於第  $n-3$  級驅動單元  $GD_{n-3}$  至第  $n$  級驅動單元  $GD_n$  的第一啟動訊號線 STL1。第  $n$  級驅動單元  $GD_n$  的第一啟動訊號線 STL1 與重置訊號線 RSL 熔接，在本實施例中，進行熔接製程以形成多個熔接點 W，藉由熔接（例如雷射熔接製程）第  $n-3$  級驅動單元  $GD_{n-3}$  至第  $n$  級驅動單元  $GD_n$  的第一啟動訊號線 STL1 與連接結構 FS 以及熔接（例如雷射熔接製程）重置訊號線 RSL 與連接結構 FS，使第  $n-3$  級驅動單元  $GD_{n-3}$  至第  $n$  級驅動單元  $GD_n$  的第一啟動訊號線 STL1 電性連接至重置訊號線 RSL。

【0049】 在本實施例中，啟動訊號是跨過四級驅動單元進行傳遞，舉例來說，第  $n+4$  級驅動單元  $GD_{n+4}$  產生的啟動訊號  $S(n+4)$  傳遞至第  $n$  級驅動單元  $GD_n$ ，因此，對四級驅動單元進行熔接製程，使主電元件基板 10a 的主動區 110 能產生穩定的訊號，但本

發明不以此為限。在其他實施例中，啟動訊號是跨過一級驅動單元進行傳遞，舉例來說，第  $n+1$  級驅動單元  $GD_{n+1}$  產生的啟動訊號  $S(n+1)$  傳遞至第  $n$  級驅動單元  $GD_n$ ，因此，只需對一級驅動單元進行熔接製程，就能使主電元件基板的主動區能產生穩定的訊號。在其他實施例中，啟動訊號是跨過兩級驅動單元進行傳遞，舉例來說，第  $n+2$  級驅動單元  $GD_{n+2}$  產生的啟動訊號  $S(n+2)$  傳遞至第  $n$  級驅動單元  $GD_n$ ，因此，只需對兩級驅動單元進行熔接製程，就能使主電元件基板的主動區能產生穩定的訊號。換句話說，對幾級驅動單元進行熔接製程可以依照實際需求而進行調整。

【0050】 圖 7 是依照本發明的一實施例的一種元件基板的上視示意圖。圖 8 是依照本發明的一實施例的一種元件基板的局部電路示意圖。圖 9A 是圖 7 的局部放大示意圖。圖 9B 是圖 9A 的局部放大示意圖。

【0051】 在此必須說明的是，圖 7 至圖 9B 的實施例沿用圖 4 至圖 6B 的實施例的元件標號與部分內容，其中採用相同或近似的標號來表示相同或近似的元件，並且省略了相同技術內容的說明。關於省略部分的說明可參考前述實施例，在此不贅述。

【0052】 圖 7 至圖 9B 的實施例與圖 4 至圖 6B 的實施例之主要差異在於：圖 4 至圖 6B 的實施例中，元件基板 10a 位於面板 10（繪於圖 1）的上側，面板 10 之第 1 級驅動單元  $GD_1$  實質上等於元件基板 10a 中的第 1 級驅動單元  $GD_1$ ；在圖 7 至圖 9B 的實施例中，元件基板 10b 位於面板 10（繪於圖 1）的下側，即取切割線 CT 下

方的部分作為元件基板 10b，面板 10 之最後一級驅動單元實質上等於元件基板 10b 中的第 1 級驅動單元  $GD_1$ 。

【0053】 請參考圖 1、圖 7 至圖 9B，在本實施例中，由於元件基板 10b 的第 1 級驅動單元  $GD_1$  至第  $n$  級驅動單元  $GD_n$  之排列方向不同於面板 10，因此，第 1 級驅動單元  $GD_1$  至第  $n$  級驅動單元  $GD_n$  各自的下拉元件 T41 與上拉元件 T11 的位置互相調換，第一電壓訊號線 VSSQ1 與第三電壓訊號線 VSSQ3 的位置也會互相調換。

【0054】 綜上所述，本發明藉由使第  $n$  級驅動單元的下拉元件接收重置訊號，可以改善顯示面板顯示異常的問題。

【0055】 雖然本發明已以實施例揭露如上，然其並非用以限定本發明，任何所屬技術領域中具有通常知識者，在不脫離本發明的精神和範圍內，當可作些許的更動與潤飾，故本發明的保護範圍當視後附的申請專利範圍所界定者為準。

## 【符號說明】

### 【0056】

10：面板

10a、10b：元件基板

100：基板

110：主動區

120：周邊區

- A：主動元件
- CT：切割線
- D：汲極
- DL<sub>1</sub>～DL<sub>Y</sub>：資料線
- FS：連接結構
- G：閘極
- GD：閘極驅動裝置
- GD<sub>n</sub>、GD<sub>n-1</sub>：驅動單元
- G(n)、S(n)、S(n+4)、S(n-4)、ST：訊號
- HC：高頻時脈訊號線
- LC1：第一低頻時脈訊號線
- LC2：第二低頻時脈訊號線
- M1：第一金屬層
- M2：第二金屬層
- O：開口
- P：畫素結構
- PD1：第一穩壓電路
- PD2：第二穩壓電路
- PE：畫素電極
- RSL：重置訊號線
- S：源極
- SL<sub>1</sub>～SL<sub>n+4</sub>：掃描線

STL1：第一啟動訊號線

STL2：第二啟動訊號線

T11：上拉元件

T12：傳輸元件

T21：輸出元件

T32、T33：第六主動元件

T34、T35：第七主動元件

T41：下拉元件

T42、T43：第五主動元件

T44：重置元件

T51、T61：第一主動元件

T52、T62：第二主動元件

T53、T63：第三主動元件

T54、T64：第四主動元件

VSSQ1：第一電壓訊號線

VSSQ2：第二電壓訊號線

VSSQ3：第三電壓訊號線

VSSG：第四電壓訊號線

W：熔接點

## 【發明申請專利範圍】

【第1項】 一元件基板，包括：

一基板；以及

一經切割的閘極驅動裝置，位於該基板上，且總共有 $n$ 級驅動單元，其中 $n$ 為正整數，其中該經切割的閘極驅動裝置包括一第1級驅動單元至一第 $n$ 級驅動單元，且該第1級驅動單元至該第 $n$ 級驅動單元各自包括：

一下拉元件，該下拉元件的源極用以接收一第一電壓訊號；

一重置元件，其中該重置元件的閘極用以接收該重置訊號，該重置元件的源極用以接收一第二電壓訊號；以及

一輸出元件，其中該輸出元件的閘極電性連接至該下拉元件的汲極以及該重置元件的汲極，該輸出元件的源極用以接收對應的高頻時脈訊號，該輸出元件的汲極用以輸出對應的閘極驅動訊號；其中

在該第1級驅動單元至該第 $n$ 級驅動單元中，部分該下拉元件的閘極用以接收對應的第一啟動訊號，且另一部分該下拉元件的閘極用以接收一重置訊號；且其中

該第 $n$ 級驅動單元的該下拉元件的閘極電性連接至該第 $n$ 級驅動單元的該重置元件的閘極，以使該第 $n$ 級驅動單元的該下拉元件的閘極用以接收該重置訊號。

【第2項】 如申請專利範圍第1項所述的元件基板，其中第 $n-1$ 級驅動單元的該下拉元件的閘極電性連接至該第 $n-1$ 級驅動單元的該重置元件的閘極，以使該第 $n-1$ 級驅動單元的該下拉元件的閘極用以接收該重置訊號。

【第3項】 如申請專利範圍第1項所述的元件基板，其中該第1級驅動單元至該第 $n$ 級驅動單元中各自包括：

一上拉元件，其中該上拉元件的閘極用以接收對應的第二啟動訊號或該重置訊號，該上拉元件的源極用以接收一第三電壓訊號。

【第4項】 如申請專利範圍第1項所述的元件基板，其中該第一電壓訊號與該第二電壓訊號為相等的定電壓訊號。

【第5項】 如申請專利範圍第1項所述的元件基板，其中該第1級驅動單元至該第 $n$ 級驅動單元中各自包括：

一第一穩壓電路，用以接收一第一低頻時脈訊號以及該第二電壓訊號；以及

一第二穩壓電路，用以接收一第二低頻時脈訊號以及該第二電壓訊號，其中該第一低頻時脈訊號以及該第二低頻時脈訊號為反向訊號。

【第6項】 如申請專利範圍第1項所述的元件基板，其中該第1級驅動單元至該第 $n$ 級驅動單元中各自包括：

一傳輸元件，其中該傳輸元件的閘極電性連接至該重置元件的汲極、該下拉元件的汲極以及該輸出元件的閘極，該傳輸元件

的源極用以接收該對應的高頻時脈訊號，該傳輸元件的汲極用以輸出對應的啟動訊號。

【第7項】一元件基板，包括：

一基板；

一重置訊號線、一第一電壓訊號線、一第二電壓訊號線以及多條高頻時脈訊號線，位於該基板上；以及

一該經切割的閘極驅動裝置，位於該基板上，且總共有 $n$ 級驅動單元，其中 $n$ 為正整數，其中該經切割的閘極驅動裝置包括一第1級驅動單元至一第 $n$ 級驅動單元，且該第1級驅動單元至該第 $n$ 級驅動單元各自包括：

一第一啟動訊號線；

一下拉元件，其中該下拉元件的閘極電性連接至該第一啟動訊號線，該下拉元件的源極電性連接至該第一電壓訊號線；

一重置元件，其中該重置元件的閘極電性連接至該重置訊號線，該重置元件的源極電性連接至該第二電壓訊號線；以及

一輸出元件，其中該輸出元件的閘極電性連接至該下拉元件的汲極以及該重置元件的汲極，該輸出元件的源極電性連接至對應的一條該高頻時脈訊號線，該輸出元件的汲極用以輸出對應的閘極驅動訊號；其中

該第 $n$ 級驅動單元的該第一啟動訊號線與該重置訊號線電性連接。

【第8項】 如申請專利範圍第7項所述的元件基板，其中該第 $n$ 級驅動單元的該第一啟動訊號線與該重置訊號線熔接。

【第9項】 如申請專利範圍第7項所述的元件基板，其中第 $n-1$ 級驅動單元的該第一啟動訊號線與該重置訊號線電性連接。

【第10項】 如申請專利範圍第7項所述的元件基板，更包括：

一第三電壓訊號線；其中

該第1級驅動單元至該第 $n$ 級驅動單元中各自包括：

一第二啟動訊號線；以及

一上拉元件，其中該上拉元件的閘極電性連接至該第二啟動訊號線，該上拉元件的源極電性連接至該第三電壓訊號線。

【第11項】 如申請專利範圍第7項所述的元件基板，其中該第一電壓訊號線與該第二電壓訊號線用以接收相等的定電壓訊號。

【第12項】 如申請專利範圍第7項所述的元件基板，更包括：

一第一低頻時脈訊號線以及一第二低頻時脈訊號線；其中

該第1級驅動單元至該第 $n$ 級驅動單元中各自包括：

一第一穩壓電路，電性連接至該第一低頻時脈訊號線以及該第二電壓訊號線；以及

一第二穩壓電路，電性連接至該第二低頻時脈訊號線以及該第二電壓訊號線，其中該第一低頻時脈訊號線以及該第二低頻時脈訊號線用以接收反向訊號。

【第13項】 如申請專利範圍第7項所述的元件基板，其中該第1級驅動單元至該第 $n$ 級驅動單元中各自包括：

一傳輸元件，其中該傳輸元件的閘極電性連接至該重置元件的汲極、該下拉元件的汲極以及該輸出元件的閘極，該傳輸元件的源極電性連接至對應的一條該高頻時脈訊號線，該傳輸元件的汲極用以輸出對應的啟動訊號。

【第14項】如申請專利範圍第7項所述的元件基板，更包括：

一連接結構，電性連接該第 $n$ 級驅動單元的該第一啟動訊號線至該重置訊號線。

【第15項】一元件基板，包括：

一基板；以及

一閘極驅動裝置，位於該基板上，且總共有 $n$ 級驅動單元，其中 $n$ 為正整數，其中該閘極驅動裝置包括一第1級驅動單元至一第 $n$ 級驅動單元，且該第1級驅動單元至該第 $n$ 級驅動單元各自包括：

一下拉元件，該下拉元件的源極用以接收一第一電壓訊號；

一重置元件，其中該重置元件的閘極用以接收該重置訊號，該重置元件的源極用以接收一第二電壓訊號；以及

一輸出元件，其中該輸出元件的閘極電性連接至該下拉元件的汲極以及該重置元件的汲極，該輸出元件的源極用以接收對應的高頻時脈訊號，該輸出元件的汲極用以輸出對應的閘極驅動訊號；其中

在該第1級驅動單元至該第 $n$ 級驅動單元中，部分該下拉元件的閘極用以接收對應的第一啟動訊號，且另一部分該下

拉元件的閘極用以接收一重置訊號；且其中

該第n級驅動單元的該下拉元件的閘極電性連接至該第n級驅動單元的該重置元件的閘極，以使該第n級驅動單元的該下拉元件的閘極用以接收該重置訊號。

【第16項】如申請專利範圍第15項所述的元件基板，其中第n-1級驅動單元的該下拉元件的閘極電性連接至該第n-1級驅動單元的該重置元件的閘極，以使該第n-1級驅動單元的該下拉元件的閘極用以接收該重置訊號。

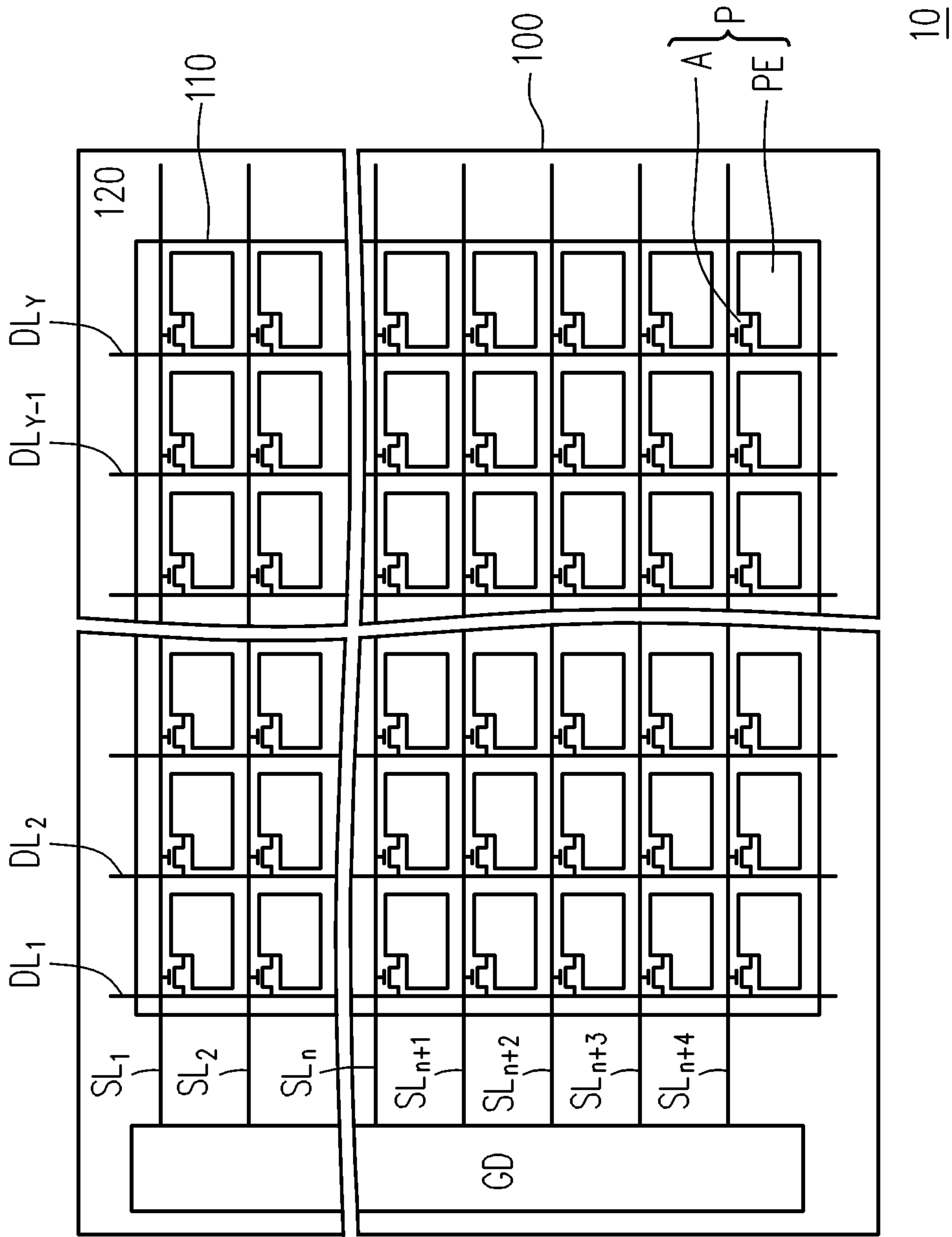
【第17項】如申請專利範圍第15項所述的元件基板，其中該第1級驅動單元至該第n級驅動單元各自更包括：

一重置訊號線，電性連接至該重置元件的閘極；以及

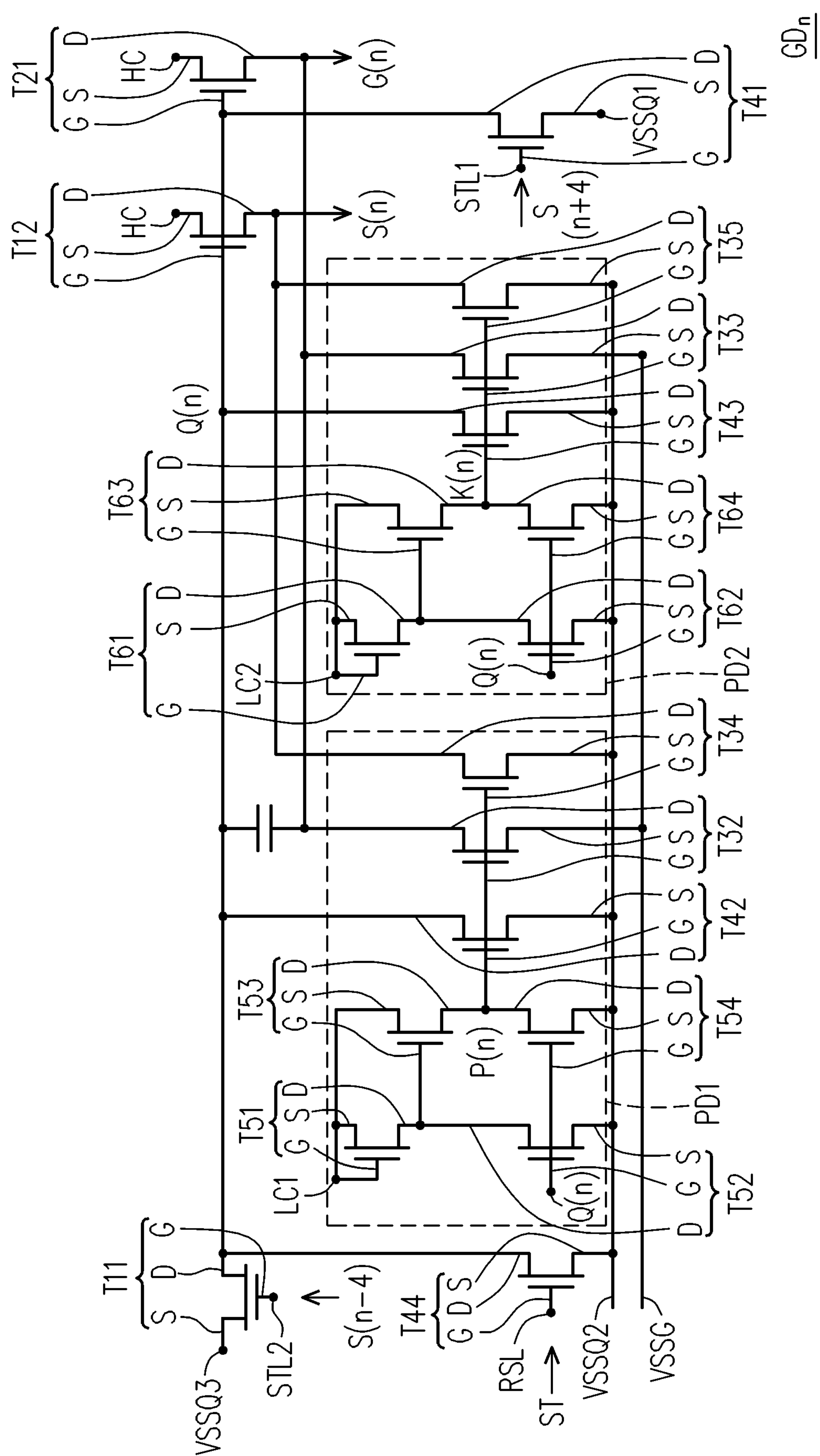
一第一啟動訊號線，電性連接至該下拉元件的閘極；且

該元件基板更包括：

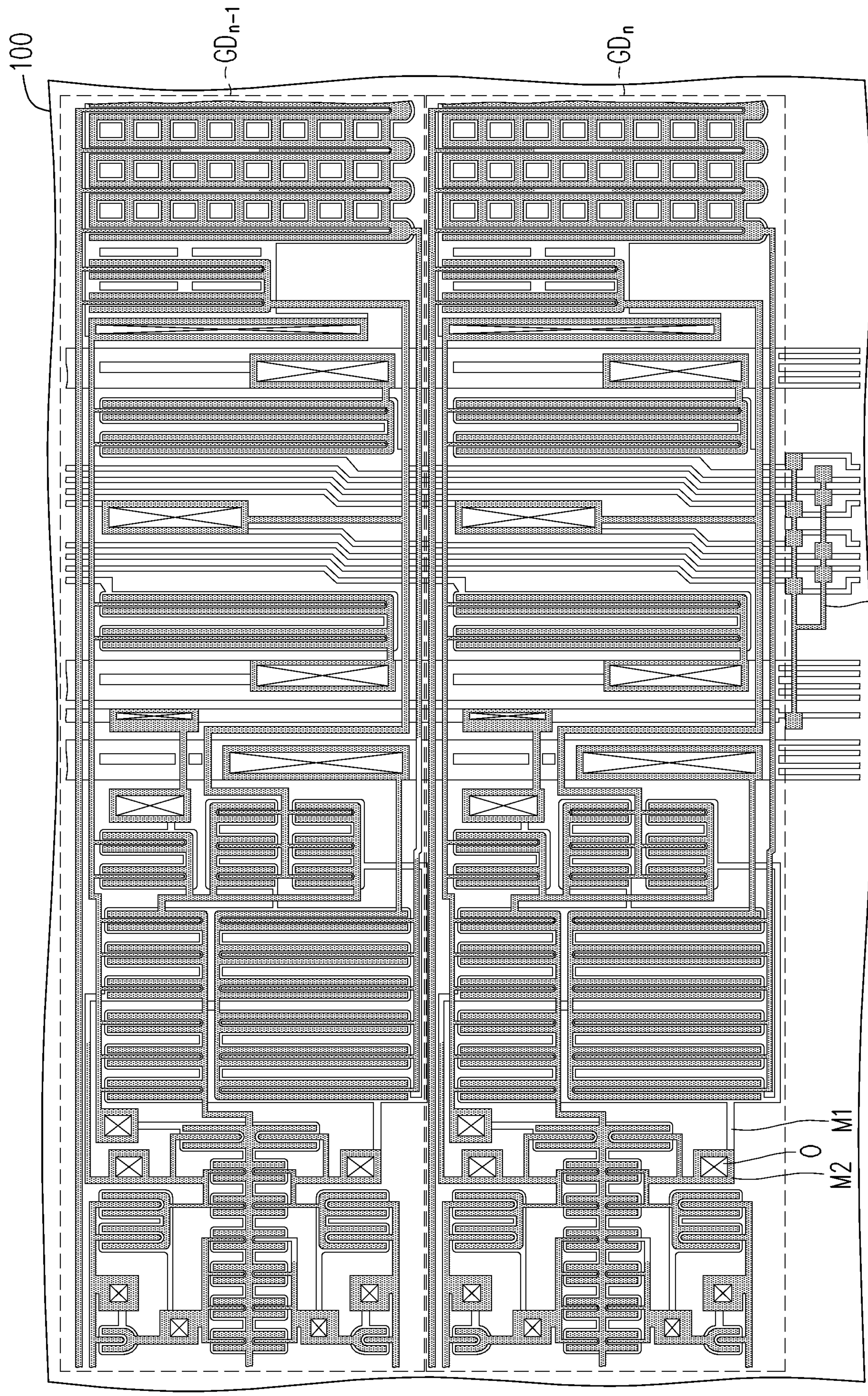
一連接結構，電性連接該第n級驅動單元的該第一啟動訊號線至該第n級驅動單元的該重置訊號線。



【圖1】

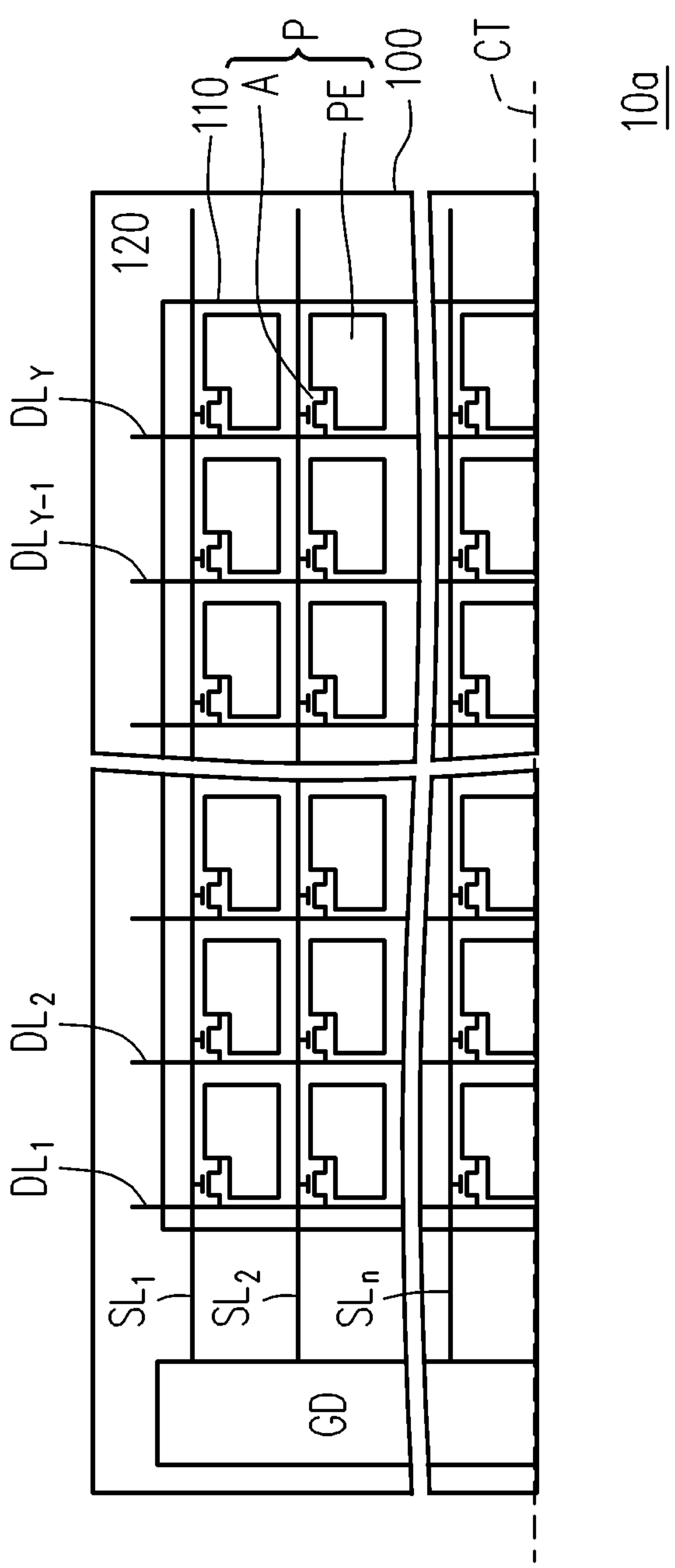


【圖2】

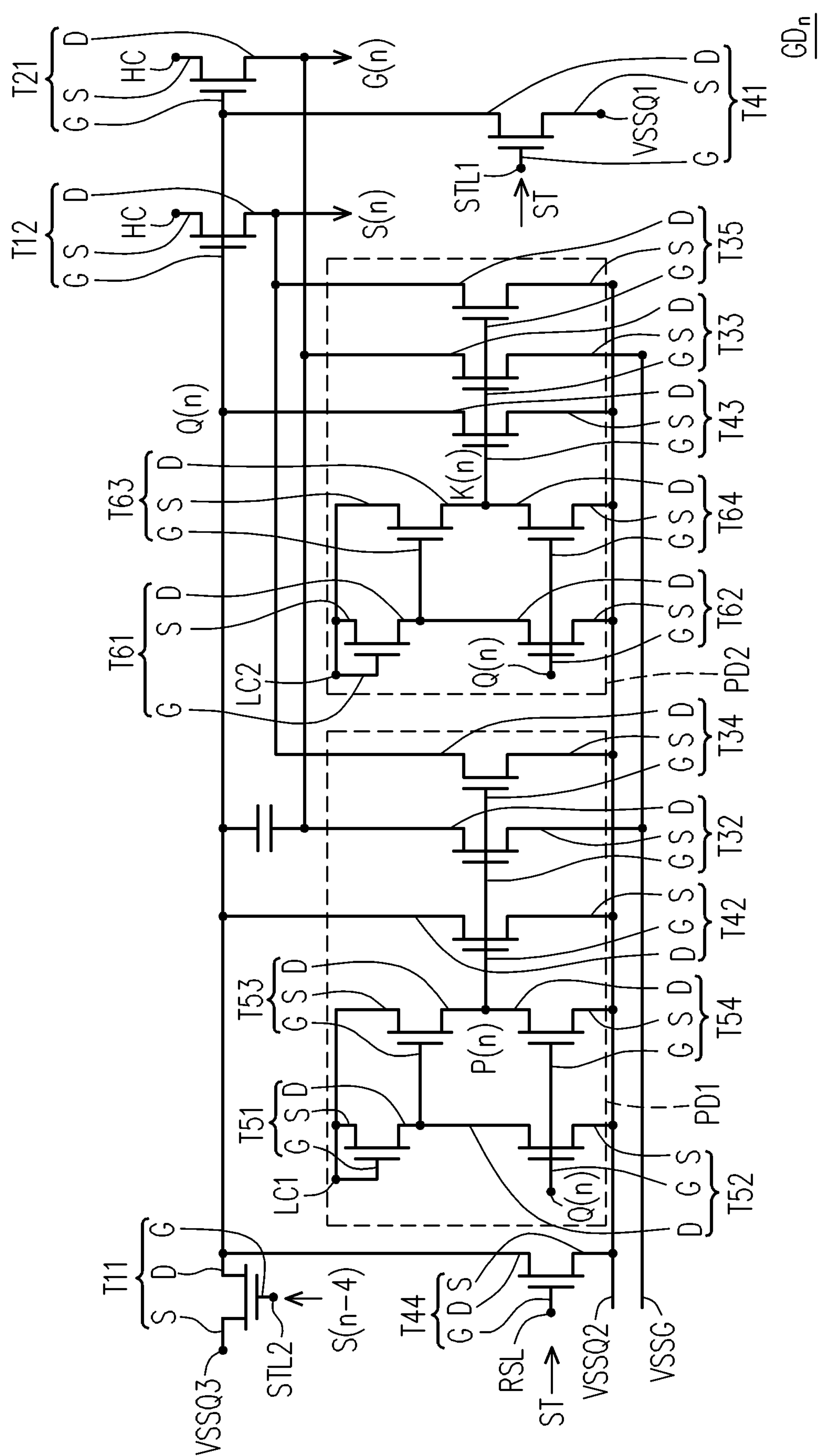


【圖3A】 FS

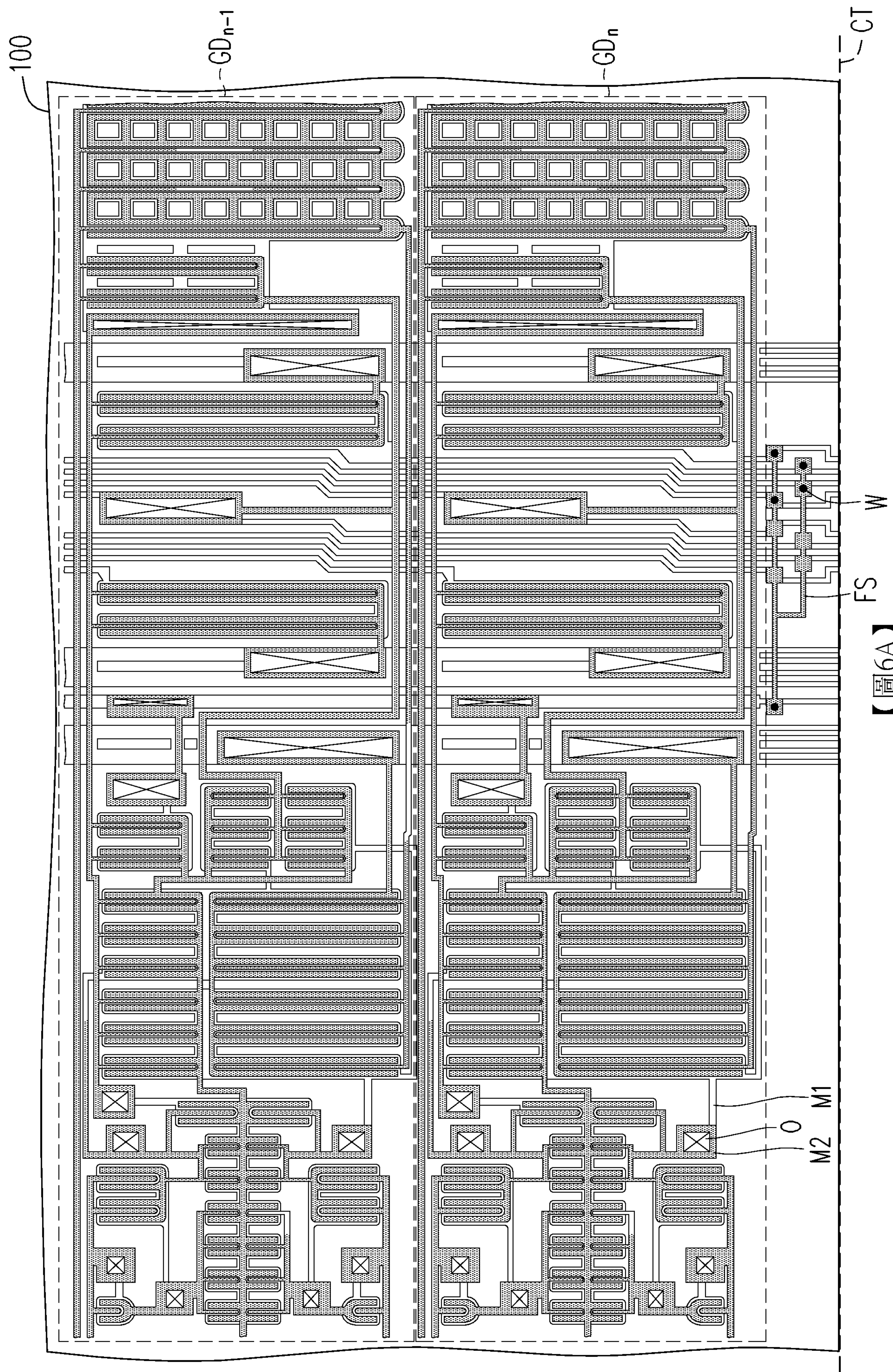




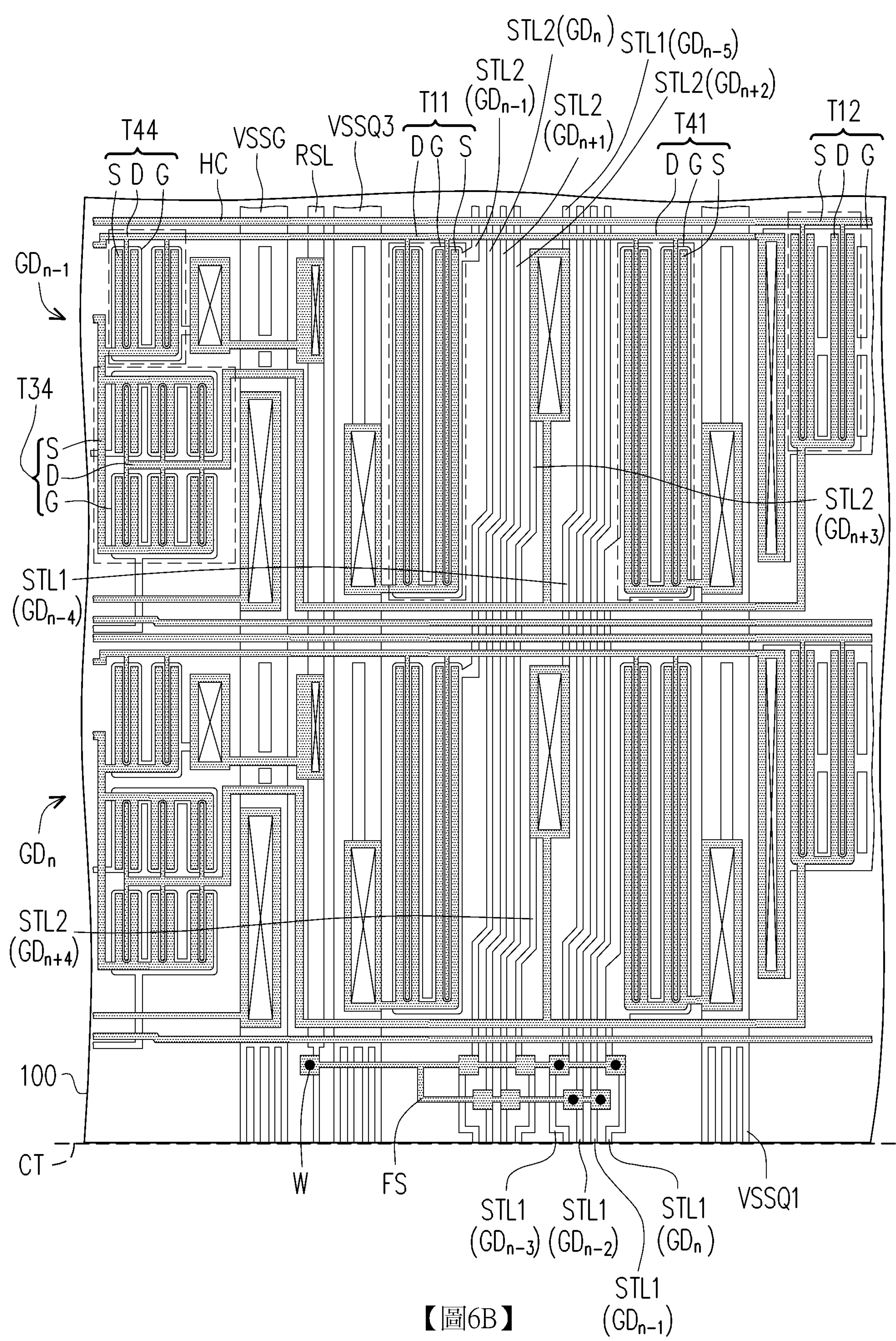
【圖4】



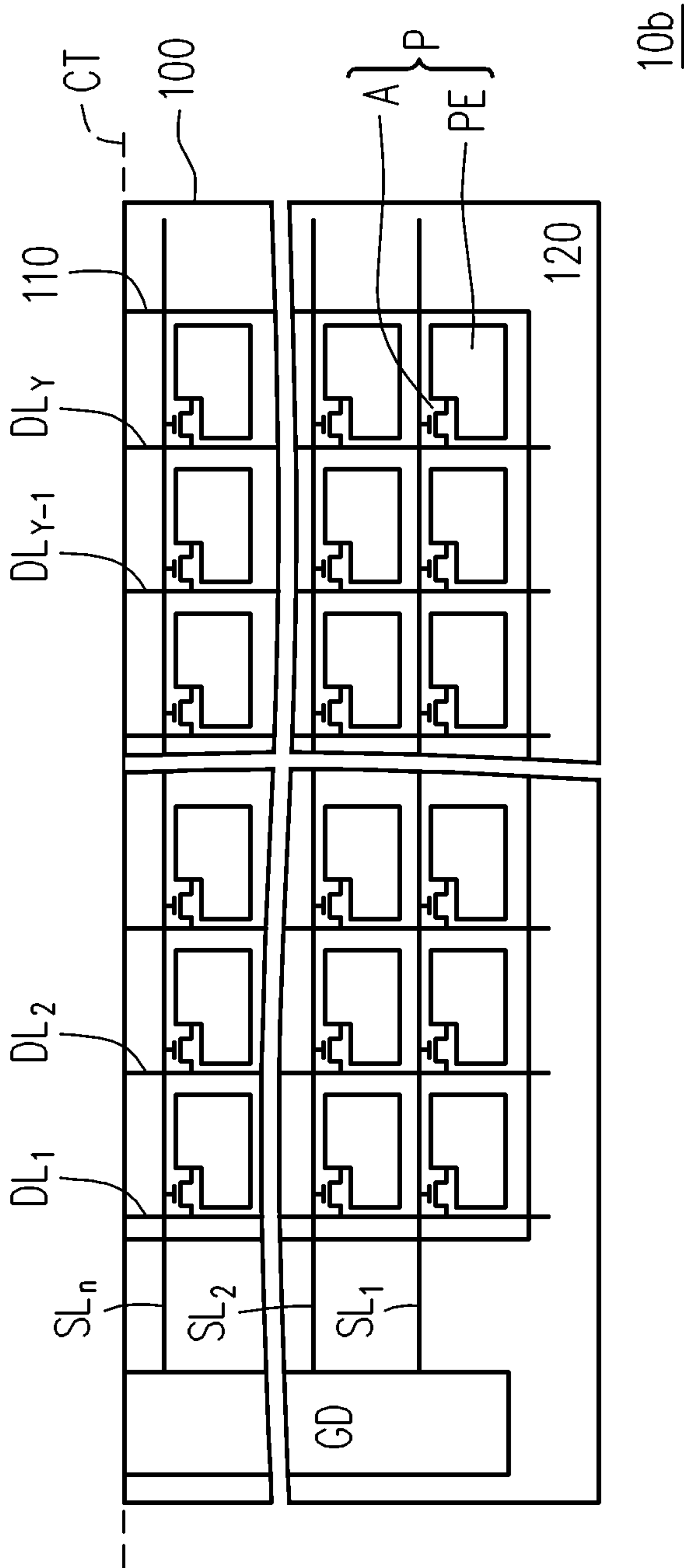
【圖5】



【圖6A】

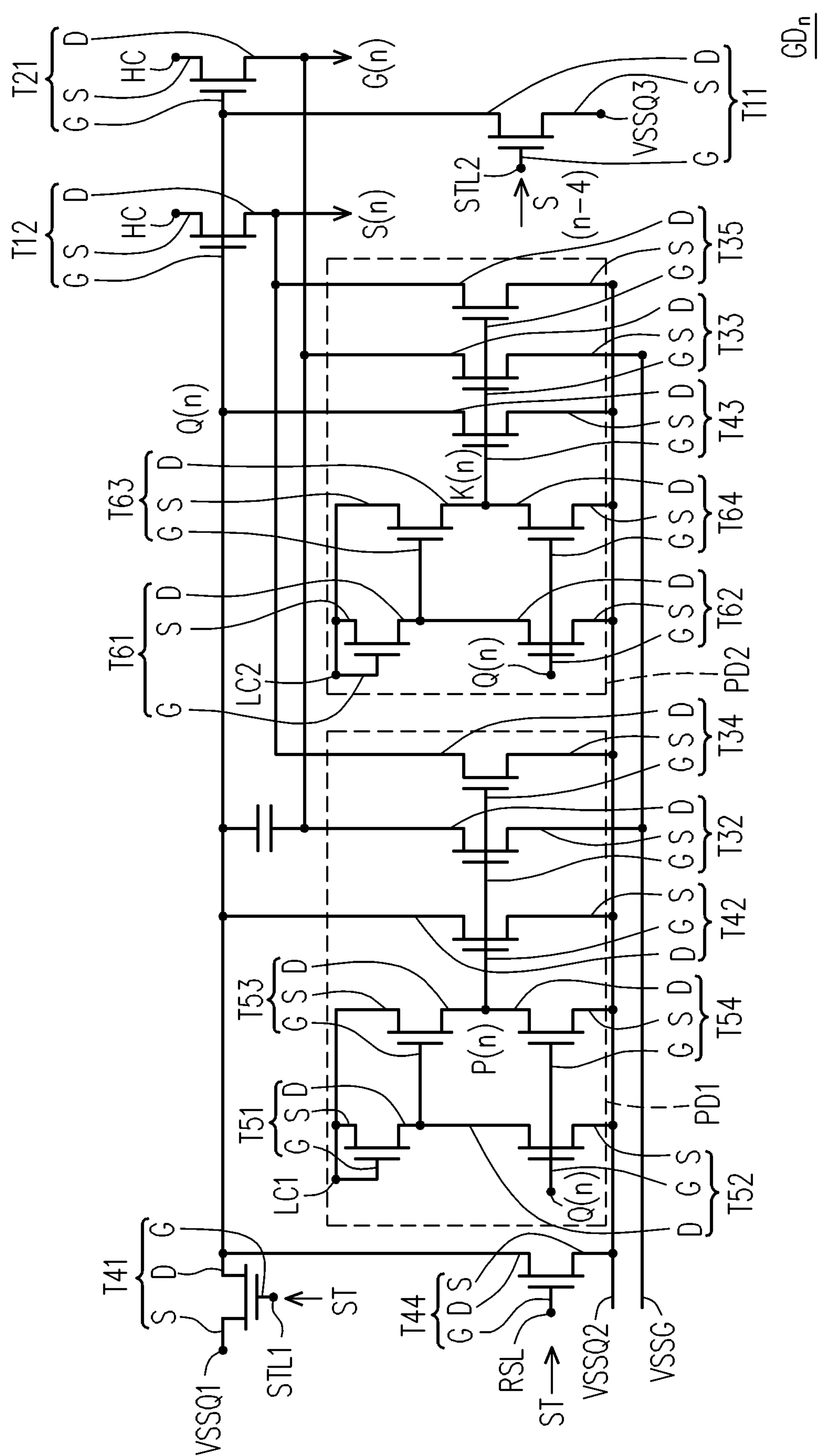


【圖6B】

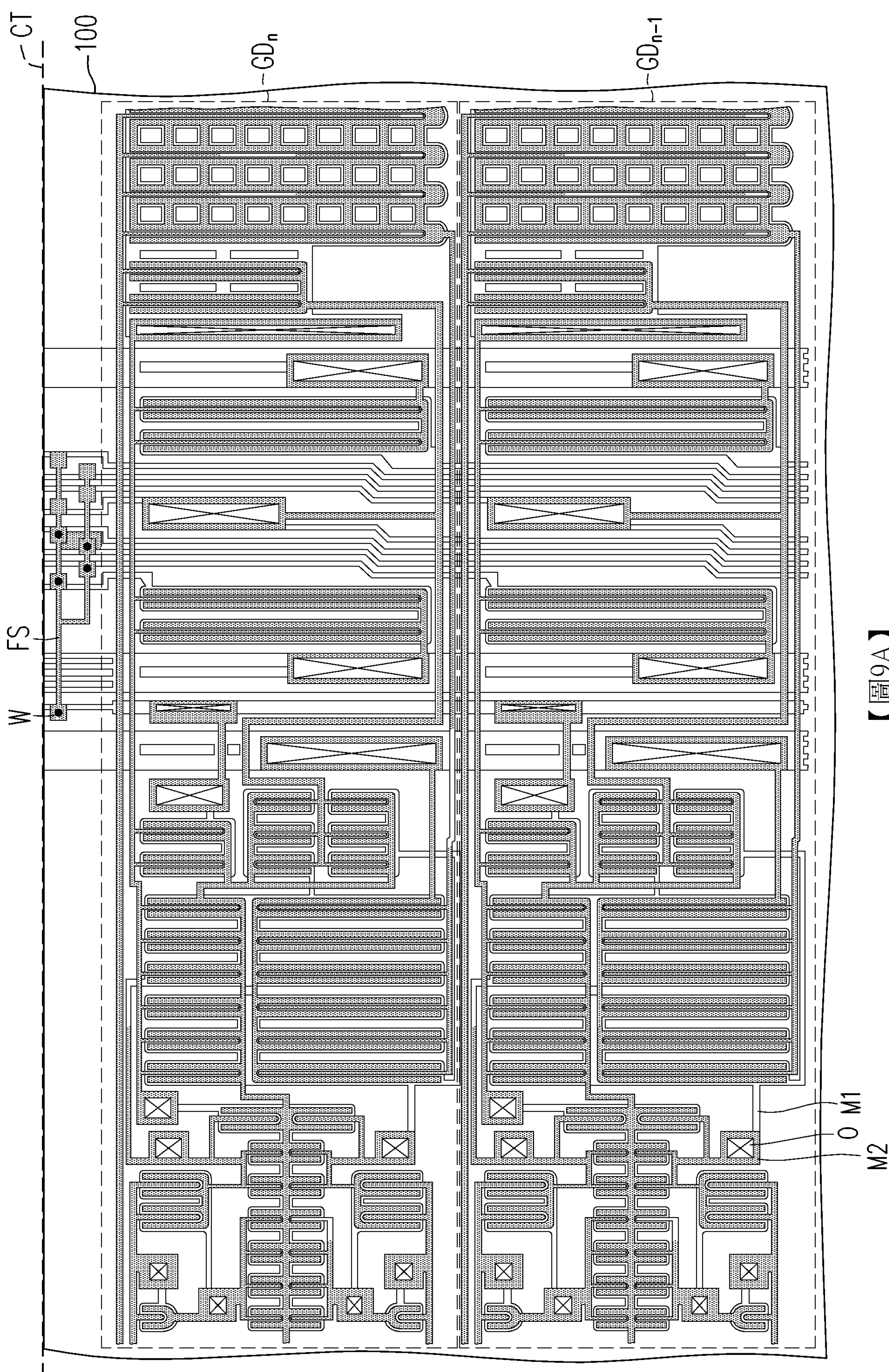


【圖7】

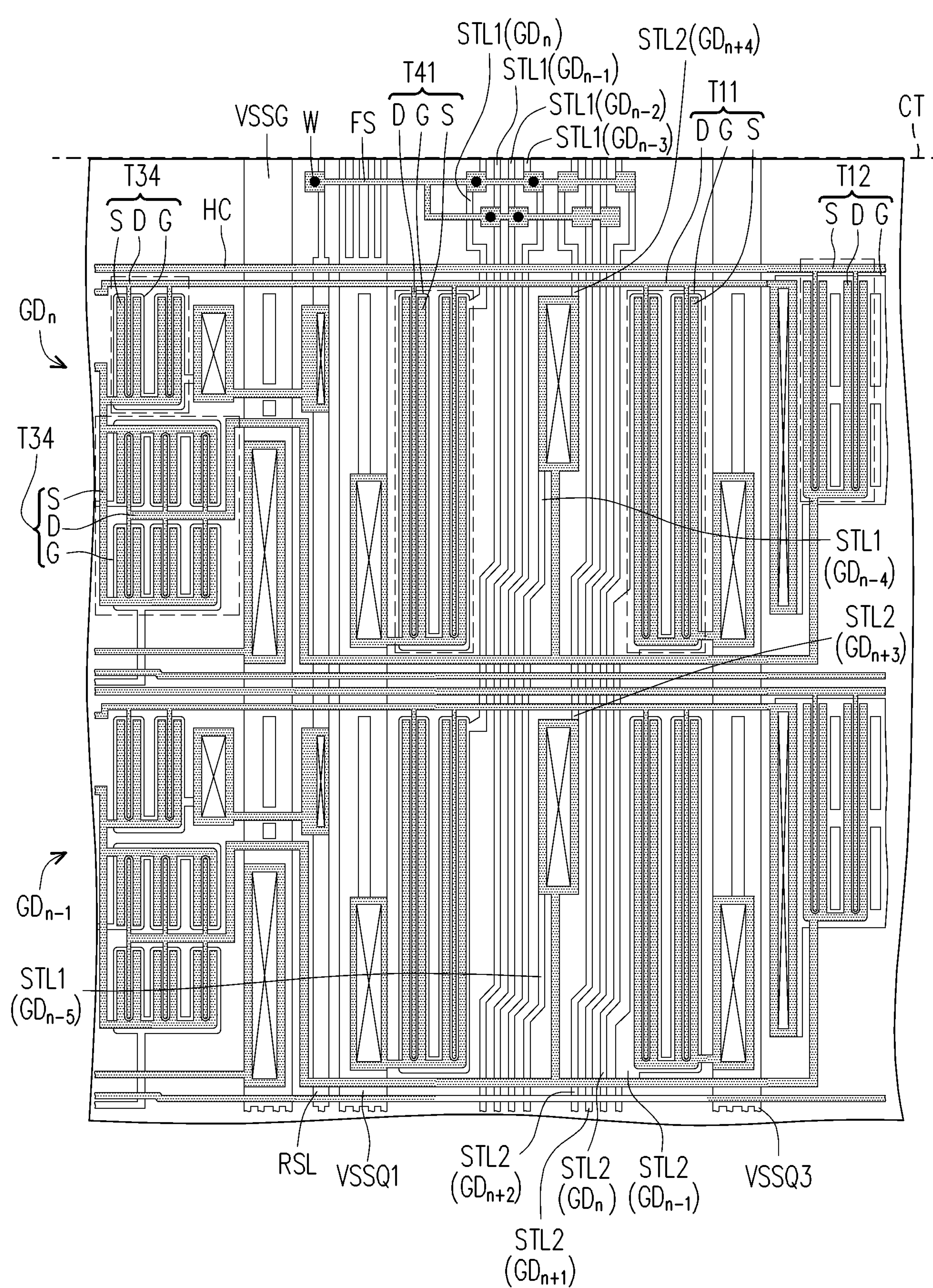
10b



【圖8】



【圖9A】



【圖9B】