

## 發明專利說明書

(填寫本書件時請先行詳閱申請書後之申請須知，作※記號部分請勿填寫)

※申請案號：91175163 ※IPC分類：H04L12/14

※申請日期：91.12.4

## 壹、發明名稱

(中文) 利用多個重組記憶體以執行多個功能的方法和裝置

(英文) METHODS AND APPARATUS FOR USING MULTIPLE REASSEMBLY  
MEMORIES FOR PERFORMING MULTIPLE FUNCTIONS

貳、發明人(共6人)

發明人 1 (如發明人超過一人，請填說明書發明人續頁)

姓名：(中文) 格瑞格 A. 布查德

(英文) GREGG A. BOUCHARD

住居所地址：(中文) 美國德州石市海灰圓環 8713 號

(英文) 8713 SEA ASH CIRCLE, ROUND ROCK, TX 78681,  
U.S.A.

國籍：(中文) 美國

(英文) U.S.A.

參、申請人(共1人)

申請人 1 (如申請人超過一人，請填說明書申請人續頁)

姓名或名稱：(中文) 美商艾基爾系統公司

(英文) AGERE SYSTEMS INC.

住居所或營業所地址：(中文) 美國賓州艾倫城市聯邦大道 555 號

(英文) 555 UNION BOULEVARD, ALLENTOWN, PA  
18109, U.S.A.

國籍：(中文) 美國

(英文) U.S.A.

代表人：(中文) 佛瑞德 羅馬諾

(英文) FRED RAMANO

發明人 2姓名：(中文) 莫利西歐 卡爾(英文) MAURICIO CALLE住居所地址：(中文) 美國德州奧斯汀市菲柏特可夫街 7401 號(英文) 7401 FILBERT COVE, AUSTIN, TX 78750, U.S.A.國籍：(中文) 美國(英文) U.S.A.發明人 3姓名：(中文) 喬爾 R. 大維森(英文) JOEL R. DAVIDSON住居所地址：(中文) 美國德州奧斯汀市奧頓利吉大道 11506 號(英文) 11506 AUTUMN RIDGE DRIVE, AUSTIN, TX 78727, U.S.A.國籍：(中文) 美國(英文) U.S.A.發明人 4姓名：(中文) 麥克 W. 哈沙威(英文) MICHAEL W. HATHAWAY住居所地址：(中文) 美國德州奧斯汀市佩利林法肯街 3613 號(英文) 3613 PERIGRIN FALCON, AUSTIN, TX 78746, U.S.A.國籍：(中文) 美國(英文) U.S.A.發明人 5姓名：(中文) 詹姆斯 T. 克克(英文) JAMES T. KIRK住居所地址：(中文) 美國德州奧斯汀市戴安拉街 10231 號(英文) 10231 DIANELLA LANE, AUSTIN, TX 78759, U.S.A.國籍：(中文) 英國(英文) UNITED KINGDOM發明人 6姓名：(中文) 克里斯多夫 布萊恩 瓦頓(英文) CHRISTOPHER BRIAN WALTON住居所地址：(中文) 美國德州奧斯汀市巴肯尼木大道 4103 號(英文) 4103 BALCONES WOODS DRIVE, AUSTIN, TX 78759, U.S.A.國籍：(中文) 美國(英文) U.S.A.

## 捌、聲明事項

☐ 本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間，其日期為：\_\_\_\_\_

☒ 本案已向下列國家(地區)申請專利，申請日期及案號資料如下：

【格式請依：申請國家(地區)；申請日期；申請案號 順序註記】

1. 美國；2001 年 12 月 21 日；10/029,679

2. \_\_\_\_\_

3. \_\_\_\_\_

☒ 主張專利法第二十四條第一項優先權：

【格式請依：受理國家(地區)；日期；案號 順序註記】

1. 美國；2001 年 12 月 21 日；10/029,679

2. \_\_\_\_\_

3. \_\_\_\_\_

4. \_\_\_\_\_

5. \_\_\_\_\_

6. \_\_\_\_\_

7. \_\_\_\_\_

8. \_\_\_\_\_

9. \_\_\_\_\_

10. \_\_\_\_\_

☐ 主張專利法第二十五條之一第一項優先權：

【格式請依：申請日；申請案號 順序註記】

1. \_\_\_\_\_

2. \_\_\_\_\_

3. \_\_\_\_\_

☐ 主張專利法第二十六條微生物：

☐ 國內微生物 【格式請依：寄存機構；日期；號碼 順序註記】

1. \_\_\_\_\_

2. \_\_\_\_\_

3. \_\_\_\_\_

☐ 國外微生物 【格式請依：寄存國名；機構；日期；號碼 順序註記】

1. \_\_\_\_\_

2. \_\_\_\_\_

3. \_\_\_\_\_

☐ 熟習該項技術者易於獲得，不須寄存。

## 玖、發明說明

(發明說明應敘明：發明所屬之技術領域、先前技術、內容、實施方式及圖式簡單說明)

### 技術領域

本發明通常關於封包處理系統，及尤其多個用於有關於這種封包處理系統之多個功能之重組記憶體之使用。

### 先前技術

如已知，在一路由器，或一封包處理系統之其它類型之封包切換中執行之明確程序時，可以分割封包成為參考如"細胞"之用戶或部分之資料。例如，在路由器訊框操作時可以分割封包成為細胞。然而，必須重組資料之這些細胞回復成為，用於藉由在路由器中執行之其它程序或功能使用之封包或通信協定資料單元(PDUs)。

習知路由器通常重組封包及儲存它們於一共同重組記憶體中。，用於隨後藉由多個藉由路由器執行之功能使用。這種功能可以包含，例如，封包分類及封包排序。然而，如已知，重組用於藉由這種多個功能使用之封包需要非常高輸入及輸出頻帶寬度。

一共同、高頻帶寬度記憶體執行多個功能之使用具有許多明顯缺點。第一，這一種高頻帶寬度記憶體可以係相當昂貴。因為需求，例如額外接腳、特定緩衝器及特定控制裝置，其通常也產生任何相關記憶體界面過於昂貴。進一步，一共同、高頻帶寬度重組記憶體執行多個功能之使用使得記憶體分割設計工作非常困難，尤其如果係在多個積體電路中執行設計。

因此，瞭解存在用於解決有關用於儲存隨後用於在一封

包處理系統中執行之多個功能中使用之重組封包之一共同、高頻帶寬度記憶體之這些及其它缺點之技術之一需求。

#### 發明內容

本發明提供其利用多個用於執行有關一封包處理系統之多個功能之重組記憶體之封包處理技術，藉以避免關於一共同、高頻帶寬度記憶體之習知使用之缺點。

在本發明之一個觀念中，一種封包處理系統包含用於執行一第一功能之第一處理電路，及用於儲存接收封包之第一記憶體電路耦合於第一處理電路，其中根據第一功能藉由第一處理電路可以使用至少一部分之藉由第一記憶體電路儲存之封包。封包處理系統進一步包含用於執行一第二功能之至少第二處理電路，及用於儲存至少一部分之儲存於第一記憶體電路中之相同封包之至少第二記憶體電路耦合於第二處理電路，其中根據第二功能藉由第二處理電路可以使用至少一部分之儲存於第二記憶體電路中之封包。

因此，本發明提供一封包處理系統，以使分別分割執行第一及至少第二功能需要之記憶體成為一第一記憶體及至少一第二記憶體，分別提供足夠頻帶寬度以儲存相同資料，或至少一用戶之需要資料，及以允許相應功能之執行。

可以瞭解在相同積體電路上執行第一處理電路、第一記憶體電路、第二處理電路及第二記憶體電路。另外，可以在一第一積體電路上執行第一處理電路及第一記憶體電路，及在一第二積體電路上執行第二處理電路及第二記憶

體電路。

處理系統可以包含用於在儲存該資料於第一記憶體電路中之前重組用戶之接收封包之第一重組電路，其耦合於第一記憶體電路，及用於在儲存封包於第二記憶體電路中之前，重組至少一部分之藉由第一重組電路重組之相同用戶之封包之至少第二重組電路，其耦合於第二記憶體電路。封包用戶較佳係細胞。

處理系統也可以包含用於分析來自用於藉由第一重組電路及第二重組電路使用，以分別重組重組封包之接收封包之資訊之分析電路，其耦合於第一重組電路及第二重組電路。

在一說明實施例中，第一處理電路及第一記憶體電路包含一網路處理器。在這種狀態中，第一功能可以係一封包分類操作。進一步，第二處理電路及第二記憶體電路包含一流量管理器。在這種狀態中，第二功能可以係一封包排序操作。

在另一說明實施例中，第一處理電路及第二處理電路操作於一封包切換裝置中，例如一路由器。在這種狀態中，第一處理電路及第二處理電路操作於一封包網路界面，及封包切換裝置之一切換結構之間。

因為在有關執行多個功能之需要記憶體頻帶寬度，及在全部處理系統設計中之簡化之有關衝突中之一減少，本發明之封包處理技術有助於增加系統執行及減少系統費用。

從其中之說明實施例之後續詳細說明，併同附加圖式閱

讀，本發明之這些及其它目的、特性及優點將變得更容易瞭解。

#### 實施方式

下面將相關於其包含封包重組之一例示封包處理系統說明本發明。然而，應該瞭解本發明通常係更適用於其中想要避免關於一共同、高頻帶寬度記憶體之使用之缺點之任何封包處理系統。

藉由實例及沒有限制，瞭解利用一微處理器、中央處理單元(CPU)、數位信號處理器(DSP)、特定應用積體電路(ASIC)，或其它類型之資料處理裝置或處理電路，如同這些及其它裝置或電路之部分及組合，可以執行如其中使用之項目“處理器”。

在一說明實施例中之本發明藉由利用多個用於分別執行有關一封包處理系統之多個處理器之多個功能之重組記憶體，避免關於一共同、高頻帶寬度重組記憶體之使用之缺點。在其它優點之間，本發明產生改進之系統功能及減少之設計費用。而且，本發明產生減少之系統費用。這係因為通常具有二個一給定頻帶寬度之記憶體係低廉，而非一個二倍頻帶寬度之記憶體，習知方法將需要後者。

圖1揭示根據本發明之一實施例，利用多個重組記憶體之一封包處理系統100。系統100包含一細胞剖析器102及N封包處理器104-1到104-N，其中N可以係等於設計處理系統100支援之處理器之數量之一整數。各個封包處理器104包含一封包或PDU重組器106(106-1到106-N)及一PDU記憶

體 108(108-1到 108-N)。各個處理器也具有有關處理器之至少一個封包有關功能 110(110-1到 110-N)。

瞭解各個處理器可以執行多於一個功能，及任何二個處理器可以執行相同功能之不同部分。而且，可以在 N，多於 N，或少於 N 積體電路或處理裝置(包含一個積體電路或處理裝置)上執行 N 處理器之各個處理器。

進一步，可以在一路由器或其它類型之封包開關中執行封包處理系統 100。在這種狀態中，藉由分別處理器根據它們之分別重組記憶體執行之功能可以係，藉由實例及沒有限制，封包分類、封包排序等等。

如所示，有助於設計封包處理系統 100，以使分割執行 N 功能需要之記憶體成為 N 記憶體(108-1到 108-N)，其分別提供足夠頻帶寬度以重組相同資料，或至少需要資料之一選擇，以執行相應功能。因此，可以重組及以並列方式儲存資料於 N 記憶體之各個記憶體中。並列操作可以係同時或隨後同時(例如藉由一些數量之時間延遲)。因此，有助於避免上面說明關於一共同、高頻帶寬度重組記憶體之缺點。

圖 2 揭示根據本發明之一實施例，利用多個重組記憶體之一封包處理方法 200。尤其，下面將參考於在圖 1 中所示之多個重組記憶體配置方式說明圖 2。

如上面提到，在明確路由器程序(例如，路由器訊框操作)時，可以分割封包成為稱為"細胞"之用戶或部分之資料。因此，細胞通常係封包之用戶及可以包含一表頭及一

負載。例如，一細胞可以包含一完整封包之開始、中間，或終端(或其中之一些組合)。然而，可以重組所有一些之這些細胞回復成為用於藉由功能110-1到110-N分別使用之封包或PDU。

因此，在步驟202中，藉由剖析器102分析藉由資料處理系統100接收之細胞。分析操作包含從細胞摘取重組資訊。如係已知，重組資訊係其指示重組器160在分割封包成為細胞之前，如何重組有關一封包之資料成為其之原先指令或排序之資料。

在步驟204中，從剖析器102通過重組資訊及細胞到各個處理器104之各個重組器106上。如係已知，然後重組器使用重組資訊分別重組細胞成為PDUs。

瞭解在所有重組器可以重組相同資料時，不需要本步驟。也就是，各個重組器可以僅重組指定於藉由功能之相關處理器執行之功能之資料。因此，可以以功能之處理需求修改各個重組記憶體之頻帶寬度及尺寸。

後續，在步驟206中，儲存重組PDUs於各個處理器104之各個PDU記憶體108中。稍後，在步驟208中，然後藉由各個處理器利用儲存於各個PDU記憶體108中之重組PDUs(或至少一部分之這種儲存PDUs)，以執行各個功能110。

如上面提到，根據封包處理系統100之完整設計，在各個處理器中可以同時或隨後同時執行圖2之步驟204到步驟208。然而，不需要本操執行。

請即參考於圖3，揭示根據本發明之一實施例，利用二個分別用於執行封包分類，及封包排序功能之重組記憶體之一封包處理系統300。尤其，瞭解圖3說明圖1之處理系統100之一特定實施例(其中N等於2)。

封包處理系統300包含具有一記憶體304之一網路處理器302，及具有一記憶體308之一流量管理器306。瞭解在本例示實施例中，在具有記憶體308之流量管理器306代表具有其之相應重組記憶體電路之其它處理器或處理電路時，具有記憶體304之網路處理器302代表具有其之相應重組記憶體電路之一個處理器或處理電路。

如係已知，例如在圖3中所示之一網路處理器通常控制封包在一實體傳送媒體，例如一非同步傳送模式(ATM)網路或一同步光學網路(SONET)之一實體層部分，及在一路由或其它類型之封包開關中之一切換結構之間之流程。一網路處理器之一個功能係封包分類。例如在圖3中所示之一流量管理器通常關於一網路處理器操作，及在其它功能之間執行緩衝管理及封包排序。

因此，如所示，網路處理器302及流量管理器306係功能性配置於其在處理器之間提供一界面(例如，一實體層界面及訊框器)之一網路界面310，及一網路312(例如，ATM，SONET等等)及一切換結構314之間。網路312係從其接收封包或其它封包資料之一網路。切換結構314控制封包之切換。二個處理器係也響應於其可以在二個處理器上提供完整控制之一主CPU 316。

如係已知，路由器及開關通常包含多個處理器，例如，依據具有有關於各個線卡片之一個或更多處理器之線卡片之一陣列之格式配置。因此，瞭解在本配置方式中，網路處理器302及流量管理器306可以代表在一路由器，或其它類型之封包開關之一線或埠卡片上執行之處理器。可以在相同積體電路，或不同積體電路上執行網路處理器及流量管理器。

因此，依據本特定實施例之觀點回到參考於圖2之步驟，分析在系統300中之細胞(例如，藉由有關網路界面310及/或切換結構314之分割產生)用於重組資訊(步驟202)。可以在或者網路處理器302，或流量管理器306上執行分析。然後，可以同時或隨後同時重組細胞(步驟204)成為藉由處理器302及306之各個處理器，及儲存於它們之有關記憶體304及308中(步驟206)之原始封包。然後藉由各個處理器利用儲存於記憶體中之重組封包，以執行各個功能(步驟208)，例如，在網路處理器302中之封包分類及在流量管理器306中之封包排序。

雖然其中已經參考於附加圖式說明本發明之說明實施例，應瞭解本發明並不限於那些特定實施例，且可以由習於此技者在不離開本發明之範圍或精神下產生一些其它改變及修改。

#### 圖式簡單說明

圖1係說明根據本發明之一實施例，利用多個重組記憶體之一封包處理系統之方塊圖。

圖 2 係說明根據本發明之一實施例，利用多個重組記憶體之一封包處理方法之流程圖。

圖 3 係說明根據本發明之一實施例，利用二個分別用於執行封包分類，及封包排序功能之重組記憶體之一封包處理系統之方塊圖。

圖式代表符號說明

|             |         |
|-------------|---------|
| 100、300     | 封包處理系統  |
| 102         | 細胞分析器   |
| 104-1－104-N | 封包處理器   |
| 106-1－106-N | PDU 重組器 |
| 108-1－108-N | PDU 記憶體 |
| 110-1－110-N | 封包有關功能  |
| 200         | 封包處理方法  |
| 302         | 網路處理器   |
| 304、308     | 記憶體     |
| 306         | 傳送管理器   |
| 310         | 網路界面    |
| 312         | 網路      |
| 314         | 切換結構    |
| 316         | 主 CPU   |

#### 肆、中文發明摘要

一種封包處理系統，包含用於執行一第一功能之第一處理電路，及用於儲存接收封包之耦合於該第一處理電路的第一記憶體電路，其中至少一部分由該第一記憶體電路儲存之封包，根據第一功能而可由第一處理電路使用。該封包處理系統進一步包含用於執行一第二功能之至少第二處理電路，及用於儲存至少一部分之儲存於第一記憶體電路中之相同封包之耦合於該二處理電路的至少第二記憶體電路，其中至少一部分之儲存於第二記憶體電路中之封包，根據第二功能而可由第二處理電路使用。在一說明性實施例中，該第一處理電路及第二處理電路操作於一例如為一路由器的封包切換裝置中。在這種情況下，該第一處理電路及第二處理電路操作於一封包網路界面及該封包切換裝置之一切換結構之間。

#### 伍、英文發明摘要

A packet processing system comprises first processing circuitry for performing a first function, and first memory circuitry coupled to the first processing circuitry for storing received packets, wherein at least a portion of the packets stored by the first memory circuitry are usable by the first processing circuitry in accordance with the first function. The packet processing system further comprises at least second processing circuitry for performing a second function, and at least second memory circuitry coupled to the second processing circuitry for storing at least a portion of the same packets stored in the first memory circuitry, wherein at least a portion of the packets stored in the second memory circuitry are usable by the second processing circuitry in accordance with the second function. In an illustrative embodiment, the first processing circuitry and the second processing circuitry operate in a packet switching device such as a router. In such case, the first processing circuitry and the second processing circuitry operate between a packet network interface and a switch fabric of the packet switching device.

## 拾、申請專利範圍

1. 一種處理系統，其包含：

第一處理電路，用於執行一第一功能；

第一記憶體電路，其耦合於該第一處理電路，用於儲存接收的封包，至少一部分由該第一記憶體電路儲存之該封包，根據該第一功能可由該第一處理電路使用；

至少第二處理電路，用於執行一第二功能；及

至少第二記憶體電路，其耦合於該第二處理電路，用於儲存至少一部分之儲存於該第一記憶體電路中之相同封包，至少一部分之儲存於該第二記憶體電路中之該封包，根據該第二功能可由該第二處理電路使用。

2. 如申請專利範圍第1項之系統，其中該第一處理電路、該第一記憶體電路、該第二處理電路及該第二記憶體電路在相同的積體電路上實施。

3. 如申請專利範圍第1項之系統，其中該第一處理電路及該第一記憶體電路在一第一積體電路上實施，該第二處理電路及該第二記憶體電路在一第二積體電路上實施。

4. 如申請專利範圍第1項之系統，其中係根據相同積體電路執行該第一功能及該第二功能。

5. 如申請專利範圍第1項之系統，其中係根據不同積體電路執行該第一功能及該第二功能。

6. 如申請專利範圍第1項之系統，其中該第一處理電路及該第一記憶體電路包含一網路處理器。

7. 如申請專利範圍第1項之系統，其中該第二處理電路及

該第二記憶體電路包含一流量管理器。

8. 如申請專利範圍第1項之系統，其進一步包含：

第一重組電路，其耦合於該第一記憶體電路，在儲存該資料於該第一記憶體電路中之前，重組之接收封包的次組合；及

至少第二重組電路，其耦合於該第二記憶體電路，在儲存該封包於該第二記憶體電路中之前，重組至少一部分由該第一重組電路重組之相同用戶之封包。

9. 一種用於一處理系統中之方法，其中該處理系統係響應於封包，該方法包含下列步驟：

在一第一重組器中重組接收封包的次組合成為重組封包；及

儲存該重組封包於一第一記憶體中，至少一部分由該第一記憶體電路儲存之該重組封包，根據該第一功能可由一第一處理電路使用；

其中至少一部分之由該第一重組器所重組之接收封包係的次組合可以在至少一第二重組器中重組，用於儲存於一第二記憶體中而根據一第二功能可由至少一第二處理器所使用。

10. 一種用於一處理系統中之裝置，其中該處理系統係響應於封包，該裝置包含：

一第一記憶體；及

一第一處理器，其可操作以：(i)重組接收封包的次組合成為重組封包；及(ii)造生該重組封包儲存在該第

一記憶體中，至少一部分由該第一記憶體儲存之重組封包根據一第一功能而使用；

其中至少一部分由該第一重組器重組之接收封包的次組合可由至少一第二處理器重組，用於儲存於至少一第二記憶體中，而可根據一第二功能所使用。

91135163

拾壹、圖式

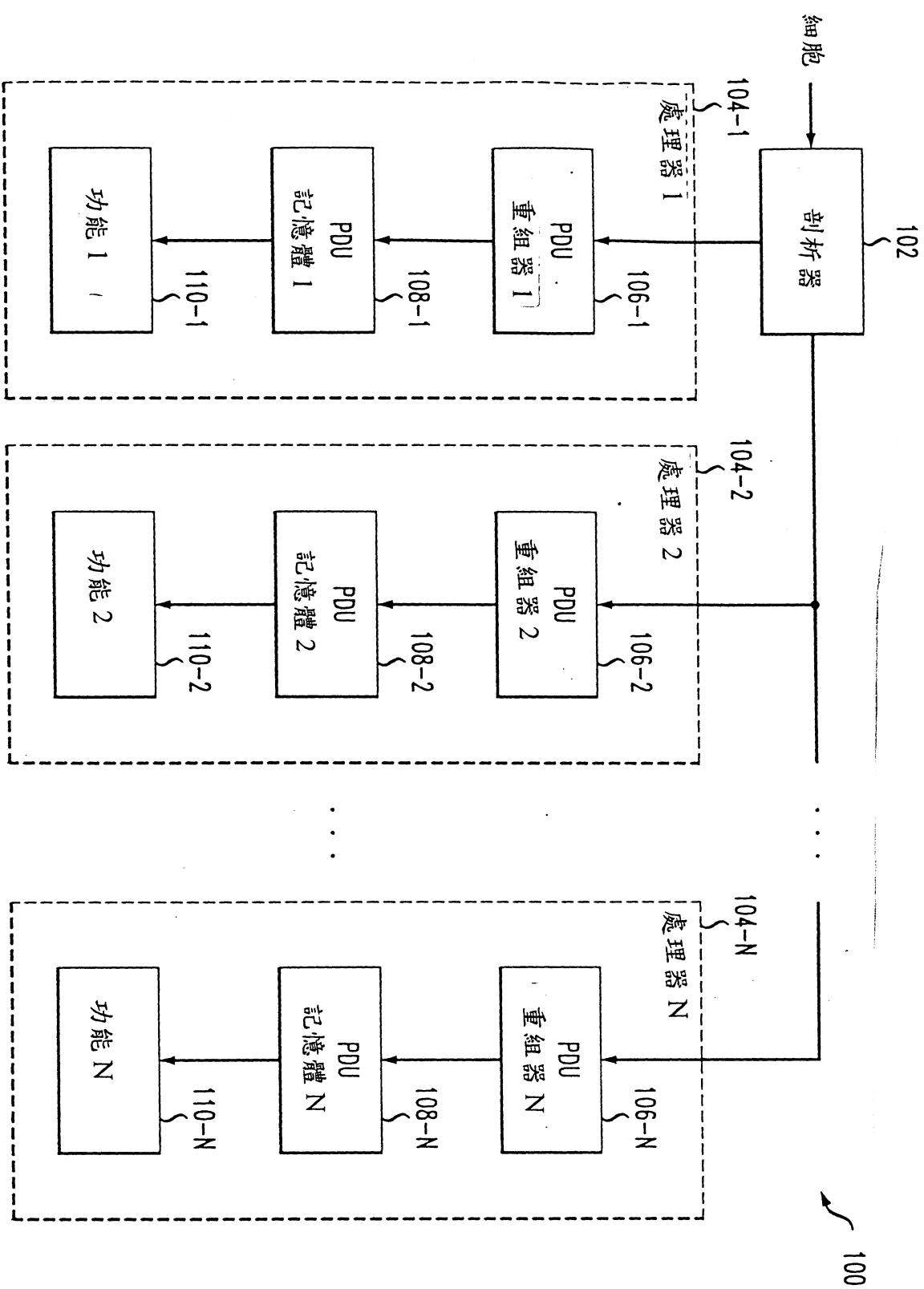


圖 1

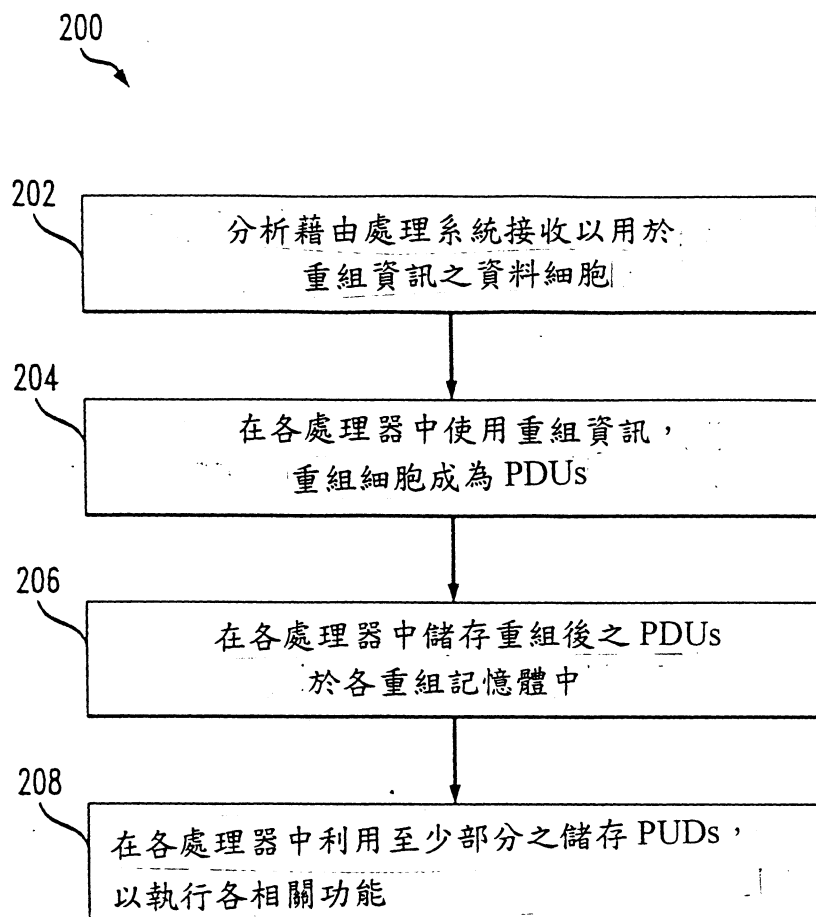


圖 2

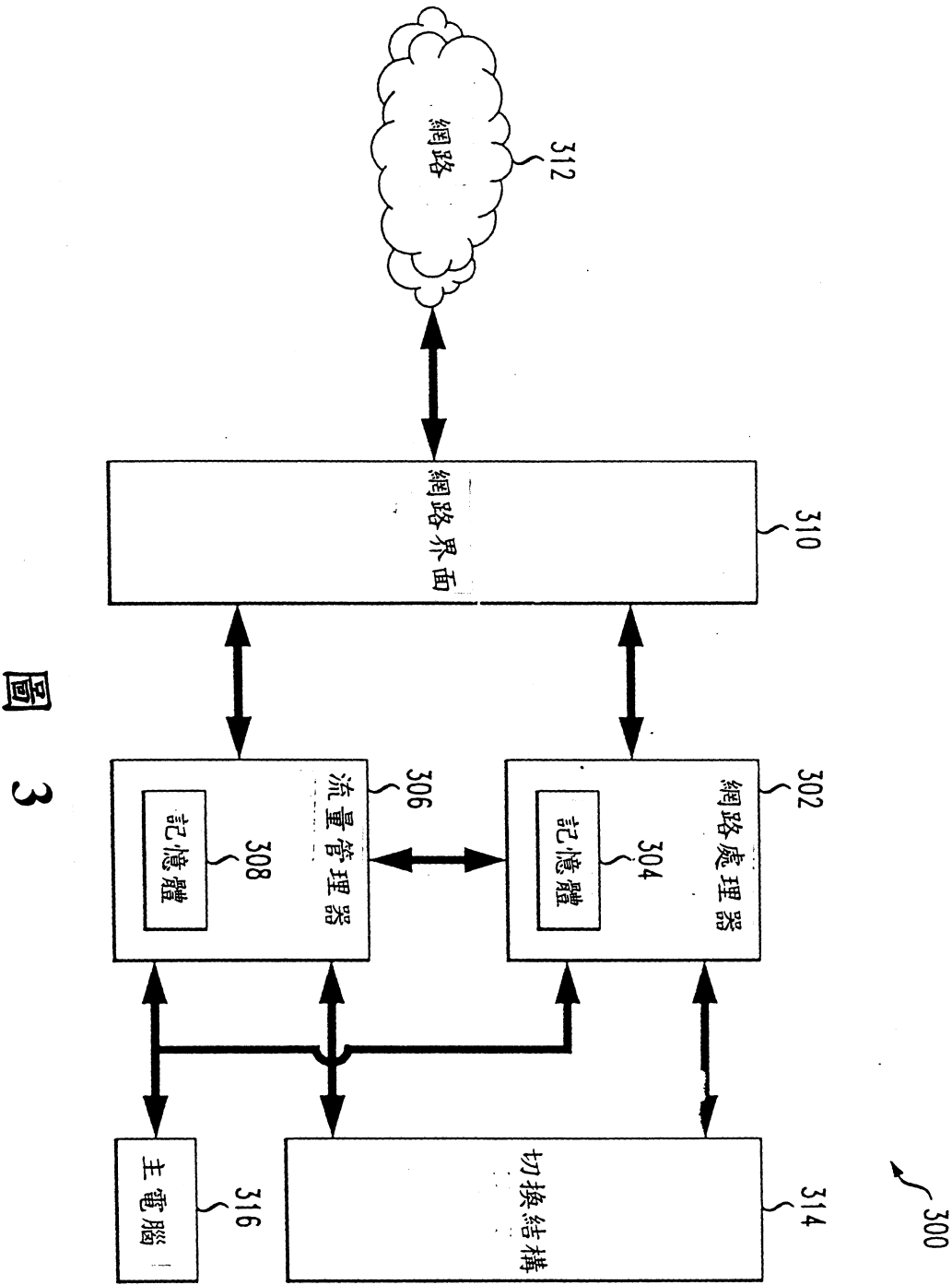


圖 3

陸、(一)、本案指定代表圖為：第1圖

(二)、本代表圖之元件代表符號簡單說明：

|         |        |
|---------|--------|
| 100     | 封包處理系統 |
| 102     | 細胞分析器  |
| 104-1   | 封包處理器  |
| 104-2   | 封包處理器  |
| 104-N   | 封包處理器  |
| 106-1   | PDU重組器 |
| 106-2   | PDU重組器 |
| 106-N   | PDU重組器 |
| 108-1,2 | PDU記憶體 |
| 108-N   | PDU記憶體 |
| 110-1   | 封包有關功能 |
| 110-2   | 封包有關功能 |
| 110-N   | 封包有關功能 |

柒、本案若有化學式時，請揭示最能顯示發明特徵的化學式：