(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.[6]
H04B 1/18

(45) 공고일자 1999년08월02일
(11) 등록번호 10-0213458
(24) 등록일자 1999년05월13일

(21) 출원번호 10-1996-0007425
(22) 출원일자 1996년03월19일
(65) 공개번호 특1997-0008931
(43) 공개일자 1997년02월24일
(30) 우선권주장 95-181961 1995년07월18일 일본(JP)

(73) 특허권자 미쓰비시덴키가부시키가이샤 다니구찌 이찌로오, 기타오카 다카시
일본국 도쿄토 지요다쿠 마루노우치 2초메 2-3
(72) 발명자 아라키 미키오
일본국 도쿄토 지요다쿠 마루노우치 2초메 2-3 미쓰비시덴키가부시키가이샤
(74) 대리인 박태경, 정우훈

심사관 : 류동현

(54) 디지털수신기

요약

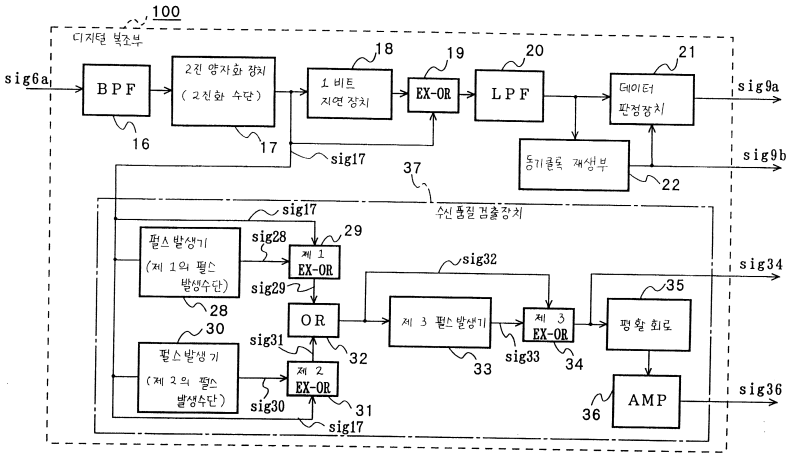
디지털수신기는, 디지털변조신호를 수신하는 수신부와, 디니털변조신호를 디지털검출한 검출출력신호의 논리상태를 판정하고, 디지털변조신호를 복조하여, 데이터신호를 발생하는 디지털복조부를 구비하고 있다.

디지털복조부는 데이터신호를 2진신호로 변환하는 2진화 변환회로와 2진화신호의 파형에 따라 데이터신호의 수신품질을 검출하는 수신품질검출장치를 구비하고 있다.

수신품질장치는 수신신호에 따라 제1의 시간폭과 2진신호의 파형의 정의 펄스폭과의 차이에서 얻어진 시간폭을 갖는 제1펄스 및 제2의 시간폭과 2진신호의 파형의 부의 펄스폭과의 차이에서 얻어진 시간폭을 갖는 제2의 펄스와 제3의 시간폭과 제1 및 제2펄스의 시간폭의 차에서 얻어진 제3의 펄스를 발생하는 펄스발생기를 구비하고 있다.

디지털복조부는 2진신호의 파형을 시프트하는 파형시프트수단과, 동기클록신호에 따라 검출출력신호의 상태를 판정하는 데이터판정장치와, 데이터판정장치의 출력파형과 파형시프트수단의 출력파형간에 배타적논리화동작을 시행하는 배타적논리화장치를 구비하고 있다.

대표도



명세서

[발명의 명칭]

디지털수신기

[도면의 간단한 설명]

제1도는 이 발명의 실시예 1에 의한 디지털수신기의 디지털복조부의 구성을 나타내는 블록도.

제2도는 제1도에 표시한 디지털복조부내의 수신품질 검출장치의 동작을 설명하는 파형도.

제3도는 제1도에 표시한 수신품질 검출장치에 단일주파수를 입력한 경우의 입력주파수와 출력신호의 특성을 나타내는 특성도.

제4도는 제1도에 표시한 수신품질 검출장치에 실제의 데이터를 입력할 때의 오차비율과 출력신호의 특성을 나타내는 특성도.

제5도는 이 발명의 실시예 1에 의한 디지털복조부를 포함한 디지털수신기의 구성을 나타내는 블록도.

제6도는 이 발명의 실시예 1에 의한 제5도의 디지털수신기의 제어부의 동작을 나타내는 플로차트.

제7도는 이 발명의 실시예 1에 의한 제5도의 디지털수신기의 제어부의 동작을 설명하는 파형도.

제8도는 이 발명의 실시예 2에 의한 디지털수신기의 구성을 나타내는 블록도.

제9도는 이 발명의 실시예 3에 의한 디지털수신기의 디지털복조부의 구성을 나타내는 블록도.

제10도는 제9도에 표시한 디지털복조부에서 수신품질 검출장치의 동작을 설명하는 파형도.

제11도는 이 발명의 실시예 4에 의한 디지털수신기의 디지털복조부의 구성을 나타내는 블록도.

제12도는 제11도에 표시한 디지털복조부의 2비트 지연회로의 동작을 설명하는 파형도.

제13도는 이 발명의 실시예 5에 의한 디지털수신기의 디지털복조부의 구성을 나타내는 블록도.

제14도는 제13도에 표시된 디지털복조부의 선택장치의 동작을 설명하는 도.

제15도는 제13도에 표시된 디지털복조부의 동기클록 재생장치의 동작을 설명하는 파형도.

제16도는 제13도에 표시된 디지털복조부의 동기클록 재생장치의 동작을 설명하는 파형도.

제17도는 제13도에 표시된 디지털복조부의 동기클록 재생장치의 동작을 설명하는 파형도.

제18도는 이 발명의 실시예 6에 의한 디지털수신기의 디지털복조부의 구성을 나타낸 블록도.

제19도는 이 발명의 실시예7에 의한 디지털수신기의 구성을 나타낸 블록도.

제20도는 이 발명의 실시예 7에 의한 디지털수신기에 제어부의동작을 나타내는 플로차트.

제21도는 이 발명의 실시예 7에 의한 디지털수신기의 다른 제어부의 동작을 나타내는 플로차트.

제22도는 이 발명의 실시예 7에 의한 디지털수신기의 또 다른 제어부의 동작을 나타내는 플로차트.

제23도는 이 발명의 실시예 7에 의한 디지털수신기의 제어부의 동작을 나타내는 플로차트.

제24도는 이 발명의 실시예 7에 의한 디지털수신기의 조작부 및 표시부를 나타내는 구성도.

제25도는 이 발명의 실시예 7에 의한 디지털수신기의 제어부의 동작을 나타내는 플로차트.

제26도는 이 발명의 실시예 7에 의한 디지털수신기의 제어부의 동작을 나타내는 플로차트.

제27도는 이 발명의 실시예 7에 의한 디지털수신기의 제어부의 동작을 나타내는 플로차트.

제28도는 이 발명의 실시예 8에 의한 디지털수신기의 구성을 나타내는 블록도.

제29도는 이 발명의 실시예 8에 의한 디지털수신기의 제어부의 동작을 나타내는 플로차트.

제30도는 이 발명의 실시예 9에 의한 디지털수신기의 구성을 나타내는 블록도.

제31도는 제30도의 디지털수신기의 디지털복조부에 있어서 수신전계강도에 대한 수신품질 검출장치의 출력전압치의 특성을 나타내는 특성도.

제32도는 수신전계강도에 대한 수신품질 검출장치의 출력전압치의 비교기 출력논리의 특성을 나타낸 특성도.

제33도는 수신전계강도에 대한 스톱(stop)신호의 특성을 나타내는 특성도.

제34도는 수신전계강도에 대한 수신품질 검출장치의 출력전압치의 비교기출력논리와 스톱신호의 논리적출력의 특성을 나타내는 특성도.

제35도는 이 발명의 실시예 9에 의한 디지털수신기의 제어부의 동작을 나타내는 플로차트.

제36도는 이 발명의 실시예 10에 의한 디지털수신기의 구성을 나타내는 블록도.

제37도는 이 발명의 실시예 11에 의한 디지털수신기의 구성을 나타내는 블록도.

제38도는 이 발명의 실시예 11에 의한 디지털수신기의 디지털복조부의 구성을 나타내는 블록도.

제39도는 이 발명의 실시예 12에 의한 디지털수신기의 구성을 나타낸 블록도.

제40도는 종전의 FM 다중방송수신기의 구성을 나타내는 블록도.

제41도는 종전의 FM 다중방송수신기의 디지털복조부의 구성을 나타내는 블록도.

제42도는 종전의 FM 다중방송수신기의 다이버시티부의 구성을 나타내는 블록도.

제43도는 제40도의 종전의 FM 다중반송수신기의 다이버시티부의 동작을 설명하는 파형도.

제44도는 제40도의 종전의 FM 다중방송수신기의 S미터신호 출력특성을 나타내는 특성도.

제45도는 FM 다중방송의 디지털변조파형을 나타낸 파형도.

제46도는 FM 다중방송의 베이스밴드신호의 스펙트럼도.

제47도는 제40도의 종전의 FM 다중방송수신기의 디지털복조부의 동작을 설명하는 파형도.

제48도는 FM 다중방송의 데이터포맷(data format)의 구성을 나타내는 구성도.

* 도면의 주요부분에 대한 부호의 설명

1, 2 : 안테나 3 : 다이버시티부

4 : 튜너부 5 : PLL부(Phase Locked Loop)

6 : FM 검파부 7 : 디지털복조부

11 : 제어부 17, 38 : 2진 양자화장치

19 : 배타적 논리화장치 20 : 로패스필터

21, 46 : 데이터판정장치 28, 30, 33 : 펄스발생기

29, 31, 34, 44 : 배타적 논리화장치

37 : 수신품질 검출장치 47 : 에러정정장치

54 : 트리거발생장치 57 : 선택장치

58, 60 : 발진기 61 : 분주기

62 : 트리거발생장치

[발명의 상세한 설명]

이 발명은, 예컨대 FM 다중방송수신기등의 수신기, 특히 디지털변조된 신호를 수신하고, 디지털복조부에 의해 디지털변조신호를 데이터신호로 복조하여, 그 데이터신호에 따라 소정의 처리를 하는 디지털수신기에 관한 것이다.

제40도는 FM 방송에 다중된 디지털변조신호를 수신하여 수신된 데이터를 표시하는 FM 다중방송수신기의 종전의 구성예를 나타낸 것이다.

도면에서, 1 및 2는 공간을 전파하고 있는 전자파를 수신하는 안테나, 3은 비교기(7)로부터의 제어신호(sig 7a)에 따라 수신안테나를 선택하는 다이버시티(diversity)부, 4는 수신한 RF 신호중에서 소정의 주파수의 수신신호를 중간주파수에 변환하는 튜너부, 5는 튜너부(4)에서 수신한 방송국에서 보내는 채널주파수를 제어하는 PLL 부(Phase Locked Loop), 6은 튜너부(4)에서 중간주파수로 변환된 FM 신호(sig 4a)를 베이스밴드신호(sig 6a)로 변환하는 FM 검파부이며 자동선국등의 경우에 주파수의 스캐닝을 정지하는 조건으로 되는 스톱신호(sig 6c) 및 중간주파수신호의 평활출력인 수신전계 강도신호, 즉 S미터신호(sig 6b)를 출력한다.

제40도에 표시된 종전의 디지털수신기의 수신부에는 상기와 같이 부호(1-6)를 부여한 부분으로 구성되어 있다.

8은 S미터신호(sig 6b)의 전압치를 제어부(11)에 입력하기 위해 디지털치로 변환하는 A/D 변환장치이며, 7은 S미터신호(sig 6b)의 전압치와 기준전압치(VR1)를 비교하여 비교결과를 제어신호(sig 7a)로서 다이버시티부(3)에 출력하는 비교기이다.

9는 FM 검파된 베이스밴드신호(sig 6b)에서 디지털변조된 다중신호를 추출하여, 디지털복조하고, 데이터신호(sig 9a)와 동기클록신호(sig 9b)를 출력하는 디지털복조부, 10은 다중신호중의 에러정정부호에 따라 에러정정을 하여 에러정정이 된 데이터신호(sig 10a)와 동기확립신호 및 수신율등의 보조적정보(sig 10b)를 출력하는 에러정정부, 11은 튜닝제어와 에러정정부(10)로부터의 수신데이터의 처리 및 조작부(13)에서의 조작신호등의 처리를 하는 제어부, 12은 데이터에 따른 정보를 표시하는 표시부, 13은 사용자가 튜닝주파수등의 필요한 정보를 입력하여 제어부(11)에 그 신호를 송출하는 조작부이다.

제41도는 디지털복조부(9)의 내부회로예를 나타낸 것이며, 제41도에서, 16은 FM 검파부출력의 베이스밴드신호에 중첩되어 있는 디지털변조된 다중신호성분을 추출하는 밴드패스필터부(BPF), 17은 디지털변조신호를 2진화하는 2진양자화장치, 18은 지연검파를 하기 위해 2진화된 수신신호(sig 17)를 1비트 시간상당 지연시키는 지연장치, 19는 2진화된 수신신호(sig 17)와 그 2진화된 수신신호를 1비트 지연한 신호(sig 18)의 배타적 논리화(sig 19)를 출력하는 배타적 논리화장치(EX-OR), 20은 배타적논리화장치의 출력의 고주파성분을 제거하는 로패스필터(LPF), 21은 후술하는 동기클록재생부(22)에서의 동기클록에 동기하여, 로패스필터(20)의 출력신호(sig 20)의 논리를 판정하여 디지털파형으로 변환하는 데이터판정장치이며, 그의 판정출력이 디지털복조된 데이터신호(sig 9a)이다.

23은 디지털검파신호의 데이터변환점에서 동기클록(sig 9b)과의 위상차를 검출하고 진상펄스(sig 23a)와 지상펄스(sig 23b)를 출력하는 2진양자화 위상비교기,24는 디지털적분 동작을 시행할 수 있는 카운터회로로 구성되고, 2진양자화 위상비교기(23)의 추력을 카운트하도록 적분카운트 동작을 시행하므로서 지터(jitter)등의노이즈의 영향을 감소시키며 지상제어신호(sig 24a) 또는 진상제어신호(sig 24b)를 출력하는 시퀀셜필터, 25는 고정주파수발진가, 26은 시퀀셜필터(24)로부터의 지상제어신호(sig 24a)를 수신할 때 그 고정주파수발진기(25)로부터의 출력에 펄스를 추가하고, 진상제어신호(sig 24b)를 수신할 때 펄스를 제거하고 펄스부가/제거장치, 27은 펄스부가/제거장치(26)의 출력을 분활하여 동기클록신호(sig 9b)를 출력한 분주기이며, 상기와 같은 부호(23~27)를 부여한 각 구성요소에 의해 동기클록재생부(22)를 구성하는 있다.

제42도는 다이버시티부(3)의 내부회로예를 나타내며, 제42도에서, 301은 고정발진기, 302는 고정발진기(301)의 출력신호와 접지신호를 비교기(7)의 제어신호(sig 7a)에 따라 선택하여 출력하는 선택장치, 303은 선택장치(302)로부터의 출력신호의 상승에지(rising edge)를 검출할 때 현잰의 출력신호의 논리를 반전시키도록 구성된 플립플롭장치, 304는 안테나(1)와 안테나(2)를 플립플롭장치(303)의 제어신호에 따라 선택한 튜너부(4)에 접속되는 선택장치이며, 상기와 같이 부호(301~304)를 부여한 각 구성요소에 의하여 다이버시티부(3)를 구성하고 있다.

다음, 다이버시티부(3)의 동작에 대하여 설명한다.

먼저, 다이버시티부(3)는 FM 검파부(6)에서 출력되는 S 미터신호(sig 56b)에 따른 비교기(7)로부터의 제어신호에 의하여 안테나(1)와 안테나(2)중에서 1개를 선택하여, 수신한 고주파신호를 출력한다.

이 타이버시티부(3)는 제44도에 표시한 특성을 갖는 S 미터신호의 전압치가 안테나 전환레벨 전압치이하, 즉 비교기(7)의 출력이 정논리일때, 선택장치(302)는 고정발진기(301)의 출력신호를 선택하여 출력하도록 설정하였으므로 플립플롭장치(303)의 출력이 정논리와 부논리로 전기적으로 변환하여, 안테나(1), (2)는 정기적으로 교대로 전환되어 선택된다.

이 안테나 전환동작은 S 미터신호(sig 6b)의 전압치가 안테나 전환레벨 전압치이상, 즉 비교기(7)의 출력인 제어신호(sig 7a)가 부논리로 되고 선택장치(302)는 접지신호를 선택하여 출력하며, 플립플롭장치의 출력이 고정되고, 안테나가 고정될 때까지 계속된다.

제43도는 S 미터신호(sig 6b)의 변화와 안테나선택의 예를 나타낸다.

튜너부(4)는 PLL부(5)에서 전송되는 튜닝전압에 따라 소망의 주파수로 다이버시티부(3)에서 출력되는 고주파신호(sig 3)에 튜닝하고, 고주파신호(sig 3)에서 소망의 고주파신호를 중간주파수신호로 변환한다.

FM 검파부(6)는 튜너부(4)에서 수신한 중간주파수신호를 FM 검파하여 베이스밴드신호(sig 6a)로 변환하여출력함과 동시에 중간주파수 신호를 정류한 S 미터신호(sig 6b) 및 수신전계강도가 소망치이상인 것을 나타내는 스톱신호(sig 6c)를 출력한다.

제44도에 수신전계강도에 대한 S 미터신호 출력특성예를 나타낸다.

또, 제33도에 수신전계강도에 대한 스톱신호 출력특성예를 나타낸다.

디지털복조부(9)는 FM 검파부(6)에서 출력되는 베이스밴드신호(sig 6a)중의 디지털변조된 다중신호를 추출하고, 후술하는 디지털복조에 의해 디지털복조신호(sig 9a)와 동기클록신호(sig 9b)를 출력한다.

오디오처리부(14)는 FM 검파부(6)에서 출력되는 베이스밴드신호(sig 6a)중의 오디오신호를 추출하여, 스테레오복조등의 처리를 시행한 신호를 증폭하여 스피커(15)를 구동하여 음향신호로서 출력한다.

에러정정부(10)는 디지털복조부(9)에서 수신한 디지털복조신호(sig 9a)에 부가되어 있는 정정부호에 따라 에러정정을 시행한 데이터신호(sig 10a)를 출력하는 동시에, 동기학립판정신호 및 데이터수신율등의 보조적정보(sig 10b)를 출력한다.

제어부(11)는 에러정정부(10)에서 수신한 데이터(sig 10a)에 따라 표시부(12)에 수신데이터를 표시하는 동시에, 조작부(13)로부터의 정보에 따라 튜닝제어, 오디오제어등을 한다.

다음에, 제40도의 종전의 디지털수신기의 제어부의 튜닝동작에 대해서 설명한다.

제어부(11)의 튜닝동작은 이 발명에 의한 디지털수신기의 특징에 직접적으로 가장 관계있는 부분이다.

튜닝제어는 제어부(11)에서 PLL제어신호(sig 11b)에 의해 튜닝주파수의 데이터를 송신하고, 그 송신데이터에 따라 PLL 부(5)에서 튜닝전압을 발생하고, 그 튜닝전압에 따라 튜너부(4)에 의해 튜닝한다.

자동선국동작은 튜닝주파수의 데이터를 순차변경하여 튜닝주파수를 스캔하여 FM검파부(6)에서 출력하는 스톱신호(sig 6c)에 의해 수신전계강도가 소정치이상일 때 스캔을 중단하므로서 자동선극을 한다.

다음, 디지털복조부(9)의 동작에 대하여 설명하기전에, 제40도에 표시하는 종래예에 사용되고 있는 지연검파방식의 기초이론에 대하여 설명한다.

일반적으로 변조신호는,

$S(t)= COS[2\pi ft + \Phi(t)]$

f : 디지털변소신호의 반송주파수

$\Phi(t)$: 디지털변조성분

상기 변조신호에 데이터의 1비트시간 T지연시킨 신호를 곱셈하여 고주파성분을 제거하면,

$sig\ 20 = COS[2\pi fT + \Phi(t) - \Phi(t-T)]$

로 되고, FM 다중방송의 경우, $2\pi fT = 9.5\pi$로 되므로, 상기 식은,

$sig\ 20 = sin[\Phi(t) - \Phi(t-T)]$

로 되어, 변조성분만을 추출할 수 있으므로 복조가 된다.

FM 다중반송의 디지털변조방식은 L-MSK 변조방식으로 불리우며, 이 변조 방식은 주파수변조방식의 일종이다.

이 변조방식에서 제45도에 표시하는 바와같이 정논리상태를 80KHz, 부논리상태를 72KHz로 각각 대응시키는 방식이다.

다음, 디지털복조부(9)의 동작에 대하여 설명한다.

FM 다중방송의 베이스밴드신호는 제46도의 스펙트럼구조를 갖고 있으므로, FM 검파부(6)에서 출력되는 베이스밴드신호(sig 6a)에서 밴드패스필터(16)에 의해 디지털변조된 다중신호를 추출하여, 이 디지털변조신호를 시프트레지스터에 의한 지연장치에서 1비트시간 T 지연시키기 위해 2진양자화장치(17)에 의해 2진화하고, 2진화된 디지털변조신호(sig 17)와 이 디지털변조신호를 지연장치(18)에 의해 1비트 시간상당분 지연시킨 신호(sig 18)의 배타적 논리화출력(sig 19)을 로배스필터(20)에 통과시키므로서, 고주파 성분을 제거한 검파출력신호(sig 20)을 제47도와 같이 데이터판정장치(21)에서 동기클록재생부(22)로부터의 동기클록신호(sig 9b)에 동기하여데이터를 판정하므로서 데이터신호(sig 9a)를 얻는다.

동기클록재생부(22)는 검파출력신호(sig 20)의 변환점에서 동기클록과 위상비교를 하고, 동기클록의 위상이 진상하고 있으면 진상신호(sig 23a), 지연되어 있으면 지상신호(sig 23b)를 출력한다.

동기 클록재생부(22)에서 시퀀스필터(24)는 디지털적분동작의 기능을 갖는 카운터회로로 구성되고, 지터등의 노이즈의 영향을 감소하는 것이며, 대표적인 N beforeM 카운터에 대하여 설명한다.

이 N beforeM 카운터는 진상 또는 지상신호의 총화가 M로 될때, 진상신호 N개 발생하면, 지상제어신호(sig 24a)를 출력하고, 지상신호가 N개 발생하면, 진상제어신호(sig 24b)를 출력하며, 진상 또는 지상신호의 총화가 M으로 되면 카운터를 리세트한다.

펄스부가/제거 제어장치(26)는 지상(delay plase)제어신호(sig 24a)를 수신하면, 발진기(25)의 출력펄스를 제거하고, 진상제어신호(sig 24b) 를 수신하면 발진기(25)의 출력에 펄스를 삽입한 신호를 출력한다.

분주기(27)는 펄스부가/제거장치(26)로부터의 신호를 분주하여 동기클록(sig 9b)을 출력한다.

발진기(25)의 발신주파수는 동기클록의 K배로 선정되고, 분주기의 분주비는 1/K로 선정된다.

또한, 상기의 종전예에 관련한 공지재료로서는, 예컨대 일본국 특개평 6-276113 호 공보, 특개평 4-47729 호 공보, 특개평 4-47730 호 공보, 특개평 5-7169 로 공보등이 있다.

종전의 FM 다중수신장치는 이상과 같이 구성되어 있으므로, 데이터의 수신상태는 에러정정부(10)에서의 데이터의 동기가 확립되었다는 것을 나타내는 동기확립신호(sig 10b)를 수신하므로서, 데이터수신가능의 판단을 하든가, 에러검출 및 정정조작에 의해 데이터의 에러율에서 수신상태를 판단하든가, S 미터치에 의해 판단하든가 하는방법밖에 없었다.

동기확립신호에는, 블록동기확립신호와 프레임동기확립신호가 있으나, 블록동기확립신호는, 동기비트를 여러변 연속하여 검출하는 데 따라 얻을 수 있으므로, 전파를 수신하여 판단을 얻을 때까지의 시간지연이 크며 제40도의 다이버시티부(3)와 같이 신속한 판단이 필요한 장치의 제어신호에는 사용될 수 없다는 문제가 있다.

제48도에 표시한 데이터포맷 구조를 갖는 FM다중방송의 경우, 272비트를 1블록으로 하고 있으므로, 블록동기확립을 판단할 때, 경우에 따라서는 수 100ms정도의 시간지연이 생긴다.

또, 1블록중의 16비타만을 동기비트로 하고 있으므로, 동기비트의 부분과 다른부분의 수신상태가 동일하다고 할 수 없고, 신뢰성이 없다는 문제가 있다.

또, 프레임동기확립신호는 소정패턴의 동기비트를 수신한 후에 출력되기 때문에, 블록동기확립신호보다도 그의 판단에는 더 많은 시간을 요하게 된다.

또, 수신율은 에러정정을 한 경우에 정정할 수 없었던 블록이 어느정도 있는 가를 신출하고 있으므로, 프레임동기확립신호보다도 그의 판단에 더 많은 시간을 요한다.

S 미터신호의 전압치와 수신율간의 관계, 즉 에러율은 S 미터신호(sig 6b)를 사용하여 명화하게 나타낼 수 있으나, D/U비가 증가할지라도 멀티패스의 위상차의 영향으로 데이터수신상태가 열화하는 경우, S 미터신호(sig 6b)에서 그와같은 멀티패스를 검출하는 것이 어려우므로, S 미터신호에서 데이터의 수신상태를 판단할 수 는 문제점이 있었다.

또, FM 다중방송은 모든 FM 방송국이 다중방송을 하고 있는 것이 아니며, 또 다중방송을 하는 방송국이라도, 본 방송을 하고 있을 때에는 언제나 다중방송을 하고 있다고 말할 수 없다.

그 때문에, S 미터신호(sig 6b)나 스톱신호(sig 6c)의 사용에 의해 다중방송의 유무를 판단할수 없으므로, 다중방송을 자동선국하는 경우, S미터 신호 또는 스톱신호에 따라 선국해야하며, 선국한 후에 다중방송의 유무를 동기확립신호나 수신율로 판단할 필요가 있으며, 다중방송이 없는 국도 선국하지 안으면 안된다는번거러움이 있어, 그의 판단에는 시간을 요한다는 문제점이 있었다.

또, FM 다중방송에서는, 수신데이터를 축적하여 표시하는 정보가 있고, 선국한직후에는, 데이터수신상태가 양호할지라도 데이터의 축적이 완료되어 있지 않으므로, 정보를 표시할 수 없을 때가 있다.

종전의 FM 다중반송수신기는 상기와 같이 구성되어 있으므로, 이와같은 상태의 경우, 데이터 수신가능한 상태로 데이터가 축적되어 표시가능하게 될 때까지 기다리면 데이터가 표시되는지, 데이터수신상태가 나빠서 표시데이터가 없는 것인지, 즉시 사용자가 알 수 없는 불편이 있었다.

또한, 종전의 동기클록재생부는, 2진양자화상위상비교기(23)의 출력을 적분계수하므로서 지터등의 노이즈의 영향을 경감하는 시권셜필터(24)를 사용하기 때문에, 다이버시티부(3)에 의한 안테나 변환시의 발생하는 급격한 위상의 변화에 추종하기 어려운 문제가 있었다. 이 발명은 상기와 같은 문제점을 해소하기 위한 것이며, 간단한 회로구성으로 데이터의 수신품질을 신속하게 검출할 수가 있는 디지털수신기를 제공하는 것을 목적으로 한다.

또한, 이 발명은 안정된 동기클록재생장치를 구비한 디지털수신기를 제공하는 것을 목적으로 한다.

또, 이 발명은 데이터의 수신에 적합한 다이버시티장치를 구비한 디지털수신기를 제공하는 것을 목적으로 한다.

또, 이 발명은 데이터수신이 가능한 상태인지 여부를 사용자에게 알릴 수 있는 디지털수신기를 제공하는 것을 목적으로 한다.

또, 이 발명은 데이터수신이 가능한 주파수에 튜닝할 수가 있는 디지털수신기를 제공하는 것을 목적으로 한다.

또, 이 발명은 데이터수신이 가능한 주파수와 그 주파수의 수신전계강도를 기억할 수 있는 디지털수신기를 제공하는 것을 목적으로 한다.

또, 이 발명은 다중방송을 하고 있는 국에 튜닝하는 기능과 본 방송을 하고있는 국에 튜닝하는 기능을 임의로 선택할 수 있는 디지털수신기를 제공하는 것을 목적으로 한다.

또, 이 발명은 다중방송하고 있는 국의 자동선국과 본 방송을 하고 있는 국의 자동선국을 임의로 선택할 수 있는 디지털수신기를 제공하는 것을 목적으로 한다.

또, 이 발명은 다중방송하고 있는 국의 주파수를 기억할 수 있는 기능과 본 방송을 하고 있는 국의 주파수를 기억할 수 있는 기능을 임의로 선택할 수 있는 디지털수신기를 제공하는 것을 목적으로 한다.

또, 이 발명은 데이터신호의 수신품질검출의 신뢰성을 향상시킨 디지털수신기를 제공하는 것을 목적으로 한다.

또, 이 발명은 수신품질검출장치를 이용한 시스템을 간략화한 디지털수신기를 제공하는 것을 목적으로 한다.

제1의 발명에 의한 디지털수신기는, 디지털변조된 디지털변조신호를 수신하는 수신부와, 수신한 디지털변조신호를 복조하여 데이터신호를 생성하기 위하여 수신한 디지털변조신호의 디지털검파를 하므로서 얻어진 검파출력신호의논리상태를 판정하는 디지털복조부로 구성되고, 디지털복조부는 신호를 2진화하는 2진화수단과, 상기 2진화신호의 파형에 따라 데이터신호의 수신품질을 검출하는 수신품질검사장치를 구비한 것이다.

따라서, 2진화된 2진화파형에 따라 데이터신호의 수신품질을 디지털수신기와 일체가 된 수신품질검출장치가 추정할 수가 있기 때문에 수신신호의 수신품질의 추정을 실행할 수 있다.

이 발명의 다른 발명에 의한 디지털수신기의 수신품질검출장치는, 제1의 시간폭에서 2진화 신호파형의 정의 펄스폭을 감산하므로서 얻은 시간폭 및 제2의 시간폭에서 2진화 신호파형의 부의 펄스폭을 감산하므로서 얻은 시간폭과 제3의 시간폭에서 펄스의 시간폭을 감산하므로서 얻는 시간폭을 가진 펄스를 발생하는 펄스발생수단을 구비하고, 상기 디지털수신기는 상기 펄스발생수단에 의해 발생한 상기 펄스의 펄스폭에 따른 디지털데이터신호의 수신품질을 추정한다.

따라서, 수신한 제1 및 제2의 펄스파형을 갖는 디지털변조신호의 2진화코드신호파형을 비교하여 구한 여러신호와 소정의 제3펄스파형을 비교하여 에러신호의 펄스폭에 따라 수신한 데이터신호의 수신품질을 추정하는 수신품질검출장치를 구비하므로서 수신한 데이터신호의 수신품질을 추정할 수가 있다.

이 발명의 또 다른 발명에 의한 디지털수신기는, 수신디지털변조신호의 2진신호의 파형을 시프트하는 파형시프트수단과, 동기클록신호에 따라 검출출력신호의 상태를 판정하는 데이터판정장치와, 데이터판정장치의 출력 파형과 파형시프트수단의 출력의 파형간에 배타적논리합(exclusive OR)을 하는 배타적논리합수단으로 수신품질검출장치를 구성하므로, 배타적논리합의 출력신호의 펄스폭에 따라 데이터신호의 수신품질을 추정할 수 있다.

그러므로, 검파출력신호의 2진화 파형과 동기클록에 따라 판정된 신호의 디지털복조파형을 비교한 에러신호의 펄스폭에 따라 수신데이터신호의 수신품질을 추정하는 수신품질검출장치를 구비하므로서, 수신된 데이터신호의 수신품질을 추정할 수가 있다.

이 발명의 또 다른 발명에 의한 디지털수신기는, 디지털형으로 변조된 디지털변조신호를 수신하는 수신부와, 수신한 디지털변조신호를 검출하고, 판정하며, 복조하여 데이터신호를 발생하는 디지털복조부와, 수신디지털변조신호를 2진신호로 변환하는 2진화 변환수단과, 2비트시간간격으로 수신디지털변조신호를 지연시키는 2비트지연검출부와, 2비트지연검출부의 출력에 따라 수신디지털변조신호의 에러코드를 정정하는 에러정정부로 구성되고, 에러정정부의 펄스수에 따라 소정시간내에 데이터신호 수신품질을 추정한다.

따라서, 2비트지연검출동작으로 에러정정수단의 에러정정펄스구에 따라 수신데이터의 수신품질을 추정하는 수신품질검출장치를 구비하므로, 수신신호의 수신품질의 추정을 할 수 있다.

이 발명의 또 다른 발명에 의한 디지털수신기는, 디지털형으로 변조된 디지털변조신호를 수신하는 수신부와, 수신 디지털 변조신호를 검출하고, 판정하며, 복조하여, 데이터신호를 발생하는 디지털복조부와, 수신 디지털 변조신호를 검출하는 검출수단과, 검출출력신호에 따라 트리거신호를 발생하는 트리거발생수단과, 고정주파수를 발생하는 각각의 발진기로 된 복수의 발진기로 구성되고, 동기클록재생신호를 발생하는 동기클록재생장치는, 트리거신호를 수신할 때 고저레벨의 동기클록재생신호에 따라 복수의 발진기중의 1개를 선택하는 스위치수단과, 상기 스위치수단에 의해 선택된 복수의 발진기중 하나에 따라 동기클록재생신호의 주파수주기를 분할하는 분주기로 구성되어 있다.

따라서, 디지털수신기는 검출출력신호와 동기클록신호에 의해 얻은 트리거신호에 따라 발진기를 스위칭하는 동기클록재생장치를 구비하고 있으므로, 신속 정확하게 동기클록을 얻을 수 있다.

이 발명의 또 다른 발명에 의한 디지털수신기는, 디지털형으로 변조된 디지털변조신호를 수신하는 수신부와, 수신디지털 변조신호를 검출하고, 판정하며, 복조하여, 데이터신호를 발생하는 디지털복조부와, 수신디지털변조신호를 검출하여 검출출력신호를 발생하는 제1 및 제2검출수단과, 검출출력신호의 파형에 따라

제1 및 제2트리거신호를 발생하는 제1 및 제2트리거발생수단으로 구성되고, 동기클록재생신호를 발생하는 동기클록재생장치는 제1 및 제2의 트리거신호를동시에 수신할 때 고저레벨의 동기클록재생신호에 따라 복수의 발진기중에서 1개를 선택하는 스위치수단과, 스위치수단에 의해 선택된 복수의 발진기중의 1개에 따라 동기클록재생신호의 주파수주기를 분할하는 분주기로 구성되어 있다.

따라서, 제1 및 제2의 검파수단의 검파출력파형에 의해 얻은 트리거신호의 논리적(AND)출력신호와 동기클록신호에 따라 복수의 발진기를 전환하는 동기클록재생장치를 구비하므로 신속, 정확하게 동기클록을 얻을 수 있으며, 에러동기의 발생을 방지할 수 있다.

이 발명의 또 다른 발명에 의한 디지털변조부는 2진신호의 파형에 따라 데이터신호의 품질을 검출하는 수신품질검출장치를 구비하며, 동기클록재생장치는 수신품질검출장치의 출력신호에 다라 데이터신호에 대한 동기스탠동작을 정지시키는 스톱회로를 구성하고 있다.

따라서, 디지털수신기는 수신품질검출장치의 출력신호에 따라 동기클록재생장치의 동기스캔동작을 정지시키는 스톱회로를 구비하여 있으므로, 에러동기의 발생을 방지할 수 있다.

이 발명의 또 다른 발명에 의한 디지털수신기는 디지털형으로 변조한 디지털변조신호를 수신하는 수신부와, 수신디지털 변조신호를 검출하고, 판정하며, 복조하여, 데이터신호를 발생하는 디지털복조부와, 수신디지털 변조신호를 검출하여, 검출출력신호를 발생하는 제1 및 제2검출수단과, 검출출력신호의 파형에 따라 제1 및 제2트리거신호를 발생하는 제1 및 제2트리거발생수단으로 구성되고어 있으며, 디지털수신기는 제1 및 제2트리거수단이 동시에 출력신호를 발생할 때 소정의 처리를 시행한다.

따라서, 디지털수신기는 제1 및 제2의 검파수단의 검파출력형파형에서 트리거신호를 발생하는 제1 및 제2의 트리거발생수단을 구비하고, 이 제1 및 제2의 트리거발생수단의 출력신호가 동시에 출력되는 기간에 수신품질검출장치는 수신데이터의 수신품질을 추정할 수 있다.

따라서, 수신신호의 수신품질에 대한 추정을 할 수 있다.

이 발명의 또 다른 발명에 의한 디지털수신기는, 디지털형으로 변조된 디지털변조신호를 수신하는 수신부와, 수신디지털 변조신호를 검출하고, 판정하며, 복조하여, 데이터신호를 발생하는 디지털복조부와, 데이터신호의 품질을 검출하는 수신품질검출장치와, 수신품질검출장치에서 송신된 출력신호에 따라 복수의 안테나로부터의 수신출력을 선택하고 합성하는 다이버시티수단과로 구성되어 있다.

따라서, 디지털수신기는 수신품질검출장치로부터의 출력신호에 따라 복수의 안테나로부터의 수신신호를 스위칭합성하는 다이버시티회로를 구비하므로서, 고정밀도의 다이버시티제어를 시행할 수 있다.

이 발명의 또 다른 발명에 의한 디지털수신기는, 디지털형으로 변조된 디지털변조신호를 수신하는 수신부와, 수신디지털변조신호를 검출하고, 판정하며, 복조하여, 데이터신호를 발생하는 디지털복조부와, 디지털 신호의 품질을 검출하는 수신품질검출장치 및 수신품질검출장치의 출력신호에 따라 데이터신호의 수신상태를 표시하는 표시수단으로 구성되어 있다.

따라서, 디지털수신기는 수신품질검출장치로부터의 출력신호에 따라 수신신호의 수신상태를 표시하는 표시부를 구비하고 있으므로, 사용자는 수신신호의 수신상태를 알 수가 있다.

이 발명의 또 다른 발명에 의한 디지털수신기는 디지털형으로 변조된 디지털변조신호를 수신하는 수신부와, 수신디지털 변조신호를 검출하고, 판정하며, 복조하여, 데이터신호를 발생하는 디지털복조부와, 데이터신호의 품질을 검출하는 수신품질검출장치 및 수신품질검출장치에서 송신된 출력신호에 따라 수신주파수를 선택하는 제어부로 구성되어 있다.

따라서, 디지털수신기는 수신품질검출장치의 출력신호에 따라 데이터수신가능한 방송주파수를 자동선국하므로, 데이터수신불가능한 FM 방송국의 선국없이 수신가능한 FM 방송국을 선국하는 자동선국동작이 신속하게 시행된다.

이 발명의 또 다른 발명에 의한 디지털수신기는, 디지털형으로 변조된 디지털변조신호를 수신하는 수신부와, 수신디지털 변조신호를 검출하고, 판정하며, 복조하여, 데이터신호를 발생하는 디지털복조부와, 데이터신호의 품질을 검출하는 수신품질검출부와, 수신품질검출장치에서의 출력신호에 따라 수신주파수를 선정하고 기억수단에 선택수신주파수를 기억하는 제어부로 구성되어 있다.

따라서, 디지털수신기는 수신할 수 없는 주파수는 기억하지 않고 데이터 수신가능한 주파수를 메모리에 기억하므로, 데이터수신가능한 주파수만을 기억하는 자동메모리기억동작, 즉 오토메모리(Auto-memory)기억동작을 신속하게 시행할 수 있다.

이 발명의 또 다른 발명에 의한 제어부는 수신품질검출장치로부터 송출된 출력신호에 따라 선택된 수신주파수와 선택된 수신주파수의 수신전계강도를 기억수단에 기억한다.

따라서, 디지털수신기는 수신품직검출장치의 출력신호에 따라 데이터수신가능한 주파수와 그의 주파수의 수신전계강도를 기억하므로, 현재 수신하고 있는 주파수의 수신상태가 나빠진 경우에 다른 주파수를 스캔하는 릴레이튜닝동작에 있어서, 데이터수신가능주파수와, 그의 주파수의 전계강도의 탐색을 시행하는 동시에 메모리에 기억된 주파수 때문에 현재 수신하고 있는 주파수의 수신상태가 나쁜 경우라도, 기억된 주파수를 사용하여 튜닝하는 주파수를 선정할 수 있으므로, 수신가능주파수에 대한 릴레이튜닝동작을 신속히 그리고 원활하게 시행할 수 있다.

이 발명의 또 다른 발명에 의한 제어부는, 수신품질검출장치의 출력신호에 따라 메모리수단에 기억된 주파수를 판독하는 기능과, 수신전계강도신호에 따라 메모리에 기억된 주파수의 판도기능사이를 임의로 전환하는 기능을 구비하고 있다.

따라서, 디지털수신기는 수신품질검출장치에 의해 메모리에 기억된 주파수와 수신전계강도에 따라 메모리에 기억된 주파수중의 1개를 임의로 선택하는 기능을 구비하였으므로, 사용자는 요구에 따라 정규 FM 방송 또는 다중방송중의 하나를 선택할 수 있으며 사용자가 원하는 정보를 송신하고 있는 주파수를 임의로

선택할 수 있다.

이 발명의 또 다른 발명에 의한 제어부는, 수신품질검출장치의 출력신호에 의거한 수신주파수를 선정하는 기능과, 수신전계강도에 의거한 수신주파수를 선정하는 기능간의 전환을 임의로 하는 기능을 구비하고 있다.

따라서, 디지털수신기는 수신품질검출장치로부터의 출력신호에 따라 자동선국기능과 수신신호의 수신전계강도에 따른 자동선국기능중의 하나를 임의로 전환하는 기능을 구비하고 있으므로, 사용자가 정규 FM 방송을 수신하고 싶을 경우에는 수신전계강도의 강도신호에 따라 자동선국하는 기능이 선택되고, 사용자가 다중방송을 수신하고 싶을 때에는 수신품질검출장치로부터의 출력신호에 따라 자동선국하는 기능이 선택되며, 사용자가 원하는 정보를 송신하고 있는 주파수는 임의로 선택할 수 있다.

이 발명의 또 다른 발명에 의한 제어부는, 수신품질검출장치로부터의 출력신호에 따라 메모리수단으로 수신주파수를 기억하는 기능과, 수신전계강도에 따라 메모리수단에서 수신주파수를 선택하는 기능을 임의로 전환하는 기능을 구비하고 있다.

따라서, 디지털수신기는 수신품질검출장치로부터의 출력신호에 따른 자동선국기능과 수신호의 수신전계강도신호에 따른 자동선국기능을 임의로 전환하는 기능을 구비하기 때문에, 사용자가 요구하는 정보를 송신하고 있는 주파수를 자동 기억할 수 있다.

이 발명의 또 다른 발명에 의한 디지털수신기는, 디지털형으로 변조된 디지털변조신호를 수신하는 수신부와, 수신디지털 변조신호를 검출하고, 판정하며, 복조하여, 데이터신호를 발생하는 디지털복조부와, 수신디지털 변조신호를 2진신호로 변환하는 2진변환수단과, 2진신호의 파형에 따라 데이터신호의품질을 검출하는 수신 품질검출장치와, 수신전계강도신호의 스캔동작을 정지시키는 스톱신호와 중간주파수신호의 원활한 신호의 출력인 주파수를 발생하는 FM 검파부와, 수신품질검출장치의 출력신호와 수신전계강도신호 또는 스톱신호를 전환하는 스위칭수단과 스위칭수단의 전환동작을 제어하는 제어부로 구성되어 있다.

그러므로, 디지털수신기는 수신품질검출장치의 출력신호와 수신전계강도신호 또는 스톱신호를 전환하는 스위치회로를 구비하고 있으므로, 이 발명에 의한 장치 및 회로를 다른 입력 포트의 추가없이 디지털수신기에 사용할 수 있다.

이 발명의 또 다른 발명에 의한 제어부는, 수신품질검출장치로부터의 출력신호와 수신전계강도신호 또는 스톱신호에 따라 소정의 처리를 시행한다.

따라서, 디지털수신기는 수신품질장치로부터의 출력신호와 수신전계강도신호 또는 스톱신호에 따라 소정의 처리를 하므로, 고정밀도로 데이터신호의 수신품질을 추정할 수가 있다.

이 발명의 또 다른 발명에 의한 디지털복조부는, 수신품질검출장치로부터의 출력신호를 평활하게 하는 평활회로와, 평활회로로부터의 평활신호를 증폭하는 증폭장치로 구성되고, 평활회로의 평활된 신호와 증폭장치의 증폭신호에 따라 소정의 처리를 시행한다.

따라서, 디지털수신기는 수신품질검출장치로부터의 출력신호를 평활화하는 평활회로를 구비하므로서 수신전계강도신호 및 스톱신호의 경우와 같이 데이터신호의 수신품질이 전압으로 표현되므로 수신품질에 따른 시스템제어가 용이하게 된다.

이 발명의 또 다른 발명에 의한 디지털수신기는, 복수의 수신품질검출장치로 구성되고 있으며, 복수의 수신품질검출장치의 출력신호를 합성하고, 합성의 결과에 따라 소정의 동작을 시행한다.

따라서, 디지털수신기는 복수의 수신품질검출장치로부터의 복수의 출력신호의 합성검출신호에 따라 소정의 처리를 시행하므로 정밀도 높게 수신신호의 수신품질을 추정할 수가 있다.

이 발명의 또 다른 발명에 의한 디지털수신기는, 복수의 수신품질검출장치의 출력신호를 복수의 기준전압과 비교하는 복수의 비교기와 복수의 비교기에서의 비교결과간에 논리화(OR)동작을 시행하는 논리화수단으로 구성되며, 논리화수단의 출력은 다이버시티부 및 제어부에 송출된다.

따라서, 디지털수신기는 복수의 수신품질검출장치로부터의 복수의 출력 신호를 복수의 기준전압과 비교하는 비교기를 구비하고 있다.

또, 논리화동작은 복수의 비교기로부터의 비교신호간에서 논리화장치에 의해 시행되며, 논리화동작의 결과는 제어부와 다이버시티부에 송출된다.

그러므로, 고정밀도의 제어를 시행할 수 있으며, 또 기준전압은 디지털수신기의 복수의 시스템 및 장치에 공통으로 사용되므로, 전체의 회로규모를 축소할 수 있다.

이 발명의 이들 목적과 기타목적, 특징, 전망 및 이점들은 첨부도면을 참조하므로 다음의 상세한 설명에서 더욱 명백히 된다.

[실시예 1]

이 발명의 실시예를 도면에 따라 설명한다.

제1도는 이 발명의 실시예 1에 의한 FM 다중방송수신기의 디지털수신기의 디지털복조부(100)의 구성도이다.

제1도에서, 이 발명에 의한 실시예 1의 디지털복주부에 있어서 상기 제41도에 표시된 종전예와 동일한 또는 상당부에는 동일부호를 부여하고 중복설명을 생략한다.

제1도에서, 28은 2진양자화장치(17)에서 출력된 2진화 디지털변조파형(sig 17)을 수신하고, 2진화 디지털변조파형의 상승에지를 검출하여, 정의펄스(sig 28)를 발생하는 제1펄스발생기(제1펄스발생수단), 29는 2진양자와장치(17)에서 출력된 2진화 디지털변조파형(sig 17)과 펄스발생기(28)에서 출력되는 펄스파형(sig 28)간의 배타적논리화(sig 29)를 출력하는 제1배타적논리화장치(제1배타적논리화수단), 30은 2진양

자화장치(17)에서 출력된 2진화 디지털변조파형(sig 17)을 수신하고, 이 2진화 디지털변조파형의 상승에지를 검출하여, 부의 펄스(sig 30)를 출력하는 제2펄스발생기(제2펄스발생수단)이다.

31은 2진양자화장치(17)에서 출력된 2진화 디지털변조파형(sig 17)과 제2펄스발생기(30)에서 출력된 펄스파형(sig 30)간의 배타적 논리화를 출력하는 제2배타적 논리화장치(제2배타적 논리화수단), 32는 2개의 배타적 논리화 출력파형의 논리화를 출력하는 논리화장치(OR), 33은 논리화장치(32)에서의 출력파형의 상승에지를 검출하여, 정의펄스(sig 33)를 출력하는 제3펄스발생기(제3펄스발생수단, 34는 논리화장치(32)에서의 출력파형과 제3펄스발생기(33)에서 출력되는 펄스파형간의 배타적 논리화를 출력하는 배타적 논리화장치(EX-OR, 제3배타적 논리화수단), 35는 제3배타적 논리화장치(34)의 출력신호(sig 34)를 평활한 신호로 출력하는 평활회로, 36은 평활회로(35)의 출력신호를 증폭한 신호(sig 36)로 출력하는 증폭회로이며, 디지털복조부(100)의 수신품질검출장치(57)는 상기 구성요소(부호 28~36)로 구성되어 있다.

FM 다중방송의 경우의 디지털변조파형은 주파수변조방식이며, 디지털변조파형의 정논리상태가 80KHz, 부논리상태가 72KHz에서 변조된다.

이와 같이 디지털 변조된 신호를 수신하면, 2진 양자화장치(2진화수단, 17)의 출력파형(sig 17)은 80KHz나 72KHz의 구형파로 된다.

실시예 1의 디지털변조부(100)에서는, 상기 출력파형(sig 17)의 80KHz 또는 72KHz에서의 오차르 검출하여 수신품질을 추정한다.

2진 양자화장치(17)의 출력파형(sig 17)은 상기와 같이 80KHz나 72KHz의 구형파이므로, 제2도에서 80KHz의 구형파의 펄스폭을 T1, 72KHz의 구형파의 펄스폭을 T2로 하고, 제1펄스발생기(28)의 출력파형(sig 28)의 펄스폭을 T3, 펄스발생기(30)의 출력파형(sig 30)의 펄스폭을 T4로 하고, 그의 펄스폭 T3와 T4를,

$T3 = (T1 + T2)/2$

$T4 = (T1 + T2)/2$

로 선정하면, 제1배타적 논리화장치(29)의 출력파형(sig 29)과 제2배타적 논리화장치(31)의 출력파형(sig 31)은 제2도에 표시된 것같이 되며, 제1 배타적 논리화장치(29)의 출력파형(sig 29)의 펄스폭을 T5로 하면, 80KHz의 파형을 수신하고 있는 경우,

$T5 = |(T1 - (T1 + T2)/2| = |T1- T2)/2|$

또, 72KHz의 파형을 수신하고 있는 경우,

$T5 = |(T2 - (T1 + T2)/2| = |T2- T1)/2|$

로 되고, 이 경우

$|(T1 - T2)/2| = |T2- T1)/2|$

이므로, 80KHz의 파형을 수신하여도 72KHz의 파형을 수신하여도, 제1배타적 논리화장치(29)의 출력파형(sig 29)의 펄스폭 T5는 동일한 펄스폭을 갖는다.

또, 제2배타적 논리화장치(31)의 출력파형(sig 31)의 펄스폭을 T6로 하면, 펄스폭 T5의 경우와 같이 80KHz의 파형을 수신하여도 72KHz의 파형을 수신하여도, 제2배타적 논리화장치(31)의 출력파형(sig 31)의 펄스폭 T6은 같은 펄스폭을 얻는다.

제1배타적 논리화장치(29)의 출력파형(sig 29)은 2진 양자화장치(17)의 출력파형(sig 17)의 정의 펄스폭, 제2배타적 논리화장치(31)의 출력파형(sig 31)은 2진 양자화장치(17)의 출력파형(sig 17)의 부의 펄스폭에 각각에 따르고 있기 때문에 논리화장치(32)에 의한 파형의 논리화출력은, 2진양자화장치(17)의 출력파형(sig 17)이 정부의 양방의펄스폭에 따른 펄스폭을 얻는다.

제3펄스 발생기(33)의 출력파형(sig 33)의 펄스폭을 T7로 하고,

$T7 = |(T1 - T2)/2|$

로 선정하면, 80KHz 또는 72KHz의 파형을 수신하고 있는 경우, 제3배타적 논리화장치(34)의 출력파형(sig 34)의 펄스폭을 T8로 하면,

$T8 = |(T5 - T7| = 0$ 또는, $T8 = |T6- T7| = 0$

로 되며, 제3배타적 논리화장치(34)의 출력파형(sig 34)은 제2도와 같이 없어진다.

수신파형에 잡음이 중첩되어 80KH 또는 72KHz의 파형에서 위상지연이 발생하면 2진 양자화장치(17)의 출력파형(sig 17)이 펄스폭도 80KHz의 구형과의 펄스폭 T1 또는 72KHz의 구형파의 펄스폭 T2 에서 위상지연을 발생한다.

지금, 2진화한 수신신호의펄스폭이 T9일 때,

$T5 = |T9 - (T1 + T2)/2|$

로 되어, 펄스폭에 따른 제3배타적 논리화장치(34)의 출력파형(sig 34)의 펄스폭은 T8은,

$T8 = |T5 - T7| = |T9 -(T1 + T2)/2| - (T2 - T1)/2|$

(1) $T9 \geqq (T1 + T2)/2$ 일 때

$T8 = |T9 - (T1 + T2)/2 - (T2 - T1)/2| = |T9- T2|$

(2) T9 ≧ (T1 + T2)/2 일 때

T8 = | (T1 + T2)/2 - T9 - (T2 - T1)/2 | = | T1 - T9 |

로 되며, 제3배타적 논리화장치(34)의 출력파형(sig 34)의 펄스폭 T8은 2진 양자화장치(17)의 출력파형(sig 17)의 펄스폭과 80KHz 또는 72KHz의 펄스폭에서의 오차량이 작은쪽과 일치하므로 펄스폭 T8을 측정하므로서 수신신호의 품질의 상태를 추정할 수 있다.

또, 평활회로(35)에 의해 제3배타적 논리화장치(34)의 출력신호(sig 34)를 평활하하므로서, 펄스폭 T8에 대응한 전압치를 평활회로(35)의 출력신호(sig 35)로 얻을 수 있다.

제1도의 디지털복조부(100)에 단일 주파수의 정현파를 입력한 경우의 평활회로(35)의 출력신호(sig 35)의 전압치의 특성을 제3도에 표시한다.

제3도와 같이 입력주파수가 80KHz 또는 72KHz일 때, 전압치가 최저로 된다.

또, 제1도의 디지털복조부구성의 회로에 의해 실제의 데이터를 수신한 경우의 에러율과 증폭회로(36)의 출력신호(sig 36)의 전압치의 관계를 제4도에 나타낸다.

제4도와 같이 에러율이 작을 때, 즉 수신신호의 품질이 좋으면 전압치가 낮고, 에러율이 클 때, 즉 수신신호의 품질이 나쁘면 전압치가 높게 된다.

제5도는 제1도의 실시예 1의 디지털복조부(100)를 구비한 디지털수신기(200)의 구성도이다.

제5도에서, 제40도에 표시된 종전예와 동일 또는 상단부분에는 동일부호를 부여하고, 중복설명을 생략한다.

제5도의 디지털수신기(200)에서, 제어부(11)의 입력포트 Q1에, 상기의 수시품질검출장치(37)의 출력신호(sig 37)를입력한다.

제6도는 제5도의 제어부(11)의 동작을 나타내는 플로차트이다.

먼저, 타이머를 리세트하여 시동하고, 변수에 0을 설정하며(스텝 ST101), 스텝 ST102에서 추력신호가 정논리인가 부논리인가를 판단한다.

스텝 ST103 에서, 스텝 ST102에서의 판단이 YES이면, 변수 H의 치를 1만큼 갱신하고, 스텝 ST104에서, 스텝 ST102 의 판단이 NO이면 타이머치 ≦ 소정치인가를 판단한다.

그리고, 스텝 ST104의 판단이 YES이면, 동작의 흐름은 제6도와 같이 스텝 SET로 되돌아가며, 이들 동작을 반복한다.

또, 스텝 ST104의 판단이 NO의 경우에는, 소정시간내에서 수신품질검출장치(37)로부터 송출된 정논리의 출력신호가 변수 H로 기억되므로, 다음의 처리로 이행하여 변수 H의 치에 따라 소정의 처리를 시행한다.

이 동작을 제7도의 파형도에 대해서 설명한다.

수신품질검출장치(37)의 출력신호(sig 34)가 제어부(11)의 포트 Q1에 입력되었을 때, 그의 출력신호의 펄스폭보다 짧은 주기에서 출력신호의 논리가 정논리인가를 판단하여 계수하게 되면, 소정시간내에서의 정논리의 시간, 즉 펄스폭의 총화가 구해져서 변수 H로 기억되고, 변수 H의 치에 따라 수신품질을 판단하여 소정의 처리를 시행한다.

제7도의 경우에는 변수 H의 치는 9가 된다.

[실시예 2]

제8도는 이 발명의 실시예 2에 의한 디지털수신기(300)를 나타내는 구성도이며, 제8도에서 상기 제5도와 동일 또는 상당부분에는 동일부호를 부여하고 중복설명을 생략한다.

제8도에서 68은 수신품질검출장치(37)의 평활출력(sig 36)을 A/D 변환하는 A/D 변환장치이며, 수신품질검출장치(37)의 평활출력신호(sig 36)를 A/D 변환하여 제어부(11)의 포트 Q2에 출력한다.

수신품질검출장치(37)의 평활출력신호(sig 36)는 제4도에 표시된 전압특성을 갖기 때문에, A/D 변환에 의해 출력전압치를 제어부(11)가판독하게 되면, 그의 치에 따라 데이터신호의 수신품질을 판단하여 소정의 동작을 할 수 있다.

[실시예 3]

제9도는 이 발명의 실시예 3에 의한 디지털복조부(400)를 나타내는 구성도이며, 상기 제1도에 표시한 실시예 1과 동일 또는 상당부분에는 동일부호를 부여하고 중복설명을 생략한다.

제9도에서, 38은 로패스필터(20)로부터의 검파출력신호(sig 20)를 2진화하는 2진 양자화장치(2진화수단), 39는 2진화한 검파출력신호(sig 38)를 동기 클록의 주기의 반, 즉 1/2비트시간인 T/2시간 지연시키기 위한 파형 시프트수단으로서의 지연장치(파형시프트수단), 40은 지연장치(39)의 출력신호(sig 39)와 데이터판정장치(21)의 출력신호(sig 9a)의 배타적논리화(sig 40)를 출력하는 배타적 논리화장치, 41은 배타적논리화장치(40)의 출력신호(sig 40)를 평활한 신호로 출력하는 평활회로, 42는 평활회로(41)의 출력신호를 증폭한 신호(sig 42)로 출력하는 증폭회로이다.

다음, 제9도에 표시된 디지털복조부(400)의 동작을 제10도의 파형예를 사용하여 설명한다.

검파출력신호(sig 20)의 변화점을 동기 펄스의 하강에지에 동기시키면, 동기 클록신호가 얻어진다.

다음에 동기 신호의 상승에지에서 검파출력신호의 정부를 판정하면 데이터신호(sig 9a)가 얻어진다.

또, 검파출력신호(sig 20)를 2진화하면, 검파출력신호의 2진화신호(sig 38)가 얻어진다.

이 검파출력신호의 2진화신호(sig 38)를 T/2시간 지연시키면, 지연장치(39)에서 출력신호(sig 39)가 얻어진다.

데이터신호(sig 9a)와 출력신호(sig 39)에서 배타적논리화 출력신호(sig 40)이 얻어진다.

제10도의 파형도와 같이 수신상태가 양호한 경우에는 배타적논리화 출력신호에 아무것도 나타나지 않는다.

다음, 수신파형에 잡음이 중첩되어 검파출력파형(sig 20)이 변형되면, 2진화한 파형의 변화점의 간격이 1데이타시간 T에서 지연된다.

이 파형의 지연성분은, 2진화신호(sig 38)를 T/2시간 지연시킨 출력신호(sig 39)와 데이터신호(sig 9a)사이에 배타적 논리화 동작에 의해 얻어진 배타적논리화 출력신호(sig 40)의 펄스폭에 나타난다.

소정시간내에 제5도에 표시하는 디지털수신기(200)에 있어서, 디지털복조부(100)로부터 송출된 출력신호(sig 34)의 펄스폭의 총화를 제어부(11)가 계수하고, 소정시간내에서 제5도에 표시하는 디지털수신기(200)의 디지털복조부(100)로부터 송출된 배타적논리화 출력신호(sig 40)의 펄스폭의 총화를 제어부(11)가 계수하여 수신품질을 판단할 수가 있다.

또, 평활회로(41)에 의해 배타적논리화 출력신호(sig 40)를 평활하게 하므로서, 그 파형의 성분에 대응하는 전압치를 평활회로(41)의 출력신호로서 얻을 수 있으며, 증폭회로(42)에 의하여 소정전압치를 얻을 수 있다.

제9도의 구성회로에서 실제의 데이터를 수신한 경우의 에러율과 증폭회로(42)의 출력신호(sig 42)의 전압치의 관계는 제4도에 표시된 특성과 동일한 특성을 얻을 수 있다.

이 출력전압치를 제8도의 평활출력신호(sig 36)의 전압치의 A/D 변환치를 제어부(11)가 판독하고,수신품질을 판단하는 수법과 동일한 수법으로 출력신호(sig 42)의 전압치의 A/D 변환치를 제어부(11)가 판독하고, 수신품질을 판단할 수가 있다.

[실시예 4]

제11도는 이 발명의 실시예 4에 의한 디지털복조부(500)를 나타내는 구성도이며, 제11도에서 제1도와 동일 또는 상당부분에는 동일부호를 부여하여 중복설명을 생략한다.

디지털복조부(500)에 있어서, 19는 2진 양자화장치(17)에서 2진화된 수신신호(sig 17)와 그 2진화된 수신신호를 지연장치(18)에 의해 1비트 지연된 신호(sig 18)의 배타적 논리화(sig 19)를 출력하는 배타적 논리화장치, 20은 제4의 배타적 논리화장치(19)의 출력신호(sig 19)의 고주파성분을 제거하는 로패스필터이며, 이 양자로 제1검파수단을 구성하고 있다.

43은 지연장치(180)의 출력신호(sig 18)를 1비트시간 상당 지연시키는 지연장치(2비트 지연검파부), 44는 2진 양자화장치(17)에서 2진화된 수신신호(sig 17)와 2진화된 수신시호를 지연장치(18)와 지연장치(43)에 의하여 2비트 지연시킨 신호(sig 43)의 배타적 논리화(sig 44)를 출력하는 제5배타적 논리화장치, 45는 제5배타적 논리화장치(44)의 출력신호(sig 44)의 고주파성분을 제거하느 로패스필터이며, 이 양자로 제2의 검파수단을 구성하고 있다.

46은 제2의 로패스필터(45)로부터 출력된 출력신호(sig 45)의 논리상태를 판정하고, 수신된 출력신호(sig 45)를 디지털 파형으로 변환하는 제2데이터 판정장치이다.

47은 제2데이터 판정장치(46)로부터의 디지털복조부(sig 46)에 따라, 제1데이터 판정장치(21)에서의 디지털복조신호(sig 21)의 에러성분을 정정하는 에러정정회로(에러정정부)이며, 에러정정을 시행한 디지털복조신호(sig 9a)와 에러정정을 하기 위한 에러정정 펄스신호(sig 50)를 출력한다.

이 실시예 4에서는 에러정정장치(47)는 2비트 지연검파신호에 다라 데이터정정을 시행한다.

그러므로, 에러정정장치(47)의 동작 및 구성은 제40도의 종전의 디지털수신기의 에러정정장치(10)와는 다르다.

48은1비트 지연검파를 실행하는 데이터 판정장치(21)에서의 디지털복조신호(sig 21)의 차이분을 출력하는 차이분변환장치.

49는 차이분변환장치(48)로부터의 차이분출력신호(sig 48)와 제2데이터판정장치(46)로부터 출력된 디지털복조신호(sig 46)간에 배타적논리화동작을 시행하여 출력신호(sig 49)를 출력하는 제6의 배타적논리화장치이다.

50은 제6의 배타적 논리화장치(49)에서 송출된 배타적논리화동작의 결과로서 배타적 논리화신호(sig 49)의 에러정정펄스신호(sig 50)를 출력하는 합산(sum)변환장치이며, 51은 차이분변환장치(48)에서의 1비트 지연검파에 의한 디지털복조신호(sig 48)와 합계변환출력(sig 50), 즉, 에러정정펄스신호(sig 50)간에 배거논리화를 시행하여, 그의 출력신호(sig 9a)를 출력하는 제7의 배타적 논리화장치이며, 이 출력신호(sig 9a)는 상기의 2비트 지연검파에 의해 얻은 에러정정데이터이다.

이 실시예 4의 에러정정회로(47)는 부호 48-51에서 표시된 성분으로 구성되고 있다.

52는 에러정정장치(47)의 에러정정펄스(sig 50)를 평활하한 신호를 출력하는 평활회로이며, 53은 평활회로(52)의 출력신호를 증폭한 신호(sig 53)를 출력하는 증폭회로이다.

다음, 제11도에 표시된 구성의 디지털복조부(500)의 동작에 대하여 설명한다.

2비트 지연검파출력은 1비트 지연검파출력의 차이분변환출력과 등가이며, 일반적으로 2비트 지연검파쪽이

1비트 지연검파보다 전송특성이 양호하기 때문에, 2비트 지연검파출력과 1비트 지연검파출력의 차이분변화출력을 비교하여, 상이한 경우에는 정정에 의해 에러정정을 시행할 수 있다.

이 발명은 에러를 정정하기 위한 에러정정 펄스의 수에 의해, 수신신호의 품질의 상태를 추정한다.

1비트 지연검파에 대해서는 종전의 것과 중복되므로 설명을 생략한다.

먼저, 제5배타적 논리화장치는 2진 양자화장치(17)로부터의 출력신호(sig 17)와 그 신호를 지연장치(18) 및 지연장치(43)로 2비트 시간만큼 지연시킨 출력신호(sig 43)를 입력하고, 그의 배타적논리화 장치의 출력신호(sig 44)를 로패스필터(45)에 입력하여, 이 로패스필터(4)에 의해 고주파성분을 제거한 신호(sig 45)를 출력한다.

동기재생부(22)에서 동기 클록에 동기하여 데이터판정장치(46)에서 데이터를 판정하고, 2비트지연검파에 의해 처리된 디지털복조신호(sig 46)를 출력한다.

다음, 에러정정장치(47)의 동작을 제12도의 데이터예를 사용하여 설명한다.

디지털복조부(500)는 순차적인 송신데이터를 수신하고, 1비트 지연검파에 의한 디지털복조신호(sig 21)를 출력하였을 때, 디지털 복조신호에서 4비트째와 6비트째는 제12도에 표시된 ☆로 표시되는 에러비트이다.

에러정정의 방법은 먼저, 디지털복조출력(sig 21)의 차이분변환출력(sig 48)를 구하고, 그 신호와 2비트 지연검파에 의한 디지털복조신호(sig 46)의 배타적논리화출력(sig 49)을 구한다.

다음, 이 배타적논리화출력(sig 49)의 합계변환출력(sig 50)을 구한다.

이 정논리출력은 계속되는 전송데이터의 에러비트위치에 대응된다.

이들 정논리출력은 에러신호이며, 수신상태가 나쁘게 되고, 에러펄스신호가 증가하면, 이 에러펄스수를 계수하므로서 수신품질을 추정한다.

이 에러펄스의 수, 즉 소정시간에 있어서의 에러펄스의 펄스폭의 총합계를 제어부(11)가 계수한다.

즉, 제어부(11)는 제5도에 표시된 것같이 소정시간내에서의 출력신호(sig 34)의 펄스폭수의 총합계를 계수하고, 에러펄스신호의 수를 사용하여 수신데이터의 품질을 판정한다.

에러정정은 1비트 지연검파에 의한 디지털복조신호(sig 21)와 에러펄스신호(sig 50)간에 배타적 논리화조작에 의해 에러비트를 반전시키므로서 실현하고, 이 조작에 의해 에러정정을 시행한 신호(sig 9a)를 얻을 수 있다.

또, 평활회로(52)에 의해 합계변화출력신호(sig 50)를 평활화하므로서, 파형의 펄스수에 대응한 전압치를 형활회로(52)의 출력신호로서 얻을 수 있다.

제11도의 구성의 디지털복조부(500)j에서, 실제의 데이터를 수신한 경우, 에러율과 증폭회로(53)의 출력신호(sig 53)의 전압치와의 관계는 제4도에 표시된 특성과 같은 특성을 갖는다.

제어부(11)는 출력전압치(sig 36)를 디지털출력신호로 변환한 A/D변환장치(68)에서의 출력신호를 수신하고, 상기 디지털복조장치에서 시행한 수신데이터의 품질에 대한것과 같은 방법으로 A/D변환장치(68)에서의 출력신호에 따라 수신데이터를 판정한다.

[실시예 5]

제13도는 이 발명의 실시예 5에 의한 디지털복조기(600)를 나타내는 구성도이며, 제13도에서는 제1도와 동일 또는 상당부분에는 동일부호를 부여하고 중복설명을 생략한다.

제13도에서, 54는 로패스필터(제1의 검파수단)(20)로부터의 검파출력신호(sig 20)의 제로크로스(zero cross)를 검출하고, 트리거를 발생하는 트리거발생장치(트리거발생수단), 37은 수신품질검출장치이며, 그의 구체적 구성은 제11도의 디지털복조부(100)와 동일하다.

55는 수신품질검출장치(37)의 증폭회로(36)의 출력신호(sig 36)의 전압치와 기준전압(VR2)을 비교하여, 수신품질검출장치(37)의 출력전압치(sig 36)가 기준전압(VR2)보다 높을 때 부논리를 출력하는 비교기, 56은 비교기(55)의 출력신호와 트리거발생장치(54)의 출력신호의 논리적(AND)은 출력하는 논리적장치, 58, 59, 60은 발진기이며, 57은 논리적장치(56)의 출력신호와 후술하는 분주기(61)의 출력신호에 따라 발진기(58,59,60)의 출력신호를 선택하여 출력하는 선택장치(전환수단), 61은 선택장치(57)의 출력신호를 분주하여 동기클록신호(sig 9b)를 출력하는 분주기이다.

다음, 제13도의 디지털복조부(600)의 동작에 대하여 설명한다.

동기클록의 주파수를 f, 분주기의 분주비를 k, 발진기(58,59,60)의 발진주파수를 각각 fa=0, fb=k×f, fc=2×k×f로 하고, 선택장치(570는 로패스필터(20)에서 출력되는 검파출력신호(sig 20)의 제로크로스에 따라 발생한 트리거신호(sig 54)와 분주기(61)에서 출력된 동기클록신호(sig 9b)에 기준하여 제14도의 진리표에 의해 발진기를 선택하면, 제15도에 표시된 것같이 트리거신호가 출력되지 않을 때는 발진기(59)가 선택되고, 트리거신호가 출력되었을 때(트리거신호가 정논리일 때)동기클록신호가 정논리이면 발진기(60)가 선택되며, 또 트리거신호가 출력되어 있을 때(트리거신호가 정논리일때) 동기클록이 부논리이면 발진기(58)가 선택된다.

이와같이 설정하면 수신상태가 양호하여 안정한 트리거신호가 출력될때는, 발진기(58 및 60)가 선택되어 있는 시간이 같으며, 동기클록이 확립되나 수신상태가 열화하여 안전된 트리거신호가 출력되지 않을 때, 예컨대 제16도의 점선이 동기클록파형과 같이 트리거신호에 대하여 동기 클록신호가 지연되면, 트리거신호가 정논리이고, 동기클록신호도 정논리인 시간이 증가하여 발진기(60)가 선택되는 시간이 길게 되며, 트리거신호가 정논리이고, 동기클록신호가 부논리인 시간이 감소하여, 발진기(58)가 선택되는 시간이 짧아지므로, 동기클록신호가 정논리에서 부논리로 변화하는 타이밍이 빨라져 트리거신호가 출력되지 않을

경우와 비교하여 동기클록의 위상이 앞서게 된다.

즉, 제16도의 실선이 동기클록의 파형으로 이행한다.

역으로, 제17도의 점선의 동기클록파형과 같이 트리거신호에 대해서 동기클록신호가 앞서면, 트리거신호가 정논리이고, 동기클록신호도 정논리인 시간이 감소하여 발진기(60)가 선택되는 시간이 짧게 되고, 트리거신호가 정논리이고, 동기클록신호가 부논리인 시간이 증가하여, 발진기(58)가 선택되는 시간이 길게 되므로 동기클록신호가 부논리에서 정논리로 변화하는 타이밍이 지연되어 트리거가 출력되지 않은 경우와 비교하여 동기 클록의 위상을 지연시키게 된다.

즉, 제17도의 실선의 동기클록의 파형을 이행한다.

이와같이 트리거신호를 수신할 때마다 동기클록의 위상수정을 하므로 동기의 확립이 신속히 된다.

또, 수신품질검출장치(37)의 출력전압을 비교기(55)에서 기준전압(VR2)과 비교하여, 출력전압이 기준전압(VR2)이상이면 비교기는 부논리를 출력하고, 논리적장치(56)에 의해 비교기가 부논리를 출력할 때에는 트리거발생장치에서 트리거신호가 출력되어도 선택장치(57)에는 출력되지 않으므로 트리거신호에 의한 위상수정을 하지 않게 되어 수신품질이 나쁜 상태에서는 동기 스캔동작을 정지할 수 없다.

수신품질이 나쁜상태에서는 정확한 트리거신호가 출력된다고는 발하기 어려우므로 수신품질이 소정치보다 나쁘게 되는 것을 조건으로 트리거신호에 의한 동기 스캔동작을 정지시키므로서 동기의 오동작을 방지한다.

[실시예 6]

제18도는 이 발명의 실시예 6에 의한 디지털복조부(700)를 나타내는 구성도이며, 상기 각 실시예와 동일 또는 상당부분에는 동일부호를 부여하고 중복설명을 생략한다.

제18도의 디지털복조부(700)에 있어서, 62는 로패스필터(45)에서의 검파출력신호(sig 45)의 제로크로스시각을 검출하여, 트리거신호를 발생하는 제2의 트리거발생장치(제2의 트리거발생수단), 63은 트리거발생장치(62)와 트리거발생장치(54)의 출력신호의 논리적을 출력하는 논리적장치, 64는 논리적장치(63)의 출력신호 파형의 상승에지를 검출하여, 정의펄스를 출력하는 펄스발생기, 65는 논리적장치(63)의 출력신호와 펄스발생기(64)의 출력신호의 배타적논리화를 출력하는 배타적 논리화장치, 66은 배타적논리호장치(65)의 출력신호를 평활한 신호로 출력하는 평활회로, 67은 평활회로(66)의 출력신호(sig 66)를 증폭한신호(sig 67)를 출력하는 증폭회로이다.

다음, 제13도의 디지털복조부(700)의 동작에 대하여 설명한다.

수신상태가 양호한 경우에는 트리거발생장치(54)와 제2트리거발생장치(62)의 트리거신호는 동일 시각에 출력되나, 수신상태가 나쁠 때에는 제2의 트리거발생장치로부터의 출력은 동일시각에 출력되지 않게 되므로, 논리적 장치(63)의 출력파형은 수신상태가 나쁘게 되는데 따라 펄스폭이 좁게되고, 선택장치(57)에 의해 발진기(58,60)를 선택할 시간이 짧게 되므로, 트리거신호에 동기하기 어렵고, 에러동기가 발생하기 어렵게 된다.

또, 수신상태에 의거하여 논리적 장치(63)의 출력신호의 펄스폭이 변화하므로, 이 출력신호에 의해 수신품질을 검출할 수가 있다.

논리적장치(63)의 출력신호의 펄스폭 T11으로 하고, 펄스발생기(64)의 출력파형의 펄스폭 T12을 트리거발생장치(54,62)의 출력파형의 펄스폭과 동일하게 선정하면, 배타적논리화장치(65)의 출력파형(sig 65)의 펄스폭 T13은

$$T13 = |T12 - T11|$$

로 되고, 펄스폭(13)을 측정하므로써, 수신품질을 추정할 수 있다.

소정시간내에서 제5도에 표시한 디지털수신기(200)의 출력신호(sig 34)의 펄스폭의 총합계를 제어부(11)가 계수하고, 제5도에 표시한 디지털수신기(200)에서 사용한 방법과 같은 방법으로 수신데이터의 수신품질을 제어부(11)가 판단할 수가 있다.

또, 평활회로(66)에 의해 배타적 논리화장치(65)의 출력신호(sig 65)을 평활화하므로서 펄스폭 T13에 대응한 전압치는 평활회로(66)의 출력신호에 의해 얻어진다.

또, 제18도의 구성으로 디지털복조부(700)에서 실제의 데이터를 수신한 경우의 에러율과 증폭회로(66)의 출력신호(sig 66)의 전압치와의 관계는 제4도와 동등한 특성을 나타낸다.

이 출력치를 제8도의 출력신호(sig 36)의 전압치의 A/D 변화치로 제어부(11)가 판독하고, 수신품질을판단하는 방법과 같은 방법으로, 출력신호(sig 37)의 전압치의 A/D 변환치를 제어부(11)가 판독하여 수신품질을 판단할 수가 있다.

[실시예 7]

제19도는 이 발명의 실시예 7에 의한 디지털수신기(8000를 나타내는 구성도이며, 상기 실시예 1~6과 동일 또는 상당부분에는 동일부호르 부여하고, 중복설명은 생략한다.

제19도에서, 68은 디지털복조부내의 수신품질검출장치의 평활출력을 A/D 변환하는 A/D변화장치, 69는 평활출력(sig 36)의 전압치와 기준전압치(VR3)를 비교하여 비교결과를 출력하는 비교기이다.

또, 수신신호품질검출장치의 평활출력은 상기와같이 신호품질에 대응한 전압치를 출력하는 것이며, 실시예 1의 구성예에 있는 평활회로(35)의 출력신호(sig 35) 또는 증폭회로(36)의 출력신호(sig 36), 실시예 2의 구성예에 있는 평활회로(41)의 출력신호(sig 41) 또는 증폭호로(42)의 출력신호(sig 42), 실시예 3의 구성예에 있는 평활회로(52)의 출력신호(sig 52) 또는 증폭회로(53)의 출력신호(sig 53) , 실시예 5의 구

성예에 있는 평활회로(66)의 출력신호(sig 66) 또는 증폭회로(67)의 출력신호(sig 67)에도 적용할 수 있다.

다음, 제19도에 표시된실시예 7의 디지털수신기(800)의동작에 대하여 설명한다.

비교기(69)에 의해 평활출력신호(sig 36)를 기준전압(VR3)과 비교한 후, 수신품질이 나쁠 때, 즉 수신품질검출장치 출력신호의 전압치가 기준전압치(VR3)보다 클 때, 비교기(69)는 정논리상태의 신호를 다이버시티부(3)에 출력하여 안테나전환상태를 설정한다.

한편, 비교기(69)에 의해 평활출력신호(sig 36)를 기준전압(VR3)과 비교한 후, 수신품질이 양호하면, 즉 수신품질검출장치 출력신호의 전압치가 기준전압(VR3)보다 작으면 비교기(69)는 부논리상태의 신호를 다이버시티부(3)에 출력하고 수신상태가 양호한 쪽의 안테나 수신상태로 고정하도록 설정한다.

이와 같이 제19도에 표시된 실시예 7의 디지털수신기(800)에서는, 평활출력(sig 36)에 의해 다이버시티부(3)를 제어할 수 있다.

또, 평활출력(sig 36)은 A/D변환장치(68)에 의해 디지털치로 변환되고 제어부(11)에 입력되며, 입력치에 따라 다음에 표시하는 실시예와 같이 제어부(11)가 동작한다.

제20도는 이 실시예에 의한 디지털수신기(800)의 제어부(11)의 동작을 나타내는 플로우차트이다.

먼저, 변수 Q에 수신품질검출장치의 출력전압치를 기억하고(스텝 ST1), 변수 Q $\leqq$ 소정치인가를 판단하고(스텝 ST2), 이 판단이 YES의 경우에는 수신품질이 좋은 상태라고 판단하여, 표시부(11)에 데이터 수신중이라는 뜻을 표시하고(스텝 ST3), 스텝 ST2의 판단이 NO의 경우와 함께 다음 처리로 이행한다.

제21도는 이 발명의 실시예 7에 의한 디지털수신기(800)의 제어부(11)의 다른동작을나타내는 플로차트이다.

먼저, 변수 F 에 FM방송 수신대역의 최소주파수(Fmin)를 기억하고(스텝 ST11), 그후 수신주파수를 변수 F에 튜닝하여(스텝 ST12), 변수 Q에 수신품질검출장치의 출력전압치를 기억하고(스텝 ST13), 변수 Q가 소정치보다 작으면(스텝 ST14) 수신주파수를 변수 F에 기억된 주파수에 튜닝한다.

한편, 변수 Q가 소정치이상이면(스텝 ST14), 변수 F에 기억된 치를 인접한 FM방송의 주파수 간격(△F)만큼 변수 F에 가산한 주파수로 갱신한다(스텝 ST15).

다음, 변수 F의 갱신치가 Fmax이하이며, 동작 흐름은 스텝 ST12에 되돌아가고, 갱신된 변수 F이 주파수로 그 동작을 반복한다.

여기서 Fmax는 FM방송대역의 최대 주파수이다.

한편, 변수 F의 갱신치가 Fmax이면, 변수 F의 치가 방송대역의 최대주파수를 초과하였으므로, 스텝 ST11로 되돌아가고, 변수 F를 최저주파수(Fmin)로 갱신하여, 상기의 동작을 반복한다.

이 일련의 동작은 사용자의 요구에 의해 또는 자동적으로 기동된다.

제22도는 제19도의 실시예 7에 의한 디지털수신시(800)의 제어부(11)의 다른 동작을 나타내는 플로차트이다.

먼저, 변수 F에 FM방송 수신대역의 최소주파수(Fmin)를 기억하고, 변수 I를 0으로 설정한다(스텝 ST21).

그후, 수신주파수를 변수 F로 튜닝하고(스텝 ST22), 변수 Q에 수신품질검출장치의 출력전압을기억한다(스텝 ST23).

변수 Q가 소정치 이하이면(스텝 ST24), 변수 I의 치를 1만큼 갱신하여 불휘발성기억영역 MF(I)에 변수 F의 치를 기억한다(스텝 ST25).

스텝 ST26에서 인접 FM방송주파수를 나타내는 주파수간격(△F)을 변수 F에 가산한 새로운 치로, 변수 F에 기억된 주파수를 갱신한다.

다음, 주파수 F가 Fmax이하이면, 스텝 ST22에 되돌아가고, 상기 동작을 반복한다.

한편, 변수 F의치가 Fmax이상이면(스텝 ST27), 즉 FM방송대역의 스캐닝이 종료되면, 다음 스텝으로 진행한다.

또, 이 일련의 동작은 사용자의 요구에 의해 또는 자동적으로 기동된다.

제23도는 제19도의 실시에 7에 의한 디지털수신기(800)의 제어부의 또다른 동작을 나타내는 프로차트이다.

먼저,최소주파수(Fmin)는 변수 F 에 기억도고, 0을 변수 I에 설정한다(스텝 ST31).

변수 F에 기억된 주파수로 튜닝하고(스텝 ST32), 수신품질검출장치의 출력전압치를 변수 Q에 기억하는 동시에 S미터의 출력전압치를 변수 S에 기억한다9스텝 ST33).

다음, 변수 Q가 소정치이하이면(스텝 ST34), 변수 I의 치를 1만큼 갱신하고, 변수 F를 불휘발성기억영역 MS(I)에 기억하며, S 미터의 치를 불휘발성기억영역 MS(I)에 기억한다(스텝 ST35).

스텝 ST35후에, 변수 Q가 소정치이상이면(스텝 ST34), 변수 F에 기억된 주파수치를 인접 FM방송주파수를 표시한 주파수간격(△F)만큼 변수 F에 가산한다(스텝 ST36).

다음, 주파수치 F가 Fmax이하이면, 스텝 ST32로 되돌아가고, 상기 동작을 반복한다.

한편, 변수 F가 Fmax이상이면(스텝 ST37), 즉 FM방송 대역 스캔닝이 종료되면, 다음 스텝으로 진행한다.

또, 일련의 동작은 사용자의 요구에 의하며 또는 자동적으로 기동된다.

제24도는 제19도의 실시예 7에 의한 디지털수신기(800)의 조작부(13) 및 표시부(12)이다.

85는 여러정보를 표시하는 표시부, 86은 수신기의 동작을 다중방송과 정규방송중의1개에서 선택하는 스위치부이며, D측이 선택되면 다중방송이 선택되고, A측이 선택되면 정규방송이 선택되는 것을 의미한다.

87은 주파수검색동작을 개시하는 단추, 88은 자동메모리동작을 개시하는 단추, 89는 메모리에 기억된 주파수를 선국하기 위한 단추이다.

제25도는 제19도의 실시예 7에 의한 디지털수신기(800)의 제어부의 또 다른 동작을 나타내는 플로차트이다.

제어부는 검색단추(87)가 눌러져 있는가를 판단하여(스텝 ST41), 검색단추가 눌려졌을 때, 스우치부(86)의 D측 또는 A측이 눌러져 있는가를 판단하며(스텝 ST42), D측이 눌러져 있으면 FM방송주파수대역의 최소주파수를 변수 F에 기억하고 (스텝 ST43), 수신주파수를 변수 F의 주파수에 튜닝하며(스텝 ST44) , 수신품질검출장치의 출력전압치를 변수 Q에 기억한다(스텝 ST45) .

변수 Q가 소정치이하이면(스텝 ST46), 수신주파수를 변수 F 의 주파수에 튜닝시키고 다음 스텝으로 이행한다.

한편, 변수 Q가 소정치보다 클 때에는 (스텝 ST46), 변수 F를 인접 FM방송주파수를 표시하는 주파수간격(△F)만큼 변수 F에 가산한 새로운 치로 갱신한다(스텝 ST47).

그리고, 변수 F가 Fmax이하일 경우에는 스텝 ST44로 되돌아가고, 갱신된 변수 F의 주파수로 동작을 반복한다.

한편, 변수 F가 Fmax이상이면, 변수 F는 FM방송주파수영역을 초과하고 있으므로, 스텝 ST43으로 되돌아간다.

다음, 최소주파수(Fmin)를 변수 F에 설정하고 상기 동작을 반복한다.

스위치부(86)에서 단추 A가 눌러지면(스텝 ST42), 최소주파수(Fmin)를 변수 F에 설정하고(스텝 ST49), 수신주파수를 변수 F이 주파수에 튜닝하며 (스텝 ST50), S미터의 출력전압치를 변수 S에 설정한다(스텝 S51).

다음, 변수 S에 기억된 치가 소정치이하이면(스텝 ST52), 수신주파수를 변수 F 의 주파수에 튜닝하고 다음 스텝으로 이행한다.

한편 변수 S에 기억된 치가 소정치이상이면(스텝 ST52), 변수 F의 주파수를 인접 FM 방송주파수를 표시하는 주파수간격(△F)만큼 변수 F에 가산하여 새로운 치로 갱신한다(스텝 S53).

다음, 주파수 F가 Fmax이하이면, 스텝 ST50에 되돌아가고(스텝 ST54), 갱신주파수로 상기 동작을 반복한다.

한편, 변수 F가 Fmax이상이면(스텝 ST54), 즉 FM방송대역의 스캔닝동작이 종료되면, 스텝 ST49로 되돌아간다.

그리고, 최소주파수(Fmin)를 변수F에 설정하고, 상기 동작을 반복한다.

제26도는 제19도의 실시예 7에 의한 디지털수신기(800)의 제어부(11)의 또 다른 동작을 나타낸 플로차트이다.

제24도의 자동메모리단추(88)가 눌려져 있는가를 판단하고, 눌려져 있으면 FM방송주파수영역의 최소주파수(Fmin)를 변수 F에 설정하고 0을 변수 I에 설정한다(스텝 ST62).

다음, 제24도의 선택부(86)에서 D 또는 A 단추가 눌려져 있는가를 판단하고(스텝 ST63), D측이 눌려져 있는 경우에는, 수신주파수를 변수 F주파수에 튜닝하고, 수신품질검출장치의 출력전압치를 변수 Q에 기억한다(스텝 ST65).

다음, 변수 Q가 소정치이하이면(스텝 S66), 변수 I를 1만큼 갱신하고, 변수 F를 불휘발성기억영역 MF(I)에 기억한다(스텝 ST67).

스텝 ST68에서, 변수 F의 치를 인접 FM방송주파수를 표시하는 주파수간격(△F)만큼 변수 F에 가산한 새로운 치로 갱신한다(스텝 ST68).

다음, 주파수 F가 Fmax이하이면, 스텝 ST64로 이행하고 갱신된 주파수 F로 상기 동작을 반복한다.

다음, 변수 F의 주파수가 Fmax이하이면, 즉 YES의 경우에는 스텝 ST64에 되돌아가고, 갱신된 변수 F 의 주파수로 동작을 반복한다.

또, 변수 F가 Fmax이상일 경우에는, 즉 NO이 경우에는, 스텝 ST69에서, FM방송의 스캐닝동작을 종료하고 다음 스텝으로 이행한다.

스텝 ST63에서, 단추 A를 누르면, 수신주파수를 변수 F의 주파수에 튜닝하고, S미터의 출력전압치를 변수 S에 설정한다(스텝 ST71).

다음, 변수 S에 기억된 치가소정치이하이면, 변수 I를 1만큼 갱신하고, 변수 F룰 불휘발성기억영역 MFA(I)에 기억한다(스텝 ST73).

그리고, 스텝 ST74에서, 변수 F의 주파수를 주파수간격(△F) 만틈 변수 F에 가산한 새로운 치로 갱신한다.

변수 F가 Fmax이하일 때에는, 즉 YES의 경우에는, 스텝 ST70에 되돌아가고, 갱신된 변수 F의 주파수로 반복동작을 한다.

또, 변수가 Fmax이상인 경우에는, 즉 NO의 경우에는, 스텝 ST69에서 르방송영역의 스캐닝동작을 종료하고, 다음 스텝에 이행한다.

제27도는 제19도의 실시예 7에 의한 디지털수신기(800)의 제어부(11)의 또 다른 동작을 나타낸 플로차트이다.

먼저, 제어부(11)는 제24도의 (89)에 표시된 단추(1~6)가 눌러졌나를 판단하고(스텝 ST81), 그중의 1개가 사용자에 의해 눌러졌을 경우에는, 그 단추번호는 변수 I에 기억된다(스텝 ST82).

다음, 제어부(11)는 선택부(86)에서 A단추 또는 D단추가 눌려져 있는가를 판단하고(스텝 ST84), 단추 D가 눌려져 있으면, 불휘발성기억영역 MFD(I)의 주파수는 변수 F에 기억되고, 변수 F의 주파수에 튜닝하며(스텝 ST86), 다음 스텝으로 이행한다.

한편, 스텝 ST83에서 단추 A가 눌려져 있으면, 불휘발성기억영역 MFA(I)의 주파수는 변수 F에 기억되고(스텝 ST85), 수신주파수를 변수 F의 주파수에 튜닝한다(스텝 ST86).

그리고 다음 스텝으로 이행한다.

[실시에 8]

제28도는 이 발명의실시예 8에 대한 디지털수신기(800)의 구성을 나타내는 구성도이며, 상기 실시예와 동일 또는 상당부분에는 동일부호의 부여하고 중복설명을 생략한다.

제28도에서, 70은 FM검파부(6)에서 출력되는 S미터신호(sig 66)와 디지털복조부(7)에 출력되는 수신신호의 품질신호(예컨대, sig 36)를 제어부(11)에서 출력된 제어신호(sig 11c)에 따라 선택하는 선택장치이다.

제29도의 플로차트에 의거하여 동작을 설명한다.

먼저, 변수 F에 FM방송주파수대역의 최소주파수(Fmin)를 기억하고, 0을 변수 I에 설정하며(스텝 ST91), 수신주파수를 주파수 F에 튜닝한다(스텝 ST92).

선택장치(70)에 Q측을 선택하도록 설정하여 변수 Q에 수신품질검출장치의 출력전압치를 기억한다(스텝 ST93).

변수 Q가 소정치이하이면(스텝 ST94), 변수 I를 1만큼 갱신하고 불휘발성기억영역 MF(I)에 변수 F의 치를 기억하고(스텝 ST95), 선택장치(70)에 S측을 선택하도록하여 불휘발성기억영역 S(I)에 S미터 출력전압치를 기억한다(스텝 ST96).

다음, 스텝 ST97에서 변수 F에서 주파수를 인접 FM 방송주파수간격(△F)만큼 변수 F에 가산한 새로운 치로 갱신한다.

그리고, 변수 F가 Fmax이하이면(스텝 ST98), 스텝 ST92로 되돌아가고, 갱신된 변수 F의 주파수로 동작을 반복한다.

한편, 스텝 ST98에서, 변수 F가 스텝 ST69의 Fmax이상이면, 즉 FM방송대역의 스캐닝동작이 종료되면, 다음 스텝으로 이행한다.

[실시예 9]

제30도는 이 발명의 실시예 9에 의한 디지털수신기(1000)의 구성을 나타내는 구성도이며, 상기 실시예 1~8과 동일 또는 상당부분에는 동일부호를 부여하고 중복설명을 생략한다.

제30도에서, 72는 비교리(69)의 출력과 FM검파부(6)의 출력인 스톱신호(sig 6c)의 논리적(AND)를 출력하는 논리적장치, 73은 수신품질검출장치의 평활출력전압치(sig 9d)와 기준전압치(VR4)을 비교하여 비교결과를 출력하는 비교기, 74는 비교기(73)의 출력과 FM 검파부(6)의 스톱신호(sig 6c)의 논리적을 출력하는 논리적장치이다.

다음, 제30도의 구성을 디지털수신기(1000)에 대한 동작을 설명한다.

디지털복조부(100)내의 수신품질검출장치에서의 평활출력은 제31도와 같은 특성을 나타내므로, 제31도와 같이 비교기(69)의 비교전압(VR3) 및 비교기(73)의 비교전압(VR4)을 VL에서 VH사이에서 선택할 필요가 있을 때, 비교기(69) 및 비교기(73)이 출력특성은 제32도와 같이 되므로, 이 신호에 따라 제어하는 경우, 전계강동가 매우 약할 때 정상적인 판단이 되지 않을 때가 있다.

FM 검파부(6)에서 출력되는 스톱신호출력특성을 제33도와 같이 설정하면, 비교기(69) 및 비교기(73)의 출력과 스톱신호의 논리적출력은 제34도와 같이 되고, 이 논리적출력신호에 따라 제어하므로서, 전계강도가 매우 약할 경우에도 정상적인 판단을 할 수 있다.

이 실시예에서는 논리적장치(72)의 출력신호(sig 72)로 다이버시티부(3)를 제어하고, 논리적장치(74)의 출력신호(sig 74)를 제어부(11)이 포트(Q3)에 입력한다.

다음, 제35도의 플로차트에 의거하여 디지털수신기(1000)의 동작을 설명한다.

먼저, FM방송주파수대역의 최소주파수를 변수 F 에 기억하고(스텝 ST101), 수신주파수를 변수 F에 튜닝한다(스텝 ST102).

포트(Q3)가 정논리상태의 출력신호(sig 74)를수신하고(스텝 ST103), 다음 스텝으로 이행한다.

한편, 포트(Q3)가 부논리상태의 출력신호(sig 74)를 수신하면(스텝 ST103), 변수 F에서 주파수를 인접 FM 방송의 주파수간격(△F)만큼 변수 F에 가산한 새로운 치로 갱신한다(스텝 ST 104).

변수 F가 Fmax이하이면(스텝 ST105), 스텝 ST102로 되돌아가고, 갱신된 변수 F의 주파수로 동작을 반복한다.

또, 변수 F가 Fmax이상이면, 즉 스텝 ST105에서 NO의 경우이면, 변수 F가 FM방송대역의 최고주파수를초과하고 있으므로, 스텝 ST101로 되돌아간다.

스텝 ST101에서, 변수 F는 Fmin으로 갱신되고, 상기 동작을 반복한다.

또, 이 일련의 동작은 사용자의 요구에 의해, 또는 자동적으로 기동된다.

[실시예 10]

제36도는 이 발명의 실시예 10에 의한 디지털수신기(1100)의 구성을 나타내는 구성도이며, 상기 실시예 1~9와 동일 또는 상당부분에는 동일부호를 부여하고 중복설명을 생략한다.

제36도에서, 75는 FM검파부(6)의 출력인 S 미터신호(sig 6b)와 기준전압(VR5)을 비교하여, 비교결과를 출력하는 비교기, 76은 S미터신호와 기준전압(VR6)을 비교하여 비교결과를 출력하는 비교기이다.

제36도의 실시예 10에 의한 디지털수신기(1100)의 동작을 설명한다.

디지털복조부(100)내의 수신품질검출장치에서의 평활출력은 제31도에 표시된 특성을 나타낸다.

배교기(69,73)의 기준전압(VR3,VR4)을 제31도와 같이 VL에서 VH사이에서 선택할 필요가 있을 경우, 비교기(69,73)의 출력특성은 제32도와 같이 되므로, 이 신호에 따라 제어할 경우, 전계강도가 매우 약할 때 정상적인 판단이 되지 않을 때다.

S미터신호(sig 6b)와 비교기(75)의 기준전압(VR5) 및 비교기(76)의 기준전압(VR6)과의 비교출력특성을 제33도와 같이 설정하면, 비교기(69) 및 비교기(73)의 출력신호와 비교기(75) 및 비교기(76)의 출력신호의 논리적 출력은 제34도 같이 되고, 그 논리적 출력신호에 따라 제어하므로서 전계강도가 매우 약한 경우에도 정상적인 판단이 가능하다.

제36도의 실시예 10에서는, 논리적장치(72)의 출력신호로 다이버시티부(3)를 제어하고, 논리적장치(74)의 출력신호를 제어부(11)의 포트(Q3)에 입력하므로, 이 실시예에서도 실시예 9와 동일한 효과를 얻을 수 있다.

[실시예 11]

제37도는 이 발명의 실시예 11에 의한 디지털수신기(1200)의 구성을 나타낸 구성도이며, 상기 실시예 1~10과 동일 또는 상당부분에는 동일부호를 부여하고 중복설명을 생략한다.

제37도에 있어서, 77은 디지털복조부(1300)에서 출력되는 복수의 평활출력(sig 36, sig 42, sig 53, sig 67)을 합성하는 기능을 가진 디지털검파복조부이며, 이 복수의 평활출력을 출력하는 디지털복조부(1300)의 예를 제38도에 나타낸다.

제38도는 디지털복조부(1300)의 구성을 나타내는 구성도의 블록도이다.

제38도에 표시한 실시예에 의한 디지털복조부(1300)의 구성은, 제1도에 표시한 실시예 1에 의한 디지털복조부(100)의 구성, 제9도에 표시한 실시예3에 의한 디지털복조부(400)의 구성, 제11도에 표시한 실시예4에 의한 디지털복조부(500)의 구성, 제18도에 표시한 실시예 6에 의한 디지털복조부(700)의 구성과 동일하므로, 그의 설명을 생략한다.

제38도의 디지털복조부(1300)는 제37도의 디지털복조부(1200)의 디지털복조부(77)에 복수의 평활출력신호(sig 36, sig 42, sig 53, sig 67)를 출력한다.

다음, 동작에 대하여 설명한다.

제38도의 디지털복조부(1300)에서 4개의 평활출력신호는 동일한 특성을 가지며, 전체의 출력특성은 다음과 같다.

$$sig\ 77 = W_1 \times sig\ 36 + W_2 \times sig\ 42 + W_3 \times sig\ 53 + W_4 \times sig\ 67$$

그러므로, 출력신호(sig 77)와 기준전압(VR7)의 비교동작에 의해 얻어진 비교출력신호로 다이버시티부(3)를 제어한다.

A/D변환장치(76)에서의 A/D변환신호가 제어부(11)에 입력되므로, A/D변환신호에 의해 평활신호에 의한 것보다 더욱 정확한 제어를 제어부(11)가 할 수 있다.

[실시예 12]

제39도는 이 발명의 실시예 12에 의한 디지털수신기(1400)의 구성을 나타내는 구성도이며, 상기 실시예 1~11과 동일 또는 상당부분에는 동일부호를 부여하고 중복설명을 생략한다.

제39도의 디지털수신기(1400)에서, 80은 수신품질검출장치의 평활출력(sig 36)과 기준전압(VR8)을 비교하여 비교결과를 출력하는 비교기, 81은 평활출력(sig 42)과 기준전압(VR9)을 비교하여 비교결과를 출력하는 비교기, 82는 평활출력(sig 53)과 기준전압(VR10)을 비교하여 비교결과를 출력하는 비교기, 83은 평활출력(sig 67)과 기준전압(VR11)을 비교하여 비교결과를 출력하는 비교기, 84는 비교기(80~83)의 비교출력신호의 논리화를 출력하는 논리화장치이다.

다음, 제39도의 디지털수신기(1400)에 대하여 설명한다.

비교기(80~83)에 의해 평활신호(sig 36,sig 42, sig 53, sig 67)를 기준전압(VR8~VR11)과 비교하고, 수신상태가 좋은 경우에는, 부논리를 출력하고, 수신상태가 나쁜 경우에는 정논리를 출력하도록 설정하며, 논리화장치(84)에 의해 비교출력신호(sig 80~sig83)의 논리화출력을 다이버시티부(3)에 입력하고 다이버시티부를 제어한다.

또, 논리화출력신호(sig 84)를 제어부(11)의 포트(Q3)에 입력하고, 제어부(11)에 의해 소정의 처리를 시행하므로서, 수신품질검출장치의 평활출력을 단독으로 사용하는 경우보다도 정확한 제어가 가능하다.

또한, 실시예 12의 디지털수신기(1400)에서는 다이버시티부(3)를 제어하는 비교기(80~83)는 비교수단으로 사용되며, 그것을 통하여 제어부(11)의 동작을 제어하는 신호가 제어부(11)에 입력된다.

그러므로, 각 기준전압(VR8~VR11)을 복수의 장치와 시스템에 대해 공동으로 사용되는 전압치로 설정하므로서, 회로규모를 삭감할 수 있다.

또, 이 발명의 실시예 1~12에 있어서, 디지털로 FM 다중방송수신기의 동작 및 구성을 설명하였다.

그러나, 이 발명의 범위는 이들 실시예에 한정된 것이 아니며, 이 발명은 디지털로 변조된 데이터신호를 수신하고 처리하는 일반 목적의 수신기에 응용될 수 있다.

상세히 설명한 바와같이, 이 발명의 디지털수신기에서는, 수신한 디지털변조신호 및 검파출력신호를 2진화하고, 그 2진화된 파형에 따라 수신신호의 수신품질을 검출하는 수신품질검출장치를 구비하도록 구성하였으므로, 수신품질을 추정할 수 있는 효과가 있다.

또, 이 발명의 다른 실시예에 의한 디지털수신기에서는 수신한 디지털변조신호의 2진화 파형가 제1 및 제2펄스파형을 비교한 에러신호와 소정의 제3의 펄스파형을 비교한 에러신호의 펄스폭에 따라 수신신호의 품질을 추정하는 수신품질검출장치를 구비하도록 구성하였으므로, 수신품질을 추정할 수 있는 효과가 있다.

또한, 이 발명의 또 다른 실시예에 의한 디지털수신기에서는, 검출출력신호의2진화파형과 동기클록신호에 따라 판정한 디지털변조파형을 비교한 에러신호의 펄스폭에 따라서 수신신호의 품질을 추정하는 수신품질검출장치를 구비하도록 구성하였으므로, 수신품질을 추정할 수 있는 효과가 있다.

또, 이 발명의 도 다른 실시예에 의한 디지털수신기는, 2비트 지연검파에 의한 에러정정수단의 에러정정펄스의 펄스수에 따라 수신신호의 품질을 추정하는 수신품질검출장치를 구비하였으므로, 수신품질을 추정할 수 있는 효과가 있다.

또한, 이 발명의 또 다른 실시예에 의한 디지털수신기는, 검파출력파형에 따른 트리거신호와 동기클록신호에 따라 발진기를 스위칭하는 동기클록재생장치를 구비하였으므로, 신속하고, 정확하게 동기클록이 얻어지는 효과가 있다.

또, 이 발명의 또 다른 실시예에 의한 디지털수신기는, 제1 및 제2의 검파수단의 검파출력파형에 의거한 트리거신호의 논리적출력신호와 동기클록신호에 따라 발진기를 스위칭하는 동기클록재생장치를 구비하였으므로, 신속하고, 정확하게 동기클록을 얻을 수 있으며, 에러동기를 방지할 수 있다.

또, 이 발명의 또 다른 실시예에 의한 디지털수신기는, 수신품질검출장치의 출력신호에 따라 동기클록재생장치의 동기스캐닝동작을 정지하는 정지회로를 구비하였으므로, 에러동기를 방지할 수 있는 효과가 있다.

또, 이 발명의 또 다른 실시예에 의한 디지털수신기는, 제1 및 제2의 검파수단의 검파출력파형에서 트리거신호를 발생하는 제1과 제2의 트리거발생수단을 구비하고, 이 양 트리거발생수단의 출력신호가 동시에 출력되는 기간에 따라 수신신호의 품질을 추정하는 수신품질검출장치를 구비하였으므로, 수신신호의 품질을 추정할 수 있는 효과가 있다.

또한, 이 발명의 또 다른 실시예에 의한 디지털수신기는, 수신품질검출장치의출력신호에 따라 복수의 수신안테나의 수신출력을 선택 합성하는 다이버시티회로를 구비하였으므로, 정확한 다이버시티제어가 되는 효과가 있다.

또, 이 발명의 또 다른 실시예에 의한 디지털수신장치는 수신품질검출장치의 출력신호에 따라 수신신호의 수신상태를 표시하는 표시부를 구비하고 있으므로, 사용자가 데이터의 수신상태를 인식할 수 있는 효과가 있다.

또한, 이 발명의 또 다른 실시예에 의한 디지털수신기는, 수신품질검출장치의 출력신호에 따라 데이터수신가능한 주파수를 자동선국하도록 구성하였으므로, 데이터수신이 불가능한 주파수는 선국하지 않고, 데이터수신이 가능한 주파수만을 선국하는 자동선국동작을 신속하게 할 수 있는 효과가 있다.

또한, 이 발명의 또 다른 실시예에 의한 디지털수신기는 수신가능한 주파수를 기억하고 수신불가능한 주파수는 기억하지 않도록 구성하였으므로, 수신가능한 주파수만을 기억하는 자동기억동작, 즉 메모리동작이 신속하게 될 수 있는 효과가 있다.

또, 이 발명의 또 다른 실시예에 의한 디지털수신기는, 수신품질검출장치의 출력신호에 따라 데이터수신가능한 주파수와 그의 주파수의 수신전계강도을 기억할 수 있는 구성으로 하였으므로, 현재 수신하고 있는 주파수의 수신상태가 나쁘게 된 경우에 다른 주파수를 수신하는 릴레이튜닝동작에 있어서, 수신가능주파수와 그 주파수의 수신전계강도의 탐색동작을 신속하게 할 수 있는 동시에 현재 수신하고 있는 주파수의 수신상태가 나빠진 경우, 수신가능한 주파수의 수신전계강도를 기억하고 있으므로, 그 수신전계강도에 기준한 튜닝하는 주파수를 선정하므로서, 수신가능주파수에서의 릴레이튜닝동작을 신속하고, 그리고 원활하게 할 수 있는 효과가 있다.

또한, 이 발명의 또 다른 실시예에 의한 디지털수신기는, 수신품질검출장치의 출력신호에 따라 기억된 주파수와 수신전계강동신호에 따라 기억된 주파수를 호출하는 기능을 임의로 스위칭하도록 구성하였으므로,

정규방송을 수신한 경우는, 수신전계강도에 따라 기억된 주파수를 호출하는 기능을 선택하고 다중 방송을 수신하고 싶을 때는 수신품질검출장치의 출력신호에 따라 기억된 주파수를 호출하는 기능을 선택하므로서, 사용자가 희망하는 정보를 송신하고 있는 주파수를 선택하는 것이 임의로 될 수 있는 효과가 있다,

또, 이 발명의 또 다른 실시예에 의한 디지털수신기는, 수신품질검출장치의 출력신호에 따라 자동선국하는 기능과, 수신전계강도신호에 따라 자동선국하는 기능을 임의로 스위칭하도록 구성하였으므로, 정규방송을 수신하고 싶을때에는 수신전계강도에 따라 자동선국하는 기능을 선택하고, 다중방송을 수신하고 싶을 때에는 수신품질검출장치의 출력신호에 따라 자동선국하는 기능을 선택하므로서, 사용자가 바라는 정보를 송신하고 있는 주파수를 자동선국하는 것이 임의로 될 수 있는 효과가 있다.

또한, 이 발명의 또 다른 실시예에 의한 디지털수신기는, 수신품질검출장치의 출력신호에 따라 자동선국하는 기능과, 수신전계강도신호에 따라 자동선국하는 기능을 임의로 스위칭하도록 구성하였으므로, 정규방송을 자동기억하고 싶을 경우에는 수신전계강도에 따라주파수를 기억하는 기능을 선택하고, 다중방송을 자동기억하고 싶을 경우에는 수신품질검출장치의 출력신호에 따라 주파수를 기억하는 기능을 선택하므로서, 사용자가 바라는 정보를 송신하고 있는 주파수만을 자동기억하는 것이 임의로 될 수 있는 효과가 있다.

또, 이 발명의 또 다른 실시예에 의한 디지털수신기는, 수신품질검출장치의 출력신호와 수신전계강도신호 또는 스톱신호를 스위칭하는 스위치회로를 구비하였으므로, 제어부의 입력포트를 증성하지 않고, 이 발명의 회로를 추가할 수 있는 효과가 있다.

또한, 이 발며의 또 다른 실시예에 의한 디지털수신기는 수신품질검출장치의 출력신호를 평활하는 평활회로를 구비하므로, 수신전계강도신호 및 스톱신호와 동일하게 수신신호의 품질을 전압으로 표현하며, 수신신호품질에 의거한 제어가 용이하게 되는 효과가 있다.

또, 이 발명의 또 다른 실시예에 의한 디지털수신기는, 수신품질검출장치의 출력신호를 평활하는 평활회로를 구비하였으므로, 수신전계강도신호 및 스톱신호와 동일하게 수신신호의 품질을 전압으로 표현하고, 수신신호품질에 따른 시스템제어가 용이하게 되는 효과가 있다.

또한, 이 발명의 또 다른 실시예에 의한 디지털수신기는, 복수의 수신품질검출장치의 출력신호의 합성출력신호에 따라 소정의 처리를 하도록 구성하였으므로, 정확하게 수신신호의 품질을 추정할 수 있는 효과가 있다.

또한, 이 발명의 또 다른 실시예에 의한 디지털수신기는, 복수의 수신품질에서의 복수의 출력신호를 복수의 기준전압과 비교하는 비교기를 구비하고 있으며, 또 복수의 비교기에서의 비교신호를 논리화장치로 논리화동작을 시행하고, 그의 결과를 제어부 및 다이버시티부에 송신하므로 매우 정확한 제어동작을 행할 수 있다.

또한, 기준전압은 디지털수신기의 복수의 시스템 및 장치에 공통으로 사용되므로, 회로규모를 삭감할 수 있는 효과가 있다.

(57) 청구의 범위

청구항 1

디지털변조된 신호를 수신하는 수신부와 상기 수신한 디지털변조신호를 디지털 검파하므로서 얻어진 검파출력신호의 논리상태를 판정하고, 상기 수신한 디지털변조신호를 복조하여 데이터신호를 출력하는 디지털복조부로 구성된 디지털수신기에 있어서, 상기 디지털복조부는 상기 디지털변조신호를 2진화 신호로 변환하는 2진화 변환수단과, 이 2진화신호의 파형에 따라 상기 데이터신호의 수신품질을 검출하는 수신품질검출장치를 구비하고, 상기 수신품질검출장치는 상기 2진화신호의 정의 펄스폭과 제1의 시간폭과의차의 시간폭과 상기 2진화신호의 부의 펄스폭과 제2의 시간폭과의 차의 시간폭과 제3의 시간폭과의 차의 시간폭을 갖는 제3펄스를 출력하는 펄스발생수단을 구비하여, 상기 펄스발생수단으로부터 출력되는 제3의 펄스의 펄스폭에 따라서, 상기 데이터신호의 수신품질을 추정하는 것을 특징으로 하는 디지털수신기.

청구항 2

디지털변조된 디지털변조신호를 수신하는 수신부와, 수신한 디지털변조신호를 검파, 판정, 복조하여 데이터신호를 발생하는 디지털복조부를 구비한 디지털수신기에 있어서, 수신한 디지털변조신호를 2진화신호로 변환하는 2진화변환수단과, 2비트 시간간격으로 상기 수신한 디지털변조신호를 지연시키는 2비트지연검파부와, 상기 2비트지연검파부로부터의 출력에 따라 수신된 디지털변조신호의 에러코드를 정정하고 에러정정부로 구성되고, 상기 에러정정부의 펄스수에 따라 소정시간애에 데이터신호의 수신품질을 추정하는 것을 특징으로 하는 디지털수신기.

청구항 3

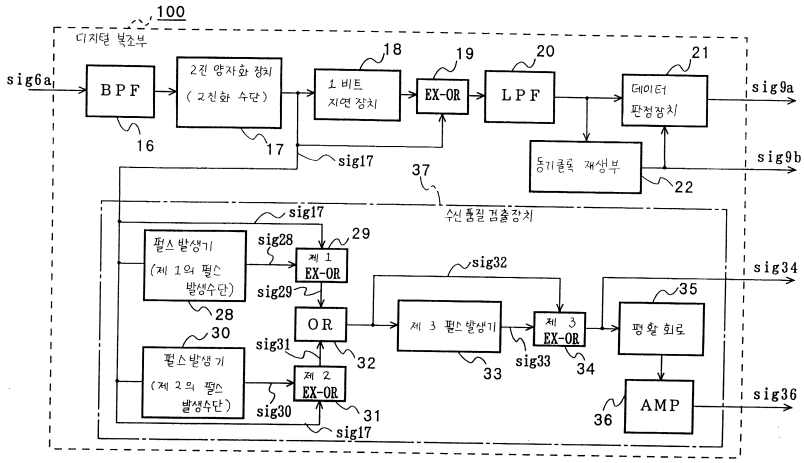
디지털변조된 디지털변조신호를 수신하는 수신부와, 상기 수신한 디지털변조신호를 검파, 판정, 복조하여 데이터신호를 출력하는 디지털복조부를 구비한 디지털수신기에 있어서, 상기 디지털복조부는 상기 수신한 디지털변조신호를 검파하고, 검파출력신호를 발생하는 검파수단과, 상기 검파출력신호에 따라 트리거신호를 발생하는 트리거발생수단과, 각각 고정주파수를 발생하는 복수의 발전기와, 동기클록재생신호를 발생하는 동기클록재생장치를 구비하고, 상기 동기클록재생장치는, 트리거신호를 수신할 때, 상기 동기클록재생신호의 고레벨 및 저레벨에 따라 복수의 발진기중의 1개를 선택하는 스위치수단과, 상기 스위치수단에 의해 선택된 복수의 발전기중의 1개에 따라 동기클록재생신호의 주파수주기를 분할하는 분주기로 구성된 것을 특징으로 하는 디지털수신기.

청구항 4

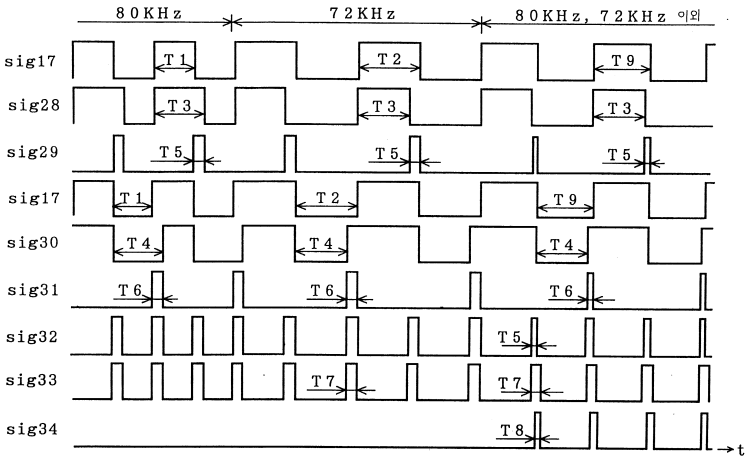
디지털변조된 디지털변조신호를 수신하는 수신부, 상기 수신된 디지털변조신호를 디지털검파, 판정, 복조하여 데이터신호를 출력하는 디지털복조부로 구성된 디지털수신기에 있어서, 상기 디지털복조부는 상기 디지털변조신호를 검파하여 검파출력신호를 생성하는 제1 및 제2의 검파수단과, 상기 검파출력수단과 파형에 따라 제1 및 제2의 트리거신호를 출력하는 제1과 제2의 트리거수단과, 이 제1 및 제2의 트리거수단에서 출력된 상기 제1 및 제2의 트리거출력 신호를 평활하는 평활회로와, 상기 평활된 제1 및 제2의 트리거신호를 증폭하는 증폭기를 갖고, 상기 증폭기로 증폭된 신호에 따라 데이터신호의 수신품질을 검출하는 것을 특징으로 하는 디지털수신기.

도면

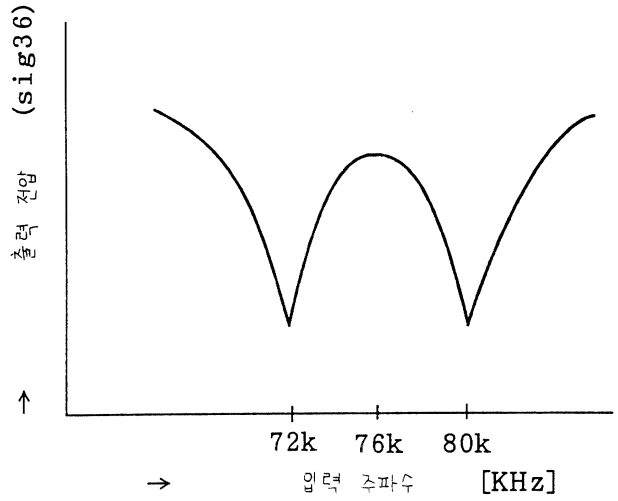
도면1



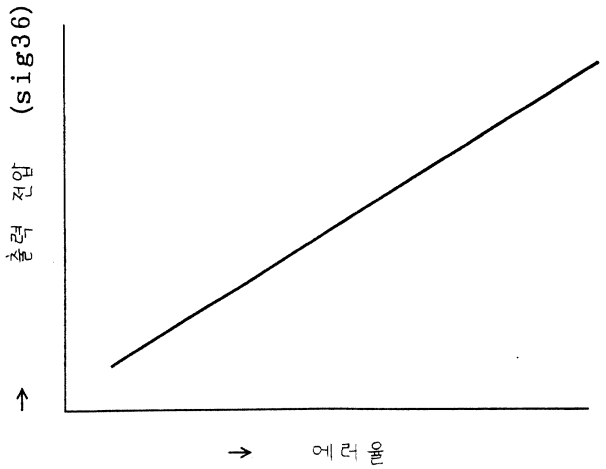
도면2



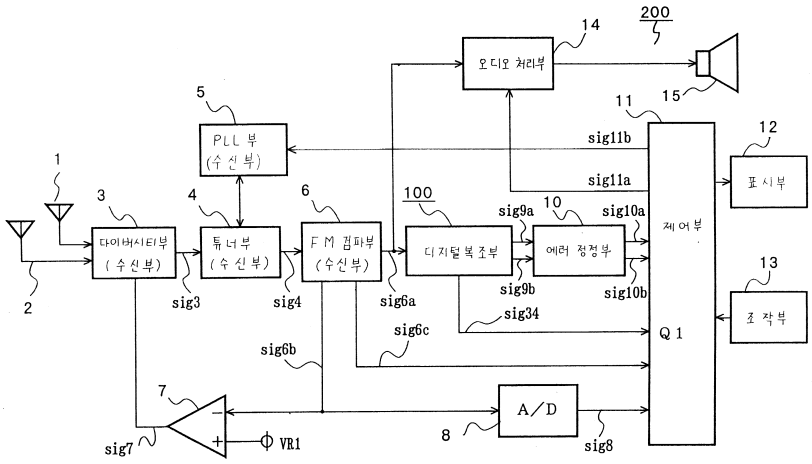
도면3


출력 전압 (sig36)
72k
76k
80k
입력 주파수 [KHz]

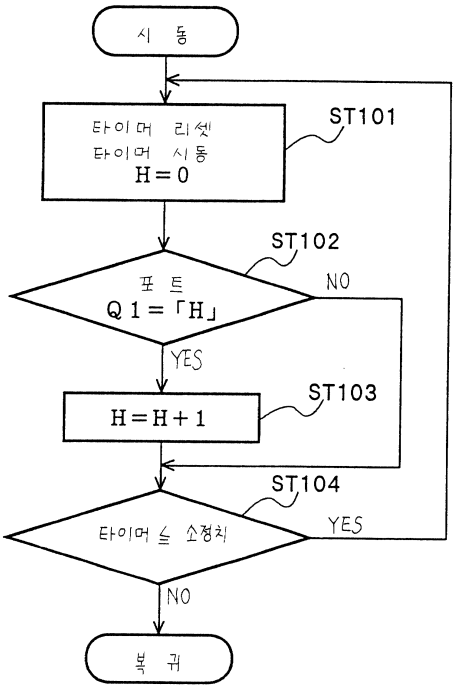
도면4


출력 전압 (sig36)
에러 율

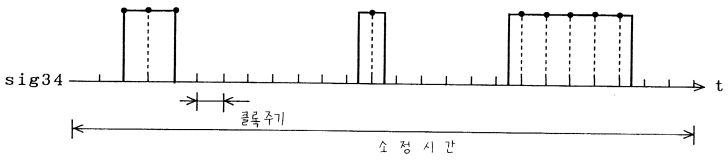
도면5


오디오 처리부
PLL 부 (수신부)
다이버시티부 (수신부)
튜너부 (수신부)
FM 검파부 (수신부)
디지털복조부
에러 정정부
제어부
표시부
조작부
A/D
VR1
sig3
sig4
sig6a
sig6b
sig6c
sig7
sig8
sig9a
sig9b
sig10a
sig10b
sig11a
sig11b
sig34
Q1

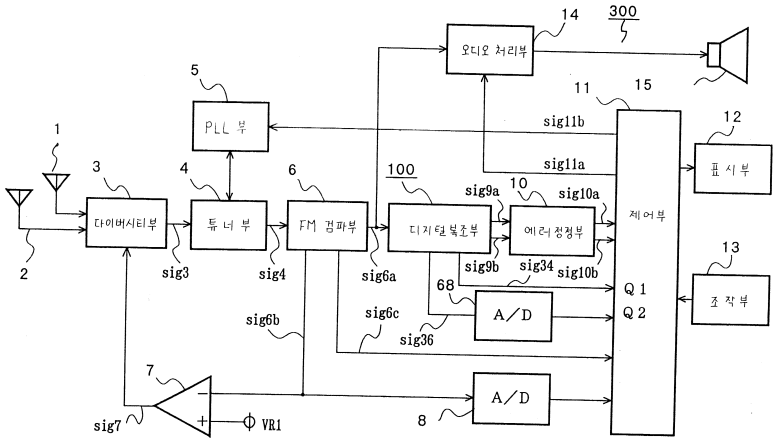
도면6


시 동
타이머 리셋
타이머 시동
H=0
ST101
ST102
포 트
Q1=「H」
NO
YES
H=H+1
ST103
ST104
타이머 ≦ 소정치
YES
NO
복 귀

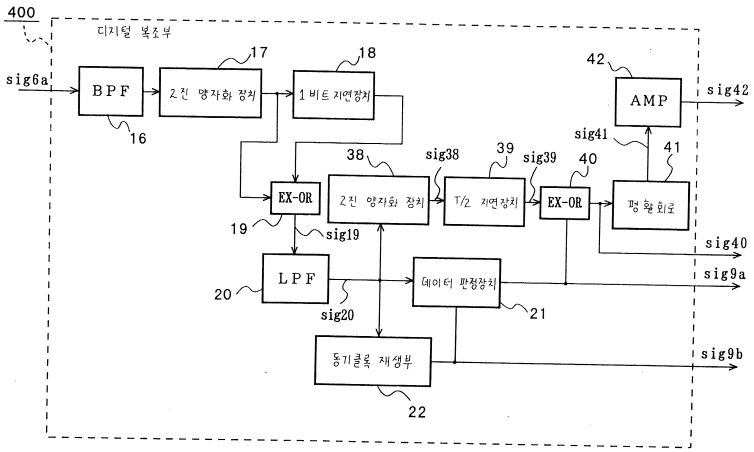
도면7


sig34
t
클록주기
소 정 시 간

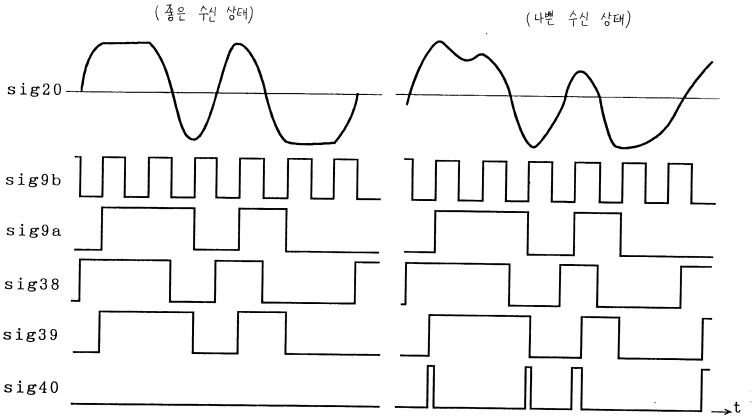
도면8


오디오 처리부
14
300
5
PLL 부
11
15
12
sig11b
sig11a
표 시 부
1
3
4
6
100
sig9a
10
sig10a
다이버시티부
튜 너 부
FM 검파부
디지털복조부
에러정정부
제어부
13
2
sig3
sig4
sig6a
sig9b
sig34
sig10b
68
Q1
Q2
조 작 부
A/D
sig6b
sig6c
sig36
7
A/D
sig7
VR1
8

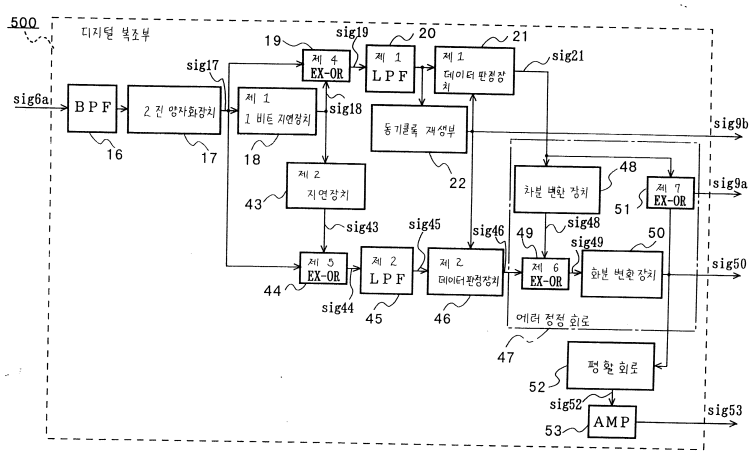
도면9



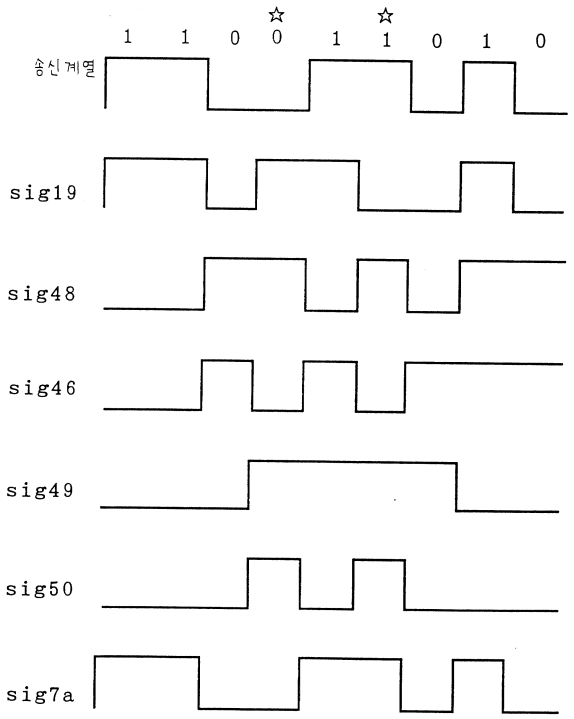
도면10



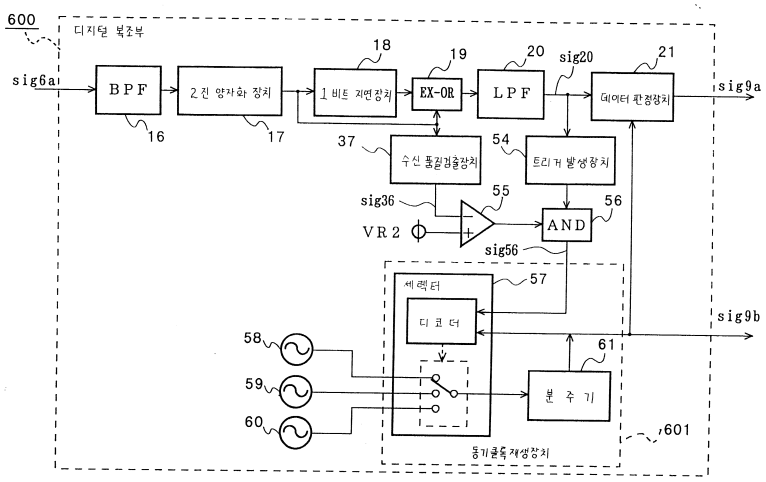
도면11



도면12



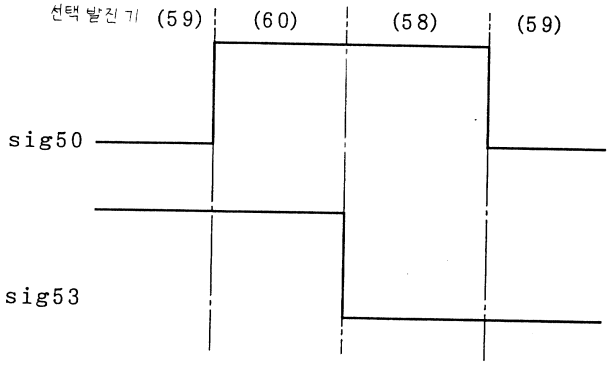
도면13



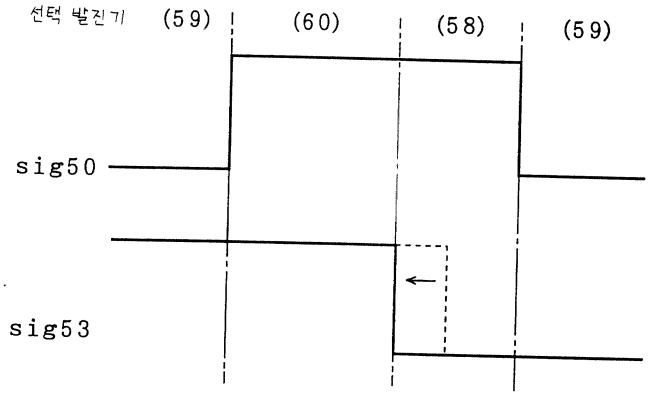
도면14

트리거 신호의 논리 (sig56)	0	1	0	1
클럭 신호의 논리 (sig9b)	0	0	1	1
선택 발진 기	59	58	59	60

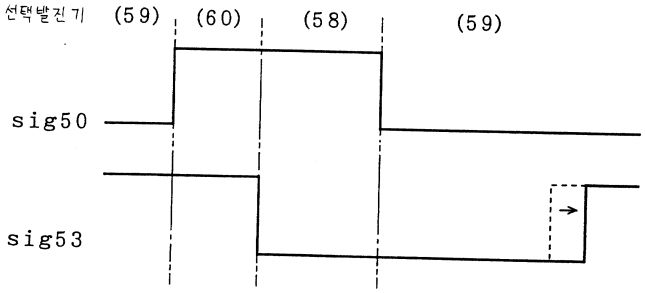
도면15



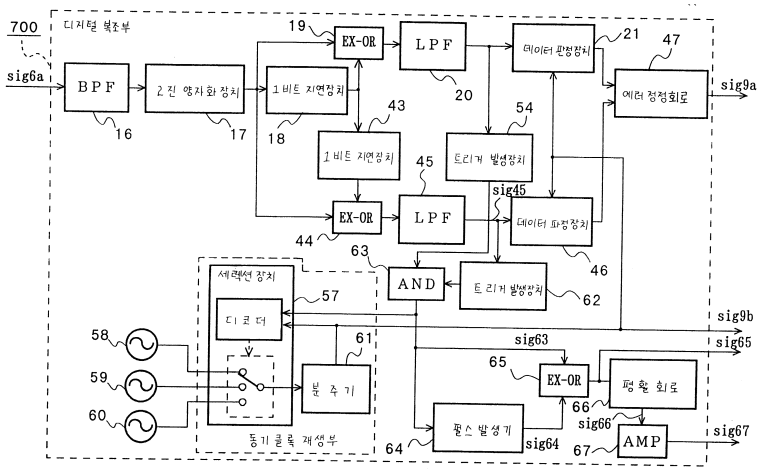
도면16



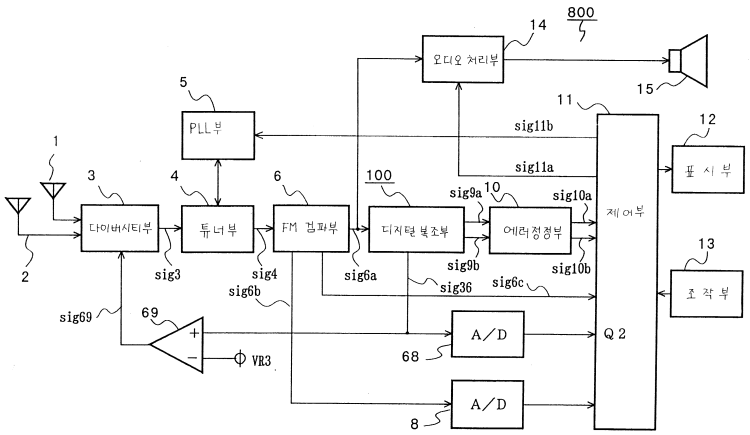
도면17



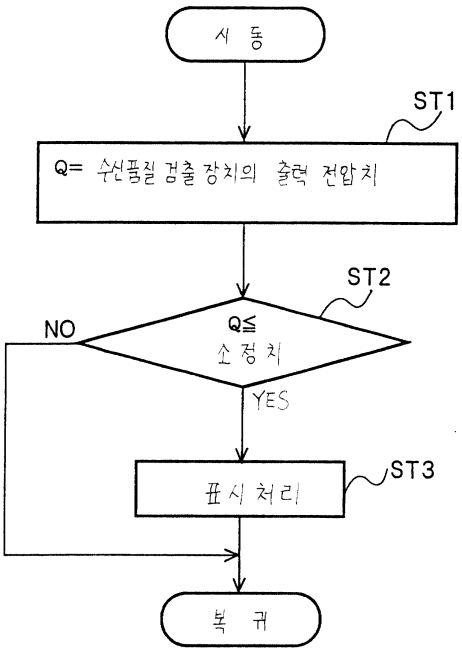
도면18



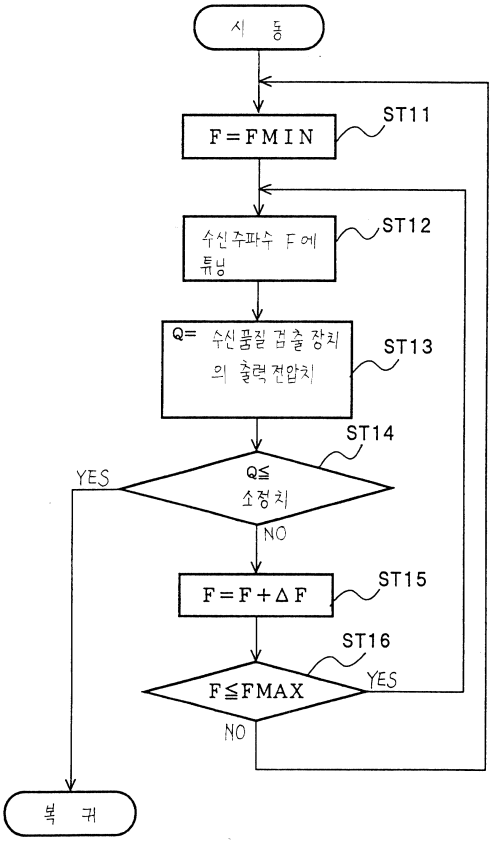
도면19



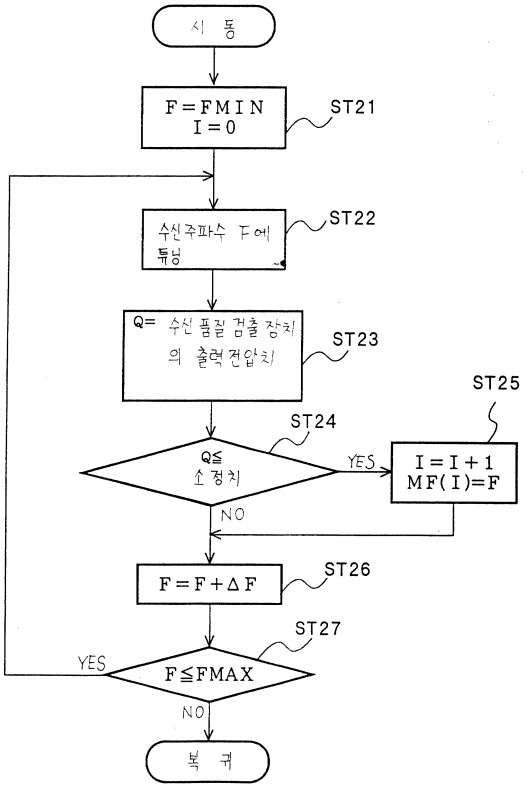
도면20



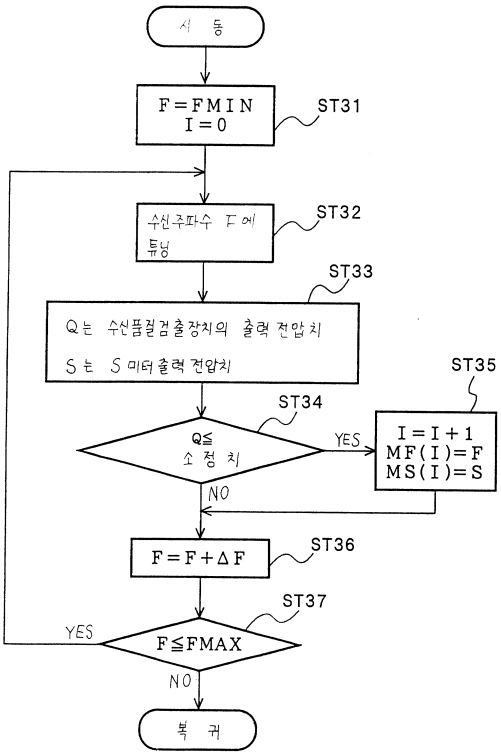
도면21


시 동
F=FMIN
ST11
수신주파수 F에 튜닝
ST12
Q= 수신품질 검출 장치의 출력전압치
ST13
ST14
Q≦ 소정치
YES
NO
F=F+ΔF
ST15
ST16
F≦FMAX
YES
NO
복 귀

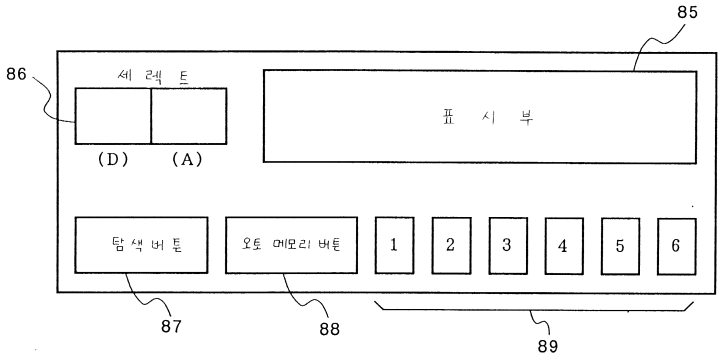
도면22


시 동
F=FMIN
I=0
ST21
수신주파수 F에 튜닝
ST22
Q= 수신 품질 검출 장치의 출력전압치
ST23
ST24
ST25
Q≦ 소정치
YES
I=I+1
MF(I)=F
NO
F=F+ΔF
ST26
ST27
YES
F≦FMAX
NO
복 귀

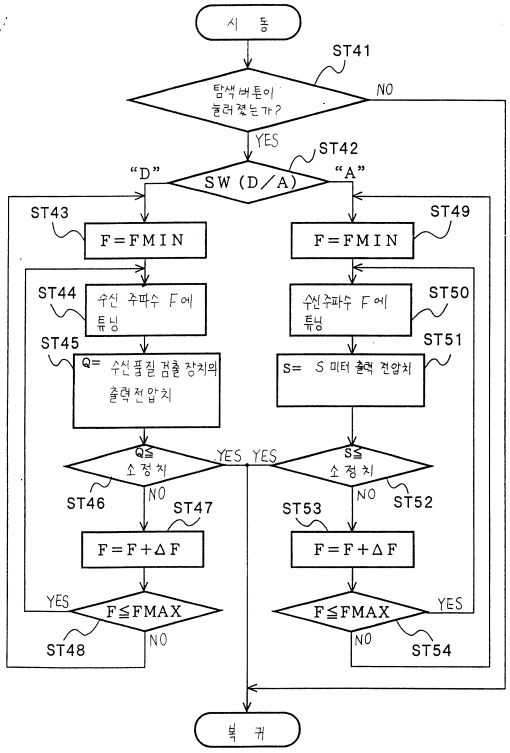
도면23


시 동
F=FMIN
I=0
ST31
수신주파수 F에
튜닝
ST32
ST33
Q는 수신픔질검출장치의 출력 전압치
S는 S미터출력 전압치
ST34
Q≦
소 정 치
YES
ST35
I=I+1
MF(I)=F
MS(I)=S
NO
F=F+ΔF
ST36
ST37
YES
F≦FMAX
NO
복 귀

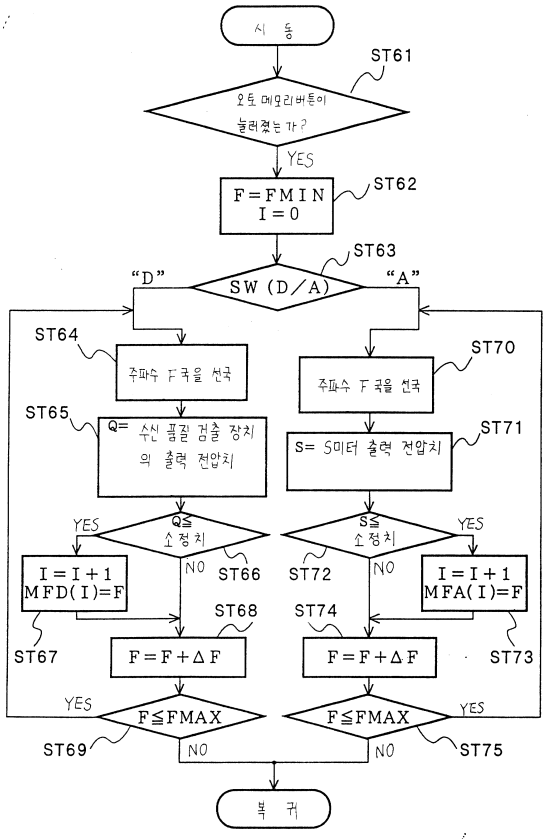
도면24


85
86
세 렉 트
(D)
(A)
표 시 부
탐 색 버 튼
오토 메모리 버튼
1
2
3
4
5
6
87
88
89

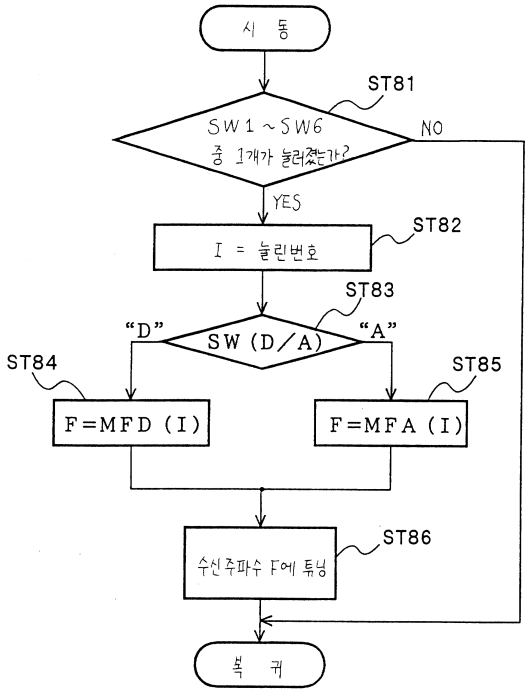
도면25


시 동
ST41
탐색버튼이 눌러졌는가?
NO
YES
ST42
"D"
SW (D/A)
"A"
ST43
F=FMIN
ST49
F=FMIN
ST44
수신 주파수 F에 튜닝
ST50
수신주파수 F에 튜닝
ST45
Q= 수신품질 검출 장치의 출력전압치
ST51
S= S 미터 출력 전압치
Q≦ 소정치
YES
YES
S≦ 소정치
ST46
NO
ST47
ST53
NO
ST52
F=F+ΔF
F=F+ΔF
YES
F≦FMAX
F≦FMAX
YES
ST48
NO
NO
ST54
복 귀

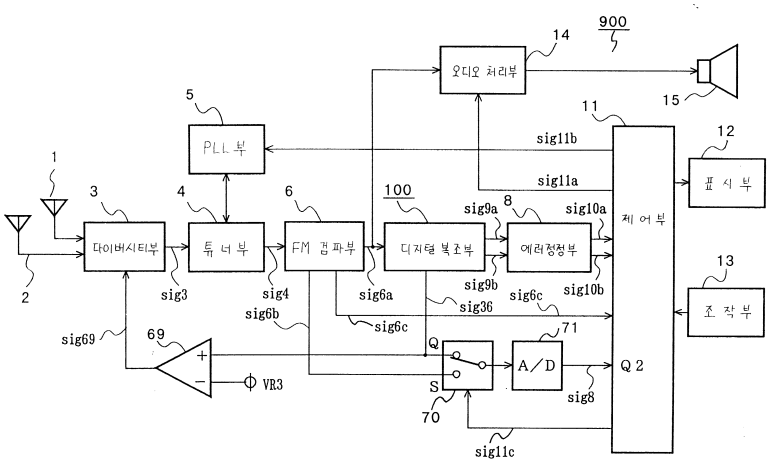
도면26


시 동
ST61
오토 메모리버튼이 눌러졌는가?
YES
F=FMIN
I=0
ST62
ST63
"D"
SW (D/A)
"A"
ST64
주파수 F 국을 선국
ST70
주파수 F 국을 선국
ST65
Q= 수신 품질 검출 장치의 출력 전압치
ST71
S= S미터 출력 전압치
YES
Q≦ 소정치
S≦ 소정치
YES
I=I+1
MFD(I)=F
NO
ST66
ST72
NO
I=I+1
MFA(I)=F
ST68
ST74
ST67
F=F+ΔF
F=F+ΔF
ST73
YES
F≦FMAX
F≦FMAX
YES
ST69
NO
NO
ST75
복 귀

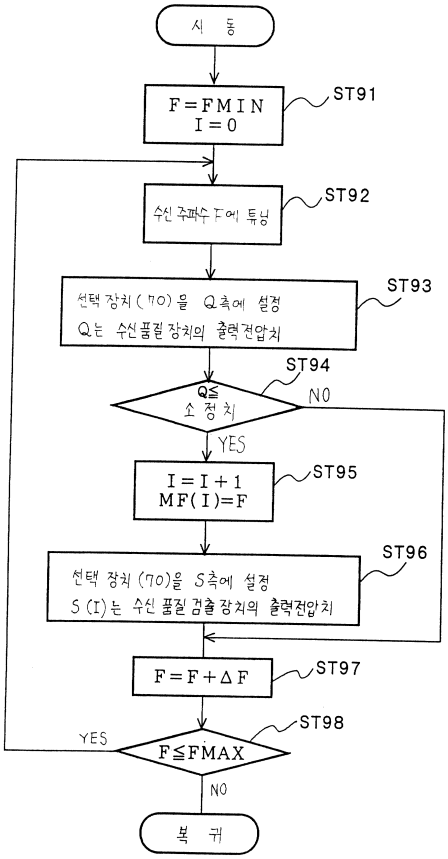
도면27


시 동
ST81
SW1 ~ SW6
중 1개가 눌러졌는가?
NO
YES
ST82
I = 눌린번호
ST83
"D"
SW (D/A)
"A"
ST84
ST85
F=MFD (I)
F=MFA (I)
ST86
수신주파수 F에 튜닝
복 귀

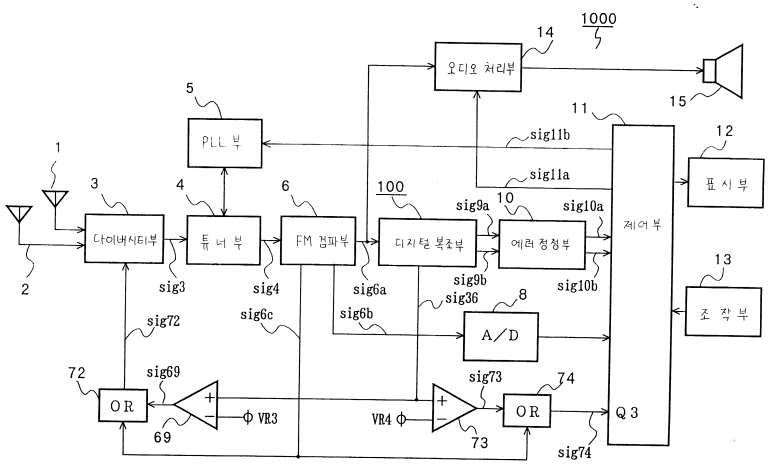
도면28


900
14
오디오 처리부
15
11
5
PLL 부
sig11b
12
sig11a
표 시 부
1
3
4
6
100
sig9a
8
sig10a
제 어 부
다이버시티부
튜 너 부
FM 검파부
디지털 복조부
에러정정부
13
조 작 부
2
sig3
sig4
sig6a
sig9b
sig6c
sig10b
sig36
sig6b
sig69
69
71
Q
A/D
Q 2
VR3
S
70
sig8
sig11c

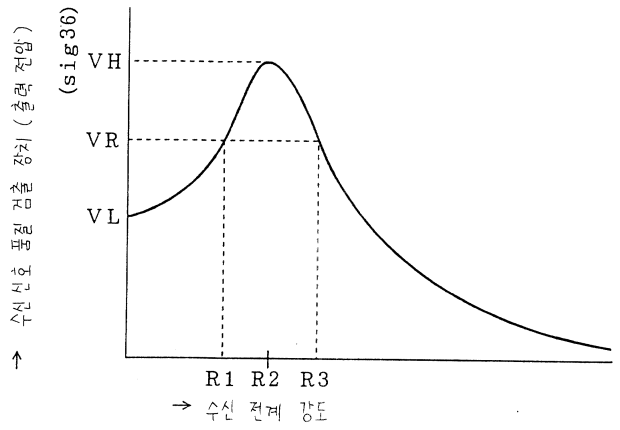
도면29


시 동
F=FMIN
I=0
ST91
수신 주파수 F에 튜닝
ST92
선택 장치(70)을 Q측에 설정
Q는 수신품질 장치의 출력전압치
ST93
Q≦
소 정 치
ST94
NO
YES
I=I+1
MF(I)=F
ST95
선택 장치(70)을 S측에 설정
S(I)는 수신 품질 검출 장치의 출력전압치
ST96
F=F+ΔF
ST97
F≦FMAX
ST98
YES
NO
복 귀

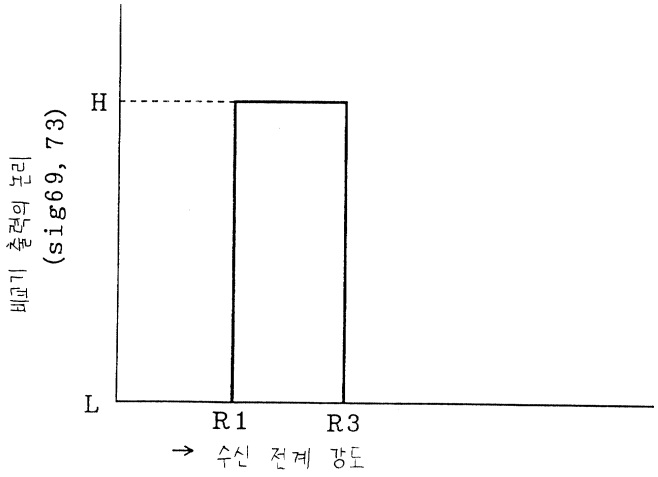
도면30


1000
오디오 처리부
14
15
5
PLL 부
11
sig11b
12
표 시 부
1
3
4
6
100
sig11a
sig9a
10
sig10a
다이버시티부
튜 너 부
FM 검파부
디지털 복조부
에러 정정부
제어부
2
sig3
sig4
sig6a
sig9b
sig10b
13
sig36
8
sig6c
sig6b
A/D
조 작 부
sig72
72
sig69
sig73
74
OR
VR3
VR4
OR
Q3
69
73
sig74

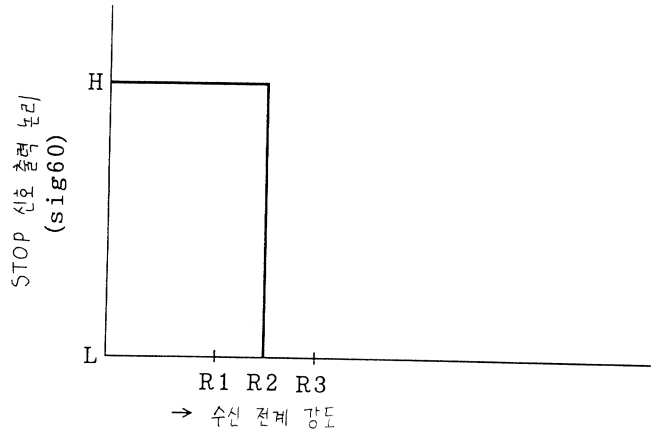
도면31



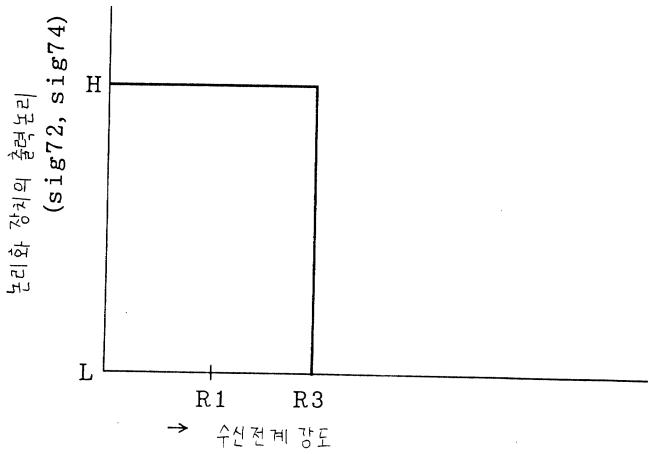
도면32



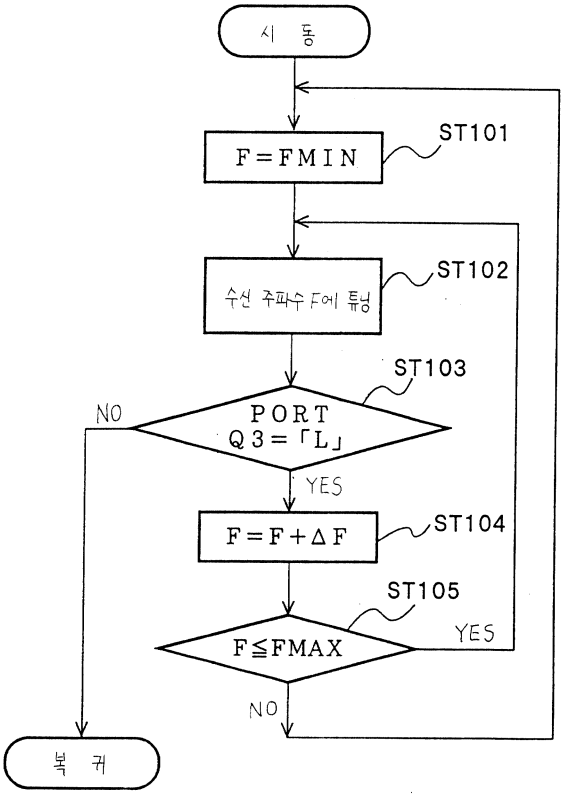
도면33



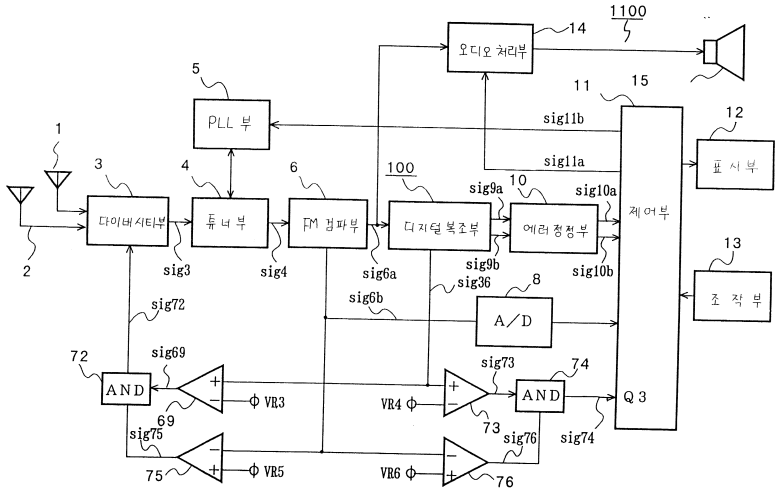
도면34


논리화 감치의 출력논리
(sig72, sig74)
H
L
R1
R3
수신전계강도

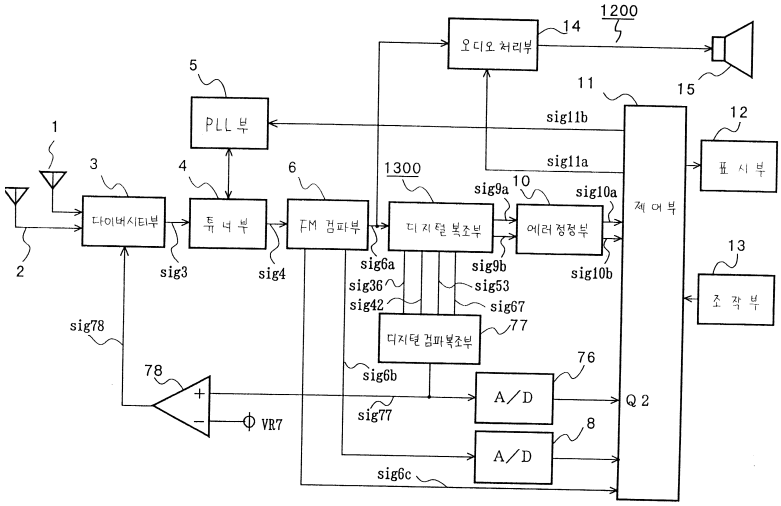
도면35


시 작
F=FMIN
ST101
수신 주파수 F의 튜닝
ST102
ST103
PORT
Q3=「L」
NO
YES
F=F+ΔF
ST104
ST105
F≦FMAX
YES
NO
복 귀

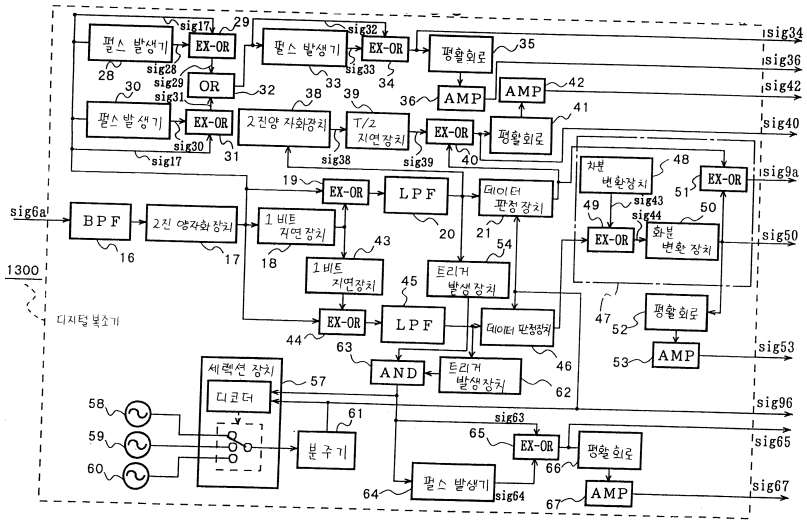
도면36



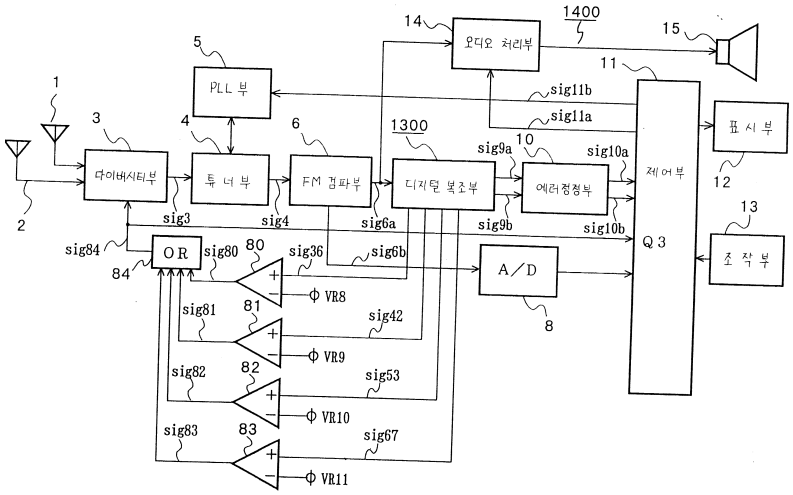
도면37



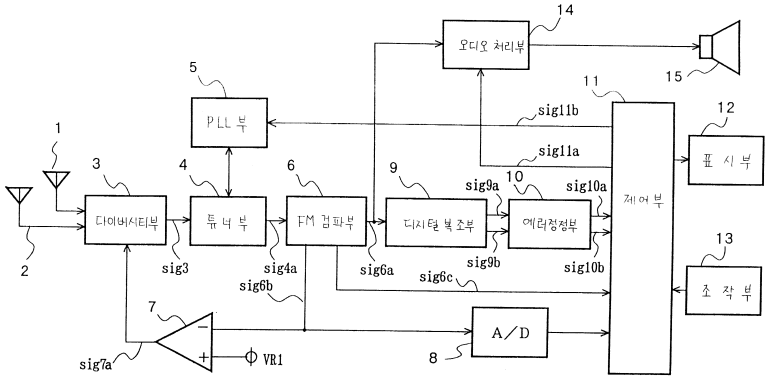
도면38



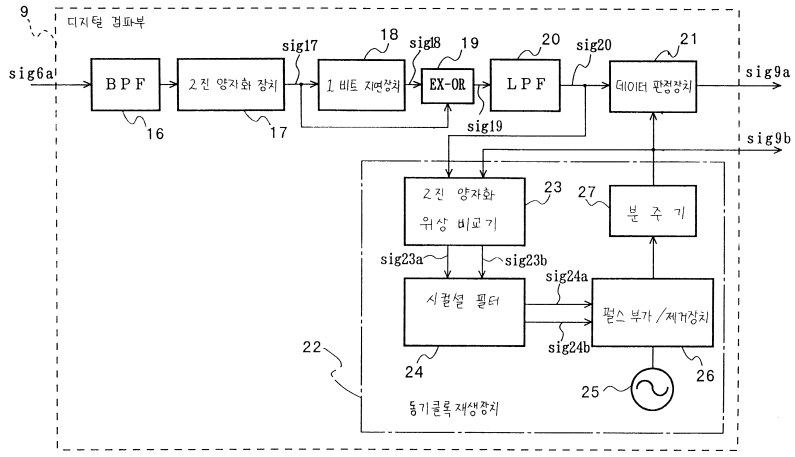
도면39



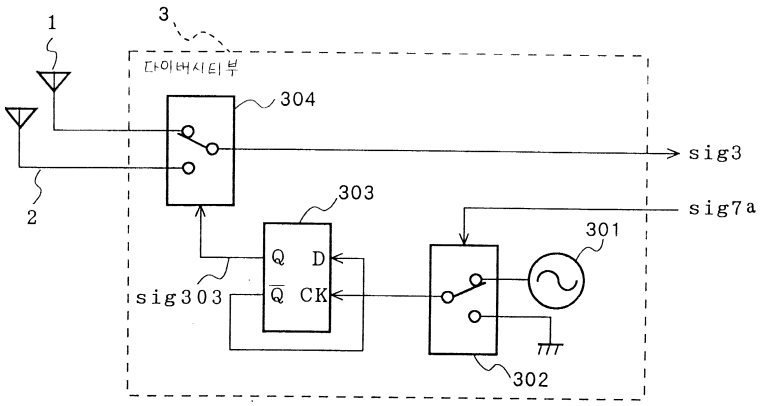
도면40



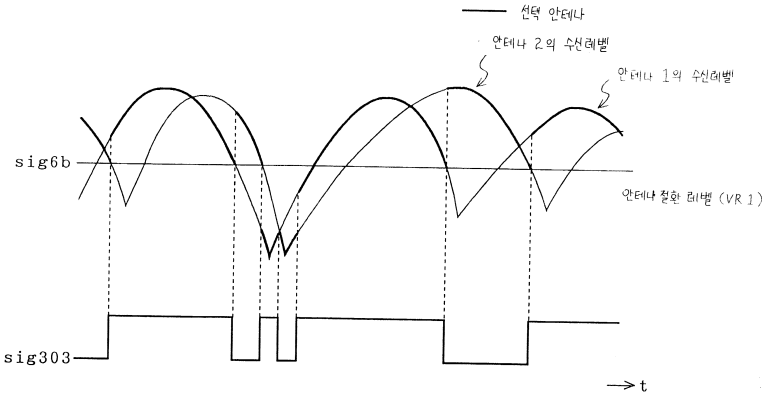
도면41



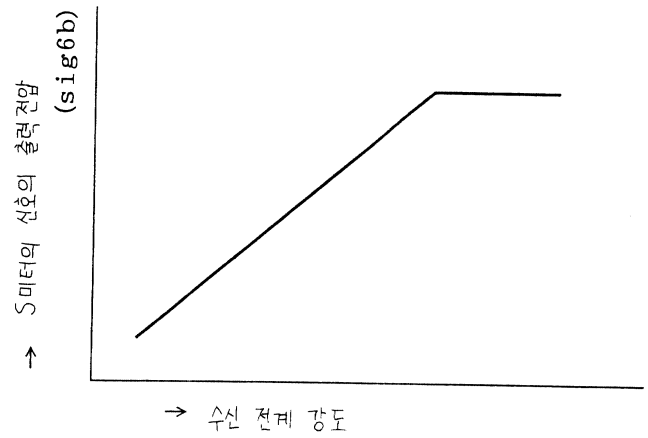
도면42



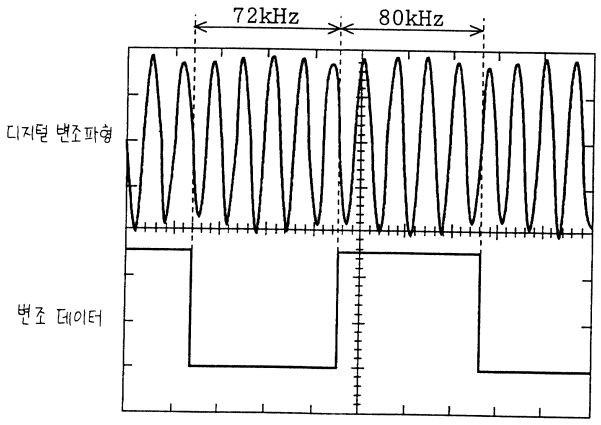
도면43



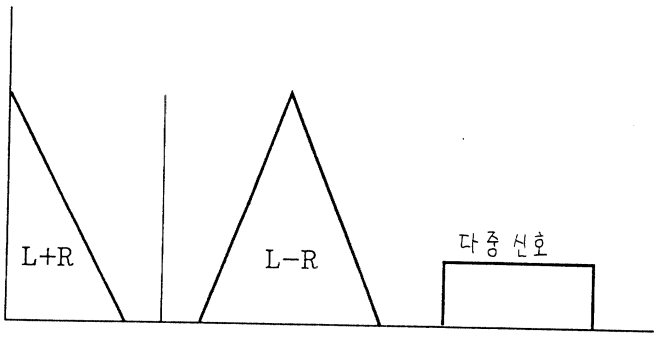
도면44



도면45

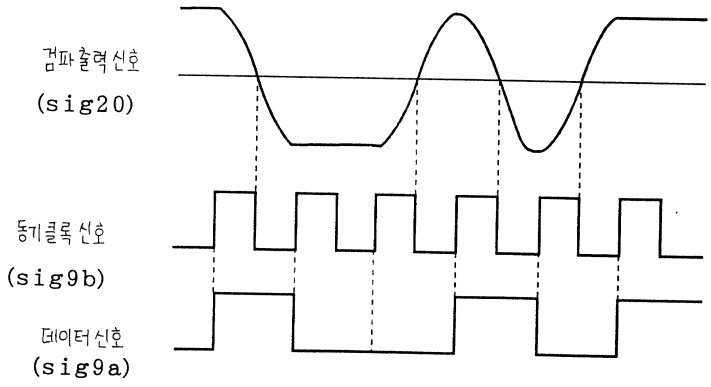


도면46



FM 다중 방송의 베이스 밴드 신호의 스펙트럼

도면47



도면48

272 블럭

16bit	190bit	82bit
BIC1	데이타	패 리 티
BIC1	데이타	패 리 티
BIC1	데이타	패 리 티
⋮	⋮	⋮
BIC1	데이타	패리티
BIC3	데이타	패리티
BIC3	데이타	패리티
BIC4	패리티	패리티
BIC3	데이타	패리티
BIC3	데이타	패리티
BIC4	패리티	패리티
BIC2	데이타	패리티
BIC2	데이타	패리티
⋮	⋮	⋮
BIC2	데이타	패리티
BIC3	데이타	패리티
BIC3	데이타	패리티
BIC4	패리티	패리티
BIC3	데이타	패리티
BIC3	데이타	패리티
BIC4	패리티	패리티
⋮	⋮	⋮
BIC3	데이타	패리티
BIC3	데이타	패리티
BIC4	패리티	패리티