(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2016년04월07일
(11) 등록번호 10-1609727
(24) 등록일자 2016년03월31일

(51) 국제특허분류(Int. Cl.)
G02F 1/136 (2006.01) *H01L 29/786* (2006.01)
(21) 출원번호 10-2008-0128678
(22) 출원일자 2008년12월17일
심사청구일자 2013년12월10일
(65) 공개번호 10-2010-0070081
(43) 공개일자 2010년06월25일
(56) 선행기술조사문헌
KR1020080068240 A*
KR1020080076747 A
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
삼성디스플레이 주식회사
경기 용인시 기흥구 삼성로1(농서동)
(72) 발명자
김도현
서울 영등포구 선유동2로 56, 204동 1002호 (당산동5가, 유원제일2차아파트)
윤필상
서울특별시 강남구 압구정로 201, 208동 1102호 (압구정동, 현대아파트)
(뒷면에 계속)
(74) 대리인
특허법인가산

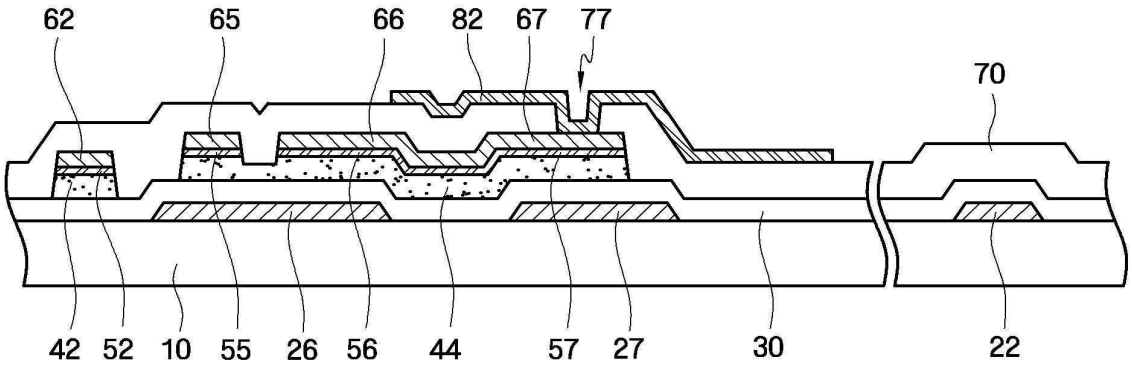
전체 청구항 수 : 총 18 항 심사관 : 신창우

(54) 발명의 명칭 **박막 트랜지스터 표시판 및 이의 제조 방법**

(57) 요 약

전기적 특성이 향상되고 외관 불량이 감소된 박막 트랜지스터 표시판 및 이의 제조 방법이 제공된다. 박막 트랜지스터 표시판은, 절연 기판 상에 형성된 게이트 배선과, 게이트 배선 상에 형성되고 제1 물질의 산화물을 포함하는 산화물 액티브층 패턴과, 산화물 액티브층 패턴 상에 산화물 액티브층 패턴과 직접 접촉하도록 배치되고 제2 물질을 포함하는 버퍼층 패턴과, 버퍼층 패턴 상에 게이트 배선과 교차하도록 형성된 데이터 배선을 포함하되, 제1 물질의 산화물의 제1 깁스 자유 에너지는 제2 물질의 산화물의 제2 깁스 자유에너지보다 작다.

대 표 도 - 도1b



(72) 발명자

김기원

경기도 수원시 영통구 영통로290번길 25, 신나무실5단지아파트 505동 904호 (영통동)

이동훈

서울특별시 관악구 남부순환로 1430, 대우푸르지오 111동 1501호 (신림동)

정창오

경기도 수원시 영통구 태장로71번길 19, 동수원엘지빌리지2차 201동 203호 (망포동)

명 세 서

청구범위

청구항 1

절연 기판 상에 형성된 게이트 배선;

상기 게이트 배선 상에 형성되고, 아연 또는 인듐을 구비하는 제1 물질의 산화물을 포함하는 산화물 액티브층 패턴;

상기 산화물 액티브층 패턴 상에 상기 산화물 액티브층 패턴과 직접 접촉하도록 배치되고, TiNx, Mo, a-ITO, 및 IZO로 이루어진 군으로부터 선택된 어느 하나를 구비하는 제2 물질을 포함하는 버퍼층 패턴; 및

상기 버퍼층 패턴 상에 상기 게이트 배선과 교차하도록 형성된 데이터 배선을 포함하되,

상기 버퍼층 패턴은 상기 데이터 배선과 액티브층 패턴 사이에 배치되는 반응성 접촉층이고,

상기 제1 물질의 산화물의 제1 깁스 자유 에너지는 상기 제2 물질의 산화물의 제2 깁스 자유에너지보다 작은 박막 트랜지스터 표시판.

청구항 2

삭제

청구항 3

제 1항에 있어서,

상기 제1 물질의 산화물은 GaInZnO, HfInZnO, 및 ZnO로 이루어진 군으로부터 선택된 어느 하나인 박막 트랜지스터 표시판.

청구항 4

삭제

청구항 5

제 1항에 있어서,

상기 데이터 배선은 Al 또는 Cu를 포함하는 박막 트랜지스터 표시판.

청구항 6

제 1항에 있어서,

상기 버퍼층 패턴의 두께는 50 ~ 1000Å인 박막 트랜지스터 표시판.

청구항 7

절연 기판 상에 형성된 게이트 배선;

상기 게이트 배선 상에 형성되고 Hf 또는 Ga 중에서 선택된 어느 하나 및 InZnO을 포함하는 산화물 액티브층 패턴;

상기 산화물 액티브층 패턴 상에 상기 산화물 액티브층 패턴과 직접 접촉하도록 배치되고 TiNx 또는 Mo을 포함하는 버퍼층 패턴; 및

상기 버퍼층 패턴 상에 상기 게이트 배선과 교차하도록 형성된 데이터 배선을 포함하되,

상기 버퍼층 패턴은 상기 데이터 배선과 액티브층 패턴 사이에 배치되는 반응성 접촉층이고,

상기 Hf 또는 Ga의 산화물, In의 산화물, 및 Zn의 산화물의 제1 깁스 자유 에너지는 상기 TiNx의 산화물 또는 Mo의 산화물의 제2 깁스 자유에너지보다 작은 박막 트랜지스터 표시판.

청구항 8

제 7항에 있어서,

상기 데이터 배선은 Al 또는 Cu를 포함하는 박막 트랜지스터 표시판.

청구항 9

제 8항에 있어서,

상기 산화물 액티브층 패턴은 HfInZnO를 포함하고, 상기 버퍼층 패턴은 TiNx를 포함하는 박막 트랜지스터 표시판.

청구항 10

제 9항에 있어서,

상기 버퍼층 패턴의 두께는 50 ~ 1000Å인 박막 트랜지스터 표시판.

청구항 11

제 8항에 있어서,

상기 산화물 액티브층 패턴은 GaInZnO를 포함하고, 상기 버퍼층 패턴은 Mo을 포함하는 박막 트랜지스터 표시판.

청구항 12

절연 기판 상에 형성된 게이트 배선을 제공하는 단계; 및

상기 게이트 배선 상에 제1 물질의 산화물을 포함하는 산화물 액티브층 패턴, 상기 산화물 액티브층 패턴 상에 상기 산화물 액티브층 패턴과 직접 접촉하고 TiNx 또는 Mo을 포함하는 제2 물질을 포함하는 버퍼층 패턴, 및 상기 버퍼층 패턴 상에 상기 게이트 배선과 교차하도록 데이터 배선을 형성하는 단계를 포함하되,

상기 버퍼층 패턴은 상기 데이터 배선과 액티브층 패턴 사이에 배치되는 반응성 접촉층이고,

상기 제1 물질의 산화물의 제1 깁스 자유 에너지는 상기 제2 물질의 산화물의 제2 깁스 자유에너지보다 작은 박막 트랜지스터 표시판의 제조 방법.

청구항 13

제 12항에 있어서,

상기 데이터 배선은 습식 식각법을 이용하여 형성하는 박막 트랜지스터 표시판의 제조 방법.

청구항 14

제 12항에 있어서,

상기 데이터 배선은 80 내지 100℃의 저온에서 Cu 또는 Al을 스퍼터링하는 것을 포함하는 박막 트랜지스터 표시판의 제조 방법.

청구항 15

삭제

청구항 16

삭제

청구항 17

절연 기판 상에 형성된 게이트 배선을 제공하는 단계;

상기 게이트 배선 상에 Hf 또는 Ga 중에서 선택된 어느 하나 및 InZnO을 포함하는 산화물 액티브층 패턴, 상기 산화물 액티브층 패턴 상에 상기 산화물 액티브층 패턴과 직접 접촉하고 TiNx 또는 Mo을 포함하는 버퍼층 패턴,

상기 버퍼층 패턴 상에 상기 게이트 배선과 교차하도록 데이터 배선을 형성하는 단계를 포함하되,

상기 버퍼층 패턴은 상기 데이터 배선과 액티브층 패턴 사이에 배치되는 반응성 접촉층이고,

상기 Hf 또는 Ga의 산화물, In의 산화물, 및 Zn의 산화물의 제1 깁스 자유 에너지는 상기 TiNx의 산화물 또는 Mo의 산화물의 제2 깁스 자유에너지보다 작은 박막 트랜지스터 표시판의 제조 방법.

청구항 18

제 17항에 있어서,

상기 버퍼층 패턴은 TiNx를 포함하고, 상기 데이터 배선은 습식 식각법을 이용하여 형성하고, 상기 버퍼층 패턴은 건식 식각법을 이용하여 형성하는 박막 트랜지스터 표시판의 제조 방법.

청구항 19

제 17항에 있어서,

상기 버퍼층 패턴을 형성하는 단계는 Ar 및 N2를 반응 가스로 이용하여 Ti를 스퍼터링하는 것을 포함하는 박막 트랜지스터 표시판의 제조 방법.

청구항 20

제 19항에 있어서,

Ar : N2의 유량비는 20 : 80 내지 5 : 95인 박막 트랜지스터 표시판의 제조 방법.

청구항 21

제 17항에 있어서,

상기 버퍼층 패턴은 Mo를 포함하고, 상기 데이터 배선 및 상기 버퍼층 패턴은 습식 식각법을 이용하여 형성하는 박막 트랜지스터 표시판의 제조 방법.

청구항 22

제 17항에 있어서,

상기 데이터 배선을 형성하는 단계는 80 내지 100℃의 저온에서 Cu 또는 Al을 스퍼터링하는 것을 포함하는 박막 트랜지스터 표시판의 제조 방법.

발명의 설명

발명의 상세한 설명

기 술 분 야

[0001] 본 발명은 박막 트랜지스터 표시판 및 이의 제조 방법에 관한 것으로, 보다 상세하게는 전기적 특성이 향상되고 외관 불량이 감소된 산화물 박막 트랜지스터 표시판 및 이의 제조 방법에 관한 것이다.

배 경 기 술

[0002] 액정 표시 장치(Liquid Crystal Display : LCD)는 현재 가장 널리 사용되고 있는 평판 표시 장치(Flat Panel Display : FPD) 중 하나로서, 전극이 형성되어 있는 두 장의 기판과 그 사이에 삽입되어 있는 액정층으로 이루어져, 전극에 전압을 인가하여 액정층의 액정 분자들을 재배열시킴으로써 투과되는 빛의 양을 조절하는 표시 장치이다.

[0003] 박막 트랜지스터 표시판에는 전원의 온/오프 시 전하를 공급 및 차단할 수 있는 액티브층 패턴이 요구된다. 현재, 수소화 비정질 규소(hydrogenated amorphous silicon, a-Si:H)를 액티브층 패턴으로 폭넓게 사용하고 있다.

[0004] 또한, 박막 트랜지스터 표시판의 신호 지연을 감소시키기 위해 박막 트랜지스터 표시판에 사용되는 배선 재료로

저항이 낮을 물질을 사용하는 것이 연구되고 있다.

발명의 내용

해결 하고자하는 과제

[0005] 수소화 비정질 규소의 경우 전하 이동도 및 온/오프 전류비가 상대적으로 낮은 문제가 있다. 또한 수소화 비정질 규소의 광학 밴드 갭(optical band gap)이 작아 백라이트 유닛으로부터 누설 광전류가 발생하고 댕글링 본드(dangling bond)의 증가로 인한 잔상이 발생함으로써 박막 트랜지스터 표시판의 특성이 열화될 수 있다.

[0006] 액티브층 패턴으로 산화물 반도체를 사용하고, 데이터 배선으로 저저항 물질을 사용하여 누선 전류 및 신호 지연을 감소시킬 수 있으나, 이 경우 액티브층 패턴에 포함된 물질과 데이터 배선에 포함된 물질이 서로 반응하여 데이터 배선의 표면이 돌출되는 불량이 발생할 수 있다.

[0007] 본 발명이 이루고자 하는 기술적 과제는 전기적 특성이 향상되고 외관 불량이 감소된 박막 트랜지스터 표시판을 제공하는 것이다.

[0008] 본 발명이 이루고자 하는 다른 기술적 과제는 전기적 특성이 향상되고 외관 불량이 감소된 박막 트랜지스터 표시판의 제조 방법을 제공하는 것이다.

[0009] 본 발명의 기술적 과제들은 이상에서 언급한 기술적 과제들로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제 해결수단

[0010] 상기 기술적 과제를 달성하기 위한 본 발명의 일 실시예에 따른 박막 트랜지스터 표시판은, 절연 기판 상에 형성된 게이트 배선과, 상기 게이트 배선 상에 형성되고 제1 물질의 산화물을 포함하는 산화물 액티브층 패턴과, 상기 산화물 액티브층 패턴 상에 상기 산화물 액티브층 패턴과 직접 접촉하도록 배치되고 제2 물질을 포함하는 버퍼층 패턴과, 상기 버퍼층 패턴 상에 상기 게이트 배선과 교차하도록 형성된 데이터 배선을 포함하되, 상기 제1 물질의 산화물의 제1 깁스 자유 에너지는 상기 제2 물질의 산화물의 제2 깁스 자유에너지보다 작다.

[0011] 상기 기술적 과제를 달성하기 위한 본 발명의 다른 실시예에 따른 박막 트랜지스터 표시판은, 절연 기판 상에 형성된 게이트 배선과, 상기 게이트 배선 상에 형성되고 Hf 또는 Ga 중에서 선택된 어느 하나 및 InZnO을 포함하는 산화물 액티브층 패턴과, 상기 산화물 액티브층 패턴 상에 상기 산화물 액티브층 패턴과 직접 접촉하도록 배치되고 TiNx 또는 Mo을 포함하는 버퍼층 패턴과, 상기 버퍼층 패턴 상에 상기 게이트 배선과 교차하도록 형성된 데이터 배선을 포함하되, 상기 Hf 또는 Ga의 산화물, In의 산화물, 및 Zn의 산화물의 제1 깁스 자유 에너지는 상기 TiNx의 산화물 또는 Mo의 산화물의 제2 깁스 자유에너지보다 작다.

[0012] 상기 다른 기술적 과제를 달성하기 위한 본 발명의 일 실시예에 따른 박막 트랜지스터 표시판의 제조 방법은, 절연 기판 상에 형성된 게이트 배선을 제공하는 단계와, 상기 게이트 배선 상에 제1 물질의 산화물을 포함하는 산화물 액티브층 패턴, 상기 산화물 액티브층 패턴 상에 상기 산화물 액티브층 패턴과 직접 접촉하고 제2 물질을 포함하는 버퍼층 패턴, 및 상기 버퍼층 패턴 상에 상기 게이트 배선과 교차하도록 데이터 배선을 형성하는 단계를 포함하되, 상기 제1 물질의 산화물의 제1 깁스 자유 에너지는 상기 제2 물질의 산화물의 제2 깁스 자유에너지보다 작다.

[0013] 상기 다른 기술적 과제를 달성하기 위한 본 발명의 다른 실시예에 따른 박막 트랜지스터 표시판의 제조 방법은, 절연 기판 상에 형성된 게이트 배선을 제공하는 단계와, 상기 게이트 배선 상에 Hf 또는 Ga 중에서 선택된 어느 하나 및 InZnO을 포함하는 산화물 액티브층 패턴, 상기 산화물 액티브층 패턴 상에 상기 산화물 액티브층 패턴과 직접 접촉하고 TiNx 또는 Mo을 포함하는 버퍼층 패턴, 상기 버퍼층 패턴 상에 상기 게이트 배선과 교차하도록 데이터 배선을 형성하는 단계를 포함하되, 상기 Hf 또는 Ga의 산화물, In의 산화물, 및 Zn의 산화물의 제1 깁스 자유 에너지는 상기 TiNx의 산화물 또는 Mo의 산화물의 제2 깁스 자유에너지보다 작다.

[0014] 본 발명의 기타 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

발명의 실시를 위한 구체적인 내용

[0015] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로

다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 따라서, 몇몇 실시예에서, 잘 알려진 공정 단계들, 잘 알려진 소자 구조 및 잘 알려진 기술들은 본 발명이 모호하게 해석되는 것을 피하기 위하여 구체적으로 설명되지 않는다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.

[0016] 공간적으로 상대적인 용어인 "아래(below)", "아래(beneath)", "하부(lower)", "위(above)", "상부(upper)" 등은 도면에 도시되어 있는 바와 같이 하나의 소자 또는 구성 요소들과 다른 소자 또는 구성 요소들과의 상관관계를 용이하게 기술하기 위해 사용될 수 있다. 공간적으로 상대적인 용어는 도면에 도시되어 있는 방향에 더하여 사용시 또는 동작시 소자의 서로 다른 방향을 포함하는 용어로 이해되어야 한다. 예를 들면, 도면에 도시되어 있는 소자를 뒤집을 경우, 다른 소자의 "아래(below)"또는 "아래(beneath)"로 기술된 소자는 다른 소자의 "위(above)"에 놓여질 수 있다. 따라서, 예시적인 용어인 "아래"는 아래와 위의 방향을 모두 포함할 수 있다. 소자는 다른 방향으로도 배향될 수 있고, 이에 따라 공간적으로 상대적인 용어들은 배향에 따라 해석될 수 있다.

[0017] 본 명세서에서 사용된 용어는 실시예들을 설명하기 위한 것이며 본 발명을 제한하고자 하는 것은 아니다. 본 명세서에서, 단수형은 문구에서 특별히 언급하지 않는한 복수형도 포함한다. 명세서에서 사용되는 "포함한다(comprises)" 및/또는 "포함하는(comprising)"은 언급된 구성요소, 단계, 동작 및/또는 소자는 하나 이상의 다른 구성요소, 단계, 동작 및/또는 소자의 존재 또는 추가를 배제하지 않는다.

[0018] 다른 정의가 없다면, 본 명세서에서 사용되는 모든 용어(기술 및 과학적 용어를 포함)는 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 공통적으로 이해될 수 있는 의미로 사용될 수 있을 것이다. 또 일반적으로 사용되는 사전에 정의되어 있는 용어들은 명백하게 특별히 정의되어 있지 않은 한 이상적으로 또는 과도하게 해석되지 않는다.

[0019] 이하, 도 1a 및 도 1b를 참조하여, 본 발명의 제1 및 제2 실시예에 따른 박막 트랜지스터 표시판에 대하여 상세히 설명한다. 도 1a는 본 발명의 제1 및 제2 실시예에 따른 박막 트랜지스터 표시판의 배치도이다. 도 1b는 도 1a의 A-A'선을 따라 자른 본 발명의 제1 및 제2 실시예에 따른 박막 트랜지스터 표시판의 단면도이다.

[0020] 도 1a 및 도 1b를 참조하면, 박막 트랜지스터 표시판은 소다석회유리(soda lime glass) 또는 보로 실리케이트 유리 등의 유리 또는 플라스틱 등으로 이루어진 절연 기판(10) 상에 형성된 박막 트랜지스터 등 다양한 소자들을 포함한다.

[0021] 절연 기판(10) 위에는 게이트 신호를 전달하는 게이트 배선(22, 26)이 형성되어 있다. 게이트 배선(22, 26)은 일 방향, 예를 들어 가로 방향으로 뻗어 있는 게이트선(22)과, 게이트선(22)으로부터 돌출되어 돌기 형태로 형성된 박막 트랜지스터의 게이트 전극(26)을 포함한다.

[0022] 그리고 절연 기판(10) 위에는 공통 전압(common voltage)을 전달하고 스토리지 전극(27) 및 스토리지선(28)을 포함하는 스토리지 배선(27, 28)이 형성되어 있다. 스토리지선(28)은 게이트선(22)과 실질적으로 평행하게 가로 방향으로 형성될 수 있다. 스토리지 전극(27)은 스토리지선(28)보다 폭이 넓게 형성될 수 있다. 스토리지 전극(27)은 후술할 화소 전극(82)과 연결된 드레인 전극 확장부(67)와 중첩되어 화소의 전하 보존 능력을 향상시키는 스토리지 커패시터를 이룬다.

[0023] 이와 같은 스토리지 배선(27, 28)의 모양 및 배치 등은 다양한 형태로 변형될 수 있으며, 화소 전극(82)과 게이트선(22)의 중첩으로 발생하는 스토리지 커패시턴스가 충분할 경우 스토리지 배선(27, 28)이 형성되지 않을 수도 있다.

[0024] 게이트 배선(22, 26) 및 스토리지 배선(27, 28)은 알루미늄(Al)과 알루미늄 합금 등 알루미늄 계열의 금속, 은(Ag)과 은 합금 등 은 계열의 금속, 구리(Cu)와 구리 합금 등 구리 계열의 금속, 몰리브덴(Mo)과 몰리브덴 합금 등 몰리브덴 계열의 금속, 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta) 등으로 이루어질 수 있다. 또한, 게이트 배선(22, 26), 스토리지 전극(27) 및 스토리지선(28)은 물리적 성질이 다른 두 개의 도전막(미도시)을 포함하는 다중막 구조를 가질 수 있다. 이 중 한 도전막은 게이트 배선(22, 26) 및 스토리지 전극(27) 및 스토리지선(28)의 신호 지연이나 전압 강하를 줄일 수 있도록 낮은 비저항(resistivity)의 금속, 예를 들면 알루미늄 계열 금속, 은 계열 금속, 구리 계열 금속 등으로 이루어진다. 이와는 달리, 다른 도전막은 다른 물질, 특히 산화 아연(ZnO), ITO(indium tin oxide) 및 IZO(indium zinc oxide)와의 접촉 특성이 우수한 물질, 이를테면 몰리브덴 계열 금속, 크롬, 티타늄, 탄탈륨 등으로 이루어진다. 이러한 조합의 좋은 예로는 크롬 하부막과 알루미늄 상부막 및 알루미늄 하부막과 몰리브덴 상부막을 들 수 있다. 다만, 본 발명은 이에 한정되지 않으며, 게이트 배선(22,

26), 스토리지 배선(27, 28)은 다양한 여러 가지 금속과 도전체로 만들어질 수 있다.

[0025] 절연 기판(10), 게이트 배선(22, 26), 스토리지 배선(27, 28)의 위에는 예를 들어 산화 규소(SiOx) 또는 질화 규소(SiNx) 등으로 이루어진 게이트 절연막(30)이 형성되어 있다.

[0026] 게이트 절연막(30) 위에는 Zn, In, Ga, Sn 및 이들의 조합에서 선택된 물질의 산화물로 이루어진 산화물 액티브층 패턴(42, 44)이 형성되어 있다. 산화물 액티브층 패턴(42, 44)에서 '액티브'란 구동 전류 인가시 전기적 특성을 가지게 되는 활성 물질을 의미하며, 반도체 및 금속 산화물 등을 모두 포함한다. 본 발명의 실시예들에 따른 산화물 액티브층 패턴(42, 44)은 적어도 하나의 제1 물질을 포함하며, 제1 물질의 산화물을 포함할 수 있다. 제1 물질은 아연 또는 인듐을 포함할 수 있다. 구체적으로 본 발명의 실시예들에 따른 산화물 액티브층 패턴(42, 44)은 예를 들어 InZnO, InGaO, InSnO, ZnSnO, GaSnO, GaZnO, GaZnSnO, GaInZnO, HfInZnO, 및 ZnO로 이루어진 군으로부터 선택된 어느 하나의 물질로 이루어질 수 있다.

[0027] 본 발명의 실시예들에 따른 산화물 액티브층 패턴(42, 44)의 제1 물질의 산화물은 제1 깁스 자유 에너지(Gibbs free energy)를 가진다. 제1 깁스 자유 에너지는 후술하는 버퍼층 패턴(52, 55, 56, 57)에 포함된 제2 물질의 산화물이 가지는 제2 깁스 자유 에너지보다 작을 수 있다. 이에 대하여 이후에 상세히 설명한다.

[0028] 이러한 산화물 액티브층 패턴(42, 44)은 수소화 비정질 규소에 비하여 전하의 유효 이동도(effective mobility)가 2 내지 100배 정도 크고, 온/오프 전류비가 10^5 내지 10^8 의 값을 가짐으로써 뛰어난 반도체 특성을 가지고 있다. 또한 산화물 액티브층 패턴(42, 44)의 경우, 밴드갭(band gap)이 약 3.0 내지 3.5eV 이므로 가시광에 대하여 누설 광전류가 발생하지 않는다. 따라서 산화물 박막 트랜지스터의 순간 잔상을 방지할 수 있고, 산화물 박막 트랜지스터 하부에 광차단막을 형성할 필요가 없으므로 박막 트랜지스터 표시판의 개구율을 높일 수 있다. 산화물 반도체의 특성을 향상시키기 위해 주기율표상의 3족, 4족, 5족 또는 전이원소가 추가로 포함될 수 있다. 또한, 산화물 액티브층 패턴(42, 44)은 비정질 상태이지만 높은 전하의 유효 이동도를 가지고 있고, 기존 비정질 규소의 제조 공정을 그대로 적용할 수 있어서 대면적 표시 장치에 대하여 적용할 수 있다.

[0029] 산화물 액티브층 패턴(42, 44)과 데이터 배선(62, 65, 66, 67)의 패턴 형상은 서로 상이하거나 동일할 수 있다. 즉, 산화물 액티브층 패턴(42, 44) 게이트 전극(26)과 소스 전극(65) 및 드레인 전극(66)이 오버랩되는 부위에만 형성되어 섬형(island type) 형상을 가질 수 있다. 또한, 산화물 반도체 패턴(42, 44)은 산화물 박막 트랜지스터의 채널 영역을 제외하고는 후술할 데이터 배선(62, 65, 66, 67)과 실질적으로 동일한 형상을 가지는 선형(linear type) 형상을 가질 수도 있다.

[0030] 산화물 액티브층 패턴(42, 44)의 상부에는 산화물 액티브층 패턴(42, 44)과 직접 접촉하도록 배치되고 제2 물질을 포함하는 버퍼층 패턴(52, 55, 56, 57)이 형성되어 있다. 버퍼층 패턴(52, 55, 56, 57)은 데이터 배선(62, 65, 66, 67)과 산화물 액티브층 패턴(42, 44)의 접촉 저항을 감소시키는 오믹 콘택층(ohmic contact layer)으로서 기능한다. 또한, 버퍼층 패턴(52, 55, 56, 57)은 산화물 액티브층 패턴(42, 44)에 포함되는 제1 물질이 환원되어 데이터 배선(62, 65, 66, 67)으로 석출되는 것을 방지하는 역할을 한다. 한편, 버퍼층 패턴(52, 55, 56, 57)에 포함되는 제2 물질은 제1 물질이 환원되어 버퍼층 패턴(52, 55, 56, 57)으로 석출되는 것을 방지할 수 있는 물질로부터 선택된다.

[0031] 이에 대하여 상세히 설명하면, 상술한 바와 같이 산화물 액티브층 패턴(42, 44)에 포함되는 제1 물질의 산화물이 가지는 제1 깁스 자유 에너지는 버퍼층 패턴(52, 55, 56, 57)에 포함된 제2 물질의 산화물이 가지는 제2 깁스 자유 에너지보다 작도록 선택한다. 다시 말해, 제1 물질과 산소의 결합력은 제2 물질과 산소의 결합력보다 작도록 산화물 액티브층 패턴(42, 44)에 포함되는 제1 물질과 버퍼층 패턴(52, 55, 56, 57)의 제2 물질이 선택된다.

[0032] 구체적으로 제2 물질은 TiNx(x는 자연수), Mo, a-ITO, 및 IZO로 이루어진 군으로부터 선택된 어느 하나일 수 있다. 이들 제2 물질의 산화물의 제2 깁스 자유 에너지는 산화물 액티브층 패턴(42, 44)에 포함되는 제1 물질의 산화물이 가지는 제1 깁스 자유 에너지보다 크다. 예를 들어, 제1 물질의 산화물이 HfInZnO이고, 제2 물질이 TiNx인 경우 Hf의 산화물(HfO_2), In의 산화물(InO_2), 및 Zn의 산화물(ZnO)의 제1 깁스 자유 에너지는 모두 TiNx의 산화물의 제2 깁스 자유에너지보다 작다. 이에 따라, Hf, In, Zn 등의 제1 물질 중 어느 것도 버퍼층 패턴(52, 55, 56, 57)과 반응하여 버퍼층 패턴(52, 55, 56, 57)이나 데이터 배선(62, 65, 66, 67)측으로 석출되지 않고, 안정한 상태를 유지한다. 이에 반해, 후술하는 제1 비교예의 Ti 등을 제2 물질로 사용하여 버퍼층 패턴(52, 55, 56, 57)을 형성한 경우 In, Zn 등의 제1 물질이 버퍼층 패턴(52, 55, 56, 57)으로 석출되어 데이터 배선(62, 65, 66, 67)이 볼록하게 돌출되는 등의 외관 불량이 발생한다.

[0033] 제1 및 제2 깁스 자유 에너지는 온도에 따라 달라질 수 있으며, 공정 온도 증가에 따라 깁스 자유 에너지가 급격하게 커지는 물질, 예를 들어 In 등의 경우를 고려하여 산화물 액티브층 패턴(42, 44), 버퍼층 패턴(52, 55, 56, 57), 및 데이터 배선(62, 65, 66, 67)은 낮은 온도에서 패턴을 형성할 수 있는 물질로부터 선택한다.

[0034] 버퍼층 패턴(52, 55, 56, 57)의 두께는 50 ~ 1000Å, 바람직하게는 50 ~ 300Å인 것이 바람직하다. 버퍼층 패턴(52, 55, 56, 57)을 50Å 미만의 두께로 형성하는 경우 공정 수행이 어려울 수 있으며, 1000Å을 초과하는 두께로 형성하는 경우 저항 특성이 열화될 수 있다.

[0035] 버퍼층 패턴(52, 55, 56, 57) 위에는 데이터 배선(62, 65, 66, 67)이 형성되어 있다. 데이터 배선(62, 65, 66, 67)은 예를 들어 세로 방향으로 형성되어 게이트선(22)과 교차하여 화소를 정의하는 데이터선(62)과, 데이터선(62)으로부터 분지되어 산화물 액티브층 패턴(42, 44)의 상부까지 연장되어 있는 소스 전극(65)과, 소스 전극(65)과 분리되어 있으며 게이트 전극(26) 또는 산화물 박막 트랜지스터의 채널부를 중심으로 소스 전극(65)과 대향하도록 산화물 액티브층 패턴(42, 44) 상부에 형성되어 있는 드레인 전극(66)과, 드레인 전극(66)으로부터 연장되어 스토리지 전극(27)과 중첩하는 넓은 면적의 드레인 전극 확장부(67)를 포함한다.

[0036] 이러한 데이터 배선(62, 65, 66, 67)은 도 1b에 도시한 바와 같이 버퍼층 패턴(52, 55, 56, 57)과 직접 접촉하여 오믹 컨택(Ohmic contact)을 형성할 수 있다. 버퍼층 패턴(52, 55, 56, 57)이 오믹 컨택의 역할을 수행하므로 데이터 배선(62, 65, 66, 67)은 저저항 물질로 이루어진 단일층일 수 있다. 예를 들어 데이터 배선(62, 65, 66, 67)은 Cu, Al, 또는 Ag로 이루어질 수 있다.

[0037] 다만, 오믹 컨택 특성을 향상시키기 위해 데이터 배선(62, 65, 66, 67)은 Ni, Co, Ti, Ag, Cu, Mo, Al, Be, Nb, Au, Fe, Se, 또는 Ta 등으로 이루어진 단일막 또는 다중막 구조를 가질 수 있다. 다중막 구조의 예로는 Ta/Al, Ta/Al, Ni/Al, Co/Al, Mo(Mo 합금)/Cu, Mo(Mo 합금)/Cu, Ti(Ti 합금)/Cu, TiN(TiN 합금)/Cu, Ta(Ta 합금)/Cu, TiOx/Cu 등과 같은 이중막 또는 Ti/Al/Ti, Ta/Al/Ta, Ti/Al/TiN, Ta/Al/TaN, Ni/Al/Ni, Co/Al/Co 등과 같은 삼중막을 들 수 있다.

[0038] 소스 전극(65)은 산화물 액티브층 패턴(42, 44)과 적어도 일부분이 중첩되고, 드레인 전극(66)은 산화물 박막 트랜지스터의 채널부를 중심으로 소스 전극(65)과 대향하며 산화물 액티브층 패턴(42, 44)과 적어도 일부분이 중첩된다.

[0039] 데이터 배선(62, 65, 66, 67) 및 산화물 액티브층 패턴(42, 44) 상에는 보호막(70)이 형성되어 있다. 보호막(70)은 무기막 또는 유기막으로 형성될 수 있으며 산화물 반도체 패턴(44)을 보호하기 위하여 하부 무기막과 상부 유기막의 이중막 구조를 가질 수도 있다.

[0040] 박막 트랜지스터 표시판의 개구율을 향상시키기 위해 게이트 배선(22, 26) 및 데이터 배선(62, 65, 66, 67)은 모두 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), 또는 AZO(Al doped zinc oxide) 등의 투명 전도성 물질로 이루어질 수도 있다.

[0041] 보호막(70)에는 드레인 전극 확장부(67)를 드러내는 컨택홀(77)이 형성되어 있다. 보호막(70) 위에는 컨택홀(77)을 통하여 드레인 전극(66)과 전기적으로 연결되는 화소 전극(82)이 형성되어 있다.

[0042] 화소 전극(82)은 ITO 또는 IZO 등의 투명 도전체 또는 알루미늄 등의 반사성 도전체로 이루어질 수 있다. 화소 전극(82)은 콘택홀(77)을 통하여 드레인 전극 확장부(67)와 전기적으로 연결되어 있다. 데이터 전압이 인가된 화소 전극(82)은 공통 전극 표시판(미도시)의 공통 전극(250)과 함께 전계를 생성함으로써 박막 트랜지스터 표시판과 공통 전극 표시판 사이에 개재된 액정층(미도시)의 액정 분자들을 회전시킨다.

[0043] 이하, 도 2a 내지 도 8c를 참조하여, 본 발명의 제1 및 제2 실시예에 따른 박막 트랜지스터 표시판과 비교예들의 박막 트랜지스터 표시판을 비교하여 설명한다. 도 2a 및 도 2b는 본 발명의 제1 실시예에 따른 박막 트랜지스터 표시판과 제1 비교예에 따른 박막 트랜지스터 표시판의 데이터 배선의 외관을 비교하여 나타낸 사진이다. 도 3은 제1 비교예에 따른 박막 트랜지스터 표시판의 데이터 배선의 외관을 확대하여 나타낸 사진이다. 도 4는 제1 비교예에 따른 박막 트랜지스터 표시판의 데이터 배선의 성분을 분석한 그래프이다. 도 5a 및 도 5b는 본 발명의 제1 실시예에 따른 박막 트랜지스터 표시판과 제1 비교예에 따른 박막 트랜지스터 표시판의 전압-전류 특성을 나타낸 그래프이다. 도 6a 내지 도 6c는 본 발명의 제2 실시예에 따른 박막 트랜지스터 표시판에 포함되는 산화물 반도체 패턴과 버퍼층 패턴의 반응 여부를 나타낸 그래프이다. 도 7a 내지 도 7c는 본 발명의 제1 비교예에 따른 박막 트랜지스터 표시판에 포함되는 산화물 반도체 패턴과 버퍼층 패턴의 반응 여부를 나타낸 그래프이다. 도 8a 내지 도 8c는 본 발명의 제2 비교예에 따른 박막 트랜지스터 표시판에 포함되는 산화물 반도체

패턴과 데이터 배선의 반응 여부를 나타낸 그래프이다.

[0044] 도 2a를 참조하면, 본 발명의 제1 실시예의 박막 트랜지스터 표시판의 데이터 배선(62, 65, 66, 67)의 표면은 패턴에 돌출부가 생성되거나 패턴이 박리되는 등의 불량이 거의 발생하지 않는다. 본 발명의 제1 실시예의 박막 트랜지스터 표시판은, 예를 들어 산화물 액티브층 패턴(42, 44)으로 HfInZnO를, 버퍼층 패턴(52, 55, 56, 57)으로 TiNx를, 데이터 배선(62, 65, 66, 67)으로 Cu 또는 Al을 사용한 것으로, Hf의 산화물(HfO_2), In의 산화물(InO_2), 및 Zn의 산화물(ZnO) 등의 제1 물질의 산화물의 제1 깁스 자유 에너지가 모두 TiNx의 산화물 즉, 제2 물질의 산화물의 제2 깁스 자유에너지보다 작아 산화물 액티브층 패턴(42, 44)이 안정하므로 산화물 액티브층 패턴(42, 44)을 구성하는 제1 물질들이 버퍼층 패턴(52, 55, 56, 57)이나 데이터 배선(62, 65, 66, 67)측으로 석출되지 않아 불량이 나타나지 않는다.

[0045] 도 2b를 참조하면, 본 발명의 제1 비교예에 따른 박막 트랜지스터 표시판의 데이터 배선(62, 65, 66, 67)의 표면은 패턴에 돌출부가 생성되거나 패턴이 박리되는 등의 불량이 발생한 검은색 점들을 확인할 수 있다. 본 발명의 제1 비교예에 따른 박막 트랜지스터 표시판은 산화물 액티브층 패턴(42, 44)으로 HfInZnO를, 버퍼층 패턴(52, 55, 56, 57)으로 Ti를, 데이터 배선(62, 65, 66, 67)으로 Cu를 사용한 것이다. 이 경우 Hf의 산화물(HfO_2), In의 산화물(InO_2), 및 Zn의 산화물(ZnO)의 제1 깁스 자유 에너지 중 적어도 하나는 Ti의 산화물의 제2 깁스 자유에너지보다 크다. 따라서, Hf, In, Zn 등의 제1 물질 중 적어도 하나의 산화물은 버퍼층 패턴(52, 55, 56, 57)을 구성하는 제2 물질 즉, Ti와 반응하여 버퍼층 패턴(52, 55, 56, 57)이나 데이터 배선(62, 65, 66, 67)측으로 석출되며, 이는 외관 불량으로 나타난다.

[0046] 도 3을 참조하면, 제1 비교예의 박막 트랜지스터 표시판의 데이터 배선에 산화물 액티브층 패턴을 구성하는 물질이 석출되어 돌출된 모습을 확인할 수 있다. 이는 데이터 배선과 화소 전극의 접촉 특성을 약화시키고 저항을 증가시킬 수 있으며, 누설 전류를 발생시킬 수 있다.

[0047] 도 4를 참조하면, 제1 비교예의 박막 트랜지스터 표시판의 데이터 배선에는 산화물 액티브층 패턴의 제1 물질들이 석출된 것을 확인할 수 있다. 도 4는 제1 비교예의 박막 트랜지스터 표시판의 데이터 배선을 EDX(Energy Dispersive X-ray spectroscopy)로 측정한 것으로 X 선의 에너지 총량에 대하여 석출된 제1 물질들의 량을 나타낸 것이다. 도 4에서 x축은 X 선의 에너지 총량(eV)을 y축은 석출된 각 성분의 원자 단위의 세기(a.u : atomic unit)를 의미한다.

[0048] 도 4에서 측정된 각 원소의 석출량을 정량적으로 나타내면 하기 표 1과 같다.

[0049] (표 1)

[0050]

원소	중량 %(wt%)	원자%(At%)
C	01.00	03.54
N	01.35	04.10
O	19.76	52.39
Cu	03.38	02.26
Ga	03.04	01.85
Al	02.29	03.60
Si	05.76	08.69
In	63.11	23.31
Ti	00.30	00.27

[0051] 상기 표 1을 참조하면, 제1 비교예의 산화물 액티브층 패턴을 구성하는 제1 물질 중, 특히 In이 많이 석출된 것을 확인할 수 있다. 이는 In 산화물의 제1 깁스 에너지가 Ti 산화물의 제2 깁스 에너지보다 커서 In이 버퍼층 패턴을 구성하는 제2 물질과 반응하고, 환원된 In이 버퍼층 패턴 및 데이터 배선으로 석출되었기 때문이다.

[0052] 도 5a를 참조하면, 본 발명의 제1 실시예에 따른 박막 트랜지스터 표시판은 게이트 전압(V_{GS})가 증가함에 따라 소스-드레인 전류(Ids)가 증가하여 박막 트랜지스터의 특징을 가짐을 확인할 수 있다. 그러나, 도 5b를 참조하면, 제1 비교예의 박막 트랜지스터 표시판은 게이트 전압(V_{GS})가 증가하더라도 소스-드레인 전류(Ids)가 일정하여 박막 트랜지스터의 특징을 나타내지 않음을 확인할 수 있다. 따라서, 제1 비교예와 같이 산화물 액티브층 패턴(42, 44)으로 HfInZnO를, 버퍼층 패턴(52, 55, 56, 57)으로 Ti를 사용하면 박막 트랜지스터 표시판으로 사용될 수 없다.

[0053] 도 6a 내지 도 6c를 참조하면, 본 발명의 제2 실시예에 따른 박막 트랜지스터 표시판의 산화물 액티브층 패턴(42, 44)을 구성하는 제1 물질의 산화물은 버퍼층 패턴(52, 55, 56, 57)을 구성하는 제2 물질과 반응하지 않을 확인할 수 있다.

[0054] 본 발명의 제2 실시예에 따른 박막 트랜지스터 표시판은, 예를 들어 산화물 액티브층 패턴(42, 44)으로 GaInZnO, HfInZnO, 또는 ZnO를, 버퍼층 패턴(52, 55, 56, 57)으로 Mo를, 데이터 배선(62, 65, 66, 67)으로 Cu 또는 Al을 사용한 것이다. 도 6a, 도 6b, 및 도 6c는 각각 산화물 액티브층 패턴(42, 44)의 제1 물질의 산화물로 GaInZnO, HfInZnO, 및 ZnO를 사용하고, 제2 물질로 충분량의 Mo을 사용하여 제1 물질의 산화물과 제2 물질의 반응 여부를 확인한 것이다. 도 6a 내지 도 8c에서 Ga:In:Zn의 몰비는 2:2:1로, Hf:In:Zn의 몰비는 0.23:2:2로 설정하였다. 도 6a 내지 도 6c에서 확인할 수 있는 바와 같이 고온 영역에서 Mo 산화물의 증가가 확인되지만 저온 영역에서는 관찰되지 않으며, Hf, Ga, In 등 제1 물질의 석출량은 미미하거나 없는 것을 확인할 수 있다. Zn의 경우 저온 영역에서의 석출량은 미미한 것을 확인할 수 있다. 따라서, 상술한 제1 물질 및 제2 물질을 포함하는 본 발명의 제2 실시예의 박막 트랜지스터 표시판은 산화물 액티브층 패턴(42, 44)에 포함된 제1 물질이 버퍼층 패턴(52, 55, 56, 57) 또는 데이터 배선(62, 65, 66, 67)으로 석출되지 않고 균일한 데이터 배선(62, 65, 66, 67) 표면을 제공한다.

[0055] 본 발명의 제1 비교예에 따른 박막 트랜지스터 표시판은, 예를 들어 산화물 액티브층 패턴으로 GaInZnO, HfInZnO, 또는 ZnO를, 버퍼층 패턴으로 Ti를, 데이터 배선으로 Cu 또는 Al을 사용한 것이다. 도 7a, 도 7b, 및 도 7c는 각각 산화물 액티브층 패턴의 제1 물질의 산화물로 GaInZnO, HfInZnO, 및 ZnO를 사용하고, 제2 물질로 충분량의 Ti를 사용하여 제1 물질의 산화물과 제2 물질의 반응 여부를 확인한 것이다. 도 7a 내지 도 7c에서 확인할 수 있는 바와 같이 저온 영역 및 고온 영역에서 Ti 산화물의 증가가 확인된다. 또한 Hf를 제외하고 Ga, In 등 제1 물질이 다량 석출됨을 확인할 수 있다. 따라서, 상술한 제1 물질 및 제2 물질을 포함하는 본 발명의 제1 비교예의 박막 트랜지스터 표시판은 산화물 액티브층 패턴에 포함된 제1 물질이 버퍼층 패턴 또는 데이터 배선으로 석출되어 불량을 일으키고 박막 트랜지스터 표시판으로 사용할 수 없다.

[0056] 본 발명의 제2 비교예에 따른 박막 트랜지스터 표시판은, 예를 들어 산화물 액티브층 패턴으로 GaInZnO, HfInZnO, 또는 ZnO를 사용하고, 버퍼층 패턴(52, 55, 56, 57)을 사용하지 않으며, 데이터 배선으로 Al을 사용한 것이다. 도 8a, 도 8b, 및 도 8c는 각각 산화물 액티브층 패턴의 제1 물질의 산화물로 GaInZnO, HfInZnO, 및 ZnO를 사용하고, 충분량의 Ti를 사용하여 제1 물질의 산화물과 Ti의 반응 여부를 확인한 것이다. 도 8a 내지 도 8c에서 확인할 수 있는 바와 같이 저온 영역 및 고온 영역에서 Al 산화물의 증가가 확인된다. 또한 Hf, Ga, In 등 제1 물질이 다량 석출됨을 확인할 수 있다. 따라서, 상술한 제1 물질 및 Al 을 포함하는 본 발명의 제1 비교예의 박막 트랜지스터 표시판은 산화물 액티브층 패턴(42, 44)에 포함된 제1 물질이 데이터 배선으로 석출되어 불량을 일으키고 박막 트랜지스터 표시판으로 사용할 수 없다.

[0057] 이하, 도 1b 및 도 9 내지 도 19를 참조하여, 본 발명의 제3 실시예에 따른 박막 트랜지스터 표시판에 대하여 상세히 설명한다. 도 9 내지 도 18은 본 발명의 제3 실시예에 따른 박막 트랜지스터 표시판의 제조 방법을 공정 단계별로 나타낸 단면도이다. 도 19는 본 발명의 제3 실시예에 따른 박막 트랜지스터 표시판의 제조 방법 중 공정 조건을 나타낸 그래프이다.

[0058] 먼저, 도 9에 도시된 바와 같이, 절연 기판(10) 위에 게이트 배선용 금속막(미도시)을 적층한 후, 이를 패터닝하여 게이트선(22), 게이트 전극(26), 스토리지 전극(27), 스토리지선(28)을 포함하는 게이트 배선(22, 26, 27, 28)을 형성한다.

[0059] 여기서 게이트선(22), 게이트 전극(26), 스토리지 전극(27) 및 스토리지선(28)을 포함하는 게이트 배선(22, 26, 27, 28)을 형성하기 위해 스퍼터링(sputtering)법을 이용할 수 있다. 스퍼터링은 200℃ 이하의 저온 공정에서 수행하며, 이러한 저온의 스퍼터링 방식으로 게이트 배선(22, 26, 27, 28)을 형성함으로써 예를 들어 소다석회 유리로 이루어진 절연 기판(10)의 열화를 방지할 수 있다. 이어서, 이들 도전막을 습식 식각 또는 건식 식각하여 패터닝한다. 습식 식각의 경우, 인산, 질산, 초산 등의 식각액을 사용할 수 있다.

[0060] 이어서, 절연 기판(10) 및 게이트 배선(22, 26, 27, 28)의 위에 질화 규소(SiNx) 등으로 이루어진 게이트 절연막(30)을 예를 들어, 플라즈마 강화 화학 기상 증착법(Plasma Enhanced CVD, PECVD) 또는 리액티브 스퍼터링(reactive sputtering)을 이용하여 증착한다. 절연 기판(10)이 열적 내성이 약한 물질로 이루어진 경우 게이트 절연막(30) 형성시에도 130℃ 이하의 저온 공정을 이용하는 것이 바람직함은 물론이다.

[0061] 이어서, 예를 들어, 스퍼터링 또는 화학 기상 증착법을 이용하여 게이트 절연막(30) 위에 산화물 액티브층(40)

을 증착한다. 산화물 액티브층(40)에서 '액티브'란 구동 전류 인가시 전기적 특성을 가지게 되는 활성 물질을 의미하며, 반도체 및 금속 산화물 등을 모두 포함한다. 산화물 액티브층(40)은 제1 물질의 산화물 예를 들어 InZnO, InGaO, InSnO, ZnSnO, GaSnO, GaZnO, GaZnSnO, GaInZnO, HfInZnO, 및 ZnO로 이루어진 군으로부터 선택된 어느 하나의 물질로 이루어질 수 있다.

[0062] 이어서, 도 10 및 도 20을 참조하면, 예를 들어 스퍼터링 또는 화학 기상 증착법을 이용하여 산화물 액티브층(40) 위에 버퍼층(50)을 증착한다. 본 실시예의 버퍼층(50)은 제2 물질을 포함하며, 제2 물질은 예를 들어 TiNx, Mo, a-ITO, 및 IZO로 이루어진 군으로부터 선택된 어느 하나일 수 있다. 제1 물질의 산화물의 제1 깁스 자유 에너지는 제2 물질의 산화물의 제2 깁스 자유에너지보다 작다. 버퍼층(50)의 형성은 Ar 및 N2를 반응 가스로 이용하여 Ti를 스퍼터링함으로써 이루어질 수 있다. 이 경우 Ar 및 N2의 유량비는 Ar : N2의 유량비는 20 : 80 내지 5 : 95일 수 있다. 도 20에서 확인하 수 있는 바와 같이 이와 같이 증착하면 TiNx로 이루어진 버퍼층(50)을 형성할 수 있다.

[0063] 이어서, 도 11을 참조하면, 버퍼층(50) 상에 데이터 배선용 도전막(60)을 예를 들어, 스퍼터링을 이용하여 증착한다. 이어서 데이터 배선용 도전막(60)의 상부에 포토레지스트막(110)을 도포한다. 본 실시예의 데이터 배선용 도전막(60)은 본 발명의 제1 실시예에 따른 데이터 배선(미도시)의 구성 물질과 동일하며, Al 또는 Cu를 포함할 수 있다. 데이터 배선용 도전막(60)은 80 내지 100℃의 저온에서 증착한다. 이와 같이 저온에서 데이터 배선용 도전막(60)을 형성하는 경우 산화물 반도체층(40)과 버퍼층(50)의 반응이 방지되어 산화물 반도체층(40)에 포함된 제1 물질이 데이터 배선용 도전막(60)측으로 석출되지 않는다.

[0064] 이어서, 도 12를 참조하면, 마스크를 통하여 포토레지스트막(110)에 빛을 조사한 후 현상하여, 포토레지스트막 패턴(112, 114)을 형성한다. 이때 포토레지스트막 패턴(112, 114) 중에서 박막 트랜지스터의 채널부, 즉 소스 전극(도 15의 65 참조)과 드레인 전극(도 15의 66 참조) 사이에 위치한 토레지스트막 패턴(114)은 데이터 배선부, 즉 데이터 배선이 형성될 부분에 위치한 포토레지스트막 패턴(112)보다 두께가 얇게 되도록 하며, 채널부와 데이터 배선부를 제외한 기타 부분의 포토레지스트막은 모두 제거한다. 이 때 채널부에 남아 있는 포토레지스트막 패턴(114)의 두께와 데이터 배선부에 남아 있는 포토레지스트막 패턴(112)의 두께의 비는 후술할 식각 공정에서의 공정 조건에 따라 다를 수 있다.

[0065] 이와 같이, 위치에 따라 포토레지스트막의 두께를 달리하는 방법으로 여러 가지가 있을 수 있으며, 빛 투과량을 조절하기 위하여 주로 슬릿(slit), 격자 형태의 패턴 또는 반투명막을 이용한 마스크를 사용할 수 있다. 또한 리플로우가 가능한 물질로 이루어진 포토레지스트막을 이용하여 빛이 완전히 투과할 수 있는 부분과 빛이 완전히 투과할 수 없는 부분으로 나뉘어진 통상적인 마스크로 노광한 다음 현상하고 리플로우시켜 포토레지스트막이 잔류하지 않는 부분으로 포토레지스트막의 일부를 흘러내리도록 함으로써 이러한 얇은 두께의 포토레지스트막 패턴(114)을 형성할 수도 있다.

[0066] 이어서, 도 12 및 도 13을 참조하면 포토레지스트막 패턴(112, 114)을 식각마스크로 이용하여 데이터 배선용 도전막(60)을 식각한다. 이러한 식각은 습식 식각 또는 건식 식각을 이용할 수 있다. 습식 식각의 경우 인산, 질산 및 초산의 혼합액, 불산(HF) 및 탈이온수(deionized water)의 혼합액 등의 식각액을 사용할 수 있다. 이렇게 하면, 데이터선(62) 및 소스/드레인용 도전막 패턴(64)만이 남고 이를 제외한 기타 부분의 데이터 배선용 도전막(60)은 모두 제거되어 그 하부의 산화물 액티브층(40)이 노출된다. 이 때 남은 데이터선(62) 및 소스/드레인용 도전막 패턴(64)은 소스 전극(도 15의 65 참조) 및 드레인 전극(도 15의 66 참조)이 분리되지 않고 연결되어 있는 점을 제외하면 데이터 배선(도 15의 62, 65, 66, 67 참조)의 형태와 동일하다.

[0067] 이어서, 도 13 및 도 14를 참조하면, 포토레지스트막 패턴(112, 114)을 에치백(etch-back)하여 채널부의 포토레지스트막 패턴(114)을 제거한다. 이어서 애싱(ashing)을 통하여 채널부의 소스/드레인용 도전막 패턴(64) 표면에 남아 있는 포토레지스트막 잔재를 제거한다. 이어서, 포토레지스트막 패턴(112)을 식각 마스크로 이용하여 채널부의 소스/드레인용 도전막 패턴(64)을 습식 식각 또는 건식 식각한다. 습식 식각의 경우 예를 들어 인산, 질산 및 초산의 혼합액, 불산(HF) 및 탈이온수(deionized water)의 혼합액 등의 식각액을 사용할 수 있다. 이렇게 하면, 소스 전극(65)과 드레인 전극(66)이 분리되면서 데이터 배선(62, 65, 66, 67)이 완성된다. 포토레지스트막 패턴(112)을 식각 마스크로 하여 버퍼층(50)에 대한 식각을 진행하여 버퍼층 패턴(52, 55, 56, 57)을 형성한다. 본 실시예의 버퍼층(50)의 식각은 건식 식각으로 진행될 수 있다. 이 경우 식각 가스로 버퍼층(50)에 대한 식각 선택비가 높아 산화물 액티브층(40)은 식각되지 않는 것을 사용한다. 이러한 예로 SF6와 O2의 혼합가스 또는 Cl2와 O2의 혼합 가스가 적합하게 예시된다. 이와 같이 버퍼층(50)을 건식 식각하여 미완성 버퍼층 패턴(51, 52)을 형성함으로써 산화물 액티브층(40)에 대한 손상이 감소한다.

[0068] 이어서, 도 15를 참조하면, 산화물 액티브층(40)에 대한 식각을 진행하여 산화물 액티브층 패턴(42, 44)을 형성한다. 이 경우 산화물 액티브층(40)만 식각되고 게이트 절연막(30)은 식각되지 않는 것이 바람직하다. 이러한 식각은 습식 식각 또는 건식 식각을 이용할 수 있다. 습식 식각의 경우 불산(HF), 황산, 염산 및 이들의 조합에 탈이온수를 혼합한 식각액을 사용할 수 있다. 건식 식각의 경우, 불소 계열의 식각 가스, 예를 들어 CHF_3, CF_4 등을 사용할 수 있다. 구체적으로 불소 계열의 식각 가스에 Ar 또는 He이 함유된 식각 가스를 사용할 수 있다. 채널부의 산화물 액티브층 패턴(44)의 일부도 소정의 두께만큼 제거할 수도 있다.

[0069] 이어서 도 15 및 도 16을 참조하면, 데이터 배선(62, 65, 66, 67) 상에 남아 있는 포토레지스트막 패턴(112)을 제거한다.

[0070] 이어서, 도 16 및 도 17을 참조하면, 산화물 액티브층 패턴(42, 44) 및 데이터 배선(62, 65, 66, 67) 상에 질화규소로 이루어진 보호막을 형성한다. 보호막(70)은, 예를 들어 반응성 화학 기상 증착법을 이용하여 증착할 수 있다.

[0071] 이어서, 도 18에 도시된 바와 같이, 보호막(70)을 사진 식각하여 드레인 전극 확장부(67)를 드러내는 콘택홀(77)을 형성한다.

[0072] 마지막으로, 예를 들어 ITO, IZO 등과 같은 투명 도전체 또는 반사성 도전체를 증착하고 사진 식각하여 드레인 전극 확장부(67)와 연결된 화소 전극(82)을 형성하여 도 1b의 박막 트랜지스터 표시판을 완성한다.

[0073] 이어서, 도 1b 및 도 20을 참조하여, 본 발명의 제4 실시예에 따른 박막 트랜지스터 표시판에 대하여 설명한다. 도 20은 본 발명의 제4 실시예에 따른 박막 트랜지스터 표시판의 제조 방법을 나타낸 단면도이다.

[0074] 먼저, 도 9에 도시한 바와 같은 공정을 거쳐 산화물 액티브층(40)을 형성한다.

[0075] 이어서, 도 10을 참조하면, 제2 물질로 Mo를 포함하는 버퍼층(50)을 산화물 액티브층(40)을 형성한다.

[0076] 이어서, 도 11 내지 도 13에 도시한 공정을 수행한다.

[0077] 이어서, 도 20을 참조하면, 습식 식각법을 이용하여 버퍼층(50)을 식각하여 버퍼층 패턴(52, 55, 56, 57)을 형성한다. 이 경우 산화물 액티브층(40)에 손상이 감소되도록 높은 선택비를 가진 물질을 식각 물질로 사용한다. 소스/드레인용 도전막 패턴(64)과 버퍼층(50)의 식각은 동일한 식각액을 이용하여 연속적으로 수행될 수도 있다.

[0078] 이상 첨부된 도면을 참조하여 본 발명의 실시예들을 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

도면의 간단한 설명

[0079] 도 1a는 본 발명의 제1 및 제2 실시예에 따른 박막 트랜지스터 표시판의 배치도이다.

[0080] 도 1b는 도 1a의 A-A'선을 따라 자른 본 발명의 제1 및 제2 실시예에 따른 박막 트랜지스터 표시판의 단면도이다.

[0081] 도 2a 및 도 2b는 본 발명의 제1 실시예에 따른 박막 트랜지스터 표시판과 제1 비교예에 따른 박막 트랜지스터 표시판의 데이터 배선의 외관을 비교하여 나타낸 사진이다.

[0082] 도 3은 제1 비교예에 따른 박막 트랜지스터 표시판의 데이터 배선의 외관을 확대하여 나타낸 사진이다.

[0083] 도 4는 제1 비교예에 따른 박막 트랜지스터 표시판의 데이터 배선의 성분을 분석한 그래프이다.

[0084] 도 5a 및 도 5b는 본 발명의 제1 실시예에 따른 박막 트랜지스터 표시판과 제1 비교예에 따른 박막 트랜지스터 표시판의 전압-전류 특성을 나타낸 그래프이다.

[0085] 도 6a 내지 도 6c는 본 발명의 제2 실시예에 따른 박막 트랜지스터 표시판에 포함되는 산화물 반도체 패턴과 버퍼층 패턴의 반응 여부를 나타낸 그래프이다.

[0086] 도 7a 내지 도 7c는 본 발명의 제1 비교예에 따른 박막 트랜지스터 표시판에 포함되는 산화물 반도체 패턴과 버퍼층 패턴의 반응 여부를 나타낸 그래프이다.

[0087] 도 8a 내지 도 8c는 본 발명의 제2 비교예에 따른 박막 트랜지스터 표시판에 포함되는 산화물 반도체 패턴과 데이터 배선의 반응 여부를 나타낸 그래프이다.

[0088] 도 9 내지 도 18은 본 발명의 제3 실시예에 따른 박막 트랜지스터 표시판의 제조 방법을 공정 단계별로 나타낸 단면도이다.

[0089] 도 19는 본 발명의 제3 실시예에 따른 박막 트랜지스터 표시판의 제조 방법 중 공정 조건을 나타낸 그래프이다.

[0090] 도 20은 본 발명의 제4 실시예에 따른 박막 트랜지스터 표시판의 제조 방법을 나타낸 단면도이다.

[0091] (도면의 주요부분에 대한 부호의 설명)

[0092] 10: 절연 기판 22: 게이트선

[0093] 26: 게이트 전극 27: 스토리지 전극

[0094] 28: 스토리지선 30: 게이트 절연막

[0095] 40: 산화물 액티브층 42, 44: 산화물 액티브층 패턴

[0096] 60: 데이터 배선용 도전막 62: 데이터선

[0097] 64: 소스/드레인용 도전막 패턴 65: 소스 전극

[0098] 66: 드레인 전극 67: 드레인 전극 확장부

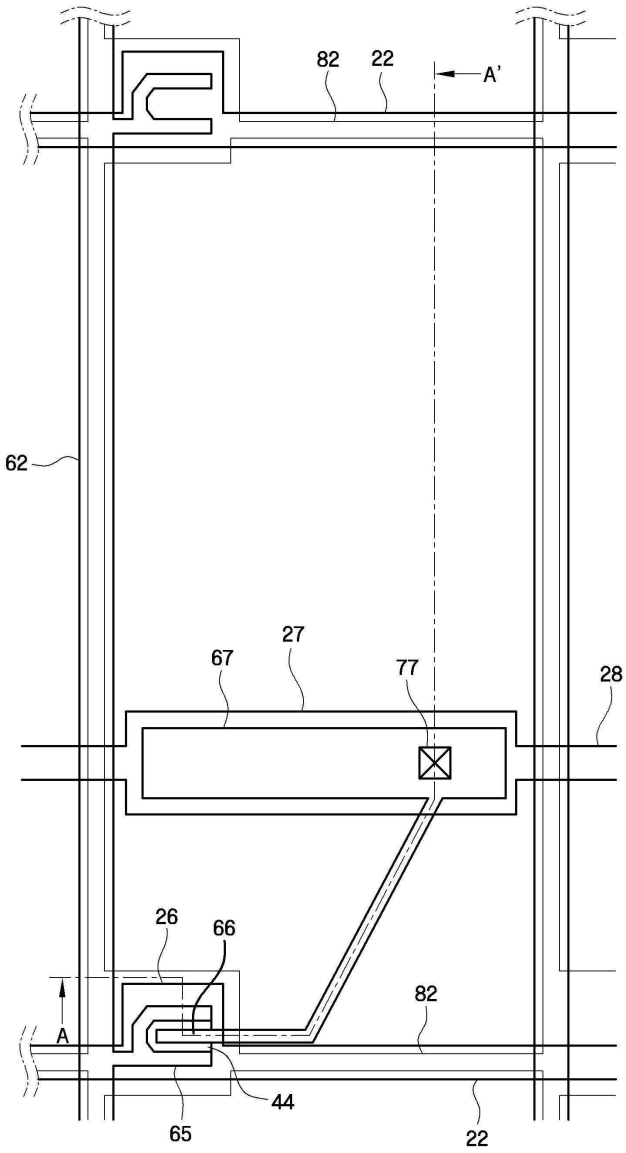
[0099] 70: 보호막 77: 콘택홀

[0100] 82: 화소 전극 110: 포토레지스트막

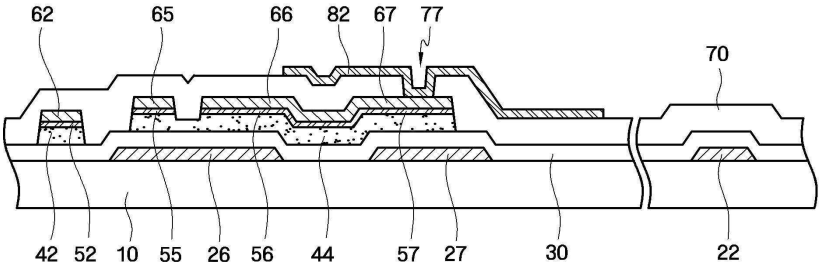
[0101] 112, 114: 포토레지스트막 패턴

도면

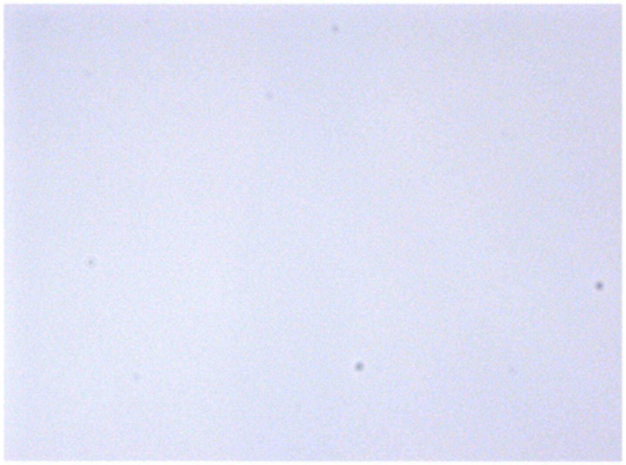
도면1a


82
22
A'
62
27
67
77
28
26
66
82
A
44
65
22

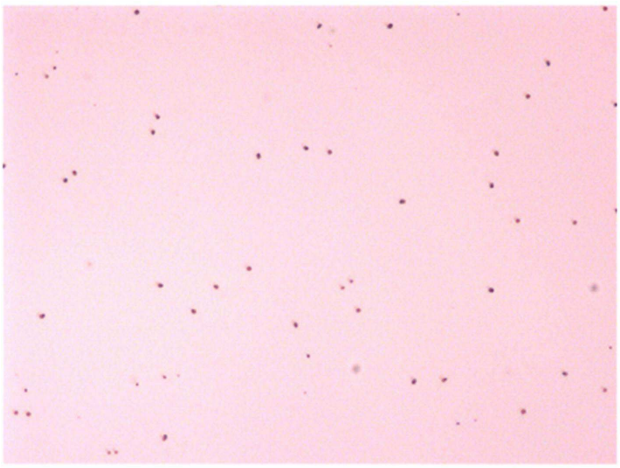
도면1b


62
65
66
82
67
77
70
42
52
10
55
26
56
44
57
27
30
22

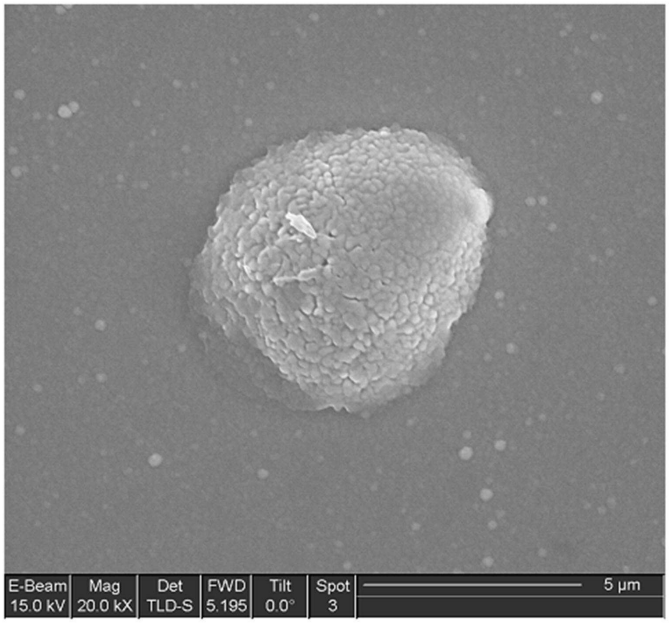
도면2a



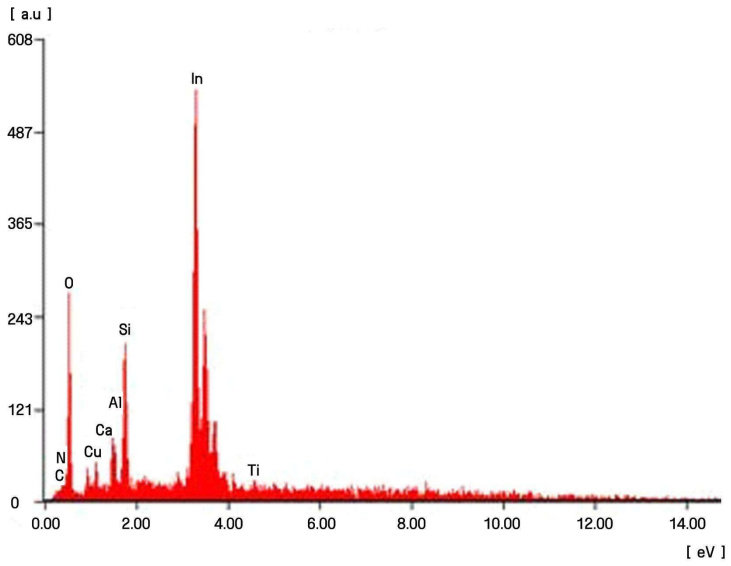
도면2b



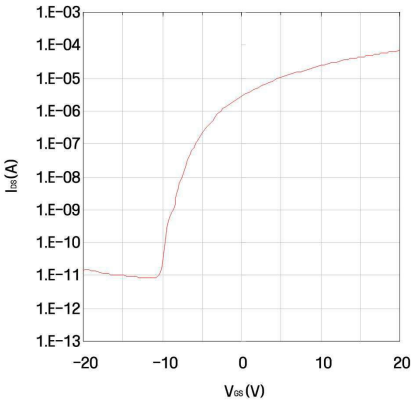
도면3


E-Beam
15.0 kV
Mag
20.0 kX
Det
TLD-S
FWD
5.195
Tilt
0.0°
Spot
3
5 µm

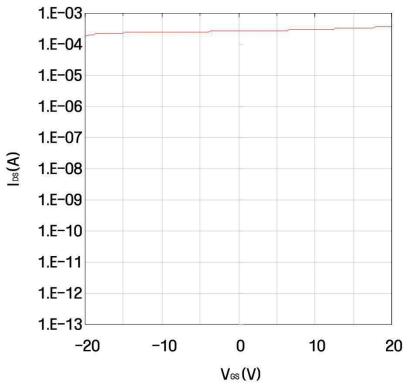
도면4


[a.u]
608
487
365
243
121
0
O
Si
Al
Ca
Cu
N
C
In
Ti
0.00
2.00
4.00
6.00
8.00
10.00
12.00
14.00
[eV]

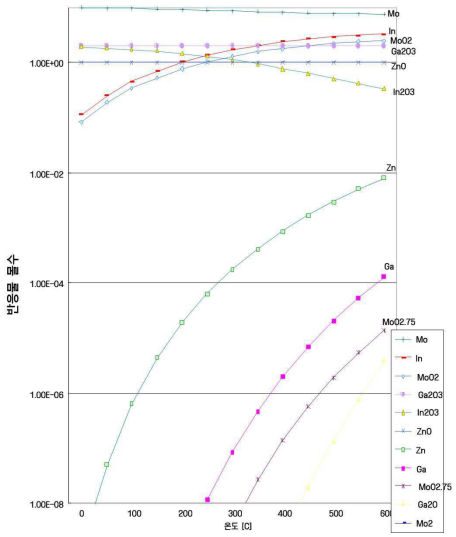
도면5a



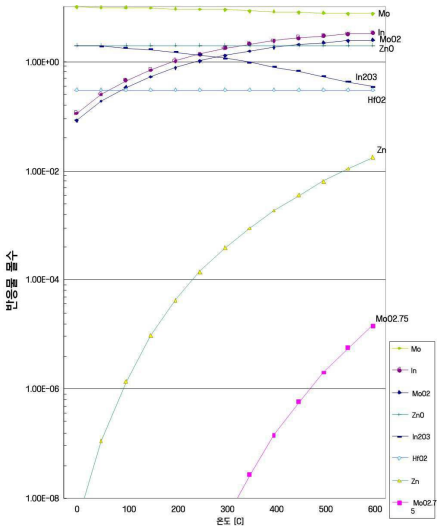
도면5b



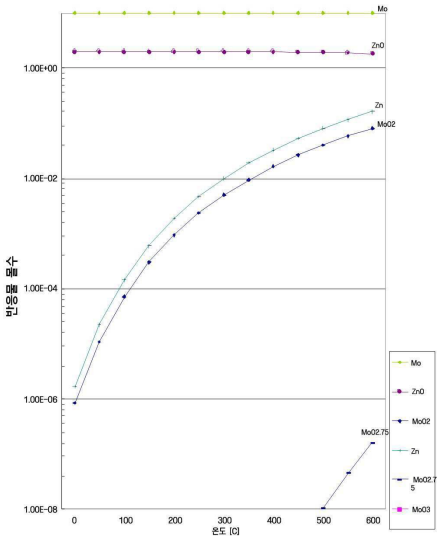
도면6a



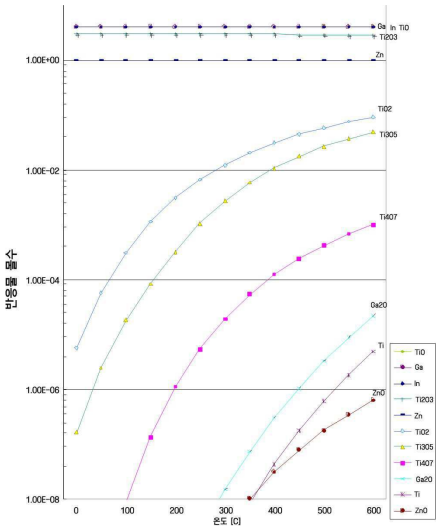
도면6b


Mo
In
Mo02
Zn0
In203
Hf02
Zn
Mo02.75
1.00E+00
1.00E-02
1.00E-04
1.00E-06
1.00E-08
0
100
200
300
400
500
600
온도 [C]
반응물 몰수

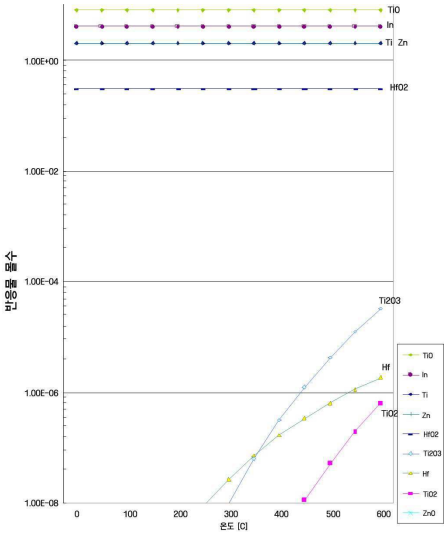
도면6c


Mo
Zn0
Zn
Mo02
Mo02.75
Mo03
1.00E+00
1.00E-02
1.00E-04
1.00E-06
1.00E-08
0
100
200
300
400
500
600
온도 [C]
반응물 몰수

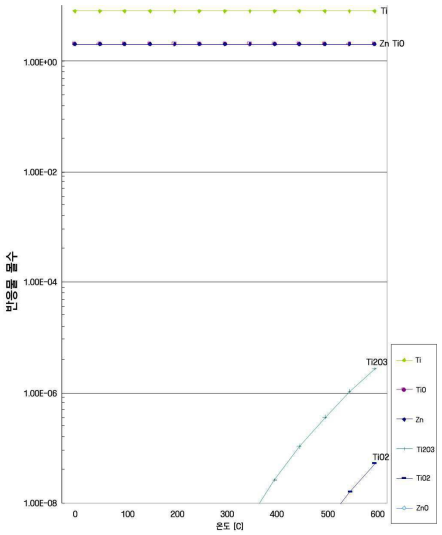
도면7a


반응물 몰수
온도 [C]
1.00E+00
1.00E-02
1.00E-04
1.00E-06
1.00E-08
0
100
200
300
400
500
600
Ga
In
TiO
Ti2O3
Zn
TiO2
Ti3O5
Ti4O7
Ga2O
Ti
ZnO

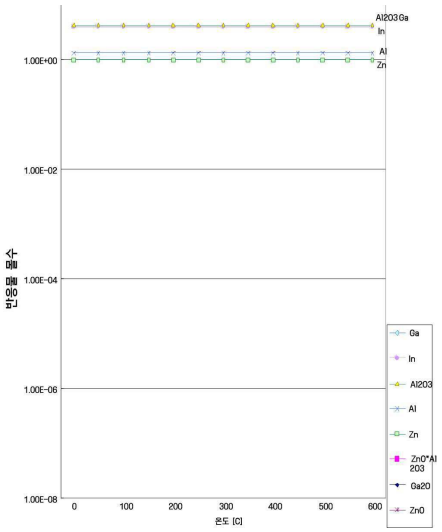
도면7b


반응물 몰수
온도 [C]
1.00E+00
1.00E-02
1.00E-04
1.00E-06
1.00E-08
0
100
200
300
400
500
600
TiO
In
Ti
Zn
HfO2
Ti2O3
Hf
TiO2

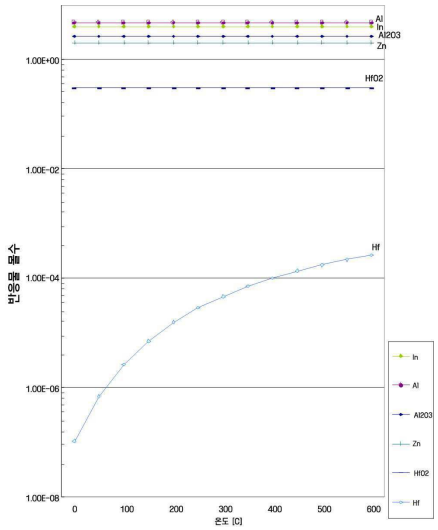
도면7c


Ti
Zn
TiO
1.00E+00
1.00E-02
1.00E-04
1.00E-06
1.00E-08
반응물 몰수
Ti2O3
TiO2
0
100
200
300
400
500
600
온도 [C]
Ti
TiO
Zn
Ti2O3
TiO2
ZnO

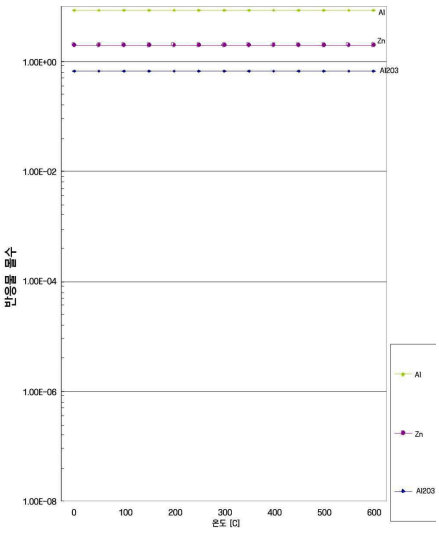
도면8a


Al2O3
Ga
In
Al
Zn
1.00E+00
1.00E-02
1.00E-04
1.00E-06
1.00E-08
반응물 몰수
0
100
200
300
400
500
600
온도 [C]
Ga
In
Al2O3
Al
Zn
ZnO*Al2O3
Ga2O
ZnO

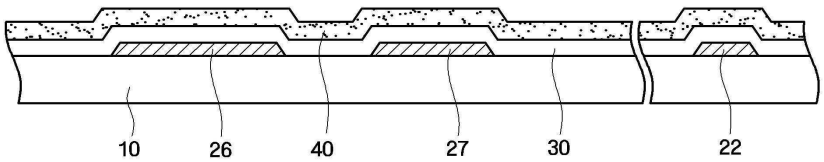
도면8b



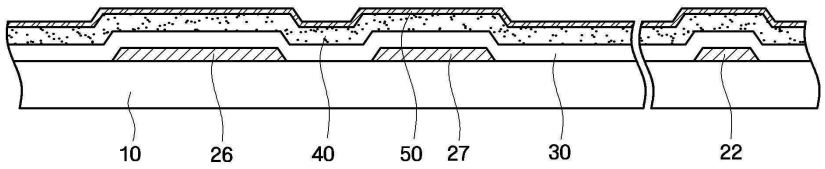
도면8c



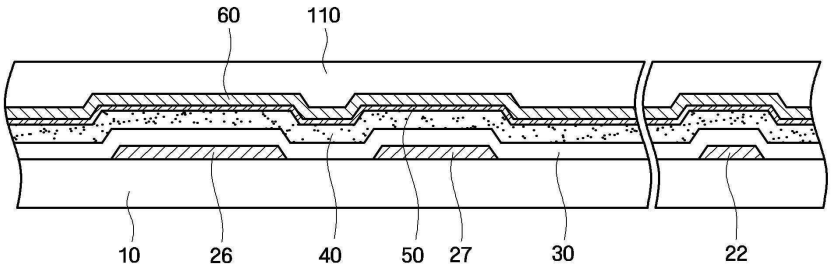
도면9



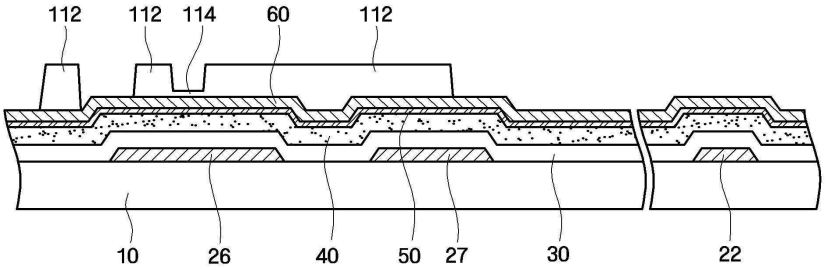
도면10



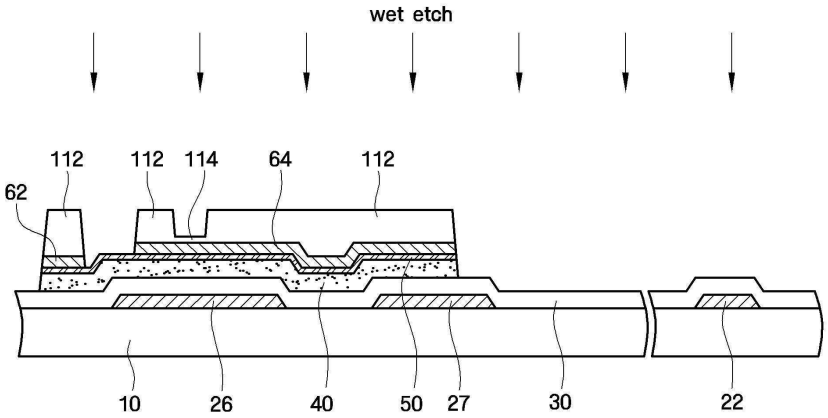
도면11



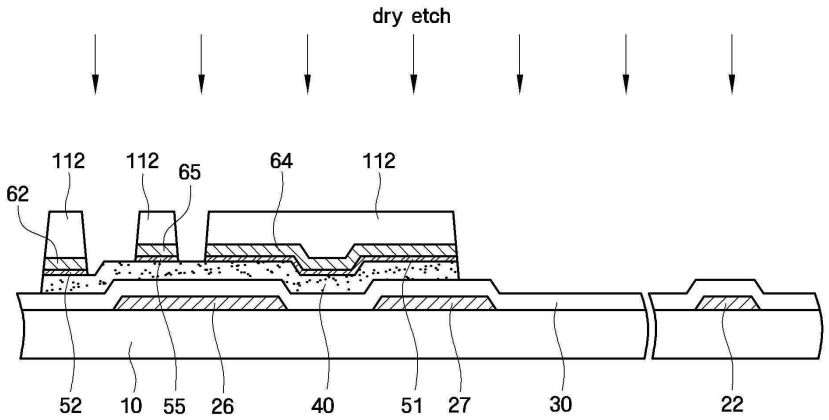
도면12



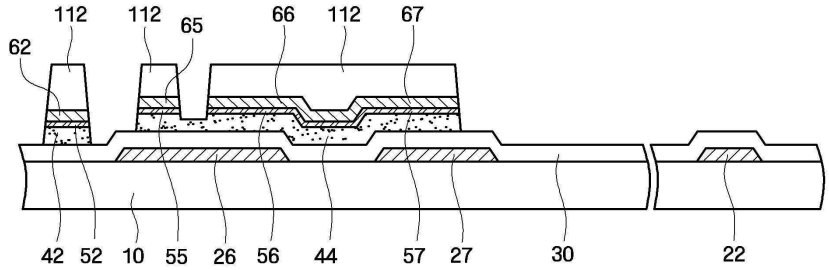
도면13



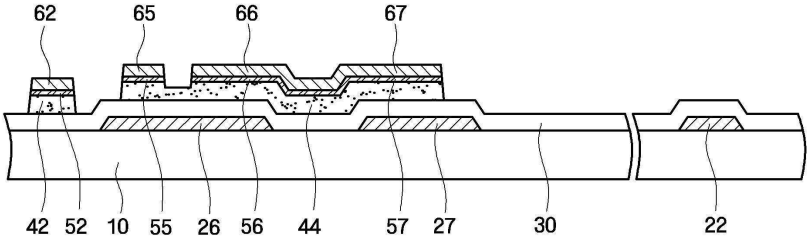
도면14



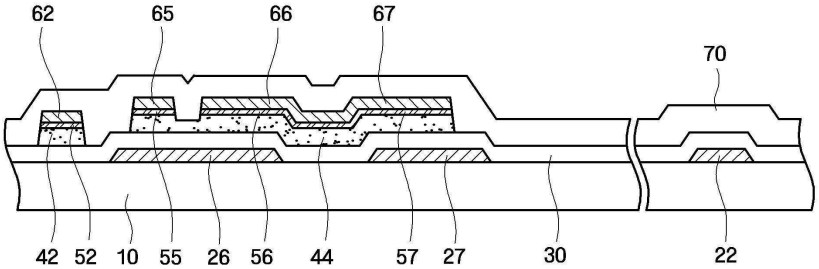
도면15



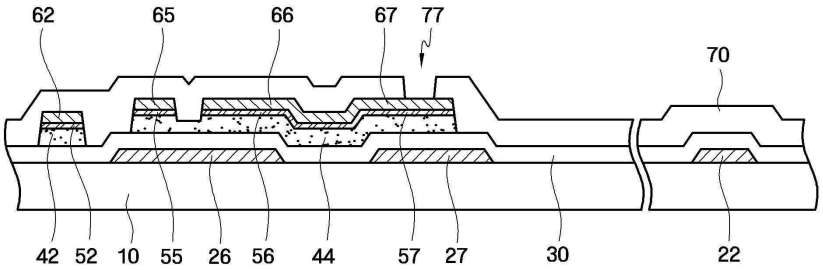
도면16



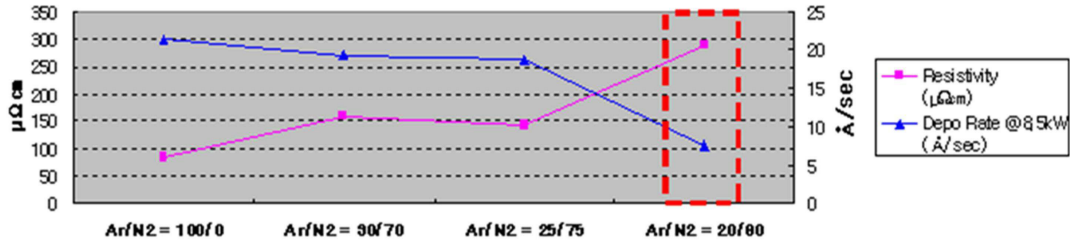
도면17



도면18



도면19



도면20

