

(19) 日本国特許庁(JP)

## (12) 特許公報(B2)

(11) 特許番号

特許第4622044号  
(P4622044)

(45) 発行日 平成23年2月2日(2011.2.2)

(24) 登録日 平成22年11月12日(2010.11.12)

(51) Int.Cl.

F 1

<b>G09G</b>	<b>3/36</b>	<b>(2006.01)</b>	G09G	3/36	
<b>G02F</b>	<b>1/133</b>	<b>(2006.01)</b>	G02F	1/133	520
<b>G06F</b>	<b>1/32</b>	<b>(2006.01)</b>	G06F	1/00	332B
<b>G09G</b>	<b>3/20</b>	<b>(2006.01)</b>	G09G	3/20	611A
			G09G	3/20	611B

請求項の数 1 (全 6 頁) 最終頁に続く

(21) 出願番号

特願2000-157763 (P2000-157763)

(22) 出願日

平成12年5月29日 (2000.5.29)

(65) 公開番号

特開2001-337656 (P2001-337656A)

(43) 公開日

平成13年12月7日 (2001.12.7)

審査請求日

平成19年5月7日 (2007.5.7)

(73) 特許権者 000005821

パナソニック株式会社

大阪府門真市大字門真1006番地

(74) 代理人 100109667

弁理士 内藤 浩樹

(74) 代理人 100109151

弁理士 永野 大介

(74) 代理人 100120156

弁理士 藤井 兼太郎

(72) 発明者 立花 昭彦

大阪府茨木市松下町1番1号 株式会社松下エーヴィシード・テクノロジー内

審査官 西島 篤宏

最終頁に続く

(54) 【発明の名称】 液晶ディスプレイ装置

## (57) 【特許請求の範囲】

## 【請求項 1】

外部からの A C 電力の入力を受ける電源用コネクタと、  
 前記電源用コネクタに入力された A C 電力を D C 電力に変換する電源回路と、  
 上流側機器と接続し前記上流側機器から D C 電力の供給を受ける U S B アップストリームと、  
 パワーセーブ状態であるオフステート状態であって前記 U S B アップストリームによる D C 電力供給の場合は、前記電源コネクタと前記電源回路とを遮断し、通常状態であるオンステート状態と前記 U S B アップストリームによる D C 電力不供給の少なくとも一方の場合は、前記電源コネクタと前記電源回路とを接続するリレー素子と、

オフステート状態であって前記 U S B アップストリームによる D C 電力供給の場合は、後述する C P U に供給する D C 電力の供給源を前記 U S B アップストリームからの D C 電力供給に切替え、オンステート状態と前記 U S B アップストリームによる D C 電力不供給との少なくとも一方の場合は、後述する C P U に供給する D C 電力の供給源を前記電源回路に切替える切替スイッチと、

前記切替スイッチから D C 電力の供給を受ける C P U と、  
 を有する液晶ディスプレイ装置。

## 【発明の詳細な説明】

## 【0001】

## 【発明の属する技術分野】

10

20

本発明は液晶ディスプレイ装置に関する。

【0002】

【従来の技術】

液晶ディスプレイの市場規模は今般飛躍的に増大している。その背景には、従来のC R Tディスプレイに比べディスプレイ液晶ディスプレイ装置の特徴である小スペース化、低電力というのが受けいられてきているからである。

【0003】

一般に、ディスプレイの分野では、V E S A規格等によりパワーセーブ時においては、消費電力の制限がある。この制限は、年々厳しくなっており現在では消費電力5W以下（以下、オフステート時と記す）という規制がなされている。上記制限を満たす方法として、一般には、パワーセーブ時に2次側負荷のON/OFFにより対応している。

10

【0004】

パワーセーブ状態は、入力信号の条件下によって不必要的負荷への電源供給をカットすることにより、省電力化を図るのを目的としている。通常動作状態からパワーセーブ状態への移行およびパワーセーブ状態から通常状態への移行は、入力信号の判別によって行われる。すなわち、パワーセーブ状態では、信号入力状態を判別するマイコン系回路のみ駆動し、他の負荷への電源供給をOFFさせ、省エネ対応を行っている。

【0005】

このように、ディスプレイの分野においては、高電圧大電流負荷および低電圧小電流負荷での電源効率改善が必要という大きな課題を有している。

20

【0006】

上記問題を解決する手段として、高電圧大電流負荷と低電圧小電流負荷をそれぞれ別電源で構成する、いわゆるサブ電源方式と呼ばれる手法が用いられている。

【0007】

このサブ電源方式では、通常時は高電圧大電流負荷および低電圧小電流負荷をそれぞれ高電圧および低電圧で駆動し、パワーセーブ時などの軽負荷時には高電圧大電流負荷の電源回路をストップし、低電圧小電流負荷の電源回路のみを動作させるため、高負荷時および軽負荷時の双方において高効率化が得られている。しかしながら、A C - D C変換する際の電力ロスは多少ながらも生じてしまう。

【0008】

30

ところで、近年では、P Cに周辺機器を接続するための新しいインターフェイスとしてU S Bインターフェイスが普及し始めている。このU S Bインターフェイスは、キーボード、マウス等の速い転送速度を要求しない周辺装置をP Cやディスプレイ装置に接続するときに使用され、U S Bハブと呼ばれる中継装置を使用することにより複数の小電力の周辺機器をツリー状に接続できるという特徴がある。接続は専用ケーブルで行われ、一般に上流側機器を接続するコネクタをアップストリーム、下流側を接続するコネクタをダウンストリームと呼ぶ。なお、U S Bインターフェイスシステムは、ケーブルに含まれる電源線を介して、上流側機器から下流側機器に対して必要な電力を供給することができる。ただし、消費電力はある程度制限される（5V / 500mA max）。

【0009】

40

上述したように、下流側機器が上流側機器より電源供給されるには、消費電力の小さなものでなければならない（マウス、キーボードなど）。あるいは、小さくするような工夫をする必要がある（F D D等：例えば、特開平11-306501号公報参照）。

【0010】

一般に、ディスプレイ装置は、P C側から見ると下流側機器となり電源の供給を受けることができるが、上述したように、下流側機器の電力は、必要最小限に規定されていることから、ディスプレイモニタのように大消費電力の機器は、別置きの電源装置を使用せざるを得ない。

【0011】

【発明が解決しようとする課題】

50

上記従来技術のように、オフステート時における低電圧小電流負荷の電源供給として専用の A C - D C 変換回路（サブ電源）を設ける方法では、A C - D C 変換時の電力ロスが生じてしまう。かつ、U S B アップストリームが接続されており、上流側機器（P C）から電源が供給されているのを使用しないのは、システムのトータル的な効率が悪い。

【0012】

本発明は、上記したような液晶ディスプレイ装置等の周辺機器を含めたコンピュータシステム全体の待機時電力の低減を行うものであり、液晶ディスプレイ装置に使用される A C - D C 変換回路の電力ロスをカットし、待機時における電力の低減を提供する。

【0013】

【課題を解決するため手段】

10

上記課題を解決するため本発明の液晶ディスプレイ装置は、C P U と同期処理回路の電源供給切替スイッチ（S W）、およびこれらを制御するC P U にて構成され、C P U と同期処理回路の電源を液晶ディスプレイ装置内の電源供給から、U S B アップストリームからの電源供給に切替える手段を提供するものである。

【0014】

また、併して電源回路の一次側を制御するリレー素子を構成し、C P U によってU S B アップストリームが接続され、かつパワーセーブ（オフステート）時においてリレー素子を遮断することにより一次の商用電源を遮断する手段を提供する。

【0015】

これらの構成により、オフステート時において、C P U と同期処理回路の電源をU S B アップストリームから供給し、かつ、電源一次側をカットできるため、液晶ディスプレイ装置の電源回路の無負荷時におけるA C - D C 変換回路の電力ロスを低減できることから、液晶ディスプレイ装置を含むコンピュータシステム全体の待機電力の低電力化が図れる。

20

【0020】

【発明の実施の形態】

以下に、本発明の液晶ディスプレイ装置の実施の形態について、図1、図2を用いて説明する。

【0021】

（実施の形態1）

30

図1は、本発明の実施例を示す図である。図1に示すようにこの実施の形態例の液晶ディスプレイ装置1は、商用電源用コネクタ2、U S B アップストリーム3、U S B ダウンストリーム4、リレー素子5、電源回路6、U S B ハブ7、C P U 8、C P U / 同期処理回路用電源供給切替S W 9、各回路電源供給制御S W 10、インバータ回路11、信号処理回路12、パネルモジュール13、同期処理回路14、入力信号用コネクタ15で構成される。

【0022】

リレー素子5は、U S B アップストリーム3の供給電源によりリレー素子5が遮断されるよう設計される。すなわち、U S B アップストリーム3が接続されていないときには必ず導通状態になるようになる。なお、リレー素子5は、U S B アップストリーム3の供給電源と、C P U 8からの制御信号17とのO R信号で制御される。

40

【0023】

また、C P U / 同期処理回路用電源供給切替S W 9は、U S B アップストリーム3の供給電源によりb側になるよう設計される。すなわち、U S B アップストリーム3が接続されていないときには必ずa側になる。なお、リレー素子5は、U S B アップストリーム3の供給電源と、C P U 8からの制御信号18とのO R信号で制御される。これらにより、U S B アップストリーム3が接続されていないときでも、必ずC P U / 同期処理回路には電源が供給されることになる。

【0024】

オンステート状態では、リレー素子5は導通状態、各回路電源供給制御S W 10は導通状態、C P U / 同期処理回路用電源供給切替S W 9はa側に設定され、設定はC P U 8によ

50

って行われる。

【0025】

オフステート状態になると、まず各回路電源供給制御 SW10 を CPU8 により遮断状態にする。USBアップストリーム3が接続されてない場合、リレー素子5は導通状態、CPU/同期処理回路用電源供給切替 SW9 は a 側に設定される。この場合、CPU8/同期処理回路14は、液晶ディスプレイ装置内の電源回路6から行われていることになる。USBアップストリーム3が接続されている場合、リレー素子5は遮断状態、CPU/同期処理回路用電源供給切替 SW9 は b 側に設定される。すなわち、CPU8/同期処理回路14は、USBアップストリームから供給され、液晶ディスプレイ装置内の電源回路は一次側が完全に遮断された状態となる。

10

【0026】

オフステートからオンステートへの復帰は、USBアップストリーム3が接続されている場合、まずリレー素子5を導通状態にし、次に、CPU/同期処理回路用電源供給切替 SW9 を a 側に設定するよう CPU8 にて制御する。最後に、各回路電源供給制御 SW10 を導通状態にする。USBアップストリーム3が接続されていない場合は、各回路電源供給制御 SW10 を導通状態にするよう CPU8 にて制御する（各状態における SW の状態は図2参照）。

【0027】

【発明の効果】

以上のように、本発明の液晶ディスプレイ装置によれば、CPUと同期処理回路の電源供給切替 SW、および電源回路の一次側を制御するリレー素子を構成し、CPUと同期処理回路の電源を液晶ディスプレイ装置内の電源供給から、USBアップストリームの電源供給に切替えかつ一次側の商用電源を遮断することにより、液晶ディスプレイ装置の電源回路の無負荷時における AC - DC 変換回路の電力ロスを低減できることから、液晶ディスプレイ装置を含むコンピュータシステム全体の待機電力の低電力化が図れる。

20

【図面の簡単な説明】

【図1】本発明の液晶ディスプレイ装置の一実施の形態例を示す図

【図2】同液晶ディスプレイ装置の各スイッチ（SW）の状態の例を示す図

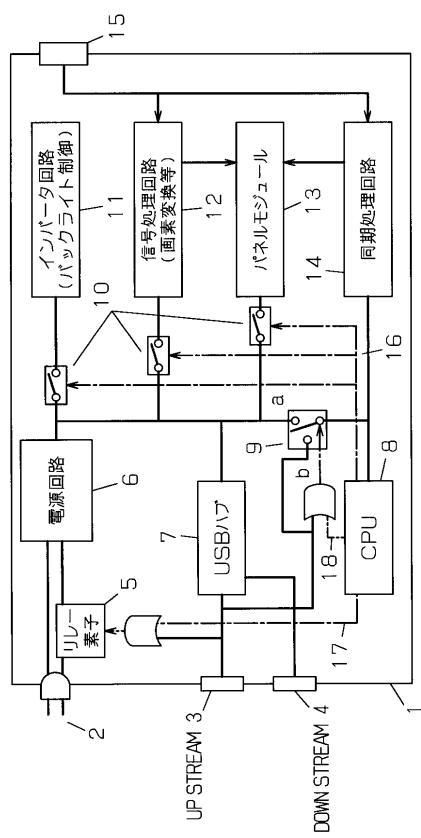
【符号の説明】

- 1 液晶ディスプレイ装置
- 2 商用電源用コネクタ
- 3 USBアップストリーム
- 4 USBダウンストリーム
- 5 リレー素子
- 6 電源回路
- 7 USBハブ
- 8 CPU
- 9 CPU/同期処理回路用電源供給切替 SW
- 10 各回路電源供給制御 SW
- 11 インバータ回路
- 12 信号処理回路
- 13 パネルモジュール
- 14 同期処理回路
- 15 入力信号用コネクタ
- 16 各回路電源供給制御 SW 制御ライン
- 17 リレー素子制御ライン
- 18 CPU/同期処理回路用電源供給切替 SW 制御ライン

30

40

【図1】



【図2】

UP-STREAM	状態	SW9	SW10	リレー
なし	OFF-state	a	OFF	ON
なし	ON-state	a	ON	ON
あり	OFF-state	b	OFF	OFF
あり	ON-state	a	ON	ON

---

フロントページの続き

(51)Int.Cl. F I  
G 0 9 G 3/20 6 1 2 G

(56)参考文献 特開平10-326128 (JP, A)  
特開昭63-308620 (JP, A)  
特開2000-112579 (JP, A)  
特開2000-227787 (JP, A)  
特開2000-250506 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G09G 3/00-3/38  
G09G 5/00-5/42  
G02F 1/133,505-1/133,580  
G06F 1/00,330-1/00,355;1/00,341