

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 23 年 8 月 18 日 (2011.8.18)

【公表番号】特表 2010-541222 (P2010-541222A)

【公表日】平成 22 年 12 月 24 日 (2010.12.24)

【年通号数】公開・登録公報 2010-051

【出願番号】特願 2010-526157 (P2010-526157)

【国際特許分類】

H 0 1 L 33/58 (2010.01)

【F I】

H 0 1 L 33/00 4 3 0

【手続補正書】

【提出日】平成 23 年 6 月 30 日 (2011.6.30)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

収容部材 ( 1 2 ) の組み込み位置への実装のために、  
第 1 の表面 ( 2 ) と該第 1 の表面の反対側の第 2 の表面 ( 3 ) とを有するガラス基板 ( 1 ) と、  
前記第 1 の表面に収容された、発光特性を有する半導体素子 ( 5 ) と、  
前記ガラス基板の前記第 1 の表面上でそのコーナー領域に配置された実装用基部 ( 1 0 ) と  
を有する、  
半導体ベースの素子において、  
前記実装用基部は、当該の半導体ベースの素子の全体が該実装用基部を通して前記組み込み位置に支持されるように構成されている  
 ことを特徴とする半導体ベースの素子。

【請求項 2】

前記第 2 の表面に光学素子 ( 1 1 ) が収容されている、請求項 1 記載の半導体ベースの素子。

【請求項 3】

前記第 1 の表面と前記発光特性を有する前記半導体素子とのあいだに変換層 ( 4 ) が配置されている、請求項 1 または 2 記載の半導体ベースの素子。

【請求項 4】

前記光学素子は、フレネルレンズの形態を有しているか、または、光学的ディフューザとして構成されている、請求項 2 記載の半導体ベースの素子。

【請求項 5】

前記第 1 の表面の一部の領域のみが前記半導体素子によって覆われており、前記第 1 の表面の残りの領域は鏡 ( 8 ) によって覆われている、請求項 1 から 4 までのいずれか 1 項記載の半導体ベースの素子。

【請求項 6】

前記第 1 の表面のうち前記鏡によって覆われていない中央領域は、前記鏡によって覆われていない変換層 ( 4 ) によってコーティングされている、請求項 3 から 5 までのいずれか 1 項記載の半導体ベースの素子。

## 【請求項 7】

前記変換層（４）は円形に成形されており、前記ガラス基板は正方形の基本形状を有している、請求項 1 から 6 までのいずれか 1 項記載の半導体ベースの素子。

## 【請求項 8】

前記半導体素子は前記ガラス基板の前記第 1 の表面から遠いほうの面に少なくとも 2 つの電気コンタクト面（ 7 ）を有する、請求項 1 から 7 までのいずれか 1 項記載の半導体ベースの素子。

## 【請求項 9】

前記半導体素子は、前記第 1 の表面の中央に位置しており、かつ、前記実装用基部に包囲されている、請求項 1 から 8 までのいずれか 1 項記載の半導体ベースの素子。

## 【請求項 10】

前記ガラス基板は当該の半導体ベースの素子を支持している、請求項 1 から 9 までのいずれか 1 項記載の半導体ベースの素子。

## 【請求項 11】

前記半導体素子は、前記ガラス基板を除いた厚さが  $20\ \mu\text{m}$  より小さい薄膜発光ダイオードである、請求項 1 から 10 までのいずれか 1 項記載の半導体ベースの素子。

## 【請求項 12】

前記半導体素子のうち前記ガラス基板から遠いほうの主表面に、前記半導体素子内で形成される電磁放射の少なくとも一部を前記ガラス基板の方向へ反射させる反射層が被着されているかまたは形成されている、請求項 11 記載の半導体ベースの素子。

## 【請求項 13】

前記光学素子は、経時劣化および温度に対して安定なシリコンから形成される層内に埋め込まれている、請求項 2 記載の半導体ベースの素子。

## 【請求項 14】

請求項 1 から 13 までのいずれか 1 項記載の半導体ベースの素子に対する収容部材（12）において、

半導体ベースの素子のコンタクト面（ 7 ）に電氣的に接続されている 2 つの電気コンタクト（13）と、実装用基部（10）を収容する基部収容部（14）とが設けられており、

、

前記基部収容部は電氣的に中性であり、前記 2 つの電気コンタクトに電氣的に接続されていない

ことを特徴とする半導体ベースの素子の収容部材。

## 【請求項 15】

請求項 1 から 13 までのいずれか 1 項記載の半導体ベースの素子の製造方法であって、ガラス基板（ 1 ）を用意するステップ、および、

該ガラス基板の第 1 の表面（ 2 ）上に半導体素子（ 5 ）を被着するステップを有する

ことを特徴とする半導体ベースの素子の製造方法。

## 【請求項 16】

前記第 1 の表面上に鏡面層（ 8 ）を被着する、請求項 15 記載の半導体ベースの素子の製造方法。

## 【請求項 17】

前記ガラス基板の第 2 の表面（ 3 ）に光学素子（11）を被着する、請求項 15 または 16 記載の半導体ベースの素子の製造方法。

## 【請求項 18】

前記ガラス基板の前記第 1 の表面と前記半導体素子とのあいだに変換層（ 4 ）を被着する、請求項 15 から 17 までのいずれか 1 項記載の半導体ベースの素子の製造方法。

## 【請求項 19】

鏡面層（ 8 ）をフォトリソ技術によって制御されるスパッタリングプロセスまたは蒸着プロセスによって被着するか、および / または、変換層（ 4 ）をプリンティングプロセスまた

はスクリーンプリンティングプロセスによって被着する、請求項 1 5 から 1 8 までのいずれか 1 項記載の半導体ベースの素子の製造方法。

【請求項 2 0】

前記ガラス基板の前記第 1 の表面上にめっきプロセスにより少なくとも 1 つの実装用基部 ( 1 0 ) を被着する、請求項 1 5 から 1 9 までのいずれか 1 項記載の半導体ベースの素子の製造方法。

【請求項 2 1】

前記光学素子を経時劣化および温度に対して安定な層内へ組み込む、請求項 1 7 から 2 0 までのいずれか 1 項記載の半導体ベースの素子の製造方法。

【請求項 2 2】

前記経時劣化および温度に対して安定な層をシリコンから形成する、請求項 2 1 記載の半導体ベースの素子の製造方法。