

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成30年2月8日(2018.2.8)

【公表番号】特表2017-510056(P2017-510056A)

【公表日】平成29年4月6日(2017.4.6)

【年通号数】公開・登録公報2017-014

【出願番号】特願2016-543184(P2016-543184)

【国際特許分類】

H 01 L	21/822	(2006.01)
H 01 L	27/04	(2006.01)
G 01 R	33/07	(2006.01)
G 01 R	33/09	(2006.01)
G 01 R	35/00	(2006.01)

【F I】

H 01 L	27/04	T
G 01 R	33/06	H
G 01 R	33/06	R
G 01 R	35/00	M

【手続補正書】

【提出日】平成29年12月20日(2017.12.20)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

集積回路(I C)であって、
差動第1の出力および第2の出力、ならびに電流源から電流を受け取るための入力を有する磁気感知素子と、

前記差動第1の出力および第2の出力の各々に結合された第1のスイッチおよび第2のスイッチと、

前記第1のスイッチと第2のスイッチの間に結合された第1の電圧源であって、前記第1のスイッチおよび第2のスイッチが、前記第1の電圧源が前記差動第1の出力と第2の出力の両端間に結合される第1の状態を有する、第1の電圧源と、

電圧を出力するためのI C出力であって、前記電圧が、前記第1のスイッチおよび第2のスイッチが前記磁気感知素子から前記I C出力までの信号経路の動作を監視するため前記第1の状態にある場合、前記第1の電圧源に対応する、I C出力と、

前記差動第1の出力および第2の出力の各々に結合された第3のスイッチおよび第4のスイッチと、

前記第3のスイッチと第4のスイッチの間に結合された第2の電圧源であって、前記第3のスイッチおよび第4のスイッチが、前記第2の電圧源が前記差動第1の出力および第2の出力の両端間に結合される第2の状態を有し、前記第1の電圧源及び第2の電圧源が異なる極性を有する、第2の電圧源と

を備え、前記I C出力が、前記第3のスイッチおよび第4のスイッチが前記磁気感知素子から前記I C出力までの信号経路の動作を監視するために前記第2の状態にある場合、前記第2の電圧源に対応する電圧を出力し、

前記磁界感知素子の前記第2の差動出力と前記第1のスイッチの間に結合された第5の

スイッチと、

前記磁界感知素子の前記第1の差動出力と前記第2のスイッチの間に結合された第6のスイッチと

を備え、前記信号経路の利得を検証するべく、前記第1、第2、第3および第4のスイッチのそれぞれの状態が制御可能である集積回路。

【請求項2】

前記磁気感知素子がホール素子を備える、請求項1に記載の集積回路。

【請求項3】

磁気感知素子が磁気抵抗素子を備える、請求項1に記載の集積回路。

【請求項4】

前記磁気感知素子の前記第1の差動出力および第2の差動出力に結合されたそれぞれの入力を有する増幅器をさらに含む、請求項1に記載の集積回路。

【請求項5】

前記集積回路が線形磁気センサを備える、請求項1に記載の集積回路。

【請求項6】

リードフレームによって支持されたダイをさらに含み、前記リードフレームが前記リードフレームから切り取られた領域を有し、渦電流を小さくするために前記磁気感知素子の位置と前記領域が整列される、請求項1に記載の集積回路。

【請求項7】

前記リードフレームが、それぞれのダイ取付け部分を有する対応するリード線を有し、ダイが前記リード線の前記ダイ取付け部分の両端間に置かれる、請求項1に記載の集積回路。

【請求項8】

プロセッサおよび前記プロセッサのための命令を記憶するための不揮発性メモリをさらに含む、請求項1に記載の集積回路。

【請求項9】

差動第1の出力および第2の出力、ならびに電流を受け取るための入力を有する磁気感知素子を使用するステップと、

第1のスイッチおよび第2のスイッチを前記差動第1の出力および第2の出力の各々に結合するステップと、

第1の電圧源を前記第1のスイッチと第2のスイッチの間に結合するステップであって、前記第1のスイッチおよび第2のスイッチが、前記第1の電圧源が前記差動第1の出力と第2の出力の両端間に結合される第1の状態を有する、ステップと、

電圧を出力するためIC出力を使用するステップであって、前記電圧が、前記第1のスイッチおよび第2のスイッチが前記磁気感知素子から前記IC出力までの信号経路の動作を監視するため前記第1の状態にある場合、前記第1の電圧源に対応する、ステップと、

第3のスイッチおよび第4のスイッチを前記差動第1の出力および第2の出力の各々に結合するステップと、

第2の電圧源を前記第3のスイッチと第4のスイッチの間に結合するステップであって、前記第3のスイッチおよび第4のスイッチが、前記第2の電圧源が前記差動第1の出力と第2の出力の両端間に結合される第2の状態を有し、前記第1の電圧源および第2の電圧源が異なる極性を有する、ステップと、

を含み、前記第3のスイッチおよび第4のスイッチが前記磁気感知素子から前記IC出力までの信号経路の動作を監視するため前記第2の状態にある場合、前記IC出力が前記第2の電圧源に対応する電圧を出力し、

第5のスイッチを前記磁界感知素子の前記第2の差動出力と前記第1のスイッチの間に結合するステップと、

第6のスイッチを前記磁界感知素子の前記第1の差動出力と前記第2のスイッチの間に結合するステップと

を含み、前記信号経路の利得を検証するべく、前記第1、第2、第3および第4のスイッチのそれぞれの状態が制御可能である方法。

【請求項10】

前記磁気感知素子がホール素子を備える、請求項9に記載の方法。

【請求項11】

前記磁気感知素子が磁気抵抗素子を備える、請求項9に記載の方法。

【請求項12】

前記磁気感知素子の前記第1の差動出力および第2の差動出力に結合されたそれぞれの入力を有する増幅器を使用するステップをさらに含む、請求項9に記載の方法。

【請求項13】

集積回路が線形磁気センサを備える、請求項9に記載の方法。

【請求項14】

リードフレームによって支持されたダイを使用するステップをさらに含み、前記リードフレームが、前記リードフレームから切り取られた領域を有し、渦電流を小さくするために前記磁気感知素子の位置と前記領域が整列される、請求項9に記載の方法。

【請求項15】

前記リードフレームが、それぞれのダイ取付け部分を有する対応するリード線を有し、ダイが前記リード線の前記ダイ取付け部分の両端間に置かれる、請求項9に記載の方法。

【請求項16】

プロセッサおよび前記プロセッサのための命令を記憶するための不揮発性メモリを使用するステップをさらに含む、請求項9に記載の方法。

【請求項17】

前記磁気感知素子の前記入力に電流を提供するために電圧源を使用するステップをさらに含む、請求項9に記載の方法。

【請求項18】

前記磁気感知素子の前記入力に電流を提供するために電流源を使用するステップをさらに含む、請求項9に記載の方法。

【請求項19】

集積回路であって、

差動第1の出力および第2の出力、ならびに電流を受け取るための入力を有する磁気感知素子と、

前記差動第1の出力および第2の出力の各々に結合するための第1のスイッチ手段および第2のスイッチ手段と、

前記第1のスイッチと第2のスイッチの間に結合された第1の電圧源手段であって、前記第1のスイッチおよび第2のスイッチが、前記第1の電圧源が前記差動第1の出力と第2の出力の両端間に結合される第1の状態を有する、第1の電圧源手段と、

電圧を出力するためのIC出力であって、前記電圧が、前記第1のスイッチ手段および第2のスイッチ手段が前記磁気感知素子から前記IC出力までの信号経路の動作を監視するために前記第1の状態にある場合、前記第1の電圧源手段に対応する、IC出力と、

前記差動第1の出力および第2の出力の各々に結合された第3のスイッチ手段および第4のスイッチ手段と、

前記第3のスイッチ手段と第4のスイッチ手段の間に結合された第2の電圧源手段であって、前記第3のスイッチ手段および第4のスイッチ手段が、前記第2の電圧源手段が前記差動第1の出力および第2の出力の両端間に結合される第2の状態を有し、前記第1の電圧源手段及び第2の電圧源手段が異なる極性を有する、第2の電圧源手段と

を備え、前記IC出力が、前記第3のスイッチ手段および第4のスイッチ手段が前記磁気感知素子から前記IC出力までの信号経路の動作を監視するために前記第2の状態にある場合、前記第2の電圧源手段に対応する電圧を出力し、

前記磁界感知素子の前記第2の差動出力と前記第1のスイッチ手段の間に結合された第5のスイッチと、

前記磁界感知素子の前記第1の差動出力と前記第2のスイッチ手段の間に結合された第6のスイッチと

を備え、前記信号経路の利得を検証するべく、前記第1、第2、第3および第4のスイッチ手段のそれぞれの状態が制御可能である集積回路。

【請求項20】

リードフレームによって支持されたダイをさらに含み、前記リードフレームが前記リードフレームから切り取られた領域を有し、渦電流を小さくするために前記磁気感知素子の位置と前記領域が整列される、請求項19に記載の集積回路。

【請求項21】

前記第1の電圧源および第2の電圧源のうちの少なくとも1つが、前記IC出力に結合される増幅器を飽和させるための閾値電圧よりも大きい電圧レベルを提供する、請求項1に記載の集積回路。

【請求項22】

飽和させられた前記増幅器の出力が、前記磁気感知素子から前記IC出力までの信号経路の検証を可能にする、請求項21に記載の集積回路。

【請求項23】

前記第1の電圧源および第2の電圧源のうちの少なくとも1つが、前記IC出力に結合される増幅器を飽和させるための閾値電圧よりも大きい電圧レベルを提供する、請求項9に記載の方法。

【請求項24】

飽和させられた前記増幅器の出力が、前記磁気感知素子から前記IC出力までの信号経路の検証を可能にする、請求項23に記載の集積回路。