



(12)发明专利

(10)授权公告号 CN 103578425 B

(45)授权公告日 2018.10.09

(21)申请号 201310325503.1

(22)申请日 2013.07.30

(65)同一申请的已公布的文献号

申请公布号 CN 103578425 A

(43)申请公布日 2014.02.12

(30)优先权数据

2012-174278 2012.08.06 JP

(73)专利权人 株式会社日本有机雷特显示器

地址 日本东京

(72)发明人 河田仁 丰村直史

(74)专利代理机构 北京康信知识产权代理有限

责任公司 11240

代理人 余刚 梁韬

(51)Int.Cl.

G09G 3/3266(2016.01)

G09G 3/3208(2016.01)

G09G 3/3233(2016.01)

(56)对比文件

US 2010/0110114 A1,2010.05.06,

CN 101154361 A,2008.04.02,

US 2010/0110114 A1,2010.05.06,

US 2007/0040770 A1,2007.02.22,

审查员 陈煌琼

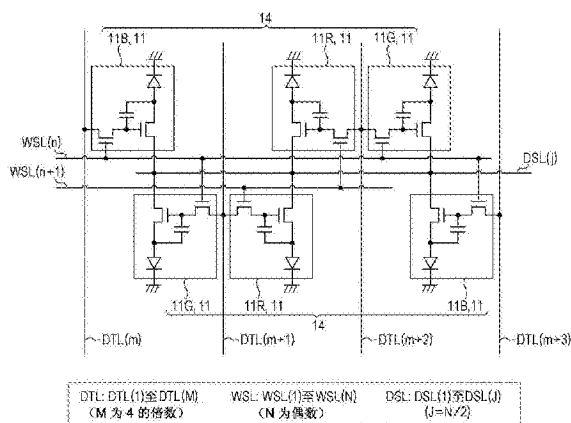
权利要求书3页 说明书29页 附图26页

(54)发明名称

显示面板、显示装置及电子设备

(57)摘要

本发明涉及显示面板、显示装置及电子设备。该显示装置包括：以包括行和列的矩阵设置的多个像素电路，多个像素电路包括第一像素电路和第二像素电路，第一像素电路配置为发出第一颜色的光，第二像素电路配置为发出第二颜色的光，其中指定信号线分别向第一像素电路和第二像素电路提供第一图像数据信号和第二图像数据信号，第一像素电路和第二像素电路配置为在水平扫描期间内分别从指定信号线接收第一图像数据信号和第二图像数据信号，第一像素电路配置为在第二像素电路接收第二图像数据信号之前在水平扫描期间内接收第一图像数据信号，并且其中第一颜色为绿色。



1. 一种显示装置,包括:

以包括行和列的矩阵布置的多个像素电路,

所述多个像素电路包括第一像素电路和第二像素电路,所述第一像素电路被配置为发出第一颜色的光,所述第二像素电路被配置为发出第二颜色的光,

其中,指定信号线分别向所述第一像素电路和所述第二像素电路提供第一图像数据信号和第二图像数据信号,所述第一像素电路和所述第二像素电路被配置为在水平扫描期间内分别从所述指定信号线接收所述第一图像数据信号和所述第二图像数据信号,所述第一像素电路被配置为在所述水平扫描期间内在所述第二像素电路接收所述第二图像数据信号之前接收所述第一图像数据信号,并且

所述显示装置还包括:具有发光颜色的种类彼此不同的三个或更多的所述像素电路的多个像素;以及当将 k 个像素行设为一个单元时针对一个单元分配 k 条且用于选择各所述像素电路的多条扫描线,其中各扫描线与一个单元内发光颜色相同的多个所述像素电路连接,为一个单元分配的 k 条扫描线中的最高行的扫描线与包括所述第一像素电路的一种或多种发光颜色的所述像素电路连接,所述显示装置还包括为各像素行中的每个像素分配 a 条且用于为各子像素提供与图像信号相对应的信号电压的多条信号线,其中为各像素行中的每个像素分配的 a 条信号线中的第一信号线和一个像素中的不共享所述扫描线的两种所述像素电路连接,

其中,所述第一颜色为绿色,

在分别由所述多个像素电路发出的三个或更多的颜色之中,所述第一颜色最容易由于图像数据信号的变化而被人类错误感知,

其中, $k \geq 2$,

$2 \leq a < \text{一个像素中子像素的总数}$ 。

2. 根据权利要求1所述的显示装置,还包括:

多条扫描线,包括与所述第一像素电路相对应的第一扫描线和与所述第二像素电路相对应的第二扫描线;以及

多条信号线,包括所述指定信号线,所述指定信号线与所述第一像素电路和所述第二像素电路这两者相对应,

其中,所述第一扫描线和所述第二扫描线分别向所述第一像素电路和所述第二像素电路提供用于写入所述第一图像数据信号和所述第二图像数据信号的第一控制信号和第二控制信号,并且所述指定信号线响应于所述第一控制信号和所述第二控制信号,向所述第一像素电路提供所述第一图像数据信号,然后向所述第二像素电路提供所述第二图像数据信号。

3. 根据权利要求1所述的显示装置,其中,所述第二颜色为红色。

4. 根据权利要求1所述的显示装置,其中,所述第一像素电路和所述第二像素电路存在于指定像素行中。

5. 根据权利要求1所述的显示装置,其中,所述多个像素电路分别包括有机发光元件。

6. 一种电子设备,包括根据权利要求1所述的显示装置。

7. 一种显示装置的驱动方法,所述显示装置包括以包括行和列的矩阵布置的多个像素电路,所述多个像素电路包括第一像素电路和第二像素电路,所述第一像素电路被配置为

发出第一颜色的光,所述第二像素电路被配置为发出第二颜色的光,所述方法包括:

通过指定信号线分别向所述第一像素电路和所述第二像素电路提供第一图像数据信号和第二图像数据信号,所述第一像素电路和所述第二像素电路在水平扫描期间内分别从所述指定信号线接收所述第一图像数据信号和所述第二图像数据信号,所述第一像素电路在所述水平扫描期间内在所述第二像素电路接收所述第二图像数据信号之前接收所述第一图像数据信号,

所述显示装置还包括:具有发光颜色的种类彼此不同的三个或更多的所述像素电路的多个像素;以及当将k个像素行设为一个单元时针对一个单元分配k条且用于选择各所述像素电路的多条扫描线,其中各扫描线与一个单元内发光颜色相同的多个所述像素电路连接,为一个单元分配的k条扫描线中的最高行的扫描线与包括所述第一像素电路的一种或多种发光颜色的所述像素电路连接,所述显示装置还包括为各像素行中的每个像素分配a条且用于为各子像素提供与图像信号相对应的信号电压的多条信号线,其中为各像素行中的每个像素分配的a条信号线中的第一信号线和一个像素中的不共享所述扫描线的两种所述像素电路连接,

其中所述第一颜色为绿色,

在分别由所述多个像素电路发出的三个或更多的颜色之中,所述第一颜色最容易由于图像数据信号的变化而被人类错误感知,

其中, $k \geq 2$,

$2 \leq a < \text{一个像素中子像素的总数}$ 。

8. 根据权利要求7所述的方法,其中,所述第二颜色为红色。

9. 根据权利要求7所述的方法,其中,所述第一像素电路和所述第二像素电路存在于指定像素行中。

10. 根据权利要求7所述的方法,其中,所述多个像素电路分别包括有机发光元件。

11. 一种显示装置,包括:

以包括行和列的矩阵布置的多个像素电路,

所述多个像素电路包括存在于第一像素行中的第一像素电路和存在于第二像素行中的第二像素电路,所述第一像素电路被配置为发出第一颜色的光,所述第二像素电路被配置为发出第二颜色的光,

其中,所述第一像素电路和所述第二像素电路被配置为在水平扫描期间内分别从指定信号线接收第一图像数据信号和第二图像数据信号,所述第一像素电路被配置为在所述水平扫描期间内在所述第二像素电路接收所述第二图像数据信号之前接收所述第一图像数据信号,并且

所述显示装置还包括:具有发光颜色的种类彼此不同的三个或更多的所述像素电路的多个像素;以及当将k个像素行设为一个单元时针对一个单元分配k条且用于选择各所述像素电路的多条扫描线,其中各扫描线与一个单元内发光颜色相同的多个所述像素电路连接,为一个单元分配的k条扫描线中的最高行的扫描线与包括所述第一像素电路的一种或多种发光颜色的所述像素电路连接,所述显示装置还包括为各像素行中的每个像素分配a条且用于为各子像素提供与图像信号相对应的信号电压的多条信号线,其中为各像素行中的每个像素分配的a条信号线中的第一信号线和一个像素中的不共享所述扫描线的两种所

述像素电路连接，

其中，所述第一颜色为绿色，

在分别由所述多个像素电路发出的三个或更多的颜色之中，所述第一颜色最容易由于图像数据信号的变化而被人类错误感知，

其中， $k \geq 2$ ，

$2 \leq a < \text{一个像素中子像素的总数}$ 。

12. 根据权利要求11所述的显示装置，还包括：

多条扫描线，包括与所述第一像素行相对应的第一扫描线和与所述第二像素行相对应的第二扫描线；以及

多条信号线，包括指定信号线，所述指定信号线与所述第一像素电路和所述第二像素电路这两者相对应，

其中，所述第一扫描线和所述第二扫描线分别向所述第一像素电路和所述第二像素电路提供用于写入所述第一图像数据信号和所述第二图像数据信号的第一控制信号和第二控制信号，并且所述指定信号线响应于所述第一控制信号和所述第二控制信号，向所述第一像素电路提供所述第一图像数据信号，然后向所述第二像素电路提供所述第二图像数据信号。

13. 根据权利要求11所述的显示装置，其中，所述第二颜色为红色。

14. 根据权利要求11所述的显示装置，其中，所述多个像素电路分别包括有机发光元件。

显示面板、显示装置及电子设备

技术领域

[0001] 本技术涉及一种包括发光元件,例如每个像素的有机EL(电致发光)元件的显示面板、包括该显示面板的显示装置以及电子设备。

背景技术

[0002] 近年来,在执行图像显示的显示装置的领域中,已经开发出使用电流驱动型发光元件,例如其发光亮度根据运行电流的值改变的有机EL元件作为像素的发光元件的显示装置,且被推广商业化。此有机EL元件与液晶元件等不同,是自发光元件。因此,由于对于使用有机EL元件的显示装置(有机EL显示装置)来说,光源(背光)并不是必要的,因此设备可以更薄且具有比具有光源的液晶显示装置更高的亮度。

[0003] 这里,有机EL元件的电流-电压(I-V)特性一般随着时间进程而劣化(时间劣化)。在有机EL元件由电流驱动的像素电路中,当有机EL元件的I-V特性随时间进程改变时,由于有机EL元件和与有机EL元件串联连接的驱动晶体管之间的分压比改变,因此驱动晶体管的栅极和源极之间的电压也改变。结果,由于流向驱动晶体管的电流的值改变,因此流向有机EL元件的电流的值也改变,并且发光亮度也根据电流值改变。

[0004] 另外,存在以下情况,驱动晶体管的阈值电压(V_{th})和迁移率(μ)随着时间进程而改变,并且由于制造工艺的变化性, V_{th} 和 μ 针对每个像素电路是不同的。当驱动晶体管的 V_{th} 和 μ 针对每个像素电路是不同的时,由于流向驱动晶体管的电流的值针对每个像素电路变化,因此即使向驱动晶体管的栅极施加相同电压,有机EL元件的发光亮度也要变化,并且屏幕的均匀度受损。

[0005] 这里,即使有机EL元件的I-V特性随着时间进程而改变,并且驱动晶体管的 V_{th} 和 μ 随着时间进程而改变,为了在不受此等变化的影响的情况下保持有机EL元件的发光亮度均匀,已经开发出并入有机EL元件的I-V特性的变化的补偿函数和驱动晶体管的 V_{th} 和 μ 的变化的校正函数的显示装置(例如,参阅日本未经审查专利申请第2008-083272号公开案)。

发明内容

[0006] 这里,例如,在如图11所示的相关技术的驱动方法中,在每个1H期间执行 V_{th} 校正和信号写入,在 V_{th} 校正过程中将驱动晶体管的栅极与源极之间的电压设为接近驱动晶体管的阈值电压,在信号写入过程中将根据图像信号的信号电压写入驱动晶体管的栅极。因此,在驱动方法中,难以缩短1H期间并且难以缩短每1F的扫描期间(即,设置为高速驱动)。因此,例如,在利用两条线一起在共同1H期间内执行 V_{th} 校正之后,在下一个1H期间内针对每条线执行信号写入,如图12所示。由于 V_{th} 校正是捆绑式的,驱动方法适合高速驱动。然而,在将来期望进一步的高速驱动。

[0007] 这里,例如,在图12所示的驱动方法中,人们认为明显缩短了1H期间。然而,在这样做的情况下,例如,在第n行的像素和第n+1行的像素中,信号写入的时间裕量被大大缩短。当时间裕量变得不够充足时,由于瞬态(transient)而难以将所需值的信号电压写入像素。

因此,存在出现亮度不均匀和色度偏移的问题。

[0008] 希望提供一种当高速驱动时能够减少由于瞬态导致的亮度不均匀和色度偏移的出现的显示面板、包括此显示面板的显示装置以及电子设备。

[0009] 根据本技术的第一实施方式,提供了一种显示面板,包括:包含发光颜色的种类彼此不同的三个或更多的子像素的多个像素。当将 k ($k \geq 2$) 个像素行设为一个单元时,该显示面板进一步包括为一个单元分配 k 条且用于选择各个子像素的多条扫描线,以及为一个单元分配一条线且用于为各个子像素提供驱动电流的多条电源线。各扫描线与一个单元内发光颜色相同的多个子像素连接。各电源线与一个单元内的所有子像素连接。这里,将一个像素中包括的每个发光颜色的 $u'v'$ 色度图中的坐标设为单色坐标并将能够利用一个像素中包括的多个发光颜色中的两个任意颜色形成的多种混合颜色的 $u'v'$ 色度图中的坐标设为混色坐标。此时,为一个单元分配的 k 条扫描线中的最高行的扫描线与一种或多种发光颜色的子像素连接,所述一种或多种发光颜色的子像素包括单色坐标和混色坐标之间的距离相对最短的发光颜色的子像素。

[0010] 根据本技术的第一实施方式,提供了一种显示装置,包括:第一显示面板和用于驱动第一显示面板的驱动电路。

[0011] 根据本技术的第一实施方式,提供了一种电子设备,包括第一显示装置。

[0012] 在根据本技术的第一实施方式的显示面板、显示装置和电子设备中,用于各像素的选择扫描的各扫描线与一个单元内的发光颜色相同的多个子像素连接。另外,用于为各子像素提供驱动电流的各电源线与一个单元内的所有子像素连接。这样做,例如,在同一时期对一个单元内的所有子像素执行 V_{th} 校正之后,可以依次对一个单元内的发光颜色相同的各子像素执行信号电压写入。这里,没有必要通常通过针对每个单色分开执行信号电压写入。例如,在同一时期对多种发光颜色的子像素执行信号电压写入之后,自然可以在同一时期对其他种发光颜色的子像素执行信号电压写入。因此,例如,可以共同对各单元执行 V_{th} 校正和信号电压写入并且可以提高高速驱动。另外,在上述驱动方法中,在发光颜色相同的各子像素中,从 V_{th} 校正完成至信号电压写入开始的时间段(所谓的等待时间)一致,因此,可以使等待时间在发光颜色相同的子像素中对每条线来说都一致。

[0013] 另外,根据本技术的实施方式,为一个单元分配的 k 条扫描线中的最高行的扫描线与包括单色坐标和混色坐标之间的距离相对最短的发光颜色的子像素的一种或多种发光颜色的子像素连接。这里,“单色坐标和混色坐标之间的距离相对最短的子像素(以下简称“特定子像素”)”指的是发光亮度和色度的变化在信号电压偏离所需值的情况下相对最大的子像素。另外,“最高行”指的是在一个单元内信号写入的顺序中首先选择的扫描线。即,根据本技术的实施方式,首先执行一个单元内信号写入的顺序中的对特定像素的信号写入。因此,当执行对特定子像素的信号写入时,时间裕量不受对其他子像素的信号写入的限制。

[0014] 在根据本技术的第一实施方式的显示面板、显示装置和电子设备中,第一显示面板可以进一步包括为各像素行中的各像素分配 a 条 ($2 \leq a < (\text{一个像素中子像素的总数})$) 且用于为各子像素提供与图像信号相对应的信号电压的多条信号线。在这种情况下,为各像素行中的各像素分配的 a 条信号线中的第一信号线可以与一个像素中的不共享扫描线的两种发光颜色的子像素连接。

[0015] 在根据本技术的第一实施方式的显示面板、显示装置和电子设备中,一个像素中包括的发光颜色的种类数可以为3。在这种情况下,第一信号线可以与除单色坐标和混色坐标之间的距离相对最短的发光颜色的子像素之外的两种发光颜色的子像素连接。另外,在根据本技术的第一实施方式的显示面板、显示装置和电子设备中,一个像素中包括的发光颜色的种类数可以为4。在这种情况下,为各像素行中的各像素分配的a条信号线中的第二信号线可以与一个像素中的不共享扫描线的两种发光颜色的子像素连接并且可以与包括单色坐标和混色坐标之间的距离相对最短的发光颜色的子像素的两种发光颜色的子像素连接。另外,第一信号线可以与不与第二信号线连接的两种发光颜色的子像素连接。

[0016] 在根据本技术的第一实施方式的显示装置和电子设备中,每个子像素可以包括发光元件、用于驱动发光元件的驱动晶体管以及用于将与图像信号相对应的信号电压写入驱动晶体管的栅极的写入晶体管。在这种情况下,驱动电路可以对各单元共同执行将驱动晶体管的栅极与源极之间的电压设为接近驱动晶体管的阈值电压的 V_{th} 校正和信号电压写入。另外,在对与为各单元分配的k条扫描线中的最高行的扫描线连接的所有子像素执行将信号电压写入一个单元的各子像素之后,驱动电路可以对与其他扫描线连接的所有子像素执行信号电压写入。

[0017] 根据本技术的第二实施方式,提供了一种显示面板,包括:包含发光颜色的种类彼此不同的三个或更多的子像素的多个像素。显示面板进一步包括为各像素行中的各像素分配a条($2 \leq a < (\text{一个像素中子像素的总数})$)且用于为各子像素提供与图像信号相对应的信号电压的多条信号线。显示面板进一步包括为各像素行分配b条($2 \leq b \leq (\text{一个像素中子像素的总数})$)并与发光颜色相同的多个子像素连接且用于选择各子像素的多条扫描线。这里,为各像素分配的a条信号线中的第一信号线与一个像素中的不共享扫描线的两种发光颜色的子像素连接。

[0018] 根据本技术的第二实施方式,提供了一种显示装置,包括:第二显示面板和用于驱动第二显示面板的驱动电路。

[0019] 根据本技术的第二实施方式,提供了一种电子设备,包括第二显示装置。

[0020] 在根据本技术的第二实施方式的显示面板、显示装置和电子设备中,用于各像素的选择扫描的各扫描线针对每个像素行分配有b条($2 \leq b \leq (\text{一个像素中子像素的总数})$)并与发光颜色相同的多个子像素连接。另外,用于将信号电压写入各子像素的多条信号线针对每个像素行的各像素分配有a条($2 \leq a < (\text{一个像素中子像素的总数})$)。这样做,例如,在同一时期对多个子像素执行 V_{th} 校正之后,可以依次对发光颜色相同的每个子像素执行信号电压写入。这里,没有必要通常通过针对每个单色分开来执行信号电压写入。例如,在同一时期对多种发光颜色的子像素执行信号电压写入之后,自然可以在同一时期对其他种发光颜色的子像素执行信号电压写入。在任何情况下,在发光颜色相同的各子像素中,从 V_{th} 校正完成至信号电压写入开始的时间段(所谓的等待时间)一致,因此,可以使等待时间在发光颜色相同的子像素中对每条线来说都一致。

[0021] 另外,根据本技术的实施方式,可以根据信号线和子像素之间的连接实施方式和扫描线和子像素之间的连接实施方式在信号写入的顺序中首先对容易受瞬态的影响的子像素执行信号写入,可以对不容易受瞬态的影响的子像素与对容易受瞬态的影响的子像素一起执行信号写入以及可以在该顺序的中间或末尾执行。因此,当对容易受瞬态的影响的

子像素执行信号写入时,时间裕量可不受对其他子像素的信号写入的限制。

[0022] 在根据本技术的第二实施方式的显示面板、显示装置和电子设备中,一个像素中包括的发光颜色的种类数可以为3。这里,将一个像素中包括的各发光颜色的u'v'色度图中的坐标设为单色坐标并将能够利用一个像素中包括的多个发光颜色中的两个任意颜色形成的多种混合颜色的u'v'色度图中的坐标设为混色坐标。此时,第一信号线可以与除单色坐标和混色坐标之间的距离相对最短的发光颜色的子像素之外的两种发光颜色的子像素连接。另外,在根据本技术的第一实施方式的显示面板、显示装置和电子设备中,一个像素中包括的发光颜色的种类数可以为4。这里,将一个像素中包括的每个发光颜色的u'v'色度图中的坐标设为单色坐标并将能够利用一个像素中包括的多个发光颜色中的两个任意颜色形成的多种混合颜色的u'v'色度图中的坐标设为混色坐标。此时,为各像素分配的a条信号线中的第二信号线可以与一个像素中的不共享扫描线的两种发光颜色的子像素连接并且可以与包括单色坐标和混色坐标之间的距离相对最短的发光颜色的子像素的两种发光颜色的子像素连接。另外,第一信号线可以与不与第二信号线连接的两种发光颜色的子像素连接。另外,第一信号线可以与包括单色坐标和混色坐标之间的距离相对第二短的发光颜色的子像素的两种发光颜色的子像素连接。

[0023] 根据本技术的第三实施方式,提供了一种显示装置,包括:显示面板和用于驱动显示面板的驱动电路。显示面板包含多个像素,多个像素包括发光颜色的种类彼此不同的多个子像素。每个子像素包括发光元件、用于驱动发光元件的驱动晶体管以及用于将与图像信号相对应的信号电压写入驱动晶体管的栅极的写入晶体管。当将k($k \geq 2$)个像素行设为一个单元时,驱动电路可以对每个单元共同执行将驱动晶体管的栅极与源极之间的电压设为接近驱动晶体管的阈值电压的 V_{th} 校正和信号电压写入。这里,将一个像素中包括的每个发光颜色的u'v'色度图中的坐标设为单色坐标并将能够利用一个像素中包括的多个发光颜色中的两个任意颜色形成的多种混合颜色的u'v'色度图中的坐标设为混色坐标。此时,在针对包括单色坐标和混色坐标之间的距离相对最短的发光颜色的子像素的一种或多种发光颜色的子像素执行将信号电压写入一个单元的每个子像素之后,驱动电路对发光颜色的种类与其子像素不同的一种或多种发光颜色的子像素执行信号电压写入。

[0024] 根据本技术的第三实施方式,提供了一种电子设备,包括第三显示装置。

[0025] 在根据本技术的第三实施方式的显示装置和电子设备中,共同对每个单元执行 V_{th} 校正和信号写入。这样做,可以提高高速驱动。另外,在上述驱动方法中,在发光颜色相同的每个子像素中,从 V_{th} 校正完成至信号电压写入开始的时间段(所谓的等待时间)一致,因此,可以使等待时间在发光颜色相同的子像素中对每条线来说都一致。

[0026] 另外,根据本技术的实施方式,在针对包括单色坐标和混色坐标之间的距离相对最短的发光颜色的子像素的一种或多种发光颜色的子像素执行将信号电压写入一个单元的每个子像素之后,对发光颜色的种类与其子像素不同的一种或多种发光颜色的子像素执行信号电压写入。这里,“单色坐标和混色坐标之间的距离相对最短的子像素(以下简称“特定子像素”)”指的是在信号电压偏离所需值的情况下发光亮度和色度的变化相对最大的子像素。即,根据本技术的实施方式,首先执行一个单元内信号写入的顺序中对特定像素的信号写入。因此,当对特定子像素执行信号写入时,时间裕量不受对其他子像素的信号写入的限制。

[0027] 在根据本技术的第三实施方式的显示装置和电子设备中,一个像素中包括的发光颜色的种类数可以为3。在这种情况下,在针对包括单色坐标和混色坐标之间的距离相对最短的发光颜色的子像素的一种或两种发光颜色的子像素执行将信号电压写入一个单元的每个子像素之后,驱动电路可以对发光颜色的种类与其子像素不同的发光颜色的子像素执行信号电压写入。另外,在根据本技术的第三实施方式的显示装置和电子设备中,一个像素中包括的发光颜色的种类数可以为4。在这种情况下,在针对包括单色坐标和混色坐标之间的距离相对最短的发光颜色的子像素的一种或两种发光颜色的子像素执行将信号电压写入一个单元的每个子像素之后,驱动电路可以对发光颜色的种类与其子像素不同的发光颜色的子像素执行信号电压写入。

[0028] 在根据本技术实施方式的第一和第二显示面板、第一或第三显示装置以及第一或第三电子设备中,由于可以使等待时间在发光颜色相同的子像素中对每条线来说都一致,并且进一步地,当执行信号写入特定子像素时时间裕量可能不受对其他子像素的信号写入的限制,因此当高速驱动时可以减少由于瞬态导致的亮度不均匀和色度偏移的出现。

附图说明

[0029] 图1是根据本技术的第一实施方式的显示装置的示意配置图;

[0030] 图2是表示图1中的像素的电路的配置的实例的图;

[0031] 图3是表示图1中的各像素的布局的一个实例的图;

[0032] 图4是表示图1中的各像素的布局的另一个实例的图;

[0033] 图5是绘制出RGB的坐标的xy色度图;

[0034] 图6是绘制出RGB及其中间色的坐标的u'v'色度图;

[0035] 图7是表示图3和图4的DTL的电压的实例的图;

[0036] 图8是用于说明图1中的显示装置的操作的实例的波形图;

[0037] 图9是用于说明图1中的显示装置的V_{th}校正、信号写入及 μ 校正的扫描的实例的波形图;

[0038] 图10是表示相关技术中的显示面板的配线连接的实例的图;

[0039] 图11是用于说明包括图10中的显示面板的显示装置的操作的一个实例的波形图;

[0040] 图12是用于说明包括图10中的显示面板的显示装置的操作的另一个实例的波形图;

[0041] 图13是表示根据比较例的显示面板中的各像素的布局的实例的图;

[0042] 图14是用于说明包括图13中的显示面板的显示装置的操作的实例的波形图;

[0043] 图15是表示图3和图4中的扫描线和电源线的硬配线配置的变形例的图;

[0044] 图16是表示根据本技术的第二实施方式的显示装置中的各像素的布局的实例的图;

[0045] 图17是表示图16中的各像素的布局的另一变形例的图;

[0046] 图18是绘制出RGBW及其中间色的坐标的u'v'色度图;

[0047] 图19是用于说明包括图16和图17中的布局的显示装置的操作的实例的波形图;

[0048] 图20是表示图3和图4中的扫描线和电源线的硬配线配置的另一变形例的图;

[0049] 图21是表示图16和图17中的扫描线和电源线的硬配线配置的另一变形例的图;

- [0050] 图22是表示根据上述每个实施方式的发光装置的应用例1中的外观的透视图；
- [0051] 图23A是表示在应用例2中从正面观察的外观的透视图并且图23B是表示从另一侧观察的外观的透视图；
- [0052] 图24是表示应用例3中的外观的透视图；
- [0053] 图25是表示应用例4中的外观的透视图；
- [0054] 图26A是在应用例5中状态为打开的前视图，图26B是其侧视图，图26C是状态为关闭的前视图，图26D是左侧视图，图26E是右侧视图，图26F是顶视图，图26G是底视图。

具体实施方式

[0055] 在下文中，将参照附图详细描述本技术的实施方式。这里，描述的顺序如下。

[0056] 1、第一实施方式(显示装置)

[0057] 2、第一实施方式的变形例(显示装置)

[0058] 3、第二实施方式(显示装置)

[0059] 4、应用例(电子设备)

[0060] 1、实施方式

[0061] 配置

[0062] 图1表示根据本技术的第一实施方式的显示装置1的示意配置。显示装置1包括显示面板10以及基于从外侧输入的图像信号20A和同步信号20B驱动显示面板10的驱动电路20。驱动电路20例如包括定时生成电路21、图像信号处理电路22、信号线驱动电路23、扫描线驱动电路24以及电源线驱动电路25。

[0063] 显示面板10

[0064] 显示面板10是二维设置排列在显示面板10的显示区域10A的整个面上的多个像素11。显示面板10基于从外侧输入的图像信号20A通过利用驱动电路20对每个像素11执行有源矩阵驱动来显示图像。

[0065] 图2表示像素11的电路配置的实例。每个像素11例如包括像素电路12和有机EL元件13。有机EL元件13例如具有依次层叠阳极电极、有机层以及阴极电极的配置。有机EL元件13包括元件电容C_{oled}(未示出)。像素电路12例如由驱动晶体管Tr1、写入晶体管Tr2以及保持电容C_s构成，并且是2Tr1C的电路配置。

[0066] 写入晶体管Tr2控制将信号电压施加给与图像信号相对应的驱动晶体管Tr1的栅极。具体地说，写入晶体管Tr2对稍后描述的信号线DTL的电压取样，并写入驱动晶体管Tr1的栅极。驱动晶体管Tr1驱动有机EL元件13并与有机EL元件13串联连接。驱动晶体管Tr1对应于写入晶体管Tr2写入的电压的大小对流向有机EL元件13的电流进行控制。保持电容C_s保持驱动晶体管Tr1的栅极和源极之间的预定电压。这里，像素电路12可以由与上述2Tr1C的电路配置不同的电路配置而成。例如，像素电路12可以由2Tr2C的电路配置而成，其中辅助电容C_{sub}与驱动晶体管Tr1的源极连接。

[0067] 驱动晶体管Tr1和写入晶体管Tr2例如由n沟道MOS型薄膜晶体管(TFT)形成。这里，TFT的种类不受特别限制，例如可以具有反交错结构(所谓的底栅型)，并且可以具有交错结构(顶栅型)。另外，驱动晶体管Tr1和写入晶体管Tr2可以由p沟道MOS型TFT形成。

[0068] 显示面板10包括沿行方向延伸的多条扫描线WSL、沿列方向延伸的多条信号线DTL

以及沿行方向延伸的多条电源线DSL。扫描线WSL用于选择各像素11。信号线DTL用于向各像素11提供与图像信号相对应的信号电压。电源线DSL用于向每个像素11提供驱动电流。

[0069] 像素11设置在每条信号线DTL和每条扫描线WSL的交叉点附近。每条信号线DTL与稍后将描述的信号线驱动电路23的输出端(未示出)以及写入晶体管Tr2的源极或漏极连接。每条扫描线WSL与稍后将描述的扫描线驱动电路24的输出端(未示出)以及写入晶体管Tr2的栅极连接。每条电源线DSL与输出固定电压的电源的输出端(未示出)以及驱动晶体管Tr1的源极或漏极连接。

[0070] 写入晶体管Tr2的栅极与扫描线WSL连接。写入晶体管Tr2的源极或漏极与信号线DTL连接,并且写入晶体管Tr2的源极和漏极中不与信号线DTL连接的端子与驱动晶体管Tr1的栅极连接。驱动晶体管Tr1的源极或漏极与电源线DSL连接,并且驱动晶体管Tr1的源极和漏极中不与电源线DSL连接的端子与有机EL元件13的阳极连接。保持电容Cs的一端与驱动晶体管Tr1的栅极连接,并且保持电容Cs的另一端与驱动晶体管Tr1的源极(图2中的有机EL元件13侧上的端子)连接。即,保持电容Cs插接在驱动晶体管Tr1的栅极和源极之间。

[0071] 显示面板10进一步包括与如图2所示的有机EL元件13的阴极连接的接地线GND。接地线GND与具有接地电位的外部电路(未示出)电连接。接地线GND例如是形成在整个显示区域10A上方的片状电极。这里,接地线GND可以是呈条纹状形成与像素行或像素列相对应的带状电极。显示面板10例如进一步包括位于显示区域10A边缘,不显示图片的框架区域。框架区域例如由遮光构件覆盖。

[0072] 图3和图4表示沿列方向彼此相邻的两个显示像素14(稍后将描述)中的电路配置的实例。图3表示第n行和第n+1行的显示像素行中的各像素11的布局的实例($1 \leq n < N$, N是显示像素行的总数(偶数)),并且图4表示第n+2行和第n+3行的显示像素行中的各像素11的布局的实例。

[0073] 这里,显示像素行指的是由沿行方向并排设置的多个显示像素14形成的线。另一方面,像素行指的是由沿行方向并排设置的多个像素11形成的线,并且相当于子像素行。在本实施方式中,显示像素行和像素行实质上指的是相同的线,因此不需要分别严格地使用显示像素行和像素行。然而,在该实施方式的变形例中,必须分别严格地使用显示像素行和像素行。因此,在下文中,为了避免像素行和显示像素行之间的混淆,像素行将被称为子像素行。

[0074] 第n行和第n+1行的显示像素行中以及第n+2行和第n+3行的显示像素行中的各像素11的布局是共同的。因此,在下文中,为了避免重复描述,将省略对第n+2行和第n+3行的显示像素行中的各像素11的布局进行描述。

[0075] 各像素11与构成显示面板10上的屏幕的最小单元的一个点相对应。显示面板10是彩色显示面板,并且像素11例如相当于发出单色(例如红色、绿色或蓝色等)的光的子像素。在本实施方式中,显示像素14由发光颜色的种类彼此不同的三个像素11构成。即,发光颜色的种类数为3,并且每个显示像素14中包括的像素11的数量也为3。显示像素14中包括的三个像素11由发出红光的像素11R、发出绿光的像素11G以及发出蓝光的像素11B配置而成。

[0076] 当将k($k \geq 2$)个显示像素行设为一个单元时,为一个单元分配多条扫描线WSL中的k条。一个单元中包括的显示像素行的数量等于或大于2并且等于或小于发光颜色的种类数。因此,k满足 $2 \leq k \leq$ (一个显示像素14中的像素11的发光颜色的种类的总数)。具体地说,

当将两个显示像素行设为一个单元时,为一个单元分配多条扫描线WSL中的两条线。因此,一个单元中包括的显示像素行的数量为2并且一个单元中包括的扫描线WSL的数量也为2。扫描线WSL的总数等于显示像素行的总数,为N。这里,图3中的n为等于或大于1且等于或小于N/2的正整数,并且图3中的WSL(n)指的是第n扫描线WSL。

[0077] 每条扫描线WSL与一个单元中发光颜色相同的多个像素11连接。具体地说,在一个单元中包括的两条扫描线WSL(n)和WSL(n+1)中,扫描线WSL(n)(第一扫描线)与一个单元中包括的多个像素11G和多个像素11B连接,并且扫描线WSL(n+1)与一个单元中包括的多个像素11R连接。这里,在本实施方式中,在一个单元中包括的两条扫描线WSL(n)和WSL(n+1)中,扫描线WSL(n)相当于“上行”或“最高行”的扫描线,并且扫描线WSL(n+1)相当于“下行”或“底端行”的扫描线。

[0078] 这里,“上行”指的是在一个单元内的信号写入顺序中在上半时选择的扫描线。“最高行”指的是在一个单元内的信号写入顺序中首先选择的扫描线。另外,“下行”指的是在一个单元内的信号写入顺序中在下半时选择的扫描线。“底端行”指的是在一个单元内的信号写入顺序中最后选择的扫描线。

[0079] 另外,每条扫描线WSL与一个单元中发光颜色相同的所有像素11连接。具体地说,在一个单元中包括的两条扫描线WSL(n)和WSL(n+1)中,扫描线WSL(n)与一个单元中的所有像素11G和所有像素11B连接,并且扫描线WSL(n+1)与一个单元中的所有像素11R连接。

[0080] 一个单元一条地分配分配多条电源线DSL。因此,一个单元中包括的电源线DSL的数量为1。电源线DSL的总数等同于像素行的总数的二分之一,为 $J(=N/2)$ 。这里,图3中的j是等于或大于1且等于或小于N/2的正整数,图3中的DSL(j)指的是第j电源线DSL。每条电源线DSL与一个单元内的所有像素11连接。具体地说,一个单元中包括的一条电源线DSL与一个单元中包括的所有像素11(11R、11G和11B)连接。

[0081] 为每个显示像素行中的每个显示像素14分配多条信号线DTL中的a条($2 \leq a < (\text{一个像素中子像素的总数})$)。具体地说,为每个显示像素行中的每个显示像素14分配多条信号线DTL中的两条。在为每个显示像素行中的每个显示像素14分配的a条信号线DTL中,一条信号线DTL(第一信号线)与一个显示像素14中的不共享扫描线WSL的两种发光颜色的像素11连接。具体地说,在为每个显示像素行中的每个显示像素14分配的两条信号线DTL中,一条信号线DTL(第一信号线)与一个显示像素14中的不共享扫描线WSL的两种发光颜色的像素11连接,另一条扫描线DTL与一个显示像素14中的剩余种类(一种或多种)的发光颜色的像素11连接。

[0082] 更具体地,着眼于在第n行和第n+1行的像素行中包括的多个显示像素14之中的沿列方向彼此相邻的两个显示像素14(即,在一个单元内彼此不同行且彼此相邻的两个显示像素14)。在这两个显示像素14中的第n行的显示像素行中包括的显示像素14中,分配两条信号线DTL(m)和DTL(m+2)。这里,信号线DTL的数量等于一个像素行中包括的像素11的数量,为M(M为4的倍数)。在图3中,m是等于或大于1且等于或小于M-4的正整数,且在除1之外时是等同于(4+1的倍数)的一个数。因此,图3中的DTL(m)指的是第m信号线DTL。

[0083] 在上述两条信号线DTL(m)和DTL(m+2)中,一条信号线DTL(m+2)(第一信号线)与一个显示像素14中的不共享扫描线WSL的两种发光颜色的像素11R和11B连接,另一条信号线DTL(m)与剩余一种发光颜色的像素11G连接。另外,在上述两个显示像素14中的第n+1行的

像素行中包括的显示像素14中,分配两条信号线DTL(m+1)和DTL(m+3)。在两条信号线DTL(m+1)和DTL(m+3)中,一条信号线DTL(m+1)(第一信号线)与一个显示像素14中的不共享扫描线WSL的两种发光颜色的像素11R和11B连接,另一条信号线DTL(m+3)与剩余种类的发光颜色的像素11G连接。即,在一个单元内显示像素行彼此不同且彼此相邻的两个显示像素14中,为一个显示像素14分配偶数列的两条信号线DTL(m)和DTL(m+2),为另一个显示像素14分配奇数列的两条信号线DTL(m+1)和DTL(m+3)。这样做,将信号线DTL的总数抑制到最低限度。

[0084] 在一个单元内显示像素行彼此不同且彼此相邻的两个显示像素14中,共享扫描线WSL的两种发光颜色的像素11的发光颜色的组合彼此相同。另一方面,在一个单元内显示像素行彼此不同且彼此相邻的两个显示像素14中,发光颜色的布置彼此不同。例如,在一个单元内的上行中,三个像素11沿行方向按照GRB的顺序排列,而在一个单元内的下行中,三个像素11沿行方向按照BRG的顺序排列。

[0085] 发光颜色的种类

[0086] 接下来,将描述为一个单元分配的k条扫描线WSL与显示像素14中包括的像素11的发光颜色的种类的组合。另外,将描述为每个显示像素行中的每个显示像素14分配的a条信号线DTL与显示像素14中包括的像素11的发光颜色的种类的组合。

[0087] 图5是绘制出显示像素14中包括的三个像素11的发光颜色的色度坐标的xy色度图。图6是再次利用如下的三个公式1、2和3绘制出显示像素14中包括的三个像素11的发光颜色的色度坐标(单色坐标)的u'v'色度图。

[0088] 公式1

$$[0089] \quad X = \frac{x}{y} L$$

$$[0090] \quad Y = L$$

$$[0091] \quad Z = \frac{1-x-y}{y} L$$

[0092] 公式2

$$[0093] \quad \begin{bmatrix} X \\ Y \\ Z \end{bmatrix} = \begin{bmatrix} 0.4124 & 0.3576 & 0.1805 \\ 0.2126 & 0.7152 & 0.0722 \\ 0.0193 & 0.1192 & 0.9505 \end{bmatrix} \begin{bmatrix} R \\ G \\ B \end{bmatrix}$$

[0094] 公式3

$$[0095] \quad u' = \frac{4X}{X + 15Y + 3Z}$$

$$[0096] \quad v' = \frac{9Y}{X + 15Y + 3Z}$$

[0097] 图6中的A、B和C是能够利用一个显示像素14中包括的三个发光颜色中的两个任意颜色形成的三个混合颜色的u'v'色度图中的坐标(混色坐标)的绘图(plot)。具体地说,图6中的A是像素11R的发光颜色(红色)和像素11G的发光颜色(绿色)的混合色的u'v'色度图中的坐标的绘图。图6中的B是像素11G的发光颜色(绿色)和像素11B的发光颜色(蓝色)的混合

色的 $u'v'$ 色度图中的坐标的绘图。图6中的C是像素11B的发光颜色(蓝色)和像素11R的发光颜色(红色)的混合色的 $u'v'$ 色度图中的坐标的绘图。

[0098] 如上所述,每条扫描线WSL与一个单元内发光颜色相同的多个像素11连接。此时,在为一个单位分配的k条扫描线WSL中,最高行的扫描线WSL(第一扫描线)与包括单色坐标和混色坐标之间的距离相对最短的发光颜色的像素11的一种或多种发光颜色的像素11连接。在本实施方式中,应理解的是,单色坐标和混色坐标之间的距离相对最短的发光颜色的像素11是根据图6的像素11G。因此,例如,在为一个单位分配的两条扫描线WSL中,最高行的扫描线WSL(第一扫描线)与包括单色坐标和混色坐标之间的距离相对最短的像素11G的两种发光颜色的像素11G和11B连接。此时,底端行的扫描线WSL与一种发光颜色的像素11R连接。这里,尽管未示出,但是在为一个单位分配的k条扫描线WSL中,最高行的扫描线WSL(第一扫描线)可以与包括单色坐标和混色坐标之间的距离相对最短的像素11G的两种发光颜色的像素11G和11R连接。此时,底端行的扫描线WSL与一种发光颜色的像素11B连接。

[0099] 另外,如上所述,在为每个显示像素行中的每个显示像素14分配的a条信号线DTL中($2 \leq a < (\text{一个像素中子像素的总数})$),一条信号线DTL(第一信号线)与一个显示像素14中的不共享扫描线WSL的两种发光颜色的像素11连接。在本实施方式中,为每个显示像素行中的每个显示像素14分配两条信号线DTL,进一步地,一个显示像素14中包括的发光颜色的种类数为3。因此,一条信号线DTL(第一信号线)与除单色坐标和混色坐标之间的距离相对最短的发光颜色的像素11之外的两种发光颜色的像素11连接。在本实施方式中,应理解的是,单色坐标和混色坐标之间的距离相对最短的发光颜色的像素11是根据图6的像素11G。因此,例如,一条信号线DTL(第一信号线)与除像素11G之外的两种发光颜色的像素11R和11B连接。此时,剩余信号线DTL与像素11G连接。

[0100] 驱动电路20

[0101] 接下来将描述驱动电路20。驱动电路20例如包括定时生成电路21、图像信号处理电路22、信号线驱动电路23、扫描线驱动电路24以及电源线驱动电路25,如上所述。定时生成电路21是这样的控制电路,使得每个电路在驱动电路20内一起操作。定时生成电路21例如根据从外侧输入的同步信号20B(同步)向上述每个电路输出控制信号21A。

[0102] 图像信号处理电路22例如对从外侧输入的数字图像信号20A执行预定校正,并将由此获得的图像信号22A输出至信号线驱动电路23。例如,作为预定校正,包括 γ 校正、过驱动校正(overdrive correction)等。

[0103] 信号线驱动电路23例如根据控制信号21A的输入(同步)将与从图像信号处理电路22输入的图像信号22A相对应的模拟信号电压施加给每条信号线DTL。信号线驱动电路23例如可以输出两种电压(V_{ofs} 和 V_{sig})。具体地说,信号线驱动电路23经由信号线DTL将两种电压(V_{ofs} 和 V_{sig})供应给由扫描线驱动电路24选择的像素11。

[0104] 图7表示根据扫描线WSL的扫描依次施加给在沿列方向彼此相邻的两个单元中与沿列方向排列的四个显示像素14连接的四条信号线DTL(DTL(m)、DTL(m+1)、DTL(m+2)和DTL(m+3))的信号电压 $V(n)$ 、 $V(n+1)$ 、 $V(n+2)$ 和 $V(n+3)$ 的实例。信号线驱动电路23对应于扫描线WSL(n)的选择来输出信号电压 $V(n)$,并对应于扫描线WSL(n+1)的选择来输出信号电压 $V(n+1)$ 。以相同的方式,信号线驱动电路23对应于扫描线WSL(n+2)的选择来输出信号电压 $V(n+2)$,并对应于扫描线WSL(n+3)的选择来输出信号电压 $V(n+3)$ 。这里,扫描线驱动电路24在下

文所述的写入信号电压时以 $WSL(n)$ 、 $WSL(n+1)$ 、 $WSL(n+2)$ 和 $WSL(n+3)$ 的顺序来选择扫描线 WSL 。因此,信号线驱动电路23在写入信号电压时以 $V(n)$ 、 $V(n+1)$ 、 $V(n+2)$ 和 $V(n+3)$ 的顺序来输出信号电压 V_{sig} 。

[0105] 信号线驱动电路23例如通过偶数信号线 $DTL(m)$ 和 $DTL(m+2)$ 将与第 n 显示像素行相对应的电压 $V_{sig}(V_{sig}(n,m)$ 和 $V_{sig}(n,m+2))$ 供应给同时由扫描线驱动电路24选择的多个像素11中属于第 n 显示像素行的多个像素11,如图7所示。另外,信号线驱动电路23通过奇数信号线 $DTL(m+1)$ 和 $DTL(m+3)$ 将与第 $n+1$ 显示像素行相对应的电压 $V_{sig}(V_{sig}(n+1,m+1)$ 和 $V_{sig}(n+1,m+3))$ 供应给同时由扫描线驱动电路24选择的多个像素11中属于第 $n+1$ 显示像素行的多个像素11。

[0106] 即,当在信号写入时选择扫描线 $WSL(n)$ 时,信号线驱动电路23将与第 n 显示像素行相对应的电压 $V_{sig}(n,m)$ 和 $V_{sig}(n,m+2)$ 输出至偶数信号线 $DTL(m)$ 和 $DTL(m+2)$ 并同时将与第 $n+1$ 显示像素行相对应的电压 $V_{sig}(n,m+1)$ 和 $V_{sig}(n,m+3)$ 输出至奇数信号线 $DTL(m+1)$ 和 $DTL(m+3)$ 。另外,当在信号写入时选择扫描线 $WSL(n+1)$ 时,信号线驱动电路23将与第 $n+1$ 显示像素行相对应的电压 $V_{sig}(n+1,m)$ 和 $V_{sig}(n+1,m+2)$ 输出至偶数信号线 $DTL(m)$ 和 $DTL(m+2)$ 并同时将与第 n 显示像素行相对应的电压 $V_{sig}(n,m+1)$ 和 $V_{sig}(n,m+3)$ 输出至奇数信号线 $DTL(m+1)$ 和 $DTL(m+3)$ 。这里,信号线驱动电路23还以与第 n 像素行和第 $n+1$ 像素行相同的方式施加与第 $n+2$ 像素行和第 $n+3$ 像素行相对应的电压。

[0107] V_{sig} 是与图像信号20A相对应的电压值。 V_{ofs} 是与图像信号20A不相关的恒定电压。 V_{sig} 的最小电压是低于 V_{ofs} 的电压值, V_{sig} 的最大电压是高于 V_{ofs} 的电压值。

[0108] 扫描线驱动电路24例如通过根据控制信号21A(同步)以预定顺序选择多条扫描线 WSL 来以所需的顺序执行 V_{th} 校正、信号电压 V_{sig} 的写入和 μ 校正。这里, V_{th} 校正指的是将驱动晶体管 $Tr1$ 的栅极和源极之间的电压 V_{gs} 设为接近驱动晶体管的阈值电压的校正操作。信号电压 V_{sig} 的写入(信号写入)指的是经由写入晶体管 $Tr2$ 将信号电压 V_{sig} 写入驱动晶体管 $Tr1$ 的栅极的操作。 μ 校正指的是根据驱动晶体管 $Tr1$ 的迁移率 μ 的大小来校正驱动晶体管 $Tr1$ 的栅极和源极之间保持的电压 V_{gs} 的操作。信号写入和 μ 校正经常在不同时刻执行。在本实施方式中,扫描线驱动电路24通过将一个所选的脉冲输入扫描线 WSL 来同时(或连续不间断地)执行信号写入和 μ 校正。

[0109] 然后,驱动电路20对每个单元集体执行 V_{th} 校正和信号写入。具体地说,在第一单元中执行 V_{th} 校正和信号写入之后,驱动电路20在沿列方向与第一单元相邻的第二单元中执行 V_{th} 校正和信号写入。即,驱动电路20在每个单元依次执行一系列操作(V_{th} 校正和信号写入)。

[0110] 扫描线驱动电路24在 V_{th} 校正时同时(或在相同时期)选择一个单元中包括的所有扫描线 WSL 。具体地说,扫描线驱动电路24在 V_{th} 校正时同时(或在相同时期)选择一个单元中包括的两条扫描线 $WSL(n)$ 和 $WSL(n+1)$ 。即,扫描线驱动电路24在 V_{th} 校正时同时(或在相同时期)选择第 n 显示像素行中的多个像素11(例如,像素11R、11G和11B)以及第 $n+1$ 显示像素行中的多个像素11(例如,像素11R、11G和11B)。

[0111] 另外,扫描线驱动电路24在信号写入时在与每个单元地依次执行一系列操作(V_{th} 校正和信号写入)的扫描方向(以下简称为“单元扫描方向”)相同的方向上顺序地选择一个单元中包括的多条扫描线 WSL 。单元扫描方向例如是与从显示面板10的上端侧至其下端侧

的方向平行的方向。因此,在对与扫描线WSL(n)连接的每个像素11执行将信号写入一个显示像素行中的每个像素11之后,扫描线驱动电路24对与扫描线WSL(n+1)连接的每个像素11执行信号写入。这里,单元扫描方向可以是与从显示面板10的上端侧至其下端侧的方向平行的方向。此时,尽管未示出,但是在对与扫描线WSL(n+1)连接的每个像素11执行将信号写入一个显示像素行中的每个像素11之后,扫描线驱动电路24对与扫描线WSL(n)连接的每个像素11执行信号写入。

[0112] 在信号写入时,扫描线驱动电路24以扫描线WSL(n)和扫描线WSL(n+1)的顺序来选择单元中包括的两条扫描线WSL(n)和WSL(n+1)。因此,作为信号写入,在通过扫描线WSL(n)同时选择第n显示像素行中的两种像素11G和11B以及第n+1显示像素行中的两种像素11G和11B之后,扫描线驱动电路24通过扫描线WSL(n+1)同时选择第n显示像素行中的一种像素11R以及第n+1显示像素行中的一种像素11R。

[0113] 扫描线驱动电路24例如可以输出两种电压(Von和Voff)。具体地说,扫描线驱动电路24经由扫描线WSL将两种电压(Von和Voff)供应给像素11以便进行驱动并执行写入晶体管Tr2的接通/断开控制。这里,Von是等于或大于写入晶体管Tr2的接通状态电压的值。Von是在稍后将描述的“Vth校正准备期间的后半部分”、“Vth校正期间”和“信号写入/ μ 校正期间”等中从扫描线驱动电路24输出的写入脉冲的峰值。Voff是小于写入晶体管Tr2的接通状态电压的值,也是小于Von的值。Voff是在稍后将描述的“Vth校正准备期间的前半部分”、“发光期间”等中从扫描线驱动电路24输出的写入脉冲的峰值。

[0114] 电源线驱动电路25例如根据控制信号21A的输入(同步)依次选择预定单元的多条电源线DSL。电源线驱动电路25例如可以输出两种电压(Vcc和Vss)。具体地说,电源线驱动电路25经由电源线DSL将两种电压(Vcc和Vss)供应给包括由扫描线驱动电路24选择的像素11的一个完整单元(即,一个驱动单元中包括的所有像素11)。这里,Vss是小于通过将有机EL元件13的阈值电压V_{el}和有机EL元件13的阴极电压V_{cath}相加而获得的电压(V_{el}+V_{cath})的电压值。Vcc是等于或大于电压(V_{el}+V_{cath})的电压值。

[0115] 操作

[0116] 接下来,将描述实施方式中的显示装置1的操作(从消光至发光的操作)。在本实施方式中,尽管有机EL元件13的I-V特性根据时间进程变化且驱动晶体管Tr1的阈值电压和迁移率根据时间进程变化,但是不受这些变化的影响,结合有机EL元件13的I-V特性的变化的补偿操作和驱动晶体管Tr1的阈值电压和迁移率的变化校正操作,以便保持有机EL元件13的均匀发光亮度。

[0117] 图8表示显示装置1中的各种波形的实例。图8示出了电压的两个值在扫描线WSL、电源线DSL和信号线DTL中时刻改变的状态。另外,图8示出了驱动晶体管Tr1的栅电压V_g和源电压V_s根据扫描线WSL、电源线DSL和信号线DTL的电压变化而时刻改变的状态。

[0118] Vth校正准备期间

[0119] 首先,驱动电路20执行Vth校正准备,其中将驱动晶体管Tr1的栅极和源极之间的电压V_{gs}设为接近驱动晶体管Tr1的阈值电压。具体地说,当将扫描线WSL的电压设为Voff,将信号线DTL的电压设为Vofs并将电源线DSL的电压设为Vcc时(即,当有机EL元件13发光时),电源线驱动电路25根据控制信号21A将电源线DSL的电压从Vcc降至Vss(T1)。然后,将源电压V_s降至Vss,并且有机EL元件13的消光。此时,栅电压V_g还通过经由保持电容C_s的耦

合来降低。

[0120] 接下来,当将电源线DSL的电压设为 V_{ss} 并将信号线DTL的电压设为 V_{ofs} 时,扫描线驱动电路24根据控制信号21A将扫描线WSL的电压从 V_{off} 降至 $V_{on}(T2)$ 。然后,将栅电压 V_s 降至 v_{ofs} 。此时,栅电压 V_g 与源电压 V_s 之间的电位差 V_{gs} 可以小于、等于或大于驱动晶体管Tr1的阈值电压。

[0121] V_{th} 校正期间

[0122] 接下来,驱动电路20执行 V_{th} 校正。具体地说,当将信号线DTL的电压设为 V_{ofs} 并将扫描线WSL的电压设为 V_{on} 时,电源线驱动电路25根据控制信号21A将电源线DSL的电压从 V_{ss} 升至 $V_{cc}(T3)$ 。然后,电流 I_{ds} 在驱动晶体管Tr1的漏极和源极之间流动,源电压 V_s 由此升高。此时,当源电压 V_s 小于 $V_{ofs}-V_{th}$ 时(当 V_{th} 校正尚未完成时),电流 I_{ds} 在驱动晶体管Tr1的漏极和源极之间流动直至驱动晶体管Tr1处于截止状态为止(直至电位差 V_{gs} 达到 V_{th} 为止)。这样做,栅电压 V_g 变成 V_{ofs} ,并且源电压 V_s 升高,因此,将保持电容 C_s 充电至 V_{th} ,且电位差 V_{gs} 由此变成 V_{th} 。

[0123] 之后,在信号线驱动电路23根据控制信号21A将信号线DTL的电压从 V_{ofs} 切换至 V_{sig} 之前,扫描线驱动电路24根据控制信号21A将扫描线WSL的电压从 V_{on} 降至 $V_{off}(T4)$ 。然后,由于驱动晶体管Tr1的栅极变为浮置状态,因此可以将电位差 V_{gs} 保持为 V_{th} ,不管信号线DTL的电压的大小如何。这样做,通过将电位差 V_{gs} 设为 V_{th} ,即使当驱动晶体管Tr1的阈值电压 V_{th} 对每个像素电路12来说改变时,也可以阻止有机EL元件13的发光亮度的变化性。

[0124] V_{th} 校正静止期间

[0125] 之后,在 V_{th} 校正的静止期间期间,信号线驱动电路23将信号线DTL的电压从 V_{ofs} 切换至 V_{sig} 。

[0126] 信号写入/ μ 校正期间

[0127] 在 V_{th} 校正静止期间结束之后(换句话说,在 V_{th} 校正期间终止之后),驱动电路20根据图像信号20A执行信号电压的写入和 μ 校正。具体地说,当将信号线DTL的电压设为 V_{sig} 并将电源线DSL的电压设为 V_{cc} 时,扫描线驱动电路24根据控制信号21A将扫描线WSL的电压从 V_{off} 升至 $V_{on}(T5)$,并使驱动晶体管Tr1的栅极与信号线DTL连接。然后,驱动晶体管Tr1的栅电压 V_g 变成信号线DTL的电压 V_{sig} 。此时,在这个阶段,有机EL元件13的阳极电压仍然小于有机EL元件13的阈值电压 V_{el} ,并且有机EL元件13处于截止状态。所以,由于电流 I_{ds} 流入有机EL元件13的元件电容 C_{oled} 并且给元件电容 C_{oled} 充电,因此源电压 V_s 仅升高 ΔV_s ,最后,电位差 V_{gs} 变成 $V_{sig}+V_{th}-\Delta V_s$ 。以这种方式,同时执行写入和 μ 校正。这里,驱动晶体管Tr1的迁移率 μ 越大, ΔV_s 就越大,因此,通过在发光之前使电位差 V_{gs} 仅减少 ΔV ,可以消除每个像素11的迁移率 μ 的变化性。

[0128] 发光

[0129] 最后,扫描线驱动电路24根据控制信号21A将扫描线WSL的电压从 V_{on} 降至 $V_{off}(T6)$ 。然后,驱动晶体管Tr1的栅极变为浮置状态,电流 I_{ds} 在驱动晶体管Tr1的漏极和源极之间流动,并且源电压 V_s 由此增加。因此,将等于或大于阈值电压 V_{el} 的电压施加给有机EL元件13,并且有机EL元件13发出所需亮度的光。

[0130] 接下来,将参照图8和图9描述本实施方式的显示装置1中的 V_{th} 校正和信号写入及 μ 校正的扫描的实例。这里,图9表示沿列方向彼此相邻的两个单元中的 V_{th} 校正和信号写入

及 μ 校正的扫描的实例。

[0131] 这里,以下将通过针对每条连接扫描线WSL将一个单元内的所有像素11分组来进行描述。在本实施方式中,将一个单元内的所有像素11G和所有像素11B设为第一组,并将一个单元内的所有像素11R设为第二组。因此,在下文中,将连接扫描线WSL(n)和WSL(n+1)的单元中的所有像素11G和所有像素11B设为第一组,并将单元中的所有像素11R设为第二组。另外,将连接有扫描线WSL(n+2)和WSL(n+3)的单元中的所有像素11G和所有像素11B设为第三组,并将该单元中的所有像素11R设为第四组。

[0132] 在相同时期对一个单元中的所有组(第一和第二组)执行 V_{th} 校正之后,驱动电路20依次对单元中的所有组(第一和第二组)执行信号电压写入。此时,在对与最高行的扫描线WSL(n)连接的第一组像素11执行信号写入之后,驱动电路20对与底端行的扫描线WSL(n+1)连接的第二组像素11执行信号写入。

[0133] 之后,在相同时期对下一个单元中的所有组(第三和第四组)执行 V_{th} 校正之后,驱动电路20依次对单元中的所有组(第三和第四组)执行信号电压写入。此时,以如上所述的相同方式,在对与最高行的扫描线WSL(n+2)连接的第一组像素11执行信号写入之后,驱动电路20对与底端行的扫描线WSL(n+3)连接的第二组像素11执行信号写入。

[0134] 此时,在一个水平期间(1H)内对一个单元执行 V_{th} 校正之后,驱动电路20在下一个水平期间(1H)内执行信号写入。即,驱动电路20在两个连续的水平期间(2H)内对一个单元执行 V_{th} 校正和信号写入。

[0135] 另外,在对每个组执行信号写入时,驱动电路20在对组中包括的所有像素11执行信号写入。具体地说,当选择扫描线WSL(n)时,驱动电路20将上述电压 $V(n)$ 输出至每条信号线DTL。即,当选择扫描线WSL(n)时,驱动电路20将第n像素行的电压 $V_{sig}(V_{sig}(n,m))$ 和 $V_{sig}(n,m+2))$ 输出至偶数信号线DTL(DTL(m)和DTL(m+2)),同时将与第n+1像素行相对应的电压 $V_{sig}(V_{sig}(n+1,m+1))$ 和 $V_{sig}(n+1,m+3))$ 输出至奇数信号线DTL(DTL(m+1)和DTL(m+3))。另外,当选择扫描线WSL(n+1)时,驱动电路20将第n+1像素行的电压 $V_{sig}(V_{sig}(n+1,m))$ 和 $V_{sig}(n+1,m+2))$ 输出至偶数信号线DTL(DTL(m)和DTL(m+2)),同时将与第n像素行相对应的电压 $V_{sig}(V_{sig}(n,m+1))$ 和 $V_{sig}(n,m+3))$ 输出至奇数信号线DTL(m+1)和DTL(m+3)。

[0136] 由于这样做,在发光颜色相同的每个像素11G中,由于从 V_{th} 校正完成至 μ 校正开始的时间段(所谓的等待时间 Δt_1)是一致的,因此多个像素11G中的等待时间 Δt_1 对每个像素行来说是一致的。这里,在本实施方式中,每个像素11B的等待时间 Δt_2 等于每个像素11G的等待时间 Δt_1 。所以,由于等待时间 Δt_2 在发光颜色相同的每个像素11B中也是一致的,因此多个像素11B的等待时间 Δt_2 对每个像素行来说是一致的。另外,由于等待时间 Δt_3 在发光颜色相同的每个像素11R中也是一致的,因此多个像素11R的等待时间 Δt_3 对每个像素行来说是一致的。这里,像素11G和11B的等待时间 Δt_1 和 Δt_2 和像素11R的等待时间 Δt_3 彼此不同,但是这对颜色再现性的影响很小,并且不影响色差(color shading)。

[0137] 另外,在对包括单色坐标和混色坐标之间的距离相对最短的发光颜色的像素11(例如,像素11G)的一种或多种发光颜色的像素11(例如,像素11G和11B)执行将信号电压写入一个单元中的每个像素11之后,驱动电路20对发光颜色的种类与这些像素11不同的一种或多种发光颜色的像素11(例如,像素11R)执行信号电压写入。这样做,按照一个单元内信号写入的顺序,可以首先执行将信号写入单色坐标和混色坐标之间的距离相对最短的发光

颜色的像素11。

[0138] 效果

[0139] 接下来,将描述本实施方式的显示装置1的效果。

[0140] 图10示出了相关技术中一般使用的像素排列的实例。在相关技术中,显示像素140中包括的每个像素11R、11G和11B与共用扫描线WSL(n)和电源线DSL(n)连接。在此像素排列中,例如,当针对每个1H期间执行Vth校正和信号写入时,很难缩短1H期间和每个1F的扫描期间(换句话说,很难设为高速驱动),如图11所示。因此,例如,在共用1H期间内利用两条线一起执行Vth之后,在下一个1H期间内针对每条线执行信号写入,如图12所示。由于Vth校正是捆绑式的,驱动方法适合高速驱动。然而,从Vth校正完成至信号写入开始的等待时间 Δt 对每条线来说是不同的。因此,即使向每条线的驱动晶体管的栅极施加具有相同等级的信号电压,发光亮度对每条线来说也是不同的,因此,存在出现亮度不均的问题。

[0141] 另一方面,在本实施方式中,用于选择每个像素11的每条扫描线WSL与一个单元内发光颜色相同的多个像素11连接。另外,用于向每个像素11提供驱动电流的每条电源线DSL与一个单元内的所有像素11连接。这样做,在相同时间对一个单元内的所有组执行Vth校正之后,可以针对每个组对一个单元内的所有组执行信号电压写入,如上所述。因此,在发光颜色相同的每个像素11中,由于从Vth校正完成至 μ 校正开始的等待时间是一致的,因此发光颜色相同的像素11中的等待时间对每条线来说是一致的。所以,可以减少由于Vth校正是捆绑式的而导致的亮度不均的发生。

[0142] 图13表示根据比较例的像素排列的实例。在图13所示的像素排列中,为一个单元分配的两条扫描线WSL(n)和WSL(n+1)中的最高行的扫描线WSL(n)与除单色坐标和混色坐标之间的距离相对最短的发光颜色的像素11(这里为像素11G)之外的两种发光颜色的像素11(这里为像素11R和11B)连接。因此,在一个单元内信号写入的顺序中,继将信号写入像素11R和11B之后是执行将信号写入像素11G,如图14所示。按照这样的信号写入顺序,由于时间裕量在执行将信号写入像素11G时受信号写入像素11R和11B的限制,因此当大大缩短1H期间时,时间裕量变得不够充足。因此,由于瞬态而难以将所需值的信号电压写入像素11,所以会出现亮度不均匀和色度偏移。

[0143] 另一方面,在本实施方式中,为一个单元分配的k条扫描线WSL中的最高行的扫描线(扫描线WSL(n))与包括单色坐标和混色坐标之间的距离相对最短的发光颜色的像素11(这里为像素11G)的一种或多种发光颜色的像素11(以下简称“特定像素11”)(例如,像素11G,11B)连接。这样做,在一个单元内信号写入的顺序中,首先执行将信号写入特定像素11。按照这样的信号写入顺序,由于在执行将信号写入特定像素11时时间裕量不受后面部分的信号写入的限制,因此即使大大缩短1H期间,也可以获得足够的时间裕量。因此,在高速驱动时,可以减少由于瞬态导致的亮度不均匀和色度偏移的出现。

[0144] 2、第一实施方式的变形例

[0145] 在下文中,将描述上述实施方式中的显示装置1的变形例。这里,下文对与上述实施方式中的显示装置1共同的组成要素给出相同的符号。另外,适当省略对与上述实施方式中的显示装置1共同的组成要素进行描述。

[0146] 在上述实施方式中,每个像素的布局例如可以是如图15所示的布局。在图15中,每条扫描线WSL(WSL(n)至WSL(n+3))包括数量与一个单元中包括的像素行的数量相同的分支

(即,两个分支)。在每条扫描线WSL(WSL(n)至WSL(n+3))中,每个分支在显示面板10内彼此连接。分支之间的连接点C1可以位于显示区域10A内或者可以位于显示区域10A边缘(框架区域)内。另外,当从显示面板10的法线方向观察时,每条扫描线WSL在同一单元内与另一条扫描线WSL相交。另外,在图15中,每条电源线DSL(DSL(j)和DSL(j+1))还包括数量与一个单元中包括的像素行的数量相同的分支(即,两个分支)。在每条电源线DSL(DSL(j)和DSL(j+1))中,每个分支在显示面板10内也彼此连接。分支之间的连接点C2可以位于显示区域10A内或者可以位于显示区域10A边缘(框架区域)内。以这种方式,通过在每条扫描线WSL和每条电源线DSL中设置分支,可以加宽每条扫描线WSL之间的间距或每条电源线DSL之间的间距。因此,有利于配线布局。

[0147] 3、第二实施方式

[0148] 配置

[0149] 图16表示根据本技术的第二实施方式的显示装置1中的每个显示像素14的布局的实例。在本实施方式中,显示像素14由发光颜色彼此不同的四种或更多像素11配置而成。例如,显示像素14由发光颜色彼此不同的四种像素11R、11G、11B和11W配置而成,如图16和图17所示。图16和图17表示沿列方向彼此相邻的两个显示像素14中的电路配置的实例。图16表示第n行和第n+1行的显示像素行中的每个显示像素14的电路配置的实例($1 \leq n < N$, N是显示像素行的总数(偶数))。图17表示第n+2行和第n+3行的显示像素行中的每个显示像素14的电路配置的实例。

[0150] 此时,发光颜色的种类数为4。这里,像素11W是发出白光的像素且配置与其他像素11R、11G和11B相同。这里,在本实施方式中,可以设置发出黄光的像素11Y来代替像素11W。在每个显示像素14中,将四个像素11设为所谓的四-方形布置并且成 2×2 矩阵排列。另外,在每个显示像素14中,将四个像素11设为常见颜色布置。例如,像素11R排列在四-方形布置的左上角上,像素11G排列在四-方形布置的左下角上,像素11B排列在四-方形布置的右下角上,像素11W排列在四-方形布置的右上角上,如图16所示。

[0151] 在本实施方式中,一个显示像素行被视为标准显示像素14。当将k($k \geq 2$)个显示像素行设为一个单元时,为一个单元分配多条扫描线WSL中的k条。一个单元中包括的显示像素行的数量等于或大于2并且等于或小于发光颜色的种类数。具体地说,当将两个显示像素行设为一个单元时,为一个单元分配多条扫描线WSL中的两条线。因此,一个单元中包括的显示像素行的数量为2并且一个单元中包括的扫描线WSL的数量也为2。扫描线WSL的总数等于显示像素行的总数,为N。这里,图3中的n为等于或大于1且等于或小于 $N/2$ 的正整数,并且图3中的WSL(n)指的是第n(第n行)扫描线WSL。

[0152] 每条扫描线WSL与一个单元中发光颜色相同的多个像素11连接。具体地说,在一个单元中包括的两条扫描线WSL(n)和WSL(n+1)中,扫描线WSL(n)与一个单元中包括的多个像素11G和多个像素11W连接,并且扫描线WSL(n+1)与一个单元中包括的多个像素11R和多个像素11B连接。另外,每条扫描线WSL与一个单元中发光颜色相同的所有像素11连接。具体地说,在一个单元中包括的两条扫描线WSL(n)和WSL(n+1)中,扫描线WSL(n)与一个单元中的所有像素11G和所有像素11W连接,并且扫描线WSL(n+1)与一个单元中的所有像素11R和所有像素11B连接。在一个单元内行彼此不同且沿列方向彼此相邻的两个显示像素14中,共享扫描线WSL的两种发光颜色的像素11的发光颜色的组合彼此相同。

[0153] 每条扫描线WSL(WSL(n)至WSL(n+3))包括数量与一个显示像素行中包括的子像素行的数量相同的分支(即,两个分支(第一配线和第二配线))。将各第一配线针对一个单元内的每个显示像素行中的上行的子像素行分配一条配线。将各第一配线与一个单元内发光颜色相同的多个像素11连接。将各第二配线针对一个单元内的每个显示像素行中的下行的子像素行分配一条配线。各第二配线与发光颜色不同于与第一配线连接的像素11的发光颜色且在一个单元内发光颜色相同的多个像素11连接。在每条扫描线WSL(WSL(n)至WSL(n+3))中,每个分支在显示面板10内彼此连接。分支之间的连接点C1可以位于显示区域10A内或者可以位于显示区域10A边缘(框架区域)内。另外,当从显示面板10的法线方向观察时,每条扫描线WSL在同一单元内与另一条扫描线WSL相交。每条扫描线WSL的分支穿过四-方形布置的中央。写入晶体管Tr2的栅极电极14A与扫描线WSL的分支连接。

[0154] 为一个单元分配多条电源线DSL中的一条线。因此,一个单元中包括的电源线DSL的数量为1。电源线DSL的总数等同于显示像素行的总数的二分之一,为 $J(=N/2)$ 。这里,图6中的j是等于或大于1且等于或小于 $N/2$ 的正整数,图6中的DSL(j)指的是第j电源线DSL。每条电源线DSL与一个单元内的所有像素11连接。具体地说,一个单元中包括的一条电源线DSL与一个单元中包括的所有像素11(11R、11G、11B和11W)连接。

[0155] 在图16和图17中,每条电源线DSL(DSL(j)和DSL(j+1))包括数量与一个单元中包括的显示像素行的数量相同的分支(即,两个分支)。在每条电源线DSL(DSL(j)和DSL(j+1))中,每个分支在显示面板10内也彼此连接。分支之间的连接点C2可以位于显示区域10A内或者可以位于显示区域10A边缘(框架区域)内。以这种方式,通过在每条扫描线WSL和每条电源线DSL中设置分支,可以加宽每条扫描线WSL之间的间距或每条电源线DSL之间的间距。因此,有利于配线布局。每条电源线DSL的分支穿过四-方形布置的中央。

[0156] 在每个显示像素行中为每个显示像素14分配多条信号线DTL中的两条。在每个显示像素行中为每个显示像素14分配的两条信号线DTL中,一条信号线DTL与不共享扫描线WSL的两种发光颜色的像素11连接,另一条扫描线DTL与的剩余两种发光颜色的像素11连接。下文中,着眼于在第n行和第n+1行的显示像素行中包括的多个显示像素14中沿列方向彼此相邻的两个显示像素14,对上述连接的实施方式进行了描述。这里,上述两个显示像素14相当于于显示像素行在一个单元内彼此不同且沿列方向彼此相邻的两个显示像素14。

[0157] 在上述两个显示像素14中的第n行的显示像素行中包括的显示像素14中,分配两条信号线DTL(m)和DTL(m+2)。另外,在上述两个显示像素14中的第n+1行的显示像素行中包括的显示像素14中,分配两条信号线DTL(m+2)和DTL(m+3)。即,在显示像素行在一个单元内彼此不同且沿列方向彼此相邻的两个显示像素14中,为一个显示像素14分配偶数行的两条信号线DTL(m)和DTL(m+2),为另一个显示像素14分配奇数行的两条信号线DTL(m+1)和DTL(m+3)。这样做,将信号线DTL的总数抑制到最低限度。

[0158] 为沿列方向彼此相邻的两个显示像素14分配多条信号线DTL中的四条。因此,信号线DTL的总数为M(M为4的倍数)。在图16中,m是等于或大于1且等于或小于 $M-4$ 的正整数,且在除1之外时是相当于(4+1的倍数)的一个数。因此,图16中的DTL(m)指的是第m信号线DTL。在沿列方向彼此相邻的两个显示像素14中,例如,分配四条信号线DTL(m)、DTL(m+1)、DTL(m+2)和DTL(m+3)。四条信号线DTL(m)、DTL(m+1)、DTL(m+2)和DTL(m+3)沿列方向按照这个顺序排列。在每个显示像素14中,四个像素11中位于左侧的两个像素11从行方向夹在信号线

DTL(m)和信号线DTL(m+1)之间。另外,在每个显示像素14中,四个像素11中位于右侧的两个像素11从行方向夹在信号线DTL(m+2)和信号线DTL(m+3)之间。

[0159] 另外,在显示像素行在一个单元内彼此不同且沿列方向彼此相邻的两个显示像素14中,发光颜色彼此相同的两个像素11排列在共用的两条信号线DTL之间。具体地说,在显示像素行在一个单元内彼此不同且沿列方向彼此相邻的两个显示像素14中,两个像素11R排列在两条信号线DTL(m)和DTL(m+1)之间。以相同的方式,在显示像素行在一个单元内彼此不同且彼此相邻的两个显示像素14中,两个像素11G排列在两条信号线DTL(m)和DTL(m+1)之间。另外,在显示像素行在一个单元内彼此不同且彼此相邻的两个显示像素14中,两个像素11B排列在两条信号线DTL(m+2)和DTL(m+3)之间。另外,在显示像素行在一个单元内彼此不同且彼此相邻的两个显示像素14中,两个像素11W排列在两条信号线DTL(m+2)和DTL(m+3)之间。

[0160] 上述两条信号线DTL(m)和DTL(m+2)分别与彼此不共享扫描线WSL的两种发光颜色的像素11连接。具体地说,信号线DTL(m)与彼此不共享扫描线WSL的两种发光颜色的像素11R和11G连接并且信号线DTL(m+2)与彼此不共享扫描线WSL的两种发光颜色的像素11B和11W连接。另外,上述两个显示像素14中第n+1行的像素行中包括的显示像素14分配有两条信号线DTL(m+1)和DTL(m+3)。两条信号线DTL(m+1)和DTL(m+3)分别与彼此不共享扫描线WSL的两种发光颜色的像素11连接。具体地说,信号线DTL(m+1)与彼此不共享扫描线WSL的两种发光颜色的像素11R和11G连接并且信号线DTL(m+3)与剩余两种发光颜色的像素11B和11W连接。

[0161] 在显示像素行在一个单元内彼此不同且彼此相邻的两个显示像素14中,共享扫描线WSL的两种发光颜色的像素11的发光颜色的组合彼此相同。另外,在显示像素行在一个单元内彼此不同且彼此相邻的两个显示像素14中,发光颜色的布置也彼此相同。

[0162] 发光颜色的种类

[0163] 接下来,将描述为一个单元分配的k条扫描线WSL与显示像素14中包括的像素11的发光颜色的种类的组合。另外,将描述为每个显示像素行中的每个显示像素14分配的a条信号线DTL与显示像素14中包括的像素11的发光颜色的种类的组合。

[0164] 图18是再次利用上述公式1、2和3绘制出显示像素14中包括的四个像素11的发光颜色的色度坐标(单色坐标)的 $u'v'$ 色度图。图18中的A至D是能够利用一个显示像素14中包括的四个发光颜色中的两个任意颜色形成的四个混合颜色的 $u'v'$ 色度图中的坐标(混色坐标)的绘图。具体地说,图18中的A是像素11R的发光颜色(红色)和像素11G的发光颜色(绿色)的混合色的 $u'v'$ 色度图中的坐标的绘图。图18中的B是像素11G的发光颜色(绿色)和像素11B的发光颜色(蓝色)的混合色的 $u'v'$ 色度图中的坐标的绘图。图18中的C是像素11B的发光颜色(蓝色)和像素11R的发光颜色(红色)的混合色的 $u'v'$ 色度图中的坐标的绘图。图18中的D是像素11R的发光颜色(红色)和像素11W的发光颜色(白色)的混合色的 $u'v'$ 色度图中的坐标的绘图。图18中的E是像素11G的发光颜色(绿色)和像素11W的发光颜色(白色)的混合色的 $u'v'$ 色度图中的坐标的绘图。图18中的F是像素11B的发光颜色(蓝色)和像素11W的发光颜色(白色)的混合色的 $u'v'$ 色度图中的坐标的绘图。

[0165] 如上所述,每条扫描线WSL与一个单元内发光颜色相同的多个像素11连接。此时,在为一个单位分配的k条扫描线WSL中,最高行的扫描线WSL(第一扫描线)与包括单色坐标

和混色坐标之间的距离相对最短的发光颜色的像素11的一种或多种发光颜色的像素11(以下简称“特定像素11”)连接。在为一个单元分配的k条扫描线WSL中,最高行的扫描线WSL(第一扫描线)优选与包括特定像素11和单色坐标和混色坐标之间的距离相对第二短的发光颜色的像素11的多种发光颜色的像素11连接。

[0166] 在本实施方式中,应理解的是,单色坐标和混色坐标之间的距离相对最短的发光颜色的像素11是根据图18的像素11W。另外,应理解的是,单色坐标和混色坐标之间的距离相对第二短的发光颜色的像素11是根据图18的像素11G。因此,例如,在为一个单位分配的两条扫描线WSL中,最高行的扫描线WSL(第一扫描线)与包括单色坐标和混色坐标之间的距离相对最短的像素11W的两种发光颜色的像素11连接。这里,在为一个单位分配的两条扫描线WSL中,最高行的扫描线WSL(第一扫描线)优选与包括单色坐标和混色坐标之间的距离相对最短的像素11W和相对第二短的像素11G的两种发光颜色的像素11连接。后一行的扫描线WSL与两种发光颜色的像素11R和11B连接。

[0167] 另外,如上所述,在为每个显示像素行中的每个显示像素14分配的a条信号线DTL中($2 \leq a < (\text{一个像素中子像素的总数})$),一条信号线DTL(第一信号线)与一个显示像素14中的不共享扫描线WSL的两种发光颜色的像素11连接。另外,在为每个显示像素行中的每个显示像素14分配的a条信号线DTL中($2 \leq a < (\text{一个像素中子像素的总数})$),另一条信号线DTL(第二信号线)与一个显示像素14中的不共享扫描线WSL的两种发光颜色的像素11连接。

[0168] 在本实施方式中,在每个显示像素行中,为每个显示像素14分配两条信号线DTL,并且另外,一个显示像素14中包括的发光颜色的种类数为4。因此,一条信号线DTL(第一信号线)与除单色坐标和混色坐标之间的距离相对最短的发光颜色的像素11之外的两种发光颜色的像素11连接。此外,一条信号线DTL(第一信号线)优选与包括单色坐标和混色坐标之间的距离相对第二短的发光颜色的子像素的两种发光颜色的子像素连接。这里,一条信号线DTL(第一信号线)与不与另一条信号线DTL(第二信号线)连接的两种发光颜色的像素11连接。另一方面,另一条信号线DTL(第二信号线)与包括单色坐标和混色坐标之间的距离相对最短的发光颜色的像素11的两种发光颜色的像素11连接。

[0169] 在本实施方式中,应理解的是,单色坐标和混色坐标之间的距离相对最短的发光颜色的像素11是根据图18的像素11W。此外,应理解的是,单色坐标和混色坐标之间的距离相对第二短的发光颜色的像素11是根据图18的像素11G。因此,一条信号线DTL(第一信号线)与除像素11W之外的两种发光颜色的像素11连接。另外,一条信号线DTL(第一信号线)优选与包括像素11G的两种发光颜色的像素11连接。另一方面,另一条信号线DTL(第二信号线)与包括像素11W的两种发光颜色的像素11连接。另外,另一条信号线DTL(第二信号线)优选与包括像素11W与像素11B或像素11R的两种发光颜色的像素11连接。

[0170] 驱动电路20

[0171] 在下文中,将主要描述与上述实施方式不同的点。

[0172] 信号线驱动电路23对应于扫描线WSL(n)的选择来输出信号电压V(n),并对应于扫描线WSL(n+1)的选择来输出信号电压V(n+1)。以相同的方式,信号线驱动电路23对应于扫描线WSL(n+2)的选择来输出信号电压V(n+2),并对应于扫描线WSL(n+3)的选择来输出信号电压V(n+3)。这里,扫描线驱动电路24在写入信号电压时以WSL(n+1)、WSL(n)、WSL(n+3)和WSL(n+2)的顺序来选择扫描线WSL。因此,信号线驱动电路23在写入信号电压时以V(n+1)、V

(n)、 $V(n+3)$ 和 $V(n+2)$ 的顺序来输出信号电压 V_{sig} 。

[0173] 信号线驱动电路23例如通过偶数信号线DTL(m)和DTL(m+2)将与第n显示像素行相对应的电压 $V_{sig}(V_{sig}(n,m)$ 和 $V_{sig}(n,m+2)$)供应给同时由扫描线驱动电路24选择的多个像素11中属于第n显示像素行的多个像素11,如图7所示。另外,信号线驱动电路23通过奇数信号线DTL(m+1)和DTL(m+3)将与第n+1显示像素行相对应的电压 $V_{sig}(V_{sig}(n+1,m+1)$ 和 $V_{sig}(n+1,m+3)$)供应给同时由扫描线驱动电路24选择的多个像素11中属于第n+1显示像素行的多个像素11。

[0174] 即,当在信号写入时选择扫描线WSL(n)时,信号线驱动电路23将与第n显示像素行相对应的电压 $V_{sig}(n,m)$ 和 $V_{sig}(n,m+2)$ 输出至偶数信号线DTL(m)和DTL(m+2)并同时将与第n+1显示像素行相对应的电压 $V_{sig}(n,m+1)$ 和 $V_{sig}(n,m+3)$ 输出至奇数信号线DTL(m+1)和DTL(m+3)。另外,当在信号写入时选择扫描线WSL(n+1)时,信号线驱动电路23将与第n+1显示像素行相对应的电压 $V_{sig}(n+1,m)$ 和 $V_{sig}(n+1,m+2)$ 输出至偶数信号线DTL(m)和DTL(m+2)并同时将与第n显示像素行相对应的电压 $V_{sig}(n,m+1)$ 和 $V_{sig}(n,m+3)$ 输出至奇数信号线DTL(m+1)和DTL(m+3)。这里,信号线驱动电路23还以与第n像素行和第n+1像素行相同的方式施加与第n+2像素行和第n+3像素行相对应的电压。

[0175] 由扫描线驱动电路24同时选择的多个像素11中的排列在偶数信号线DTL(m)和奇数信号线DTL(m+1)之间的两个像素11是发光颜色彼此相同的像素。以相同的方式,由扫描线驱动电路24同时选择的多个像素11中的排列在偶数信号线DTL(m+2)和奇数信号线DTL(m+3)之间的两个像素11同样是发光颜色彼此相同的像素。因此,当选择扫描线WSL(n)时,信号线驱动电路23将与发光颜色彼此相同的像素相对应的电压 V_{sig} 输出至信号线DTL(m)和DTL(m+1),并同时将与种类不同但发光颜色彼此相同的像素相对应的电压 V_{sig} 输出至信号线DTL(m+2)和DTL(m+3)。例如,当选择扫描线WSL(n)时,信号线驱动电路23将与像素11R相对应的电压 V_{sig} 输出至信号线DTL(m)和DTL(m+1),并同时将与像素11W相对应的电压 V_{sig} 输出至信号线DTL(m+2)和DTL(m+3)。

[0176] 然后,驱动电路20对每个单元集体执行 V_{th} 校正和信号写入。具体地说,在第一单元中执行 V_{th} 校正和信号写入之后,驱动电路20在第一单元和沿列方向相邻的第二单元中执行 V_{th} 校正和信号写入。即,驱动电路20在每个单元依次执行一系列操作(V_{th} 校正和信号写入)。

[0177] 扫描线驱动电路24在 V_{th} 校正时同时(或在相同时期)选择一个单元中包括的所有扫描线WSL。具体地说,扫描线驱动电路24在 V_{th} 校正时同时(或在相同时期)选择一个单元中包括的两条扫描线WSL(n)和WSL(n+1)。即,扫描线驱动电路24在 V_{th} 校正时同时(或在相同时期)选择第n显示像素行的上行的子像素行中包括的多个像素11(例如,像素11G和11W)、第n显示像素行的下行的子像素行中包括的多个像素11(例如,像素11R和11B)、第n+1显示像素行的上行的子像素行中包括的多个像素11(例如,像素11G和11W)以及第n+1显示像素行的下行的子像素行中包括的多个像素11(例如,像素11R和11B)。

[0178] 另外,扫描线驱动电路24,在信号写入操作时,在沿与在每个单元依次执行一系列操作(V_{th} 校正和信号写入)的扫描方向(以下简称为“单元扫描方向”)相反的方向上顺序地选择一个单元中包括的多条扫描线WSL。单元扫描方向例如是与从显示面板10的上端侧至其下端侧的方向平行的方向。因此,在对与第二配线连接的每个像素11执行将信号写入一

个显示像素行中的每个像素11之后,扫描线驱动电路24对与第一配线连接的每个像素11执行信号写入。这里,单元扫描方向可以是与从显示面板10的下端侧至其上端侧的方向平行的方向。此时,尽管未示出,但是在对与第一配线连接的每个像素11执行将信号写入一个显示像素行中的每个像素11之后,扫描线驱动电路24对与第二配线连接的每个像素11执行信号写入。

[0179] 在信号写入时,扫描线驱动电路24以扫描线WSL(n+1)和扫描线WSL(n)的顺序来选择一个单元中包括的两条扫描线WSL(n)和WSL(n+1)。因此,在信号写入时,在通过扫描线WSL(n+1)同时选择第n显示像素行的下行的子像素行中包括的多个像素11以及第n+1显示像素行的下行的子像素行中包括的多个像素11之后,扫描线驱动电路24通过扫描线WSL(n)同时选择第n显示像素行的上行的子像素行中包括的多个像素11以及第n+1显示像素行的上行的子像素行中包括的多个像素11。

[0180] 扫描线驱动电路24例如可以输出两种电压(Von和Voff)。具体地说,扫描线驱动电路24经由扫描线WSL将两种电压(Von和Voff)供应给像素11以便进行驱动并执行写入晶体管Tr2的接通/断开控制。这里,Von是等于或大于写入晶体管Tr2的接通状态电压的值。Von是在稍后将描述的“Vth校正准备期间的后半部分”、“Vth校正期间”和“信号写入和 μ 校正期间”等中从扫描线驱动电路24输出的写入脉冲的峰值。Voff是小于写入晶体管Tr2的接通状态电压的值,也是小于Von的值。Voff是在稍后将描述的“Vth校正准备期间的前半部分”、“发光期间”等中从扫描线驱动电路24输出的写入脉冲的峰值。

[0181] 电源线驱动电路25例如根据控制信号21A的输入(同步)依次选择预定单元的多条电源线DSL。电源线驱动电路25例如可以输出两种电压(Vcc和Vss)。电源线驱动电路25经由电源线DSL将两种电压(Vcc和Vss)供应给包括由扫描线驱动电路24选择的像素11的一个完整单元(即,一个单元中包括的所有像素11)。这里,Vss是小于通过将有机EL元件13的阈值电压Ve1和有机EL元件13的阴极电压Vcath相加而获得的电压(Ve1+Vcath)的电压值。Vcc是等于或大于电压(Ve1+Vcath)的电压值。

[0182] 接下来,将参照图8和图19描述变形例的显示装置1中的Vth校正与信号写入和 μ 校正的扫描的实例。这里,图19表示沿列方向彼此相邻的两个单元中的Vth校正与信号写入和 μ 校正的扫描的实例。

[0183] 这里,以下将通过针对每条连接扫描线WSL将一个单元内的所有像素11分成组来进行描述。在变形例中,将一个单元内的所有像素11G和所有像素11W设为一组,并将一个单元内的所有像素11R和所有像素11B设为一组。因此,在下文中,将连接有扫描线WSL(n)和WSL(n+1)的单元中的所有像素11G和所有像素11W设为第一组,并将单元中的所有像素11R和所有像素11B设为第二组。另外,将连接有扫描线WSL(n+2)和WSL(n+3)的单元中的所有像素11G和所有像素11W设为第三组,并将单元中的所有像素11R和所有像素11B设为第四组。

[0184] 在相同时期对一个单元中的所有组(第一和第二组)执行Vth校正之后,驱动电路20依次对单元中的所有组(第一和第二组)执行每个组的信号写入。此时,在对排列在一个像素行内的上行中的第一组像素11执行信号写入之后,驱动电路20对排列在一个像素行内的下行中的第二组像素11执行信号写入。

[0185] 之后,在相同时期对下一个单元中的所有组(第三和第四组)执行Vth校正之后,驱动电路20依次对单元中的所有组(第三和第四组)执行信号写入。此时,以如上所述的相同

方式,在对排列在一个像素行内的上行中的第一组像素11执行信号写入之后,驱动电路20对排列在一个像素行内的下行中的第二组像素11执行信号写入。

[0186] 此时,在一个水平期间(1H)内对一个单元执行 V_{th} 校正之后,驱动电路20在下一个水平期间(1H)内执行信号写入。即,驱动电路20在两个连续的水平期间(2H)内对一个单元执行 V_{th} 校正和信号写入。

[0187] 另外,在对每个组执行信号写入时,驱动电路20对组中包括的所有像素11执行信号写入。具体地说,当选择扫描线WSL(n)时,驱动电路20将上述电压 $V(n)$ 输出至每条信号线DTL。即,当选择扫描线WSL(n)时,驱动电路20将第n像素行的电压 $V_{sig}(V_{sig}(n,m)$ 和 $V_{sig}(n,m+2))$ 输出至偶数信号线DTL(DTL(m)和DTL(m+2)),同时将第n+1像素行相对应的电压 $V_{sig}(V_{sig}(n+1,m+1)$ 和 $V_{sig}(n+1,m+3))$ 输出至奇数信号线DTL(DTL(m+1)和DTL(m+3))。另外,当选择扫描线WSL(n+1)时,驱动电路20将第n+1像素行的电压 $V_{sig}(V_{sig}(n+1,m)$ 和 $V_{sig}(n+1,m+2))$ 输出至偶数信号线DTL(DTL(m)和DTL(m+2)),同时将第n像素行相对应的电压 $V_{sig}(V_{sig}(n,m+1)$ 和 $V_{sig}(n,m+3))$ 输出至奇数信号线DTL(m+1)和DTL(m+3))。

[0188] 由于这样做,在颜色相同的每个像素11G中,由于从 V_{th} 校正完成至 μ 校正开始的期间(所谓的等待时间 Δt_1)是一致的,因此多个像素11R中的等待时间 Δt_1 对每个像素行来说是一致的。在本实施方式中,每个像素11W的等待时间 Δt_2 等于每个像素11G的等待时间 Δt_1 。所以,由于等待时间 Δt_2 在颜色相同的每个像素11W中也是一致的,因此多个像素11W的等待时间 Δt_2 对每个像素行来说是一致的。另外,由于等待时间 Δt_3 在颜色相同的每个像素11R中也是一致的,因此多个像素11R的等待时间 Δt_3 对每个像素行来说是一致的。在本实施方式中,每个像素11B的等待时间 Δt_4 等于每个像素11R的等待时间 Δt_3 。所以,由于等待时间 Δt_4 在颜色相同的每个像素11B中也是一致的,因此多个像素11B的等待时间 Δt_4 对每个像素行来说是一致的。这里,像素11G和11W的等待时间 Δt_1 和 Δt_2 与像素11R和11B的等待时间 Δt_3 和 Δt_4 彼此不同,但是这对颜色再现性的影响很小,并且不影响色差。

[0189] 另外,在对包括单色坐标和混色坐标之间的距离相对最短的发光颜色的像素11(例如,像素11W)的一种或多种发光颜色的像素11(例如,像素11W和11G)执行将信号电压写入一个单元中的每个像素11之后,驱动电路20对发光颜色的种类与这些像素11不同的多种发光颜色的像素11(例如,像素11R和11B)执行信号电压写入。这样做,按照一个单元内信号写入的顺序,可以首先执行将信号写入单色坐标和混色坐标之间的距离相对最短的发光颜色的像素11。

[0190] 效果

[0191] 接下来,将描述根据本实施方式的显示装置1的效果。在本实施方式中,用于选择每个像素11的每条扫描线WSL与一个单元内发光颜色相同的多个像素11连接。另外,用于向每个像素11提供驱动电流的每条电源线DSL与一个单元内的所有像素11连接。这样做,在相同时间对一个单元内的所有组执行 V_{th} 校正之后,可以针对一个单元内的所有组对每个组执行信号电压写入,如上所述。因此,在发光颜色相同的每个像素11中,由于从 V_{th} 校正完成至 μ 校正开始的等待时间是一致的,因此发光颜色相同的像素11中的等待时间对每条线来说是一致的。所以,可以减少由于 V_{th} 校正是捆绑式的而导致的亮度不均的发生。

[0192] 另外,在本实施方式中,为一个单元分配的k条扫描线WSL中的最高行的扫描线(扫描线WSL(n))与包括单色坐标和混色坐标之间的距离相对最短的发光颜色的像素11(这里

为像素11G)的一种或多种发光颜色的像素11(以下简称“特定像素11”)连接。这样做,在一个单元内信号写入的顺序中,首先执行将信号写入特定像素11。在这样的信号写入顺序中,由于时间裕量在执行将信号写入特定像素11时不受后半部分的信号写入的限制,因此即使大大缩短1H期间,也可以获得足够的时间裕量。因此,在高速驱动时,可以减少由于瞬态导致的亮度不均匀和色度偏移的出现。

[0193] 4、各实施方式中的共同变形例

[0194] 在上述各实施方式中,扫描线WSL设有分支并与子像素行彼此不同的多个像素11连接。然而,如图20和图21所示,扫描线WSL没有设置分支,此外,仅可以与子像素行彼此相同(相等)的多个像素11连接。

[0195] 5、应用例

[0196] 在下文中,将描述上述每个实施方式及其变形例(实施方式等)中描述的显示装置1的应用例。实施方式等的显示装置1可以适用于所有领域的显示从外侧输入的图像信号或其中生成的图像信号作为图像或图片的电子设备的显示装置,比如电视装置、数码相机、笔记本式个人电脑、便携式终端装置(比如便携式电话)或摄像机。

[0197] 应用例1

[0198] 图22表示实施方式等的显示装置1适用的电视装置的外观。该电视装置例如包括具有前面板310和滤光玻璃320的图片显示屏单元300,并且该图片显示屏单元300由实施方式等的显示装置1配置而成。

[0199] 应用例2

[0200] 图23表示实施方式等的显示装置1适用的数码相机的外观。该数码相机例如包括闪光用发光单元410、显示单元420、菜单开关430以及快门按钮440,并且该显示单元420由实施方式等的显示装置1配置而成。

[0201] 应用例3

[0202] 图24表示实施方式等的显示装置1适用的笔记本式个人电脑的外观。该笔记本式个人电脑例如包括主体510、用于字符等的操作输入的键盘520以及用于显示图像的显示单元530,并且该显示单元530由实施方式等的显示装置1配置而成。

[0203] 应用例4

[0204] 图25表示实施方式等的显示装置1适用的摄像机的外观。该摄像机例如包括主体单元610、用于拍摄主体单元610的正面上设置的对象的透镜620、拍摄图片时的启动/停止开关630以及显示单元640,并且该显示单元640由实施方式等的显示装置1配置而成。

[0205] 应用例5

[0206] 图26表示实施方式等的显示装置1适用的便携式电话机的外观。该便携式电话机例如是上部外壳710和下部外壳720利用连接单元(铰链单元)730连接的便携式电话机且包括显示器740、子显示器750、图画灯760以及相机770。该显示器740或子显示器750由实施方式等的显示装置1配置而成。

[0207] 在上文中,参照实施方式和应用例描述了本技术,但本技术不限于实施方式等,且可以进行各种修改。

[0208] 例如,在实施方式等中,用于有源矩阵驱动的像素电路12的配置不限于上文描述的各实施方式,并且如果需要,可以增设电容元件或晶体管。在这种情况下,根据像素电路

12的变化,可以增设除上述信号线驱动电路23、扫描线驱动电路24和电源线驱动电路25之外的所需驱动电路。

[0209] 另外,在实施方式等中,信号线驱动电路23、扫描线驱动电路24和电源线驱动电路25的驱动由定时生成电路21和图像信号处理电路22控制,但是其他电路可以控制其驱动。另外,信号线驱动电路23、扫描线驱动电路24和电源线驱动电路25的控制可以利用硬件(电路)或软件(程序)执行。

[0210] 另外,在实施方式等中,写入晶体管Tr2的源极和漏极以及驱动晶体管Tr1的源极和漏极被描述成是固定的,不用说,存在面向彼此的源极和漏极的关系根据电流流动的方向而与上文描述中的相反的情况。此时,在实施方式等中,源极可以被当作漏极,而漏极可以被当作源极。

[0211] 另外,在实施方式等中,写入晶体管Tr2和驱动晶体管Tr1被描述成由n沟道MOS型TFT形成,但是写入晶体管Tr2和驱动晶体管Tr1中的至少一个可以由p沟道MOS型TFT形成。这里,当驱动晶体管Tr1由p沟道MOS型TFT形成时,有机EL元件13的阳极变成阴极,有机EL元件13的阴极变成阳极。另外,在实施方式等中,写入晶体管Tr2和驱动晶体管Tr1通常不一定是非晶硅型TFT或微晶硅型TFT,例如可以是低温多晶硅型TFT或氧化物半导体TFT。

[0212] 根据几个实施方式和变形例以及电子设备的应用例对本发明进行了描述,但是本发明不限于这些实施方式并且可以进行各种修改。

[0213] 例如,在上述实施方式的每一个中,显示装置包括有机EL显示元件,但本发明不限于此。可以使用任何显示装置,只要显示装置包括电流驱动型显示元件即可。

[0214] 本发明的实施方式的配置可以如下。

[0215] (1)一种显示装置,包括:以包括行和列的矩阵布置的多个像素电路,多个像素电路包括第一像素电路和第二像素电路,第一像素电路配置为发出第一颜色的光,第二像素电路配置为发出第二颜色的光,其中指定(given,给定)信号线分别向第一像素电路和第二像素电路提供第一图像数据信号和第二图像数据信号,第一像素电路和第二像素电路配置为在水平扫描期间内分别从指定信号线接收第一图像数据信号和第二图像数据信号,第一像素电路配置为在水平扫描期间内在第二像素电路接收第二图像数据信号之前接收第一图像数据信号,并且其中第一颜色为绿色。

[0216] (2)根据(1)所述的显示装置,进一步包括:多条扫描线,包括与第一像素电路相对应的第一扫描线和与第二像素电路相对应的第二扫描线;以及包括指定信号线的多条信号线,指定信号线与第一像素电路和第二像素电路这两者相对应,其中第一扫描线和第二扫描线分别向第一和第二像素电路提供用于写入第一和第二图像数据信号的第一和第二控制信号,并且指定信号线响应于第一和第二控制信号向第一像素电路提供第一图像数据信号,然后向第二像素电路提供第二图像数据信号。

[0217] (3)根据(1)或(2)所述的显示装置,其中第一颜色比第二颜色更容易由于图像数据信号的变化而被人类错误感知(human misperception)。

[0218] (4)根据(1)至(3)中任一项所述的显示装置,其中在分别由多个像素电路发出的三个或更多的颜色之中,第一颜色由于图像数据信号的变化而最容易被人类错误感知。

[0219] (5)根据(1)至(4)中任一项所述的显示装置,其中第二颜色为红色。

[0220] (6)根据(1)至(5)中任一项所述的显示装置,其中第一像素电路和第二像素电路

存在于指定像素行中。

[0221] (7) 根据(1)至(6)中任一项所述的显示装置,其中多个像素电路分别包括有机发光元件。

[0222] (8) 一种电子设备,包括根据(1)至(7)中任一项所述的显示装置。

[0223] (9) 一种显示装置的驱动方法,所述显示装置包括以包括行和列的矩阵布置的多个像素电路,多个像素电路包括第一像素电路和第二像素电路,第一像素电路配置为发出第一颜色的光,第二像素电路配置为发出第二颜色的光,所述方法包括:通过指定信号线分别向第一像素电路和第二像素电路提供第一图像数据信号和第二图像数据信号,第一像素电路和第二像素电路在水平扫描期间内分别从指定信号线接收第一图像数据信号和第二图像数据信号,第一像素电路在水平扫描期间内在第二像素电路接收第二图像数据信号之前接收第一图像数据信号,其中第一颜色为绿色。

[0224] (10) 根据(9)所述的方法,其中第一颜色比第二颜色更容易由于图像数据信号的变化而被人类错误感知。

[0225] (11) 根据(9)或(10)所述的方法,其中在分别由多个像素电路发出的三个或更多的颜色之中,第一颜色最容易由于图像数据信号的变化而被人类错误感知。

[0226] (12) 根据(9)或(11)中任一项所述的方法,其中第二颜色为红色。

[0227] (13) 根据(9)或(12)中任一项所述的方法,其中第一像素电路和第二像素电路存在于指定像素行中。

[0228] (14) 根据(9)或(13)中任一项所述的方法,其中多个像素电路分别包括有机发光元件。

[0229] (15) 一种显示装置,包括:呈包括行和列的矩阵布置的多个像素电路,多个像素电路包括存在于第一像素行中的第一像素电路和存在于第二像素行中的第二像素电路,第一像素电路配置为发出第一颜色的光,第二像素电路配置为发出第二颜色的光,其中第一像素电路和第二像素电路配置为在水平扫描期间内分别从指定信号线接收第一图像数据信号和第二图像数据信号,第一像素电路配置为在水平扫描期间内在第二像素电路接收第二图像数据信号之前接收第一图像数据信号,并且其中第一颜色为绿色。

[0230] (16) 根据(15)所述的显示装置,进一步包括:多条扫描线,包括与第一像素行相对应的第一扫描线和与第二像素行相对应的第二扫描线;以及包括指定信号线的多条信号线,指定信号线与第一像素电路和第二像素电路这两者相对应,其中第一扫描线和第二扫描线分别向第一和第二像素电路提供用于写入第一和第二图像数据信号的第一和第二控制信号,并且指定信号线向第一像素电路提供第一图像数据信号,然后响应于第一和第二控制信号向第二像素电路提供第二图像数据信号。

[0231] (17) 根据(15)或(16)所述的显示装置,其中第一颜色比第二颜色更容易由于图像数据信号的变化而被人类错误感知。

[0232] (18) 根据(15)至(17)中任一项所述的显示装置,其中在分别由多个像素电路发出的三个或更多的颜色之中,第一颜色最容易由于图像数据信号的变化而被人类错误感知。

[0233] (19) 根据(15)至(18)中任一项所述的显示装置,其中第二颜色为红色。

[0234] (20) 根据(15)至(19)中任一项所述的显示装置,其中多个像素电路分别包括有机发光元件。

[0235] (21)一种显示面板,包括:具有发光颜色的种类彼此不同的三个或更多的子像素的多个像素;当将 $k(k \geq 2)$ 个像素行设为一个单元时针对一个单元分配 k 条且用于选择各子像素的多条扫描线;以及多条电源线,对一个单元分配一条电源线并且用于为各子像素提供驱动电流,其中各扫描线与一个单元内发光颜色相同的多个子像素连接,其中各电源线与一个单元内的所有子像素连接,其中当将一个像素中包括的各发光颜色的 $u'v'$ 色度图中的坐标设为单色坐标并将能够利用一个像素中包括的多个发光颜色中的两个任意颜色形成的多种混合颜色的 $u'v'$ 色度图中的坐标设为混色坐标时,为一个单元分配的 k 条扫描线中的最高行的扫描线与包括单色坐标和混色坐标之间的距离相对最短的发光颜色的子像素的一种或多种发光颜色的子像素连接。

[0236] (22)根据(21)所述的显示面板,包括:为各像素行中的每个像素分配 a 条($2 \leq a < (\text{一个像素中子像素的总数})$)且用于为各子像素提供与图像信号相对应的信号电压的多条信号线,其中为各像素行中的每个像素分配的 a 条信号线中的第一信号线与一个像素中的不共享扫描线的两种发光颜色的子像素连接。

[0237] (23)根据(22)所述的显示面板,其中,一个像素中包括的发光颜色的种类数为3,并且其中第一信号线与除单色坐标和混色坐标之间的距离相对最短的发光颜色的子像素之外的两种发光颜色的子像素连接。

[0238] (24)根据(22)所述的显示面板,其中,一个像素中包括的发光颜色的种类数为4,其中为各像素行中的每个像素分配的 a 条信号线中的第二信号线与一个像素中的不共享扫描线的两种发光颜色的子像素连接并且与包括单色坐标和混色坐标之间的距离相对最短的发光颜色的子像素的两种发光颜色的子像素连接,并且其中第一信号线与不与第二信号线连接的两种发光颜色的子像素连接。

[0239] (25)根据(24)所述的显示面板,其中第一信号线与包括单色坐标和混色坐标之间的距离相对第二短的发光颜色的子像素的两种发光颜色的子像素连接。

[0240] (26)一种显示装置,包括:显示面板;以及用于驱动显示面板的驱动电路,其中显示面板包括具有发光颜色的种类彼此不同的三个或更多的子像素的多个像素,当将 $k(k \geq 2)$ 个像素行设为一个单元时针对一个单元分配有 k 条且用于选择各子像素的多条扫描线以及针对一个单元分配有一条线且用于为各子像素提供驱动电流的多条电源线,其中各扫描线与一个单元内发光颜色相同的多个子像素连接,其中各电源线与一个单元内的所有子像素连接,其中当将一个像素中包括的各发光颜色的 $u'v'$ 色度图中的坐标设为单色坐标并将能够利用一个像素中包括的多个发光颜色中的两个任意颜色形成的多种混合颜色的 $u'v'$ 色度图中的坐标设为混色坐标时,为一个单元分配的 k 条扫描线中的最高行的第一扫描线与包括单色坐标和混色坐标之间的距离相对最短的发光颜色的子像素的一种或多种发光颜色的子像素连接。

[0241] (27)根据(26)所述的显示装置,其中各子像素包括发光元件、用于驱动发光元件的驱动晶体管以及用于将与图像信号相对应的信号电压写入驱动晶体管的栅极的写入晶体管,其中驱动电路对每个单元集体(collectively)执行将驱动晶体管的栅极与源极之间的电压设为接近驱动晶体管的阈值电压的 V_{th} 校正和信号电压写入,并且其中在对与第一扫描线连接的所有子像素执行将信号电压写入一个单元的各子像素之后,驱动电路对与其他扫描线连接的多个子像素执行信号电压写入。

[0242] (28)一种电子设备,包括:显示装置,其中显示装置包括显示面板以及用于驱动显示面板的驱动电路,其中显示面板包括具有发光颜色的种类彼此不同的三个或更多的子像素的多个像素,当将 $k(k \geq 2)$ 个像素行设为一个单元时针对一个单元分配有 k 条且用于选择各子像素的多条扫描线以及针对一个单元分配有一条线且用于为各子像素提供驱动电流的多条电源线,其中各扫描线与一个单元内发光颜色相同的多个子像素连接,其中各电源线与一个单元内的所有子像素连接,其中当将一个像素中包括的各发光颜色的 $u'v'$ 色度图中的坐标设为单色坐标并将能够利用一个像素中包括的多个发光颜色中的两个任意颜色形成的多种混合颜色的 $u'v'$ 色度图中的坐标设为混色坐标时,为一个单元分配的 k 条扫描线中的最高行的扫描线与包括单色坐标和混色坐标之间的距离相对最短的发光颜色的子像素的一种或多种发光颜色的子像素连接。

[0243] (29)一种显示装置,包括:显示面板;以及用于驱动显示面板的驱动电路,其中显示面板包括具有发光颜色的种类彼此不同的多个子像素的多个像素,其中每个子像素包括发光元件、用于驱动发光元件的驱动晶体管以及用于将与图像信号相对应的信号电压写入驱动晶体管的栅极的写入晶体管,其中当将 $k(k \geq 2)$ 个像素行设为一个单元时,驱动电路对每个单元集体执行将驱动晶体管的栅极与源极之间的电压设为接近驱动晶体管的阈值电压的 V_{th} 校正和信号电压写入,其中当将一个像素中包括的各发光颜色的 $u'v'$ 色度图中的坐标设为单色坐标并将能够利用一个像素中包括的多个发光颜色中的两个任意颜色形成的多种混合颜色的 $u'v'$ 色度图中的坐标设为混色坐标时,在针对包括单色坐标和混色坐标之间的距离相对最短的发光颜色的子像素的一种或多种发光颜色的子像素执行将信号电压写入一个单元的各子像素之后,驱动电路对发光颜色的种类与其子像素不同的一种或多种发光颜色的子像素执行信号电压写入。

[0244] (30)根据(29)所述的显示装置,其中,一个像素中包括的发光颜色的种类数为3,并且其中在针对包括单色坐标和混色坐标之间的距离相对最短的发光颜色的子像素的一种或两种发光颜色的子像素执行将信号电压写入一个单元的各子像素之后,驱动电路对发光颜色的种类与其子像素不同的发光颜色的子像素执行信号电压写入。

[0245] (31)根据(29)所述的显示装置,其中,一个像素中包括的发光颜色的种类数为4,并且其中在针对包括单色坐标和混色坐标之间的距离相对最短的发光颜色的子像素的一种或两种发光颜色的子像素执行将信号电压写入一个单元的各子像素之后,驱动电路对发光颜色的种类与其子像素不同的发光颜色的子像素执行信号电压写入。

[0246] (32)一种电子设备,包括:显示装置,其中显示装置包括显示面板以及用于驱动显示面板的驱动电路,其中所述显示面板包括显示面板以及用于驱动显示面板的驱动电路,其中显示面板包括具有发光颜色的种类彼此不同的多个子像素的多个像素,其中每个子像素包括发光元件、用于驱动发光元件的驱动晶体管以及用于将与图像信号相对应的信号电压写入驱动晶体管的栅极的写入晶体管,其中当将 $k(k \geq 2)$ 个像素行设为一个单元时,驱动电路对各个单元集体执行将驱动晶体管的栅极与源极之间的电压设为接近驱动晶体管的阈值电压的 V_{th} 校正和信号电压写入,并且其中当将一个像素中包括的各发光颜色的 $u'v'$ 色度图中的坐标设为单色坐标并将能够利用一个像素中包括的多个发光颜色中的两个任意颜色形成的多种混合颜色的 $u'v'$ 色度图中的坐标设为混色坐标时,在针对包括单色坐标和混色坐标之间的距离相对最短的发光颜色的子像素的一种或多种发光颜色的子像素执

行将信号电压写入一个单元的各子像素之后,驱动电路对发光颜色的种类与其子像素不同的一种或多种发光颜色的子像素执行信号电压写入。

[0247] (33)一种显示面板,包括:具有发光颜色的种类彼此不同的三个或更多的子像素的多个像素;为每个像素行中的每个像素分配 a 条($2 \leq a < (\text{一个像素中子像素的总数})$)且用于为每个子像素提供与图像信号相对应的信号电压的多条信号线;以及为每个像素行分配 b 条($2 \leq b \leq (\text{一个像素中子像素的总数})$)并与发光颜色相同的多个子像素连接且用于选择每个子像素的多条扫描线,其中为每个像素分配的 a 条信号线中的第一信号线与一个像素中的不共享扫描线的两种发光颜色的子像素连接。

[0248] (34)根据(33)所述的显示面板,其中,一个像素中包括的发光颜色的种类数为3,并且其中当将一个像素中包括的各发光颜色的 $u'v'$ 色度图中的坐标设为单色坐标并将能够利用一个像素中包括的多个发光颜色中的两个任意颜色形成的多种混合颜色的 $u'v'$ 色度图中的坐标设为混色坐标时,第一信号线与除单色坐标和混色坐标之间的距离相对最短的发光颜色的子像素之外的两种发光颜色的子像素连接。

[0249] (35)根据(33)所述的显示面板,其中,一个像素中包括的发光颜色的种类数为4,其中当将一个像素中包括的各发光颜色的 $u'v'$ 色度图中的坐标设为单色坐标并将能够利用一个像素中包括的多个发光颜色中的两个任意颜色形成的多种混合颜色的 $u'v'$ 色度图中的坐标设为混色坐标时,为每个像素分配的 a 条信号线中的第二信号线与一个像素中的不共享扫描线的两种发光颜色的子像素连接并且与包括单色坐标和混色坐标之间的距离相对最短的发光颜色的子像素的两种发光颜色的子像素连接,并且其中第一信号线不与第二信号线连接的两种发光颜色的子像素连接。

[0250] (36)根据(35)所述的显示面板,其中,第一信号线与包括单色坐标和混色坐标之间的距离相对第二短的发光颜色的子像素的两种发光颜色的子像素连接。

[0251] (37)一种显示装置,包括:显示面板;以及用于驱动显示面板的驱动电路,其中显示面板包括具有发光颜色的种类彼此不同的三个或更多的子像素的多个像素,为各像素行中的每个像素分配 a 条($2 \leq a < (\text{一个像素中子像素的总数})$)且用于为各子像素提供与图像信号相对应的信号电压的多条信号线,以及为每个像素行分配 b 条($2 \leq b \leq (\text{一个像素中子像素的总数})$)并与发光颜色相同的多个子像素连接且用于选择各子像素的多条扫描线,并且其中为每个像素分配的 a 条信号线中的第一信号线与一个像素中的不共享扫描线的两种发光颜色的子像素连接。

[0252] (38)一种电子设备,包括:显示装置,其中显示装置包括显示面板以及用于驱动显示面板的驱动电路,其中显示面板包括具有发光颜色的种类彼此不同的三个或更多的子像素的多个像素,为各像素行中的每个像素分配 a 条($2 \leq a < (\text{一个像素中子像素的总数})$)且用于为各子像素提供与图像信号相对应的信号电压的多条信号线,以及为每个像素行分配 b 条($2 \leq b \leq (\text{一个像素中子像素的总数})$)并与发光颜色相同的多个子像素连接且用于选择各子像素的多条扫描线,并且其中为每个像素分配的 a 条信号线中的第一信号线与一个像素中的不共享扫描线的两种发光颜色的子像素连接。

[0253] 本技术包含与2012年8月6日向日本专利局提交的日本在先专利申请JP2012-174278中公开的主题相关的主题,其全部内容通过引用并入本文。

[0254] 本领域技术人员应该理解,根据设计需求和其它因素可以进行各种修改、组合、子

组合以及改变,只要其在权利要求或其等同内容的范围之内即可。

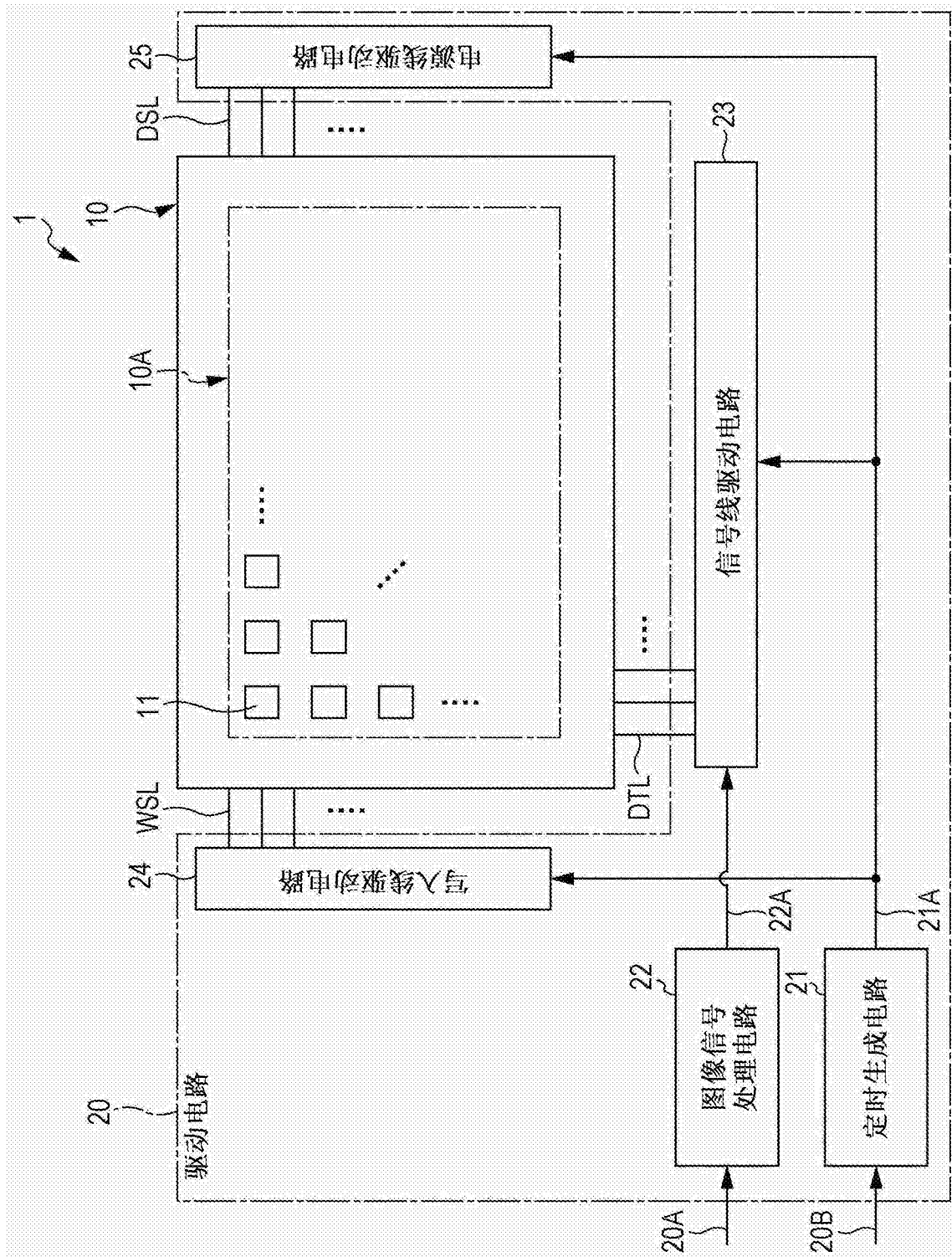


图1

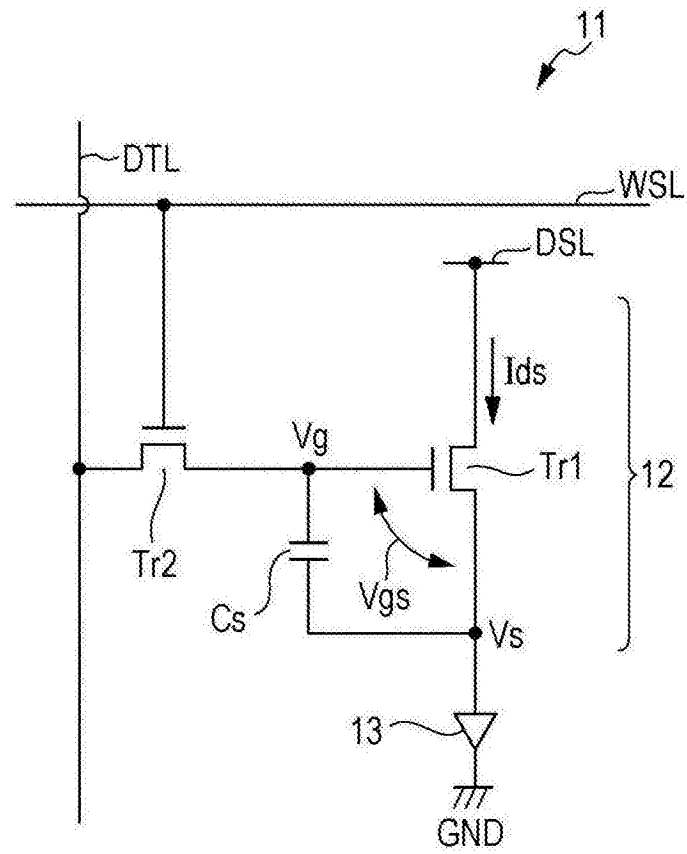


图2

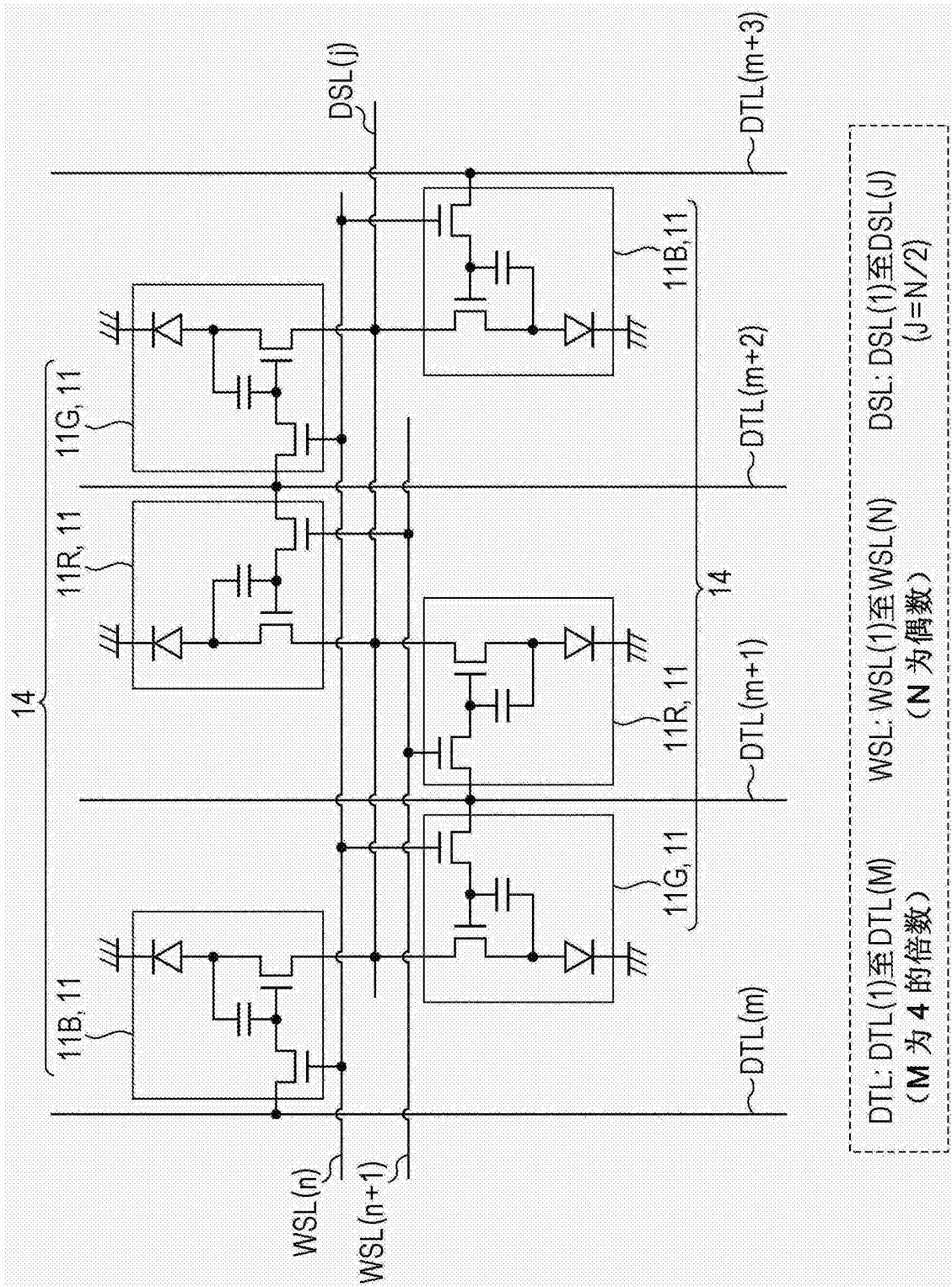


图3

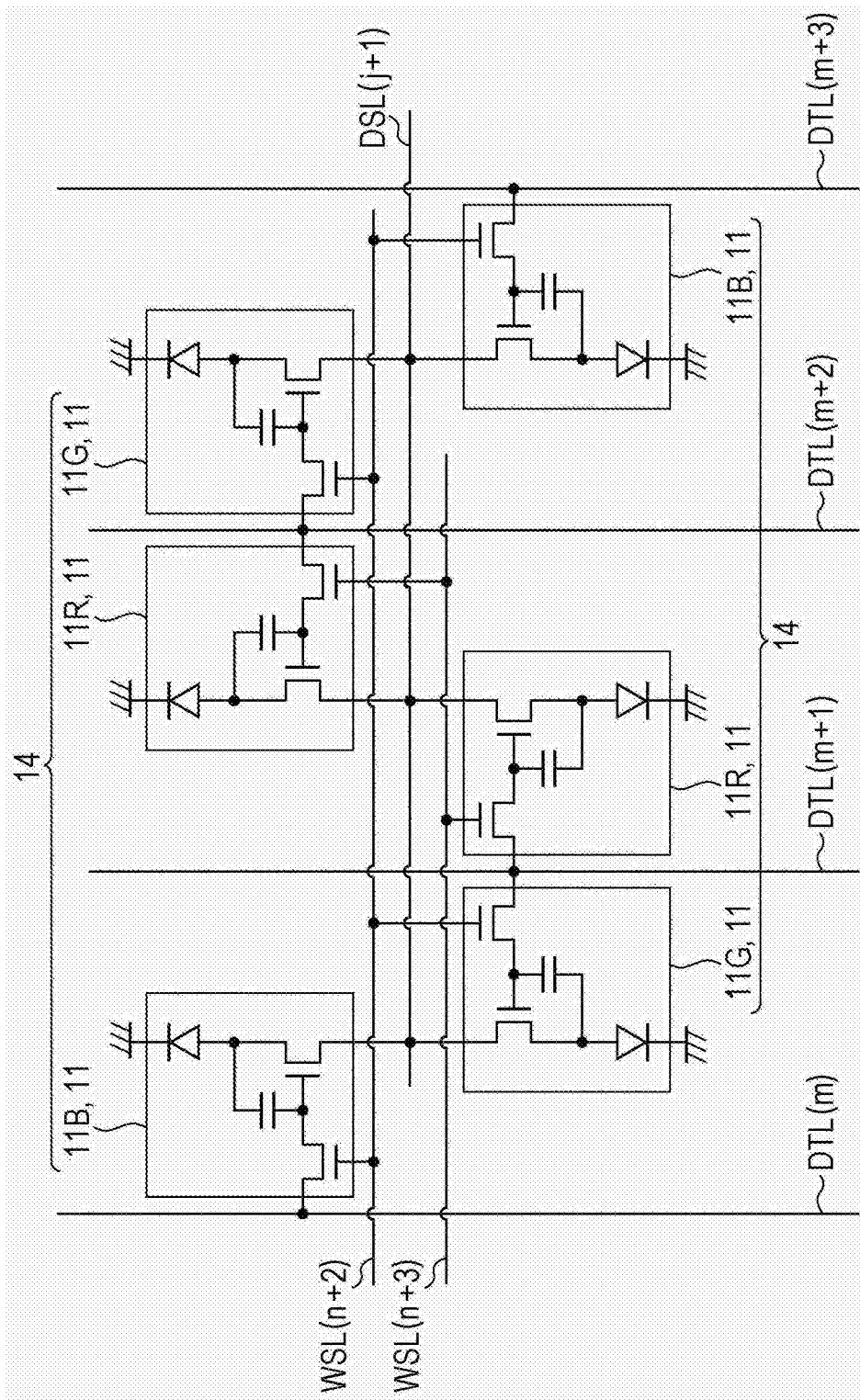


图4

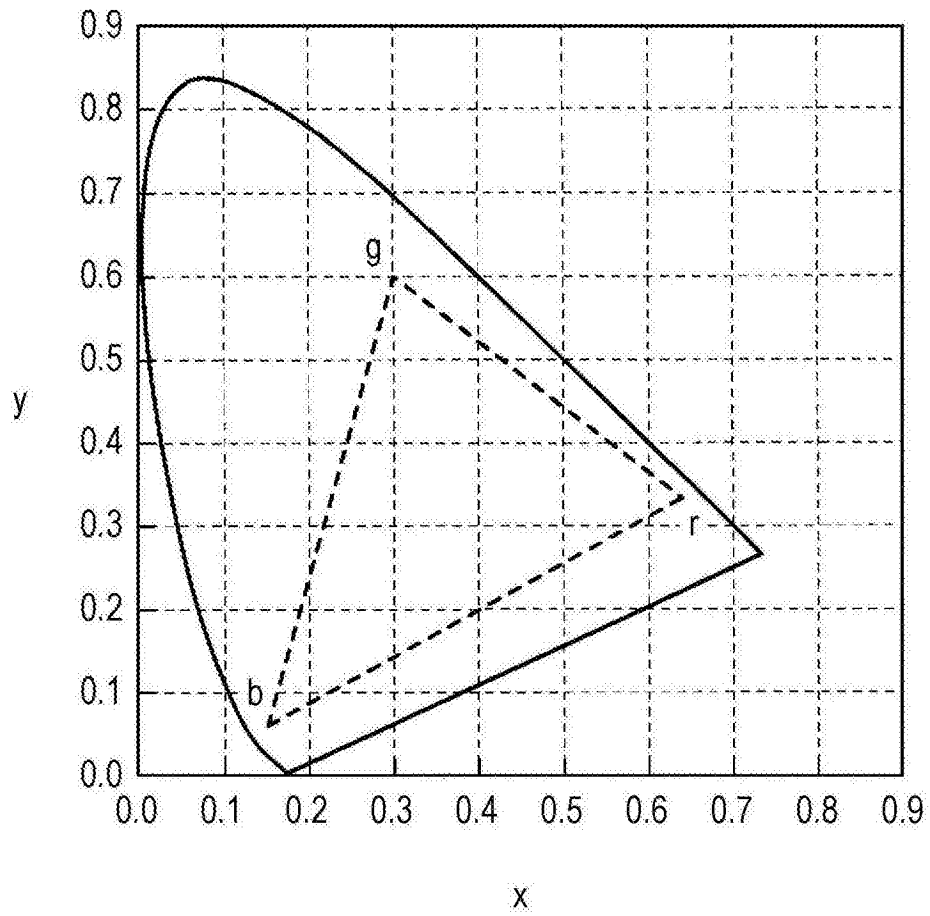


图5

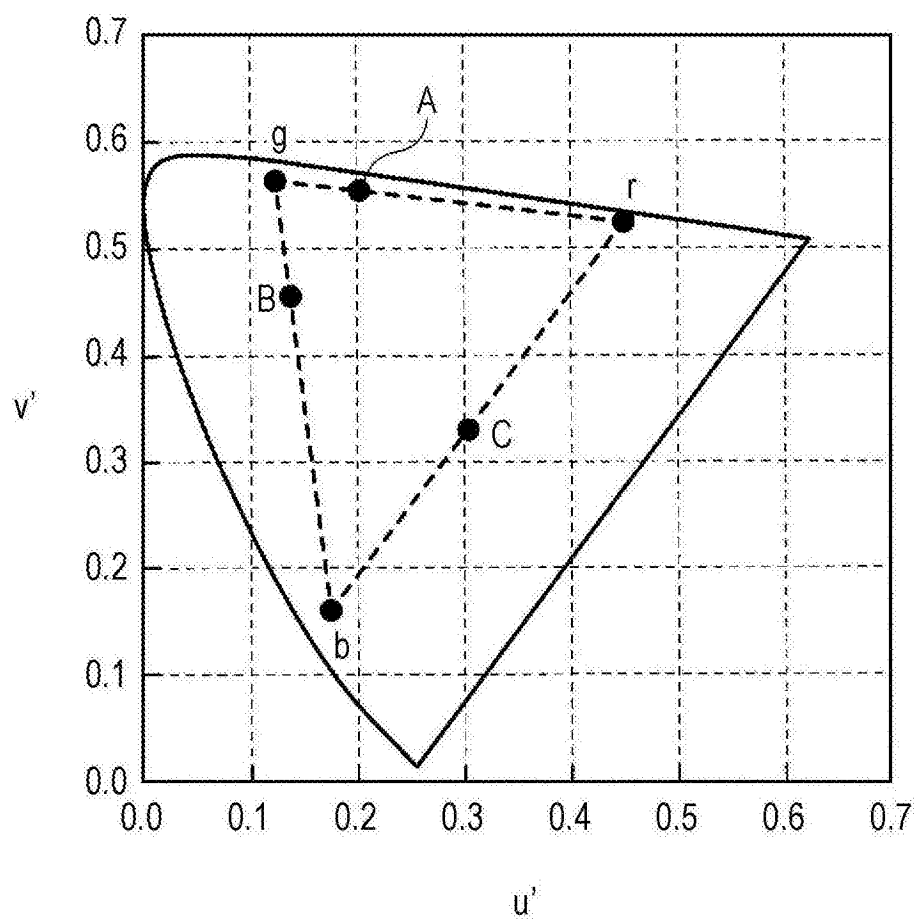


图6

	DTL(m)	DTL(m+1)	DTL(m+2)	DTL(m+3)
V(n)	Vsig(n, m)	Vsig(n+1, m+1)	Vsig(n, m+2)	Vsig(n+1, m+3)
V(n+1)	Vsig(n+1, m)	Vsig(n, m+1)	Vsig(n+1, m+2)	Vsig(n, m+3)
V(n+2)	Vsig(n+2, m)	Vsig(n+3, m+1)	Vsig(n+2, m+2)	Vsig(n+3, m+3)
V(n+3)	Vsig(n+3, m)	Vsig(n+2, m+1)	Vsig(n+3, m+2)	Vsig(n+2, m+3)

图7

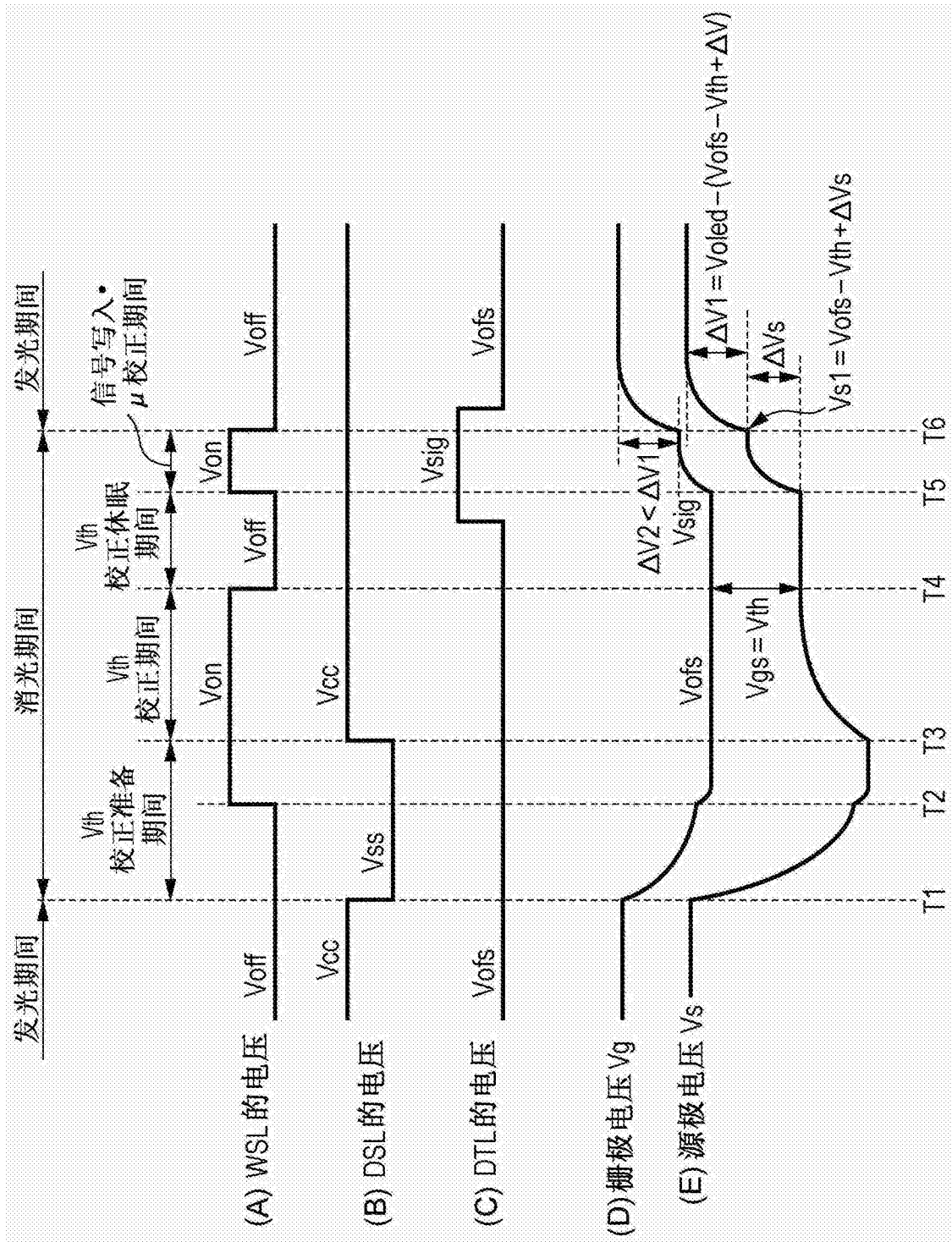


图8

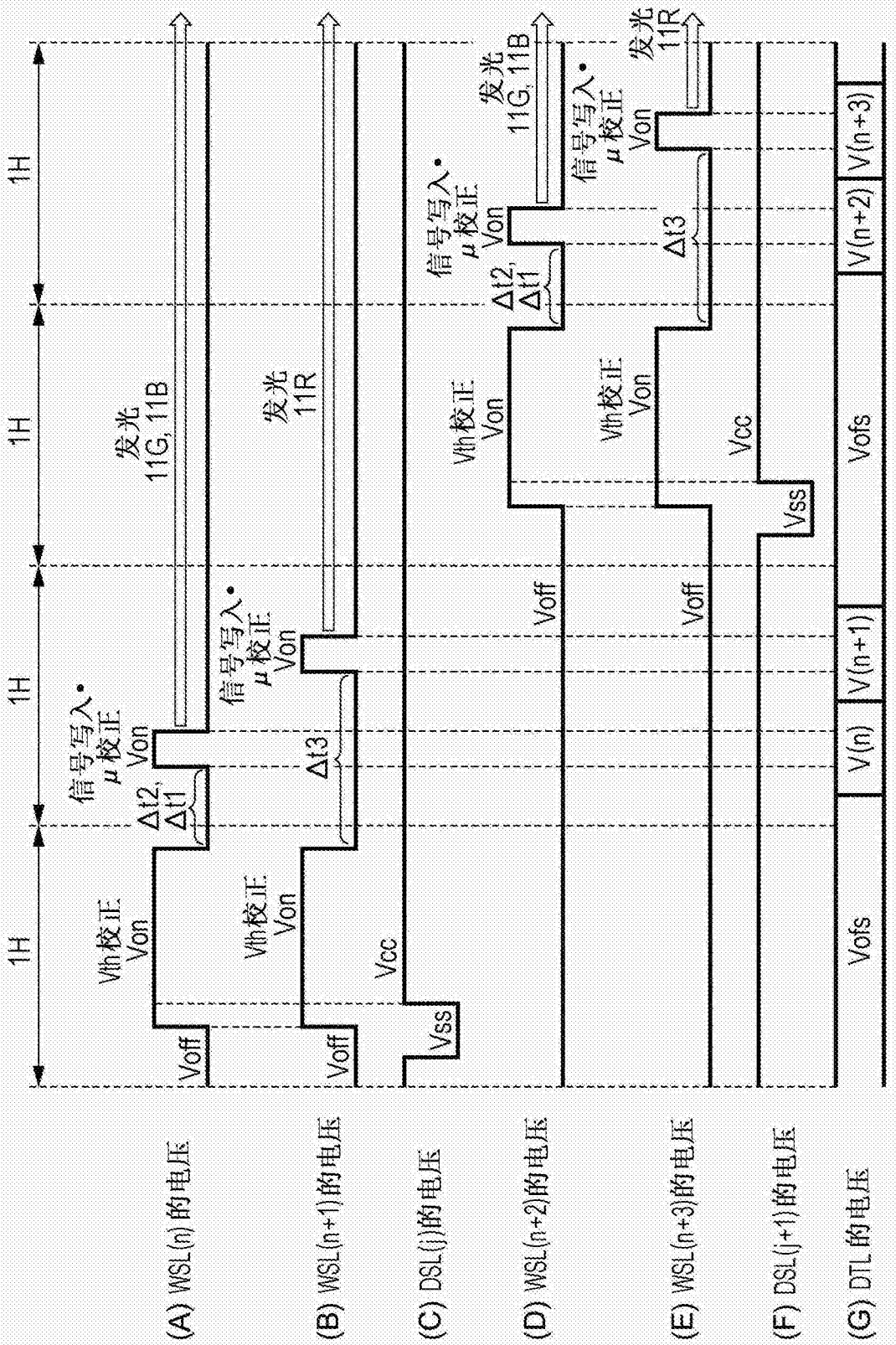


图9

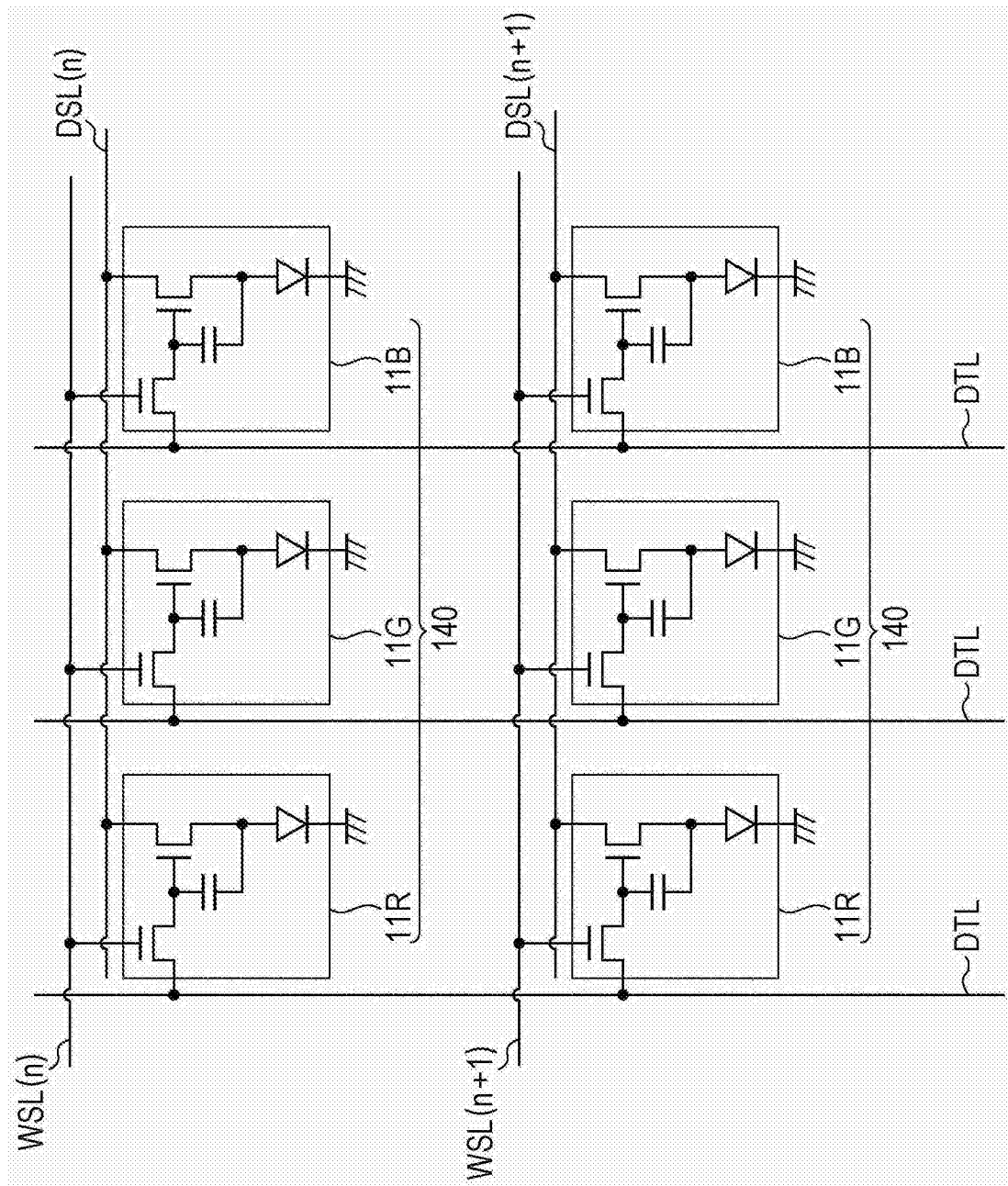


图10

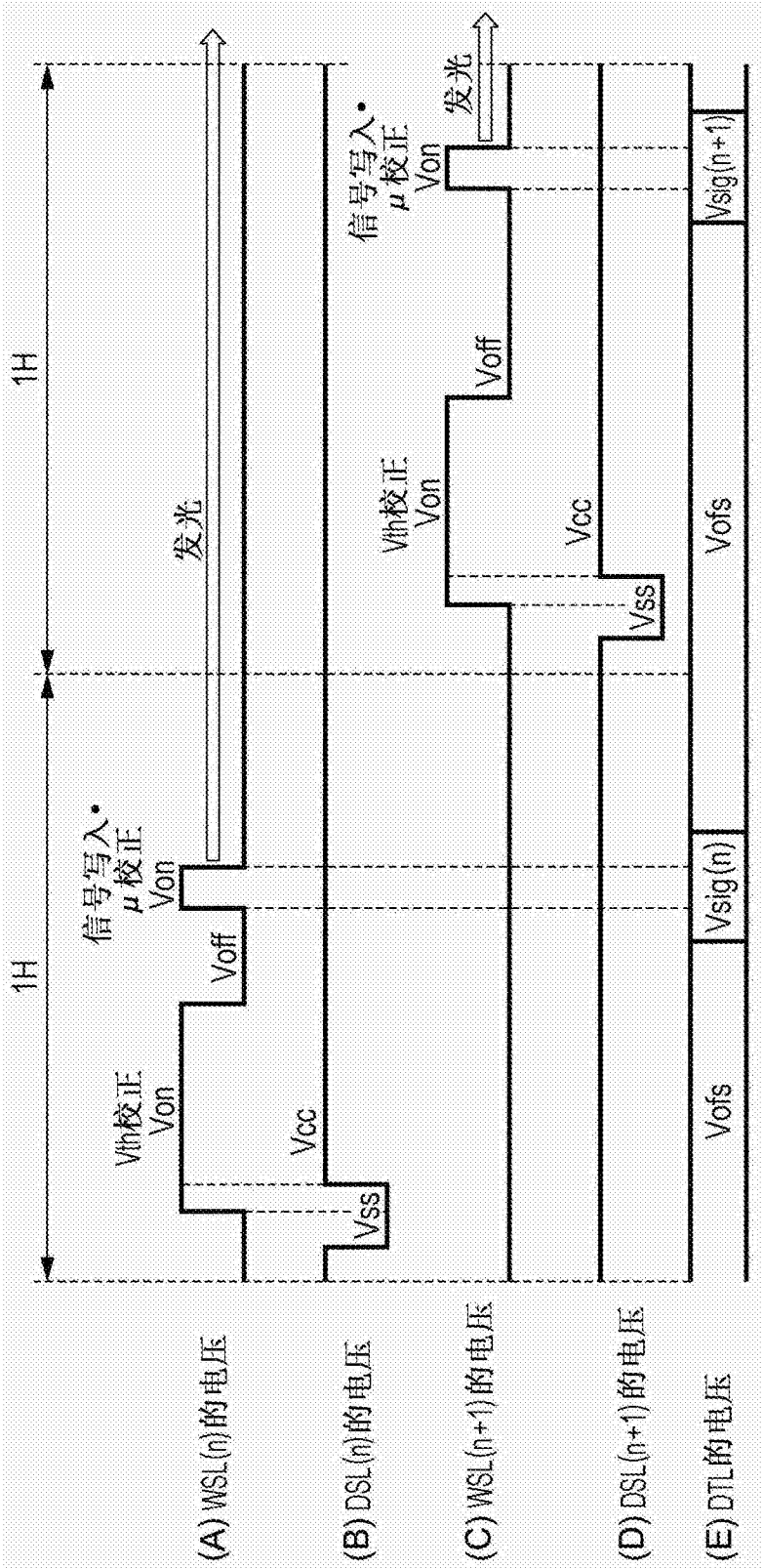


图11

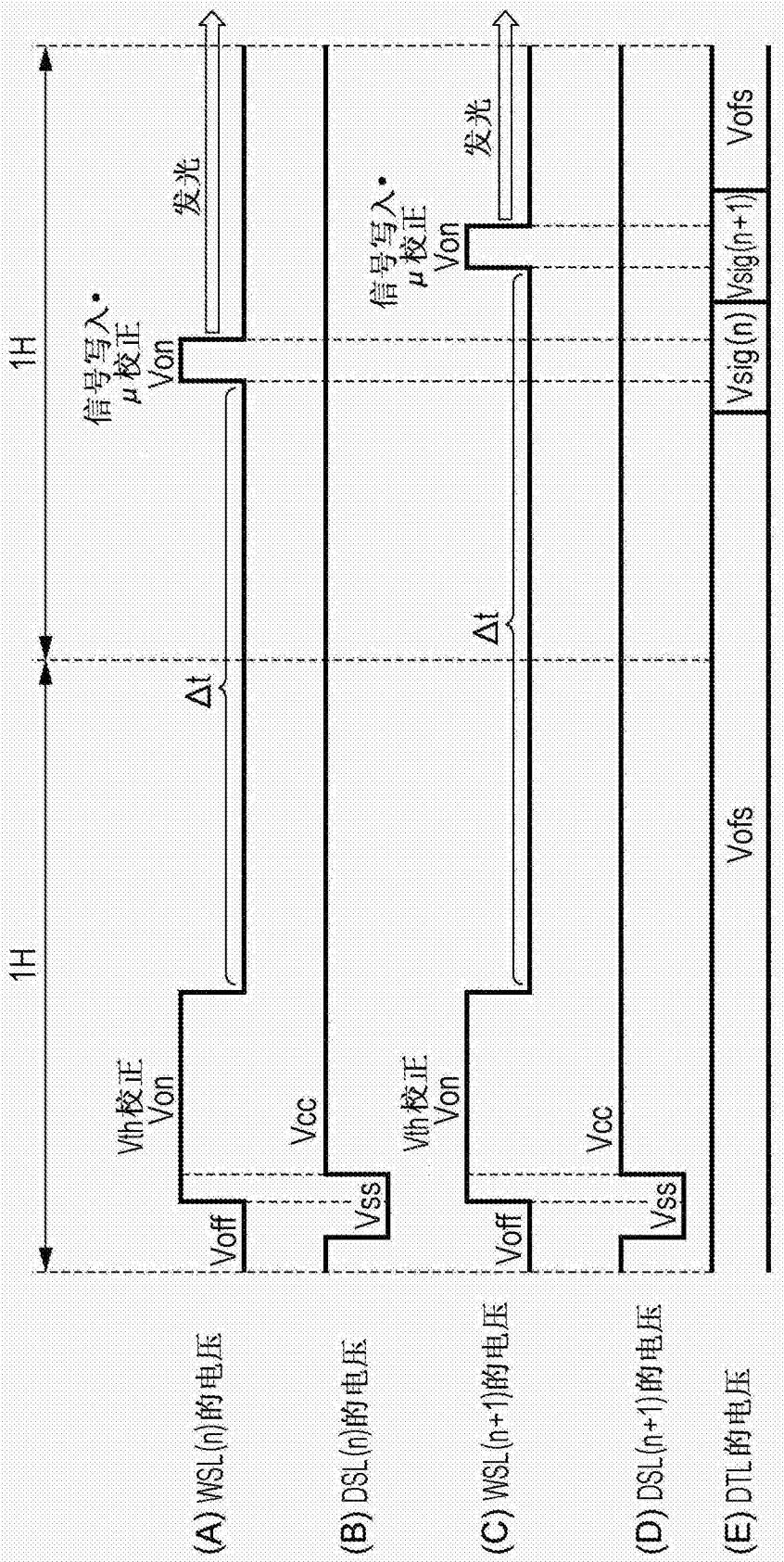


图12

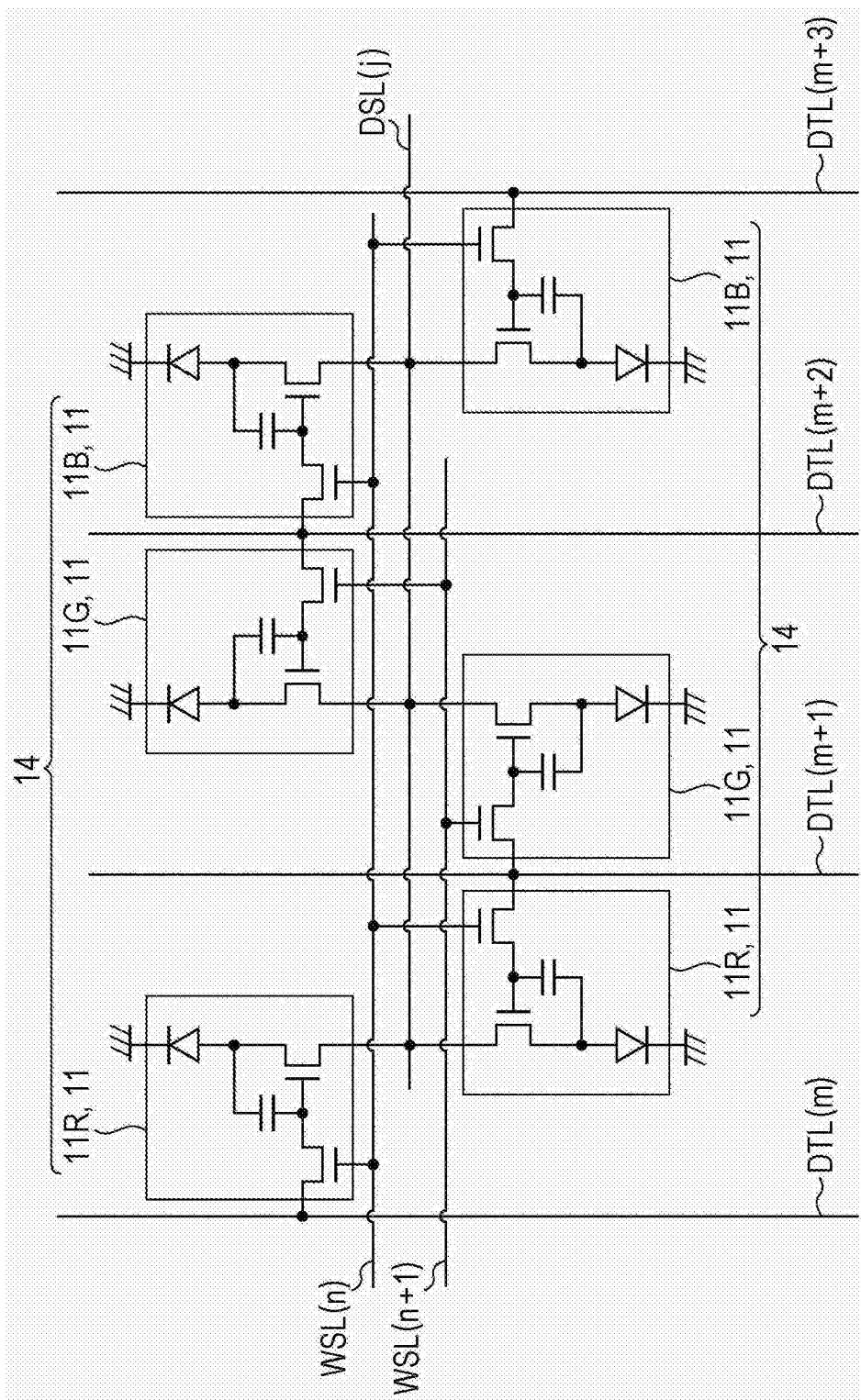


图13

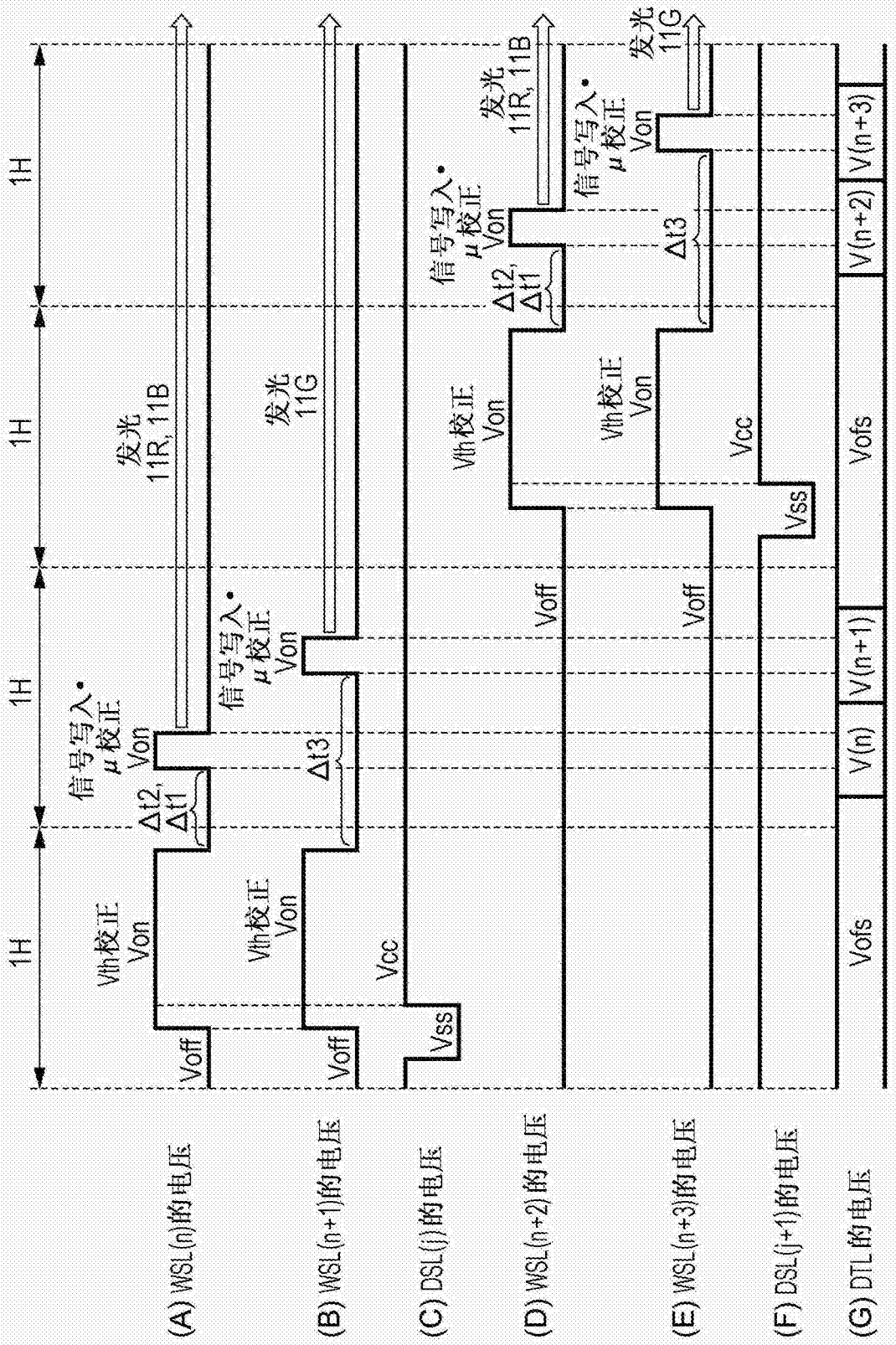


图14

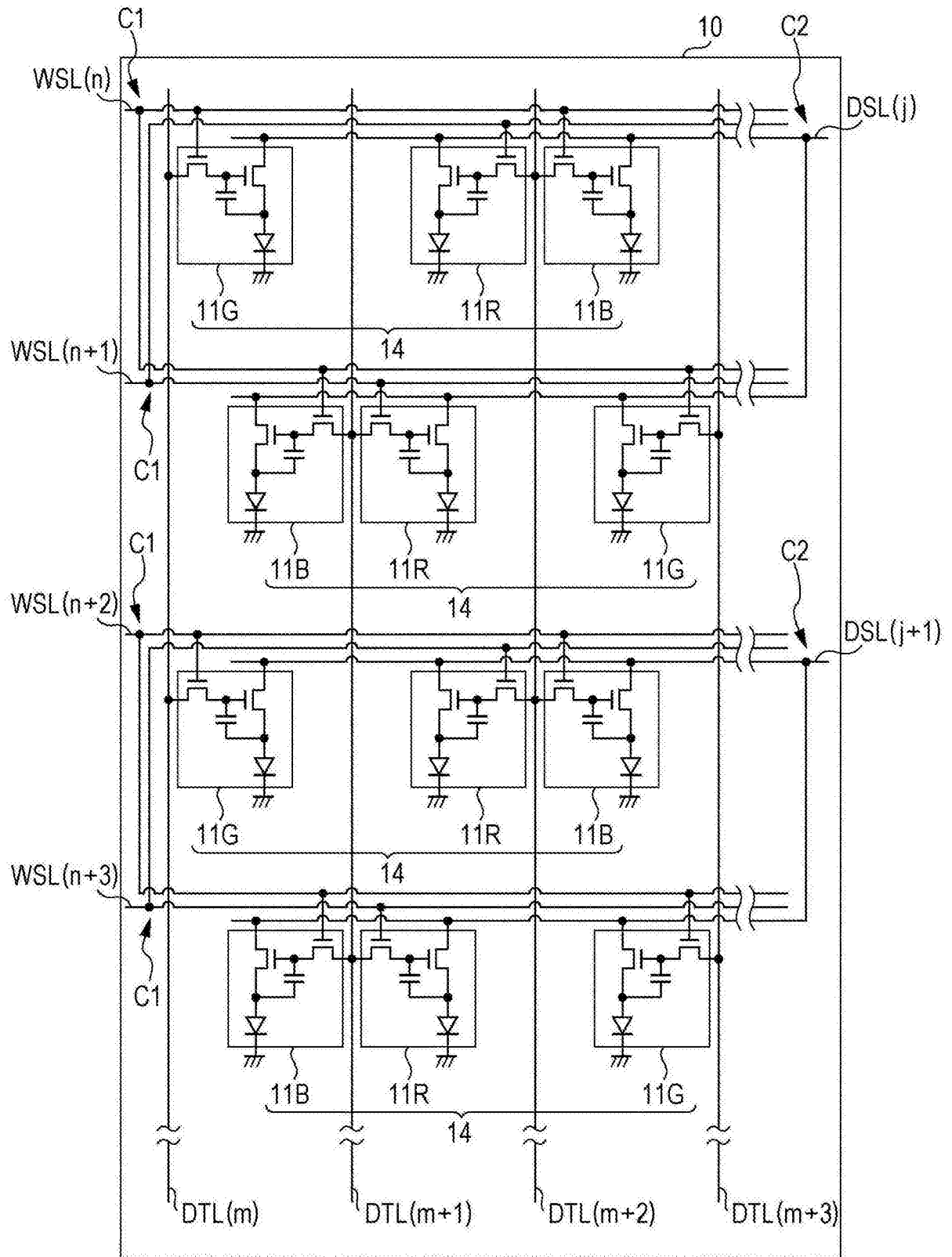


图15

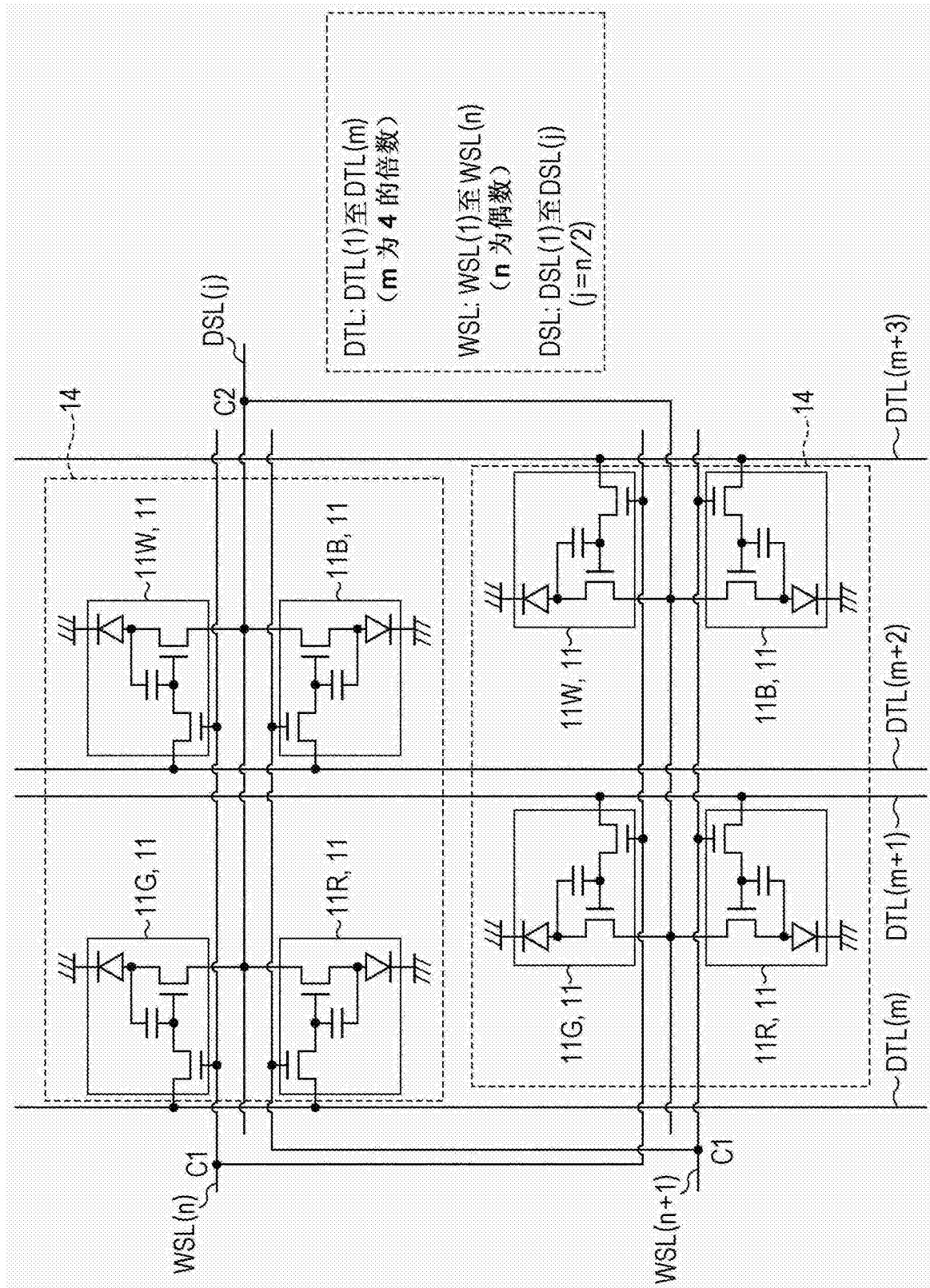


图16

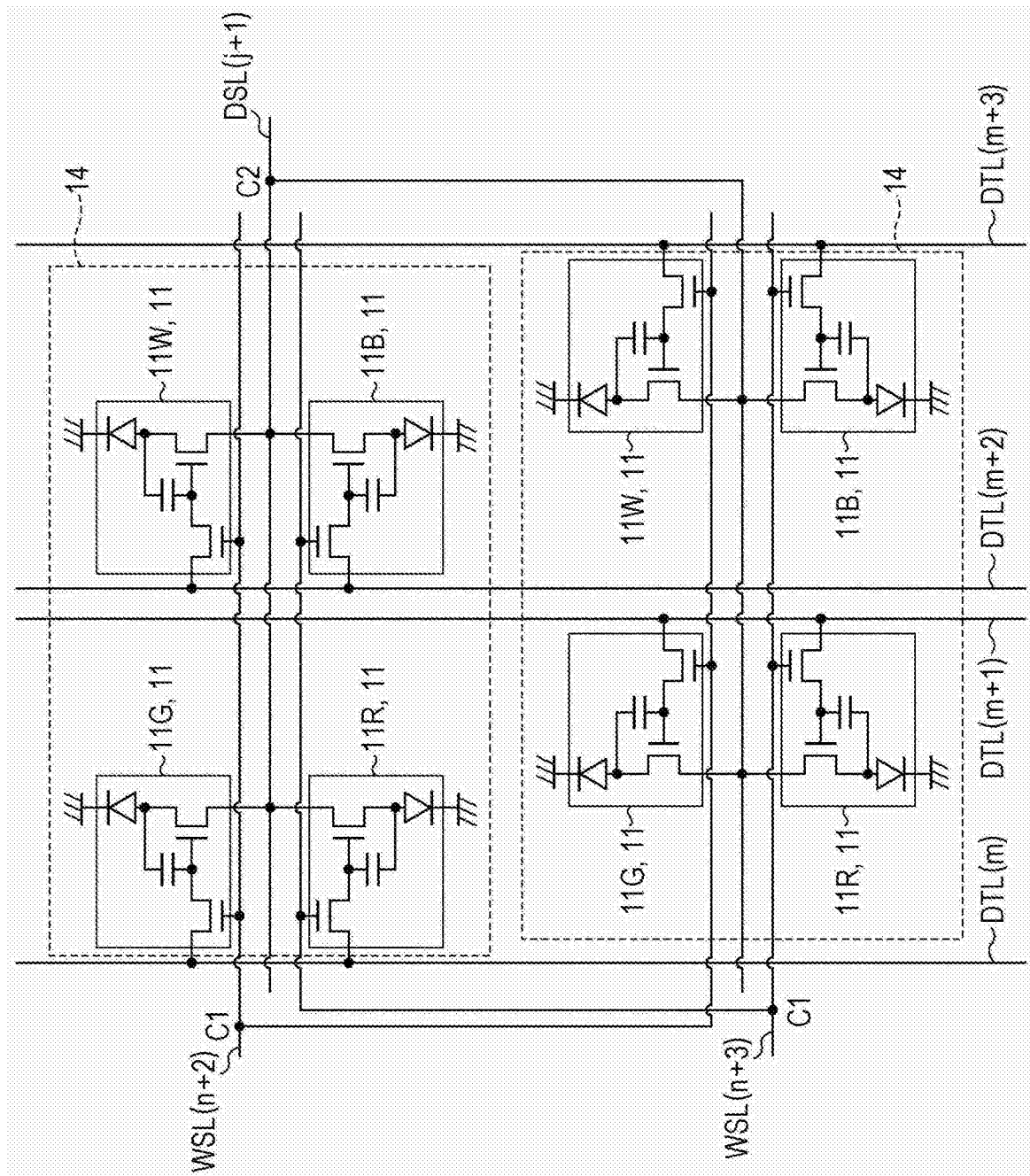


图17

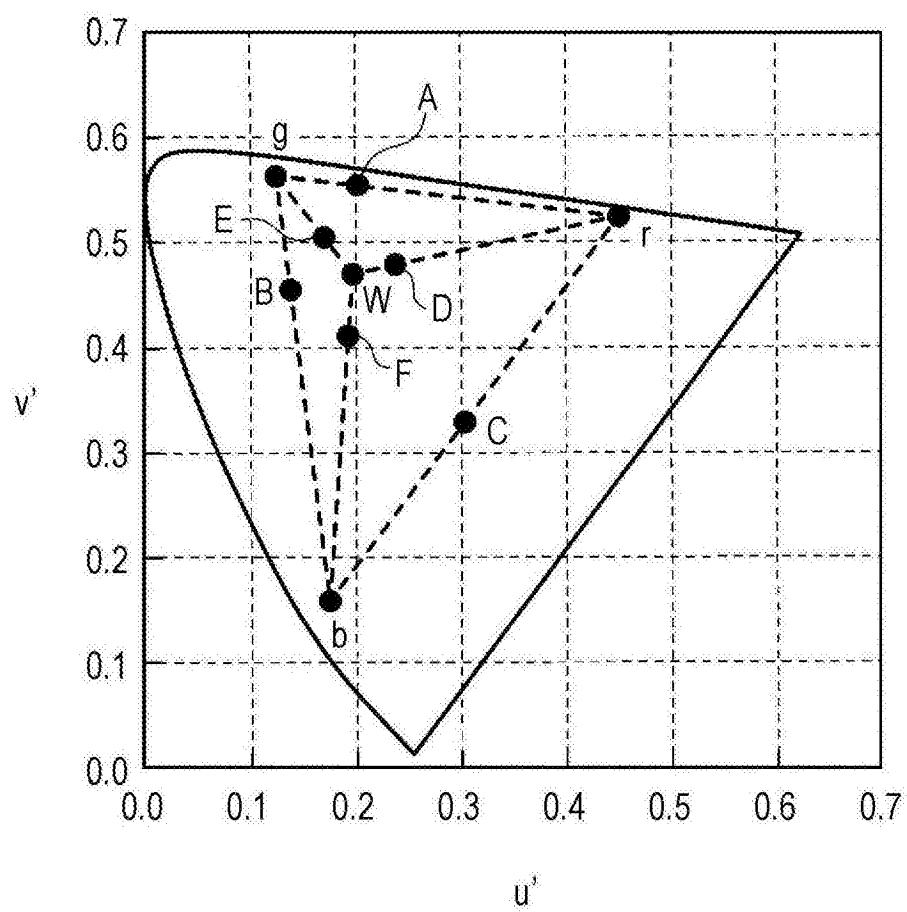


图18

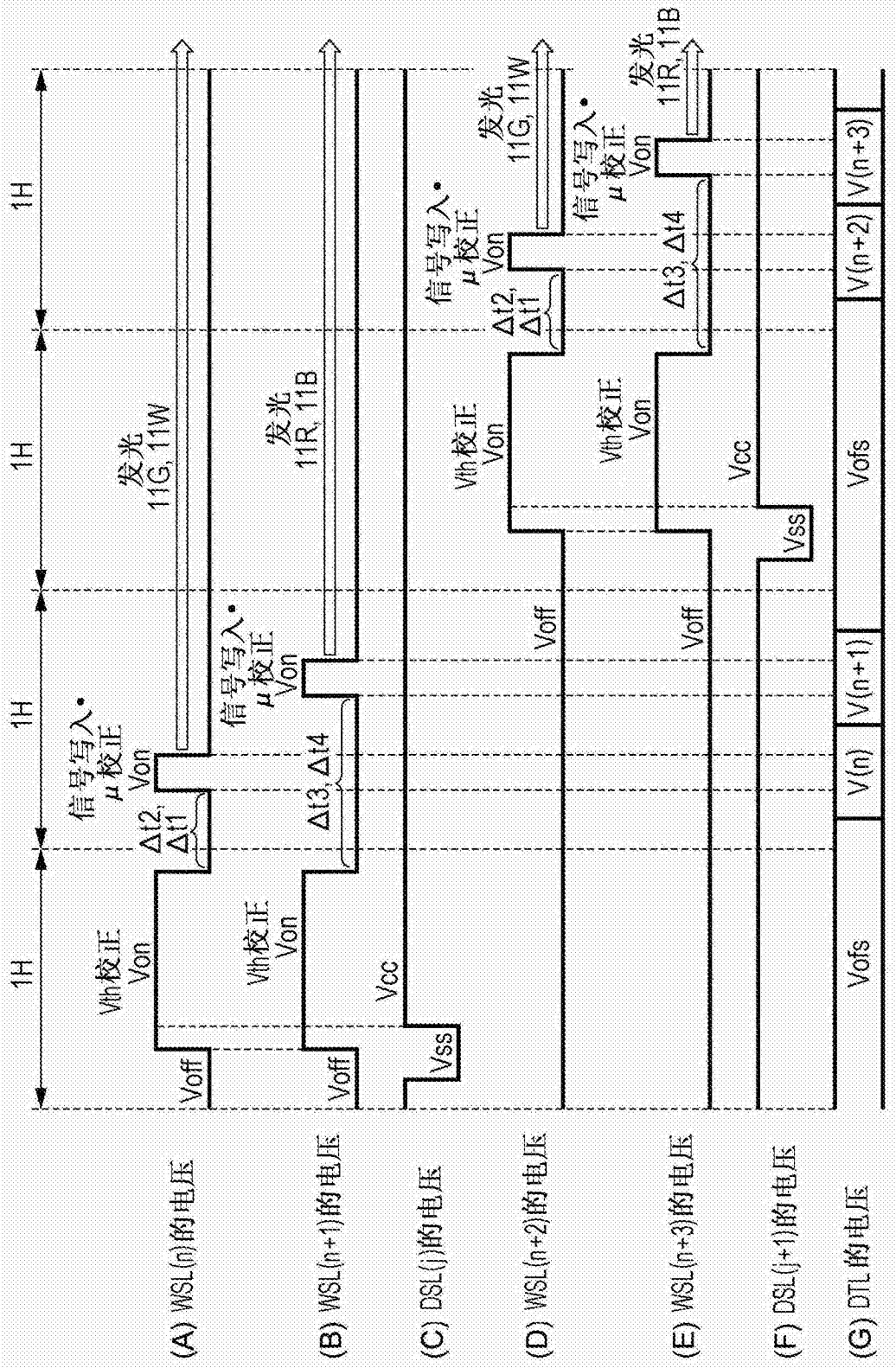


图19

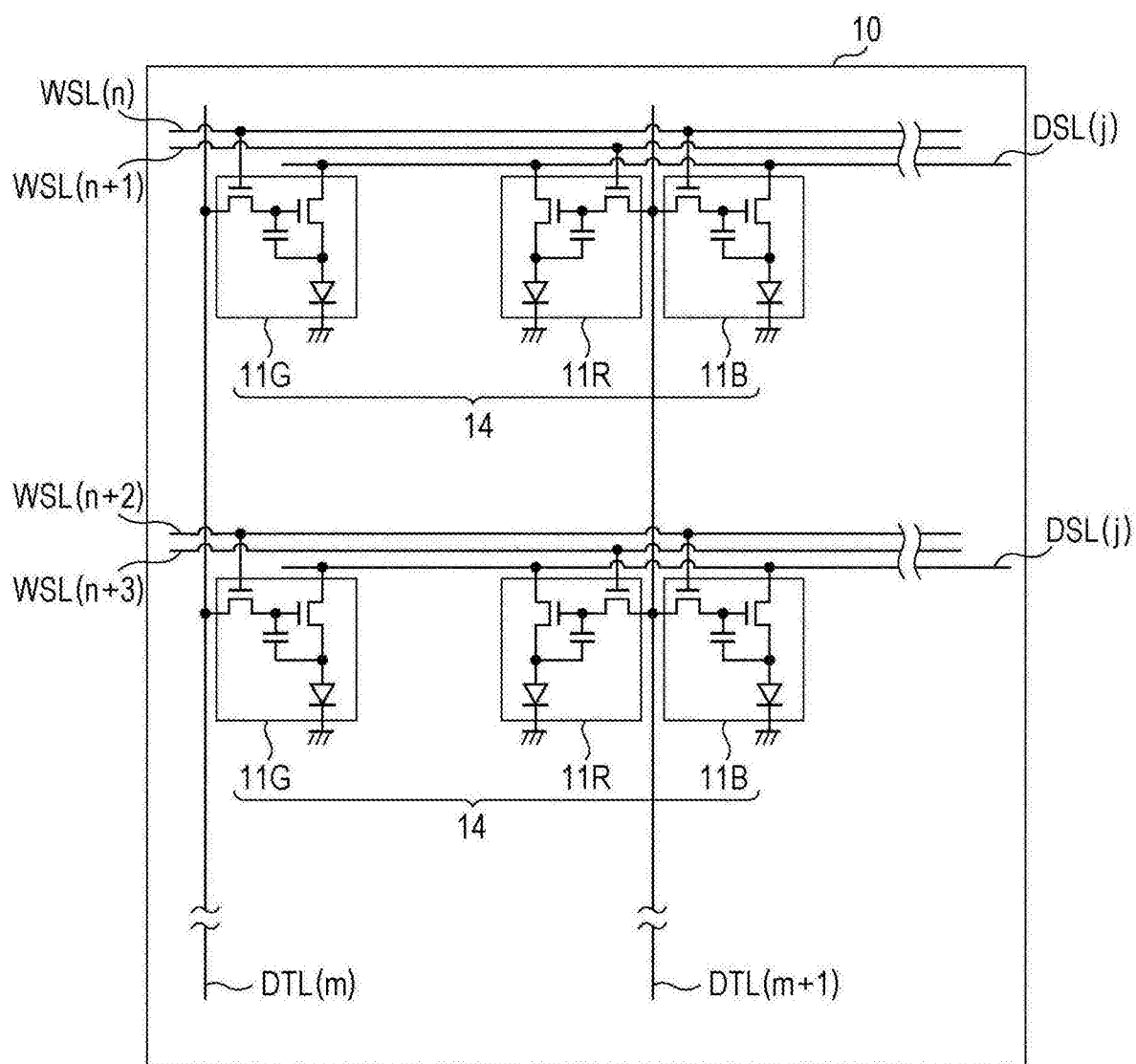


图 20

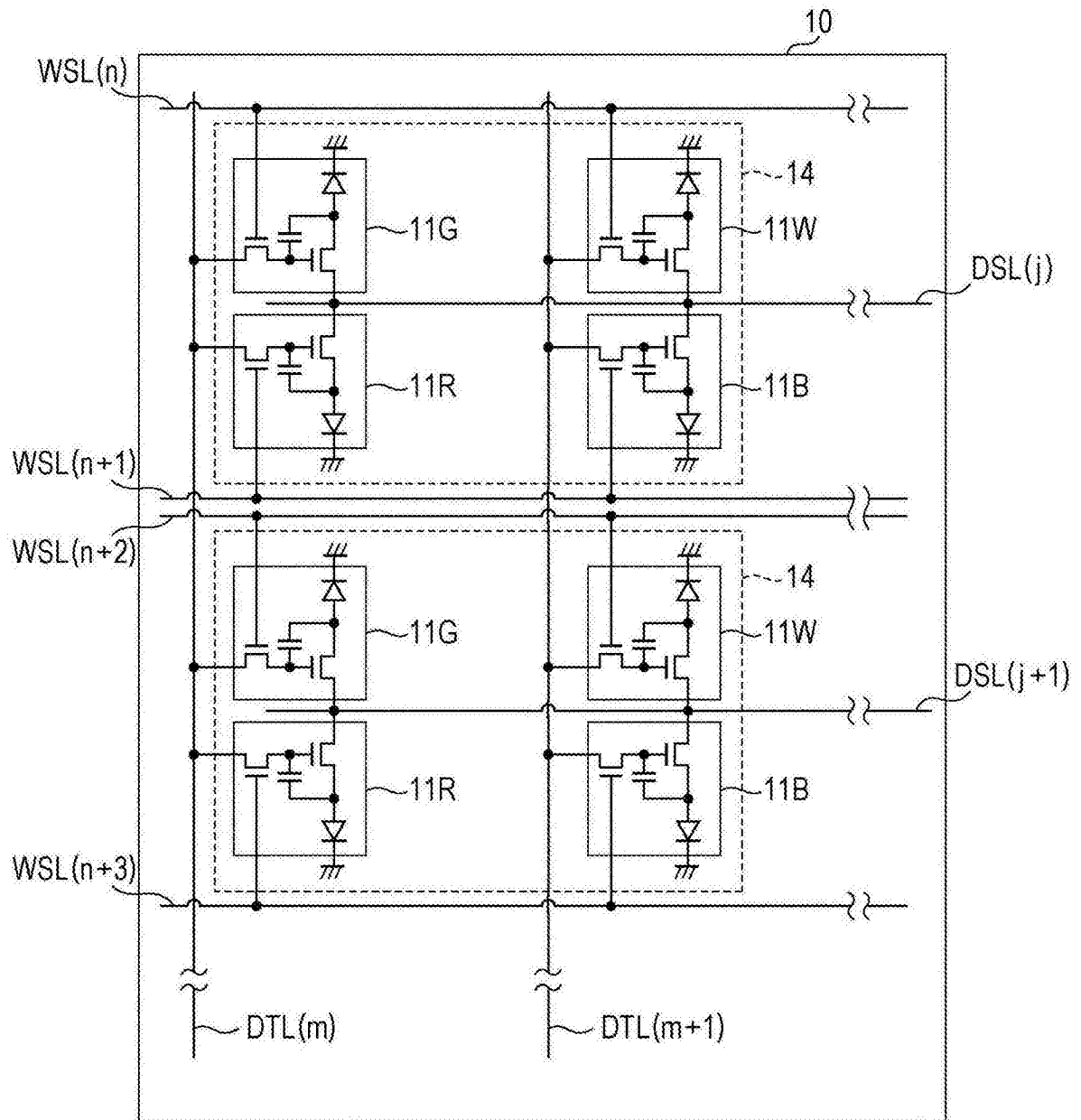


图21

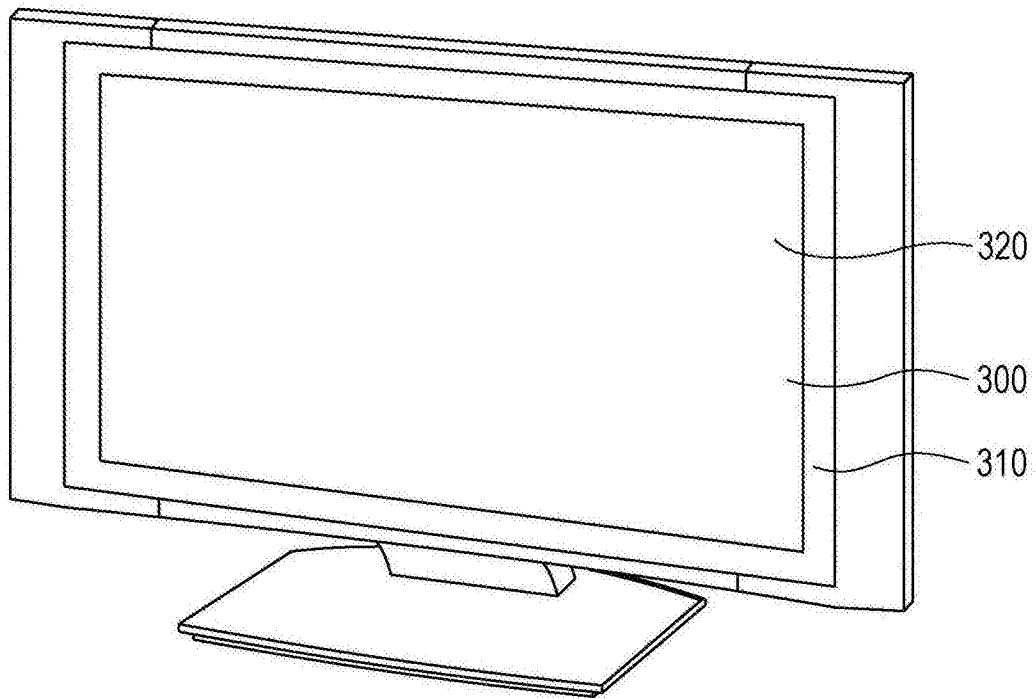


图22

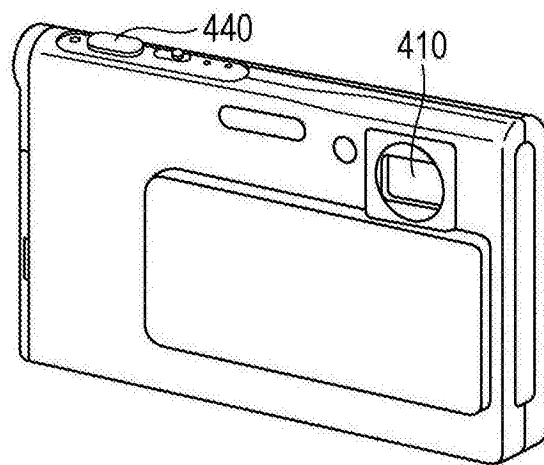


图23A

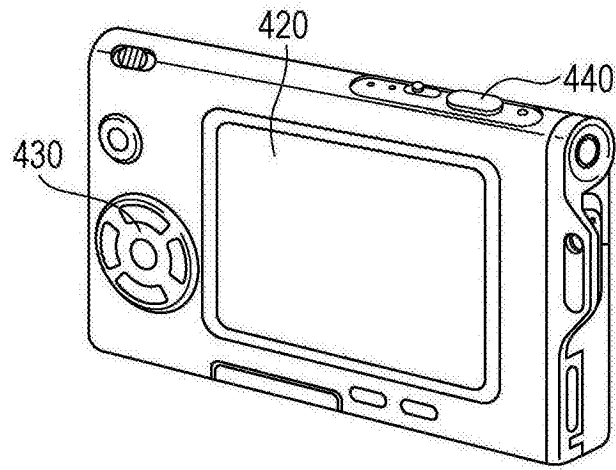


图23B

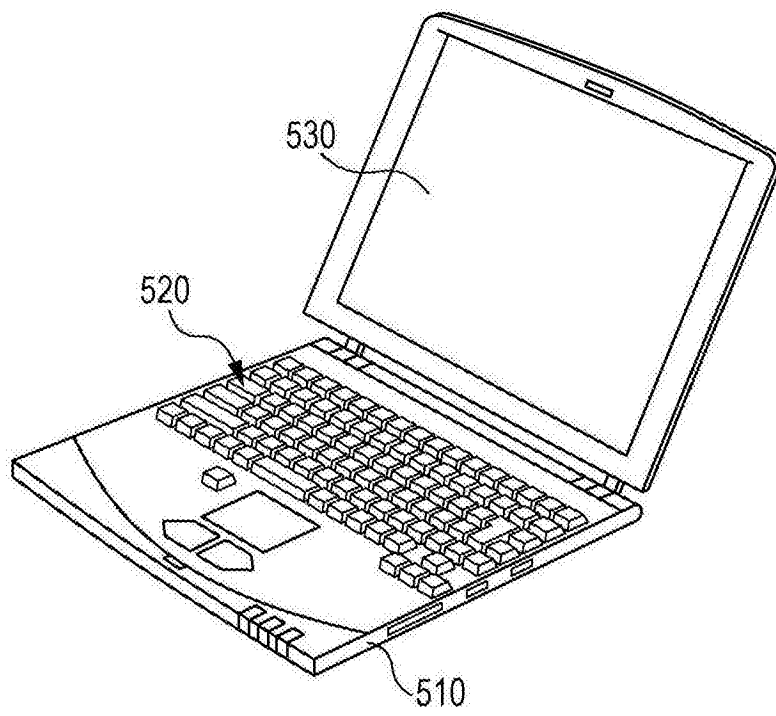


图24

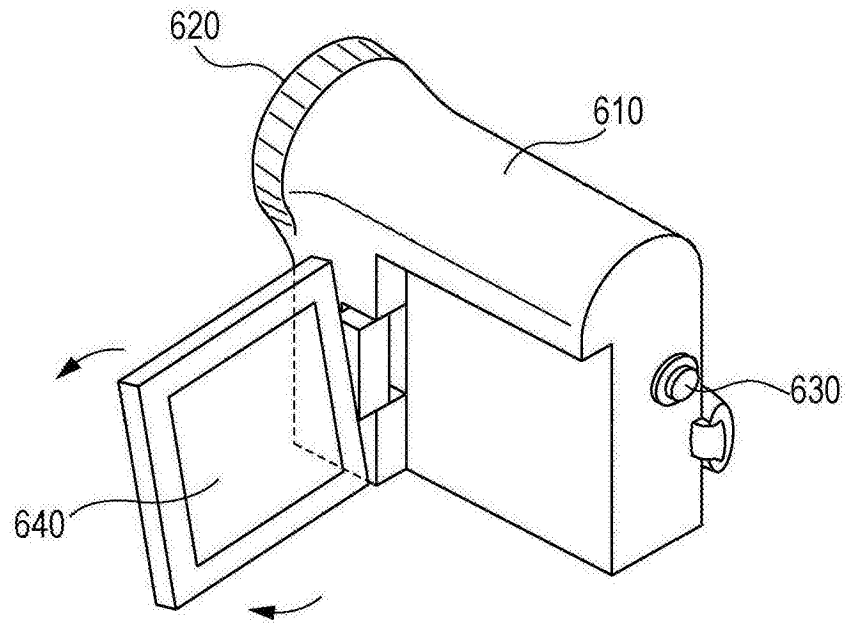


图25

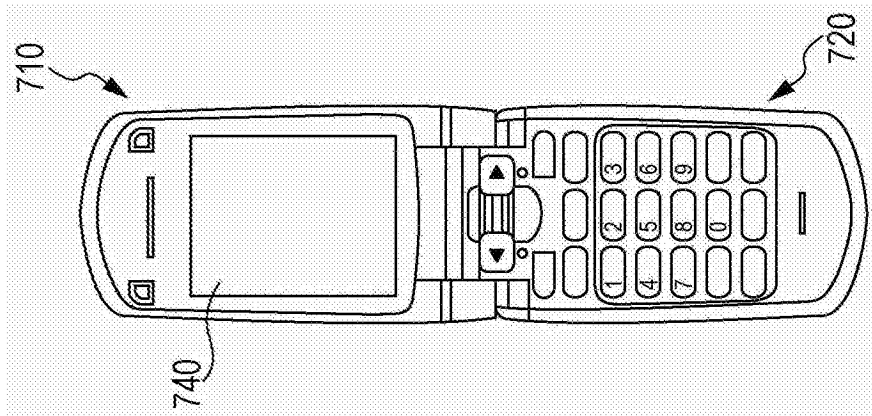


图26A

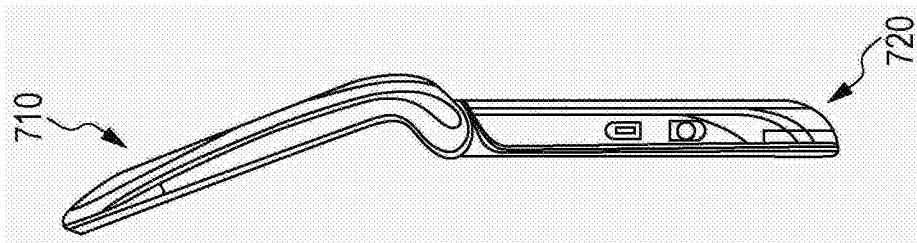


图26B

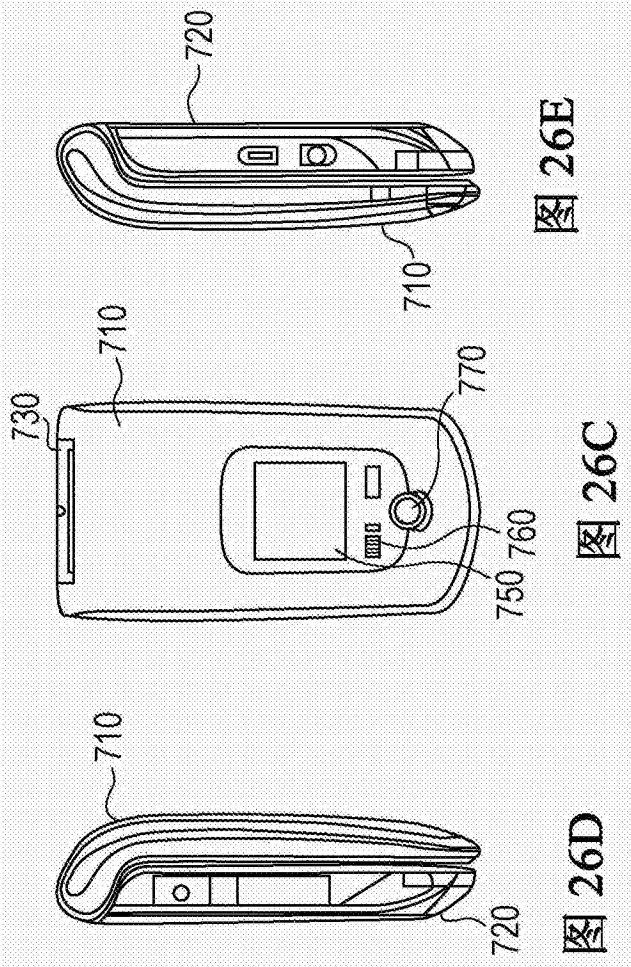


图26F

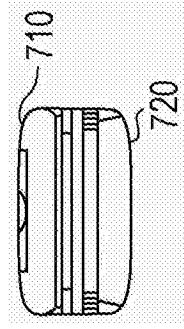


图26G