



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K PATENTU

251056

(11)

(B2)

(51) Int. Cl.⁴
H 04 J 1/02

(22) Přihlášeno 14 10 76

(21) (PV 6653-76)

(32) (31) (33) Právo přednosti od 15 10 75
(EN 75 31 590) Francie

(40) Zveřejněno 18 09 86

(45) Vydáno 15 08 88

(72)

Autor vynálezu

BAUDIN JACQUES ing., LANNION (Francie)

(73)

Majitel patentu

SOCIÉTÉ ANONYME DITE: SOCIÉTÉ LANNIONNAISE D' ELECTRONIQUE
SLE-CITEREL, LANNION (Francie)

(54) Prostorové spojovací pole

1

Vynález se týká prostorových spojovacích polí, používaných ve sdělovací technice a zejména v telefonních ústřednách.

Prostorová spojovací pole pro elektronické ovládání používají obecně matic z elektromechanických relé nebo z křížových spínačů. Potíže u takových spojovacích polí spočívají hlavně v pořízovacích nákladech a nárocích na prostor. V telefonním prostorovém spojovacím poli představuje matice relé asi polovinu ceny a objemu zařízení, přičemž se jeví jako nepravděpodobné zlepšit tuto situaci při použití tohoto typu materiálu.

Úsilí bylo proto zaměřeno na využití integrovaných obvodů pro výrobu prostorových spojovacích polí. V zásadě se pro tento účel používá dvou skupin součástí, a to tyristorů PNP a tranzistorů řízených polem, typu kov-oxid-polovodič (MOS) nebo komplementárních tranzistorů (C-MOS).

Křížové body s dosavadními tyristory jsou schopné snášet napětí o velikosti 50 až 100 Voltů a proud několika desítek miliampér, což však nestačí pro přenos napájecího proudu linky ani vyzváněcího proudu s potřebnou mírou bezpečnosti. Je tedy nezbytné oddělit funkci signalizace a přenosovou funkci, jako je tomu u křížových bodů vytvářených tranzistory MOS, přičemž ovlá-

2

dací obvody křížových bodů s tyristory jsou navíc složitější, neboť je jednak nutno zavádět a odebírat stejnosměrný proud pro udržování spojovacích vazeb a jednak není snadné realizovat rozhraní spojovacích vazeb s proudy integrovaných obvodů logických typů s tranzistory TTL nebo MOS.

Komplementární tranzistory C-MOS mají elektrické vlastnosti, které umožňují uspokojit podmínky přenosu, přeslechu a zkreslení. Z toho důvodu se právě upouští od používání tyristorů pro určitá provedení ve prospěch tranzistorů MOS a C-MOS, z nichž je možné vytvářet prostorové matice, jejichž křížové body tvoří tranzistory MOS nebo C-MOS. Na trhu je možno se běžně setkat s takovými maticemi v integrovaných obvodech.

Jak je zřejmé, křížové body jsou nehybné a takové matice neposkytují praktickou přizpůsobitelnost, potřebnou pro realizaci prostorových spojovacích polí. Při použití takových matic se musí obzvláště brát zřetel na jejich všechny křížové body.

Uvedené nedostatky odstraňuje vynález, jehož podstatou je prostorové spojovací pole, obsahující alespoň jeden stupeň koncentrace, vytvořený alespoň jednou maticí, která má daný počet n vstupů, dělitelný dvěma, a analogovými multiplexory, přičemž

každý výstup multiplexoru tvoří výstup této matice, které se podle vynálezu vyznačuje tím, že v jedné matici je počet analogových multiplexorů násobkem čtyř, přičemž každý multiplexor má poloviční počet vstupů, než je počet vstupů matice, a analogové multiplexory jsou seskupeny po čtyřech do řádek, tvořených každá prvním multiplexorem, druhým multiplexorem, třetím multiplexorem a čtvrtým multiplexorem, přičemž v jedné řádce je vytvořen základní modul se čtyřmi vstupy, spojenými se skupinou čtyř po sobě následujících vstupů matice, z nichž každá skupina je tvořena prvním vstupem, druhým vstupem, třetím vstupem a čtvrtým vstupem, přičemž každý základní modul je tvořen dvěma po sobě následujícími vstupy každého ze čtyř multiplexorů řádku, a to jedním sudým vstupem a jedním lichým vstupem, které mají stejnou polohu v každém multiplexoru, přičemž základní modul má čtyři výstupy, tvořené výstupy čtyř multiplexorů, přičemž v základním modulu prvního typu jsou spojeny lichý vstup prvního multiplexoru a třetího multiplexoru s prvním vstupem první skupiny vstupů matice, a sudý vstup prvního multiplexoru a třetího multiplexoru se čtvrtým vstupem první skupiny, a lichý vstup druhého multiplexoru a čtvrtého multiplexoru se druhým vstupem první skupiny, a sudý vstup druhého multiplexoru a čtvrtého multiplexoru se třetím vstupem první skupiny vstupů matice, přičemž v základním modulu druhého typu jsou spojeny lichý vstup druhého multiplexoru a čtvrtého multiplexoru s prvním vstupem druhé skupiny vstupů matice, a sudý vstup druhého multiplexoru a čtvrtého multiplexoru se čtvrtým vstupem druhé skupiny, a lichý vstup prvního multiplexoru a třetího multiplexoru se druhým vstupem druhé skupiny, a sudý vstup prvního multiplexoru a třetího multiplexoru se třetím vstupem druhé skupiny vstupů matice, přičemž počet vstupů matice je roven 2^x , kde x je celé číslo větší nebo rovné 2, přičemž matice má počet řádků roven $x - 1$, přičemž každá řádka obsahuje počet základních modulů rovný čtvrtině počtu vstupů n matice, přičemž každá řádka obsahuje na začátku skupinu základních modulů jednoho z obou typů, přičemž ve všech skupinách je stejný typ základního modulu a tyto skupiny jsou tvořeny počtem základních modulů, který je v každém následujícím řádku dvojnásobný než v předchozím řádku, přičemž v prvním řádku matice je skupina základních modulů obsahující pouze jeden základní modul a přičemž poslední řádek obsahuje pouze jedinou skupinu základních modulů, a přičemž v každém řádku kromě posledního řádku je série skupin základních modulů, v níž jsou prostrídány skupiny základních modulů jednoho typu vždy se skupinou základních modulů druhého typu, a tyto skupiny jednoho i druhého typu základních mo-

dulů mají v tomtéž řádku vždy stejný počet základních modulů.

Zatímco ve známých víceústupňových prostorových spojovacích polích se matice v jednotlivých stupních liší, dovoluje vynález použít stejnou matici ve všech stupních jednoho spojovacího pole. Není proto nutné určit pro každý stupeň typ matice, který se použije. Z toho vyplývá zjednodušení výroby, neboť je zapotřebí vyrábět jediný typ matice.

Odstraňování poruch je rovněž jednoduché, neboť stačí mít v zásobě matice jediného typu, kterých je možno použít v kterémkoli stupni. Vynález dovoluje rovněž vytvořit z matic velmi jednoduše buď matice s úplnou dostupností ze vstupů, nebo s úplnou dostupností z výstupů pro uspokojení speciálních potřeb účastníků.

Podle výhodného provedení vynálezu obsahuje nejméně jeden stupeň koncentrace alespoň jednu násobnou matici tvořenou identickými maticemi $\{MX_1, \dots, MX_L\}$, přičemž výstupy analogových multiplexorů stejného řádu matic jsou navzájem spojeny a tvoří výstupy násobné matice a vstupy násobné matice jsou tvořeny vstupy matic.

Vstupy jedné matice jsou s výhodou spojeny po dvou, přičemž lichý vstup je spojen se sudým vstupem pro získání matice s úplným přístupem ze vstupů. Rovněž výstupy jedné matice mohou být spojeny po dvou, přičemž jeden lichý výstup je připojen k jednomu sudému výstupu pro získání matice s úplným přístupem z výstupů.

Podle dalšího znaku vynálezu obsahuje prostorové spojovací pole vstupní stupeň, tvořený násobnými maticemi, přičemž alespoň jedna násobná matice obsahuje alespoň jednu matici s úplným přístupem ze vstupů, a výstupní stupeň, obsahující alespoň jednu násobnou matici, která obsahuje alespoň jednu matici s úplným přístupem z výstupů.

Vynález je blíže vysvětlen v následujícím popise na příkladech provedení s odvoláním na připojené výkresy, ve kterých znázorňuje obr. 1 zapojení prvního řádku jedné matice, obr. 2 schéma jednoho provedení matice, obr. 3 schéma jiného provedení matice, obr. 4 první řádek násobné matice, vytvořené ze dvou matic, obr. 5 první řádek násobné matice, vytvořené L maticemi, obr. 6 schéma zapojení matice, obr. 7 prostorové spojovací pole s dvěma stupni matic, obr. 8 alternativu prostorového spojovacího pole s dvěma stupni matic, obr. 9 maticí s úplnou dostupností ze vstupů, obr. 10 maticí s úplnou dostupností z výstupů, obr. 11 alternativu prostorového spojovacího pole s dvěma stupni matic a obr. 12 jinou alternativu prostorového spojovacího pole s dvěma stupni matic.

Obr. 1 znázorňuje připojení prvního řádku R_1 matice z obr. 2 ke vstupům této ma-

tice, obr. 2 zobrazuje sestavení matice, složené z řádků čtyř analogových multiplexorů, jejichž připojení ke vstupům matice je odvozeno od zapojení prvního řádku, znázorněného na obr. 1.

Z obr. 1 jsou patrné čtyři multiplexory **M1**, **M2**, **M3** a **M4**, které jsou multiplexory z prvního řádku **R1** matice a které jsou připojeny na n vstupů **E1**, **E2**, . . . **En** matice dále popsáním způsobem. Každý analogový multiplexor má $\frac{n}{2}$ vstupů označených jako první vstup **e1**, druhý vstup **e2**, třetí vstup **e3** a čtvrtý vstup **e4**. Vstupy prvního analogového multiplexoru **M1** a druhého analogového multiplexoru **M3** jsou připojeny na vstupy **E1**, **E4**, **E6**, **E7**, **E9**, **E12**, **E14**, **E15**, **E17**, **E20**, . . . **En** — 2, **En** — 1. Vstupy druhého a čtvrtého analogového multiplexoru **M2** a **M4** jsou připojeny k $\frac{n}{2}$ jiným vstupům matice **E2**, **E3**, **E5**, **E8**, **E10**, **E11**, **E13**, **E16**, **E18**, **E19** . . . **En** — 3, **En**.

Uvažujeme-li skupiny **G1**, **G2**, . . . **Gn** čtyř vstupů **E1** až **E4**, **E5** až **E8**, **E9** až **E12**, . . . **En** — 3 až **En** matice, je patrné, že spoje analogových multiplexorů vytvářejí s těmito vstupy základní moduly dvou typů **A** a **B**, a že tyto základní moduly se střídají, přičemž první řádek **R1** začíná základním modulem **A** prvního typu a končí základním modulem **B** druhého typu. Základní modul **A** nebo **B** je vytvářen použitím lichého vstupu a následujícího sudého vstupu jednoho řádku v každém ze čtyř analogových multiplexorů, přičemž sudé vstupy a liché vstupy těchto analogových multiplexorů jsou homologické, tj. mají totéž číslo v každém z analogových multiplexorů. Tak podle obr. 1 je základní modul **A** prvního typu připojen na vstupy **E1** až **E4** první skupiny **G1** vstupů matice a je tvořen vstupy **e1** a **e2** analogových multiplexorů **M1** až **M4**. Základní modul **B** druhého typu, připojený na vstupy **E5** až **E8** druhé skupiny **G2** vstupů matice, je vytvořen vstupy **e3** a **e4** analogových multiplexorů **M1** až **M4**. Sudé a liché vstupy jsou v obraze analogových multiplexorů posunuty pouze pro zlepšení zřetelnosti výkresu.

Základní modul **A** prvního typu se např. získá připojením skupiny čtyř vstupů, například vstupů **E1** až **E4** první skupiny **G1** vstupů matice k analogovým multiplexorům tímto způsobem: první vstup **E1** této skupiny **G1** se připojí na jeden lichý vstup **e1** prvního a třetího analogového multiplexoru **M1** a **M3** čtvrtý vstup **E4** této skupiny **G1** se připojí na jeden sudý vstup **e2** prvního a třetího analogového multiplexoru **M1** a **M3**, druhý vstup **E2** této skupiny **G1** se připojí na jeden lichý vstup **e1** druhého a čtvrtého analogového multiplexoru **M2** a **M4**, třetí vstup **E3** této skupiny **G1** se připojí na jeden sudý vstup **e2** druhého a čtvrtého analogového multiplexoru **M2** a **M4**.

Základní modul **B** druhého typu se pak

získá připojením druhé skupiny **G2** čtyř vstupů matice, a to vstupů **E5** až **E8**, k analogovým multiplexorům takto: první vstup **E5** skupiny **G2** se připojí k jednomu lichému vstupu **e3** druhého a čtvrtého analogového multiplexoru **M2** a **M4**, čtvrtý vstup **E8** skupiny **G2** se připojí k jednomu sudému vstupu **e4** druhého a čtvrtého analogového multiplexoru **M2** a **M4**; druhý vstup **E6** skupiny **G2** se připojí k jednomu lichému vstupu **e3** prvního a třetího analogového multiplexoru **M1** a **M3**, třetí vstup **E7** skupiny **G2** se připojí k jednomu sudému vstupu **e4** prvního a třetího analogového multiplexoru **M1** a **M3**.

Základní modul **A** nebo **B** má tedy čtyři vstupy, připojené na čtyři vstupy matice, a čtyři výstupy, přičemž tyto výstupy jsou výstupy čtyř použitých analogových multiplexorů. Jelikož je základní modul vytvořen dvěma za sebou jdoucími vstupy každého ze čtyř multiplexorů, a to jedním lichým vstupem a jedním sudým vstupem, obsahuje tedy celkem osm vstupů analogových multiplexorů, které tvoří osm křížových bodů základního modulu. Lze tedy považovat základní modul za elementární matici se čtyřmi vstupy a čtyřmi výstupy, v níž je použito jednoho křížového bodu ze dvou. Řádek má pouze $\frac{n}{4}$ základních modulů, neboť

každý analogový multiplexor má $\frac{n}{2}$ vstupů a každý základní modul má dva vstupy každého analogového multiplexoru řádku.

Základní modul **B** druhého typu je odvozen ze základního modulu **A** prvního typu, takže se obrátí vazby mezi dvěma prvními vstupy jedné skupiny **G1** vstupů matice s lichými vstupy analogových multiplexorů **M1**, **M3** a **M2**, **M4** a že se obrátí vazby mezi dvěma posledními vstupy skupiny **G1** vstupů matice se sudými vstupy analogových multiplexorů **M1**, **M3** a **M2**, **M4**. Je zřejmé, že řádek čtyř analogových multiplexorů z obr. 1 by mohl začínat základním modulem **B** druhého typu a končit základním modulem **A** druhého typu, zamění-li se základní moduly obou typů. První řádek má čtyři výstupy **S1**, **S2**, **S3**, **S4**, které jsou výstupy analogových multiplexorů **M1** až **M4**, a v obou uvažovaných případech, tj. u řádků, začínajících základním modulem **A** nebo **B**, každý vstup **E1** až **En** matice má přístup k dvěma analogovým multiplexorům, tedy ke dvěma výstupům.

Obr. 2 znázorňuje matici, která má k řádkům **R1** až **Rk**, z nichž každý má čtyři analogové multiplexory, a všechny řádky mají též počet $\frac{n}{4}$ základních motivů. Výstupy z matice jsou označeny **S1**, **S2**, **S3**, . . . **Sn** — 1, **Sm**. Matice je sestavena ze základních modulů podle dvojkového zákona, což znamená, že počet základních modulů jednoho typu na počátku každého řádku se zdvoj-

násobuje od jednoho řádku ke druhému a že v každém řádku je tento počet základních modulů jednoho typu následován odpovídajícím počtem základních modulů druhého typu, a tak dále, a že je tento řádek úplný. Tak na obr. 2 mají řádky **R1**, **R2**, **R3**, ... na začátku jeden, dva čtyři ... základní moduly **A** prvního typu, řádek **R1** má tedy jeden základní modul **B** druhého typu, řádek **R2** má tedy 2 základní moduly **B** druhého typu, řádek **R3** má dále čtyři základní moduly **B** druhého typu. Poslední řádek má $\frac{n}{4}$ základních modulů a tento počet musí odpovídat dvojnásobku počtu základních modulů typu, jímž předchází řádek začíná, počet $\frac{n}{4}$ je tedy rovný 2α a počet n vstupů je rovný $2\alpha \cdot 4$. Volíme-li počet vstupů jedné matice rovný $n = 2^x$, je počet základních modulů na jednom řádku rovný 2^{x-2} , počet základních modulů jednoho typu na začátku jednoho řádku rovný výrazu 2^y , přičemž y se rovná řádu, tj. číslu uvažovaného řádku, zmenšenému o jeden, což dává na začátku prvního řádku $2^y = 2^{1-1} = 2^0 = 1$ základní modul jednoho typu, na začátku druhého řádku $2^y = 2^{2-1} = 2^1 = 2$ základní moduly téhož typu a na začátku posledního řádku $2^y = 2^{k-1}$ základních modulů téhož typu, přičemž k je řád posledního řádku. Jelikož počet 2^{k-1} musí být rovný $\frac{n}{4}$, tj. hodnotě 2^{x-2} , vyplývá z toho, že pro poslední řádek platí, že $k - 1 = x - 2$, a tedy, že počet řádků jedné matice $k = x - 1$.

Každý řádek má tedy postupně za sebou 2^y základních modulů **A** prvního typu, 2^y základních modulů **B** druhého typu, dále 2^y základních modulů **A** prvního typu a tak dále, až je celý řádek úplný.

Je zřejmé, že řádky matic mohou též začínat základními moduly **B** druhého typu a lze proto též vzájemně zaměnit 2^y základních modulů **B** druhého typu a 2^y základních modulů **A** prvního typu, jak je znázorněno na obr. 3. Sestavení matice z obr. 3 je identické s maticí na obr. 2, neboť stačí nahradit na obr. 2 základní moduly **A** a **B** příslušně základními moduly **B** a **A**. Definice matice ostatně nijak nestanoví typ modulů, tvořících začátek každého řádku. Na obr. 2 i na obr. 3 je počet m výstupů z matice rovný $4k$, neboť má k řádků, z nichž každý má čtyři analogové multiplexory; výstupy z matice jsou očíslovány **S1** až **Sm**, přičemž výstupy **S1**, **S2**, **S3**, **S4** označují výstupy z prvního řádku **R1** a výstupy z posledního řádku **Rk** jsou označeny jako výstupy **Sm - 3**, **Sm - 2**, **Sm - 1**, **Sm**.

V praxi se používá matic, které mají alespoň tři řádky, přičemž taková matice, mají-

cí šestnáct vstupů a dvanáct výstupů, zajišťuje stupeň koncentrace $\frac{16}{12}$, tj. $\frac{4}{3}$.

Jelikož se na trhu setkáváme běžně s analogovými multiplexory, majícími šestnáct vstupů, a jelikož jeden analogový multiple-

xor je připojen pouze k $\frac{n}{2}$ vstupům mati-

ce, vyrábějí se matice se čtyřmi řádky, které mají třicet dva vstupy a šestnáct výstupů, což dává stupeň koncentrace rovný 2. Počet vstupů matice je tedy funkcí možností analogových multiplexorů. Uvažujeme-li, že s analogovými multiplexory, které jsou k dispozici, je možné realizovat matici s n vstupy, z nichž každý je připojen na jednu vstupní linku, bude potom nutné použít více matic, bude-li počet vstupních linek vyšší než počet n .

Obr. 4 znázorňuje zapojení čtyř multiplexorů jednoho řádku násobné matice, sestavené ze dvou totožných matic **MX1** a **MX2**. Jedná se samozřejmě o čtyři multiplexory, náležející témuž řádku, např. prvnímu řádku v každé matici. Matice **MX1** má analogové multiplexory **M11**, **M12**, **M13**, **M14**, které jsou připojeny k n vstupům **E1** až **En** matice **MX1**, matice **MX2** má multiplexory **M21**, **M22**, **M23**, **M24**, které jsou připojeny k n vstupům **En + 1**, až **E2n** matice **MX2**, výstupy **S21**, **S22**, **S23**, **S24** analogových multiplexorů matice **MX2** jsou připojeny na odpovídající výstupy **S11**, **S12**, **S13**, **S14** analogových multiplexorů matice **MX2**. Získají se tak výstupy **S1**, **S2**, **S3**, **S4** řádku, které jsou společně oběma maticím **MX1** a **MX2**. Dále se postupuje stejným způsobem u všech řádků matic **MX1** a **MX2**.

Obecněji, než je to znázorněno na obr. 5, kde je zobrazen první řádek násobné matice, se použije L matic **MX1** až **MXL** a s nimi se spojí v každém řádku výstupy **S11**, **S21**, ... **SL1** analogových multiplexorů **M11** až **ML1**, výstupy **S12**, **S22**, ... **SL2** analogových multiplexorů **M12** až **ML2**, výstupy **S13**, **S23**, ... **SL3** analogových multiplexorů **M13** až **ML3**, výstupy **S14**, **S24**, ... **SL4** analogových multiplexorů **M14** až **ML4**, a stejným způsobem se postupuje u všech řádků matic **MX1** až **MXL**. Tak se získávají výstupy **S1**, **S2**, **S3**, **S4** řádku, výstupy, které jsou připojeny ke všem maticím **MX1** až **MXL**. Počet vstupů skupiny L matic je rovný nL , což umožňuje připojení právě tolika vstupních linek.

Stupeň koncentrace takové skupiny L matic je L -násobkem stupně koncentrace jedné matice, ježto každý výstup z této skupiny L matic je společný L maticím.

Obr. 6 je schéma provedení matice s třiceti dvěma vstupy **E1** až **E32**, sestavené ze šestnácti analogových multiplexorů **M1**,

M2 ... **M16**, z nichž každý má šestnáct vstupů, označených **e1** až **e16**. Matice má šestnáct výstupů **S1** až **S16**, které odpovídají příslušně analogovým multiplexorům **M1** až **M16**. Analogové multiplexory jsou seskupeny po čtyřech pro vytvoření řádků a vstupy **e1** až **e16** každého ze šestnácti analogových multiplexorů jsou připojeny ke vstupům **E1** až **E32** matice, jak je to vyznačeno na obr. 2, dosadí-li se v něm $n = 32$ a $m = 16$, což dává $k = 4$ řádků. Každý analogový multiplexor **M1** až **M16** je připojen k jedné odpovídající paměti **1, 2, 3, ... 16**. Každá paměť má pět paměťových bitů, z nichž každý odpovídá jednomu dvojkovému prvku; vstup každého paměťového bitu je připojen k vedení **17** s pěti vodiči, z nichž přísluší vždy jeden vodič jednomu dvojkovému prvku. Informace, týkající se spojů, které mají být provedeny, jsou přenášeny vedením, jsou postupně násobeny a ukládány do paměti **1, 2, ... 16**. V jedné paměti je použito čtyř paměťových bitů pro adresu spoje, který má být proveden, v připojeném analogovém multiplexoru, a jsou připojeny k odpovídajícím aktivovacím vstupům **A1, A2, A3, A4** analogového multiplexoru, přičemž jeden paměťový bit je připojen ke vstupu **EN** aktivace příslušného analogového multiplexoru. Číselný demultiplexor **18** přijme přes přípojnicí **19** příjmové signály analogových multiplexorů, které mají být aktivovány. Tento číselný demultiplexor je aktivován signálem, přenášeným vodičem **20**. Číselný demultiplexor má šestnáct výstupů, z nichž každý odpovídá jednomu analogovému multiplexoru. Tyto výstupy jsou připojeny k odpovídajícím vstupům ovládače **C** paměti **1** až **16**. Číselný demultiplexor **18** přijme rovněž přes vodič **21** hodinové signály. Je zřejmé, že je možné, jak již bylo uvedeno v popise k obr. 3, mít základní moduly **B** druhého typu na začátku každého řádku matice. V tom případě jsou vstupy **e1** až **e16** šestnácti analogových multiplexorů připojeny k třiceti dvěma vstupům **E1** až **E32** podle obr. 3.

Sestavení základních modulů **A** a **B** obou typů umožňuje jakákoli sdružování mezi dvěma základními moduly, ať jsou jakéhokoli typu. Připojí-li se např. výstupy základního modulu **A** prvního typu na vstupy druhého základního modulu prvního nebo druhého typu **B**, má každý vstup prvního z obou základních modulů přístup ke všem výstupům druhého z obou základních modulů. Tento znak umožňuje realizaci prostorových spojovacích polí se dvěma stupni, v nichž kterýkoli vstup prvního stupně má přístup ke všem výstupům druhého stupně. Tohoto výsledku se dosáhne spojením každé skupiny čtyř výstupů jednoho řádku matice v prvním stupni se skupinou čtyř vstupů v druhém stupni. V tom případě má druhý stupeň $\frac{m}{4}$ matic.

Obr. 7 znázorňuje prostorové spojovací

pole, které má dva stupně matic, přičemž matice jsou totožné. První stupeň je sestaven z **p** matic **ME1** až **MEp** a druhý stupeň je sestaven z **q** matic **MS1** až **MSq**. Tyto matice jsou typu, znázorněného na obr. 2 nebo 3. Všechny matice **ME1** až **MEp** a **MS1** až **MSq** mají stejný počet n vstupů, označených **E1** až **En**, a stejný počet m výstupů, označených **S1** až **Sm**. Matice **ME1** až **MEp** jsou připojeny svými výstupy na vstupy matic **MS1** až **MSq** pravidelným směřováním, jak je to známo v spojovacích polích, takovým způsobem, aby každá matice **ME1** až **MEp** byla připojena alespoň jednou vazbou ke každé matici **MS1** až **MSq**.

Obr. 8 znázorňuje prostorové spojovací pole, které má dva stupně matic; každá násobná matice **MM1** až **MMp** prvního stupně je sestavena z **L** matic typu znázorněného na obr. 2 nebo 3, přičemž je **L** matic propojeno vzájemně mezi sebou, jak znázorněno na obr. 5. Matice **MS1** až **MSq** druhého stupně jsou rovněž typu, znázorněného na obr. 2 nebo 3. Každá násobná matice **MM1** až **MMp** má nL vstupů, označených jako vstupy **E1** až **EnL**, a m výstupů **S1** až **Sm**, přičemž každá matice **MS1** až **MSq** má n vstupů **E1** až **En** a m výstupů **S1** až **Sm**. Mnohonásobné matice **MM1** až **MMp** jsou připojeny svými výstupy na vstupy matic **MS1** až **MSq** pravidelným směřováním, jak je to známo u spojovacích polí, takovým způsobem, že každá násobná matice **MM1** až **MMp** je připojena alespoň jednou vazbou ke každé matici **MS1** až **MSq**.

Obr. 9 znázorňuje matici, v níž vstupy jsou spojeny po dvou, jeden lichý vstup připojen k sudému vstupu, který následuje za ním. Získá se tím způsobem typ matice s úplnou dostupností ze vstupů, což značí, že matice má tedy $\frac{n}{2}$ rozdílných vstupů a že každý z těchto rozdílných vstupů má přístup ke všem m výstupům z matice. Tato zvláštnost vyplývá ze způsobu zapojení mezi vstupy do matice a vstupy do analogových multiplexorů, jak bylo uvedeno v popise k obr. 1. Je zřejmé, že jedna dvojitá matice nebo obecně jedna násobná matice může mít úplnou dostupnost ze vstupů, za tím účelem stačí, aby vstupy každé matice, které ji vytvářejí, byly spojeny po dvou, jak vyznačeno na obr. 9.

Obr. 10 znázorňuje matici, u níž jsou výstupy spojeny po dvou, jeden lichý výstup je spojen s výstupem sudým, který za ním následuje. Tím se rovněž dosáhne matice s úplnou dostupností z výstupů, což značí, že matice má tedy $\frac{m}{2}$ rozdílných výstupů a že každý z n vstupů matice má přístup k $\frac{n}{2}$ rozdílným výstupům matice. Je zřejmé, že dvojitá matice nebo obecněji násobná matice může mít úplnou dostupnost z výstupů; za tím účelem stačí, aby výstupy

každé matice, které ji vytvářejí, byly připojeny po dvou, jak je vyznačeno na obr. 10.

Obr. 11 zobrazuje alternativu prostorového spojovacího pole s dvěma stupni. Každá matice **ME1** až **MEp** prvního stupně má n vstupů a m výstupů a všechny jsou totožné s maticí podle obr. 2 nebo 3, matice **MT1** až **MTq** mají úplnou dostupnost z výstupů a každá má n vstupů a $\frac{m}{2}$ výstupů, a jejich sestavení je totožné s maticí z obr. 2 nebo 3. Rozdílné výstupy každé matice **MT1** až **MTq** jsou označeny **01** až **0m/2**. Spojení mezi maticemi **ME1** až **MEp** a **MT1** až **MTq** jsou provedena obvyklým směřováním. Jako příklad volíme $n = 32$, $p = 16$, m je tedy rovno též 16, $q = 8$; je zde osm výstupů **01** až **08** z matic **MT1** až **MTq**; spojovací pole má tedy $n \times p = 512$ vstupů a $\frac{q \times m}{2} = 64$ výstupů a dává stupeň

koncentrace rovný osmi.

Obr. 12 znázorňuje spojovací pole se dvěma stupni; první stupeň je sestaven z totožných násobných matic **MA1** až **MAp** a má úplnou dostupnost ze vstupů, přičemž každá má $nL/2$ rozdílných vstupů **I1** až **InL/2**, druhý stupeň je sestaven z matic **MT1** až **MTq** s úplnou dostupností z výstupů, a každá z nich má n vstupů a $m/2$ výstupů **01** až **0m/2**. Vazby mezi násobnými maticemi **MA1** až **MAp** a **MT1** až **MTq** jsou provedeny pravidelným směšováním. Jako příklad uvádíme, že každá násobná matice **MA1** až **MAp** je sestavena ze dvou matic s úplnou dostupností ze vstupů, že každá násobná matice **MA1** až **MAp** má tedy pro $n = 32$, třicet dva vstupy **I1** až **I23**. Volíme-li např.

$p = 16$, $m = 16$ a $q = 8$, má každá matice **MT1** až **MTq** s úplnou dostupností z výstupů osm výstupů **01** až **08**. Spojovací pole z obr. 12 má tedy $p \cdot nL/2 = 1024$ vstupů a $q \cdot m/2 = 64$ výstupy. Získá se tedy stupeň koncentrace rovný 16.

Složení stupňů prostorového spojovacího pole není omezeno uvedenými příklady, a stupně mohou být vybaveny maticemi, maticemi s úplnou dostupností ze vstupů nebo maticemi s úplnou dostupností z výstupů. V příkladě podle obr. 12 jsou použity násobné matice s úplnou dostupností ze vstupů, tj. že všechny matice, které skládají násobnou matici, jsou s úplnou dostupností ze vstupů. Je však možné, aby v násobné matici byla jedna nebo několik matic s úplnou dostupností ze vstupů, takže je možné s pomocí těchto matic spojit účastníky při hustém provozu těmito. Prostorové spojovací pole může také mít na vstupním stupni jeden typ matic nebo násobných matic, a na výstupním stupni mít stejné nebo odlišné typy matic nebo násobných matic.

Znázorněná a popsána provedení byla uvedena pouze jako příklady a je možné u nich zaměnit všechna ústrojí ekvivalentními prostředky, aniž se vystoupí z rámce předmětu vynálezu. V předchozím popisu se například předpokládalo, že analogové multiplexory mají maximálně šestnáct vstupů, což vede k nutnosti použít dvou matic se třiceti dvěma vstupy pro sestavení dvojité matice se šedesáti čtyřmi vstupy. Matice se šedesáti čtyřmi vstupy však může být rovněž provedena s analogovým multiplexorem a třiceti dvěma vstupy, aniž se vystoupí z rámce vynálezu.

PŘEDMET VYNÁLEZU

1. Prostorové spojovací pole, obsahující alespoň jeden stupeň koncentrace, vytvořený alespoň jednou maticí, která má daný počet n vstupů, dělitelný dvěma, a analogovými multiplexory přičemž každý výstup multiplexoru tvoří výstup této matice, vyznačené tím, že v jedné matici (**MX1**, **MX2** . . . **MXL**) je počet analogových multiplexorů násobkem čtyř, přičemž každý multiplexor má poloviční počet vstupů, než je počet vstupů matice, analogové multiplexory jsou seskupeny po čtyřech do řádek (**R1**, **R2**, **R3** . . . **Rk**), tvořených každá prvním multiplexorem (**M1**), druhým multiplexorem (**M2**), třetím multiplexorem (**M3**) a čtvrtým multiplexorem (**M4**), přičemž v jedné řádce je vytvořen základní modul (**A**, **B**) se čtyřmi vstupy, spojenými se skupinou (**G1**, **G2**) čtyř po sobě následujících vstupů matice, z nichž každá skupina (**G1**, **G2**) je tvořena prvním vstupem (**E1**, **E5**), druhým vstupem (**E2**, **E6**), třetím vstupem (**E3**, **E7**) a čtvrtým vstupem (**E4**, **E8**), přičemž kaž-

dý základní modul (**A**, **B**) je tvořen dvěma po sobě následujícími vstupy každého ze čtyř multiplexorů (**M1**, **M2**, **M3**, **M4**) řádku, a to jedním sudým vstupem (**e2**, **e4**) a jedním lichým vstupem (**e1**, **e3**), které mají stejnou polohu v každém multiplexoru, přičemž základní modul (**A**, **B**) má čtyři výstupy, tvořené výstupy (**S1**, **S2**, **S3**, **S4**) čtyř multiplexorů (**M1**, **M2**, **M3**, **M4**), přičemž v základním modulu (**A**) prvního typu jsou spojeny lichý vstup (**e1**) prvního multiplexoru (**M1**) a třetího multiplexoru (**M3**) s prvním vstupem (**E1**) první skupiny (**G1**) vstupů matice, a sudý vstup prvního multiplexoru (**M1**) a třetího multiplexoru (**M3**) se čtvrtým vstupem (**E4**) první skupiny (**G1**), a lichý vstup (**e1**) druhého multiplexoru (**M2**) a čtvrtého multiplexoru (**M4**) se druhým vstupem (**E2**) první skupiny (**G1**), a sudý vstup (**e2**) druhého multiplexoru (**M2**) a čtvrtého multiplexoru (**M4**) se třetím vstupem (**E3**) první skupiny (**G1**) vstu-

pů matice, přičemž v základním modulu (B) druhého typu jsou spojeny lichý vstup (e1) druhého multiplexoru (M2) a čtvrtého multiplexoru (M4) s prvním vstupem (E5) druhé skupiny (G2) vstupů matice, a sudý vstup (e2) druhého multiplexoru (M2) a čtvrtého multiplexoru (M4) se čtvrtým vstupem (E8) druhé skupiny (G2), a lichý vstup (e1) prvního multiplexoru (M1) a třetího multiplexoru (M3) se druhým vstupem (E6) druhé skupiny (G2), a sudý vstup (e2) prvního multiplexoru (M1) a třetího multiplexoru (M3) se třetím vstupem (E7) druhé skupiny (G2) vstupu matice, přičemž počet vstupů matice je roven 2^x , kde x je celé číslo větší nebo rovné 2, přičemž matice má počet řádků (R1 až Rk) roven $x - 1$, přičemž každá řádka obsahuje počet základních modulů (A, B) rovný čtvrtině počtu vstupů n matice, přičemž každá řádka obsahuje na začátku skupinu základních modulů (A, B) jednoho z obou typů, přičemž ve všech skupinách je stejný typ základního modulu a tyto skupiny jsou tvořeny počtem základních modulů (A, B), který je v každém následujícím řádku (R2) dvojnásobný než v předchozím řádku (R1), přičemž v prvním řádku (R1) matice je skupina základních modulů obsahující pouze jeden základní modul a přičemž poslední řádek (Rk) obsahuje pouze jedinou skupinu základních modulů, a přičemž v každém řádku (R1, R2 . . . Rk - 1) kromě posledního řádku (Rk) je série skupin základních modulů, v níž jsou prostrídány skupina základních modulů jednoho typu vždy se sku-

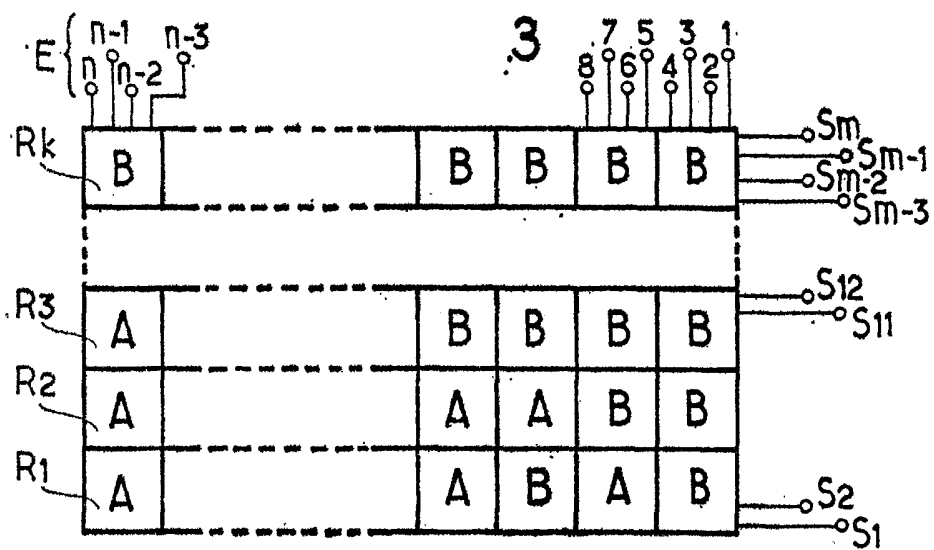
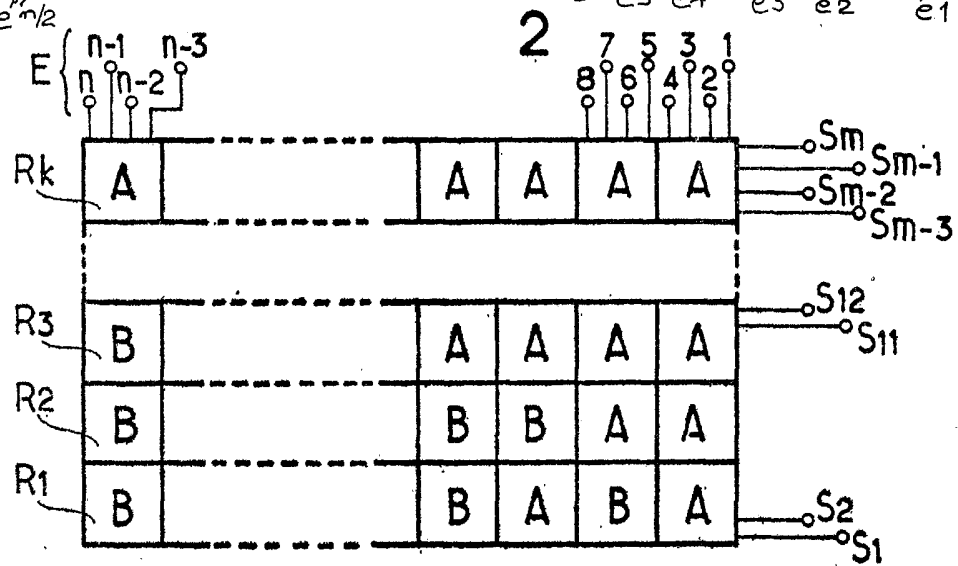
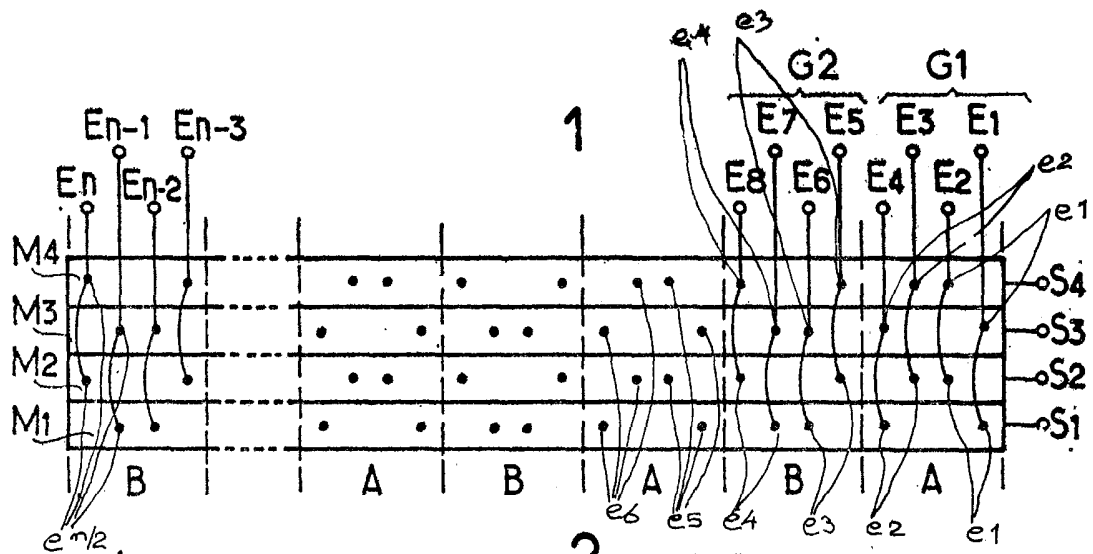
pinou základních modulů druhého typu, a tyto skupiny jednoho i druhého typu základních modulů (A, B) mají v tomtéž řádku vždy stejný počet základních modulů.

2. Prostorové spojovací pole podle bodu 1 vyznačené tím, že nejméně jeden stupeň koncentrace obsahuje alespoň jednu násobnou matici tvořenou identickými maticemi (MX1, . . . MXL), přičemž výstupy (S11, SL1) analogových multiplexorů (M11, . . . ML1) stejného řádu matic jsou navzájem spojeny a tvoří výstupy násobné matice a vstupy násobné matice jsou tvořeny vstupy (E1, . . . ELn) matic.

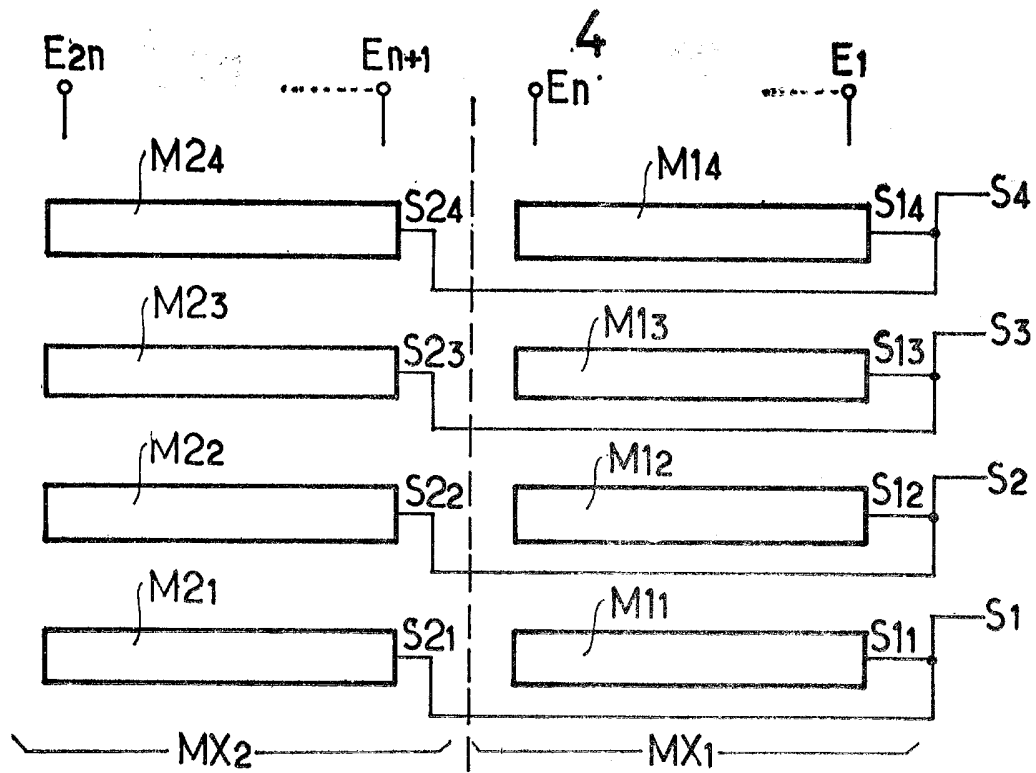
3. Prostorové spojovací pole podle bodu 1, vyznačené tím, že vstupy jedné matice jsou spojeny po dvou, přičemž lichý vstup (E1) je spojen se sudým vstupem (E2) pro získání matice s úplným přístupem ze vstupů.

4. Prostorové spojovací pole podle bodu 1, vyznačené tím, že výstupy jedné matice jsou spojeny po dvou, přičemž jeden lichý výstup (S1) je připojen k jednomu sudému výstupu (S2) pro získání matice s úplným přístupem z výstupů.

5. Prostorové spojovací pole podle bodu 2, vyznačené tím, že obsahuje vstupní stupeň, tvořený násobnými maticemi, přičemž alespoň jedna násobná matice (MA1) obsahuje alespoň jednu matici s úplným přístupem ze vstupů, a výstupní stupeň, obsahující alespoň jednu násobnou matici (MT1), která obsahuje alespoň jednu matici s úplným přístupem z výstupů.

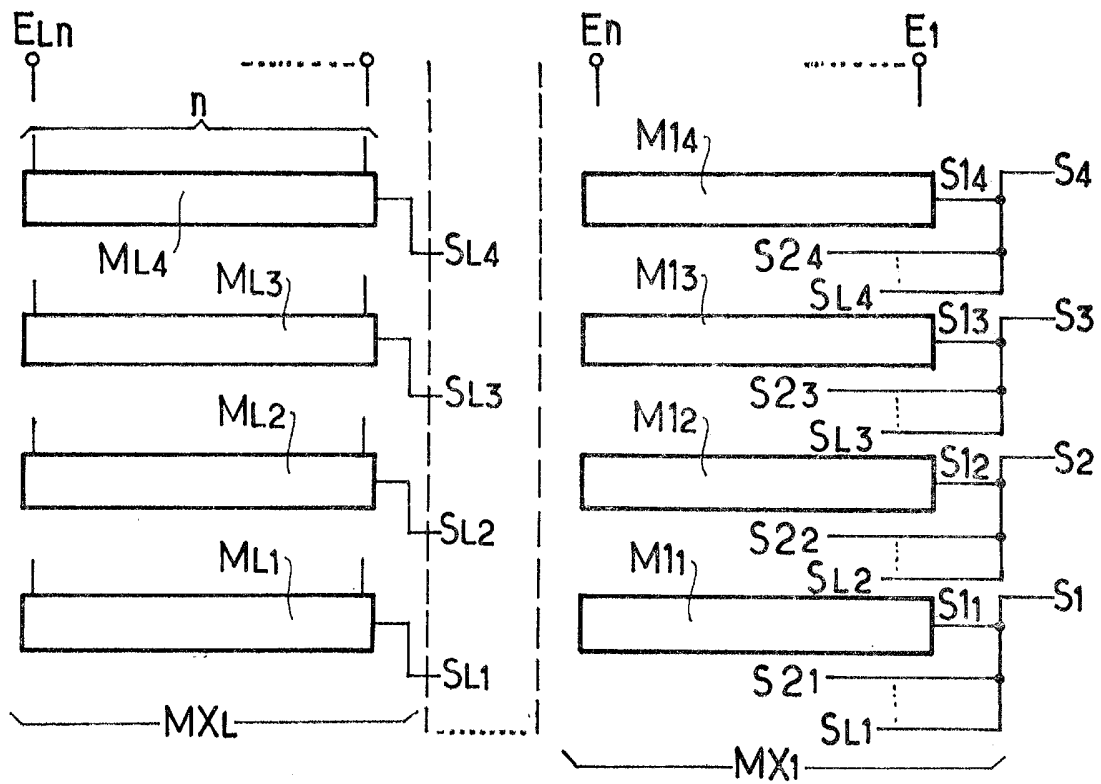


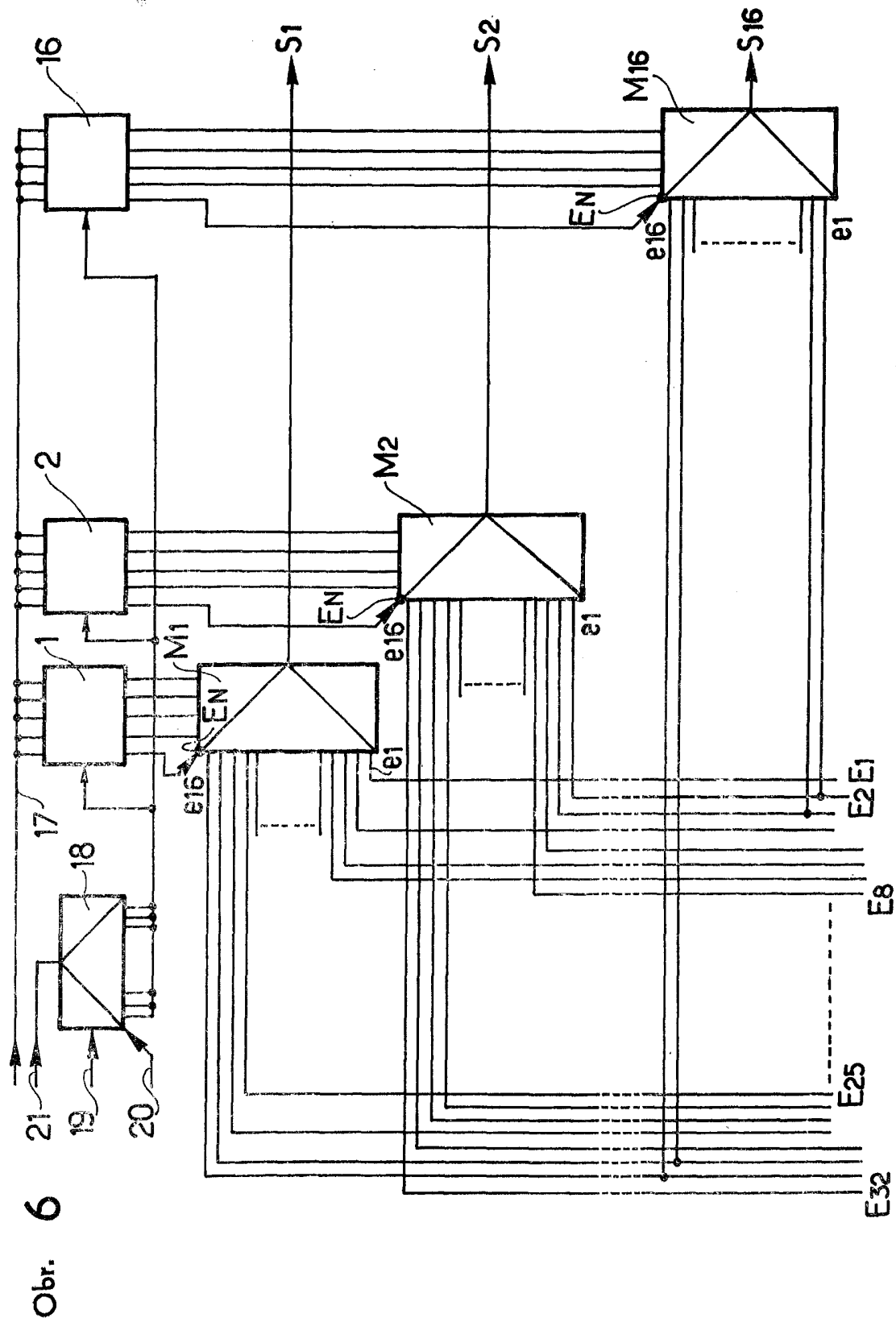
Obr.



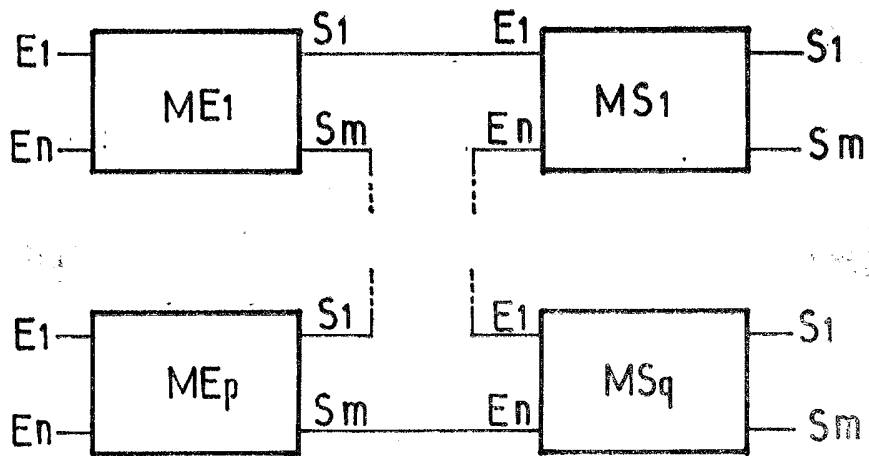
Obr.

5



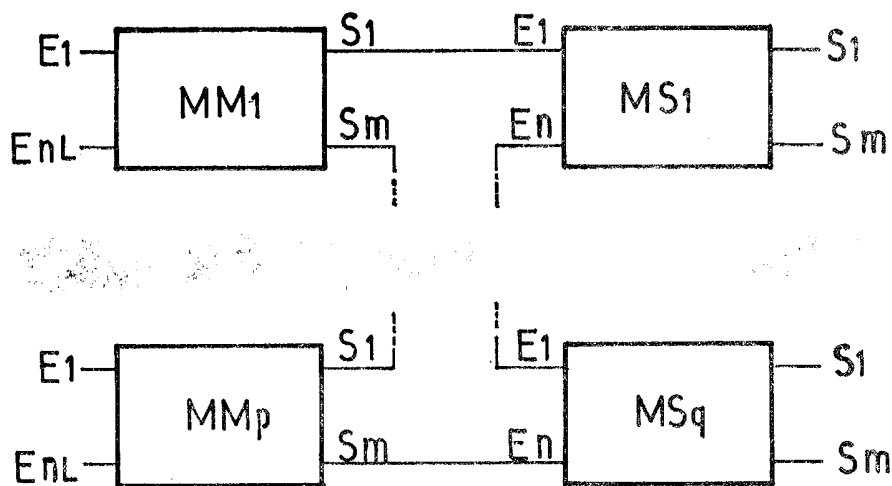


Obr. 7.



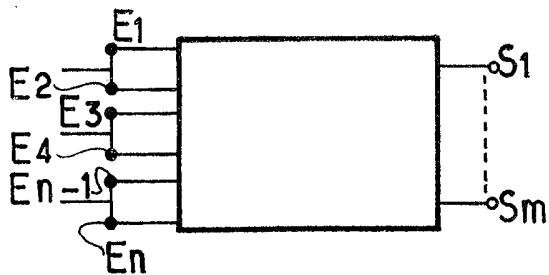
Obr.

8



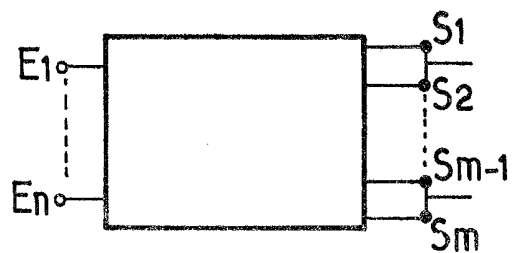
Obr.

9

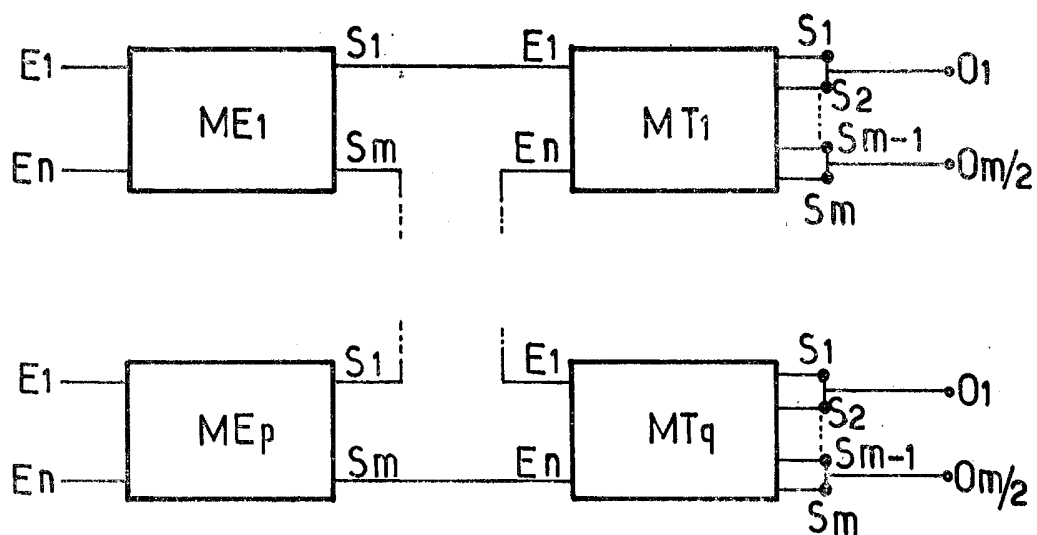


Obr.

10



Obr. 11



Obr. 12

