



(12) 发明专利

(10) 授权公告号 CN 1987570 B

(45) 授权公告日 2011.09.21

(21) 申请号 200610064054.X

(22) 申请日 2006.12.19

(30) 优先权数据

125219/05 2005.12.19 KR

(73) 专利权人 三星电子株式会社

地址 韩国京畿道

(72) 发明人 姜镐民 闵勋基 沈承焕 洪性秀

朴鲜 许成权

(74) 专利代理机构 北京市柳沈律师事务所

11105

代理人 陶凤波

(51) Int. Cl.

G02F 1/133 (2006.01)

G02F 1/1362 (2006.01)

G03F 7/20 (2006.01)

G03F 7/26 (2006.01)

H01L 21/027 (2006.01)

H01L 21/00 (2006.01)

C01B 31/00 (2006.01)

(56) 对比文件

同上.

US 5840455 A, 1998.11.24, 摘要.

US 2004/0245524 A1, 2004.12.09, 说明书第
0051, 0053 段、附图 11B.

审查员 马冬新

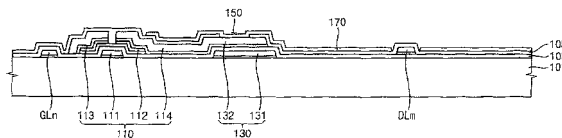
权利要求书 3 页 说明书 10 页 附图 9 页

(54) 发明名称

金属线路及其形成方法、显示器基板及其制
造方法

(57) 摘要

在一种金属线路、形成该金属线路的方法、具
有该金属线路的显示器基板以及该显示器基板的
制造方法中,金属线路包括金属膜和第一无定形
碳膜,其中所述第一无定形碳膜的由所述金属膜
暴露的部分在去除光致抗蚀剂图案的同时被去
除.金属膜利用含铜材料形成在基片上,第一无定
形碳膜形成在金属膜下面.形成包括无定形碳膜
的金属线路的方法可以大大地简化,并且可以防
止或减少在金属线路中产生缺陷。



1. 一种金属线路包括：

形成在基片上的金属膜，该金属膜具有含铜材料；和

形成在所述金属膜下面的第一无定形碳膜；

其中光致抗蚀剂图案形成在所述金属膜上，且所述金属膜的一部分利用所述光致抗蚀剂图案作为掩模而去除，以在所述第一无定形碳膜上形成金属图案，且所述光致抗蚀剂图案从所述金属图案被去除，所述第一无定形碳膜的由所述金属膜暴露的部分在去除所述光致抗蚀剂图案的同时利用所述金属图案作为掩模而被去除。

2. 如权利要求 1 所述的金属线路，其中所述第一无定形碳膜掺杂有氮离子。

3. 如权利要求 1 所述的金属线路，还包括形成在所述金属膜上面的第二无定形碳膜。

4. 如权利要求 3 所述的金属线路，其中所述第二无定形碳膜掺杂有氮离子。

5. 一种形成金属线路的方法，包括：

在基片上形成第一无定形碳膜；

利用含铜材料在所述第一无定形碳膜上形成金属膜；

在所述金属膜上形成光致抗蚀剂图案；

利用所述光致抗蚀剂图案作为掩模除去部分所述金属膜，从而在所述第一无定形碳膜上形成所述金属图案；

从所述金属图案除去所述光致抗蚀剂图案，

其中在除去所述光致抗蚀剂图案时，同时利用所述金属图案作为掩模除去由于除去部分所述金属膜而暴露的一部分所述第一无定形碳膜。

6. 如权利要求 5 所述的方法，其中所述第一无定形碳膜掺杂有氮离子。

7. 如权利要求 5 所述的方法，还包括在所述金属膜上面形成第二无定形碳膜。

8. 如权利要求 7 所述的方法，其中所述第二无定形碳膜掺杂有氮离子。

9. 如权利要求 7 所述的方法，其中构图所述金属膜还包括：

在所述第二无定形碳膜上形成光致抗蚀剂图案；

利用所述光致抗蚀剂图案作为掩模除去部分所述第二无定形碳膜和所述金属膜；和

从所述第二无定形碳膜除去所述光致抗蚀剂图案，且

其中在除去所述光致抗蚀剂图案时，同时除去由于除去部分所述金属膜而暴露的一部分所述第一无定形碳膜。

10. 一种显示器基板的制造方法，该显示器基板具有多个像素，其中每个像素包括连接到栅极线和源极线的开关元件以及连接到所述开关元件的像素电极，该方法包括：

通过构图栅极金属层在基片上形成栅极金属图案，该栅极金属图案包括栅极线和开关元件的栅极；

在具有所述栅极金属图案的所述基片上形成栅极绝缘层；

在所述栅极绝缘层上形成第一无定形碳膜；

在所述第一无定形碳膜上形成低电阻金属膜；

在所述低电阻金属膜上形成光致抗蚀剂图案；

利用所述光致抗蚀剂图案作为掩模除去部分所述低电阻金属膜，以构图所述低电阻金属膜，从而形成包括源极线、所述开关元件的源极以及漏极的源极金属图案；

除去所述光致抗蚀剂图案，且其中在除去所述光致抗蚀剂图案时，同时利用所述低电

阻金属膜作为掩模除去由于除去部分所述低电阻金属膜而暴露的一部分所述第一无定形碳膜；

在具有所述源极金属图案的所述基片上形成钝化层；和

在所述钝化层上形成像素电极，该像素电极电连接到所述漏极。

11. 如权利要求 10 所述的方法，还包括在所述低电阻金属膜上形成第二无定形碳膜。

12. 如权利要求 11 所述的方法，其中形成所述源极金属图案还包括：

在所述第二无定形碳膜上形成光致抗蚀剂图案；

利用所述光致抗蚀剂图案作为掩模除去部分所述第二无定形碳膜和所述低电阻金属膜；和

从所述第二无定形碳膜除去所述光致抗蚀剂图案，且其中在除去所述光致抗蚀剂图案时，同时除去由于除去部分所述低电阻金属膜而暴露的一部分所述第一无定形碳膜。

13. 如权利要求 11 所述的方法，还包括形成通过钝化层的接触孔，从而电连接所述漏极和所述像素电极，其中在形成所述接触孔时，除去在所述漏极上形成的一部分所述第二无定形碳膜。

14. 如权利要求 10 所述的方法，还包括：

利用非晶硅在所述栅极绝缘层上形成有源膜；和

利用掺杂有杂质的非晶硅在所述有源膜上形成电阻接触膜。

15. 如权利要求 14 所述的方法，还包括构图所述电阻接触膜和所述有源膜，从而在所述栅极绝缘层上形成所述开关元件的沟道。

16. 如权利要求 14 所述的方法，其中形成所述源极金属图案还包括：

在所述低电阻金属膜上形成光致抗蚀剂图案；

利用所述光致抗蚀剂图案作为掩模除去部分所述低电阻金属膜，从而在所述第一无定形碳膜上形成所述源极金属图案；

从所述源极金属图案除去所述光致抗蚀剂图案；和

利用所述源极金属图案作为掩模除去部分所述电阻接触膜和所述有源膜，且其中在除去所述光致抗蚀剂图案时，同时除去由于除去部分所述低电阻金属膜而暴露的一部分所述第一无定形碳膜。

17. 如权利要求 10 所述的方法，其中形成所述栅极金属图案还包括：

在所述基片上形成无定形碳膜；

在所述无定形碳膜上形成低电阻金属膜；

在所述低电阻金属膜上形成光致抗蚀剂图案；

除去部分所述低电阻金属膜，从而形成所述栅极金属图案；和

除去所述光致抗蚀剂图案，且其中在除去所述光致抗蚀剂图案时，同时除去由于除去部分所述低电阻金属膜而暴露的一部分所述无定形碳膜。

18. 一种显示器基板，包括：

包括具有第一低电阻金属膜的栅极金属层的栅极线；

和所述栅极线相交的源极线，该源极线包括具有第一无定形碳膜和形成在所述第一无定形碳膜上的第二低电阻金属膜的源极金属层；

包括从所述栅极线延伸的栅极、从所述源极线延伸的源极以及具有源极金属层的漏极

的开关元件 ;和

电连接到所述漏极的像素电极,

其中光致抗蚀剂图案形成在所述第二低电阻金属膜上,且所述第二低电阻金属膜的一部分利用所述光致抗蚀剂图案作为掩模被去除,且所述光致抗蚀剂图案被去除,所述第一无定形碳膜的由所述第二低电阻金属膜暴露的部分在去除所述光致抗蚀剂图案的同时利用所述第二低电阻金属膜作为掩模而被去除。

19. 如权利要求 18 所述的显示器基板,其中所述第一和第二低电阻金属膜包括含铜材料。

20. 如权利要求 18 所述的显示器基板,其中所述源极金属层具有双层结构,包括所述第一无定形碳膜和在所述第一无定形碳膜上的所述第二低电阻金属膜。

21. 如权利要求 18 所述的显示器基板,其中所述源极金属层还包括形成在所述第二低电阻金属膜上的第二无定形碳膜,

其中所述源极金属层具有三层结构,包括所述第一无定形碳膜、在所述第一无定形碳膜上的所述第二低电阻金属膜和在所述第二低电阻金属膜上的所述第二无定形碳膜。

22. 如权利要求 18 所述的显示器基板,其中所述开关元件还包括具有非晶硅的沟道。

23. 如权利要求 18 所述的显示器基板,其中所述第一无定形碳膜掺杂有氮离子。

金属线路及其形成方法、显示器基板及其制造方法

技术领域

[0001] 本公开涉及一种金属线路、形成该金属线路的方法、具有该金属线路的显示器基板以及该显示器基板的制造方法。本公开尤其涉及一种缺陷更少的金属线路、形成该金属线路的方法、具有该金属线路的显示器基板以及该显示器基板的制造方法

背景技术

[0002] 液晶显示器 (LCD) 装置广泛地用于各种领域,例如信息显示或者便携式电子装置。LCD 装置包括作为开关元件的薄膜晶体管 (TFT),该开关元件可以控制从像素发射的光的透射强度,从而显示亮和暗灰度。

[0003] 随着对大尺寸和高分辨率 LCD 装置的要求,已经开发了具有低电阻的金属线路。例如,已经开发了用具有低电阻系数的铜形成金属线路的方法。但是,由于铜离子与硅具有强的反应性,所以具有铜的金属线路非常容易被硅化。具有铜的金属线路还与相邻的层具有很差的粘附性。上述问题导致很难使用铜线路作为 LCD 装置的金属线路。

[0004] 为了解决上述问题,已经开发了具有在铜膜上面和 / 或下面包括不同种金属膜的双层结构或者三层结构的金属线路,从而防止铜离子扩散,并提高与相邻层的粘附力。但是,由于对于不同的金属,蚀刻速度也不同,所以具有不同种金属膜和铜膜的金属线路会蚀刻不均匀。

发明内容

[0005] 本发明的示范性实施例提供一种可以防止产生缺陷并通过简单的方法形成的金属线路,以及形成上述金属线路的方法。

[0006] 本发明的示范性实施例提供一种具有上述金属线路的显示器基板 (substrate) 和上述显示器基板的制造方法。

[0007] 根据本发明的示范性实施例,一种金属线路包括金属膜和第一无定形碳膜。金属膜利用含铜材料形成在的基片 (base substrate) 上,第一无定形碳膜形成在金属膜下面,其中所述第一无定形碳膜的由所述金属膜暴露的部分在去除光致抗蚀剂图案的同时被去除。

[0008] 根据本发明的示范性实施例,提供一种形成金属线路的方法。在形成金属线路的方法中,第一无定形碳膜形成在基片上,金属膜利用含铜材料形成在第一无定形碳膜上。构图金属膜,从而在第一无定形碳膜上形成金属图案,其中所述第一无定形碳膜的由所述金属膜暴露的部分在去除光致抗蚀剂图案的同时被去除。

[0009] 根据本发明的示范性实施例,一种显示器基板包括栅极线、源极线、开关元件和像素电极。数据线包括具有第一低电阻金属膜的栅极金属层,源极线与栅极线相交。源极线包括具有第一无定形碳膜和形成在所述第一无定形碳膜上的第二低电阻金属膜的源极金属层。开关元件包括从栅极线延伸的栅极、从源极线延伸的源极以及具有源极金属层的漏极。像素电极电连接到漏极。

[0010] 根据本发明的示范性实施例,提供一种显示器基板的制造方法,该显示器基板具有多个像素,每个像素包括连接到栅极线和源极线的开关元件以及连接到开关元件的像素电极。在显示器基板的制造方法中,通过构图栅极金属图案,从而在基片上形成包括栅极线和开关元件的栅极的栅极金属图案。栅极绝缘层形成在具有栅极金属图案的基片上。第一无定形碳膜形成在栅极绝缘层上,然后低电阻金属膜形成在第一无定形碳膜上。除去部分低电阻金属膜,从而形成包括源极线、开关元件的源极以及漏极的源极金属图案。钝化层形成在具有源极金属图案的基片上,然后电连接到漏极的像素电极形成在钝化层上,其中所述第一无定形碳膜的由所述低电阻金属膜暴露的部分在去除光致抗蚀剂图案的同时被去除。

[0011] 根据本发明的示范性实施例,可以通过简单的方法形成具有无定形碳膜的低电阻金属线路,并且防止在金属线路中产生缺陷。

[0012] 附图说明

[0013] 从下面结合附图的说明,可以更详细地理解本发明的示范性实施例,其中:

[0014] 图 1 是示出根据本发明示范性实施例的阵列基板的平面图;

[0015] 图 2 是沿着图 1 中的线 I-I' 的横截面图;

[0016] 图 3A 到 3E 是示出根据本发明示范性实施例的图 2 中阵列基板的制造方法的横截面图;

[0017] 图 4A 到 4D 是示出根据本发明示范性实施例的图 2 中阵列基板的制造方法的横截面图;和

[0018] 图 5A 到 5D 是示出根据本发明示范性实施例的图 2 中阵列基板的形成方法的横截面图。

具体实施方式

[0019] 下面将参考附图更详细地说明本发明,其中示出了本发明的示范性实施例。但是,本发明可以体现为很多不同的形式,不能认为限制于这里给出的示范性实施例。相反,提供这些实施例,因而使这种公开更详细和完全,并且将完全传达本发明的范围给本领域的技术人员。在附图中,为了清楚,可能放大了层和区域的尺寸和相对尺寸。

[0020] 可以理解,在称元件或者层在另一个元件或层“上面”、“连接到”或者“耦接到”另一个元件或层时,可以是直接在另一个元件或层上面、连接或耦接到另一个元件或层,或者也可以存在介于其间的元件或层。相反,当称元件或者层“直接”在另一个元件或层“上面”、“直接连接到”或者“直接耦接到”另一个元件或层时,就不存在介于其间的元件或层。从头到尾,相同的附图标记指相同的元件。在这里使用的术语“和/或”包括一个或者多个相关的所列项目的任何和所有的组合。

[0021] 可以理解,尽管在这里使用术语第一、第二、第三等等来描述各种元件、部件、区域、层和/或部分,但是这些元件、部件、区域、层和/或部分不受这些术语的限制。这些术语只是用于区分一个元件、部件、区域、层或部分与另一个区域、层或部分。因此,下面讨论的第一元件、部件、区域、层或部分可以称为第二元件、部件、区域、层或部分,而不脱离本发明的教导。

[0022] 空间关系的术语例如“在... 下面”、“在... 下方”、“下面的”、“在... 上方”、“上

面的”等等在这里可以用于说明,从而描述如图所示一个元件或特征与另一个元件或特征的关系。可以理解,空间关系的术语是要除了在图中所示取向之外还包含在使用或操作时装置的不同取向。例如,如果图中的装置反转,描述为“在另一个元件或特征下方”或“在另一个元件或特征下面”的元件将取向为“在另一个元件或特征上方”。因此,示例的术语“在... 下方”可以包含在... 上方和在... 下方的取向。该装置还可以是其它的取向(旋转 90 度或其它取向),并且这里使用的空间关系描述相应地进行解释。

[0023] 在这里使用的术语仅仅是要说明具体实施例,不是要限制本发明。如这里使用的,单数形式“一”和“该”同样将包括复数形式,除非文中清楚地表述了是例外的情况。还可以理解,在说明中使用术语“包括(comprise)”和/或“包括(comprising)”时,说明存在所述的特征、整数、步骤、操作、元件和/或部件,但是不排除存在或附加一个或多个其它特征、整数、步骤、操作、元件、部件和/或其组合。

[0024] 本发明的示例性实施例在这里参考横截面图来进行说明,该横截面图是本发明的理想实施例(和中间结构)的示意图。这样,可以预期例如制造技术和/或误差导致的所示形状变化。因此,本发明的示范性实施例不应当看作对在这里所示区域的特定形状的限制,而是将包括例如由于制造而产生的形状偏差。例如,示出为矩形的注入区域通常在其边缘具有圆形或曲线形特征和/或注入浓度的梯度,而不是从注入区域到非注入区域的二元变化。同样,通过注入形成的埋入区域可能导致在埋入区域和通过其进行注入的表面之间的区域内产生一些注入。因此,图中所示的区域自然是示意性的,并且它们的形状不是要说明装置的区域的实际形状,而且也不是要限制本发明的范围。

[0025] 除非另有限定,否则这里使用的所有术语(包括技术和科学术语)具有和本发明所属领域普通技术人员通常理解的相同的含义。还可以理解,例如通常使用的字典中限定的那些术语应当解释为具有和相关技术的上下文中它们的含义一致的含义,并且不能以理想化地或者多度形式化的形式来理解,除非在这里这样明确地表述了。

[0026] 图 1 是示出根据本发明示范性实施例的阵列基板的平面图。

[0027] 参考图 1,阵列基板包括沿第一方向延伸的多个栅极线 GLn、GLn-1、GLn-2、...、和 GL1,下面称为“GLn”,沿与第一方向基本上垂直的第二方向延伸的多个源极线 DLm、DLm-1、DLm-2、...、和 DL1,下面称为“DLm”,由栅极线 GLn 和源极线 DLm 限定的多个像素 P。

[0028] 每个像素 P 包括例如薄膜晶体管(TFT)的开关元件 110、连接到开关元件 110 的存储电容器 130 以及设置为液晶电容器(LCC)的电极的像素电极 170。

[0029] 开关元件 110 包括连接到栅极线 GLn 的栅极 111、连接到源极线 DLm 的源极 113 以及通过接触孔 150 连接到像素电极 170 的漏极 114。在栅极 111 与源极 113 和漏极 114 之间形成沟道 112。

[0030] 存储电容器 130 包括具有基本上和栅极线 GLn 相同的金属层的第一电极 131 以及具有基本上和漏极 114 相同的金属层的第二电极 132。在开关元件 110 关闭时,存储电容器 130 可以在一帧的时间内保持在 LCC 中充入的像素电压。

[0031] 可以通过除去部分栅极金属层而形成栅极线 GLn、从栅极线 GLn 延伸的栅极 111 以及存储电容器 130 的第一电极 131。栅极金属层可以包括含有低电阻率金属例如铜(Cu)或铜合金的低电阻金属膜。在铜合金中的金属的例子可以包括铝(Al)、铝合金、银(Ag)、银合金、钼(Mo)、钼合金、铬(Cr)、钽(Ta)和/或钛(Ti)等等。

[0032] 在本发明的示范性实施例中,栅极金属层可以具有双层结构,包括低电阻金属膜和在低电阻金属膜下面的无定形碳(a-C:H)膜。在本发明的示范性实施例中,栅极金属层可以具有三层结构,包括低电阻金属膜和两个无定形碳膜,一个在低电阻金属膜下面,一个在低电阻金属膜上面。

[0033] 无定形碳膜可以提高低电阻金属膜和相邻层的粘附性,并且防止低电阻率金属离子例如铜离子扩散到相邻层中。因此,可以减少或者防止例如栅极线 GLn、栅极 111 和 / 或存储电容器 130 的第一电极 131 的金属线路的缺陷。

[0034] 可以通过等离子体增强化学气相沉积(PECVD)方法用碳氢化合物气体来形成无定形碳膜。碳氢化合物气体的例子可以包括甲烷、乙烷、丙烷、乙炔、丙烯或正丁烷等等。它们可以单独使用,或者混合使用。

[0035] 无定形碳膜可以非常均匀地形成在大面积内,并且可以非常容易地调整无定形碳膜的厚度。而且,无定形碳膜相对于其它种类的层可以具有高蚀刻选择性,并且具有和光致抗蚀剂膜相似的膜性能。因此,无定形碳膜可以有利地用于形成金属线路,从而可以简化形成金属线路的方法,并且可以提高该方法的可靠性。

[0036] 在本发明的示范性实施例中,可以用氮气(N₂)和 / 或氨气(NH₃)给无定形碳膜掺杂氮离子。掺杂有氮离子的无定形碳膜(a-C:H(N))的电阻可以比未掺杂的无定形碳膜的电阻低几十倍。可以通过改变氮离子的掺杂量而容易地控制无定形碳膜的电阻。因此,掺杂有氮离子的无定形碳膜可以大大地提高金属线路的低电阻性能。

[0037] 可以通过除去部分源极金属层而形成源极线 DLm、从源极线 DLm 延伸的源极 113、漏极 114 和存储电容器 130 的第二电极 132。

[0038] 源极金属层可以包括含有低电阻率金属例如铜或铜合金的低电阻金属膜和无定形碳膜。在铜合金中的金属的例子可以包括铝(Al)、铝合金、银(Ag)、银合金、钼(Mo)、钼合金、铬(Cr)、钽(Ta)和 / 或钛(Ti)等等。

[0039] 在本发明的示范性实施例中,源极金属层具有包括低电阻金属膜和无定形碳膜的双层结构或三层结构。无定形碳膜可以提高低电阻金属膜和相邻层之间的粘附性,并且防止低电阻率金属离子例如铜离子扩散到相邻层中。

[0040] 具体而言,无定形碳膜可以提高与在源极金属层下面形成的具有非晶硅的沟道 112 的粘附力,并且防止源极金属层中的金属离子扩散到沟道 112 中。而且,当无定形碳膜形成在低电阻金属膜上时,无定形碳膜可以提高与在源极金属层上形成的具有氮化硅的钝化层的粘附力。

[0041] 结果,可以减少或者防止源极线 DLm、源极 113、漏极 114 和存储电容器 130 的第二电极 132 的缺陷。

[0042] 图 2 是沿着图 1 中的线 I-I' 的横截面图。

[0043] 参考图 1 和 2,显示面板包括阵列基板 100、滤色器基板 200 以及插入在阵列基板 100 和滤色器基板 200 之间的液晶层 300。

[0044] 阵列基板 100 包括第一基片(base substrate)101 和在第一基片 101 上的栅极金属图案。栅极金属图案包括开关元件 110 的栅极 111、栅极线 GLn 和存储电容器 130 的第一电极 131。栅极金属图案通过构图栅极金属层而形成在第一基片 101 上。

[0045] 栅极金属图案包括第一无定形碳膜 102a 和形成在第一无定形碳膜 102a 上的第一

低电阻金属膜 102b。

[0046] 可以通过 PECVD 方法用碳氢化合物气体例如甲烷、乙烷、丙烷、乙炔、丙烯和 / 或正丁烷来形成第一无定形碳膜 102a。第一无定形碳膜 102 可以有利地掺杂氮离子。

[0047] 栅极绝缘层 103 形成在具有栅极金属图案的第一基片 101 上。沟道 112 形成在栅极绝缘层 103 上。沟道 112 包括具有非晶硅 (a-Si:H) 的有源膜 (activefilm) 112a, 和具有重掺杂 N⁺ 型离子的非晶硅的电阻接触膜 112b。

[0048] 源极金属图案通过构图源极金属层而形成在具有沟道 112 的第一基片 101 上。源极金属图案包括源极线 DLm、开关元件 110 的源极 113、漏极 114 和存储电容器 130 的第二电极 132。

[0049] 源极金属图案包括形成在电阻接触膜 112b 和栅极绝缘层 103 上的第二无定形碳膜 104a, 和形成在第二无定形碳膜 104a 上的第二低电阻金属膜 104b。第二无定形碳膜 104a 可以具有良好的场发射性能, 因而开关元件 110 的电流 - 电压特性不会变差。

[0050] 而且, 第二无定形碳膜 104a 可以提高第二低电阻金属膜 104b 与电阻接触膜 112b 之间的粘附力, 并且防止第二低电阻金属膜 104b 的金属离子例如铜离子扩散到电阻接触膜 112b 中。结果, 可以防止产生源极金属图案的缺陷。

[0051] 可以通过 PECVD 方法用碳氢化合物气体例如甲烷、乙烷、丙烷、乙炔、丙烯和 / 或正丁烷来形成第二无定形碳膜 (a-C:H) 104a。第一无定形碳膜 102 可以有利地利用氮和氨气来掺杂氮离子。

[0052] 钝化层 105 形成在具有源极金属图案的第一基片 101 上。钝化层 105 包括暴露一部分漏极 114 的接触孔 150。

[0053] 形成在像素 P 上的像素电极 170 通过接触孔 150 电连接到漏极 114。

[0054] 滤色器基板 200 包括第二基片 201、遮光图案 210、滤色器层 230、涂覆层 250 和公共电极层 270。遮光图案 210 形成在第二基片 201 上, 从而限定相应于像素 P 的内部空间, 并防止漏光。

[0055] 滤色器层 230 包括多个滤色器图案 230-1 和 230-2, 从而填充内部空间。滤色器层 230 利用入射光来发射具有特定色彩的光。滤色器层 230 可以有利地包括红色过滤器图案、绿色过滤器图案和蓝色过滤器图案。

[0056] 涂覆层 250 形成在具有滤色器图案 230-1 和 230-2 的第二基片 201 上, 从而提供滤色器基板 200 的平坦上表面。

[0057] 公共电极层 270 形成在涂覆层 250 上, 从而面对阵列基板 100 的像素电极 170。公共电压施加给公共电极 270。结果, 限定了包括像素电极 170 和公共电极层 270 的液晶电容器 (LCC)。

[0058] 液晶层 300 插入在阵列基板 100 和滤色器基板 200 之间。液晶层 300 包括多个液晶分子。通过在阵列基板 100 的像素电极 170 和滤色器基板 200 的公共电极层 270 之间形成的电场强度来改变液晶分子的取向角度。

[0059] 图 3A 到 3E 是示出根据本发明示范性实施例的图 2 中阵列基板的制造方法的横截面图。

[0060] 参考图 2 和 3A, 栅极金属层 102 形成在基片 101 上。构图栅极金属层 102 从而在基片 101 上形成栅极金属图案。栅极金属图案包括栅极线 GLn、栅极 111 和存储电容器 130

的第一电极 131。

[0061] 栅极金属层 102 包括第一无定形碳膜 102a 和第一低电阻金属膜 102b。

[0062] 具体而言,可以通过 PECVD 方法用碳氢化合物气体例如甲烷、乙烷、丙烷、乙炔、丙烯和 / 或正丁烷在基片 101 上形成第一无定形碳膜 102a。

[0063] 在本发明的示范性实施例中,可以有利地用氮气和 / 或氨给第一无定形碳膜 102a 掺杂氮离子。掺杂有氮离子的无定形碳 (a-C:H(N)) 的电阻可以比未掺杂的无定形碳 (a-C:H) 的电阻低几十倍。因此,掺杂有氮离子的无定形碳膜可以大大地减小金属线路的电阻。

[0064] 第一无定形碳膜 102a 可以具有大约 100 $\text{\AA}$ 到大约 500 $\text{\AA}$ 的厚度。第一低电阻金属膜 102b 形成在具有第一无定形碳膜 102a 的基片 101 上。例如,可以通过溅射方法用铜或者铜合金形成第一低电阻金属膜 102b。

[0065] 光致抗蚀剂膜形成在具有栅极金属层 102 的基片 101 上,并且构图,从而在栅极金属层 102 上形成光致抗蚀剂图案 (PR)。光致抗蚀剂图案形成在用于形成栅极金属图案的区域上,即栅极线区域 GLA、栅极区域 GA 和存储电容器的第一电极区域 EA 上。

[0066] 利用光致抗蚀剂图案作为蚀刻掩模从基片 101 除去部分第一低电阻金属膜 102b。然后利用氧等离子体除去光致抗蚀剂图案。在除去光致抗蚀剂图案时,可以同时从基片 101 除去由于除去第一低电阻金属膜 102b 而暴露出来的一部分第一无定形碳膜 102a,因为第一无定形碳膜 102a 可以具有和光致抗蚀剂图案类似的膜性能。因此,不需要除去第一无定形碳膜 102a 的附加工艺。

[0067] 结果,通过构图第一低电阻金属膜 102b 和第一无定形碳膜 102a 以及通过从基片 101 除去光致抗蚀剂图案,在基片 101 上形成了栅极金属图案。

[0068] 栅极金属图案包括在第一低电阻金属膜 102b 下面的第一无定形碳膜 102a,因此可以提高第一低电阻金属膜 102b 和基片 101 之间的粘附力。因此,可以防止在金属线路例如栅极金属图案中产生缺陷。

[0069] 参考图 2 和 3B,栅极绝缘层 103 形成在具有栅极金属图案的基片 101 上。例如,可以通过 PECVD 方法利用氮化硅形成栅极绝缘层 103。栅极绝缘层 103 可以具有大约 4000 $\text{\AA}$ 的厚度。

[0070] 有源膜 112a 形成在具有栅极绝缘层 103 的基片 101 上,并且电阻接触膜 112b 形成在有源膜 112a 上。可以通过 PECVD 方法利用非晶硅 (a-Si:H) 形成有源膜 112a,并且可以通过 PECVD 方法利用重掺杂 N⁺ 型离子的非晶硅形成电阻接触膜 112b。

[0071] 附加的光致抗蚀剂图案 (未示出) 形成在具有电阻接触膜 112b 的基片 101 上。利用光致抗蚀剂图案作为蚀刻掩模依次构图电阻接触膜 112b 和有源膜 112a,从而在具有栅极绝缘层 103 的基片 101 上形成开关元件 110 的沟道 112。

[0072] 参考图 2、3C 和 3D,源极金属层 104 形成在具有沟道 112 的基片 101 上。构图源极金属层 104,从而在基片 101 上形成源极金属图案。源极金属图案包括源极线 DLm、源极 113、漏极 114 和存储电容器 130 的第二电极 132。

[0073] 源极金属层 104 包括第二无定形碳膜 104a 和第二低电阻金属膜 104b。

[0074] 可以通过 PECVD 方法形成具有大约 100 $\text{\AA}$ 到大约 500 $\text{\AA}$ 的厚度的无定形碳膜 104a。第二低电阻金属膜 104b 可以通过溅射方法形成在第二无定形碳膜 104a 上。

[0075] 可以通过 PECVD 方法用碳氢化合物气体例如甲烷、乙烷、丙烷、乙炔、丙烯和 / 或正丁烷形成第二无定形碳膜 104a。第二无定形碳膜 104a 掺杂氮离子是有益的。掺杂有氮离子的无定形碳 (a-C:H(N)) 的电阻可以比未掺杂的无定形碳 (a-C:H) 的电阻低几十倍。因此, 掺杂有氮离子的无定形碳膜可以大大地减小金属线路的电阻。

[0076] 第二低电阻金属膜 104b 形成在具有第二无定形碳膜 104a 的基片 101 上。例如, 可以通过溅射方法利用铜或铜合金形成第二低电阻金属膜 104b。

[0077] 光致抗蚀剂膜形成在具有源极金属层 104 的基片 101 上, 并且构图, 从而在源极金属层 104 上形成光致抗蚀剂图案 (PR)。光致抗蚀剂图案形成在用于形成源极金属图案的区域上。也就是说光致抗蚀剂膜形成在源极线区域 DLA、源极区域 SA 和漏极区域 DA 上。漏极区域 DA 包括存储电容器 130 的第二电极区域。

[0078] 利用光致抗蚀剂图案构图第二低电阻金属膜 104b。然后利用氧等离子体除去光致抗蚀剂图案。在除去光致抗蚀剂图案时, 可以同时从基片 101 除去由于除去了第二低电阻金属膜 104b 而暴露出来的一部分第二无定形碳膜 104a。而且, 也从基片 101 除去暴露在开关元件 110 的沟道区域 CH 中的一部分第二无定形碳膜 104a。第二无定形碳膜 104a 可以具有和光致抗蚀剂图案类似的膜性能。因此, 不需要除去第二无定形碳膜 104a 的附加工艺。

[0079] 第二无定形碳膜 104a 和电阻接触膜 112b 接触, 从而提高源极 113 和漏极 114 与电阻接触膜 112b 之间的粘附力。第二无定形碳膜 104a 还可以防止 第二低电阻金属膜 104b 的铜离子扩散到电阻接触膜 112b 中。因此, 可以防止第二低电阻金属膜 104b 的铜离子和沟道 112 的硅离子发生反应。因此, 可以防止在金属线路例如源极金属图案中产生缺陷。

[0080] 参考图 2 和 3E, 除去在源极 113 和漏极 114 之间暴露的一部分电阻接触膜 112b, 从而完成开关元件 110 的沟道 112。

[0081] 钝化层 105 形成在具有源极金属图案的基片 101 上。可以通过 PECVE 工艺利用绝缘材料例如氮化硅而形成钝化层 105。钝化层 105 可以具有大约 1000 Å 的厚度。

[0082] 通过钝化层 105 形成接触孔 150, 从而暴露一部分漏极 114。像素电极 170 形成在具有接触孔 150 的基片 101 上。通过在基片 101 上沉积透明导电材料和通过构图该透明导电材料, 形成像素电极 170。透明导电材料的例子可以包括氧化铟锡 (ITO)、氧化铟锌 (IZO) 和 / 或氧化铟锡锌等等。像素电极 170 通过接触孔 150 电连接到漏极 114。在开关元件 110 导通时, 像素电压被施加给像素电极 170。

[0083] 包括无定形碳膜和低电阻金属膜的金属线路的例子可以包括栅极金属图案和源极金属图案, 如上所述。但是, 无定形碳膜与硅基材料可以具有强粘附性, 并且防止铜离子扩散, 因此无定形碳膜和低电阻金属膜可以有利地用于形成源极金属图案。而且, 尽管上面说明了具有包括无定形碳膜和在无定形碳膜上形成的低电阻金属膜的双层结构的金属线路, 但是金属线路可以具有三层结构, 包括分别在低电阻金属膜的上面和下面形成的两个无定形碳膜。

[0084] 图 4A 到 4D 是示出根据本发明示范性实施例的图 2 中阵列基板的制造方法的横截面图。

[0085] 参考图 4A, 栅极金属层形成在基片 401 上, 并且构图, 从而在基片 401 上形成栅极金属图案。例如, 可以通过溅射方法用铜或铜合金形成栅极金属层。栅极金属图案包括栅极线 GLn、栅极 411 和存储电容器的第一电极 431。栅极金属层可以具有双层结构或三层结

构,包括低电阻金属膜和至少一个无定形碳膜,如上面参考图 3A 所述。

[0086] 栅极绝缘层 403 形成在具有栅极金属图案的基片 401 上。可以通过 PECVD 方法利用绝缘材料例如氮化硅来形成栅极绝缘层。

[0087] 有源膜 412a、电阻接触膜 412b 和无定形碳膜 404a 依次形成在栅极绝缘层 403 上。可以通过 PECVD 方法利用非晶硅 ($a\text{-Si:H}$) 来形成有源膜 412a,可以通过 PECVD 方法利用重掺杂 N^+ 型离子的非晶硅来形成电阻接触膜 412b。无定形碳膜 404a 可以具有大约 100 Å 到 500 Å 的厚度。

[0088] 可以通过 PECVD 方法用碳氢化合物气体例如甲烷、乙烷、丙烷、乙炔、丙烯和 / 或正丁烷形成无定形碳膜 404a。无定形碳膜 404a 可以有利地掺杂氮离子,从而改善低电阻性能。

[0089] 光致抗蚀剂图案 (未示出) 形成在具有无定形碳膜 404a 的基片 401 上。除去部分有源膜 412a、电阻接触膜 412b 和无定形碳膜 404a,从而形成开关元件 410 的沟道 412。可以利用氧等离子体同时蚀刻有源膜 412a、电阻接触膜 412b 和无定形碳膜 404a。

[0090] 参考图 4B 和 4C,源极金属层 404b 形成在具有沟道 412 的基片 401 上,然后构图,从而形成源极金属图案。例如,可以利用铜或铜合金形成源极金属层 404b。源极金属图案包括源极线 DLm、源极 412、漏极 414 和存储电容器 430 的第二电极 432。

[0091] 具体而言,光致抗蚀剂膜形成在具有源极金属层 404b 的基片上,并且构图,从而在用于形成源极金属图案的区域形成光致抗蚀剂图案。也就是说,光致抗蚀剂图案形成在源极线区域 DLA、源极区域 SA 和包括存储电容器的第二电极区域的漏极区域 DA 上。

[0092] 利用光致抗蚀剂图案构图源极金属层 404b。然后利用氧等离子体除去光致抗蚀剂图案。在除去光致抗蚀剂图案时,可以同时除去由于除去源极金属层 404b 而暴露的一部分无定形碳膜 404a,因为无定形碳膜 404a 可以具有和光致抗蚀剂图案类似的膜性能。因此,不需要除去无定形碳膜 404a 的附加工艺。

[0093] 而且,还从基片 401 除去在开关元件 410 的沟道区域 CH 中暴露的一部分无定形碳膜 404a,从而暴露沟道 412 的电阻接触膜 412b。

[0094] 参考图 4C,从基片 401 除去在源极 413 和漏极 414 之间暴露的一部分电阻接触膜 412b,从而完成开关元件 410。

[0095] 形成在源极 413 和漏极 414 下面的无定形碳膜 404a 与电阻接触膜 412b 接触,从而提高源极 413 和漏极 414 与电阻接触膜 412b 之间的粘附力。而且,无定形碳膜 404a 可以防止源极 413 和漏极 414 的铜离子扩散到电阻接触膜 412b 中。

[0096] 结果,可以防止源极 413 和漏极 414 的铜离子和沟道 412 的硅离子发生反应。因此,可以防止或减少在金属线路例如源极金属图案中产生缺陷。

[0097] 参考图 4D,利用绝缘材料例如氮化硅在具有源极金属图案的基片 401 上形成钝化层 405。通过钝化层 405 形成接触孔 450,从而暴露一部分漏极 414。利用透明导电材料在具有接触孔 450 的基片上形成像素电极 470。像素电极 470 通过接触孔 450 电连接到漏极 414。

[0098] 如上所述,无定形碳膜可以仅仅形成在与开关元件 410 的沟道 412 接触的一部分源极 413 和漏极 414 的下面。可选择地,栅极金属层和源极金属层可以具有包括至少一个无定形碳膜的双层结构或三层结构。

[0099] 图 5A 到 5D 是示出根据本发明示范性实施例的图 2 中阵列基板的形成方法的横截面图。

[0100] 参考图 5A, 栅极金属层形成在基片 501 上, 并且构图, 从而形成栅极金属图案。例如, 可以通过溅射方法用铜或铜合金形成栅极金属层。栅极金属图案包括栅极线 GLn、栅极 511 和存储电容器的第一电极 531。可选择地, 栅极金属层可以具有包括无定形碳膜和低电阻金属膜的双层结构, 如上面参考图 3A 所述。

[0101] 参考图 5B, 栅极绝缘层 502 形成在具有栅极金属图案的基片 501 上。可以通过 PECVD 方法利用绝缘材料例如氮化硅来形成栅极绝缘层 502。

[0102] 有源膜 503a、电阻接触膜 503b、第一无定形碳膜 504a、低电阻金属膜 504b 和第二无定形碳膜 504c 依次形成在栅极绝缘层 502 上。可以用非晶硅 (a-Si:H) 来形成有源膜 503a, 并且可以利用重掺杂 N⁺ 型离子的非晶硅来形成电阻接触膜 503b。可以利用铜或铜合金来形成低电阻金属膜 504b。第一和第二无定形碳膜 504a 和 504c 可以具有大约 100 Å 到大约 500 Å 的厚度。

[0103] 可以通过 PECVD 方法用碳氢化合物气体例如甲烷、乙烷、丙烷、乙炔、丙烯和 / 或正丁烷形成第一和第二无定形碳膜 504a 和 504c。第一和第二无定形碳膜 504a 和 504c 可以有利地用氮气和 / 或氨来掺杂氮离子。

[0104] 有源膜 503a 和电阻接触膜 503b 可以用作形成开关元件的沟道的沟道层 503, 第一和第二无定形碳膜 504a 和 504c 以及低电阻金属膜 504b 可以用作形成源极金属图案的源极金属层 504。源极金属图案包括源极线、源极、漏极和存储电容器的第二电极。

[0105] 光致抗蚀剂膜形成在具有第二无定形碳膜 504c 的基片 501 上, 然后构图, 从而在用于形成源极金属图案的区域上形成光致抗蚀剂图案。也就是说, 光致抗蚀剂图案形成在源极线区域 DLA、源极区域 SA 和包括存储电容器的第二电极区域的漏极区域 DA 上。

[0106] 通过湿法蚀刻工艺利用光致抗蚀剂图案来构图源极金属层 504。然后, 通过干法蚀刻工艺来构图沟道层 503。结果, 在基片 501 上形成源极金属图案。

[0107] 参考图 5C, 构图源极金属层 504 和沟道层 503, 从而在基片 501 上形成形成源极金属图案。源极金属图案包括源极线 DLm、源极 513、漏极 514 和存储电容器 530 的第二电极 532。还构图第二无定形碳膜 504c 和低电阻碳膜 504b, 从而暴露限定在源极 513 和漏极 514 之间的沟道区域 CH 的第一无定形碳膜 504a。在利用氧等离子体除去光致抗蚀剂图案时, 可以同时从基片 501 除去在沟道区域 CH 中暴露的第一无定形碳膜 504a。

[0108] 参考图 5D, 除去沟道区域 CH 的第一无定形碳膜 504a, 从而暴露沟道 512 的电阻接触膜 503b。利用源极 513 和漏极 514 作为掩模除去电阻接触膜 503b, 完成开关元件 510。

[0109] 钝化层 505 形成在具有源极金属图案的基片 501 上。利用绝缘材料例如氮化硅形成钝化层。通过钝化层 505 形成接触孔 550, 从而暴露一部分漏极 514。

[0110] 用干法蚀刻工艺通过钝化层 505 形成接触孔 550。然后利用氧等离子体从漏极 514 除去部分第二无定形碳膜 504c, 从而暴露漏极 514 的一部分低电阻金属膜 504b。

[0111] 通过在基片 501 上沉积透明导电材料并通过构图透明导电层, 在具有接触孔 550 的基片 501 上形成像素电极 570。像素电极 570 通过接触孔 550 电连接到漏极 514。

[0112] 在低电阻金属膜 504b 上面和下面形成的第一和第二无定形碳膜 504a 和 504c 可以提高与低电阻金属膜 504b 下方形成的电阻接触膜 503b 的粘附力, 并且可以防止铜离子

扩散到电阻接触膜 503b 中。而且,第二无定形碳膜 504c 可以提高和低电阻金属膜 504b 上方形成的钝化层 505 的粘附性能。

[0113] 栅极金属层可以包括双层结构,包括无定形碳膜和在无定形碳膜上形成的低电阻金属膜。可选择地,栅极金属层可以包括三层结构,包括低电阻金属膜以及在低电阻金属膜上面和下面形成的两个无定形碳膜,如图 5B 中的 源极金属层 504。

[0114] 当栅极金属层具有上述三层结构时,三层结构的上面的无定形碳膜可以和低电阻金属膜一起蚀刻,从而在基片上形成栅极金属图案。在从栅极金属图案除去光致抗蚀剂图案时,可以除去由于除去低电阻金属膜而暴露的三层结构的下面的无定形碳膜。

[0115] 通常利用绝缘材料例如氮化硅在栅极金属图案上形成栅极绝缘层。因此,栅极金属层可以有利地包括在低电阻金属膜上形成的上面的无定形碳膜,从而提高与栅极绝缘层的粘附性能。在形成栅极金属图案的蚀刻工艺中,可以和低电阻金属膜同时蚀刻上部无定形碳膜。

[0116] 根据本发明的示范性实施例,包括无定形碳膜和低电阻金属膜的金属线路在低电阻金属膜和相邻层之间可以具有更高的粘附性能。而且,无定形碳膜可以防止低电阻金属膜的金属离子例如铜离子扩散到相邻层中。因此,可以防止在金属线路中产生缺陷,并可以提高金属线路的可靠性。

[0117] 此外,无定形碳膜可以非常均匀地形成在大区域中,并且可以容易地调节无定形碳膜的厚度。

[0118] 而且,无定形碳膜相对于其它种类的层可以具有高蚀刻选择性,并且具有和光致抗蚀剂膜相同的膜性能。因此,无定形碳膜可以容易地形成在基片上,并且和光致抗蚀剂膜一起除去,而没有附加的除去工艺。结果,可以通过简单的方法形成金属线路。

[0119] 前面的是本发明示意性的示范性实施例,并不能看作其限制。尽管已经说明了本发明的示范性实施例,但是本领域技术人员容易理解,可以在示范性实施例中进行很多修改,而不脱离本发明新颖的教导和优点。因此,所有这种修改都将在权利要求所限定的本发明的范围内。因此,可以理解,前面的是本发明的示意,而不能看作限制于公开的特定实施例。对公开的实施例的修改和其它实施例将包括在附加的权利要求的范围内。本发明由下面的权利要求限定,权利要求的等价物将包括在其中。

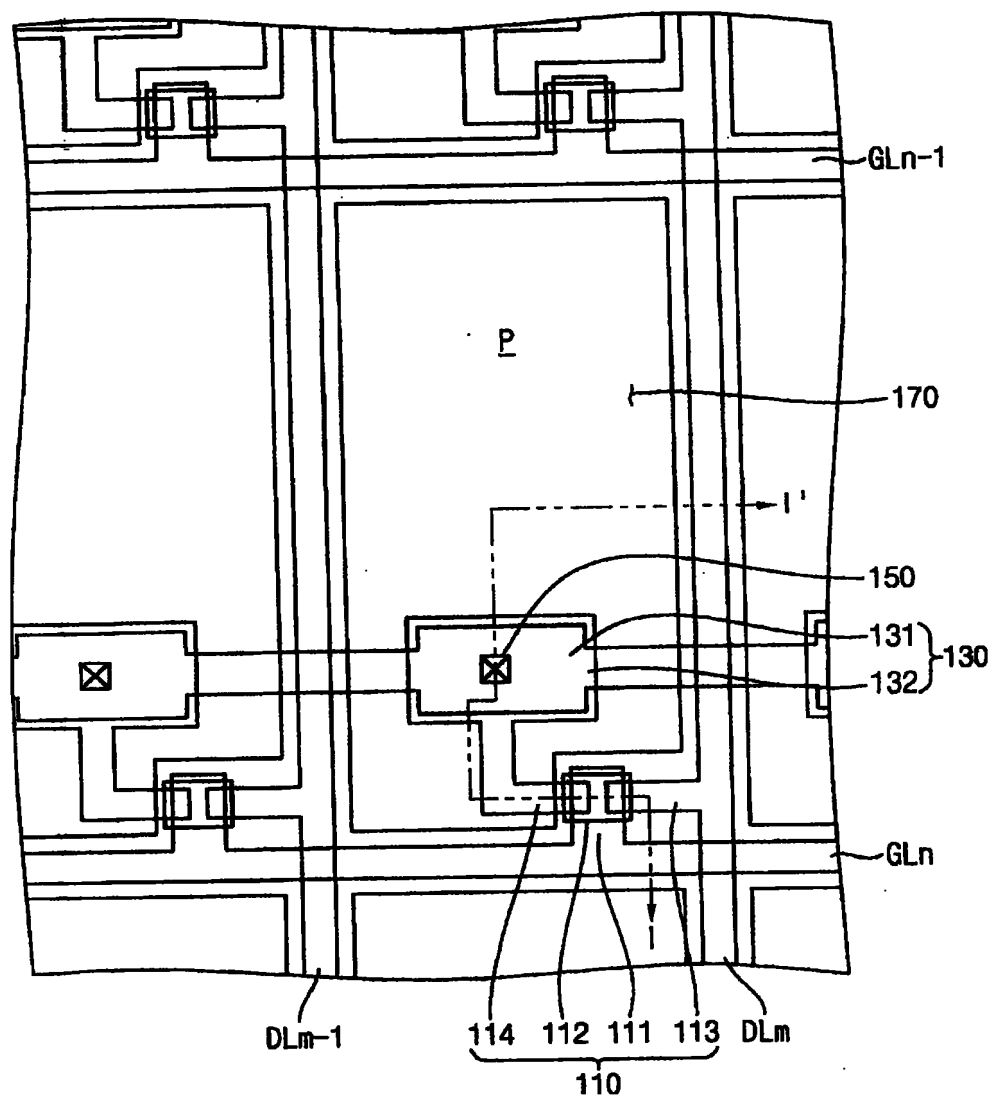


图 1

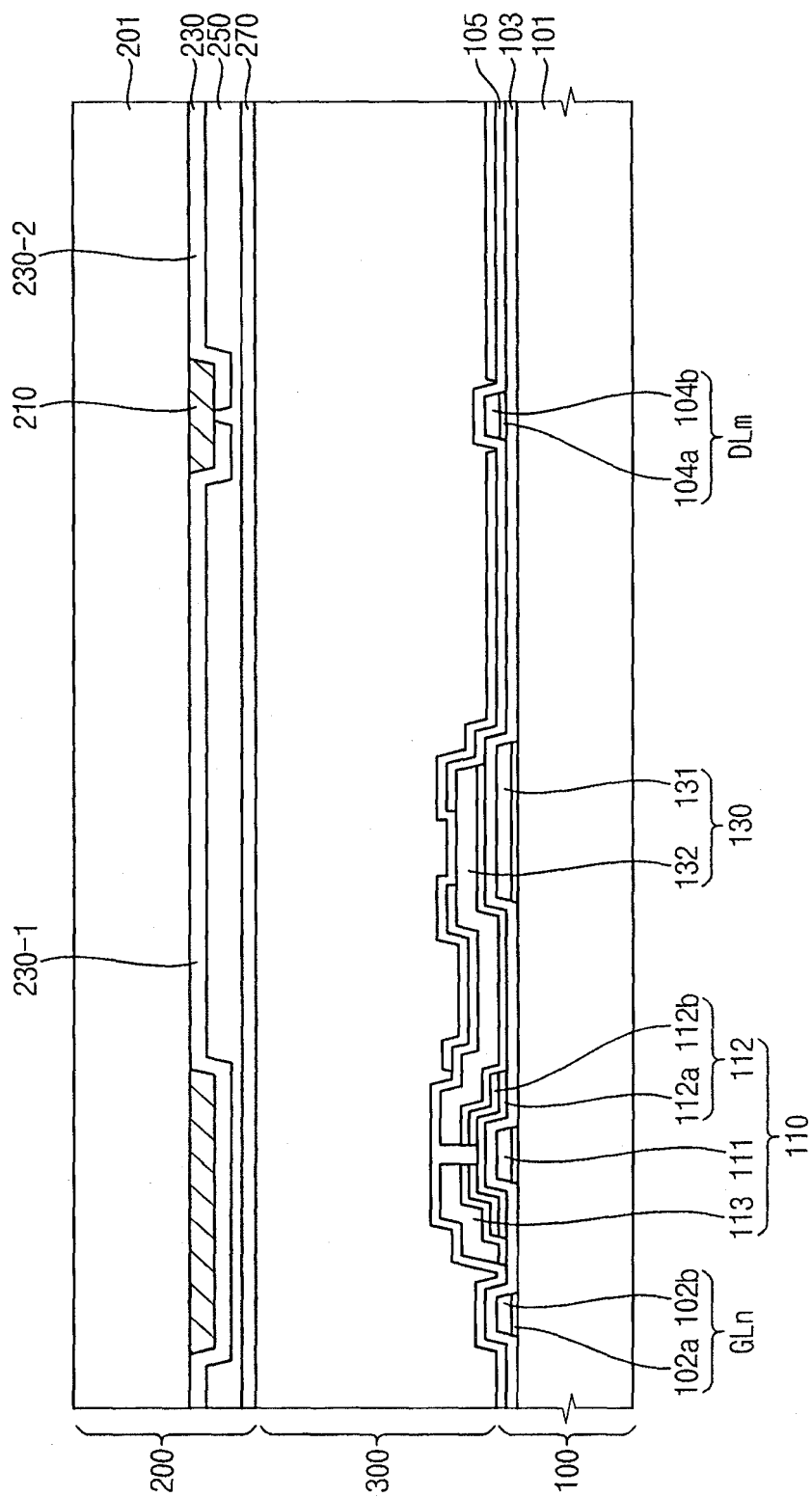


图 2

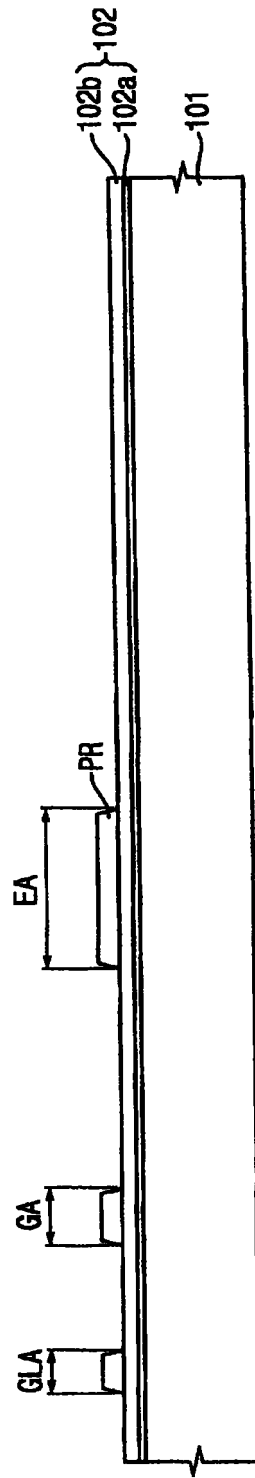


图 3A

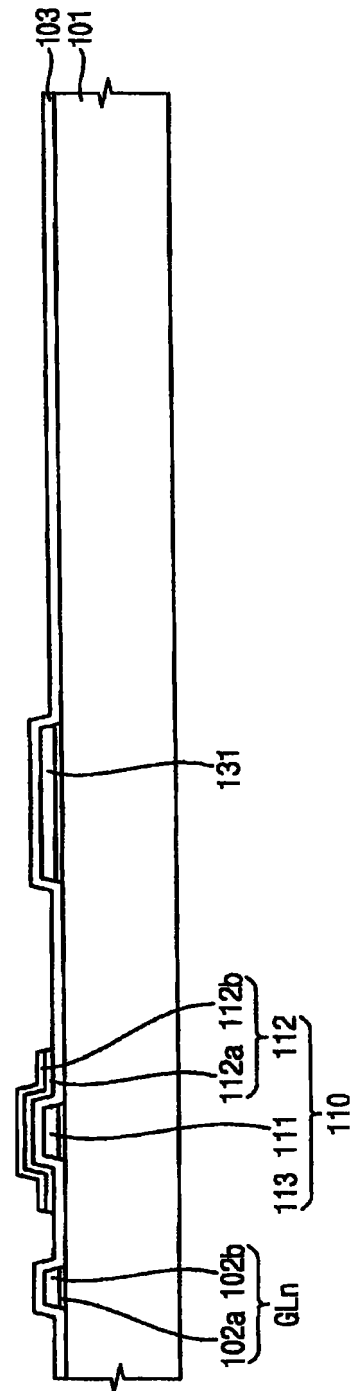


图 3B

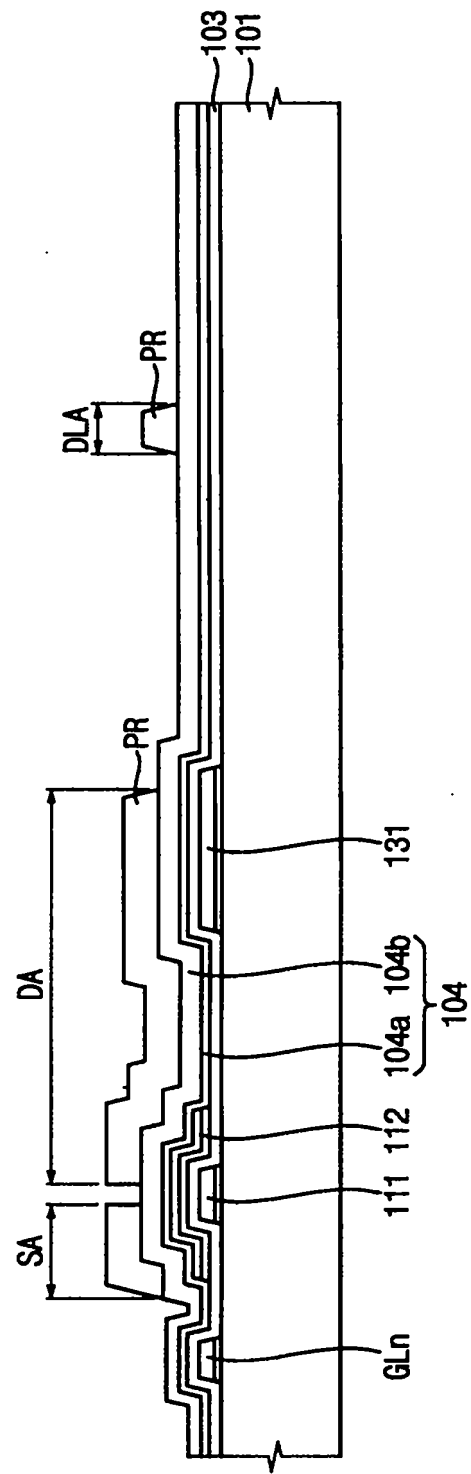


图 3C

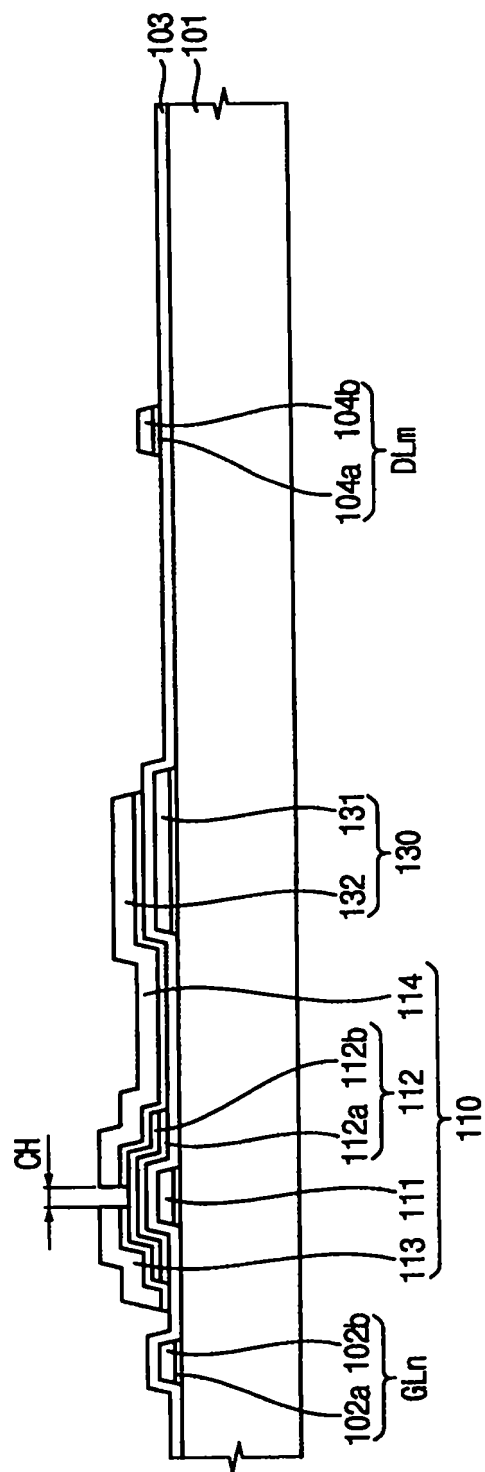


图 3D

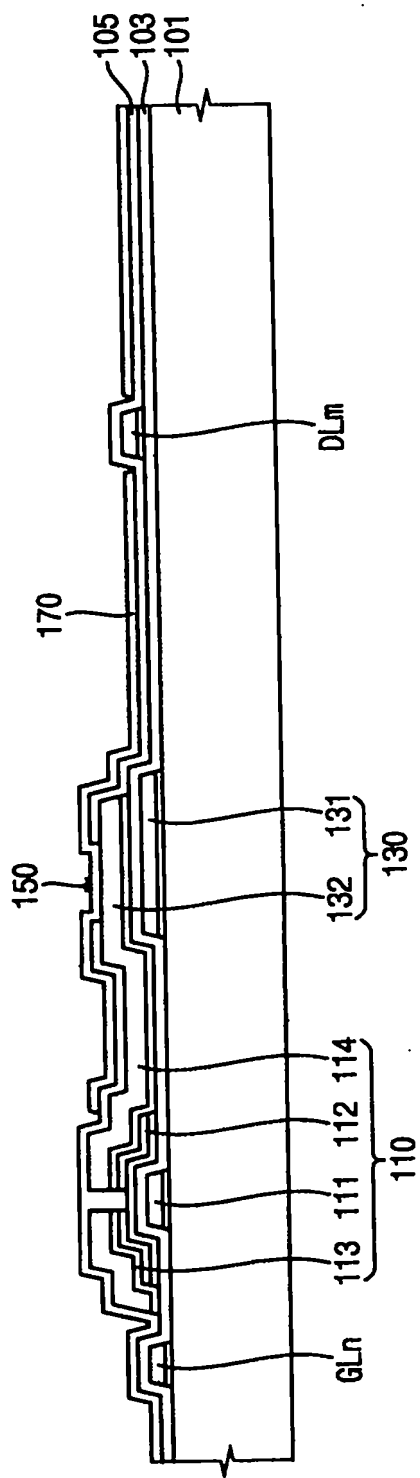


图 3E

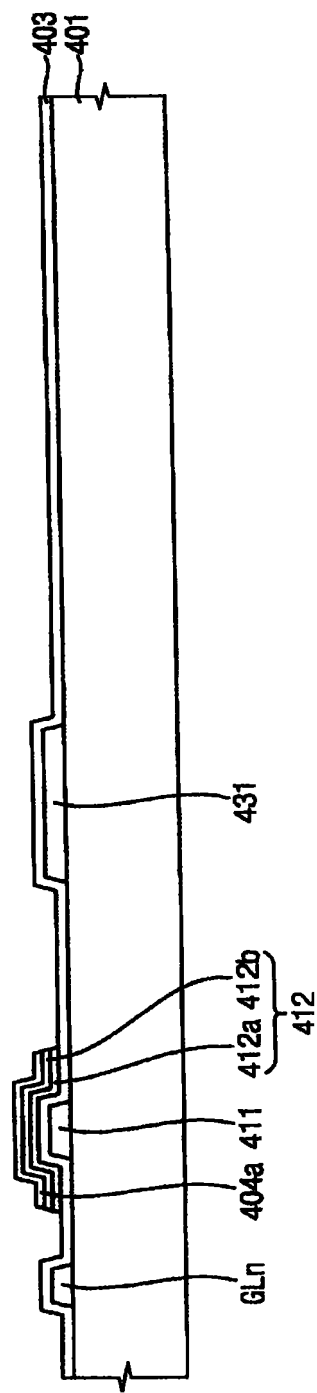


图 4A

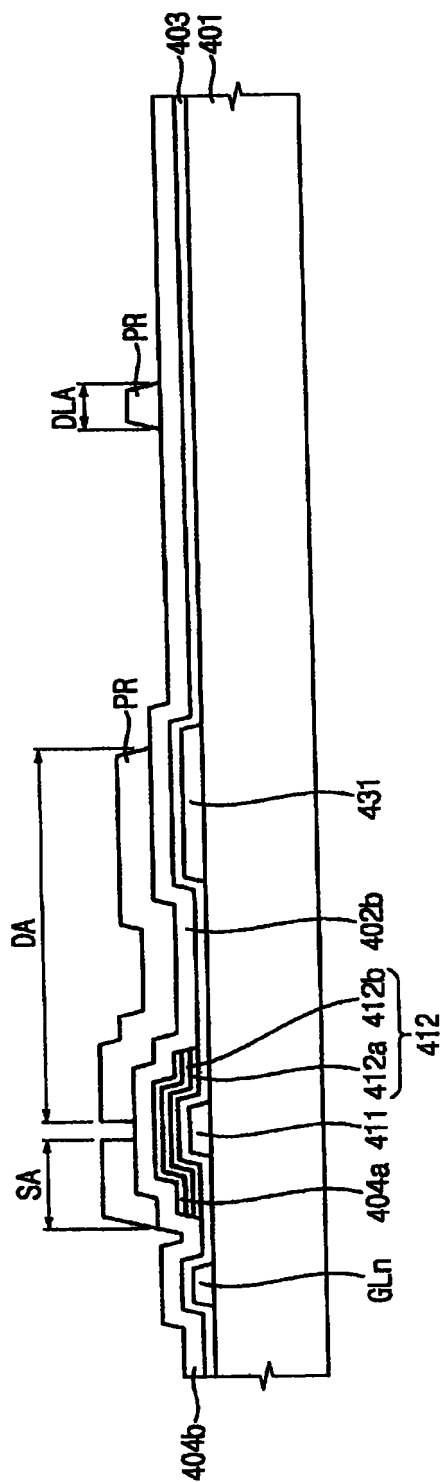


图 4B

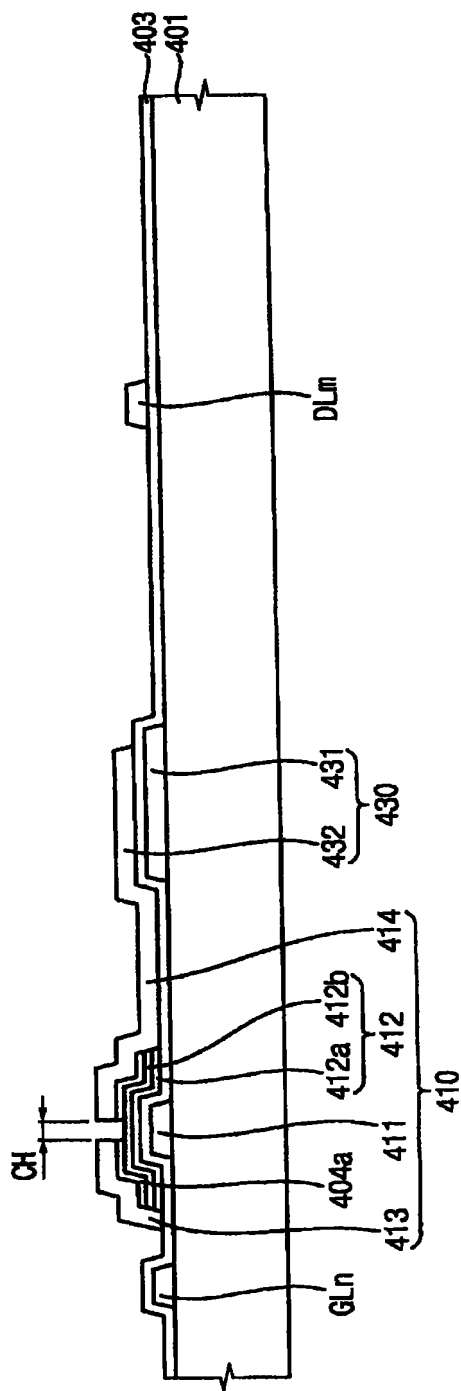


图 4C

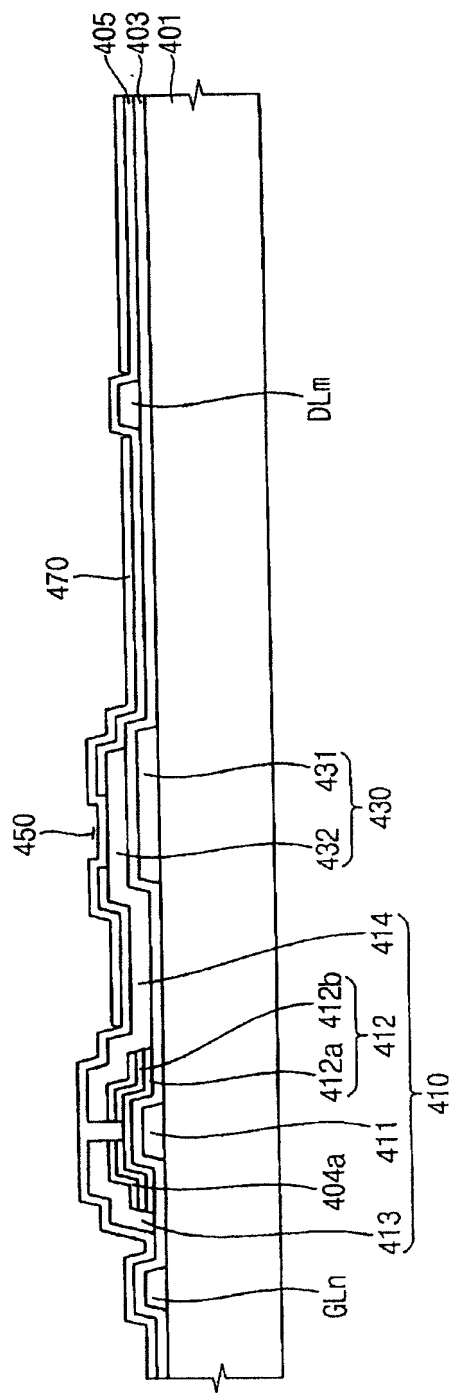


图 4D

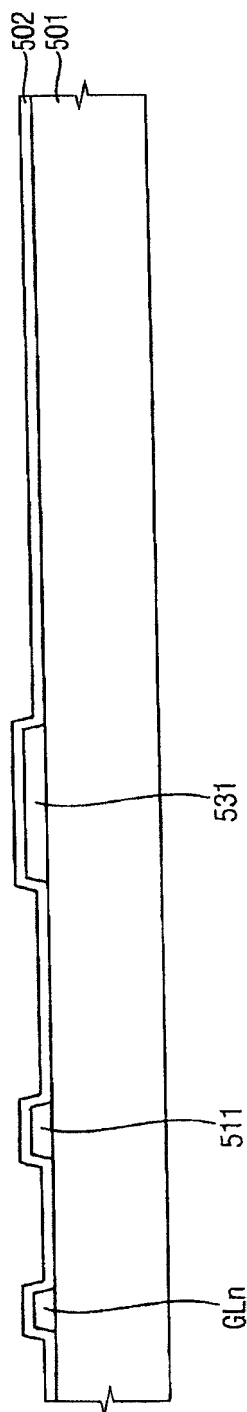


图 5A

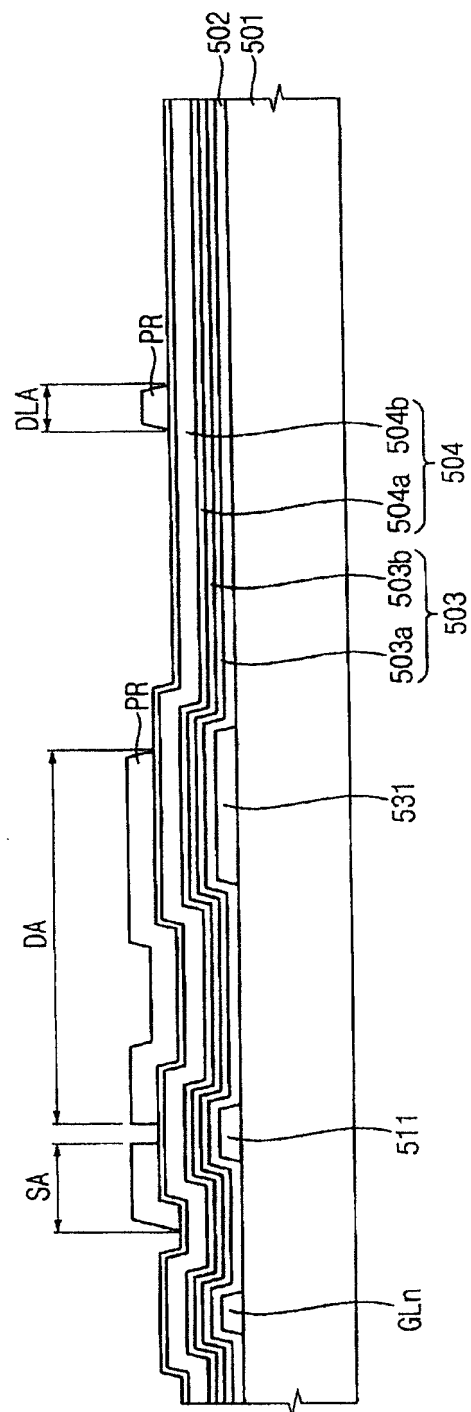


图 5B

