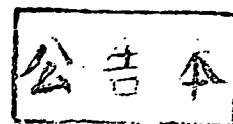


發明專利說明書



(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：97110380

※申請日期：97 年 03 月 24 日

※IPC 分類：

一、發明名稱：

H01L 21/77, 21/76, 21/76
(2006.01)

(中) 半導體裝置的製造方法

(英) Method for manufacturing semiconductor device

二、申請人：(共 1 人)

1. 姓 名：(中) 半導體能源研究所股份有限公司

(英) SEMICONDUCTOR ENERGY LABORATORY CO., LTD.

代表人：(中) 1. 山崎舜平

(英) 1. YAMAZAKI, SHUNPEI

地 址：(中) 日本國神奈川縣厚木市長谷三九八番地

(英) 398, Hase, Atsugi-shi, Kanagawa-ken 243-0036, Japan

國籍：(中英) 日本 JAPAN

三、發明人：(共 4 人)

1. 姓 名：(中) 道前芳隆

(英) DOZEN, YOSHITAKA

國 籍：(中) 日本

(英) JAPAN

2. 姓 名：(中) 杉山榮二

(英) SUGIYAMA, EIJI

國 籍：(中) 日本

(英) JAPAN

3. 姓 名：(中) 大谷久

(英) OHTANI, HISASHI

國 籍：(中) 日本

(英) JAPAN

4. 姓 名：(中) 鶴目卓也

(英) TSURUME, TAKUYA

國 籍：(中) 日本

四、聲明事項：

◎本案申請前已向下列國家（地區）申請專利 ☐ 主張國際優先權：

【格式請依：受理國家（地區）；申請日；申請案號數 順序註記】

1. 日本 ; 2007/03/26 ; 2007-079264 ☒ 有主張優先權

五、中文發明摘要

發明之名稱：半導體裝置的製造方法

本發明提供一種以高成品率製造高可靠性半導體裝置的方法，該半導體裝置不會因來自外部的局部壓力而損壞。本發明係以下列步驟製造半導體裝置：形成具有使用單晶半導體基板或 SOI 基板形成的半導體元件的元件基板；在元件基板上設置由有機化合物或無機化合物所形成的纖維體，對元件基板及纖維體塗佈包含有機樹脂的組合物；以及加熱，從而在元件基板上形成其中含有由有機化合物或無機化合物形成的纖維體的密封層。

六、英文發明摘要

發明之名稱：

METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICE

To provide a method for manufacturing a highly-reliable semiconductor device, which is not damaged by external local pressure, with a high yield, a semiconductor device is manufactured by forming an element substrate having a semiconductor element formed using a single-crystal semiconductor substrate or an SOI substrate, providing the element substrate with a fibrous body formed from an organic compound or an inorganic compound, applying a composition containing an organic resin to the element substrate and the fibrous body so that the fibrous body is impregnated with the organic resin, and heating to provide the element substrate with a sealing layer in which the fibrous body formed from an organic compound or an inorganic compound is contained.

七、指定代表圖：

(一)、本案指定代表圖為：第 (1C) 圖

(二)、本代表圖之元件代表符號簡單說明：

120：密封層

121：有機樹脂層

1102：元件基板

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

九、發明說明

【發明所屬之技術領域】

本發明關於具有使用單晶半導體基板或 SOI 基板形成的半導體元件的半導體裝置的製造方法。

【先前技術】

現在，無線晶片、感測器等各種裝置的薄型化在產品小型化方面成為重要因素，該技術及使用範圍迅速地擴大。由於這些薄型化了的各種裝置具有某個程度的柔性，因此可以將它設置在彎曲的物品中使用。

此外，專利文獻 1 公開了一種半導體裝置，其中，將尺寸為 0.5mm 以下的半導體晶片嵌入到紙張或薄膜狀的介質中，改善了彎曲及負荷的集中。

[專利文獻 1]

日本專利特開 2004-78991 號公報

【發明內容】

然而，將天線安裝在晶片中而內嵌(片上(on-chip)化)的半導體裝置存在如下問題：若晶片的面積小，則天線尺寸減縮，通信距離變短。此外，在將設置在紙張或薄膜介質中的天線連接到晶片來製造半導體裝置的情況下，若晶片小，則產生連接不良，成品率降低。

於是，本發明提供高成品率地製造半導體裝置的方法，該半導體裝置不會因來自外部的局部壓力而破壞，可

靠性高。

本發明的特徵在於，半導體裝置係藉由以下步驟而製造：形成具有使用單晶基板或 SOI 基板形成的半導體元件的元件基板；在元件基板上設置有機化合物或無機化合物的纖維體；在元件基板及纖維體上塗佈包含有機樹脂的組合物並使有機樹脂浸漬到纖維體中；以及加熱，從而在元件基板上形成包括有機化合物或無機化合物的纖維體的密封層。

此外，本發明的特徵在於，半導體裝置係藉由以下步驟而製造：形成具有使用單晶基板或 SOI 基板形成的半導體元件的元件基板；在元件基板上塗佈包含有機樹脂的組合物；在元件基板及有機樹脂層上設置有機化合物或無機化合物的纖維體並使有機樹脂浸漬到纖維體中；以及加熱，從而在元件基板上形成包括有機化合物或無機化合物的纖維體的密封層。

元件基板的厚度優選為 $1\mu\text{m} \sim 80\mu\text{m}$ ，更優選為 $1\mu\text{m} \sim 50\mu\text{m}$ ，更優選為 $1\mu\text{m} \sim 20\mu\text{m}$ ，更優選為 $1\mu\text{m} \sim 10\mu\text{m}$ ，進一步優選為 $1\mu\text{m} \sim 5\mu\text{m}$ ，而密封層的厚度優選為 $10\mu\text{m} \sim 100\mu\text{m}$ 。通過採用這樣的厚度，可以製造可彎曲的半導體裝置。

作為纖維體，可舉出使用有機化合物或無機化合物的高強度纖維的織布或無紡布。作為高強度纖維，具體為拉伸彈性模量高的纖維，或者是楊氏模量高的纖維。

此外，作為有機樹脂，可以使用熱塑性樹脂或熱固性

樹脂。

藉由使用高強度纖維作為纖維體，即使半導體裝置受到局部壓力，該壓力也分散到纖維體的整體，可以防止半導體裝置的一部分延伸。即，可以防止一部分的延伸所引起的配線、半導體元件等的破壞。

根據本發明，可以以成品率高製造即使受到來自外部的局部壓力也不容易破損且可靠性高的半導體裝置。

【實施方式】

下面，基於附圖說明本發明的實施方式。但是，本發明可以藉由多種不同的方式來實施，只要是本領域的技術人員就可以很容易地理解，其方式及詳細內容在不脫離本發明的技術思想及其範圍的前提下可以作各種變更。因此，本發明不應該被解釋為僅限定在本實施方式所記載的內容中。另外，在用來說明實施方式的所有附圖中，以相同的符號標記相同的部分或具有相同功能的部分，省略對其的重復說明。

實施方式 1

在本實施方式中，將參照圖 1 示出成品率高地製造即使受到來自外部的局部壓力也不容易破損的半導體裝置的方法。

如圖 1A 所示，形成包含使用單晶半導體基板或 SOI 基板形成的半導體元件的元件基板 1102 及天線 112。接

著，在元件基板 1102 及天線 112 上設置纖維體 113。

作為包括在元件基板 1102 中的半導體元件的代表例子，有 MOS 電晶體、二極體、非易失性記憶元件等主動元件，電阻元件、電容元件等被動元件。此外，優選使用單晶半導體基板，具有代表性的為使用具有 n 型或 p 型的導電型的單晶矽基板(矽片)、化合物半導體基板(GaAs 基板、InP 基板、GaN 基板、SiC 基板、紅寶石基板、ZnSe 基板等)。另外，也可以使用 SOI(絕緣體上矽)基板。作為 SOI 基板，可以使用如下的基板：向鏡面研磨晶片內注入氧離子，然後藉由進行高溫退火，在離表面某一深度的位置形成氧化層，同時消除產生於表面層的缺陷而製成的 SIMOX(注氧隔離，Separation by Implanted Oxygen)基板；通過利用注入氫離子而形成的微小空隙的熱處理所引起的成長來劈開 Si 基板的智慧剝離法或 ELTRAN(外延層轉移，Epitaxial Layer Transfer：佳能公司的註冊商標)法等形成的 SOI 基板。元件基板 1102 的厚度優選為 $1\mu\text{m} \sim 80\mu\text{m}$ ，更優選為 $1\mu\text{m} \sim 50\mu\text{m}$ ，更優選為 $1\mu\text{m} \sim 20\mu\text{m}$ ，更優選為 $1\mu\text{m} \sim 10\mu\text{m}$ ，進一步優選為 $1\mu\text{m} \sim 5\mu\text{m}$ 。藉由採用這樣的厚度，可以製造可彎曲的半導體裝置。此外，半導體裝置的俯視面積優選為 4mm^2 以上，更優選為 9mm^2 以上。

當在元件基板 1102 中至少形成 MOS 電晶體、電阻元件、電容元件、配線等時，作為半導體裝置，可以製造進行其他裝置的控制及資料的計算、加工的微處理器

(MPU)。MPU 包括 CPU、主記憶體、控制器、介面、I/O 埠等。

此外，當在元件基板 1102 中至少形成記憶元件及 MOS 電晶體時，作為半導體裝置，可以製造存儲裝置。作為記憶元件，有具有浮閘或電荷積蓄層的非易失性記憶元件、MOS 電晶體及與其連接的電容元件、具有 MOS 電晶體及與其連接的強介電層的電容元件、在一對電極之間夾有有機化合物層的有機記憶元件等。此外，作為具有這樣的記憶元件的半導體裝置，有 DRAM(動態隨機存取記憶體)、SRAM(靜態隨機存取記憶體)、FeRAM(鐵電隨機存取記憶體)、光罩 ROM(唯讀記憶體)、EPROM(電可編程唯讀記憶體)、EEPROM(電可擦可編程唯讀記憶體)、快閃記憶體等記憶體裝置。

另外，當在元件基板 1102 中至少形成二極體時，作為半導體裝置，可以製造光感測器、圖像感測器、太陽能電池等。作為二極體，有 PN 二極體、PIN 二極體、雪崩二極體、肖特基二極體等光電二極體等。

此外，當在元件基板 1102 中至少形成 MOS 電晶體並在元件基板 102 上形成電連接到 MOS 電晶體的天線時，作為半導體裝置，可以製造能夠無線地收發資訊的 ID 標籤、IC 標籤、RF(射頻)標籤、無線標籤、電子標籤、RFID(射頻識別)標籤、IC 卡、ID 卡等(下面表示為 RFID)。另外，本發明的半導體裝置包括密封由 MOS 電晶體等構成的積體電路部和天線而得的嵌體(inlet)以及將該

嵌體制成密封片狀或卡狀而得的裝置。另外，由於藉由將 RFID 的俯視面積設定為 4mm^2 以上，優選設定為 9mm^2 以上，可以形成尺寸大的天線，因此可以製造與通信設備之間的通信距離長的 RFID。

在此，作為包含使用單晶半導體基板或 SOI 基板形成的半導體元件的元件基板 1102，示出如下結構：MOS 電晶體 1060a、1060b，覆蓋 MOS 電晶體 1060a、1060b 的絕緣層 106，介以絕緣層 106 連接到 MOS 電晶體 1060a 的源極區域及漏極區域和 MOS 電晶體 1060b 的井區域的源極區域及漏極區域的導電層 108、109 以及覆蓋導電層 108、109 和絕緣層 106 的一部分的絕緣層 111。此外，示出在元件基板 1102 上介以絕緣層 111 連接到導電層 109 的天線 112。

MOS 電晶體 1060a 至少由半導體基板 101、雜質區域 1054a、閘極絕緣層 1055a、閘電極 1056a 構成。此外，MOS 電晶體 1060b 由井區域、雜質區域 1054b、閘極絕緣層 1055b、閘電極 1056b。在半導體基板 101 是 n 型的情況下，作為井區域，形成注入有 p 型雜質的 p 井區域 1053。作為 p 型雜質，例如使用硼，以 $5 \times 10^{15}\text{cm}^{-3}$ 至 $1 \times 10^{16}\text{cm}^{-3}$ 左右的濃度添加。藉由形成 p 井區域 1053，可以在該區域中形成 n 溝道型電晶體。此外，添加到 p 井區域 1053 中的 p 型雜質也具有控制 MOS 電晶體的閾值電壓的作用。形成在半導體基板 101 以及井區域 1053 的溝道形成區域形成在與閘電極 1056a、1056b 大致一致的區域

中，位於形成在半導體基板 101、p 井區域 1053 的一對雜質區域 1054a、1054b、1054d、1054e 之間。

在 MOS 電晶體中，一對雜質區域 1054a、1054b 為起到源極及漏極的作用的區域。藉由分別以約 10^{21}cm^{-3} 的峰值濃度添加作為 n 型雜質的磷或砷、作為 p 型雜質的硼而形成一對雜質區域 1054a、1054b。

閘電極 1056a、1056b 的側壁形成有間隔物 1057a、1057b，在其端部具有防止漏電流的效果。此外，可以利用該間隔物 1057a、1057b，在閘電極 1056a、1056b 的溝道長度方向的雙端的下方形成低濃度雜質區域 1054d、1054e。該低濃度雜質區域 1054d、1054e 起到低濃度漏極 (LDD) 的作用。雖然低濃度雜質區域 1054d、1054e 不是必要的結構，但是藉由設置該區域，可以緩和漏極端的電場來抑制 MOS 電晶體的劣化。

閘極絕緣層 1055a、1055b 可以藉由進行熱處理使半導體基板 101 的表面氧化，以氧化矽膜形成。此外，藉由在以熱氧化法形成氧化矽膜之後，進行氮化處理使氧化矽膜的表面氮化，從而可以以氧化矽膜以及具有氧和氮的膜 (氧氮化矽膜) 的疊層結構形成閘極絕緣層 1055a、1055b。閘極絕緣層 1055a、1055b 使用厚 $5\text{nm} \sim 50\text{nm}$ 的氧化矽及氧氮化矽等無機絕緣物形成。

閘電極 1056a、1056b 優選使用選自鉭 (Ta)、鎢 (W)、鈦 (Ti)、鉬 (Mo)、鉻 (Cr)、鈮 (Nb) 等的金屬或者以這些金屬為主要成分的合金材料或化合物材料形成。此外，可以

使用添加磷等雜質元素的多晶矽。此外，也可以使用單層或多層的金屬氮化物層和上述金屬層的疊層結構形成控制閘電極。作為金屬氮化物，可以使用氮化鎢、氮化鉬、氮化鈦。藉由設置金屬氮化物層，可以提高形成在金屬氮化物層上的金屬層的密合性，可以防止剝離。

絕緣層 106 起到層間絕緣層的作用，用於使 MOS 電晶體及起到配線的作用的導電層絕緣。絕緣層 106 可以藉由 CVD 法、濺射法等使用由氧化矽、氮化矽、氧氮化矽、氮氧化矽等具有氧或氮的絕緣層，包含 DLC(類金剛石碳)等碳的層，環氧、聚醯亞胺、聚醯胺、聚乙烯基苯酚、苯並環丁烯、丙烯酸類等的有機材料或者矽氧烷樹脂等矽烷材料形成的單層或疊層結構來進行設置。

導電層 108、109 起到配線、插頭等的作用。導電層 108、109 藉由 CVD 法或濺射法等使用選自鋁(Al)、鎢(W)、鈦(Ti)、鉭(Ta)、鉬(Mo)、鎳(Ni)、鉑(Pt)、銅(Cu)、金(Au)、銀(Ag)、錳(Mn)、釹(Nd)、碳(C)、矽(Si)的元素或者以這些元素為主要成分的合金材料或化合物材料以單層或疊層形成。以鋁為主要成分的合金材料例如相當於以鋁為主要成分且包含鎳的材料，或以鋁為主要成分且包含鎳及碳和矽的一方或兩方的合金材料。導電層 108、109 優選使用例如阻擋膜、鋁矽(Al-Si)膜和阻擋膜的疊層結構，或者阻擋膜、鋁矽(Al-Si)膜、氮化鈦(TiN)膜和阻擋膜的疊層結構。另外，阻擋膜相當於由鈦、鈦的氮化物、鉬或鉬的氮化物形成的薄膜。由於鋁及鋁矽的電

阻值低，成本低，因此最適合作為導電層 108、109 的形成材料。此外，當在上層和下層設置阻擋膜時，可以防止產生鋁及鋁矽的突起。另外，當形成由作為還原性高的元素的鈦形成的阻擋膜時，即使在結晶半導體基板上形成有薄的自然氧化膜也可以使該自然氧化膜還原，從而可以獲得與結晶半導體基板的良好接觸。

此外，也可以在導電層 109、絕緣層 106 上形成起到保護膜的作用的絕緣層。絕緣層由氮化矽、氮氧化矽、氧氮化矽、氧化矽、氮化碳、DLC 等形成。當通過離子輔助沈積形成保護膜時，可以形成緻密的保護膜。藉由設置具有保護膜的作用的絕緣層，可以抑制水分從外部侵入到 MOS 電晶體中。特別是藉由形成緻密的保護膜，其效果進一步提高。即，可以提高 MOS 電晶體及半導體裝置的電氣特性的可靠性。

此外，可以在絕緣層 106 上形成一組或多組導電層以及使該導電層絕緣的絕緣層，形成多層結構。藉由採用多層結構，可以實現高集成化。

天線 112 藉由採用液滴吐出法(噴墨法、分配器法等)吐具有銀(Ag)、金(Au)、銅(Cu)、鎳(Ni)、鉑(Pt)、鈀(Pd)、鉭(Ta)、鉬(Mo)以及鈦(Ti)等中的任意一種以上的金屬粒子的液滴或糊料，進行乾燥和燒成來形成。藉由採用液滴吐出法形成天線，可以縮減程序數，從而還可以縮減成本。

此外，也可以使用絲網印刷法形成天線 112。在使用

絲網印刷法的情況下，作為天線 112 的材料，選擇性地印刷將粒徑為數 nm～數十 μm 的導電性粒子溶解或分散於有機樹脂中而得的導電性糊料。作為導電性粒子，可以使用選自銀 (Ag)、金 (Au)、銅 (Cu)、鎳 (Ni)、鉑 (Pt)、鈀 (Pd)、鉭 (Ta)、鉬 (Mo) 以及鈦 (Ti) 等的任意一種以上的金屬粒子、鹵化銀的微粒或分散性納米粒子。此外，包含在導電性糊料中的有機樹脂可以使用選自起到金屬粒子的黏接材料、溶劑、分散劑或被覆材料的作用的有機樹脂的一種或多種。具有代表性的可以舉出環氧樹脂、有機矽樹脂等有機樹脂。此外，形成導電層時，優選在印刷導電性的糊料後進行燒成。

另外，除了絲網印刷法之外，天線 112 還可以使用照相凹版印刷等，也可以採用鍍覆法、濺射法等以導電性材料來形成。

在此，在藉由濺射法形成鋁層之後，使用藉由光刻程序形成的抗蝕光罩選擇性地進行蝕刻，形成天線 112。

此外，應用電磁耦合方式或者電磁感應方式 (例如，13.56MHz 頻帶) 作為 RFID 的信號傳送方式。在利用基於磁通量密度的變化的電磁感應的情況下，天線的俯視形狀可以形成為環形 (例如，環形天線) 或者螺旋形 (例如，螺旋天線)。

此外，也可以使用微波方式 (例如 UHF 頻帶 (860～960MHz 頻帶)、2.45GHz 頻帶等) 作為 RFID 的信號傳送方式。在此情況下，考慮用於信號傳送的電磁波波長，適當

地設定天線的長度等形狀即可。

圖 9A～9D 示出了可應用微波方式的 RFID 的天線 112 的一例。例如，可以將天線的俯視形狀形成爲直線形（例如，偶極天線（參照圖 9A））、平坦的形狀（例如平板天線（參照圖 9B））或者帶型的形狀（參照圖 9C、9D）等。此外，起到天線的作用的導電層的形狀並不限於直線形，可以考慮到電磁波的波長以曲線形狀、蛇行形狀或者它們的組合的形狀設置。

另外，元件基板 1102 優選背面部被部分去除而薄膜化。作爲部分去除背面部的方法，有物理研磨及化學去除。物理研磨是如下的方法：在半導體基板的表面（形成半導體元件的一側）上貼附保護膠帶之後，對半導體基板的背面進行機械磨削，藉由化學機械研磨對背面進行研磨。此外，化學去除有使用 SF_6 、 CF_4 等的氣體的幹法蝕刻，使用氫氟酸、硝酸、醋酸的混合液或氫氧化鉀水溶液的濕法蝕刻等。具有代表性的是，元件基板 1102 的厚度優選爲 $1\mu\text{m} \sim 80\mu\text{m}$ ，更優選爲 $1\mu\text{m} \sim 50\mu\text{m}$ ，更優選爲 $1\mu\text{m} \sim 20\mu\text{m}$ ，更優選爲 $1\mu\text{m} \sim 10\mu\text{m}$ ，進一步優選爲 $1\mu\text{m} \sim 5\mu\text{m}$ 。或者，也可以剝離半導體基板的一部分使元件基板 1102 薄膜化。

設置在元件基板 1102 的一個表面或兩面的纖維體 113 是使用有機化合物或無機化合物的高強度纖維的織布或無紡布，它覆蓋元件基板 1102 的整面。作爲高強度纖維，具體爲拉伸彈性模量高的纖維或者楊氏模量高的纖

維。作為高強度纖維的代表性例子，可以使用聚乙烯醇纖維、聚酯纖維、聚醯胺纖維、聚乙烯纖維、芳族聚醯胺纖維、聚對苯撐苯並雙噁唑纖維、玻璃纖維或碳纖維。作為玻璃纖維，可以採用使用 E 玻璃、S 玻璃、D 玻璃、Q 玻璃等的玻璃纖維。另外，纖維體 113 可以一種上述高強度纖維形成，也可以由多種上述高強度纖維形成。

此外，纖維體 113 也可以由將纖維(單絲)的束(下面稱為絲束)用作經紗及緯紗而編織的織布或將多種纖維的絲束不規則或沿一個方向堆積而得的無紡布構成。當採用織布時，可以適當地使用平紋組織、斜紋組織、緞紋組織等。

絲束的截面可以是圓形或橢圓形。作為絲束，可以使用藉由以高壓水流、液體為介質的高頻振盪、連續超聲波的振盪、使用輥的壓力等實施了開纖加工的絲束。實施了開纖加工的絲束的寬度變寬，可以縮減厚度方向的單絲數，絲束的截面成為橢圓形或平板狀。此外，藉由使用低撚絲作為絲束，絲束容易扁平化，絲束的截面形狀成為橢圓形狀或平板形狀。如上所述，藉由使用截面為橢圓形或平板狀的絲束，可以降低纖維體 113 的厚度。因此，可以製造薄型的半導體裝置。當纖維的絲束寬度為 $4\mu\text{m} \sim 400\mu\text{m}$ 、優選為 $4\mu\text{m} \sim 200\mu\text{m}$ 時，確認到本發明的效果，在理論上可以更窄。此外，當絲束的厚度為 $4\mu\text{m} \sim 20\mu\text{m}$ 時，確認到本發明的效果，在理論上可以更薄，這取決於纖維的材料。

另外，在本說明書的附圖中，纖維體 113 表示為使用截面為橢圓形的絲束編織成平紋組織而得的織布。此外，雖然 MOS 電晶體 1060a、1060b 大於纖維體 113 的絲束，但是有時 MOS 電晶體 1060a、1060b 小於纖維體 113 的絲束。

圖 8 示出纖維體 113 為將絲束用作經紗及緯紗而編織的織布的俯視圖。

如圖 8A 所示，在纖維體 113 中編織有具有一定間隔的經紗 113a 及具有一定間隔的緯紗 113b。這種纖維體具有不存在經紗 113a 及緯紗 113b 的區域(稱為方平網眼(basket hole)113c)。在這種纖維體 113 中，有機樹脂浸漬到纖維體中的比例提高，可以提高纖維體 113 及元件基板的密合性。

此外，如圖 8B 所示，纖維體 113 也可以是經紗 113a 及緯紗 113b 的密度高且方平網眼 113c 的比例低的纖維體。具有代表性的是，方平網眼 113c 的大小優選比受到局部壓力的面積小。具有代表性的是，優選一邊為 0.01mm~0.2mm 的矩形。當纖維體 113 的方平網眼 113c 的面積這樣小時，即使被先端細的構件(具有代表性的是鋼筆或鉛筆等書寫工具)擠壓，也可以通過纖維體 113 整體吸收該壓力。

另外，也可以對纖維施行表面處理，以便提高有機樹脂對絲束內部的滲透率。例如，有用來使纖維表面活化的電暈放電處理、等離子體放電處理等。此外，還有使用矽

烷偶聯劑、鈦酸酯偶聯劑的表面處理。

接著，圖 1B 所示，自纖維體 113 及元件基板 1102 上方塗佈包含有機樹脂的組合物，形成有機樹脂層 114。作為有機樹脂層 114，可以使用環氧樹脂、不飽和聚酯樹脂、聚醯亞胺樹脂、雙馬來醯亞胺三嗪樹脂或氰酸酯樹脂等熱固性樹脂。此外，可以使用聚苯醚樹脂、聚醚醯亞胺樹脂或含氟樹脂等熱塑性樹脂。另外，還可以使用上述熱塑性樹脂及上述熱固性樹脂中的多種。藉由使用上述有機樹脂，可以藉由熱處理將纖維體固定到元件基板上。另外，玻璃化溫度越高，有機樹脂層 114 就越不容易因局部壓力破壞，所以是理想的。

作為有機樹脂層 114 的形成方法，可以使用印刷法、澆鑄法、液滴吐出法、浸塗法等。

此時，使有機樹脂層 114 中的一部分或全部浸漬到纖維體 113 中。即，纖維體 113 包含在有機樹脂層 114 中。藉由該步驟，纖維體 113 與有機樹脂層 114 的密合性提高。

可以將高導熱性填料分散在有機樹脂 114 或纖維體的絲束中。作為高導熱性填料，有氮化鋁、氮化硼、氮化矽、氧化鋁等。此外，作為高導熱性填料，有銀、銅等的金屬粒子。藉由在有機樹脂或絲束中含有高導熱性填料，容易將元件基板中產生的熱量釋放到外部，所以能夠抑制半導體裝置的蓄熱，可以減少半導體裝置的蓄熱導致的缺陷。

接著，對有機樹脂層 114 進行加熱來使有機樹脂層 114 的有機樹脂塑化或固化。另外，當有機樹脂是可塑性有機樹脂時，在此之後藉由冷卻到室溫使藉由加熱塑化了的有機樹脂固化。

其結果是，如圖 1C 所示，形成浸漬到纖維體 113 中且固定於元件基板 1102 及天線 112 的一面的有機樹脂層 121。另外，將固定於元件基板 1102 及天線 112 的一面的有機樹脂層 121 及纖維體 113 表示為密封層 120。

另外，在元件基板 1102 包含多個半導體裝置的情況下，可以斷開元件基板 1102 及密封層，切出多個半導體裝置。藉由這種程序，可以製造多個半導體裝置。

藉由上述步驟，可以製造半導體裝置。

另外，可以在半導體基板 101 側也形成密封層。在半導體基板 101 上設置纖維體 126。纖維體 126 可以適當地使用圖 1A 所示的纖維體 113。自纖維體 126 及元件基板 1102 上方塗佈包含有機樹脂的組合物並燒成，形成有機樹脂層。有機樹脂層可以適當地使用圖 1B 所示的有機樹脂 114。接著，對有機樹脂層進行加熱，使有機樹脂層有機樹脂塑化或固化。在有機樹脂是可塑性的情況下，之後藉由冷卻到室溫塑化了的有機樹脂也固化。其結果是，如圖 1D 所示，可以形成由浸漬到纖維體 126 中且形成在半導體基板 101 的有機樹脂層 128 形成的密封層 129。即，可以製造在元件基板 1102 的兩面上設置密封層 120、129 的半導體裝置。

組合物此時的密封層 120、129 由相同材質的纖維體及有機樹脂形成時，翹曲減少，因此是理想的。但是，在區分正面和背面來使用時，不必採用相同的材質。像這樣，藉由浸漬於纖維體的有機樹脂被固定到元件基板的兩面，由纖維體支撐，因此可以減少半導體裝置的翹曲，該半導體裝置向之後的層壓薄膜及密封片等的搭載變得容易。

此外，形成在元件襯底基板 1102 的密封層 120 的纖維體的經紗或緯紗的方向和密封層 129 的纖維體的經紗或緯紗的方向可以相差 $30^{\circ} \sim 60^{\circ}$ ，優選為 $40^{\circ} \sim 50^{\circ}$ 。在此情況下，設在元件基板的正面和背面的纖維體的拉伸方向在正面和背面不同，所以當受到局部壓力時各向同性地延伸。因此，可以進一步減少因局部壓力所引起的半導體裝置的破壞。

另外，在圖 1 中，雖然在將纖維體 113 設置在元件基板 1102 上之後形成有機樹脂層 114，但是作為代替，也可以在將有機樹脂層 114 形成在元件基板 1102 上之後，將纖維體設置在元件基板 1102 及有機樹脂層 114 上。該程序如下所示。

如圖 2A 所示，在半導體基板 101 上使用單晶半導體基板或 SOI 基板形成元件基板 1102，在元件基板 1102 上形成天線 112。接著，在元件基板 1102 及天線 112 上形成有機樹脂層 114。

接著，如圖 2B 所示，在元件基板 1102 及天線 112 上

設置纖維體 113。此時，藉由將纖維體 113 按壓到有機樹脂層 114 中，可以使纖維體 113 包含在有機樹脂層 114 中。此外，可以使有機樹脂浸漬到纖維體 113 中。

接著，對有機樹脂層 114 進行加熱，使有機樹脂層 114 的有機樹脂塑化或固化。另外，在有機樹脂是可塑性有機樹脂的情況下，之後藉由將它冷卻到室溫，使塑化了的有機樹脂固化。

其結果是，圖 2C 所示，形成浸漬到纖維體 113 且固定到元件基板 1102 及天線 112 的一面的有機樹脂層 121。另外，將固定到元件基板 1102 及天線 112 的一面的有機樹脂層 121 及纖維體 113 表示為密封層 120。

然後，可以與圖 1D 相同地，在半導體基板 101 上形成密封層 129。

根據上述步驟，可以製造半導體裝置。

在此，將參照圖 3 示出本實施方式所示的半導體裝置所具有的效果。

如圖 3A 所示，在現有的半導體裝置 40 中，包含使用單晶半導體基板或 SOI 基板形成的半導體元件的元件基板 41 使用黏接材料 42a、42b 被薄膜 43a、43b 密封。對這種半導體裝置施加局部的壓力 44。

其結果是，如圖 3B 所示，構成元件基板 41 的層、黏接材料 42a、42b、薄膜 43a、43b 都延伸，因此在受壓部分產生曲率半徑小的彎曲。因而，在構成元件基板 41 的半導體元件、配線等中產生裂縫，半導體裝置被破壞。

然而，如圖 3C 所示，在本實施方式所示的半導體裝置 1050 中，元件基板 1051 的一面或兩面設有由含有機樹脂的纖維體形成的密封層。纖維體由高強度纖維形成，高強度纖維的拉伸彈性模量或楊氏模量高。因此，即使施加點壓、線壓等局部壓力 44，高強度纖維也不會延伸，而受壓的力量被分散至纖維體整體，半導體裝置的整體彎曲。結果，如圖 3D 所示，即使施加局部壓力，在半導體裝置中產生的彎曲也是曲率半徑大的彎曲，在構成元件基板 1051 的半導體元件、配線等中不產生裂縫，從而可以減少半導體裝置的破壞。

此外，藉由減小元件基板 1051 的厚度，可以使半導體裝置彎曲。因此，能夠擴大元件基板 1051 的面積。因而，製造半導體裝置的程序變容易。此外，該半導體裝置是內建有天線的 RFID 的情況下，可以增大天線的尺寸。因此，可以製造通信距離長的 RFID。

另外，在元件基板 1102 包括多個半導體裝置的情況下，也可以分割元件基板 1102 及密封層來獲得多個半導體裝置。藉由這種程序，可以製造多個半導體裝置。當分割時，可以採用切割、劃線、具有剪刀或刀等刀具的裁斷機、或鐳射切割法等選擇性地分割。

此外，藉由將半導體裝置嵌入到紙張中，可以形成包含半導體裝置的紙張。具體來說，在第一濕紙上設置半導體裝置。在其上配置第二濕紙，進行壓接和乾燥。結果，可以形成包含半導體裝置的紙張。然後，可以將該紙張裁

斷為適當的尺寸。

在本實施方式所示的半導體裝置中，具有使用單晶半導體基板或 SOI 基板形成的半導體元件的元件基板和纖維體由有機樹脂固定。由於纖維體將局部壓力所產生起的壓力分散到纖維的整體，因此不容易受到局部壓力。由此，構成半導體裝置的配線及半導體元件不被延伸，半導體裝置不容易被破壞。即，可以減少形成在元件基板的半導體元件、配線等的延伸。因此，可以提高半導體裝置的成品率。

此外，藉由減小元件基板的厚度，可以使半導體裝置彎曲。因此，可以擴大元件基板的面積。因而，製造半導體裝置的程序變容易。此外，在該半導體裝置是內建有天線的 RFID 的情況下，可以增大天線的尺寸。因此，可以製造通信距離長的 RFID。

實施方式 2

在本實施方式中，將參照圖 4 說明比實施方式 1 更不容易被破壞的半導體裝置的製造方法。

與實施方式 1 同樣，如圖 4A 所示形成包含使用單晶半導體基板或 SOI 基板形成的半導體元件的元件基板 1102 及天線 112。接著，在元件基板 1102 及天線 112 上設置纖維體 113，形成有機樹脂層 114，在有機樹脂層 114 上設置保護薄膜 131。

優選使用高強度材料形成保護薄膜 131。作為高強度

材料的代表例子，可舉出聚乙烯醇類樹脂、聚酯類樹脂、聚醯胺類樹脂、聚乙烯類樹脂、芳族聚醯胺樹脂、聚對苯撐苯並雙噁唑樹脂、玻璃樹脂等。

藉由使用高強度材料形成保護薄膜 131，與實施方式 1 相比，可以抑制因局部壓力所引起的破壞。具體來說，在纖維體 113 中，當未分佈經紗束及緯紗束的方平網眼的面積大於被施加局部壓力的面積時，若是方平網眼受到局部負荷，則該壓力不被纖維體 113 吸收，而直接施加到元件基板 1102 及天線 112。結果，元件基板 1102 及天線 112 延伸，從而半導體元件或配線被破壞。

然而，由於藉由在有機樹脂層 114 上設置由高強度材料形成的保護薄膜 131，保護薄膜 131 的整體吸收局部負荷，所以成為因局部壓力所引起的破壞少的半導體裝置。

接著，如圖 4B 所示，與實施方式 1 同樣地對有機樹脂層 114 進行加熱，形成密封層 120。此外，密封層 120 的有機樹脂將保護薄膜 131 固定到元件基板 1102 及天線 112。即，密封層 120 將纖維體 113 及保護薄膜 131 固定到元件基板 1102 及天線 112。此外，密封層 120 所包含的有機樹脂層 121 浸漬在纖維體 113 中。

然後，如圖 4C 所示，也可以在元件基板 1102 的半導體基板 101 上設置纖維體，形成有機樹脂層，設置保護薄膜 141，進行加熱和壓接，藉由密封層 129 將保護薄膜 141 固定到元件基板 1102。

另外，在圖 4A 中，當保護薄膜 131 是熱塑性材料

時，可以在元件基板 1102 及天線 112 和纖維體 113 之間設置保護薄膜 131，進行加熱和壓接。此外，也可以在元件基板 1102、天線 112 以及纖維體 113 和有機樹脂層 114 之間設置保護薄膜 131，進行加熱和壓接。另外，在圖 4C 中，當保護薄膜 141 是熱塑性材料時，可以在元件基板 1102 和纖維體之間設置保護薄膜 141，進行加熱和壓接。此外，也可以在元件基板 1102 及纖維體和有機樹脂層之間設置保護薄膜 141，進行加熱和壓接。在該結構中，也可以使用保護薄膜及纖維體分散因局部壓力所產生的負荷，從而可以減少破壞。

另外，在元件基板 1102 包含多個半導體裝置的情況下，也可以分割元件基板 1102 及密封層來切出多個半導體裝置。藉由這種程序，可以製造多個半導體裝置。

此外，與實施方式 1 同樣，藉由將半導體裝置嵌入到紙張中，可以形成包含半導體裝置的紙張。

藉由上述步驟，可以製造因局部壓力所引起的破壞少的半導體裝置。此外，藉由減小元件基板的厚度，可以使半導體裝置彎曲。因此，可以擴大元件基板的面積。因而，製造半導體裝置的程序變容易。此外，在該半導體裝置是內建有天線的 RFID 的情況下，可以增大天線的尺寸。因此，可以製造通信距離長的 RFID。

實施方式 3

在本實施方式中，將參照圖 5～圖 7 說明一種半導體

裝置的製造方法，該半導體裝置將設置在其他基板上的天線連接到元件基板，而不在元件基板上形成天線。

如圖 5A 所示，在元件基板 1151 上形成具有纖維體 1113 及開口部 154 的有機樹脂層 155。

在此，作為元件基板 1151，如實施方式 1 所示，在半導體基板 101 上形成 MOS 電晶體 1060a、1060b。在 MOS 電晶體 1060a、1060b 上形成絕緣層 106，形成介以絕緣層 106 連接到 MOS 電晶體的源極區域及漏極區域的導電層 108、109。在導電層 108、109、絕緣層 106 上形成絕緣層 111，介以絕緣層 111 連接到導電層 109 的電極焊盤 152。

採用如下方法形成有機樹脂層 155：以具有使電極焊盤 152 的一部分露出的開口部 154 的方式藉由印刷法或液滴吐出法將使用有機溶劑稀釋有機樹脂而成的組合物設置在元件基板 1151 上，進行乾燥燒成。

接著，如圖 5B 所示，在有機樹脂層 155 的開口部形成連接端子 161。連接端子 161 可以藉由印刷法、液滴吐出法等形成。作為連接端子 161 的材料，可以使用銀 (Ag)、金 (Au)、銅 (Cu)、鎳 (Ni)、鉑 (Pt)、鈀 (Pd)、鉭 (Ta)、鉬 (Mo) 以及鈦 (Ti) 等中的任何一種以上的金屬粒子、鹵素化銀的微粒或分散性納米粒子。接著，將連接端子 161 的材料燒成，在元件基板 1151 的一面上形成由有機樹脂層 155 及纖維體 1113 構成的密封層 156。另外，在密封層 156 上形成連接到電極焊盤 152 的連接端子 161。

然後，如圖 5C 所示，使用黏接材料 174 黏接固定於元件基板 1151 的密封層 156 和形成有天線 172 的基板 171。此時，使用各向異性導電黏接材料 173 將形成在元件基板 1151 的連接端子 161 和天線 172 電連接。

作為各向異性導電黏接材料 173，可以舉出環氧樹脂、酚醛樹脂等黏接性樹脂，該黏接性樹脂包含分散了的導電性粒子(粒徑為數 nm~數十 μ m)。此外，導電性粒子由選自金、銀、銅、鈮、鎳、碳或鉑中的一種元素或者多種元素形成。此外，也可以是具有這些元素的多層結構的顆粒。再者，也可以使用在由樹脂形成的粒子的表面上形成有薄膜的導電性粒子，該薄膜由選自金、銀、銅、鈮、鎳或鉑中的一種元素或者多種元素形成。另外，也可以使用 CNT(碳納米管)作為導電性粒子。

對於天線 172，可以適當地使用與實施方式 1 所示的天線 112 相同的材料及形成方法。

作為形成有天線 172 的基板 171，可以使用薄膜狀塑膠基板，例如聚對苯二甲酸乙二醇酯(PET)、聚醚砜(PES)、聚萘二甲酸乙二醇酯(PEN)、聚碳酸酯(PC)、尼龍、聚醚醚酮(PEEK)、聚砜(PSF)、聚醚醯亞胺(PEI)、聚芳酯(PAR)、聚對苯二甲酸丁二醇酯(PBT)等。

接著，如圖 6A 所示，也可以與實施方式 1 同樣地在半導體基板 101 的表面上形成密封層 129。

接著，如圖 6B 所示，也可以設置薄膜 175，從而將形成有天線 172 的基板 171、密封層 156、元件基板 1151

以及密封層 129 密封。作為薄膜，可以使用與形成有天線 172 的基板 171 相同的薄膜。

雖然上述方式示出了具有天線 172 的基板 171 僅黏接 在元件基板 1151 的一面的半導體裝置，但是也可以在元 件基板 1151 的兩面分別黏貼形成有天線的基板。下面， 將參照圖 7 示出這種方式。

作為元件基板 1181，如實施方式 1 所示在半導體基 板 101 上形成 MOS 電晶體 1060a、1060b。在 MOS 電晶體 1060a、1060b 上形成絕緣層 106，形成介以絕緣層 106 連 接到 MOS 電晶體的源極區域及漏極區域的導電層 108、 109。在導電層 108、109、絕緣層 106 上形成絕緣層 111，形成介以絕緣層 111 連接到導電層 109 的電極焊盤 152 以及導電層 153。

接著，在半導體基板 101、絕緣層 106、絕緣層 111 中形成貫通孔，在貫通孔的表面上形成貫通電極 183。另 外，貫通電極 183 與導電層 153 接觸。此外，絕緣層 184 使貫通電極 183 和半導體基板 101 絕緣。

然後，在該元件基板 1181 的一個表面上藉由與圖 5A 及 5B 相同的程序形成連接端子 161。接著，藉由與圖 5C 相同的程序，使用黏接材料 174 將形成有天線 172 的基板 171 和設置在元件基板 1181 的一面上的密封層 156 黏 接。

接著，在元件基板 1181 的半導體基板 101 上設置纖 維體並形成有機樹脂層，然後進行加熱，形成密封層

125。接著，爲了形成連接到貫通電極 183 的連接端子，在密封層 125 的一部分中形成開口部。在此，藉由鐳射照射形成從密封層 125 到達貫通電極 183 的開口部，使貫通電極 183 的一部分露出。

接著，如圖 7B 所示，以填充開口部的方式形成連接端子 186。連接端子 186 可以與連接端子 161 同樣地形成。

接著，如圖 7C 所示，在黏接密封層 129 和形成有天線 192 的基板 191 的同時，使用各向異性導電黏接材料 193 將連接端子 186 和天線 192 電連接。

藉由上述步驟，可以製造元件基板的兩面設置有天線的半導體裝置。如果上述半導體裝置應用於像能夠接收 UHF 頻帶的電波的 RFID 那樣具有對稱結構的天線的半導體裝置，就可以縮減半導體裝置的尺寸，因此是理想的。

另外，在元件基板 1151、1181 包括多個半導體裝置的情況下，也可以分割元件基板 1151、1181 以及密封層來切出多個半導體裝置。藉由這種程序，可以製造多個半導體裝置。

此外，與實施方式 1 同樣，將半導體裝置嵌入到紙張中，可以形成包含半導體裝置的紙張。

在本實施方式所示的半導體裝置中，具有使用單晶半導體基板或 SOI 基板形成的半導體元件的元件基板和纖維體由有機樹脂固定。由於纖維體將局部壓力所產生的壓力分散到纖維的整體，因此不容易受到局部壓力。由此，構

成半導體裝置的配線及半導體元件不被延伸，半導體裝置不容易被破壞。此外，由於由高強度纖維而成的纖維體固定於元件基板，因此在剝離程序中，元件基板也不容易延伸。即，可以減少形成在元件基板的半導體元件、配線等的延伸。因此，可以提高半導體裝置的成品率。

此外，藉由減小元件基板的厚度，可以使半導體裝置彎曲。因此，可以擴大元件基板的面積。因而，當將外部天線連接到元件基板時，可以擴大連接面積，製造半導體裝置的程序變容易。此外，在該半導體裝置是內建有天線的 RFID 的情況下，可以增大天線的尺寸。因此，可以製造通信距離長的 RFID。

實施方式 4

在本實施方式中，將參照圖 10 說明實施方式 1~3 所示的包含使用單晶半導體基板或 SOI 基板形成的半導體元件的元件基板連接到印刷基板而得的半導體裝置。

圖 10A 示出本實施方式的半導體裝置 250 的立體圖。在半導體裝置 250 中，在柔性印刷基板上設有實施方式 1~3 所示的包含使用單晶半導體基板或 SOI 基板形成的半導體元件的元件基板。例如，在由聚酯、聚醯亞胺等形成的基底薄膜 251 上設置由銅、金、銀、鋁等形成的配線 252。此外，在配線 252 上介以絕緣層設有實施方式 1~3 所示的包含使用單晶半導體基板或 SOI 基板形成的半導體元件的元件基板及密封層的疊層體 253a、253b。另

外，配線 252 及疊層體 253a、253b 藉由形成在密封層的接觸孔中的連接端子連接。基底薄膜 251、配線 252 以及疊層體 253a、253b 被保護薄膜 254 覆蓋。此外，在半導體裝置 250 的端部，保護薄膜 254 的一部分被切除，露出連接器等外部電路和配線 252。

可以藉由在配線上介於密封層設置元件基板並進行加熱和壓接，從而將元件基板固定到配線及基底基板。

另外，雖然在此示出了具有單層的配線 252 的半導體裝置，但是也可以採用多層配線結構取而代之。此外，也可以使用多條配線夾持層疊體 253a、253b。藉由形成多層的配線，可以提高安裝密度。

圖 10B 示出本實施方式的半導體裝置 260 的截面圖。在半導體裝置 260 中，在印刷基板上設有實施方式 1~3 所示的包含使用單晶半導體基板或 SOI 基板形成的半導體元件的元件基板。例如，在核心層 261 的一面上設置有實施方式 1~3 所示的包含使用單晶半導體基板或 SOI 基板形成的半導體元件的元件基板 262。此外，核心層 261 和實施方式 1~3 所示的包含使用單晶半導體基板或 SOI 基板形成的半導體元件的元件基板 262 中所含的半導體元件或配線由穿過密封層 263 的通路 264 連接。

另外，在元件基板 262 上設置有多層配線 265。藉由形成在多層配線 265 的有機樹脂層 266 的通路 267，形成在核心層 261 及元件基板 262 的半導體元件及配線等被連接到形成在半導體裝置 260 表面的導體圖案 268。

此外，在核心層 261 的另一面上設置有多層配線 269。

另外，也可以使用導電性糊料、引線等安裝構件 272 將電容器、線圈、電阻、二極體等的晶片 271 安裝到半導體裝置 260 上。

本實施方式的半導體裝置在印刷基板基板上具有包含使用單晶半導體基板或 SOI 基板形成的半導體元件的層。此外，採用使用纖維體的預浸料坯 (prepreg) 將元件基板設置在印刷基板基板內。因此，即使受到局部負荷 (點壓、線壓等)，壓力也通過纖維體而被分散。因而可以減少因安裝程序及半導體裝置的彎曲所產生的破壞。此外，還可以實現高集成化。

實施方式 5

本實施方式示出本發明的半導體裝置的結構及應用例。在此，作為半導體裝置的代表例子，將說明 RFID 及存儲裝置。

首先，將說明本發明的半導體裝置之一種，即 RFID501 的電路結構例。圖 11 示出 RFID501 的電路區塊圖。

圖 11 所示的 RFID501 的規格符合國際標準 ISO15693，是鄰近 (vicinity) 型，通信信號頻率為 13.56MHz。此外，資訊接收只回應資料讀出指令，發送的資料傳輸頻率大約為 13kHz，採用曼徹斯特代碼作為資

料編碼方式。

RFID501 的電路部 412 大致由電源部 460 和信號處理部 461 構成。電源部 460 具有整流電路 462 和儲存電容器 463。此外，在電源部 460 可以設置從天線 411 接收過量的電力時用來保護內部電路的保護電路部（也稱為限幅器電路）和用來控制是否使保護電路部工作的保護電路控制電路部。藉由設置該電路部，可以防止在 RFID 和通信設備的通信距離非常短等情況下因 RFID 接收大電力而產生的問題，從而可以實現 RFID 的可靠性的提高。即，可以使 RFID 正常工作，而不產生 RFID 內部的元件的退化以及 RFID 本身的破壞。

另外，在此的通信設備只要具有與 RFID 以無線通信收發資訊的單元即可，例如可舉出讀取資訊的閱讀器、及具備讀取功能和寫入功能的讀寫器等。此外，還包括具有讀取功能和寫入功能的至少一方的手機及電腦等。

整流電路 462 對天線 411 所接收的載波進行整流而生成直流電壓。儲存電容器 463 使整流電路 462 所生成的直流電壓平滑。將電源部 460 所生成的直流電壓作為電源電壓供應到信號處理部 461 中的各電路。

信號處理部 461 具有解調電路 464、時鐘生成/校正電路 465、識別/判定電路 466、記憶體控制器 467、光罩 ROM468、編碼電路 469 以及調變電路 470。

解調電路 464 是對天線所接收的信號進行解調的電路。解調電路 464 解調所得的接收信號輸入到時鐘生成/

校正電路 465 和識別/判定電路 466。

時鐘生成/校正電路 465 生成信號處理部 461 的工作所需要的時鐘信號，還具有修正該時鐘信號的功能。例如，時鐘生成/校正電路 465 具有電壓控制振盪電路(以下稱為 VCO(Voltage Controlled Oscillator)電路)，以 VCO 電路的輸出為反饋信號來進行與所供應的信號的相位比較，藉由負反饋調整輸出信號，以使所輸入的信號與反饋信號具有恒定的相位。

識別/判定電路 466 識別並判定指令代碼。識別/判定電路 466 所識別並判定的指令代碼是幀結束(EOF; end of frame)信號、幀開始(SOF; start of frame)信號、標記、命令代碼、光罩長度(mask length)、光罩值(mask value)等。此外，識別/判定電路 466 還具有辨別發送資訊錯誤的迴圈冗餘校驗(CRC; cyclic redundancy check)功能。

記憶體控制器 467 根據識別/判定電路 466 處理所得的信號來從光罩 ROM 讀取資料。此外，光罩 ROM468 存儲有 ID 等。藉由搭載光罩 ROM468，構成不能進行資料的複製和偽造的讀取專用之 RFID501。藉由將這種讀取專用之 RFID501 嵌入到紙張中，可以提供防偽的紙張。

編碼電路 469 對記憶體控制器 467 從光罩 ROM468 讀取的資料進行編碼。調變電路 470 調變被編碼的資料。調變電路 470 調變所得的資料與載波重疊並從天線 411 發送。

接著，將示出 RFID 的使用例。本發明的 RFID 可以

使用於所有的紙張介質及薄膜介質。尤其，本發明的 RFID 可以使用於被要求防偽的各種紙張介質。例如，例如可以舉出紙幣、戶籍謄本、居民證、護照、執照、身份證、會員證、鑒定書、掛號證、月票、票據、支票、提單、船貨票據、倉庫票據、股票、債券、商品券、券、抵押票據等。

此外，由於藉由實施本發明，可以使紙張介質以及薄膜介質具有除紙張介質在視覺上所顯示的資訊以外的大量資訊，因此藉由將本發明的 RFID 應用於商品標貼等，可以用於商品管理的電子系統化、商品的防盜。下面，將參照圖 12 說明根據本發明的紙張的使用例。

圖 12A 為使用嵌入有本發明的 RFID501 的紙張的無記名債券類 511 的一例。無記名債券類 511 中包括郵票、票、券、入場券、商品券、圖書券、文具券、啤酒券、米券、各種禮品券、各種服務券等，然而不局限於此。此外，圖 12B 為使用嵌入有本發明的 RFID501 的紙張的證書類 512(例如，居民證、戶籍謄本等)的一例。

圖 12C 為將本發明的 RFID 應用於標貼的一例。在標貼台紙(剝離紙)513 上形成有由嵌入有 RFID501 的紙張構成的標貼(ID 密封片)514。標貼 514 放置在盒子 515 內。在標貼 514 上印刷有與該商品或功用有關的資訊(商品名、品牌、商標、商標權人、銷售商以及製造商等)。而且，由於 RFID501 存儲有該商品(或者商品種類)固有的 ID 號碼，因此可以容易掌握偽造或商標權、專利權等知

識產權的侵犯、不公平競爭等違法行為。RFID501 可以預先輸入在商品容器或標貼上無法全部標明的許多資訊，例如商品產地、銷售地、質量、原材料、功效、用途、數量、形狀、價格、生產方法、使用方法、生產日期、使用期限、食用期限、處理說明以及與商品有關的知識產權資訊等。因此，交易人和消費者可以藉由簡單的通信設備來獲取這些資訊。此外，其設計為雖然生產者也可以容易地改寫或擦除資訊等，但是交易人或消費者無法改寫或擦除資訊等。

圖 12D 示出由嵌入有 RFID501 的紙張或薄膜構成的標籤 516。藉由使用嵌入有 RFID501 的紙張或薄膜製造標籤 516，可以比使用塑膠框體的現有的 ID 標籤更廉價地製造。圖 12E 為將本發明的 RFID 用於封面的書籍 517，該封面嵌入有 RFID501。

藉由預先將搭載了作為本發明的半導體裝置的一例的 RFID 的標貼 514 或標籤 516 設置於商品上，商品管理變得容易。例如，在商品被盜的情況下，可以藉由跟蹤商品的路徑，可以迅速找出犯人。如上所述，藉由使用本發明的 RFID 作為 ID 標籤，可以進行從該商品的原材料和產地、製造及加工、流通直到銷售等的履歷管理和跟蹤查詢。即，可以實現商品的可追溯性(traceability)。另外，藉由本發明，可以比現在更低成本地實現商品的可追溯性管理系統。

此外，作為本發明的半導體裝置的一例的 RFID 即使

受到局部壓力也不容易破壞。因此，具有作為本發明的半導體裝置的一例的 RFID 的紙張介質以及薄膜介質在貼附及設置等處理中可彎曲，處理效率提高。另外，因為可以在具有作為本發明的半導體裝置的一例的 RFID 的紙張介質以及薄膜介質上用書寫工具記入資訊，所以使用範圍廣。

接著，下面將示出作為本發明的半導體裝置的一種方式的存儲裝置的結構。在此，以非易失性存儲裝置為存儲裝置的代表例子示出。

圖 13 示出非易失性半導體存儲裝置的電路區塊圖的一例。在非易失性半導體存儲裝置中，在同一元件層上形成有存儲單元陣列 552 和周邊電路 554。存儲單元陣列 552 具有如實施方式 1 所示的非易失性記憶元件。周邊電路 554 的結構如下。

在存儲單元陣列 552 周圍設置有用於選擇字線的行解碼器 562 和用於選擇位線的列解碼器 564。位址藉由位址緩衝記憶體 556 被發送向控制電路 558，內部行位址信號和內部列位址信號分別被送至行解碼器 562 和列解碼器 564。

在寫入或擦除數據時，利用藉由升高電源電位獲得的電位。因此，設置有由控制電路 558 根據操作模式控制的升壓電路 560。將升壓電路 560 的輸出藉由行解碼器 562 和列解碼器 564 供給字線和位線。將從列解碼器 564 輸出的資料輸入至讀出放大器 566。將讀出放大器 566 所讀出

的資料存儲在資料緩衝記憶體 568 中，在控制電路 558 的控制下隨機存取資料，通過資料輸入輸出緩衝記憶體 570 而輸出。寫入資料通過資料輸入輸出緩衝記憶體 570 被暫時存儲在資料緩衝記憶體 568 中，在控制電路 558 的控制下被送至列解碼器 564。

像這樣，在非易失性半導體存儲裝置的存儲單元陣列 552 中需要採用與電源電位不同的電位。因此，優選至少將存儲單元陣列 552 與周邊電路 554 相互絕緣分離。在這種情況下，藉由使用形成於絕緣表面上的單晶半導體層形成非易失性記憶元件以及周邊電路的電晶體，能夠容易實現絕緣分離。由此，能夠獲得消除了誤動作且耗電量低的非易失性半導體存儲裝置。

實施方式 6

在本實施方式中，下面將示出使用本發明的半導體裝置的電子設備。

作為應用本發明的半導體裝置的電子設備，可舉出攝像機和數位照相機等拍攝裝置、護目鏡型顯示器(頭戴顯示器)、導航系統、聲音再現裝置(車載音響、組合音響等)、電腦、遊戲機、移動資訊終端(移動電腦、手機、攜帶型遊戲機或電子書等)、具備記錄介質的圖像再現裝置(具體是指再現 DVD(數位通用盤)等記錄介質且具備可顯示其圖像的顯示器的裝置)等。圖 14 示出這些電子設備的具體例子。

圖 14A 和 15B 示出數位照相機。圖 14B 示出圖 14A 的背面。該數位照相機包括框體 2111、顯示部 2112、透鏡 2113、操作鍵 2114、快門按鈕 2115 等。框體 2111 內部具備具有存儲裝置、MPU、圖像感測器等的功能的本發明的半導體裝置 2116。

此外，圖 14C 示出手機，它是移動終端的一個代表例子。該手機包括框體 2121、顯示部 2122、操作鍵 2123 等。此外，在手機的內部具備具有存儲裝置、MPU、圖像感測器等的功能的本發明的半導體裝置 2125。

此外，圖 14D 示出數位播放器，它是音響設備的一個代表例子。圖 14D 所示的數位播放器包括主體 2130，顯示部 2131，具有存儲裝置、MPU、圖像感測器等的功能的本發明的半導體裝置 2132，操作部 2133，耳機 2134 等。

此外，圖 14E 示出電子書(也稱為電子紙)。該電子書包括主體 2141，顯示部 2142，操作鍵 2143，具有存儲裝置、MPU、圖像感測器等的功能的本發明的半導體裝置 2144。此外，既可在主體 2141 中內藏數據機，也可採用能夠無線地收發資訊的結構。

如上所述那樣，本發明的半導體裝置的應用範圍非常廣泛，可以使用於其他電子設備。

【圖式簡單說明】

圖 1A 至 1D 是說明本發明的半導體裝置的製造方法

的截面圖。

圖 2A 至 2C 是說明本發明的半導體裝置的製造方法的截面圖。

圖 3A 至 3D 是說明本發明的半導體裝置的製造方法的截面圖。

圖 4A 至 4C 是說明本發明的半導體裝置的製造方法的截面圖。

圖 5A 至 5C 是說明本發明的半導體裝置的製造方法的截面圖。

圖 6A 及 6B 是說明本發明的半導體裝置的製造方法的截面圖。

圖 7A 至 7C 是說明本發明的半導體裝置的製造方法的截面圖。

圖 8A 及 8B 是說明可應用於本發明的纖維體的俯視圖。

圖 9A 至 9D 是說明可應用於本發明的天線的俯視圖。

圖 10A 及 10B 是說明本發明的半導體裝置的立體圖及截面圖。

圖 11 是說明本發明的半導體裝置的圖。

圖 12A 至 12E 是說明本發明的半導體裝置的應用例的立體圖。

圖 13 是說明本發明的半導體裝置的圖。

圖 14A 至 14E 是說明可應用本發明的半導體裝置的

電 子 設 備 的 圖 。

【 主 要 元 件 符 號 說 明 】

40：半 導 體 裝 置

41：元 件 層

44：壓 力

101：半 導 體 基 板

106：絕 緣 層

108：導 電 層

109：導 電 層

111：絕 緣 層

112：天 線

113：纖 維 體

114：有 機 樹 脂 層

120：密 封 層

121：有 機 樹 脂 層

125：密 封 層

126：纖 維 體

128：有 機 樹 脂 層

129：密 封 層

131：保 護 薄 膜

141：保 護 薄 膜

152：電 極 焊 盤

153：導 電 層

- 154：開口部
- 155：有機樹脂層
- 156：密封層
- 161：連接端子
- 171：基板
- 172：天線
- 173：各向異性導電黏接材料
- 174：黏接材料
- 175：薄膜
- 183：貫通電極
- 184：絕緣層
- 186：連接端子
- 191：基板
- 192：天線
- 193：各向異性導電黏接材料
- 250：半導體裝置
- 251：基底薄膜
- 252：配線
- 254：保護薄膜
- 260：半導體裝置
- 261：核心層
- 262：元件基板
- 263：密封層
- 264：通路

- 265 : 層疊層
- 266 : 有機樹脂層
- 267 : 通路
- 268 : 導體圖案
- 269 : 層疊層
- 271 : 晶片
- 272 : 安裝構件
- 411 : 天線
- 412 : 電路部
- 42a : 黏接材料
- 42b : 黏接材料
- 43a : 薄膜
- 43b : 薄膜
- 460 : 電源部
- 461 : 信號處理部
- 462 : 整流電路
- 463 : 儲存電容器
- 464 : 解調電路
- 465 : 時鐘生成/校正電路
- 466 : 識別/判定電路
- 467 : 記憶體控制器
- 468 : 光罩 ROM
- 469 : 編碼電路
- 470 : 調變電路

- 501 : RFID
- 511 : 無記名債券類
- 512 : 證書類
- 513 : 標貼台紙(剝離紙)
- 514 : 標貼
- 515 : 盒子
- 516 : 標籤
- 517 : 書籍
- 552 : 存儲單元陣列
- 554 : 周邊電路
- 556 : 地址緩衝記憶體
- 558 : 控制電路
- 560 : 升壓電路
- 562 : 行解碼器
- 564 : 列解碼器
- 566 : 讀出放大器
- 568 : 資料緩衝記憶體
- 570 : 資料輸入輸出緩衝記憶體
- 1050 : 半導體裝置
- 1051 : 元件基板
- 1053 : p 井區域
- 1102 : 元件基板
- 113a : 經紗
- 113b : 緯紗

- 113c：方平網眼
- 1151：元件基板
- 1181：元件基板
- 2111：框體
- 2112：顯示部
- 2113：透鏡
- 2114：操作鍵
- 2115：快門按鈕
- 2116：半導體裝置
- 2121：框體
- 2122：顯示部
- 2123：操作鍵
- 2125：半導體裝置
- 2130：主體
- 2131：顯示部
- 2132：半導體裝置
- 2133：操作部
- 2134：耳機
- 2141：主體
- 2142：顯示部
- 2143：操作鍵
- 2144：半導體裝置
- 253a：層疊體
- 253b：層疊體

1054a : 雜質區域

1054b : 雜質區域

1054d : 雜質區域

1054e : 雜質區域

1055a : 閘極絕緣層

1055b : 閘極絕緣層

1056a : 閘電極

1056b : 閘電極

1057a : 間隔物

1057b : 間隔物

1060a : MOS電晶體

1060b : MOS電晶體

十、申請專利範圍

1. 一種半導體裝置的製造方法，包括如下步驟：

在元件基板上設置纖維體，其中該元件基板具有主動元件；

在該元件基板上塗佈包含有機樹脂的組合物；以及

藉由對該元件基板進行加熱，形成包括該纖維體和該有機樹脂的密封層。

2. 如申請專利範圍第 1 項之半導體裝置的製造方法，其中，該纖維體被該有機樹脂浸漬。

3. 如申請專利範圍第 1 項之半導體裝置的製造方法，其中，該有機樹脂是熱固化樹脂。

4. 一種半導體裝置的製造方法，包括如下步驟：

在元件基板的第一表面上設置第一纖維體，其中該元件基板具有主動元件；

自該第一纖維體和該元件基板上方塗佈包含第一有機樹脂的第一組合物，使該第一纖維體被該第一有機樹脂浸漬；以及

在塗佈該第一組合物之後，藉由對該元件基板進行加熱，形成包括該第一纖維體和該第一有機樹脂的第一密封層。

5. 如申請專利範圍第 4 項之半導體裝置的製造方法，還包括如下步驟：

在該元件基板的第二表面上設置第二纖維體，該第二表面位於該元件基板的第一表面的相反側；

對該第二纖維體和該元件基板塗佈包含第二有機樹脂的第二組合物，使該第二纖維體被該第二有機樹脂浸漬；以及

在塗佈該第二組合物之後，藉由對該元件基板進行加熱，形成包括該第二纖維體和該第二有機樹脂的第二密封層。

6.一種半導體裝置的製造方法，包括如下步驟：

在元件基板的第一表面上形成第一有機樹脂層，其中該元件基板具有主動元件；

在該第一有機樹脂層和該元件基板上設置第一纖維體，使該第一纖維體被該第一有機樹脂層的第一有機樹脂浸漬；以及

在設置該第一纖維體之後，藉由對該元件基板進行加熱，形成包括該第一纖維體及該第一有機樹脂的第一密封層。

7.如申請專利範圍第 6 項之半導體裝置的製造方法，還包括如下步驟：

在該元件基板的第二表面上形成第二有機樹脂層，該第二表面位於該元件基板的第一表面的相反側；

在該第二有機樹脂層和該元件基板上設置第二纖維體，使該第二纖維體被該第二有機樹脂層的第二有機樹脂浸漬；以及

在設置該第二纖維體之後，藉由對該元件基板進行加熱，形成包括該第二纖維體和該第二有機樹脂的第二密封層。

8.如申請專利範圍第 5 或 7 項之半導體裝置的製造方法，其中，該第二纖維體包括玻璃纖維。

9.如申請專利範圍第 1 至 7 項中任一項之半導體裝置的製造方法，還包括如下步驟：形成覆蓋該主動元件的絕緣層。

10.如申請專利範圍第 1 至 7 項中任一項之半導體裝置的製造方法，還包括如下步驟：在該元件基板上形成天線。

11.如申請專利範圍第 1 至 7 項中任一項之半導體裝置的製造方法，其中，使用 SOI 基板形成該元件基板。

12.如申請專利範圍第 1 至 7 項中任一項之半導體裝置的製造方法，其中，該主動元件是 MOS 電晶體、非易失性記憶元件及二極體中的一種或多種。

13.如申請專利範圍第 4 至 7 項中任一項之半導體裝置的製造方法，其中，該第一纖維體包括玻璃纖維。

14.一種半導體裝置的製造方法，包括如下步驟：

在元件基板的第一表面上設置第一纖維體，其中該元件基板具有主動元件和第一配線；

自該第一纖維體和該元件基板上方塗佈包含第一有機樹脂的第一組合物，使該第一纖維體被該第一有機樹脂浸漬；

在塗佈該第一組合物之後，藉由對該元件基板進行加熱，形成包括該第一纖維體及該第一有機樹脂的第一密封層；

在該第一密封層的第一開口部中形成連接到該第一配線的第一連接端子；以及

將具有第一天線的第一基板結合到該第一密封層，使該第一連接端子和該第一天線彼此電連接。

15.如申請專利範圍第 14 項之半導體裝置的製造方法，還包括如下步驟：

在該元件基板的第二表面上設置第二纖維體，該第二表面位於該元件基板的第一表面的相反側；

對該第二纖維體和該元件基板塗佈包含第二有機樹脂的第二組合物，使該第二纖維體被該第二有機樹脂浸漬；以及

在塗佈該第二組合物之後，藉由對該元件基板進行加熱，形成包括該第二纖維體和該第二有機樹脂的第二密封層。

16.如申請專利範圍第 15 項之半導體裝置的製造方法，還包括如下步驟：

形成第二開口部，使形成在該元件基板中的第二配線的一部分露出；

在該第二密封層的該第二開口部中形成連接到該第二配線的第二連接端子；以及

將具有第二天線的第二基板結合到該第二密封層，使

該第二連接端子和該第二天線彼此電連接。

17.一種半導體裝置的製造方法，包括如下步驟：

在元件基板的第一表面上形成第一有機樹脂層，其中該元件基板具有主動元件和第一配線；

在該第一有機樹脂層和該元件基板上設置第一纖維體，使該第一纖維體被該第一有機樹脂層的第一有機樹脂浸漬；

在設置該第一纖維體之後，藉由對該元件基板進行加熱，形成包括該第一纖維體和該第一有機樹脂的第一密封層；

在該第一有機樹脂層的第一開口部中形成連接到該第一配線的第一連接端子；以及

將具有第一天線的第一基板結合到該第一密封層，使該第一連接端子和該第一天線彼此電連接。

18.如申請專利範圍第 17 項之半導體裝置的製造方法，還包括如下步驟：

在該元件基板的第二表面上形成第二有機樹脂層；

在該第二有機樹脂層和該元件基板上設置第二纖維體，使該第二纖維體被該第二有機樹脂層的第二有機樹脂浸漬；以及

在設置該第二纖維體之後，藉由對該元件基板進行加熱，形成包括該第二纖維體和該第二有機樹脂的第二密封層。

19.如申請專利範圍第 18 項之半導體裝置的製造方

法，還包括如下步驟：

形成第二開口部，使形成在該元件基板中的第二配線的一部分露出；

在該第二有機樹脂層的該第二開口部中形成連接到該第二配線的第二連接端子；以及

將具有第二天線的第二基板結合到該第二密封層，使該第二連接端子和該第二天線彼此電連接。

圖 1A

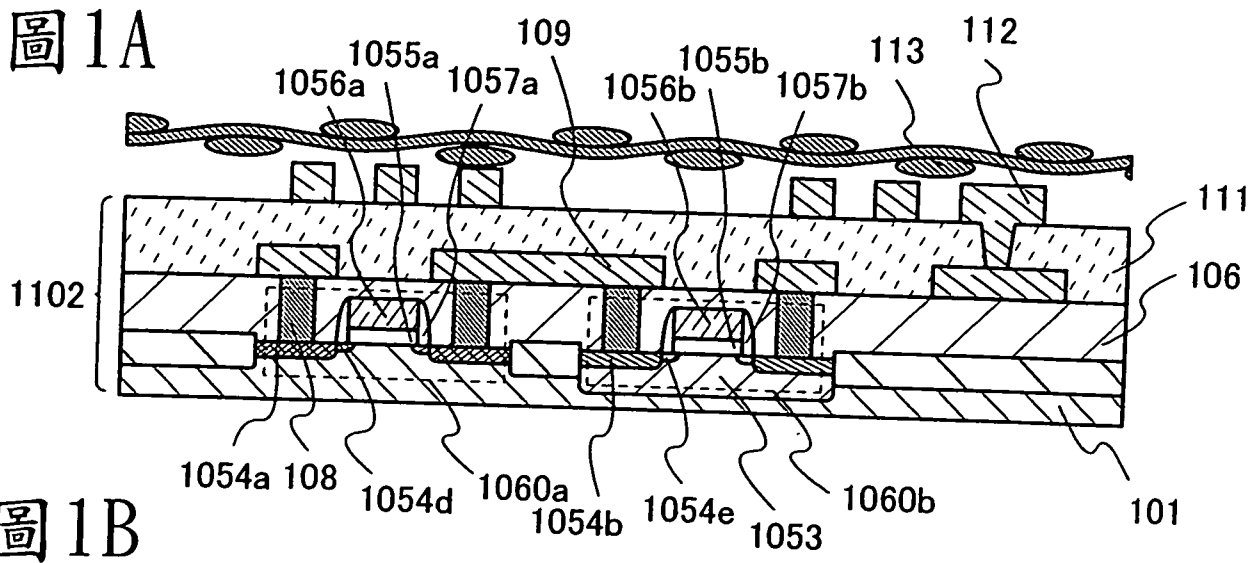


圖 1B

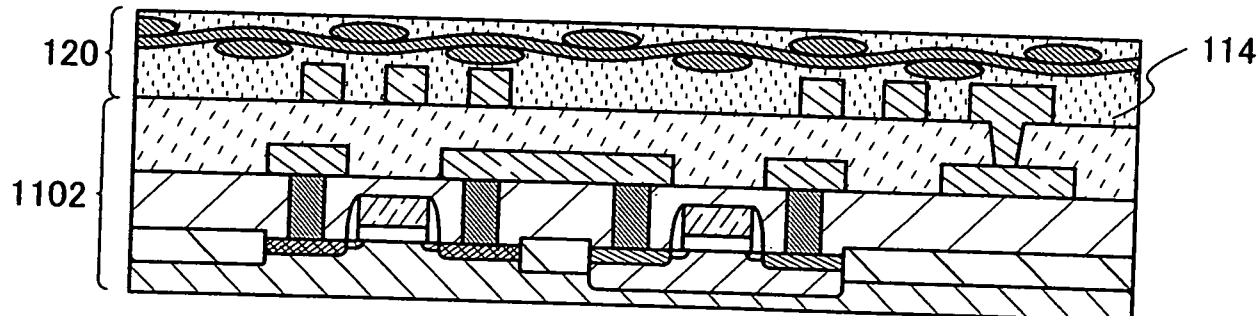


圖 1C

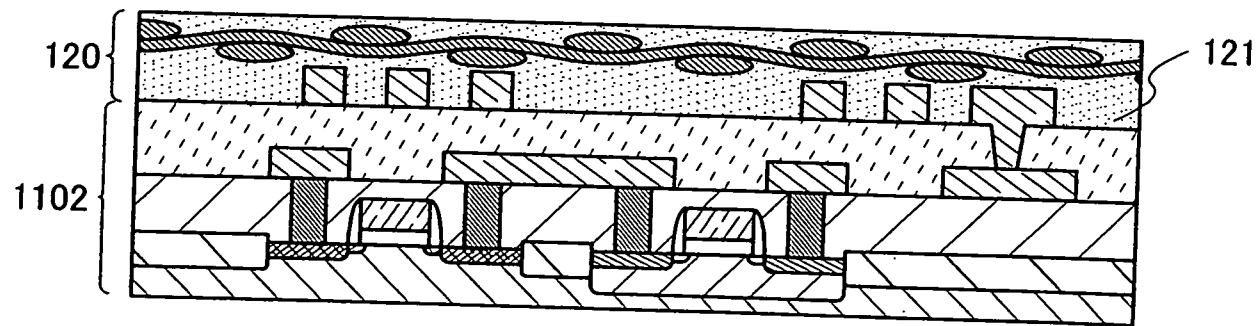


圖 1D

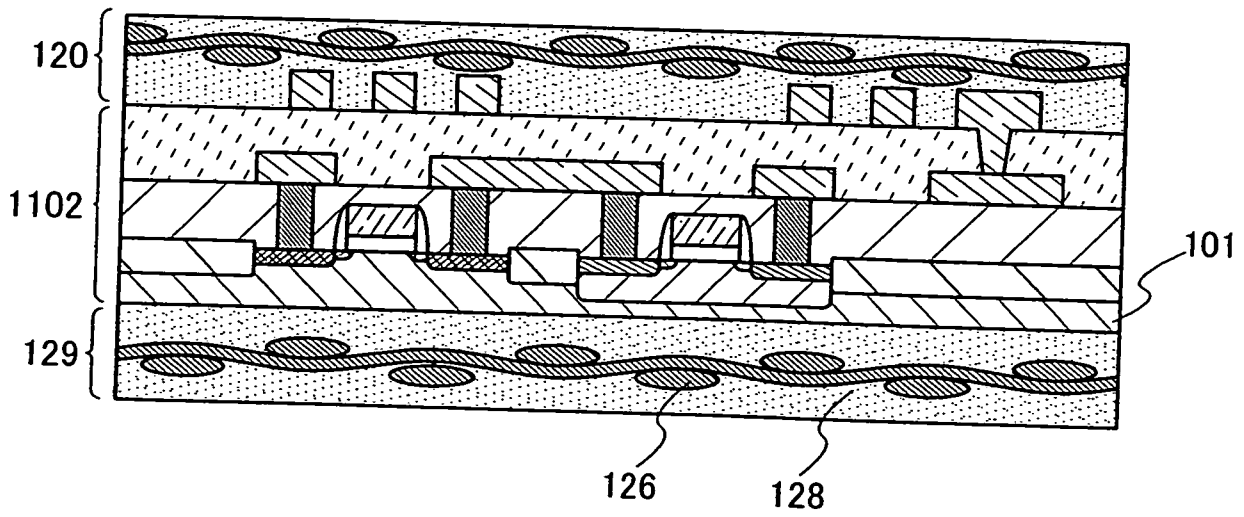


圖 2A

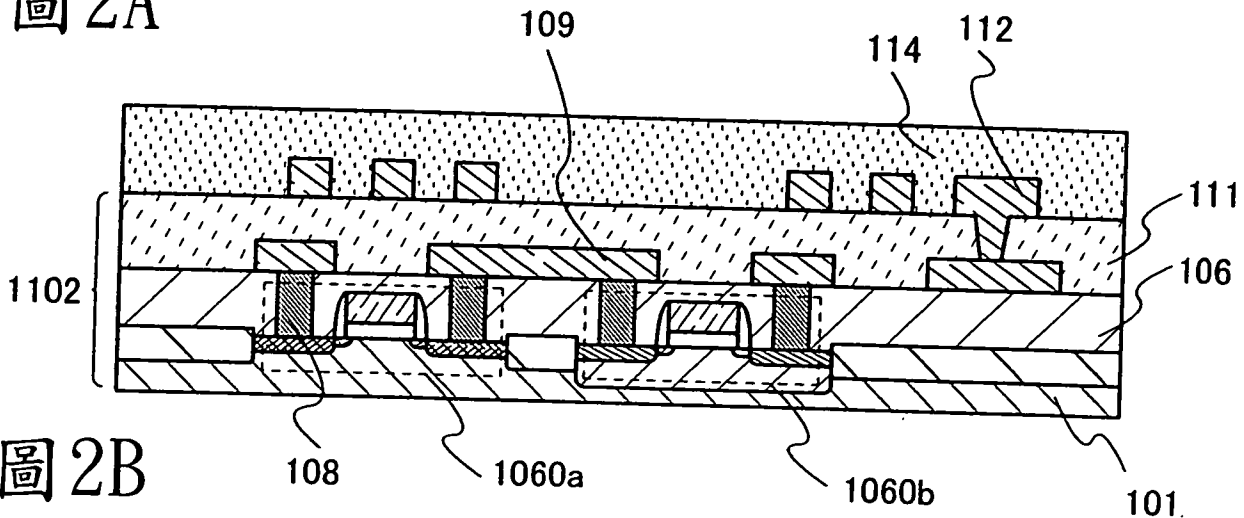


圖 2B

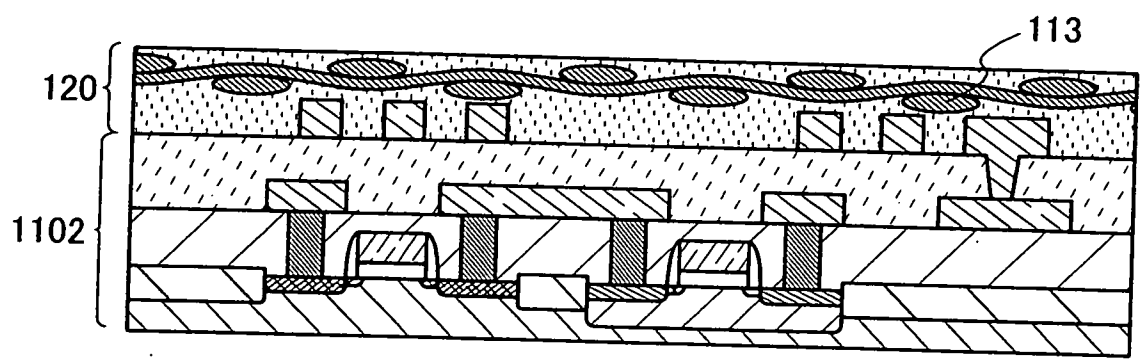


圖 2C

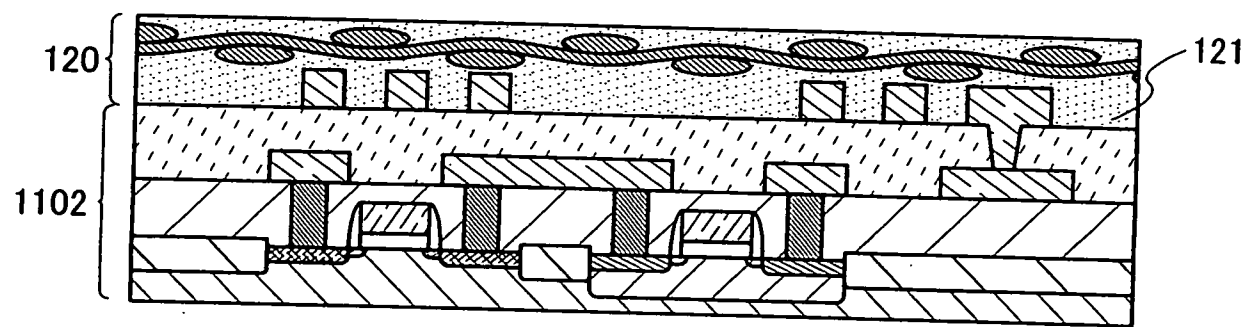


圖 3A

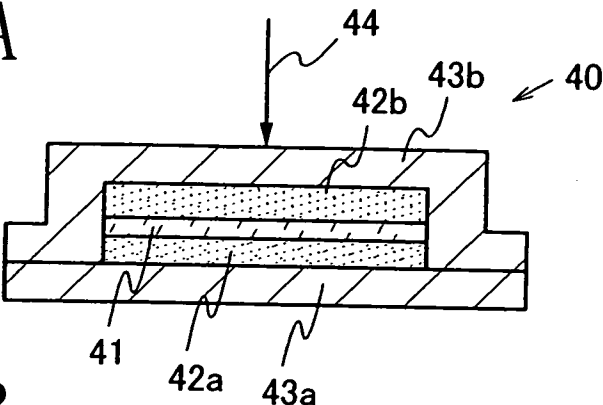


圖 3B

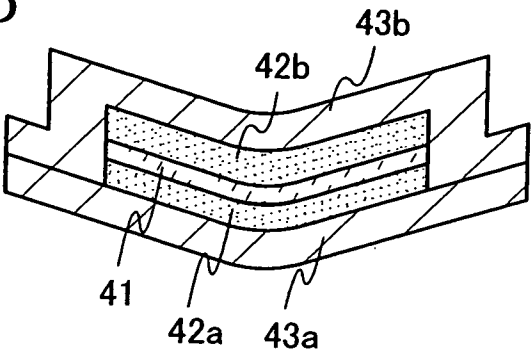


圖 3C

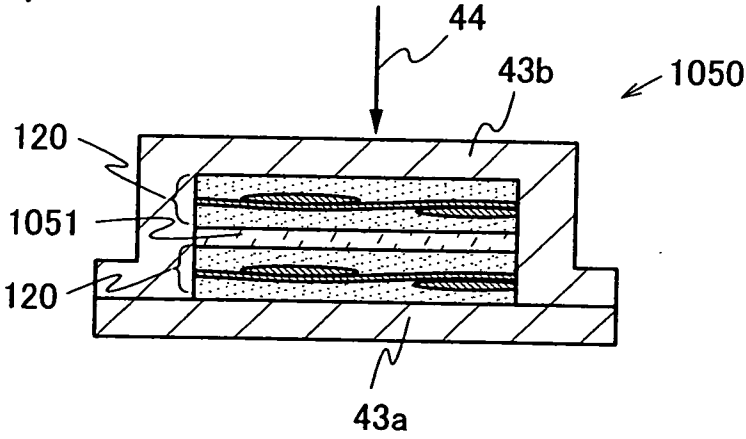


圖 3D

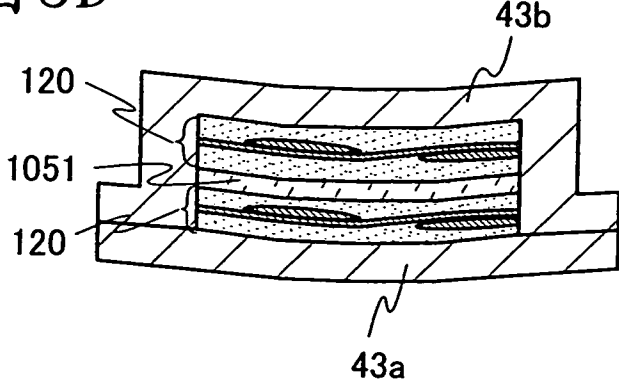


圖 4A

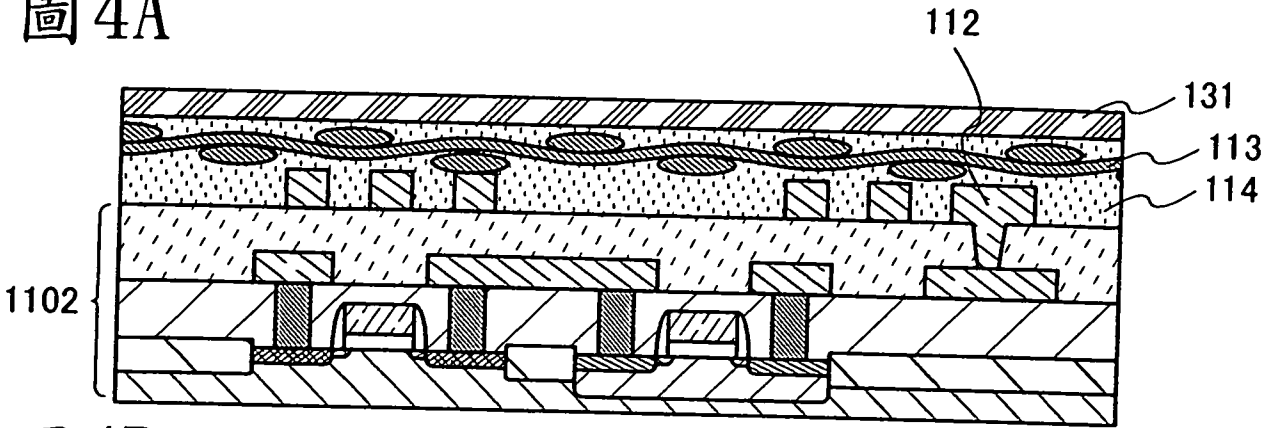


圖 4B

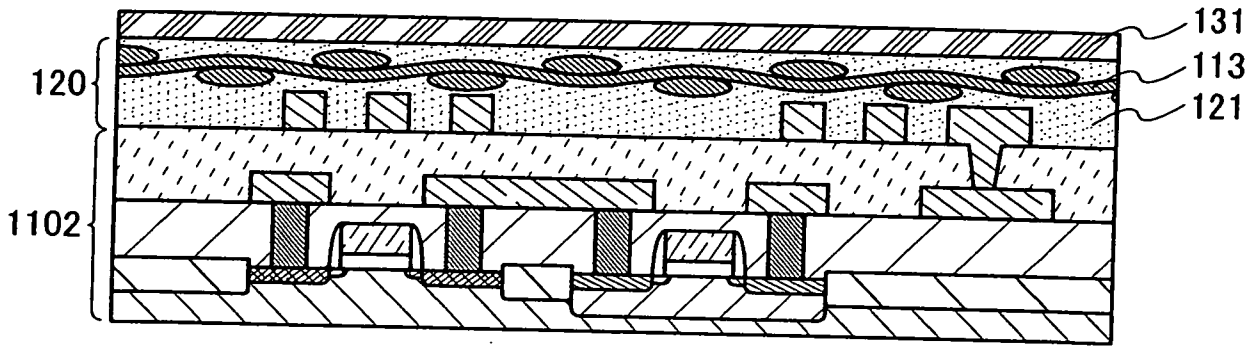


圖 4C

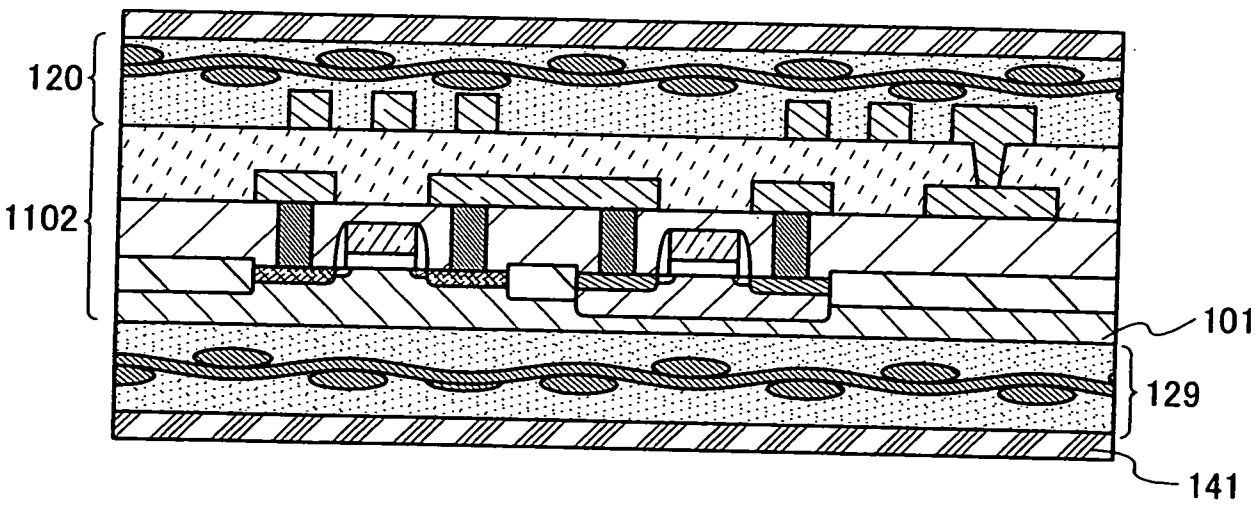


圖 5A

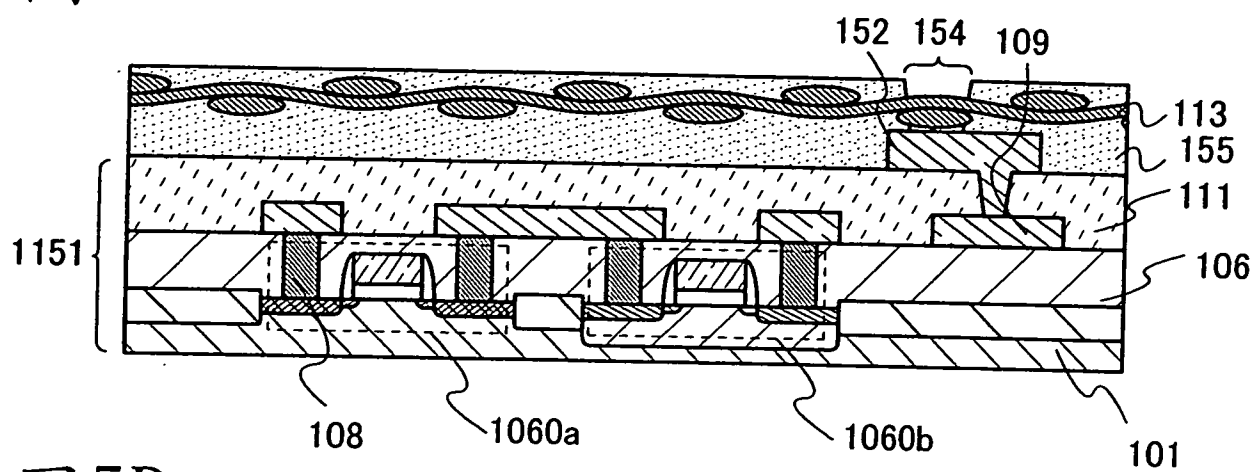


圖 5B

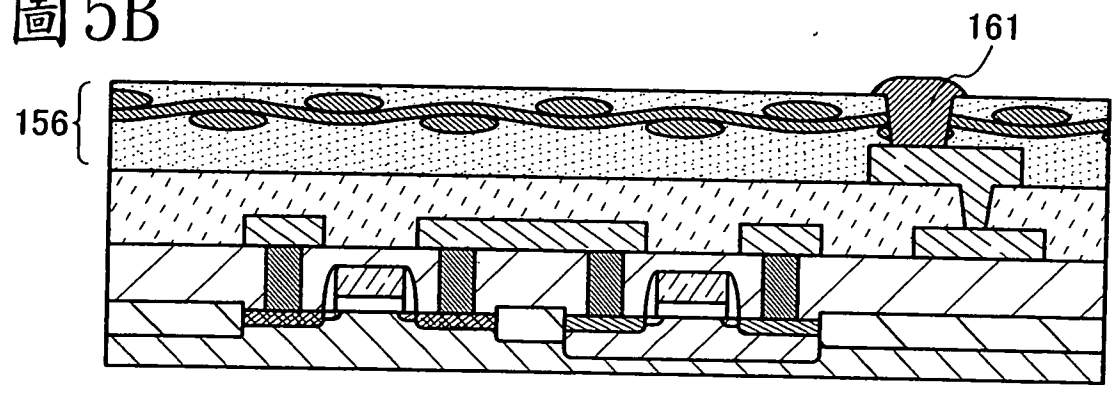


圖 5C

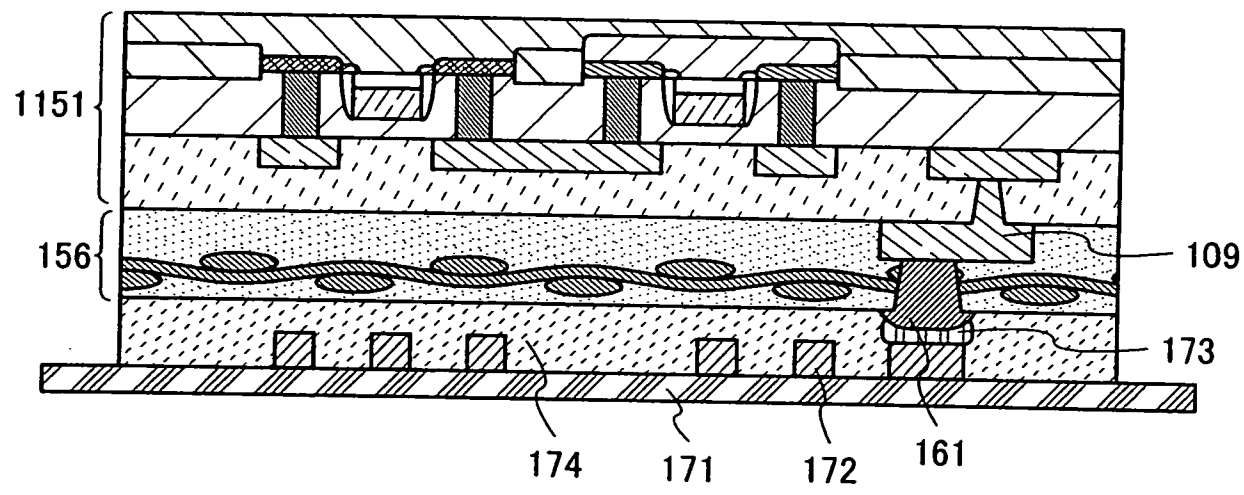


圖 6A

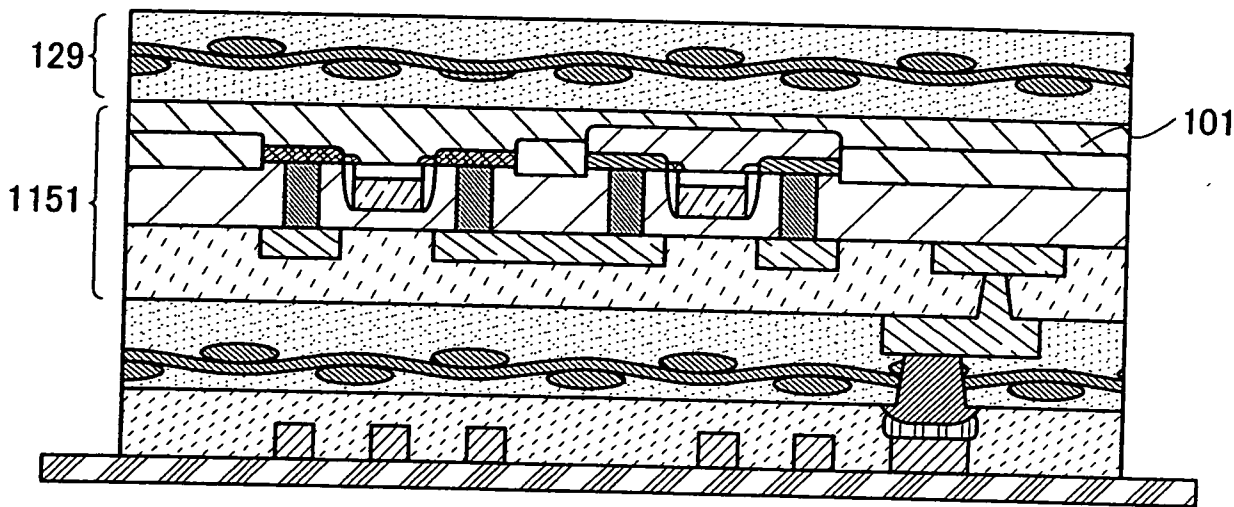


圖 6B

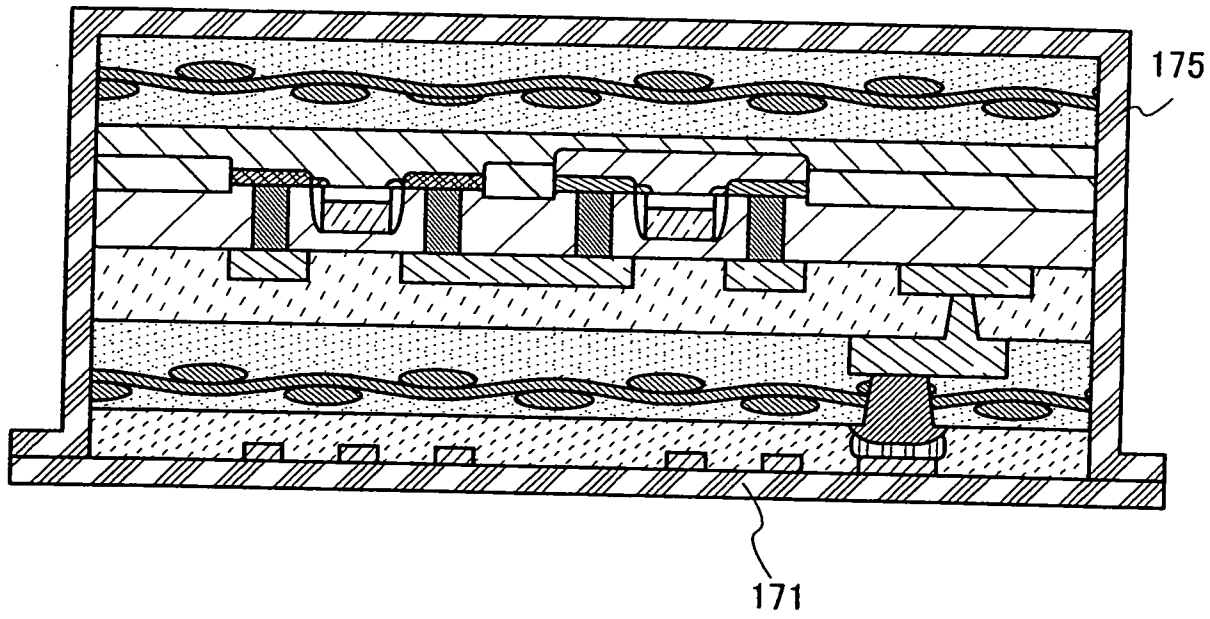


圖 7A

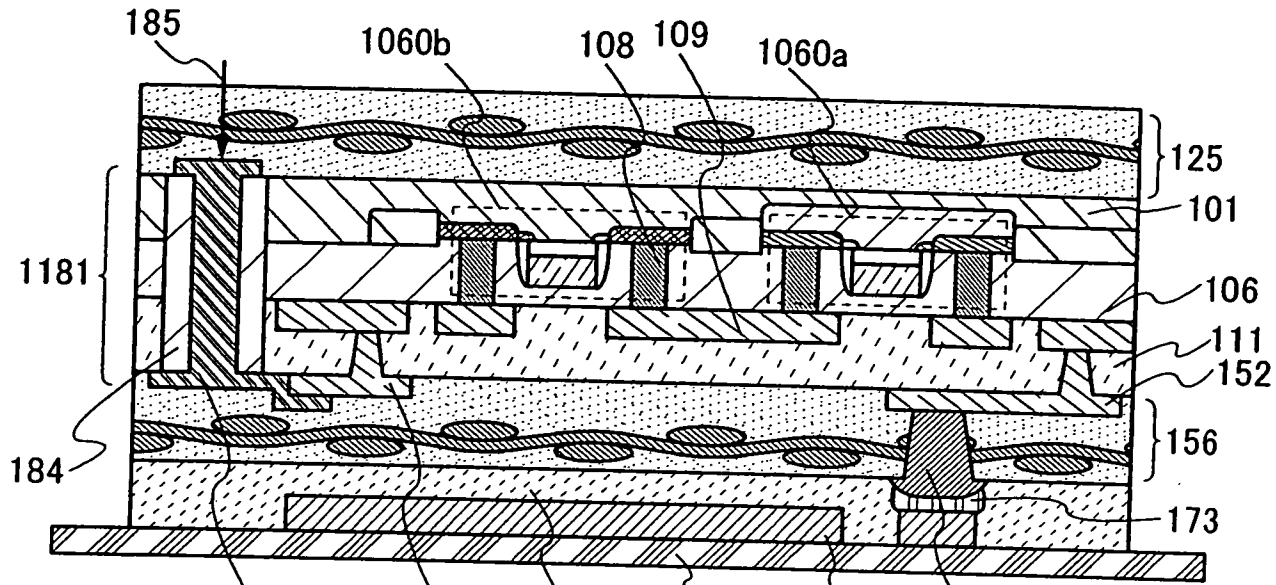


圖 7B

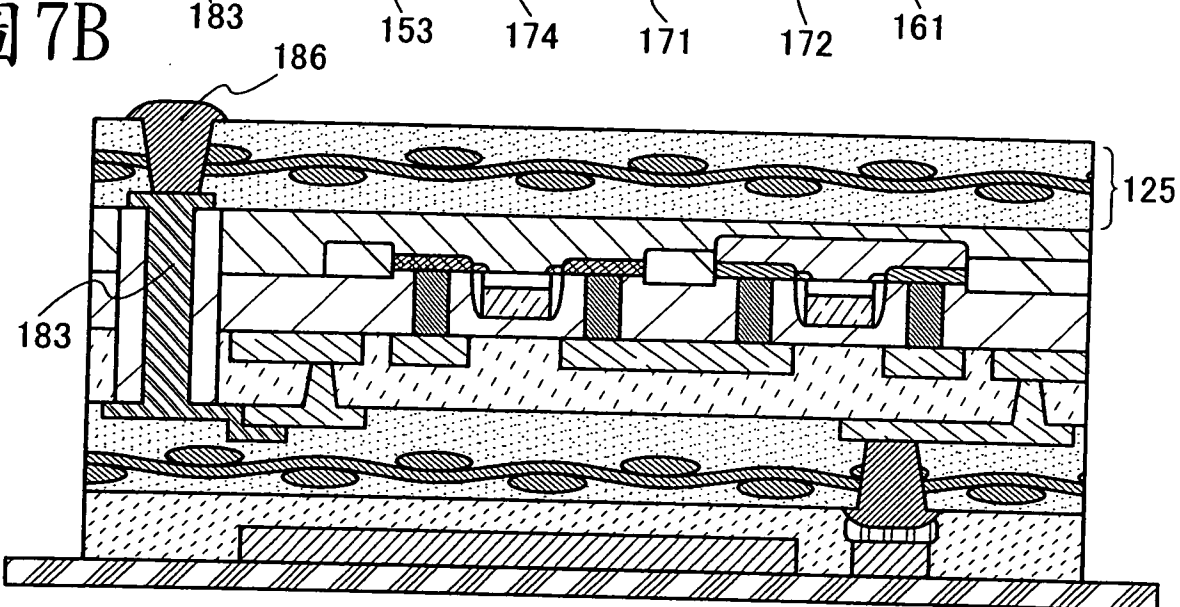


圖 7C

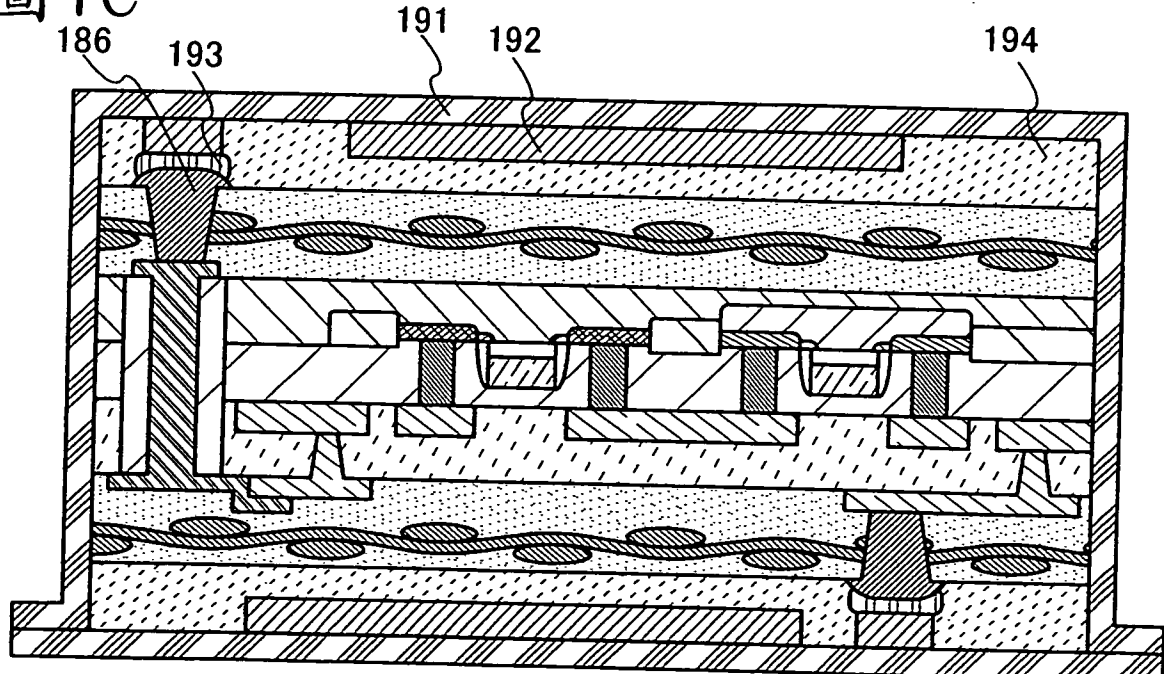


圖 8A

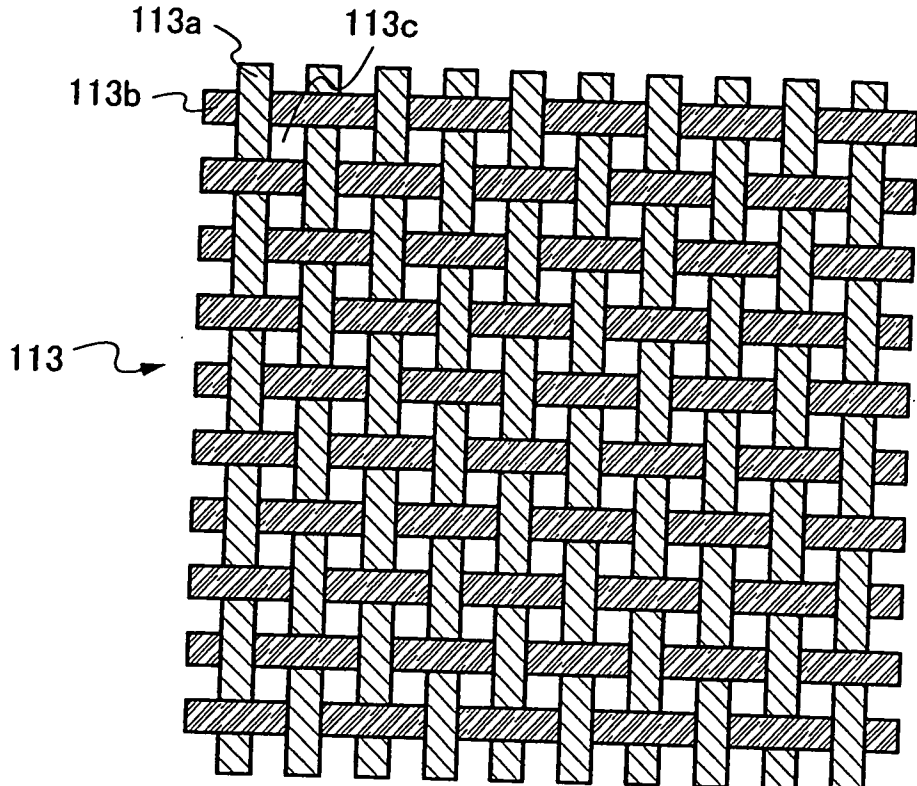


圖 8B

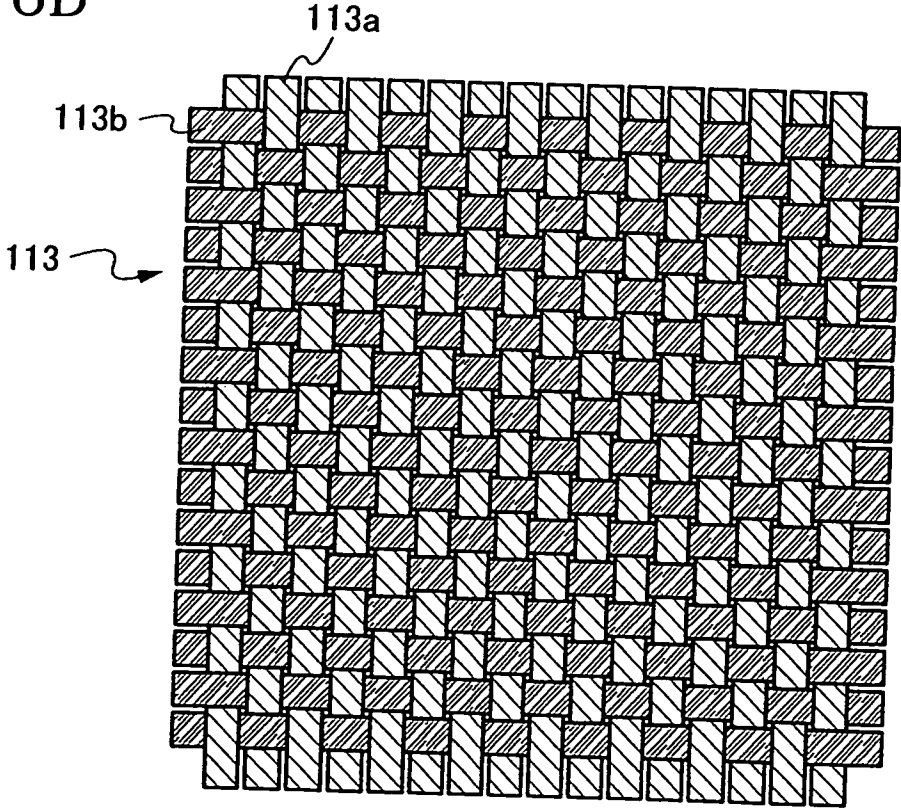


圖 9A

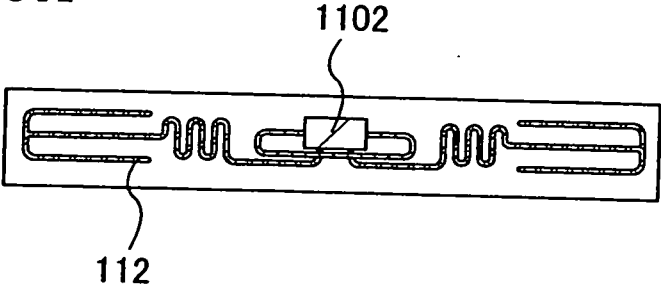


圖 9B

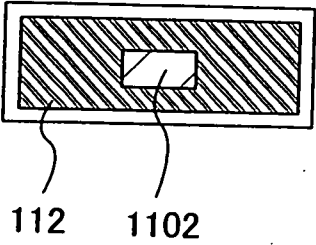


圖 9C

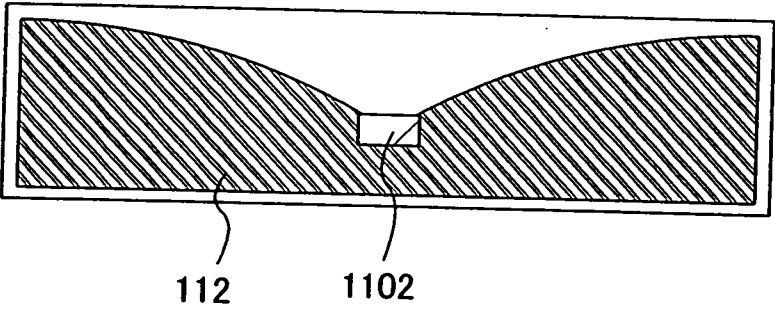


圖 9D

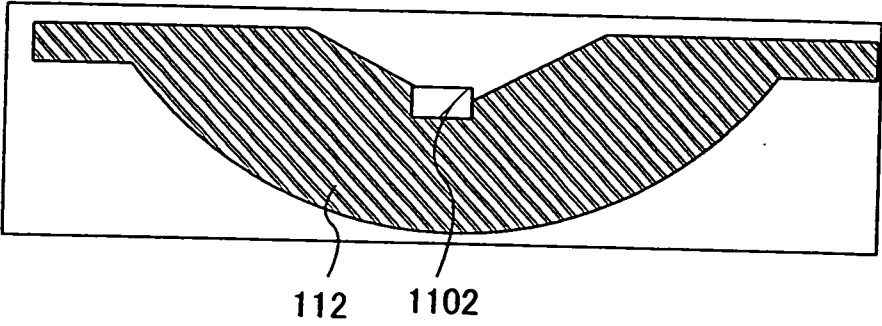


圖 10A

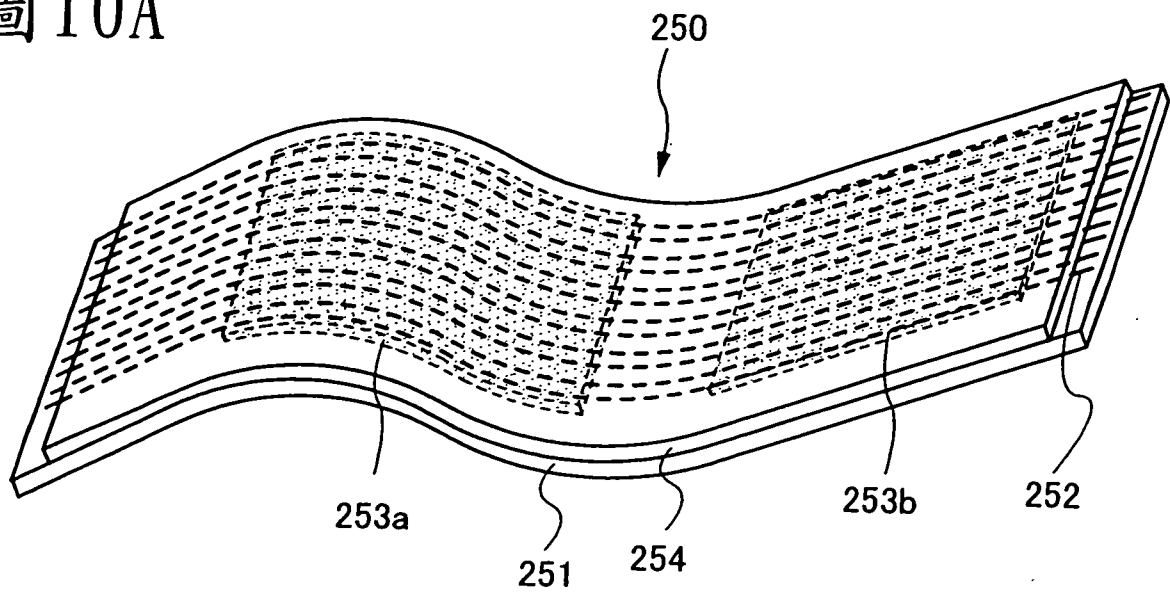


圖 10B

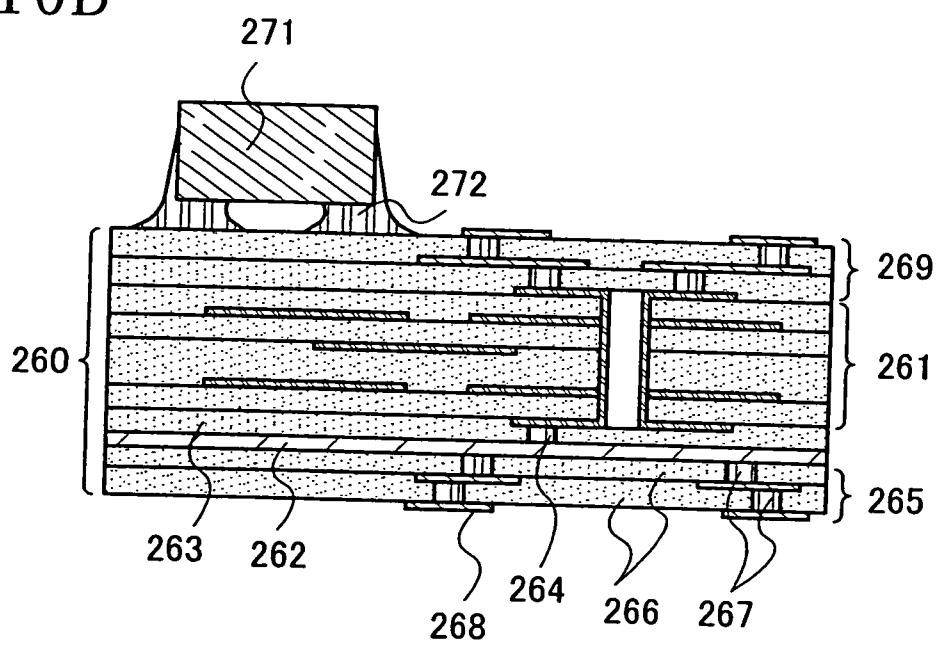


圖 11

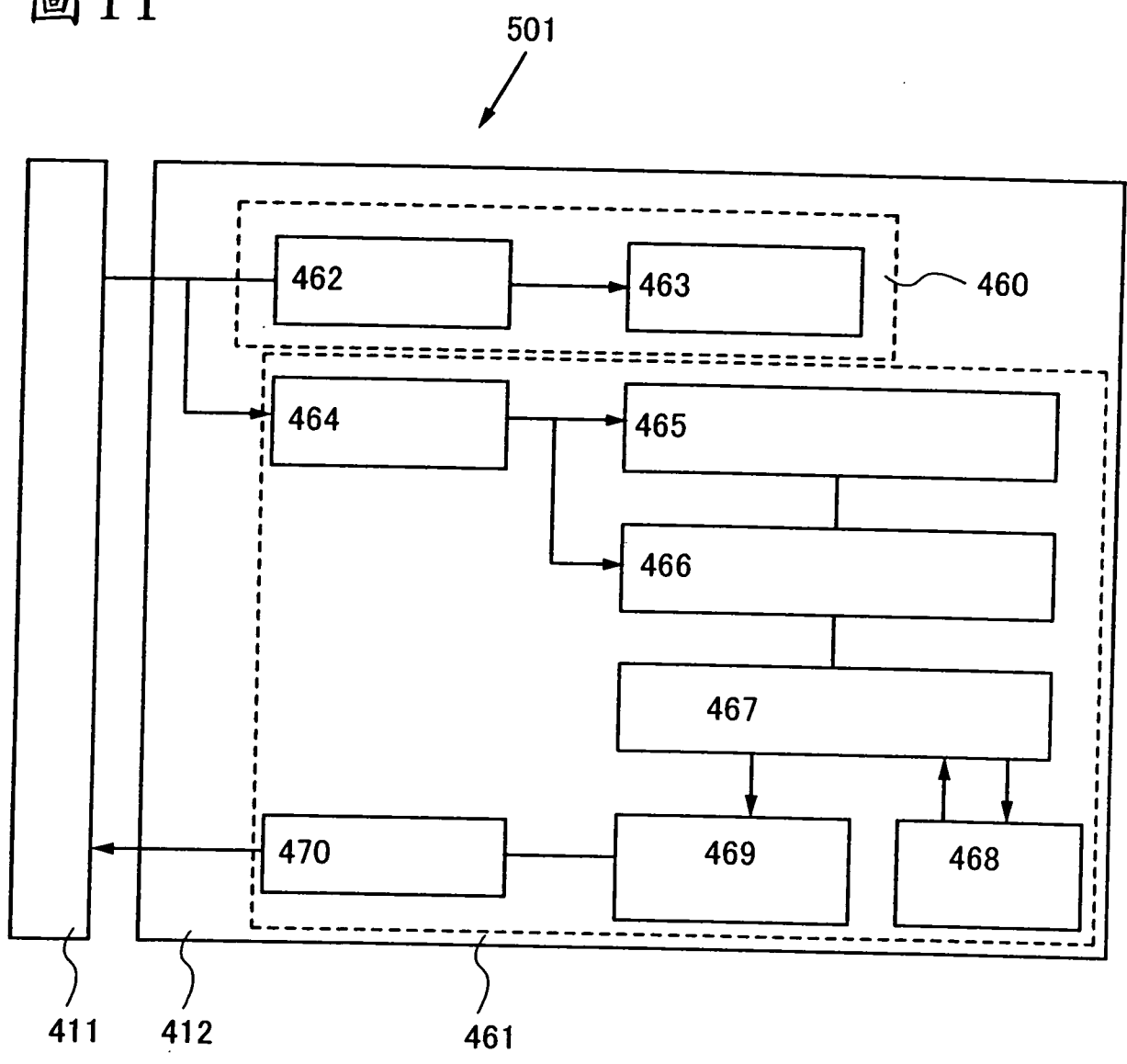


圖 12A

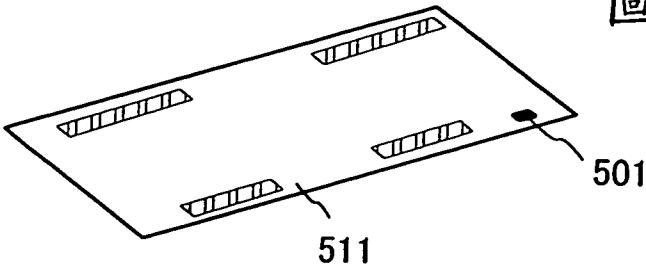


圖 12B

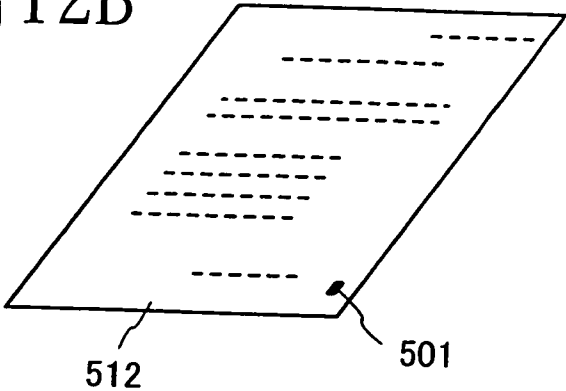


圖 12C

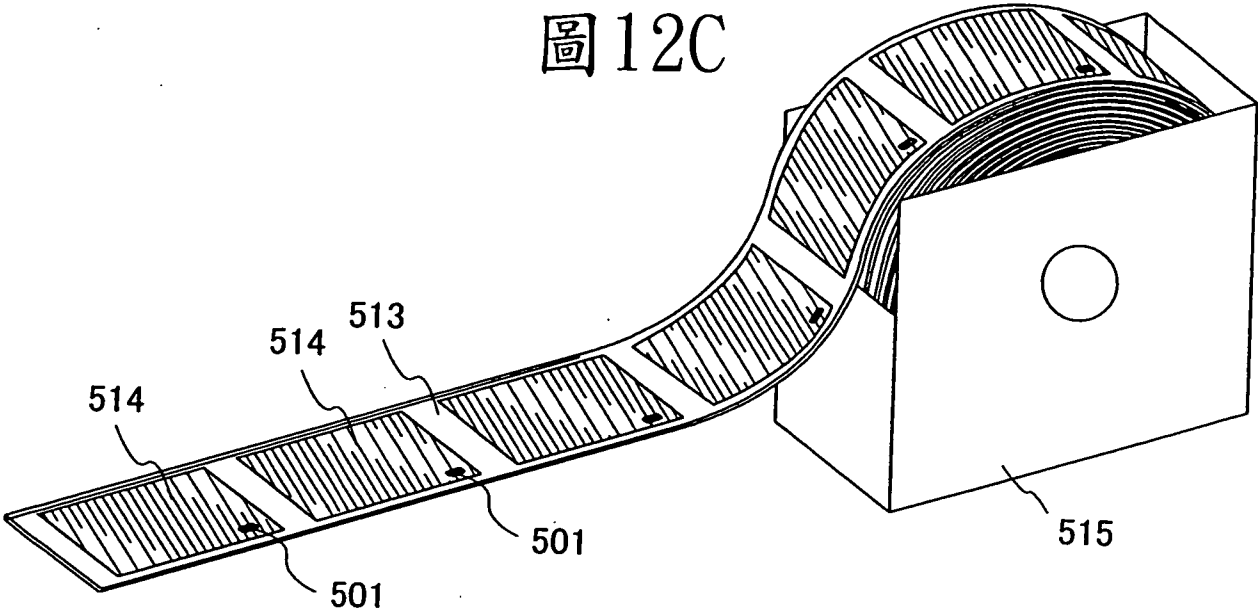


圖 12D

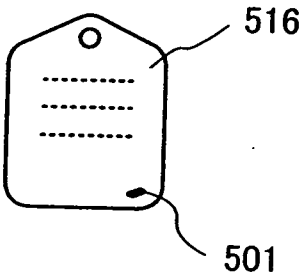


圖 12E

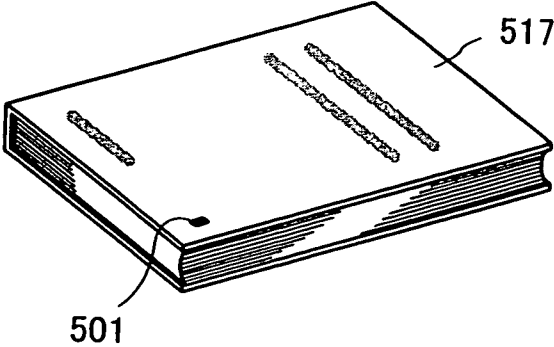


圖 13

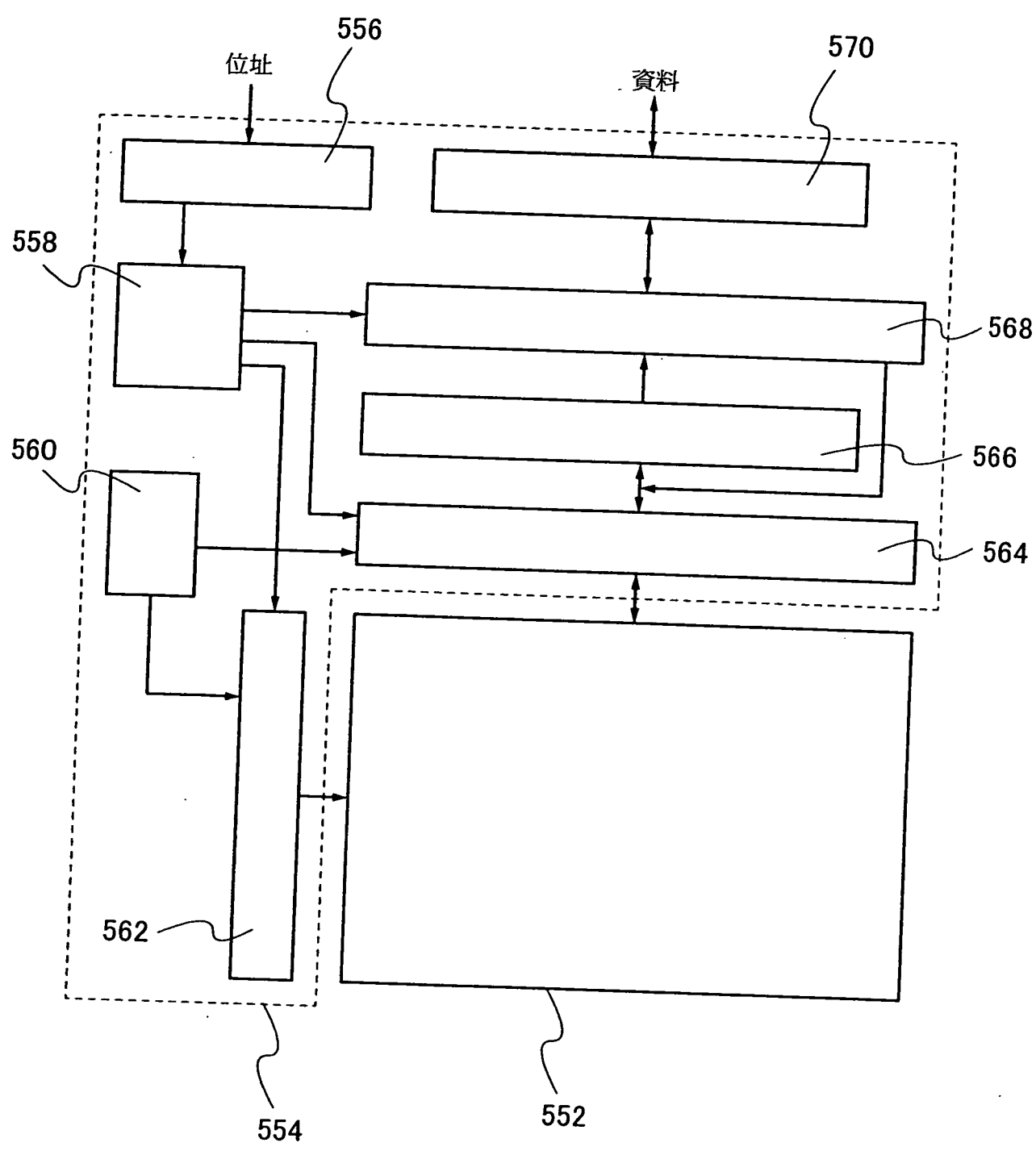


圖 14A

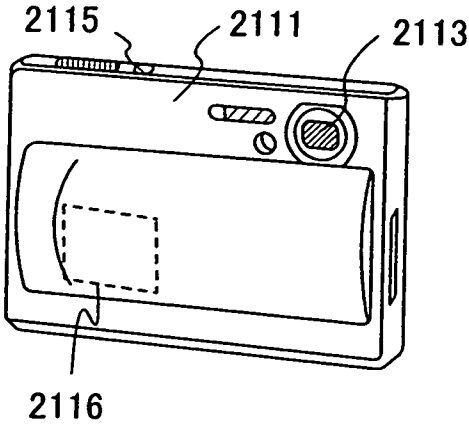


圖 14B

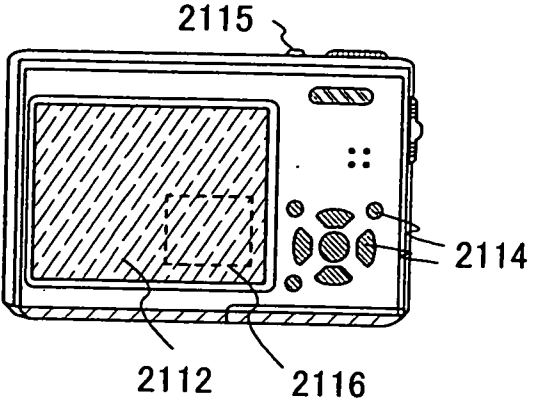


圖 14C

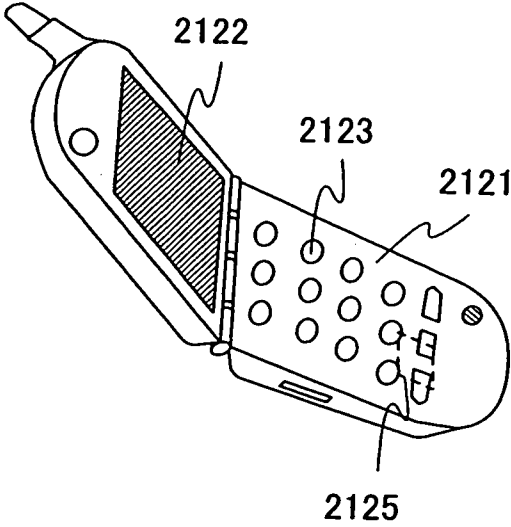


圖 14D

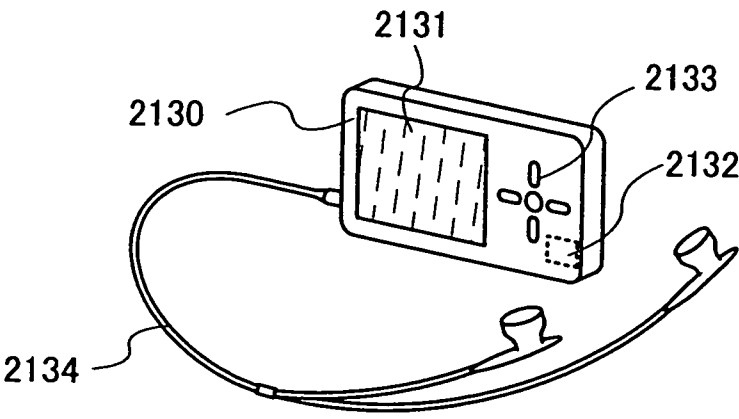


圖 14E

