

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(10) 国際公開番号

WO 2011/125416 A1

PCT

(43) 国際公開日

2011 年 10 月 13 日(13.10.2011)

(51) 国際特許分類:

G02F 1/133 (2006.01) G09G 3/20 (2006.01)
G02F 1/1335 (2006.01) G09G 3/36 (2006.01)

(21) 国際出願番号: PCT/JP2011/055827

(22) 国際出願日: 2011 年 3 月 11 日(11.03.2011)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

特願 2010-086444 2010 年 4 月 2 日(02.04.2010) JP

(71) 出願人 (米国を除く全ての指定国について):
シャープ株式会社(SHARP KABUSHIKI KAISHA)
[JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町
2 2 番 2 2 号 Osaka (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 川島 由紀
(KAWASHIMA, Yuki). 吉田 圭介 (YOSHIDA,
Keisuke). 藤川 陽介(FUJIKAWA, Yohsuke). 田坂

泰俊(TASAKA, Yasutoshi). 守屋 由瑞(MORIYA,
Yoshimizu).

(74) 代理人: 特許業務法人原謙三国際特許事務所
(HARAKENZO WORLD PATENT & TRADE-
MARK); 〒5300041 大阪府大阪市北区天神橋 2
丁目北 2 番 6 号 大和南森町ビル Osaka (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO,
CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI,
GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS,
JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR,
LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW,
MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH,
PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST,
SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ,
VC, VN, ZA, ZM, ZW.

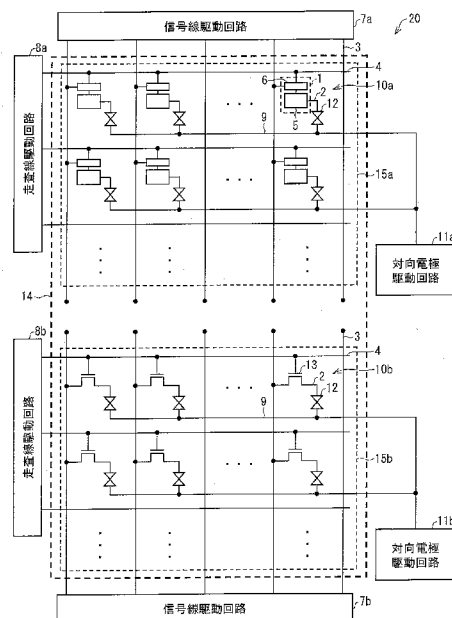
(84) 指定国 (表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW,
MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア

[続葉有]

(54) Title: LIQUID CRYSTAL DISPLAY DEVICE

(54) 発明の名称: 液晶表示装置

[図1]



7a SIGNAL LINE DRIVE CIRCUIT
8a SCANNING LINE DRIVE CIRCUIT
8b SCANNING LINE DRIVE CIRCUIT
11a OPPOSING ELECTRODE DRIVE CIRCUIT
11b OPPOSING ELECTRODE DRIVE CIRCUIT
7b SIGNAL LINE DRIVE CIRCUIT

(57) Abstract: Disclosed is a liquid crystal display device (20), wherein a liquid crystal panel (14) is divided into a first display area (15a) containing a plurality of first pixels (10a), and a second display area (15b) containing a plurality of second pixels (10b), and is provided with a memory circuit (1) which is capable of storing data signals supplied from a signal wire (3) in accordance with each of the pixels (10a) contained in the first display area (15a). Therefore, by writing the data signals stored in the memory circuit (1) to a pixel electrode (2), it is possible to display an image corresponding to said data signals. That is to say, in the first display area (15a), it is possible to display an image via a scanning line (4) and signal line (3), without supplying image data from an external source. As a result, it is possible to minimize power consumption.

(57) 要約: 本発明の液晶表示装置 (20) において、液晶パネル (14) は、複数の第1画素 (10a) を含む第1表示領域 (15a) と、複数の第2画素 (10b) を含む第2表示領域 (15b) とに分割されるとともに、第1表示領域 (15a) に含まれる各画素 (10a) に対応して、信号線 (3) から供給されるデータ信号を記憶可能なメモリ回路 (1) が設けられている。したがって、メモリ回路 (1) に記憶されたデータ信号を画素電極 (2) に書き込むようにすることによって、当該データ信号に対応した画像を表示することができる。すなわち、第1表示領域 (15a) においては、走査線 (4) および信号線 (3) を介して外部から画像データを供給することなく画像を表示することができるので、消費電力を抑えることができる。

WO 2011/125416 A1



(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ
(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR,
GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT,
NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI
(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR,
NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：液晶表示装置

技術分野

[0001] 本発明は、画素ごとにスイッチング素子を備えた液晶表示装置に関する。

背景技術

[0002] 近年では、表示装置の開発研究が目覚ましく、従来主流であったブラウン管を使用した表示装置から、薄型のフラットパネルディスプレイ（FPD）の表示装置が広く利用されるようになってきている。FPDには、表示素子として液晶、発光ダイオード（LED）、または有機エレクトロルミネッセンス（EL）等を利用したものがある。数ある表示媒体の中でも、液晶を用いた液晶表示装置（LCD）は、その研究開発が盛んに行われている。

[0003] 従来の液晶表示装置は、表示パネルの裏面にバックライトを配置し、当該バックライトを点灯して透過表示を行う透過型のものが主流であった。しかし、透過型液晶表示装置では、バックライトを常時点灯させておく必要があるため、消費電力が大きいという問題があった。そこで、装置内部に反射板を設けたり、外部からの入射光を反射するような反射電極を画素電極として用いたりすることによって、外光を反射して表示光源とする反射型の液晶表示装置が開発されている。反射型液晶表示装置では、外部から入射した光を装置内部で反射させることによって表示光源として利用できるため、バックライトが不要になる。そのため、液晶表示装置の消費電力を低く抑えることが可能となる。さらに、反射型液晶表示装置は、透過型液晶表示装置よりも薄型化、および軽量化が達成できるため、モバイル機器に好適に用いられる。

[0004] しかしながら、上記した反射型液晶表示装置は、バックライトを持たないため、周囲の光が暗い場合においては、表示した画像をほとんど視認することができない。すなわち、反射型液晶表示装置には、使用環境上の制限がかかってしまう。そこで、反射型の特性と透過型の特性とを併せ持つ液晶表示

装置として、半透過型液晶表示装置が開示されている。

[0005] 半透過型の液晶表示装置では、上方から外光が入射し、下方からバックライト光が入射する。外光は電極で反射し、バックライト光は電極を通過する。このように半透過型液晶表示装置は、バックライト光を透過する電極で構成された部分と、外光を反射する電極で構成された部分とを有する複数の画素を含んでいる。したがって、半透過型液晶表示装置によれば、バックライト光の透過光と外光の反射光とにより、透過モードの表示と反射モードの表示とを同時に行うことができる。このように、周囲の光が明るい場合にはバックライトを消して反射型液晶表示装置として使用可能であり、周囲の光が暗い場合にバックライトを点灯させて透過型液晶表示装置として使用可能である。したがって、上記構成によれば、バックライトの点灯時間を軽減することができるので、消費電力を極力抑えることができる。

[0006] ところで、液晶表示装置は、テレビジョン受像機、パーソナルコンピュータ、携帯電話、またはデジタルカメラ等の電子機器において広く利用されているが、特に携帯電話またはデジタルカメラ等のモバイル機器においては、より低消費電力のものが求められている。低消費電力の観点からは、表示パネルの消費電力の削減は重要な課題である。そこで、近年では、液晶表示装置のさらなる消費電力の低下を目指した技術が開発されている。

[0007] 例えば、特許文献 1 には、2つの表示領域を有する液晶表示装置が開示されている。その詳細を図 9 に示す。図 9 は、本文献に開示されている液晶表示装置 30 を概略的に示す平面図である。具体的には、図 9 に示すように、光反射方式で表示を行う反射領域 25a と、光反射方式および光透過方式を併用して表示を行う反射・透過領域 25b との 2つの表示領域を有している。反射領域 25a の画素電極は、導電性光反射膜を所定形状にパターニングしたものであり、反射・透過領域 25b の画素電極は、導電性光反射膜に入射光を透過させる 1つ以上の開口を設けると共に、所定形状にパターニングしたものである。バックライトは反射・透過領域 25b に対応した位置に配置されている。

- [0008] 上記の構成によれば、バックライトからの光は反射・透過領域 25b でのみ利用される。したがって、バックライトの消費電力を低減することができる。さらに、バックライトは、反射・透過領域 25b を照射する位置に配置すれば良く、表示領域全面を照射するようにバックライトを配置する場合と比較して、装置を軽量化することができる。

先行技術文献

特許文献

- [0009] 特許文献1：日本国公開特許公報「特開 2002-303863 号公報（2002 年 10 月 18 日公開）」

発明の概要

発明が解決しようとする課題

- [0010] 上述した特許文献 1 に開示されている技術では、透過型液晶表示装置に比べれば消費電力が低減されているものの、必ずしも十分に消費電力が低減されているわけではない。
- [0011] 携帯電話、またはデジタルカメラ等のモバイル機器は急速に普及しており、それに伴い、低消費電力のモバイル機器の需要は高まりつつある。したがって、今後はさらなる低消費電力の液晶表示装置が求められる。上述した特許文献 1 に開示されている技術のように、表示パネルの構成を改良しただけでは、消費電力の低減は不十分である。
- [0012] そこで、本発明は上記課題に鑑みてなされたものであり、その目的は、消費電力をより低減することが可能な液晶表示装置を提供することにある。

課題を解決するための手段

- [0013] 本発明に係る液晶表示装置は、上記課題を解決するために、複数の走査線と、上記複数の走査線と交差する複数の信号線と、上記複数の走査線および上記複数の信号線の交差点ごとに個別に形成された複数の画素とを備えた表示画面を備え、上記画素ごとに、画素電極と、上記画素電極に対向する対向電極と、上記画素電極と上記対向電極との間に配置された液晶層とを備えた

液晶表示装置であって、上記表示画面は、上記複数の画素として、複数の第1画素を含んでいる第1表示領域と、上記複数の画素として、上記複数の第1画素とは異なる複数の第2画素を含んでいる第2表示領域とに分割され、上記第1画素ごとに、上記信号線から供給されるデータ信号を記憶するメモリ回路を備えていることを特徴としている。

[0014] 上記の構成によれば、本発明に係る液晶表示装置は、複数の第1画素によって構成される第1表示領域と、複数の第2画素によって構成される第2表示領域とを有している。そして、第1表示領域を構成する各第1画素に対応して、メモリ回路が設けられている。メモリ回路は、信号線から供給されるデータ信号を記憶可能な回路である。メモリ回路が記憶したデータ信号に応じた電圧を画素電極に供給し、画素電極に印加された電圧と対向電極の電圧との電位差に応じて液晶容量に書き込むことによって、当該データ信号に対応した画像を表示することができる。すなわち、走査線および信号線を介して外部から画像データを供給することなく画像を表示することができる。よって、第1表示領域に同一の画像データを表示する場合には、外部から当該画像データを供給し続けることなく画像を表示することができる。これによって、走査線および信号線を駆動し続けることなく画素電極に画像データを供給可能となるので、低消費電力で表示することができる。

[0015] 本発明の他の目的、特徴、および優れた点は、以下に示す記載によって十分分かるであろう。また、本発明の利点は、添付図面を参照した次の説明で明白になるであろう。

発明の効果

[0016] 本発明では、メモリ回路に記憶された画像データ（データ信号）を画素電極に書き込むようにすることによって、走査線および信号線を介して外部から画像データを供給することなく画像を表示することができる。すなわち、第1表示領域に同一の画像データを表示する場合には、外部から当該画像データを供給し続けることなく画像を表示することができる。これによって、走査線および信号線を駆動することなく画素電極に画像データを供給可能と

なるので、低消費電力で表示することができる。

図面の簡単な説明

[0017] [図1]本発明の一実施形態に係る液晶表示装置の全体の電氣的構成を示す等価回路図である。

[図2]本発明の一実施形態に係る液晶表示装置の全体構成を概略的に示す平面図である。

[図3]本発明の一実施形態に係る画素を拡大して示した概略図である。

[図4]本発明の一実施形態に係る表示領域の一配置例を示す図である。

[図5]図中の（a）は、透過方式を採用する場合の本発明の一実施形態に係る画素を拡大して示した概略図であり、図中の（b）は、半透過方式を採用する場合の本発明の一実施形態に係る画素を拡大して示した概略図である。

[図6]本発明の一実施形態に係る液晶表示装置の全体の電氣的構成を示す等価回路図である。

[図7]本発明の一実施形態に係る液晶表示装置の全体の電氣的構成を示す等価回路図である。

[図8]本発明の一実施形態に係る液晶表示装置の全体の電氣的構成を示す等価回路図である。

[図9]従来の液晶表示装置の全体構成を概略的に示す平面図である。

発明を実施するための形態

[0018] （液晶表示装置20の概要）

本発明の一実施形態について図面を参照して説明する。まず、本実施形態に係る液晶表示装置（LCD）の概要について、図1および図2を参照して説明する。図1は、LCD20の全体の電氣的構成を示す等価回路図である。図2は、LCD20の全体構成を概略的に示す平面図である。

[0019] 図2に示すように、LCD20は、液晶パネル14（表示画面）、信号線駆動回路7a、7b、および走査線駆動回路8a、8bを備えている。液晶パネル14は、後述する表示領域15a（第1表示領域）および表示領域15b（第2表示領域）に分割されている。表示領域15aでは、反射方式ま

たは半透過方式によって表示を行い、表示領域 15 b では、透過方式または半透過方式によって表示を行う。

[0020] 具体的には、図 1 に示すように、液晶パネル 14 は、TFT 基板（図示せず）と対向基板（図示せず）との間に液晶層を挟持して構成されており、行列状に配列された複数の画素 10 a, 10 b を有している。そして、液晶パネル 14 は、TFT 基板上に、メモリ回路 1、画素電極 2、信号線 3、走査線 4、および薄膜トランジスタ（TFT）13 を備えている。また、対向基板上に対向電極 9、および対向電極駆動回路 11 a, 11 b を備えている。図中の符号 12 は液晶セルを示し、液晶セル 12 は電氣的には容量素子として扱われる。

[0021] 表示領域 15 a では、信号線 3 は、列方向（縦方向）に互いに平行となるように各列に 1 本ずつ形成されており、走査線 4 は、行方向（横方向）に互いに平行となるように各行に 1 本ずつ形成されている。複数の信号線 3 と複数の走査線 4 とは互いに交差するように配置されており、その交差点ごとに個別に画素 10 a が形成されている。すなわち、隣り合う 2 つの信号線 3 と、隣り合う 2 つの走査線 4 とによって囲まれた領域が 1 つの画素 10 a（第 1 画素）である。メモリ回路 1 および画素電極 2 は、各画素 10 a に対応してそれぞれ形成されている。メモリ回路 1 は、信号線 3 から供給されるデータ信号を記憶するメモリ部 6 と、当該メモリ部 6 に記憶されたデータ信号を画素電極 2 に供給する表示電圧供給回路 5 とからなる。

[0022] ここで、画素 10 a の詳細を図 3 に示す。図 3 は、画素 10 a を拡大して示した概略図である。図 3 に示すように、信号線 3 および走査線 4 は、各行に配置されたメモリ回路 1 と表示電圧供給回路 5 とそれぞれ電氣的に接続されている。具体的には、メモリ回路 1 内のメモリ部 6 に信号線 3 および走査線 4 は電氣的に接続されている。そして、当該メモリ部 6 と画素電極 2 との間に、表示電圧供給回路 5 が電氣的に接続されている。なお、画素電極 2 は、対向電極 9 との間に液晶セル 12 を介して液晶容量を形成している。

[0023] これにより、走査線駆動回路 8 a から走査線 4 に供給される走査信号によ

って、信号線駆動回路 7 a から信号線 3 に供給されるデータ信号を一時的にメモリ部 6 に書き込む。そして、メモリ部 6 に書き込まれたデータ信号を、表示電圧供給回路 5 を介して画素電極 2 に書き込み、画素電極 2 を当該データ信号に応じた電位に設定する。対向電極 9 は対向電極駆動回路 11 a によって所定の電位に設定されており、画素電極 2 と対向電極 9 との間に介在する液晶セル 12 は、両電極間の電位差に応じた階調表示を実現することができる。このメモリ回路 1 を介する画像表示については、後ほど詳しく説明する。

[0024] 一方、表示領域 15 b では、信号線 3 は、列方向（縦方向）に互いに平行となるように各列に 1 本ずつ形成されており、走査線 4 は、行方向（横方向）に互いに平行となるように各行に 1 本ずつ形成されている。複数の信号線 3 と複数の走査線 4 とは互いに交差するように配置されており、その交差点ごとに個別に画素 10 b が形成されている。すなわち、隣り合う 2 つの信号線 3 と、隣り合う 2 つの走査線 4 とによって囲まれた領域が 1 つの画素 10 b（第 2 画素）である。TFT 13 および画素電極 2 は、各画素 10 b に対応してそれぞれ形成されている。TFT 13 のソース電極が信号線 3 に電氣的に接続されており、ゲート電極が走査線 4 に電氣的に接続されている。また、ドレイン電極が画素電極 2 に電氣的に接続されている。なお、画素電極 2 は、対向電極 9 との間に液晶セル 12 を介して液晶容量を形成している。

[0025] これにより、走査線駆動回路 8 b から走査線 4 に供給される走査信号によって TFT 13 のゲートをオンにし、信号線駆動回路 7 b から信号線 3 に供給されるデータ信号を画素電極 2 に書き込んで画素電極 2 を当該データ信号に応じた電位に設定する。そして、対向電極 9 は対向電極駆動回路 11 b によって所定の電位に設定されており、画素電極 2 と対向電極 9 との間に介在する液晶セル 12 は、両電極間の電位差に応じた階調表示を実現することができる。

[0026] 上述したように、表示領域 15 a における信号線 3 は信号線駆動回路 7 a によって制御されており、走査線 4 は走査線駆動回路 8 a によって制御され

ている。したがって、表示領域 15 a は、信号線駆動回路 7 a および走査線駆動回路 8 a によって駆動される。一方、表示領域 15 b における信号線 3 は信号線駆動回路 7 b によって制御されており、走査線 4 は走査線駆動回路 8 b によって制御されている。したがって、表示領域 15 b は、信号線駆動回路 7 b および走査線駆動回路 8 b によって駆動される。このように、本実施形態に係る表示領域 15 a および表示領域 15 b は、それぞれ独立して駆動することができる。

[0027] (メモリ回路 1 の作用機序)

上述したように、本実施形態に係る LCD 20 は、表示領域 15 a および表示領域 15 b を有しており、表示領域 15 a を構成する各画素 10 a には、メモリ回路 1 が設けられている。当該メモリ回路 1 について、詳しく説明する。

[0028] メモリ回路 1 とは、静止画等の画像データを記憶可能な回路である。したがって、メモリ回路 1 に記憶された画像データを画素電極 2 に書き込むようにすることによって、外部から画像データを供給することなく画像を表示することができる。すなわち、表示領域 15 a に同一の画像データを表示する場合には、外部から当該画像データを供給し続けることなく画像を表示することができる。これによって、外部からの画像データの供給が不要となるので、低消費電力で表示することができる。具体的には、画像データを一度メモリ回路 1 に書き込んだ後は、各画素 10 a に画像データを供給するために信号線 3 を画像データで充放電する必要がなくなるので、その充放電に伴う消費電力を削減することができる。また、液晶パネル 14 の外部から液晶ドライバに画像データを伝送する必要がないので、その伝送に伴う消費電力を削減することができる。

[0029] 本実施形態に係るメモリ回路 1 には、画素に設けられる画素メモリ等の一般的なメモリ回路を用いれば良い。メモリ回路 1 としては、SRAM 型のもの、または DRAM 型のものが開発されている。

[0030] 本実施形態に適用でき得るメモリ回路 1 について簡単に説明する。上述し

たように、メモリ回路 1 は、メモリ部 6 と表示電圧供給回路 5 とから構成されている。なお、メモリ回路 1 は、従来のメモリ回路を適用できるため、その詳しい内部構成については、ここでは言及しない。メモリ回路 1 としては、例えば、特開 2007-286237 号公報に開示されているメモリ回路を採用することが可能であるが、特にこれに限定されるわけではない。

[0031] メモリ回路 1 を利用して表示領域 15 a の表示を行う流れを簡単に説明する。まず、走査線 4 にハイレベルな電位を供給することによって、信号線 3 から供給されるデータ信号をメモリ部 6 に書き込む。データ信号の書き込み後は、走査線 4 の電位をローレベルにすることによって、メモリ部 6 に書き込まれたデータ信号は保持される。

[0032] そして、表示電圧供給回路 5 によって、メモリ部 6 に保持されているデータ信号が画素電極 2 に書き込まれ、当該データ信号に対応した階調表示が行われる。このようにして、表示領域 15 a における各画素 10 a にメモリ回路 1 を備えることによって、メモリ回路 1 に記憶されたデータ信号を各画素 10 a の画素電極 2 に書き込むことができる。したがって、静止画等の同一の画像データを表示する場合には、メモリ回路 1 に記憶されているデータ信号を各画素 10 a に供給すれば良く、フレームごとに各画素 10 a にデータ信号を供給する必要がない。すなわち、信号線駆動回路 7 a および走査線駆動回路 8 a を駆動する必要がないので、消費電力の低減を図ることが可能となる。

[0033] なお、メモリ回路 1 に記憶（保持）する画像データは、情報量および情報の更新頻度が比較的少ないものであることが好ましい。例えば、携帯電話においては、アンテナのアイコン、または電池残量を示すアイコン等の静止画である。このように、情報量が小さい画像データであれば、メモリ回路 1 に記憶させることが可能である。また、情報の更新頻度が少ない、すなわち画像が切り替わる頻度が少なければ、同一の画像データを継続して使用することができる。そのため、画像が切り替わること（更新されること）に新たな画像データを画素 10 a に供給する必要がなく、消費電力をより低減するこ

とができる。

[0034] 上記のように、携帯電話におけるアンテナのアイコン、または電池残量を示すアイコン等の静止画をメモリ回路 1 に記憶させる場合には、図 4 に示したような表示領域を有する LCD 20 にすると良い。図 4 は、表示領域 15 a および表示領域 15 b の一配置例を示す図である。このように、表示領域 15 a および表示領域 15 b の大きさは特に限定されず、それぞれ所望の大きさに設定することができる。

[0035] (表示領域 15 a および表示領域 15 b の構成)

本実施形態に係る LCD 20 では、上述したように、表示領域 15 a および表示領域 15 b を有している。一方は、反射方式または半透過方式によって表示を行う表示領域 15 a であり、他方は、透過方式または半透過方式によって表示を行う表示領域 15 b である。表示領域 15 a が反射方式によって表示を行う場合には、画素電極 2 として外光を反射する反射電極を用いる。一方、表示領域 15 a が半透過方式によって表示を行う場合には、画素電極 2 として、バックライトの光を透過する電極で構成された部分と、外光を反射する電極で構成された部分とを有する半透過電極を用いる。同様に、表示領域 15 b が透過方式によって表示を行う場合には、画素電極 2 としてバックライトの光を透過する透過電極を用いる。一方、表示領域 15 b が半透過方式によって表示を行う場合には、画素電極 2 として、バックライトの光を透過する電極で構成された部分と、外光を反射する電極で構成された部分とを有する半透過電極を用いる。

[0036] ここで、表示領域 15 b の画素 10 b の概略を図 5 に示す。図 5 中の (a) は、表示領域 15 b が透過方式を採る場合の画素 10 b を拡大して示した概略図である。図 5 中の (b) は、表示領域 15 b が半透過方式を採る場合の画素 10 b を拡大して示した概略図である。

[0037] 図 5 中の (a) に示すように、表示領域 15 b が透過方式によって表示を行う場合は、画素電極 2 として透過電極 2 a を用いる。この場合は、TF T 13 のドレイン電極が透過電極 2 a に電氣的に接続されるように構成する。

一方、図5中の(b)に示すように、表示領域15bが半透過方式によって表示を行う場合は、画素電極2として、バックライトの光を透過する電極で構成された透過部分2cと、外光を反射する電極で構成された反射部分2dとを有する半透過電極2bを用いる。この場合は、TFT13のドレイン電極が、透過部分2cと反射部分2dとにそれぞれ電氣的に接続されるように構成する。これは、表示領域15aにおいて、半透過方式によって表示を行う場合も同様である。

[0038] 以上のように、表示領域15aを反射方式によって表示を行う場合は、表示領域15aにはバックライトを設ける必要がなくなるので、消費電力をより低減することができる。また、表示領域15aを半透過方式によって表示を行う場合も、反射方式と透過方式とを併用することができるので、バックライトの点灯時間が軽減され、消費電力を抑えることができる。したがって、表示領域15aにおいてメモリ回路1を設けるのに加えて、反射方式または半透過方式による表示を行うことによって、より一層の低消費電力化を実現することが可能となる。

[0039] さらに、表示領域15bにおいても、半透過方式を採用することによって、バックライトの点灯時間が軽減されるので、消費電力をより低めることができる。このように、LCD20の表示方式として反射方式または半透過方式を採用することによって、さらなる消費電力の低下が得られる。

[0040] (LCD20の変形例)

上述したLCD20では、表示領域15aおよび表示領域15bそれぞれに対応する信号線駆動回路7a, 7b、走査線駆動回路8a, 8b、および対向電極駆動回路11a, 11bが設けられている。このように、それぞれの表示領域15a, 15bに対応した駆動回路を設けることによって、表示領域15a, 15bごとに画素数が異なる場合に対応することができる。また、表示領域15a, 15bごとに駆動方法(AC駆動またはDC駆動)が異なる場合には、上記のように各表示領域15a, 15bに対応した駆動回路を設けることが好ましい。

- [0041] しかしながら、必ずしもこれに限定されるわけではなく、いずれかの信号線駆動回路 7 a, 7 b を省略することも可能である。信号線駆動回路 7 b を省略した場合の LCD 20 a の詳細を図 6 に示す。図 6 は、LCD 20 a の全体の電氣的構成を示す等価回路図である。
- [0042] 図 6 に示すように、表示領域 15 a および表示領域 15 b の画素数（信号線数）が同じ場合には、表示領域 15 a と表示領域 15 b とで信号線 3 を共用する（繋げる）ことができる。この場合には、信号線駆動回路 7 b を省略し、信号線駆動回路 7 a を表示領域 15 a と表示領域 15 b とで共用することが可能である。したがって、信号線駆動回路 7 a によって、表示領域 15 a および表示領域 15 b の信号線 3 の制御を行う。
- [0043] 上記の構成によれば、表示領域 15 a と表示領域 15 b とで信号線 3 を共用することで信号線駆動回路 7 b を省略できるので、余分なスペースを削減することができる。また、LCD 20 a の構成部材数を減らすことができるので、製造工程が簡素化され、製造コストを低く抑えることができる。
- [0044] なお、表示領域 15 a と表示領域 15 b とで信号線数が異なる場合でも、一部の信号線 3 を共用することも可能である。一部の信号線 3 を表示領域 15 a と表示領域 15 b とで共用している場合の LCD 20 b の詳細を図 7 に示す。図 7 は、LCD 20 b の全体の電氣的構成を示す等価回路図である。
- [0045] 図 7 に示すように、表示領域 15 a および表示領域 15 b の信号線数が異なる場合でも、一部の信号線 3 を共用する（繋げる）ことができる。この場合は、一部の信号線 3 を共用し、共用している信号線 3 は信号線駆動回路 7 a によって制御を行う。また、表示領域 15 a において、表示領域 15 b と共用していない信号線 3 も信号線駆動回路 7 a によって制御を行う。一方、表示領域 15 b において、表示領域 15 a と共用していない信号線 3 は、信号線駆動回路 7 b によって制御を行う。これによれば、信号線駆動回路 7 b を設ける必要があるものの、信号線駆動回路 7 b の規模を小規模にすることができる。
- [0046] さらに、表示領域 15 a および表示領域 15 b で対向電極駆動回路 11 a

を共用し、対向電極駆動回路 11b を省略しても良い。図 8 に対向電極駆動回路 11b を省略した LCD 20c の詳細を示す。図 8 は、LCD 20c の全体の電氣的構成を示す等価回路図である。

[0047] 図 8 に示すように、表示領域 15a の各画素 10a の対向電極 9 と、表示領域 15b の各画素 10b の対向電極 9 とを、1 つの対向電極駆動回路 11a によって制御しても良い。このように、対向電極駆動回路 11a を表示領域 15a と表示領域 15b とで共用することができれば、対向電極駆動回路 11b を設ける必要がなくなる。したがって、対向電極 11b を省略できるので、余分なスペースを削減することができる。また、LCD 20c の構成部材数を減らすことができるので、製造工程が簡素化され、製造コストを低く抑えることができる。

[0048] (画素 10a の直流駆動)

以上では、表示領域 15a の各画素 10a には、メモリ回路 1 を設ける構成を示したが、必ずしもこれに限定されるわけではない。例えば、各画素 10a を一時的に直流駆動させる構成にすることも可能である。この場合は、各画素 10a には、画素 10b と同様に、各画素 10a に対応して TFT 13 および画素電極 2 がそれぞれ形成されている。TFT 13 のソース電極が信号線 3 に電氣的に接続されており、ゲート電極が走査線 4 に電氣的に接続されている。また、ドレイン電極が画素電極 2 に電氣的に接続されている。なお、画素電極 2 は、対向電極 9 との間に液晶セル 12 を介して液晶容量を形成している。また、各蓄積容量線は、それぞれ各行に配置された画素電極 2 と容量結合されており、各画素電極 2 との間で蓄積容量（補助容量）を形成している。

[0049] まず、表示領域 15a が反射方式によって表示を行う際に、直流駆動させる場合について述べる。まず、表示領域 15a に画像を表示させたまま、短時間だけ交流駆動から直流駆動に変えた後、表示領域 15a の駆動を停止させる。すなわち、表示領域 15a における各種駆動回路（信号線駆動回路 7a、走査線駆動回路 8a、および対向電極駆動回路 11a）を停止させる。

[0050] このように、表示領域 15 a を一時的に直流駆動した後に、その駆動を停止させると、すべての画素 10 a における液晶容量と補助容量とに一定極性の電荷が蓄積され、液晶セルに直流電界が印加された状態となる。したがって、表示領域 15 a は焼き付き状態となる。そうすると、表示領域 15 a では、駆動停止前よりはコントラストは弱くなるが、駆動停止直前に表示していた画像を表示した状態が維持されることになる。このようにして、駆動を停止している間も画像を表示させておくことができる。

[0051] 一方、表示領域 15 a が半透過方式によって表示を行う際に、直流駆動させる場合について述べる。まず、表示領域 15 a に画像を表示させたまま、バックライトを消灯させる。なお、バックライトの表示領域 15 a に該当する部分だけを消灯するので、表示領域 15 a を照射するバックライトと、表示領域 15 b を照射するバックライトとを別々に設けておく必要がある。そうすると、画素 10 a においてバックライトの光を透過する電極で構成された部分は暗表示となる。次いで、短時間だけ交流駆動から直流駆動に変えた後、表示領域 15 a の駆動を停止させる。すなわち、表示領域 15 a における各種駆動回路（信号線駆動回路 7 a、走査線駆動回路 8 a、および対向電極駆動回路 11 a）を停止させる。

[0052] このように、表示領域 15 a を一時的に直流駆動した後に、その駆動を停止させると、画素 10 a において外光を反射する電極で構成された部分における液晶容量と補助容量とに一定極性の電荷が蓄積され、液晶セル 12 に直流電界が印加された状態となる。したがって、表示領域 15 a は焼き付き状態となる。そうすると、表示領域 15 a では、駆動停止前よりはコントラストは弱くなるが、駆動停止直前に表示していた画像を表示した状態が維持されることになる。このようにして、駆動を停止している間も画像を表示させておくことができる。

[0053] 以上のように、表示領域 15 a に同一の画像データを表示する場合には、表示領域 15 a の焼き付き現象を利用して、当該表示領域 15 a の駆動を停止させた状態でその画像データを表示することができる。これによって、表

示領域 15 a の画像データが更新されない間（あるいは、焼き付き現象が維持するまでの間）は、各種駆動回路を駆動させなくても良いので、消費電力を節約することができる。

[0054] なお、例えば、表示領域 15 a に表示している画像を切り替える（更新する）場合に、再び表示領域 15 a を駆動させると、表示領域 15 a に焼き付き現象が残っている可能性がある。しかし、表示領域 15 a で画像表示を行うために交流駆動するので、表示品位に影響はない。

[0055] 本発明は、上述した実施形態に限定されるものではなく、請求項に示した範囲で種々の変更が可能である。すなわち、請求項に示した範囲で適宜変更した技術的手段を組み合わせて得られる実施形態についても本発明の技術的範囲に含まれる。

[0056] 〔実施形態の総括〕

以上のように、本発明に係る液晶表示装置においては、上記第 1 表示領域に、反射方式または半透過方式によって情報を表示し、上記第 2 表示領域に、透過方式または半透過方式によって情報を表示することを特徴としている。

[0057] 上記の構成によれば、第 1 表示領域を反射方式によって表示を行う場合は、第 1 表示領域にはバックライトを設ける必要がなくなるので、消費電力をより低減することができる。また、第 1 表示領域を半透過方式によって表示を行う場合も、反射方式と透過方式とを併用することができるので、バックライトの点灯時間が軽減され、消費電力を抑えることができる。したがって、第 1 表示領域においてメモリ回路を設けるのに加えて、反射方式または半透過方式による表示を行うことによって、より一層の低消費電力化を実現することが可能となる。

[0058] さらに、第 2 表示領域においても、半透過方式を採用することによって、バックライトの点灯時間が軽減されるので、消費電力をより低めることができる。このように、本発明に係る液晶表示装置の表示方式として反射方式または半透過方式を採用することによって、さらなる消費電力の低下が得られ

る。

[0059] また、本発明に係る液晶表示装置においては、上記第 1 画素ごとに、上記画素電極として、光を反射する電極、または光を反射する部分と光を透過する部分とから構成された電極を備え、上記第 2 画素ごとに、上記画素電極として、光を透過する電極、または光を反射する部分と光を透過する部分とから構成された電極を備えていることを特徴としている。

[0060] 上記の構成によれば、反射方式または半透過方式による表示を実施し得る第 1 画素が得られ、透過方式または半透過方式による表示を実施し得る第 2 画素が得られる。

[0061] また、本発明に係る液晶表示装置においては、上記第 1 表示領域に含まれる上記複数の信号線と、上記第 2 表示領域に含まれる上記複数の信号線とは、それぞれ異なることを特徴としている。

[0062] 上記の構成によれば、第 1 表示領域および第 2 表示領域をそれぞれ独立して駆動させることができる。したがって、第 1 表示領域を構成する信号線数と、第 2 表示領域を構成する信号線数とが異なる場合でも対応することが可能である。

[0063] また、本発明に係る液晶表示装置においては、上記第 1 表示領域に含まれる上記複数の信号線のうち、上記第 2 表示領域に含まれる上記複数の信号線のうちいずれかと繋がっているものが少なくとも 1 つあることを特徴としている。

[0064] 上記の構成によれば、第 1 表示領域と第 2 表示領域とにおいて、それぞれを構成する信号線のうち、少なくとも一部を共用することができる。したがって、第 2 表示領域を構成する一部の信号線は、第 1 表示領域を構成する信号線と共に駆動することができる。これによれば、第 1 表示領域の信号線および第 2 表示領域の信号線をそれぞれ駆動するための回路の規模を縮小することができる。

[0065] また、本発明に係る液晶表示装置においては、上記第 1 表示領域に含まれる上記複数の信号線は、それぞれ上記第 2 表示領域に含まれる上記複数の信

号線のうちいずれかと繋がっていることを特徴としている。

[0066] 上記の構成によれば、第1表示領域と第2表示領域とにおいて、それぞれを構成する信号線を互いに共用することができる。したがって、第1表示領域を構成する信号線を駆動するための回路と、第2表示領域を構成する信号線を駆動するための回路とを別々に設ける必要がないので、余分なスペースを削減することができる。

[0067] また、本発明に係る液晶表示装置においては、上記第2表示領域に表示される情報と比較して、当該情報の量または当該情報の更新頻度が少ない上記情報を上記第1表示領域に表示することを特徴としている。

[0068] 上記の構成によれば、情報量が小さい画像データであれば、メモリ回路に記憶させることが可能である。また、情報の更新頻度が少ない、すなわち画像が切り替わる頻度が少なければ、同一の画像データを継続して使用することができる。そのため、画像が切り替わること（更新されること）に新たな画像データを第1画素に供給する必要がなく、消費電力をより低減することができる。

[0069] 発明の詳細な説明の項においてなされた具体的な実施形態または実施例は、あくまでも、本発明の技術内容を明らかにするものであって、そのような具体例にのみ限定して狭義に解釈されるべきものではなく、本発明の精神と次に記載する請求の範囲内で、いろいろと変更して実施することができるものである。

産業上の利用可能性

[0070] 本発明の液晶表示装置は、パーソナルコンピュータ、携帯電話、携帯情報端末、携帯音楽再生機、またはデジタルカメラ等の電子機器に好適に用いることができる。

符号の説明

- [0071] 1 メモリ回路
2 画素電極
2 a 透過電極

- 2 b 半透過電極
- 2 c 透過部分
- 2 d 反射部分
- 3 信号線
- 4 走査線
- 5 表示電圧供給回路
- 6 メモリ部
- 7 a, 7 b, 17 信号線駆動回路
- 8 a, 8 b, 18 走査線駆動回路
- 9 対向電極
- 10 a, 10 b 画素
- 11 a, 11 b 対向電極駆動回路
- 12 液晶セル
- 13 薄膜トランジスタ
- 14 液晶パネル
- 15 a, 15 b 表示領域
- 20, 20 a, 20 b, 20 c, 30 液晶表示装置
- 25 a 反射領域
- 25 b 反射・透過領域

請求の範囲

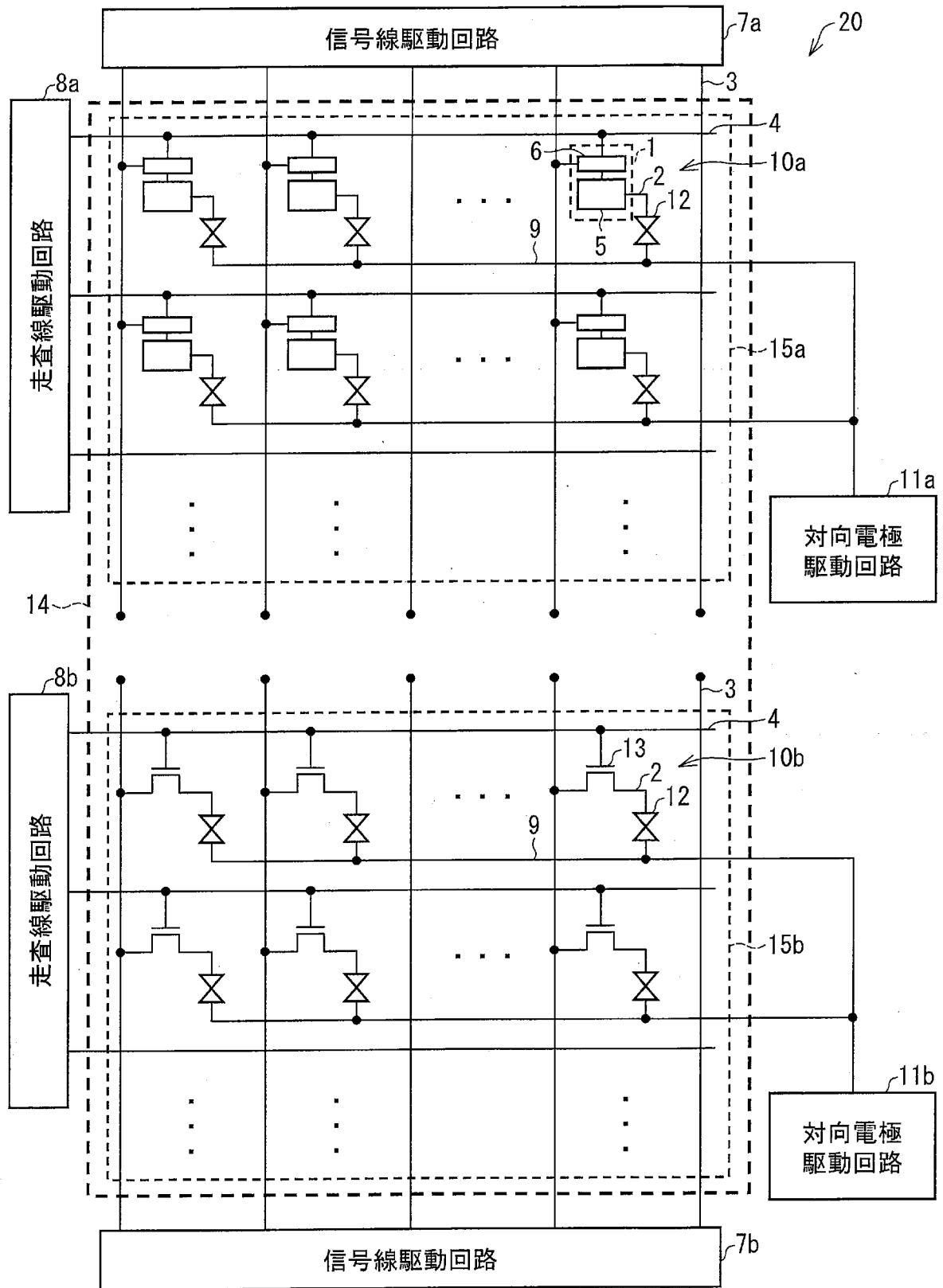
- [請求項1] 複数の走査線と、上記複数の走査線と交差する複数の信号線と、上記複数の走査線および上記複数の信号線の交差点ごとに個別に形成された複数の画素とを備えた表示画面を備え、
- 上記画素ごとに、画素電極と、上記画素電極に対向する対向電極と、上記画素電極と上記対向電極との間に配置された液晶層とを備えた液晶表示装置であって、
- 上記表示画面は、
- 上記複数の画素として、複数の第1画素を含んでいる第1表示領域と、
- 上記複数の画素として、上記複数の第1画素とは異なる複数の第2画素を含んでいる第2表示領域とに分割され、
- 上記第1画素ごとに、上記信号線から供給されるデータ信号を記憶するメモリ回路を備えていることを特徴とする液晶表示装置。
- [請求項2] 上記第1表示領域に、反射方式または半透過方式によって情報を表示し、
- 上記第2表示領域に、透過方式または半透過方式によって情報を表示することを特徴とする請求項1に記載の液晶表示装置。
- [請求項3] 上記第1画素ごとに、上記画素電極として、光を反射する電極、または光を反射する部分と光を透過する部分とから構成された電極を備え、
- 上記第2画素ごとに、上記画素電極として、光を透過する電極、または光を反射する部分と光を透過する部分とから構成された電極を備えていることを特徴とする請求項2に記載の液晶表示装置。
- [請求項4] 上記第1表示領域に含まれる上記複数の信号線と、上記第2表示領域に含まれる上記複数の信号線とは、それぞれ異なることを特徴とする請求項1～3のいずれか1項に記載の液晶表示装置。
- [請求項5] 上記第1表示領域に含まれる上記複数の信号線のうち、上記第2表

示領域に含まれる上記複数の信号線のうちいずれかと繋がっているものが少なくとも1つあることを特徴とする請求項1～3のいずれか1項に記載の液晶表示装置。

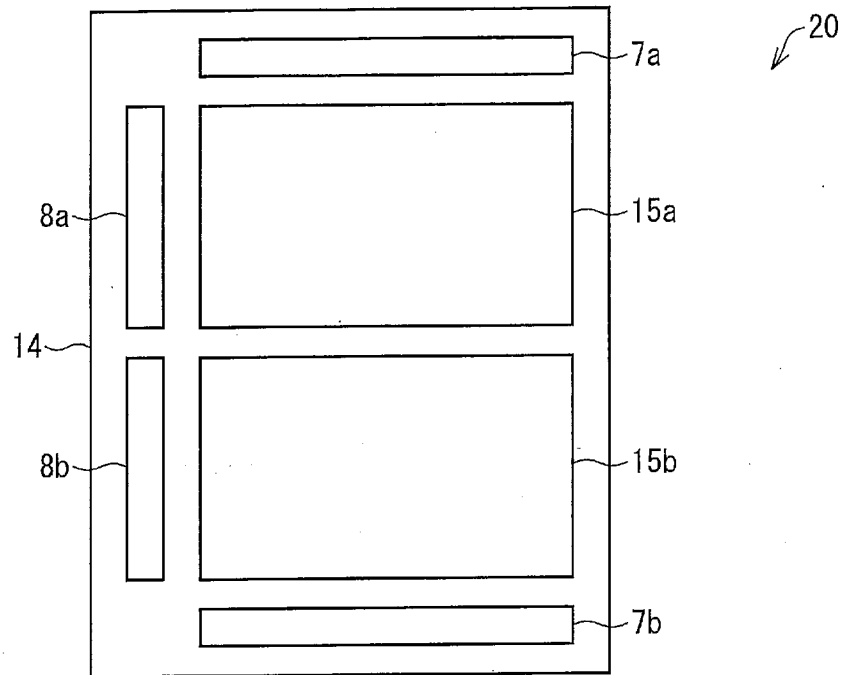
[請求項6] 上記第1表示領域に含まれる上記複数の信号線は、それぞれ上記第2表示領域に含まれる上記複数の信号線のうちいずれかと繋がっていることを特徴とする請求項5に記載の液晶表示装置。

[請求項7] 上記第2表示領域に表示される情報と比較して、当該情報の量または当該情報の更新頻度が少ない上記情報を上記第1表示領域に表示することを特徴とする請求項1～6のいずれか1項に記載の液晶表示装置。

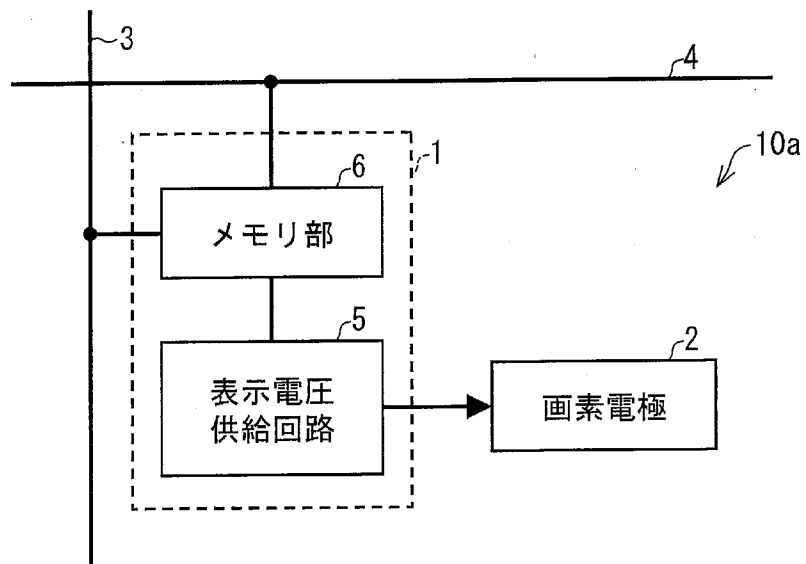
[図1]



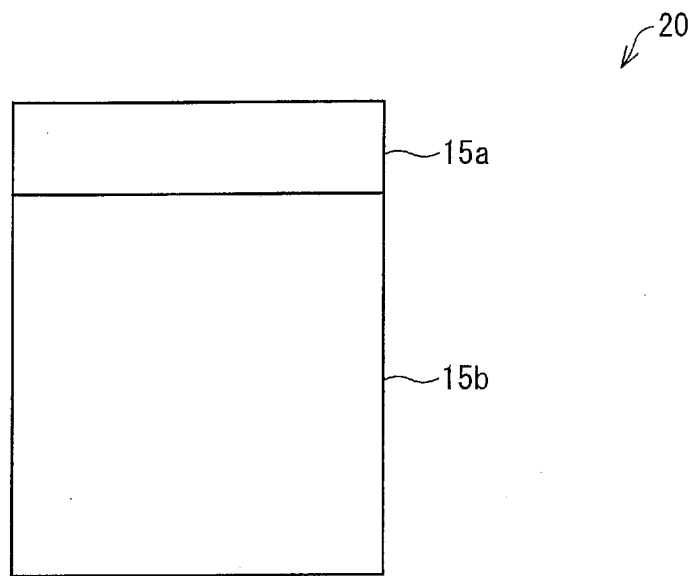
[図2]



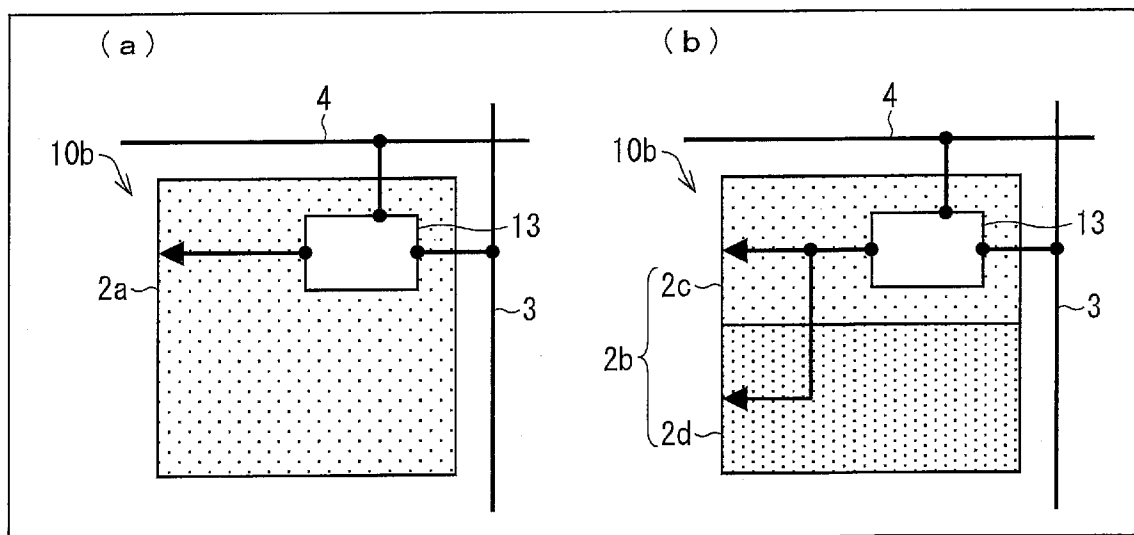
[図3]



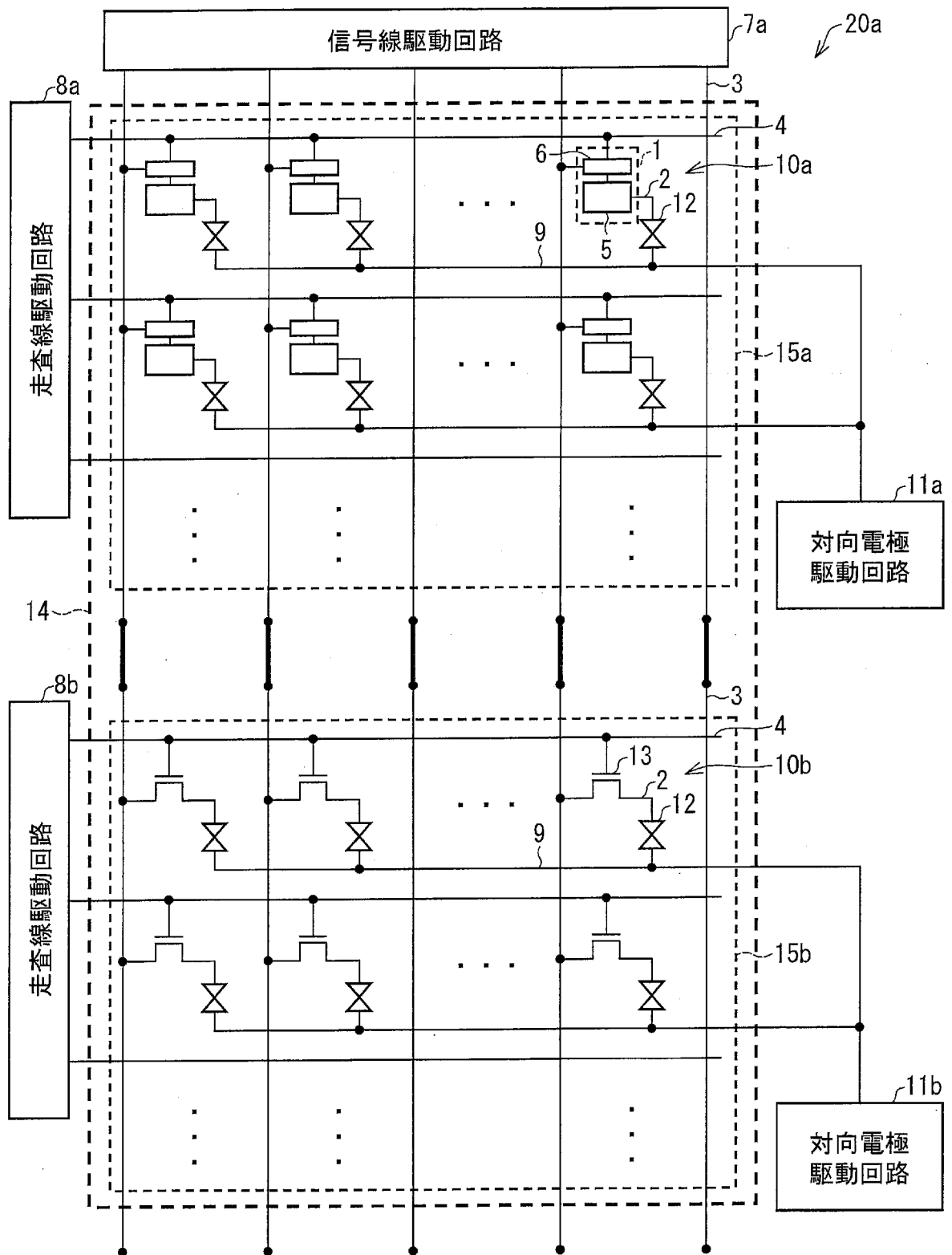
[図4]



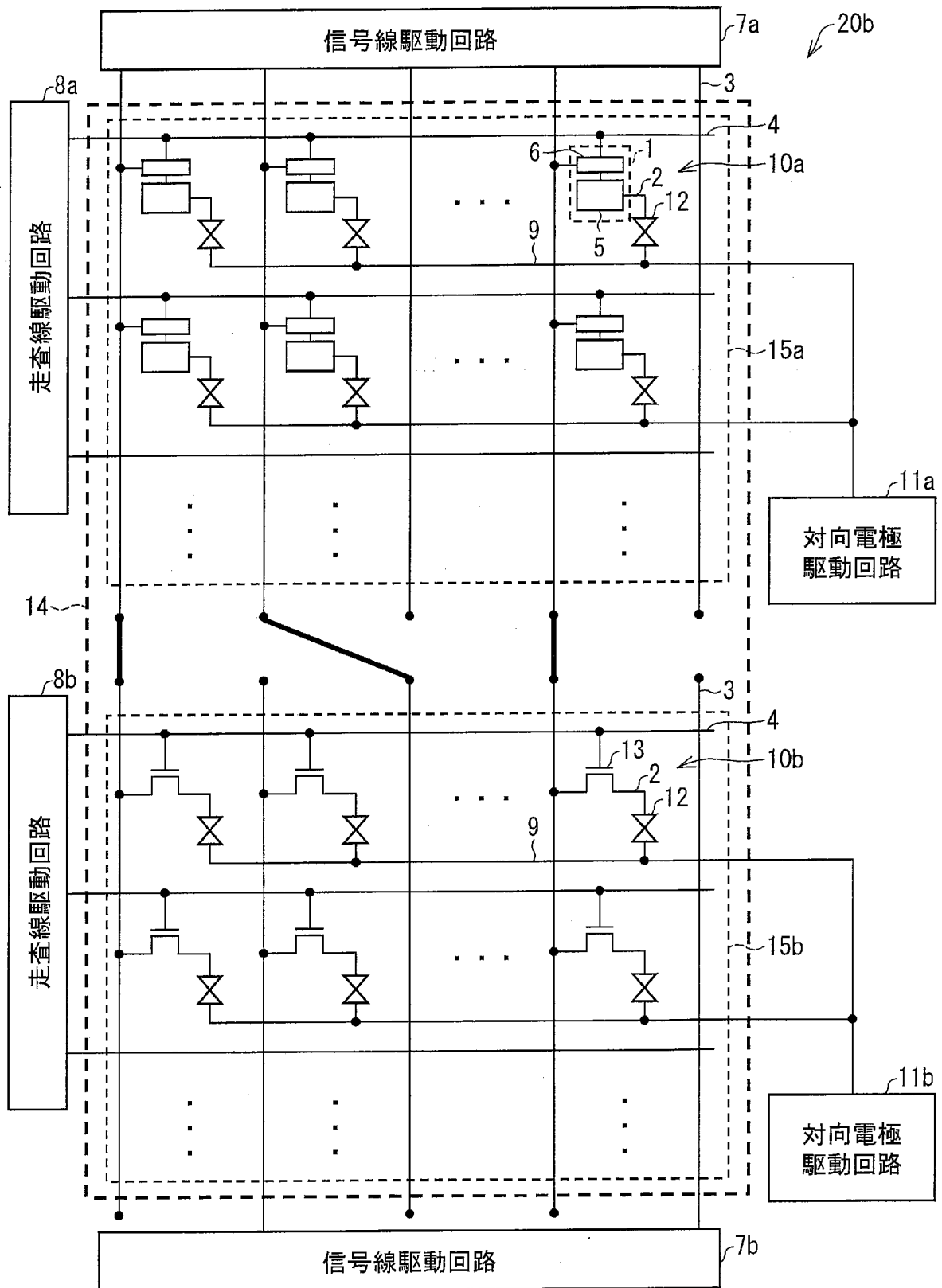
[図5]



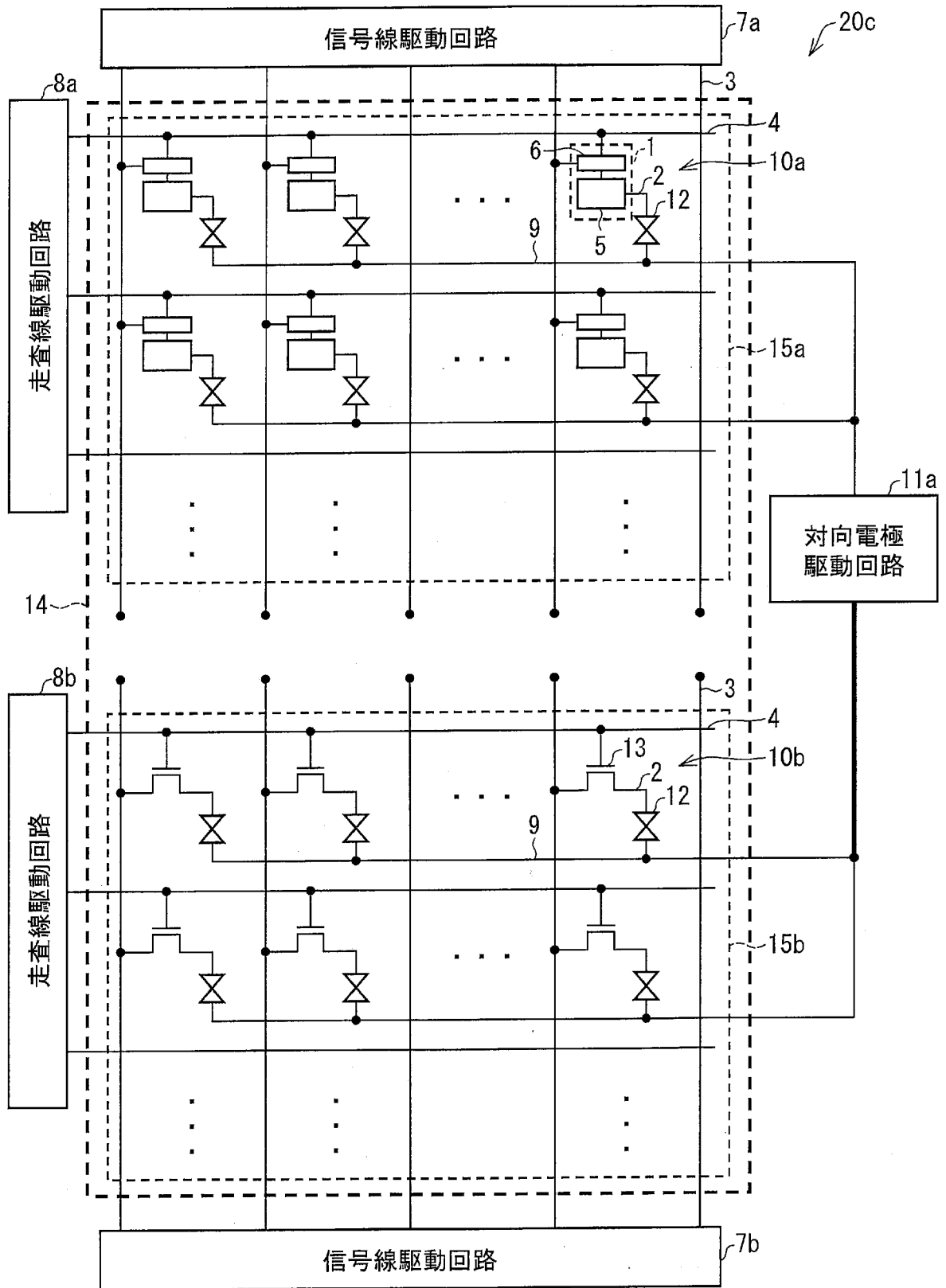
[図6]



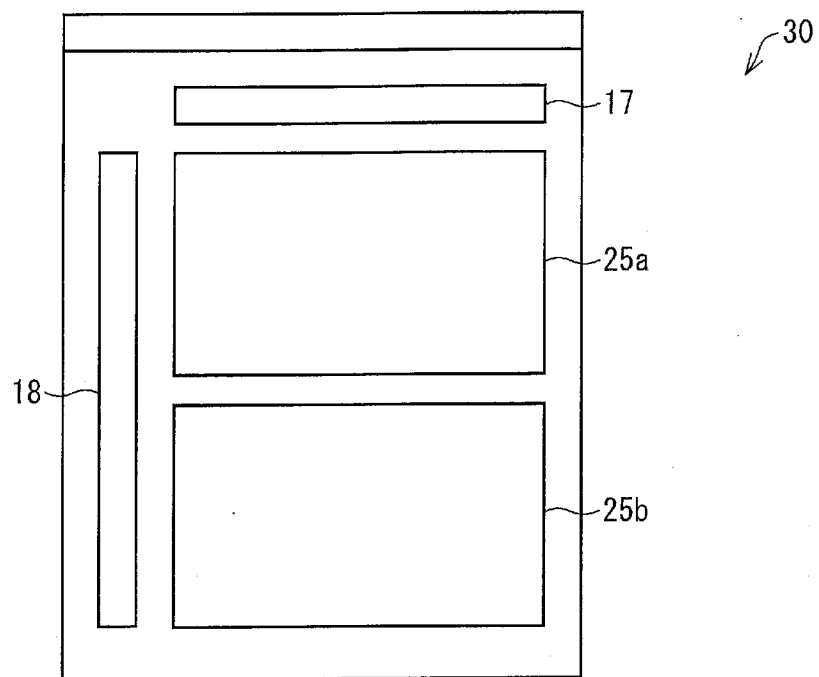
[図7]



[図8]



[図9]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/055827

A. CLASSIFICATION OF SUBJECT MATTER

G02F1/133(2006.01)i, G02F1/1335(2006.01)i, G09G3/20(2006.01)i, G09G3/36(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F1/133, G02F1/1335, G09G3/20, G09G3/36

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2011
Kokai Jitsuyo Shinan Koho	1971-2011	Toroku Jitsuyo Shinan Koho	1994-2011

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2005-148453 A (Toshiba Matsushita Display Technology Co., Ltd.), 09 June 2005 (09.06.2005), entire text; fig. 1 to 10 (Family: none)	1-7
Y	JP 2002-303863 A (Toshiba Corp.), 18 October 2002 (18.10.2002), entire text; fig. 1 to 7 & US 2002/0126240 A1 & KR 10-2002-0061524 A	1-7
Y	JP 2003-216116 A (Sharp Corp.), 30 July 2003 (30.07.2003), entire text; fig. 1 to 14 (Family: none)	4



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
26 May, 2011 (26.05.11)

Date of mailing of the international search report
07 June, 2011 (07.06.11)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. G02F1/133(2006.01)i, G02F1/1335(2006.01)i, G09G3/20(2006.01)i, G09G3/36(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. G02F1/133, G02F1/1335, G09G3/20, G09G3/36

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 1 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 1 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 1 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2005-148453 A（東芝松下ディスプレイテクノロジー株式会社） 2005.06.09, 全文, 第1-10図（ファミリーなし）	1-7
Y	JP 2002-303863 A（株式会社東芝）2002.10.18, 全文, 第1-7図 & US 2002/0126240 A1 & KR 10-2002-0061524 A	1-7
Y	JP 2003-216116 A（シャープ株式会社）2003.07.30, 全文, 第1-14図（ファミリーなし）	4

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

2 6 . 0 5 . 2 0 1 1

国際調査報告の発送日

0 7 . 0 6 . 2 0 1 1

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

鈴木 俊光

2 L

9 1 1 5

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 2 5 5