



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

200 934

(11) (B1)

(61)

(23) Výstavní priorita
(22) Přihlášeno 20 12 78
(21) PV 8615-78

(51) Int. Cl.³H 03 K 21/32

(40) Zveřejněno 31 01 80
(45) Vydáno 01 02 83

(75)
Autor vynálezu HOLUB IGOR ing., PRAHA

1

(54) Zapojení obvodu pro automatickou reverzaci vratného čítače

Vynález se týká zapojení obvodu pro automatickou reverzaci vratného čítače, který reaguje na náběžnou hranu vstupního impulsu.

Dosud známé koncepce srovnatelných a účelem stejných řešení vždy vyžadují použití zpožďovacích členů. Tato skutečnost však znamená snížení mezní frekvence čítače a snížení spolehlivosti zařízení.

Výše uvedené nedostatky odstraňuje zapojení obvodu pro automatickou reverzaci vratného čítače, který reaguje na náběžnou hranu vstupního impulsu, podle vynálezu, jehož podstatou je, že jeho první vstup pro přívod impulsů při čítání vpřed je přes první inverter připojen k prvnímu vstupu prvního součinnového hradla. Jeho druhý vstup pro přívod impulsů při čítání vzad je přes druhý inverter připojen ke prvnímu vstupu druhého součinnového hradla. Výstup prvního součinnového hradla a výstup druhého součinnového hradla jsou připojeny ke dvěma vstupům prvního logického obvodu pro vytvoření negovaného logického součtu a výstup tohoto logického obvodu je připojen k prvnímu výstupu zapojení při čítání vpřed. První vstupy prvního součinnového hradla a třetího součinnového hradla jsou spojeny spolu a s prvním vstupem třetího negovaného součinnového hradla. První vstupy druhého součinnového hradla a čtvrtého součinnového hradla jsou spojeny spolu a s prvním vstupem čtvrtého negovaného součinnového hradla. Druhé vstupy prvního součinnového

hradla a pátého součinnového hradla jsou spojeny spolu, přes třetí invertor se druhým vstupem třetího součinnového hradla a přímo s prvním výstupem dvoustavového klopného obvodu.

Druhý vstup druhého součinnového hradla a první vstup pátého součinnového hradla jsou spojeny spolu přes čtvrtý invertor se druhým vstupem čtvrtého součinnového hradla a přímo se druhým výstupem dvoustavového klopného obvodu. Výstupy třetího součinnového hradla a čtvrtého součinnového hradla jsou připojeny ke dvěma vstupům druhého logického obvodu pro vytvoření negovaného logického součtu a výstup tohoto logického obvodu je připojen ke druhému výstupu zapojení pro čítání vzad. Výstup pátého součinnového hradla je připojen ke spolu spojeným druhým vstupům třetího negovaného součinnového hradla a čtvrtého negovaného součinnového hradla. Výstup třetího negovaného součinnového hradla je připojen ku prvnímu výstupu prvního negovaného součinnového hradla ve dvoustavovém klopném obvodu. Výstup čtvrtého negovaného součinnového hradla je připojen ke třetímu vstupu druhého negovaného součinnového hradla ve dvoustavovém klopném obvodu. Druhé výstupy prvního negovaného součinnového hradla a druhého negovaného součinnového hradla jsou spojeny spolu a s výstupem obvodu pro indikaci nulového stavu vratného čítače. Vstup tohoto obvodu pro indikaci nulového stavu vratného čítače je připojen ke vstupu zapojení pro indikaci nulového stavu vratného čítače. Třetí vstup prvního negovaného součinnového hradla je připojen k výstupu druhého negovaného součinnového hradla a zároveň ke druhému výstupu dvoustavového obvodu, jehož první výstup je připojen k výstupu prvního negovaného součinnového hradla a zároveň ku prvnímu vstupu druhého negovaného součinnového hradla uvnitř dvoustavového klopného obvodu.

Zapojení lze použít ve všech případech, kdy je zapotřebí zobrazit na displeji připojeném k čítači celkový počet načítaných impulsů s ohledem na znaménko. To znamená, že záporná čísla jsou zobrazena absolutní hodnotou, doplněnou znaménkem minus a tedy nikoliv komplementem v číselné soustavě dotyčného čítače. Zapojení je určeno pro vratné čítače mající jednak vstup pro čítání vpřed, jednak vstup pro čítání vzad. Požadavky kladené na vlastnosti vstupních impulsů obvodu podle vynálezu nejsou přísnější nežli požadavky kladené na vlastnosti samotného vratného čítače.

Podstata předmětu vynálezu je dále objasněna pomocí výkresu, na němž je znázorněno zapojení obvodu pro automatickou reverzaci vratného čítače.

První vstup 1 zapojení pro přívod impulsů při čítání vpřed je přes první invertor 2 připojen ku prvnímu vstupu prvního součinnového hradla 4, jehož výstup je připojen ku prvnímu vstupu prvního logického obvodu 7 pro vytvoření negovaného logického součtu. Druhý vstup 2 zapojení pro přívod impulsů při čítání vzad je přes druhý invertor 5 připojen ku prvnímu vstupu druhého součinnového hradla 6, jehož výstup je připojen ke druhému vstupu prvního logického obvodu 7 pro vytvoření negovaného logického součtu. Výstup obvodu 7 je zároveň prvním výstupem 21 zapojení při čítání vpřed. První vstupy prvního součinnového hradla 4 a třetího součinnového hradla 8 jsou spojeny spolu a s prvním vstupem třetího negovaného součinnového hradla 11. První vstupy druhého součinnového hradla 6 a

čtvrtého součinnového hradla 9 jsou spojeny spolu a s prvním vstupem čtvrtého negovaného součinnového hradla 12. Druhé vstupy prvního součinnového hradla 4 a pátého součinnového hradla 15 jsou spojeny spolu přes třetí invertor 16 se druhým vstupem třetího součinnového hradla 8, a přímo s prvním výstupem dvoustavového klopného obvodu 18. Druhý vstup druhého součinnového hradla 6 a první vstup pátého součinnového hradla 15 jsou spojeny spolu, přes čtvrtý invertor 17 se druhým vstupem čtvrtého součinnového hradla 9 a přímo se druhým výstupem dvoustavového klopného obvodu 18. Výstupy třetího součinnového hradla 8 a čtvrtého součinnového hradla 9 jsou připojeny ke dvěma vstupům druhého logického obvodu 10 pro vytvoření negovaného logického součtu a výstup tohoto logického obvodu 10 je připojen ke druhému výstupu 22 zapojení při čítání vzaď. Výstup pátého součinnového hradla 15 je připojen ke spolu spojeným druhým vstupům třetího negovaného součinnového hradla 11 a čtvrtého negovaného součinnového hradla 12. Výstup třetího negovaného součinnového hradla 11 je připojen ku prvnímu vstupu prvního negovaného součinnového hradla ve dvoustavovém klopném obvodu 18. Výstup čtvrtého negovaného součinnového hradla 12 je připojen ke třetímu vstupu druhého negovaného součinnového hradla 14 ve dvoustavovém klopném obvodu 18. Druhé vstupy prvního negovaného součinnového hradla 13 a druhého negovaného součinnového hradla 14 jsou spojeny spolu a s výstupem obvodu 19 pro indikaci nulového stavu vratného čítače. Vstup obvodu 19 je připojen ke vstupu 20 pro indikaci nulového stavu vratného čítače. Třetí vstup prvního negovaného součinnového hradla 13 je připojen k výstupu druhého negovaného součinnového hradla 14 a zároveň ke druhému výstupu dvoustavového obvodu 18, jehož první výstup je připojen k výstupu prvního negovaného součinnového hradla 13 a zároveň ku prvnímu vstupu druhého negovaného součinnového hradla 14 uvnitř dvoustavového klopného obvodu 18.

Činnost zapojení obvodu podle vynálezu lze popsat následovně:

Je-li vratný čítač, jehož dva vstupy jsou připojeny ke vstupům 1,2 zapojení, ve stavu nula, pak obvod 19 pro indikaci nulového stavu čítače má na svém výstupu logickou nulu. Vlivem tebe na obou výstupech klopného obvodu 18, to znamená na výstupech negovaných součinnových hradel 13, 14, jsou logické jedničky, takže na výstupech obou invertorů 16, 17 jsou logické nuly, které blokují třetí součinnové hradlo 8 a čtvrté součinnové hradlo 9 na jejich vstupech. Na druhém výstupu 22 při čítání vzaď je trvale klíčový signál, tj. logická jednička. Tate úroveň je zároveň na druhém vstupu pro čítání vzaď vratného čítače, jehož oba vstupy jsou připojeny k výstupům 21, 22 zapojení a jehož negované výstupy všech stupňů jsou připojeny ke vstupu 20 zapojení. - Obě součinnová hradla 4, 6 ve stupních kanálech jsou naopak trvale otevřena, právě tak jako obě negovaná, třetí a čtvrté, součinnová hradla 11, 12, na jejichž druhé vstupy je přiváděna úroveň logické jedničky z výstupu pátého součinnového hradla 15.

Při příchodu impulsu na první vstup 1 zapojení, který je záporný vlivem toho, že klíčový stav odpovídá logické jedničce, je na vstupy součinnových hradel 4 a 11 přiváděna úroveň logické jedničky, která způsobí jednak změnu logické úrovně z logické jedničky

ky na logickou nulu na výstupu negovaného, součinnového hradla 11, jednak změnu klidové úrovně logické jedničky na prvním výstupu 21 na úroveň logické nuly, čímž se v čítači přičte jednička. Tím je změněn výstupní signál obvodu 19 na logickou jedničku, takže záporný impuls na výstupu třetího negovaného součinnového hradla 11 a klidová úroveň logické jedničky na druhém vstupu 2 pro čítání vzad a tedy také na výstupu čtvrtého negovaného součinnového hradla 12 způsobí změnu logické úrovně na výstupu druhého negovaného součinnového hradla 14 ve dvoustavovém klopném obvodu 18, tj. změnu logické jedničky na nulu, což má za následek jednak uzavření třetího negovaného součinnového hradla 11 a čtvrtého negovaného součinnového hradla 12 nulovou logickou úrovní na výstupu pátého součinnového hradla 15, vlivem čehož je stav dvoustavového klopného obvodu 18 fixován až do té doby, kdy vratný čítač opět nabude stavu nula, jednak otevření signálové cesty mezi druhým vstupem 2 a druhým výstupem 22 zapojení prostřednictvím čtvrtého součinnového hradla 2 a uzavření signálové cesty mezi druhým vstupem 2 a prvním výstupem 21 vlivem úrovně logické nuly na ovládacím vstupu druhého součinnového hradla 6. Tím jsou spolu vzájemně propojeny odpovídající si výstupy zapojení, respektive vstupy vratného čítače a vstupy zapojení podle vynálezu.

Jestliže v případě, kdy je vratný čítač ve stavu nula, přijde impuls pro čítání vzad, tj. když na druhém vstupu 2 je úroveň logické nuly, potom dojde analogicky, jako již popsáno, k uzavření prvního součinnového hradla 4 a čtvrtého součinnového hradla 2. Druhé součinnové hradlo 6 a třetí součinnové hradlo 8 zůstanou otevřena. Vlivem toho je první vstup 1 zapojení propojen se druhým výstupem 22 zapojení a druhý vstup 2 je propojen s prvním výstupem 21 zapojení. Signálem na výstupu prvního negovaného součinnového hradla 13 nebo druhého negovaného součinnového hradla 14 je zapnuta signalizace záporné hodnoty, tj. například znaménko mínus. Tento stav se může změnit teprve tehdy, až je opět dosaženo nulového stavu vratného čítače.

P Ř E D M Ě T V Y N Á L E Z U

Zapojení obvodu pro automatickou reverzaci vratného čítače, který reaguje na náběžnou hranu vstupního impulsu, lze použít ve všech případech, kdy je zapotřebí zobrazit na displeji připojeném k čítači celkový počet načítaných impulsů s ohledem na znaménko, určené pro vratné čítače mající jednak vstup pro čítání vpřed, jednak vstup pro čítání vzad, vyznačené tím, že jeho první vstup (1) pro přívod impulsů při čítání vpřed je přes první inverter (3) připojen k prvnímu vstupu prvního součinnového hradla (4), jeho druhý vstup (2) pro přívod impulsů při čítání vzad je přes druhý inverter (5) připojen ku prvnímu vstupu druhého součinnového hradla (6), výstupy součinnových hradel (4,6) jsou připojeny ke dvěma vstupům prvního logického obvodu (7) pro vytvoření negovaného logického součtu a výstup tohoto logického obvodu (7) je připojen k prvnímu výstupu (21) zapojení při čítání vpřed, první vstupy prvního součinnového hradla (4) a třetího součinnového hradla (8) jsou spojeny spolu a s prvním vstupem třetího negovaného součinnového hradla

(11), první vstupy druhého součinnového hradla (6) a čtvrtého součinnového hradla (9) jsou spojeny spolu a s prvním vstupem čtvrtého negovaného součinnového hradla (12), druhé vstupy prvního součinnového hradla (4) a pátého součinnového hradla (15) jsou spojeny spolu, přes třetí inverter (16) se druhým vstupem třetího součinnového hradla (8) a přímo s prvním výstupem dvoustavového klopného obvodu (18), druhý vstup druhého součinnového hradla (6) a první vstup pátého součinnového hradla (15) jsou spojeny spolu, přes čtvrtý inverter (17) se druhým vstupem čtvrtého součinnového hradla (9) a přímo se druhým výstupem dvoustavového klopného obvodu (18), výstupy třetího součinnového hradla (8) a čtvrtého součinnového hradla (9) jsou připojeny ke dvěma vstupům druhého logického obvodu (10) pro vytvoření negovaného logického součtu a výstup tohoto logického obvodu (10) pro vytvoření negovaného logického součtu je připojen ke druhému výstupu (22) zapojení pro čítání vzad, výstup pátého součinnového hradla (15) je připojen ke spolu spojeným druhým vstupům třetího negovaného součinnového hradla (11) a čtvrtého negovaného součinnového hradla (12), výstup třetího negovaného součinnového hradla (11) je připojen ku prvnímu vstupu prvního negovaného součinnového hradla (13) ve dvoustavovém klopném obvodu (18), výstup čtvrtého negovaného součinnového hradla (12) je připojen ke třetímu vstupu druhého negovaného součinnového hradla (14) ve dvoustavovém klopném obvodu (18), druhé vstupy prvního negovaného součinnového hradla (13) a druhého negovaného součinnového hradla (14) jsou spojeny spolu a s výstupem obvodu (19) pro indikaci nulového stavu vratného čítače, vstup tohoto obvodu (19) je připojen ke vstupu (20) zapojení pro indikaci nulového stavu vratného čítače, třetí vstup prvního negovaného součinnového hradla (13) je připojen k výstupu druhého negovaného součinnového hradla (14) a zároveň ke druhému výstupu dvoustavového obvodu (18), jehož první výstup je připojen k výstupu prvního negovaného součinnového hradla (13) a zároveň ku prvnímu vstupu druhého negovaného součinnového hradla (14) uvnitř dvoustavového klopného obvodu (18).

