

公告本

90年>月>7日 修正
補充

| | |
|------|----------------------|
| 申請日期 | 88.5.18 |
| 案號 | 88108116 |
| 類別 | HOLL $\frac{1}{100}$ |

A4
C4

457516

(以上各欄由本局填註)

發明專利說明書

| | | |
|-------------|---------------|--|
| 一、發明 名稱 | 中文 | 產生含金屬之層所用的方法 (90年2月修正) |
| | 英文 | METHOD FOR THE CREATION OF METAL-CONTAINED LAYERS |
| 二、發明 創作人 | 姓名 | 1. 思芳西卻米德包爾 (Sven Schmidbauer) 2. 愛利克斯安德羅夫 (Alexander Ruf) 3. 奧利芙傑瑞 (Oliver Gehring) |
| | 國籍 | 1-3 皆屬德國 |
| 三、申請人 | 住、居所 | 1. 德國爵士登 D-01099 佛斯特街 14 號 2. 德國爵士登 D-01127 斯卡艾斯街 8 號 3. 德國爵士登 D-01069 卡勒街 14 號 |
| | 姓名 (名稱) | 西門斯股份有限公司 Siemens Aktiengesellschaft |
| | 國籍 | 德國 |
| | 住、居所 (事務所) | 德國慕尼黑 D-80333 威田巴黎廣場 2 號 |
| | 代表 姓名 | 貝斯納 (Basner) 雷哈特 (Reinhardt) |

五、發明說明(1)

本發明是有關一種產生含金屬之層所用的方法，尤其是含金屬之擴散阻障接觸層及/或反反射層，尤其是用於CMOS-電路或是DRAM-儲存元件以及所謂的"埋入式-DRAM"-元件。

積體電路，尤其是CMOS-電路或是DRAM-儲存元件，是以相當大數目之製程步驟而製成。這些電路的製造成本是經由製程的複雜性以及其物理上實質的加工處理時間而測定。高度複雜的元件對於產品的程序過程經常各個須要數百個製造步驟以及許多天。

對此而言，一部分的製程步驟必須用於半導體基片中參雜區域的接觸，或是用於兩個傳導層的接觸。為了在半導體基片中參雜區域的接觸，在現代的DRAM(直接隨機存取記憶體)以及邏輯產生之中，經常使用矽與鎢之間的接觸。然而發現另外一種金屬例如鋁來使用。為了避免非所欲之鎢-矽反應(侵蝕，洞孔)(encroachment, wormhole)或是鉛-矽反應(尖峰)(spiking)，對此而言，經常採用含金屬之層，例如鈦/氮化鈦一層，作為矽與鎢之間或是矽與鋁之間的接觸-或是阻障層。

處於兩個傳導層的接觸狀態之中，亦經常採用鈦/氮化鈦-或是矽化鈦接觸層。一個在鋁層之上的氮化鈦層降低了例如鋁層的自然氧化，並因此導致低歐姆接觸或者作為反反射層。同樣地以一個方法以在多晶矽閘極上製備一個矽化鈦層，而MOS電晶體的功率明顯提高。

由於金屬層大量使用的可能性，尤其是鈦層，因此亦

五、發明說明(>)

為一系列探討的題材。所以在例如以下之發表的論文討論到含鈦金屬層的特性與使用：由 Ermulieff 及他人所著，於 1988 年所出版之 "表面與介面分析" 第 11 章第 563-568 頁之 "多晶鈦氮化之 X-光光電子光譜學角度解析之現場研究"；與由 J. Gambino 及他人所著，於 1996 年 6 月 18-20 日所舉行之 VMIC 會議 1996 ISMIC-/06/96/0180i(c)，所發表的 "使用熱形成 Tin 擴散阻障之 256M DRAM 製程之鎢接觸"；以及由 R. Kanamura 及他人所著於 1996 年 6 月 16-20 日所舉行之 VMIC 會議 1996 ISMIC-/06/96/0554(c) 所發表的 "製造 Tin/Ti 薄膜之濺灑法對於高的寬比接觸洞電阻之影響"。

然而在上述的應用，是以尤其是在小的結構寬度中，含金屬層的良好品質為先決條件，因此同樣可獲得含金屬層所欲之特性。用此，它尤其適用於有效防止在製造過程中之含金屬層的污染或金屬的氧化。可是這在習知的產生含金屬層之方法中，卻無法保證做到，例如導致提高接觸電阻。

因此本發明的目的是提供一種方法以產生含金屬層，尤其是含金屬擴散阻障接觸層及/或反反射層。以避免或減少習知技術上述之缺點。本發明的目的尤其是要提供一種方法以產生含金屬層，而在此種方法中儘可能地防止金屬的氧化。

此目的是由於如申請專利範圍第 1 項的方法而獲得解決。本發明其他有益的執行形式，布置安排，以及觀點

五、發明說明 (>)

為一系列探討的題材。所以在例如以下之發表的論文討論到含鈦金屬層的特性與使用：由 Ermulieff 及其他人所著，於 1988 年所出版之 "表面與介面分析" 第 11 章第 563-568 頁之 "多晶鈦氮化之 X-光光電子光譜學角度解析之現場研究"；與由 J. Gambino 及其他人所著，於 1996 年 6 月 18-20 日所舉行之 VMIC 會議 1996 ISMIC-/06/96/018 01(c)，所發表的 "使用熱形成 Tin 擴散阻障之 256M DRAM 製程之鎢接觸"；以及由 R. Kanamura 及其他人所著於 1996 年 6 月 16-20 日所舉行之 VMIC 會議 1996 ISMIC-/06/96/0554(c) 所發表的 "製造 Tin/Ti 薄膜之濺濺法對於高的高寬比接觸洞電阻之影響"。

然而在上述的應用，是以尤其是在小的結構寬度中，含金屬層的良好品質為先決條件，因此同樣可獲得含金屬層所欲之特性。用此，它尤其適用於有效防止在製造過程中之含金屬層的污染或金屬的氧化。可是這在習知的產生含金屬層之方法中，卻無法保證做到，例如導致提高接觸電阻。

因此本發明的目的是提供一種方法以產生含金屬層，尤其是含金屬擴散阻障接觸層及/或反反射層。以避免或減少習知技術上述之缺點。本發明的目的尤其是要提供一種方法以產生含金屬層，而在此種方法中儘可能地防止金屬的氧化。

此目的是由於如申請專利範圍第 1 項的方法而獲得解決。本發明其他有益的執行形式，布置安排，以及觀點

五、發明說明(>)

可以由說明書的申請專利範圍以及所隨附的圖示而得知。

根據本發明提供一種方法以產生含金屬層，尤其是含金屬擴散阻障接觸層及/或反反射層。根據本發明的方法包括以下的步驟：

a在提高的溫度中塗佈一層具有預設厚度的金屬層；

b將此金屬層在一含氮氣的大氣中冷卻；以形成一氮化物金屬層。

使用一個含氮的周圍大氣是為了其優點，造成經由與傳統使用例如氬的惰性氣體相比更快的加熱而縮短了冷卻時間。這通常造成明顯提高裝置產能的效果，而對製造成本再度產生正面的影響。經由使用一個含氮的大氣，可以使冷卻時間減少大約40%。

為了另外經由本身所形成的金屬氮化層(鈍化層)，可以顯著地降低金屬層通常不可避免的氧化。這會造成以下的結果，在金屬層設置較少量的氧，而使得可能有較小的接觸電阻以及最後一較小的金屬層厚度。這對於所能達到的產能再度產生正面的影響。此使用例如由"鈦-襯裡"或使用鈦而用於矽化物製程的技術上之使用可能性，可以因此在技術上用於延長額外的產品時代。

此金屬層較佳是在一高於100°C，尤其是高於300°C的溫度中被塗佈。

此外較佳的是，此金屬層是在一小於100°C的溫度中被冷卻，

根據一個較佳的執行方式，此金屬層是藉由一CVD一方

五、發明說明(4)

法(化學氣相澱積),或者是一個PVD一方法(物理氣相澱積),尤其是一噴濺技術而被塗佈。

此外較佳的是,使用金屬鈦、鈹、銅、或是鎢,較佳的是在一矽表面上塗佈鈦層。

對此而言,尤其較佳的是,當此鈦層在冷卻之後,在一個含氮以及氫的周圍大氣中經歷一個熱處理而使得鈦與矽的接觸表面反應成矽化鈦。

此加溫處理應該是在大約500°C至1000°C的溫度,而較佳是在600°C至900°C的溫度中進行。

此外較佳的是,對於有些應用而言,在含鈦層完成之後,此氮化鈦層較佳的是用濕性的化學方法去除。

在這方面,較佳的是,金屬層的塗佈是在第一室進行,金屬層的冷卻是在第二室中進行。因此,此半導體結構在金屬層塗佈之後保持在真空狀態由第一室傳送至第二室。以這種方式可以有效的防止用於金屬層塗佈的金屬來源之氧化。

本發明是根據隨後的圖示作更詳細的說明,其顯示:第1a至1d圖以圖式說明根據本發明方法之第一實施例。第2a至2d圖以圖式說明根據本發明方法之第二實施例。第1a圖顯示一半導體結構,如同於CMOS-電路產生所使用者。在一個矽晶圓1之上設有n-或p-導電矽區域2,一閘極3,以及一STI-絕緣結構4(淺溝渠隔離)。為了製造在仍然待產生的鋁條以及n-或p-導電矽區域2之間的接觸,首先一個大平面的氧化矽層5以例如一個

五、發明說明(5)

TEOS-製程而被分離出。此氧化矽層5隨後經由一個CMP步驟(化學機械拋光)而被磨平。其在此氧化物上緊接著一個被塗抹的光阻6,並且以接觸孔洞幾何學將其微影,而對矽晶圓1的結構調準使其具有某種結構。由此產生的情況則顯示於第1a圖。

在形成光阻6的結構之後,這些接觸孔洞以例如CF₄蝕刻。且此光阻以及其所緊鄰在接觸孔基礎旁而在矽之上的天然氧化物被去除(例如是以被稀釋的氫氟酸)。為了去除在晶圓表面的吸附物,此矽晶圓1緊接著在真空的狀況下被加熱。這時在如此製備的半導體結構上鈦層7(參考第1b圖)被噴濺。按照所使用的噴濺技術,此被噴濺的鈦層的厚度應是如此的被調整,以使得在接觸孔洞基礎之上至少產生一個10奈米的鈦層7。為了獲得良好的接觸阻力調整,此鈦層的塗佈是在矽晶圓之上大約400°C的溫度中進行。

在鈦金屬層7被塗佈之後,此矽晶圓保持在真空的狀況之下被傳送至一冷卻室。此被噴濺但仍然稱為晶圓被放在一個由水冷卻之夾盤8那兒之上並且在室溫中冷卻。此冷卻是因此經由一個至夾盤8的熱接觸,矽晶圓的熱幅射,以及在冷卻室中現存的含氮氣體例如N₂或N₃的變化效應而達成。藉由使用例如在10托耳(torr)中的氮氣,使得冷卻時間縮短40%。此外,鈦與氮氣反應而形成一層薄的氮化鈦層9。這由此產生的情況顯示於第1c圖。

五、發明說明 (b)

在將矽晶片在冷卻室中冷卻及氮化之後，將其由噴濺裝置中取出，並放入一個爐子由氮與氫所組成的約 600 °C 的大氣中迴火數分鐘。在此情況之下，由鈦至矽的接觸表面形成矽化鈦 10，且氮化鈦層 9 被加厚，以使得通常沒有純鈦留下。這由此產生的情況顯示於第 1d 圖。

緊接著將鍍接觸洞孔填滿，而以例如以 CVD 法將其分離，且通常此 CMOS-電路被完成調整。

第 2a 至 2d 圖顯示根據本發明之方法之第 2 實施例之圖式說明。第 2 圖顯示一半導體結構。如同於 CMOS-電路產生所使用者。在一矽晶圓 1 之上設有 n-或 p-導電矽區域 2，一閘極 3，以及一 STI 絕緣結構 4。為了在以後的接觸洞孔區域之中製造一個氮化鈦層，首先藉由濕性化學法清除（例如在一稀釋的氫氟酸之中），此在矽上自然的氧化層被去除。

為了清除在晶圓表面的吸附物，此矽晶圓 1 緊接著在真空的狀況下在大約 350 °C 中加熱。這時在如此製備的半導體結構的鈦金屬層 7 被噴濺。此所產生的鈦金屬層的厚度應該對於所達到的矽化鈦層的厚度調整。

在金屬鈦層 7 被塗佈之後，此矽晶圓是在真空的狀況之下被輸送至一冷卻室內。此被噴濺仍然稱做晶圓被置入一由水冷卻之夾盤 8 之中且在室溫中冷卻。此冷卻是經由與夾盤 8 之熱接觸，此矽晶片的熱幅射，以及在冷卻室中現存的含氮氣體例如是 N₂ 或是 NH₃ 中之變化效應而達成。藉由使用例如在 10 托耳 (torr) 中的氮氣，使

五、發明說明(7)

冷卻時間縮短40%，此外，鈦與氮氣反應而形成一層薄的氮化鈦層9。這由此產生的情況顯示於第2b圖。

此被冷卻的晶圓現在由噴濺裝置取出，並且在一提供含氮與氫的大氣的爐中砂化。在大約900°C的溫度中，在鈦的接觸表面的鈦與砂反應而形成砂化鈦10。此外氮化鈦層9被加厚，因而通常沒有純的鈦留下。這由此產生的情況顯示於第2c圖。

在此迴大步驟之後，此氮化鈦以濕性化學法，例如以一種含氮以及過氧化氫的酸去除，以致在砂的表面上砂化鈦10留下。

符號之說明

- 1.....砂晶圓
- 2.....砂區域
- 3.....開極
- 4.....STI-絕緣材料
- 5.....氧化砂層
- 6.....光阻
- 7.....鈦層
- 8.....夾盤
- 9.....氮化鈦層
- 10.....砂化鈦

四、中文發明摘要(發明之名稱：

產生含金屬之層所用的方法

本發明提供一種產生含金屬之層所用之方法，尤其是含金屬擴散阻障接觸層及/或反反射層。

此根據本發明的方法包括以下的步驟：

a 在提高的溫度中，塗佈一層具有預設厚度的金屬層；

b 在一含氮的大氣中冷卻此金屬層，以致形成一氮化物金屬層。

第 1c 圖

英文發明摘要(發明之名稱：

METHOD FOR THE CREATION OF METAL
CONTAINED LAYERS

This invention provides a method for the creation of a metal-contained layer, especially a metal contained diffusion barrier contact layer and/or anti reflection layer. This method comprises the following steps:

(a) Apply the metal layer with a pre-set thickness and in a raised temperature.

(b) Cool the metal layer in a nitrogen-contained atmosphere, so as to form a metal-nitride layer.

Figure 1c

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

六、申請專利範圍

第 88108116 號「產生含金屬之層所用的方法」專利案

(90 年 2 月修正)

六申請專利範圍：

1. 一種產生含金屬之層所用之方法，尤其是在一半導體結構中的含金屬擴散阻障接觸層及／或反反射層，其特徵為它包括以下之步驟：
 - a. 在一提高的溫度中，塗佈一層具有預設厚度的金屬層；
 - b. 將此金屬層在一含氮的大氣中冷卻，以致形成一氮化物金屬層。
2. 如申請專利範圍第 1 項之方法，其中此金屬層是在一個高於 100°C 的溫度中，尤其是高於 300°C 的溫度中被塗佈。
3. 如申請專利範圍第 1 或 2 項之方法，其中此金屬層是在一個低於 100°C 的溫度中被冷卻。
4. 如申請專利範圍第 1 或 2 項之方法，其中此金屬層是藉由 CVD 法或 PVD 法，尤其是噴濺技術而塗佈。
5. 如申請專利範圍第 3 項之方法，其中此金屬層是藉由 CVD 法或 PVD 法，尤其是噴濺技術而塗佈。
6. 如申請專利範圍第 1 或 2 項之方法，其中使用金屬鈦、鉭、銅，或鎢。
7. 如申請專利範圍第 3 項之方法，其中使用金屬鈦、鉭、銅，或鎢。

六、申請專利範圍

8. 如申請專利範圍第 4 項之方法，其中使用金屬鈦、鋁、銅，或鎢。
9. 如申請專利範圍第 1 或 2 項之方法，其中一個在矽表面上的鈦金屬層被塗佈。
10. 如申請專利範圍第 3 項之方法，其中一個在矽表面上的鈦金屬層被塗佈。
11. 如申請專利範圍第 6 項之方法，其中一個在矽表面上的鈦金屬層被塗佈。
12. 如申請專利範圍第 9 項之方法，其中金屬鈦層在一個含氮與氫的大氣中被冷卻後，承受一個加溫處理，以致在接觸表面的鈦與矽反應成為矽化鈦。
13. 如申請專利範圍第 12 項之方法，其中此加溫處理是在一個大約 500°C 至 1000°C 的溫度中，較佳是在 600°C 至 900°C 的溫度中進行。
14. 如申請專利範圍第 1 或 2 項之方法，其中此氮化物金屬層，較佳是以濕性化學法去除。
15. 如申請專利範圍第 9 項之方法，其中此氮化物金屬層，較佳是以濕性化學法去除。
16. 如申請專利範圍第 13 項之方法，其中此氮化物金屬層，較佳是以濕性化學法去除。
17. 如申請專利範圍第 1 或 2 項之方法，其中此合金層之塗佈是在一第一室，而此合金層之冷卻是在一第二室中進行，此半導體結構在此合金層之塗佈之後

(請先閱讀背面之注意事項再填寫本頁)

訂

家

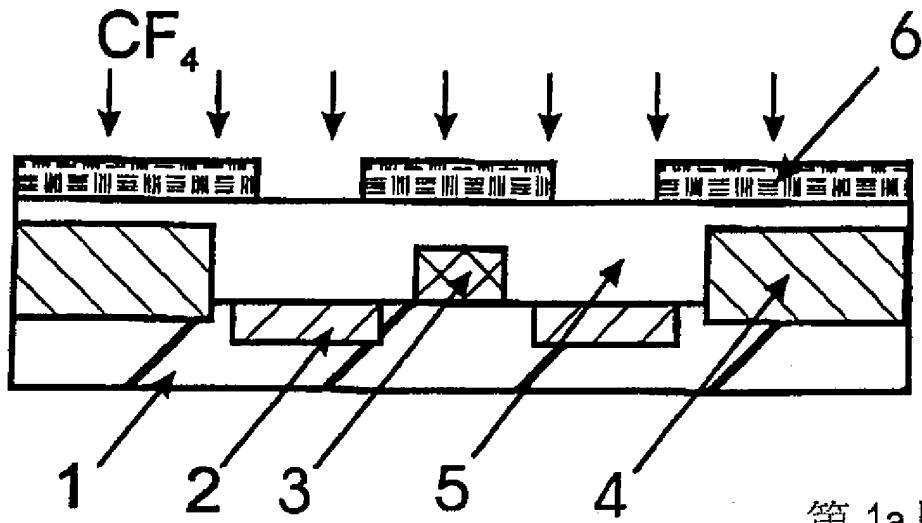
六、申請專利範圍

，是保持在真空的狀況之下，由此第一室傳送至第二室。

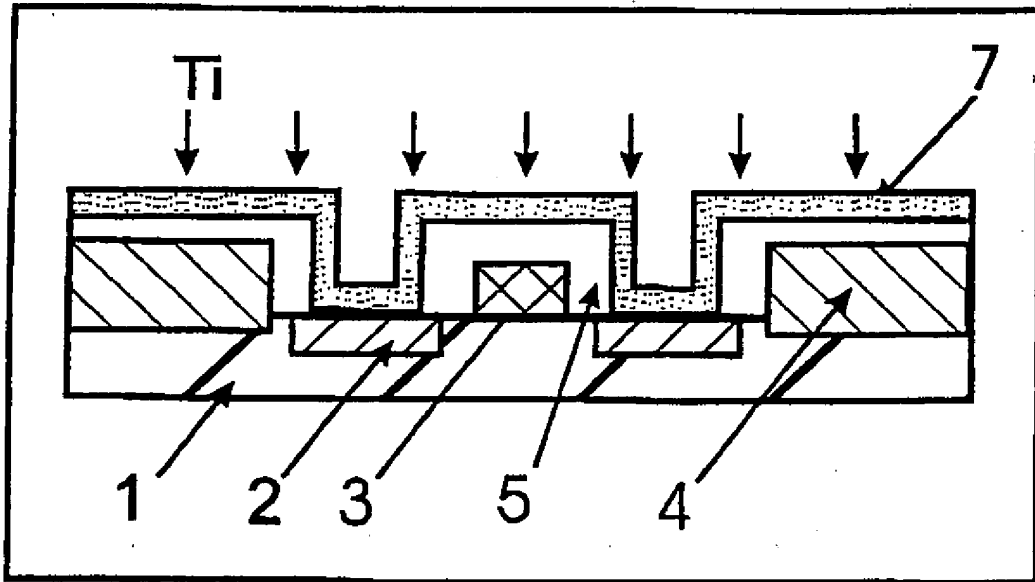
18. 如申請專利範圍第 6 項之方法，其中此含金屬層的塗佈是在一第一室，而此含金屬層的冷卻是在一第二室中進行，此半導體結構在此含金屬層的塗佈之後，是保持在真空的狀況之下，由此第一室傳送至第二室。
19. 如申請專利範圍第 14 項之方法，其中此含金屬層的塗佈是在一第一室，而此含金屬層的冷卻是在一第二室中進行，此半導體結構在此含金屬層的塗佈之後，是保持在真空的狀況之下，由此第一室傳送至第二室。

(請先閱讀背面之注意事項再填寫本頁)

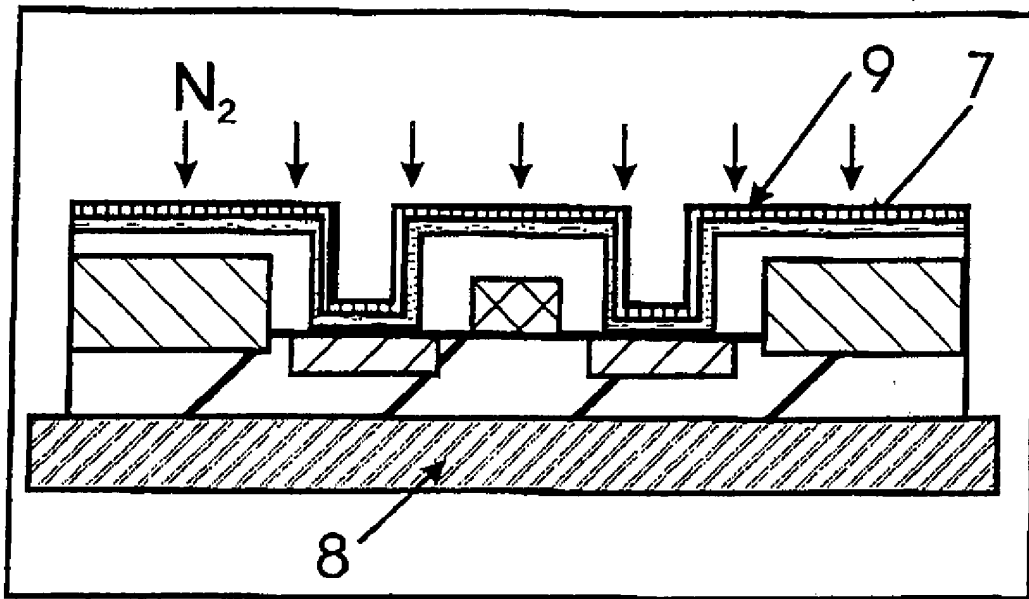
訂



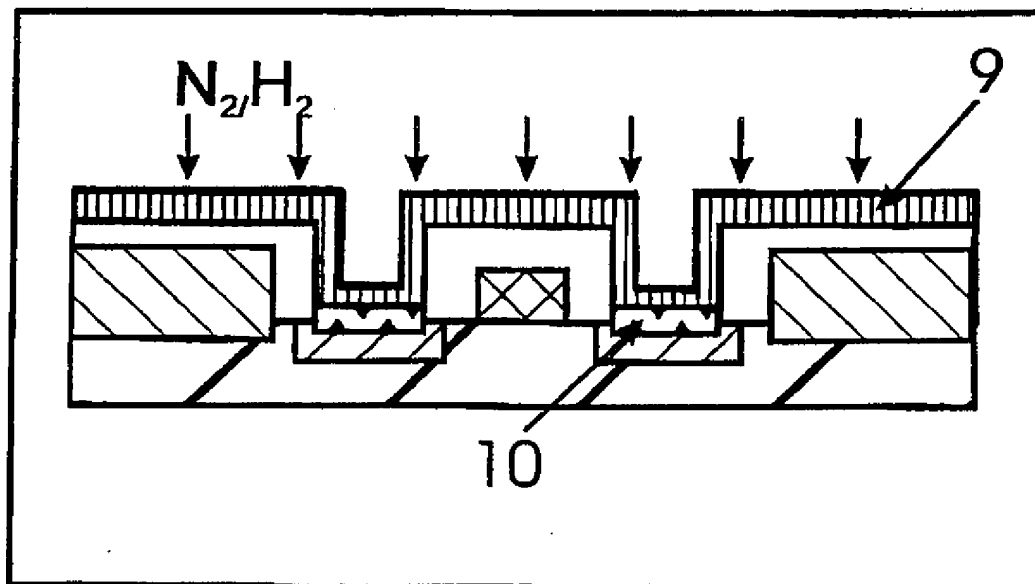
第1a圖



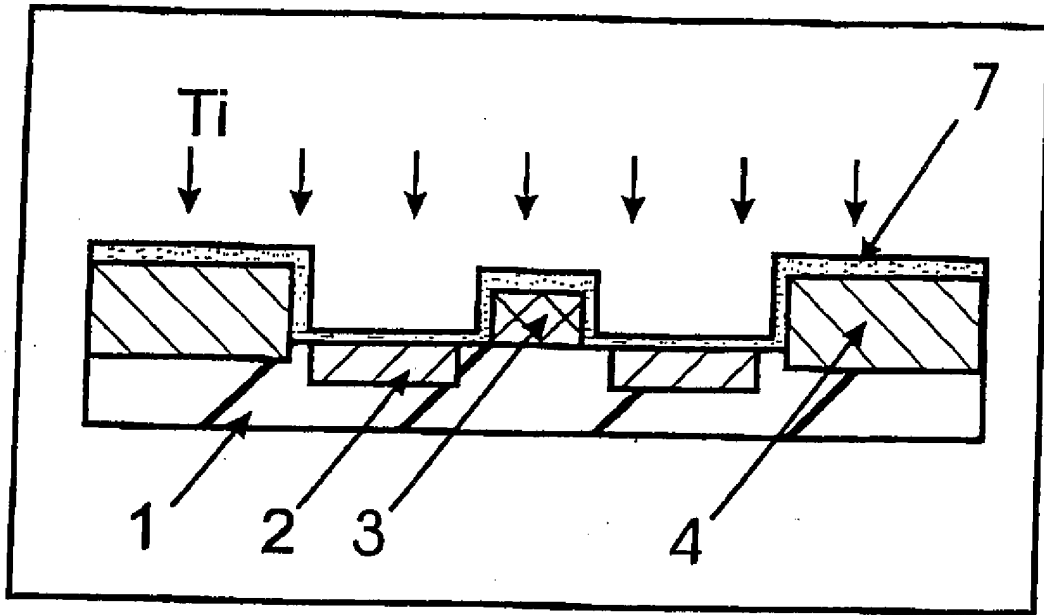
第1b圖



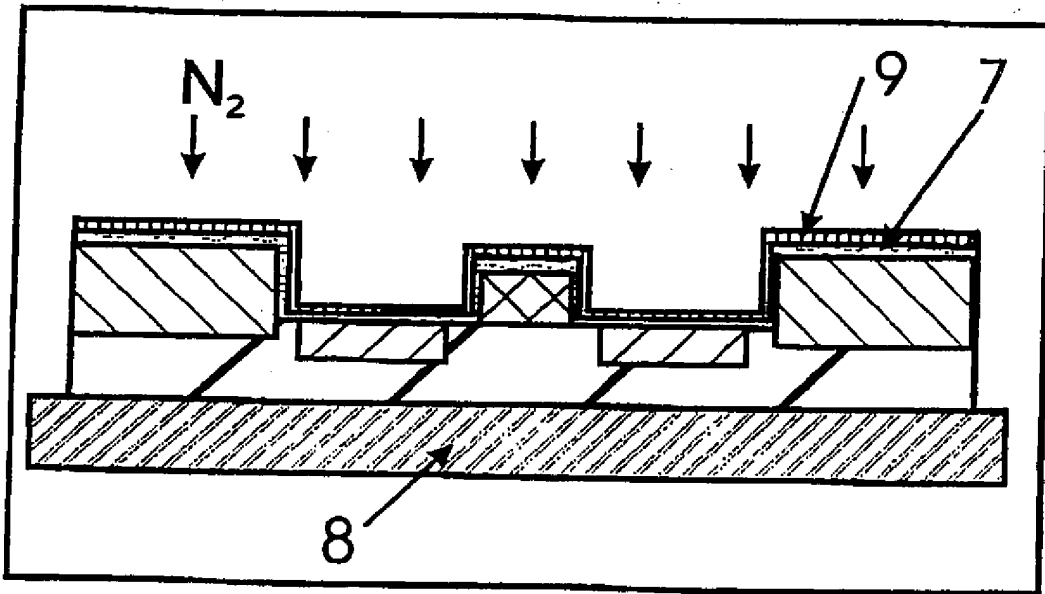
第 1c 圖



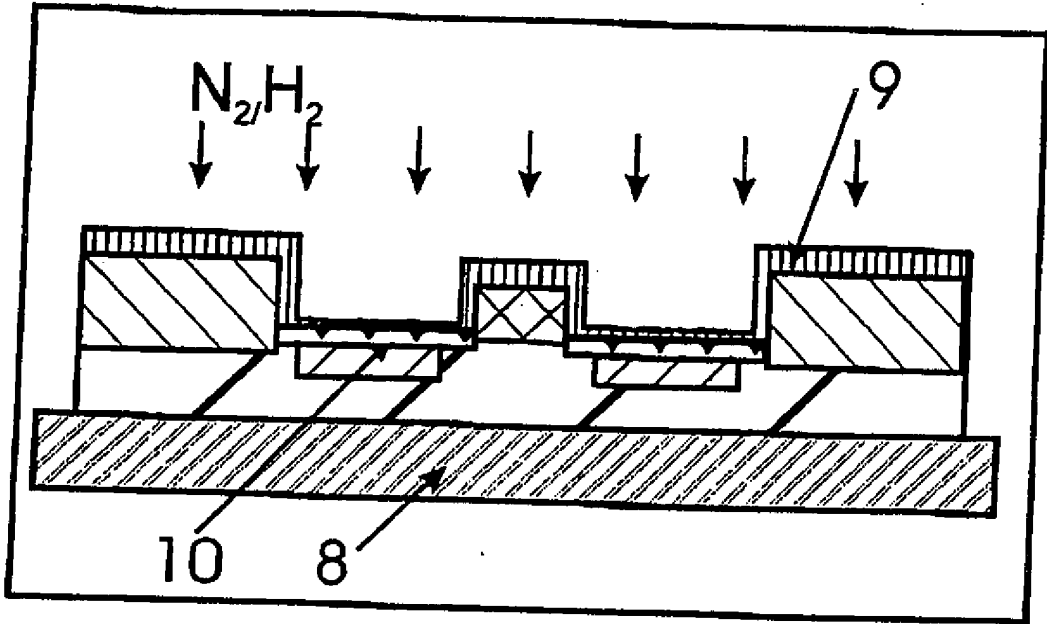
第 1d 圖



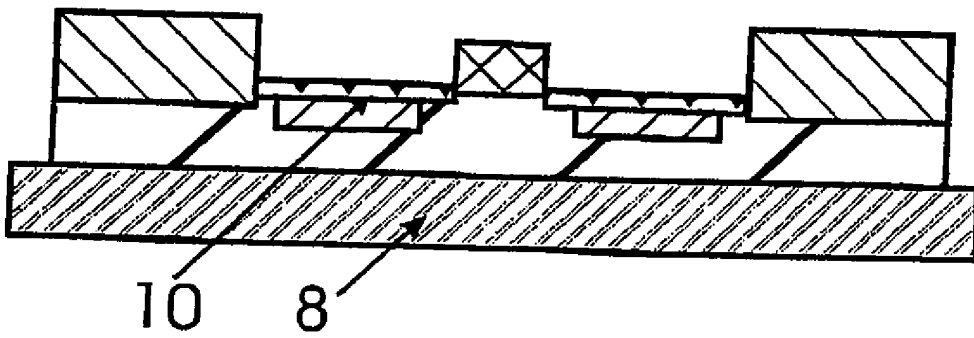
第 2a 圖



第 2b 圖



第 2c 圖



第 2d 圖

公告本

90年>月>7日 修正
補充

| | |
|------|----------------------|
| 申請日期 | 88.5.18 |
| 案號 | 88108116 |
| 類別 | HOLL $\frac{1}{100}$ |

A4
C4

457516

(以上各欄由本局填註)

發明專利說明書

| | | |
|-------------|---------------|--|
| 一、發明 名稱 | 中文 | 產生含金屬之層所用的方法 (90年2月修正) |
| | 英文 | METHOD FOR THE CREATION OF METAL-CONTAINED LAYERS |
| 二、發明 創作人 | 姓名 | 1. 思芳西卻米德包爾 (Sven Schmidbauer) 2. 愛利克斯安德羅夫 (Alexander Ruf) 3. 奧利芙傑瑞 (Oliver Gehring) |
| | 國籍 | 1-3 皆屬德國 |
| 三、申請人 | 住、居所 | 1. 德國爵士登 D-01099 佛斯特街 14 號 2. 德國爵士登 D-01127 斯卡艾斯街 8 號 3. 德國爵士登 D-01069 卡勒街 14 號 |
| | 姓名 (名稱) | 西門斯股份有限公司 Siemens Aktiengesellschaft |
| | 國籍 | 德國 |
| | 住、居所 (事務所) | 德國慕尼黑 D-80333 威田巴黎廣場 2 號 |
| | 代表 姓名 | 貝斯納 (Basner) 雷哈特 (Reinhardt) |