

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5259755号
(P5259755)

(45) 発行日 平成25年8月7日(2013.8.7)

(24) 登録日 平成25年5月2日(2013.5.2)

(51) Int.Cl.

F I

G O 6 F 12/16 (2006.01)

G O 6 F 12/00 (2006.01)

G O 6 F 12/16 3 2 O K

G O 6 F 12/00 5 7 1 A

G O 6 F 12/00 5 9 7 U

G O 6 F 12/16 3 1 O C

G O 6 F 12/16 3 1 O A

請求項の数 11 (全 19 頁)

(21) 出願番号 特願2011-40470 (P2011-40470)
 (22) 出願日 平成23年2月25日(2011.2.25)
 (65) 公開番号 特開2012-178039 (P2012-178039A)
 (43) 公開日 平成24年9月13日(2012.9.13)
 審査請求日 平成25年2月25日(2013.2.25)

早期審査対象出願

(73) 特許権者 000003078
 株式会社東芝
 東京都港区芝浦一丁目1番1号
 (74) 代理人 100108855
 弁理士 蔵田 昌俊
 (74) 代理人 100159651
 弁理士 高倉 成男
 (74) 代理人 100091351
 弁理士 河野 哲
 (74) 代理人 100088683
 弁理士 中村 誠
 (74) 代理人 100109830
 弁理士 福原 淑弘
 (74) 代理人 100075672
 弁理士 峰 隆司

最終頁に続く

(54) 【発明の名称】 マルチチャネルを有するメモリ装置及び同装置におけるメモリアクセス方法

(57) 【特許請求の範囲】

【請求項1】

複数のチャネルを介してアクセスされるメモリと、

複数のアクセスコマンドに従って前記メモリに前記複数のチャネルを介して並行してアクセスするメモリインタフェースと、

前記メモリにブロック単位でアクセスするための所定のアクセス処理において、チャネル別のアクセスコマンドの群を前記メモリインタフェースに逐次投機的に投入するコマンド生成手段と、

前記メモリインタフェースによる前記複数のチャネルを介してのメモリアクセスのいずれかでエラーが発生した場合、既に投入されている未実行のアクセスコマンドの系列を、ページレスポンスにより返却するページ手段と、

前記所定の処理におけるアクセスコマンドのコマンド進捗をコマンド進捗情報によりチャネル別に管理するコマンド進捗管理手段であって、各チャネルにおけるコマンド進捗が、前記返却された未実行のアクセスコマンドの系列のうちの最も古い未実行のアクセスコマンドの指定する位置に戻されるように、前記コマンド進捗情報を更新するコマンド進捗管理手段とを具備し、

前記コマンド生成手段は、前記更新されたコマンド進捗情報に基づいて、前記返却された最も古い未実行のアクセスコマンドを含むチャネル別のアクセスコマンドの群を前記メモリインタフェースに投入する

メモリ装置。

10

20

【請求項 2】

前記複数のチャンネルにおけるアクセスコマンドの進捗を統括的に管理することにより、ブロックの区切りを検出する進捗統括管理手段を更に具備する請求項 1 記載のメモリ装置。

【請求項 3】

前記コマンド生成手段は、次に投入されるべきアクセスコマンドが、対応するチャンネルにおける最終アクセスコマンドであるならば、前記最終アクセスコマンドに、当該最終アクセスコマンドの実行に成功した場合に対応するコマンドレスポンスを返すことを指定する特定の指定情報を設定する請求項 2 記載のメモリ装置。

【請求項 4】

前記進捗統括管理手段は、前記複数のチャンネルにそれぞれ対応する最終アクセスコマンドの群が投入された状態で、前記最終アクセスコマンドの群に対応するコマンドレスポンスの群が返却されているかを判定することにより、前記ブロックの区切りを検出する請求項 3 記載のメモリ装置。

【請求項 5】

前記複数のチャンネルのうちの第 1 のチャンネルを介してのメモリアクセスでエラー訂正符号に基づく訂正が不能なエラーが発生した場合、前記ブロックのエラーページ内のエラー箇所を、チャンネル間誤り訂正によって訂正するチャンネル間誤り訂正手段と、

前記チャンネル間誤り訂正の結果に基づいて、前記ブロックのページ毎にチャンネル間誤り訂正状態を管理するチャンネル間誤り訂正状態管理手段とを更に具備し、

前記コマンド進捗管理手段は、少なくとも前記第 1 のチャンネルにおけるコマンド進捗位置が、前記エラーページの次のページの先頭位置にスキップされるように、前記コマンド進捗情報を更新する請求項 1 記載のメモリ装置。

【請求項 6】

前記コマンド進捗管理手段は、前記複数のチャンネルのうち前記エラーページをコマンド進捗位置とする前記第 1 のチャンネルとは異なる第 2 のチャンネルにおける次のコマンド進捗位置も、前記エラーページの次のページの先頭位置にスキップされるように、前記コマンド進捗情報を更新する請求項 5 記載のメモリ装置。

【請求項 7】

複数のチャンネルを介してアクセスされるメモリと、複数のアクセスコマンドに従って前記メモリに前記複数のチャンネルを介して並行してアクセスするメモリインタフェースとを備えたメモリ装置において、所定のアクセス処理により前記メモリにブロック単位でアクセスするためのメモリアクセス方法であって、

チャンネル別のアクセスコマンドの群を前記メモリインタフェースに逐次投機的に投入し、

前記メモリインタフェースによる前記複数のチャンネルを介してのメモリアクセスのいずれかでエラーが発生した場合、既に投入されている未実行のアクセスコマンドの系列を、ページレスポンスにより返却し、

各チャンネルにおけるコマンド進捗が、前記返却された未実行のアクセスコマンドの系列のうちの最も古い未実行のアクセスコマンドの指定する位置に戻されるように、前記所定の処理におけるアクセスコマンドの進捗を管理するためのコマンド進捗情報を更新し、

前記更新されたコマンド進捗情報に基づいて、前記返却された最も古い未実行のアクセスコマンドを含むチャンネル別のアクセスコマンドの群を前記メモリインタフェースに投入する

メモリアクセス方法。

【請求項 8】

次に投入されるべきアクセスコマンドが、対応するチャンネルにおける最終アクセスコマンドであるならば、前記最終アクセスコマンドに、当該最終アクセスコマンドの実行に成功した場合に対応するコマンドレスポンスを返すことを指定する特定の指定情報を設定する請求項 7 記載のメモリアクセス方法。

10

20

30

40

50

【請求項 9】

前記複数のチャンネルにそれぞれ対応する最終アクセスコマンドの群が投入された状態で、前記最終アクセスコマンドの群に対応するコマンドレスポンスの群が返却されているかを判定することにより、前記ブロックの区切りを検出する請求項 8 記載のメモリアクセス方法。

【請求項 10】

前記複数のチャンネルのうちの第 1 のチャンネルを介してのメモリアクセスでエラー訂正符号に基づく訂正が不能なエラーが発生した場合、前記ブロックのエラーページ内のエラー箇所を、チャンネル間誤り訂正によって訂正し、

前記チャンネル間誤り訂正の結果に基づいて、前記ブロックのページ毎にチャンネル間誤り訂正状態を管理し、

少なくとも前記第 1 のチャンネルにおけるコマンド進捗位置が、前記エラーページの次のページの先頭位置にスキップされるように、前記コマンド進捗情報を更新する

請求項 7 記載のメモリアクセス方法。

【請求項 11】

前記複数のチャンネルのうち前記エラーページをコマンド進捗位置とする前記第 1 のチャンネルとは異なる第 2 のチャンネルにおける次のコマンド進捗位置も、前記エラーページの次のページの先頭位置にスキップされるように、前記コマンド進捗情報を更新する請求項 10 記載のメモリアクセス方法。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明の実施形態は、マルチチャンネルを有するメモリ装置及び同装置におけるメモリアクセス方法に関する。

【背景技術】**【0002】**

従来から、NANDフラッシュメモリに代表されるメモリを備え、複数のアクセスコマンドを並行して実行するマルチチャンネルを有するメモリ装置が知られている。一方、NANDフラッシュメモリのようなフラッシュメモリのデータ保持力（data retention）は比較的弱いことが知られている。そのため、フラッシュメモリに格納されたデータの品質は、例えば時間の経過に応じて低下する可能性がある。

【0003】

そこで、フラッシュメモリを備えた従来のメモリ装置では、当該フラッシュメモリに格納されたデータが長時間放置されることに起因するデータ化けを適宜検査するためのパトロール処理が実行される。このパトロール処理は、リードアクセスを伴い、メモリコントローラによって例えばブロック単位に行われる。データ化け（品質の低下）が検出された場合、対応するブロックのデータはフラッシュメモリ内の別のブロックに書き換えられる。これにより、品質の低下が検出されたブロックのデータがリフレッシュされる。

【0004】

パトロール処理では、検査（パトロール）されるべきブロックの全領域に効率的にリードアクセスするために、複数のアクセスコマンド（リードコマンド）が投機的に発行される。つまり、先行するアクセスコマンド群の実行完了を待たずに、後続のアクセスコマンド群が発行される。そこでメモリコントローラは、アクセスコマンド群に従うリードアクセスでエラーが発生した場合に対処するために、発行された全アクセスコマンドを記録するように構成されている。このことは、パトロール処理に限らない。例えば、ホストからの要求により、フラッシュメモリに格納されているデータ（ユーザデータ）をメモリ装置自身が診断する自己診断処理においても同様である。また、繰り返しリードに起因する周辺ページのデータ化けを検出して、当該周辺ページをリフレッシュするためのリフレッシュ処理においても同様である。

【0005】

ところで、フラッシュメモリ内のブロックのデータを書き換えている最中に、当該フラッシュメモリを備えたメモリ装置の電源が遮断する可能性がある。この場合、データ書き換えは正常に終了しなかった可能性がある。そこで、フラッシュメモリ内のブロックのデータ書き換えが発生した場合に、当該データ書き換えの進捗状態を示す情報（データ書き換え進捗情報）を記録するように構成されたメモリ装置も知られている。このメモリ装置は、電源が再度投入された際に、電源遮断時におけるデータ書き換え進捗状態を示す情報に基づいて、データ書き換えが正常に終了しなかったブロックのデータを復旧する。

【先行技術文献】

【特許文献】

【0006】

10

【特許文献1】特開2005-56144号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

上記したように、フラッシュメモリを備えた従来のメモリ装置は、ブロックの全領域を対象とするリード/ライト処理（つまりメモリアクセス処理）において、投機的に発行される全てのアクセスコマンドを記録するように構成されている。このため従来のメモリ装置は、全アクセスコマンドを記録するためのメモリ領域（つまり管理領域）を必要とする。このことは、フラッシュメモリ以外のメモリを備えたメモリ装置でも、投機的に発行される複数のアクセスコマンドを並行して実行するメモリ装置であれば同様である。

20

【0008】

本発明の目的は、ブロック単位のメモリアクセス処理を、小容量のメモリ領域を用いた管理で高速に実行できる、マルチチャネルを有するメモリ装置及び同装置におけるメモリアクセス方法を提供することである。

【課題を解決するための手段】

【0009】

実施形態によれば、メモリ装置は、メモリと、メモリインタフェースと、コマンド生成手段と、ページ手段と、コマンド進捗管理手段とを具備する。前記メモリは、複数のチャネルを介してアクセスされる。前記メモリインタフェースは、複数のアクセスコマンドに従って前記メモリに前記複数のチャネルを介して並行してアクセスする。前記コマンド生成手段は、前記メモリにブロック単位でアクセスするための所定のアクセス処理において、チャネル別のアクセスコマンドの群を前記メモリインタフェースに逐次投機的に投入する。前記ページ手段は、前記メモリインタフェースによる前記複数のチャネルを介してのメモリアクセスのいずれかでエラーが発生した場合、既に投入されている未実行のアクセスコマンドの系列を、ページレスポンスにより返却する。前記コマンド進捗管理手段は、前記所定の処理におけるアクセスコマンドのコマンド進捗をコマンド進捗情報によりチャネル別に管理するコマンド進捗管理手段であって、各チャネルにおけるコマンド進捗が、前記返却された未実行のアクセスコマンドの系列のうちの最も古い未実行のアクセスコマンドの指定する位置に戻されるように、前記コマンド進捗情報を更新する。前記コマンド生成手段は、前記更新されたコマンド進捗情報に基づいて、前記返却された最も古い未実行のアクセスコマンドを含むチャネル別のアクセスコマンドの群を前記メモリインタフェースに投入する。

30

40

【図面の簡単な説明】

【0010】

【図1】一つの実施形態に係るマルチチャネルを有するメモリ装置の典型的な構成を示すブロック図。

【図2】同実施形態において、1論理ブロックを対象に自己診断処理が実行される場合に生成される4,096のアクセスコマンドの例を、ページ、チャネル、プレーン及びクラスタと対応付けて示す図。

【図3】同実施形態で適用される自己診断処理の手順を説明するためのフローチャートの

50

一部を示す図。

【図4】同実施形態で適用される自己診断処理の手順を説明するためのフローチャートの残りを示す図。

【図5】同実施形態で適用される論理アドレス及び物理アドレスのフォーマットの例を示す。

【図6】同実施形態においてコマンド生成部によって逐次投入されるリードコマンド群の時系列の一例を示す図。

【発明を実施するための形態】

【0011】

以下、実施の形態につき図面を参照して説明する。

10

図1は一つの実施形態に係るマルチチャネルを有するメモリ装置の典型的な構成を示すブロック図である。本実施形態において、図1に示すメモリ装置10は、例えばホスト(図示せず)と接続されている。ホストは、メモリ装置10を自身の記憶装置として利用する。

【0012】

メモリ装置10は、NANDフラッシュメモリ11とNANDコントローラ12とを備えている。NANDフラッシュメモリ11は、ユーザデータを記憶するための記憶媒体である。NANDフラッシュメモリ11は、複数のNANDフラッシュメモリチップを備えており、複数のアクセスコマンドに応じてNANDコントローラ12によって並行してアクセス可能のように構成されている。なお、複数のアクセスコマンドに応じて並行してアクセス可能であれば、NANDフラッシュメモリ11に代えて、NANDフラッシュメモリ以外のメモリを用いても構わない。

20

【0013】

NANDコントローラ12は、ホストからの要求に応じてNANDフラッシュメモリ11にアクセスする。NANDコントローラ12はまた、例えば自己診断処理、パトロール処理、或いはリフレッシュ処理のような、ブロック単位でのメモリアクセス処理のために、NANDフラッシュメモリ11にアクセスする。ここでは、自己診断処理が行われることを前提とする。

【0014】

NANDコントローラ12は、NANDインタフェース1201と、制御部1202と、進捗統括管理部1203と、コマンド進捗管理部1204と、コマンド進捗判定部1205と、コマンド生成部1206と、テーブル管理部1207と、レスポンス蓄積部1208と、レスポンス解析部1209と、コンパクション部1210と、チャネル間誤り訂正状態管理部(以下、ICPCS管理部と称する)1211とを備えている。制御部1202、進捗統括管理部1203、コマンド進捗管理部1204、コマンド進捗判定部1205、コマンド生成部1206、テーブル管理部1207、レスポンス蓄積部1208、レスポンス解析部1209、コンパクション部1210、及びICPCS管理部1211の各部(モジュール)は、内部バス1212によって相互接続されている。

30

【0015】

NANDインタフェース1201は、NANDフラッシュメモリ11とコマンド生成部1206及びレスポンス蓄積部1208との間で情報を授受する。NANDインタフェース1201はページ機構1201a及びチャネル間誤り訂正機構(以下、ICP訂正機構と称する)1201bを備えている。

40

【0016】

ページ機構1201aは、投入されたアクセスコマンドの実行でエラーが発生した場合に、未実行の全てのアクセスコマンドを、特別のコマンドレスポンス(以下、ページレスポンスと称する)によってレスポンス蓄積部1208に戻す。ICP訂正機構1201bは、エラー訂正符号(ECC)で訂正不能なエラーが発生した場合に、エラー箇所をチャネル間のデータに基づいて訂正する。この訂正を、チャネル間誤り訂正(ICP訂正)と呼ぶ。

50

【 0 0 1 7 】

制御部 1 2 0 2 は内部バス 1 2 1 1 を介して接続された、上記各モジュールの動作を制御する。進捗統括管理部 1 2 0 3 は、処理単位（自己診断処理単位）のコマンド進捗を管理する。進捗統括管理部 1 2 0 3 は、コマンド進捗管理部 1 2 0 4 によって管理されるチャンネル別のコマンド進捗状態を統括的に管理し、処理単位の区切り（例えば、1 論理ブロックの完了）を判定する。

【 0 0 1 8 】

コマンド進捗管理部 1 2 0 4 は、論理ブロック単位で且つチャンネル別に実行されるアクセス処理（ここでは、自己診断処理のためのアクセス処理）において、1 論理ブロックを処理するために NAND インタフェース 1 2 0 1 にチャンネル別に投機的に発行されるアクセスコマンドの進捗（つまりアクセスコマンド投入の進捗）を管理する。コマンド進捗管理部 1 2 0 4 は、このチャンネル別のアクセスコマンド投入の進捗（以下、コマンド進捗と称する）を管理するためのコマンド進捗情報を保持する。チャンネル別のコマンド進捗情報は、DRAM のようなメモリの領域に格納される。

10

【 0 0 1 9 】

チャンネル別のコマンド進捗情報は、（ページ番号、プレーン番号、クラスタ番号）から構成される。より詳細には、チャンネル別のコマンド進捗情報は、（ページ番号、プレーン - クラスタ番号）から構成される。チャンネル別のコマンド進捗情報は、対応するチャンネルに次に投入されるべき（または最も最近に投入された）アクセスコマンドによって指定される物理ブロック内の相対位置（ページ、プレーン、クラスタ）、つまりコマンド進捗位置を示す。このチャンネル別のコマンド進捗情報は、上記指定される物理ブロックが割り当てられる論理ブロック内のチャンネル別の相対位置（以下、単に位置と称する）をも示す。ページ番号、プレーン番号、クラスタ番号及びプレーン - クラスタ番号と、ページ、プレーン及びクラスタとについては後述する。

20

【 0 0 2 0 】

本実施形態では、NAND インタフェース 1 2 0 1 は、詳細を後述するように 1 6 のチャンネル 0 , 1 , ... , 1 4 , 1 5 を有している。そこで、コマンド進捗管理部 1 2 0 4 は、1 6 のチャンネル 0 , 1 , ... , 1 4 , 1 5 に対応するチャンネル別コマンド進捗管理部（以下、CH 進捗管理部と称する）1 2 0 4 - 0 , 1 2 0 4 - 1 , ... , 1 2 0 4 - 1 4 , 1 2 0 4 - 1 5 から構成される。CH 進捗管理部 1 2 0 4 - i (i = 0 , 1 , ... , 1 4 , 1 5) は、チャンネル i に発行されるアクセスコマンドの進捗を管理し、当該チャンネル i に対応するコマンド進捗情報（ページ番号、プレーン - クラスタ番号）を保持する。

30

【 0 0 2 1 】

コマンド進捗判定部 1 2 0 5 は、後述するコマンドレスポンスに基づいてチャンネル別に最も古い位置（ページ、プレーン及びクラスタ）を特定し、特定された位置に基づいてコマンド進捗の更新が必要かを判定する。最も古い位置とは、対応するチャンネルに投入された未実行のアクセスコマンドの系列のうち最も古いアクセスコマンドの指定する位置を指す。

【 0 0 2 2 】

コマンド生成部 1 2 0 6 は、NAND フラッシュメモリ 1 1 にアクセスするための複数のアクセスコマンドを、NAND インタフェース 1 2 0 1 に対してチャンネル別に投機的に発行する。コマンド生成部 1 2 0 6 は、チャンネル別のアクセスコマンドの発行を、コマンド進捗管理部 1 2 0 4 によって管理されているチャンネル別のコマンド進捗情報に基づいて実行する。

40

【 0 0 2 3 】

テーブル管理部 1 2 0 7 は、論理アドレスを物理アドレスに変換するための論理 - 物理アドレス変換テーブル（以下、論物変換テーブルと称する）1 2 0 7 a を備えている。本実施形態において、論物変換テーブル 1 2 0 7 a は、DRAM のようなメモリの領域に構築されている。テーブル管理部 1 2 0 7 は、例えば自己診断処理を行う際に、処理対象となる論理ブロックのアドレス（論理アドレス）を、論物変換テーブル 1 2 0 7 a に基づい

50

て対応する物理ブロックのアドレス（物理アドレス）に変換する。処理対象となる論理ブロックの論理アドレスは、当該論理ブロックを識別するための論理ブロックIDとコマンド進捗情報（ページ番号、プレーン - クラスタ番号）とから特定できる。テーブル管理部1207はまた、論理ブロック（論理ブロックID）毎に、対応する論理ブロックの状態を示す情報（以下、論理ブロック情報と称する）を保持している。論理ブロック情報は、対応する論理ブロックが、使われている論理ブロック（つまりアクティブ論理ブロック）であるかを示す情報を含む。

【0024】

レスポンス蓄積部1208は、コマンド生成部1206によってNANDインタフェース1201に投入されたアクセスコマンドに対する当該NANDインタフェース1201からのレスポンス（以下、コマンドレスポンスと称する）を蓄積する。コマンドレスポンスのうち、エラーを通知するコマンドレスポンスを、エラーレスポンスと呼ぶこともある。レスポンス蓄積部1208はまた、上述のページレスポンスもコマンドレスポンスとして蓄積する。

10

【0025】

レスポンス蓄積部1208は、例えば先入れ先出しバッファを用いて構成されるFIFO構造を有する。レスポンス蓄積部1208はライトポインタ及びリードポインタによって管理される。ライトポインタは、次にNANDインタフェース1201から返却されるコマンドレスポンスが蓄積されるべきレスポンス蓄積部1208内の位置を示す。リードポインタは、レスポンス解析部1209によって次に解析されるべきコマンドレスポンスが蓄積されているレスポンス蓄積部1208内の位置を示す。

20

【0026】

レスポンス解析部1209は、NANDインタフェース1201によって返却されて、レスポンス蓄積部1208に蓄積されたコマンドレスポンスのうち、リードポインタの指し示すコマンドレスポンスを解析する。レスポンス解析部1209は、リードポインタの指し示すコマンドレスポンスを解析し終わると、当該リードポインタをレスポンス蓄積部1208内の次の位置を指し示すように進める。

【0027】

コンパクション部1210は、自己診断処理において論理ブロックのデータの別ブロックへの移動が必要と判定された場合、コンパクション処理を実行する。つまりコンパクション部1210は、コンパクション処理の対象となる論理ブロックの論理ブロックIDが登録された場合、コンパクション処理を実行する。このコンパクション処理により、論理ブロックIDによって示される論理ブロックに現在割り当てられているNANDフラッシュメモリ11内の第1の物理ブロック群のデータが当該NANDフラッシュメモリ11内の別の第2の物理ブロック群に書き換えられる。このデータの書き換えの後、論理ブロックIDによって示される論理ブロックに割り当てられる物理ブロック群が、第1の物理ブロック群から第2の物理ブロック群に変更される。

30

【0028】

ICPCS管理部1211は、論理ブロックIDによって示される論理ブロック内のICP訂正が実行された論理ページ（ここでは論理ページ0乃至63のいずれか）を管理する。本実施形態において、ICPCS管理部1211は、論理ページ0乃至63のICP訂正の完了の有無を、64ビット長のビットマップ（以下、ICP完了ページビットマップと称する）で管理する。ICP完了ページビットマップは、DRAMのようなメモリの領域に格納される。

40

【0029】

次に、本実施形態におけるメモリ装置10の動作について、自己診断処理を例に説明する。

まず本実施形態では、以下の前提条件（1）乃至（6）の下で、メモリ装置10が稼動しているものとする。

（1）コマンド生成部1206は、NANDインタフェース1201に同時に複数のア

50

クセスコマンドを投入できる。コマンド生成部 1206 から NAND インタフェース 1201 に同時に投入可能な最大アクセスコマンド数は、メモリ装置 10 の起動時に設定される。本実施形態では、NAND インタフェース 1201 は、16 のチャンネル 0, 1, ..., 15 を有しており、コマンド生成部 1206 は最大 16 チャンネル分のアクセスコマンドを同時に発行できる。チャンネル 0, 1, ..., 15 のチャンネル番号は、それぞれ、0, 1, ..., 15 (10 進数表現) である。

【0030】

(2) 1 論理ブロックは 64 のページ (論理ページ) 0, 1, ..., 63 で構成され、アクセス (ここではリードアクセス) は 1 ページの半分のクラスタ単位で行われるものとする。つまりアクセスはクラスタ 0, 1 に分けて行われるものとする。ページ 0, 1, ..., 63 のページ番号は、それぞれ、0, 1, ..., 63 (10 進数表現) である。クラスタ 0, 1 のクラスタ番号は、それぞれ 0, 1 (10 進数表現) である。

10

【0031】

(3) チャンネル 0, 1, ..., 15 の各々は、2 つのプレーン 0, 1 に接続されている。各チャンネルを介してのアクセス処理 (ここではリード処理) は、1 ページあたり 2 (プレーン) × 2 (クラスタ) の 4 回に分けて実行される。

【0032】

(4) アクセスコマンド (ここではリードコマンド) は、チャンネル毎に投入された順番で実行オーダーが保証されている。

(5) あるチャンネル i でエラーが発生した場合、未実行のコマンドは全てパージされる。

20

(6) ECC で訂正不能なエラーが、ICP 訂正機構 1201b を用いて訂正される。

【0033】

図 2 は、上記の前提条件の下で、1 論理ブロックを対象に自己診断処理が実行される場合に生成される 4, 096 (64 × 16 × 4) のアクセスコマンド C0000, C0001, C0002, C0003, C1000, C1001, C1002, C1003, ..., CF3F0, CF3F1, CF3F2, CF3F3 を、ページ 0, 1, ..., 63、チャンネル 0, 1, ..., 15、プレーン 0, 1 及びクラスタ 0, 1 と対応付けて示す。図 2 の例では、1 論理ブロックに 32 の物理ブロックが割り当てられる。32 の物理ブロックは、16 のチャンネル 0, 1, ..., 15 のそれぞれプレーン 0, 1 に対応する。

30

【0034】

アクセスコマンド C p q r s のうち、C はアクセスコマンドを示し、p (0, 1, ..., F) はアクセスコマンド C p q r s が投入されるチャンネルのチャンネル番号を示す 1 桁の 16 進数である。アクセスコマンド C p q r s のうちの q r (00, 01, ..., 3F) は、アクセスされるページのページ番号を示す 2 桁の 16 進数である。

【0035】

アクセスコマンド C p q r s のうちの s (0, 1, 2, 3) は、当該アクセスコマンド C p q r s が発行されるチャンネル内のプレーン及びクラスタの組み合わせを特定するためのプレーン - クラスタ番号を示す 1 桁の 16 進数である。s = 0 はプレーン 0 とクラスタ 0 との組み合わせを、s = 1 はプレーン 0 とクラスタ 1 との組み合わせを、それぞれ示す。s = 2 はプレーン 1 とクラスタ 0 との組み合わせを、s = 3 はプレーン 1 とクラスタ 1 との組み合わせを、それぞれ示す。このため、s (0, 1, 2, 3)、つまりプレーン - クラスタ番号は、プレーンのプレーン番号 (0, 1) 及びクラスタのクラスタ番号 (0, 1) を示していることと等価である。

40

【0036】

本実施形態において、論理ブロック内のページは、チャンネル別に、ページ 0, 1, ..., 63 の順にアクセスされる。但し、アクセスされるページの進捗はチャンネル毎に異なる。また、NAND フラッシュメモリ 11 のチャンネル p (p は 16 進数表現) を介してページ q r (q r は 2 桁の 16 進数表現) にアクセスすることを指示する 4 つのアクセスコマンド C p q r 0, C p q r 1, C p q r 2, C p q r 3 は、この並びの順に実行される。

50

【 0 0 3 7 】

具体的には、NANDフラッシュメモリ11の例えばチャンネル0（0は10進数表現）を介してページ0（0は10進数表現）にアクセスすることを指示する4つのアクセスコマンドC0000，C0001，C0002，C0003は、この並びの順に実行される。また、NANDフラッシュメモリ11の例えばチャンネル15（16進表現でF）を介してページ0にアクセスすることを指示する4つのアクセスコマンドCF000，CF001，CF002，CF003は、この並びの順に実行される。同様に、NANDフラッシュメモリ11の例えばチャンネル0を介してページ63（16進表現で3F）にアクセスすることを指示する4つのアクセスコマンドC03F0，C03F1，C03F2，C03F3は、この並びの順に実行される。同様に、NANDフラッシュメモリ11の例えばチャンネル15（16進表現でF）を介してページ63（16進表現で3F）にアクセスすることを指示する4つのアクセスコマンドCF3F0，CF3F1，CF3F2，CF3F3は、この並びの順に実行される。

10

【 0 0 3 8 】

以下、本実施形態で適用される自己診断処理の手順の概略について、1つの論理ブロックを対象とする自己診断処理を例に説明する。自己診断処理の対象となる論理ブロックは、リードアクセスの対象となる。そこで以下の説明では、自己診断処理の対象となる論理ブロックをリード対象論理ブロックと称することもある。

【 0 0 3 9 】

1）NANDコントローラ12は、リード対象論理ブロック内の全クラスタの読み出しをチャンネル毎に実行し、対応するクラスタのデータが正常であることを判定する。

20

2）NANDコントローラ12は、エラー訂正不能な有効クラスタを検出した場合、ICP訂正可能か否かを判定する。訂正不可であれば、NANDコントローラ12は、リード対象論理ブロックの自己診断処理を終了し、エラークラスタを自己診断処理の要求元に通知する。

【 0 0 4 0 】

3）上記2）でICP訂正可能であれば、NANDコントローラ12は、上記1）に戻って、後続のクラスタの読み出しを行う。

4）リード対象論理ブロックの処理が終了した時点で、1つ以上のエラー訂正不能クラスタが検出されていた場合、NANDコントローラ12は、当該リード対象論理ブロックを、コンパクション処理の対象となる論理ブロックとして登録する。

30

【 0 0 4 1 】

次に上述の自己診断処理の手順の詳細について、図3及び図4のフローチャートを参照して説明する。

今、ホストから、図1のメモリ装置10のNANDコントローラ12に自己診断処理が要求されたものとする。本実施形態において自己診断処理は、ホストによって要求されたアクセス処理に対するバックグラウンド処理として行われる。つまり自己診断処理は、ホストによって要求されたアクセス処理の空き時間を利用して行われる。なお、図3及び図4のフローチャートで示される自己診断処理は、1論理ブロックを対象としている。このため、複数の論理ブロックを自己診断する場合、図3及び図4のフローチャートで示される自己診断処理は、診断されるべき論理ブロックの数だけ繰り返される。

40

【 0 0 4 2 】

NANDコントローラ12の制御部1202は、自己診断処理の対象とすべき論理ブロック（つまりリード対象ブロック）をコマンド進捗管理部1204に対して指定する。この指定には、例えばリード対象論理ブロックの論理ブロックIDが用いられる。なお、図3及び図4のフローチャートでは省略されているが、自己診断処理の開始時には、コマンド進捗管理部1204に保持されるチャンネル0，1，…，14，15のコマンド進捗情報は、それぞれ初期位置（ページ0，プレーン0，クラスタ0）を示すように「000」に初期化される。

【 0 0 4 3 】

50

コマンド進捗管理部 1204 は、制御部 1202 によってリード対象論理ブロックが指定された場合、当該指定されたリード対象論理ブロックの論理ブロック情報をテーブル管理部 1207 から取得する（ステップ 301）。もし、取得された論理ブロック情報によって、リード対象論理ブロックがアクティブ論理ブロックでないことが示されている場合、当該リード対象論理ブロックの読み出し（より詳細には自己診断処理）は不要である。この場合、図 3 及び図 4 のフローチャートでは省略されているが、制御部 1202 は、現在のリード対象論理ブロックのための自己診断処理を終了する。

【0044】

これに対し、取得された論理ブロック情報によって、リード対象論理ブロックがアクティブ論理ブロックであることが示されている場合、コマンド進捗管理部 1204 は、当該リード対象論理ブロックの論理ブロック ID に基づいて論物変換テーブル 1207a を参照する。これによりコマンド進捗管理部 1204 は、リード対象論理ブロックに割り当てられているリード対象物理ブロック群の情報（物理ブロック情報と称する）を取得する（ステップ 302）。物理ブロック情報は、対応する物理ブロック群（リード対象物理ブロック群）のそれぞれの ID（物理ブロック ID）を含む。

10

【0045】

次にコマンド進捗管理部 1204 は、ステップ 302 で取得した物理ブロック情報中の物理ブロック ID と、自身が保持する現在のチャンネル別のコマンド進捗情報（ページ番号、プレーン - クラスタ番号）とに基づいて、NAND フラッシュメモリ 11 内のチャンネル別にアクセスされるべき物理位置を示す物理アドレスを取得する（ステップ 303）。なお、ステップ 302 で取得した物理ブロック情報により、対応する物理ブロックが NULL ブロックであることが示されている場合、コマンド進捗管理部 1204 は、対応するチャンネルの現在のコマンド進捗情報を次の位置を示すように更新する。つまりコマンド進捗管理部 1204 は、対応するチャンネルのコマンド進捗（ページ、プレーン、クラスタ）を次に進める。そしてコマンド進捗管理部 1204 は、上述と同様の手順で、対応するチャンネルを介してアクセスされるべき物理ブロック（リード対象物理ブロック）における物理アドレスを取得する。

20

【0046】

図 5 は、本実施形態で適用される論理アドレス及び物理アドレスのフォーマットの例を示す。論理アドレスは、対応する論理ブロックの論理ブロック ID、ページ番号、プレーン番号、チャンネル番号及びクラスタ番号から構成される。論理アドレスは、メモリ装置 10 に NAND フラッシュメモリ 11 が用いられている本実施形態では、論理 NAND クラスタアドレスとも呼ばれる。物理アドレスは、対応する物理ブロックを識別するための物理ブロック ID と、プレーン番号、ページ番号、クラスタ番号及びセクタ番号から構成される。この物理アドレスは、物理 NAND クラスタアドレスとも呼ばれる。

30

【0047】

一方、ステップ 303 において進捗統括管理部 1203 は、コマンド進捗管理部 1204 によって管理されるチャンネル別のコマンド進捗状態に基づいて、コマンド進捗がリード対象論理ブロック内の最終クラスタ（より詳細には、最終ページの最終クラスタ）まで進んだかをチャンネル別に判定する。進捗統括管理部 1203 は、上記チャンネル別の判定結果を保持する。ステップ 303 においてコマンド生成部 1206 は、コマンド進捗管理部 1204 によって取得された物理アドレス（つまり物理 NAND クラスタアドレス）に基づいて、チャンネル別に、対応する物理位置（ページ、プレーン、クラスタ）へのリードアクセスを指定したアクセスコマンド（以下、リードコマンドと称する）を生成する。生成されたリードコマンドは、図 5 に示す形式の NAND クラスタアドレスを含む。

40

【0048】

コマンド生成部 1206 は更に、チャンネル別に生成されたリードコマンドのうち、所定の条件を満たしたリードコマンドに特定の指定情報を設定する。所定の条件を満たしたリードコマンドとは、進捗統括管理部 1203 によって最終クラスタ処理中であると判定された物理 NAND クラスタアドレスに対応するリードコマンド（つまり最終リードコマン

50

ド)を指す。特定の指定情報は、対応する最終リードコマンドの実行に成功した場合にコマンドレスポンス(成功レスポンス)を返却することを指定する。つまり、特定の指定情報が設定されたリードコマンドは、当該リードコマンドの実行に成功した場合にコマンドレスポンスを返却することを指定する。一方、特定の指定情報が設定されていないリードコマンド(つまり、非最終リードコマンド)は、当該リードコマンドの実行に成功した場合にコマンドレスポンスを返却しないことを暗黙に指定する。またリードコマンドは、当該リードコマンドの実行に失敗した場合、特定の指定情報が設定されているかに無関係にコマンドレスポンス(エラーレスポンス)を返却することを暗黙に指定する。なお、所定の条件を満たさないリードコマンド(非最終リードコマンド)に、コマンド実行に成功した場合にコマンドレスポンスを返却しないことを明示的に指定する指定情報が設定されても構わない。

10

【0049】

ステップ303において、コマンド生成部1206は、生成されたリードコマンドの群をNANDインタフェース1201に対して最大16個同時に発行する。この例のように、図3及び図4のフローチャートに従う最初のステップ303では、16のチャンネル0, 1, ..., 14, 15にそれぞれ対応する16のリードコマンドC0000, C1000, ..., CE000, CF000が同時に発行される。図6はコマンド生成部1206によって逐次投入されるリードコマンド群の時系列の一例を示す。図6の例では、16のリードコマンドC0000, C1000, ..., CE000, CF000が時刻t1に発行されたことが示されている。

20

【0050】

コマンド生成部1206によってNANDインタフェース1201に同時に投入されたリードコマンドC0000, C1000, ..., CE000, CF000は当該NANDインタフェース1201内のコマンドキュー(図示せず)に蓄えられる。

【0051】

もし、コマンドキューが満杯でなければ、コマンド生成部1206は、後続の物理リードコマンド群をNANDインタフェース1201に投機的に投入することができる。本実施形態では、図6に示すように、時刻t1より後の時刻t2に、16のリードコマンドC0001, C1001, ..., CE001, CF001が投入され、その後の時刻t3に、16のリードコマンドC0002, C1002, ..., CE002, CF002が投入されたものとする。このように、コマンド生成部1206は、コマンドキューが満杯になるまで、後続のリードコマンド群を投機的に投入することができる。

30

【0052】

NANDインタフェース1201は、自己診断処理の開始時には、コマンドキューに最初に蓄えられた16のリードコマンドC0000, C1000, ..., CE000, CF000を取り出す。そしてNANDインタフェース1201は、取り出されたリードコマンドリードコマンドC0000, C1000, ..., CE000, CF000に基づき、対応するチャンネル0, 1, ..., 14, 15にそれぞれ接続されたプレーン0を介してNANDフラッシュメモリ11に並行してアクセスする。

【0053】

ここで、投機的に投入されたリードコマンド群に基づくリードアクセスのいずれかでエラーが発生したものとする。本実施形態において、このエラーは、リードされたデータに付加されているECCに基づいて検出されるため、ECCエラーと呼ばれる。

40

【0054】

ECCエラーが発生した場合、NANDインタフェース1201は、当該ECCエラーが発生したリードアクセスを指定したリードコマンドに対するコマンドレスポンスとして、エラーレスポンスをレスポンス蓄積部1208に返却する。レスポンス蓄積部1208に返却されたエラーレスポンス(コマンドレスポンス)は、当該レスポンス蓄積部1208に蓄積される。

【0055】

50

またECCエラーが発生した場合、NANDインタフェース1201のパージ機構1201aは、ECCエラーが発生したチャンネルに対応するコマンドキューに蓄積されている全てのコマンド（つまり、ECCエラーが発生したチャンネルに投入された未実行の全てのリードコマンド）を、パージレスポンスによってレスポンス蓄積部1208に返却する。レスポンス蓄積部1208に返却されたパージレスポンス（コマンドレスポンス）は、当該レスポンス蓄積部1208に蓄積される。

【0056】

前述したように、自己診断処理はシステムのバックグラウンドで実行される。このため、チャンネルによっては、ホストによって要求されたアクセスのためのアクセスコマンドが、自己診断のためのリードコマンドの実行に優先して実行されることもある。本実施形態においてNANDインタフェース1201のパージ機構1201aは、ホストによって要求されたアクセスでECCエラーが発生しても、全ての未実行のコマンドを、パージレスポンスによりレスポンス蓄積部1208に返却する。

【0057】

さて、NANDインタフェース1201によってコマンドレスポンスが返却されて、当該返却されたコマンドレスポンスがレスポンス蓄積部1208に蓄積されたものとする。レスポンス解析部1209は、リードポインタによって指し示されるレスポンス蓄積部1208内の位置から始まる領域に蓄積された全てのコマンドレスポンスを解析する（ステップ304）。

【0058】

レスポンス解析部1209は、コマンドレスポンスの解析結果に基づき、当該解析結果にECCエラーを通知する1つ以上のエラーレスポンス（ECCエラーレスポンス）が含まれているかを判定する（ステップ305）。もし、1つ以上のエラーレスポンスが含まれていた場合、つまりECCエラー数N1がゼロを超えている（ $N1 > 0$ ）場合（ステップ305のYes）、レスポンス解析部1209はリフレッシュフラグをON状態に設定する（ステップ306）。リフレッシュフラグは、論理ブロックのための自己診断処理の終了時に、当該論理ブロックをコンパクション処理の対象として登録することを指示するのに用いられる。

【0059】

次にレスポンス解析部1209は、ステップ305でECCエラーが判定されたクラスタが有効クラスタであるか否かをテーブル管理部1207に問い合わせる。有効クラスタとは、有効なデータが格納されているクラスタを指す。有効クラスタに格納されていたデータが別のクラスタに移動された場合、当該有効クラスタは無効クラスタとなる。クラスタの有効/無効はテーブル管理部1207によって管理される。

【0060】

レスポンス解析部1209は、テーブル管理部1207に問い合わせた結果に基づいて、ECCエラーが判定された有効クラスタの数（つまり有効クラスタのECCエラー数）N2がゼロを超えているかを判定する（ステップ307）。もし、有効クラスタのECCエラー数N2がゼロを超えている（ $N2 > 0$ ）ならば（ステップ307のYes）、自己診断処理はステップ308に進む。ステップ308において制御部1202は、ECCエラーが判定された有効クラスタ（つまりECC訂正不能な有効クラスタ）を含むページ（論理ページ）について、ICP訂正機構1201bによるICP訂正を行わせる。

【0061】

本実施形態では、論理ブロック内の論理ページ毎に、対応するページのICP訂正を可能とするために、16チャンネルのうちの1チャンネルを、ICP訂正のための誤り訂正データの格納に割り当てている。この誤り訂正データの格納に割り当てられるチャンネルは、論理ページ毎に変更されるものとするが、特定のチャンネルであっても構わない。ICP訂正のための誤り訂正データは、他の15チャンネルに格納される対応する論理ページのデータに基づいて生成される、例えばパリティデータ（チャンネル間パリティデータ）である。ICP訂正機構1201bは、このパリティデータを用いて、ECC訂正不能な有効クラス

10

20

30

40

50

タを含む論理ページ j ($j = q r$) のエラー箇所を修復するための I C P 訂正を行う。つまり I C P 訂正機構 1 2 0 1 b は、パリティデータと、他の 1 5 チャンネルのうち E C C 訂正不能な有効クラスタを持つチャンネル (第 1 のチャンネル) を除くチャンネル群 (第 2 のチャンネル群) に対応する論理ページ j のデータとに基づいて、I C P 訂正を行う。

【 0 0 6 2 】

制御部 1 2 0 2 は、I C P 訂正機構 1 2 0 1 b による I C P 訂正の結果に基づき、論理ページ j の I C P 訂正に成功したかを判定する (ステップ 3 0 9)。もし、論理ページ j の I C P 訂正に失敗したならば、つまり I C P 訂正不能であったなら (ステップ 3 0 9 の N o)、制御部 1 2 0 2 は、リード対象論理ブロックの論理ブロック I D を、コンパクション処理の対象となる論理ブロックとしてコンパクション部 1 2 1 0 に登録する (ステップ 3 1 0)。このステップ 3 1 0 において、制御部 1 2 0 2 は、リフレッシュフラグを O N 状態から O F F 状態に切り替える。

10

【 0 0 6 3 】

次に制御部 1 2 0 2 は、自己診断処理の要求元 (ここではホスト) に I C P 訂正不能クラスタを通知して、1 論理ブロックのための自己診断処理を終了する。この場合、コンパクション部 1 2 1 0 は、ステップ 3 1 0 で登録された論理ブロック I D によって示される論理ブロックのデータを別ブロックに移動するためのコンパクション処理を行う。

【 0 0 6 4 】

一方、レスポンス解析部 1 2 0 9 による解析結果に 1 つのエラーレスポンスも含まれていない場合、つまり E C C エラー数 $N 1$ がゼロの場合 (ステップ 3 0 5 の N o)、自己診断処理はステップ 4 0 1 に進む。また、有効クラスタの E C C エラー数 $N 2$ がゼロの場合にも (ステップ 3 0 7 の N o)、自己診断処理はステップ 4 0 1 に進む。

20

【 0 0 6 5 】

ステップ 4 0 1 において、コマンド進捗判定部 1 2 0 5 は、レスポンス解析部 1 2 0 9 によって解析されたコマンドレスポンス中にパージレスポンスが含まれている (存在する) かを判定する。つまりコマンド進捗判定部 1 2 0 5 は、解析されたコマンドレスポンス中にパージレスポンスによって返されたコマンド (以下、パージコマンドと称する) が含まれているかを判定する。

【 0 0 6 6 】

ここで、チャンネル 1 4, 1 5 では、ホストから要求されたアクセス処理が優先して行われたために、時刻 $t 1$ でチャンネル 0, 1, ..., 1 4, 1 5 に同時に投入されたリードコマンド C 0 0 0 0, C 1 0 0 0, ..., C E 0 0 0, C F 0 0 0 のうちのリードコマンド C E 0 0 0, C F 0 0 0 が、時刻 $t 2$ の後も未実行であったものとする。また、ホストから要求されたチャンネル 1 4, 1 5 を介してのアクセス処理でエラーが発生したために、パージレスポンスが返却されたものとする。この返却されたパージレスポンスには、リードコマンド C E 0 0 0, C E 0 0 1, C E 0 0 2, C F 0 0 0, C F 0 0 1, C F 0 0 2 がパージコマンドとして含まれている (ステップ 4 0 1 の Y e s)。

30

【 0 0 6 7 】

この場合、リードコマンド C E 0 0 0, C E 0 0 1, C E 0 0 2 が投入されたチャンネル 1 4 に対応するコマンド進捗管理部 1 2 0 4 の C H 進捗管理部 1 2 0 4 -14、及びリードコマンド C F 0 0 0, C F 0 0 1, C F 0 0 2 が投入されたチャンネル 1 5 に対応するコマンド進捗管理部 1 2 0 4 の C H 進捗管理部 1 2 0 4 -15は、それぞれ自身が保持するチャンネル 1 4, 1 5 のコマンド進捗情報を次のように更新する。即ち C H 進捗管理部 1 2 0 4 -14, 1 2 0 4 -15は、チャンネル 1 4, 1 5 のチャンネルのコマンド進捗情報 (ページ番号、プレーン - クラスタ番号) を、最も古い位置が示されるように更新する (ステップ 4 0 2)。チャンネル 1 4, 1 5 に対応する最も古い位置は、最も古いパージコマンド (未実行のリードコマンド) C E 0 0 0, C F 0 0 0 に対応する位置 (ページ 0、プレーン 0、クラスタ 0) である。この場合、チャンネル 1 4, 1 5 のコマンド進捗情報は、いずれも「0 0 0」に更新される。

40

【 0 0 6 8 】

50

またステップ402において、コマンド進捗管理部1204内のCH進捗管理部1204-14, 1204-15以外のCH進捗管理部(他のCH進捗管理部)は、自身が保持するコマンド進捗情報を、次の位置が示されるように更新する。ここでは、上記他のCH進捗管理部は、コマンド進捗情報を、図6から明らかなように、(ページ0、プレーン1、クラスタ1)が示されるように「003」に更新する。またステップ402において、コマンド進捗管理部1204は、上記ステップ303と同様にして、ステップ302で取得した物理ブロックIDと現在のチャンネル別のコマンド進捗情報とに基づいて、チャンネル別に物理NANDクラスタアドレスを取得する。

【0069】

ステップ402においてコマンド生成部1206は、上記ステップ303と同様にして、コマンド進捗管理部1204によってチャンネル別に取得された物理NANDクラスタアドレスの示す位置(ページ、プレーン、クラスタ)へのリードアクセスを指定した最大16個のリードコマンドを生成する。ステップ402においてコマンド生成部1206は、生成された最大16個のリードコマンドをNANDインタフェース1201に対して同時に発行する。図6の例では、16のリードコマンドC0003, C1003, ..., CE000, CF000が時刻t4に発行されたことが示されている。ステップ402が終了すると、自己診断処理は上記ステップ304に戻る。

【0070】

次に、解析されたコマンドレスポンス中にバージコマンドが含まれていないものとする(ステップ401のNo)。この場合、コマンド進捗管理部1204は、自身が保持するチャンネル0~15のコマンド進捗情報のプレーン-クラスタ番号sをインクリメントする(ステップ403)。つまりコマンド進捗管理部1204は、コマンド進捗を次の位置に進める。ステップS403において、更新前のプレーン-クラスタ番号sが3の場合、プレーン-クラスタ番号sは0に設定される。プレーン-クラスタ番号sは、0 1 2 3 0のように更新される。

【0071】

次にコマンド進捗管理部1204は、更新されたチャンネル0~15のコマンド進捗情報に基づいて、チャンネル別に、1論理ページが完了したかを判定する(ステップ404)。ここでは、例えばチャンネルiのコマンド進捗情報のプレーン-クラスタ番号sが0の場合、チャンネルiについて1論理ページ(より詳細には、1論理ページ内のチャンネルiに対応する全クラスタ)が完了したと判定される。

【0072】

もし、いずれのチャンネルにおいても、1論理ページが完了していないならば(ステップ404のNo)、自己診断処理はステップ303に戻る。このステップ303では、ステップ403の実行の結果、チャンネル別のコマンド進捗情報の示す位置が、最終ページの最終クラスタを示しているかが進捗統括管理部1203によって判定される。進捗統括管理部1203は、チャンネル別の判定結果を保持する。

【0073】

これに対し、いずれかのチャンネル、例えばチャンネルiにおいて1論理ページが完了したならば(ステップ404のYes)、自己診断処理はステップ405に進む。ステップ405においてコマンド進捗管理部1204は、1論理ページが完了したチャンネルiのコマンド進捗情報のページ番号をインクリメントする。つまりコマンド進捗管理部1204は、チャンネルiのコマンド進捗を次の論理ページに進める。ここでは、直近のステップ403でプレーン-クラスタ番号sが0に設定されていることから、ステップ405で更新されたチャンネルiのコマンド進捗は、次の論理ページの先頭クラスタを示す。ステップ405が終了すると、自己診断処理はステップ408に進む。

【0074】

次に、論理ページjのICP訂正に成功した場合(ステップ309のYes)について説明する。このICP訂正が、チャンネルiに投入されたリードコマンドに従うアクセスでECCエラーが発生したために行われたものとする。この場合、ICPCS管理部121

10

20

30

40

50

1 は、I C P 完了ページビットマップを、論理ページ j の I C P 訂正の完了が示されるように更新する（ステップ 4 0 6）。ここでは、6 4 ビット長の I C P 完了ページビットマップの論理ページ j に対応するビット j が、“1”（O N 状態）に設定される。論理ページ j の I C P 訂正に成功したことは、論理ページ j の自己診断処理が全てのチャンネル 0 ~ 1 5 について正常に終了したと等価である。

【 0 0 7 5 】

そこで、コマンド進捗管理部 1 2 0 4 は、I C P 完了ページビットマップが更新された場合（ステップ 4 0 6）、少なくともチャンネル i のコマンド進捗を、I C P 訂正に成功した論理ページ j の次の論理ページ j + 1 の先頭クラスタに進める（ステップ 4 0 7）。つまりコマンド進捗管理部 1 2 0 4 は、少なくともチャンネル i のコマンド進捗に関し、論理ページ j をスキップする。ステップ 4 0 7 においてコマンド進捗管理部 1 2 0 4 は、残りのチャンネルのコマンド進捗のうち、論理ページ j の処理中を示すコマンド進捗についても、論理ページ j + 1 の先頭クラスタに進める。ステップ 4 0 7 が終了すると、ステップ S 4 0 5 が終了した場合と同様に、自己診断処理はステップ 4 0 8 に進む。

【 0 0 7 6 】

ステップ 4 0 8 において進捗統括管理部 1 2 0 3 は、自身がチャンネル別に保持している情報に基づき、全てのチャンネル 0 ~ 1 5 でコマンド進捗がリード対象論理ブロック内の最終クラスタまで進んでいるかを判定する。つまり進捗統括管理部 1 2 0 3 は、全てのチャンネル 0 ~ 1 5 でリード対象論理ブロック内の対応する最終クラスタがリード対象となっているかを判定する。もし、最終クラスタがリード対象となっていないチャンネルがあるならば（ステップ 4 0 8 の N o ）、自己診断処理はステップ 3 0 3 に戻る。

【 0 0 7 7 】

これに対し、全てのチャンネル 0 ~ 1 5 でリード対象論理ブロック内の対応する最終クラスタがリード対象となっているならば（ステップ 4 0 8 の Y e s ）、自己診断処理はステップ 4 0 9 に進む。ステップ 4 0 9 において進捗統括管理部 1 2 0 3 は、リード対象論理ブロックの処理が完了したかを判定する（ステップ 4 0 9）。この判定のために進捗統括管理部 1 2 0 3 は、全てのチャンネル 0 ~ 1 5 から、リード対象論理ブロック内の対応する最終クラスタへのアクセスに応じてコマンドレスポンス（以下、最終コマンドレスポンスと称する）が返却されているかをレスポンス解析部 1 2 0 9 に問い合わせる。

【 0 0 7 8 】

もし、少なくとも 1 つのチャンネルから最終コマンドレスポンス（成功レスポンスまたはエラーレスポンス）が返却されていないならば、進捗統括管理部 1 2 0 3 はリード対象論理ブロックの処理の未完了を判定する（ステップ 4 0 9 の N o ）。この場合、進捗統括管理部 1 2 0 3 は、例えば所定時間後に再びステップ 4 0 9 を実行する。

【 0 0 7 9 】

一方、全てのチャンネル 0 ~ 1 5 から最終コマンドレスポンスが返却されているならば、進捗統括管理部 1 2 0 3 はリード対象論理ブロックの処理の完了を判定する（ステップ 4 0 9 の Y e s ）。この場合、制御部 1 2 0 2 は、リフレッシュフラグが O N 状態にあるかを判定する（ステップ 4 1 0）。もし、リフレッシュフラグが O N 状態にあるならば（ステップ 4 1 0 の Y e s ）、制御部 1 2 0 2 は、リード対象論理ブロックの論理ブロック I D を、コンパクション処理の対象となる論理ブロックとしてコンパクション部 1 2 1 0 に登録する（ステップ 4 1 1）。このステップ 4 1 1 において、制御部 1 2 0 2 は、リフレッシュフラグを O N 状態から O F F 状態に切り替える。これにより制御部 1 2 0 2 は、1 論理ブロックのための自己診断処理を終了する。これに対し、リフレッシュフラグが O F F 状態にあるならば（ステップ 4 1 0 の N o ）、制御部 1 2 0 2 はステップ 4 1 1 をスキップして、1 論理ブロックのための自己診断処理を終了する。

【 0 0 8 0 】

以上、本実施形態で適用される自己診断処理の手順の詳細について説明した。なお、図 1 に示すメモリ装置 1 0 の N A N D コントローラ 2 によって自律的に行われる、パトリール処理、或いはリフレッシュ処理も自己診断処理と同様に実施することが可能である。

10

20

30

40

50

【 0 0 8 1 】

上述したように、図 1 に示すメモリ装置 1 0 の N A N D コントローラ 2 では、コマンド進捗管理部 1 2 0 4 によってチャネル別のコマンド進捗状態が管理される。また、I C P C S 管理部 1 2 1 1 によって、論理ブロックの論理ページ毎に I C P 訂正完了状態が管理される。このようなコマンド進捗管理部 1 2 0 4 及び I C P C S 管理部 1 2 1 1 を備えた、本実施形態のメモリ装置 1 0 によれば、従来よりも、論理ブロック単位の大容量リード処理を無駄なく、高速に実行することが可能となる。

【 0 0 8 2 】

また本実施形態によれば、N A N D フラッシュメモリ 1 1 を備えたメモリ装置 1 0 の信頼性確保に必要な、自己診断処理、パトロール処理、或いはリフレッシュ処理の性能向上を実現できる。また本実施形態によれば、チャネル毎の利用負荷にばらつきが生じている場合でも、ページ発生時、或いは I C P 訂正発生時において再投入されるコマンドの冗長度を削減することができる。

10

【 0 0 8 3 】

以上説明した少なくとも 1 つの実施形態によれば、ブロック単位のメモリアクセス処理を、小容量のメモリ領域を用いた管理で高速に実行できる、マルチチャネルを有するメモリ装置及び同装置におけるメモリアクセス方法を提供することができる。

【 0 0 8 4 】

本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

20

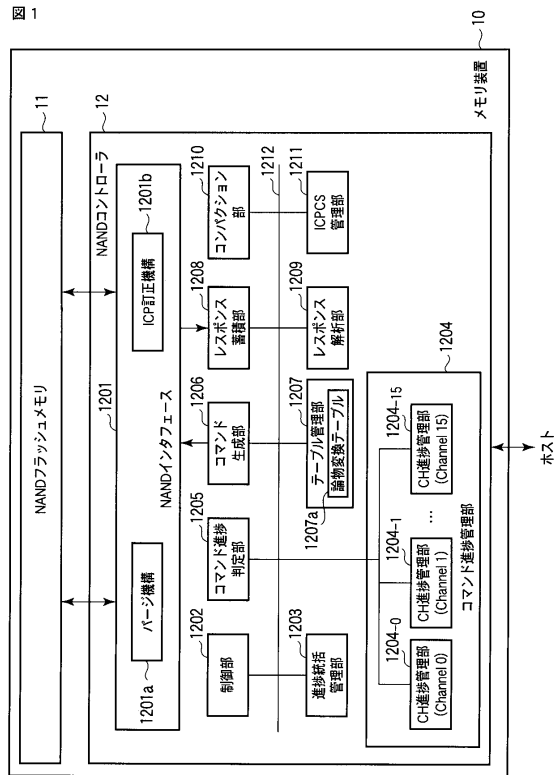
【 符号の説明 】

【 0 0 8 5 】

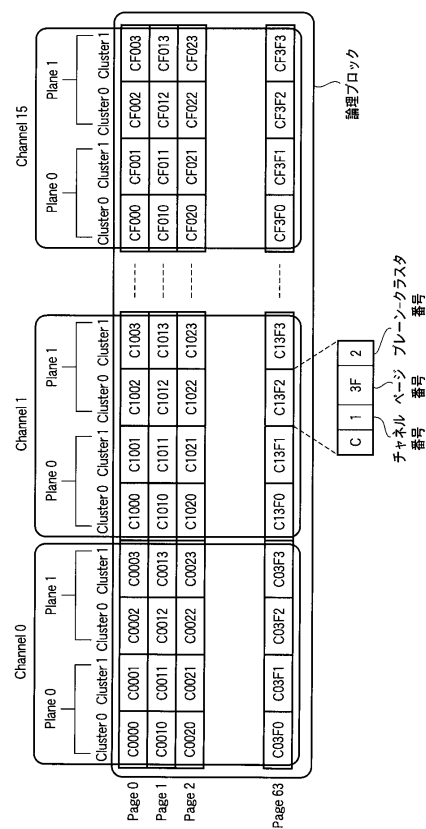
1 0 ...メモリ装置、1 1 ...N A N D フラッシュメモリ (メモリ)、1 2 ...N A N D コントローラ、1 2 0 1 ...N A N D インタフェース (メモリインタフェース)、1 2 0 1 a ...ページ機構、1 2 0 1 b ...チャネル間誤り訂正機構 (I C P 訂正機構)、1 2 0 2 ...制御部、1 2 0 3 ...進捗統括管理部、1 2 0 4 ...コマンド進捗管理部、1 2 0 4 -0 ~ 1 2 0 4 -1 5 ...チャネル別コマンド進捗管理部 (C H 進捗管理部)、1 2 0 5 ...コマンド進捗判定部、1 2 0 6 ...コマンド生成部、1 2 0 7 ...テーブル管理部、1 2 0 7 a ...論物変換テーブル、1 2 0 8 ...レスポンス蓄積部、1 2 0 9 ...レスポンス解析部、1 2 1 0 ...コンパクション部、1 2 1 1 ...チャネル間誤り訂正状態管理部 (I C P C S 管理部)。

30

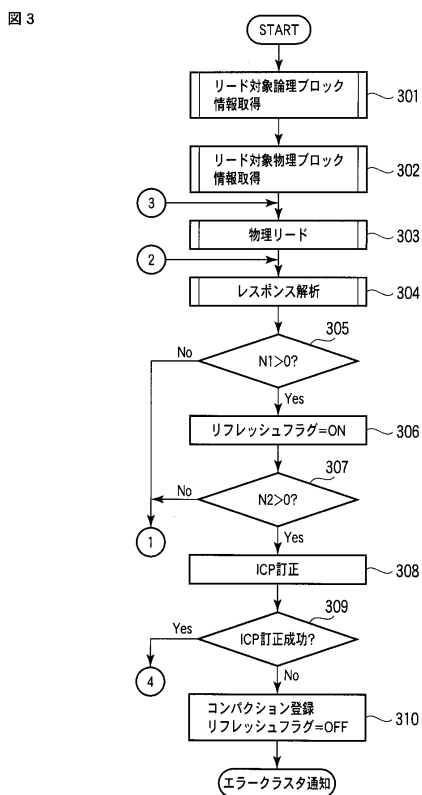
【 図 1 】



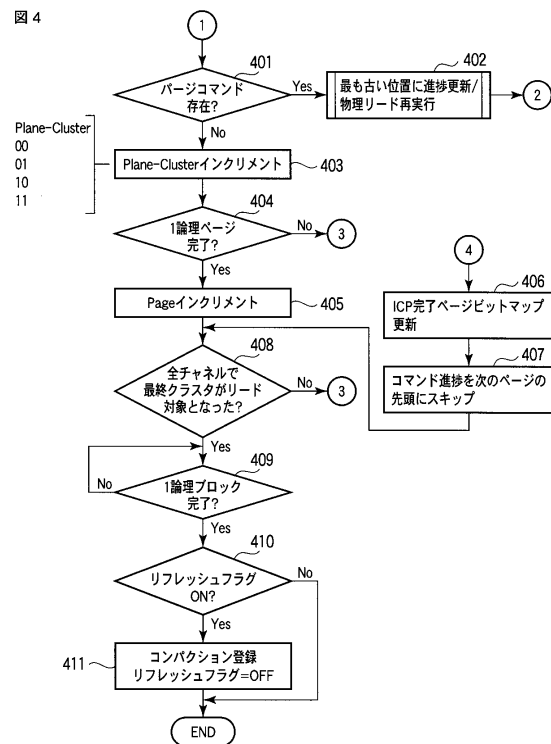
【 図 2 】



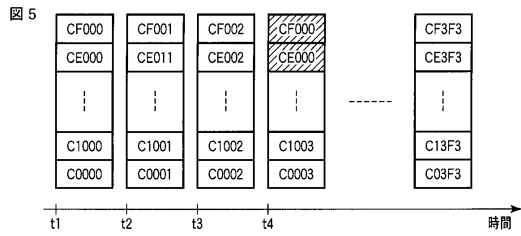
【圖 3】



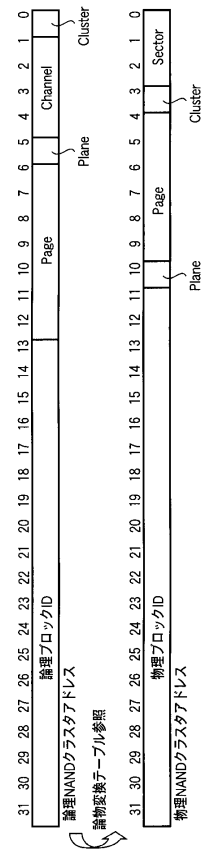
【圖 4】



【 図 5 】



【圖 6】



フロントページの続き

- (74)代理人 100095441
弁理士 白根 俊郎
- (74)代理人 100084618
弁理士 村松 貞男
- (74)代理人 100103034
弁理士 野河 信久
- (74)代理人 100119976
弁理士 幸長 保次郎
- (74)代理人 100153051
弁理士 河野 直樹
- (74)代理人 100140176
弁理士 砂川 克
- (74)代理人 100158805
弁理士 井関 守三
- (74)代理人 100124394
弁理士 佐藤 立志
- (74)代理人 100112807
弁理士 岡田 貴志
- (74)代理人 100111073
弁理士 堀内 美保子
- (74)代理人 100134290
弁理士 竹内 将訓
- (72)発明者 増尾 容子
東京都港区芝浦一丁目1番1号 株式会社東芝内
- (72)発明者 山中 太市郎
東京都港区芝浦一丁目1番1号 株式会社東芝内
- (72)発明者 宮本 博暢
東京都港区芝浦一丁目1番1号 株式会社東芝内

審査官 渡部 博樹

- (56)参考文献 特開2011-013835(JP,A)
特開平2-186464(JP,A)
国際公開第2010/122607(WO,A1)

- (58)調査した分野(Int.Cl., DB名)
G06F12/00 - G06F12/06
G06F12/16
G06F13/16 - G06F13/18