

⑭

DEMANDE DE BREVET D'INVENTION

A1

⑮ Date de dépôt : 30.03.93.

⑯ Priorité : 31.03.92 JP 10921092.

⑰ Date de la mise à disposition du public de la demande : 01.10.93 Bulletin 93/39.

⑱ Liste des documents cités dans le rapport de recherche : *Le rapport de recherche n'a pas été établi à la date de publication de la demande.*

⑲ Références à d'autres documents nationaux apparentés :

⑴ Demandeur(s) : Société dite: MITSUBISHI DENKI KABUSHIKI KAISHA — JP.

⑵ Inventeur(s) : Orisaka Shinji et Noda Minoru.

⑷ Titulaire(s) :

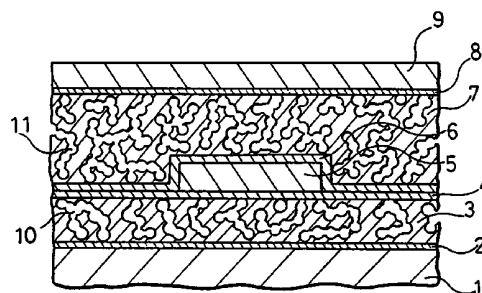
⑸ Mandataire : Cabinet Weinstein.

⑺ Circuit intégré comprenant un film isolant intercouche et procédé pour sa production.

⑻ L'invention concerne un circuit intégré semiconducteur.

Selon l'invention, il comprend un film entrecouche (3, 7) qui est disposé entre un substrat (1) et une couche de câblage ou entre des couches inférieure et supérieure de câblage, le film isolant (3, 7) contenant des vides (10, 11) qui sont régulièrement dispersés sur tout le filin isolant.

L'invention s'applique notamment aux circuits intégrés semiconducteurs à fonctionnement rapide.



La présente invention se rapporte à un circuit intégré semiconducteur comportant une intercouche utilisant des films isolants qui réduit la capacitance entre les câblages et augmente la vitesse de fonctionnement. La présente invention se rapporte également à un procédé de production du circuit intégré
5 semiconducteur.

La figure 5 est une vue en coupe transversale montrant une interconnexion multicouche utilisant des films isolants d'un circuit intégré semiconducteur de l'art antérieur. Sur la figure 5, le chiffre de référence 100 désigne un substrat semiconducteur. Un premier film isolant 101 est disposé sur
10 le substrat 100 et un câblage inférieur 102 est disposé sur le premier film isolant 101. Un second film isolant 103 est disposé sur le premier film isolant 101 et le câblage inférieur 102. Un câblage supérieur 104 est disposé sur le second film isolant 103.

Un procédé de fabrication de la structure de la figure 4 est illustré aux
15 figures 7(a)-7(d). Initialement, comme le montre la figure 7(a), le premier film isolant 101 est disposé sur une surface du substrat 100 où est présent un élément semiconducteur. De préférence, le film isolant 101 est déposé par dépôt chimique en phase vapeur (CVD). Alors, un trou de contact (non représenté) est formé à travers le premier film isolant 101 pour relier l'élément semiconducteur
20 sur le substrat au câblage inférieur. Alors, un film en métal est déposé sur le film isolant 101 par dépôt en phase vapeur ou analogue et il reçoit un motif comme le montre la figure 7(b) avec pour résultat le câblage inférieur 102. Ensuite, comme le montre la figure 7(c), le second film isolant 103 est déposé sur toute la surface de la pastille pour enfouir le câblage inférieur 102. De préférence, le
25 film isolant 103 est déposé par CVD. Alors, un trou de contact (non représenté) est formé à travers le second film isolant 103 pour relier le câblage supérieur au câblage inférieur ou l'élément semiconducteur sur le substrat. Alors, comme le montre la figure 7(d), un film en métal est déposé sur le film isolant 103 par
30 dépôt en phase vapeur ou analogue et il reçoit un motif pour former le câblage supérieur 104.

Dans cette structure, le premier film isolant 101 sépare électriquement le substrat 100 du câblage inférieur 102 et le second film isolant 103 sépare électriquement le câblage inférieur 102 du câblage supérieur 104.

La figure 6 est une vue en coupe transversale montrant une
35 interconnexion par un pont d'air d'un circuit intégré semiconducteur de l'art antérieur. Sur la figure 6, un câblage supérieur 201 est supporté par des piliers

202 et est disposé sur le substrat 200. Le chiffre de référence 203 désigne des espaces d'air entre le substrat 200 et le câblage supérieur 201.

Un procédé de production de la structure de la figure 6 est illustré aux figures 8(a)-8(d). Initialement, comme le montre la figure 8(a), un vernis photosensible 204 est déposé à la surface du substrat 200 où est présent un élément semiconducteur. Alors, comme le montre la figure 8(b), le vernis photosensible 204 reçoit un motif pour former des ouvertures 205 en des positions où les piliers du câblage supérieur doivent être formés. Alors, comme cela est montré à la figure 8(c), un film en métal 206 est déposé sur toute la surface de la pastille par dépôt en phase vapeur ou analogue et il reçoit un motif pour former le câblage supérieur 201 et les piliers de support 202. Ensuite, comme le montre la figure 8(d), le vernis photosensible 204 est éliminé pour former des espaces d'air 203 entre le câblage supérieur 201 et le substrat 200.

Dans la structure de la figure 6, les espaces d'air 203 séparent électriquement le substrat 200 ou un câblage inférieur (non représenté) du câblage supérieur 201.

Dans le circuit intégré semiconducteur comprenant l'interconnexion multicouche montrée à la figure 5, le film isolant intercouche a une constante diélectrique de lui-même et cette constante diélectrique est usuellement plus importante que la constante diélectrique de l'air, que le film isolant soit organique ou inorganique. Dans ce cas, la capacitance entre les câblages supérieur et inférieur 102 et 104 que l'on peut voir à la figure 5 et la capacitance entre les câblages adjacents 102 et 102' que l'on peut voir à la figure 9 sont plus importantes que celles dans le cas où les câblages sont séparés par l'air. Par conséquent, la vitesse de fonctionnement du circuit est déterminée par la capacitance entre les câblages, ce qui rend difficile une augmentation de la vitesse de fonctionnement.

Dans la structure à pont d'air de la figure 6, les piliers 202 supportant le câblage supérieur 201 sont requis pour former les espaces d'air 203 entre le câblage supérieur et un câblage inférieur (non représenté). Dans le cas de l'interconnexion multicouche, les piliers doivent être électriquement séparés des câblages inférieurs à l'exception d'un câblage qui est le plus haut, donc la structure des interconnexions est compliquée, ce qui rend difficile le procédé de production.

La présente invention a pour objet de procurer un circuit intégré semiconducteur comportant une structure d'isolement entre couches qui réduit encore la capacitance entre couches en comparaison avec le cas de l'utilisation

du film isolant entre couches conventionnel et que l'on obtient par un procédé plus facile en comparaison avec le cas de l'utilisation du pont d'air.

La présente invention a pour autre objet de procurer un procédé de production d'un tel circuit intégré semiconducteur.

5 Selon un aspect de la présente invention, un circuit intégré semiconducteur comporte des vides ou bulles régulièrement dispersés dans un film isolant entre couches. Par conséquent, la constante diélectrique effective du film isolant est réduite, et la capacitance entre les câblages supérieur et inférieur et la capacitance entre des câblages adjacents sont réduites, ce qui a pour résultat
10 un dispositif semiconducteur rapide.

Selon un autre aspect de la présente invention, un matériau principal d'un film isolant, contenant des particules comprenant un matériau différent du matériau principal, est appliqué à une surface d'une pastille où doit être formé le film isolant. Alors, le matériau principal est solidifié et les particules sont
15 sélectivement attaquées par un agent d'attaque qui attaque les particules mais n'attaque pas le matériau principal pour former le film isolant où des vides sont régulièrement dispersés. Par conséquent, un film isolant ayant une faible constante diélectrique effective est formé par un procédé simple, avec pour résultat un dispositif semiconducteur rapide ayant une petite capacitance entre
20 les câblages.

L'invention sera mieux comprise et d'autres buts, caractéristiques, détails et avantages de celle-ci apparaîtront plus clairement au cours de la description explicative qui va suivre faite en référence aux dessins schématiques annexés donnés uniquement à titre d'exemple illustrant plusieurs modes de réalisation de
25 l'invention et dans lesquels :

- la figure 1 est une vue en coupe transversale illustrant un interconnexion multicouche d'un circuit intégré semiconducteur selon un premier mode de réalisation de la présente invention ;
- les figures 2(a)-2(e) sont des vues en coupe transversale des étapes
30 d'un procédé de production de la structure de la figure 1 ;
- la figure 3 est une vue en coupe transversale expliquant les effets d'un film isolant entre couches du circuit intégré semiconducteur de la figure 1 ;
- la figure 4 est une vue en coupe transversale illustrant une interconnexion multicouche d'un circuit intégré semiconducteur selon un
35 second mode de réalisation de la présente invention ;

- la figure 5 est une vue en coupe transversale illustrant une interconnexion multicouche d'un circuit intégré semiconducteur selon l'art antérieur ;

5 - la figure 6 est une vue en coupe transversale illustrant une structure à pont d'air d'un circuit intégré semiconducteur selon l'art antérieur ;

- les figures 7(a)-7(d) sont des vues en coupe transversale des étapes d'un procédé de production de la structure de la figure 5 ;

- les figures 8(a)-8(d) sont des vues en coupe transversale des étapes d'un procédé de production de la structure de la figure 6 ; et

10 - la figure 9 est une vue en coupe transversale expliquant les problèmes posés par la structure de la figure 5.

La figure 1 est une vue en coupe transversale illustrant une partie d'un circuit intégré semiconducteur selon un premier mode de réalisation de la présente invention. Sur la figure 1, le chiffre de référence 1 désigne un substrat
15 semiconducteur. Un premier film isolant comme film de recouvrement (appelé ci-après premier film de recouvrement) 2 est disposé sur le substrat 1. Un premier film isolant entre couches 3 est disposé sur le premier film de recouvrement 2. Un second film isolant en tant que film de recouvrement (appelé ci-après second film de recouvrement) 4 est disposé sur le premier film
20 isolant entre couches 3. Un câblage inférieur 5 est disposé sur le second film de recouvrement 4. Un troisième film isolant, comme film de recouvrement (que l'on appellera ci-après troisième film de recouvrement) 6 est disposé sur le câblage inférieur 5 et le second film de recouvrement 4. Un second film isolant entre couches 7 est disposé sur le troisième film de recouvrement 6. Un
25 quatrième film isolant, comme film de recouvrement (que l'on appellera ci-après quatrième film de recouvrement) 8 est disposé sur le second film isolant entre couches 7. Un câblage supérieur 9 est disposé sur le quatrième film de recouvrement 8. Des vides 10 et 11 sont régulièrement dispersés dans le premier film isolant entre couches 3 et le second film isolant entre couches 7
30 respectivement.

Un procédé de production de la structure de la figure 1 est illustré aux figures 2(a)-2(e). Sur ces figures, les mêmes chiffres de référence que sur la figure 1 désignent des pièces identiques ou correspondantes. Le chiffre de référence 15 désigne des particules mélangées dans un matériau sur le premier
35 film isolant entre couches 3. Chaque particule 15 a un diamètre d'un ordre de grandeur inférieur au micron et elle se compose d'un matériau qui est attaqué

par un agent d'attaque qui n'attaque pas le matériau du film isolant entre couches 3.

Initialement, comme cela est illustré à la figure 2(a), un film de recouvrement 2 comprenant SiO_x , SiN_x ou SiO_xN_y et d'une épaisseur de 0,1 5 micron ou moins est formé sur toute la surface du substrat 1 où est présent un élément semiconducteur. De préférence, le film de recouvrement 2 est formé par CVD ou pulvérisation.

Alors, comme cela est illustré à la figure 2(b), un matériau vitreux de la série SiO_2 (bioxyde de silicium), qui se vitrifie à une basse température et qui 10 contient des particules 15 de Al, chacune ayant un diamètre plus petit que le micron, est déposé sur le film 2. Alors, le matériau vitreux est solidifié par évaporation du solvant aux environs de 200°C pour former le film isolant 3. A ce moment, une partie du matériau vitreux peut être vitrifiée aux alentours de 400°C .

15 Subséquemment, on fait pénétrer un agent alcalin d'attaque qui n'attaque sélectivement que Al, tel que NaOH ou KOH, à travers le film isolant 3 pour éliminer les particules 15 de Al comme le montre la figure 2(c), avec pour résultat des vides 10 dans le film isolant 3.

Dans ce mode de réalisation, le film de recouvrement 2 sur le substrat 1 20 sert d'arrêt d'attaque pendant le processus d'attaque donc des électrodes et analogues de l'élément semiconducteur formé sur le substrat ne peuvent être attaquées par l'agent d'attaque.

Après l'attaque, la pastille est chauffée aux alentours de 400 à 500°C pour durcir le film isolant 3. Cette température doit être plus basse que la 25 température à laquelle se détériore la performance du dispositif semiconducteur.

Ensuite, comme cela est illustré à la figure 2(d), un film de recouvrement 4 comprenant SiO_x , SiN_x ou SiO_xN_y et d'une épaisseur de 0,1 micron ou moins est formé sur toute la surface du film isolant 3 où sont formés 30 les vides 10. Le film de recouvrement 4 couvre les vides sur la surface du film isolant 3 pour aplatir cette surface et renforcer mécaniquement le film isolant 3.

Alors, un film en métal est déposé sur le film de recouvrement 4 par dépôt en phase vapeur ou analogue et il reçoit un motif pour former le câblage inférieur 5 comme le montre la figure 2(e). Comme les vides 10 sur la surface du film isolant 3 sont couverts du film de recouvrement 4, la surface de la 35 pastille est plate et la formation du motif du câblage inférieur 5 est facile à effectuer.

Après formation du câblage inférieur 5, le troisième film de recouvrement 6, le second film isolant 7, le quatrième film de recouvrement 8 et le câblage supérieur 9 sont formés selon les mêmes étapes que sur les figures 2(a) et 2(f), avec pour résultat la structure d'interconnexion multicouche montrée à la figure 1.

Selon le premier mode de réalisation de la présente invention, un matériau principal du film isolant entre couches, où sont mélangées des particules comprenant un matériau différent du matériau principal, est appliqué à la surface de la pastille où doit être formé le film isolant entre couches puis le matériau appliqué est solidifié. Ensuite, les particules sont sélectivement enlevées en les attaquant par un agent d'attaque qui attaque les particules mais n'attaque pas le matériau principal. De cette manière, le film isolant entre couches où sont régulièrement dispersés des vides est formé.

On décrira les effets du film isolant entre couches selon le premier mode de réalisation. Sur la figure 1, les films isolants entre couches 3 et 7 comprennent des vides 10 et 11 qui sont régulièrement dispersés dans ces films, respectivement. Les vides sont identiques aux espaces d'air et leur constante diélectrique est plus petite que celle du matériau principal du film isolant entre couches. Par conséquent, la constante diélectrique effective de la totalité du film isolant comprenant les vides est plus faible que celle d'un film isolant conventionnel ne contenant pas de vide. En conséquence, quand le film isolant est inséré entre des câblages, il y a réduction de la capacitance entre les câblages, ce qui augmente la vitesse de fonctionnement du dispositif. De plus, comme les vides sont régulièrement dispersés dans la totalité du film isolant, les vides sont présents non seulement entre le câblage supérieur et le câblage inférieur 9 et 5 mais également entre des câblages adjacents 5 et 5', comme on peut le voir à la figure 3. Par conséquent, la capacitance entre les câblages supérieur et inférieur et la capacitance entre les câblages adjacents sont réduites.

De plus, comme les vides sont formés en attaquant des particules dont chacune a un diamètre inférieur au micron, le diamètre des vides à la surface du film isolant est aussi petit qu'un ordre de grandeur plus petit que le micron. Par conséquent, le câblage disposé sur le film isolant ne tombe pas dans les vides, ce qui empêche la déformation et la rupture du câblage. De plus, comme les vides sont formés en attaquant des particules dont chacune a un diamètre d'un ordre de grandeur plus petit que le micron, chaque vide est très petit, avec pour résultat une résistance suffisante du film isolant qui supporte le câblage.

On décrira en détail les fonctions des films de recouvrement 2, 4, 6 et 8.

Pendant la formation des vides 10 dans le premier film isolant entre couches 3, le premier film de recouvrement 2 empêche l'agent d'attaque d'attaquer le substrat 1 et les électrodes ou analogues sur le substrat 1. Le premier film de recouvrement 2 n'a que 0,1 micron d'épaisseur ou moins. S'il est trop épais, il y a augmentation de la capacitance du film 2 et l'effet de réduction de la capacitance dû aux vides diminue. De plus, si un agent d'attaque qui n'attaque pas le substrat ni les électrodes ou analogues sur le substrat est utilisé, le film 2 peut être supprimé.

Les second et quatrième films de recouvrement 4 et 8 couvrent les vides 10 à la surface du premier film isolant 3 et les vides 11 à la surface du second film isolant 7, respectivement, ce qui simplifie les formations des câblages inférieur et supérieur 5 et 9 et augmente la résistance mécanique de chaque film isolant. Les second et quatrième films de recouvrement 4 et 8 sont aussi minces que ou plus minces que 0,1 micron, pour la même raison que dans le cas du premier film de recouvrement 2. Comme chaque vide est très petit comme on l'a décrit ci-dessus, la formation de chaque câblage est relativement facile et chaque isolant a une intensité mécanique suffisante, même dans le cas de l'absence des second et quatrième films de recouvrement 4 et 8. Par conséquent, les films 4 et 8 ne sont pas nécessairement requis. Cependant, quand les films 4 et 8 sont présents, la déformation et la rupture des câblages 5 et 9 sont complètement évitées et la résistance des films isolants 3 et 7 supportant les câblages est encore accrue.

Le troisième film de recouvrement 6 empêche l'agent d'attaque d'attaquer le câblage inférieur quand les vides 11 dans le second film isolant 7 sont formés par attaque. Si l'on utilise un agent d'attaque qui n'attaque pas le câblage inférieur, le film 6 peut être supprimé. Par exemple, lorsqu'on utilise de l'or pour le câblage inférieur 5 et que des particules comprenant de l'aluminium sont enlevées par attaque au moyen de NaOH ou KOH, comme NaOH et KOH n'attaquent pas l'or, le film 6 peut être absent. Cependant, si les deuxième et troisième films de recouvrement 4 et 6 sont tous deux absents, l'agent d'attaque utilisé dans la formation des vides 11 dans le second film isolant entre défavorablement dans les vides 10 du premier film isolant 3. A ce moment, il est difficile d'enlever l'agent d'attaque se trouvant dans les vides 10. En conséquence, afin d'améliorer l'efficacité et la fiabilité, il est souhaitable que soit le second film de recouvrement 4 ou bien le troisième film de recouvrement 6 soit présent.

Tandis que dans le mode de réalisation ci-dessus décrit, un matériau vitreux de la série SiO_2 qui se vitrifie à une basse température est utilisé comme matériau des premier et second films isolants 3 et 7, on peut utiliser une matière organique de Téflon (polytétrafluoréthylène), résine polyimide ou résine de polyamide. Lorsqu'on utilise ces matériaux, un durcissement du film isolant est accompli entre 300 et 400°C, ce qui est plus faible que la température à laquelle le matériau de la série SiO_2 se vitrifie. Par conséquent, ces matériaux sont efficaces quand la température à laquelle se détériore la performance du dispositif semiconducteur est faible.

10 Tandis que, dans le mode de réalisation ci-dessus décrit, les particules qui sont mélangées dans le matériau vitreux de la série SiO_2 comprennent de l'aluminium, les particules peuvent comprendre tout matériau tant qu'il est attaqué par un agent d'attaque qui n'attaque pas le matériau principal du film isolant. Par exemple, si les particules comprennent du tantale (Ta), elles peuvent être sélectivement attaquées par un agent alcalin d'attaque tel que NaOH ou KOH. Par exemple, quand on utilise, comme matériau principal du film isolant, la matière organique ci-dessus décrite de Téflon, résine de polyimide ou résine de polyamide, des particules comprenant SiO_2 peuvent être mélangées dans le matériau principal et sélectivement attaquées en utilisant de l'acide fluorhydrique comme agent d'attaque.

20 La figure 4 est une vue en coupe transversale montrant une interconnexion multicouche d'un circuit intégré semiconducteur selon un second mode de réalisation de la présente invention. Sur la figure 4, le chiffre de référence 21 désigne un substrat semiconducteur. Un premier film isolant entre couches 22 est disposé sur le substrat 1 et un câblage inférieur 23 est disposé sur le premier film isolant 22. Un second film isolant entre couches 24 est disposé sur le câblage inférieur 23 et le premier film isolant 22. Un câblage supérieur 25 est disposé sur le second film isolant 24. Des bulles 26 et 27 sont régulièrement dispersées dans les premier et second films isolants 22 et 24, respectivement.

30 Les films isolants 22 et 24 de ce second mode de réalisation ont les mêmes effets que les films isolants 3 et 7 du premier mode de réalisation. En effet, dans la structure de la figure 4, les films isolants 22 et 24 contiennent les bulles 26 et 27, respectivement, et les bulles sont identiques aux espaces d'air et leur constante diélectrique est plus faible que celle du matériau principal du film isolant. Par conséquent, une constante diélectrique effective de la totalité du film isolant contenant les bulles est plus faible qu'une constante diélectrique d'un film isolant ne contenant pas de bulle. En conséquence, quand le film

isolant est inséré entre les câblages 23 et 25, la capacitance entre les câblages est réduite et ainsi la vitesse de fonctionnement du dispositif est accrue. De plus, comme les bulles sont régulièrement dispersées sur tout le film isolant comme les vides du premier mode de réalisation, les capacitances non seulement entre
5 les câblages supérieur et inférieur mais également entre des câblages adjacents sont réduites.

Dans ce second mode de réalisation, si le diamètre de chaque bulle est d'un ordre de grandeur plus petit que le micron, la résistance du film isolant supportant le câblage est accrue.

10 Selon un aspect de la présente invention, un circuit intégré semiconducteur comprend des vides ou bulles qui sont régulièrement dispersés dans un film isolant entre couches. Par conséquent, la constante diélectrique effective du film isolant est réduite, et ainsi la capacitance entre les câblages supérieur et inférieur et la capacitance entre des câblages adjacents sont réduites,
15 avec pour résultat un dispositif semiconducteur rapide.

Selon un autre aspect de la présente invention, un matériau principal d'un film isolant où les particules comprenant un matériau différent du matériau principal est appliqué sur une surface d'une pastille où le film isolant doit être formé. Alors, le matériau principal est solidifié et les particules sont
20 sélectivement attaquées par un agent d'attaque qui attaque les particules mais n'attaque pas le matériau principal pour former le film isolant où des vides sont régulièrement dispersés. De cette manière, le film isolant ayant une faible constante diélectrique effective est formé par un procédé simple, avec pour résultat un dispositif semiconducteur rapide ayant une faible capacitance entre
25 les câblages.

Comme cela est évident de la description qui précède, selon la présente invention, un circuit intégré semiconducteur contient des vides ou bulles qui sont régulièrement dispersés dans un film isolant entre couches. Par conséquent, une constante diélectrique effective du film isolant est réduite, et la capacitance
30 entre les câblages supérieur et inférieur et la capacitance entre des câblages adjacents sont réduites, ce qui donne un dispositif semiconducteur rapide.

De plus, selon la présente invention, un matériau principal d'un film isolant où sont contenues des particules comprenant un matériau différent du matériau principal, est appliqué sur une surface d'une pastille où doit être formé
35 le film isolant. Alors, le matériau principal est solidifié et les particules sont sélectivement attaquées par un agent d'attaque qui attaquent les particules mais n'attaque pas le matériau principal pour former le film isolant où sont

régulièrement dispersés des vides. Par conséquent, on forme, par un procédé simple, un film isolant ayant une faible constante diélectrique effective, avec pour résultat un dispositif semiconducteur rapide ayant une faible capacitance entre des câblages.

RE V E N D I C A T I O N S

1. Circuit intégré semiconducteur caractérisé en ce qu'il comprend un film isolant entre couches (3, 7) qui est disposé entre un substrat (1) et une couche de câblage ou entre des couches inférieure et supérieure de câblage, ledit film isolant (3, 7) comportant des vides (10, 11) régulièrement dispersés dans toute film isolant.

2. Circuit intégré selon la revendication 1, caractérisé en ce que des particules (15), comprenant un matériau différent du matériau principal du film isolant, sont mélangées dans le matériau principal et les vides sont formés en attaquant sélectivement les particules par un agent d'attaque qui attaque les particules mais n'attaque pas le matériau principal.

3. Circuit intégré selon la revendication 2, caractérisé en ce que le matériau principal est un matériau vitreux de la série SiO_2 (bioxyde de silicium) qui est vitrifié à basse température.

4. Circuit intégré selon la revendication 2, caractérisé en ce que le matériau principal est un matériau organique de polytétrafluoréthylène, résine de polyimide ou résine de polyamide.

5. Procédé de production d'un circuit intégré semiconducteur selon la revendication 1, caractérisé en ce qu'il consiste à :

appliquer un matériau principal du film isolant, où se trouvent des particules comprenant un matériau différent du matériau principal, sur une surface de la pastille où le film isolant devra être formé, et solidifier le matériau principal ; et

attaquer sélectivement les particules par un agent d'attaque qui attaque les particules mais n'attaque pas le matériau principal.

6. Procédé selon la revendication 5, caractérisé en ce que chaque particule a un diamètre plus petit que le micron.

7. Procédé selon la revendication 5, caractérisé en ce que le matériau principal est un matériau vitreux de la série SiO_2 (bioxyde de silicium) qui est vitrifié à basse température.

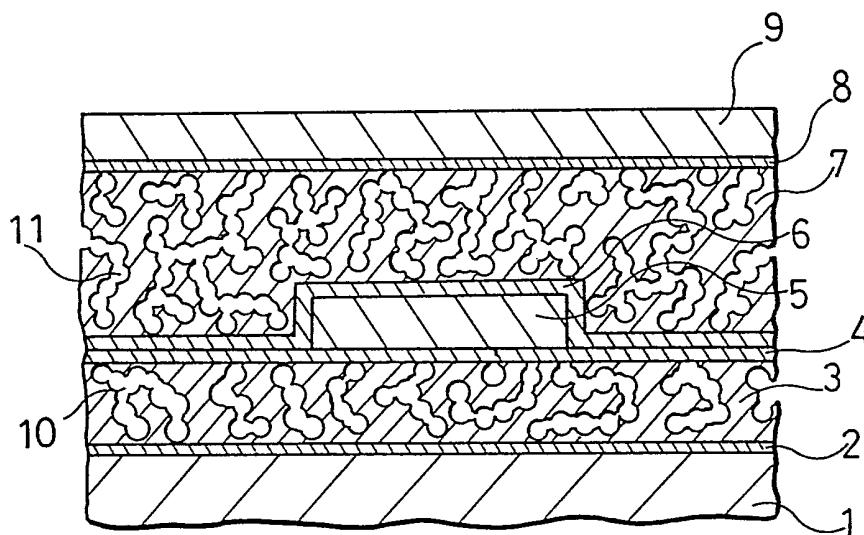
8. Procédé selon la revendication 7, caractérisé en ce que les particules comprennent de l'aluminium ou du tantale et l'agent d'attaque est NaOH ou KOH.

9. Procédé selon la revendication 5, caractérisé en ce que le matériau principal est une matière organe de polytétrafluoréthylène, résine de polyimide ou résine de polyamide.

10. Procédé selon la revendication 5, caractérisé en ce qu'un film isolant mince, qui n'est pas attaqué par l'agent d'attaque, est formé sur une surface de la pastille où doit être disposé le film isolant entre couches et ensuite le matériau principal est appliqué.

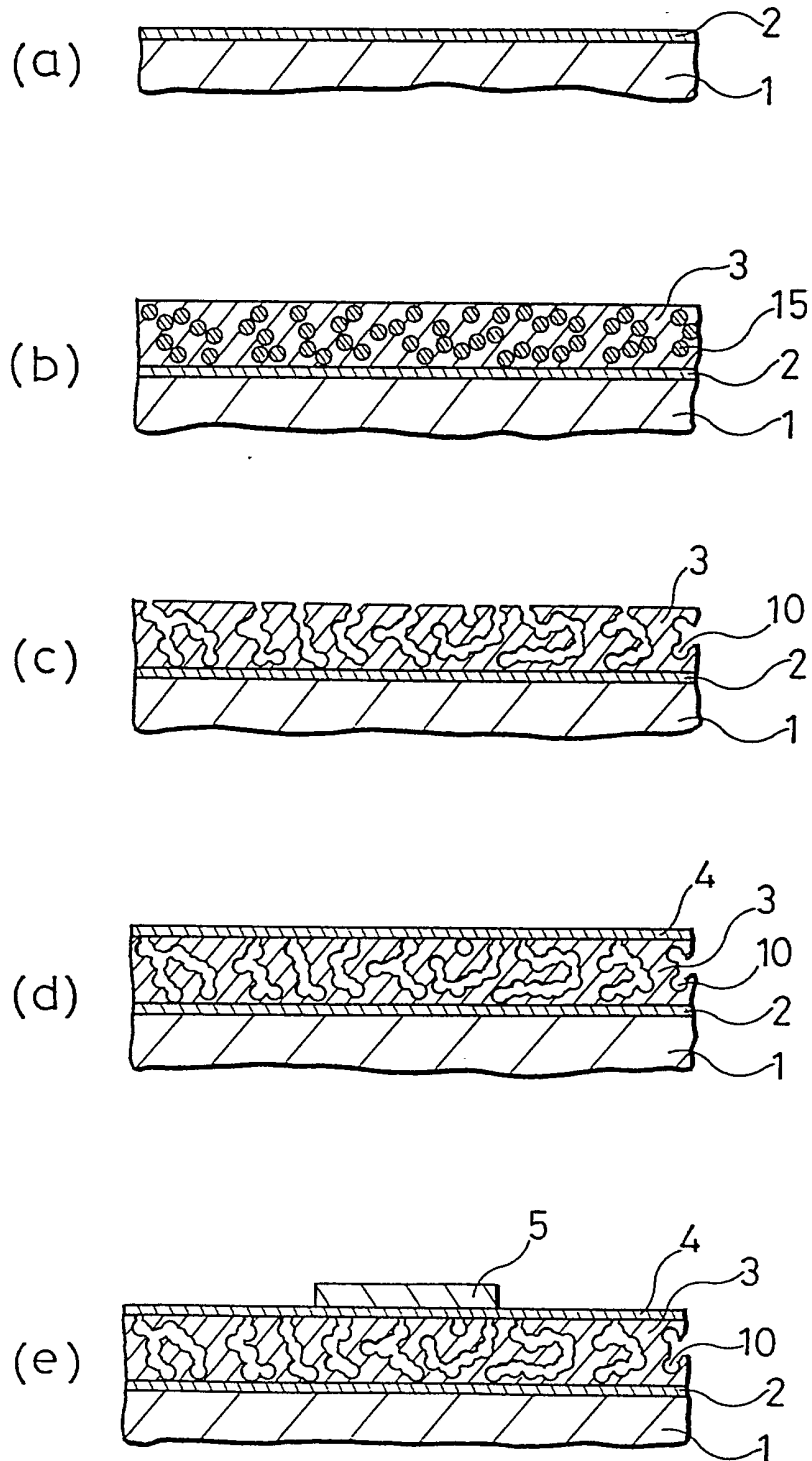
- 5 11. Circuit intégré semiconducteur caractérisé en ce qu'il comprend un film isolant entre couches (22, 24) disposé entre un substrat et une couche de câblage ou entre des couches inférieure et supérieure de câblage, ledit film isolant comportant des bulles (26, 27) qui sont régulièrement dispersées dans tout le film isolant.

F I G. 1



$\frac{2}{7}$

FIG. 2



$\frac{3}{7}$

FIG. 3

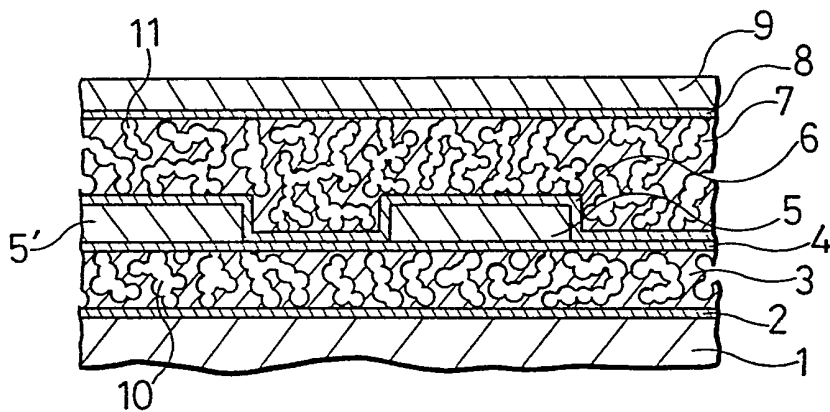
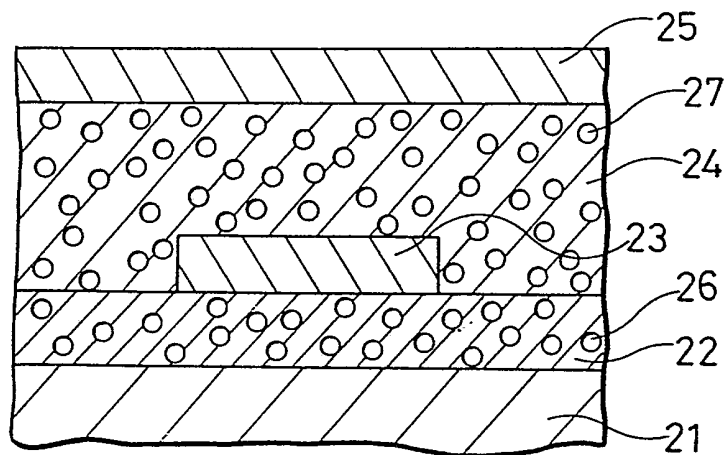


FIG. 4



4/7

FIG. 5 (ART ANTERIEUR)

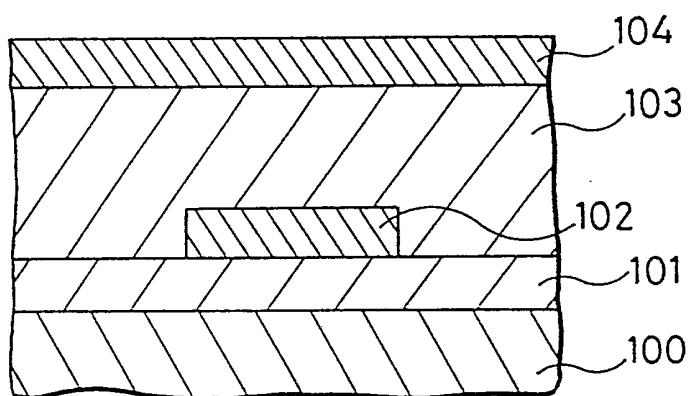
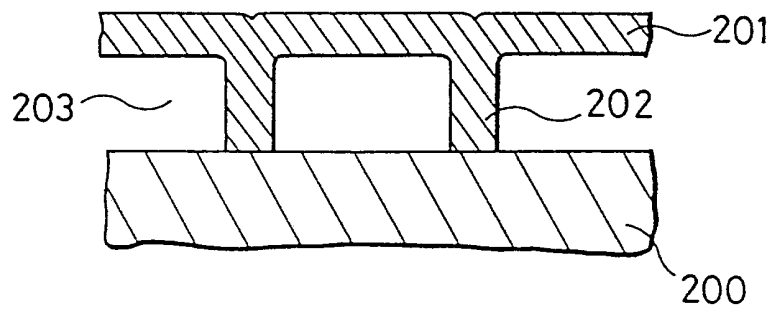
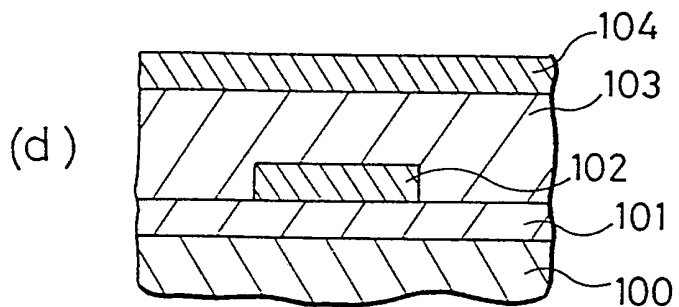
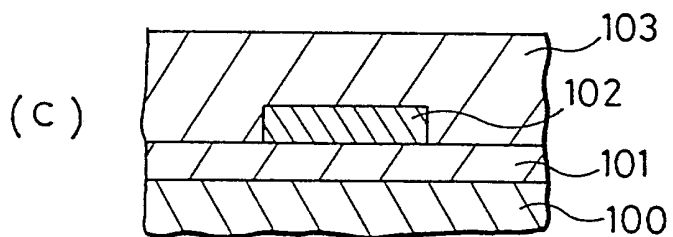
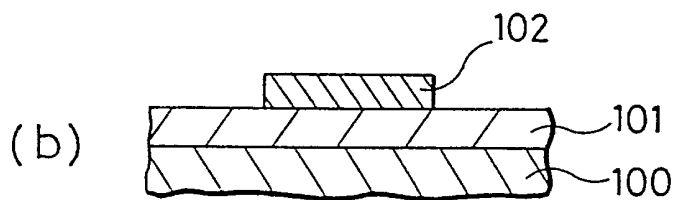
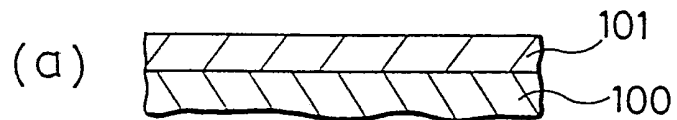


FIG. 6 (ART ANTERIEUR)



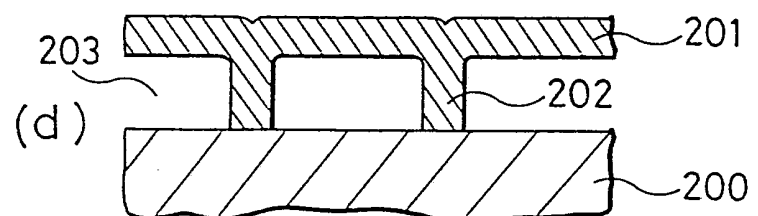
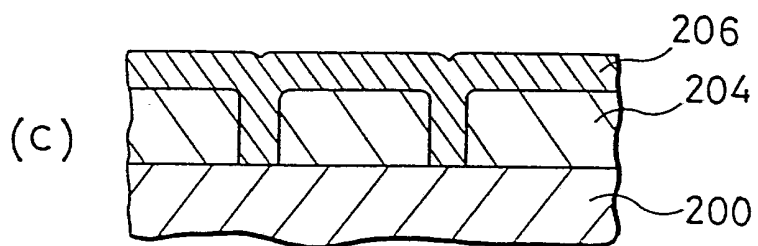
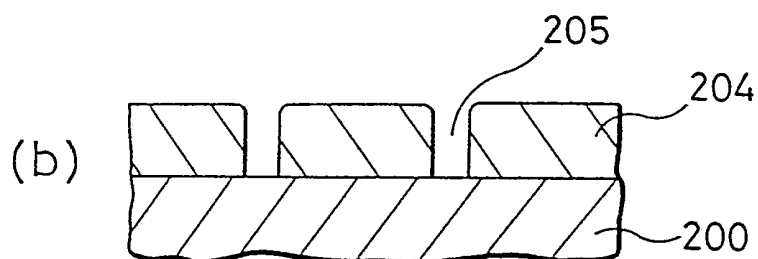
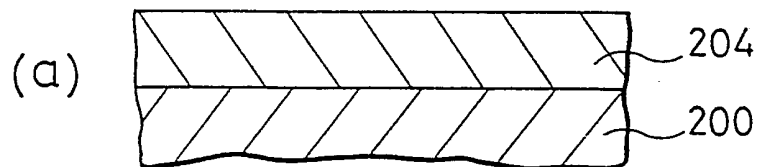
5/
7

FIG. 7 (ART ANTERIEUR)



6/7

FIG. 8 (ART ANTERIEUR)



7/7

FIG. 9 (ART ANTERIEUR)

