

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4132003号
(P4132003)

(45) 発行日 平成20年8月13日 (2008. 8. 13)

(24) 登録日 平成20年6月6日 (2008. 6. 6)

(51) Int. Cl.

F I

H O 1 L 27/148 (2006. 01)

H O 1 L 27/14

B

H O 4 N 5/335 (2006. 01)

H O 4 N 5/335

F

請求項の数 12 (全 38 頁)

(21) 出願番号 特願平11-273408
(22) 出願日 平成11年9月27日 (1999. 9. 27)
(65) 公開番号 特開2001-102560 (P2001-102560A)
(43) 公開日 平成13年4月13日 (2001. 4. 13)
審査請求日 平成17年6月10日 (2005. 6. 10)

早期審査対象出願

(73) 特許権者 306037311
富士フイルム株式会社
東京都港区西麻布2丁目2番30号
(74) 代理人 100091340
弁理士 高橋 敬四郎
(74) 代理人 100105887
弁理士 来山 幹雄
(72) 発明者 鈴木 信雄
宮城県黒川郡大和町松坂平1丁目6番地
富士フイルムマイクロデバイス株式会社内

審査官 柴山 将隆

最終頁に続く

(54) 【発明の名称】 固体撮像装置

(57) 【特許請求の範囲】

【請求項 1】

半導体基板の表面に一定のピッチで複数列、複数行に亘って配列された、それぞれの平面視上の形状、大きさおよび向きが同じである多数個の光電変換素子であって、1つの光電変換素子列および1つの光電変換素子行がそれぞれ複数列の光電変換素子によって構成され、奇数列を構成する前記複数列の光電変換素子に対し、偶数列を構成する前記複数列の光電変換素子の各々は各光電変換素子列内での光電変換素子同士のピッチの約1/2、列方向にずれており、奇数行を構成する前記複数列の光電変換素子に対し、偶数行を構成する前記複数列の光電変換素子の各々は各光電変換素子行内での光電変換素子同士のピッチの約1/2、行方向にずれており、前記光電変換素子列の各々が奇数行または偶数行の光電変換素子のみを含む多数個の光電変換素子と、

前記複数の光電変換素子列の1列毎に該光電変換素子列に近接して前記半導体基板表面に形成され、全体として前記光電変換素子列の長手方向に連なった蛇行形状を呈する複数本の電荷転送チャネルであって、各々の電荷転送チャネルには、前記光電変換素子行の長手方向の一方側に傾き、チャネル幅の狭い部分を備える第1の区間と、他方側に傾いた第2の区間とが繰り返して交互に形成され、相隣る2つの電荷転送チャネルを、前記光電変換素子行の長手方向に沿って見たとき、一方が前記第1の区間で他方が前記第2の区間であるように形成された電荷転送チャネルと、

前記複数本の電荷転送チャネルそれぞれを平面視上横断するようにして前記半導体基板表面上に交互に複数本ずつ形成された第1および第2の転送電極であって、各々が前記複

10

20

数本の電荷転送チャネルの数と同じ数の複数個の転送路形成部を有し、該複数個の転送路形成部それぞれは前記複数本の電荷転送チャネルそれぞれの上において前記第1または第2の区間の1つを平面視上覆うように形成され、該転送路形成部とそれに覆われた該第1または第2の区間とが1つの電荷転送段を構成し、しかも、相隣る第1および第2の転送電極が平面視上離合を繰り返しながら、かつ、前記複数の光電変換素子列の1列おきに該光電変換素子列を構成している前記奇数行または偶数行の光電変換素子の1つを平面視上取り囲んで1つの光電変換素子領域を画定しながら、全体として前記光電変換素子行の長手方向に延びている複数本の第1および第2の転送電極と、

前記多数個の光電変換素子の1個毎に該光電変換素子に隣接して、かつ、前記複数本の電荷転送チャネルそれぞれが有している複数の前記第1の区間のチャンネル幅の狭い部分に隣接して、前記半導体基板表面に形成された複数個の読み出しゲート領域であって、前記複数本の電荷転送チャネルのうちの奇数番目の電荷転送チャネルに隣接する前記読み出しゲート領域の各々が、前記第1および第2の転送電極のうちの一方の転送電極の前記転送路形成部によって平面視上覆われる前記第1の区間のチャンネル幅の狭い部分に隣接して形成され、偶数番目の電荷転送チャネルに隣接する前記読み出しゲート領域の各々が、前記第1および第2の転送電極のうちの他方の転送電極の前記転送路形成部によって平面視上覆われる前記第1の区間のチャンネル幅の狭い部分に隣接して形成された複数の読み出しゲート領域と

を具備した固体撮像装置。

【請求項2】

さらに、前記複数個の読み出しゲート領域それぞれの上に形成され、該読み出しゲート領域を平面視上覆う複数の読み出しゲート電極部を具備し、前記複数の読み出しゲート電極部のそれぞれが、対応する前記読み出しゲート領域に隣接した前記第1の区間を平面視上覆う前記転送路形成部の一部からなる請求項1に記載の固体撮像装置。

【請求項3】

前記相隣る第1および第2の転送電極によって画定される前記光電変換素子領域の平面視上の形状が、六角形である請求項1または請求項2に記載の固体撮像装置。

【請求項4】

さらに、前記半導体基板の上方に配置され、前記多数個の光電変換素子の1個当たり1個の開口部を有する光遮蔽膜を具備した請求項1～請求項3のいずれか1項に記載の固体撮像装置。

【請求項5】

前記開口部それぞれの平面視上の形状、大きさおよび向きが同じである請求項4に記載の固体撮像装置。

【請求項6】

前記開口部それぞれの平面視上の形状が、四角形、五角形または六角形である請求項4または請求項5に記載の固体撮像装置。

【請求項7】

さらに、前記開口部それぞれの上方に、該開口部を平面視上覆うマイクロレンズが設けられている請求項4～請求項6のいずれか1項に記載の固体撮像装置。

【請求項8】

さらに、前記開口部の各々と対応する前記マイクロレンズとの間に配置され、前記開口部を平面視上覆う色フィルタを有する請求項7に記載の固体撮像装置。

【請求項9】

さらに、前記第1および第2の転送電極それぞれにフィールドシフトパルスを印加することのできる駆動回路を有する請求項1～請求項8のいずれか1項に記載の固体撮像装置。

【請求項10】

さらに、2層電極構造の2相駆動型CCDまたは3層電極構造の2相駆動型CCDからなり、前記光電変換素子の各々が光電変換することによって該光電変換素子に蓄積された

10

20

30

40

50

信号電荷を前記電荷転送チャネルを介して受け取り、該信号電荷を所定の方向に転送する出力転送路を有する請求項 1 ～ 請求項 9 のいずれか 1 項に記載の固体撮像装置。

【請求項 1 1】

さらに、前記複数の電荷転送チャネルそれぞれの一端に接続され、前記出力転送路に前記信号電荷が転送される前に該信号電荷の転送方向を変化させると共に横方向ピッチを一定値に調整する調整部を有する請求項 1 0 に記載の固体撮像装置。

【請求項 1 2】

請求項 1 ～ 請求項 1 1 のいずれか 1 項に記載の固体撮像装置の駆動方法であって、1 つの垂直ブランキング期間において、少なくとも一部の光電変換素子行を構成する光電変換素子の各々に蓄積された信号電荷を該光電変換素子に隣接する前記読み出しゲート領域を介して該読み出しゲート領域に隣接する前記電荷転送チャネルに読み出す信号電荷読み出し工程と、前記 1 つの垂直ブランキング期間から次の垂直ブランキング期間までの間に、前記電荷転送チャネルに読み出された前記信号電荷の各々を画像信号に変換して出力する画像信号出力工程とを含む固体撮像装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、エリア・イメージセンサとして利用される固体撮像装置およびその駆動方法に係り、特に、複数の光電変換素子列と複数の垂直転送 CCD とを備えたインターライン転送型の固体撮像装置およびその駆動方法に関する。

【0002】

【従来の技術】

CCD（電荷結合素子）の量産技術が確立されて以来、CCD 型の固体撮像装置をエリア・イメージセンサとして利用したビデオカメラ、電子スチルカメラ等が急速に普及している。CCD 型の固体撮像装置は、その構造により何種類かに分類されるが、その一つに、インターライン転送型の固体撮像装置（以下、この固体撮像装置を「IT - CCD」と略記する。）がある。

【0003】

IT - CCD は、半導体基板の表面に一定のピッチで複数列、複数行に亘って配列された多数個の光電変換素子を有する。各光電変換素子列は複数個の光電変換素子によって構成され、各光電変換素子行も複数個の光電変換素子によって構成される。各光電変換素子は、通常、フォトダイオードによって構成される。

【0004】

p n フォトダイオードからなる多数個の光電変換素子は、例えば半導体基板の所望面側に p 型ウェルを形成し、所望形状の n 型領域を目的とする光電変換素子の数と同じ数だけ前記の p 型ウェル中に形成することによって作製される。このとき、必要に応じて、各 n 型領域上に p⁺ 型領域が形成される。信号電荷は、前記の n 型領域のそれぞれに蓄積される。すなわち、前記の n 型領域のそれぞれは、信号電荷蓄積領域として機能する。

【0005】

以下、本明細書において「光電変換素子」の用語は、信号電荷蓄積領域のみを指す場合もある。また、本明細書でいう「光電変換素子に近接する」あるいは「光電変換素子に隣接する」とは、「光電変換素子を構成している信号電荷蓄積領域に近接する」こと、あるいは、「光電変換素子を構成している信号電荷蓄積領域に隣接する」ことを意味するものとする。

【0006】

光電変換素子列の 1 列毎に、当該光電変換素子列に近接して、1 本の電荷転送チャネルが形成される。したがって、IT - CCD は複数本の電荷転送チャネルを有する。1 本の電荷転送チャネルは、当該電荷転送チャネルに近接している光電変換素子列における全ての光電変換素子に蓄積された信号電荷を転送するための電荷転送チャネルとして利用される。

【 0 0 0 7 】

電荷転送チャネルの各々を平面視上横断する複数本の転送電極が、前記の半導体基板表面上に電気絶縁膜を介して形成される。各転送電極と各電荷転送チャネルとの平面視上の交差部それぞれは、1つの電荷転送段として機能する。すなわち、1本の電荷転送チャネルと前記の複数本の転送電極とによって、1本の垂直転送ＣＣＤが形成される。

【 0 0 0 8 】

本明細書においては、垂直転送ＣＣＤを構成する複数本の転送電極それぞれにおいて上記の電荷転送段を構成する領域を、「転送路形成部」という。

【 0 0 0 9 】

インターレース駆動型のＩＴ－ＣＣＤにおける個々の垂直転送ＣＣＤは、通常、1つの光電変換素子に対して2つの電荷転送段を有する。全画素読み出し型のＩＴ－ＣＣＤにおける個々の垂直転送ＣＣＤは、通常、1つの光電変換素子に対して3つまたは4つの電荷転送段を有する。

10

【 0 0 1 0 】

前述した光電変換素子の各々が光電変換することにより、当該光電変換素子に信号電荷が蓄積される。各光電変換素子に蓄積された信号電荷は、それぞれ、対応する電荷転送チャネルへ所定の時期に読み出される。

【 0 0 1 1 】

光電変換素子から電荷転送チャネルへの信号電荷の読み出しを制御するために、光電変換素子の1個毎に当該光電変換素子に隣接して、読み出しゲート領域が前記の半導体基板表面に形成される。この読み出しゲート領域は、通常、信号電荷に対してポテンシャルバリアを形成するように、光電変換素子および電荷転送チャネルと逆導電型の領域で構成される。各読み出しゲート領域は、所定の電荷転送チャネルにおける所定の区域にも隣接する。

20

【 0 0 1 2 】

また、読み出しゲート領域それぞれの上に、読み出しゲート電極部が形成される。読み出しゲート電極部の各々は、通常、垂直転送ＣＣＤを構成する所定の転送電極における転送路形成部の一部の領域からなる。読み出しゲート電極に読み出しゲート領域のポテンシャルバリアを消滅させる高い電圧を印加することにより、光電変換素子に蓄積された信号電荷を電荷転送チャネルに読み出すことができる。

30

【 0 0 1 3 】

各電荷転送チャネルに読み出された信号電荷は、当該電荷転送チャネルを含んで構成される各垂直転送ＣＣＤによって、出力転送路へ転送される。この出力転送路は、通常、ＣＣＤによって形成される（以下、このＣＣＤを「水平転送ＣＣＤ」ということがある。）。

【 0 0 1 4 】

水平転送ＣＣＤからなる出力転送路は、1つの垂直転送ＣＣＤに対してN個の電荷転送段を有する。1つの電荷転送段は、通常、1つのポテンシャルバリア部と、1つのポテンシャルウェル部とを有し、前記の「N」は2である。1電荷転送段が均一なポテンシャルを有する場合、前記の「N」は3以上である。

【 0 0 1 5 】

出力転送路は、受け取った信号電荷を前記光電変換素子行の長手方向（以下、この方向を単に「行方向」という。）に順次転送して、出力部に送る。垂直転送ＣＣＤと同様に、出力転送路も前記の半導体基板上に形成される。

40

【 0 0 1 6 】

垂直転送ＣＣＤや水平転送ＣＣＤは、フォトダイオードと同様に光電変換能を有している。このため、当該垂直転送ＣＣＤや水平転送ＣＣＤによって無用の光電変換が行われないように、光遮蔽膜が形成される。光遮蔽膜は、光電変換素子（フォトダイオード）それぞれの上に所定形状の開口部を有する。1個の光電変換素子に対して1個の開口部が形成される。この開口部は、通常、光電変換素子の信号電荷蓄積領域を平面視したときの縁より内側において開口する。

50

【 0 0 1 7 】

1つの光電変換素子と、当該光電変換素子に隣接して形成された1つの読み出しゲート領域と、当該読み出しゲート領域を平面視上覆う読み出しゲート電極部と、前記1つの光電変換素子に対応する2～4つの電荷転送段（垂直転送CCDにおける2～4つの電荷転送段）とによって、1つの画素が構成される。そして、個々の光電変換素子の表面のうちで上記の開口部から平面視上露出している部分が、1つの画素における受光部として機能する。

【 0 0 1 8 】

したがって、IT-CCDにおいては、光遮蔽膜に形成されている開口部それぞれの平面視上の形状および当該開口部の平面視上の面積によって、個々の画素における受光部の形状および面積が実質的に決まる。

10

【 0 0 1 9 】

ところで、IT-CCDの普及の拡大に伴い、その性能、例えば解像度や感度の更なる向上が求められている。

【 0 0 2 0 】

IT-CCDの解像度は、当該IT-CCDにおける画素密度（集積度）に大きく依存する。画素密度（集積度）が高いほど、解像度を高めやすい。一方、IT-CCDの感度は、個々の画素における受光部の面積に大きく依存する。個々の画素における受光部の面積が広いほど、感度を高めやすい。

20

【 0 0 2 1 】

特許第2825702号公報に記載されているIT-CCD（同公報では「固体撮像素子」と称されているが、本明細書では「IT-CCD」と表記する。）は、個々の画素における受光部の面積の低下を抑制しつつ画素密度を向上させることを可能にしたIT-CCDとして知られている。

【 0 0 2 2 】

このIT-CCDでは、多数個の光電変換素子が一定のピッチで複数列、複数行に亘って配列されており、1つの光電変換素子列および1つの光電変換素子行は、それぞれ複数個の光電変換素子を含んでいる。偶数列を構成している前記複数個の光電変換素子の各々は、奇数列を構成している前記複数個の光電変換素子に対し、各光電変換素子列内での光電変換素子同士のピッチの約1/2、列方向にずれている。同様に、偶数行を構成する前記複数個の光電変換素子の各々は、奇数行を構成する前記複数個の光電変換素子に対し、各光電変換素子行内での光電変換素子同士のピッチの約1/2、行方向にずれている。光電変換素子列の各々は、奇数行または偶数行の光電変換素子のみを含んでいる。

30

【 0 0 2 3 】

各光電変換素子に蓄積された信号電荷を転送するために、複数本の垂直転送CCDが形成されており、各垂直転送CCDは、蛇行しつつ、所定方向に信号電荷を転送する。

【 0 0 2 4 】

各垂直転送CCDは複数本の転送電極を含んで構成され、これら複数本の転送電極はハニカム状に配設されている。そして、複数本の転送電極をハニカム状に配設することによって生じる六角形の隙間それぞれに、上記の光電変換素子の各々が平面視上位置している。

40

【 0 0 2 5 】

奇数列の光電変換素子それぞれに蓄積された信号電荷は、平面視上、上記六角形の領域における左下斜辺の内側に隣接して形成された読み出しゲート領域を介して垂直転送CCDに読み出される。一方、偶数列の光電変換素子それぞれに蓄積された信号電荷は、平面視上、上記六角形の領域における左上斜辺の内側に隣接して形成された読み出しゲート領域を介して垂直転送CCDに読み出される。

【 0 0 2 6 】

上記公報に記載されているIT-CCDでは、多数個の光電変換素子および複数本の転送電極（垂直転送CCD用の複数本の転送電極）をこのように配設することにより、個々の画素における受光部の面積低下を抑制しつつ画素密度を向上させることを可能にしている

50

。

【 0 0 2 7 】

なお、本明細書においては、上述した多数個の光電変換素子の配置を、以下、「画素ずらし配置」と称する。

【 0 0 2 8 】

【発明が解決しようとする課題】

IT - CCDにおいては、一般に個々の光電変換素子毎に、当該光電変換素子の上方に1個のマイクロレンズが形成されている。物体からの光は撮像レンズ光学系によって集光された後にマイクロレンズによってさらに集光されて、光電変換素子上に結像する。

【 0 0 2 9 】

このとき、光電変換素子列の列方向上部においてマイクロレンズに入射する光束の入射角と、列方向下部においてマイクロレンズに入射する光束の入射角とは、上記撮像レンズの光軸を挟んで上下逆になる。そのため、マイクロレンズによって光電変換素子上に形成される像点の位置も、マイクロレンズの光軸を基準にして見ると、光電変換素子列の列方向上部と列方向下部とで上下逆になる。

【 0 0 3 0 】

図20は、マイクロレンズによって光電変換素子上に形成される像点の位置を説明するための断面図である。同図に示した光電変換素子201は、半導体基板202上に形成されており、マイクロレンズ203は焦点調節層204を介して光電変換素子201上に形成されている。この図20においては、図中の左右方向が光電変換素子列の上下方向に相当する。

【 0 0 3 1 】

光電変換素子201が光電変換素子列の列方向上部にあった場合、マイクロレンズ203の光軸203aを光電変換素子列の列中央部側から列方向上部へ向かって斜めに横切る光束205が当該マイクロレンズ203に入射する。この光束205は、マイクロレンズ203の光軸203aよりも上（光電変換素子列の列方向上部側）にずれた点205aにおいて結像する。

【 0 0 3 2 】

一方、光電変換素子201が光電変換素子列の列方向下部にあった場合、マイクロレンズ203の光軸203aを光電変換素子列の列中央部側から列方向下部へ向かって斜めに横切る光束206が当該マイクロレンズ203に入射する。この光束206は、マイクロレンズ203の光軸203aよりも下（光電変換素子列の列方向下部側）にずれた点206bにおいて結像する。

【 0 0 3 3 】

点205aのマイクロレンズ203の光軸203aからの変位量は、マイクロレンズ203の位置が光電変換素子列の列方向中央から離れるに従って大きくなる。点206bのマイクロレンズ203の光軸203aからの変位量についても同様である。

【 0 0 3 4 】

このため、画素が正方格子状に配置されているIT - CCDおよび画素ずらし配置が行われているIT - CCDのいずれにおいても、下記(A) ~ (C) の場合には、相隣る2つの画素行同士の間で、画素の集光効率や感度に差が生じることがある。

【 0 0 3 5 】

- (A) 個々の画素における受光部の形状が異なる場合。
- (B) 個々の画素における受光部の形状は同じであるものの、その大きさが異なる場合。
- (C) 個々の画素における受光部の形状および大きさは同じであるものの、その向きが異なる場合。

【 0 0 3 6 】

相隣る2つの画素行同士の間で、画素の集光効率や感度に差が生じると、例えばカラー撮像用のIT - CCDにおいては、当該IT - CCDからの出力信号の色バランスが崩れて再生画像に色シェーディングが生じる。また、白黒撮像用のIT - CCDにおいては、素

10

20

30

40

50

地むらが生じて再生画像の画質が低下する。

【0037】

例えば前述した特許第2825702号公報に記載されているIT-CCDでは、複数本の転送電極をハニカム状に配設することによって生じた六角形の隙間の平面視上の向きが、奇数行の隙間と偶数行の隙間とで互いに180°ずれている。このため、当該IT-CCDにおいては、個々の画素における受光部の形状および大きさを上記六角形の隙間をそのまま縮小した相似形にすると、相隣る2つの画素行同士の間で、画素の集光効率や感度に差が生じやすくなる。その結果として、当該IT-CCDでは、色シェーディングあるいは素地むらが生じやすくなる。

【0038】

なお、上記の「奇数行の隙間」および「偶数行の隙間」とは、光電変換素子列の長手方向を列方向とし、光電変換素子行の長手方向を行方向として前記の隙間の配置を行列に見なしたときの「奇数行の隙間」および「偶数行の隙間」を意味する。

【0039】

また、上記のIT-CCDでは、相隣る2つの画素行同士の間で個々の画素における受光部の形状、大きさおよび向きを同じにしようとすると、当該受光部の面積が上記六角形の隙間より更に狭くなる。すなわち、受光部として使用できない領域が増加する。その結果として、個々の画素における受光部の面積の低下を抑制しつつ画素密度を向上させることが困難になる。

【0040】

勿論、個々の画素における受光部の形状は、前述したように、光遮蔽膜に形成される開口部の平面視上の形状によって決まる。しかしながら、前記の開口部は、通常、光電変換素子を平面視したときの縁より内側に形成される。このため画素における受光部の面積を、当該画素を構成している光電変換素子の面積より広くすることはできない。

【0041】

したがって、光電変換素子の面積が低下すれば、これに伴って画素の受光部の面積も通常は低下する。

【0042】

本発明の目的は、画素ずらし配置が行われているにも拘わらず相隣る2つの画素行同士の間で画素の集光効率や感度に差が生じることを容易に防止することができ、かつ、個々の画素における受光部の面積の低下を抑制しつつ画素密度を向上させやすいIT-CCDおよびその駆動方法を提供することにある。

【0043】

本発明の一観点によれば、半導体基板の表面に一定のピッチで複数列、複数行に亘って配列された、それぞれの平面視上の形状、大きさおよび向きが同じである多数個の光電変換素子であって、1つの光電変換素子列および1つの光電変換素子行がそれぞれ複数個の光電変換素子によって構成され、奇数列を構成する前記複数個の光電変換素子に対し、偶数列を構成する前記複数個の光電変換素子の各々は各光電変換素子列内での光電変換素子同士のピッチの約1/2、列方向にずれており、奇数行を構成する前記複数個の光電変換素子に対し、偶数行を構成する前記複数個の光電変換素子の各々は各光電変換素子行内での光電変換素子同士のピッチの約1/2、行方向にずれており、前記光電変換素子列の各々が奇数行または偶数行の光電変換素子のみを含む多数個の光電変換素子と、前記複数の光電変換素子列の1列毎に該光電変換素子列に近接して前記半導体基板表面に形成され、全体として前記光電変換素子列の長手方向に連なった蛇行形状を呈する複数本の電荷転送チャンネルであって、各々の電荷転送チャンネルには、前記光電変換素子行の長手方向の一方側に傾き、チャンネル幅の狭い部分を備える第1の区間と、他方側に傾いた第2の区間とが繰り返して交互に形成され、相隣る2つの電荷転送チャンネルを、前記光電変換素子行の長手方向に沿って見たとき、一方が前記第1の区間で他方が前記第2の区間であるように形成された電荷転送チャンネルと、前記複数本の電荷転送チャンネルそれぞれを平面視上横断するようにして前記半導体基板表面上に交互に複数本ずつ形成された第1および第2の転送電

10

20

30

40

50

極であって、各々が前記複数本の電荷転送チャネルの数と同じ数の複数個の転送路形成部を有し、該複数個の転送路形成部それぞれは前記複数本の電荷転送チャネルそれぞれの上において前記第1または第2の区間の1つを平面視上覆うように形成され、該転送路形成部とそれに覆われた該第1または第2の区間とが1つの電荷転送段を構成し、しかも、相隣る第1および第2の転送電極が平面視上離合を繰り返しながら、かつ、前記複数の光電変換素子列の1列おきに該光電変換素子列を構成している前記奇数行または偶数行の光電変換素子の1つを平面視上取り囲んで1つの光電変換素子領域を画定しながら、全体として前記光電変換素子行の長手方向に延びている複数本の第1および第2の転送電極と、前記多数個の光電変換素子の1個毎に該光電変換素子に隣接して、かつ、前記複数本の電荷転送チャネルそれぞれが有している複数の前記第1の区間のチャネル幅の狭い部分に隣接して、前記半導体基板表面に形成された複数個の読み出しゲート領域であって、前記複数本の電荷転送チャネルのうちの奇数番目の電荷転送チャネルに隣接する前記読み出しゲート領域の各々が、前記第1および第2の転送電極のうちの一の転送電極の前記転送路形成部によって平面視上覆われる前記第1の区間のチャネル幅の狭い部分に隣接して形成され、偶数番目の電荷転送チャネルに隣接する前記読み出しゲート領域の各々が、前記第1および第2の転送電極のうち他方の転送電極の前記転送路形成部によって平面視上覆われる前記第1の区間のチャネル幅の狭い部分に隣接して形成された複数の読み出しゲート領域とを具備した固体撮像装置が提供される。

10

【0044】

また、本発明の他の観点によれば、上記の固体撮像装置の駆動方法であって、1つの垂直ブランキング期間において、所定の光電変換素子行を構成する光電変換素子の各々に蓄積された信号電荷を該光電変換素子に隣接する前記読み出しゲート領域を介して該読み出しゲート領域に隣接する前記電荷転送チャネルに読み出す信号電荷読み出し工程と、前記1つの垂直ブランキング期間から次の垂直ブランキング期間までの間に、前記電荷転送チャネルに読み出された前記信号電荷の各々を画像信号に変換して出力する画像信号出力工程とを含む固体撮像装置の駆動方法が提供される。

20

【0045】

上記の固体撮像装置では、読み出しゲート領域の各々を上述のように形成しているので、画素ずらし配置が行われているものの、光電変換素子と当該光電変換素子に隣接する読み出しゲート領域との相対的な位置関係を、全ての画素において一定にすることが容易である。光電変換素子と当該光電変換素子に隣接する読み出しゲート領域との相対的な位置関係が全ての画素において同じであれば、個々の画素における受光部の形状、大きさおよび向きを、容易に同じにすることができる。

30

【0046】

ただし、奇数行の光電変換素子と偶数行の光電変換素子とに対する信号電荷の読み出しは、第1および第2の転送電極の両方を用いて行われる。

【0047】

例えば、平面視上の形状が六角形である光電変換素子の左下斜辺に読み出しゲート領域が隣接するようにして、所定個の光電変換素子と所定個の読み出しゲート領域を形成する。このとき、個々の光電変換素子の平面視上の形状、大きさおよび向きは、揃えておく。このようにして光電変換素子および読み出しゲート領域を形成することにより、個々の画素における受光部の平面視上の形状を同じ大きさの六角形とし、かつ、これらの受光部の向きを容易に揃えることができる。

40

【0048】

その結果として、個々の画素における受光部の面積の低下を抑制しつつ、相隣る2つの画素行同士の間で画素の受光部の形状、大きさおよび向きを容易に同じにすることができる。

【0049】

したがって、上記の固体撮像装置は、画素ずらし配置が行われているにも拘わらず相隣る2つの画素行同士の間で画素の集光効率や感度に差が生じることを容易に防止することが

50

でき、かつ、個々の画素における受光部の面積の低下を抑制しつつ画素密度を向上させやすい固体撮像装置である。

【 0 0 5 0 】

【 発明の実施の形態 】

以下、図面に示した実施例に基づいて本発明を詳細に説明する。図 1 は、第 1 の実施例の I T - C C D を概略的に示す平面図である。ただし、同図は、多数個の画素が画素ずらし配置されているインターレース駆動型の I T - C C D の略図である。

【 0 0 5 1 】

図示の構成においては、簡略化された計 3 2 個の光電変換素子 2 2 が 8 行 × 8 列に亘って画素ずらし配置されている。奇数番目の光電変換素子列 2 0 は奇数行の光電変換素子 2 2 のみを含み、偶数番目の光電変換素子列 2 0 は偶数行の光電変換素子 2 2 のみを含む。

10

【 0 0 5 2 】

実際の I T - C C D では、画素数が数 1 0 万 ~ 数 1 0 0 万に達する。このような構成においても、奇数番目の光電変換素子列 2 0 が奇数行の光電変換素子 2 2 のみを含み、偶数番目の光電変換素子列 2 0 が偶数行の光電変換素子 2 2 のみを含むようにして画素ずらし配置される。また、図中の左端から数えて第 1 番目の光電変換素子列 2 0 を省略すると、奇数番目の光電変換素子列 2 0 が偶数行の光電変換素子 2 2 のみを含み、偶数番目の光電変換素子列 2 0 が奇数行の光電変換素子 2 2 のみを含むようになる。

【 0 0 5 3 】

図示の I T - C C D 1 0 0 は、半導体基板 1 の表面に設定された感光部 1 0 と、当該感光部 1 0 の外側に形成された調整部 6 0 と、当該調整部 6 0 の外側に形成された出力転送路 7 0 と、当該出力転送路 7 0 の一端に接続された出力部 8 0 とを具備している。

20

【 0 0 5 4 】

8 つの光電変換素子列 2 0 と、8 つの光電変換素子行 2 1 と、8 本の垂直転送 C C D 3 0 と、3 2 個の読み出しゲート領域 4 0 とが、感光部 1 0 における半導体基板 1 の表面に形成されている。

【 0 0 5 5 】

個々の光電変換素子列 2 0 は、p 型ウェル内の n 型領域で構成された 4 つの光電変換素子 2 2 によって構成され、個々の光電変換素子行 2 1 も、4 つの光電変換素子 2 2 によって構成されている。

30

【 0 0 5 6 】

個々の垂直転送 C C D 3 0 は、半導体基板 1 の表面に形成された p 型ウェル内の n 型領域で構成された 1 本の電荷転送チャネル (図 1 においては図示せず。) と、当該電荷転送チャネルを平面視上横断するようにして半導体基板 1 上に電気絶縁膜 (図 1 においては図示せず。) を介して形成された 5 本の転送電極 3 2 と、前記の電荷転送チャネルを平面視上横断するようにして半導体基板 1 上に電気絶縁膜 (図 1 においては図示せず。) を介して形成された 4 本の転送電極 3 3 とを含んで構成されている。転送電極 3 2 は、例えば第 1 ポリシリコン層によって構成される。転送電極 3 3 は、例えば第 2 ポリシリコン層によって構成される。これらの転送電極 3 2 、 3 3 は、交互に形成されている。

【 0 0 5 7 】

読み出しゲート領域 4 0 のそれぞれは、所定の光電変換素子 2 2 と、対応する垂直転送 C C D 3 0 を構成している上記の電荷転送チャネルにおける所定の区間との両方に隣接している。

40

【 0 0 5 8 】

調整部 6 0 は、各垂直転送 C C D 3 0 を構成している上記の電荷転送チャネルそれぞれの一端に接続して形成された計 2 4 個の電荷転送段からなる。個々の電荷転送段は、前記の電荷転送チャネルに続く調整部用電荷転送チャネル (図示せず。) と、当該調整部用電荷転送チャネルを平面視上横断するようにして半導体基板 1 上に形成された 3 本の転送電極 6 1 、 6 2 、 6 3 のいずれかとを含んで構成されている。各調整部用電荷転送チャネルと転送電極 6 1 、 6 2 、 6 3 との平面視上の交差部それぞれに、1 つの電荷転送段が形成さ

50

れる。

【0059】

転送電極61は、調整部用電荷転送チャネルの各々と平面視上交差する箇所それぞれに転送路形成部61Tを有しており、これらの転送路形成部61Tは接続部61Cを介して互いに繋がっている。転送電極62は、調整部用電荷転送チャネルの各々と平面視上交差する箇所それぞれに転送路形成部62Tを有しており、これらの転送路形成部62Tは接続部62Cを介して互いに繋がっている。転送電極63は、調整部用電荷転送チャネルの各々と平面視上交差する箇所それぞれに転送路形成部63Tを有しており、これらの転送路形成部63Tは接続部63Cを介して互いに繋がっている。後述するように、感光部10に形成されている転送電極32、33も同様である。

10

【0060】

調整部用電荷転送チャネルの各々は、当該調整部用電荷転送チャネルと平面視上交差している転送路形成部61T、62T、63Tそれぞれを平面視上縦断する方向に延びている。

【0061】

なお、図1においては、調整部60に最も近い転送電極32、転送電極61、転送電極62および転送電極63を区別しやすくするために、これらを離隔して描いてある。しかしながら、実際には、調整部60に最も近い転送電極32と転送電極61とは、少なくとも転送路形成部32Tにおける下流側（出力転送路70側）の縁部と転送路形成部62Tにおける上流側（感光部10側）の縁部とが平面視上互いに重なる。転送電極61と転送電極62、および、転送電極62と転送電極63においても同様である。これらの転送電極は、電気絶縁膜によって互いに絶縁されている。

20

【0062】

調整部60は、各垂直転送CCD30によって転送されてきた信号電荷の転送方向を変化させると共に、電荷転送路の横方向（行方向）ピッチを一定値に調整する。

【0063】

出力転送路70は、垂直転送CCD30の各々から調整部60を介して送られてきた信号電荷を受け取り、当該信号電荷を行方向に順次転送して、出力部80に送る。

【0064】

出力部80は、出力転送路70から送られてきた信号電荷をフローティング容量（図示せず。）によって信号電圧に変換し、当該信号電圧をソースホロワ回路（図示せず。）等を利用して増幅する。検出（変換）された後の電荷は、図示を省略したりセットトランジスタを介して電源（図示せず。）に吸収される。

30

【0065】

各転送電極32、各転送電極33および転送電極61、62、63に所定の駆動パルスを提供するために、4つのパルス供給用端子85a、85b、85c、85dが感光部10の外側に配設されている。

【0066】

個々のパルス供給用端子85a、85b、85c、85dは、感光部10の上端側（出力転送路70から最も遠い側を意味する。以下同じ。）から調整部60の下端側（出力転送路70側）にかけて形成されている転送電極32、33、61、62、63に4つ毎に電氣的に接続され、4相駆動パルスを提供する。

40

【0067】

また、出力転送路70に所定の駆動パルスを提供するための2つのパルス供給用端子88a、88bが、感光部10の外側に配設されている。

【0068】

なお、図1中の符号51は、後述する光遮蔽膜50に形成される開口部を示している。

【0069】

以下、p型ウェルを備えたn型シリコン基板からなる半導体基板1を用いた場合を例にとり、図2、図3(a)、図3(b)、図4、図5、図6(a)および図6(b)を用いて

50

感光部 10 の構造について説明するが、本発明は下記の例に限定されるものではない。

【0070】

図 2 は、図 1 に示した感光部 10 の一部を拡大して示す平面図である。また、図 3 (a) は、図 2 に示した電荷転送チャネル 31a を概略的に示す平面図であり、図 3 (b) は、図 2 に示した電荷転送チャネル 31b を概略的に示す平面図である。図 4 は転送電極 32 の 1 本を概略的に示す平面図であり、図 5 は転送電極 33 の 1 本を概略的に示す平面図である。そして、図 6 (a) は図 2 に示した A - A 線断面の概略図であり、図 6 (b) は図 2 に示した B - B 線断面の概略図である。

【0071】

図 2 に示したように、感光部 10 に形成されている光電変換素子列 20 の各々においては、所定個の光電変換素子 22 (信号電荷蓄積領域) が所定方向 D_V (図 2 中に矢印で示す。) に一定のピッチ P_1 で形成されている。また、光電変換素子行 21 の各々においては、所定個の光電変換素子 22 (信号電荷蓄積領域) が所定方向 D_H (図 2 中に矢印で示す。) に一定のピッチ P_2 で形成されている。

10

【0072】

偶数番目の光電変換素子列 20 を構成する光電変換素子 22 (信号電荷蓄積領域) の各々は、奇数番目の光電変換素子列 20 を構成する所定個の光電変換素子 22 (信号電荷蓄積領域) に対し、前記ピッチ P_1 の約 $1/2$ 、列方向 (方向 D_V) にずれている (図 2 参照)。同様に、偶数番目の光電変換素子行 21 を構成する光電変換素子 22 (信号電荷蓄積領域) の各々は、奇数番目の光電変換素子行 21 を構成する所定個の光電変換素子 22 (信号電荷蓄積領域) に対し、前記ピッチ P_2 の約 $1/2$ 、行方向 (方向 D_H) にずれている (図 2 参照)。

20

【0073】

ここで、本明細書でいう「ピッチ P_1 の約 $1/2$ 」とは、 $P_1/2$ を含む他に、製造誤差、設計上もしくはマスク製作上起こる画素位置の丸め誤差等の要因によって $P_1/2$ からはずれてはいるものの、得られる IT-CCD の性能およびその画像の画質からみて実質的に $P_1/2$ と同等とみなすことができる値をも含むものとする。本明細書でいう「ピッチ P_2 の約 $1/2$ 」についても同様である。

【0074】

光電変換素子 22 それぞれの平面視上の形状は実質的に六角形であり、個々の光電変換素子 22 の平面視上の大きさおよび向きは、実質的に同一である。

30

【0075】

2 種類の電荷転送チャネル 31a、31b が、方向 D_H に交互に 4 本ずつ形成されている (図 2 参照)。2 種類の電荷転送チャネル 31a、31b は、平面視上の形状が互いにほぼ線対称になっている。右端 (図 1 中での右端) の光電変換素子列 20 を除き、1 つの光電変換素子列 20 が、相隣る 2 本の電荷転送チャネル 31a、31b の間に形成されている。

【0076】

図 2、図 3 (a) および図 3 (b) に示したように、電荷転送チャネル 31a、31b の各々は、複数の区間が区間同士の境界部で向きを変えながら全体として方向 D_V に連なった蛇行形状を呈する。図 3 (a)、図 3 (b) 中の符号 R_1 、 R_2 、 R_3 、... R_6 は、それぞれ、電荷転送チャネル 31a、31b における 1 つの区間を指している。

40

【0077】

電荷転送チャネル 31a の各々においては、感光部 10 の上端側から数えて偶数番目の区間それぞれの右隣に、読み出しゲート領域 40 が隣接配置されている。一方、電荷転送チャネル 31b の各々においては、感光部 10 の上端側から数えて奇数番目の区間 (ただし、1 番目の区間を除く。) それぞれの右隣に、読み出しゲート領域 40 が隣接配置されている。読み出しゲート領域 40 の各々は、所定の光電変換素子 22 と隣接している。

【0078】

2 種類の転送電極 32、33 が、それぞれ、各電荷転送チャネル 31a、31b を平面視

50

上横断するようにして、形成されている（図 2 参照）。

【 0 0 7 9 】

図 4 に示したように、転送電極 3 2 の各々は、所定個の転送路形成部 3 2 T₁、3 2 T₂ を有している。また、転送電極 3 2 の各々は、前記の方向 D_H に延びる 2 種類の接続部 3 2 C₁、3 2 C₂ をそれぞれ所定個ずつ有している。

【 0 0 8 0 】

接続部 3 2 C₁ の左端（図 2 および図 4 中での左端）には転送路形成部 3 2 T₁ が続いており、接続部 3 2 C₁ の右端（図 2 および図 4 中での右端）には転送路形成部 3 2 T₂ が続いている。したがって、接続部 3 2 C₂ の左端（図 2 および図 4 中での左端）には転送路形成部 3 2 T₂ が続いており、接続部 3 2 C₂ の右端（図 2 および図 4 中での右端）には転送路形成部 3 2 T₁ が続いている。

10

【 0 0 8 1 】

感光部 1 0 の最も上端に形成されている転送電極 3 2 を除き、転送電極 3 2 の各々における接続部 3 2 C₁ は接続部 3 2 C₂ よりわずかに長い。感光部 1 0 の最も上端に形成されている転送電極 3 2 では、接続部 3 2 C₁ の長さ、接続部 3 2 C₂ の長さ、とが実質的に等しくなっている。各転送電極 3 2 においては、接続部 3 2 C₁、3 2 C₂ のみに着目したときに、接続部 3 2 C₁ と 3 2 C₂ とが交互に形成されている。

【 0 0 8 2 】

1 本の転送電極 3 2 における転送路形成部 3 2 T₁、3 2 T₂ の総数は、感光部 1 0 に形成されている電荷転送チャネル 3 1 a、3 1 b の総数と同じである。個々の転送路形成部 3 2 T₁、3 2 T₂ は、図 2 に示したように、電荷転送チャネル 3 1 a または 3 1 b における 1 つの区間を平面視上覆って、当該区間とともに 1 つの電荷転送段を構成する。また、転送路形成部 3 2 T₂ の各々は、感光部 1 0 の最も上端に形成されている転送電極 3 2 における各転送路形成部 3 2 T₂ を除いて、それぞれ別個に、1 つの読み出しゲート領域 4 0 をも平面視上覆う。このため、当該転送路形成部 3 2 T₂ の幅は転送路形成部 3 2 T₁ の幅より広い。個々の転送路形成部 3 2 T₂ において読み出しゲート領域 4 0 を平面視上覆う部分は、光電変換素子 2 2 から信号電荷を読み出すための読み出しゲート電極部 3 2 G（図 4 参照）として機能する。

20

【 0 0 8 3 】

図 5 に示したように、転送電極 3 3 の各々は、所定個の転送路形成部 3 3 T₁、3 3 T₂ を有している。また、転送電極 3 3 の各々は、前記の方向 D_H に延びる 2 種類の接続部 3 3 C₁、3 3 C₂ をそれぞれ所定個ずつ有している。

30

【 0 0 8 4 】

接続部 3 3 C₁ の左端（図 2 および図 5 中での左端）には転送路形成部 3 3 T₁ が続いており、接続部 3 3 C₁ の右端（図 2 および図 5 中での右端）には転送路形成部 3 3 T₂ が続いている。したがって、接続部 3 3 C₂ の左端（図 2 および図 5 中での左端）には転送路形成部 3 3 T₂ が続いており、接続部 3 3 C₂ の右端（図 2 および図 5 中での右端）には転送路形成部 3 3 T₁ が続いている。接続部 3 3 C₂ は接続部 3 3 C₁ よりわずかに長い。接続部 3 3 C₁ と接続部 3 3 C₂ とは、当該接続部 3 3 C₁、3 3 C₂ のみに着目したときに、交互に形成されている。

40

【 0 0 8 5 】

1 本の転送電極 3 3 における転送路形成部 3 3 T₁、3 3 T₂ の総数は、感光部 1 0 に形成されている電荷転送チャネル 3 1 a、3 1 b の総数と同じである。個々の転送路形成部 3 3 T₁、3 3 T₂ は、図 2 に示したように、電荷転送チャネル 3 1 a、3 1 b における 1 つの区間を平面視上覆って、当該区間とともに 1 つの電荷転送段を構成する。また、転送路形成部 3 3 T₁ の各々は、それぞれ別個に、1 つの読み出しゲート領域 4 0 をも平面視上覆う。このため、当該転送路形成部 3 3 T₁ の幅は転送路形成部 3 3 T₂ の幅より広い。個々の転送路形成部 3 3 T₁ において読み出しゲート領域 4 0 を平面視上覆う部分は、光電変換素子 2 2 から信号電荷を読み出すための読み出しゲート電極部 3 3 G（図 2 および図 5 参照）として機能する。

50

【 0 0 8 6 】

転送路形成部 3 2 T₁ を含んで構成される電荷転送段と転送路形成部 3 3 T₁ を含んで構成される電荷転送段とは交互に連なって、1本の垂直転送 C C D 3 0 を形成する（図 2 参照）。この垂直転送 C C D 3 0 における電荷転送段の各々は、電荷転送段同士の境界部で向きを変えつつ連なって、全体としては前記の方向 D_V に延びている（図 2 参照）。当該垂直転送 C C D 3 0 は、その右（図 1 または図 2 での右）に近接して形成されている光電変換素子列 2 0（奇数列の光電変換素子列 2 0）を構成している光電変換素子 2 2 の各々に蓄積された信号電荷を前記の方向 D_V に転送する。

【 0 0 8 7 】

また、転送路形成部 3 2 T₂ を含んで構成される電荷転送段と転送路形成部 3 3 T₂ を含んで構成される電荷転送段も交互に連なって、1本の垂直転送 C C D 3 0 を形成する（図 2 参照）。この垂直転送 C C D 3 0 における電荷転送段の各々も、電荷転送段同士の境界部で向きを変えつつ連なって、全体としては前記の方向 D_V に延びている（図 2 参照）。当該垂直転送 C C D 3 0 は、その右（図 1 または図 2 での右）に近接して形成されている光電変換素子列 2 0（偶数列の光電変換素子列 2 0）を構成している光電変換素子 2 2 の各々に蓄積された信号電荷を前記の方向 D_V に転送する。

【 0 0 8 8 】

相隣る 2 本の転送電極 3 2、3 3 は、ある 1 つの光電変換素子列 2 0 を横切るときには、接続部 3 2 C₁、3 3 C₁ または接続部 3 2 C₂、3 3 C₂ において重なる。また、前記の光電変換素子列 2 0 の隣の光電変換素子列 2 0 を横切るときには互いに離隔して、当該光電変換素子列 2 0 を構成している光電変換素子 2 2 の 1 つを平面視上取り囲む。相隣る 2 本の転送電極 3 2、3 3 は、上記の離隔を繰り返しながら、全体として前記の方向 D_H に延びている（図 2 参照）。

【 0 0 8 9 】

図 1 の構成において、相隣る 2 本の転送電極が、感光部 1 0 の上端側からみて転送電極 3 2 と転送電極 3 3 とであった場合、当該相隣る 2 本の転送電極 3 2、3 3 は、奇数行の光電変換素子 2 2 の各々を平面視上取り囲む。一方、相隣る 2 本の転送電極が、感光部 1 0 の上端側からみて転送電極 3 3 と転送電極 3 2 とであった場合、当該相隣る 2 本の転送電極 3 3、3 2 は、偶数行の光電変換素子 2 2 の各々を平面視上取り囲む。

【 0 0 9 0 】

これら相隣る 2 本の転送電極 3 2、3 3 は、互いに離隔している箇所それぞれにおいて光電変換素子 2 2 の 1 つを平面視上取り囲んで、ここに六角形もしくは実質的に六角形の光電変換素子領域を 1 つ画定している。これらの光電変換素子領域の形状、大きさおよび向きは、実質的に同じである。すなわち、各転送電極 3 2、3 3 は、ハニカム状に形成されている（図 2 参照）。

【 0 0 9 1 】

図 1 での左端から数えて奇数番目の光電変換素子列 2 0 における光電変換素子領域の各々は、1つの接続部 3 2 C₁ と当該接続部 3 2 C₁ を介して相隣る 2 つの転送路形成部 3 2 T₁、3 2 T₂、ならびに、1つの接続部 3 3 C₁ と当該接続部 3 3 C₁ を介して相隣る 2 つの転送路形成部 3 3 T₁、3 3 T₂ によって、平面視上、画定される。

【 0 0 9 2 】

一方、図 1 での左端から数えて偶数番目の光電変換素子列 2 0 における光電変換素子領域の各々は、1つの接続部 3 2 C₂ と当該接続部 3 2 C₂ を介して相隣る 2 つの転送路形成部 3 2 T₂、3 2 T₁、ならびに、1つの接続部 3 3 C₂ と当該接続部 3 3 C₂ を介して相隣る 2 つの転送路形成部 3 3 T₂、3 3 T₁ によって、平面視上、画定される。

【 0 0 9 3 】

なお、図 1 においては、転送電極 3 2 と転送電極 3 3 とを区別しやすくするために、当該転送電極 3 2、3 3 を互いに離隔して描いている。しかしながら、これらの転送電極 3 2、3 3 は、図 2 に示したように、接続部 3 2 C₁、3 3 C₁、接続部 3 2 C₂、3 3 C₂、転送路形成部 3 2 T₁、3 3 T₁、転送路形成部 3 2 T₂、3 3 T₂ において重なっている。

る。

【0094】

また、感光部10における左端(図1中での左端)の光電変換素子列20の左側に垂直転送CCD30を設けない場合、当該左端の光電変換素子列20を構成している各光電変換素子22については、相隣る2本の転送電極32、33によって平面視上取り囲まれていなくてもよい。すなわち、左端の光電変換素子列20を構成している各光電変換素子22を平面視上取り囲むうえで必要となる左端の転送路形成部32T₁および33T₁をそれぞれ省略することができる。さらには、左端の接続部32C₁および33C₁をも省略することができる。感光部10における右端の光電変換素子列20の右側に垂直転送CCD30を設けない場合についても、同様である(図1参照)。

10

【0095】

図6(a)および図6(b)に示すように、上述した光電変換素子22は、例えば半導体基板1の一表面側に形成されたp型ウェル2中の所定領域と、当該所定領域の上に設けられたn型領域3と、n型領域3上に設けられた埋込み用p⁺型層4とによって構成された埋込型のフォトダイオードからなる。n型領域3は、信号電荷蓄積領域として機能する。電気絶縁膜(シリコン酸化膜)5が、p⁺型層4上に形成されている。前記の方向D_Vに沿って相隣る2つの光電変換素子22、22は、例えばp⁺型層からなるチャンネルストップ領域25(図6(a)参照)によって分離されている。

【0096】

電荷転送チャンネル31a、31bは、例えば、半導体基板1の一表面側に形成されたp型ウェル2の所定箇所にn型領域を形成することによって得られる。電荷転送チャンネル31a、31bと光電変換素子22とは、読み出しゲート領域40が形成される部分を除いて、例えばp⁺型層からなるチャンネルストップ領域35(図6(b)参照)によって分離されている。

20

【0097】

転送電極32は、例えば、電気絶縁膜(シリコン酸化膜)5を介して半導体基板1上に形成されたポリシリコン層からなる。各転送電極32は、シリコン酸化膜等からなる電気絶縁層によって覆われている。

【0098】

転送電極33も、例えばポリシリコン層からなる。各転送電極33は、後述するように、電気絶縁層によって覆われている。図6(a)および図6(b)においては、図面を見やすくするために、転送電極32、33を覆っている電気絶縁層を1つの電気絶縁層34で表している。

30

【0099】

個々の読み出しゲート領域40(図6(b)参照)は、例えば、半導体基板1の一表面側に形成されているp型ウェル2の所定箇所からなる。読み出しゲート電極部32G、33Gは、電気絶縁膜(シリコン酸化膜)5を介して、読み出しゲート領域40の上に形成されている(図2参照)。

【0100】

なお、図6(a)および図6(b)中の符号50は、後述する光遮蔽膜を示している。また、図1、図2、図6(a)および図6(b)中の符号51は、光遮蔽膜50に形成される開口部を示している。

40

【0101】

上述した感光部10を有するIT-CCD100においては、(a)1つの光電変換素子22、(b)この光電変換素子22に近接して図2中での左側に形成されている垂直転送CCD30における2つの電荷転送段、すなわち、転送路形成部32T₁、33T₁を含んで構成される2つの電荷転送段または転送路形成部32T₂、33T₂を含んで構成される2つの電荷転送段、および、(c)転送路形成部32T₂もしくは33T₁を含んで構成される前記の電荷転送段と光電変換素子22との間に形成されている1つの読み出しゲート領域40、によって、1つの画素が構成される。

50

【 0 1 0 2 】

前述したように、IT - CCDにおいては、各垂直転送CCD 30によって無用の光電変換が行われるのを防止するために、感光部10から出力転送路70に亘る領域を平面視上覆う光遮蔽膜が形成される。

【 0 1 0 3 】

図6(a)および図6(b)に示すように、光遮蔽膜50は、感光部10上においては、光電変換素子22それぞれの上に所定形状の開口部51を有する。1個の光電変換素子22に対して1個の開口部51が形成される。各開口部51は、平面視上、光電変換素子22における信号電荷蓄積領域(n型領域3)の平面視上の縁より内側において開口している。1つの光電変換素子22のうちで上記の開口部51から平面視上露出している部分が、個々の画素における受光部(以下、この受光部を「受光部51」ということがある。)として機能する。

10

【 0 1 0 4 】

上記の光遮蔽膜50は、例えばアルミニウム、クロム、タングステン、チタンまたはモリブデンからなる金属薄膜や、これらの金属の2種以上からなる合金薄膜、あるいは、前記の金属同士または前記の金属と前記の合金とを組み合わせた多層金属薄膜等によって形成される。

【 0 1 0 5 】

開口部(受光部)51のそれぞれは、平面視上、六角形を呈する。これらの開口部(受光部)51の形状、大きさおよび向きは、実質的に同じである。

20

【 0 1 0 6 】

開口部(受光部)51から光電変換素子22に入射した光は、当該光電変換素子22によって光電変換されて信号電荷となる。この信号電荷は、光電変換素子22の信号電荷蓄積領域であるn型領域3から当該光電変換素子22に隣接する読み出しゲート領域40を介して垂直転送CCD 30に読み出される。このとき、所定のフィールドシフトパルスが転送電極32(読み出しゲート電極部32G)または転送電極33(読み出しゲート電極部33G)に印加される。

【 0 1 0 7 】

垂直転送CCD 30に読み出された信号電荷は、当該垂直転送CCD 30内の電荷転送段を順々に転送されて、やがて、調整部60を介して出力転送路70に達する(図1参照)。

30

【 0 1 0 8 】

図7は、出力転送路70の一例を概略的に示す断面図である。同図に示した出力転送路70は、2層ポリシリコン構造の2相駆動型CCDからなる。図7に示した構成部分のうち、図6に示した構成部分と同じものについては、図6で用いた符号と同じ符号を付し、その説明を省略する。

【 0 1 0 9 】

図7に示した出力転送路(水平転送CCD)70は、半導体基板1に形成された1本の電荷転送チャネル71と、電気絶縁膜(シリコン酸化膜)5を介して半導体基板1上に形成された複数本の転送電極72、73と、これらの転送電極72、73上に形成された電気絶縁膜74と、この電気絶縁膜74上に形成された光遮蔽膜50とを有している。

40

【 0 1 1 0 】

電荷転送チャネル71は、半導体基板1の一表面側に形成されたp型ウェル2の所定箇所にn型不純物を高濃度に含むn⁺型領域71aとn型不純物を低濃度に含むn型領域71bとを交互に所定数形成することによって作製されている。この電荷転送チャネル71は、前記の方向D_Hに延びている。

【 0 1 1 1 】

転送電極72の各々は、ポリシリコン層からなる。これらの転送電極72の表面には、シリコン酸化膜75が設けられている。各転送電極72は、n⁺型領域71aそれぞれの上に形成されている。また、転送電極73の各々も、ポリシリコン層からなる。これらの転

50

送電極 73 は、n 型領域 71b それぞれの上に形成されている。

【0112】

各転送電極 72、73 は、電荷転送チャネル 71 を横断するようにして形成されている。転送電極 73 それぞれにおける転送電極 72 側の縁部は、転送電極 72 上に覆い被さっている。すなわち、転送電極 72、73 は、いわゆる重ね合わせ転送電極構造となっている。

【0113】

n⁺ 型領域 71a の 1 つと、当該 n⁺ 型領域 71a 上に電気絶縁膜（シリコン酸化膜）5 を介して形成されている 1 本の転送電極 72 とによって、1 つのポテンシャルウェル領域が構成される。同様に、n 型領域 71b の 1 つと、当該 n 型領域 71b 上に電気絶縁膜（シリコン酸化膜）5 を介して形成されている 1 本の転送電極 73 とによって、1 つのポテンシャルバリア領域が構成される。

10

【0114】

1 つのポテンシャルバリア領域を構成する転送電極 73 と、前記のポテンシャルバリアの直ぐ下流側（出力部 80 側を意味する。）に形成されている 1 つのポテンシャルウェル領域を構成する転送電極 72 との両方に所定レベルの電圧を同時に印加することによって、1 つの電荷転送段が形成される。

【0115】

出力転送路 70 においては、1 本の垂直転送 CCD 30 に対して 2 つの電荷転送段が備えられている。したがって、出力転送路 70 では、当該出力転送路 70 における 1 つの電荷転送段おきに、1 本の垂直転送 CCD 30 が調整部 60 を介して接続されている。

20

【0116】

垂直転送 CCD 30 から調整部 60 を介して転送されてきた信号電荷は、出力転送路 70 における上記のウェル領域において、当該出力転送路 70 に受け取られる。

【0117】

電気絶縁膜 74 は、転送電極 72、73 を保護し、光遮蔽膜 50 を電氣的に絶縁する。当該電気絶縁膜 74 は、例えば、シリコン酸化膜、シリコン酸化膜とシリコン窒化膜との 2 層膜、シリコン酸化膜とシリコン窒化膜とシリコン酸化膜との 3 層膜等によって形成される。

【0118】

光遮蔽膜 50 は、出力転送路 70 等において無用の光電変換が行われないよう、当該出力転送路 70 等への光の入射を防止する。

30

【0119】

出力転送路 70 内を順次転送されてきた信号電荷は、やがて出力部 80（図 1 参照）に転送され、当該出力部 80 において信号電圧に変換されると共に増幅される。増幅された信号電圧は、所定の回路に出力される。

【0120】

以上説明した IT - CCD 100 においては、光電変換素子 22 と当該光電変換素子 22 に隣接する読み出しゲート領域 40 との相対的な位置関係が、全ての画素において一定である。すなわち、全ての画素において、読み出しゲート領域 40 が、平面視上、光電変換素子 22 の左下斜辺に隣接している。

40

【0121】

このため、個々の画素における受光部 51 の大きさを光電変換素子 22 の大きさより大幅に小さくしなくても、これらの受光部 51 の形状、大きさおよび向きを容易に同じにすることができる。その結果として、個々の画素における受光部 51 の面積の低下を抑制しつつ、相隣る 2 つの画素行同士の間で受光部 51 の形状、大きさおよび向きを容易に同じにすることができる。

【0122】

したがって、上記の IT - CCD 100 は、画素ずらし配置が行われているにも拘わらず、相隣る 2 つの画素行同士の間で画素の集光効率や感度に差が生じることを容易に防止す

50

ることができる。また、個々の開口部（受光部）51の面積の低下を抑制しつつ画素密度を容易に向上させることができる。

【0123】

このIT-CCD100を駆動させるためには、各転送電極32、各転送電極33、および転送電極61、62、63、ならびに出力転送路70に所定の駆動パルスを供給するための駆動パルス供給手段が用いられる。

【0124】

以下、IT-CCD100をインターレース駆動させる場合を例にとり、その駆動方法の一例を説明する。以下の例は、1フレームを第1フィールドと第2フィールドの計2つのフィールドに分けてインターレース駆動する際の一例である。

10

【0125】

図8に示すように、IT-CCD100をインターレース駆動させる際の駆動パルス供給手段105は、例えば、同期信号発生器101、タイミング発生器102、垂直駆動回路103および水平駆動回路104を含んで構成される。

【0126】

同期信号発生器101は、垂直同期パルス、水平同期パルス等、信号処理に必要な各種のパルスを作る。タイミング発生器102は、垂直転送CCD30の駆動に必要な4相の垂直パルス信号、光電変換素子22からの信号電荷の読み出しに必要なフィールドシフトパルス、出力転送路70の駆動に必要な2相の水平パルス信号等のためのタイミング信号を作る。

20

【0127】

垂直駆動回路103は、上記のタイミング信号に基づいて垂直パルス信号を発生し、パルス供給用端子85a、85b、85c、85dを介して、所定の転送電極32、33、61、62または63に印加する。水平駆動回路104は、上記のタイミング信号に基づいて水平パルス信号を発生し、パルス供給用端子88a、88bを介して出力転送路70に印加する。

【0128】

以下、パルス供給用端子85aに印加される垂直パルス信号を V_a 、パルス供給用端子85bに印加される垂直パルス信号を V_b 、パルス供給用端子85cに印加される垂直パルス信号を V_c 、パルス供給用端子85dに印加される垂直パルス信号を V_d と表記する。また、パルス供給用端子88aに加えられる水平パルス信号を H_a と表記し、パルス供給用端子88bに加えられる水平パルス信号を H_b と表記する。 H_a の位相と H_b の位相とは、互いにずれている。

30

【0129】

ブランキングパルスによって規定される第1の垂直ブランキング期間の適当な時期に、低レベルの垂直パルス V_L がパルス供給用端子85a、85bに印加されると共に、高レベルの垂直パルス V_H がパルス供給用端子85c、85dに印加される。そして、これらの垂直パルス V_L 、 V_H が印加されているときに、さらに高レベルのフィールドシフトパルス V_R がパルス供給用端子85c、85dに印加される。フィールドシフトパルス V_R は、パルス供給用端子85c、85dに同時に印加してもよいし、別々に印加してもよい。

40

【0130】

図9(a)は、フィールドシフトパルス V_R をパルス供給用端子85c、85dに同時に印加する場合の当該フィールドシフトパルス V_R の波形を示している。また、図9(b)は、フィールドシフトパルス V_R をパルス供給用端子85dに印加した後、所定の間隔をあけて、フィールドシフトパルス V_R をパルス供給用端子85cに印加する場合におけるこれらのフィールドシフトパルス V_R の波形を示している。

【0131】

フィールドシフトパルス V_R をパルス供給用端子85c、85dに印加することにより、第1、2、5、6画素行の各光電変換素子22に蓄積されていた信号電荷がそれぞれ対応する垂直転送CCD30に読み出される（信号電荷読み出し工程）。

50

【 0 1 3 2 】

ここで、「画素行」とは、前述した行方向に沿って直列に並んでいる画素群を意味し、出力転送路 7 0 に近い順に、第 1 画素行、第 2 画素行、.....第 n 画素行 (n は正の整数) と呼ぶものとする (他の実施例においても同じ。)。1 つの画素行は、1 つの光電変換素子行 2 1 (図 1 参照) を含んでいる。IT - CCD 1 0 0 には計 8 つの画素行、第 1 画素行 ~ 第 8 画素行がある。

【 0 1 3 3 】

フィールドシフトパルス V_R が印加された後には、所定波形の垂直パルス信号 V_a 、 V_b 、 V_c 、 V_d がパルス供給用端子 8 5 a、8 5 b、8 5 c、8 5 d の各々に加えられる。これにより、垂直転送 CCD 3 0 に読み出された信号電荷は、出力転送路 7 0 へ向けて順次転送される。

10

【 0 1 3 4 】

第 1、2 画素行の各光電変換素子 2 2 から読み出された信号電荷は、上記の垂直ブランキング期間に続く第 1 の水平ブランキング期間に、出力転送路 7 0 に転送される。これらの信号電荷は、第 1 の水平ブランキング期間に続く第 1 の有効信号期間に、出力部 8 0 から順次出力される。このとき、第 2 画素行の画像信号出力と第 1 画素行の画像信号出力とは、画素単位で交互に出力される (画像信号出力工程)。

【 0 1 3 5 】

第 5、6 画素行の各光電変換素子 2 2 から読み出された信号電荷は、第 1 の有効信号期間に続く第 2 の水平ブランキング期間に、出力転送路 7 0 に転送される。これらの信号電荷は、第 2 の水平ブランキング期間に続く第 2 の有効信号期間に、出力部 8 0 から順次出力される。このとき、第 6 画素行の画像信号出力と第 5 画素行の画像信号出力とは、画素単位で交互に出力される (画像信号出力工程)。

20

【 0 1 3 6 】

第 2 の有効信号期間が終了した後にブランキングパルスによって規定される第 2 の垂直ブランキング期間の適当な時期に、高レベルの垂直パルス V_H がパルス供給用端子 8 5 a、8 5 b に印加されると共に、低レベルの垂直パルス V_L がパルス供給用端子 8 5 c、8 5 d に印加される。そして、これらの垂直パルス V_H 、 V_L が印加されているときに、フィールドシフトパルス V_R がパルス供給用端子 8 5 a、8 5 b に印加される。当該フィールドシフトパルス V_R の印加により、第 3、4、7、8 画素行の各光電変換素子 2 2 に蓄積されていた信号電荷がそれぞれ対応する垂直転送 CCD 3 0 に読み出される (信号電荷読み出し工程)。

30

【 0 1 3 7 】

第 3、4 画素行の各光電変換素子 2 2 から読み出された信号電荷は、第 2 の垂直ブランキング期間に続く第 3 の水平ブランキング期間に、出力転送路 7 0 に転送される。これらの信号電荷は、第 3 の水平ブランキング期間に続く第 3 の有効信号期間に、出力部 8 0 から順次出力される。このとき、第 4 画素行の画像信号出力と第 3 画素行の画像信号出力とは、画素単位で交互に出力される (画像信号出力工程)。

【 0 1 3 8 】

第 7、8 画素行の各光電変換素子 2 2 から読み出された信号電荷は、第 3 の有効信号期間に続く第 4 の水平ブランキング期間に、出力転送路 7 0 に転送される。これらの信号電荷は、第 4 の水平ブランキング期間に続く第 4 の有効信号期間に、出力部 8 0 から順次出力される。このとき、第 8 画素行の画像信号出力と第 7 画素行の画像信号出力とは、画素単位で交互に出力される (画像信号出力工程)。

40

【 0 1 3 9 】

第 1 の垂直ブランキング期間から第 4 の有効信号期間までの間に行われる上記の動作を繰り返すことにより、インターレースされた画像出力信号、すなわち、各フィールドの画像出力信号が出力部 8 0 から次々と出力される。

【 0 1 4 0 】

IT - CCD 1 0 0 に色フィルタアレイを設けることにより、カラー撮像用の IT - CC

50

Dを得ることができる。フィールド毎のカラー画像信号を必要とするカメラでは、出力部 80 から出力されたフィールド画像出力信号毎に色信号処理を施して、各フィールドのカラー画像信号を得る。

【0141】

また、フレームのカラー画像信号を必要とするカメラでは、連続する2つのフィールド画像出力信号をフレームメモリに一旦蓄積した後、1フレーム分の画像出力信号毎に色信号処理を施して、フレームのカラー画像信号を得る。この場合、フィールド毎に感光時刻がずれてしまうのを防止するために、メカニカルシャッタを使用することが好ましい。第1の垂直ブランキング期間が終了した後、第2の垂直ブランキング期間が開始するまでの間、各画素に光学像が入射しないようにメカニカルシャッタを閉じておく。これにより、第1フィールドおよび第2フィールドのそれぞれについて、同一時刻のフィールド画像出力信号が得られる。フレームの白黒画像信号を必要とするカメラにおいても同じである。また、1枚のみのフレーム画像が必要なカメラでは、第1の垂直ブランキング期間が終了後にメカニカルシャッタを閉じておく。これにより、第2フィールドの画像にスミアが生じることを抑制できる。

【0142】

以上説明した第1の実施例のIT-CCD100は、IT-CCDとしては簡単な構造のIT-CCDである。実際のIT-CCDでは、通常、光電変換素子22での光電変換効率を高めるために、マイクロレンズアレイが配設される。また、カラー撮像用のIT-CCDでは色フィルタアレイが配設される。

【0143】

上記のマイクロレンズを設けるにあたっては、まず、感光部10上に平坦化膜が形成される。この平坦化膜は焦点調節層としても利用される。そして、白黒撮像用のIT-CCDにおいては、前記の平坦化膜の表面に所定個のマイクロレンズからなるマイクロレンズアレイが配設される。一方、カラー撮像用のIT-CCDにおいては、上記の平坦化膜の上に色フィルタアレイが形成される。このため、マイクロレンズアレイは、前記の色フィルタアレイ上に更に第2の平坦化膜を設けた後、当該第2の平坦化膜の表面に形成される。白黒撮像用およびカラー撮像用のいずれのIT-CCDにおいても、個々のマイクロレンズは、それぞれ別個に、画素の受光部を平面視上覆うようにして形成される。

【0144】

図10(a)および図10(b)は、第2の実施例によるIT-CCD110の部分断面図であり、これらの図はIT-CCD110における感光部の断面の一部を示している。IT-CCD110は、第1の実施例のIT-CCD100に色フィルタアレイとマイクロレンズアレイとを増設したものである。すなわち、IT-CCD110は、カラー撮像用のIT-CCDである。

【0145】

なお、図10(a)または図10(b)に示した構成部分のうち、図6(a)または図6(b)に示した構成部分と共通するものについては、図6(a)または図6(b)で用いた符号と同じ符号を付し、その説明を省略する。

【0146】

上記のIT-CCD110においては、感光部上に形成された光遮蔽膜50および個々の画素の受光部51をそれぞれ覆うようにして、第1の平坦化膜90が形成されている。色フィルタアレイ91が第1の平坦化膜90の表面に設けられている。また、第2の平坦化膜92が色フィルタアレイ91上に形成されている。そして、所定個のマイクロレンズ93からなるマイクロレンズアレイが第2の平坦化膜92の表面に形成されている。

【0147】

第1の平坦化膜90は、例えばフォトリソ等透明樹脂を例えばスピンコート法によって所望の厚さに塗布することによって形成される。

【0148】

色フィルタアレイ91は、例えば赤色フィルタ91R、緑色フィルタ91Gおよび青色フ

10

20

30

40

50

フィルタ 91B を所定のパターンで形成したものである。当該色フィルタアレイ 91 は、例えば、フォトリソグラフィ法等の方法によって、所望色の顔料もしくは染料を分散させた樹脂（カラーレジン）の層を所定箇所に形成することによって作製することができる。

【0149】

第 1 の実施例の IT-CCD100 についての説明の中で述べたように、各転送電極 32、33 はハニカム状に形成されている。光電変換素子 22 のそれぞれは、相隣る 2 本の転送電極 32、33 によって光電変換素子列の 1 列おきに画定される光電変換素子領域内に平面視上位置している。このため、色フィルタアレイ 91 においては、赤色フィルタ 91R、緑色フィルタ 91G および青色フィルタ 91B が亀甲形に配置されている。

【0150】

色フィルタアレイ 91 における各色フィルタの配置パターンは、次のようにして選定される。すなわち、当該色フィルタアレイ 91 が設けられた IT-CCD における所定の 2 画素行、例えば相隣る 2 つの画素行の各光電変換素子に蓄積された信号電荷を用いて、加色法または減色法によりフルカラー情報が得られるように選定される。

【0151】

図 11 は、上記の色フィルタアレイ 91 の一例を部分的に示す平面図である。同図に示した色フィルタアレイ 91 では、緑色フィルタ 91G のみからなる色フィルタ列と、青色フィルタ 91B と赤色フィルタ 91R とが交互に配設されている色フィルタ列とが、交互に形成されている。

【0152】

各色フィルタ 91R、91G、91B は、個々の画素の受光部 51 を平面視上覆うようにして形成される。なお、図 11 に示した各色フィルタ中のアルファベット R、G、B は、それぞれ、その色フィルタの色を表している。

【0153】

図 10(a) および図 10(b) に示した第 2 の平坦化膜 92 は、例えばフォトレジスト等の透明樹脂を例えばスピコート法によって所望の厚さに塗布することによって形成される。

【0154】

図 10(a) および図 10(b) に示したマイクロレンズ 93 の各々は、1 つの画素の受光部 51 を平面視上覆うようにして形成されている。これらのマイクロレンズ 93 は、例えば、屈折率が概ね 1.3 ~ 2.0 の透明樹脂（フォトレジストを含む。）からなる層をフォトリソグラフィ法等によって亀甲状に区画した後、熱処理によって各区画の透明樹脂層を溶融させ、表面張力によって角部を丸め込ませた後に冷却することによって得られる。

【0155】

上述した色フィルタアレイ 91 およびマイクロレンズアレイを有する IT-CCD110 は、前述した実施例 1 の IT-CCD100 と同様に、出力転送路を有している。この出力転送路では、通常、図 7 に示した出力転送路 70 における光遮蔽膜 50 上に第 1 の平坦化膜 90 が形成され、当該第 1 の平坦化膜 90 上に第 2 の平坦化膜 92 が形成される。

【0156】

図 12 は、IT-CCD110 における出力転送路 70a を概略的に示す部分断面図である。図 12 に示した構成部分のうち、図 7 または図 10 に示した構成部分と共通するものについては、図 7 または図 10 で用いた符号と同じ符号を付し、その説明を省略する。

【0157】

同図に示した第 1 の平坦化膜 90 は、感光部 10 の上方に前述した第 1 の平坦化膜 90（図 10 参照）を形成する際に一緒に形成されたものである。また、同図に示した第 2 の平坦化膜 92 は、前述した色フィルタアレイ 91 上に第 2 の平坦化膜 92（図 10 参照）を形成する際に一緒に形成されたものである。

【0158】

図 11 に示した色フィルタアレイ 91 を有する IT-CCD110 では、相隣る 2 つの画

10

20

30

40

50

素行のうちの一方の光電変換素子 2 2 それぞれの上方に緑色フィルタ 9 1 G が設けられている。また、他方の画素行では、光電変換素子 2 2 それぞれの上方に青色フィルタ 9 1 B または赤色フィルタ 9 1 R が設けられている。当該他の画素行においては、青色フィルタ 9 1 B と赤色フィルタ 9 1 R とがこの順で、または、この順とは逆の順で、交互に設けられている。

【 0 1 5 9 】

フルカラー情報は、緑色フィルタ 9 1 G のみが設けられている画素行の各光電変換素子 2 2 からの信号電荷と、青色フィルタ 9 1 B と赤色フィルタ 9 1 R とが交互に設けられている画素行の各光電変換素子 2 2 からの信号電荷とに基づいて、生成される。

【 0 1 6 0 】

相隣る 2 つの画素行同士の間で画素の集光効率や感度に差があると、緑色フィルタ 9 1 G のみが設けられている画素行と、青色フィルタ 9 1 B と赤色フィルタ 9 1 R とが交互に設けられている画素行との対比においても、これらの画素行同士の間で画素の集光効率や感度に差が生じる。その結果として、これらの画素行の各光電変換素子 2 2 に蓄積された信号電荷を基にして得られる赤信号出力と緑信号出力との比、および、青信号出力と緑信号出力との比に差が生じる。このことは、IT - CCD 1 1 0 からの出力信号の色バランスが崩れることを意味する。出力信号の色バランスが崩れると、再生画像に色シェーディングが生じる。

【 0 1 6 1 】

しかしながら、IT - CCD 1 1 0 における感光部は、第 1 の実施例の IT - CCD 1 0 0 における感光部 1 0 と同じである。すなわち、全ての画素において、読み出しゲート領域 4 0 が、平面視上、光電変換素子 2 2 の左下斜辺に隣接している。

【 0 1 6 2 】

このため、個々の画素における受光部 5 1 の大きさを光電変換素子 2 2 の大きさより大幅に小さくしなくても、これらの受光部 5 1 の形状、大きさおよび向きを容易に同じにすることができる。その結果として、個々の画素における受光部 5 1 の面積の低下を抑制しつつ、相隣る 2 つの画素行同士の間で受光部 5 1 の形状、大きさおよび向きを容易に同じにすることができる。

【 0 1 6 3 】

したがって、IT - CCD 1 1 0 では、画素ずらし配置が行われているにも拘わらず、相隣る 2 つの画素行同士の間で画素の集光効率や感度に差が生じることを容易に防止することができる。その結果として、色シェーディングも生じにくい。また、個々の開口部（受光部）5 1 の面積の低下を抑制しつつ画素密度を容易に向上させることができる。

【 0 1 6 4 】

次に、本発明の第 3 の実施例による IT - CCD について、図 1 3 を用いて説明する。図 1 3 は、第 3 の実施例による IT - CCD 1 2 0 を概略的に示す平面図である。

【 0 1 6 5 】

同図に示した IT - CCD 1 2 0 は、(i) 個々の画素における受光部の形状、(ii) 各転送電極 3 2、各転送電極 3 3 および転送電極 6 1、6 2、6 3 に所定の駆動パルスを供給するためのパルス供給用端子の数、ならびに、(iii) 前記のパルス供給用端子と転送電極 3 2、3 3、6 1、6 2 または 6 3 との結線の仕様、を除いて、前述した IT - CCD 1 0 0 と同じ構造を有する。なお、図 1 3 に示した構成部分のうち、図 1 に示した構成部分と共通するものについては、図 1 で用いた符号と同じ符号を付し、その説明を省略する。

【 0 1 6 6 】

図 1 3 に示したように、IT - CCD 1 2 0 においては、画素の受光部 5 1 a の形状が、長い方の対角線が前記の方向 D_v と実質的に平行で、短い方の対角線が前記の方向 D_H と実質的に平行な菱形となっている。

【 0 1 6 7 】

また、各転送電極 3 2、各転送電極 3 3 および転送電極 6 1、6 2、6 3 に所定の駆動パルスを供給するために、6 つのパルス供給用端子 8 5 a、8 5 b、8 5 c₁、8 5 c₂、

10

20

30

40

50

85d₁、85d₂が設けられている。

【0168】

パルス供給用端子85c₁、85c₂は、図1に示したパルス供給用端子85cを2つに分けたものである。また、パルス供給用端子85d₁、85d₂は、図1に示したパルス供給用端子85dを2つに分けたものである。

【0169】

これらのパルス供給用端子85a、85b、85c₁、85c₂、85d₁、85d₂は、それぞれ所定の転送電極32、33、61、62または63に電氣的に接続されている。

【0170】

IT-CCD120においても、読み出しゲート領域40の各々は、いずれも、六角形を呈する光電変換素子22の左下斜辺に隣接して形成されている。そして、個々の画素における受光部51aの形状、大きさおよび向きは、実質的に同じである。このため、第1の実施例のIT-CCD100における理由と同じ理由から、当該IT-CCD120では、受光部51aの大きさを光電変換素子22の大きさより大幅に小さくしなくても、相隣る2つの画素行同士の間で当該受光部51の形状、大きさおよび向きを容易に同じにすることができる。

【0171】

したがって、IT-CCD120では、画素ずらし配置が行われているにも拘わらず、相隣る2つの画素行同士の間で画素の集光効率や感度に差が生じることを容易に防止することができる。また、個々の開口部（受光部）51aの面積の低下を抑制しつつ画素密度を容易に向上させることができる。

【0172】

IT-CCD120に色フィルタアレイを設けることにより、カラー撮像用のIT-CCDを得ることができる。色フィルタアレイは、例えば前述した第2の実施例のIT-CCD110を得る際の色フィルタアレイの形成手順に準じて形成することができる。

【0173】

IT-CCD120をカラー撮像用のIT-CCDにした場合には、第2の実施例のIT-CCD110における理由と同じ理由から、色シェーディングが生じにくい。

【0174】

当該IT-CCD120は、前述したIT-CCD100と同様に、インターレース駆動させることができる。このとき、垂直パルス信号V_aがパルス供給用端子85aに印加され、垂直パルス信号V_bがパルス供給用端子85bに印加される。また、垂直パルス信号V_cがパルス供給用端子85c₁とパルス供給用端子85c₂とに印加され、垂直パルス信号V_dがパルス供給用端子85d₁とパルス供給用端子85d₂とに印加される。そして、水平パルス信号H_aがパルス供給用端子88aに印加され、水平パルス信号H_bがパルス供給用端子88bに印加される。

【0175】

これにより、前述した第1の実施例のIT-CCD100と同様に、1フレームが第1フィールドおよび第2フィールドの計2つのフィールドに分割される。個々のフィールドの画像信号出力は、第1の実施例と同様の動作により、得ることができる。そして、当該動作を第1フィールドから第2フィールドまで行うことにより、1フレームの画像出力信号を得ることができる。

【0176】

また、IT-CCD120は、信号電荷が読み出される画素行の数を全画素行数の1/4に間引きながら駆動させることができる。この間引き駆動の際には、ブランキングパルスによって規定される第1の垂直ブランキング期間の適当な時期に、例えば、低レベルの垂直パルスV_Lがパルス供給用端子85a、85bに印加されると共に、高レベルの垂直パルスV_Hがパルス供給用端子85c₁、85c₂、85d₁、85d₂に印加される。そして、これらの垂直パルスV_L、V_Hが印加されているときに、フィールドシフトパルス

10

20

30

40

50

V_R がパルス供給用端子 85 c₂、85 d₂ に印加される。当該フィールドシフトパルス V_R の印加により、第 1、2 画素行の各光電変換素子 22 に蓄積されていた信号電荷がそれぞれ対応する垂直転送 CCD 30 に読み出される（信号電荷読み出し工程）。

【0177】

以下、上記読み出された信号電荷を通常のインターレース駆動における信号電荷の処理と同様に処理することにより、1/4 に間引きされたフィールド画像信号、あるいは、1/4 に間引きされたフレーム画像信号を得ることができる。

【0178】

勿論、上記の間引き動作に準じて、任意の 2 画素行を対象にして 1/4 間引き動作を行うことができる。どの画素行を対象にして 1/4 間引き動作を行うかは、適宜選択可能である。1/4 間引き動作の対象をどの画素行にするかに応じて、パルス供給用端子 85 a、85 b、85 c₁、85 c₂、85 d₁、85 d₂ と各転送電極 32、各転送電極 33 および転送電極 61、62、63 との結線の仕様が選定される。IT-CCD 120 がカラー撮像用の IT-CCD である場合には、配設されている色フィルタアレイにおける色フィルタの配列パターンも勘案して、どの画素行を対象にして間引き動作を行うかが選定される。

【0179】

上述した間引きは、全画素の信号電荷を読み出すことが目的ではなく、常に 1/4 の行数（画素行数）に間引かれた画像信号を得ることを目的とするものである。図示した IT-CCD 120 には 8 つの画素行しかいないため、1/4 に間引く動作は 1 回の水平読み出しで終了となる。しかしながら、実際の画素行数は、例えば 600 行以上である。

【0180】

図 13 に示した感光部 10 が前記の方向 D_V に n 段接続された構造の IT-CCD について上記の間引き動作を行って、1/4 に間引きされたフレーム画像信号を得る場合には、上述した間引き動作を第 1 段から第 n 段まで行う。このとき、所望の画素行の各光電変換素子 22 から垂直転送 CCD 30 への信号電荷の読み出しは、各段とも同時に行われる。各段から読み出された信号電荷の各々は、垂直転送 CCD 30 の各々によって出力転送路 70 へ順次転送され、当該出力転送路 70 内を転送されて、出力部 80 から順次出力される。

【0181】

例えばデジタルスチルカメラにおいて露光条件（シャッタ時間や絞り）の最適設定、焦点調整、モニタ画像の表示等を行うためには、30 フレーム/秒程度の高フレーム周波数で画像出力信号を得ることが必要である。

【0182】

その一方で、高解像度のデジタルスチルカメラを得ようとする場合には、当該デジタルスチルカメラ用の IT-CCD として画素数が 100 万を超える IT-CCD を用いることが望まれる。

【0183】

しかしながら、IT-CCD の画素数が 100 万を超えると、1 フレームの画像信号出力を得る際に例えば数フレーム/秒という非常に長い時間を要するようになる。その結果として、露光条件の最適設定、焦点調整、モニタ画像の表示等を行うことができなくなる。

【0184】

したがって、高解像度のデジタルスチルカメラを得るうえからは、シャッタが押されたときに記録される静止画像の読み出し以外の動作を高フレーム周波数の下に行うことができる IT-CCD を用いることが望ましい。

【0185】

上述した IT-CCD 120 は、通常のインターレース駆動と、画素行を 1/4 に間引きながらの駆動とを行うことができ、間引き駆動の際のフレーム周波数は通常のインターレース駆動の際のフレーム周波数の 4 倍となる。したがって、当該 IT-CCD 120 は、高フレーム周波数の画像信号を得るうえで好適な構造を有する IT-CCD である。

【0186】

次に、本発明の第4の実施例によるIT-CCDについて、図14を用いて説明する。図14は、第4の実施例によるIT-CCD130を概略的に示す平面図である。

【0187】

同図に示したIT-CCD130は、(i)各転送電極32、各転送電極33および転送電極61、62、63に所定の駆動パルスを供給するためのパルス供給用端子の数、および、(ii)前記のパルス供給用端子と転送電極32、33、61、62または63との結線の仕様、を除いて、前述したIT-CCD120と同じ構造を有する。なお、図14に示した構成部分のうち、図13に示した構成部分と共通するものについては、図13で用いた符号と同じ符号を付し、その説明を省略する。

10

【0188】

図14に示したように、IT-CCD130は、各転送電極32、各転送電極33および転送電極61、62、63に所定の駆動パルスを供給するために、8つのパルス供給用端子86a、86b、86c、86d、86e、86f、86g、86hを有している。

【0189】

これらのパルス供給用端子86a、86b、86c、86d、86e、86f、86g、86hは、それぞれ所定の転送電極32、33、61、62または63に電氣的に接続されている。

【0190】

図14に示したIT-CCD130では、第3の実施例のIT-CCD120における理由と同じ理由から、受光部51aの大きさを光電変換素子22の大きさより大幅に小さくしなくても、相隣る2つの画素行同士の間で受光部51の形状、大きさおよび向きを容易に同じにすることができる。

20

【0191】

したがって、IT-CCD130では、画素ずらし配置が行われているにも拘わらず、相隣る2つの画素行同士の間で画素の集光効率や感度に差が生じることを容易に防止することができる。また、個々の開口部(受光部)51aの面積の低下を抑制しつつ画素密度を容易に向上させることができる。

【0192】

さらに、IT-CCD130をカラー撮像用のIT-CCDにした場合には、第3の実施例のIT-CCD120における理由と同じ理由から、色シェーディングが生じにくい。

30

【0193】

IT-CCD130をインターレース駆動させる場合には、パルス供給用端子86a、86b、86c、86d、86e、86f、86g、86hのそれぞれに所定の垂直パルス信号が印加される。水平パルス信号H_aがパルス供給用端子88aに印加され、水平パルス信号H_bがパルス供給用端子88bに印加される。

【0194】

これにより、1フレームを4つのフィールド、すなわち、第1画素行と第2画素行とからなる第1フィールド、第3画素行と第4画素行とからなる第2フィールド、第5画素行と第6画素行とからなる第3フィールド、および、第7画素行と第8画素行とからなる第4

40

【0195】

個々のフィールドの画像信号出力は、1フレームを2つのフィールドに分割してインターレース駆動させる場合に1フィールドの画像信号出力を得るときの動作(第1の実施例参照)と同様の動作により、得ることができる。そして、当該動作を第1フィールドから第4フィールドまで行うことにより、1フレームの画像出力信号を得ることができる。

【0196】

また、常に同一フィールドについてのみ画像信号出力を得るようにすれば、1/4の間引き動作も可能である。図14に示した感光部10が前記の方向D_vにn段連接された構造のIT-CCDについて上記の間引き動作を行って、1/4に間引きされたフレーム画像

50

信号を得る場合には、上述した間引き動作を第1段から第n段まで順次行う。このとき、所望の画素行の各光電変換素子22から垂直転送CCD30への信号電荷の読み出しは、各段とも同時に行われる。各段から読み出された信号電荷の各々は、垂直転送CCD30の各々によって出力転送路70へ順次転送され、当該出力転送路70内を転送されて、出力部80から順次出力される。

【0197】

IT-CCD130においては、各垂直転送CCD30を8相駆動させることができる。8相駆動型のCCDにおいては、連続する6～7つの電荷転送段に亘って1つのポテンシャルウェルを形成し、ここに蓄積された信号電荷を転送することが可能である。一方、4相駆動型のCCDでは、連続する2～3つの電荷転送段に亘って1つのポテンシャルウェルを形成し、ここに蓄積された信号電荷を転送することが可能である。

10

【0198】

したがって、各転送電極32、33の設計パターンが同じであった場合、8相駆動型の垂直転送CCDは、4相駆動型の垂直転送CCDのおよそ2～3倍の信号電荷を転送することが可能である。

【0199】

その結果として、IT-CCD130においては、個々の垂直転送CCD30について電荷転送チャネルのチャネル幅を狭めて、その分、光電変換素子22および画素の受光部51aそれぞれの面積を増やすことが可能になる。これに伴って、感度および飽和出力の増大ならびにダイナミックレンジの拡大がそれぞれ可能になる。

20

【0200】

IT-CCD130に色フィルタアレイを設けることにより、カラー撮像用のIT-CCDを得ることができる。色フィルタアレイは、例えば前述した第2の実施例のIT-CCD110を得る際の色フィルタアレイの形成手順に準じて形成することができる。

【0201】

フィールド毎のカラー画像信号を必要とするカメラでは、出力部80から出力されたフィールド画像出力信号毎に色信号処理を施して、各フィールドのカラー画像信号を得る。

【0202】

また、フレームのカラー画像信号を必要とするカメラでは、連続する4つのフィールド画像出力信号をフレームメモリに一旦蓄積した後、1フレーム分の画像出力信号毎に色信号処理を施して、各フレームのカラー画像信号を得る。この場合、フィールド毎に感光時刻がずれてしまうのを防止するために、メカニカルシャッタを使用することが好ましい。第1フィールド用の垂直ブランキング期間が終了した後、第4フィールド用の垂直ブランキング期間が開始するまでの間、各画素に光学像が入射しないようにメカニカルシャッタを閉じておく。これにより、第1フィールド～第4フィールドのそれぞれについて、同一時刻のフィールド画像出力信号が得られる。フレームの白黒画像信号を必要とするカメラにおいても同じである。また、1枚のみのフレーム画像が必要なカメラでは、第1フィールド用の垂直ブランキング期間が終了した後にメカニカルシャッタを閉じておく。これにより、第2フィールド～第4フィールドそれぞれの画像にスミアが生じることを抑制できる。

30

40

【0203】

次に、本発明の第5の実施例によるIT-CCDについて、図15および図16を用いて説明する。図15は、第5の実施例によるIT-CCD140における感光部10aを拡大して示す平面図である。また、図16は、図15に示した電荷転送チャネル31cを概略的に示す平面図である。

【0204】

なお、IT-CCD140は、前述した実施例1のIT-CCD100における感光部10を図示の感光部10aに変更した以外は、IT-CCD100と同じ構造を有する。図15および図16に示した構成部分のうち、図2に示した構成部分と同じものについては図2で用いた符号と同じ符号を付し、その説明を一部省略する。

50

【0205】

IT-CCD140においては、特異の形状を有する所定本数の電荷転送チャネル31cが感光部10aに形成されている。これらの電荷転送チャネル31aでは、読み出しゲート領域40に隣接する箇所のチャンネル幅が他の箇所のチャンネル幅よりも狭くなっている（図6参照）。相隣る2本の電荷転送チャネル31cは、前記の方向D_Vに1電荷転送段分ずれた形状を有する。

【0206】

電荷転送チャネル31cにおけるチャンネル幅を上述のように選定することにより、次の利点を得られる。すなわち、転送電極32の転送路形成部のうちで読み出しゲート電極部を含んでいる転送路形成部を形成するにあたって、当該転送路形成部の幅を他の転送路形成部の幅より別段広くしなくても、所望の読み出しゲート領域40を半導体基板1に形成することができる。転送電極33について同様の利点を得られる。

10

【0207】

その結果として、光電変換素子22の表面のうちで画素の受光部51として使用できない領域が前記読み出しゲート領域40の形成に伴って増加することを容易に抑制できる。同時に、相隣る2つの画素行同士の間で受光部の形状、大きさおよび向きを同じにすることも更に容易になる。

【0208】

したがって、図示のIT-CCD140においては、相隣る2つの画素行同士の間で画素の集光効率や感度に差が生じることを防止することが他の実施例のIT-CCDに比べて更に容易になる。また、個々の画素における受光部51（または51a）の面積の低下を抑制しつつ画素密度を向上させることも、他の実施例のIT-CCDに比べて更に容易になる。

20

【0209】

なお、図15に示した感光部10aを有するIT-CCD140においては、個々の電荷転送チャネル31cが有している複数の区間の1つおきに、当該区間に隣接して読み出しゲート領域40が形成されている。すなわち、個々の電荷転送チャネル31cにおいてチャンネル幅が狭くなっている領域は、1電荷転送段おきに形成されている。このため、電荷転送チャネル31cのチャンネル幅が狭くなっている電荷転送段は、1電荷転送段分の信号電荷を短時間蓄積し、かつ、当該信号電荷を次の電荷転送段に転送できればよい。

30

【0210】

電荷転送チャネル31cと読み出しゲート領域40とが上記のように形成されていれば、読み出しゲート領域40が隣接していない部分でのチャンネル幅を従来と同じに保ったままでも、従来と同程度の転送効率を得ることが可能である。

【0211】

ただし、読み出しゲート領域40が隣接している部分でのチャンネル幅をあまりに狭くすると、当該電荷転送段に1電荷転送段分の信号電荷を蓄積させることが困難になる。読み出しゲート領域40が隣接している部分でのチャンネル幅は、読み出しゲート領域40が隣接していない部分でのチャンネル幅の概ね50～95%とすることが好ましく、概ね60～80%とすることが特に好ましい。

40

【0212】

次に、本発明の第6の実施例によるIT-CCDについて、図17を用いて説明する。図17は、本発明の第6の実施例によるIT-CCD150における出力転送路70bの一例を概略的に示す部分断面図である。同図に示した出力転送路70bは、3層ポリシリコン電極構造の2相駆動型CCDからなる。

【0213】

なお、IT-CCD150は、前述した実施例1のIT-CCD100における出力転送路70を図示の出力転送路70bに変更した以外は、IT-CCD100と同じ構造を有する。図17に示した構成部分のうち、図12に示した出力転送路70aの構成部分と機能的に同じものについては、図12で用いた符号と同じ符号を付し、その説明を省略する

50

。

【0214】

出力転送路70bは、図12に示したIT-CCD110の出力転送路70aと同様に、電荷転送チャネル71を有している。この電荷転送チャネル71は、半導体基板1の一表面側に形成されたp型ウェル2の所定箇所に、n型不純物を高濃度を含むn⁺型領域71aとn型不純物を低濃度を含むn型領域71bとを前記の方向D_Hに沿って交互に所定数形成することによって作製される。n⁺型領域71aの幅はn型領域71bの幅より広い。電荷転送チャネル71は、前記の方向D_Hに延びている。

【0215】

また、出力転送路70bは、ポリシリコン層からなる3種類の転送電極72、73、77をそれぞれ所定個有している。転送電極72の各々は、n⁺型領域71aそれぞれの上に形成されている。転送電極73の各々と転送電極77の各々とは、n型領域71bそれぞれの上に交互に形成されている。

10

【0216】

これらの転送電極72、73、77は、電荷転送チャネル71を横断するようにして形成されている。転送電極73における転送電極72側の縁部は、転送電極72上に覆い被さっている。転送電極77における転送電極73側の縁部は、転送電極73上に覆い被さっている。すなわち、転送電極72、73、77は、いわゆる重ね合わせ転送電極構造となっている。

【0217】

n⁺型領域71aの1つと、当該n⁺型領域71a上に形成されている1本の転送電極72とによって、1つのポテンシャルウェル領域が構成される。同様に、n型領域71bの1つと、当該n型領域71b上に形成されている1本の転送電極73もしくは1本の転送電極77とによって、1つのポテンシャルバリア領域が構成される。

20

【0218】

1つのポテンシャルバリア領域を構成する転送電極73もしくは77と、前記のポテンシャルバリアの直ぐ下流側（出力部80側を意味する。以下同じ。）に形成されている1つのポテンシャルウェル領域を構成する転送電極72との両方に所定レベルの電圧を同時に印加することによって、1つの電荷転送段が形成される。

【0219】

なお、各転送電極72、73、77上には、それぞれ電気絶縁膜が形成されている。図17においては、図面を判りやすくするために、前記の電気絶縁膜を1つの電気絶縁膜74aとして示してある。

30

【0220】

出力転送路70bに所定の駆動パルスを供給するために使用されるパルス供給用端子の数は、図1に示した出力転送路70と同様に2である。転送電極72と当該転送電極72の直ぐ下流に形成されている転送電極73もしくは77とは、同じパルス供給用端子に電氣的に接続される。また、転送電極73もしくは転送電極77を介して相隣る2本の転送電極72は、それぞれ異なるパルス供給用端子に電氣的に接続される。

【0221】

3層ポリシリコン電極構造の2相駆動型CCDからなる出力転送路は、2層ポリシリコン電極構造の2相駆動型CCDからなる出力転送路に比べて、デザインルールが比較的緩やかであるという利点を有する。例えば、2層ポリシリコン電極構造の2相駆動型CCDを図7あるいは図12に示したいわゆる重ね合わせ転送電極構造とする場合、転送電極73同士のギャップは転送電極72同士のギャップと同程度以下にする必要がある。このような転送電極73の形成は、デザインルールの厳しい。

40

【0222】

一方、図17に示した3層ポリシリコン電極構造の2相駆動型CCD70bでは、転送電極73を形成するにあたって上記のような厳しい制限はない。

【0223】

50

したがって、光電変換素子行方向（前記の方向 D_H ）における画素ピッチ（光電変換素子のピッチ P_2 ）を微細にしてIT-CCDを得る場合に3層ポリシリコン電極構造の2相駆動型CCDからなる出力転送路を用いると、目的とするIT-CCDを得やすい。ポリシリコン以外の材料を用いて電極を形成する場合も、同様である。

【0224】

以上、実施例を挙げて本発明のIT-CCDを説明したが、本発明は上述した実施例に限定されるものではない。種々の変更、改良、組み合わせ等が可能なことは当業者に自明であろう。

【0225】

例えば、各実施例のIT-CCDは、p型ウェルを備えたn型半導体基板に光電変換素子（フォトダイオード）、垂直転送CCD、出力転送路等を形成したものであるが、p型半導体基板に光電変換素子（フォトダイオード）、垂直転送CCD、出力転送等を形成しても、IT-CCDを得ることができる。また、サファイア基板等の表面に所望の半導体層を形成し、当該半導体層に光電変換素子（フォトダイオード）、垂直転送CCD、出力転送路等を形成してIT-CCDを得ることもできる。本明細書においては、半導体以外の材料からなる基板の一面に光電変換素子（フォトダイオード）、垂直転送CCD、出力転送路等を形成するための半導体層を設けたものも、「半導体基板」に含まれるものとする。

10

【0226】

光電変換素子の平面視上の形状は、矩形（菱形を含む。））、全ての内角が鈍角となっている五角形以上の多角形、内角に鋭角と鈍角とが含まれる五角形以上の多角形、これらの角部に丸みを付けた形状等、適宜選択可能である。

20

【0227】

垂直転送CCDの電荷転送チャネルにおける個々の区間の平面視上の形状は、直線状の他に、曲線状であってもよいし、曲線と直線とが繋がった形状であってもよい。

【0228】

垂直転送CCDを構成する各転送電極の形状は、実施例で例示したように、前記の方向 D_H に対して斜行する2つの転送路形成部が前記の方向 D_H に延びる接続部を介して繋がった形状（以下、この形状を「形状A」という。）にすることができる。また、各転送電極の形状は、前記の方向 D_H に対して斜行する2つの転送路形成部が前記の接続部を介さずに直接繋がった形状（以下、この形状を「形状B」という。）にすることもできる。各転送電極の形状を前記の形状Aにする場合、接続部と転送路形成部とが互いに鈍角をなして連なるように、あるいは、接続部と転送路形成部とが滑らかに連なるように、当該転送電極の形状を選定することが好ましい。

30

【0229】

垂直転送CCDにおいて相隣る2本の転送電極の材質は異なってもよい。個々の転送電極は、ポリシリコン以外に、アルミニウム、タンゲステンまたはモリブデン等の金属、これらの金属の2種以上からなる合金等によって形成することができる。

【0230】

相隣る2本の転送電極は、当該2本の転送電極が隣接する領域において、その接続部同士を図6(a)に示したように完全に重ねていてもよいし、一方の転送電極の接続部における幅方向の縁部のみを他方の転送電極の接続部上に重ねていてもよい。さらには、接続部同士を重ねることなく単に隣接させていてもよい。

40

【0231】

相隣る2本の転送電極が光電変換素子列の1列おきに画定する光電変換素子領域の平面視上の形状（相隣る2本の転送電極が1つの光電変換素子を平面視上取り囲んでいる部分の内縁の輪郭）は、矩形（菱形を含む。））、全ての内角が鈍角となっている五角形以上の多角形、内角に鋭角と鈍角とが含まれる五角形以上の多角形、これらの角部に丸みを付けた形状等、適宜選択可能である。

【0232】

50

同様に、個々の画素における受光部の形状も、矩形（菱形を含む。）、全ての内角が鈍角となっている五角形以上の多角形、内角に鋭角と鈍角とが含まれる五角形以上の多角形、さらには、これらの角部に丸みを付けた形状等、適宜選択可能である。相隣る2つの画素行同士の間で画素の集光効率や感度に差が生じることを防止するうえからは、個々の画素における受光部の形状を、前記の方向 D_V および前記の方向 D_H のいずれについても線対称な形状とすることが好ましい。

【0233】

読み出しゲート電極部は、読み出しゲート領域の全体を平面視上必ず覆わなければならないというものではない。読み出しゲート領域は、平面視上、読み出しゲート電極部から例えば光電変換素子側へはみ出していてもよい。

10

【0234】

垂直転送 CCD の駆動方法は、実施例として挙げた駆動方法に限定されるものではなく、目的とする $IT-CCD$ の用途等に応じて適宜変更可能である。これに伴って、各転送電極に所定の駆動パルスを供給するためのパルス供給用端子の数、および、当該パルス供給用端子と各転送電極との結線の仕様も、目的とする $IT-CCD$ における垂直転送 CCD の駆動方法に応じて適宜変更可能である。出力転送路についても同様である。

【0235】

出力転送路として2相駆動型 CCD を用いる場合、当該2相駆動型 CCD において相隣る2本の転送電極の材質は異なってもよい。転送電極は、ポリシリコン以外に、アルミニウム、タングステンまたはモリブデン等の金属、これらの金属の2種以上からなる合金等によって形成することができる。

20

【0236】

調整部は、必須の構成要件ではない。垂直転送 CCD は、感光部を出た後直ちに水平転送 CCD に接続されていてもよい。また、調整部に代えて1フレーム分の CCD 蓄積部を設けてもよい。

【0237】

各画素の受光部を平面視上覆うようにしてこれらの受光部の上方にマイクロレンズを1個ずつ設ける場合、個々のマイクロレンズの平面視上の形状は、矩形、当該矩形の角部に丸みを付けた形状、全ての内角が鈍角となっている五角形以上の多角形、当該多角形の角部に丸みを付けた形状、円形、楕円形等、適宜選択可能である。マイクロレンズの平面視上の形状は、個々の画素における受光部の形状に応じて、適宜選定できる。さらに、少なくとも1個のインナーレンズを含む複数個の集光レンズを画素の受光部上に積み重ねることによって、当該受光部上にマイクロレンズ構造を形成してもよい。

30

【0238】

これらのマイクロレンズにおける前記の方向 D_V のピッチは、当該方向 D_V における光電変換素子のピッチ P_1 と同じであってもよいし、わずかに異なってもよい。前記の方向 D_V についてのマイクロレンズのピッチを前記のピッチ P_1 と異ならせる場合、個々のマイクロレンズは、例えば次の観点の下に移動される。

【0239】

すなわち、受光部内の位置の変化に応じた入射光線の入射方向の変化に対応させて、マイクロレンズによる結像位置が画素の受光部における所望箇所、例えば所望の感度あるいは解像度を得るうえでより有利となる箇所に変位するように、移動される。画素の感度あるいは解像度を高めるうえからは、マイクロレンズによる結像位置周辺のできるだけ広範囲に亘って光電変換領域が存在していることが好ましい。

40

【0240】

同様の理由から、上記のマイクロレンズそれぞれにおける前記の方向 D_H のピッチは、当該方向 D_H における光電変換素子のピッチ P_2 と同じであってもよいし、わずかに異なってもよい。

【0241】

光電変換素子とマイクロレンズとの相対的な位置関係が全ての画素において実質的に同じ

50

であった場合には、マイクロレンズによって光電変換素子上に形成される像点の位置が、図20に示したように、光電変換素子列の中央部と列方向上部または下部とで異なる。マイクロレンズによって光電変換素子上に形成される像点の位置が所望の位置からずれるのを抑制するうえからは、例えば下記(1)～(3)のように、マイクロレンズをずらすことが好ましい。

【0242】

(1) 図18(a)に模式的に示すように、個々の光電変換素子列20における列方向上部および列方向下部それぞれでのマイクロレンズ93の位置を、光電変換素子列20の列中央部から離れるに従って、列中央部側にずらす。図中の矢印は、マイクロレンズ93をずらす方向を示している。

10

【0243】

(2) 図18(b)に模式的に示すように、個々の光電変換素子行21における行方向端部でのマイクロレンズ93の位置を、感光部10の中央から離れるに従って、前記の方向 D_H に沿って、感光部10の中央側にずらす。図中の矢印は、マイクロレンズ93をずらす方向を示している。

【0244】

(3) 図18(c)に模式的に示すように、マイクロレンズ93を、感光部10の中央から離れるに従って、前記の方向 D_H および前記の方向 D_V に沿って、感光部10の中央側にずらす。図中の矢印は、マイクロレンズ93をずらす方向を示している。

【0245】

上記(1)～(3)のようにマイクロレンズをずらすことにより、輝度シェーディングを改善することも可能である。

20

【0246】

IT-CCDに色フィルタアレイを設ける場合、当該色フィルタアレイは、カラー撮像を可能にする色フィルタによって構成されていけばよい。このような色フィルタアレイとしては、実施例で挙げた3原色(赤、緑、青)系の色フィルタアレイの他に、いわゆる補色タイプの色フィルタアレイがある。

【0247】

補色タイプの色フィルタアレイは、例えば(i)緑(G)、シアン(Cy)および黄(Ye)の各色フィルタ、(ii)シアン(Cy)、黄(Ye)および白もしくは無色(W)の各色フィルタ、(iii)シアン(Cy)、マゼンダ(Mg)、黄(Ye)および緑(G)の各色フィルタ、または、(iv)シアン(Cy)、黄(Ye)、緑(G)および白もしくは無色(W)の各色フィルタ、等によって構成することができる。

30

【0248】

図19(a)は上記(i)の補色タイプの色フィルタアレイ91aの一例を示す平面図であり、図19(b)は上記(ii)の補色タイプの色フィルタアレイ91bの一例を示す平面図である。図19(c)は上記(iii)の補色タイプの色フィルタアレイ91cの一例を示す平面図であり、図19(d)は上記(iii)の補色タイプの色フィルタアレイ91cの他の一例を示す平面図であり、図19(e)は上記(iv)の補色タイプの色フィルタアレイ91dの一例を示す平面図である。

40

【0249】

図19(a)～図19(e)のそれぞれにおいては、図中のアルファベットG、Cy、Ye、W、Mgを囲んでいる各六角形が1つの色フィルタを示している。図中のアルファベットG、Cy、Ye、W、Mgは、個々の色フィルタの色を表している。

【0250】

3原色系の色フィルタアレイにおける色フィルタの配置パターンは、図10に示したパターンに限定されるものではない。同様に、補色系の色フィルタアレイにおける色フィルタの配置パターンは、図19(a)～図19(e)に示したパターンに限定されるものではない。

【0251】

50

各実施例のIT-CCDにおいては、n型半導体基板1に形成されたp型ウェル2上に光電変換素子（フォトダイオード）22が形成されている。したがって、これらのIT-CCDでは縦型オーバーフロードレイン構造を付設することができる。これに伴って、電子シャッタを付設することができる。各実施例のIT-CCDに縦型オーバーフロードレイン構造を付設するためには、p型ウェル2とn型半導体基板1の下部（p型ウェル2より下の領域）とに逆バイアスを印加できる構造を付加する。また、縦型オーバーフロードレイン構造に代えて横型オーバーフロードレイン構造を付設してもよい。縦型または横型のオーバーフロードレイン構造を付設することにより、ブルーミングを抑制することが容易になる。

【0252】

IT-CCDの駆動方法は、適宜選択可能である。これに伴って、垂直転送CCD（垂直転送CCDを構成している転送電極）および出力転送部（出力転送部を構成している転送電極）のそれぞれに所定の駆動パルスを供給する駆動パルス供給手段の構成も、適宜選択可能である。

【0253】

【発明の効果】

以上説明したように、本発明のIT-CCDにおいては、相隣る2つの画素行同士の間で画素の集光効率や感度に差が生じることを防止しやすく、かつ、個々の画素における受光部の面積の低下を抑制しつつ画素密度を向上させやすい。

【0254】

したがって、本発明によれば、再生画像の画質が高いIT-CCDを得ることが容易になる。

【図面の簡単な説明】

【図1】本発明の第1の実施例によるIT-CCDを概略的に示す平面図である。

【図2】図1に示したIT-CCDにおける感光部の一部を拡大して示す平面図である。

【図3】図3(a)は、図2に示した電荷転送チャネル31aの1本を概略的に示す平面図であり、図3(b)は、図2に示した電荷転送チャネル31bの1本を概略的に示す平面図である。

【図4】図2に示した転送電極32の1本を概略的に示す平面図である。

【図5】図2に示した転送電極33の1本を概略的に示す平面図である。

【図6】図3(a)は図2に示したA-A線断面の概略図であり、図3(b)は図2に示したB-B線断面の概略図である。

【図7】第1の実施例のIT-CCDにおける出力転送路の一例を概略的に示す断面図である。

【図8】図1に示したIT-CCDをインターレース駆動させる場合に使用される駆動パルス供給手段と前記のIT-CCDとの関係を示す図である。

【図9】図1に示したIT-CCDをインターレース駆動させる場合にパルス供給用端子85c、85dに印加されるフィールドシフトパルスの波形を示す図である。

【図10】図10(a)および図10(b)は、本発明の第2の実施例によるIT-CCDを概略的に示す部分断面図である。

【図11】色フィルタアレイの一例を示す平面図である。

【図12】第2の実施例のIT-CCDにおける出力転送路を概略的に示す部分断面図である。

【図13】本発明の第3の実施例によるIT-CCDを概略的に示す平面図である。

【図14】本発明の第4の実施例によるIT-CCDを概略的に示す平面図である。

【図15】本発明の第5の実施例によるIT-CCDにおける感光部を概略的に示す平面図である。

【図16】図15に示した電荷転送チャネル31cの1本を概略的に示す平面図である。

【図17】本発明の第6の実施例によるIT-CCDにおける3層ポリシリコン電極構造のCCDからなる出力転送路の一例を概略的に示す断面図である。

【図 18】図 18 (a)、図 18 (b) および図 18 (c) は、それぞれ、マイクロレンズをずらして形成するにあたって当該マイクロレンズをずらす方向を説明するための図である。

【図 19】図 19 (a)、図 19 (b)、図 19 (c)、図 19 (d) および図 19 (e) は、それぞれ、補色タイプの色フィルタアレイの一例を示す平面図である。

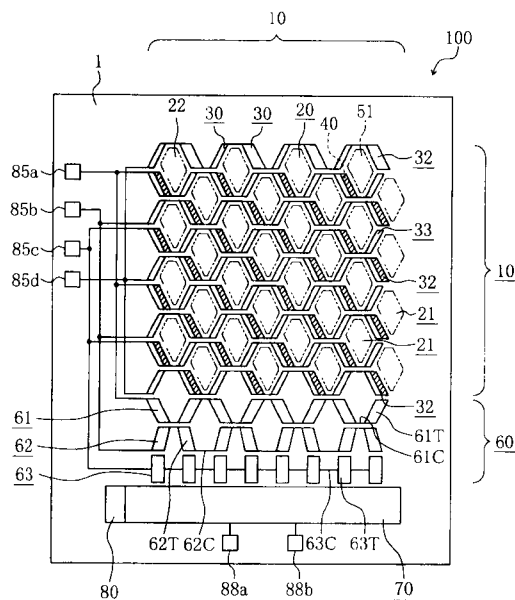
【図 20】マイクロレンズによって光電変換素子上に形成される像点の位置を説明するための図である。

【符号の説明の】

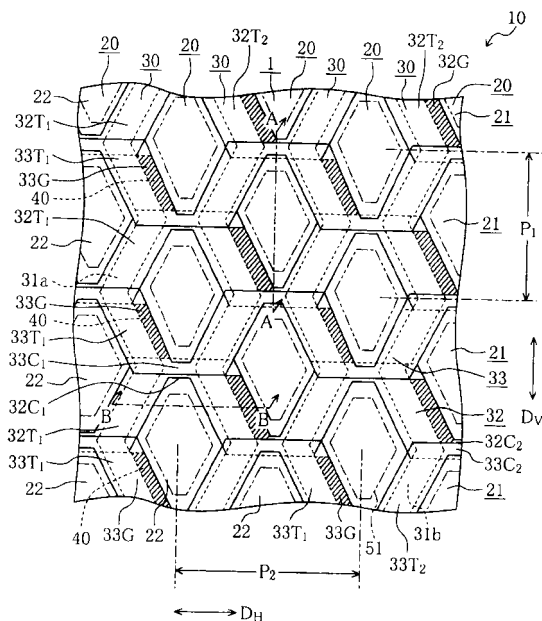
1 ... 半導体基板、 2 ... p 型ウェル、 10、10 a ... 感光部、 20 ... 光電変換素子列、 21 ... 光電変換素子行、 22 ... 光電変換素子 (フォトダイオード)、 30 ... 垂直転送 CCD、 31 a、31 b、31 c ... 電荷転送チャネル、 32、33 ... 転送電極、 32 T₁、32 T₂、33 T₁、33 T₂ ... 転送路形成部、 32 C₁、32 C₂、33 C₁、33 C₂ ... 接続部、 32 G、33 G ... 読み出しゲート電極部、 40 ... 読み出しゲート領域、 50 ... 光遮蔽膜、 51 ... 開口部 (受光部)、 60 ... 調整部、 70、70 a、70 b ... 出力転送路 (水平転送 CCD)、 71 ... 電荷転送チャネル、 72、73、77 ... 転送電極、 91、91 a、91 b、91 c、91 d ... 色フィルタアレイ、 91 R、91 G、91 B ... 色フィルタ、 93 ... マイクロレンズ、 100、110、120、130、140、150 ... IT - CCD、 105 ... 駆動パルス供給手段

10

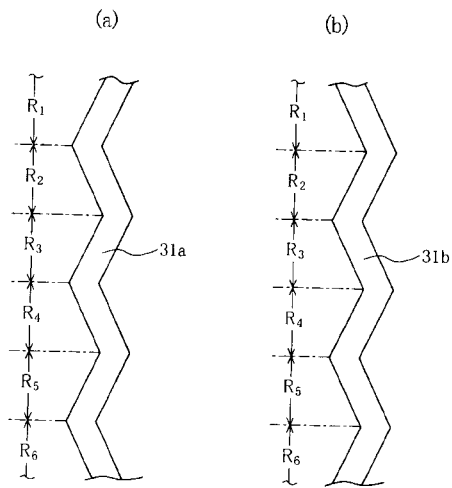
【図 1】



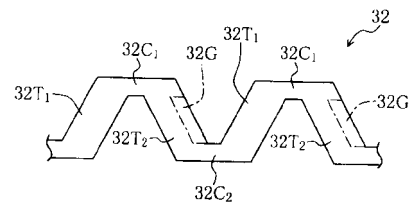
【図 2】



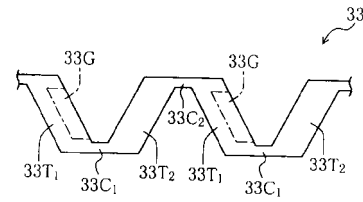
【図 3】



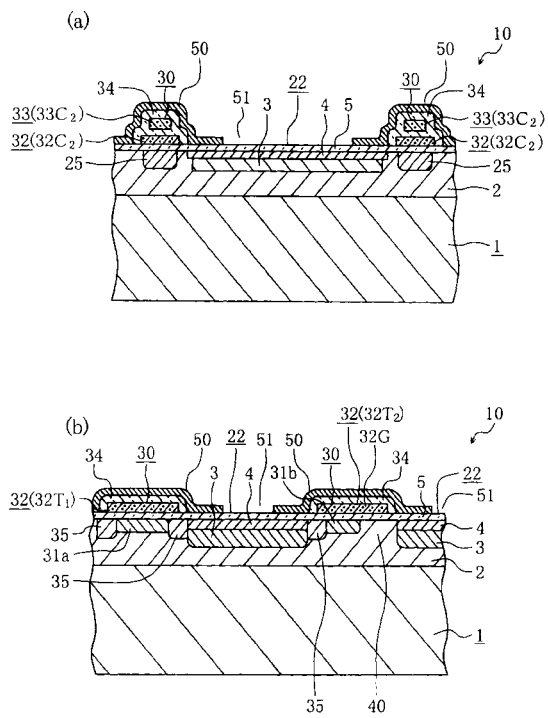
【図 4】



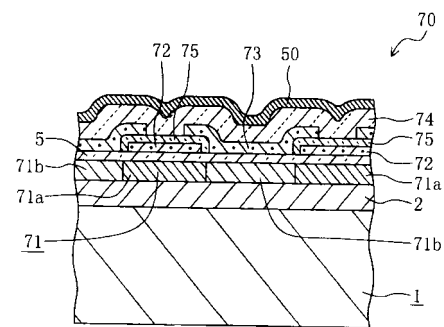
【図 5】



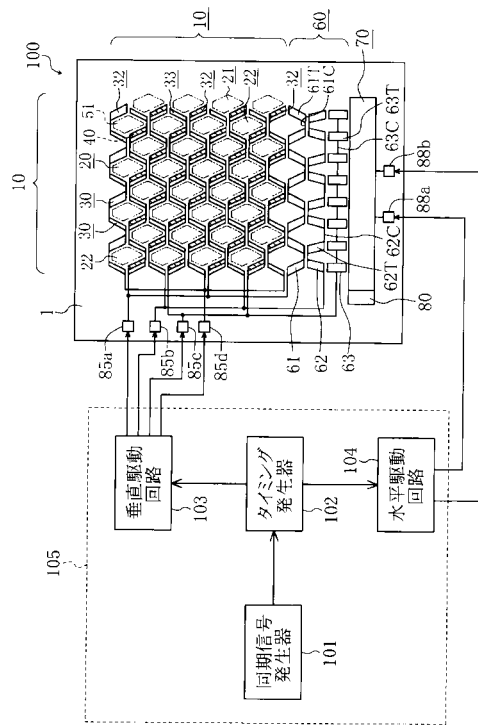
【図 6】



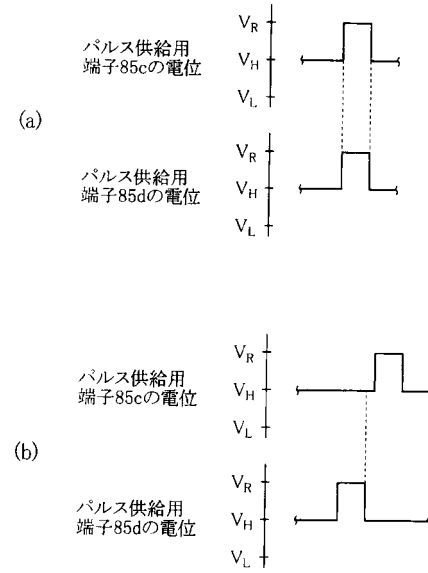
【図 7】



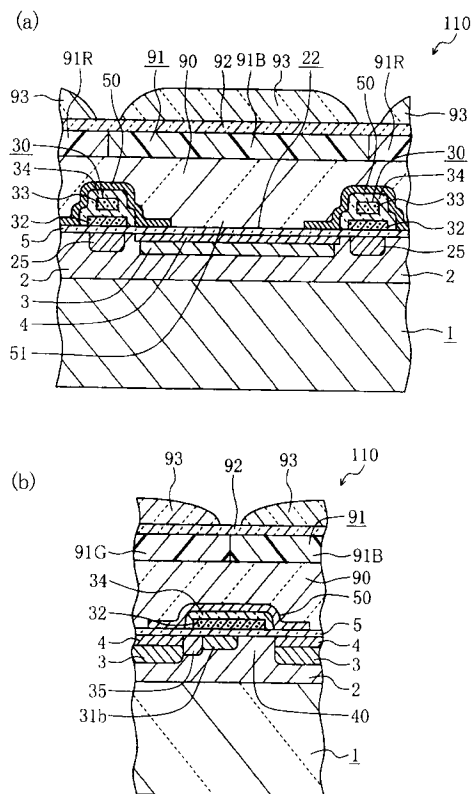
【図 8】



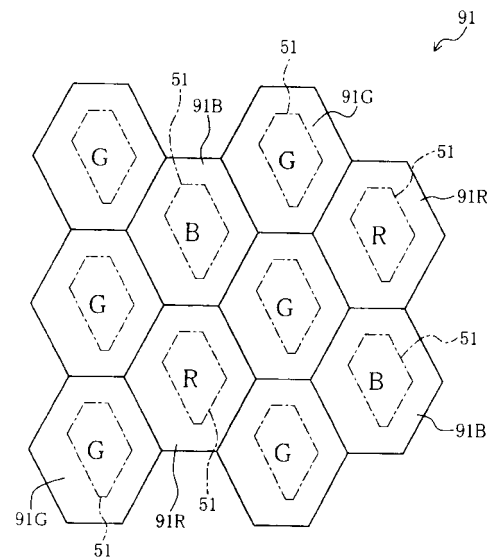
【図 9】



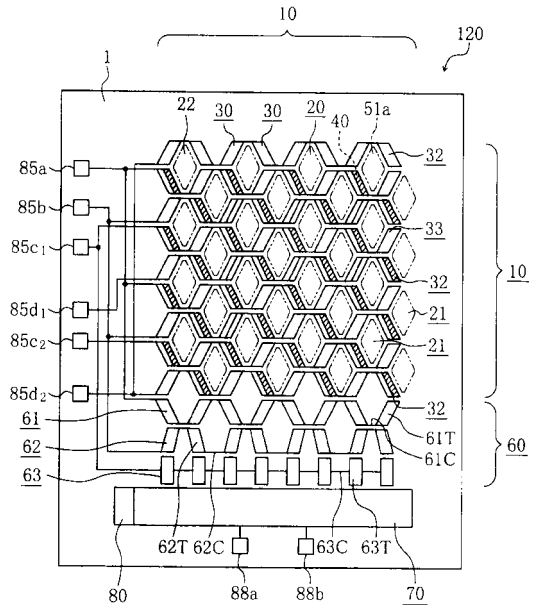
【図 10】



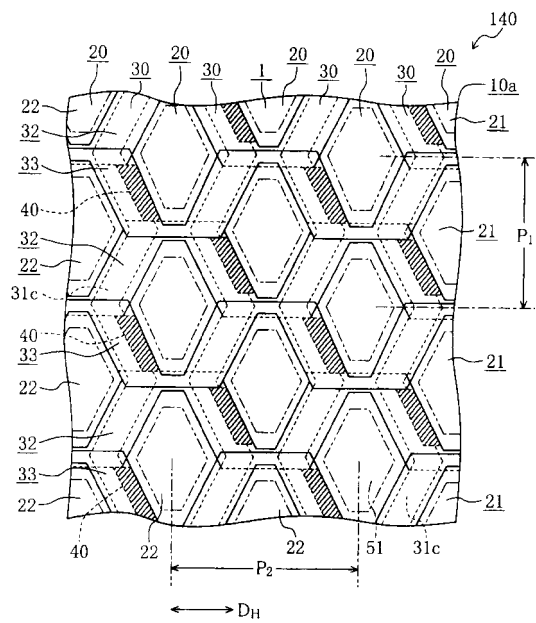
【図 11】



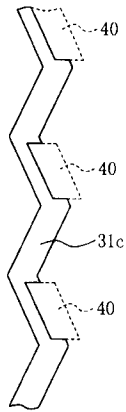
【 図 1 3 】



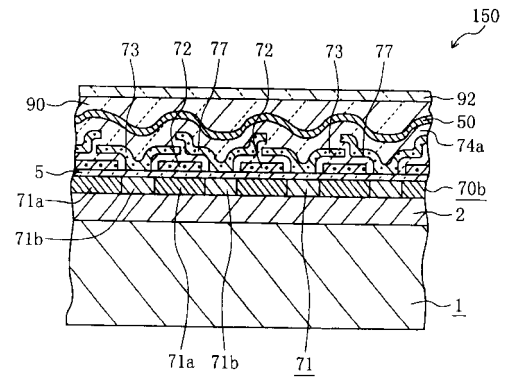
【 図 1 5 】



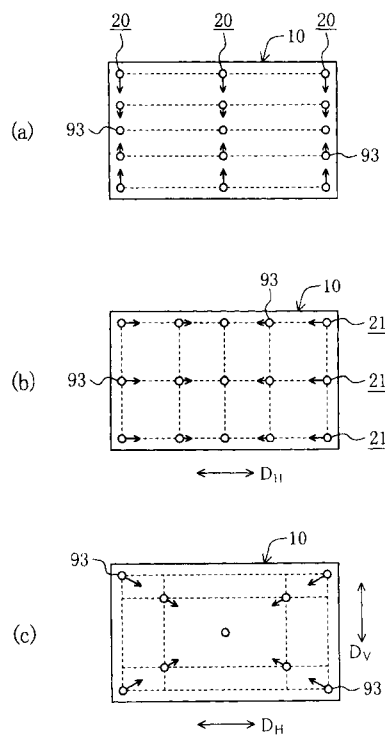
【図 16】



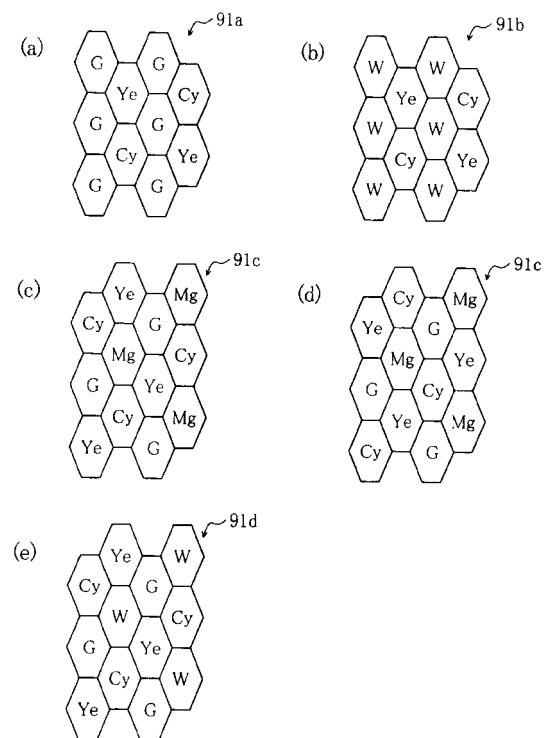
【図 17】



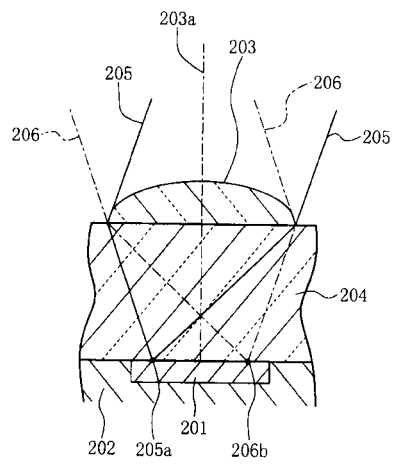
【図 18】



【図 19】



【図 20】



フロントページの続き

(56)参考文献 特開昭 6 0 - 1 8 7 1 8 7 (J P , A)
特開平 0 5 - 3 2 6 9 1 3 (J P , A)
特開平 0 7 - 0 7 4 3 3 2 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

H01L 27/148

H04N 5/335