

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2022 年 6 月 23 日 (23.06.2022)



(10) 国际公布号
WO 2022/126751 A1

(51) 国际专利分类号:
G02F 1/1343 (2006.01)

(21) 国际申请号: PCT/CN2020/140661

(22) 国际申请日: 2020 年 12 月 29 日 (29.12.2020)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202011485355.6 2020 年 12 月 16 日 (16.12.2020) CN

(71) 申请人: **TCL 华星光电技术有限公司 (TCL CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.)** [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(72) 发明人: 刘毅(LIU, Yi); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(74) 代理人: 深圳紫藤知识产权代理有限公司 (PURPLEVINE INTELLECTUAL PROPERTY (SHENZHEN) CO., LTD.); 中国广东省深圳市南山区粤海街道大冲社区华润置地大厦 C 座 2901, Guangdong 518052 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,

(54) Title: PIXEL STRUCTURE AND LIQUID CRYSTAL PANEL

(54) 发明名称: 一种像素结构及液晶面板

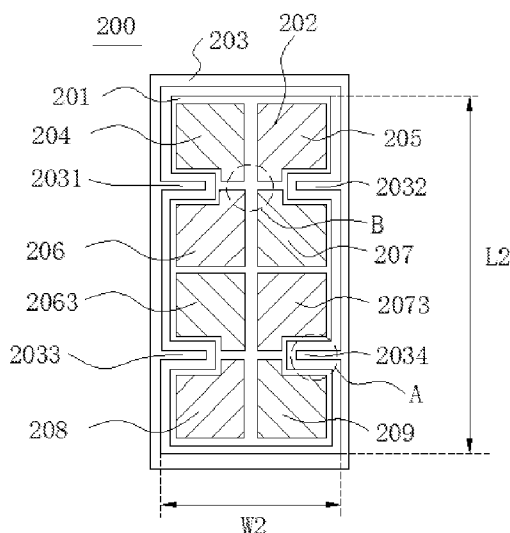


图 8

(57) Abstract: The present application provides a pixel structure and a liquid crystal panel. A pixel electrode comprises a main electrode, branch electrodes connected to the main electrode, and a sealing electrode surrounding the main electrode and the branch electrodes; at least one end of the main electrode and at least one end of each branch electrode are connected to the sealing electrode; notch electrodes are formed on the long edges of the sealing electrode, extend into the pixel structure and divide the pixel electrode into at least two pixel subareas. A length-width ratio of each pixel subarea is reduced by utilizing a notch.

(57) 摘要: 本申请提供一种像素结构及液晶面板, 像素电极包括主干电极、连接主干电极的分支电极、以及包围主干电极和分支电极的封口电极, 主干电极与分支电极的至少一端连接封口电极; 其中, 封口电极的长边形成有豁口电极, 豁口电极延伸至像素结构内, 并将像素电极分割为至少两个像素分区, 利用豁口降低像素分区的长宽比。

ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US,
UZ, VC, VN, WS, ZA, ZM, ZW。

- (84) 指定国(除另有指明, 要求每一种可提供的地区
保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告(条约第21条(3))。

发明名称：一种像素结构及液晶面板

技术领域

[0001] 本申请涉及显示技术领域，尤其涉及一种像素结构及液晶面板。

背景技术

[0002] 通常液晶显示面板由彩膜基板、薄膜晶体管基板、夹于彩膜基板与薄膜晶体管基板之间的液晶及密封框胶组成；其工作原理是通过在两片玻璃基板上施加驱动电压来控制液晶层的液晶分子的旋转，将背光模组的光线折射出来产生画面。高垂直排列液晶驱动方式具有对比度高、开口率大以及液晶分子偏转速度快等特点，为目前主流市场上的TFT-LCD显示面板厂重点投资领域之一。

[0003] HVA技术要求液晶分子为负性液晶，在投入使用前需要用电场和聚合去对其进行配向，液晶像素是否配向异常取决于像素电极区域的形状，在像素分布区域长宽比较大时易发生配向异常，严重损害像素穿透率。如图1所示，现有技术中一种像素结构100，像素结构100为一个像素分区，该像素分区的长宽比为 $L1$ 除以 $W1$ ，像素分区包括田字型分布的像素畴103、像素畴104、像素畴105以及像素畴106，主干电极101分布在像素畴103、像素畴104、像素畴105以及像素畴106的间隙和外围，分支电极分布在像素畴103、像素畴104、像素畴105以及像素畴106内，并与主干电极101电性连接。图2为图1中的像素分区的长宽比为2.5:1情况下仿真的像素畴暗纹分布的仿真示意图，4条暗纹形成十字型，没有明显异常图形出现，液晶偏转正常，另外像素分区的长宽比为3:1情况下仿真的像素畴暗纹的分布示意图跟图2类似。图3为图1中的像素分区的长宽比为3.5:1情况下仿真的像素畴暗纹分布的仿真示意图，如图3所示，暗纹区107呈现非常明显的不规则扭曲，极大地增加了配向异常和显示异常的风险。

[0004] 综上所述，需要设计出一种新的像素结构，以解决现有技术中的液晶配向异常和显示异常的问题，在设计液晶面板的像素时，由于金属走线挤占像素空间，像素电极区域常规设计色阻区下方，呈狭长的条状，且像素电极区域长宽比大3:1，容易产生不规则的液晶暗纹，原本十字形暗纹变为不规则扭曲的多条暗纹

，增加液晶的配向异常的风险，进而严重影响液晶面板的使用功能，损害像素穿透率的技术问题。

发明概述

技术问题

[0005] 本申请实施例提供一种像素结构及液晶面板，能够解决现有技术中在设计液晶面板的像素时，由于金属走线挤占像素空间，像素电极区域常规设计色阻区下方，呈狭长的条状，且像素电极区域长宽比大3:1，容易产生不规则的液晶暗纹，原本十字形暗纹变为不规则扭曲的多条暗纹，增加液晶的配向异常的风险，进而严重影响液晶面板的使用功能，损害像素穿透率的技术问题。

问题的解决方案

技术解决方案

[0006] 为解决上述问题，本申请提供的技术方案如下：

[0007] 本申请实施例提供一种像素结构，包括像素电极，所述像素电极包括主干电极、连接所述主干电极的分支电极、以及包围所述主干电极和所述分支电极的封口电极，所述主干电极与所述分支电极的至少一端连接所述封口电极；其中，所述封口电极的长边形成有豁口电极，所述豁口电极延伸至所述像素结构内，并将所述像素电极分割为至少两个像素分区。

[0008] 根据本申请一优选实施例，所述像素结构包括对向设置的第一像素分区和第二像素分区，所述第一像素分区与所述第二像素分区之间设置有第一豁口和第二豁口，所述豁口电极包括第一豁口电极和第二豁口电极，所述第一豁口电极填补所述第一豁口，所述第二豁口电极填补所述第二豁口。

[0009] 根据本申请一优选实施例，所述像素结构还包括第三像素分区，所述第三像素分区与所述第二像素分区之间设置有第三豁口和第四豁口，所述豁口电极包括第三豁口电极和第四豁口电极，所述第三豁口电极填补所述第三豁口，所述第四豁口电极填补所述第四豁口。

[0010] 根据本申请一优选实施例，所述第一豁口和所述第三豁口位于所述像素结构一侧的长边上，所述第二豁口和所述第四豁口位于所述像素结构另一侧的长边上。

- [0011] 根据本申请一优选实施例，所述第一像素分区、所述第二像素分区以及所述第三像素分区的长宽比小于3。
- [0012] 根据本申请一优选实施例，位于所述第一像素分区、所述第二像素分区以及所述第三像素分区间隙内的所述主干电极直线型，该直线型主干电极与所述像素结构的长边平行。
- [0013] 根据本申请一优选实施例，所述主干电极为连续网格状结构。
- [0014] 根据本申请一优选实施例，所述第一像素分区、所述第二像素分区以及所述第三像素分区分别在垂直所述像素结构的长边上向对应的像素分区内新增一条横向主干电极，以使每个像素分区内的所述主干电极由直线型变为十字型，其中，十字型的主干电极将每个像素分区划分为4个子像素分区。
- [0015] 根据本申请一优选实施例，所述第一像素分区、所述第二像素分区以及所述第三像素分区的面积大小不同，在最大面积的像素分区内增加一条横向所述主干电极，以使最大面积的像素分区内的所述主干电极由直线型变为十字型，其余像素分区内的所述主干电极为直线型。
- [0016] 根据本申请一优选实施例，所述第一豁口、所述第二豁口、所述第三豁口和所述第四豁口均为矩形，该矩形的长边大于14mm，短边大于5mm。
- [0017] 根据本申请一优选实施例，所述第一像素分区、所述第二像素分区以及所述第三像素分区内的分支电极与主干电极均形成米字型。
- [0018] 依据上述像素结构，本申请提供一种液晶面板，所述液晶面板包括像素结构，所述像素结构包括像素电极，所述像素电极包括主干电极、连接所述主干电极的分支电极、以及包围所述主干电极和所述分支电极的封口电极，所述主干电极与所述分支电极的至少一端连接所述封口电极；其中，所述封口电极的长边形成有豁口电极，所述豁口电极延伸至所述像素结构内，并将所述像素电极分割为至少两个像素分区；
- [0019] 其中，所述像素结构包括对向设置的第一像素分区和第二像素分区，所述第一像素分区与所述第二像素分区之间设置有第一豁口和第二豁口，所述豁口电极包括第一豁口电极和第二豁口电极，所述第一豁口电极填补所述第一豁口，所述第二豁口电极填补所述第二豁口。

- [0020] 根据本申请一优选实施例，所述像素结构还包括第三像素分区，所述第三像素分区与所述第二像素分区之间设置有第三豁口和第四豁口，所述豁口电极还包括第三豁口电极和第四豁口电极，所述第三豁口电极填补所述第三豁口，所述第四豁口电极填补所述第四豁口。
- [0021] 根据本申请一优选实施例，所述第一豁口和所述第三豁口位于所述像素结构一侧的长边上，所述第二豁口和所述第四豁口位于所述像素结构另一侧的长边上。
- [0022] 根据本申请一优选实施例，所述第一像素分区、所述第二像素分区以及所述第三像素分区的长宽比小于3。
- [0023] 根据本申请一优选实施例，位于所述第一像素分区、所述第二像素分区以及所述第三像素分区间隙内的所述主干电极 of 直线型，该直线型主干电极与所述像素结构的长边平行。
- [0024] 根据本申请一优选实施例，所述主干电极为连续网格状结构。
- [0025] 根据本申请一优选实施例，所述第一像素分区、所述第二像素分区以及所述第三像素分区分别在垂直所述像素结构的长边上向对应的像素分区内新增一条横向主干电极，以使每个像素分区内的所述主干电极由直线型变为十字型，其中，十字型的主干电极将每个像素分区划分为4个子像素分区。
- [0026] 根据本申请一优选实施例，所述第一像素分区、所述第二像素分区以及所述第三像素分区的面积大小不同，在最大面积的像素分区内增加一条横向所述主干电极，以使最大面积的像素分区内的所述主干电极由直线型变为十字型，其余像素分区内的所述主干电极为直线型。
- [0027] 根据本申请一优选实施例，所述第一豁口、所述第二豁口、所述第三豁口和所述第四豁口均为矩形，该矩形的长边大于14mm，短边大于5mm。

发明的有益效果

有益效果

- [0028] 本申请提供一种像素结构及液晶面板，像素结构包括像素电极，像素电极包括主干电极、连接主干电极的分支电极、以及包围主干电极和分支电极的封口电极，主干电极与分支电极的至少一端连接封口电极；其中，封口电极的长边形

成有豁口电极，豁口电极延伸至像素结构内，并将像素电极分割为至少两个像素分区，使得原有的1个像素分区变成多个像素分区，利用豁口降低像素分区的长宽比，且在分割后的像素分区内增加横向主干电极，进一步将分割后的像素分区分割为多个像素畴，缩短了分支电极的长度，优化了像素电极的配向电场，提高液晶驱动信号的补偿能力，从而使整个像素结构的暗纹异常被规避，提高像素结构的显示品质。

对附图的简要说明

附图说明

[0029] 为了更清楚地说明实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单介绍，显而易见地，下面描述中的附图仅仅是申请的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

[0030] 图1为现有技术中一种像素结构中像素电极分布的结构示意图。

[0031] 图2为现有技术中一种像素结构中的像素分区的长宽比为2.5:1或3:1的液晶暗纹分布的仿真示意图。

[0032] 图3为现有技术中一种像素结构中的像素分区的长宽比为3.5:1的液晶暗纹分布的仿真示意图。

[0033] 图4为本申请实施例提供一种像素结构中的像素电极分布的第一结构示意图。

[0034] 图5为本申请实施例提供一种像素结构中的像素电极分布的第二结构示意图。

[0035] 图6为本申请实施例提供一种像素结构中的像素电极分布的第三结构示意图。

[0036] 图7为本申请实施例提供一种像素结构中的像素电极分布的第四结构示意图。

[0037] 图8为本申请实施例提供一种像素结构中的像素电极分布的第五结构示意图。

[0038] 图9为图8中的像素结构的像素电极分布的第五结构中的第三像素分区结构示意图。

[0039] 图10为图8中A处放大图。

[0040] 图11为图8中B处放大图。

[0041] 图12为本申请实施例提供一种像素结构中的像素电极分布的第五结构对应液晶暗纹分布的仿真示意图。

[0042] 图13本申请实施例提供一种液晶面板膜层结构示意图。

发明实施例

本发明的实施方式

[0043] 下面将结合本申请实施例中的附图，对本申请实施例中的技术方案进行清楚、完整地描述。显然，所描述的实施例仅仅是本申请一部分实施例，而不是全部的实施例。基于本申请中的实施例，本领域技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本申请保护的范围。

[0044] 本申请针对现有技术中在设计液晶面板的像素时，由于金属走线挤占像素空间，像素电极区域常规设计色阻区下方，呈狭长的条状，且像素电极区域长宽比大3:1，容易产生不规则的液晶暗纹，原本长方形封边加米字型变为不规则扭曲的米字型，增加液晶的配向异常的风险，进而严重影响液晶面板的使用功能，损害像素穿透率的技术问题，本申请能够解决该缺陷。

[0045] 通过多次仿真实验，发现像素电极ITO分布区域长宽比大于3时，像素分区中液晶配向产生不规则的液晶暗纹，会影响液晶面板的显示品质，为此，发明人通过多次仿真实验，发现在像素结构中增加豁口，将原本一个像素分区重新分割成多个像素分区，可以有效的改善液晶暗纹的情况，提高液晶面板的显示品质。

[0046] 本申请提供一种像素结构，像素结构包括像素电极，像素电极包括主干电极、连接主干电极的分支电极、以及包围主干电极和分支电极的封口电极，主干电极与分支电极的至少一端连接封口电极；其中，封口电极的长边形成有豁口电极，豁口电极延伸至像素结构内，并将像素电极分割为至少两个像素分区，降低分割后像素分区的长宽比，且分割后像素分区的长宽比均小于3，豁口电极填补了缺失的像素电极，为豁口位置的液晶提供偏转电压，从而使整个像素的暗纹异常被规避，提高像素的显示品质。

[0047] 如图4所示，本申请实施例提供一种像素结构200中的像素电极分布的第一结构示意图，该像素结构200包括像素电极，像素电极包括主干电极201、连接主干电极201的分支电极202、以及包围主干电极201和分支电极202的封口电极203，主干电极201、分支电极202以及封口电极203均为透明ITO薄膜，且主干电极201

的透明ITO薄膜宽度大于5 μm 。主干电极201与分支电极202的至少一端连接有封口电极203；其中，封口电极203的两侧长边上分别形成有第一豁口电极2031和第二豁口电极2032，第一豁口电极2031和第一豁口电极2032均优选为长条形，且长条形的宽度优选大于或等于6 μm ，第一豁口电极2031和第二豁口电极2032将像素电极分割为对向设置的第一像素分区和第二像素分区，第一像素分区与第二像素分区之间设置有第一豁口（在图4中用A表示）和第二豁口，第一豁口和第二豁口形状形同，也优选为矩形，该矩形的长边大于14 μm ，短边大于5 μm 。第一豁口电极2031填补第一豁口，第二豁口电极2032填补第二豁口，分割后的像素分区的形状与原本的像素分区的形状不同，合理设置豁口的尺寸，可以确保分割后的像素分区的长宽比都低于3，从而使整个像素的暗纹异常被规避，提高像素的显示品质。

[0048] 具体地，第一像素分区包括并排设置的第一像素畴204和第二像素畴205，第二像素分区包括并排设置的第三像素畴206和第四像素畴207，第一像素畴204与第三像素畴206之间设置有第一豁口，第二像素畴205与第四像素畴207之间设置有第二豁口，分支电极202阵列设置在每个像素畴内，主干电极201围绕像素畴设置，主干电极201为连续网格状结构，优选采用一体成型，位于像素畴间隙的主干电极201为直线型。由于豁口的存在，改变分割后像素分区的形状，由于分割后像素分区与原本像素分区的形状不同，故分割后像素分区的长边可能与原本像素分区的长边不在一个方向上，通过合理设置豁口，可以实现分割后像素分区的长宽比小于 $L2$ 除以 $W2$ 的值，且分割后像素分区的长宽比优选小于3，从而使整个像素畴的暗纹异常被规避，提高像素的显示品质。

[0049] 为了进一步降低分割后像素分区的长宽比，如图5所示，本申请实施例提供一种像素结构200中的像素电极分布的第二结构示意图，像素结构200还包括第三像素分区，第三像素分区与第二像素分区之间设置有第三豁口和第四豁口，豁口电极还包括第三豁口电极2033和第四豁口电极2034，第三豁口电极2033填补第三豁口，第四豁口电极2034填补第四豁口。具体地，第三像素分区包括并排设置的第五像素畴208和第六像素畴209，第三像素畴206与第五像素畴208之间设置有第三豁口，第四像素畴207与第六像素畴209之间设置有第四豁口，图5与

图4比较，第三豁口和第四豁口进一步改变了分割后像素分区的形状，通过合理设置这些豁口，可以实现分割后像素分区的长宽比小于 $L2$ 除以 $W2$ 的值，且分割后像素分区的长宽比优选小于3，从而使整个像素畴的暗纹异常被规避，提高像素的显示品质。本实施例中的第一像素分区、第二像素分区以及第三像素分区内的分支电极与主干电极均优选形成米字型。

[0050] 发明人通过仿真实验发现增加像素分区内的横向主干电极也可以进一步降低暗纹的影响程度。如图6所示，本申请实施例提供一种像素结构200中的像素电极分布的第三结构示意图，像素电极分布的第三结构是在第一结构中的每个像素分区内新增一条横向主干电极，横向主干电极贯穿该像素分区，新增横向主干电极与原有像素分区内的垂直主干电极形成十字型，即在垂直像素结构的长边上向对应的像素分区内新增一条横向主干电极，以使每个像素分区内的主干电极由直线型变为十字型，十字型的主干电极将每个像素分区划分为4个子像素分区，本实施例中的子像素分区等同于子像素畴。具体地，将第一像素分区和第二像素分区划分成田字型，第一像素畴204包括第一子像素畴2041和第二子像素畴2042，第二像素畴205包括第三子像素畴2051和第四子像素畴2052，第三像素畴206包括第五子像素畴2061和第六子像素畴2062，第四像素畴207包括第七子像素畴2071和第八子像素畴2072，图6与图4相比较，分割后像素分区的长宽比未变，但是分割后像素分区内主干电极的数量增加，长度也增加，子像素畴内的分支电极的数量增加，长度变短了，降低了整个像素电极的阻抗，在相同电压的扫描信号经过一个该像素电路时，打开像素电路中开关TFT后，数据信号会更快施加到像素电极上，且数据信号的电压衰减较小，对下一个像素结构施加驱动信号的影响较小，提高液晶驱动信号的补偿能力，因此整个像素结构显示均匀，使像素畴的暗纹异常被规避，提高像素的显示品质。

[0051] 如图7所示，本申请实施例提供一种像素结构200中像素电极分布的第四结构示意图，像素电极分布的第四结构是在第二结构中的每个像素分区内增加一条横向主干电极，以使每个像素分区内的主干电极由直线型变为十字型，其中，十字型的主干电极将每个像素分区划分为4个子像素分区，本实施例中的子像素分区也等同于子像素畴。将第一像素分区、第二像素分区和第三像素分区划分成

田字型，第一像素畴204包括第一子像素畴2041和第二子像素畴2042，第二像素畴205包括第三子像素畴2051和第四子像素畴2052，第三像素畴206包括第五子像素畴2061和第六子像素畴2062，第四像素畴207包括第七子像素畴2071和第八子像素畴2072，第五像素畴208包括第九子像素畴2081和第十子像素畴2082，第六像素畴209包括第十一子像素畴2091和第十二子像素畴2092，图7与图5相比较，分割后像素分区的长宽比未变，但是分割后像素分区内主干电极的数量增加，长度也增加，子像素畴内的分支电极的数量增加，长度变短了，降低了整个像素电极的阻抗，在相同电压的扫描信号经过一个该像素电路时，打开像素电路中开关TFT后，数据信号会更快施加到像素电极上，且数据信号的电压衰减较小，对下一个像素结构施加驱动信号的影响较小，因此整个像素结构显示均匀，使像素畴的暗纹异常被规避，提高像素的显示品质。

[0052] 如图8所示，本申请实施例提供一种像素结构200中像素电极分布的第五结构示意图，像素结构200包括第一像素分区、第二像素分区以及第三像素分区，利用豁口分割后的第一像素分区、第二像素分区以及第三像素分区的面积大小不同，第二像素分区的面积最大，在第二像素分区内增加一条横向主干电极，以使第二像素分区内的主干电极由直线型变为十字型，第一像素分区和第三像素分区内的主干电极为直线型，第一像素分区包括并排设置的第一像素畴204和第二像素畴205，第二像素分区包括并排设置的第三像素畴206和第四像素畴207，第二像素分区还包括并排设置的像素畴2063和像素畴2073，第三像素分区包括并排设置的第五像素畴208和第六像素畴209，原本像素的结构长宽比为 $L2/W2$ 的值，如图9所示，以第三像素分区为例，第三像素分区的长宽比为 $L21/W21$ 的值， $L21/W21$ 的值与 $L2/W2$ 的值不同，通过合理设置豁口，可以实现 $L21/W21$ 的值远小于 $L2/W2$ 的值，分割后像素分区的长宽比小于3，从而使整个像素畴的暗纹异常被规避，提高像素的显示品质。

[0053] 另外本申请还提供了第四豁口和像素畴间隙的主干电极的局部放大图10和图11，第四豁口和第四豁口电极2034均为矩形，第四豁口的长边为 $L11$ ，短边为 $W11$ ， $L11$ 大于 $14\mu\text{m}$ ， $W11$ 大于 $6\mu\text{m}$ ，位于像素畴间隙的主干电极201的宽度为 $W12$ ， $W12$ 大于 $6\mu\text{m}$ 。

- [0054] 如图12所示, 本申请实施例提供一种像素结构200中像素电极分布的第五结构对应像素暗纹仿真示意图, 各个子像素畴之间未出现不规则的暗纹, 暗纹形状均为多组十字形暗纹, 像素显示正常, 证明利用豁口分割像素分区, 可以避免显示异常的问题。
- [0055] 依据上述像素结构, 如图13所示, 本申请还提供一种液晶面板300, 该液晶面板300包括上述实施例中的像素结构, 液晶面板300还包括阵列基板、与阵列基板对位设置的彩膜基板以及位于阵列基板与彩膜基板之间的液晶层302, 像素电极3019位于阵列基板表面, 彩膜基板靠近液晶层302一侧设置有公共电极3035。
- [0056] 具体地, 阵列基板包括衬底基板3011, 在衬底基板3011表面设置有第一金属层3012和第一金属层3013, 在衬底基板3011表面设置有第一绝缘层3014, 该第一绝缘层3014覆盖第一金属层3012和第一金属层3013, 在第一绝缘层3014表面设置有多晶硅层3015, 在多晶硅层3015表面设置有第二金属层3016和第二金属层3017, 在第一绝缘层3014表面设置有覆盖多晶硅层3015的第二绝缘层3018, 在第二绝缘层3018上制备像素电极3019。彩膜基板包括衬底基板3031, 在衬底基板3031表面设置有色阻层3032、色阻层3033以及位于色阻层3032和色阻层3033黑色矩阵3034, 在色阻层3032和色阻层3033表面制备有公共电极3035, 其中, 色阻层3032和色阻层3033优选红色色阻、蓝色色阻或绿色色阻中一种色阻。
- [0057] 本申请提供一种像素结构及液晶面板, 像素结构包括像素电极, 像素电极包括主干电极、连接主干电极的分支电极、以及包围主干电极和分支电极的封口电极, 主干电极与分支电极的至少一端连接封口电极; 其中, 封口电极的长边形成有豁口电极, 豁口电极延伸至像素结构内, 并将像素电极分割为至少两个像素分区, 使得原有的1个像素分区变成多个像素分区, 利用豁口降低像素分区的长宽比, 且在分割后的像素分区内增加横向主干电极, 进一步将分割后的像素分区分割为多个像素畴, 缩短了分支电极的长度, 降低像素电极的阻抗, 提高液晶驱动信号的补偿能力, 从而使整个像素结构的暗纹异常被规避, 提高像素结构的显示品质。
- [0058] 综上, 虽然本申请已以优选实施例揭露如上, 但上述优选实施例并非用以限制本申请, 本领域的普通技术人员, 在不脱离本申请的精神和范围内, 均可作各

种更动与润饰，因此本申请的保护范围以权利要求界定的范围为准。

权利要求书

- [权利要求 1] 一种像素结构，其包括像素电极，所述像素电极包括主干电极、连接所述主干电极的分支电极、以及包围所述主干电极和所述分支电极的封口电极，所述主干电极与所述分支电极的至少一端连接所述封口电极；其中，所述封口电极的长边形成有豁口电极，所述豁口电极延伸至所述像素结构内，并将所述像素电极分割为至少两个像素分区。
- [权利要求 2] 根据权利要求1所述的像素结构，其中，所述像素结构包括对向设置的第一像素分区和第二像素分区，所述第一像素分区与所述第二像素分区之间设置有第一豁口和第二豁口，所述豁口电极包括第一豁口电极和第二豁口电极，所述第一豁口电极填补所述第一豁口，所述第二豁口电极填补所述第二豁口。
- [权利要求 3] 根据权利要求2所述的像素结构，其中，所述像素结构还包括第三像素分区，所述第三像素分区与所述第二像素分区之间设置有第三豁口和第四豁口，所述豁口电极还包括第三豁口电极和第四豁口电极，所述第三豁口电极填补所述第三豁口，所述第四豁口电极填补所述第四豁口。
- [权利要求 4] 根据权利要求3所述的像素结构，其中，所述第一豁口和所述第三豁口位于所述像素结构一侧的长边上，所述第二豁口和所述第四豁口位于所述像素结构另一侧的长边上。
- [权利要求 5] 根据权利要求3所述的像素结构，其中，所述第一像素分区、所述第二像素分区以及所述第三像素分区的长宽比小于3。
- [权利要求 6] 根据权利要求3所述的像素结构，其中，位于所述第一像素分区、所述第二像素分区以及所述第三像素分区间隙内的所述主干电极为直线型，该直线型主干电极与所述像素结构的长边平行。
- [权利要求 7] 根据权利要求3所述的像素结构，其中，所述主干电极为连续网格状结构。
- [权利要求 8] 根据权利要求3所述的像素结构，其中，所述第一像素分区、所述第二像素分区以及所述第三像素分区分别在垂直所述像素结构的长边上

向对应的像素分区内新增一条横向主干电极，以使每个像素分区内的所述主干电极由直线型变为十字型，其中，十字型的主干电极将每个像素分区划分为4个子像素分区。

[权利要求 9] 根据权利要求3所述的像素结构，其中，所述第一像素分区、所述第二像素分区以及所述第三像素分区的面积大小不同，在最大面积的像素分区内增加一条横向所述主干电极，以使最大面积的像素分区内的所述主干电极由直线型变为十字型，其余像素分区内的所述主干电极为直线型。

[权利要求 10] 根据权利要求3所述的像素结构，其中，所述第一豁口、所述第二豁口、所述第三豁口和所述第四豁口均为矩形，该矩形的长边大于14mm，短边大于5mm。

[权利要求 11] 根据权利要求3所述的像素结构，其中，所述第一像素分区、所述第二像素分区以及所述第三像素分区内的分支电极与主干电极均形成米字型。

[权利要求 12] 一种液晶面板，其包括像素结构，所述像素结构包括像素电极，所述像素电极包括主干电极、连接所述主干电极的分支电极、以及包围所述主干电极和所述分支电极的封口电极，所述主干电极与所述分支电极的至少一端连接所述封口电极；其中，所述封口电极的长边形成有豁口电极，所述豁口电极延伸至所述像素结构内，并将所述像素电极分割为至少两个像素分区；

其中，所述像素结构包括对向设置的第一像素分区和第二像素分区，所述第一像素分区与所述第二像素分区之间设置有第一豁口和第二豁口，所述豁口电极包括第一豁口电极和第二豁口电极，所述第一豁口电极填补所述第一豁口，所述第二豁口电极填补所述第二豁口。

[权利要求 13] 根据权利要求12所述的液晶面板，其中，所述像素结构还包括第三像素分区，所述第三像素分区与所述第二像素分区之间设置有第三豁口和第四豁口，所述豁口电极还包括第三豁口电极和第四豁口电极，所述第三豁口电极填补所述第三豁口，所述第四豁口电极填补所述第四

豁口。

- [权利要求 14] 根据权利要求13所述的液晶面板，其中，所述第一豁口和所述第三豁口位于所述像素结构一侧的长边上，所述第二豁口和所述第四豁口位于所述像素结构另一侧的长边上。
- [权利要求 15] 根据权利要求13所述的液晶面板，其中，所述第一像素分区、所述第二像素分区以及所述第三像素分区的长宽比小于3。
- [权利要求 16] 根据权利要求13所述的液晶面板，其中，位于所述第一像素分区、所述第二像素分区以及所述第三像素分区间隙内的所述主干电极 of 直线型，该直线型主干电极与所述像素结构的长边平行。
- [权利要求 17] 根据权利要求13所述的液晶面板，其中，所述主干电极为连续网格状结构。
- [权利要求 18] 根据权利要求13所述的液晶面板，其中，所述第一像素分区、所述第二像素分区以及所述第三像素分区分别在垂直所述像素结构的长边上向对应的像素分区内新增一条横向主干电极，以使每个像素分区内的所述主干电极由直线型变为十字型，其中，十字型的主干电极将每个像素分区划分为4个子像素分区。
- [权利要求 19] 根据权利要求13所述的液晶面板，其中，所述第一像素分区、所述第二像素分区以及所述第三像素分区的面积大小不同，在最大面积的像素分区内增加一条横向所述主干电极，以使最大面积的像素分区内的所述主干电极由直线型变为十字型，其余像素分区内的所述主干电极为直线型。
- [权利要求 20] 根据权利要求13所述的液晶面板，其中，所述第一豁口、所述第二豁口、所述第三豁口和所述第四豁口均为矩形，该矩形的长边大于14mm，短边大于5mm。

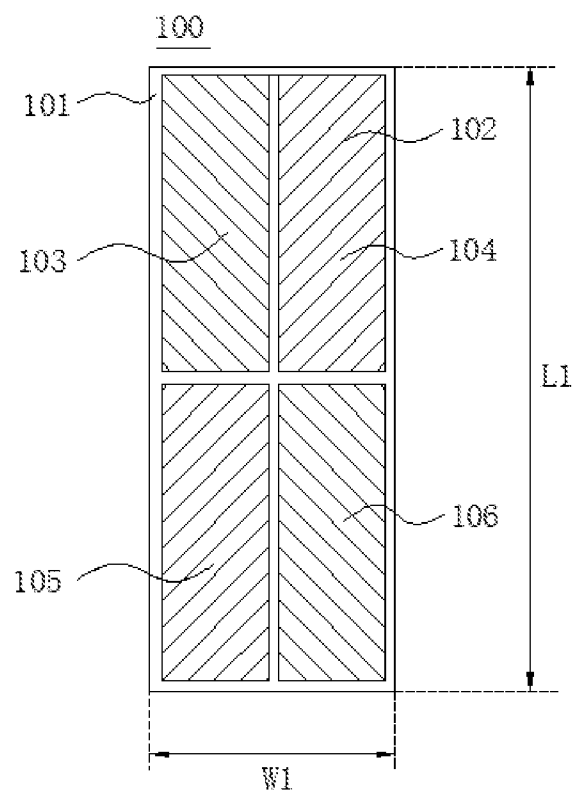


图 1

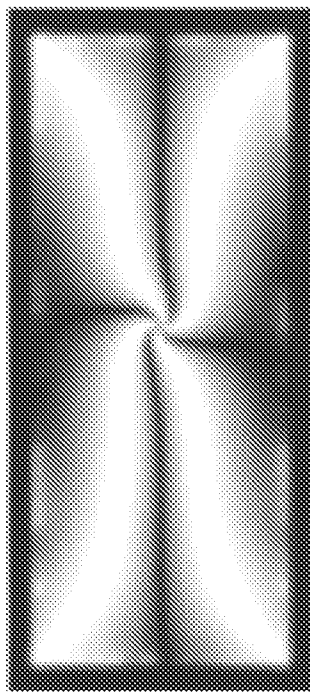


图 2

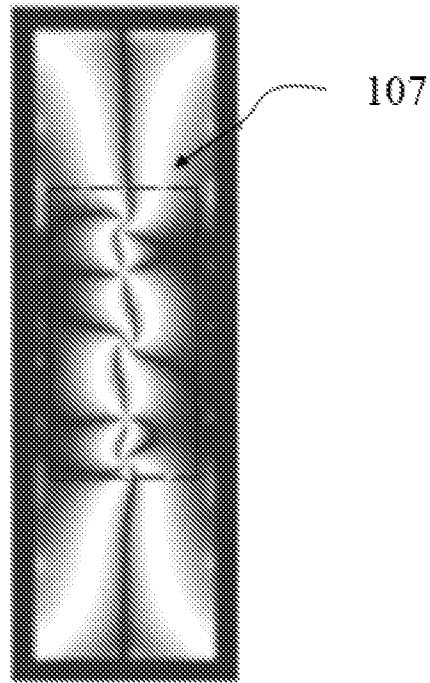


图 3

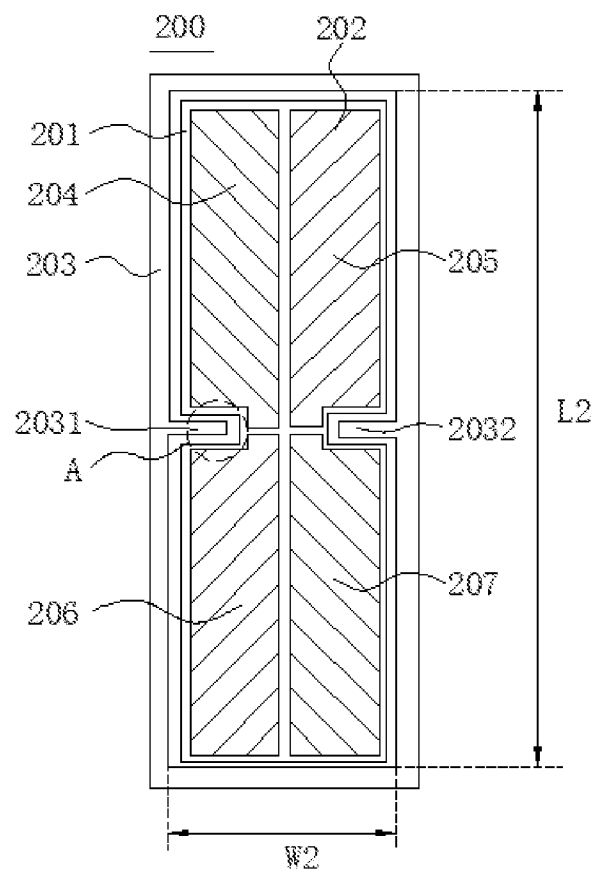


图 4

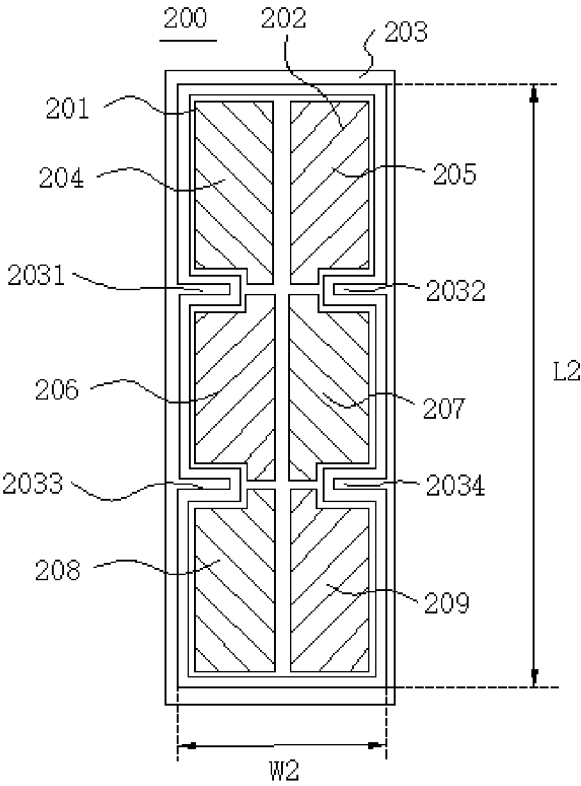


图 5

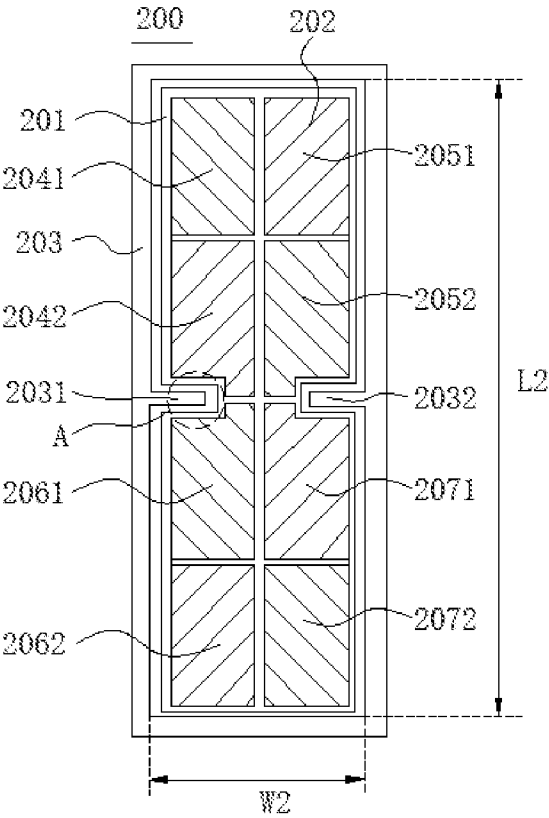


图 6

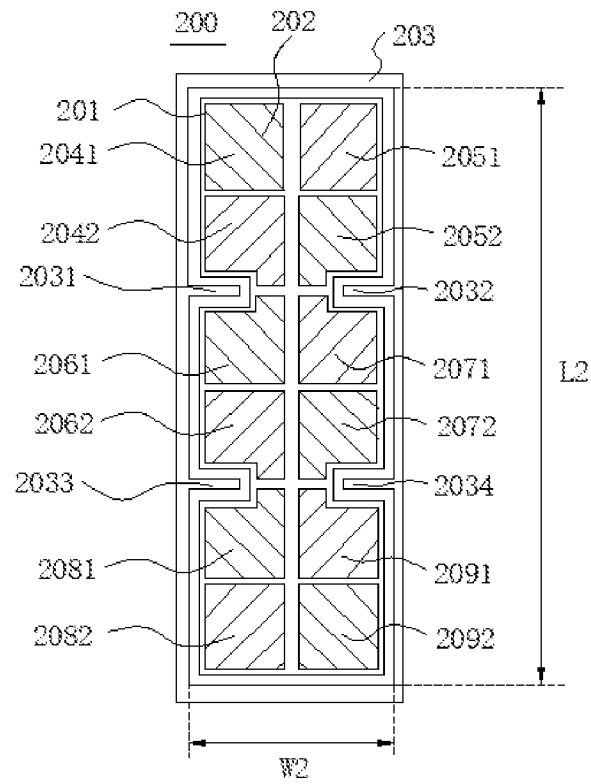


图 7

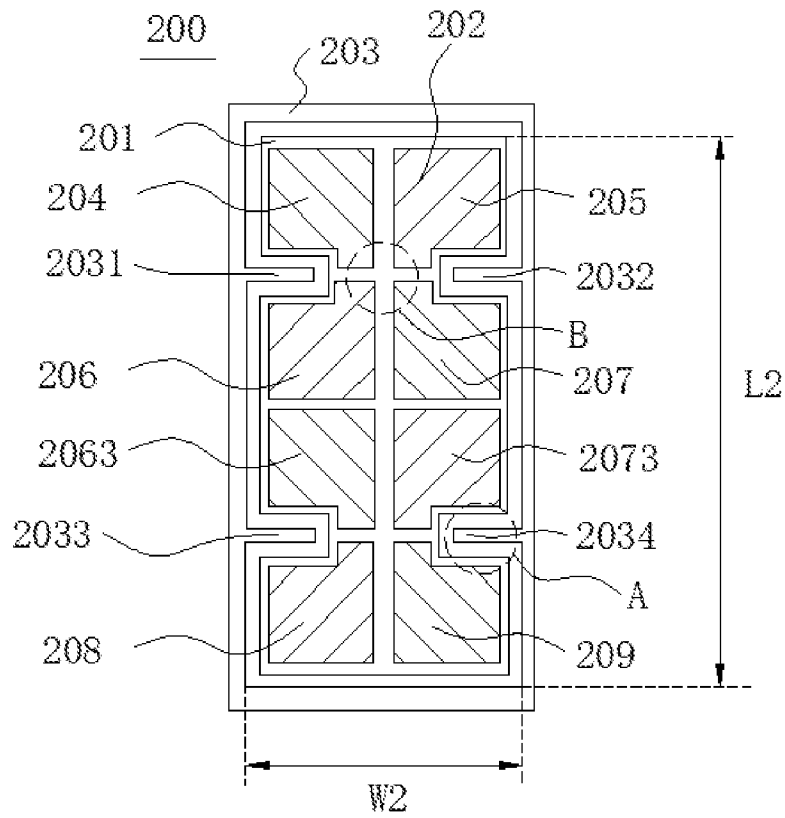


图 8

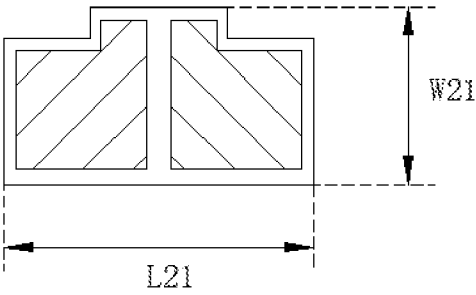


图 9

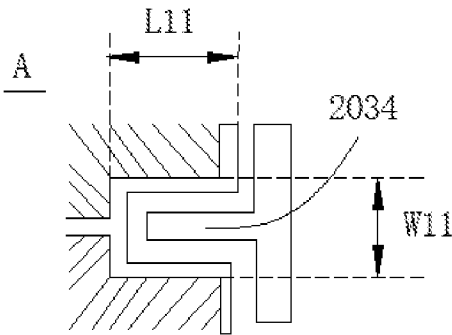


图 10

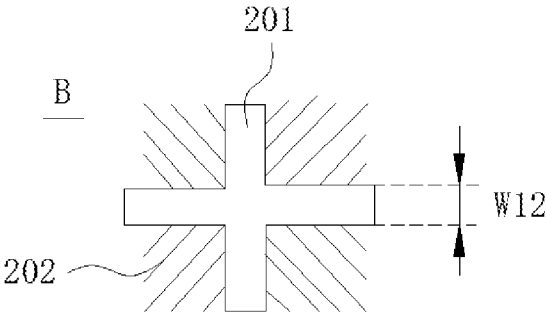


图 11

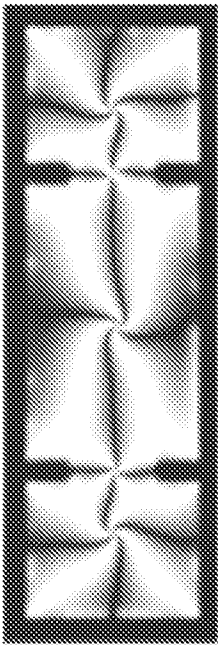


图 12

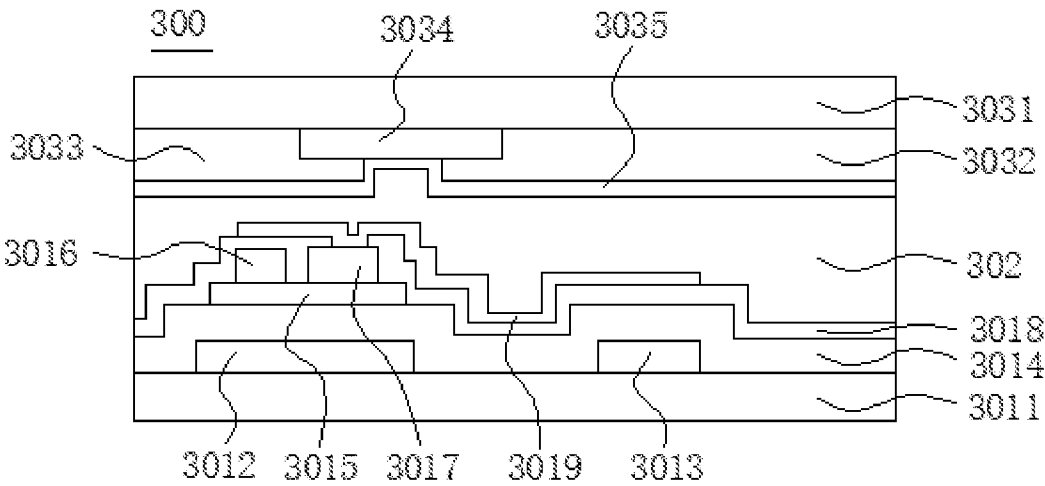


图 13

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2020/140661

A. CLASSIFICATION OF SUBJECT MATTER

G02F 1/1343(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; CNTXT; VEN; USTXT; WOTXT; EPTXT; CNKI: 像素电极, 象素电极, 画素电极, 电极, 狭缝, 分支, 条, 豁口, 切口, 口, 槽, 凹, 突, 凸, 长宽比, 封口, 封闭, 闭合, pixel, electrode, slit, open+, groove, length, width

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 107329334 A (SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) 07 November 2017 (2017-11-07) description, paragraphs [0042]-[0054], and figures 4-9	1, 2, 12
X	CN 208156379 U (HKC CO., LTD. et al.) 27 November 2018 (2018-11-27) description, paragraphs [0036]-[0084], and figures 1-5	1, 2, 12
A	CN 106094368 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 09 November 2016 (2016-11-09) entire document	1-20
A	CN 101025531 A (SAMSUNG ELECTRONICS CO., LTD.) 29 August 2007 (2007-08-29) entire document	1-20
A	CN 101238408 A (SHARP CORPORATION) 06 August 2008 (2008-08-06) entire document	1-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

12 August 2021

Date of mailing of the international search report

27 August 2021

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing
100088, China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2020/140661

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	107329334	A	07 November 2017	KR	20200034791	A	31 March 2020
				WO	2019024322	A1	07 February 2019
				CN	107329334	B	12 March 2019
				EP	3663844	A1	10 June 2020
				US	2019041705	A1	07 February 2019
				JP	2020528166	W	17 September 2020
				US	10473993	B2	12 November 2019
CN	208156379	U	27 November 2018	US	2019331967	A1	31 October 2019
				WO	2019161688	A1	29 August 2019
				US	10775673	B2	15 September 2020
CN	106094368	A	09 November 2016	CN	106094368	B	30 April 2019
				WO	2018036028	A1	01 March 2018
				US	10324340	B2	18 June 2019
				US	2018335675	A1	22 November 2018
CN	101025531	A	29 August 2007	KR	20070082953	A	23 August 2007
				US	2007195216	A1	23 August 2007
				JP	2007226232	A	06 September 2007
CN	101238408	A	06 August 2008	CN	101238408	B	01 June 2011
				WO	2007015458	A1	08 February 2007
				US	2010157213	A1	24 June 2010
				US	7995887	B2	09 August 2011
				JP	4926063	B2	09 May 2012

国际检索报告

国际申请号

PCT/CN2020/140661

A. 主题的分类

G02F 1/1343 (2006.01) i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G02F

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNABS; CNTXT; VEN; USTXT; WOTXT; EPTXT; CNKI: 像素电极, 象素电极, 画素电极, 电极, 狭缝, 分支, 条, 豁口, 切口, 口, 槽, 凹, 突, 凸, 长宽比, 封口, 封闭, 闭合, pixel, electrode, slit, open+, groove, length, width

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 107329334 A (深圳市华星光电半导体显示技术有限公司) 2017年 11月 7日 (2017 - 11 - 07) 说明书[0042]-[0054]段, 图4-9	1、2、12
X	CN 208156379 U (惠科股份有限公司 等) 2018年 11月 27日 (2018 - 11 - 27) 说明书[0036]-[0084]段, 图1-5	1、2、12
A	CN 106094368 A (深圳市华星光电技术有限公司) 2016年 11月 9日 (2016 - 11 - 09) 全文	1-20
A	CN 101025531 A (三星电子株式会社) 2007年 8月 29日 (2007 - 08 - 29) 全文	1-20
A	CN 101238408 A (夏普株式会社) 2008年 8月 6日 (2008 - 08 - 06) 全文	1-20

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2021年 8月 12日

国际检索报告邮寄日期

2021年 8月 27日

ISA/CN的名称和邮寄地址

中国国家知识产权局(ISA/CN)

中国 北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

张城

电话号码 (86-512)88997076

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2020/140661

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	107329334	A	2017年 11月 7日	KR	20200034791	A	2020年 3月 31日
				WO	2019024322	A1	2019年 2月 7日
				CN	107329334	B	2019年 3月 12日
				EP	3663844	A1	2020年 6月 10日
				US	2019041705	A1	2019年 2月 7日
				JP	2020528166	W	2020年 9月 17日
				US	10473993	B2	2019年 11月 12日
CN	208156379	U	2018年 11月 27日	US	2019331967	A1	2019年 10月 31日
				WO	2019161688	A1	2019年 8月 29日
				US	10775673	B2	2020年 9月 15日
CN	106094368	A	2016年 11月 9日	CN	106094368	B	2019年 4月 30日
				WO	2018036028	A1	2018年 3月 1日
				US	10324340	B2	2019年 6月 18日
				US	2018335675	A1	2018年 11月 22日
CN	101025531	A	2007年 8月 29日	KR	20070082953	A	2007年 8月 23日
				US	2007195216	A1	2007年 8月 23日
				JP	2007226232	A	2007年 9月 6日
CN	101238408	A	2008年 8月 6日	CN	101238408	B	2011年 6月 1日
				WO	2007015458	A1	2007年 2月 8日
				US	2010157213	A1	2010年 6月 24日
				US	7995887	B2	2011年 8月 9日
				JP	4926063	B2	2012年 5月 9日