



(12) 发明专利申请

(10) 申请公布号 CN 113632227 A

(43) 申请公布日 2021. 11. 09

(21) 申请号 202080024606.2

(22) 申请日 2020.03.11

(30) 优先权数据

2019-063315 2019.03.28 JP

(85) PCT国际申请进入国家阶段日

2021.09.26

(86) PCT国际申请的申请数据

PCT/JP2020/010549 2020.03.11

(87) PCT国际申请的公布数据

W02020/195836 JA 2020.10.01

(71) 申请人 株式会社电装

地址 日本爱知县

(72) 发明人 国枝大佳 林宏树

(74) 专利代理机构 北京集佳知识产权代理有限公司 11227

代理人 王秀辉

(51) Int.Cl.

H01L 25/10 (2006.01)

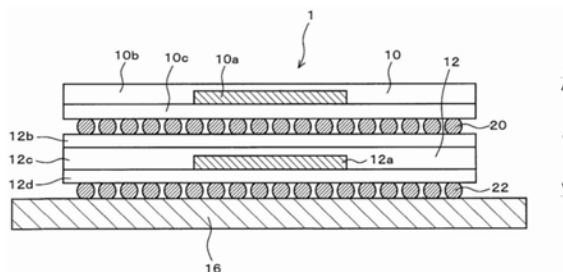
权利要求书1页 说明书7页 附图9页

(54) 发明名称

电子装置

(57) 摘要

本发明涉及电子装置。电子装置具备：上封装(10、30)，具备上芯片(10a、30a)；下封装(12、32)，具备下芯片(12a、32a)；印制电路板(16)，在上部层叠地具备上述上封装以及上述下封装；焊球(20、24)，连接上述上封装与上述下封装之间；以及焊球(22、26)，连接上述下封装与上述印制电路板之间，上述下封装的热膨胀系数设定在上述上封装的热膨胀系数与上述印制电路板的热膨胀系数之间。



1. 一种电子装置,具备:
上封装(10、30),具备上芯片(10a、30a);
下封装(12、32),具备下芯片(12a、32a);
印制电路板(16),在上部层叠地具备上述上封装以及上述下封装;
焊球(20、24),连接上述上封装与上述下封装之间;以及
焊球(22、26),连接上述下封装与上述印制电路板之间,
上述下封装的热膨胀系数设定在上述上封装的热膨胀系数与上述印制电路板的热膨胀系数之间。
2. 根据权利要求1所述的电子装置,其中,
上述下封装的热膨胀系数设定在上述上封装的热膨胀系数与上述印制电路板的热膨胀系数的中央。
3. 根据权利要求1所述的电子装置,其中,
上述上封装的热膨胀系数与上述下封装的热膨胀系数之差、和上述下封装的热膨胀系数与上述印制电路板的热膨胀系数之差的差分的绝对值被设定为 $3.5(\text{ppm}/^{\circ}\text{C})$ 以下。
4. 根据权利要求1所述的电子装置,其中,
连接上述上封装与上述下封装之间的上述焊球(24)的直径大于连接上述下封装与上述印制电路板之间的上述焊球(22)的直径。
5. 根据权利要求1所述的电子装置,其中,
在连接上述上封装与上述下封装的焊球(20)的直径小于连接上述下封装与上述印制电路板的焊球(26)的直径的情况下,上述上封装的热膨胀系数与上述下封装的热膨胀系数之差小于上述下封装的热膨胀系数与上述印制电路板的热膨胀系数之差。
6. 根据权利要求1所述的电子装置,其中,
连接上述下封装与上述印制电路板之间的焊球的直径相对于连接上述上封装与上述下封装之间的焊球的直径的比与上述下封装的热膨胀系数与上述印制电路板的热膨胀系数之差相对于上述上封装的热膨胀系数与上述下封装的热膨胀系数之差的比相等。
7. 根据权利要求1所述的电子装置,其中,
在上述下封装(12)的横向尺寸大于上述上封装(30)的横向尺寸的情况下,上述上封装的热膨胀系数与上述下封装的热膨胀系数之差大于上述下封装的热膨胀系数与上述印制电路板的热膨胀系数之差。
8. 根据权利要求1所述的电子装置,其中,
上述下封装的横向尺寸相对于上述上封装的横向尺寸的比与上述下封装的热膨胀系数与上述印制电路板的热膨胀系数之差相对于上述上封装的热膨胀系数与上述下封装的热膨胀系数之差的比相等。
9. 根据权利要求1所述的电子装置,其中,
上述下封装至少具备与连接上述上封装(10)与上述下封装(32)之间的焊球接触的上层(32b)、以及与连接上述下封装与上述印制电路板之间的焊球接触的下层(32d),
上述上层的热膨胀系数小于上述下层的热膨胀系数。

电子装置

[0001] 相关申请的交叉引用

[0002] 本申请基于2019年3月28日申请的日本申请号2019-063315,并在此引用其记载内容。

技术领域

[0003] 本公开涉及电子装置。

背景技术

[0004] 已知在印制电路板安装有层叠两个IC封装而形成的PoP (Package on Package:堆叠封装)的电子装置。

[0005] 专利文献1:日本特开2016-162815号公报

[0006] 专利文献1:日本专利5961625号公报

[0007] 在上述电子装置的情况下,在冷热循环试验时,在连接上封装与下封装的焊料连接部、连接下封装与印制电路板的焊料连接部产生焊料应变,有时产生焊料裂纹而导致连接不良。

发明内容

[0008] 本公开是鉴于上述课题而完成的,其目的在于提供一种电子装置,通过使在焊料连接部产生的焊料应变分散而使焊料应变平均化来提高焊料连接寿命,由此可靠性提高。

[0009] 在本公开的一方式中,电子装置具备:具备上芯片的上封装;具备下芯片的下封装;在上部层叠地具备上述上封装以及上述下封装的印制电路板;连接上述上封装与上述下封装之间的焊球;以及连接上述下封装与上述印制电路板之间的焊球,上述下封装的热膨胀系数设定在上述上封装的热膨胀系数与上述印制电路板的热膨胀系数之间。

[0010] 根据本公开的一方式所涉及的电子装置,通过使各热膨胀系数平均化而使在焊料连接部产生的焊料应变分散。由此能够提供提高焊料连接寿命并且可靠性提高的电子装置。

附图说明

[0011] 关于本公开的上述目的以及其它目的、特征、优点,参照附图并通过下述的详细描述会变得更加明确。在该附图中:

[0012] 图1是表示第一实施方式所涉及的电子装置的概略结构的纵剖视图,

[0013] 图2是表示第二实施方式所涉及的电子装置的概略结构的纵剖视图,

[0014] 图3是表示第三实施方式所涉及的电子装置的概略结构的纵剖视图,

[0015] 图4是表示第四实施方式所涉及的电子装置的概略结构的纵剖视图,

[0016] 图5是表示第五实施方式所涉及的电子装置的概略结构的纵剖视图,

[0017] 图6是表示第六实施方式所涉及的电子装置的概略结构的纵剖视图,

- [0018] 图7是表示第七实施方式所涉及的电子装置的概略结构的纵剖视图，
[0019] 图8是表示第八实施方式所涉及的电子装置的概略结构的纵剖视图，
[0020] 图9是表示第九实施方式所涉及的电子装置的概略结构的纵剖视图。

具体实施方式

[0021] 以下，参照附图对本公开的实施方式所涉及的电子装置进行说明。在以下的说明中对与前面出现相同的要素附加相同的附图标记或者相同的名称，并省略其说明。另外，在图中，将电子装置1的上封装10侧设为上方向，将印制电路板16侧设为下方向。

[0022] (第一实施方式)

[0023] 如图1所示，第一实施方式所涉及的电子装置1是层叠两个IC封装亦即上封装10以及下封装12而成的所谓PoP。电子装置1具备：印制电路板16(Printed Circuit Board, 以下称为PCB)、上封装10以及下封装12。在PCB16的上部在上下方向上层叠地配置有上封装10以及下封装12。电子装置1、上封装10以及下封装12呈平板大致矩形形状。

[0024] 在上封装10与下封装12之间配置有多个上焊球20。上焊球20将上封装10与下封装12之间连接。在下封装12与PCB16之间配置有多个下焊球22。下焊球22将下封装12与PCB16之间连接。

[0025] 在焊球产生的焊料应变与通过焊球连接的连接物的封装平面方向的线膨胀系数之差成比例。该情况下，在上焊球20产生的焊料应变的大小与上封装10的线膨胀系数 α_{Top} 和下封装12的线膨胀系数 α_{Bottom} 之差成比例。另外，在下焊球22产生的焊料应变的大小与下封装12的线膨胀系数 α_{Bottom} 和PCB16的线膨胀系数 α_{PCB} 之差成比例。

[0026] 上封装10具备：上芯片10a、上层10b以及下层10c。上芯片10a配置在下层10c上。上芯片10a的上表面以及侧面被上层10b覆盖。上芯片10a是在未图示的半导体基板搭载多个晶体管以及布线等而成的集成电路、即IC芯片，上层10b例如是模制树脂，下层10c例如是印制电路板。上芯片10a呈平板大致矩形形状。

[0027] 下封装12具备：下芯片12a、上层12b、中间层12c以及下层12d。下芯片12a配置在下层12d上。下芯片12a的上表面以及侧面被中间层12c覆盖。在中间层12c上配置有上层12b。下芯片12a呈平板大致矩形形状。电子装置1所具备的上封装10以及下封装12、进而上芯片10a以及下芯片12a也呈平面大致矩形形状。

[0028] 下芯片12a是在未图示的半导体基板形成多个晶体管以及布线等而成的集成电路、即IC芯片，上层12b以及下层12d例如是印制电路板，中间层12c例如是模制树脂。

[0029] 对于印制电路板16、以及构成下封装12的印制电路板亦即上层12b及下层12d而言，通过在使用树脂等电绝缘材料形成的基材配置未图示的布线来形成电路。电子装置1呈平面大致矩形形状。模制树脂由通过例如向作为热固化性树脂的环氧树脂等添加二氧化硅等填料而得的材料构成。

[0030] 在第一实施方式的电子装置1中，印制电路板16的热膨胀系数被设定为大于上封装10以及下封装12的热膨胀系数。另外，下封装12的热膨胀系数被设定为在上封装10的热膨胀系数与印制电路板16的热膨胀系数之间。此处，若将上封装10的热膨胀系数设为 α_{Top} ，将下封装12的热膨胀系数设为 α_{Bottom} ，将印制电路板16的热膨胀系数设为 α_{PCB} ，则各热膨胀系数被设定为从小到大按照 α_{Top} 、 α_{Bottom} 、 α_{PCB} 的顺序变大。

[0031] 通过以下的式(1)计算上封装10、下封装12以及印制电路板16的热膨胀系数。

$$[0032] \quad \alpha = (\alpha_f E_f V_f + \alpha_m E_m V_m + \dots) / (E_f V_f + E_m V_m + \dots)$$

[0033] \dots (1)

[0034] 式(1)是所谓的Turner的式子,在式(1)中, α 是线膨胀系数,E是弹性率,V是体积, $V_f + V_m + \dots = 1$ 。

[0035] 在第一实施方式所涉及的电子装置1中,设定各热膨胀系数,以便以下的式(2)成立。

$$[0036] \quad \alpha_{\text{Top}} < \alpha_{\text{Bottom}} < \alpha_{\text{PCB}} \dots (2)$$

[0037] 还优选将下封装12的热膨胀系数设定为上封装10的热膨胀系数与印制电路板16的热膨胀系数的大致中央。该情况下,以下的式(3)成立。

$$[0038] \quad \alpha_{\text{Bottom}} - \alpha_{\text{Top}} = \alpha_{\text{PCB}} - \alpha_{\text{Bottom}} \dots (3)$$

[0039] 并且,该情况下,优选上封装10的热膨胀系数与下封装12的热膨胀系数之差和下封装12的热膨胀系数与印制电路板16的热膨胀系数之差的差分的绝对值为3.5(ppm/°C)以下。换句话说,在将上焊球20的直径设为 Φ_{Top} ,将下焊球22的直径设为 Φ_{Bottom} 的情况下,设定上封装10、下封装12以及印制电路板16的热膨胀系数,以便以下的式(4)成立。

$$[0040] \quad |(\alpha_{\text{Bottom}} - \alpha_{\text{Top}}) - (\alpha_{\text{PCB}} - \alpha_{\text{Bottom}})| \leq 3.5 \text{ (ppm/°C)} \dots (4)$$

[0041] 另外,在第一实施方式所涉及的电子装置1中,配置在上封装10与下封装12之间的上焊球20的直径被设定为与配置在下封装12与印制电路板16之间的下焊球22的直径大致相同。由于上焊球20与下焊球22的直径为同等程度,所以与上封装10和下封装12以及下封装12和印制电路板16的接触面积、及焊球的耐破坏性为同等程度。因此,上焊球20和下焊球22的对焊料应变的耐裂纹性大致为同等程度。

[0042] 该情况下,设定上封装10、下封装12以及印制电路板16的热膨胀系数,以便以下的式(5)成立。

$$[0043] \quad \text{在 } \Phi_{\text{top}} = \Phi_{\text{bottom}} \text{ 时, } (\alpha_{\text{Bottom}} - \alpha_{\text{Top}}) \doteq (\alpha_{\text{PCB}} - \alpha_{\text{Bottom}}) \dots (5)$$

[0044] 能够如以下那样控制上封装10、下封装12以及印制电路板16各自的热膨胀系数。首先,如果增大上封装10、下封装12以及印制电路板16的厚度,则热膨胀系数变大,如果减小厚度,则热膨胀系数变小。另外,如果增大构成这些的由模制树脂构成的上层10b、中间层12c的厚度,则能够增大热膨胀系数。

[0045] 另外,若增大印制电路板16、由印制电路板构成的上封装10的下层10c、下封装12的上层12b以及下层12d具备的未图示的阻焊剂、预浸料层以及芯层的厚度,或者用作未图示的铜布线的铜箔的厚度、残存率,则能够增大热膨胀系数,若减小这些则能够减小热膨胀系数。

[0046] 此外,在上述实施方式中,能够通过控制下封装12的热膨胀系数来使上述式(2)~(5)成立,所以只要控制下封装12的热膨胀系数就足够了,但并不是限制上封装10以及印制电路板16的热膨胀系数的控制。

[0047] 根据上述说明的第一实施方式所涉及的电子装置1,起到以下的效果。

[0048] 由于印制电路板16的热膨胀系数较大,所以由于热变动而膨胀的比率较大。与此相比较,上封装10的热膨胀系数较小,所以由于热变动而膨胀的比率比印制电路板16小。因此,在产生热变动的情况下,在由膨胀引起的尺寸的变动较大的印制电路板16与由膨胀引

起的尺寸的变动较小的上封装10之间产生应变,所以在下封装12的热膨胀系数接近上封装10或者印制电路板16中的任意一个的情况下,由于焊料应变集中在上焊球20或者下焊球22的任意一方,焊料应变变大,所以产生焊料裂纹。

[0049] 例如,在上封装10与下封装12的热膨胀系数接近的情况下,焊料应变集中于配置在下封装12与印制电路板16之间的下焊球22,所以在下焊球22中容易产生焊料裂纹。另外,在下封装12和印制电路板16的热膨胀系数接近的情况下,焊料应变集中于配置在上封装10与下封装12之间的上焊球20,所以在上焊球20中容易产生焊料裂纹。

[0050] 根据第一实施方式,在上封装10与印制电路板16之间夹设有上述所说明的结构的下封装12。由此,能够通过下封装12使由热变动引起的上封装10与印制电路板16之间的应变平均化。因此,由于能够抑制焊料应变集中在上焊球20或者下焊球22的任意一方,所以能够减少焊料应变的集中来抑制焊料裂纹的产生。这样,能够提供一种电子装置,通过使在焊料连接部产生的焊料应变分散而使焊料应变平均化来提高焊料连接寿命,由此可靠性提高。

[0051] (第二实施方式以及第三实施方式)

[0052] 接下来参照图2以及图3对第二实施方式以及第三实施方式进行说明。在第二实施方式以及第三实施方式中,电子装置1具备与第一实施方式几乎相同的结构,但在以下的点不同。

[0053] 如图2所示,在第二实施方式所涉及的电子装置1中,设置有上焊球24,该上焊球24配置在上封装10与下封装12之间,并将上封装10与下封装12之间连接。上焊球24的直径 Φ_{Top} 被设定为大于配置在下封装12与印制电路板16之间的下焊球22的直径 Φ_{Bottom} 。

[0054] 焊球的直径越大则越能够增大与焊球接触的上层或下层的接触面积。另外,焊球的大小越大,则焊球本身的耐破坏性越高。因此,焊球的直径越大,则焊料连接部的耐裂纹性越高。

[0055] 在上封装10与下封装12之间的热膨胀系数之差较大且焊料应变较大的情况下,通过增大上焊球24的大小,能够确保耐裂纹性。换句话说,若在上封装10与下封装12之间配置大小较大的上焊球24,则即使在上封装10与下封装12之间的焊料应变较大的情况下,也能够确保耐裂纹性。

[0056] 在第二实施方式中,由于上焊球24的直径较大,所以即使上封装10与下封装12之间的热膨胀系数之差较大,也能够提高基于上焊球24的焊料连接部的耐裂纹性,所以抑制裂纹的产生。

[0057] 此处,当将上封装10的热膨胀系数设为 α_{Top} ,将下封装12的热膨胀系数设为 α_{Bottom} ,将印制电路板16的热膨胀系数设为 α_{PCB} 时,在第二实施方式所涉及的电子装置1中,设定热膨胀系数,以便以下的式(6)成立。

[0058] 在 $\Phi_{top} > \Phi_{bottom}$ 时, $(\alpha_{Bottom} - \alpha_{Top}) > (\alpha_{PCB} - \alpha_{Bottom}) \cdots (6)$

[0059] 另一方面,如图3所示,示出第三实施方式所涉及的电子装置1的直径较大的焊球的配置场所与图2所示的第二实施方式所涉及的电子装置1上下相反的状态。如图3所示,构成为上焊球20的直径 Φ_{Top} 小于配置在下封装12与印制电路板16之间的下焊球26的直径 Φ_{Bottom} 。该情况下,由于下焊球26的直径大于上焊球20的直径,所以即使下封装12与印制电路板16之间的热膨胀系数之差较大,也能够抑制下焊球26的裂纹的产生。

[0060] 在下封装12与印制电路板16之间的热膨胀系数之差较大且焊料应变较大的情况下,通过增大下焊球26的大小,能够确保耐裂纹性。换句话说,若在下封装12与印制电路板16之间配置大小较大的下焊球26,则即使在下封装12与印制电路板16之间的焊料应变较大的情况下,也能够确保耐裂纹性。

[0061] 此时,设定热膨胀系数,以便以下的式(7)成立。

[0062] 在 $\Phi_{top} < \Phi_{bottom}$ 时, $(\alpha_{Bottom} - \alpha_{Top}) < (\alpha_{PCB} - \alpha_{Bottom}) \cdots (7)$

[0063] 换句话说,在连接上封装与下封装的焊球20的直径 Φ_{Top} 小于连接下封装与印制电路板的焊球26的直径 Φ_{bottom} 的情况下,上封装的热膨胀系数 α_{Top} 与下封装的热膨胀系数 α_{Bottom} 之差小于下封装的热膨胀系数 α_{Bottom} 与印制电路板的热膨胀系数 α_{PCB} 之差。

[0064] 此外,在上述的第二实施方式以及第三实施方式中,在上焊球24以及下焊球26为椭圆的情况下,将椭圆的长径作为直径。

[0065] 另外,焊球的耐焊料裂纹性与焊球的直径成比例。因此,能够将下封装12与印制电路板16之间的热膨胀系数之差相对于上封装10与下封装12之间的热膨胀系数之差的比设定为与下焊球22的直径 Φ_{Bottom} 相对于上焊球24的直径 Φ_{Top} 的比大致相等。

[0066] 此时,设定各热膨胀系数以及上焊球的直径,以便式(8)成立。

[0067] $\Phi_{top} : \Phi_{bottom}$ 时, $(\alpha_{Bottom} - \alpha_{Top}) : (\alpha_{PCB} - \alpha_{Bottom}) \cdots (8)$

[0068] 换句话说,连接下封装与印制电路板之间的焊球的直径 Φ_{bottom} 相对于连接上封装与下封装之间的焊球的直径 Φ_{top} 的比与下封装的热膨胀系数 α_{Bottom} 与印制电路板的热膨胀系数 α_{PCB} 之差相对于上封装的热膨胀系数 α_{Top} 与下封装的热膨胀系数 α_{Bottom} 之差的比相等。

[0069] 由此,能够根据上封装10、下封装12、印制电路板16各自之间的各热膨胀系数之差、即焊料应变的大小,将上焊球24或者下焊球26配置为能够确保焊料连接部的裂纹性。换句话说,针对上封装10、下封装12、印制电路板16之间的各热膨胀系数之差较大的场所、即焊料应变较大的场所,能够增大上焊球24或者下焊球26的大小,以提高焊料连接部的耐裂纹性。因此,能够高效地提高电子装置1的耐裂纹性。

[0070] 根据第二实施方式以及第三实施方式所涉及的电子装置1,得到与第一实施方式所涉及的电子装置1相同的效果。

[0071] (第四实施方式)

[0072] 接下来,参照图4对第四实施方式所涉及的电子装置1进行说明。在第四实施方式中,配置在电子装置1的上侧的上封装30的横向尺寸 L_{Top} 被设定为小于配置在下侧的下封装12的横向尺寸 L_{Bottom} 。

[0073] 此处,对于封装的热变动引起的尺寸变动,封装的横向尺寸较大的一方更大。因此,横向尺寸较大的封装中的焊料应变比横向尺寸较小的封装大。

[0074] 在第四实施方式所涉及的电子装置1中,配置在下侧的下封装12的横向尺寸 L_{Bottom} 大于上封装30的横向尺寸 L_{Top} 。因此,下封装12的下焊球22中的焊料应变比上封装30的上焊球20中的焊料应变大。

[0075] 因此,在第四实施方式中,在上封装30的横向尺寸 L_{Top} 大于下封装12的横向尺寸 L_{Bottom} 的情况下,将上述上封装的热膨胀系数与上述下封装的热膨胀系数之差设定为大于上述下封装的热膨胀系数与上述印制电路板的热膨胀系数之差。

[0076] 换句话说,设定热膨胀系数,以便下述式(9)成立。

[0077] 在 $L_{\text{Top}} < L_{\text{Bottom}}$ 的情况下, $(\alpha_{\text{Bottom}} - \alpha_{\text{Top}}) > (\alpha_{\text{PCB}} - \alpha_{\text{Bottom}}) \cdots (9)$

[0078] 换句话说,在下封装12的横向尺寸 L_{Bottom} 大于上封装30的横向尺寸 L_{Top} 的情况下,上封装的热膨胀系数 α_{Top} 与下封装的热膨胀系数 α_{Bottom} 之差大于下封装的热膨胀系数 α_{Bottom} 与印制电路板的热膨胀系数 α_{PCB} 之差。

[0079] 另外,焊料应变与封装的横向尺寸成比例。因此,通过以使上封装30的横向尺寸 L_{Top} 与下封装12的横向尺寸 L_{Bottom} 之比与上封装30的热膨胀系数与下封装12的热膨胀系数之差的比大致相等的方式设定热膨胀系数,能够使焊料应变平均化。

[0080] 换句话说,设定热膨胀系数,以便下述式(10)成立。

[0081] 在 $L_{\text{Top}} : L_{\text{Bottom}}$ 的情况下, $(\alpha_{\text{Bottom}} - \alpha_{\text{Top}}) > (\alpha_{\text{PCB}} - \alpha_{\text{Bottom}}) \cdots (10)$

[0082] 换句话说,下封装的横向尺寸 L_{Bottom} 相对于上封装的横向尺寸 L_{Top} 的比与下封装的热膨胀系数 α_{Bottom} 与印制电路板的热膨胀系数 α_{PCB} 之差相对于上封装的热膨胀系数 α_{Top} 与下封装的热膨胀系数 α_{Bottom} 之差的比相等。

[0083] 根据第四实施方式所涉及的电子装置1,得到与第一实施方式所涉及的电子装置1相同的效果。

[0084] (第五实施方式)

[0085] 接下来,对第五实施方式所涉及的电子装置1进行说明。如图5所示,电子装置1的下封装32具备由下芯片32a、上层32b、中间层32c以及下层32d构成的多层结构。与第一实施方式~第四实施方式同样地,在第五实施方式中也假定印制电路板16的热膨胀系数大于上封装10的热膨胀系数的情况。

[0086] 在第五实施方式中,将下层32d的热膨胀系数设定为大于上层32b的热膨胀系数。换句话说,将上层32b的热膨胀系数设定为小于下层32d的热膨胀系数。这样,由于热膨胀系数较小的上层32b经由上焊球20与热膨胀系数较小的上封装10连接,热膨胀系数较大的下层32d经由下焊球22与热膨胀系数较大的印制电路板16连接,所以在上焊球20、22的连接区域中,热膨胀系数之差进一步变小。由此,能够使焊料应变平均化。

[0087] 此时,设定热膨胀系数,以便下述式(11)成立。

[0088] 在 $\alpha_{\text{Top}} < \alpha_{\text{Bottom}} < \alpha_{\text{PCB}}$ 时, $\alpha_{\text{Bottom up}} < \alpha_{\text{Bottom low}} \cdots (11)$

[0089] 在式(11)中, $\alpha_{\text{Bottom up}}$ 是下封装32的上层32b的热膨胀系数, $\alpha_{\text{Bottom low}}$ 是下层32d的热膨胀系数。

[0090] 根据第五实施方式所涉及的电子装置1,得到与第一实施方式所涉及的电子装置1相同的效果。

[0091] (第六实施方式)

[0092] 接下来,对第六实施方式所涉及的电子装置1进行说明。如图6所示,在第六实施方式所涉及的电子装置1中,以上芯片10a与下芯片12a的长边方向的长度以及长边方向的端部位置S一致的方式配置上封装10和下封装12。由此,能够使上封装10和上焊球20的热变动引起的翘曲形状一致,所以能够提高上封装10与下封装12之间的焊料连接部的耐焊料裂纹性。

[0093] (第七实施方式)

[0094] 接下来,对第七实施方式所涉及的电子装置1进行说明。如图7所示,在第七实施方式所涉及的电子装置1中,以上芯片10a与下芯片12a的长边方向的长度以及长边方向的端

部位置G一致的方式配置上封装10和下封装12。并且,与端部位置G一致地在上封装10与下封装12之间以及下封装12与印制电路板16之间设置不存在焊球的焊球缺失部33。由此,由于在焊料应变局部地变大的端部位置G设置焊球缺失部33,所以能够抑制端部位置G附近的焊料裂纹。

[0095] (第八实施方式)

[0096] 接下来,对第八实施方式所涉及的电子装置1进行说明。如图8所示,在第八实施方式所涉及的电子装置1中,上封装36在内部在横向并列地具备上芯片36a以及上芯片36b。而且,上芯片36a以及上芯片36b的大致中央部被配置为与下封装12的下芯片12a的端部位置H一致。

[0097] 若这样构成,则作为IC芯片的上芯片36a以及上芯片36b是刚性的,所以能够抑制下封装12的下芯片12a端部位置H中的翘曲,并能够减少电子装置1的焊料应变。

[0098] (第九实施方式)

[0099] 接下来,对第九实施方式所涉及的电子装置1进行说明。如图9所示,在第九实施方式所涉及的电子装置1中,在下封装12上具备上封装40以及上封装42。上封装40具备:上芯片40a、上层40b以及下层40c。上封装42具备:上芯片42a、上层42b以及下层42c。上封装40与上封装42在横向并列地配置在下封装12上。此时,与下芯片12a的端部位置H一致地配置上封装40、上芯片40a、上封装42、上芯片42a的中央部。

[0100] 若这样构成,则上封装40、上芯片40a以及上封装42、上芯片42a是刚性的,所以能够抑制下封装12的下芯片12a的端部位置H中的翘曲。因此,由此能够减少电子装置1的焊料应变。

[0101] 本公开依照实施例进行了描述,但应该理解本公开并不限于该实施例、结构。本公开也包含各种变形例、同等范围内的变形。除此之外,各种组合、方式以及在它们中仅包含一要素,其以上,或者其以下的其它组合、方式也在本公开的范畴、思想范围内。

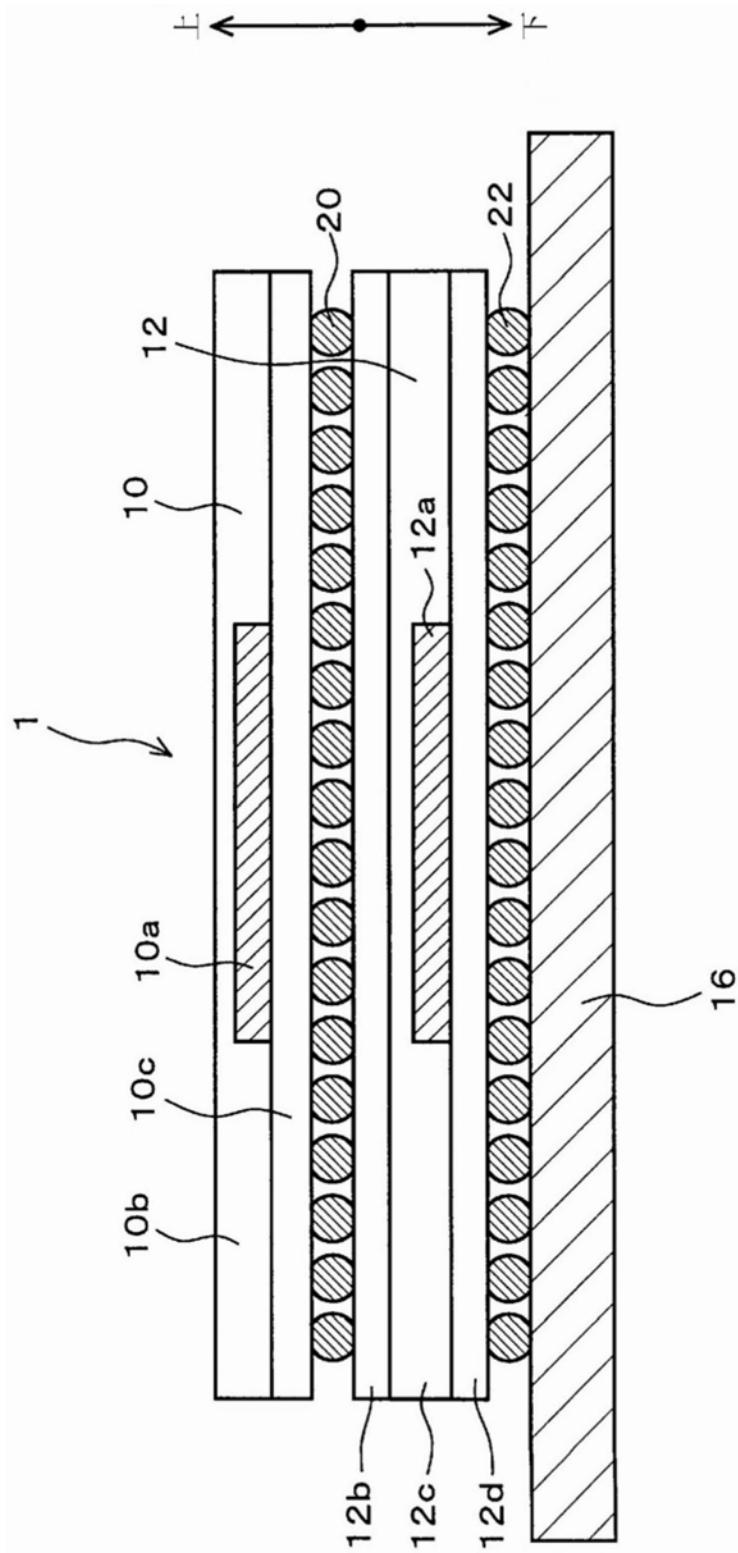


图1

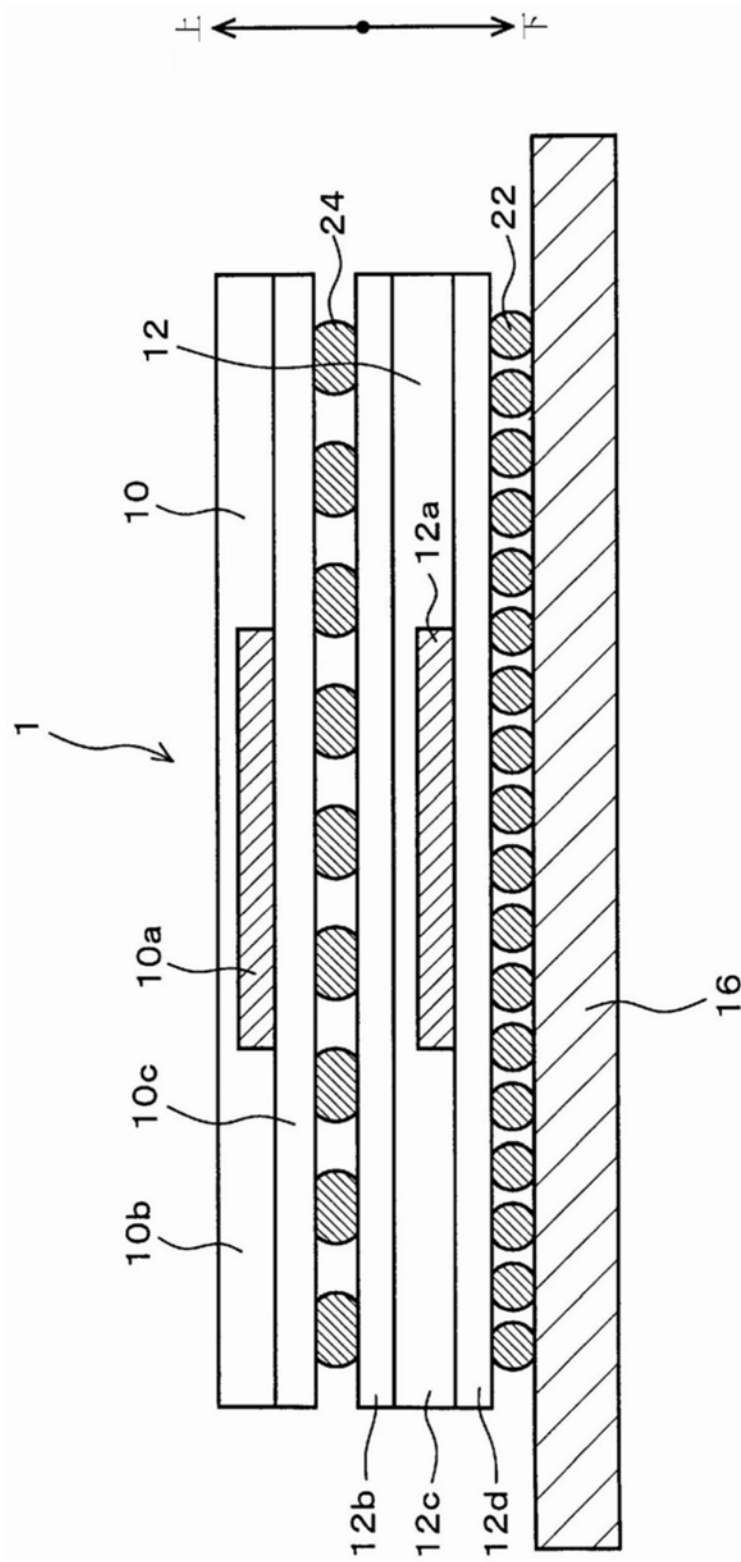


图2

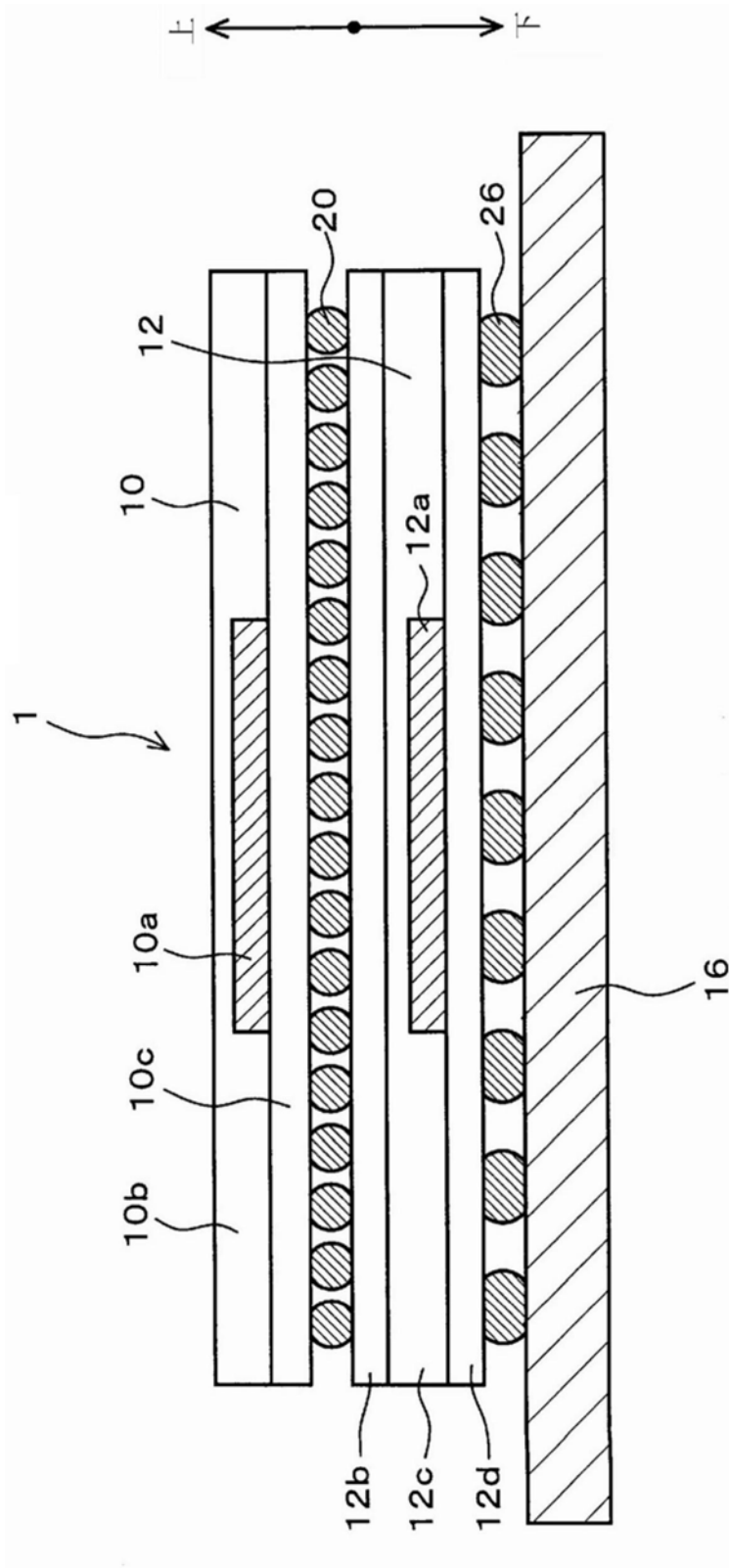


图3

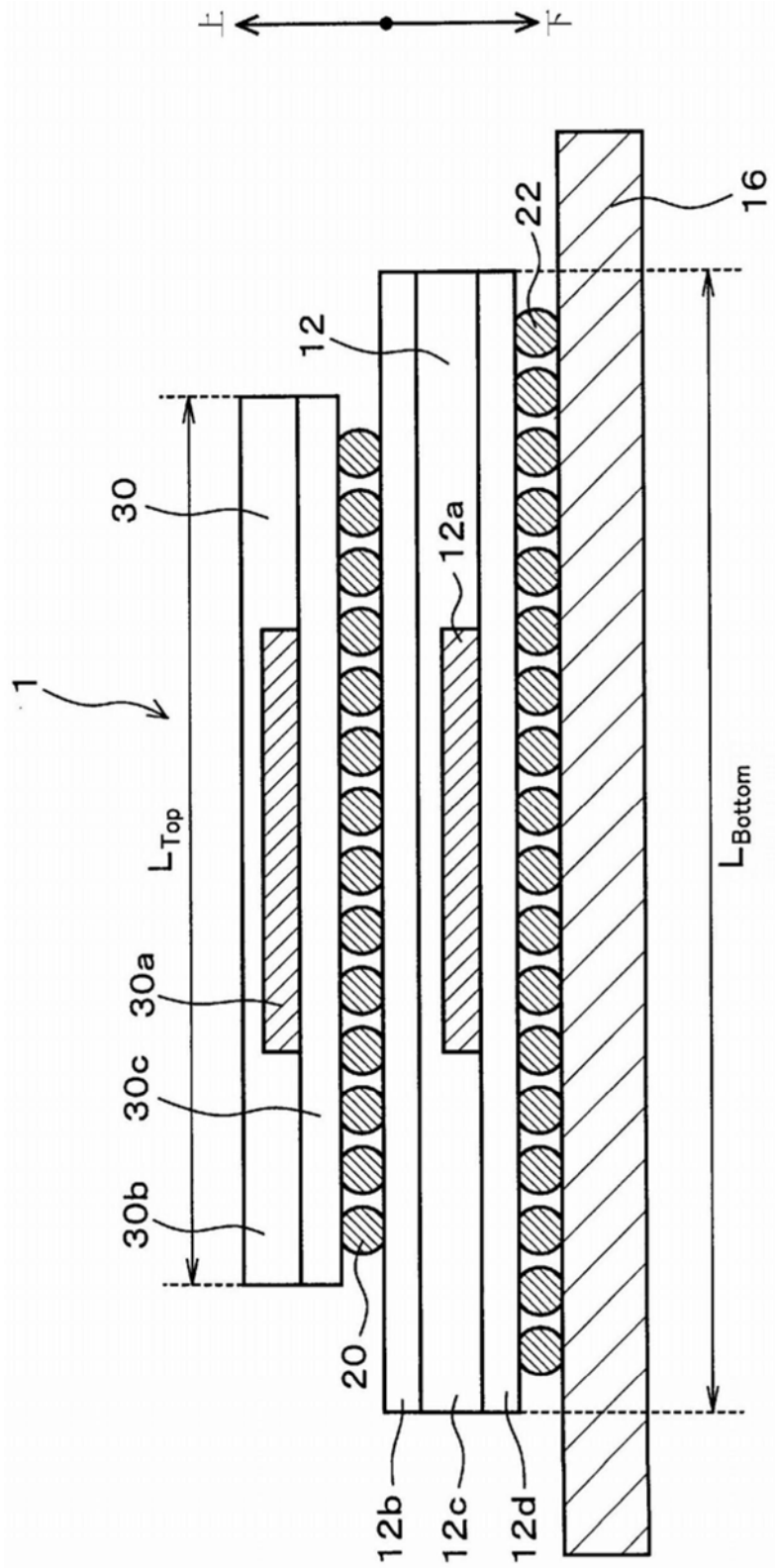


图4

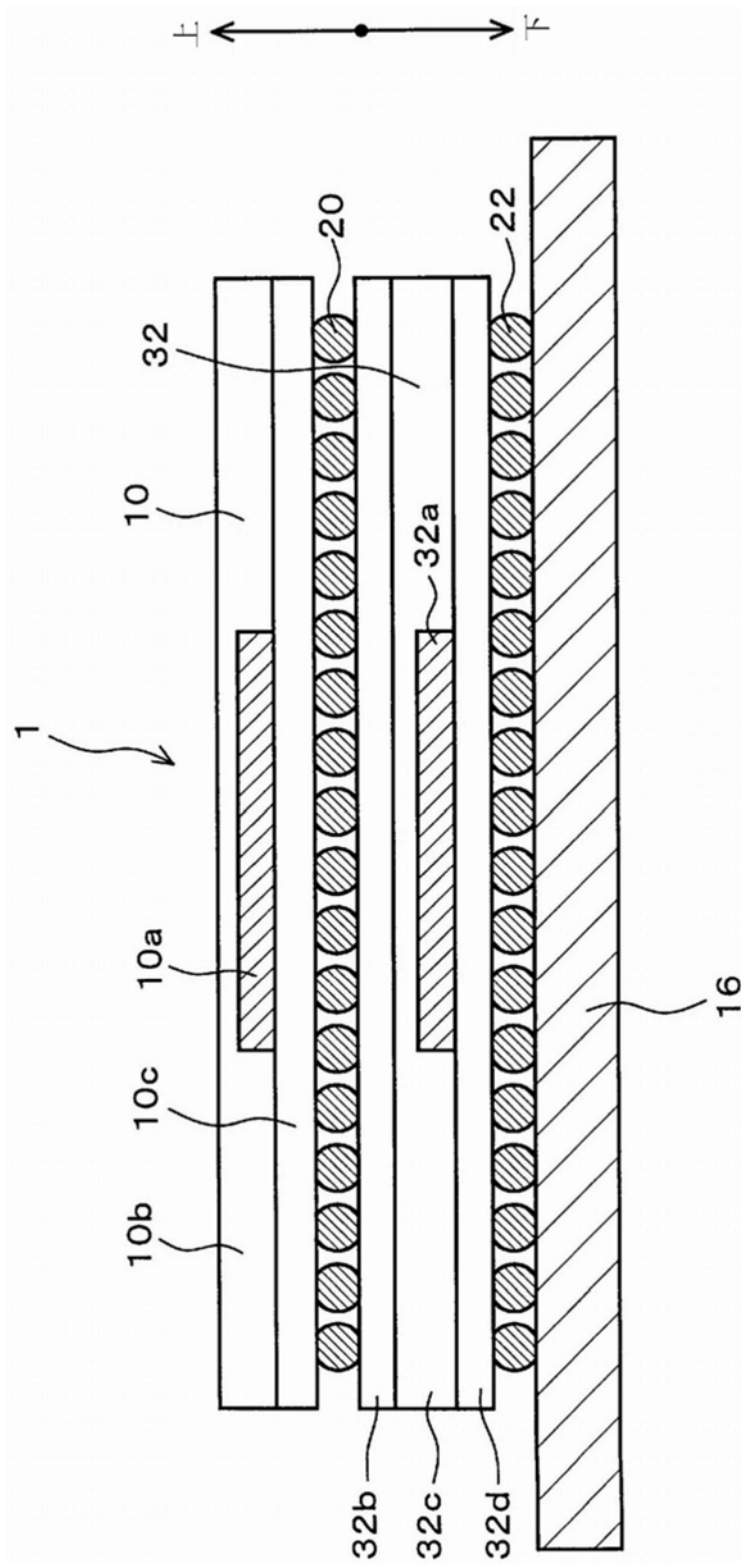


图5

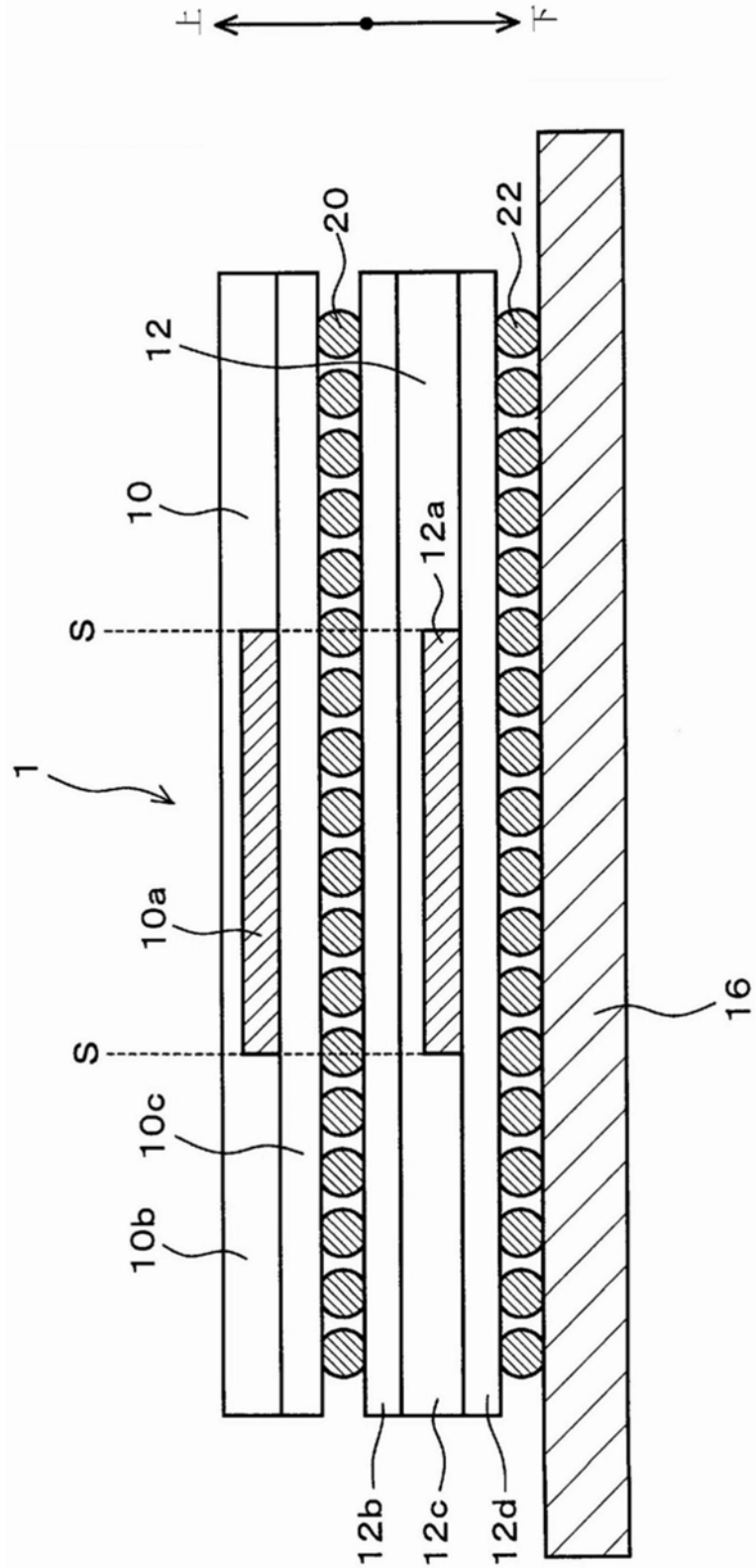


图6

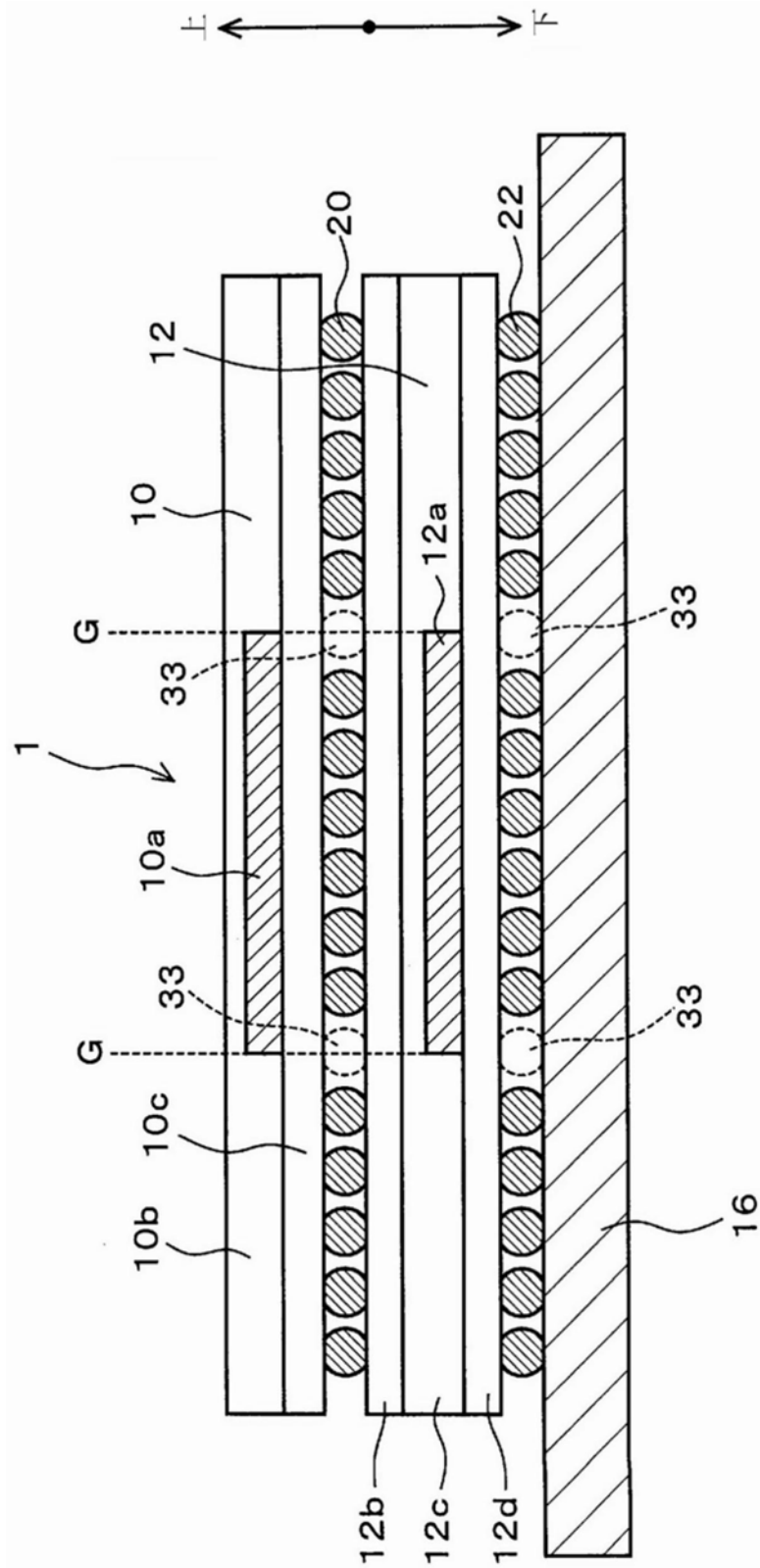


图7

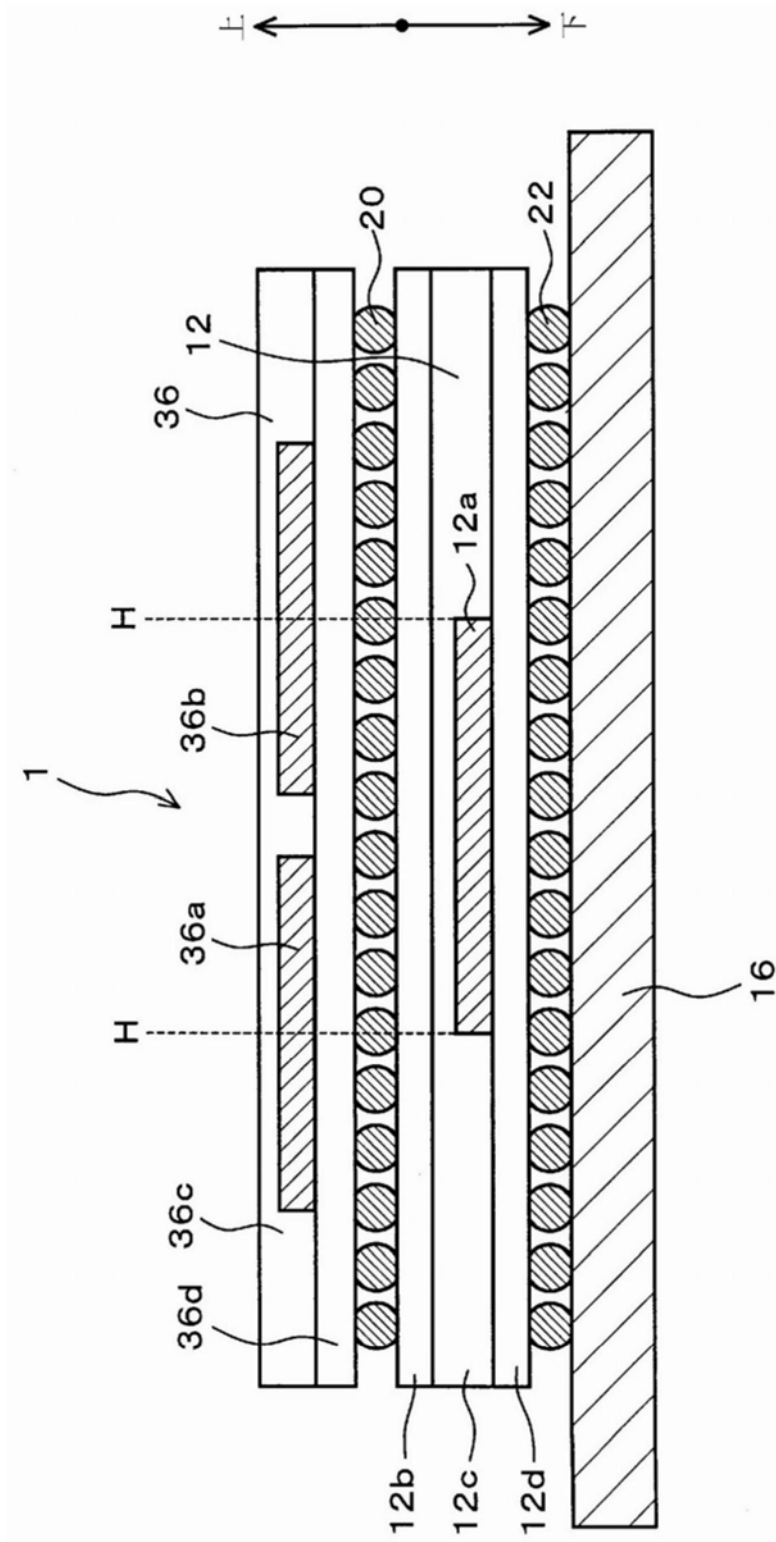


图8

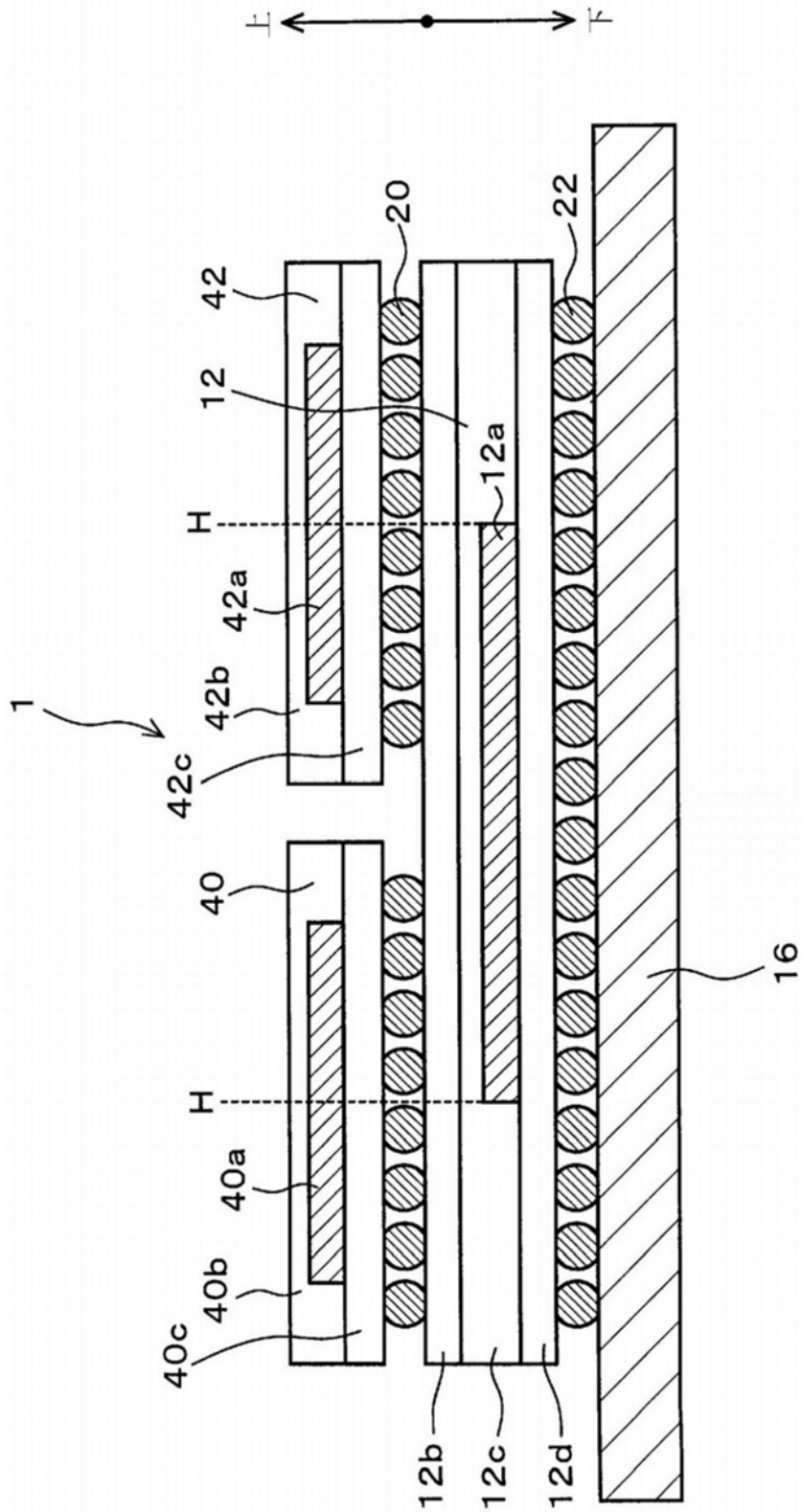


图9