

Союз Советских  
Социалистических  
Республик



Государственный комитет  
СССР  
по делам изобретений  
и открытий

Всероссийский  
патентно-технический  
бюллетень МБА

# О П И С А Н И Е ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 777824

- (61) Дополнительное к авт. свид-ву —  
(22) Заявлено 26.12.78 (21) 2702759/18-21 с присоединением заявки —  
(51) М.Кл.<sup>3</sup> Н 03 К 23/00  
(23) Приоритет —  
(43) Опубликовано 07.11.80. Бюллетень № 41  
(53) УДК 621.377.44 (088.8)  
(45) Дата опубликования описания 04.12.80

(72) Авторы  
изобретения

А. В. Шанин и Е. С. Заводий

(71) Заявитель

## (54) ПЕРЕСТРАИВАЕМЫЙ ДЕЛИТЕЛЬ ЧАСТОТЫ СЛЕДОВАНИЯ ИМПУЛЬСОВ

1

Изобретение относится к цифровым делителям частоты следования импульсов и может быть использовано в цифровых синтезаторах частоты и устройствах синхронизации цифровых систем.

Известно устройство для деления частоты импульсов, содержащее счетчик, триггеры, вентили, инвертор и генератор эталонного сигнала [1].

Недостатком данного устройства является недостаточно высокая скорость измерения коэффициента деления.

Известно также устройство, содержащее двоичный счетчик импульсов, включающий в себя буферный и информационный регистры и сумматор, формирователь синхроимпульсов, выходы которого соединены со входами синхронизации счетчика импульсов, первый — непосредственно, а второй — через элемент И, инверторы, элементы И — ИЛИ, триггер, элемент ИЛИ и два элемента сравнения, первые входы первого из которых соединены с разрядными выходами счетчика импульсов, первые входы второго — с выходами элементов И — ИЛИ, а вторые входы обоих элементов сравнения — с шиной управления [2].

Недостатком данного устройства является сложность.

2

Целью изобретения является упрощение устройства.

Поставленная цель достигается тем, что в перестраиваемый делитель частоты следования импульсов, содержащий двоичный счетчик импульсов, формирователь синхроимпульсов, первый выход которого соединен с первым входом синхронизации двоичного счетчика импульсов, а второй выход — непосредственно с первым входом первого элемента И, второй вход которого подключен ко входу инвертора и выходу элемента сравнения, а через второй элемент И, второй вход которого подключен к выходу инвертора, — со вторым входом синхронизации двоичного счетчика импульсов, разрядные выходы которого соединены с первыми входами элемента сравнения, вторые входы которого подключены к кодовой шине, элемент ИЛИ и триггер, введены дополнительный элемент И и дополнительные триггеры, первый вход первого из которых соединен с шиной управления, второй вход — с выходом первого элемента И, первый выход — с первым установочным входом двоичного счетчика импульсов и первым входом триггера и второй выход — со вторым установочным входом счетчика импульсов и первым входом элемента ИЛИ, второй вход которого соединен с выходом

дополнительного элемента И, первый вход которого соединен с первым выходом формирователя синхроимпульсов, второй вход — с выходом триггера, второй вход которого соединен со вторым входом синхронизации двоичного счетчика импульсов, а выход элемента ИЛИ подключен ко входу второго дополнительного триггера.

На чертеже представлена структурная электрическая схема устройства.

Оно содержит формирователь 1 синхроимпульсов, счетчик 2 двоичных импульсов; регистр 3 информационный двоичного счетчика импульсов, регистр 4 буферный двоичного счетчика импульсов, сумматор 5 двоичного счетчика импульсов, элемент 6 сравнения, элементы И 7—9, инвертор 10, триггеры 11—13, элемент ИЛИ 14. Триггеры 11, 13 выполнены со счетным входом.

Перестраиваемый делитель частоты следования импульсов работает следующим образом.

Частота  $f_{вх}$  поступает на формирователь 1, на первом выходе которого формируется импульсная последовательность (С1) с частотой и фазой, равными частоте и фазе входного сигнала  $f_{вх}$  а на втором выходе — импульсная последовательность (С2) с частотой  $f_{вх}$  отстающая по фазе на  $180^\circ$  (сдвинутая на величину  $T_{вх}/3$ ). В зависимости от формы входного сигнала, конкретная реализация формирователя 1 может быть различной.

В исходном состоянии на выходе элемента 6 присутствует «нулевой» потенциал, запрещающий прохождение синхроимпульсов С1 через элемент 7 и через инвертор 10 разрешающий прохождение С1 через элемент 8 на синхровход (С) регистра 4.

С поступлением каждого импульса С1 содержимое регистра 3 переписывается в регистр 4, при этом на выходе сумматора 5 формируется число, равное сумме содержимого  $(n-1)$ -го старших разрядов регистра 4 и значения первого разряда регистра 4 (все разряды —  $2^0=1$ ).

Таким образом, с приходом каждого импульса серии С2 содержимое регистра 3 увеличивается на единицу по сравнению с предыдущим значением.

При достижении содержимым регистра 3 величины  $N_d$  (целая часть коэффициента деления относительно  $f''_{вых}$  или старшие  $(n-1)$  разряды коэффициента деления, относительно  $f'_{вых}$ ), срабатывает элемент 6, и «единичный» сигнал с его выхода запрещает прохождение С1 на С-вход регистра 4 и разрешает прохождение С1 на счетный вход триггера 11. Реакция триггера 11 на воздействие сигнала С1 зависит от значения  $N_d$  (дробная часть — 0,5 — коэффициента деления, относительно  $f''_{вых}$  или первый разряд коэффициента деления относительно  $f'_{вых}$ ). Если  $N_d=0$ , то триггер 11 заблокирован по входу R, и на его пер-

вом выходе формируется импульс, поступающий на R-вход регистра 4 и обнуляющий его. Если  $N_d=1$ , то триггер 11 разблокирован, и при каждом срабатывании элемента 6 импульс С1, поступая на счетный вход триггера 11, переключает его в противоположное состояние и формирует на его выходах импульсы переноса. При этом импульс переноса с первого выхода, поступая на вход R регистра 4, обнуляет его и ставит в «единичное» состояние триггер 12, разрешая при этом прохождение импульса С2 через элемент 9, элемент 14 на выход ( $f''_{вых}$ ) и выход триггера 13, формирующего выходной сигнал  $f'_{вых}$ . Импульс со второго выхода триггера 11 устанавливает «1» в первом разряде регистра 4 и через элемент 14 формирует сигнал  $f''_{вых}$ , а поступая на триггер 13, формирует на его выходе симметричный сигнал  $f'_{вых}$ . Таким образом, перестраиваемый делитель частоты формирует сигнал  $f' = f_{вх}/N_{упр}$ , являющийся симметричным «меандром» при любом целом  $N_{упр}$ , и импульсный сигнал  $f'' = f_{вх}/N_{упр}/2$ .

Таким образом, предлагаемая реализация перестраиваемого делителя частоты позволяет исключить элемент сравнения и элементы И — ИЛИ, объем которых прямо пропорционален числу разрядов счетчика-делителя импульсов, что, в свою очередь, сокращает объем оборудования устройства в целом и ведет к упрощению устройства.

#### Формула изобретения

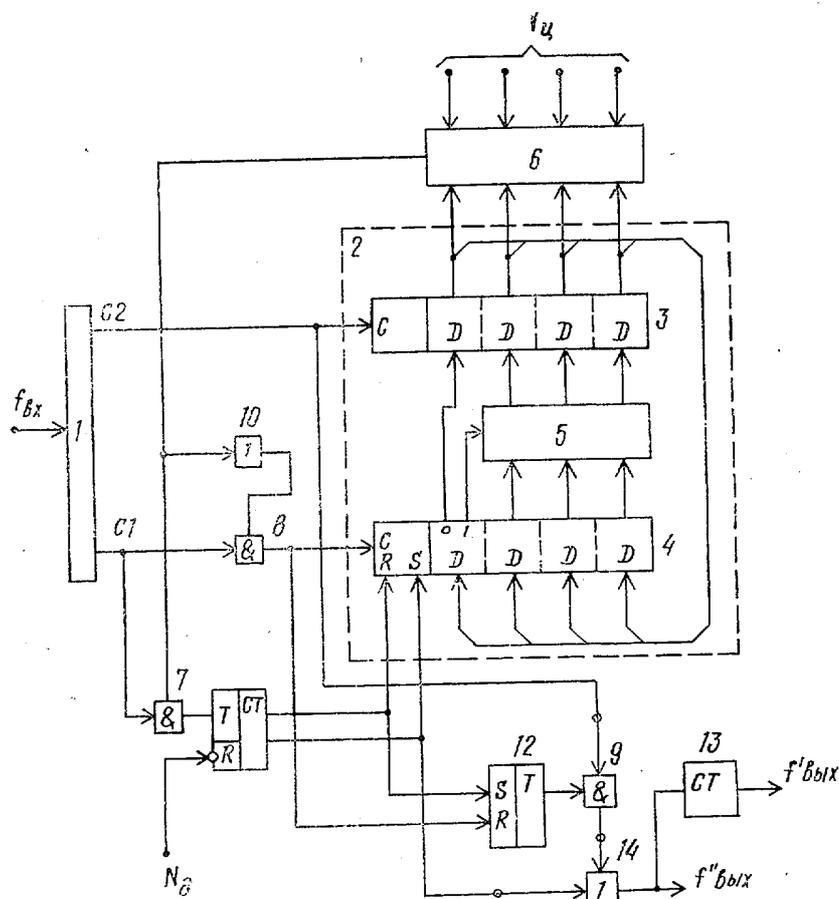
Перестраиваемый делитель частоты следования импульсов, содержащий двоичный счетчик импульсов, формирователь синхроимпульсов, первый выход которого соединен с первым входом синхронизации двоичного счетчика импульсов, а второй выход — непосредственно с первым входом первого элемента И, второй вход которого подключен ко входу инвертора и выходу элемента сравнения, а через второй элемент И, второй вход которого подключен к выходу инвертора, — со вторым входом синхронизации двоичного счетчика импульсов, разрядные выходы которого соединены с первыми входами элемента сравнения, вторые входы которого подключены к кодовой шине, элемент ИЛИ и триггер, отличающийся тем, что, с целью упрощения устройства, в него введены дополнительный элемент И и дополнительные триггеры, первый вход первого из которых соединен с шиной управления, второй вход — с выходом первого элемента И, первый выход — с первым установочным входом двоичного счетчика импульсов и первым входом триггера и второй выход — со вторым установочным входом счетчика импульсов и первым входом элемента ИЛИ, второй вход которого соединен с выходом дополнитель-

ного элемента И, первый вход которого соединен с первым выходом формирователя синхроимпульсов, второй вход — с выходом триггера, второй вход которого соединен со вторым входом синхронизации двоичного счетчика импульсов, а выход элемента ИЛИ подключен ко входу второго дополнительного триггера.

Источники информации, принятые во внимание при экспертизе:

1. Авторское свидетельство СССР № 527826, кл. Н 03 К 23/34, 04.05.75.

2. Авторское свидетельство СССР по заявке № 2702759/18-21, кл. Н 03 К 23/00, 26.12.78 (прототип).



Составитель О. Кружилина

Редактор Б. Федотов

Техред И. Пенчко

Корректор И. Осинская

Заказ 1466/1476

Изд. № 543

Тираж 995

Подписное

НПО «Поиск» Государственного комитета СССР по делам изобретений и открытий  
113035, Москва, Ж-35, Раушская наб., д. 4/5

Тип. Харьк. фил. пред. «Патент»