(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3605291号
(P3605291)
(45)発行日　平成16年12月22日(2004.12.22)　(24)登録日　平成16年10月8日(2004.10.8)

(51)Int.Cl.[7]	F I	
H01L 21/768	H01L 21/90	B
H01L 21/28	H01L 21/28	L
H01L 21/3205	H01L 21/90	D
	H01L 21/88	T

請求項の数 3　(全 54 頁)

(21)出願番号　特願平10-182813
(22)出願日　平成10年6月29日(1998.6.29)
(65)公開番号　特開平11-135630
(43)公開日　平成11年5月21日(1999.5.21)
審査請求日　平成14年9月11日(2002.9.11)
(31)優先権主張番号　特願平9-234236
(32)優先日　平成9年8月29日(1997.8.29)
(33)優先権主張国　日本国(JP)

(73)特許権者　000005108
株式会社日立製作所
東京都千代田区丸の内一丁目６番６号
(74)代理人　100080001
弁理士　筒井　大和
(72)発明者　齋藤　達之
東京都青梅市新町六丁目１６番地の３　株式会社日立製作所　デバイス開発センタ内
(72)発明者　野口　純司
東京都青梅市新町六丁目１６番地の３　株式会社日立製作所　デバイス開発センタ内
(72)発明者　山口　日出
東京都青梅市新町六丁目１６番地の３　株式会社日立製作所　デバイス開発センタ内

最終頁に続く

(54)【発明の名称】半導体集積回路装置

(57)【特許請求の範囲】

【請求項１】

半導体基板の上部における配線層において、銅系の導電材料で構成された銅埋込配線と前記半導体基板とを接続するプラグ部分の配線材料を、バリア機能を持つＴｉＮ膜と前記ＴｉＮ膜内に形成されたタングステン、タングステン合金からなる前記ＴｉＮ膜より厚い導体膜で構成し、前記銅埋込配線の上部の最上層配線をアルミニウムまたはアルミニウム合金で構成し、前記最上層のアルミニウム配線層と前記銅埋込配線を接続するプラグはバリア機能を有するＴｉＮまたはＴｉ膜と、前記ＴｉＮまたはＴｉ膜内に形成されたタングステンとで構成されることを特徴とする半導体集積回路装置。

【請求項２】

半導体基板の上部に複数の配線層を有する半導体集積回路装置であって、最上の配線層の配線材料をアルミニウムまたはアルミニウム合金で構成し、前記最上の配線層と最下の配線層の間の配線層のうちの少なくとも１つの配線層を銅または銅合金で構成し、前記最上の配線層と前記銅または銅合金から成る配線層を接続する第１プラグおよび前記半導体基板と接触する第２プラグと一体的に形成された前記最下の配線層は、バリア機能を有するＴｉＮまたはＴｉ膜と、前記ＴｉＮまたはＴｉ膜内に形成されたタングステンとで構成されることを特徴とする半導体集積回路装置。

【請求項３】

半導体基板の上部に配線層を有する半導体集積回路装置において、

銅系の材料で構成される第１配線層と、

前記第１配線層よりも上層に形成され、かつ、アルミニウム系の材料で構成される第２配線層と、
前記第１配線層よりも下層に形成され、かつ、銅系の材料以外の導電材料で構成される第３配線層とを有し、前記第１配線層と前記第２配線層とはタングステン系の導電材料で構成され前記第１配線層と第２配線層の間の層間絶縁膜に形成された接続孔内に埋込まれて形成されたバリア導体膜を介して電気的に接続され、前記第２配線層は、ボンディングワイヤまたはバンプ電極に電気的に接続され、前記第３配線層はタングステン系の導電材料で構成され前記半導体基板に接続されていることを特徴とする半導体集積回路装置。
【発明の詳細な説明】
【０００１】
【発明の属する技術分野】
本発明は、半導体集積回路装置およびその製造技術に関し、特に、半導体集積回路装置の配線形成技術に適用して有効な技術に関するものである。
【０００２】
【従来の技術】
半導体集積回路装置の配線形成方法として、例えばダマシン（Ｄａｍａｓｃｅｎｅ ）法と呼ばれるプロセスがある。この方法は、絶縁膜に配線形成用の溝を形成した後、半導体基板全面に配線形成用の導体膜を堆積し、さらに、その溝以外の領域の導体膜を化学的機械的研磨法（ＣＭＰ；Ｃｈｅｍｉｃａｌ Ｍｅｃｈａｎｉｃａｌ Ｐｏｌｉｓｈｉｎｇ ）によって除去することにより、配線形成用の溝内に埋込配線を形成する方法である。この方法の場合は、特に、微細なエッチング加工が困難な銅系（銅または銅合金）の導体材料からなる埋込配線の形成方法として検討されている。
【０００３】
また、ダマシン法の応用としてデュアルダマシン（Ｄｕａｌ－Ｄａｍａｓｃｅｎｅ）法がある。この方法は、絶縁膜に配線形成用の溝および下層配線との接続を行うための接続孔を形成した後、半導体基板全面に配線形成用の導体膜を堆積し、さらに、その溝以外の領域の導体膜をＣＭＰによって除去することにより、配線形成用の溝内に埋め込み配線を形成するとともに、接続孔内にプラグを形成する方法である。この方法の場合は、特に、多層配線構造を有する半導体集積回路装置において、工程数の削減が可能であり、配線コストの低減が可能である。
【０００４】
このような配線形成技術については、例えば特開平８－７８４１０号公報、１９９６ Ｓｙｍｐ．ＶＬＳＩ．Ｔｅｃｈ．Ｄｉｇｅｓｔ ｐｐ４８－４９ 、電子材料 １９９６年３月号 ｐｐ２２－２７ 、特開平８－１４８５６０号公報またはＩＢＭ Ｊ．ＲＥＳ．ＤＥＶＥＬＯＰ．ＶＯＬ．３９．ＮＯ．４，ｐｐ４１９－４３５，Ｊｕｌｙ １９９５ に記載されている。
【０００５】
【発明が解決しようとする課題】
ところが、上記した埋め込み配線の形成技術においては、以下の課題があることを本発明者は見出した。
【０００６】
すなわち、埋込配線技術を半導体集積回路装置に適用した場合の構造上および製造上の全体像が完全には確立していないという課題である。特に、上記したデュアルダマシン法においては、配線形成用溝と接続孔を同一導体膜で同時に埋め込むが、配線形成用溝よりも微細な接続孔を配線形成用溝と同時に、充分に、かつ、良好な電気的特性を確保した状態で埋め込むことが、配線や接続孔の微細化に伴って困難となっている。例えば配線材料として銅を用いる場合、スパッタリング法では接続孔内への銅の埋め込みが困難である。一方、メッキ法を用いた場合には埋め込み能力は高いが、この方法で形成される銅の成膜直後の結晶粒は小さく、充分な電気的特性が得られない場合がある。また、メッキ法の埋め込み能力が高いとはいっても限界はあり、高アスペクト比の微細接続孔の埋め込みには困

難がつきまとう。この問題は同一の埋込配線層に、アスペクト比の異なる配線用溝が存在する場合にも生じる。

【０００７】

本発明の目的は、埋込配線構造を有する半導体集積回路装置において、高度な技術を用いることなく、埋込配線用の導体膜を良好に埋め込むことのできる技術を提供することにある。

【０００８】

また、本発明の目的は、埋込配線構造を有する半導体集積回路装置において、配線用溝または接続孔あるいはその両方の微細化を推進することのできる技術を提供することにある。

【０００９】

また、本発明の他の目的は、埋込配線の信頼性を向上させることのできる技術を提供することにある。

【００１０】

また、本発明の他の目的は、銅系導体材料を用いた埋込配線を、不具合を生じることなく、半導体集積回路装置の全体構造に組み込むことのできる技術を提供することにある。

【００１１】

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【００１２】

【課題を解決するための手段】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。

【００１３】

本発明の半導体集積回路装置の製造方法は、半導体基板の上層の配線層に埋込配線を有する半導体集積回路装置の製造方法であって、

（ａ）前記半導体基板の上層の絶縁膜に接続孔を穿孔する工程と、

（ｂ）前記絶縁膜上に、前記接続孔を埋め込むように接続用の導体膜を形成する工程と、

（ｃ）前記接続用の導体膜の形成工程後、前記接続用の導体膜に対して平坦化処理を施して接続孔内以外の接続用の導体膜を除去することにより、前記接続孔内に接続用導体部を形成する工程と、

（ｄ）前記接続用導体部を形成した後の絶縁膜の配線形成領域に配線用溝を形成する工程と、

（ｅ）前記絶縁膜上に、前記配線用溝を埋め込むように配線用の導体膜を形成する工程と、

（ｆ）前記配線用の導体膜の形成工程後、前記配線用の導体膜に対して平坦化処理を施して配線用溝内以外の配線用の導体膜を除去することにより、前記配線用溝内に埋込配線を形成する工程とを有するものである。

【００１４】

また、本発明の半導体集積回路装置の製造方法は、前記配線用の導体膜が銅または銅合金からなり、その導体膜をスパッタリング法で形成した場合は、前記配線用の導体膜の平坦化処理工程後に熱処理を施す工程を有するものである。

【００１５】

また、本発明の半導体集積回路装置の製造方法は、半導体基板の上層の配線層に埋込配線を有する半導体集積回路装置の製造方法であって、同一の埋込配線層に形成された寸法が異なる配線用溝内に導体膜を埋め込む場合には、前記寸法が異なる配線用溝内にそれぞれ別々に導体膜を埋め込むこものである。

【００１６】

また、本発明の半導体集積回路装置の製造方法は、半導体基板の上層の配線層に埋込配線を有する半導体集積回路装置の製造方法であって、

（ａ）前記半導体基板の上層の絶縁膜に配線用溝および接続孔を穿孔する工程と、
（ｂ）前記絶縁膜上に、前記配線用溝および接続孔が埋め込まれるように銅または銅合金からなる導体膜をスパッタリング法により形成する工程と、
（ｃ）前記銅または銅合金からなる導体膜に対して平坦化処理を施して前記配線用溝および接続孔内以外の銅または銅合金からなる導体膜を除去することにより、前記配線用溝および接続孔内に導体膜を埋め込む工程と、
（ｄ）前記銅または銅合金からなる導体膜の平坦化処理工程後に熱処理を施す工程とを有するものである。

【００１７】

また、本発明の半導体集積回路装置は、半導体基板の上層の配線層に埋込配線を有する半導体集積回路装置であって、前記埋込配線と半導体基板とが接触する部分の配線材料を、タングステン、タングステン合金、チタン、チタンナイトライド、アルミニウムまたはアルミニウム合金のうち、少なくとも１種を用いて構成し、その上層の配線層における埋込配線を銅または銅合金で構成したものである。

【００１８】

また、本発明の半導体集積回路装置は、半導体基板の上層の配線層のうちの少なくとも１層以上に埋込配線を有する半導体集積回路装置であって、前記配線層のうちの最上の配線層の配線材料をアルミニウムまたはアルミニウム合金で構成し、その下層の配線層における埋込配線を銅または銅合金で構成したものである。また、本発明の半導体集積回路装置は、半導体基板の上層の配線層に埋込配線を有する半導体集積回路装置であって、アルミニウムまたはアルミニウム合金からなる配線と、銅または銅合金からなる配線とを接続する場合には、それらの接合部にバリア導体膜を介在させたものである。

【００１９】

さらに、本発明の半導体集積回路装置は、半導体基板の上層の配線層に埋込配線を有する半導体集積回路装置であって、前記配線層のうちの所定の埋込配線の配線層よりも上層の配線と前記所定の埋込配線の配線層よりも下層の配線とを電気的に接続する場合に、前記上層の配線から前記所定の埋込配線の配線層まで延びる接続孔内に設けられた接続用導体部と、前記下層の配線から前記所定の埋込配線の配線層まで延びる接続孔内に設けられた接続用導体部とを、前記所定の埋込配線の配線層の接続用溝内に設けられた中継用の接続用導体部を介して電気的に接続する構造を備え、前記中継用の接続用導体部は、少なくともその所定の埋込配線の配線延在方向における長さが、前記接続孔の前記配線延在方向の長さよりも長くなるように形成されているものである。

【００２０】

【発明の実施の形態】

以下、本発明の実施の形態を図面に基づいて詳細に説明する（なお、実施の形態を説明するための全図において同一機能を有するものは同一の符号を付し、その繰り返しの説明は省略する）。

【００２１】

（実施の形態１）

図１は本発明の一実施の形態である半導体集積回路装置の要部断面図、図２は図１の半導体集積回路装置の第１層配線を示す要部断面図、図３～図５は図２の配線構造の変形例を示す断面図、図６は図１の半導体集積回路装置の第２層配線を示す要部断面図、図７は図１の半導体集積回路装置の配線層間接続の変形例を示す半導体集積回路装置の要部断面図、図８～図１２は図１の半導体集積回路装置の製造工程中における要部断面図、図１３～図１８は図１の半導体集積回路装置の製造工程中における要部の一部破断斜視図である。

【００２２】

まず、本実施の形態１の半導体集積回路装置の構造を図１～図７によって説明する。半導体基板１は、例えばｐ$^-$　形のシリコン（Ｓｉ）単結晶からなり、その上部には、ｐウエルＰＷおよびｎウエルＮＷが形成されている。このｐウエルＰＷには、例えばｐ形不純物のホウ素（Ｂ）が含有され、ｎウエルＮＷには、例えばｎ形不純物のリン（Ｐ）またはヒ

素（Ａｓ）が含有されている。
【００２３】
また、この半導体基板１の上部には素子分離部２が形成されている。この素子分離部２は、半導体基板１の上部に掘られた分離用溝２ａ内に、例えば酸化シリコン等からなる分離用絶縁膜２ｂが埋め込まれて形成されている。この素子分離部２の上面は、半導体基板１の主面とほぼ一致するように平坦化されている。
【００２４】
素子分離部２に囲まれたｐウエルＰＷおよびｎウエルＮＷの領域には、例えばｎチャネル形のＭＯＳ・ＦＥＴ（Ｍｅｔａｌ　Ｏｘｉｄｅ　Ｓｅｍｉｃｏｎｄｕｃｔｏｒ　Ｆｉｅｌｄ　Ｅｆｆｅｃｔ　Ｔｒａｎｓｉｓｔｏｒ　；以下、単にｎＭＯＳという）３ｎおよびｐチャネル形のＭＯＳ・ＦＥＴ（以下、単にｐＭＯＳという）３ｐが形成されている。そして、このｎＭＯＳ３ｎおよびｐＭＯＳ３ｐによってＣＭＯＳ（Ｃｏｍｐｌｉｍｅｎｔａｒｙ　ＭＯＳ　）が形成されている。ただし、半導体基板１に形成される集積回路素子は、ＭＯＳ・ＦＥＴまたはＭＩＳ・ＦＥＴ（Ｍｅｔａｌ　Ｉｎｓｕｌａｔｏｒ　Ｓｅｍｉｃｏｎｄｕｃｔｏｒ　Ｆｉｅｌｄ　Ｅｆｆｅｃｔ　Ｔｒａｎｓｉｓｔｏｒ　）に限定されるものではなく種々変更可能であり、バイポーラトランジスタ、ダイオードまたは抵抗素子あるいはこれらの集積回路素子が同一半導体基板上に形成される構造でも良い。
【００２５】
ｎＭＯＳ３ｎは、ｐウエルＰＷの上部に互いに離間して形成された一対の半導体領域３ｎｄ　と、半導体基板１上に形成されたゲート絶縁膜３ｎｉと、その上に形成されたゲート電極３ｎｇとを有している。なお、ｎＭＯＳ３ｎのチャネル領域は、ｐウエルＰＷ内において一対の半導体領域３ｎｄ　の間に形成される。
【００２６】
この半導体領域３ｎｄ　は、ｎＭＯＳ３ｎのソース・ドレイン領域を形成するための領域であり、例えばｎ形不純物のリンまたはＡｓが含有されている。なお、半導体領域３ｎｄ　を、チャネル領域側に配置された相対的に低濃度の半導体領域と、その外側に配置された相対的に高濃度の半導体領域とを有する構造としても良い。
【００２７】
ゲート絶縁膜３ｎｉは、例えば酸化シリコンからなる。その上に形成されたゲート電極３ｎｇは、例えば低抵抗ポリシリコンの単体膜からなる。ただし、ゲート電極３ｎｇは、低抵抗ポリシリコンの単体膜に限定されるものではなく、例えば低抵抗ポリシリコンの単体膜上にタングステンシリサイド等のようなシリサイド膜を形成してなる、いわゆるポリサイド構造としても良いし、また、例えば低抵抗ポリシリコンの単体膜上に窒化チタン等のようなバリア金属膜を介してタングステン等のような金属膜を形成してなる、いわゆるポリメタル構造としても良い。
【００２８】
一方、ｐＭＯＳ３ｐは、ｎウエルＮＷの上部に互いに離間して形成された一対の半導体領域３ｐｄ　と、半導体基板１上に形成されたゲート絶縁膜３ｐｉと、その上に形成されたゲート電極３ｐｇとを有している。なお、ｐＭＯＳ３ｐのチャネル領域は、ｎウエルＮＷ内において一対の半導体領域３ｐｄ　の間に形成される。この半導体領域３ｐｄ　は、ｐＭＯＳ３ｐのソース・ドレイン領域を形成するための領域であり、例えばｐ形不純物のホウ素が含有されている。なお、半導体領域３ｐｄ　を、チャネル領域側に配置された相対的に低濃度の半導体領域と、その外側に配置された相対的に高濃度の半導体領域とを有する構造としても良い。
【００２９】
ゲート絶縁膜３ｐｉは、例えば酸化シリコンからなる。その上に形成されたゲート電極３ｐｇは、例えば低抵抗ポリシリコンの単体膜からなる。ただし、ゲート電極３ｐｇは、低抵抗ポリシリコンの単体膜に限定されるものではなく、例えば低抵抗ポリシリコンの単体膜上にタングステンシリサイド等のようなシリサイド膜を形成してなる、いわゆるポリサイド構造としても良いし、また、例えば低抵抗ポリシリコンの単体膜上に窒化チタン等の

ようなバリア金属膜を介してタングステン等のような金属膜を形成してなる、いわゆるポリメタル構造としても良い。

【００３０】

このような半導体基板１上には、その表面が、例えばＣＭＰ法により平坦化された、例えば酸化シリコンからなる層間絶縁膜４ａが形成されており、これによってｎＭＯＳ３ｎおよびｐＭＯＳ３ｐが被覆されている。この層間絶縁膜４ａの上部には、幅や長さの異なる配線用溝５ａ，　５ｂが形成されている。配線用溝５ａ，　５ｂの深さは、同一であり、例えば０．３～１．０μｍ程度、好ましくは０．５μｍ程度である。また、配線用溝５ａのアスペクト比は、例えば０．１～１．０程度、配線用導体膜を良好に埋め込むことを考慮すると０．７よりも小さい方が好ましい。配線用溝５ｂのアスペクト比は、例えば０．５～２．５程度、配線用導体膜を埋め込むことを考慮すると１．５より小さい方が好ましい。

【００３１】

その配線用溝５ａ，　５ｂ内には、図１、図２に示すように、第１層配線６Ｌが埋め込まれた状態で形成されている。この第１層配線６Ｌは、下部および側部の相対的に薄い導体膜６Ｌ１　と、その薄い導体膜６Ｌ１　に囲まれた相対的に厚い導体膜６Ｌ２　とで構成されている。

【００３２】

薄い導体膜６Ｌ１　は、第１層配線６Ｌと層間絶縁膜４ａとの密着性を向上させる機能や厚い導体膜６Ｌ２　の構成原子の拡散を抑制するバリア機能を持つ材料からなり、例えばタングステン（Ｗ）、窒化チタン（ＴｉＮ）、チタン（Ｔｉ）、タンタル（Ｔａ）、窒化タングステン（ＷＮ）、窒化タングステンシリサイド（ＷＳｉＮ）、窒化チタンシリサイド（ＴｉＳｉＮ）、窒化タンタル（ＴａＮ）または窒化タンタルシリサイド（ＴａＳｉＮ）等からなる。

【００３３】

ここで、薄い導体膜６Ｌ１　をタングステン等で構成した場合には、ＴｉＮ、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等で構成した場合に比べて配線抵抗を低下させることが可能となる。特に限定されないが、本実施の形態１においては、薄い導体膜６Ｌ１　が、例えばＴｉＮで構成されている。また、厚い導体膜６Ｌ２　は、第１層配線６Ｌの本体を構成する部材であり、例えばアルミニウム（Ａｌ）、Ａｌ合金、タングステン、タングステン合金、銅（Ｃｕ）またはＣｕ合金等のような低抵抗な材料からなる。Ａｌ合金の一例としては、Ａｌからなる導体膜にＳｉ，Ｃｕ，Ｇｅ等のような元素のうちの選択された１種またはそれ以上の元素を添加したものがあげられる。Ｃｕ合金の一例としては、Ｃｕからなる導体膜にマグネシウム（Ｍｇ），Ｓｉ，Ｔｉ等のような元素のうちの選択された１種またはそれ以上の元素を添加したものがあげられる。タングステン合金の一例としては、タングステンからなる導体膜にＳｉ，Ｎ等のような元素のうちの選択された１種またはそれ以上の元素を添加したものがあげられる。なお、以下の記載において、Ａｌ合金、タングステン合金およびＣｕ合金については、基本的に上記したものと同じとする。この厚い導体膜６Ｌ２　をＣｕまたはＣｕ合金で構成した場合には、Ａｌまたはタングステンで構成した場合に比べて配線抵抗を大幅に低下させることができ、かつ、厚い導体膜６Ｌ２　をＡｌまたはＡｌ合金で構成した場合に比べて第１層配線６Ｌのエレクトロマイグレーション（ＥＭ）耐性を向上させることも可能となる。特に限定されないが、本実施の形態１においては、厚い導体膜６Ｌ２　が、例えばＣｕで構成されている。

【００３４】

ただし、第１層配線６Ｌの構造は図１および図２に示した構造に限定されるものではなく種々変更可能であり、例えば図３～図５に示す構造にしても良い。図３は薄い導体膜６Ｌ１　および厚い導体膜６Ｌ２　を覆うようにキャップ導体膜６Ｌ３　を設けた構造である。キャップ導体膜６Ｌ３　は、例えばタングステン、ＴｉＮ、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等からなる。この構造は、特に、厚い導体膜６

Ｌ２　をＣｕまたはＣｕ合金で構成した場合に適用することにより、Ｃｕ原子の拡散をさらに抑制することができるので、半導体集積回路装置の信頼性をさらに向上させることが可能となっている。また、特に限定されないが、上層の配線材料との関係で、その配線材料と厚い導体膜６Ｌ２　とを直接接触させると比抵抗の高い合金等が形成されてしまうような場合にも適している。なお、キャップ導体膜をその上面が層間絶縁膜４ａの上面とほぼ一致するように厚い導体膜６Ｌ２　の上面のみに設ける構造としても良い。

【００３５】

図４は第１層配線６Ｌを厚い導体膜６Ｌ２　のみで構成した構造である。すなわち、薄い導体膜が無い構造である。図５は図４の構造において厚い導体膜６Ｌ２　の上面にキャップ導体膜６Ｌ３　を設けた構造である。この構造は、特に限定されないが、上層の配線材料との関係で、その配線材料と厚い導体膜６Ｌ２　とを直接接触させると比抵抗の高い合金等が形成されてしまうような場合に適している。

【００３６】

配線用溝５ａ内の第１層配線６Ｌは接続用導体部７Ｃを通じてｎＭＯＳ３ｎの半導体領域３ｎｄまたはｐＭＯＳ３ｐの半導体領域３ｐｄと電気的に接続されている。接続用導体部７Ｃは、その大部分が配線用溝５ａの底面から半導体基板１の上面に向かって層間絶縁膜４ａに穿孔された接続孔８ａ内に埋め込まれているが、接続用導体部７Ｃの上部は第１層配線６Ｌの上下面を貫通するように第１層配線６Ｌ中に突出している。接続孔８ａの直径は、例えば０．２～１．０μｍ程度、好ましくは、例えば０．４μｍ程度である。また、接続孔８ａのアスペクト比は、例えば２～６程度、接続用導体部の埋め込みを良好に行うことを考慮すると４程度より小さいことが好ましい。なお、接続用導体部７Ｃの上面高さは、第１層配線６Ｌの上面高さとほぼ一致している。

【００３７】

接続用導体部７Ｃは、その下部および側部の相対的に薄い導体膜７Ｃ１　と、薄い導体膜７Ｃ１　に囲まれた相対的に厚い導体膜７Ｃ２　とで構成されている。薄い導体膜７Ｃ１　は、接続用導体部７Ｃと層間絶縁膜４ａとの密着性を向上させる機能や厚い導体膜７Ｃ２　の構成原子の拡散を抑制するバリア機能を持つ材料からなり、例えばタングステン、ＴｉＮ、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等からなる。

【００３８】

薄い導体膜７Ｃ１　をタングステン等で構成した場合には、ＴｉＮ、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等で構成した場合に比べて配線抵抗を低下させることが可能となる。特に限定されないが、本実施の形態１においては、薄い導体膜７Ｃ１　が、例えばタングステンで構成されている。

【００３９】

また、厚い導体膜７Ｃ２　は、接続用導体部７Ｃの本体を構成する部材であり、例えばＡｌ、Ａｌ合金、タングステンまたはタングステン合金等のような低抵抗な材料からなる。厚い導体膜７Ｃ２　の構成材料にはＣｕまたはＣｕ合金は使用されていない。すなわち、本実施の形態１においては、第１層配線６Ｌの埋込導体膜６Ｌ２　の構成材料にはＣｕまたはＣｕ合金等を用いても、半導体基板１と直接接する接続用導体部７Ｃの構成材料にはＣｕまたはＣｕ合金を用いていない。これにより、第１層配線６Ｌの配線抵抗を低減しつつ、かつ、Ｃｕ原子が半導体基板１側に拡散することに起因する接続不良を抑制することが可能となっている。

【００４０】

厚い導体膜７Ｃ２　をＡｌまたはＡｌ合金で構成した場合には、タングステンまたはタングステン合金で構成した場合に比べて接続用導体部７Ｃの抵抗を低下させることが可能となる。また、埋込導体膜７Ｃ２　をタングステンまたはタングステン合金で構成した場合には、埋込導体膜７Ｃ２　をＡｌまたはＡｌ合金で構成した場合に比べて接続用導体部７ＣのＥＭ耐性およびＳＭ耐性を向上させることが可能となる。特に限定されないが、本実施の形態１においては、厚い導体膜７Ｃ２　が、例えばタングステンで構成されている。

したがって、本実施の形態１においては、第１層配線６Ｌの高さ位置の平面内に、異種の導体膜（第１層配線６Ｌ形成用のＣｕ等および接続用導体部７Ｃのタングステン等）が存在する構造となっている。なお、接続用導体部も配線の一部を構成するものである。

【００４１】

また、上記の説明では配線用溝５ａ，　５ｂ内の第１層配線６Ｌが同一材料で構成されている場合について説明したが、これに限定されるものではない。例えば配線用溝５ｂに埋め込む厚い導体膜６Ｌ２　および薄い導体膜６Ｌ１　の構成材料を、配線用溝５ａに埋め込まれた厚い導体膜６Ｌ２　および薄い導体膜６Ｌ１　の構成材料とは異種の導体材料としても良い。これは、例えば幅の広い配線用溝５ａおよび幅の狭い配線用溝５ｂ内にＣｕ等を同時に埋め込もうとすると、幅の狭い配線用溝５ｂを充分に埋め込めない場合があるので、その場合には、幅の広い配線用溝５ａはＣｕで埋め込み、幅の狭い配線用溝５ｂはタングステン等をＣＶＤ法等により埋め込むようにした場合の構造例である。なお、この場合の形成方法については後述する。

【００４２】

層間絶縁膜４ａ上には、例えばシリコン窒化膜４ｂ１　上に、シリコン窒化膜より厚い膜厚を有する酸化シリコン膜４ｂ２　が形成された層間絶縁膜４ｂが形成されている。シリコン窒化膜４ｂ１　は、厚い導体膜６Ｌ２　または埋込導体膜７Ｃ２　をＣｕ系の導電材料で構成した場合に、Ｃｕの拡散を防止するバリア膜として機能する。また、後述する接続孔８ａを形成する時、シリコン窒化膜４ｂ１　をエッチングストッパ層として用いて酸化シリコン膜４ｂ２　をエッチングし、その後、シリコン窒化膜４ｂ２　をエッチングして除去する。なお、厚い導体膜６Ｌ２　または埋込導体膜７Ｃ２　をＣｕ系以外の導電材料で構成する場合、シリコン窒化膜４ｂ１　はなくても良い。この層間絶縁膜４ｂの上部には、幅が異なる配線用溝５ｃ，　５ｄが形成されている。配線用溝５ｃ，　５ｄの深さは、同一であり、例えば０．３～１．０μｍ程度、好ましくは０．６μｍ程度である。また、配線用溝５ｃのアスペクト比は、例えば０．１～１．０程度、配線用導体膜を良好に埋め込むことを考慮すると０．７よりも小さい方が好ましい。また、配線用溝５ｄのアスペクト比は、例えば０．５～２．５程度、配線用導体膜を良好に埋め込むことを考慮すると１．５よりも小さい方が好ましい。酸化シリコン膜４ｂ２　は、例えばＣＶＤ法で形成したＴＥＯＳ（Ｔｅｔｒａｅｔｈｏｘｙｓｉｌａｎｅ　）膜あるいはＳＯＧ（Ｓｐｉｎ　Ｏｎ　Ｇｌａｓｓ　）膜で構成される。低誘電率のＳＯＧ膜を用いることで配線間の容量を低減でき、回路の動作速度を向上させることができる。

【００４３】

その配線用溝５ｃ，　５ｄ内には、図１および図６に示すように、第２層配線９Ｌが埋め込まれた状態で形成されている。この第２層配線９Ｌは、下部および側部の相対的に薄い導体膜９Ｌ１　と、その薄い導体膜９Ｌ１　に囲まれた相対的に厚い導体膜９Ｌ２　とで構成されている。

【００４４】

薄い導体膜９Ｌ１　は、第２層配線９Ｌと層間絶縁膜４ｂとの密着性を向上させる機能や厚い導体膜９Ｌ２　の構成原子の拡散を抑制するバリア機能を持つ材料からなり、例えばタングステン、ＴｉＮ、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等からなる。

【００４５】

薄い導体膜９Ｌ１　をタングステン等で構成した場合には、ＴｉＮ、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等で構成した場合に比べて配線抵抗を低下させることが可能となる。特に限定されないが、本実施の形態１においては、薄い導体膜９Ｌ１　が、例えばＴｉＮで構成されている。

【００４６】

また、厚い導体膜９Ｌ２　は、第２層配線９Ｌの本体を構成する部材であり、例えばＡｌ、Ａｌ合金、タングステン、タングステン合金、ＣｕまたはＣｕ合金等のような低抵抗な材料からなる。この厚い導体膜９Ｌ２　をＣｕまたはＣｕ合金で構成した場合には、Ａｌ

またはタングステンで構成した場合に比べて配線抵抗を大幅に低下させることが可能となる。また、厚い導体膜９Ｌ２　をＡｌまたはＡｌ合金で構成した場合に比べて第２層配線９ＬのＥＭ耐性を向上させることも可能となる。特に限定されないが、本実施の形態１においては、厚い導体膜９Ｌ２　が、例えばＣｕで構成されている。

【００４７】

ただし、第２層配線９Ｌの構造も図１および図６に示した構造に限定されるものではなく種々変更可能であり、例えば前記第１層配線６Ｌで説明した図３～図５に示す構造にしても良い。すなわち、厚い導体膜９Ｌ２　および薄い導体膜９Ｌ１　の上面にキャップ導体膜を設けた構造でも良い。このキャップ導体膜は、例えばタングステン等のような低抵抗な材料やＴｉＮ、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等のようなバリア機能を有する材料からなる。この構造は、特に、厚い導体膜９Ｌ２　をＣｕまたはＣｕ合金で構成した場合に適用することにより、Ｃｕ原子の拡散をさらに抑制することができるので、半導体集積回路装置の信頼性をさらに向上させることが可能となっている。また、特に限定されないが、上層の配線材料との関係で、その配線材料と厚い導体膜９Ｌ２　とを直接接触させると比抵抗の高い合金等が形成されてしまうような場合に適している。なお、キャップ導体膜をその上面が層間絶縁膜４ａの上面とほぼ一致するように厚い導体膜６Ｌ２　の上面のみに設ける構造としても良い。

【００４８】

他の構造として第２層配線９Ｌを厚い導体膜９Ｌ２　のみで構成した構造でも良い。すなわち、薄い導体膜が無い構造である。さらに他の構造としてその薄い導体膜が無い構造において厚い導体膜９Ｌ２　の上面にキャップ導体膜を設けた構造でも良い。この構造は、特に限定されないが、上層の配線材料との関係で、その配線材料と厚い導体膜９Ｌ２　とを直接接触させると固有抵抗値の高い合金等が形成されてしまうような場合に適している。

【００４９】

この配線用溝５ｃ内に形成された第２層配線９Ｌは接続用導体部１０Ｃを通じて第１層配線６Ｌと電気的に接続されている。接続用導体部１０Ｃは、その大部分が配線用溝５ｃの底面から第１層配線６Ｌの上面に向かって層間絶縁膜４ｂに穿孔された接続孔８ｂ内に埋め込まれているが、接続用導体部１０Ｃの上部は第２層配線９Ｌの上下面を貫通するように第２層配線９Ｌ中に突出している。接続孔８ｂの直径は、例えば０．２～１．２μｍ程度、好ましくは、例えば０．４程度である。また、接続孔８ｂのアスペクト比は、２～６程度、接続用導体部の埋め込みを良好に行うことを考慮すると４程度より小さいことが好ましい。なお、接続用導体部１０Ｃの上面高さは、第２層配線９Ｌの上面高さ、すなわち、層間絶縁膜４ｂの上面高さとほぼ一致している。

【００５０】

接続用導体部１０Ｃは、その下部および側部の相対的に薄い導体膜１０Ｃ１　と、薄い導体膜１０Ｃ１　に囲まれた相対的に厚い導体膜１０Ｃ２　とで構成されている。薄い導体膜１０Ｃ１　は、接続用導体部１０Ｃと層間絶縁膜４ｂとの密着性を向上させる機能や厚い導体膜１０Ｃ２　の構成原子の拡散を抑制するバリア機能を持つ材料からなり、例えばタングステン、ＴｉＮ、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等からなる。

【００５１】

薄い導体膜１０Ｃ１　をタングステン等で構成した場合には、ＴｉＮ、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等で構成した場合に比べて配線抵抗を低下させることが可能となる。特に限定されないが、本実施の形態１においては、薄い導体膜１０Ｃ１　が、例えばタングステンで構成されている。

【００５２】

また、厚い導体膜１０Ｃ２　は、接続用導体部７Ｃの本体を構成する部材であり、例えばＡｌ、Ａｌ合金、タングステン、タングステン合金、ＣｕまたはＣｕ合金等のような低抵抗な材料からなる。厚い導体膜１０Ｃ２　を、例えばＣｕまたはＣｕ合金で構成すること

により、Ａｌ、Ａｌ合金、タングステンまたはタングステン合金で構成した場合に比べて接続孔用導体部１０Ｃの抵抗を低下させることができ、かつ、接続用導体部１０ＣのＥＭ耐性を向上させることができる。厚い導体膜１０Ｃ２　をＡｌまたはＡｌ合金で構成した場合には、タングステンまたはタングステン合金で構成した場合に比べて接続用導体部１０Ｃの抵抗を低下させることが可能となる。また、埋込導体膜１０Ｃ２　をタングステンまたはタングステン合金で構成した場合には、埋込導体膜１０Ｃ２　をＡｌまたはＡｌ合金で構成した場合に比べて接続用導体部１０ＣのＥＭ耐性およびＳＭ耐性を向上させることが可能となる。特に限定されないが、本実施の形態１においては、厚い導体膜１０Ｃ２　が、例えばタングステンで構成されている。

【００５３】

また、層間絶縁膜４ｂには、その上面から第１層配線６Ｌの上面に向かって穿孔され第１層配線６Ｌの一部が露出するような接続孔８ｃが穿孔されており、この接続孔８ｃには接続用導体部１０Ｃが埋め込まれた状態で形成されている。この接続孔８ｃの直径は、例えば０．２～１．２μｍ程度、好ましくは、例えば０．４μｍ程度である。また、接続孔８ｃのアスペクト比は、２～６程度、接続用導体部の埋め込みを良好に行うことを考慮すると４程度より小さいことが好ましい。この接続用導体部１０Ｃは、構造は上記したのと同じであるが、図１では第２層配線９Ｌとは直接接続されていない。ただし、接続孔８ｃに埋め込む接続用導体部１０Ｃの厚い導体膜１０Ｃ２　および薄い導体膜１０Ｃ１　の構成材料を、接続孔８ｂに埋め込まれた接続用導体部１０Ｃの厚い導体膜１０Ｃ２　および薄い導体膜１０Ｃ１　の構成材料とは異種の導体材料で構成しても良い。

【００５４】

また、上記の説明では配線用溝５ｃ，　５ｄ内の第２層配線９Ｌが同一材料で構成されている場合について説明したが、これに限定されるものではない。例えば配線用溝５ｄに埋め込む厚い導体膜９Ｌ２　および薄い導体膜９Ｌ１　の構成材料を、配線用溝５ｃに埋め込まれた厚い導体膜９Ｌ２　および薄い導体膜９Ｌ１　の構成材料とは異種の導体材料で構成しても良い。これは、例えば幅の広い配線用溝５ｃおよび幅の狭い配線用溝５ｄ内にＣｕ等を同時に埋め込もうとすると、幅の狭い配線用溝５ｄを充分に埋め込めない場合があるので、その場合には、幅の広い配線用溝５ｃはＣｕで埋め込み、幅の狭い配線用溝５ｄはタングステン等をＣＶＤ法等により埋め込むようにした場合の構造例である。なお、この場合の形成方法については後述する。

【００５５】

層間絶縁膜４ｂ上には、例えば層間絶縁膜４ｂと同様に窒化シリコン膜４ｃ１　と酸化シリコン膜４ｃ２　とで構成された層間絶縁膜４ｃが形成されている。この層間絶縁膜４ｃの上部には、幅の異なる配線用溝５ｅ，　５ｆが形成されている。配線用溝５ｅ，　５ｆの深さは、同一であり、例えば０．３～１．０μｍ程度、好ましくは０．６μｍ程度である。また、配線用溝５ｅのアスペクト比は、例えば０．１～１．０程度、配線用導体膜を良好に埋め込むことを考慮すると０．７よりも小さい方が好ましい。また、配線用溝５ｆのアスペクト比は、例えば０．５～２．５程度、配線用導体膜を良好に埋め込むことを考慮すると１．５よりも小さい方が好ましい。

【００５６】

その配線用溝５ｅ，　５ｆ内には、図１に示すように、第３層配線１１Ｌが埋め込まれた状態で形成されている。この第３層配線１１Ｌは、下部および側部の相対的に薄い導体膜１１Ｌ１　と、その薄い導体膜１１Ｌ１　に囲まれた相対的に厚い導体膜１１Ｌ２　とで構成されている。

【００５７】

薄い導体膜１１Ｌ１　は、第３層配線１１Ｌと層間絶縁膜４ｃとの密着性を向上させる機能や厚い導体膜１１Ｌ２　の構成原子の拡散を抑制するバリア機能を持つ材料からなり、例えばタングステン、ＴｉＮ、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等からなる。

【００５８】

薄い導体膜１１Ｌ１　をタングステン等で構成した場合には、ＴｉＮ、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等で構成した場合に比べて配線抵抗を低下させることが可能となる。また、薄い導体膜１１Ｌ１　を、ＴｉＮ、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等で構成した場合には、特に層間絶縁膜４ｃとの密着性を向上させることが可能となる。特に限定されないが、本実施の形態１においては、薄い導体膜１１Ｌ１　が、例えばＴｉＮで構成されている。

【００５９】

また、厚い導体膜１１Ｌ２　は、第３層配線１１Ｌの本体を構成する部材であり、例えばＡｌ、Ａｌ合金、タングステン、タングステン合金、ＣｕまたはＣｕ合金等のような低抵抗な材料からなる。この厚い導体膜１１Ｌ２　をＣｕまたはＣｕ合金で構成した場合には、ＡｌまたはタングステンＴで構成した場合に比べて配線抵抗を大幅に低下させることが可能となる。また、厚い導体膜１１Ｌ２　をＡｌまたはＡｌ合金で構成した場合に比べて第３層配線１１ＬのＥＭ耐性を向上させることも可能となる。特に限定されないが、本実施の形態１においては、厚い導体膜１１Ｌ２　が、例えばＣｕで構成されている。

【００６０】

ただし、第３層配線１１Ｌの構造も図１に示した構造に限定されるものではなく種々変更可能であり、例えば前記第１層配線６Ｌで説明した図３～図５に示す構造にしても良い。すなわち、厚い導体膜１１Ｌ２　および薄い導体膜１１Ｌ１　の上面にキャップ導体膜を設けた構造でも良い。このキャップ導体膜は、例えばタングステン等のような低抵抗な材料やＴｉＮ、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等のようなバリア機能を有する材料からなる。この構造は、特に、厚い導体膜１１Ｌ２　をＣｕまたはＣｕ合金で構成した場合に適用することにより、Ｃｕ原子の拡散をさらに抑制することができるので、半導体集積回路装置の信頼性をさらに向上させることが可能となっている。また、特に限定されないが、上層の配線材料との関係で、その配線材料と厚い導体膜１１Ｌ２　とを直接接触させると比抵抗の高い合金等が形成されてしまうような場合に適している。なお、キャップ導体膜をその上面が層間絶縁膜４ａの上面とほぼ一致するように厚い導体膜１１Ｌ２　の上面のみに設ける構造としても良い。

【００６１】

他の構造として第３層配線１１Ｌを厚い導体膜１１Ｌ２　のみで構成した構造でも良い。すなわち、薄い導体膜が無い構造である。さらに他の構造としてその薄い導体膜が無い構造において配線用溝５ａの上面にキャップ導体膜を設けた構造でも良い。この構造は、特に限定されないが、上層の配線材料との関係で、その配線材料と厚い導体膜１１Ｌ２　とを直接接触させると比抵抗の高い合金等が形成されてしまうような場合に適している。

【００６２】

この配線用溝５ｅ，　５ｆ内に形成された第３層配線１１Ｌは接続用導体部１２Ｃを通じて第２層配線９Ｌと電気的に接続されている。接続用導体部１２Ｃは、その大部分が配線用溝５ｅ，　５ｆの底面から第２層配線９Ｌの上面に向かって層間絶縁膜４ｃに穿孔された接続孔８ｄ内に埋め込まれているが、接続用導体部１２Ｃの上部は第３層配線１１Ｌの上下面を貫通するように第３層配線１１Ｌ中に突出している。接続孔８ｄの直径は、例えば０．２～１．２μｍ程度、好ましくは、例えば０．４μｍ程度である。また、接続孔８ｄのアスペクト比は、２～６程度、接続用導体部の埋め込みを良好に行うことを考慮すると４程度より小さいことが好ましい。なお、接続用導体部１２Ｃの上面高さは、第３層配線１１Ｌの上面高さ、すなわち、層間絶縁膜４ｃの上面高さとほぼ一致している。

【００６３】

接続用導体部１２Ｃは、その下部および側部の相対的に薄い導体膜１２Ｃ１　と、薄い導体膜１２Ｃ１　に囲まれた相対的に厚い導体膜１２Ｃ２　とで構成されている。薄い導体膜１２Ｃ１　は、接続用導体部１２Ｃと層間絶縁膜４ｃとの密着性を向上させる機能や厚い導体膜１２Ｃ２　の構成原子の拡散を抑制するバリア機能を持つ材料からなり、例えばタングステン、ＴｉＮ、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等からなる。

【００６４】
薄い導体膜１２Ｃ１　をタングステン等で構成した場合には、ＴｉＮ、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等で構成した場合に比べて配線抵抗を低下させることが可能となる。特に限定されないが、本実施の形態１においては、薄い導体膜１２Ｃ１　が、例えばタングステンで構成されている。
【００６５】
また、厚い導体膜１２Ｃ２　は、接続用導体部１２Ｃの本体を構成する部材であり、例えばＡｌ、Ａｌ合金、タングステン、タングステン合金、ＣｕまたはＣｕ合金等のような低抵抗な材料からなる。厚い導体膜１２Ｃ２　を、例えばＣｕまたはＣｕ合金で構成することにより、Ａｌ、Ａｌ合金、タングステンまたはタングステン合金で構成した場合に比べて接続孔用導体部１２Ｃの抵抗を低下させることができ、かつ、接続用導体部１２ＣのＥＭ耐性を向上させることができる。厚い導体膜１２Ｃ２　をＡｌまたはＡｌ合金で構成した場合には、タングステンまたはタングステン合金で構成した場合に比べて接続用導体部１２Ｃの抵抗を低下させることが可能となる。また、厚い導体膜１２Ｃ２　をタングステンまたはタングステン合金で構成した場合には、厚い導体膜１２Ｃ２　をＡｌまたはＡｌ合金で構成した場合に比べて接続用導体部１２ＣのＥＭ耐性およびＳＭ耐性を向上させることが可能となる。特に限定されないが、本実施の形態１においては、厚い導体膜１２Ｃ２　が、例えばタングステンで構成されている。
【００６６】
また、層間絶縁膜４ｃには、その上面から第２層配線９Ｌの上面に向かって穿孔され第２層配線９Ｌの一部が露出するような接続孔８ｅが穿孔されており、この接続孔８ｅには接続用導体部１２Ｃが埋め込まれた状態で形成されている。この接続孔８ｅの直径は、例えば０．２～１．２μｍ程度、好ましくは、例えば０．５μｍ程度である。また、接続孔８ｅのアスペクト比は、２～６程度、接続用導体部の埋め込みを良好に行うことを考慮すると４程度より小さいことが好ましい。この接続用導体部１２Ｃは、構造は上記したのと同じであるが、図１では第３層配線１１Ｌとは直接接続されていない。また、この接続用導体部１２Ｃは下層の接続孔８ｃ内に形成された接続用導体部１０Ｃと接触されて電気的に接続されている。すなわち、本実施の形態１においては、埋め込み配線構造を有する配線層中に、接続用導体部１０Ｃ，　１２Ｃ同士が所定の配線層を貫通した状態で互いに電気的に接続される構造を有している。接続用導体部１２Ｃを接続用導体部１０Ｃと同じ構成材料で形成することにより、接続抵抗を低下させることができる。すなわち、接続用導体部１０Ｃ，　１２Ｃ間を、異なる導体材料で構成された第２層配線９Ｌを介して接続した場合に比べて接触抵抗等を低下させることができるので、接続抵抗を低下させることができる。
【００６７】
ただし、接続孔８ｅに埋め込む接続用導体部１２Ｃの厚い導体膜１２Ｃ２　および薄い導体膜１２Ｃ１　の構成材料を、接続孔８ｅに埋め込まれた接続用導体部１２Ｃの厚い導体膜１２Ｃ２　および薄い導体膜１２Ｃ１　の構成材料とは異種の導体材料で構成しても良い。
【００６８】
また、図１の右側の接続用導体部１０Ｃ，　１２Ｃ同士の接続構造を、図７に示すように、第３層配線１１Ｌと第１層配線６Ｌとを層間絶縁膜４ｃ，　４ｂを貫通する接続孔８ｅ１　内の１つの接続用導体１２Ｃを通じて直接電気的に接続する構造としても良い。これにより、接続抵抗を低下させることができる。
【００６９】
層間絶縁膜４ｃ上には、例えば層間絶縁膜４ｂと同様に窒化シリコン膜４ｄ１　と酸化シリコン膜４ｄ２　とで構成された層間絶縁膜４ｄが形成されている。この層間絶縁膜４ｄの上面には、第４層配線１３Ｌが形成されている。第４層配線１３Ｌ，　１３Ｌは、例えばＡｌまたはＡｌ合金からなり、層間絶縁膜４ｄに穿孔された接続孔８ｆ，　８ｆを通じてそれぞれ下層の第３層配線１１Ｌおよび接続用導体部１２Ｃと電気的に接続されている

。
【００７０】
最上の第４層配線１３Ｌの構成材料として、例えばＡｌまたはＡｌ合金等を用いたことにより、従来からあるボンディングワイヤの接続技術やバンプ電極の形成技術をそのまま踏襲できる。すなわち、最上の配線層はボンディングワイヤやバンプ電極が接続されるが、最上の配線材料を従来から用いられているＡｌまたはＡｌ合金とすることにより、ボンディングワイヤやバンプ電極の接合上の従来技術をそのまま使用することが可能となる。このため、組立工程（ワイヤボンディング工程やバンプ電極形成工程）の技術的な変更等を伴うことなく、Ｃｕ系材料からなる埋め込み配線構造を有する半導体集積回路装置を組立ラインに導入することが可能となる。したがって、Ｃｕ系材料からなる埋め込み配線を有する半導体集積回路装置のコスト低減を推進でき、製造・開発時間の短期化を推進することが可能となる。
【００７１】
この接続孔８ｆの直径は、例えば０．２～１．２μｍ程度、好ましくは、例えば０．５μｍ程度である。また、接続孔８ｆのアスペクト比は、２～６程度、接続用導体部の埋め込みを良好に行うことを考慮すると４程度より小さいことが好ましい。接続孔８ｆには、接続用導体部１４Ｃが埋め込まれている。接続用導体部１４Ｃは、その下部および側部の相対的に薄い導体膜１４Ｃ１　と、薄い導体膜１４Ｃ１　に囲まれた相対的に厚い導体膜１４Ｃ２　とで構成されている。なお、この接続用導体１４Ｃは第４層配線１３Ｌを貫通してはいない。
【００７２】
薄い導体膜１４Ｃ１　は、接続用導体部１４Ｃと層間絶縁膜４ｄとの密着性を向上させる機能や厚い導体膜１４Ｃ２　の構成原子の拡散を抑制するバリア機能を持つ材料からなり、例えばタングステン、ＴｉＮ、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等からなる。薄い導体膜１４Ｃ１　をタングステン等で構成した場合には、ＴｉＮ、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等で構成した場合に比べて配線抵抗を低下させることが可能となる。特に限定されないが、本実施の形態１においては、薄い導体膜１４Ｃ１　が、例えばタングステンで構成されている。
【００７３】
また、厚い導体膜１４Ｃ２　は、接続用導体部１４Ｃの本体を構成する部材であり、例えばＡｌ、Ａｌ合金、タングステン、タングステン合金等のような低抵抗な材料からなる。厚い導体膜１４Ｃ２　をＡｌまたはＡｌ合金で構成した場合には、タングステンまたはタングステン合金で構成した場合に比べて接続用導体部１４Ｃの抵抗を低下させることが可能となる。また、厚い導体膜１４Ｃ２　をタングステンまたはタングステン合金で構成した場合には、厚い導体膜１４Ｃ２　をＡｌまたはＡｌ合金で構成した場合に比べて接続用導体部１４ＣのＥＭ耐性およびＳＭ耐性を向上させることが可能となる。さらに、厚い導体膜１４Ｃ２　をタングステンまたはタングステン合金で構成した場合には第３層配線１１Ｌを構成するＣｕと第４層配線１３Ｌを構成するＡｌまたはＡｌ合金を厚いバリアメタルにて隔離できるため両者の反応による抵抗上昇を防止し易くなる。すなわち、接続孔８ｆにバリア機能を持つ材料を埋め込むことにより、Ｃｕ系材料で構成される第３層配線１１Ｌと、Ａｌ系材料で構成される第４層配線１３Ｌとの距離を隔離できるので両者の反応をより低減できる。特に限定されないが、本実施の形態１においては、厚い導体膜１４Ｃ２　が、例えばタングステンで構成されている。
【００７４】
層間絶縁膜４ｄ上には、表面保護膜１５が形成されており、これによって第４層配線１３Ｌの表面が被覆されている。表面保護膜１５は、例えば保護膜１５ａ上に保護膜１５ｂが積み重ねられてなる。保護膜１５ａは、例えばＳｉＯ２からなり、その上層の保護膜１５ｂは、例えば窒化シリコンからなる。表面保護膜１５の一部には、第４層配線１３Ｌの一部が露出するような開口部１６が形成されている。第４層配線１３Ｌにおいて、この開口部１６から露出する部分は、ボンディングパッド部ＢＰを形成している。すなわち、この

ボンディングパッド部ＢＰには、ボンディングワイヤが直接接続され、これを通じて半導体集積回路装置を構成するパッケージのリードが電気的に接続されるようになっている。なお、このボンディングパッド部ＢＰ上に下地金属層を介して鉛－錫合金または金等からなるバンプ電極を設ける構造としても良い。また、上述の層間絶縁膜４ａ～４ｄは、例えばＳＯＧ（Ｓｐｉｎ　Ｏｎ　Ｇｌａｓｓ　）法で形成された塗布膜、有機膜、フッ素を添加したＣＶＤ膜、窒化シリコン膜またはそれらを積み重ねて成る積層膜等でも良い。

【００７５】

次に、本実施の形態１の半導体集積回路装置の製造方法を図８～図１８によって説明する。

【００７６】

まず、同一材料からなる埋め込み配線の形成方法を図８～図１２によって説明する。なお、ここでは、第１層配線６Ｌ、第２層配線９Ｌおよび第３層配線１１Ｌの構造は同じなので、説明を簡単にするため、第１層配線６Ｌを代表例として埋め込み配線の形成方法を説明する。

【００７７】

図８は製造工程中における半導体集積回路装置の要部断面図である。半導体基板１上に形成された層間絶縁膜４ａには、半導体基板１の主面（半導体領域３ｎｄ）が露出するような接続孔８ａがフォトリソグラフィ技術およびドライエッチング技術によって既に穿孔されている。なお、層間絶縁膜４ａは、例えばシリコン酸化膜、ＳＯＧ（Ｓｐｉｎ　Ｏｎ　Ｇｌａｓｓ　）膜、有機膜、フッ素を添加したＣＶＤ膜、窒化シリコン膜またはそれらを積み重ねて成る積層膜等からなる。層間絶縁膜４ａは、例えばＣＶＤ（Ｃｈｅｍｉｃａｌ　Ｖａｐｏｒ　Ｄｅｐｏｓｉｔｉｏｎ　）法により堆積されたシリコン酸化膜を、ＣＭＰ法等により研磨することにより、その表面が平坦化されている。

【００７８】

続いて、図９に示すように、層間絶縁膜４ａの上面、接続孔８ａの側面および底面に、例えばタングステン（Ｗ）等からなる薄い導体膜７Ｃ１　をスパッタリング法等によって被着する。この薄い導体膜７Ｃ１　は、接続用導体部と層間絶縁膜４ａとの密着性を向上させる機能や厚い導体膜７Ｃ２　の形成時の材料ガス等の拡散や厚い導体膜７Ｃ２　の構成原子の拡散を抑制するバリア機能を持つ材料からなり、タングステンに限定されるものではなく種々変更可能であり、例えばＴｉＮ、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等でも良い。

【００７９】

その後、薄い導体膜７Ｃ１　上に、例えばタングステン等からなる厚い導体膜７Ｃ２　をＣＶＤ法等によって被着する。これにより、微細な接続孔８ａ内に導体膜を良好に充填することができる。この厚い導体膜７Ｃ２　は、タングステン等に限定されるものではなく種々変更可能であり、例えばＡｌまたはＡｌ合金等のような低抵抗な材料でも良い。また、この厚い導体膜７Ｃ２　の形成方法は、ＣＶＤ法に限定されるものではなく、例えばメッキ法、あるいはスパッタ法、ＣＶＤ法メッキ法を組み合わせたもの等でも良い。

【００８０】

ただし、第２層配線および第３層配線においては、接続用導体部１０Ｃ，　１２Ｃ（図１参照）の厚い導体膜の形成材料として、上記した材料の他に、ＣｕまたはＣｕ合金を用いても良い。この場合のＣｕの成膜方法としては、例えばＣＶＤ法またはメッキ法等を用いれば良い。

【００８１】

次いで、半導体基板１に対して、例えばＣＭＰ（Ｃｈｅｍｉｃａｌ　Ｍｅｃｈａｎｉｃａｌ　Ｐｏｌｉｓｈｉｎｇ　）処理を施すことにより、接続孔８ａ以外の領域における層間絶縁膜４ａ上の厚い導体膜７Ｃ２　および薄い導体膜７Ｃ１　を除去することにより、図１０に示すように、接続孔８ａ内に接続用導体部７Ｃを形成する。

【００８２】

続いて、図１１に示すように、層間絶縁膜４ａ上に、配線用溝形成用のフォトレジストパ

ターン１７ａを形成した後、これをエッチングマスクとして、そのフォトレジストパターン１７ａから露出する層間絶縁膜４ａ部分を除去することにより、層間絶縁膜４ａの上部に配線用溝５ａおよび配線用溝５ｂ（図１参照）を形成する。この際、配線用溝５ａ中には先に形成した接続用導体部７Ｃの上部が突出されている。

【００８３】

その後、フォトレジストパターン１７ａを除去した後、図１２に示すように、配線用溝５ａを含む層間絶縁膜４ａの表面および接続用導体部７Ｃの露出表面に、例えばＴｉＮ等からなる薄い導体膜６Ｌ１　をスパッタリング法等によって被着する。この薄い導体膜６Ｌ１　は、第１層配線と層間絶縁膜４ａとの密着性を向上させる機能や厚い導体膜の構成原子の拡散を抑制するバリア機能を持つ材料からなり、ＴｉＮに限定されるものではなく種々変更可能であり、例えばタングステン、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等でも良い。

【００８４】

次いで、薄い導体膜６Ｌ１　上に、例えばＣｕ等からなる厚い導体膜６Ｌ２　をＣＶＤ法、スパッタリング法またはメッキ法、あるいはそれらの組み合わせ等によって被着する。このＣｕ等の成膜においては、可能な限りオーバーハングが小さくステップカバレージの良い方法を採用することが望ましい。例えばスパッタリング法においては、ターゲットと半導体ウエハとの間の距離が半導体ウエハの半径以上離れているようなスパッタリング装置が適している。この厚い導体膜６Ｌ２　は、Ｃｕに限定されるものではなく種々変更可能であり、例えばＣｕ合金、Ａｌ、Ａｌ合金、タングステンまたはタングステン合金でも良い。

【００８５】

上記した配線用の導体膜をスパッタリング法で成膜した場合には、特に、続いて、半導体基板１に対して熱処理を施すことにより、厚い導体膜６Ｌ２　の構成原子（例えばＣｕ）を流動させて配線用溝５ａ内にその構成原子を充分に供給し埋め込む。この際、熱処理雰囲気を不活性ガス雰囲気、酸化性ガス雰囲気または還元ガス雰囲気のいずれか、あるいはその２つ以上を組み合わせた雰囲気とする。また、この熱処理をＣｕのスパッタリング最中に施す、いわゆるリフロースパッタリング法を採用しても良い。これらにより、Ｃｕ配線のＥＭ特性を向上させることができる。

【００８６】

その後、半導体基板１に対してＣＭＰ処理を施すことにより、配線用溝５ａ，　５ｂ（図１参照）以外の領域における層間絶縁膜４ａ上の厚い導体膜６Ｌ２　および薄い導体膜６Ｌ１　を除去することにより、図２等に示した第１層配線６Ｌを形成する。

【００８７】

このＣＭＰ処理後または処理前に半導体基板１に対して熱処理を施しても良い。この際、熱処理雰囲気を不活性ガス雰囲気、酸化性ガス雰囲気または還元ガス雰囲気のいずれか、あるいはその２つ以上を組み合わせた雰囲気とする。このＣＭＰ処理後の熱処理工程では、厚い導体膜６Ｌ２　のＣｕの粒成長を促進させてＥＭ耐性を向上させるとともに、ＣＭＰ処理時に薄い導体膜６Ｌ１　および厚い導体膜６Ｌ２　の表面に生じた損傷や酸化膜をなくしその表面を滑らかにする。同時に絶縁膜４ａの表面汚染を除去低減する。これにより、配線の信頼性を向上させることが可能となる。

【００８８】

次に、同一の埋め込み配線層に異種導体材料からなる埋め込み配線を形成する方法を図１３～図１８によって説明する。これは、上記した同一配線層内に異種の導体材料からなる配線が存在する場合の形成方法例に該当する。なお、本実施の形態１においては、配線用溝５ａ，　５ｂ内に異種導体材料からなる第１層配線６Ｌを形成する場合を代表例として説明する。

【００８９】

図１３は半導体集積回路装置の製造工程中の層間絶縁膜４ａの要部斜視図である。層間絶縁膜４ａの上部には、配線用溝５ａがフォトリソグラフィ技術およびドライエッチング技

術によって形成されている。

【００９０】

続いて、図１４に示すように、配線用溝５ａを含む層間絶縁膜４ａの表面に、例えばＴｉＮ等からなる薄い導体膜６Ｌ１　をスパッタリング法等によって被着する。この薄い導体膜６Ｌ１　は、第１層配線と層間絶縁膜４ａとの密着性を向上させる機能や厚い導体膜の構成原子の拡散を抑制するバリア機能を持つ材料からなり、ＴｉＮに限定されるものではなく種々変更可能であり、例えばタングステン、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等でも良い。

【００９１】

その後、薄い導体膜６Ｌ１　上に、例えばＣｕ等からなる厚い導体膜６Ｌ２　をＣＶＤ法、スパッタリング法またはメッキ法等によって被着する。このＣｕ等の成膜においては、可能な限りオーバーハングが小さくステップカバレージの良い方法を採用することが望ましい。例えばスパッタリング法においては、ターゲットと半導体ウエハとの間の距離が半導体ウエハの半径以上離れているようなスパッタリング装置が適している。この厚い導体膜６Ｌ２　は、Ｃｕに限定されるものではなく種々変更可能であり、例えばＣｕ合金、Ａｌ、Ａｌ合金、タングステンまたはタングステン合金でも良い。

【００９２】

上記した配線用の導体膜をスパッタリング法で成膜した場合には、特に、次いで、半導体基板１に対して熱処理を施すことにより、厚い導体膜の構成原子（例えばＣｕ）を流動させて配線用溝５ａ内にその構成原子を充分に供給し埋め込む。この際、熱処理雰囲気を不活性ガス雰囲気、酸化性ガス雰囲気または還元ガス雰囲気のいずれか、あるいはその２つ以上を組み合わせた雰囲気とする。また、この熱処理をＣｕのスパッタリング最中に施す、いわゆるリフロースパッタリング法を採用しても良い。これにより、Ｃｕ配線のＥＭ特性を向上させることが可能となる。

【００９３】

続いて、半導体基板１に対してＣＭＰ処理を施すことにより、配線用溝５ａ以外の領域における層間絶縁膜４ａ上の厚い導体膜６Ｌ２　および薄い導体膜６Ｌ１　を除去することにより、図１５に示すように、配線用溝５ａ内に第１層配線６Ｌを形成する。

【００９４】

このＣＭＰ処理後または処理前に半導体基板１に対して熱処理を施しても良い。この際、熱処理雰囲気を不活性ガス雰囲気、酸化性ガス雰囲気または還元ガス雰囲気のいずれか、あるいはその２つ以上を組み合わせた雰囲気とする。このＣＭＰ処理後の熱処理工程では、厚い導体膜６Ｌ２　のＣｕの粒成長を促進させてＥＭ耐性を向上させるとともに、ＣＭＰ処理時に薄い導体膜６Ｌ１　および厚い導体膜６Ｌ２　の表面に生じた損傷や酸化膜をなくしその表面を滑らかにする。同時に絶縁膜４ａの表面汚染を除去低減する。これにより、配線の信頼性を向上させることが可能となる。

【００９５】

その後、図１６に示すように、層間絶縁膜４ａの上部に、配線用溝５ａよりも幅の狭いか、あるいは長さの短い配線用溝５ｂをフォトリソグラフィ技術およびドライエッチング技術によって形成する。この際、配線用溝５ｂの深さは、配線用溝５ａと同一でも良いが、配線用溝５ａの深さとは異なる深さに設定しても良い。例えば図１７に示すように配線用溝５ｂの深さを配線用溝５ａの深さよりも深くしても良い。この場合、配線用溝５ｂは幅は狭いが、深いので配線用溝５ｂ内に埋め込まれる導体膜の配線抵抗を低下させることが可能となる。あるいは配線用溝５ｂを深くして、下層配線層または半導体基板に到達させ、接続用に使用することも可能である。

【００９６】

次いで、上記したのと同様に、配線用溝５ａ内の第１層配線６Ｌの上面および配線用溝５ｂを含む層間絶縁膜４ａの表面に、例えばタングステン等からなる薄い導体膜をスパッタリング法等によって被着する。この薄い導体膜は、第１層配線と層間絶縁膜４ａとの密着性を向上させる機能や厚い導体膜の構成原子の拡散を抑制するバリア機能を持つ材料から

なり、タングステンに限定されるものではなく種々変更可能であり、例えばＴｉＮ、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等でも良い。

【００９７】

続いて、その薄い導体膜上に、例えばタングステン等からなる厚い導体膜をＣＶＤ法等によって被着する。このタングステン等の成膜においては、可能な限りオーバーハングが小さくステップカバレージの良い方法を採用することが望ましい。これにより、幅の狭い配線用溝５ｂでも、また、図１７に示したように配線用溝５ａよりも深い配線用溝５ｂでもその内部に配線用導体を良好に充填することが可能となる。この厚い導体膜は、タングステンに限定されるものではなく種々変更可能であり、例えばタングステン合金、ＡｌまたはＡｌ合金でも良い。

【００９８】

次いで、半導体基板１に対してＣＭＰ処理を施すことにより、配線用溝５ｂ以外の領域における厚い導体膜および薄い導体膜を除去することにより、図１８に示すように、配線用溝５ａよりも幅の狭い配線用溝５ｂ内に、配線用溝５ａ内の薄い導体膜６Ｌ１　および厚い導体膜６Ｌ２　とは異種の導体材料からなる薄い導体膜６Ｌ１　および厚い導体膜６Ｌ２　からなる第１層配線６Ｌを形成する。

【００９９】

このように、本実施の形態１によれば、以下の効果を得ることが可能となる。

【０１００】

（１）．微細な接続孔８ａ～８ｆ内にＣＶＤ法等を用いて導体膜を充填した後に、接続孔８ａ～８ｆよりも平面寸法の大きな配線用溝５ａ～５ｆを形成し、その配線用溝５ａ～５ｆ内に導体膜を充填することで埋め込み構造の第１層配線６Ｌ、接続用導体部７Ｃ、第２層配線９Ｌ、接続用導体部１０Ｃ、第３層配線１１Ｌおよび接続用導体部１２Ｃを形成したことにより、配線用溝５ａ～５ｆおよびそれよりも微細な接続孔８ａ～８ｆの両方に導体膜を良好に埋め込むことが可能となる。

【０１０１】

（２）．同一配線層に寸法の異なる配線用溝等を有する場合には、微細な配線用溝等とそれよりも大きな配線用溝等とで埋め込みのし易い方法を選択して導体膜を埋め込むことにより、双方の配線用溝内に導体膜を良好に埋め込むことが可能となる。

【０１０２】

（３）．上記（１）　または（２）　により、配線層間の接続上の信頼性を向上させることが可能となる。したがって、半導体集積回路装置の歩留まりおよび信頼性を向上させることが可能となる。

【０１０３】

（４）．上記（１）　または（２）　により、埋込配線の微細化を推進することが可能となる。したがって、半導体集積回路装置の小形化あるいは高集積化を推進することが可能となる。

【０１０４】

（５）．上記（１）　または（２）　により、難しい技術を採用することなく、配線用溝５ａ～５ｆおよび接続孔８ａ～８ｆに導体膜を良好に埋め込むことが可能となる。

【０１０５】

（６）．上記（１）　または（２）　により、埋込配線材料としてＣｕまたはＣｕ合金等を用いた場合でもその埋め込みの状態を良好にすることが可能となる。

【０１０６】

（７）．半導体基板１と直接接触する接続用導体部７Ｃはタングステン系（タングステンまたはタングステン合金）の導体材料で構成し、かつ、接続用導体部７Ｃと接続される第１層配線６Ｌは低抵抗なＣｕ系の導体材料で構成することにより、接続孔８ａ内への導体膜の埋め込み状態を良好に保ちつつ、Ｃｕ原子の半導体基板１側への拡散を防止してその拡散現象に起因する接続不良を回避し、かつ、第１層配線６Ｌの配線抵抗を低減して信号の伝搬速度を向上させることが可能となる。

【０１０７】
（８）．最上の第４層配線１３ＬをＡｌ系（ＡｌまたはＡｌ合金）の導体材料で構成したことにより、従来のワイヤボンディング技術やバンプ電極の形成技術等の組立技術をそのまま踏襲できる。したがって、Ｃｕ系の埋め込み配線を有する半導体集積回路装置を容易に組立工程に導入することが可能となる。
【０１０８】
（９）．Ａｌ系の導体材料からなる第４層配線１３Ｌとその下層のＣｕ系の導体材料からなる第３層配線１１Ｌとの間にタングステン系の導体材料からなる接続用導体部１４Ｃを設けたことにより、Ａｌ系の導体材料とＣｕ系の導体材料とを厚いバリアメタルで隔離できるため、Ａｌ系の導体材料とＣｕ系の導体材料とを直接接触させた場合にその接触部に比抵抗の高い合金層が形成されてしまうのを防止することができるので、配線層間の抵抗を低下させることが可能となる。
【０１０９】
（１０）．　Ｃｕ系の導体材料からなる埋め込み配線を形成するためのＣＭＰ処理後に半導体基板１に対して熱処理を施すことにより、Ｃｕの粒成長を促進させてＥＭ耐性を向上させるとともに、ＣＭＰ処理時に配線用の導体膜の表面に生じた損傷や酸化膜等をなくしその表面を滑らかにすることやＣＭＰ時に露出する絶縁膜の表面汚染を除去低減することができるので、Ｃｕ系の導体材料からなる埋込配線の信頼性を向上させることが可能となる。
【０１１０】
（実施の形態２）
図１９～図２３は本発明の他の実施の形態である半導体集積回路装置の製造工程中における要部断面図、図２４は半導体集積回路装置の要部断面図である。
【０１１１】
本実施の形態２においては、接続用導体部の構造およびその形成方法が前記実施の形態１と異なる。
【０１１２】
まず、図１９に示すように、層間絶縁膜４ａの上面に配線用溝形成用のフォトレジストパターン１７ｂを形成した後、そのフォトレジストパターン１７ｂをエッチングマスクとしてエッチング処理を施すことにより、層間絶縁膜４ａの上部に配線用溝５ａを形成する。
【０１１３】
続いて、フォトレジストパターン１７ｂを除去した後、図２０に示すように、層間絶縁膜４ａ上に接続孔形成用のフォトレジストパターン１７ｃを形成した後、そのフォトレジストパターン１７ｃをエッチングマスクとしてエッチング処理を施すことにより、配線用溝５ａの底面から半導体基板１に向かって延び、かつ、半導体基板１の上面の一部が露出するような接続孔８ａを層間絶縁膜４ａに穿孔する。
【０１１４】
その後、フォトレジストパターン１７ｃを除去した後、図２１に示すように、接続孔８ａ内に、例えばタングステン等からなる接続用導体部７Ｃを選択ＣＶＤ法等により形成する。この際、接続用導体部７Ｃの上部が配線用溝５ａ中に突出していてもかまわない。また、接続用導体部７Ｃの材料は、タングステンに限定されるものではなく種々変更可能であり、例えばタングステン合金、Ａｌ、Ａｌ合金でも良い。
【０１１５】
次いで、図２２に示すように、配線用溝５ａを含む層間絶縁膜４ａの表面および接続用導体部７Ｃの露出表面に、例えばＴｉＮ等からなる薄い導体膜６Ｌ１　をスパッタリング法等によって被着する。この薄い導体膜６Ｌ１　は、第１層配線と層間絶縁膜４ａとの密着性を向上させる機能や厚い導体膜の構成原子の拡散を抑制するバリア機能を持つ材料からなり、ＴｉＮに限定されるものではなく種々変更可能であり、例えばタングステン、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等でも良い。
【０１１６】

続いて、薄い導体膜６Ｌ１　上に、例えばＣｕ等からなる厚い導体膜６Ｌ２　をＣＶＤ法、スパッタリング法またはメッキ法等によって被着する。このＣｕ等の成膜においては、可能な限りオーバーハングが小さくステップカバレージの良い方法を採用することが望ましい。例えばスパッタリング法においては、ターゲットと半導体ウエハとの間の距離が半導体ウエハの半径以上離れているようなスパッタリング装置が適している。この厚い導体膜６Ｌ２　は、Ｃｕに限定されるものではなく種々変更可能であり、例えばＣｕ合金、Ａｌ、Ａｌ合金、タングステンまたはタングステン合金でも良い。

【０１１７】

上記した配線用の導体膜をスパッタリング法で成膜した場合には、特に、次いで、半導体基板１に対して熱処理を施すことにより、厚い導体膜の構成原子（例えばＣｕ）を流動させて配線用溝５ａ内にその構成原子を充分に供給し埋め込む。この際、熱処理雰囲気を不活性ガス雰囲気、酸化性ガス雰囲気または還元ガス雰囲気のいずれか、あるいはその２つ以上を組み合わせた雰囲気とする。また、この熱処理をＣｕのスパッタリング最中に施す、いわゆるリフロースパッタリング法を採用しても良い。これにより、Ｃｕ配線のＥＭ特性を向上させることが可能となる。

【０１１８】

続いて、半導体基板１に対してＣＭＰ処理を施すことにより、配線用溝５ａ以外の領域における層間絶縁膜４ａ上の厚い導体膜６Ｌ２　および薄い導体膜６Ｌ１　を除去することにより、図２３に示すように、配線用溝５ａ内に第１層配線６Ｌを形成する。

【０１１９】

このＣＭＰ処理後または処理前に半導体基板１に対して熱処理を施しても良い。この際、熱処理雰囲気を不活性ガス雰囲気、酸化性ガス雰囲気または還元ガス雰囲気のいずれか、あるいはその２つ以上を組み合わせた雰囲気とする。このＣＭＰ処理後の熱処理工程では、厚い導体膜６Ｌ２　のＣｕの粒成長を促進させてＥＭ耐性を向上させるとともに、ＣＭＰ処理時に薄い導体膜６Ｌ１　および厚い導体膜６Ｌ２　の表面に生じた損傷や酸化膜をなくしその表面を滑らかにする。同時に絶縁膜４ａの表面汚染を除去低減する。これにより、配線の信頼性を向上させることが可能となる。

【０１２０】

なお、このような埋め込み配線構造は、図２４に示すように、第２層配線９Ｌに適用しても良い。すなわち、接続用導体部１０Ｃが、例えば選択ＣＶＤ法で形成されたタングステン、タングステン合金、Ａｌ、Ａｌ合金、ＣｕまたはＣｕ合金等のような導体膜からなる構造となっている。

【０１２１】

このような本実施の形態２によれば、前記実施の形態１と同様の効果を得ることが可能となる。

【０１２２】

（実施の形態３）

図２５～図２８および図２９～図３２は本発明の他の実施の形態である半導体集積回路装置の製造工程中における要部断面図、図３３は半導体集積回路装置の要部断面図である。

【０１２３】

図２５は製造工程中における半導体集積回路装置を示している。層間絶縁膜４ａには、前記実施の形態２で説明した方法によって、配線用溝５ａおよび接続孔８ａが形成されている。

【０１２４】

まず、本実施の形態３においては、図２６に示すように、接続孔８ａ内に、例えばタングステン等からなる接続用導体部７Ｃを選択ＣＶＤ法により形成する。この際、本実施の形態３においては、接続用導体部７Ｃの上部が配線用溝５ａの外側に突出する程度に成膜処理を行う。また、接続用導体部７Ｃの材料は、タングステンに限定されるものではなく種々変更可能であり、例えばタングステン合金、Ａｌ、Ａｌ合金でも良い。

【０１２５】

次いで、図２７に示すように、配線用溝５ａを含む層間絶縁膜４ａの表面および接続用導体部７Ｃの表面に、例えばＴｉＮ等からなる薄い導体膜６Ｌ１　をスパッタリング法等によって被着する。この薄い導体膜６Ｌ１　は、第１層配線と層間絶縁膜４ａとの密着性を向上させる機能や厚い導体膜の構成原子の拡散を抑制するバリア機能を持つ材料からなり、ＴｉＮに限定されるものではなく種々変更可能であり、例えばタングステン、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等でも良い。

【０１２６】

続いて、薄い導体膜６Ｌ１　上に、例えばＣｕ等からなる厚い導体膜６Ｌ２　をＣＶＤ法、スパッタリング法またはメッキ法等によって被着する。このＣｕ等の成膜においては、可能な限りオーバーハングが小さくステップカバレージの良い方法を採用することが望ましい。例えばスパッタリング法においては、ターゲットと半導体ウエハとの間の距離が半導体ウエハの半径以上離れているようなスパッタリング装置が適している。この厚い導体膜６Ｌ２　は、Ｃｕに限定されるものではなく種々変更可能であり、例えばＣｕ合金、Ａｌ、Ａｌ合金、タングステンまたはタングステン合金でも良い。

【０１２７】

上記した配線用の導体膜をスパッタリング法で成膜した場合には、特に、次いで、半導体基板１に対して熱処理を施すことにより、厚い導体膜の構成原子（例えばＣｕ）を流動させて配線用溝５ａ内にその構成原子を充分に供給し埋め込む。この際、熱処理雰囲気を不活性ガス雰囲気、酸化性ガス雰囲気または還元ガス雰囲気のいずれか、あるいはその２つ以上を組み合わせた雰囲気とする。また、この熱処理をＣｕのスパッタリング最中に施す、いわゆるリフロースパッタリング法を採用しても良い。これにより、Ｃｕ配線のＥＭ耐性を向上させることができる。

【０１２８】

続いて、半導体基板１に対してＣＭＰ処理を施すことにより、配線用溝５ａ以外の領域における層間絶縁膜４ａ上の厚い導体膜６Ｌ２　および薄い導体膜６Ｌ１　を除去することにより、図２８に示すように、配線用溝５ａ内に第１層配線６Ｌを形成するとともに、接続用導体７Ｃを形成する。

【０１２９】

このＣＭＰ処理後または処理前に半導体基板１に対して熱処理を施しても良い。この際、熱処理雰囲気を不活性ガス雰囲気、酸化性ガス雰囲気または還元ガス雰囲気のいずれか、あるいはその２つ以上を組み合わせた雰囲気とする。このＣＭＰ処理後の熱処理工程では、厚い導体膜６Ｌ２　のＣｕの粒成長を促進させてＥＭ耐性を向上させるとともに、ＣＭＰ処理時に薄い導体膜６Ｌ１　および厚い導体膜６Ｌ２　の表面に生じた損傷や酸化膜をなくしその表面を滑らかにする。同時に絶縁膜４ａの表面汚染を除去低減する。これにより、配線の信頼性を向上させることが可能となる。

【０１３０】

また、図２８の構造のような埋め込み配線を形成するには、例えば次のようにしても良い。

【０１３１】

まず、図２９に示すように、層間絶縁膜４ａに半導体基板１の上面の一部が露出するような接続孔８ａをフォトリソグラフィ技術およびドライエッチング技術によって形成する。

【０１３２】

続いて、図３０に示すように、接続孔８ａ内に、例えばタングステン等からなる接続用導体部７Ｃを選択ＣＶＤ法により形成する。この際、接続用導体部７Ｃの上面が層間絶縁膜４ａの上面とほぼ一致する程度になるように成膜処理を行う。また、接続用導体部７Ｃの材料は、タングステンに限定されるものではなく種々変更可能であり、例えばタングステン合金、Ａｌ、Ａｌ合金でも良い。

【０１３３】

その後、図３１に示すように、層間絶縁膜４ａに配線用溝５ａをフォトリソグラフィ技術およびドライエッチング技術によって形成形成する。この際、配線用溝５ａ中に接続用導

体部７Ｃの上部が露出している。

【０１３４】

次いで、図３２に示すように、配線用溝５ａを含む層間絶縁膜４ａの表面および接続用導体部７Ｃの露出表面に、例えばＴｉＮ等からなる薄い導体膜６Ｌ１　をスパッタリング法等によって被着する。この薄い導体膜６Ｌ１　は、第１層配線と層間絶縁膜４ａとの密着性を向上させる機能や厚い導体膜の構成原子の拡散を抑制するバリア機能を持つ材料からなり、ＴｉＮに限定されるものではなく種々変更可能であり、例えばタングステン、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等でも良い。

【０１３５】

続いて、薄い導体膜６Ｌ１　上に、例えばＣｕ等からなる厚い導体膜６Ｌ２　をＣＶＤ法、スパッタリング法またはメッキ法等によって被着する。このＣｕ等の成膜においては、可能な限りオーバーハングが小さくステップカバレージの良い方法を採用することが望ましい。例えばスパッタリング法においては、ターゲットと半導体ウエハとの間の距離が半導体ウエハの半径以上離れているようなスパッタリング装置が適している。この厚い導体膜６Ｌ２　は、Ｃｕに限定されるものではなく種々変更可能であり、例えばＣｕ合金、Ａｌ、Ａｌ合金、タングステンまたはタングステン合金でも良い。

【０１３６】

上記した配線用の導体膜をスパッタリング法で成膜した場合には、特に、次いで、半導体基板１に対して熱処理を施すことにより、厚い導体膜の構成原子（例えばＣｕ）を流動させて配線用溝５ａ内にその構成原子を充分に供給し埋め込む。この際、熱処理雰囲気を不活性ガス雰囲気、酸化性ガス雰囲気または還元ガス雰囲気のいずれか、あるいはその２つ以上を組み合わせた雰囲気とする。また、この熱処理をＣｕのスパッタリング最中に施す、いわゆるリフロースパッタリング法を採用しても良い。

【０１３７】

続いて、半導体基板１に対してＣＭＰ処理を施すことにより、配線用溝５ａ以外の領域における層間絶縁膜４ａ上の厚い導体膜６Ｌ２　および薄い導体膜６Ｌ１　を除去することにより、図２８に示したように、配線用溝５ａ内に第１層配線６Ｌを形成するとともに、接続用導体部７Ｃを形成する。

【０１３８】

このＣＭＰ処理後または処理前に半導体基板１に対して熱処理を施しても良い。この際、熱処理雰囲気を不活性ガス雰囲気、酸化性ガス雰囲気または還元ガス雰囲気のいずれか、あるいはその２つ以上を組み合わせた雰囲気とする。この熱処理工程では、厚い導体膜６Ｌ２　のＣｕの粒成長を促進させてＥＭ耐性を向上させるとともに、ＣＭＰ処理時に薄い導体膜６Ｌ１　および厚い導体膜６Ｌ２　の表面に生じた損傷や酸化膜をなくしその表面を滑らかにする。同時に絶縁膜４ａの表面汚染を除去低減する。これにより、配線の信頼性を向上させることが可能となる。

【０１３９】

なお、このような埋め込み配線構造は、図３３に示すように、第２層配線９Ｌに適用しても良い。すなわち、接続用導体部１０Ｃが、例えば選択ＣＶＤ法で形成されたタングステン、タングステン合金、Ａｌ、Ａｌ合金等のような導体膜からなる構造となっている。

【０１４０】

このように、本実施の形態３によれば、前記実施の形態１と同様の効果を得ることが可能となる。

【０１４１】

（実施の形態４）

図３４および図３５は本発明の他の実施の形態である半導体集積回路装置の要部断面図である。

【０１４２】

本実施の形態４においては、図３４および図３５に示すように、接続用導体部７Ｃ，　１０Ｃが薄い導体膜７Ｃ１，１０Ｃ１　で構成されている。すなわち、接続孔８ａ，　８ｂ

が薄い導体膜７Ｃ１，１０Ｃ１　で埋め込まれてしまっている構造である。薄い導体膜７Ｃ１，１０Ｃ１　は、接続用導体部７Ｃ，　１０Ｃと層間絶縁膜４ａ，　４ｂとの密着性を向上させる機能や配線の構成原子の拡散を抑制するバリア機能を持つ材料からなり、例えばタングステン、ＴｉＮ、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等からなる。

【０１４３】

接続孔８ａの直径は、例えば０．１～０．４μｍ程度、好ましくは、例えば０．２μｍ程度である。また、接続孔８ａのアスペクト比は、２～１０程度、接続用導体部の埋め込みを良好に行うことを考慮すると５程度より小さいことが好ましい。

【０１４４】

また、接続孔８ｂの直径は、例えば０．１～０．４μｍ程度、好ましくは、例えば０．２μｍ程度である。また、接続孔８ｂのアスペクト比は、２～１０程度、接続用導体部の埋め込みを良好に行うことを考慮すると５程度より小さいことが好ましい。

【０１４５】

また、配線の構造は図３３および図３４に示した構造に限定されるものではなく種々変更可能であり、例えば前記実施の形態１で説明した図３～図５に示す構造にしても良い。

【０１４６】

このような埋め込み配線の形成方法は、前記実施の形態１の図８～図１２を用いて説明したのと同じである。すなわち、第１層配線６Ｌの形成方法を一例とすると次の通りである。

【０１４７】

まず、層間絶縁膜４ａに接続孔８ａを穿孔した後、その層間絶縁膜４ａ上に接続孔８ａを埋め込むように薄い導体膜７Ｃ１　をスパッタリング法等によって被着する。続いて、半導体基板１に対してＣＭＰ法等を施すことにより、その薄い導体膜７Ｃ１　において接続孔８ａの領域以外の部分を除去して、接続孔８ａ内に、薄い導体膜７Ｃ１　のみからなる接続用導体部７Ｃを形成する。その後、層間絶縁膜４ａに配線用溝５ａを形成した後、その層間絶縁膜４ａ上に配線用溝５ａを埋め込むように配線用導体膜をスパッタリング法、ＣＶＤ法またはメッキ法等によって被着する。その後、半導体基板１に対してＣＭＰ法等を施すことにより、その配線用導体膜において配線用溝５ａの領域以外の部分を除去して、配線用溝５ａ内に第１層配線６Ｌを形成する。

【０１４８】

厚い導体膜６Ｌ１　の成膜後またはＣＭＰ処理後に半導体基板１に対して熱処理を施しても良い。この際、熱処理雰囲気を不活性ガス雰囲気、酸化性ガス雰囲気または還元ガス雰囲気のいずれか、あるいはその２つ以上を組み合わせた雰囲気とする。熱処理を施すことにより、厚い導体膜６Ｌ２　のＣｕの粒成長を促進させてＥＭ耐性を向上させるとともに、ＣＭＰ処理時に薄い導体膜６Ｌ１　および厚い導体膜６Ｌ２　の表面に生じた損傷や酸化膜をなくしその表面を滑らかにすることと、絶縁膜４ａの表面汚染を除去低減することができるので、配線の信頼性を向上させることが可能となる。

【０１４９】

このような本実施の形態４によれば、前記実施の形態１と同様の効果を得ることが可能となる。

【０１５０】

（実施の形態５）

図３６は本発明の他の実施の形態である半導体集積回路装置の要部断面図、図３７は図３６の半導体集積回路装置の要部拡大断面図、図３８は図３７に示した半導体集積回路装置の要部の変形例を示す要部拡大断面図、図３９は図３７に示した半導体集積回路装置の要部拡大断面図、図４０および図４１は図３９に示した半導体集積回路装置の要部拡大断面図、図４２は図３９の半導体集積回路装置の要部を模式的に示した説明図、図４３は図４２の変形例を模式的に示した説明図、図４４および図４５は図４２の変形例を模式的に示した説明図、図４６～図５０は図３６の半導体集積回路装置の要部の変形例を示す要部拡

大断面図である。まず、本実施の形態５の半導体集積回路装置の構造を図３６～図５０によって説明する。本実施の形態５の基本的な全体構造は、例えば次の通りである。

【０１５１】

第１に、第１層配線６Ｌの構成材料には、例えばタングステン、タングステン合金、ＡｌまたはＡｌ合金等のようなＣｕまたはＣｕ合金以外の導体材料を用いる。これにより、Ｃｕ配線を半導体基板１に直接接触させない構造にすることができるので、Ｃｕ原子が半導体基板１側に拡散することに起因する素子不良を抑制することができ、半導体集積回路装置の信頼性を向上させることが可能となる。また、Ｃｕ配線で構成される第２、第３層配線９Ｌ，　１１Ｌと半導体基板１との距離を離すことによりＣｕ原子の半導体基板１への拡散を低減できる。

【０１５２】

第２に、最上の第４層配線１３Ｌの構成材料には、例えばＡｌまたはＡｌ合金等を用いる。これにより、従来からあるボンディングワイヤの接続技術やバンプ電極の形成技術をそのまま踏襲できる。すなわち、最上の配線層はボンディングワイヤやバンプ電極が接続されるが、最上の配線材料を従来から用いられているＡｌまたはＡｌ合金とすることにより、ボンディングワイヤやバンプ電極の接合上の従来技術をそのまま使用することが可能となる。このため、組立工程（ワイヤボンディング工程やバンプ電極形成工程）の技術的な変更等を伴うことなく、Ｃｕ系材料からなる埋め込み配線構造を有する半導体集積回路装置を組立ラインに導入することが可能となる。したがって、Ｃｕ系材料からなる埋め込み配線を有する半導体集積回路装置のコスト低減を推進でき、製造・開発時間の短期化を推進することが可能となる。

【０１５３】

第３に、最上の配線層と最下の配線層との間の中間の配線層（第２層配線９Ｌおよび第３層配線１１Ｌ）の構成材料には、例えばＣｕまたはＣｕ合金を用いる。これにより、配線抵抗や配線容量を低減することができ、半導体集積回路装置における信号伝搬速度を向上させることが可能となり、その動作速度を向上させることが可能となる。

【０１５４】

第４に、Ｃｕ系材料で構成された配線層間を接続する接続用導体部１８Ｃ，　１９Ｃを、例えばタングステン、ＴｉＮ、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等からなる材料で構成する。これにより、微細な接続孔８ｇ，　８ｈ内に導体膜を良好に埋め込むことができるので、配線層間の電気的な接続の信頼性を向上させることが可能となる。

【０１５５】

第５に、Ａｌ系材料からなる第４層配線１３Ｌと、Ｃｕ系材料からなる第３層配線１１Ｌとは直接接触させず、その間にバリア層（接続用導体部２０Ｃ等）を介在させる。これにより、Ａｌ系材料とＣｕ系材料とが直接接触した場合に、比抵抗の高い合金層が形成されてしまう現象を抑制することができるので、配線に流れる信号の伝搬速度を向上させることが可能となる。

【０１５６】

第６に、接続用導体部１９Ｃと接続用導体部２０Ｃとが接続される部分に位置する配線層中に、少なくても配線の長手方向に沿って接続用導体部１９Ｃ，　２０Ｃよりも平面的に長く形成された接続用導体部（中継用の接続用導体部）２１Ｃを設けて、上記した接続用導体部１９Ｃと接続用導体部２０Ｃとを電気的に接続した。これにより、接続用導体部２１Ｃが形成される接続用溝５ｇの平面積を比較的大きくすることができるので、その溝内に配線用導体膜を良好に埋め込むことが可能となる。また、接続用導体部１９Ｃと接続用導体部２０Ｃとの配線の長手方向における平面的な位置合わせ余裕を大きくすることが可能となる。したがって、上下の接続用導体部１９Ｃ，　２０Ｃの接続上の信頼性を向上させることが可能となる。

【０１５７】

次に、本実施の形態５の半導体集積回路装置における各構成部を詳細に説明する。

【０１５８】
配線用溝５ａ，　５ｂ内に埋め込まれて形成された第１層配線６Ｌは、下部および側部の相対的に薄い導体膜６Ｌ１　と、その薄い導体膜６Ｌ１　に囲まれた相対的に厚い導体膜６Ｌ２　とで構成されている。薄い導体膜６Ｌ１　は、第１層配線６Ｌと層間絶縁膜４ａとの密着性を向上させる機能や厚い導体膜６Ｌ２　の構成原子の拡散を抑制するバリア機能を持つ材料からなり、例えばタングステン、ＴｉＮ、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等からなる。薄い導体膜６Ｌ１　をタングステン等で構成した場合には、ＴｉＮ、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等で構成した場合に比べて配線抵抗を低下させることが可能となる。特に限定されないが、本実施の形態５においては、薄い導体膜６Ｌ１　が、例えばタングステンで構成されている。

【０１５９】
また、厚い導体膜６Ｌ２　は、第１層配線６Ｌの本体を構成する部材であり、例えばＡｌ、Ａｌ合金、タングステンまたはタングステン合金等のような低抵抗な材料からなる。特に限定されないが、本実施の形態５においては、厚い導体膜６Ｌ２　が、例えばタングステンで構成されている。

【０１６０】
ただし、第１層配線６Ｌの構造は図３６および図３７に示した構造に限定されるものではなく種々変更可能であり、前記実施の形態１において図３～図５を用いて説明した構造にしても良い。すなわち、厚い導体膜６Ｌ２　および薄い導体膜６Ｌ１　上にキャップ導体膜を設ける構造、厚い導体膜６Ｌ２　上にキャップ導体膜を設け、かつ、キャップ導体膜の上面と層間絶縁膜４ａの上面とをほぼ一致させる構造、厚い導体膜６Ｌ２　のみで配線を構成する構造、厚い導体膜６Ｌ２　のみで配線を構成した場合にその上面にキャップ導体膜を設ける構造等がある。キャップ導体膜は、例えばタングステン、ＴｉＮ、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等からなる。

【０１６１】
配線用溝５ａの第１層配線６Ｌは、接続孔８ａを通じてｎＭＯＳ３ｎの半導体領域３ｎｄまたはｐＭＯＳ３ｐの半導体領域３ｐｄと電気的に接続されている。本実施の形態５においては、配線用溝５ａおよび接続孔８ａ内に配線形成用導体膜が一体的に埋め込まれている。

【０１６２】
このような第１層配線６Ｌの形成方法は、例えば次のような従来の埋め込み配線の形成方法と同じである。すなわち、配線用溝５ａ，　５ｂおよび接続孔８ａを別々のフォトリソグラフィ技術およびドライエッチング技術によって層間絶縁膜４ａに形成した後、例えばタングステン等からなる薄い導体膜６Ｌ１　をスパッタリング法によって被着し、さらに、その薄い導体膜６Ｌ１　上に、例えばタングステン等からなる厚い導体膜６Ｌ２　をＣＶＤ法等によって形成する。これにより、微細な接続孔８ａ内にも導体膜を良好に埋め込むことが可能となっている。その後、ＣＭＰ処理を施して配線用溝５ａ，　５ｂおよび接続孔８ａ以外の導体膜を除去して、埋め込み構造の第１層配線６Ｌを形成する。

【０１６３】
配線用溝５ｃ，　５ｄ内に埋め込まれて形成された第２層配線９Ｌは、下部および側部の相対的に薄い導体膜９Ｌ１　と、その薄い導体膜９Ｌ１　に囲まれた相対的に厚い導体膜９Ｌ２　とで構成されている。薄い導体膜９Ｌ１　は、第２層配線９Ｌと層間絶縁膜４ｂとの密着性を向上させる機能や厚い導体膜９Ｌ２　の構成原子の拡散を抑制するバリア機能を持つ材料からなり、例えばタングステン、ＴｉＮ、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等からなる。薄い導体膜９Ｌ１　をタングステン等で構成した場合には、ＴｉＮ、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等で構成した場合に比べて配線抵抗を低下させることが可能となる。特に限定されないが、本実施の形態５においては、薄い導体膜９Ｌ１　が、例えばＴｉＮで構成されている。

【０１６４】
また、厚い導体膜９Ｌ２　は、第２層配線９Ｌの本体を構成する部材であり、例えばＣｕまたはＣｕ合金等のような低抵抗な材料からなる。ただし、第２層配線９Ｌの構造は図３６に示した構造に限定されるものではなく種々変更可能であり、前記実施の形態１において図３～図５を用いて説明した構造にしても良い。すなわち、厚い導体膜９Ｌ２　および薄い導体膜９Ｌ１　上にキャップ導体膜を設ける構造、厚い導体膜９Ｌ２　上にキャップ導体膜を設け、かつ、キャップ導体膜の上面と層間絶縁膜４ｂの上面とをほぼ一致させる構造、厚い導体膜９Ｌ２　のみで配線を構成する構造、厚い導体膜９Ｌ２　のみで配線を構成した場合にその上面にキャップ導体膜を設ける構造等がある。キャップ導体膜は、例えばタングステン、ＴｉＮ、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等からなる。

【０１６５】
配線用溝５ｃの第２層配線９Ｌは、接続孔８ｇを通じて第１層配線６Ｌと電気的に接続されている。接続孔８ｇは、配線用溝５ｃの底面から第１層配線６Ｌの上面に向かって、その第１層配線６Ｌの上面の一部が露出するように形成されており、その孔内には、例えばタングステン、タングステン合金、ＡｌまたはＡｌ合金等からなる接続用導体部１８Ｃが設けられている。

【０１６６】
また、配線用溝５ｅ内に埋め込まれて形成された第３層配線１１Ｌは、第２層配線９Ｌと構造が同じであり、下部および側部の相対的に薄い導体膜１１Ｌ１　と、その薄い導体膜１１Ｌ１　に囲まれた相対的に厚い導体膜１１Ｌ２　とで構成されている。薄い導体膜１１Ｌ１　は、第３層配線１１Ｌと層間絶縁膜４ｃとの密着性を向上させる機能や厚い導体膜１１Ｌ２　の構成原子の拡散を抑制するバリア機能を持つ材料からなり、例えばタングステン、ＴｉＮ、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等からなる。

【０１６７】
薄い導体膜１１Ｌ１　をタングステン等で構成した場合には、ＴｉＮ、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等で構成した場合に比べて配線抵抗を低下させることが可能となる。特に限定されないが、本実施の形態５においては、薄い導体膜１１Ｌ１　が、例えばＴｉＮで構成されている。

【０１６８】
また、厚い導体膜１１Ｌ２　は、第３層配線１１Ｌの本体を構成する部材であり、例えばＣｕまたはＣｕ合金等のような低抵抗な材料からなる。ただし、第３層配線１１Ｌの構造は図３６に示した構造に限定されるものではなく種々変更可能であり、前記実施の形態１において図３～図５を用いて説明した構造にしても良い。すなわち、厚い導体膜１１Ｌ２　および薄い導体膜１１Ｌ１　上にキャップ導体膜を設ける構造、厚い導体膜１１Ｌ２　上にキャップ導体膜を設け、かつ、キャップ導体膜の上面と層間絶縁膜４ｂの上面とをほぼ一致させる構造、厚い導体膜１１Ｌ２　のみで配線を構成する構造、厚い導体膜１１Ｌ２　のみで配線を構成した場合にその上面にキャップ導体膜を設ける構造等がある。キャップ導体膜は、例えばタングステン、ＴｉＮ、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等からなる。

【０１６９】
配線用溝５ｅの第３層配線１１Ｌは、接続孔８ｈを通じて第２層配線９Ｌと電気的に接続されている。接続孔８ｈは、配線用溝５ｅの底面から第２層配線９Ｌの上面に向かって、その第２層配線９Ｌの上面の一部が露出するように形成されており、その孔内には、例えばタングステン、タングステン合金、ＡｌまたはＡｌ合金等からなる接続用導体部１９Ｃが設けられている。後述する図３９に示すように、第２層配線９Ｌは、例えばＹ方向に延在して設けられ、第２層配線９Ｌ間のピッチはＸ方向に所定の値で設計される。また、第３層配線１１Ｌは、例えばＹ方向に垂直なＸ方向に延在して設けられ、第３層配線１１Ｌ間のピッチＰはＹ方向に所定の値で設計される。

【０１７０】
このような第２層配線９Ｌおよび第３層配線１１Ｌの形成方法は、例えば従来の埋め込み配線の形成方法と同じである。すなわち、第２層配線９Ｌの形成方法を例として説明すると次の通りである。
【０１７１】
まず、配線用溝５ｃ，　５ｄおよび接続孔８ｇを別々のフォトリソグラフィ技術およびドライエッチング技術によって層間絶縁膜４ｂに形成した後、例えばタングステン等からなる導体膜を選択ＣＶＤ法等によって接続孔８ｇ内に選択的に成長させて接続用導体部１８Ｃを形成する。
【０１７２】
続いて、例えばＴｉＮ等からなる薄い導体膜９Ｌ１　をスパッタリング法によって被着し、さらに、その薄い導体膜９Ｌ１　上に、例えばＣｕまたはＣｕ合金等からなる厚い導体膜９Ｌ２　を、スパッタリング法、ＣＶＤ法またはメッキ法等によって形成する。この工程後、熱処理を施してＣｕ原子を配線用溝５ｃ，　５ｄ内に良好に充填するようにしても良い。これにより、微細な接続孔８ｇ内に導体膜を良好に埋め込むことが可能となる。
【０１７３】
その後、半導体基板１に対してＣＭＰ処理を施して配線用溝５ｃ，　５ｄ以外の導体膜を除去し、埋め込み構造の第２層配線９Ｌを形成する。厚い導体膜９Ｌ２　の成膜後またはＣＭＰ処理後に半導体基板１に対して熱処理を施しても良い。この際、熱処理雰囲気を不活性ガス雰囲気、酸化性ガス雰囲気または還元ガス雰囲気のいずれか、あるいはその２つ以上を組み合わせた雰囲気とする。熱処理を施すことにより、厚い導体膜９Ｌ２　のＣｕの粒成長を促進させてＥＭ耐性を向上させるとともに、ＣＭＰ処理時に薄い導体膜６Ｌ１　および厚い導体膜９Ｌ２　の表面に生じた損傷や酸化膜をなくしその表面を滑らかにすること、また、絶縁膜４ａの表面汚染を除去低減できることができるので、配線の信頼性を向上させることが可能となる。
【０１７４】
ただし、接続孔８ｇ，　８ｈの埋め込み構造は、図３６等に示した構造に限定されるものではなく種々変更可能であり、例えば図３８に示す構造としても良い。すなわち、図３８においては、接続孔８ｇ，　８ｈが薄い導体膜９Ｌ１，１１Ｌ１　で埋め込まれている。この場合の薄い導体膜１１Ｌ１　の構成材料も上記した材料と同じであり、例えばタングステン、ＴｉＮ、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等からなる。厚い導体膜９Ｌ２，１１Ｌ２　は、例えばＣｕまたはＣｕ合金からなる。
【０１７５】
また、接続孔８ｇ，　８ｈが、その下部および側部の相対的に薄い導体膜と薄い導体膜に囲まれた相対的に厚い導体膜とで構成されていても良い。この場合、薄い導体膜は、例えばタングステン、ＴｉＮ等からなる。厚い導体膜は、例えばタングステン等からなる。
【０１７６】
一方、層間絶縁膜４ｃの上部（第３配線層）には、上記した配線用溝５ｅとともに、それと同じ深さの接続用溝５ｇが形成されている。接続用溝５ｇは、配線用溝５ｅと同時に形成されている。
【０１７７】
この接続用溝５ｇは、上記したように、配線の長手方向に沿って長くなるように形成されている。これにより、接続用溝５ｇ内に導体膜を良好に埋め込むことが可能となっている。すなわち、配線用溝５ｅ内に導体膜を埋め込む際、同じ配線層中の接続用溝５ｇにも同時に導体膜を埋め込む場合、接続用溝５ｇの平面形状および寸法を下層の接続用導体部１９Ｃの上面の平面形状および寸法とすると、接続用溝５ｇは微細なので導体膜を充分に埋め込めない場合が生じる。このような不具合を回避するために、接続用溝５ｇはその平面形状が配線の長手方向に沿って長くなるような形状とすることにより、配線の実装密度の低下を防止しつつ、当該導体膜を良好に埋め込めるようにしたものである。したがって、上下の配線層間を良好に接続することが可能となる。

【０１７８】
接続用溝５ｇ内には、図３６、図４０および図４１に示すように、接続用導体部２１Ｃが設けられている。図３９は第２層配線９Ｌ～第４層配線１３Ｌの一部を示す要部平面図であり、図４０は図３９のＢ－Ｂ線に沿った要部断面図、図４１は図３９のＣ－Ｃ線に沿った要部断面図である。なお、図４０は図３６の右側の第２層配線９Ｌ～第４層配線１３Ｌ部分を紙面に垂直な方向に切断した場合の断面図である。
【０１７９】
接続用導体部２１Ｃは、第３層配線１１Ｌと同じ構造となっており、下部および側部の相対的に薄い導体膜２１Ｃ１　と、その薄い導体膜２１Ｃ１　に囲まれた相対的に厚い導体膜２１Ｃ２　とで構成されている。すなわち、接続用導体部２１Ｃは、第３層配線１１Ｌと同じ配線Ｗで構成される。薄い導体膜２１Ｃ１　は、接続用導体部２１Ｃと層間絶縁膜４ｃとの密着性を向上させる機能や厚い導体膜２１Ｃ２　の構成原子の拡散を抑制するバリア機能を持つ材料からなり、例えばタングステン、ＴｉＮ、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等からなる。
【０１８０】
薄い導体膜２１Ｃ１　をタングステン等で構成した場合には、ＴｉＮ、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等で構成した場合に比べて配線抵抗を低下させることが可能となる。特に限定されないが、本実施の形態５においては、薄い導体膜２１Ｃ１　は、第３層配線１１１Ｌの薄い導体膜１１Ｌ１　と同時に同じ材料で形成されており、例えばＴｉＮで構成されている。
【０１８１】
また、厚い導体膜２１Ｃ２　は、接続用導体部２１Ｃの本体を構成する部材であり、例えばＣｕまたはＣｕ合金等のような低抵抗な材料からなる。ただし、接続用導体部２１Ｃの構造は図３６～図４３に示した構造に限定されるものではなく種々変更可能であり、前記実施の形態１において図３～図５を用いて説明した構造にしても良い。
【０１８２】
すなわち、厚い導体膜２１Ｃ２　および薄い導体膜２１Ｃ１　上にキャップ導体膜を設ける構造、厚い導体膜２１Ｃ２　上にキャップ導体膜を設け、かつ、キャップ導体膜の上面と層間絶縁膜４ｃの上面とをほぼ一致させる構造、厚い導体膜２１Ｃ２　のみで配線を構成する構造、厚い導体膜２１Ｃ２　のみで配線を構成した場合にその上面にキャップ導体膜を設ける構造等がある。キャップ導体膜は、例えばタングステン、ＴｉＮ、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等からなる。図３９、図４２に示すように、接続用導体部２１Ｃの平面形状を配線の長手方向（Ｘ方向）が、Ｙ方向の配線幅よりも大きくなるように構成することにより、上下の接続用導体部１９Ｃ，　２０Ｃの位置合わせ余裕をＸ方向で大きくすることができる。これにより、第３層配線１１ＬのＹ方向の配線ピッチＰを大きくしなくても、上下の接続用導体部１９Ｃ，　２０Ｃの位置合わせ余裕をＸ方向で大きくすることができるので、配線の高密度化、高集積化を実現することができる。また、配線の長手方向の配線長は配線幅以上であり、配線幅の２倍程度以下にすることにより、ドックボーンを用いないで合わせ余裕を大きくでき、かつ、埋込マージンを大きくできる。配線ピッチを大きくする必要がなく、高集積化することができる。
【０１８３】
また、図４３に示すように、接続用導体部２１Ｃの平面形状を、配線の長手方向およびその方向に対して交差する方向（配線幅方向、すなわち、Ｙ方向）に長くなるような形状としても良い。ただし、この場合も配線の長手方向（Ｘ方向）がＹ方向の配線幅よりも大きくなるように構成する。この場合、上下の接続用導体部１９Ｃ，　２０Ｃの位置合わせ余裕を配線の長手方向および幅方向の双方で大きくすることができる。このため、接続用導体部２０Ｃを埋め込む接続孔８ｆの形成時の位置合わせ精度を緩和することができるので、接続孔８ｆを容易に形成することが可能となる。また、接続孔８ｆの平面位置が設計値よりも多少ずれたとしても接続用導体部２０Ｃと接続用導体部２１Ｃとを良好に接続する

ことが可能となる。
【０１８４】
また、図４４および図４５に示すように、前記実施の形態１で説明した構造としても良い。すなわち、接続用導体部１９Ｃの上部が接続用導体部２１Ｃ中に突出した構造である。この場合は、前記実施の形態１等で説明したのと同じ方法で形成する。すなわち、層間絶縁膜４ｃに形成された接続孔８ｈ（図３６参照）内に接続用導体部１９Ｃを埋め込み形成した後、接続用溝５ｇ（図３６参照）を形成し、その後、導体膜を堆積し、さらにＣＭＰ処理を施して、その接続用溝５ｇ内に接続用導体部２１Ｃを形成する。
【０１８５】
第４層配線１３Ｌは、前記実施の形態１と同様に通常の配線構造となっている。第４層配線１３Ｌは、接続孔８ｆ内の接続用導体部２０Ｃを通じて第３層配線１１Ｌまたは接続用導体部２１と電気的に接続されている。接続用導体部２０Ｃは、例えば選択ＣＶＤ法で形成されたタングステンまたはタングステン合金等からなる。
【０１８６】
すなわち、本実施の形態５においては、Ａｌ系材料からなる第４層配線１３Ｌと、Ｃｕ系材料からなる第３層配線１１Ｌまたは接続用導体部２１Ｃとを直接接触させず、タングステン系材料からなる接続用導体部２０Ｃを介して電気的に接続する構造となっている。これにより、ＡｌとＣｕとが直接接触するのを防ぎ、その接触部に比抵抗の高い合金層が形成されてしまうのを防止することが可能な構造になっている。
【０１８７】
ただし、このような合金層が形成されるのを防止する構造としては、図３６に示した構造に限定されず種々変更可能であり、図４６～図５４に示す構造としても良い。すなわち、図４６は、第４層配線１３Ｌが、薄い導体膜１３Ｌ１　とその上層に積み重ねられた厚い導体膜１３Ｌ２　とで構成される構造である。薄い導体膜１３Ｌ１　は、第４層配線１３Ｌと層間絶縁膜４ｄとの密着性を向上させる機能や厚い導体膜１３Ｌ２　の構成原子の拡散を抑制するバリア機能を持つ材料からなり、例えばタングステン（Ｗ）、ＴｉＮ、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等からなる。また、厚い導体膜１３Ｌ２　は、例えばＡｌまたはＡｌ合金等からなる。
【０１８８】
図４７の構造においては、接続孔８ｆから露出する第３層配線１１Ｌの露出面上に、例えば選択ＣＶＤ法等で形成されたタングステンまたはタングステン合金等からなる接続用導体部２０Ｃ１　が設けられ、かつ、接続孔８ｆ内において接続用導体部２０Ｃ１　上に、例えばＡｌまたはＡｌ合金等からなる接続用導体部２０Ｃ２　が設けられている。第３層配線１３Ｌは、この接続用導体部２０Ｃ（２０Ｃ２，２０Ｃ１　）を通じて第３層配線１１Ｌと電気的に接続されている。なお、第３層配線１３Ｌと接続用導体部２０Ｃとは同時に形成しても良い。すなわち、この構造においては、Ａｌ系材料からなる第４層配線１３Ｌおよび接続用導体部２０Ｃ２　と、Ｃｕ系材料からなる第３層配線１１Ｌとの接触部はタングステン等からなる接続用導体部２０Ｃ１　を設けた構造となっている。これにより、その接触部に比抵抗の高い合金層が形成されるのを防ぐことができる。また、接続用導体部２０Ｃの大部分を構成する接続用導体部２０Ｃ２　を低抵抗なＡｌ系材料で構成したことにより、当該接続用導体部の全てをタングステン等で構成した図３６の構造に比べての接続用導体部２０Ｃの抵抗を下げることが可能となっている。
【０１８９】
図４８の構造においては、第２層配線１１Ｌの上部にキャップ導体膜１１Ｌ３　を設けられている。キャップ導体膜１１Ｌ３　は、例えばタングステン、ＴｉＮ、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等からなる。また、厚い導体膜１３Ｌ２　は、例えばＡｌまたはＡｌ合金等からなる。そして、接続孔８ｆ内には第４層配線１３Ｌと一体的に形成されたＡｌまたはＡｌ合金等からなる導体膜が埋め込まれている。この場合の場合も、Ａｌ系材料からなる第４層配線１３Ｌと、Ｃｕ系材料からなる第３層配線１１Ｌとの接触部にタングステン等からなる薄い導体膜１１Ｌ３　が設けられるので

、その接触部に比抵抗の高い合金層が形成されるのを防ぐことができ、かつ、接続孔８ｆ内は低抵抗なＡｌ系材料で埋め込まれるので、図３６の場合に比べて層間接続部の抵抗を下げることが可能となっている。

【０１９０】

図４９の構造においては、接続孔８ｆが薄い導体膜１３Ｌ１　で埋め込まれている。この場合の薄い導体膜１３Ｌ１　の構成材料は、上記した材料と同じであり、例えばタングステン、ＴｉＮ、Ｔｉ、Ｔａ、ＷＮ、ＷＳｉＮ、ＴｉＳｉＮ、ＴａＮまたはＴａＳｉＮ等からなる。厚い導体膜１３Ｌ２　は、例えばＡｌまたはＡｌ合金からなる。

【０１９１】

図５０の構造では、図４９の構造において、薄い導体膜１３Ｌ１　上に厚い導体膜１３Ｌ２ａ，　１３Ｌ２ｂが下層から順に積み重ねられている。下層側の厚い導体膜１３Ｌ２ａは、例えばタングステンまたはタングステン合金からなり、例えばＣＶＤ法またはスパッタリング法等で形成されている。上層側の厚い導体膜１３Ｌ２ｂは、例えばＡｌまたはＡｌ合金からなり、例えばＣＶＤ法またはスパッタリング法で形成されている。

【０１９２】

図５１の構造では、Ａｌ系からなる第４層配線１３Ｌ，　ＢＰと、Ｃｕ系からなる第３層配線１１Ｌとを接続する接続用導体部１４Ｃを、例えばスパッタリング法で形成したタングステン（Ｗ）、ＴｉＮ等のバリアメタル（薄い導体膜）１４Ｃ１　と、例えばＣＶＤで形成したタングステン（Ｗ）等のプラグ（厚い導体膜）１４Ｃ２　とで構成している。この構造により、コンタクト抵抗を低減することができる。

【０１９３】

この構造は、例えばスパッタリング法によりバリアメタルを堆積した後、例えばＣＶＤ法でタングステン（Ｗ）を接続孔８ｆに埋め込むように堆積し、その後、ＣＭＰまたはエッチバックにより、バリアメタル１４Ｃ１　、プラグ１４Ｃ２　を接続孔８ｆ内のみに形成することができる。また、接続用導体部１４Ｃを、例えばＣＶＤ法でＴｉＮを埋め込んだプラグ１４Ｃ２　のみで構成しても良い。

【０１９４】

図５２の構造では、図５１の構造において、第４層配線１３Ｌ，　ＢＰを、Ａｌ系からなる厚い導体膜１３Ｌ２　と、ＴｉＮやタングステン（Ｗ）等の高融点金属や金属化合物を成膜した薄い導体膜１３Ｌ１　とで構成する。これにより、信頼性をさらに向上できる。

【０１９５】

図５３の構造では、図５１の構造おいて、接続孔８ｆ内にバリアメタルおよびタングステン（Ｗ）を堆積した後、プラグ加工しないで、Ａｌ系材料を堆積することで、タングステン、ＴｉＮ等のバリアメタル（薄い導体膜）１３Ｌ１　と、タングステン（Ｗ）からなる厚い導体膜１３Ｌ２ａと、Ａｌ系からなる厚い導体膜１３Ｌ２ｂとで第４層配線１３Ｌ，　ＢＰを構成している。このように、プラグ加工することなしに残し、Ａｌ合金との積層配線とすることで、プラグ研磨工程の廃止による簡略化と積層構造による信頼性の向上とを図ることができる。

【０１９６】

図５４の構造では、図５３の構造において、バリアメタル（薄い導体膜）１３Ｌ１　を設けずに、例えばＣＶＤ法で形成されたＴｉＮ等からなる厚い導体膜１３Ｌ２ａと、Ａｌ系からなる厚い導体膜１３Ｌ２ｂとで第４層配線１３Ｌ，　ＢＰを構成している。例えばＣＶＤ法で形成されたＴｉＮ膜１３Ｌ２ｂは層間絶縁膜との接着性がタングステン（Ｗ）膜より良いので、バリアメタル１３Ｌ１　を設けなくても良く、製造工程を低減できる。図５３の構造と同様に、プラグ加工することなしに残し、Ａｌ合金との積層配線とすることで、プラグ研磨工程の廃止による簡略化と積層構造による信頼性の向上とを図ることができる。

【０１９７】

図５１に示す接続用導体部１４Ｃの構造を接続用導体部１０Ｃ，　１２Ｃ，　１８Ｃ，１９Ｃ，２０Ｃに適用しても良い。図５５は、図３９～図４２に示す接続用導体部１９Ｃ

，　２０Ｃに図５１に示す接続用導体部１４Ｃの構造を適用した構造を示す。薄い導体膜１９Ｃ１，２０Ｃ１　にバリアメタル１４Ｃ１　と同様に構成され、厚い導体膜１９Ｃ２，２０Ｃ２　はプラグ１４Ｃ２　と同様に構成される。

【０１９８】

図５６は、図５５に示す第３層配線１１Ｌ，　２１Ｃをデュアルダマシンで形成した構造を示す。この構造は、接続孔５ｇ，　８ｈを形成した後、スパッタリング法によりバリアメタルを堆積し、その後、例えばＣｕを、例えばスパッタリング法により薄く形成した後、さらに電解メッキ法を用いて接続孔５ｇ，　８ｈに埋め込むように形成する。その後、ＣＭＰ法等により、バリアメタルからなる薄い導体膜２１Ｃ１と、Ｃｕからなる厚い導体膜２１Ｃ２とで構成される第３層配線１１Ｌ，　２１Ｃが形成される。第３層配線２１Ｃを少なくとも配線の長手方向に沿って接続孔８ｈよりも平面的に長く形成することにより、接続孔５ｇ，　８ｈを同時に、例えばＣｕで埋め込む際の実効的なアスペクト比を低下させることができ、例えばＣｕの埋め込みの容易化を図ることが可能となる。

【０１９９】

図５７および図５８は、図３９～図４１に示す接続用導体部２１Ｃを長手方向（Ｘ方向）にずらした変形例を示す。図５７は、第２層配線９Ｌ～第４層配線１３Ｌの一部を示す要部平面図であり、図５８は、図５７のＣ－Ｃ線に沿った要部断面図である。これにより、隣接する第２層配線９Ｌのピッチｐ１　の位置に第２層配線９Ｌを形成しても、接続用導体部２１Ｃを設けることができる。

【０２００】

図５９は、図３９～図４１に示す接続用導体部２１Ｃを、接続孔８ｆが配置される場所のみ、長手方向（Ｘ方向）に垂直な方向に、ピッチｐを変えない程度に太くした変形例を示す。図５９に示す接続用導体部２１Ｃを、図５７、図５８に示す接続用導体部２１Ｃに適用しても良い。

【０２０１】

（実施の形態６）

図６０は本発明の他の実施の形態である半導体集積回路装置の要部断面図、図６１、図６２は図６０の半導体集積回路装置の製造工程中における要部断面図である。

【０２０２】

まず、本実施の形態６の半導体集積回路装置の構造を図６０を用いて説明する。第１層配線６Ｌは、例えばタングステン（Ｗ）のような銅（Ｃｕ）系以外の導電材料で構成され、第２層配線９Ｌ、第３層配線１１Ｌは、前記実施の形態５と同様にＣｕ系の導電材料で構成される。

【０２０３】

第１層配線６Ｌは、例えばＭＩＳ・ＦＥＴで構成された論理回路内を結線する配線や論理回路間を結線する配線に用いられ、第２層配線９Ｌ、第３層配線１１Ｌに比べて比較的短い配線長で構成される。

【０２０４】

第２層配線９Ｌ、第３層配線１１Ｌは、例えば論理回路間を結線する配線に用いられ、一方がＸ方向、他方がＹ方向に延在するように構成される。

【０２０５】

第１層配線６ＬをＷ膜で構成することにより、第１層配線６Ｌを微細パターンで形成でき、高集積化を図ることができ、しかもＥＭ耐性を高くすることができる。

【０２０６】

また、第１層配線６ＬにＣｕ系の導電材料を用いていないので、Ｃｕの半導体基板１への拡散を低減でき、信頼性を向上できる。

【０２０７】

第２層配線９Ｌ、第３層配線１１ＬをＣｕ系の導電材料で構成することで、配線の比抵抗が低減され、高速動作が可能となる。

【０２０８】

接続用導体部７Ｃ，　１８Ｃ，　１９Ｃ，　２０Ｃ，　２１Ｃは、それぞれ図５１に示す接続用導体部１４Ｃと同様に、例えばスパッタリング法で形成したW等からなるバリアメタル（薄い導体膜）１４Ｃ１　と、W等からなるプラグ（厚い導体膜）１４Ｃ２　とで構成される。

【０２０９】

第４層配線１３Ｌ、第５層配線１０２は、例えばアルミニウム（Ａｌ）系の導電材料で構成される。

【０２１０】

第４層配線１３Ｌは、W，　ＴｉＮ等のバリアメタル（薄い導体膜）１３Ｌ１，１３Ｌ３　で、ＡｌまたはＡｌ合金からなる厚い導体膜１３Ｌ２　を挟んだ積層構造で構成される。

【０２１１】

Ａｌ系の導電材料で構成される第４層配線１３Ｌと、Ｃｕ系の導電材料で構成される第３層配線１１Ｌとを、Wからなる接続用導体部２０Ｃを介して電気的に接続することにより、ＡｌとＣｕとにより接触部に比抵抗の高い合金層が形成されるのを防止することが可能となる。なお、第４層配線１３Ｌは、図４６～図５４に示す配線構造で構成しても良い。

【０２１２】

また、第５層配線１０２は、接続用導体部を介さずに第４層配線１３Ｌに電気的に接続されるが、これに限らず、第４層配線１３Ｌと第３層配線１１Ｌとの間の接続と同じように、接続用導体部２０Ｃと同じ構造の接続用導体部を介して、第５層配線１０２と第４層配線１３Ｌとを電気的に接続しても良い。

【０２１３】

また、第５層配線１０２を第４層配線１３Ｌと同様に積層構造で構成しても良い。

【０２１４】

第５層配線１０２上に、例えばシリコン酸化膜からなる絶縁膜１０４が形成され、絶縁膜１０４に形成された開口部に下部電極１０６が形成される。第５層配線１０２は下部電極１０６を介して半田バンプからなるバンプ電極１０８に電気的に接続され、下部電極１０６は、例えばバリアメタルで構成される。

【０２１５】

以下、図６１、図６２を用いて第１層配線６Ｌ、接続用導体部７Ｃの形成方法を簡単に説明する。

【０２１６】

図８と同様に層間絶縁膜４ａに接続孔８ａを形成した後、図６１に示すように、W等からなる薄い導体膜７Ｃ１　をスパッタリング法等により堆積し、次に、例えばＣＶＤ法でW等からなる厚い導体膜７Ｃ２　を接続孔８ａに埋め込むように堆積する。

【０２１７】

次に、図６２に示すように、この堆積膜を、例えばＣＭＰ法により研磨して、接続孔８ａ内にW等からなる薄い導体膜７Ｃ１　と、W等からなる厚い導体膜７Ｃ２　とを埋め込む。

【０２１８】

例えばＰＶＤ（Ｐｈｙｓｉｃａｌ　Ｖａｐｏｒ　Ｄｅｐｏｓｉｔｉｏｎ　）法でW膜を堆積した後、エッチングによりパターニングして第１層配線６Ｌを形成する。なお、ここでは第１層配線６ＬをＰＶＤ法によるW膜で形成したが、ＰＶＤ法によるW膜の上に、ＣＶＤ法等によるW膜を形成した積層構造など、種々変更が可能である。

【０２１９】

次に、例えばＣＶＤ法でシリコン酸化膜を堆積した後、シリコン酸化膜をＣＭＰ法により研磨して、表面が平坦化された層間絶縁膜４ｂを形成する。

【０２２０】

以降の工程は、前述までの実施Ｎ形態１～５と同様に形成される。

【０２２１】

本実施の形態６の半導体集積回路装置はバンプ電極１０８を用いているが、図６３に示すように、第５層配線１０２で構成されるボンディングパッドにボンディングワイヤ１１０を電気的に接続しても良い。

【０２２２】

また、本実施の形態６の半導体集積回路装置は、５層の配線層で構成しているが、７層の配線層で構成し、第２層配線～第５層配線をＣｕ系の導電材料で構成し、第６層配線～第７層配線をＡｌ系の導電材料で構成しても良い。この場合、第２層配線と第４層配線とは同じ方向に延在するように構成し、第３層配線と第５層配線とは同じ方向に延在するように構成して、論理回路間を接続する配線として使用される。さらに、本実施の形態６では、接続用導体部１９Ｃと接続用導体部２０Ｃとが接続される部分に位置する第３層配線層中に、少なくても配線の長手方向に沿って接続用導体部１９Ｃ，　２０Ｃよりも平面的に長く形成された接続用導体部２１Ｃを設けているが、接続用導体部２１Ｃに相当する構造を、第２、３、４、５層に設けても良い。

【０２２３】

図６４に、本実施の形態１～６に示す半導体集積回路装置の平面レイアウトを示す。ゲートアレイ２００が繰り返されて配置され、各ゲートアレイ２００には、例えばＭＩＳ・ＦＥＴ、バイポーラトランジスタ、抵抗等の集積回路素子が組み合わされて配置される。

【０２２４】

第１層配線～第５層配線の配線パターンを変えることにより、種々の論理回路が構成され、所定の論理を有する半導体集積回路装置が形成される。

【０２２５】

図６５に、ゲートアレイ２００とメモリとしてＲＡＭ４００とを有する半導体集積回路装置を示す。

【０２２６】

また、図６６に示すように、様々な機能を持つユニット４００，　５００，　６００，７００をＬＳＩの性能に応じて自由に配置しても良い。

【０２２７】

このように、本実施の形態５，６によれば、前記実施の形態１で得られた（８）　～（１０）の効果の他に、以下の効果を得ることが可能となる。

【０２２８】

（１）．微細な接続孔８ａ～８ｆ内にＣＶＤ法等を用いて導体膜を充填した後に、接続孔８ａ～８ｆよりも平面寸法の大きな配線用溝５ａ～５ｆ内に導体膜を充填することで埋め込み構造の第１層配線６Ｌ、第２層配線９Ｌおよび第３層配線１１Ｌを形成したことにより、配線用溝５ａ～５ｆおよびそれよりも微細な接続孔８ａ～８ｆの両方に導体膜を良好に埋め込むことが可能となる。また、微細な接続孔８ａ～８ｆと、その上に位置する配線用溝５ａ～５ｆ内に、同時にＣＶＤ法やメッキ法等を用いて導体膜を充填する際に、配線用溝５ａ～５ｆを接続孔８ａ～８ｆよりも平面寸法を大きくすることにより、導体膜を良好に埋め込むことが可能となる。

【０２２９】

（２）．上記（１）　により、配線層間の接続上の信頼性を向上させることが可能となる。したがって、半導体集積回路装置の歩留まりおよび信頼性を向上させることが可能となる。

【０２３０】

（３）．上記（１）　により、埋め込み配線の微細化を推進することが可能となる。したがって、半導体集積回路装置の小形化あるいは高集積化を推進することが可能となる。

【０２３１】

（４）．上記（１）　により、難しい技術を採用することなく、配線用溝５ａ～５ｆおよび接続孔８ａ～８ｆに導体膜を良好に埋め込むことが可能となる。

【０２３２】

（５）．上記（１）　により、埋め込み配線材料としてＣｕまたはＣｕ合金等を用いた場

合でもその埋め込みの状態を良好にすることが可能となる。

【０２３３】

（６）．半導体基板１と直接接触する第１層配線６Ｌはタングステン系の導体材料で構成することにより、接続孔８ａ内への導体膜の埋め込み状態を良好に保ちつつ、Ｃｕ原子の半導体基板１側への拡散現象に起因する素子不良を回避することが可能となる。さらに、第１層配線６Ｌをタングステン系の導体材料で構成することにより、配線抵抗の低減とエレクトロマイグレーション（以下、ＥＭともいう）耐性の向上が可能となる。

【０２３４】

以上、本発明者によってなされた発明を実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【０２３５】

例えば半導体基板において接続用導体部との接触部に、例えばタングステンシリサイドまたはチタンシリサイド等のようなシリサイド層を設けても良い。

【０２３６】

また、配線層は４層～７層に限定されるものではなく種々変更可能であり、３層あるいは４層以上でも良い。

【０２３７】

【発明の効果】

本願によって開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、以下の通りである。

【０２３８】

（１）．本発明の半導体集積回路装置の製造方法によれば、接続孔を導体膜で充分に埋め込むようしたした後、配線用溝を形成してそれを導体膜で埋め込むようにしたことにより、配線用溝およびそれよりも微細な接続孔の両方に導体膜を良好に埋め込むことが可能となる。

【０２３９】

（２）．本発明の半導体集積回路装置の製造方法によれば、同一配線層に寸法の異なる配線用溝等を有する場合には、微細な配線用溝等とそれよりも大きな配線用溝等とで埋め込みのし易い方法を選択して導体膜を埋め込むことにより、双方の配線用溝内に導体膜を良好に埋め込むことが可能となる。

【０２４０】

（３）．上記（１）　または（２）　により、配線層間の接続上の信頼性を向上させることが可能となる。したがって、半導体集積回路装置の歩留まりおよび信頼性を向上させることが可能となる。

【０２４１】

（４）．上記（１）　または（２）　により、埋込配線の微細化を推進することが可能となる。したがって、半導体集積回路装置の小形化あるいは高集積化を推進することが可能となる。

【０２４２】

（５）．上記（１）　または（２）　により、難しい技術を採用することなく、配線用溝および接続孔に導体膜を良好に埋め込むことが可能となる。したがって、埋込配線を有する半導体集積回路装置のコスト低減を推進することが可能となる。

【０２４３】

（６）．上記（１）　または（２）　により、埋め込み配線材料としてＣｕまたはＣｕ合金等を用いた場合でもその埋め込みの状態を良好にすることが可能となる。

【０２４４】

（７）．本発明の半導体集積回路装置の製造方法によれば、配線用溝を含む絶縁膜上にスパッタリング法等で形成したＣｕ系の導体材料を平坦化することで配線用溝等以外の領域のＣｕ系の導体材料を除去して埋込配線を形成した後に熱処理を施すことにより、Ｃｕの

粒成長を促進させてＥＭ耐性を向上させるとともに、平坦化処理時にＣｕ系の導体膜の表面に生じた損傷や酸化膜等をなくしその表面を滑らかにすることや、ＣＭＰ時に露出する絶縁膜表面の汚染を除去低減することができるので、Ｃｕ系の導体材料からなる埋込配線の信頼性を向上させることが可能となる。

【０２４５】

（８）．本発明の半導体集積回路装置によれば、半導体基板の上層の配線層に埋込配線を有する半導体集積回路装置であって、前記埋込配線と半導体基板とが接触する部分の配線材料を、タングステン、タングステン合金、アルミニウムまたはアルミニウム合金で構成し、その上層の配線層における埋込配線を銅または銅合金で構成したことにより、接続孔内への導体膜の埋め込み状態を良好に保ちつつ、Ｃｕ原子の半導体基板側への拡散を防止してその拡散現象に起因する素子不良を回避し、かつ、半導体集積回路装置の全体的な配線抵抗の低減を図って信号の伝搬速度を向上させることが可能となる。

【０２４６】

（９）．本発明の半導体集積回路装置によれば、半導体基板の上層の配線層に埋込配線を有する半導体集積回路装置であって、前記配線層のうちの最上の配線層の配線材料をアルミニウムまたはアルミニウム合金で構成し、その下層の配線層における埋込配線を銅または銅合金で構成したことにより、従来のワイヤボンディング技術やバンプ電極の形成技術等の組立技術をそのまま踏襲できる。したがって、銅系の導体材料からなる埋込配線を有する半導体集積回路装置を容易に組立工程に導入することが可能となる。

【０２４７】

（１０）．　本発明の半導体集積回路装置によれば、半導体基板の上層の配線層に埋込配線を有する半導体集積回路装置であって、アルミニウムまたはアルミニウム合金からなる配線と、銅または銅合金からなる配線とを接続する場合には、それらの接合部にバリア導体膜としてプラグを介在させたことにより、アルミニウム系の導体材料と銅系の導体材料とを直接接触させた場合にその接触部に比抵抗の高い合金層が形成されてしまうのを防止することができるので、配線層間の接続抵抗を低下させることが可能となる。

【０２４８】

（１１）．　上記（８）　～（１０）により、銅系の導体材料からなる埋込配線を、不具合を生じることなく、半導体集積回路装置の全体構造に組み込むことが可能となる。

【０２４９】

（１２）．　また、本発明の半導体集積回路装置によれば、前記中継用の接続用導体部は、少なくともその所定の埋込配線の配線延在方向における長さが、前記接続孔の前記配線延在方向の長さよりも長くなるように形成されていることにより、中継用の接続用導体部を形作る接続用溝を比較的大きくすることができるので、接続用溝内に導体膜を良好に埋め込むことができる。したがって、上下の配線層間の電気的な接続上の信頼性を向上させることができ、半導体集積回路装置の歩留まりおよび信頼性を向上させることが可能となる。

【図面の簡単な説明】

【図１】本発明の一実施の形態である半導体集積回路装置の要部断面図である。

【図２】図１の半導体集積回路装置の第１層配線を示す要部断面図である。

【図３】図２の配線構造の変形例を示す断面図である。

【図４】図２の配線構造の変形例を示す断面図である。

【図５】図２の配線構造の変形例を示す断面図である。

【図６】図１の半導体集積回路装置の第２層配線を示す要部断面図である。

【図７】図１の半導体集積回路装置の配線層間接続の変形例を示す半導体集積回路装置の要部断面図である。

【図８】図１の半導体集積回路装置の製造工程中における要部断面図である。

【図９】図１の半導体集積回路装置の製造工程中における要部断面図である。

【図１０】図１の半導体集積回路装置の製造工程中における要部断面図である。

【図１１】図１の半導体集積回路装置の製造工程中における要部断面図である。

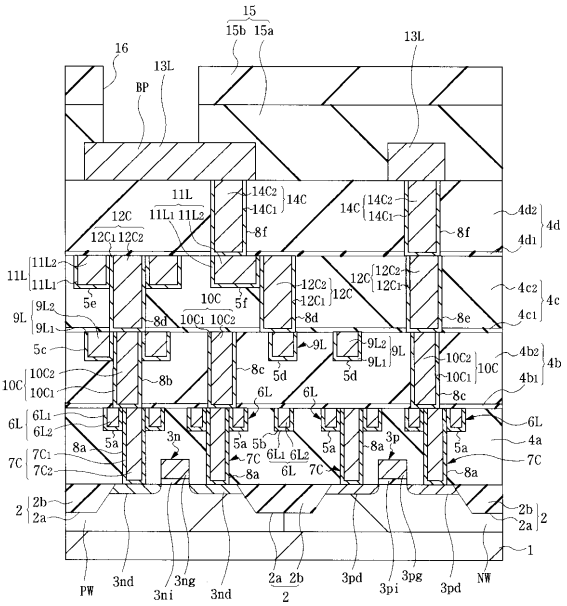
【図１２】図１の半導体集積回路装置の製造工程中における要部断面図である。
【図１３】図１の半導体集積回路装置の製造工程中における要部の一部破断斜視図である。
【図１４】図１の半導体集積回路装置の製造工程中における要部の一部破断斜視図である。
【図１５】図１の半導体集積回路装置の製造工程中における要部の一部破断斜視図である。
【図１６】図１の半導体集積回路装置の製造工程中における要部の一部破断斜視図である。
【図１７】図１の半導体集積回路装置の製造工程中における要部の一部破断斜視図である。
【図１８】図１の半導体集積回路装置の製造工程中における要部の一部破断斜視図である。
【図１９】本発明の他の実施の形態である半導体集積回路装置の製造工程中における要部断面図である。
【図２０】図１９に続く半導体集積回路装置の製造工程中における要部断面図である。
【図２１】図１９に続く半導体集積回路装置の製造工程中における要部断面図である。
【図２２】図１９に続く半導体集積回路装置の製造工程中における要部断面図である。
【図２３】図１９に続く半導体集積回路装置の製造工程中における要部断面図である。
【図２４】本発明の他の実施の形態である半導体集積回路装置の要部断面図である。
【図２５】本発明の他の実施の形態である半導体集積回路装置の製造工程中における要部断面図である。
【図２６】図２５に続く半導体集積回路装置の製造工程中における要部断面図である。
【図２７】図２５に続く半導体集積回路装置の製造工程中における要部断面図である。
【図２８】図２５に続く半導体集積回路装置の製造工程中における要部断面図である。
【図２９】本発明の他の実施の形態である半導体集積回路装置の製造工程中における要部断面図である。
【図３０】図２９に続く半導体集積回路装置の製造工程中における要部断面図である。
【図３１】図２９に続く半導体集積回路装置の製造工程中における要部断面図である。
【図３２】図２９に続く半導体集積回路装置の製造工程中における要部断面図である。
【図３３】本発明の他の実施の形態である半導体集積回路装置の要部断面図である。
【図３４】本発明の他の実施の形態である半導体集積回路装置の要部断面図である。
【図３５】本発明の他の実施の形態である半導体集積回路装置の要部断面図である。
【図３６】本発明の他の実施の形態である半導体集積回路装置の要部断面図である。
【図３７】図３６の半導体集積回路装置の要部拡大断面図である。
【図３８】図３７に示した半導体集積回路装置の要部の変形例を示す要部拡大断面図である。
【図３９】図３７に示した半導体集積回路装置の要部平面図である。
【図４０】図３９に示した半導体集積回路装置の要部拡大断面図である。
【図４１】図３９に示した半導体集積回路装置の要部拡大断面図である。
【図４２】図３９の半導体集積回路装置の要部を模式的に示した説明図である。
【図４３】図４２の変形例を模式的に示した説明図である。
【図４４】図４２の変形例を模式的に示した説明図である。
【図４５】図４２の変形例を模式的に示した説明図である。
【図４６】図３６の半導体集積回路装置の要部の変形例を示す要部拡大断面図である。
【図４７】図３６の半導体集積回路装置の要部の変形例を示す要部拡大断面図である。
【図４８】図３６の半導体集積回路装置の要部の変形例を示す要部拡大断面図である。
【図４９】図３６の半導体集積回路装置の要部の変形例を示す要部拡大断面図である。
【図５０】図３６の半導体集積回路装置の要部の変形例を示す要部拡大断面図である。
【図５１】図３６の半導体集積回路装置の要部の変形例を示す要部拡大断面図である。

【図５２】図３６の半導体集積回路装置の要部の変形例を示す要部拡大断面図である。
【図５３】図３６の半導体集積回路装置の要部の変形例を示す要部拡大断面図である。
【図５４】図３６の半導体集積回路装置の要部の変形例を示す要部拡大断面図である。
【図５５】図４１の半導体集積回路装置の変形例を示す断面図である。
【図５６】図４１の半導体集積回路装置の変形例を示す断面図である。
【図５７】図３９の半導体集積回路装置の変形例を示す断面図である。
【図５８】図５７に示した半導体集積回路装置の要部拡大断面図である。
【図５９】図３９の半導体集積回路装置の変形例を示す平面図である。
【図６０】本発明の他の実施の形態である半導体集積回路装置の要部断面図である。
【図６１】図６０の半導体集積回路装置の製造工程中における要部断面図である。
【図６２】図６０の半導体集積回路装置の製造工程中における要部断面図である。
【図６３】図６０の半導体集積回路装置の変形例を示す要部断面図である。
【図６４】本発明の他の実施の形態である半導体集積回路装置のレイアウトを示す平面図である。
【図６５】図６４の半導体集積回路装置の変形例のレイアウトを示す平面図である。
【図６６】図６４の半導体集積回路装置の変形例のレイアウトを示す平面図である。
【符号の説明】
１　半導体基板
２　素子分離部
２ａ　分離用溝
２ｂ　分離用絶縁膜
３ｎ　ｎチャネル形のＭＯＳ・ＦＥＴ
３ｎｄ　半導体領域
３ｎｉ　ゲート絶縁膜
３ｎｇ　ゲート電極
３ｐ　ｐチャネル形のＭＯＳ・ＦＥＴ
３ｐｄ　半導体領域
３ｐｉ　ゲート絶縁膜
３ｐｇ　ゲート電極
４ａ～４ｄ　層間絶縁膜
５ａ～５ｆ　配線用溝
５ｇ　接続用溝
６Ｌ　第１層配線
６Ｌ１　　薄い導体膜
６Ｌ２　　厚い導体膜
７Ｃ　接続用導体部
７Ｃ１　　薄い導体膜
７Ｃ２　　厚い導体膜
８ａ～８ｆ　接続孔
９Ｌ　第２層配線
９Ｌ１　　薄い導体膜
９Ｌ２　　厚い導体膜
１０Ｃ　接続用導体部
１０Ｃ１　　薄い導体膜
１０Ｃ２　　厚い導体膜
１１Ｌ　第３層配線
１１Ｌ１　　薄い導体膜
１１Ｌ２　　厚い導体膜
１２Ｃ　接続用導体部
１２Ｃ１　　薄い導体膜

１２Ｃ２　　厚い導体膜
１３Ｌ　第４層配線
１３Ｌ１　　薄い導体膜
１３Ｌ２　　厚い導体膜
１４Ｃ　接続用導体
１４Ｃ１　　薄い導体膜
１４Ｃ２　　厚い導体膜
１５　表面保護膜
１５ａ　保護膜
１５ｂ　保護膜
１６　開口部
１７ａ～１７ｃ　フォトレジストパターン
１８Ｃ　接続用導体部
１９Ｃ　接続用導体部
１９Ｃ１　　薄い導体膜
１９Ｃ２　　厚い導体膜
２０Ｃ　接続用導体部
２０Ｃ１　　薄い導体膜
２０Ｃ２　　厚い導体膜
２１Ｃ　接続用導体部（中継用の接続用導体部）
２１Ｃ１　　薄い導体膜
２１Ｃ２　　厚い導体膜
１０２　第５層配線
１０８　バンプ電極
１１０　ボンディングワイヤ
２００　ゲートアレイ

【図１】

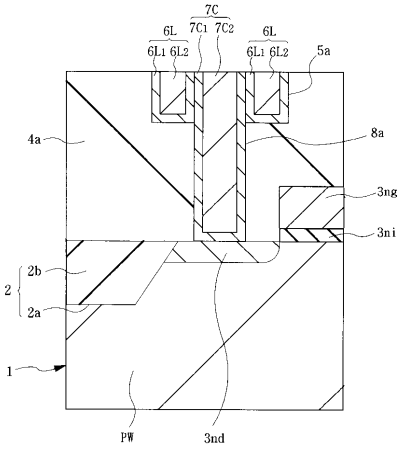
図 1



1 ： 半導体基板
6L ： 第1層配線
7C ： 接続用導体部
8a～8f ： 接続孔
9L ： 第2層配線
10C ： 接続用導体部
11L ： 第3層配線
12C ： 接続用導体部
13L ： 第4層配線

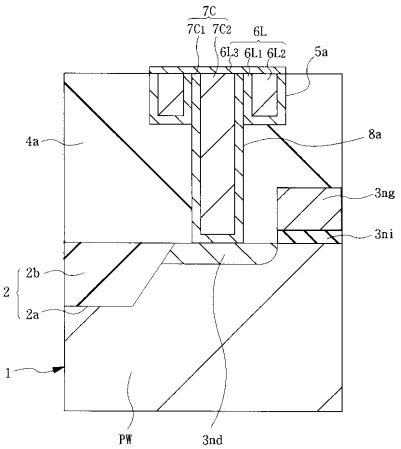
【図２】

図 2



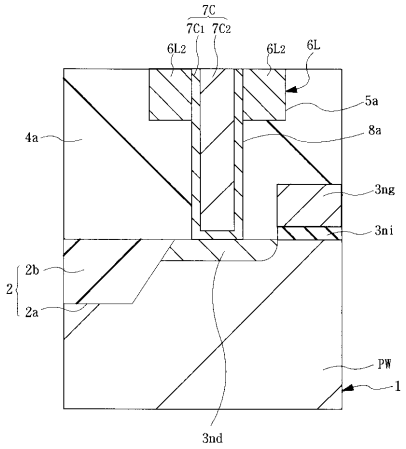
【図３】

図 3



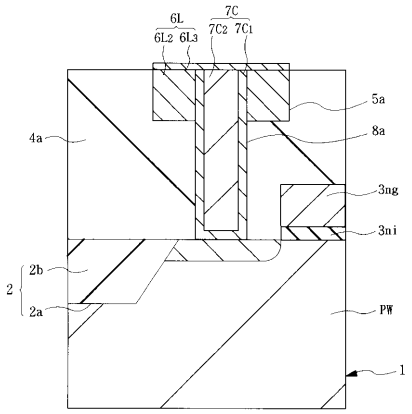
【図４】

図 4



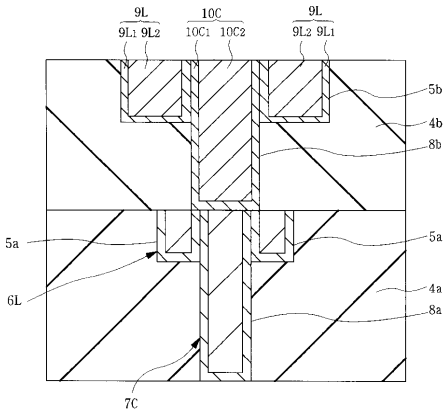
【図５】

図 5



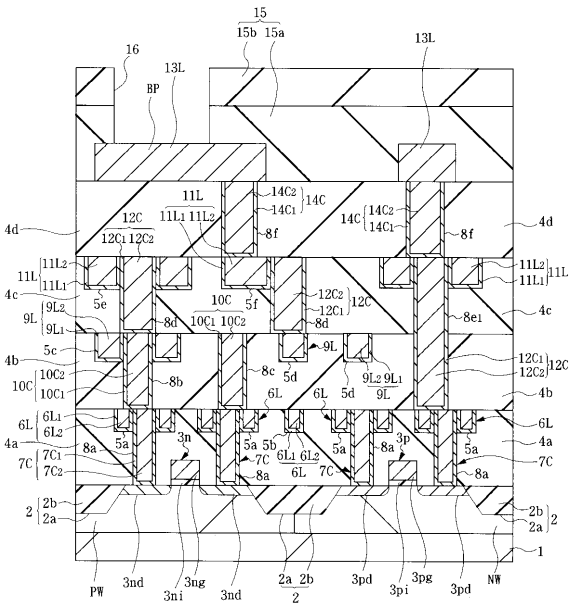
【図６】

図 6



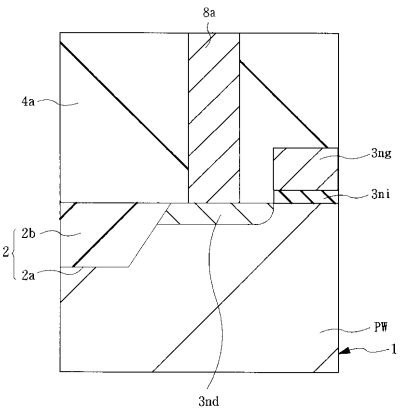
【図７】

図 7



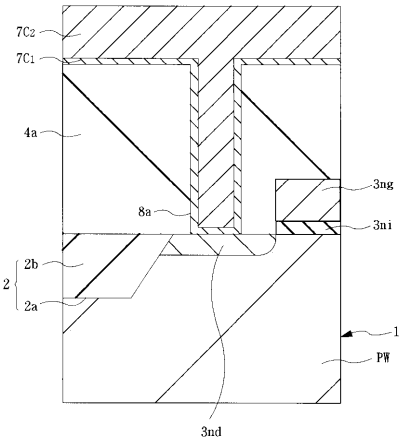
【図８】

図 8



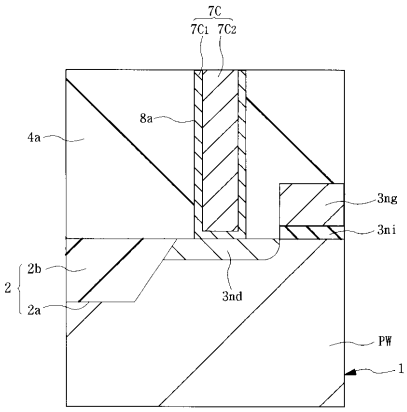
【図９】

図 9



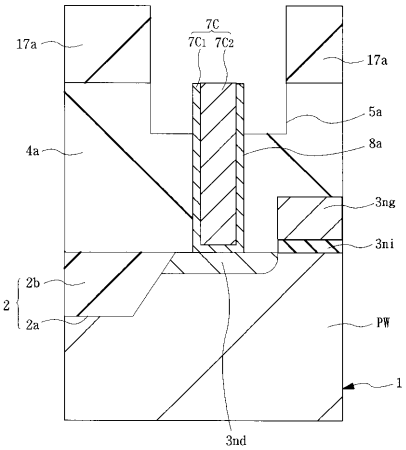
【図１０】

図 10



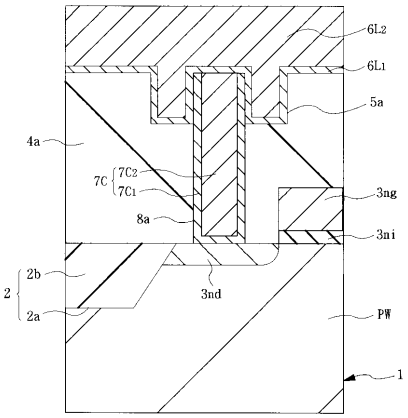
【図１１】

図 11



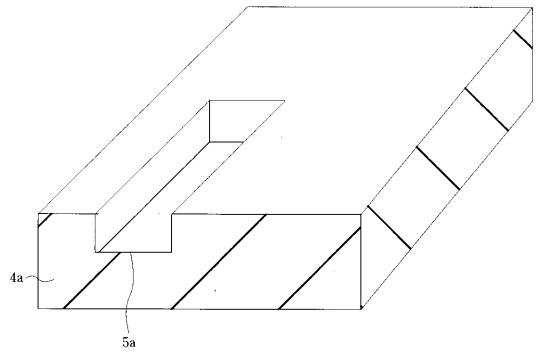
【図１２】

図 12



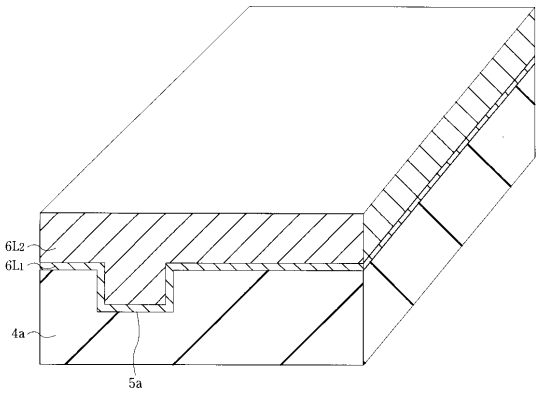
【図１３】

図 13



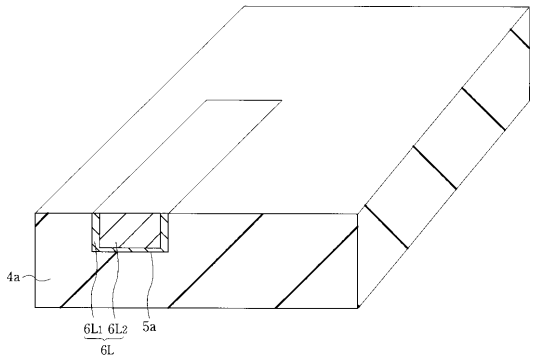
【図１４】

図 14



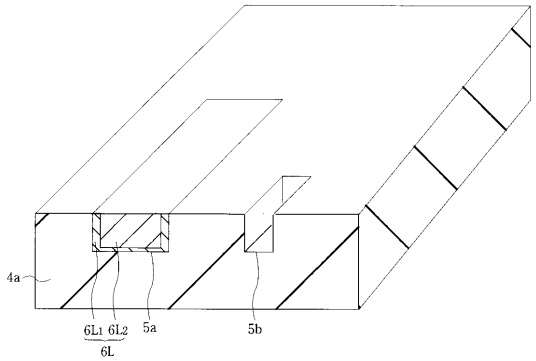
【図１５】

図 15



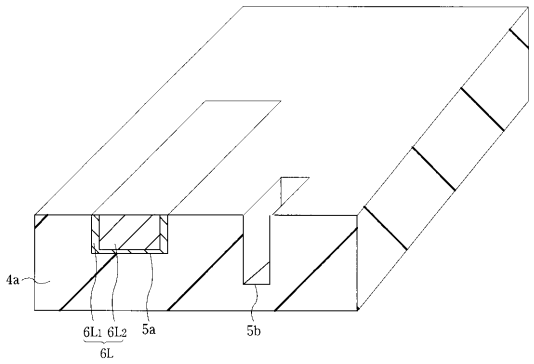
【図１６】

図 16



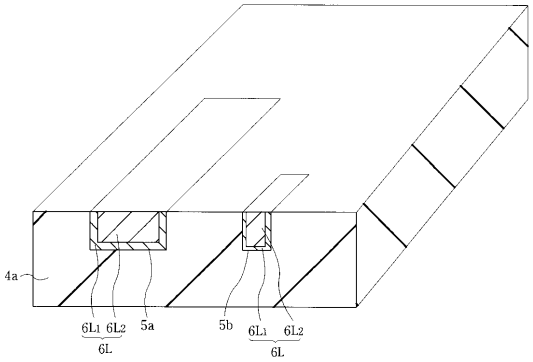
【図１７】

図 17



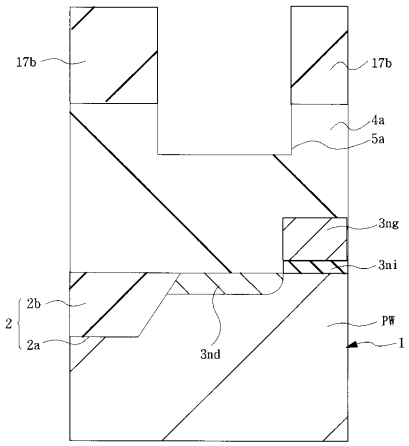
【図１８】

図 18



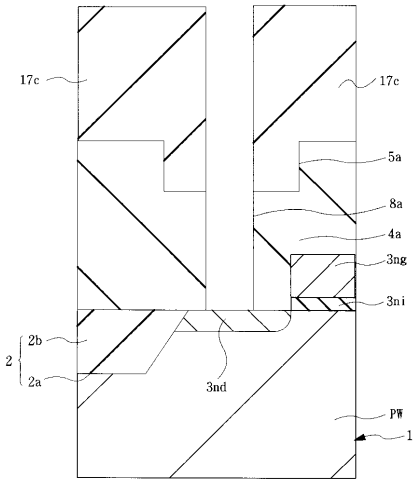
【図１９】

図 19



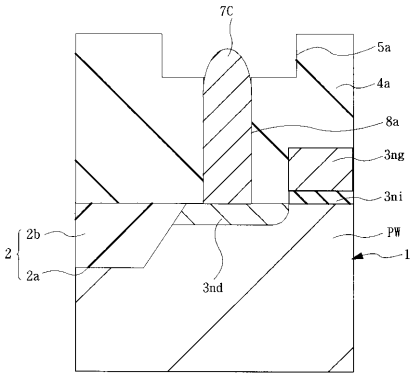
【図２０】

図 20



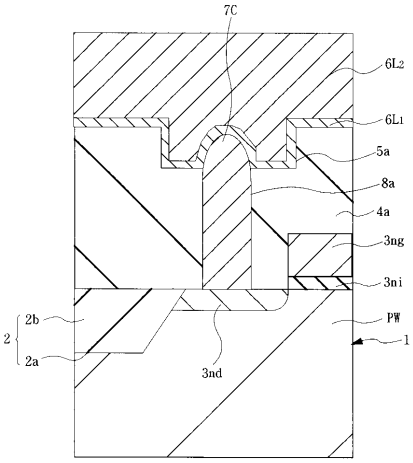
【図２１】

図 21



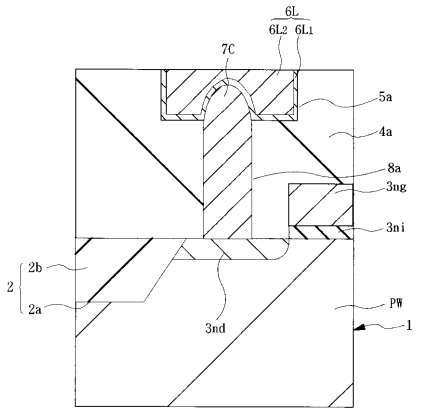
【図２２】

図 22



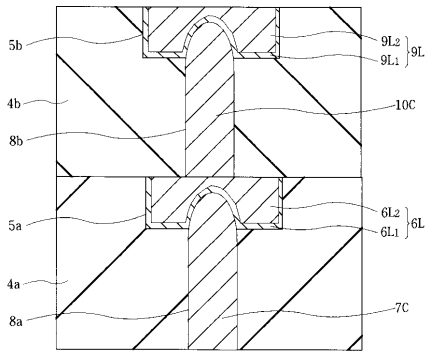
【図２３】

図 23



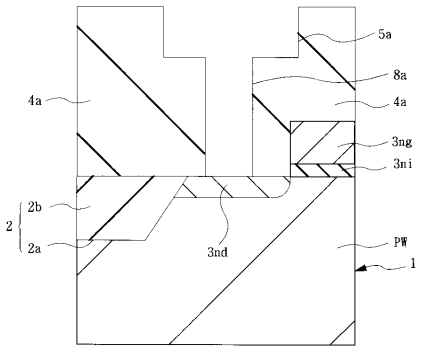
【図２４】

図 24



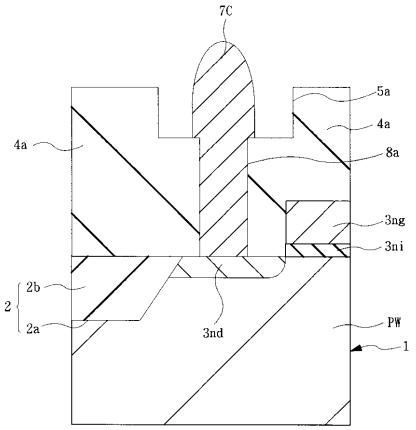
【図２５】

図 25



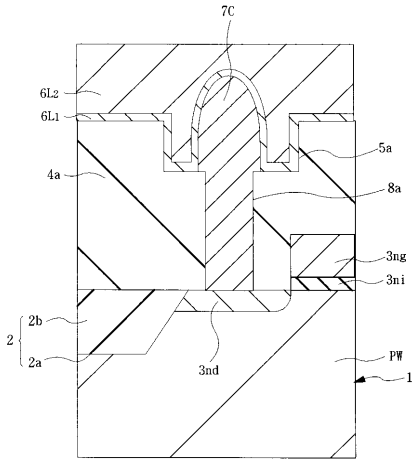
【図２６】

図 26



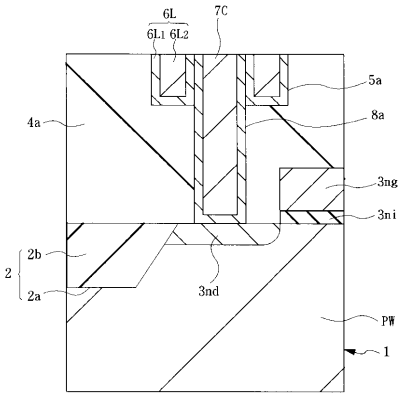
【図２７】

図 27



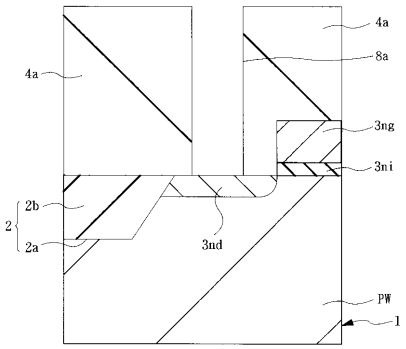
【図２８】

図 28



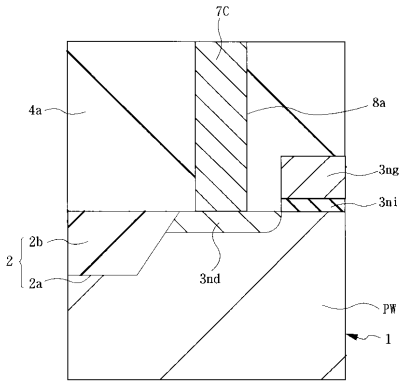
【図２９】

図 29



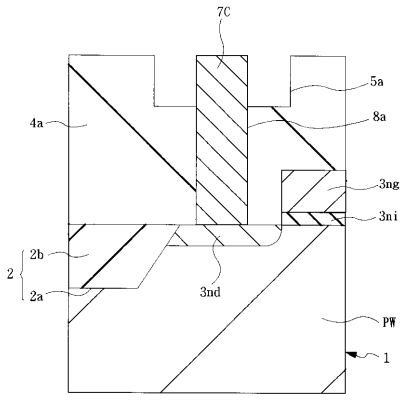
【図３０】

図 30



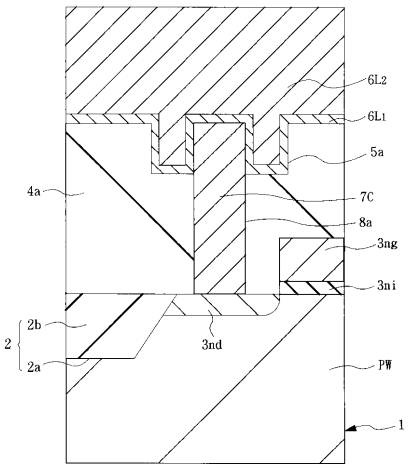
【図３１】

図 31



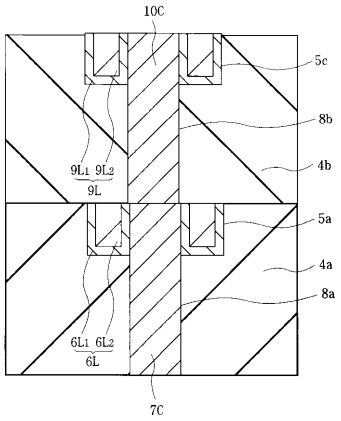
【図３２】

図 32



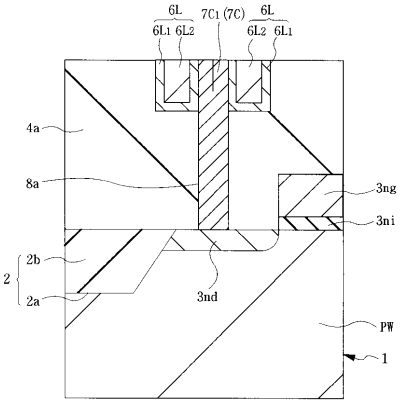
【図３３】

図 33



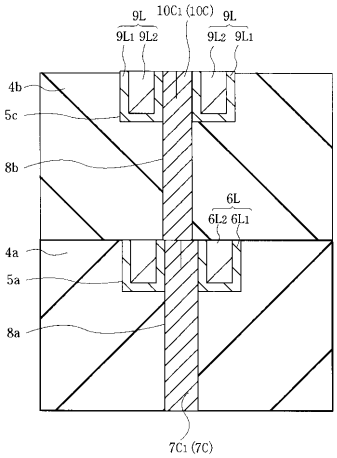
【図３４】

図 34



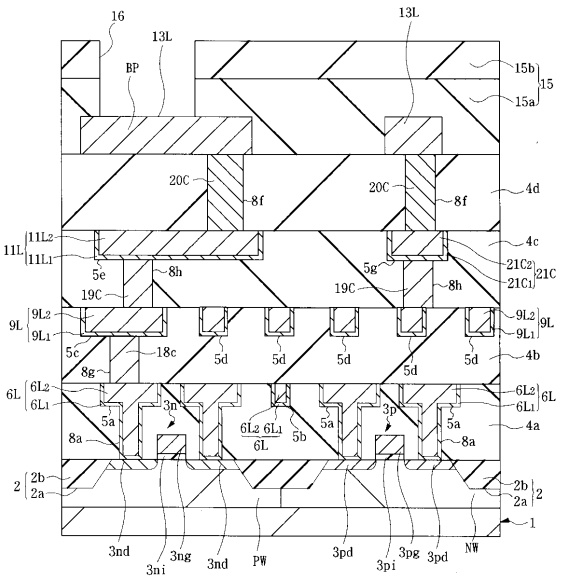
【図３５】

図 35



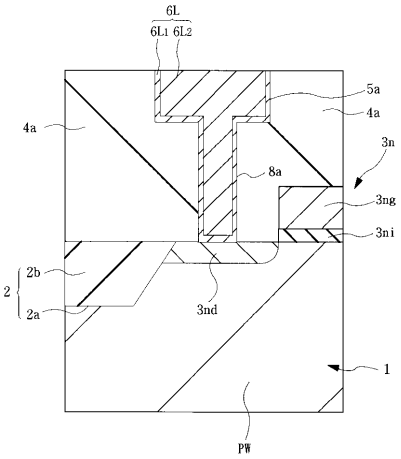
【図３６】

図 36



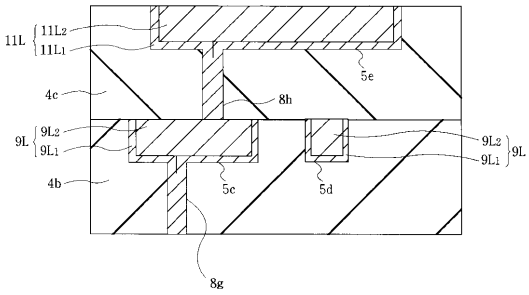
【図３７】

図 37



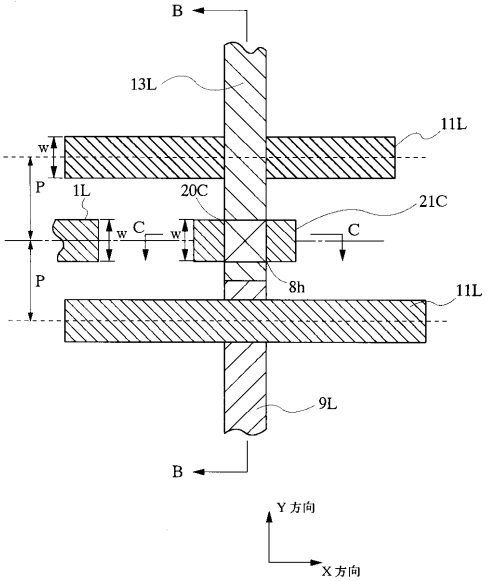
【図３８】

図 38



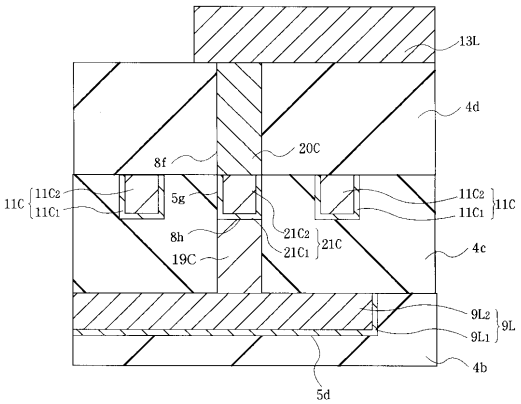
【図３９】

図 39



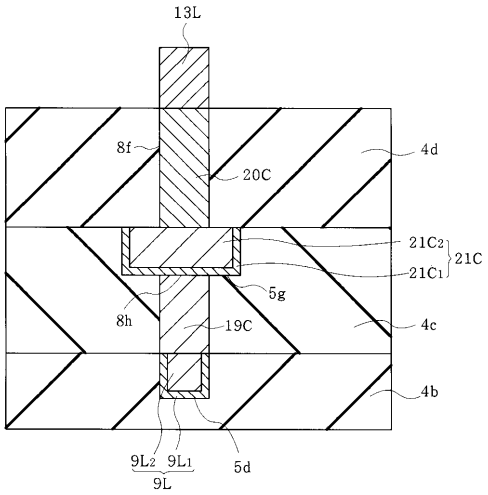
【図４０】

図 40



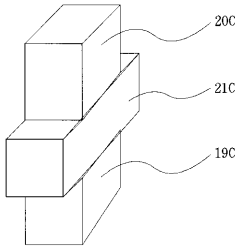
【図４１】

図 41



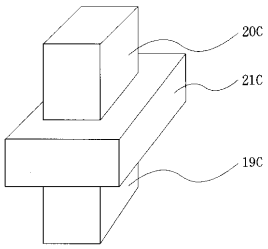
【図４２】

図 42



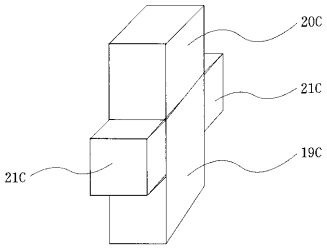
【図４３】

図 43



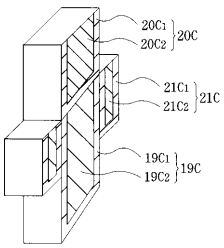
【図４４】

図 44



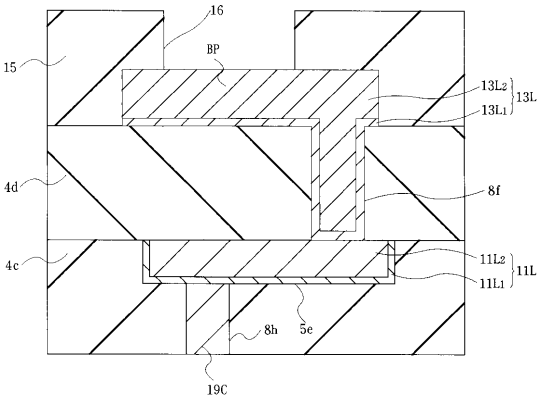
【図４５】

図 45



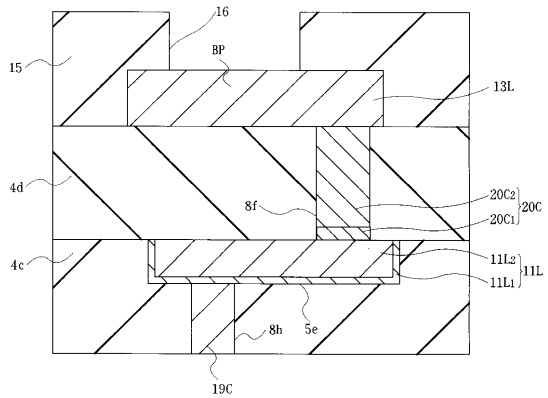
【図４６】

図 46



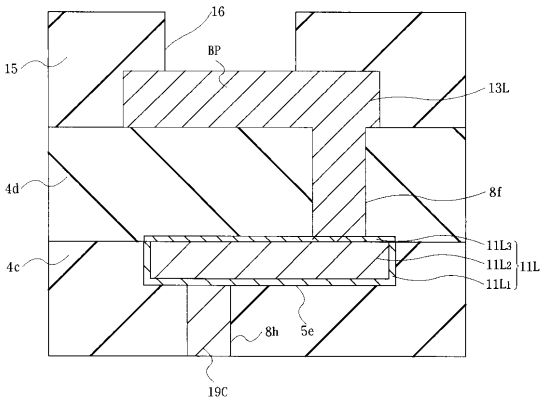
【図４７】

図 47



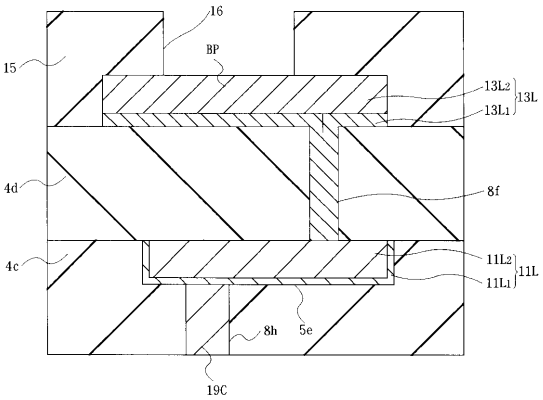
【図４８】

図 48



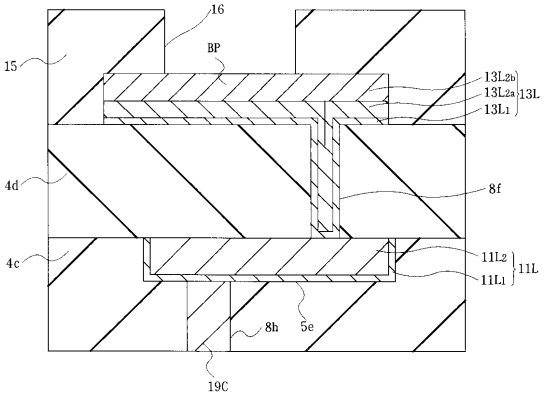
【図４９】

図 49



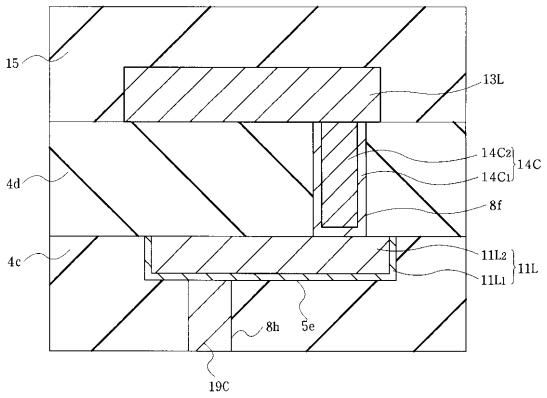
【図５０】

図 50



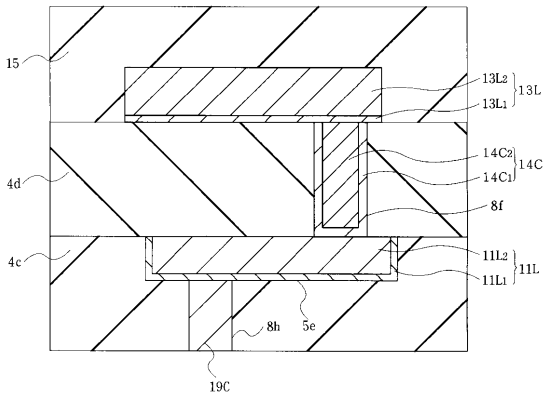
【図５１】

図 51



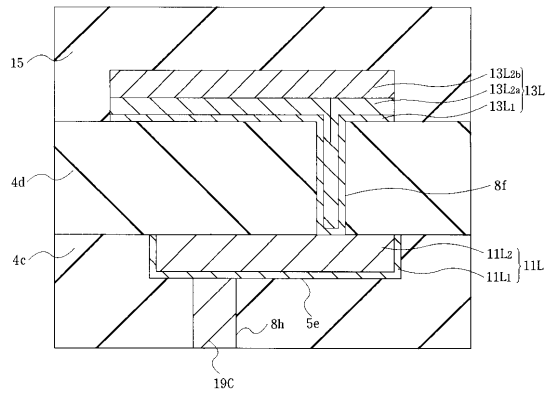
【図５２】

図 52



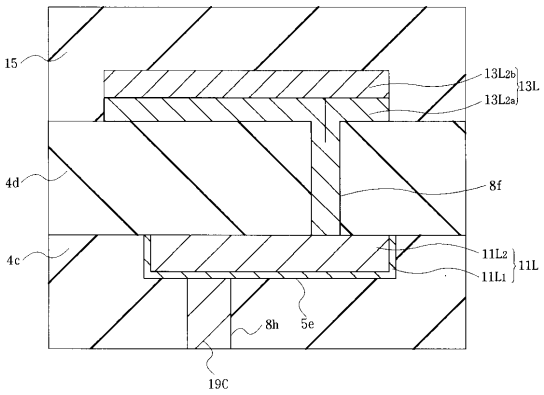
【図５３】

図 53



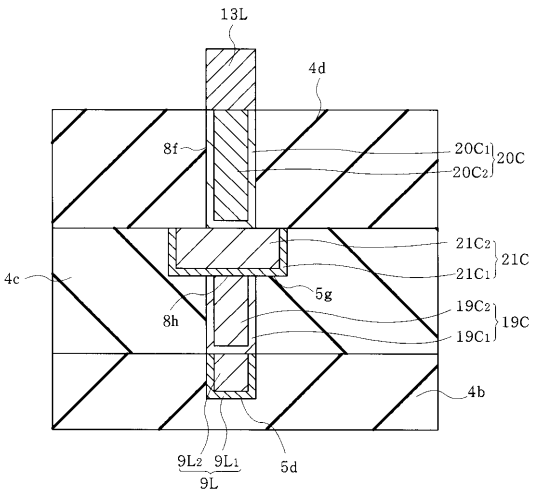
【図５４】

図 54



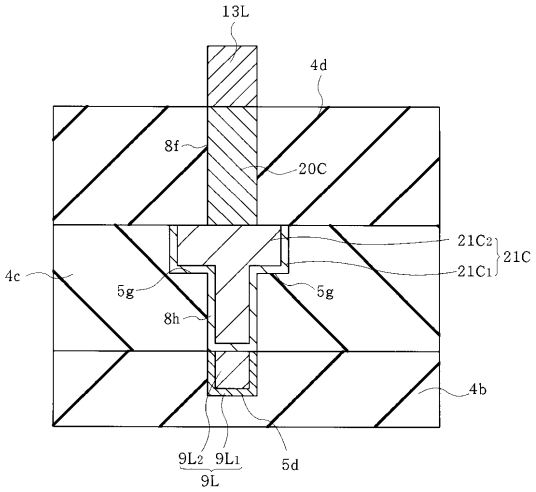
【図５５】

図 55



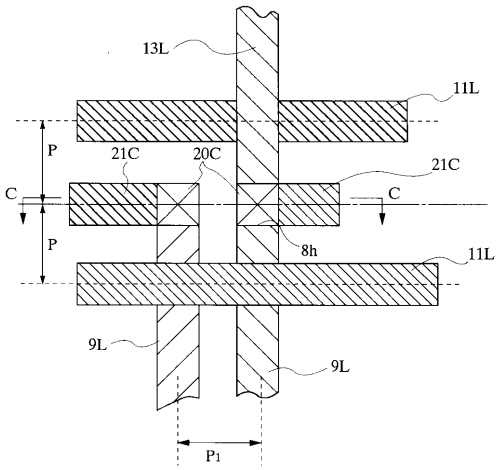
【図５６】

図 56



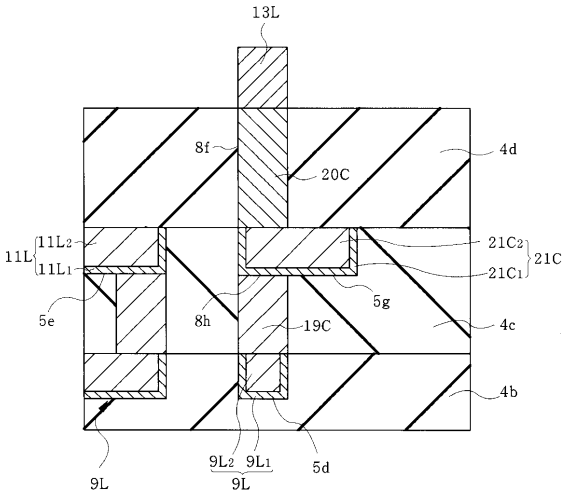
【図５７】

図 57



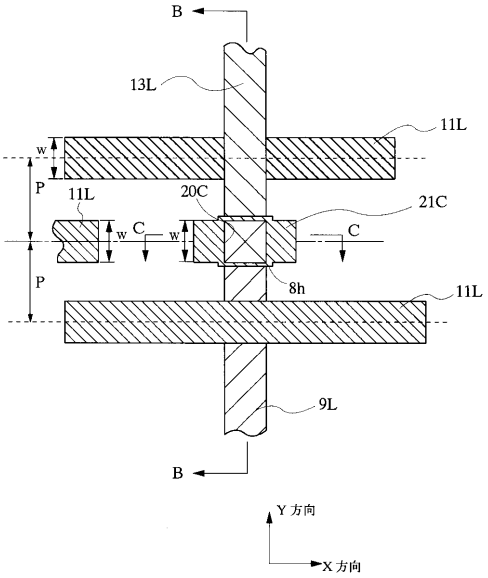
【図５８】

図 58



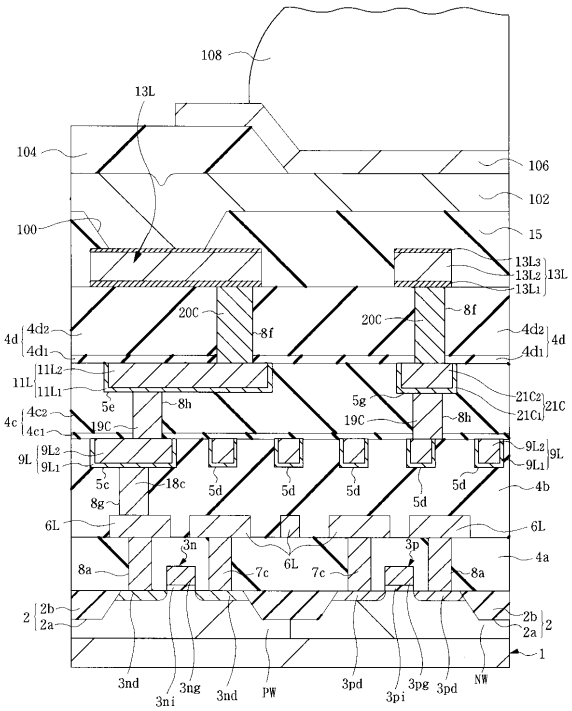
【図５９】

図 59



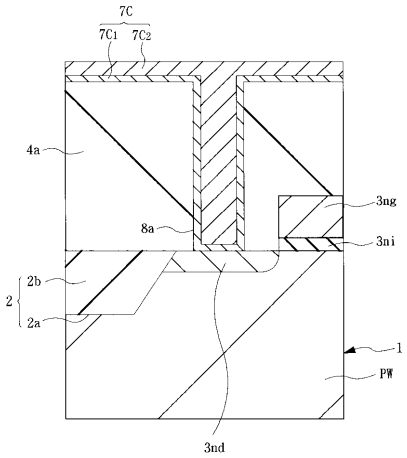
【図６０】

図 60



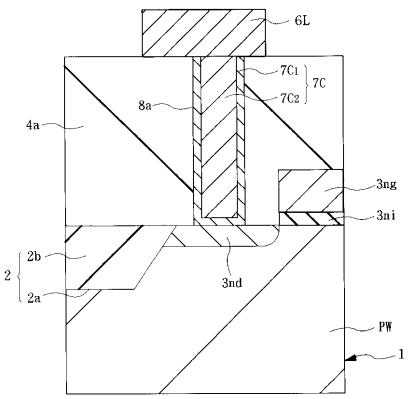
【図６１】

図 61



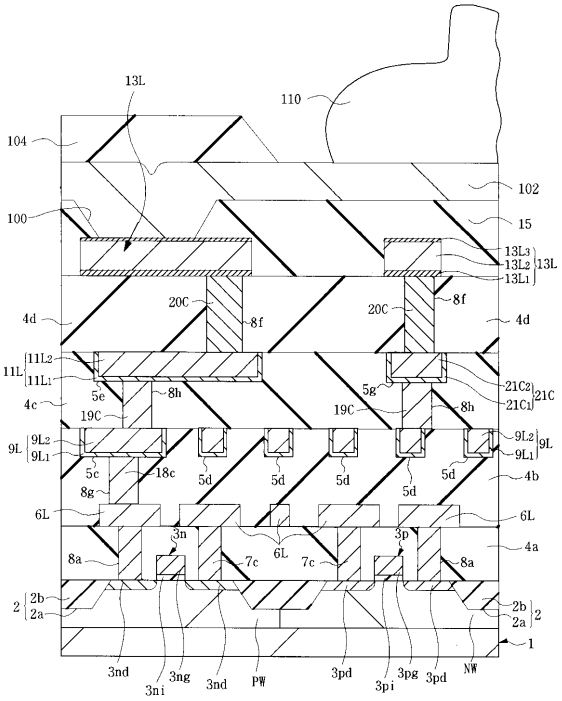
【図６２】

図 62



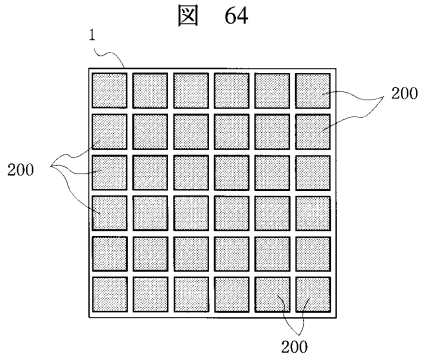
【図６３】

図 63



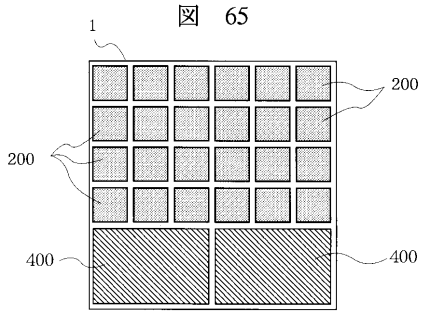
【図６４】

図 64



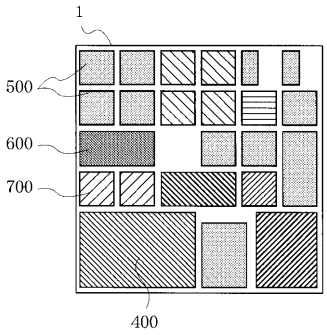
【図６５】

図 65



【図６６】

図 66



フロントページの続き

(72)発明者　大和田　伸郎
東京都青梅市新町六丁目１６番地の３　株式会社日立製作所　デバイス開発センタ内

審査官　長谷山　健

(56)参考文献　特開平０９－２１３６９８（ＪＰ，Ａ）
特開平０９－１１５８６６（ＪＰ，Ａ）
特開平０８－０８８２２４（ＪＰ，Ａ）
特開平０６－０６９３５３（ＪＰ，Ａ）
特開平０８－０７８４１０（ＪＰ，Ａ）
特開平０９－０８２８０４（ＪＰ，Ａ）
特開平０４－３５５９５２（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.[7]，ＤＢ名)
H01L 21/768
H01L 21/3205
H01L 21/28