公告本

408333

申請日期	87 年 8 月 12 日
案號	87113270
類別	G11C 19/00

A4
C4

（以上各欄由本局填註）

408333

發明 新型 專利說明書

一、發明 新型 名稱	中文	移位暫存器裝置及顯示裝置
	英文	
二、發明 創作 人	姓名	(1) 蛇口広行
	國籍	(1) 日本
	住、居所	(1) 日本國宮城縣仙台市泉區住吉台東五－一五－一一
三、申請人	姓名（名稱）	(1) 佛朗帝克股份有限公司 株式会社フロンテック
	國籍	(1) 日本
	住、居所（事務所）	(1) 日本國宮城縣仙台市泉區明通三丁目三一番地
	代表人姓名	(1) 武田安弘

裝 訂 線

經濟部中央標準局員工消費合作社印製

（由本局填寫）

承辦人代碼：	
大　　類：	
ＩＰＣ分類：	

A6
B6

本案已向：

國（地區）	申請專利，申請日期：	案號：	，□有　□無主張優先權
日本	1997 年 9 月 3 日	9-238695	☑有主張優先權

有關微生物已寄存於：　　，寄存日期：　　，寄存號碼：

（請先閱讀背面之注意事項再填寫本頁各欄）

裝　訂　線

經濟部中央標準局員工消費合作社印製

五、發明說明（ 1 ）

〔技術領域〕

本發明係關於，例如設置於液晶顯示裝置等顯示裝置以供於掃描信號之移位暫存器裝置，及使用該移位暫存器裝置之顯示裝置。

〔習知技術〕

例如於主動矩陣型液晶顯示裝置中，影像信號線（源極線）及掃描信號線（閘極）係以格子狀設置，於該配線交點設薄膜電晶體等開關元件以驅動各畫素之液晶。因此，於多數掃描信號線供給掃描信號俾依序掃描該信號線並使1條掃描信號線上之全開關元件暫時設爲導通狀態，另一方面，於多數影像信號線上，與掃描同步供給有影像信號。

此時，對多數掃描信號線依序供給掃描信號者爲移位暫存器。圖5，圖6爲習知移位暫存器之一例之說明圖。該移位暫存器具多段之級。圖5爲3段之級分之電路圖，圖6爲其時序圖。

如圖5所示，各級i－1，i，i＋1爲由4個電晶體及1個電晶體之組合構成，藉由此種構成，於該電晶體不會有多層之應力施加於上，電晶體之特性不易劣化，此爲優點。著眼於1個級i時，於前段之級i－1之輸出Gi－1連接接有二極體之輸入電晶體51，於輸入電晶體51之輸出電極連接有輸出電晶體52之控制電極及箝位電晶體53。又，於輸出電晶體52之輸出電極連接降

經濟部中央標準局員工消費合作社印製

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線

五、發明說明（２）

壓電晶體５４之同時，於輸出電晶體５２之控制電極與輸出電極之間插入電容器５５。

上述構成之移位暫存器，如圖５所示，相位移位後之多數時脈信號ＣＫＡ，ＣＫＢ，ＣＫＣ被輸入各級ｉ－１，ｉ，ｉ＋１之輸出電晶體５２，在一個級之箝位電晶體５３之控制電極輸入有２段後之級之輸出。因此，在圖５中虛線包圍之級ｉ中，如圖６所示，其前段之輸出Ｇｉ－１爲〝Ｈ〞位準時，輸入電晶體５１成爲ＯＮ，輸出電晶體５２之控制電極之電位Ｖｂｉ（控制信號）上昇，於此狀態下，輸出電晶體５２成爲ＯＮ，因此，當輸入於輸出電晶體５２之時脈信號ＣＫＢ爲〝Ｈ〞時，該級之輸出Ｇｉ成爲〝Ｈ〞位準。之後，２段後之３之輸出Ｇｉ＋２成爲〝Ｈ〞位準，其輸入於箝位電晶體５３之控制電極時，箝位電晶體５３成爲ＯＮ，輸出電晶體５２之控制電極之電位Ｖｂｉ下降。如此般，由各級ｉ－１，ｉ，ｉ＋１依序輸出Ｇｉ－１，Ｇｉ，Ｇｉ＋１，可使用於例如液晶顯示裝置之掃描電路。

〔發明所欲解決之課題〕

但是，上述構成之移位暫存器，於圖５以Ｖｂｉ表示之節點，觀察圖５及圖６可知，僅當輸入於輸入電晶體５１之輸出Ｇｉ－１或輸入於箝位電晶體５３之輸出Ｇｉ＋２爲〝Ｈ〞位準時，處於低阻抗而接於電源，在這以外之時間，對Ｖｂｉ充放電之電晶體全爲〝ＯＦＦ〞（高阻

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製

五、發明說明（3）

抗），因而處於浮動狀態。例如此移位暫存器使用於掃描線爲４８０條之ＶＧＡ規格之顯示之閘極掃描時，低阻抗之時間爲2／４８０，浮動時間爲４７８／４８０（約９９．６％），大部分時間，節點Ｖｂｉ處於浮動狀態。

處於浮動狀態之時間，就移位暫存器本來之機能而論，Ｖｂｉ需維持〝Ｌ〞位準之電位俾使該級ｉ之輸出Ｇｉ繼續輸出〝Ｌ〞位準。但是，於習知移位暫存器之構成，因Ｖｂｉ處於浮動狀態，故當受靜電氣或電磁波等雜訊之影響，當Ｖｂｉ大於輸出電晶體５２之臨界值時，會產生本來Ｇｉ應輸出〝Ｌ〞位準時卻輸出〝Ｈ〞位準等重大誤動作。況且，此種構成，因雜訊導致Ｖｂｉ之電位一旦上昇時，在浮動期間電位保持上昇狀態（圖６之虛線ａ所示），本來不允許輸出之輸出脈衝（圖６之虛線ｂ所示）於時脈周期重複被輸出，產生極大之不良影響。因此，例如此移位暫存器使用於顯示器之閘極掃描時，來不應寫入之時序畫像信號卻被寫入，造成顯著之顯示不良，此爲其問題。

本發明係爲解決上述問題，目的在於提供一種即使有靜電或電磁波等雜訊亦不易產生誤動作的移位暫存器裝置，藉由此種移位暫存器裝置之採用使不致產生顯示不良之顯示裝置

〔解決問題之方法〕

本發明之移位暫存器裝置，係由：用於產生相位依序

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製

五、發明說明（ 4 ）

互異之多數時脈信號的裝置；及較上述時脈信號數爲較多數之級，且由各級產生輸出信號的串接之多數級所構成；上述各級係具有：以來自前段之級之輸出信號作爲控制信號而輸入，保持該控制信號且當輸入上述多數之時脈信號相對應之時脈信號時輸出上述輸出信號的開關元件；及相對於上述相對應之時脈信號爲不同相位之時脈信號，於上述開關元件之輸出信號輸出後抑制來自該開關元件之輸出信號之產生般地抑制上述控制信號的箝位（ Clamping ）元件。

本發明之移位暫存器裝置之場合，於各級，於開關元件係以來自前段之級之輸出信號輸入作爲控制信號，該控制信號被保持，且當上述多數時脈信號之相對應之時脈信號被輸入時輸出輸出信號，之後，箝位元件即依據與該級之相對應時脈信號爲不同相位之時脈信號，來抑制開關元件之控制信號，並抑制後續來自開關元件之輸出信號之產生。

亦即，本發明之場合，具備具抑制控制信號功能之箝位元件，即使靜電氣或電磁波等雜訊致電荷滯留電晶體元件之控制電極，控制信號之位準有變化時，每當於箝位元件輸入有與該級之開關元件所輸入時脈信號爲不同相位之時脈信號時，滯留電晶體元件之控制電極之電荷即被放掉，控制信號被抑制。換言之，電晶體元件之控制信號因該級之箝位元件之作用而定期地更新爲〝L〞位準，因此，不會有如習知移位暫存器般，因靜電氣或電磁波等雜導致

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部中央標準局員工消費合作社印製

五、發明說明（ 5 ）

輸出電晶體之控制電極之電位大於輸出電晶體之臨界值，輸出電晶體應輸出〝L〞位準時反而輸出〝H〞位準之誤動作之產生。

又，作用於箝位元件之信號，不單只是與該級之開關元件所輸入時脈信號爲異相之時脈信號，可以說是異相且輸入於該級之次後段乃至前段之級之時脈信號。此場合下，可得反映時脈信號產生用電源之銳利之ＯＮ／ＯＦＦ波形之銳利之輸出信號波形。

又，上述開關元件之構成可具有：輸入來自前段之級之輸出信號之同時，輸入相對應之時脈信號以產生輸出信號的電晶體元件；及以由前段之級之輸出信號爲控制信號以保持電位的容量。

上述容量可形成於電晶體元件之控制電極與輸出電極之間。此種構成時，該容量可爲自激式（ Boot strap ）容量，以提昇上述電晶體元件之驅動力。

又，於上述輸出電晶體之輸出電極連接降壓元件亦可。此種構成時，可控制使輸出波形設定爲急峻等之阻抗。

又，上述箝位元件可由至少一個二極體元件或二極體連接之電晶體元件構成。構成爲具可抑制電荷由該級向前段之級逆流之二極體元件或二極體連接之電晶體元件亦可。

本發明之顯示裝置，特徵爲具上述移位暫存器裝置。依本發明，因顯示器掃描時使用之移位暫存器裝置，不會有本來未出現之輸出脈衝於時脈周期重複輸出等動作不良

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部中央標準局員工消費合作社印製

五、發明說明（ 6 ）

之情況發生，故可防止於顯示裝置中，本來不該寫入之時序，畫像信號被寫入等顯示不良之情況。

〔發明之實施形態〕

以下，參照圖 1 ～圖 4 說明本發明之一實施形態。

圖 1 ～圖 3 爲本實施形態之移位暫存器之說明圖，此移位暫存器係由：產生相位依序互異之多數時脈信號的裝置，及串接之多數之級所構成。其中，圖 1 之 C 爲級之 1 段分之電路構成圖，圖 2 爲串接之級之 4 段分之電路構成圖。圖 3 爲其時序圖。

如圖 1 所示，各級爲由 3 個電晶體，1 個電容器，1 個電阻之組合構成。於前段之級之輸出連接有接成二極體之電晶體構成之輸入電晶體 1，於輸入電晶體 1 之輸出電極連接有輸出電晶體 2（電晶體元件）之控制電極及接成二極體之電晶體構成之箝位電晶體 3（箝位元件）。又，該輸入電晶體 1 爲防止電荷由該級逆流至前段之級者。

於輸出電晶體 2 之輸出電極接有降壓電阻 4（降壓元件）之同時，於輸出電晶體 2 之控制電極與輸出電極之間插入電容器 5（容量）。該電容器 5 爲保持輸出電晶體 2 之控制信號之電位用之容量，具自激式容量之功能。又，此處之箝位元件使用接成二極體之電晶體，但亦可直接使用二極體。

具上述構成之級之本實施形態之移位暫存器，爲以 4 相時脈驅動之例，如圖 2 及圖 3 所示，相位依序移位之 4

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部中央標準局員工消費合作社印製

五、發明說明（ 7 ）

相之時脈信號ＣＫＡ，ＣＫＢ，ＣＫＣ，ＣＫＤ輸入各級ｉ－１，ｉ，ｉ＋１，ｉ＋２之輸出電晶體２之同時，於任意之級之箝位電晶體３輸入有使２段後之級所輸入時脈信號反轉而成之信號ＣＫＡ１，ＣＫＢ１，ＣＫＣ１，ＣＫＤ１。即，就圖２中虛線所包圍之級而言，於輸出電晶體２輸入有時脈信號ＣＫＢ，於箝位電晶體３則輸入有使２段後之級所輸入時脈信號ＣＫＤ反轉而成之信號ＣＫＤ１。

於圖２中虛線所包圍之級ｉ，如圖３所示，當其前段之輸出Ｇｉ－１爲〝Ｈ〞位準時，輸入電晶體１爲ＯＮ（順方向），輸出電晶體２之控制電極之電位Ｖｂｉ（控制信號）上昇，此狀態下，輸出電晶體２成爲ＯＮ，當輸出電晶體２所輸入時脈信號ＣＫＢ爲〝Ｈ〞位準時輸出Ｇｉ成爲〝Ｈ〞位準輸出。又，輸出電晶體２之控制電極介由電容器５接於輸出Ｇｉ，電容器５爲具自激容量之功能，因此，控制信號（Ｖｂｉ）之波形與輸出Ｇｉ之上昇同步成爲凸型。之後，當輸入箝位電晶體３之反轉信號ＣＫＤ１爲〝Ｌ〞位準時，箝位電晶體３成爲ＯＮ（順向），輸出電晶體２之控制信號Ｖｂｉ下降，控制信號Ｖｂｉ被保持此狀態直至前段之輸出Ｇｉ－１成爲〝Ｈ〞位準爲止。同樣地，由各級ｉ－１，ｉ，ｉ＋１，ｉ＋２依序輸出Ｇｉ－１，Ｇｉ，Ｇｉ＋１，Ｇｉ＋２。

於習知移位暫存器，輸出電晶體之控制電極於大部分時間呈浮動狀態，因而當控制信號Ｖｂｉ受靜電或電磁波

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製

五、發明說明（ 8 ）

等雜訊之影響而大於輸出電晶體之臨界值時，本來輸出Ｇｉ應輸出〝Ｌ〞位準時卻輸出〝Ｈ〞位準。

相對於此，本實施形態之移位暫存器之構成爲，在箝位電晶體３輸入２段後之時脈信號之反轉信號，故每當該反轉信號爲〝Ｌ〞位準時箝位電晶體３成爲ＯＮ，輸出電晶體２之控制信號Ｖｂｉ被更新。即，輸出電晶體２之控制信號Ｖｂｉ以時脈之周期被更新。

依此種構成，則即使因靜電或電磁波等雜訊使電荷貯留於輸出電晶體２之控制電極時，該電荷於時脈之周期經由箝位電晶體３放掉，定期更新爲〝Ｌ〞位準，故即使因雜訊使控制信號Ｖｂｉ上昇時只需在到達輸出電晶體２之臨界值之前更新即不會有不良影響，即使大於臨界值亦不會大於時脈周期產生誤動作。換句話說，依本實施形態之移位暫存器，和習知技術比較，雜訊所導致誤動作之影響可大幅減低。

又，爲使輸出電晶體２之控制信號Ｖｂｉ更確實更新，２段後之時脈信號之反轉信號ＣＫＤ１之〝Ｌ〞位準，較好爲比一般之〝Ｌ〞位準更降低電晶體之臨界值於程序。此場合下，使反轉信號ＣＫＤ１朝與負方向平行移位即可。

本實施形態中，使箝位電晶體３定期設定爲ＯＮ狀態之方法，係使用時脈信號之反轉信號作爲輸出電晶體２之輸入，故可得與時脈信號產生用電極之銳利之ＯＮ／ＯＦＦ波形匹配之銳利之輸出信號波形。另外，若具備使

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製

五、發明說明（ 9 ）

時脈信號反轉之電路，則不需具備電路用於產生獨立之時脈信號以驅動箝位電晶體３，電路構成簡單化。

又，本實施形態之場合，於輸出電晶體２之控制電極與輸出電極之間插入電容器５，該電容器５爲具自激式容量之功能，因此，輸出電晶體２之驅動力提昇，響應於該級ｉ所輸入時脈信號ＣＫＢ之脈衝，可確保輸入Ｇｉ之脈衝。又，爲確保自激式容量之效果，較好使２段後之時脈信號之反轉信號ＣＫＤ１隨控制信號Ｖｂｉ之波形呈凸型。

但是，令控制信號以時脈來更新，以提昇耐雜訊之方法，除上述構成之外，如圖７所示，可令箝位元件６以非爲二極體連接之電晶體構成之方法。此方法之耐雜訊，如圖８所示，可得和本實施形態相同之效果。但是，需將時脈線連接於箝位電晶體６之控制電極，負載容量變大，具較大電流供給能力之時脈產生用電源爲必要，消費電力增大。又，爲減低時脈線之配線電阻，需使配線寬變大，如此則電路之佔有面積變大，此爲問題。

相對於此，依本實施形態之構成，因時脈線未接於箝位電晶體３之控制電極，故負載容量變小，可兼顧解決上述問題點，及提昇耐雜訊。

圖４爲具本實施形態之移位暫存器之液晶顯示裝置（顯示裝置）之電路構成。如圖４所示，液晶顯示裝置１０係由：影像信號線（源極線）及掃描信號線（閘極線）以格子狀設置，於該配線之交點設置有驅動各畫素液晶之薄

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部中央標準局員工消費合作社印製

五、發明說明（ 10）

膜電晶體的ＴＦＴ－ＬＣＤ部１１；分別驅動源極線及閘極線之源極線驅動電路１２，閘極線驅動電路１３；及對驅動電路１２，１３分別供給電源電壓及影像信號，掃描信號的電源部１４信號控制部１５所構成。

於上述電路構成之液晶顯示裝置１０，於源極線驅動電路１２，閘極線驅動電路１３雙方使用移位暫存器。例如，針對閘極線驅動電路１３中之移位暫存器之閘極掃描動作說明如下，於各閘極線連接閘極線驅動用電晶體，該電晶體係經由閘極線驅動電路１３中之移位暫存器驅動成由上而下依序僅於每一個掃描期間成爲導通。結果，當與水平同步信號同步，任意之閘極線所接閘極線驅動用電晶體成爲導通狀態時，該閘極線所接所有薄膜電晶體均成導通狀態。如此則各源極線上之畫像信號，即電荷即儲存於各畫像電極之容量上。

又，本發明之技術範圍不限於上述實施形態，在不脫離本發明主旨之範圍內可作各種變更。例如，上述實施形態中，爲得銳利之輸出信號波形，使電路構成簡單化，而使用時脈信號之反轉信號作爲定期驅動箝位電晶體3之信號。特別是在不要求獲得銳利之輸出信號波形，及電路構成之簡單化等效果時，另具備產生具〝Ｌ〞位準信號之電路以定期驅動箝位電晶體3亦可。

又，上述實施形態，係以使用4相之時脈信號ＣＫＡ，ＣＫＢ，ＣＫＣ，ＣＫＤ爲例作說明，但使用之時脈信號之數目不限於此。另外，使用4相以上之時脈信號，使

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部中央標準局員工消費合作社印製

五、發明說明（ 11）

用和上述實施形態同樣之箝位電晶體3時，箝位電晶體所輸入之反轉信號，可使用該級之2段以後起至前段止之級之任一方之時脈信號之反轉信號。

又，降壓元件可使用電阻以外之其他元件，該降壓元件不以各級之基本構成要素設置，而設於基本構成之外側亦可。

〔發明之效果〕

如以上詳細說明般，本發明之移位暫存器中，具備抑制控制信號之箝位元件，故即使因靜電或電磁波等雜訊致電荷儲存於電晶體元件之控制電極，控制信號之位準產生變化時，於箝位元件輸入有與開關元件所輸入時脈信號爲異相之時脈信號時，儲存於電晶體元件之控制電極之電荷被放掉，可抑制控制信號。亦即，電晶體元件之控制信號因該級之箝位元件之作用而定期更新爲〝L〞位準，故可防止因靜電氣或電磁波等雜訊所導致輸出電晶體之控制電極之電位大於輸出電晶體之臨界值，輸出電晶體應輸出〝L〞位準時反而輸出〝H〞位準等之誤動作之產生。

又，依本發明之顯示裝置，對顯示器進行掃描時使用之移位暫存器，不會產生以時脈周期重複輸出來不應輸出之脈衝，故可防止畫像信號於本來不應寫入之時序反而被寫入等顯示不良之產生。

〔圖面之簡單說明〕

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製

五、發明說明（ 12）

圖１：本發明之一實施形態之移位暫存器之級之１段分之電路構成圖。

圖２：該移位暫存器之級之４段分之電路構成圖。

圖３：該移位暫存器之級之時序圖。

圖４：具備該移位暫存器之液晶顯示裝置之電路構成圖。

圖５：習知移位暫存器之級之３段分之電路構成圖。

圖６：圖５之移位暫存器之級之時序圖。

圖７：令控制信號以時脈更新以提昇耐雜訊之移位暫存器之一例，級之３段分之電路構成圖。

圖８：圖７之移位暫存器之時序圖。

〔符號說明〕

１　輸入電晶體

２　輸出電晶體（電晶體元件）

３　箝位電晶體（箝位元件）

４　降壓電阻（降壓元件）

５　電容器（容量）

１０　液晶顯示裝置（顯示裝置）

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製

A5
B5

四、中文發明摘要（發明之名稱：移位暫存器裝置及顯示裝置　　）

目的在於提供一種不因靜電或電磁波等雜訊而產生誤動作的移位暫存器及藉由該移位暫存器之使用防顯示不良之產生的顯示裝置。

其構成爲，移位暫存器之各級中，於輸入有前段之級之輸出Ｇｉ－１之輸入電晶體１之輸出電極，連接有輸出電晶體２之控制電極與箝位電晶體３。又，於輸出電晶體２之輸出電極接降壓電阻４，於輸出電晶體２之控制電極與輸出電極之間插入電容器５。時脈信號ＣＫＢ輸入於輸出電晶體２，２段後之時脈信號之反轉信號ＣＫＤ´輸入於箝位電晶體３。

英文發明摘要（發明之名稱：　　）

（請先閱讀背面之注意事項再填寫本頁各欄）

裝　訂　線

經濟部中央標準局員工消費合作社印製

六、申請專利範圍

1．一種移位暫存器裝置，係由：用於產生相位依序互異之多數時脈信號的裝置；及較上述時脈信號數爲較多數之級，且由各級產生輸出信號的串接之多數級所構成；上述各級係具有：以來自前段之級之輸出信號作爲控制信號而輸入，保持該控制信號且當輸入上述多數之時脈信號相對應之時脈信號時輸出上述輸出信號的開關元件；及相對於上述相對應之時脈信號爲不同相位之時脈信號，於上述開關元件之輸出信號輸出後抑制來自該開關元件之輸出信號之產生般地抑制上述控制信號的箝位（Clamping）元件。

2．如申請專利範圍第1項之移位暫存器，其中

上述開關元件係具有：輸入來自前段之級之輸出信號之同時輸入與上述對應之時脈信號之產生輸出信號的電晶體元件；及以來自上述前段之級之輸出信號作爲控制信號以保持電位的容量。

3．如申請專利範圍第2項之移位暫存器，其中

上述容量係形成於上述電晶體元件之控制電極與該電晶體元件之輸出電極之間。

4．如申請專利範圍第3項之移位暫存器，其中

於上述電晶體元件之輸出電極接有降壓元件。

5．如申請專利範圍第1項之移位暫存器，其中

上述箝位元件係由至少1個二極體元件或二極體連接之電晶體元件所構成。

6．如申請專利範圍第1項之移位暫存器，其中

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部中央標準局員工消費合作社印製

六、申請專利範圍

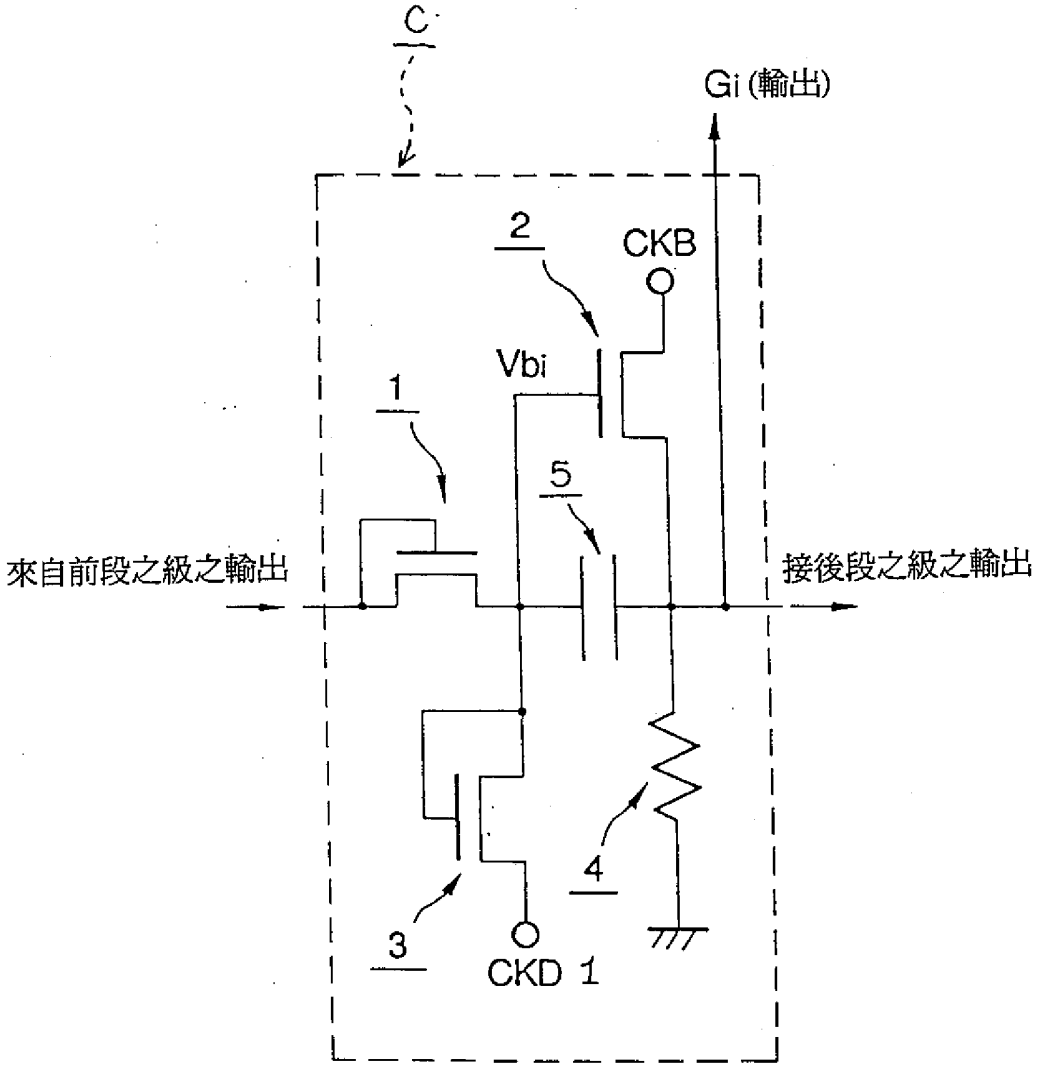
具有二極體元件或二極體連接之電晶體元件俾抑制電荷由該級向上述前段之級逆流。

7．一種顯示裝置，其特徵爲具有申請專利範圍第1項之移位暫存器裝置。

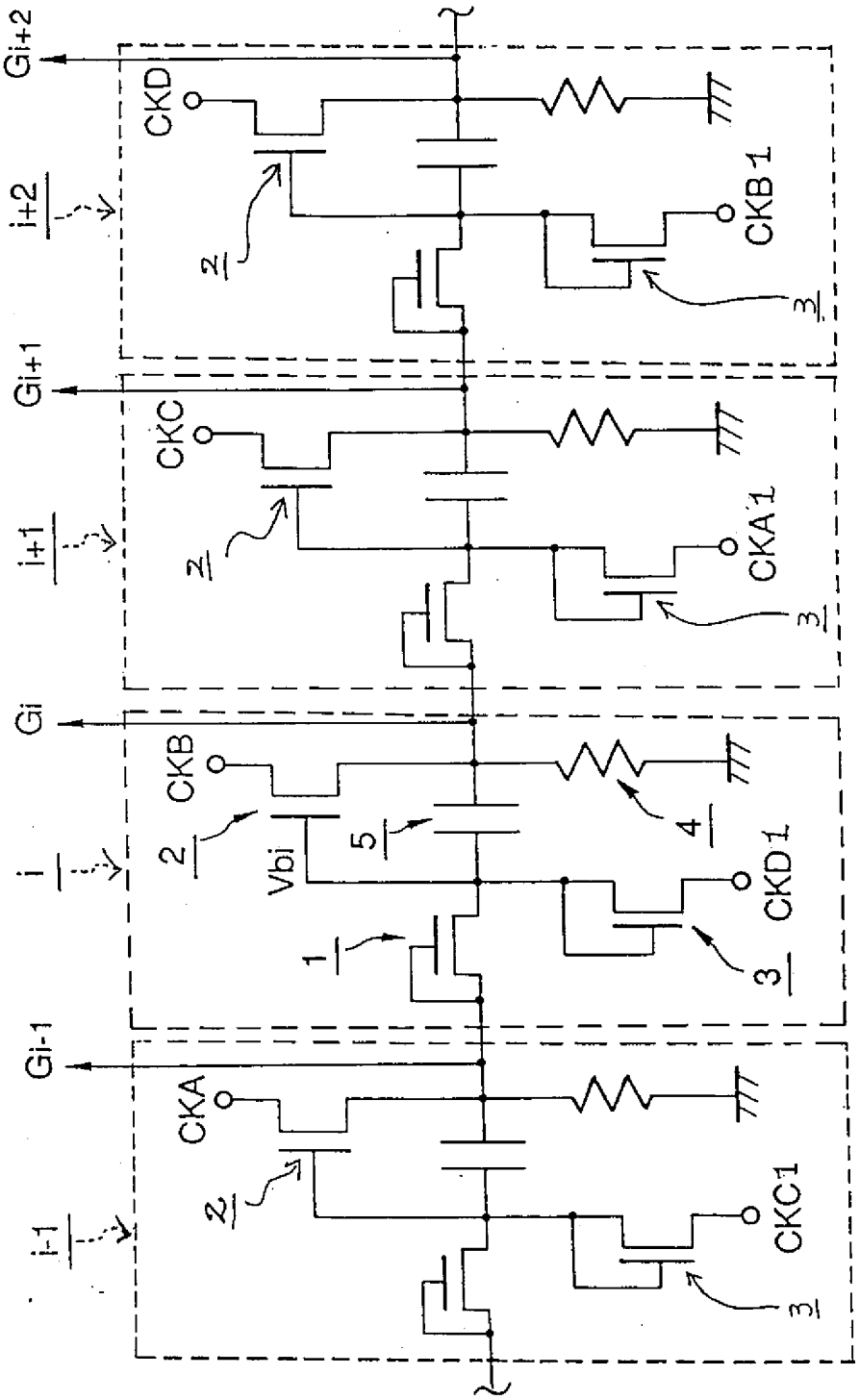
（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製

408333

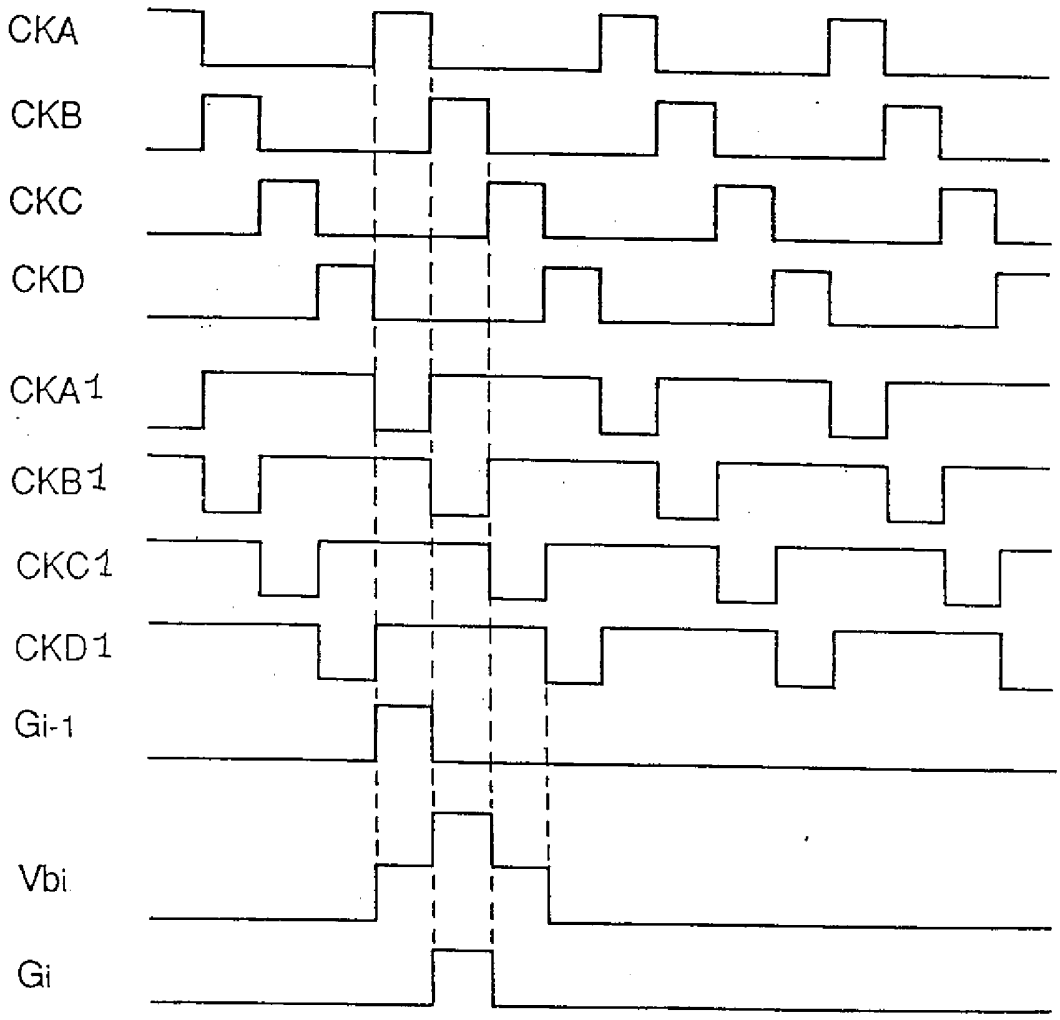
732032



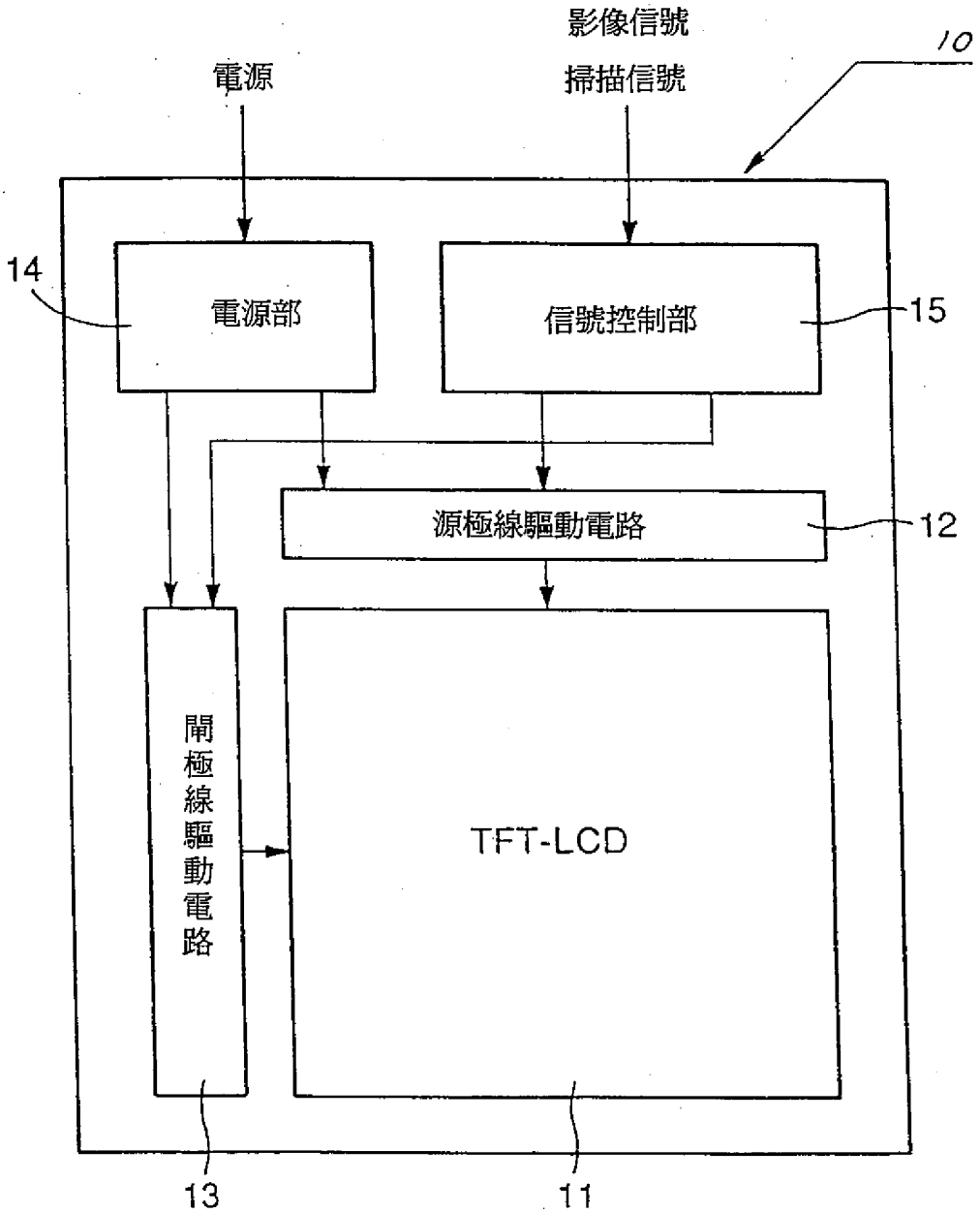
第 1 圖


Gi+2
i+2
CKD
CKB'1
Gi+1
i+1
CKC
CKA'1
Gi
i
CKB
Vbi
CKD1
Gi-1
i-1
CKA
CKC1
1
2
3
4
5

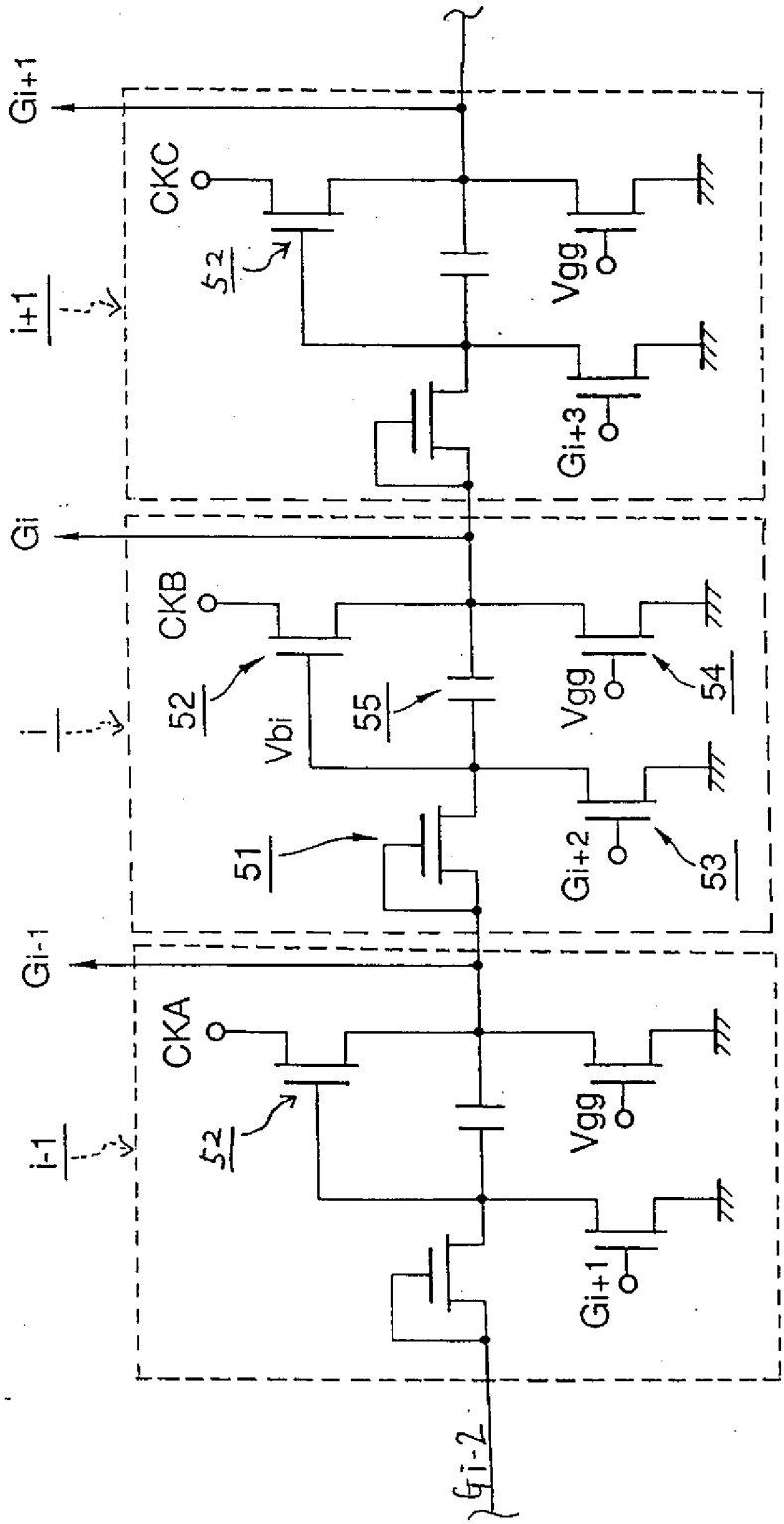
第 2 圖



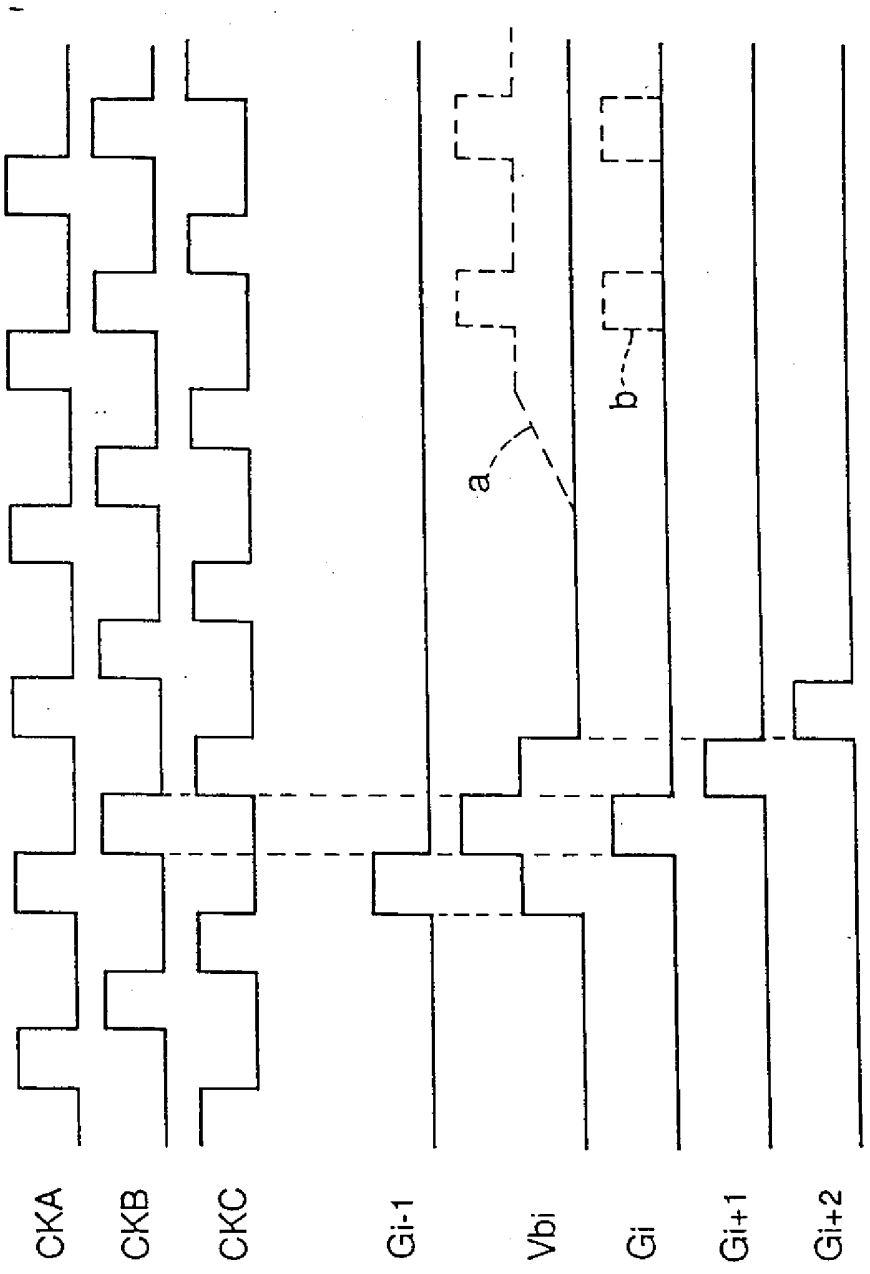
第 3 圖


影像信號
掃描信號
電源
10
14
電源部
信號控制部
15
源極線驅動電路
12
閘極線驅動電路
TFT-LCD
13
11

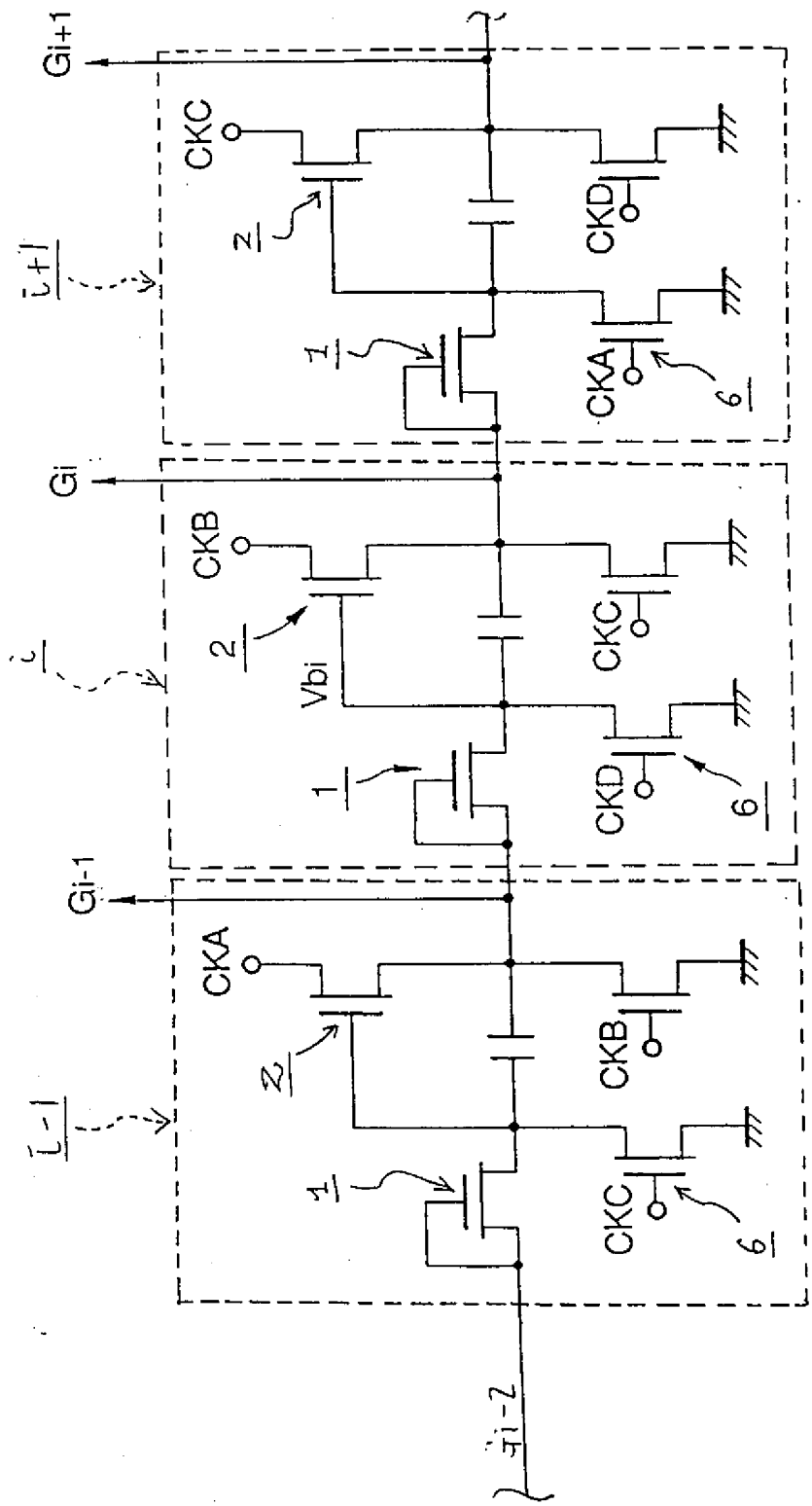
第 4 圖


Gi+1
CKC
52
Vgg
i+1
Gi+3
Gi
CKB
52
Vbi
55
Vgg
54
i
51
Gi+2
53
Gi-1
CKA
52
Vgg
i-1
Gi+1
Gi-2

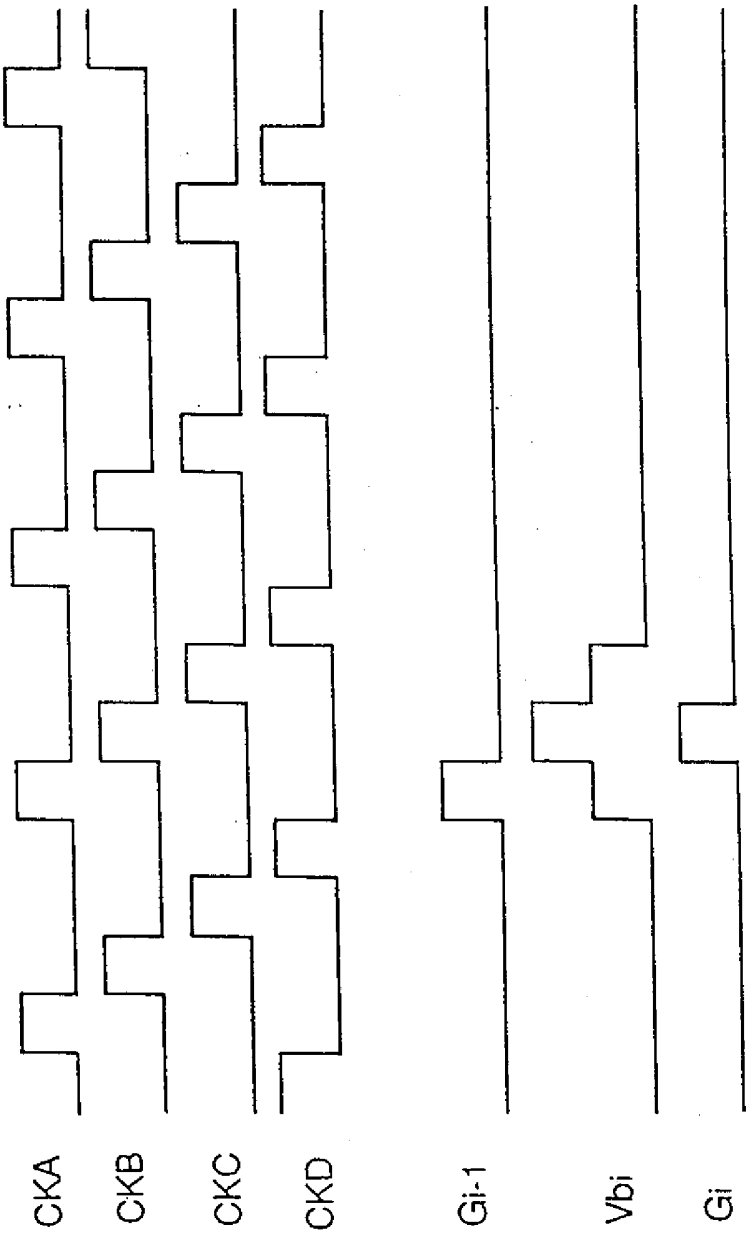
第 5 圖



第 6 圖


Gi+1
CKC
2
CKD
1
CKA
6
Gi
CKB
2
Vbi
CKC
1
CKD
6
Gi-1
CKA
2
CKB
1
CKC
6
Fi-2

第 7 圖



第 8 圖