

(19) 日本国特許庁(JP)

(12) 公 開 特 許 公 報(A)

(11) 特許出願公開番号
特開2012-146880
(P2012-146880A)

(43) 公開日 平成24年8月2日(2012. 8. 2)

(51) Int.Cl.	F I	テーマコード (参考)
H O 5 K 3/38 (2006.01)	H O 5 K 3/38 A	5 E 3 4 3
H O 5 K 3/46 (2006.01)	H O 5 K 3/46 B	5 E 3 4 6
	H O 5 K 3/46 T	

審査請求 未請求 請求項の数 8 O L (全 29 頁)

(21) 出願番号	特願2011-5217 (P2011-5217)	(71) 出願人	000005223
(22) 出願日	平成23年1月13日 (2011. 1. 13)		富士通株式会社
			神奈川県川崎市中原区上小田中4丁目1番1号
		(74) 代理人	100092152
			弁理士 服部 毅巖
		(72) 発明者	阿部 知行
			神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
		Fターム(参考)	5E343 AA12 AA36 BB24 BB67 DD21 EE23 ER16 ER18 GG01 5E346 AA12 AA15 AA16 AA22 AA43 CC08 CC32 CC37 CC38 DD02 DD22 DD33 EE31 FF15 HH11

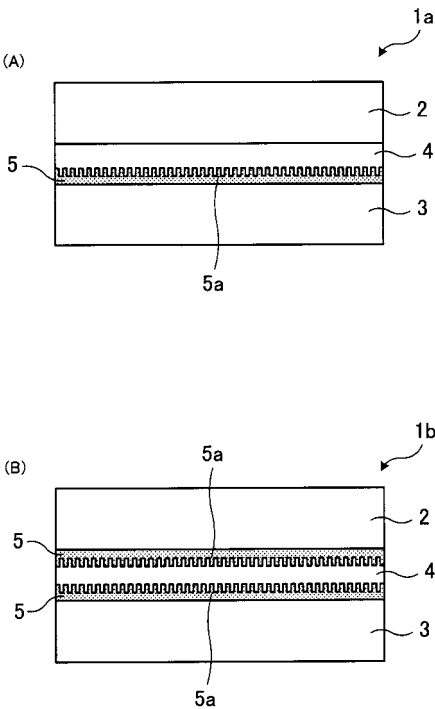
(54) 【発明の名称】 回路基板及びその製造方法、並びに電子装置

(57) 【要約】

【課題】 貼り合わせる配線層間の密着力向上を図る。

【解決手段】 回路基板 1 a 及び回路基板 1 b は、第 1 配線層 2、及び第 1 配線層 2 に対向して配置された第 2 配線層 3 を含む。第 1 配線層 2 と第 2 配線層 3 の間には、樹脂層 4 及び凹凸 5 a を有する凹凸層 5 が設けられる。凹凸層 5 は、第 1 配線層 2 と第 2 配線層 3 との対向面の少なくとも一方の面上に、或いは双方の面上に、設けられる。凹凸層 5 は、樹脂層 4 に埋め込まれ、この凹凸層 5 を埋め込んでいる樹脂層 4 によって、第 1 配線層 2 と第 2 配線層 3 が貼り合わされる。

【選択図】 図 1



【特許請求の範囲】

【請求項 1】

第 1 配線層と、
前記第 1 配線層に対向して配置された第 2 配線層と、
前記第 1 配線層と前記第 2 配線層の間に設けられた樹脂層と、
前記第 1 配線層と前記第 2 配線層との対向面の少なくとも一方の面上に設けられ、前記樹脂層に埋め込まれた凹凸層と
を含むことを特徴とする回路基板。

【請求項 2】

前記凹凸層は、
前記凹凸層が設けられる前記面上に配置された接着層と、
前記接着層に接着された複数の繊維と
を含むことを特徴とする請求項 1 に記載の回路基板。

10

【請求項 3】

前記凹凸層は、前記凹凸層が設けられる前記面側と反対側に凹凸が形成された成形体であることを特徴とする請求項 1 に記載の回路基板。

【請求項 4】

第 1 配線層と、
前記第 1 配線層の第 1 面側に対向して配置された第 2 配線層と、
前記第 1 配線層の第 2 面側に対向して配置された第 3 配線層と、
前記第 1 配線層と前記第 2 配線層の間に設けられた第 1 樹脂層と、
前記第 1 配線層と前記第 2 配線層との対向面の少なくとも一方の面上に設けられ、前記第 1 樹脂層に埋め込まれた第 1 凹凸層と、
前記第 1 配線層と前記第 3 配線層の間に設けられた第 2 樹脂層と、
前記第 1 配線層と前記第 3 配線層との対向面の少なくとも一方の面上に設けられ、前記第 2 樹脂層に埋め込まれた第 2 凹凸層と
を含むことを特徴とする回路基板。

20

【請求項 5】

第 1 配線層及び第 2 配線層の少なくとも一方の面上に凹凸層を設ける工程と、
前記第 1 配線層と前記第 2 配線層とを、前記凹凸層及び樹脂層を挟んで、対向させて配置する工程と、
前記樹脂層を用いて前記第 1 配線層と前記第 2 配線層とを貼り合わせる工程と
を含むことを特徴とする回路基板の製造方法。

30

【請求項 6】

前記凹凸層を設ける工程は、
前記凹凸層を設ける前記面上に接着層を配置する工程と、
前記接着層に複数の繊維を接着する工程と
を含むことを特徴とする請求項 5 に記載の回路基板の製造方法。

【請求項 7】

前記凹凸層を設ける工程は、
前記凹凸層を設ける前記面上に樹脂を配置する工程と、
前記樹脂に、金型を用いて凹凸を形成する工程と
を含むことを特徴とする請求項 5 に記載の回路基板の製造方法。

40

【請求項 8】

第 1 配線層と、
前記第 1 配線層に対向して配置された第 2 配線層と、
前記第 1 配線層と前記第 2 配線層の間に設けられた樹脂層と、
前記第 1 配線層と前記第 2 配線層との対向面の少なくとも一方の面上に設けられ、前記樹脂層に埋め込まれた凹凸層と
を有する回路基板と、

50

前記回路基板に実装された半導体素子と
を含むことを特徴とする電子装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、回路基板及びその製造方法、並びに電子装置に関する。

【背景技術】

【0002】

回路基板の1種として、ビルドアップ多層基板が知られている。ビルドアップ多層基板は、例えば、コア層の上に、絶縁層及び導電パターン（ビア、配線）を繰り返し形成していくことで、作製される。その場合、不具合が一箇所でも生じると基板全体が不良となってしまうたり、層数の増加に伴って工程が長くなり、コストアップを招いたりする。このような観点から、予め欠陥のないビルドアップ層を作製しておき、これを樹脂でコア層に貼り合わせる方法が提案されている。

10

【0003】

また、回路基板に関しては、保護基材表面に所定パターンの配線を形成した配線転写シートを、電気絶縁性基材に加熱加圧することで、電気絶縁性基材表面に配線を転写し、配線基板（配線層）を得る方法が知られている。また、別の配線層の積層時に用いる樹脂との接触面積を向上させる観点から、配線転写シートの保護基材表面に凹部を形成しておき、電気絶縁性基材表面及び転写される配線表面に、保護基材表面の凹部と相補形状の凸部を形成する方法等も知られている。

20

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特許第4413522号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

例えば、ビルドアップ層とコア層のように、異なる配線層同士を樹脂で貼り合わせて作製する回路基板では、各配線層の材質の違い、熱による応力の発生、応力に起因した変形等によって、貼り合わせ部分における剥離、断線等が生じる場合があった。それにより、貼り合わせている配線層間の密着力の低下、回路基板としての品質の低下等を招く恐れがあった。

30

【0006】

また、樹脂が接触する配線層の表面を凹凸にする方法では、凹凸の形成時に配線層の内部構造（配線等）を損傷したり、樹脂との接触面積、密着性を十分に向上させることができなかったりする場合があった。

【課題を解決するための手段】

【0007】

本発明の一観点によれば、第1配線層と、前記第1配線層に対向して配置された第2配線層と、前記第1配線層と前記第2配線層の間に設けられた樹脂層と、前記第1配線層と前記第2配線層との対向面の少なくとも一方の面上に設けられ、前記樹脂層に埋め込まれた凹凸層とを含む回路基板が提供される。

40

【発明の効果】

【0008】

開示の回路基板によれば、貼り合わせる配線層間の密着力の向上、回路基板の品質の向上を図ることが可能になる。

【図面の簡単な説明】

【0009】

【図1】回路基板の構成例を示す図である。

50

【図 2】第 1 の実施の形態に係る回路基板の一例を示す図である。

【図 3】図 2 の A 部拡大図の一例を示す図である。

【図 4】ビルドアップ層の第 1 形成工程の一例を示す図である。

【図 5】ビルドアップ層の第 2 形成工程の一例を示す図である。

【図 6】ビルドアップ層の第 3 形成工程の一例を示す図である。

【図 7】ビルドアップ層の第 4 形成工程の一例を示す図である。

【図 8】ビルドアップ層の第 5 形成工程の一例を示す図である。

【図 9】ビルドアップ層の第 6 形成工程の一例を示す図である。

【図 10】ビルドアップ層の第 7 形成工程の一例を示す図である。

【図 11】ビルドアップ層の第 8 形成工程の一例を示す図である。

【図 12】ビルドアップ層の第 9 形成工程の一例を示す図である。

【図 13】コア層の第 1 形成工程の一例を示す図である。

【図 14】コア層の第 2 形成工程の一例を示す図である。

【図 15】コア層の第 3 形成工程の一例を示す図である。

【図 16】コア層の第 4 形成工程の一例を示す図である。

【図 17】第 1 の実施の形態に係る貼り合わせの第 1 工程の一例を示す図である。

【図 18】第 1 の実施の形態に係る貼り合わせの第 2 工程の一例を示す図である。

【図 19】第 1 の実施の形態に係る貼り合わせの第 3 工程の一例を示す図である。

【図 20】第 1 の実施の形態に係る貼り合わせの第 4 工程の一例を示す図である。

【図 21】第 1 の実施の形態に係る貼り合わせの第 5 工程の一例を示す図である。

【図 22】第 1 の実施の形態に係る貼り合わせの第 6 工程の一例を示す図である。

【図 23】プラズマ処理の一例を示す図（その 1）である。

【図 24】プラズマ処理の一例を示す図（その 2）である。

【図 25】第 2 の実施の形態に係る回路基板の一例を示す図である。

【図 26】金型の第 1 形成工程の一例を示す図である。

【図 27】金型の第 2 形成工程の一例を示す図である。

【図 28】第 2 の実施の形態に係る貼り合わせの第 1 工程の一例を示す図である。

【図 29】第 2 の実施の形態に係る貼り合わせの第 2 工程の一例を示す図である。

【図 30】第 2 の実施の形態に係る貼り合わせの第 3 工程の一例を示す図である。

【図 31】第 2 の実施の形態に係る貼り合わせの第 4 工程の一例を示す図である。

【図 32】第 2 の実施の形態に係る貼り合わせの第 5 工程の一例を示す図である。

【図 33】第 2 の実施の形態に係る貼り合わせの第 6 工程の一例を示す図である。

【図 34】第 2 の実施の形態に係る貼り合わせの第 7 工程の一例を示す図である。

【図 35】第 2 の実施の形態に係る貼り合わせの第 8 工程の一例を示す図である。

【図 36】第 3 の実施の形態に係る回路基板の一例を示す図である。

【図 37】第 4 の実施の形態に係る電子装置の一例を示す図（その 1）である。

【図 38】第 4 の実施の形態に係る電子装置の一例を示す図（その 2）である。

【発明を実施するための形態】

【0010】

図 1 は回路基板の構成例を示す図である。

図 1（A）、（B）に示す回路基板 1 a、1 b は、第 1 配線層 2 及び第 2 配線層 3 が、樹脂層 4 及び凹凸層 5 を介して貼り合わされた構造を有している。

【0011】

第 1 配線層 2 は、絶縁部（絶縁層）、及び導電部（配線、ビア等）を含む。第 2 配線層 3 も同様に、絶縁部、及び導電部を含む。第 1 配線層 2 及び第 2 配線層 3 は、例えば、いずれも絶縁層と配線等を繰り返し形成したビルドアップ層とすることができるほか、一方をそのようなビルドアップ層とし、もう一方をコア基板に配線等を形成したコア層とすることもできる。

【0012】

ここで、凹凸層 5 は、第 1 配線層 2 と第 2 配線層 3 との対向面のいずれか一方の面上、

10

20

30

40

50

ここでは一例として、図 1 (A) に示すように、第 1 配線層 2 の、第 2 配線層 3 と対向する面上に配置することができる。また、凹凸層 5 は、図 1 (B) に示すように、第 1 配線層 2 と第 2 配線層 3 との対向面の双方の面上に、それぞれ配置することもできる。凹凸層 5 は、樹脂層 4 側の表面に凹凸 5 a が設けられるように形成される。尚、凹凸層 5 の凹凸 5 a の詳細については後述する。樹脂層 4 は、凹凸層 5 の凹凸 5 a を埋め込むように設けられる。

【0013】

このように回路基板 1 a, 1 b では、第 1 配線層 2 と第 2 配線層 3 のいずれか、又は双方に、凹凸層 5 が設けられる。そして、その凹凸層 5 を埋め込むように樹脂層 4 が設けられ、第 1 配線層 2 と第 2 配線層 3 が貼り合わされている。これにより、樹脂層 4 と凹凸層 5 との接触面積を増加させ、樹脂層 4 及び凹凸層 5 を介して貼り合わされる第 1 配線層 2 と第 2 配線層 3 の間の密着力を向上させている。

【0014】

以下、回路基板について、より詳細に説明していく。

まず、第 1 の実施の形態について説明する。

図 2 は第 1 の実施の形態に係る回路基板の一例を示す図である。尚、図 2 は第 1 の実施の形態に係る回路基板の一例の要部断面を模式的に図示している。

【0015】

図 2 に示す、第 1 の実施の形態に係る回路基板 100 は、配線層として、コア層 10 と、コア層 10 の表面側及び裏面側にそれぞれ設けられた第 1 ビルドアップ層 20 及び第 2 ビルドアップ層 30 を有している。コア層 10 と第 1 ビルドアップ層 20 の間には、凹凸層 40 及び樹脂層 50 が設けられている。同様に、コア層 10 と第 2 ビルドアップ層 30 の間にも、凹凸層 40 及び樹脂層 50 が設けられている。第 1 ビルドアップ層 20 と第 2 ビルドアップ層 30 は、はんだ等の接合部材 60 を用いて、コア層 10 に電氣的に接続されている。

【0016】

第 1 ビルドアップ層 20 は、絶縁層 21、及び導電パターン 22 を有している。絶縁層 21 には、例えば、樹脂や、ガラス繊維等を含む樹脂が用いられる。導電パターン 22 には、例えば、銅 (Cu) 等の導電材料が用いられる。導電パターン 22 には、配線 22 a、ビア 22 b、コア層 10 側の電極 22 c、及び外部接続用の電極 22 d が含まれる。第 1 ビルドアップ層 20 の、コア層 10 と反対の側の表面側 (上層側) には、電極 22 d が露出するようにソルダーレジスト等の保護膜 23 が設けられている。また、電極 22 c, 22 d の表面には、一例として 2 層構造としためっき層 24 が設けられている。第 1 ビルドアップ層 20 は、絶縁層 21 及び導電パターン 22 の形成が交互に繰り返されることで、多層化された構造となっている。

【0017】

第 2 ビルドアップ層 30 は、ここでは、第 1 ビルドアップ層 20 と同様の構造を有している。即ち、第 2 ビルドアップ層 30 は、樹脂を用いた絶縁層 31、及び、配線 32 a、ビア 32 b、電極 32 c, 32 d を含む導電パターン 32 を有している。第 2 ビルドアップ層 30 の表面側 (上層側。電極 32 d 側) には、ソルダーレジスト等の保護膜 33 が設けられ、電極 32 c, 32 d の表面には、一例として 2 層構造としためっき層 34 が設けられている。

【0018】

尚、第 1 ビルドアップ層 20 では、最上層 (コア層 10 側と反対側) に所定パターンの配線を設けてその一部を電極 22 d として用いることができる。また、第 2 ビルドアップ層 30 では、最上層 (コア層 10 側と反対側) に所定パターンの配線を設けてその一部を電極 32 d として用いることができる。

【0019】

コア層 10 は、コア基板 11、及び導電パターン 12 を有している。コア基板 11 には、例えば、ガラスエポキシ基板、42 アロイ等の金属板に絶縁層を被覆したメタルコア基

10

20

30

40

50

板、カーボン繊維強化プラスチック（Carbon Fiber Reinforced Plastic；CFRP）を用いた基板、又はセラミック基板が用いられる。コア基板 11 には、その表裏面間を貫通する貫通孔 11a が設けられている。導電パターン 12 には、例えば、銅等の導電材料が用いられる。導電パターン 12 には、コア基板 11 の第 1 ビルドアップ層 20 側（表面側）、及び第 2 ビルドアップ層 30 側（裏面側）にそれぞれ設けられた電極 12a, 12b が含まれる。電極 12a, 12b の表面には、一例として 2 層構造としためっき層 13 が設けられている。更に、導電パターン 12 には、コア基板 11 の貫通孔 11a に設けられたビア 12c が含まれる。ビア 12c は、ここでは貫通孔 11a の側壁に設けられており、ビア 12c より内側の貫通孔 11a の中央部には、樹脂 14 が設けられている。

【0020】

尚、コア層 10 では、コア基板 11 の表裏面に、電極 12a, 12b のほか、所定パターンの配線が設けられていてもよい。また、コア層 10 では、コア基板 11 の表裏面に所定パターンの配線を設けてその一部を電極 12a, 12b として用いることもできる。

【0021】

凹凸層 40 は、接着層 41、及び接着層 41 に接着固定された複数の繊維 42 を有している。接着層 41 は、第 1 ビルドアップ層 20 の最下層（コア層 10 側）の絶縁層 21 上、第 2 ビルドアップ層 30 の最下層（コア層 10 側）の絶縁層 31 上、及びコア基板 11 上に、各電極 22c, 32c, 12a, 12b の配置領域を避けて、設けられている。このような接着層 41 に、複数の繊維 42 が、例えば、林立するように接着されている。

【0022】

接着層 41 には、絶縁層 21, 31 及びコア基板 11 に用いられている材料に応じて、それらの材料との密着性が良い接着剤が用いられる。更に、接着層 41 には、回路基板 100 の形成時や、回路基板 100 への部品実装時等に加えられる熱に対して耐熱性を有する接着剤が用いられる。繊維 42 についても、そのような加えられる熱に対する耐熱性を有する材料が用いられる。

【0023】

繊維 42 には、例えば、ナイロン（登録商標）やアラミド等のポリアミド系合成繊維、ポリエチレンテレフタレート（PET）、ポリプロピレン（PP）、ポリエチレン（PE）、アクリル等の繊維が用いられる。接着層 41 に接着する複数の繊維 42 には、1 種類の繊維を用いることができるほか、複数種の繊維を混合して用いることもできる。繊維 42 には、例えば、直径が $10\mu\text{m}$ ～ $15\mu\text{m}$ のものを用いることができる。また、繊維 42 には、第 1 ビルドアップ層 20 とコア層 10 との間隔、第 2 ビルドアップ層 30 とコア層 10 との間隔に基づき、例えば、接着層 41 から延びる繊維 42 が、対向する配線層に達しないような長さのものを用いることができる。繊維 42 には、例えば、長さが $80\mu\text{m}$ ～ $100\mu\text{m}$ のものを用いることができる。

【0024】

このような接着層 41 及び複数の繊維 42 が、凹凸層 40 の凹凸として機能する。ここで、図 2 の A 部拡大図の一例を図 3 に示す。

例えば、第 1 ビルドアップ層 20 の絶縁層 21 上に配置された凹凸層 40 の場合、接着層 41 に接着されている繊維 42 は、対向するコア層 10 側に延びるように林立している。これらの林立する各繊維 42 は、凹凸層 40 における凸部として機能し、隣接する繊維 42 間の領域は、凹凸層 40 における凹部として機能する。即ち、凹凸層 40 は、接着層 41 に接着されている繊維 42 の直径に相当する幅と、接着層 41 から延びている部分の長さに相当する高さをもった凸部を有し、隣接する繊維 42 の間隔に相当する幅をもった凹部を有している。

【0025】

第 1 ビルドアップ層 20 に対向するコア層 10 のコア基板 11 上に配置された凹凸層 40 の場合も同様に、接着層 41 に林立する複数の繊維 42 によって、凸部及び凹部が形成されている。

【0026】

このような凹凸層 40 が設けられた第 1 ビルドアップ層 20 とコア層 10 の間に、樹脂層 50 が設けられる。凹凸層 40 は、その接着層 41 と繊維 42 によって形成される凹凸が、樹脂層 50 によって埋め込まれる。そのため、このような凹凸層 40 を設けていない第 1 ビルドアップ層 20 とコア層 10 の間に樹脂層 50 を設けた場合と比べ、樹脂層 50 が第 1 ビルドアップ層 20 側及びコア層 10 側と接触する面積が増加し、双方を密着させる力が高まる。即ち、凹凸層 40 によるアンカー効果が発現され、第 1 ビルドアップ層 20 とコア層 10 の密着性を高めることが可能になる。

【0027】

同様に、図 2 に示したように、凹凸層 40 が設けられた第 2 ビルドアップ層 30 とコア層 10 の間に樹脂層 50 を設けた場合にも、それらの凹凸層 40 によるアンカー効果により、第 2 ビルドアップ層 30 とコア層 10 の密着性を高めることが可能になる。

10

【0028】

異なる配線層にそれぞれ設けられる凹凸層 40（図 3 の例では、第 1 ビルドアップ層 20 に設けられる凹凸層 40 と、コア層 10 に設けられる凹凸層 40）は、例えば、互に対向する領域に設けられる。この場合、対向する凹凸層 40 の繊維 42 の長さを予め調整しておけば、図 2 及び図 3 に示したように、互いの繊維 42 の先端部が入り組んだ状態にすることもできる。このように対向領域の繊維 42 の先端部に入り組んだ状態にすることで、入り組んだ繊維 42 を埋め込むように樹脂層 50 が設けられ、高い密着性を実現することが可能になる。

【0029】

20

ところで、配線層と樹脂層との接触面積を増加させるための方法の 1 つに、配線層の表面自体を粗化することによって凹凸を形成する方法がある。尚、配線層の表面を粗化する方法としては、配線層の表面をエッチング処理する方法、所定の型を用いて配線層の表面を成形する方法等が考えられる。しかし、配線層の表面自体を粗化する場合、配線層の内部構造に応じて、形成できる凹凸のサイズが限定される可能性がある。例えば、配線層の表面を粗化することによって、表面に近い下層の配線を露出させたり、損傷させたりしないような深さで、凹凸を形成することになる。

【0030】

一方、上記のような凹凸層 40 は、第 1 ビルドアップ層 20、第 2 ビルドアップ層 30、コア層 10 といった配線層の上に設けられる。このように凹凸層 40 を配線層の上に設けるため、凹凸のサイズが配線層の内部構造によって制約されず、凹凸層 40 を設けるために配線層の内部構造を損傷させることがない。凹凸層 40 では、接着層 41 の厚さ、繊維 42 の直径や長さ等を調整することにより、それらのサイズに応じた凹凸を形成することができる。凹凸層 40 では、例えば、配線層の表面を粗化する場合に比べ、深い凹凸や、狭い間隔（周期）の凹凸を形成することが可能になる。

30

【0031】

尚、図 2 及び図 3 では、凹凸層 40 の繊維 42 が全て接着層 41 から直立する状態を示したが、繊維 42 は、必ずしも全てが直立していることを要せず、傾いたり倒れたりしたものが一部含まれていてもよい。

【0032】

40

また、図 2 及び図 3 では、繊維 42 が規則的な周期で林立する状態を示したが、繊維 42 は、必ずしも規則的な周期で林立していることを要せず、異なる間隔で林立する複数の繊維 42 が含まれていてもよい。

【0033】

また、ここでは、第 1 ビルドアップ層 20 及び第 2 ビルドアップ層 30 として、同じ構造を有するものを用いる場合を例にして説明した。このほか、コア層 10 の表裏面側に異なる構造を有するビルドアップ層を貼り合わせてもよい。また、コア層 10 は、上記のような構造を有するもののほか、貼り合わせるビルドアップ層の構造に応じて、その構造を変更することが可能である。

【0034】

50

続いて、第1の実施の形態に係る回路基板の形成方法の一例について説明する。

まず、ビルドアップ層の形成方法の一例を、図4～図12を参照して順に説明する。ここでは、1枚の基板（支持体）の表裏面側にビルドアップ層を形成し、当該基板から2枚のビルドアップ層を分割して得る方法について説明する。

【0035】

図4はビルドアップ層の第1形成工程の一例を示す図である。

まず、図4（A）に示すように、基板201の表裏面に銅層202が設けられた支持体200を用意する。支持体200には、例えば、両面銅貼り板を用いる。支持体200には、例えば、平面サイズが340mm×510mm、厚さが1.0mmのものを用いる。

【0036】

このような支持体200の表裏面の銅層202上に、図4（A）に示したように、樹脂203を積層する。積層する樹脂203には、例えば、半硬化状態（Bステージ）の樹脂シートを用いる。

【0037】

次いで、図4（B）、（C）に示すように、支持体200の表裏面に設けた樹脂203上にそれぞれ、銅箔204及び3層箔205を順に積層する。

銅箔204には、支持体200の平面サイズよりも小さな平面サイズのものを用い、そのような銅箔204を、樹脂203の積層まで行った基板の中央部に積層する。例えば、平面サイズが330mm×500mmの銅箔204を、樹脂203を積層した支持体200の中央部上方に、樹脂203が外周部に10mm程度の幅で露出するように、積層する。

【0038】

3層箔205には、例えば、銅層205a、ニッケル層205b、銅層205cの3層が順に積層されたものを用いる。3層箔205には、例えば、支持体200と同じ、平面サイズが340mm×510mmのものを用いる。

【0039】

樹脂203及び銅箔204の上に、このような3層箔205を積層し、加圧及び加熱を行うことにより、図4（C）に示したような構造体を得る。例えば、樹脂203上に銅箔204及び3層箔205を積層し、真空プレス機において、0.5MPaで加圧しながら180℃で熱処理する。

【0040】

図5はビルドアップ層の第2形成工程の一例を示す図である。

図4（C）の工程後、図5（A）に示すように、表裏面の3層箔205上にそれぞれ、レジストを積層し、露光、現像を行って、電極（コア層との電気接続用の電極）を形成する領域にレジストが残るように、レジストパターン206を形成する。このレジストパターン206を形成する際のレジストには、例えば、ドライフィルムレジストを用いる。

【0041】

レジストパターン206の形成後は、それをマスクにして、3層箔205のニッケル層205bが表出するように、その上の銅層205cをエッチングする。銅層205cのエッチングは、例えば、ウェットエッチングにより行う。エッチング後、レジストパターン206を剥離することにより、図5（B）に示すような状態が得られる。尚、エッチング後に残る銅層205cは、支持体200の表裏面側に形成する各ビルドアップ層における、コア層との電気接続用の電極になる。

【0042】

銅層205cのエッチング後は、図5（C）に示すように、表裏面の銅層205c及びニッケル層205bを被覆するように、樹脂207を積層する。例えば、厚さが50μmのエポキシシート材料を、真空ラミネータを用い、130℃で2分間圧着し、その後、180℃で30分間加熱して、表裏面に樹脂207を積層する。尚、この樹脂207は、支持体200の表裏面側に形成する各ビルドアップ層における、第1層目の絶縁層（第1絶縁層）になる。

10

20

30

40

50

【0043】

図6はビルドアップ層の第3形成工程の一例を示す図である。

樹脂207（第1絶縁層）の形成後、図6（A）に示すように、表裏面側の各銅層205c（電極）に達するビアホール208を形成する。ビアホール208は、例えば、炭酸ガスレーザ等を用いたレーザドリリングにより、形成する。ビアホール208は、例えば、直径60 μ mで形成する。

【0044】

ビアホール208の形成後は、デスミア処理を行った後、図6（B）に示すように、後述する電解めっきのためのシード層209を表裏面に形成する。例えば、無電解銅めっきにより、厚さ0.5 μ mの銅のシード層209を形成する。

10

【0045】

図7はビルドアップ層の第4形成工程の一例を示す図である。

シード層209の形成後、表裏面へのレジストの積層、露光、現像を行い、図7（A）に示すように、配線を形成する領域に開口部210aを設けたレジストパターン210を形成する。このときのレジストには、例えば、ドライフィルムレジストを用いる。

【0046】

レジストパターン210の形成後は、シード層209を用いて電解めっきを行い、図7（B）に示すように、開口部210aに銅層211を形成する。

図8はビルドアップ層の第5形成工程の一例を示す図である。

【0047】

銅層211の形成後は、図7に示したレジストパターン210を剥離し、そのレジストパターン210下にあったシード層209をエッチングにより除去する。その後、180℃で60分間の熱処理を行う。これにより、図8（A）に示すように、電極となる銅層205cに接続された配線211a及びビア211bを形成する。尚、これらの配線211a及びビア211bは、支持体200の表裏面側に形成する各ビルドアップ層における、電極（銅層205c）に接続された配線及びビアになる。

20

【0048】

配線211a及びビア211bの形成後は、配線211aの表面に所定の前処理を施し、上記図5（C）と同様にして樹脂207を形成し、上記図6（A）と同様にしてビアホール208を形成する。これにより、図8（B）に示すような状態を得る。この状態から、図6（B）～図8（A）の処理を行うことで、上層の配線211a及びビア211bを形成する。以降、形成するビルドアップ層の層数に応じて同様の処理を繰り返し、その層数分の配線211a及びビア211bを形成する。

30

【0049】

図9はビルドアップ層の第6形成工程の一例を示す図である。

所定層数分の配線211a及びビア211bの形成後は、表裏面に、ソルダーレジスト等の保護膜212を形成する。保護膜212は、最上層の配線211aの一部が表出するように形成する。この保護膜212から表出する配線211aの一部は、電極（形成するビルドアップ層の外部接続用の電極）になる。

【0050】

保護膜212の形成後は、図9に示すように、外周端から所定幅の位置で切断を行う。例えば、図9に点線で示したように、その切断面に銅箔204が表出するように、外周端から10mm程度の幅の位置、又はそれを若干上回る幅の位置で、切断を行う。

40

【0051】

図10はビルドアップ層の第7形成工程の一例を示す図である。

図9に示したような切断後、その切断後の構造体220を、図10に示すように、銅箔204と3層箔205の間で分割する。これにより、切断後の構造体220を、支持体200の表裏面側に樹脂203及び銅箔204が残る構造部220aと、3層箔205上に積層形成された2つの構造部220bに分割する。構造部220aから分割された構造部220bが、ビルドアップ層に用いられる。

50

【0052】

図11はビルドアップ層の第8形成工程の一例を示す図である。

分割後の構造部220bの一方について、まず、図11(A)に示すように、保護膜212側(表面側)に保護フィルム213を貼り付ける。そして、図11(B)に示すように、3層箔205側(裏面側)に表出している、その3層箔205の銅層205aを、エッチングにより除去し、ニッケル層205bを表出させる。その後、図11(C)に示すように、ニッケル層205bをエッチングにより除去することにより、裏面側に、電極の銅層205c、及び第1絶縁層の樹脂207が表出する状態を得る。

【0053】

図12はビルドアップ層の第9形成工程の一例を示す図である。

ニッケル層205bの除去まで行った後は、図12(A)に示すように、保護フィルム213を剥離する。そして、表面側の保護膜212から表出して電極になる最上層の配線211aの一部、裏面側に表出して電極となる銅層205cの上に、図12(B)に示すように、無電解めっきにより、ニッケル(Ni)層214a及び金(Au)層214bを順にめっきする。例えば、厚さ5 μ mのニッケル層214a、及び厚さ0.1 μ mの金層を順にめっきする。これにより、めっき層214を形成する。

【0054】

図10に示したように構造部220aから分割した他方の構造部220bについても同様に、図11及び図12に示した処理を行うことができる。

以上の工程により、2枚のビルドアップ層が得られる。尚、ここでは、支持体200の表裏面側に同じ構造を形成し、同じ構造を有する2枚のビルドアップ層を形成する場合を例にして説明した。このほか、上記の例に従い、支持体200の表裏面側に別々の構造を形成し、2種類のビルドアップ層を形成することも可能である。

【0055】

上記図2に示した回路基板100の第1ビルドアップ層20及び第2ビルドアップ層30は、この図4～図12に示したような例に従って形成することができる。

続いて、コア層の形成方法の一例を、図13～図16を参照して順に説明する。

【0056】

図13はコア層の第1形成工程の一例を示す図である。

まず、図13(A)に示すように、コア基板301の表裏面に銅層302が設けられた支持体300を用意する。支持体300には、例えば、両面銅貼り板を用いる。支持体300には、例えば、平面サイズが340mm×510mm、厚さが1.0mmのものを用いる。

【0057】

このような支持体300に、ドリル等を用いて、図13(B)に示すように、貫通孔303を形成する。貫通孔303は、貼り合わせる第1ビルドアップ層20及び第2ビルドアップ層30の電極22c、32c(図4～図12の例に従って形成されるビルドアップ層の銅層205cに相当)と対応する位置に、形成する。

【0058】

貫通孔303の形成後は、無電解めっきにより、図13(C)に示すように、銅のシード層304を形成し、そのシード層304を用いた電解めっきにより、図13(D)に示すように、銅層305を形成する。銅層305は、ここでは、貫通孔303の中央に、表裏面間を貫通する中空部が残るように、シード層304上に形成する。尚、以降、銅層302、シード層304、及び銅層305を、銅層305aという。

【0059】

図14はコア層の第2形成工程の一例を示す図である。

銅層305aまで形成した後は、図14(A)に示すように、貫通孔303の中央に残る中空部に、樹脂306を充填する。樹脂306の形成後は、図14(B)に示すように、表裏面に、銅層307を形成する。

【0060】

10

20

30

40

50

図 15 はコア層の第 3 形成工程の一例を示す図である。

銅層 307 の形成後は、図 15 (A) に示すように、表裏面にレジストを積層し、露光、現像を行って、電極 (ビルドアップ層との電気接続用の電極) を形成する領域にレジストが残るように、レジストパターン 308 を形成する。レジストパターン 308 を形成する際のレジストには、例えば、ドライフィルムレジストを用いる。

【0061】

レジストパターン 308 の形成後は、図 15 (B) に示すように、それをマスクにして銅層 307, 305a をエッチングし、コア基板 301 を表出させる。

図 16 はコア層の第 4 形成工程の一例を示す図である。

【0062】

レジストパターン 308 をマスクにした銅層 307, 305a のエッチング後は、図 16 (A) に示すように、レジストパターン 308 を剥離する。

そして、図 16 (B) に示すように、電極の表面、即ち銅層 305a 上に、無電解めっきにより、ニッケル層 309a 及び金層 309b を順にめっきする。これにより、めっき層 309 を形成する。

【0063】

以上の工程により、コア層を形成することができる。上記図 2 に示した回路基板 100 のコア層 10 は、この図 13 ~ 図 16 に示したような例に従って形成することができる。

続いて、コア層とビルドアップ層とを凹凸層を介在させて貼り合わせる方法の一例を、図 17 ~ 図 22 を参照して順に説明する。尚、ここでは、上記図 2 のコア層 10 と、第 1 ビルドアップ層 20 及び第 2 ビルドアップ層 30 との貼り合わせを例にして説明する。第 1 の実施の形態に係る凹凸層 40 は、コア層 10、第 1 ビルドアップ層 20 及び第 2 ビルドアップ層 30 を貼り合わせる過程で形成することができる。

【0064】

図 17 は第 1 の実施の形態に係る貼り合わせの第 1 工程の一例を示す図である。

まず、貼り合わせるコア層 10 と、例えば第 1 ビルドアップ層 20 に、それぞれ凹凸層 40 を形成する。

【0065】

凹凸層 40 を形成する際には、図 17 (A) に示すように、第 1 ビルドアップ層 20 の、電極 22c の形成領域を除いた絶縁層 21 上に、接着層 41 を形成する。また、図 17 (B) に示すように、コア層 10 の、電極 12a の形成領域を除いたコア基板 11 上にも、接着層 41 を形成する。コア層 10 及び第 1 ビルドアップ層 20 に形成する接着層 41 は、例えば、スクリーン印刷法を用いて形成することができる。

【0066】

図 18 は第 1 の実施の形態に係る貼り合わせの第 2 工程の一例を示す図である。

接着層 41 の形成後、図 18 (A), (B) に示すように、絶縁層 21 上及びコア基板 11 上の接着層 41 に、所定の直径及び長さを有する繊維 42 を接着する。例えば、絶縁層 21 上及びコア基板 11 上に形成した接着層 41 に、繊維 42 として、直径 $10\mu\text{m} \sim 15\mu\text{m}$ 、長さ $80\mu\text{m} \sim 100\mu\text{m}$ のアラミド繊維を接着する。繊維 42 は、例えば、静電塗布法を用いて接着層 41 上に配置することができる。即ち、接着層 41 を形成したコア層 10 及び第 1 ビルドアップ層 20 と、繊維 42 とを、それぞれ所定電荷に帯電させ、静電気力で繊維 42 を接着層 41 上に分散させて付着する。繊維 42 の付着後は、接着層 41 を硬化させるための熱処理を行う。例えば、繊維 42 を付着させた接着層 41 を、 150°C で熱処理し、硬化させ、繊維 42 を接着層 41 上に接着する。

【0067】

このようにして、コア層 10 の、第 1 ビルドアップ層 20 と対向する面上、及び第 1 ビルドアップ層 20 の、コア層 10 と対向する面上に、それぞれ凹凸層 40 を形成する。

図 19 は第 1 の実施の形態に係る貼り合わせの第 3 工程の一例を示す図である。

【0068】

コア層 10 の、第 2 ビルドアップ層 30 を貼り合わせる面上、及び第 2 ビルドアップ層

10

20

30

40

50

30の、コア層10を貼り合わせる面上にも、図17及び図18に示したのと同様にして、図19(A)、(B)に示すように、それぞれ凹凸層40を形成する。即ち、コア層10の、電極12bの形成領域を除いたコア基板11上に、凹凸層40を形成し、第2ビルドアップ層30の、電極32cの形成領域を除いた絶縁層31上に、凹凸層40を形成する。

【0069】

図20は第1の実施の形態に係る貼り合わせの第4工程の一例を示す図である。

コア層10、並びに第1ビルドアップ層20及び第2ビルドアップ層30に、凹凸層40を形成した後は、図20(A)、(B)に示すように、第1ビルドアップ層20の電極22c上、及び第2ビルドアップ層30の電極32c上に、接合部材60を形成する。例えば、接合部材60として、スズ(Sn)ービスマス(Bi)系のはんだペーストを形成する。はんだペーストは、スクリーン印刷法を用いて形成することができる。

10

【0070】

図21は第1の実施の形態に係る貼り合わせの第5工程の一例を示す図である。

上記のように第1ビルドアップ層20及び第2ビルドアップ層30に接合部材60を形成する一方、コア層10の表裏面には、電極12a、12bを除く領域、即ち凹凸層40を形成した領域に、樹脂層50を形成する。樹脂層50には、例えば、コア層10の電極12a、12bを除いた領域に開口部を設けた、未硬化状態の樹脂フィルムを用いる。この工程では、このような樹脂フィルムを、コア層10に仮貼りする。

20

【0071】

図22は第1の実施の形態に係る貼り合わせの第6工程の一例を示す図である。

次いで、図22に示すように、樹脂層50を形成したコア層10の表裏面側に、接合部材60を形成した第1ビルドアップ層20及び第2ビルドアップ層30を、互いに凹凸層40を形成した面同士を対向させて、積層する。そして、例えば、位置決め用のピン等を用い、コア層10、第1ビルドアップ層20及び第2ビルドアップ層30を、それらの積層状態を保持して金型にセットし、加圧しながら加熱する。例えば、真空プレス機において、1MPaで加圧しながら180℃で熱処理する。

【0072】

この加熱及び加圧の過程で、接合部材60は、溶融、凝固し、電極12aと電極22cの間、及び電極12bと電極32cの間が電氣的に接続されるようになる。また、加熱及び加圧の過程で、樹脂層50は、凹凸層40の繊維42の表面や、繊維42と繊維42の間に行き渡って凝固し、コア層10と第1ビルドアップ層20、及びコア層10と第2ビルドアップ層30が、それぞれ接着されるようになる。

30

【0073】

これにより、図2に示したような回路基板100が得られるようになる。

尚、このように加圧及び加熱を行った後に、電極22d、32dの位置に開口部を有する保護膜23、33を形成し、電極22d、32d上に、無電解めっきにより、ニッケル層及び金層を順にめっきし、めっき層24、34を形成してもよい。

【0074】

また、コア層10のコア基板11上、及び第1ビルドアップ層20の絶縁層21上への接着層41の形成前(図17)、及び第2ビルドアップ層30の絶縁層31上への接着層41の形成前に(図19)、プラズマ処理を行うこともできる。プラズマ処理の一例を図23に示す。例えば、図23(A)、(B)、(C)に示すように、絶縁層21、コア基板11、絶縁層31の表面に対し、酸素プラズマ処理(太矢印で図示)を実施する。これにより、コア基板11及び絶縁層21、32の表面が清浄化される。そのように清浄化された表面に、図17～図19に示したように、接着層41が形成され、そこに繊維42が接着されることで、当該各表面に強固に接着された凹凸層40が得られるようになる。

40

【0075】

また、凹凸層40の形成後に、プラズマ処理を行うこともできる。プラズマ処理の一例を図24に示す。例えば、図24(A)、(B)、(C)に示すように、凹凸層40の形

50

成後、凹凸層 40 の表面に対しても同様に、酸素プラズマ等のプラズマ処理（太矢印で図示）を実施することができる。これにより、凹凸層 40 の表面が清浄化される。そのように清浄化された表面に、図 21 及び図 22 に示したように、樹脂層 50 が形成され、コア層 10 に第 1 ビルドアップ層 20 及び第 2 ビルドアップ層 30 が圧着される。このとき、樹脂層 50 は、清浄な凹凸層 40 の細かな凹凸即ち各繊維 42 の表面を濡らし、繊維 42 と繊維 42 の間の狭い領域にも入り込んでいき、そのため、樹脂層 50 と凹凸層 40 との間に空隙が発生するのを抑えることができるようになる。その結果、凹凸層 40 と樹脂層 50 との接触面積の減少を抑え、両者を強固に接着することが可能になる。また、空隙の発生を抑えることで、回路基板 100 に加えられる熱で空隙内の気体が膨張して配線層間の剥離が助長される、といった事態を回避することも可能になる。

10

【0076】

また、以上説明した回路基板 100 では、隣接する接合部材 60 間に樹脂層 50 が存在し、更に、繊維 42 が林立する凹凸層 40 が存在する。そのため、接合部材 60 の側方への流出が効果的に抑制され、隣接する接合部材 60 間の短絡を回避することが可能になる。

【0077】

次に、第 2 の実施の形態について説明する。

図 25 は第 2 の実施の形態に係る回路基板の一例を示す図である。尚、図 25 は第 2 の実施の形態に係る回路基板の一例の要部断面を模式的に図示している。

【0078】

20

図 25 に示す、第 2 の実施の形態に係る回路基板 400 は、インプリント法等により形成される凹凸層 440 を有している点で、上記第 1 の実施の形態に係る回路基板 100 と相違する。回路基板 400 では、コア層 10 と第 1 ビルドアップ層 20 が凹凸層 440 及び樹脂層 50 を介して貼り合わされ、コア層 10 と第 2 ビルドアップ層 30 が凹凸層 440 及び樹脂層 50 を介して貼り合わされている。第 1 ビルドアップ層 20 と第 2 ビルドアップ層 30 は、はんだ等の接合部材 60 を用いて電氣的に接続されている。

【0079】

回路基板 400 では、第 1 ビルドアップ層 20、第 2 ビルドアップ層 30、コア層 10 といった配線層の上に、上記のような凹凸層 440 を設ける。そのため、配線層の表面を粗化する方法のように、凹凸のサイズが配線層の内部構造によって制約されず、凹凸層 440 を設けるために配線層の内部構造を損傷させることがない。凹凸層 440 では、例えば、インプリント法で形成する際に用いる金型の凹凸サイズを調整することにより、配線層の表面を粗化する場合に比べ、深い凹凸や、狭い間隔（周期）の凹凸を形成することが可能になる。

30

【0080】

尚、第 1 ビルドアップ層 20 及び第 2 ビルドアップ層 30 としては、図 25 のように、同じ構造を有するものを用いることができる。このほか、コア層 10 の表裏面側に異なる構造を有するビルドアップ層を貼り合わせてもよい。また、コア層 10 は、上記のような構造を有するもののほか、貼り合わせるビルドアップ層の構造に応じて、その構造を変更することが可能である。

40

【0081】

続いて、第 2 の実施の形態に係る回路基板の形成方法の一例について説明する。

ここでは、第 1 ビルドアップ層 20 及び第 2 ビルドアップ層 30 と、コア層 10 との、凹凸層 440 及び樹脂層 50 を介した貼り合わせを例にして説明する。

【0082】

凹凸層 440 は、例えば、インプリント法を用いて形成することができる。そこで、まず、インプリント法を用いて凹凸層 440 を形成する際に用いる、金型の形成方法の一例を、図 26 及び図 27 を参照して順に説明する。

【0083】

図 26 は金型の第 1 形成工程の一例を示す図である。

50

インプリント法に用いる金型を形成するには、まず、図 26 (A) に示すように、シリコン (S i) 基板等の半導体基板 500 の表面 (一方の面) に、レジスト 501 を形成する。例えば、半導体基板 500 上にフォトリソを塗布し、それをバークして半硬化の状態とする。

【0084】

レジスト 501 の形成後は、図 26 (A) に示したように、クロム (C r) 膜等の遮光膜を用いてマスクパターンを形成した露光マスク 502 を、半導体基板 500 の上方に配置する。そして、その露光マスク 502 をマスクにしてレジスト 501 を露光し、現像を行うことで、図 26 (B) に示すように、レジスト 501 に開口部 501 a を形成する。露光マスク 502 のマスクパターン、及びそれを用いて形成されるレジスト 501 の開口部 501 a は、形成する凹凸層 440 の凹凸の形状及びサイズに基づいた形状及びサイズで形成する。

10

【0085】

尚、このように露光マスク 502 を用いるのではなく、ステッパ等の露光装置を用いてレジスト 501 を露光し、現像を行って、開口部 501 a を形成するようにしてもよい。

レジスト 501 への開口部 501 a の形成後は、図 26 (C) に示すように、そのレジスト 501 をマスクにして半導体基板 500 のエッチングを行い、凹凸 500 a を形成する。例えば、R I E (Reactive Ion Etching) により、半導体基板 500 に凹凸 500 a を形成する。

【0086】

20

尚、凹凸 500 a を形成する際の R I E の条件は特に限定されないが、例えば、反応性ガスと不活性ガスとの混合ガスをエッチングガスとして使用する。半導体基板 500 にシリコン基板を用いる場合、反応性ガスとしては、フッ素 (F_2)、六フッ化硫黄 (SF_6)、四フッ化炭素 (CF_4)、八フッ化ブタン (C_4F_8) 等、フッ素系ガスを使用し得る。或いは、塩素 (Cl_2) 又は水素 (H_2) を反応性ガスとして使用してもよい。また、不活性ガスとしては、例えば、アルゴン (A r) ガスを使用し得る。

【0087】

また、凹凸 500 a の形成は、上記 R I E のようなドライエッチングのほか、ウェットエッチングによって行うこともできる。半導体基板 500 にシリコン基板を用いる場合、例えば、フッ酸、又は水酸化カリウム (K O H) 等のエッチング液を使用したウェットエッチングにより、凹凸 500 a を形成してもよい。

30

【0088】

凹凸 500 a の形成後は、レジスト 501 を半導体基板 500 から剥離する。これにより、図 26 (D) に示すような、凹凸 500 a が形成された半導体基板 500 (母型 500 A という) が得られる。

【0089】

図 27 は金型の第 2 形成工程の一例を示す図である。

母型 500 A の形成後は、図 27 (A) に示すように、母型 500 A の凹凸 500 a を埋め込む金属層 510 を形成する。例えば、金属層 510 として、電解めっき法を用いてニッケル層を形成する。

40

【0090】

金属層 510 の形成後、その金属層 510 を母型 500 A から外すことにより、母型 500 A の凹凸 500 a と相補形状の凹凸 510 a が形成された金属層 510 (金型 510 A という) が得られる。

【0091】

続いて、コア層 10、第 1 ビルドアップ層 20 及び第 2 ビルドアップ層 30 を、凹凸層 440 を介在させて貼り合わせる方法の一例を、図 28 ~ 図 35 を参照して順に説明する。第 2 の実施の形態に係る凹凸層 440 は、上記図 26 及び図 27 に示したような例に従って形成される、所定の凹凸 510 a を有する金型 510 A を用いて、凹凸層 440 を形成することができる。凹凸層 440 は、コア層 10、第 1 ビルドアップ層 20 及び第 2 ビ

50

ルドアップ層 30 を貼り合わせる過程で形成することができる。

【0092】

図 28 は第 2 の実施の形態に係る貼り合わせの第 1 工程の一例を示す図である。

まず、貼り合わせるコア層 10 と、例えば第 1 ビルドアップ層 20 に、それぞれ凹凸層 440 を形成する。

【0093】

凹凸層 440 を形成する際には、図 28 (A) に示すように、第 1 ビルドアップ層 20 の、コア層 10 と貼り合わされる面上に、熱硬化性の樹脂 441 を形成する。また、図 28 (B) に示すように、コア層 10 の、第 1 ビルドアップ層 20 と貼り合わされる面上にも、樹脂 441 を形成する。コア層 10 及び第 1 ビルドアップ層 20 に形成する樹脂 441 には、例えば、樹脂フィルムを用いることができ、そのような樹脂フィルムをコア層 10 上及び第 1 ビルドアップ層 20 上に積層することで、樹脂 441 を形成する。

10

【0094】

尚、コア層 10 の電極 12a、及び第 1 ビルドアップ層 20 の電極 22c は、この段階では、図 28 に示したように、樹脂 441 で被覆されていてもよい。

図 29 は第 2 の実施の形態に係る貼り合わせの第 2 工程の一例を示す図である。

【0095】

樹脂 441 の形成後、上記図 26 及び図 27 のようにして形成した金型 510A を用い、金型 510A を樹脂 441 に加熱しながら加圧する。それにより、図 29 (A)、(B) に示したように、樹脂 441 の表面に、金型 510A の凹凸 510a と相補形状の凹凸 441a が転写される。

20

【0096】

図 30 は第 2 の実施の形態に係る貼り合わせの第 3 工程の一例を示す図である。

樹脂 441 に凹凸 441a を転写した後は、金型 510A を樹脂 441 から外し、熱処理を行って、樹脂 441 を硬化させる。これにより、図 30 (A)、(B) に示したような、コア層 10 上及び第 1 ビルドアップ層 20 上に設けられた、凹凸 441a を有する樹脂 441 の成形体を得る。

【0097】

図 31 は第 2 の実施の形態に係る貼り合わせの第 4 工程の一例を示す図である。

凹凸 441a を形成した樹脂 441 の硬化後、即ち成形体の形成後は、図 31 (A)、(B) に示すように、コア層 10 及び第 1 ビルドアップ層 20 の樹脂 441 の形成面側に対し、プラズマ処理（太矢印で図示）を実施する。このプラズマ処理により、樹脂 441 の成形体の表層部を除去し、コア層 10 の電極 12a、及び第 1 ビルドアップ層 20 の電極 22c を表出させる。これにより、コア層 10 の、電極 12a を除くコア基板 11 上に設けられた凹凸層 440、及び第 1 ビルドアップ層 20 の、電極 22c を除く絶縁層 21 上に設けられた凹凸層 440 が、それぞれ形成される。

30

【0098】

図 32 は第 2 の実施の形態に係る貼り合わせの第 5 工程の一例を示す図である。

コア層 10 の、第 2 ビルドアップ層 30 を貼り合わせる面上、及び第 2 ビルドアップ層 30 の、コア層 10 を貼り合わせる面上にも、図 28～図 31 に示したのと同様にして、図 32 (A)、(B) に示すように、それぞれ凹凸層 440 を形成する。

40

【0099】

図 33 は第 2 の実施の形態に係る貼り合わせの第 6 工程の一例を示す図である。

コア層 10、並びに第 1 ビルドアップ層 20 及び第 2 ビルドアップ層 30 に、それぞれ凹凸層 440 を形成した後は、図 33 (A)、(B) に示すように、第 1 ビルドアップ層 20 の電極 22c 上、及び第 2 ビルドアップ層 30 の電極 32c 上に、接合部材 60 を形成する。例えば、接合部材 60 として、スズービスマス系のはんだペーストを、スクリーン印刷法を用いて形成する。

【0100】

図 34 は第 2 の実施の形態に係る貼り合わせの第 7 工程の一例を示す図である。

50

上記のように第1ビルドアップ層20及び第2ビルドアップ層30に接合部材60を形成する一方、コア層10の表裏面には、電極12a, 12bを除く領域に、樹脂層50を形成する。樹脂層50には、例えば、コア層10の電極12a, 12bを除いた領域に開口部を設けた、未硬化状態の樹脂フィルムを用いる。

【0101】

図35は第2の実施の形態に係る貼り合わせの第8工程の一例を示す図である。

次いで、図35に示すように、樹脂層50を形成したコア層10の表裏面側に、接合部材60を形成した第1ビルドアップ層20及び第2ビルドアップ層30を、互いに凹凸層440を形成した面同士を対向させて、積層する。そして、コア層10、第1ビルドアップ層20及び第2ビルドアップ層30を、それらの積層状態を保持して金型にセットし、
10

【0102】

この加熱及び加圧の過程で、接合部材60は、溶融、凝固し、電極12aと電極22cの間、及び電極12bと電極32cの間が電氣的に接続されるようになる。また、加熱及び加圧の過程で、樹脂層50は、凹凸層440の凹凸441aを埋め込んで凝固し、コア層10と第1ビルドアップ層20、及びコア層10と第2ビルドアップ層30が、それぞれ接着されるようになる。

【0103】

これにより、図25に示したような回路基板400が得られるようになる。

尚、樹脂441の形成(図28, 図32)の前、樹脂層50の形成(図34)の前に、酸素等を用いたプラズマ処理を行うようにしてもよい。
20

【0104】

また、ここでは、インプリント法によって凹凸層440を形成する場合を例にして説明したが、その他の方法を用いて凹凸層440を形成することも可能である。例えば、樹脂441の形成後(図28, 図32)、上記のような金型510Aを用いず、リソグラフィ技術とエッチング技術を用いて凹凸441aを形成してもよい。このような方法によっても、配線層表面を粗化する場合に生じ得る、配線層の内部構造の損傷を回避し、深い凹凸、狭い周期の凹凸を形成することは可能である。

【0105】

次に、第3の実施の形態について説明する。
30

上記第1, 第2の実施の形態では、凹凸層40, 440を用いてコア層10、第1ビルドアップ層20及び第2ビルドアップ層30が貼り合わせられた回路基板100, 400について説明した。このほか、上記のような凹凸層40, 440を用いてビルドアップ層同士を貼り合わせることも可能である。

【0106】

図36は第3の実施の形態に係る回路基板の一例を示す図である。尚、図36は第3の実施の形態に係る回路基板の一例の要部断面を模式的に図示している。

図36に示す、第3の実施の形態に係る回路基板600は、第3ビルドアップ層610の表裏面側に、第1ビルドアップ層20及び第2ビルドアップ層30が貼り合わされている。ここでは一例として、第3ビルドアップ層610と第1ビルドアップ層20が凹凸層40及び樹脂層50を介して貼り合わされ、第3ビルドアップ層610と第2ビルドアップ層30が凹凸層40及び樹脂層50を介して貼り合わされた形態を図示している。
40

【0107】

第3ビルドアップ層610は、例えば、まず樹脂層611と導電パターン612の形成を、所定の層数分、交互に繰り返す。その後、ドリル等を用いた貫通孔613の形成、及び貫通孔613内のビア613a、表裏面の電極614a, 614bの形成を行うことで、得ることが可能である。

【0108】

このように、第3ビルドアップ層610、並びに第1ビルドアップ層20及び第2ビルドアップ層30の各貼り合わせ面上に凹凸層40を設けることで、各ビルドアップ層の密
50

着性を向上させることが可能になる。

【0109】

尚、ここでは第1の実施の形態で述べたような、接着層41及び繊維42を含む凹凸層40を用いた場合を例示したが、そのような凹凸層40に替えて、第2の実施の形態で述べたような、インプリント法等を用いて形成される凹凸層440を用いることもできる。

【0110】

次に、第4の実施の形態について説明する。

上記のように配線層（コア層、ビルドアップ層）の貼り合わせに凹凸層40、440を用いた回路基板には、半導体素子等の電子部品を実装することができる。また、そのように電子部品を実装した回路基板は、マザーボード等、更に別の回路基板に実装することができる。

10

【0111】

図37及び図38は第4の実施の形態に係る電子装置の一例を示す図である。尚、図37及び図38は第4の実施の形態に係る電子装置の一例の要部断面を模式的に図示している。

【0112】

図37に示す電子装置700は、ここでは回路基板100aの、例えば第1ビルドアップ層20の上に、電子部品として半導体素子710が実装された構造を有している。半導体素子710は、例えば、はんだボール等のバンプ711を用い、それを所定温度でリフローすることによって、回路基板100aの電極22dにフリップチップ接続されている。

20

【0113】

上記のように、回路基板100aは、コア層10、第1ビルドアップ層20及び第2ビルドアップ層30の各配線層上に凹凸層40を設けているため、樹脂層50による密着性を高めることが可能になっている。そのため、半導体素子710をフリップチップ接続する際に加えられる熱や、半導体素子710の動作時に発生する熱に起因して、回路基板100aに応力が発生しても、対向する配線層間での剥離やそれによる断線を抑制することが可能になる。

【0114】

図37に示したような電子装置700は、例えば、図38に示すように、更にマザーボード720に実装することができる。電子装置700のマザーボード720への実装は、はんだボール等のバンプ721を用いて行うことができる。このようにマザーボード720に実装するような場合にも、回路基板100aでは、その凹凸層40により、対向する配線層間での剥離やそれによる断線が抑制されるようになる。

30

【0115】

尚、ここでは回路基板100aを用いた電子装置700を例示したが、凹凸層40、440を含む回路基板を用いた電子装置では、上記同様の効果を得ることが可能である。

以上、凹凸層40、440を用いた回路基板について説明したが、1つの回路基板内に凹凸層40、440の双方が混在する形態とすることも可能である。

【0116】

また、凹凸層40、440は、必ずしも貼り合わせる配線層の双方に面上に設けられていることを要せず、貼り合わせるいずれか一方の配線層の面上に設けられた形態とすることも可能である。

40

【0117】

以上説明した実施の形態に関し、更に以下の付記を開示する。

（付記1） 第1配線層と、

前記第1配線層に対向して配置された第2配線層と、

前記第1配線層と前記第2配線層の間に設けられた樹脂層と、

前記第1配線層と前記第2配線層との対向面の少なくとも一方の面上に設けられ、前記樹脂層に埋め込まれた凹凸層と

50

を含むことを特徴とする回路基板。

【0118】

(付記2) 前記凹凸層は、
前記凹凸層が設けられる前記面上に配置された接着層と、
前記接着層に接着された複数の繊維と
を含むことを特徴とする付記1に記載の回路基板。

【0119】

(付記3) 前記複数の繊維は、前記接着層に林立して接着されることを特徴とする付記2に記載の回路基板。

(付記4) 前記凹凸層は、前記凹凸層が設けられる前記面側と反対側に凹凸が形成された成形体であることを特徴とする付記1に記載の回路基板。

10

【0120】

(付記5) 前記第1配線層と前記第2配線層とは、前記樹脂層内で電氣的に接続されていることを特徴とする付記1乃至4のいずれかに記載の回路基板。

(付記6) 前記凹凸層は、前記第1配線層と前記第2配線層とを電氣的に接続する領域を除いて設けられていることを特徴とする付記1乃至5のいずれかに記載の回路基板。

【0121】

(付記7) 第1配線層と、
前記第1配線層の第1面側に対向して配置された第2配線層と、
前記第1配線層の第2面側に対向して配置された第3配線層と、
前記第1配線層と前記第2配線層の間に設けられた第1樹脂層と、
前記第1配線層と前記第2配線層との対向面の少なくとも一方の面上に設けられ、前記第1樹脂層に埋め込まれた第1凹凸層と、
前記第1配線層と前記第3配線層の間に設けられた第2樹脂層と、
前記第1配線層と前記第3配線層との対向面の少なくとも一方の面上に設けられ、前記第2樹脂層に埋め込まれた第2凹凸層と
を含むことを特徴とする回路基板。

20

【0122】

(付記8) 第1配線層及び第2配線層の少なくとも一方の面上に凹凸層を設ける工程と、
前記第1配線層と前記第2配線層とを、前記凹凸層及び樹脂層を挟んで、対向させて配置する工程と、
前記樹脂層を用いて前記第1配線層と前記第2配線層とを貼り合わせる工程と
を含むことを特徴とする回路基板の製造方法。

30

【0123】

(付記9) 前記凹凸層を設ける工程は、
前記凹凸層を設ける前記面上に接着層を配置する工程と、
前記接着層に複数の繊維を接着する工程と
を含むことを特徴とする付記8に記載の回路基板の製造方法。

【0124】

(付記10) 前記複数の繊維を、静電気力で前記接着層上に分散して付着させ、前記接着層に接着することを特徴とする付記9に記載の回路基板の製造方法。

40

(付記11) 前記凹凸層を設ける工程は、
前記凹凸層を設ける前記面上に樹脂を配置する工程と、
前記樹脂に、金型を用いて凹凸を形成する工程と
を含むことを特徴とする付記8に記載の回路基板の製造方法。

【0125】

(付記12) 前記第1配線層と前記第2配線層とを貼り合わせる工程は、前記第1配線層と前記第2配線層とを前記樹脂層内で電氣的に接続する工程を含むことを特徴とする付記8乃至11のいずれかに記載の回路基板の製造方法。

50

【0126】

(付記13) 前記凹凸層及び前記樹脂を、前記第1配線層と前記第2配線層とを電氣的に接続する領域を除いて設けることを特徴とする付記8乃至12のいずれかに記載の回路基板の製造方法。

【0127】

(付記14) 第1配線層と、
前記第1配線層に対向して配置された第2配線層と、
前記第1配線層と前記第2配線層の間に設けられた樹脂層と、
前記第1配線層と前記第2配線層との対向面の少なくとも一方の面上に設けられ、前記樹脂層に埋め込まれた凹凸層と
を有する回路基板と、
前記回路基板に実装された半導体素子と
を含むことを特徴とする電子装置。

10

【符号の説明】

【0128】

1a, 1b, 100, 100a, 400, 600 回路基板

2 第1配線層

3 第2配線層

4, 50, 611 樹脂層

5, 40, 440 凹凸層

20

5a, 441a, 500a, 510a 凹凸

10 コア層

11, 301 コア基板

11a, 303, 613 貫通孔

12, 22, 32, 612 導電パターン

12a, 12b, 22c, 22d, 32c, 32d, 614a, 614b 電極

12c, 22b, 32b, 211b, 613a ビア

13, 24, 34, 214, 309 めっき層

14, 203, 207, 306, 441 樹脂

20 第1ビルドアップ層

30

21, 31 絶縁層

22a, 32a, 211a 配線

23, 33, 212 保護膜

30 第2ビルドアップ層

41 接着層

42 繊維

60 接合部材

200, 300 支持体

201 基板

202, 205a, 205c, 211, 302, 305, 305a, 307 銅層

40

204 銅箔

205 3層箔

205b, 214a, 309a ニッケル層

206, 210, 308 レジストパターン

208 ビアホール

209, 304 シード層

210a, 501a 開口部

213 保護フィルム

214b, 309b 金層

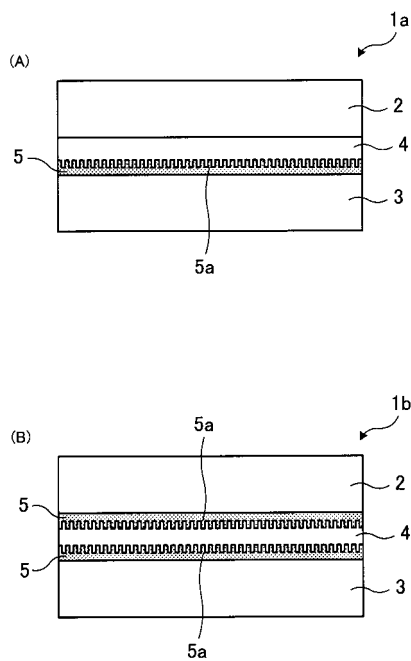
220 構造体

50

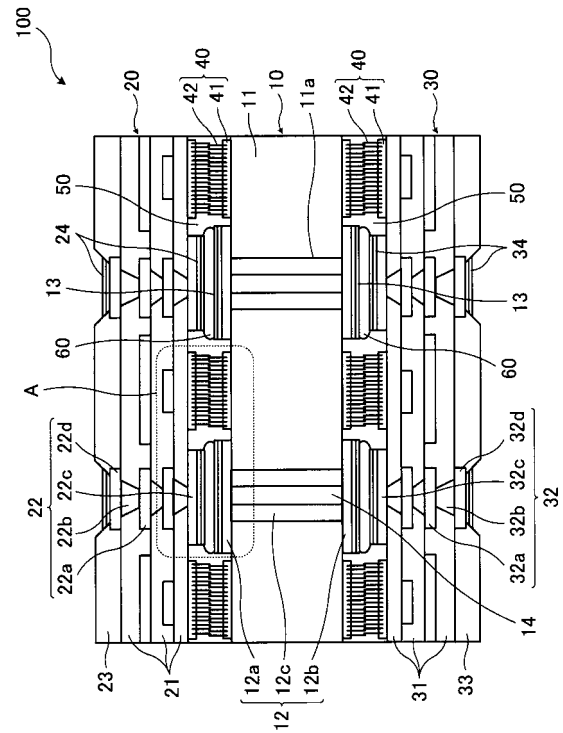
220 a, 220 b 構造部
 500 半導体基板
 500 A 母型
 501 レジスト
 502 露光マスク
 510 金属層
 510 A 金型
 610 第3ビルドアップ層
 700 電子装置
 710 半導体素子
 711, 721 バンプ
 720 マザーボード

10

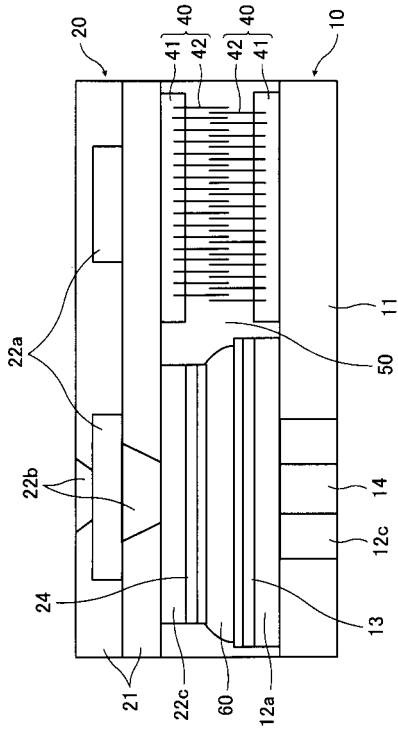
【図 1】



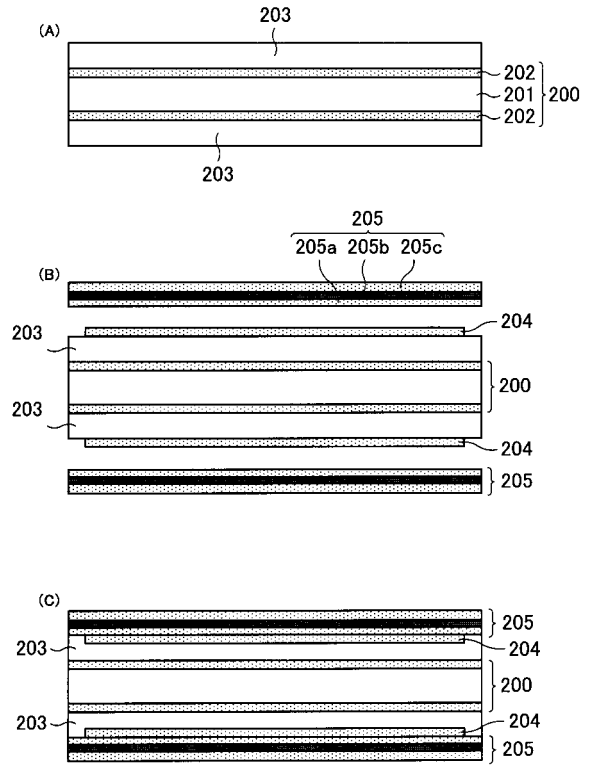
【図 2】



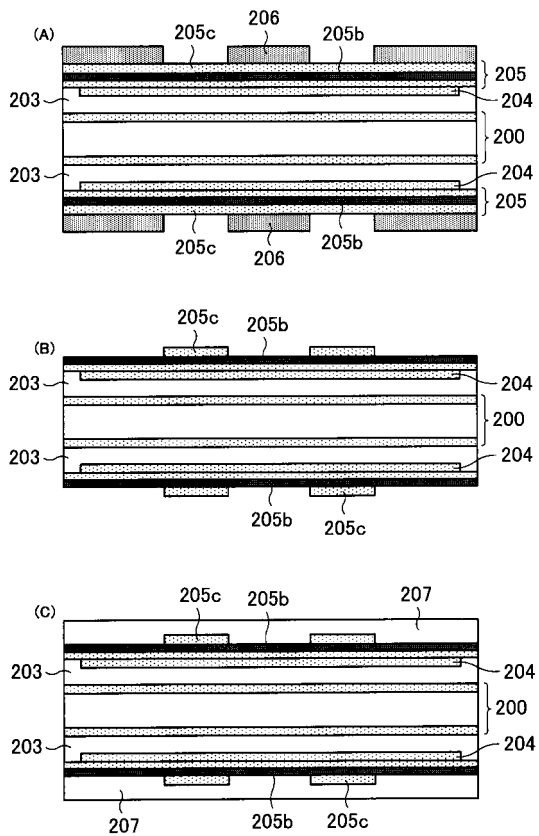
【図 3】



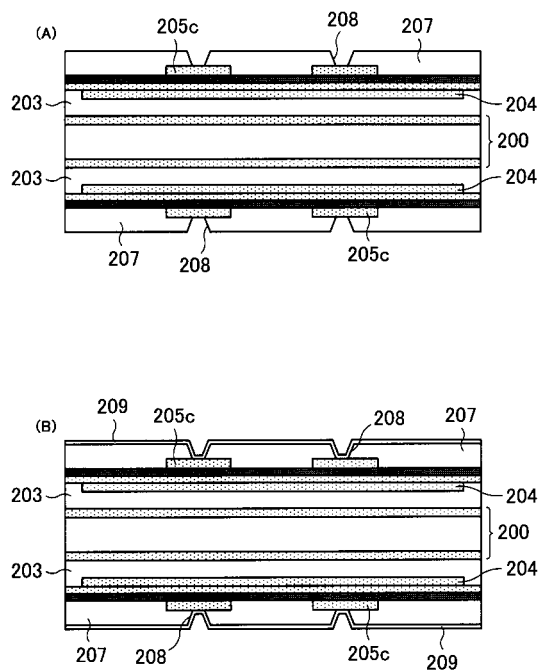
【図 4】



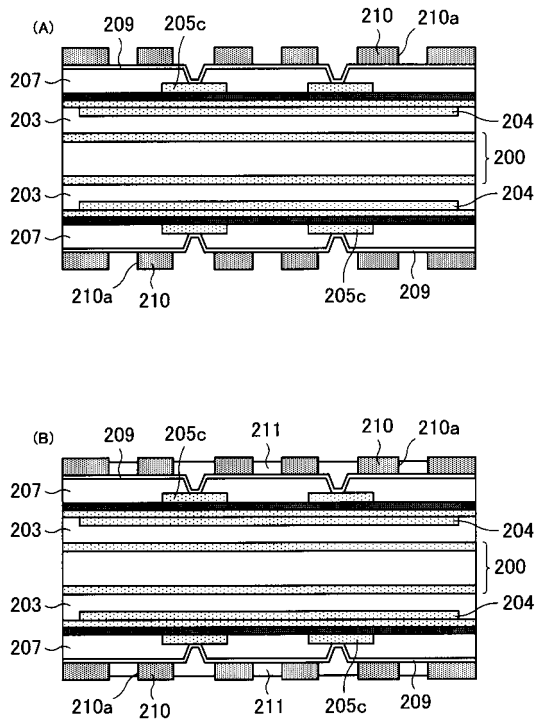
【図 5】



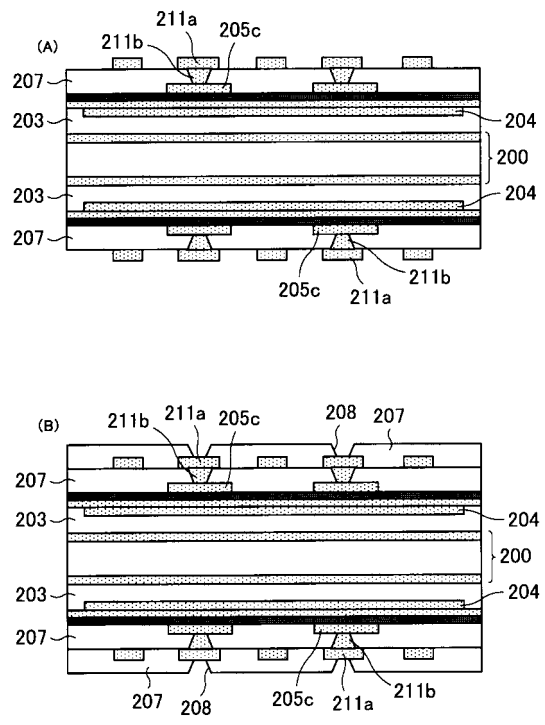
【図 6】



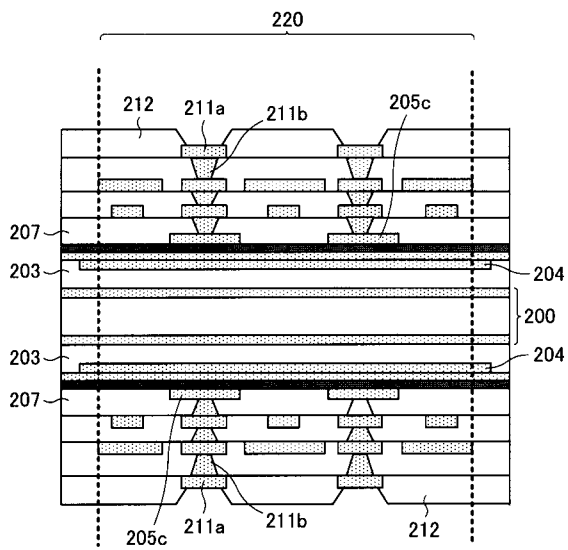
【図 7】



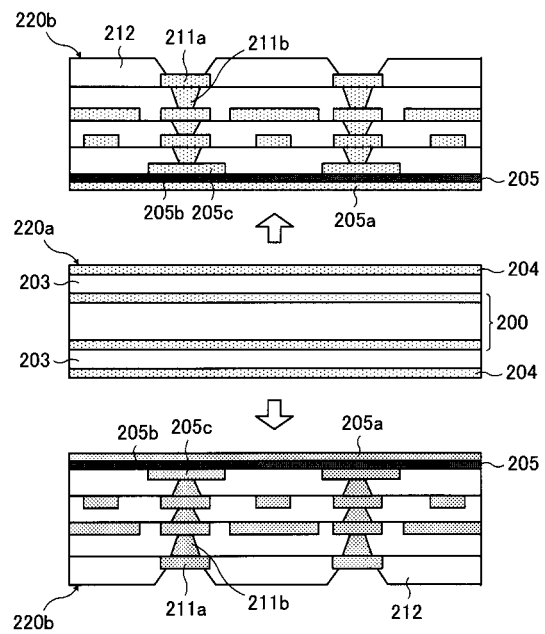
【図 8】



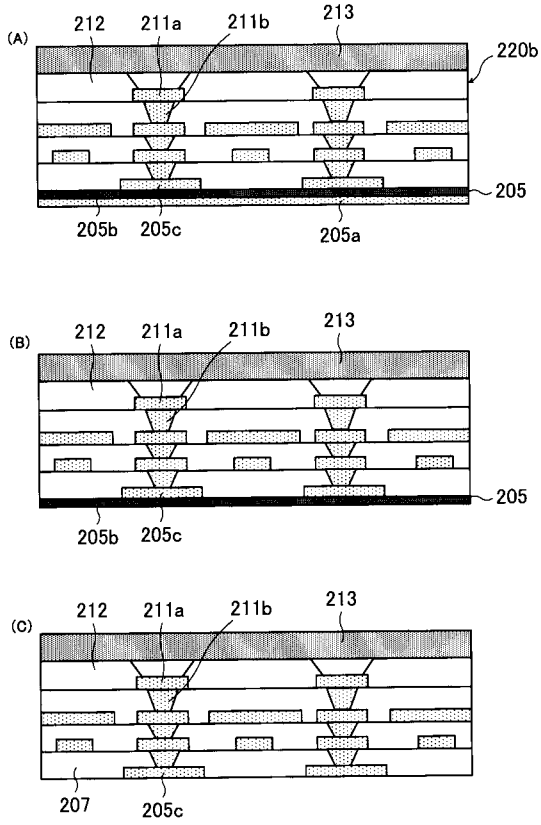
【図 9】



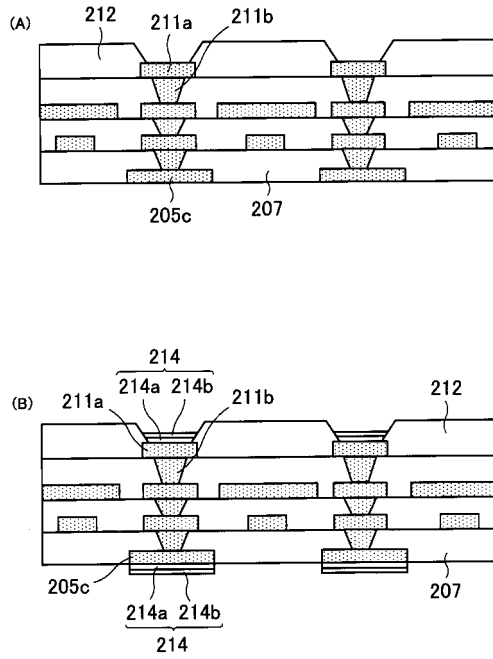
【図 10】



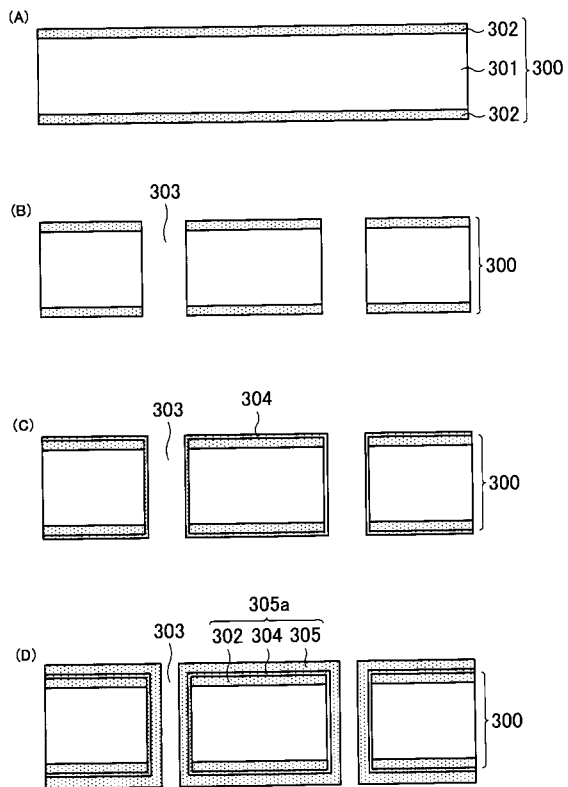
【図 1 1】



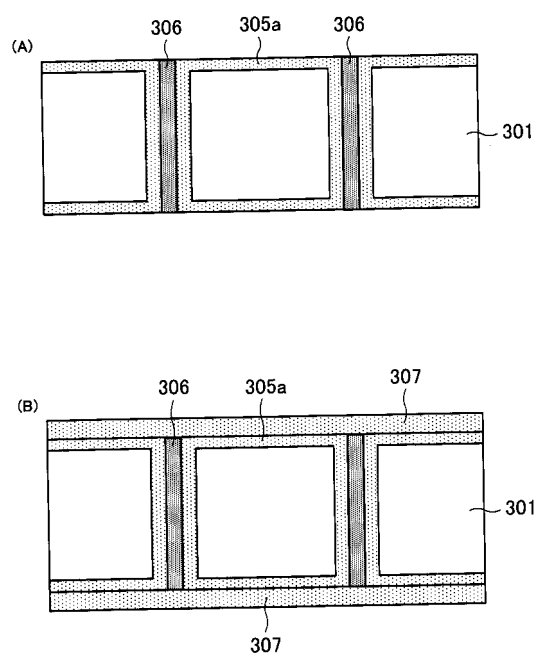
【図 1 2】



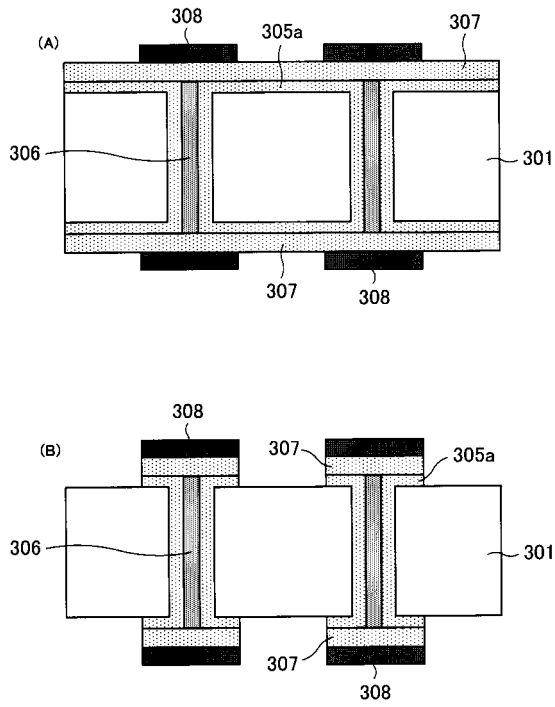
【図 1 3】



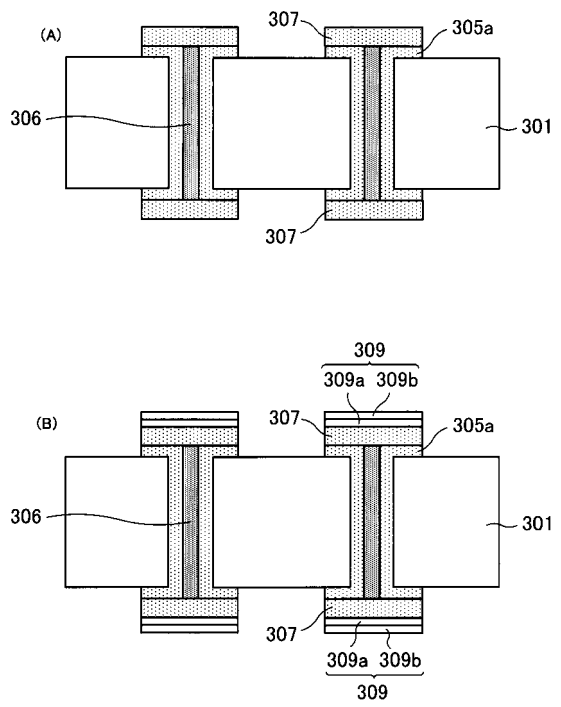
【図 1 4】



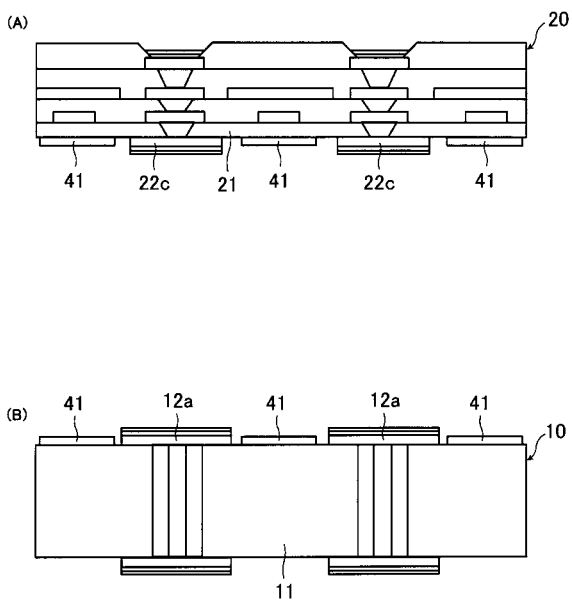
【図 15】



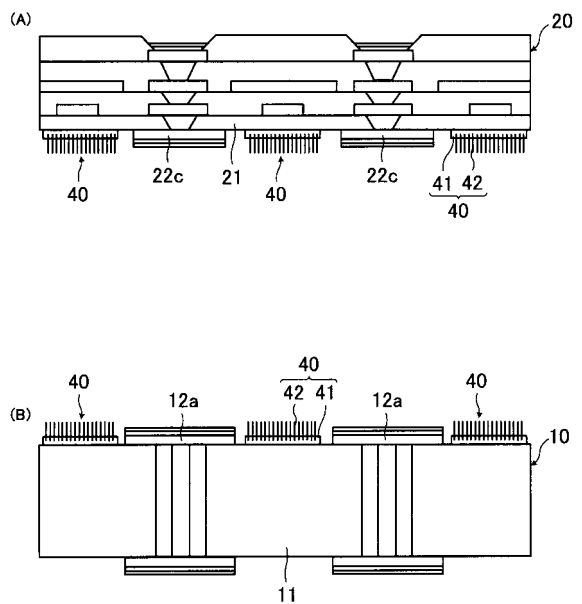
【図 16】



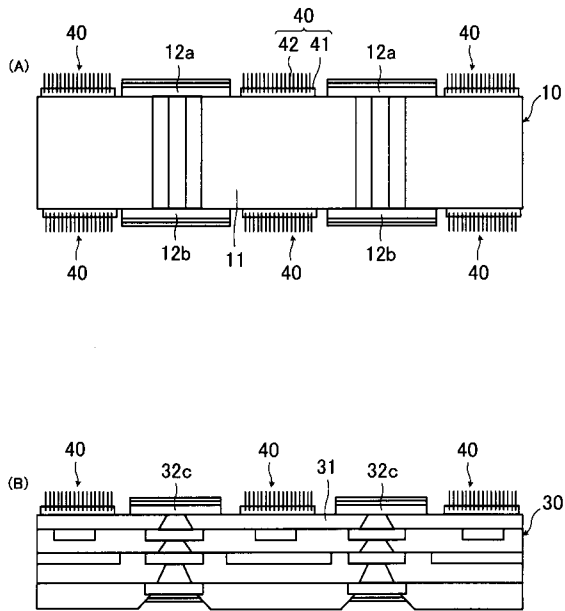
【図 17】



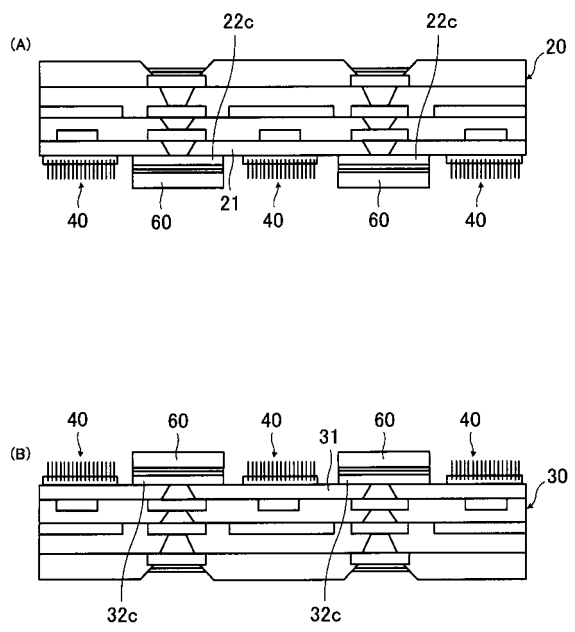
【図 18】



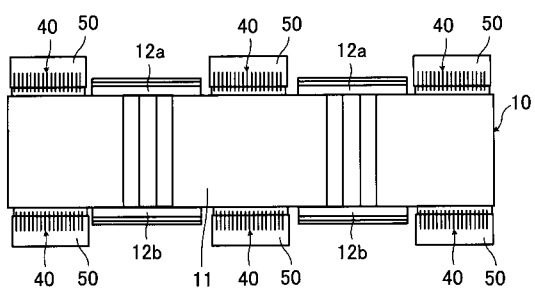
【図 19】



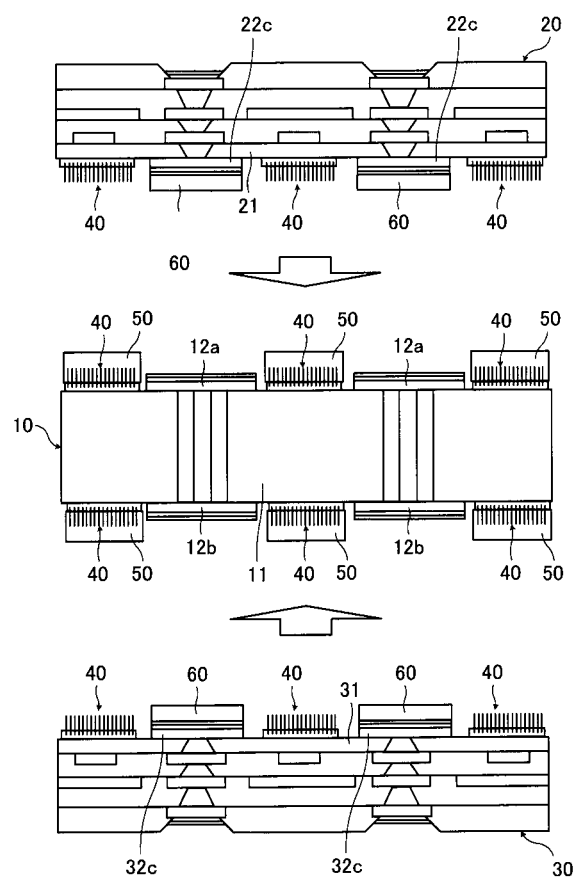
【図 20】



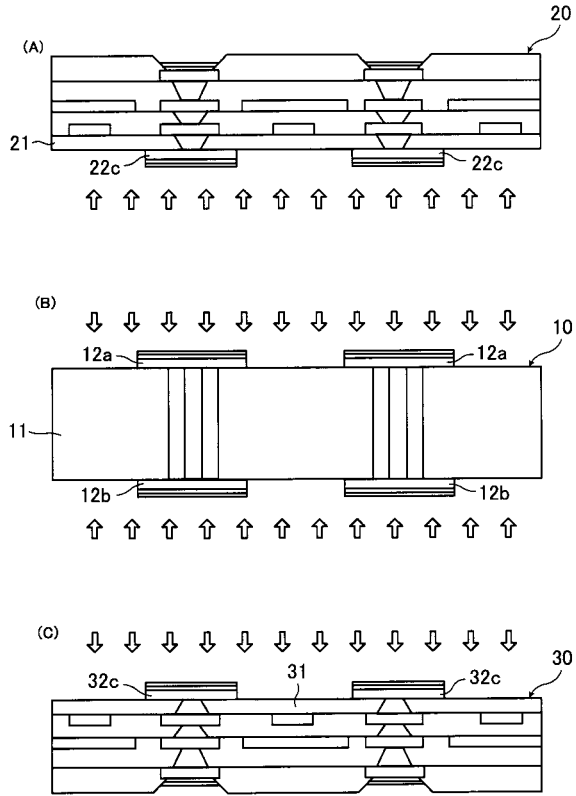
【図 21】



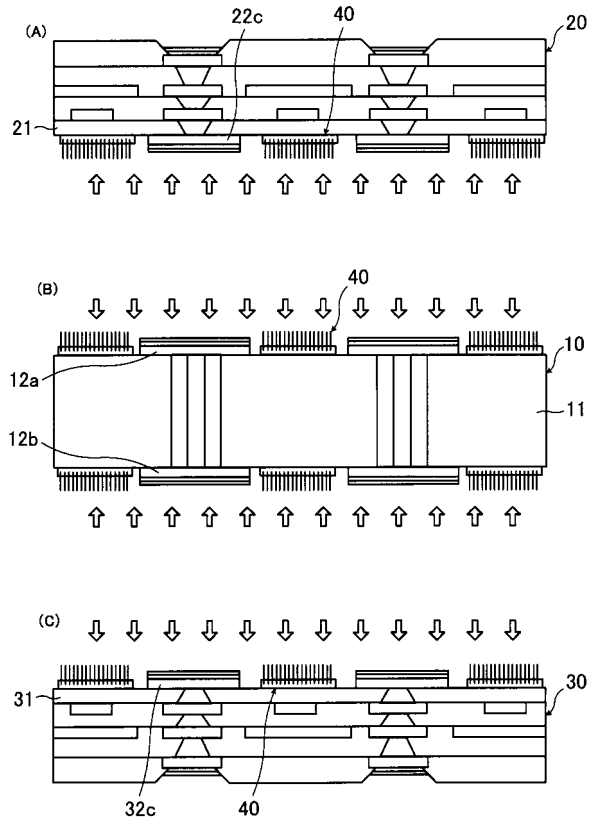
【図 22】



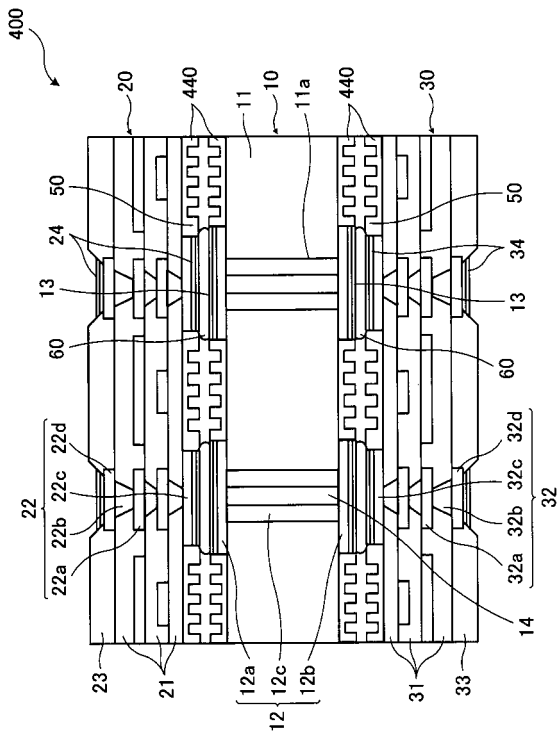
【図 2 3】



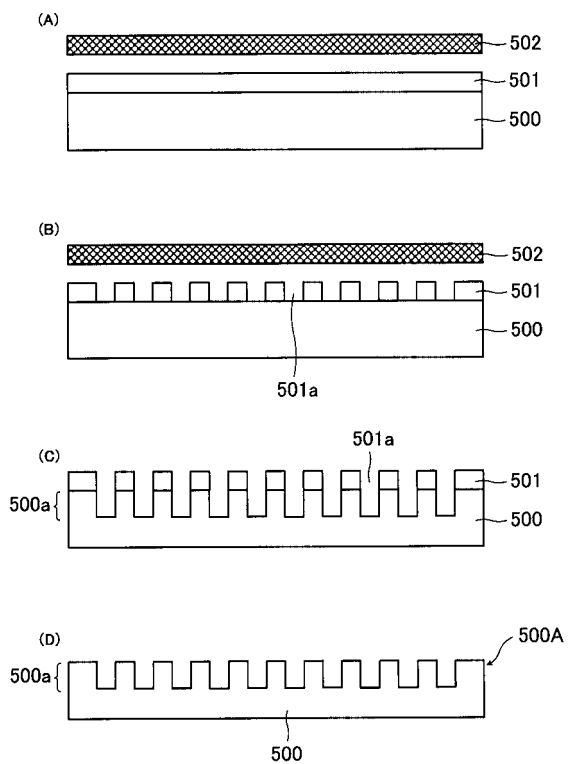
【図 2 4】



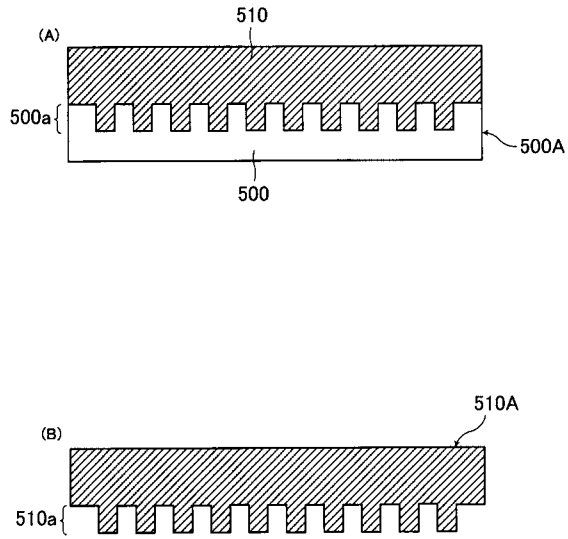
【図 2 5】



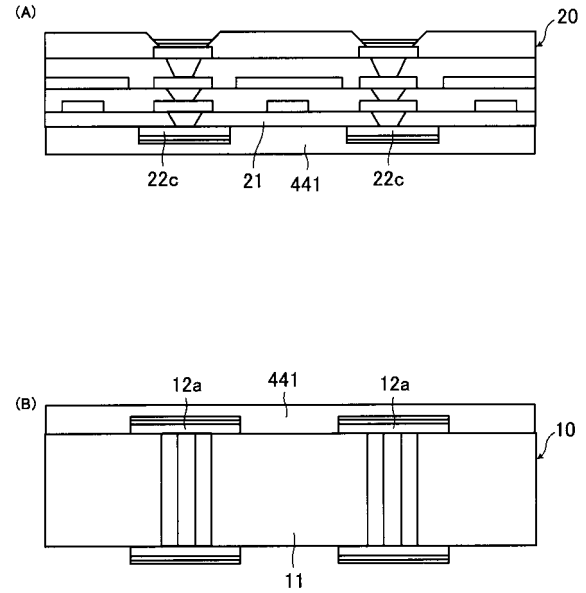
【図 2 6】



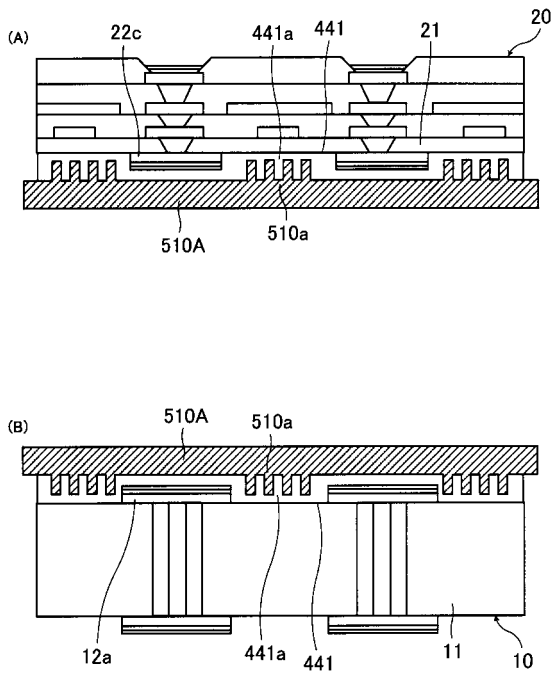
【図 27】



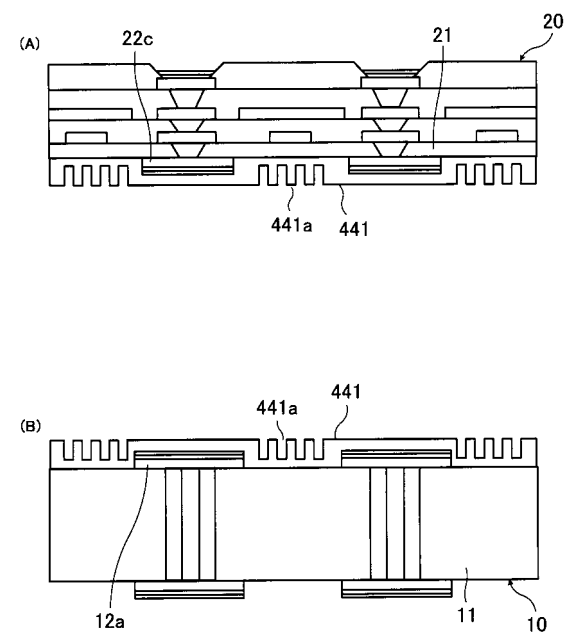
【図 28】



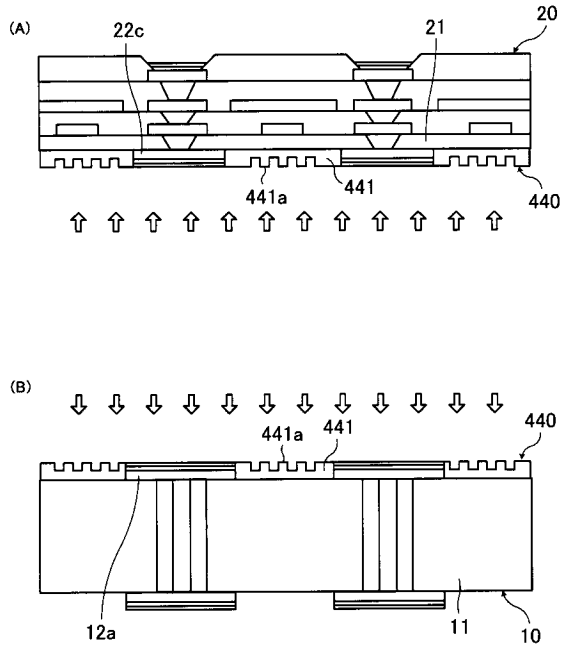
【図 29】



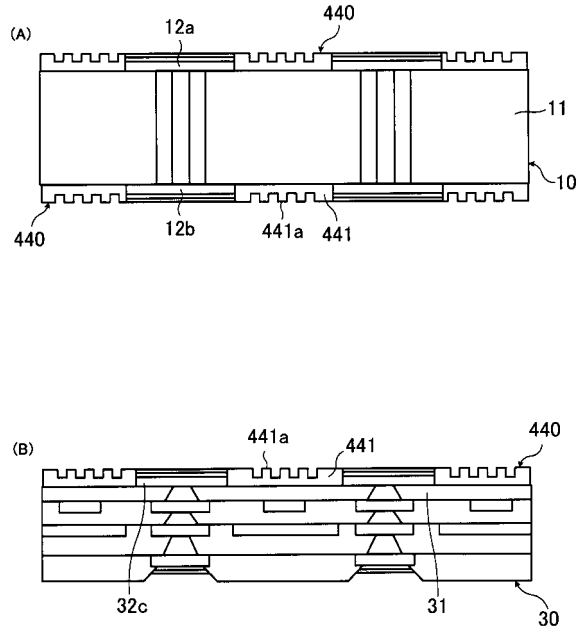
【図 30】



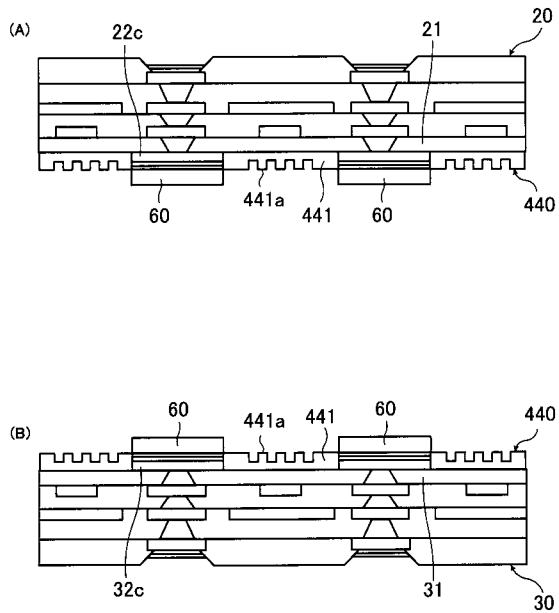
【図 3 1】



【図 3 2】



【図 3 3】



【図 3 4】

