



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0125712
(43) 공개일자 2016년11월01일

- | | |
|--|--|
| <p>(51) 국제특허분류(Int. Cl.)
 <i>H04N 19/124</i> (2014.01) <i>H04N 19/117</i> (2014.01)
 <i>H04N 19/147</i> (2014.01) <i>H04N 19/42</i> (2014.01)
 <i>H04N 19/70</i> (2014.01)</p> <p>(52) CPC특허분류
 <i>H04N 19/124</i> (2015.01)
 <i>H04N 19/117</i> (2015.01)</p> <p>(21) 출원번호 10-2015-0056507
 (22) 출원일자 2015년04월22일
 심사청구일자 2015년04월22일</p> | <p>(71) 출원인
 인하대학교 산학협력단
 인천광역시 남구 인하로 100, 인하대학교 (용현동)</p> <p>(72) 발명자
 이채은
 서울특별시 서초구 양재대로2길 90, 202동 2504호(우면동, LH스타힐스 아파트)</p> <p>(74) 대리인
 김국진</p> |
|--|--|

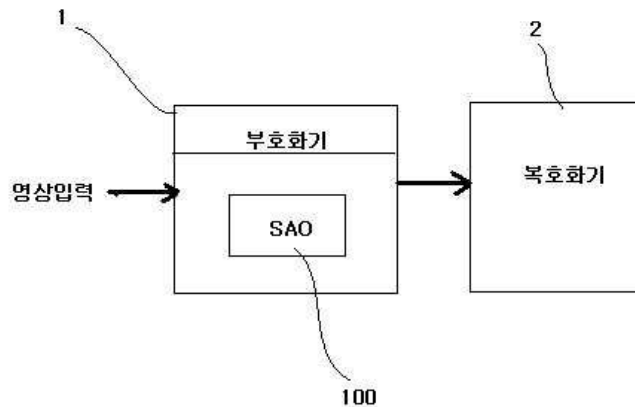
전체 청구항 수 : 총 6 항

(54) 발명의 명칭 하드웨어 기반 에이치브이씨 부호화기의 에스에이오를 위한 양자화 값을 고려한 알-디 계산 방법

(57) 요약

본 발명은 하드웨어 기반 에이치브이씨 부호화기의 에스에이오를 위한 양자화 값을 고려한 알-디 계산 방법에 관한 것으로; 하드웨어 기반 에이치브이씨 부호화기의 에스에이오를 위한 양자화 값을 고려한 알-디 계산 방법에 있어서, 현재 CTU의 RDO를 위해 오프셋을 계산하는 제1단계; RDO 운영을 통해 최적의 SAO 파라메타들을 결정하는 제2단계; SAO를 최적의 SAO 파라메타를 가지는 현재 CTU에 적용하는 제3단계;로 구성되는 것을 특징으로 한다. 본 발명에 따른 알-디 최적화 방법에 의하면, 하드웨어 기반의 HEVC 부호화기를 설계시 CABAC을 채택하지 않아 하드웨어의 복잡성을 줄일 수 있을 뿐만 아니라 DF와 SAO 사이에 시프트된 CTU 스케줄을 채택하여 부드러운 파이프라인 운영이 가능하다.

대표도 - 도1



(52) CPC특허분류

H04N 19/147 (2015.01)

H04N 19/42 (2015.01)

H04N 19/70 (2015.01)

이 발명을 지원한 국가연구개발사업

과제고유번호 1415128910

부처명 미래창조과학부

연구관리전문기관 정보통신산업진흥원

연구사업명 정보통신기술인력양성

연구과제명 차세대 TV등 멀티미디어 SoC 및 플랫폼 기술개발

기 여 율 1/1

주관기관 한양대학교 산학협력단

연구기간 2015.01.01 ~ 2015.12.31

명세서

청구범위

청구항 1

하드웨어 기반 에이치브이씨 부호화기의 에스에이오를 위한 양자화 값을 고려한 알-디 계산 방법에 있어서,

현재 CTU의 RDO를 위해 오프셋을 계산하는 제1단계; RDO 운영을 통해 최적의 SAO 파라메타들을 결정하는 제2단계; SAO를 최적의 SAO 파라메타를 가지는 현재 CTU에 적용하는 제3단계;로 구성되는 것을 특징으로 하는 하드웨어 기반 에이치브이씨 부호화기의 에스에이오를 위한 양자화 값을 고려한 알-디 계산 방법.

청구항 2

제 1항에 있어서,

상기 제1단계는 SAO모듈의 통계산출부에서 E0의 각각의 카테고리에 B0의 각각의 band를 위해 pre-SAO sample과 소스 sample의 차이를 합하여 계산되는 것을 특징으로 하는 하드웨어 기반 에이치브이씨 부호화기의 에스에이오를 위한 양자화 값을 고려한 알-디 계산 방법.

청구항 3

제 2항에 있어서,

상기 E0의 각각의 카테고리에 B0의 각각의 band를 위해 pre-SAO sample과 소스 sample의 차이를 합하여 각각의 카테고리와 band에 속하는 sample들의 수와 함께 statistics_ table에 저장되는 것을 특징으로 하는 하드웨어 기반 에이치브이씨 부호화기의 에스에이오를 위한 양자화 값을 고려한 알-디 계산 방법.

청구항 4

제 1항에 있어서,

상기 제2단계는 SAO모듈의 RDO부에서 delta_distortion_calculator와 bit_rate_estimator로부터 계산되는 delta RD 비용을 비교하여 SAO의 최적의 파라메타가 결정되는 단계인 것을 특징으로 하는 하드웨어 기반 에이치브이씨 부호화기의 에스에이오를 위한 양자화 값을 고려한 알-디 계산 방법.

청구항 5

제 4항에 있어서,

상기 RDO부에서 결정된 최적의 파라메타 정보는 다음 CTU를 위해 line_memory와 best_parameter_buffer에 저장되는 것을 특징으로 하는 하드웨어 기반의 에스에이오를 위한 간소화된 알-디 최적화 방법.

청구항 6

제 1항에 있어서,

상기 제3단계는 SAO모듈의 SAO부에서 상기 최적의 SAO 파라메타와 pre- SAO sample들을 external_memory, line_memory, pre-SAO_sample_buffer 및 best_parameter_buffer에서 얻는 단계;인 것을 특징으로 하는 하드웨어 기반 에이치브이씨 부호화기의 에스에이오를 위한 양자화 값을 고려한 알-디 계산 방법.

발명의 설명

기술 분야

- [0001] 본 발명은 하드웨어 기반 에이치브이씨 부호화기의 에스에이오를 위한 양자화 값을 고려한 알-디 계산 방법에 관한 것으로서, 좀더 상세하게는 하드웨어 기반의 HEVC 부호화기를 설계시 하드웨어의 복잡성을 줄이고 위해 DF와 SAO 사이에 시프트된 CTU 스케줄 안에서 SAO 작업을 고려하여 설계한 하드웨어 기반 에이치브이씨 부호화기의 에스에이오를 위한 양자화 값을 고려한 알-디 계산 방법에 관한 것이다.

배경 기술

- [0002] 일반적으로 영상 압축 기술은 영상회의, 스트리밍, 영상 저장 및 화상통신 등의 영상 애플리케이션들 뿐만 아니라 HD(High-definition) 영상 콘텐츠에 대한 폭발적인 수요 증가로 인해 다양한 산업 분야에서 주목받고 있다. 이때, H.264/AVC는 표준화되고 가장 널리 사용되고 있는 최신의 영상 부호화기술이다.
- [0003] 한편, 최근에는 차세대 영상 부호화기술 표준으로 알려진 HEVC(High Efficiency Video Coding)가 제안된 바 있다. 상기 HEVC는 유연한 블록 구조(flexible block structure), 증가된 인트라코딩방향(increased intra-coding direction)들, 정교한 인터폴레이션 필터들(sophisticated interpolation filters), 다양한 인루프 필터들(various in-loop filters), 그리고 향상된 엔트로피 부호화 스킴들(enhanced entropy coding schemes) 등의 여러 새로운 형태가 소개되고 있다.
- [0004] 이와 같은 HEVC(high efficiency video coding) 표준은 JCT-VC(joint collaborative team on video coding)에 의해 발전된 차세대 비디오 압축 표준으로, H.264/AVC(advanced video coding)에 의해 제공된 부호화 효율(coding efficiency)을 2배로 하는데 목적이 있다. H.264/AVC처럼, HEVC는 비트수 저감 상태에서 흔히 보여지는 블로킹(blocking), 링잉(ringing), 컬러 바이어스(color biases), 블러링(blurring) 등의 아티팩트(artifacts)를 줄이기 위해 인-루프 필터링을 채택한다. H.264/AVC와 비교하여, HEVC는 더 큰 변환 사이즈와 interpolation에서 증가된 탭(tab)을 제공한다. 이러한 변화된 면들은 더욱 심한 링잉 아티팩트를 일으킬 수 있다. 이러한 아티팩트를 줄이기 위해, 통상적인 DF(deblocking filter) 뿐만 아니라 SAO(sample adaptive offset)와 ALF(adaptive loop filter)가 제안되었다. 위 세가지 스킴(scheme)들 중에 ALF의 높은 복잡성 때문에 DF와 SAO는 최근 HEVC 표준에 포함되었다.
- [0005] 한편, HEVC(High Efficiency Video Coding)에서 사용되는 영상 부호화기는 입력 영상에 대해 인트라(intra) 모드 또는 인터(inter) 모드로 부호화를 수행하고 비트스트림을 출력할 수 있는 것으로, 공개특허 제10-2013-0098481호의 비디오 압축 시스템의 SAO 처리 장치 및 그 방법에 도시된 바와 같이 인-루프(inloop)필터 중 하나인 SAO(Sample Adaptive Offset)가 필수적으로 구비된다.
- [0006] 이와 같은 SAO는 통상 디블로킹 필터(Deblocking filter)로부터 얻어지는 reconstructed sample을 기준에 따라 몇 가지 범주로 나눈 뒤, 각 범주마다 다른 offset을 sample에 더하여 화질을 개선하며, SAO는 BD-BR을 평균적으로 3.5% 정도 줄일 수 있는 것으로 알려져 있다.
- [0007] 한편, SAO를 통한 화질 개선은 reconstructed sample에 맞는 최적의 파라미터를 찾음으로써 이루어지며, 이 경우 여러 파라미터 후보들 중 최적의 값을
- [0008] 선택하기 위해서는 각 파라미터의 비트 할당량을 이용해 R-D Optimization(RDO)을 수행해야 한다. 이때, SAO에서 사용되는 delta R-D 비용은 왜곡과 비트율을 이용해 계산하게 되는데, delta R-D 비용은 정수 계산이지만, 비트율은 실수 계산이므로 하드웨어의 구현에 어려움이 존재한다.

선행기술문헌

특허문헌

- [0009] (특허문헌 0001) 참고문헌: 공개특허 제10-2013-0098481호

발명의 내용

해결하려는 과제

- [0010] 따라서, 본 발명은 이러한 문제점들을 해결하기 위한 것으로서, 본 발명은 하드웨어 기반의 HEVC 부호화기를 설계시 하드웨어의 복잡성을 줄이기 위해 CABAC이 없고, 부드러운 파이프라인을 운영하기 위해 DF와 SAO 사이에 시프트된 CTU 스케줄을 채택하고, 시프트된 CTU 스케줄 안에서 SAO 작업을 고려하여 sample 로딩 순서를 주의하여 설계한 하드웨어 기반 에이치브이씨 부호화기의 에스에이오를 위한 양자화 값을 고려한 알-디 계산 방법을 제공하는데 그 목적이 있다.

과제의 해결 수단

- [0011] 이와 같은 기술적 과제를 해결하기 위해 본 발명은;
- [0012] 하드웨어 기반 에이치브이씨 부호화기의 에스에이오를 위한 양자화 값을 고려한 알-디 계산 방법에 있어서, 현재 CTU의 RDO를 위해 오프셋을 계산하는 제1단계; RDO 운영을 통해 최적의 SAO 파라메타들을 결정하는 제2단계; SAO를 최적의 SAO 파라메타를 가지는 현재 CTU에 적용하는 제3단계;로 구성되는 것을 특징으로 하는 하드웨어 기반 에이치브이씨 부호화기의 에스에이오를 위한 양자화 값을 고려한 알-디 계산 방법을 제공한다.
- [0013] 이때, 상기 제1단계는 SAO모듈의 통계산출부에서 EO의 각각의 카테고리에 BO의 각각의 band를 위해 pre-SAO sample과 소스 sample의 차이를 합하여 계산되며, 상기 EO의 각각의 카테고리에 BO의 각각의 band를 위해 pre-SAO sample과 소스 sample의 차이를 합하여 각각의 카테고리나 band에 속하는 sample들의 수와 함께 statistics_table에 저장되는 것을 특징으로 한다.
- [0014] 또한, 상기 제2단계는 SAO모듈의 RDO부에서 delta_distortion_calculator와 bit_rate_estimator로부터 계산되는 delta RD 비용을 비교하여 SAO의 최적의 파라메타가 결정되며, 상기 RDO부에서 결정된 최적의 파라메타 정보는 다음 CTU를 위해 line_memory와 best_parameter_buffer에 저장되는 것을 특징으로 한다.
- [0015] 아울러, 상기 제3단계는 SAO모듈의 SAO부에서 상기 최적의 SAO 파라메타와 pre-SAO sample들을 external_memory, line_memory, pre-SAO_sample_buffer 및 best_parameter_buffer에서 얻는 단계인 것을 특징으로 한다.

발명의 효과

- [0016] 본 발명에 따른 하드웨어 기반 에이치브이씨 부호화기의 에스에이오를 위한 양자화 값을 고려한 알-디 계산 방법에 의하면, 하드웨어 기반의 HEVC 부호화기를 설계시 CABAC을 채택하지 않아 하드웨어의 복잡성을 줄일 수 있을 뿐만 아니라 DF와 SAO 사이에 시프트된 CTU 스케줄을 채택하여 부드러운 파이프라인 운영이 가능하다.

도면의 간단한 설명

- [0017] 도 1은 본 발명에 따른 영상 처리를 위한 하드웨어 구성도이다.
- 도 2는 EO sample 분류를 위한 4개의 1차원 지향성 패턴을 도시한 도면이다.
- 도 3은 EO sample 범주화를 위한 5개의 카테고리들을 도시한 도면이다.
- 도 4는 RDO에서의 타입 결정을 도시한 도면이다.
- 도 5는 레귤러 모드의 BAC SAO 파라메타들을 위한 평균 비트 사이즈를 도시한 테이블이다.
- 도 6은 SAO파라메타들을 위한 추정 비트 사이즈를 도시한 테이블이다.
- 도 7은 DF와 SAO를 위한 시프트된 CTU 프로세싱을 설명하기 위해 도시한 도면이다.
- 도 8은 본 발명에 따른 SAO 구조를 도시한 도면이다.

도 9는 본 발명에 따른 SAO모듈의 RD실행 결과를 도시한 테이블이다.

발명을 실시하기 위한 구체적인 내용

- [0018] 이하, 본 발명에 따른 하드웨어 기반 에이치브이씨 부호화기의 에스에이오를 위한 양자화 값을 고려한 알-디 계산 방법을 첨부한 도면을 참고로 하여 상세히 기술되는 실시 예에 의하여 그 특징들을 이해할 수 있을 것이다.
- [0019] 이에 앞서, 본 명세서 및 청구범위에 사용된 용어나 단어는 통상적이거나 사전적인 의미로 한정해서 해석되어서는 아니 되며, 발명자는 그 자신의 발명을 가장 최선의 방법으로 설명하기 위해 용어의 개념을 적절하게 정의할 수 있다는 원칙에 입각하여 본 발명의 기술적 사상에 부합하는 의미와 개념으로 해석되어야만 한다.
- [0020] 따라서, 본 명세서에 기재된 실시 예와 도면에 도시된 구성은 본 발명의 가장 바람직한 일 실시 예에 불과할 뿐이고, 본 발명의 기술적 사상을 모두 대변하는 것은 아니므로, 본 출원시점에 있어서 이들은 대체할 수 있는 다양한 균등물과 변형 예들이 있을 수 있음을 이해하여야 한다.
- [0021] 먼저, 도 1을 참조하면 HEVC(High Efficiency Video Coding)에서 영상의 압축 및 사용되는 부호화기(1)는 입력 영상에 대해 인트라(intra) 모드 또는 인터(inter) 모드로 부호화를 수행하고 비트스트림을 출력할 수 있다.
- [0022] 그리고, 영상 복호화기(2)는 상기 부호화기(1)에서 출력된 비트스트림을 입력 받아 인트라 모드 또는 인터 모드로 복호화를 수행하고 재구성된 영상, 즉 복원 영상을 출력할 수 있다. 이때, 인트라 모드인 경우에는 스위치가 인트라로 전환되고, 인터 모드인 경우 스위치가 인터로 전환될 수 있다.
- [0023] 이때, HEVC 부호화기(1)는 인-루프(in-loop) 필터 중 하나인 SAO(Sample Adaptive Offset)(100)가 필수적으로 구비되는 것으로, 상기 SAO(100)는 디블로킹 필터(Deblocking filter)로부터 얻어지는 reconstructed sample을 기준에 따라 몇 가지 범주로 나눈 뒤, 각 범주마다 다른 offset을 sample에 더하여 화질을 개선한다. 이와 같은 SAO(100)를 통한 화질 개선은 reconstructed sample에 맞는 최적의 파라미터를 찾음으로써 이루어진다. 여러 개의 파라미터 후보들 중 최적의 값을 선택하기 위해서는, 각각의 파라미터의 비트 할당량을 이용해 RDO(R-D Optimization)를 수행해야 한다.
- [0024] 좀더 구체적으로 설명하면, HEVC에서는 인-루프 필터 처리 중에 DF가 우선 적용된 후 SAO가 실행된다. SAO의 기본 개념은 reconstructed sample에 오프셋들을 추가하여 그 sample들의 평균 왜곡을 줄이는 것으로, SAO는 CTU(coding tree unit)에 의해 실행된다. 이 경우 하드웨어 기반의 SAO를 위해, 고려되어야 할 2가지 디자인 변화가 존재한다.
- [0025] 첫째, block-based processing에서는, 현재 CTU에서 right 및 bottom sample들을 위한 DF는 완성될 수 없다. 왜냐하면 right 및 bottom sample들은 다음의 이웃하는 CTU들의 유효하지 않은 sample들을 요청하기 때문이다. SAO는 DF가 이미 처리된 sample들을 사용해 실행되어야 한다. 그래서, SAO는 현재 CTU의 right 및 bottom sample들을 위해 실행될 수 없다.
- [0026] 둘째, SAO는 SAO 파라메타들의 비트들과 SAO에 의해 축소된 왜곡(distortion)을 고려하여 최적의 SAO 파라메타들을 결정하기 위해 RDO(rate-distortion optimization)가 필요하다. RDO를 위해 요구되는 비트 사이즈를 계산하기 위해, CABAC(context adaptive binary arithmetic coding)은 HM 참조 소프트웨어에 사용된다. 이것은 SAO 모듈을 위해 독립적인 CABAC 하드웨어 로직이 요구된다는 것을 의미한다.
- [0027] 따라서, 본 발명에서는 하드웨어 기반의 SAO를 위해 2개의 스킴(scheme)을 제안한다. 하드웨어의 복잡성을 줄이기 위해 CABAC이 없는 간소화된 비트 전송률 추정자를 제안한다. 부드러운 파이프라인 운영을 위해, DF와 SAO 사이에 시프트된 CTU 스케줄을 채택하고, 시프트된 CTU 스케줄 안에서 SAO 작업을 고려하여 sample 로딩 순서를 주의하여 설계한다.
- [0028] 이하, HEVC에서의 SAO표준과 HM 참조 소프트웨어에서 RDO 흐름에 대해 상세히 설명한다.
- [0029] 우선 SAO 파라메타들을 살펴보면, SAO는 NO(None Offset), EO(Edge Offset) 및 BO(Band Offset)의 3가지 타입의 오프셋을 가지며, CTU안의 각각의 luma CTB(coding tree block)과 chroma CTB는 다른 타입을 갖는다.

- [0030] 이때, 상기 타입 NO는 SAO가 현재 CTB에 적용되지 않음을 표시한다.
- [0031] 도 2는 EO sample 분류를 위한 4개의 1차원 지향성 패턴을 도시한 도면으로, horizontal(EO class = 0), vertical(EO class = 1), 135° diagonal(EO class = 2), 45° diagonal(EO class = 3)이다. 이를 참고하면 상기 타입 EO는 horizontal, vertical, 135° diagonal, 45° diagonal의 4개 클래스를 가진다. 각각의 사각형은 sample을 나타낸다. 오프셋을 적용하기 위한 방법은 CTB(coding tree block)의 sample들의 예지방향에 의존한다. sample c는 현재의 sample을 나타내는 반면에 sample a,b는 이웃하는 sample들을 나타내며, 각각의 클래스는 5개의 서로 다른 카테고리들로 나누어진다. 카테고리를 여하에 따라 포지티브 또는 네거티브 오프셋들이 현재의 sample에 적용된다.
- [0032] 다음으로 도 3은 EO sample 범주화를 위한 5개의 카테고리들을 도시한 도면이다. 도 1에서 확인되는 horizontal axis는 sample 인덱스(index)를 표시하는 반면에, vertical axis는 sample 값(value)을 표시한다(나타낸다). 도 3에서 확인되는 바와 같이 카테고리들은 2개의 이웃하는 sample들(a,b)과 현재의 sample(c)들 사이의 상대적 관계에 의해 결정되며, 카테고리가 '0'인 sample에 오프셋이 적용되지 않는다. B0타입은 비슷한 레벨의 sample에 비슷한 오프셋을 추가하려고 시도하는 것으로, 0 ~ 255 범위의 8-bit sample들을 위해 sample 범위가 32개의 band로 나누어지고, 각각의 band는 8개의 sample 레벨들을 포함한다. 32개의 band들 중에 4개의 연속적인 band들이 선택된다.
- [0033] 이상과 같이 SAO 파라메타들에 사용하는 비트들을 구하기 위해 HEVC는 현재의 CTU를 위해 이웃하는 CTU들의 SAO 파라메타들을 공유하는 SAO 병합 스킴(scheme)을 채택한다. 현재의 CTU를 위한 SAO 파라메타들은 복호화기(decoder)로 전송되지 않기 때문에, 만약 현재의 CTU와 이웃하는 CTU가 병합된다면, 비트 사이즈는 효과적으로 저장될 것이다.
- [0034] 다음으로 RDO(R-D Optimization) 기반의 SAO의 오프셋 결정과정을 설명한다.
- [0035] 우선 RDO(R-D Optimization)를 위해서는 매시간 새로운 파라메타가 적용되고, original 및 redonstructed sample들 사이의 왜곡은 반복적으로 계산되어야 한다. 그런데 이는 계산 복잡도와 메모리 접근들을 증가시킨다.
- [0036] 따라서 계산 복잡도를 줄이기 위해, 빠른 왜곡 추정 스킴(scheme)이 미리 제안되고, HM 참조 소프트웨어에 포함된다. 이 스킴(scheme)의 기본 개념은 왜곡이 pre-SAO 및 post-SAO sample들간의 delta 왜곡으로 대체된다는 것이다. negative delta 왜곡은 왜곡이 SAO 이후에 감소되는 것을 보여주는 반면에, positive delta 왜곡은 왜곡이 현재의 파라메타들이 사용되었을 때 증가함을 보여준다. delta 왜곡(ΔD)과 함께, delta RD 비용(ΔJ)은 식(1)에서와 같이 계산된다.
- [0037]
$$\Delta J = \Delta D + \lambda R \quad \text{식(1)}$$
- [0038] 여기서 λ 는 라그랑지 승수이고, R은 SAO 파라메타들의 비트 사이즈를 나타낸다. 식(1)에 따라 SAO 모듈의 RDO는 delta RD 비용(ΔJ)을 최소화하는 SAO 파라메타들을 결정해야 한다. SAO의 RDO는 2단계로 구성된다. 첫 번째 단계에서는 EO와 B0의 오프셋이 결정되고, 두 번째 단계에서 최적의 SAO 타입이 선택된다.
- [0039] 우선, 오프셋 결정을 살펴보면, EO는 4개의 클래스들을 가지며 각각의 클래스는 non-zero 오프셋을 필요로 하는 4개의 카테고리를 가지므로 EO를 위한 16개의 오프셋이 있고 B0는 32개의 band들을 위해 32개의 오프셋들이 필요하다. 따라서 총 48개의 최적의 오프셋들이 결정되어야 한다. 왜곡에 있어서, 최적의 오프셋은 DAVG로 표시되는 original 및 reconstructed sample들 사이의 평균차이다. 하지만, 왜곡과 비트사이즈를 함께 고려하면, zero에서 DAVG까지의 오프셋들이 검색되어야 한다. 비록 특정 오프셋이 왜곡에 있어서 최적의 한가지가 아니더라도, 비트 사이즈에 있어서 작은 오프셋이 유리하기 때문에 그것의 RD비용이 DAVG의 그것보다도 보다는 더 작을 수 있다.
- [0040] 다음으로 타입 결정을 살펴보면, 도 4는 48개의 오프셋들이 EO와 B0를 위해 결정된 후에 타입 결정을 위한 RDO의 흐름을 보여준다. 이에 의하면 흰색 직사각형(R1)은 각각의 luma, Cb 및 Cr CTB들을 위한 RDO결정을 나타내고, 옅은 회색 직사각형(R2)은 luma와 chroma(Cb+Cr) CTB들을 위한 RDO결정을 나타내는 반면, 짙은 회색 직사각

형(R3)은 대부분의 CTB를 위한 RDO결정을 나타낸다. 예를 들면, luma, Cb 및 Cr CTB들은 BO에서 독립적인 밴드(independent band)를 가질 수 있는 반면, luma CTB와 chroma CTB는 독립적인 EO 클래스를 가질 수 있지만 Cb 및 Cr CTB들은 같은 클래스를 가져야만 한다. 대부분의 CTU를 위해 단 한 종류의 병합(merging)이 있다. 4개의 EO 클래스들 사이에서, 최소 delta RD 비용(ΔJ)을 가지는 1개의 클래스가 선택된다. BO에서 delta RD비용은 각각의 band를 위해 계산된다. 그 이후, delta RD비용들의 합이 가장 작은 4개의 연속적인 band들이 선택된다. 다음으로, 최적의 EO타입과 최적의 BO타입은 NO타입과 비교되며, 최소 delta RD 비용(ΔJ)을 가지는 최적의 타입이 3개 중에 선택된다. NO타입의 delta RD 비용(ΔJ)은 NO가 zero delta 왜곡을 가지기 때문에 요구되는 비트들로부터 쉽게 얻을 수 있다. 결국 지금까지의 최적 타입의 delta RD 비용(ΔJ)은 Merge_Left와 Merge_Up의 delta RD 비용과 비교할 수 있다. 병합 타입의 delta RD 비용(ΔJ)은 이웃하는 CTU의 파라메타들과 병합 플래그들의 코딩을 위한 비트들을 가지는 delta 왜곡(delta distortion)으로부터 계산된다.

- [0041] 이하, SAO의 하드웨어 구현을 위한 제안된 스킴(scheme)들을 설명한다.
- [0042] 우선 간소화된 RDO에 대해 살펴본다.
- [0043] 하드웨어에서 HM 참조 소프트웨어 내 RDO의 직접적인 구현에는 어려움이 있다. delta RD 비용(ΔJ)의 계산을 위해, CABAC은 식(1)에서 R의 SAO 파라메타들은 비트수의 측정이 요구된다. RDO를 위해 단지 비트수 계산을 위해 SAO 하드웨어에 복잡한 CABAC 모듈을 포함하는 것은 비효율적이다. CABAC에는 2의 코딩 모드로서, BAC이 컨텍스트 모델(context model)로 수행되는 레귤러 모드(regular mode)와, BAC을 수행하기 위한 컨텍스트를 사용하지 않는 바이패스 모드(bypass mode)가 있다.
- [0044] 상기 레귤러 모드(regular mode)는 주로 현재의 코딩 콘텍스트에 강한 의존성을 가지는 구문요소(syntax element)들을 부호화하기 위해 사용되는 반면에, 바이패스 모드(bypass mode)는 현재의 코딩 콘텍스트에 약한 관련성을 가지는 구문요소(syntax element)들을 부호화하기 위해 사용되지만, 바이패스 모드(bypass mode)는 레귤러 모드(regular mode)에 비해 더 빠르지만 압축 이득이 없다.
- [0045] 발생하는 비트 카운트에 있어서, 구문요소(syntax element)의 bin들의 수는 바이패스 모드(bypass mode)가 사용될 때 BAC에 의해 부호화되는 비트수와 같은 반면에, 레귤러 모드(regular mode)는 컨텍스트 모델(context model)을 가지는 BAC 이후에 구문요소(syntax element)의 bin들로부터 압축된 비트들을 생성한다.
- [0046] 본 발명에서는 독립적인 CABAC없이 비트수를 추정하기 위해, 간소화된 비트 추정자(bit estimator)를 제안한다. 바이패스 모드(bypass mode)를 위한 비트수는 구문요소(syntax element)의 bin들의 수로부터 쉽게 얻을 수 있다. 레귤러 모드(regular mode)를 위한 비트수는 다양한 비디오 시퀀스들과 QPs(quantization parameters)를 가지는 실험들로부터 얻어지는 통계데이터로부터 추정된다. 도 5에 도시된 테이블은 BAC안의 레귤러 모드(regular mode)에 의해 부호화되는 SAO 파라메타들의 평균비트들을 나타낸 것으로, 1920×1080의 해상도를 가지는 'Basketball Drive' 및 'BQTerrace'와 832×480의 해상도를 가지는 'PartyScene' 및 'Flowervase'의 4가지의 비디오 시퀀스들이 평가에 사용된다. 프레임들의 수는 '50' 이고, 4개의 QPs(quantization parameters)인 12, 22, 32 및 42가 사용된다.
- [0047] 도 5에 도시된 테이블의 첫 번째 칼럼은 비디오 시퀀스를 나타내고 두 번째 칼럼은 QP를 나타내는 반면에, 각각의 SAO 파라메타를 위해 발생하는 비트들의 평균은 세 번째 및 네번째 칼럼에 나타난다. low QPs에서, 비트 사이즈는 비디오 시퀀스들에 다소 불규칙적인 의존을 보인다. 그러나, 식(1)에서 SAO 파라메타들의 비트 사이즈 R의 영향은 아주 작기 때문에, 이 변화량은 low QPs에서는 허용될 수 있고, middle 및 high QPs에서의 비트 사이즈는 비디오 시퀀스들에 상관없이 상당히 일치한다.
- [0048] 도 5의 테이블 관찰에 근거한 각각의 SAO 파라메타의 추정된 비트들은 도 6의 테이블에 나타난다. 도 6에 도시된 테이블의 첫 번째 칼럼은 SAO 파라메타를 나타내는 반면, 두 번째 칼럼은 그 해당 SAO 파라메타를 위한 CABAC coding mode를 나타낸다. 세 번째 내지 네 번째 칼럼은 QP에 의존하는 각각의 SAO 파라메타의 부호화를 위한 비트들의 추정치를 나타낸다. 이에 의하면 바이패스 모드(bypass mode)에 의해 부호화되어 제공되는 BO band 위치, EO 클래스 및 오프셋 사인들 오프셋 Abs를 위한 추정된 비트들은 실제 CABAC 코딩과 정확히 같은 반면, SAO 병합 및 타입을 위한 추정 비트들은 실제 CABAC 코딩의 비트사이즈들과는 다를 수 있다. 이러한 부정확성은 RDO 처리시 잘못된 결정을 야기할 수 있다. 하지만, 제안된 추정 비트들 덕분에 발생하는 R-D 실행의 저하는 미미하다. 이 실험 결과는 후술하는 실험 결과에서 확인할 수 있다.

- [0049] 다음으로 시프트된 CTU 처리에 있어서 기록된 Sample 로딩과정을 설명한다.
- [0050] 2개의 CTU들의 경계에 있는 sample들을 위한 DF 실행을 위해, 예측(prediction)과 복원(reconstruction)이 2개의 CTU들을 위해 완료되어야 한다. 이런식으로, CTU 기반의 처리에 있어서, 모든 이웃하는 CTU들의 예측(prediction)과 복원(reconstruction)이 끝나기 전에 DF는 현재의 CTU의 경계 sample들에 적용될 수 없다.
- [0051] luma 요소들을 위한 CTU 경계에서는 DF가 right 및 left side의 4개 sample들에 적용되는 반면, chroma 요소들을 위한 CTU 경계에서는 DF가 right 및 left side의 2개 sample들에서 실행된다. 이렇게 하여, 현재의 CTU 위상에서, luma 요소들의 right와 bottom 4개의 sample들과 chroma 요소들의 right와 bottom 2개의 sample들을 위한 DF 처리는 할 수 없다. 문제는 SAO는 DF에 의해 처리된 sample들에 적용되어야 하는 것이다. 게다가 도 2에서와 같이 현재의 sample들의 EO는 이웃하는 sample들을 요구한다. 만약 이웃하는 sample들 a,b가 유효하지 않다면, sample c의 SAO를 할 수 없다. 이렇게 하여, 현재의 CTU위상에서, luma 요소들의 right 및 bottom 5개의 sample들과 chroma 요소들의 right 및 bottom 3개의 sample들을 위한 SAO를 끝낼 수 없다. HEVC 복호화기를 위한 이전의 작업에서, DF와 SAO 사이의 파이프라인 스케줄은 4개의 sample들처럼 left 및 upper 방향으로 시프트된 위치를 통해 DF가 처리되는 것으로 가정하는 것이 제안된다. 그러면 SAO는 5개의 sample들처럼 left 및 upper 방향으로 시프트된 위치를 통해 처리된다.
- [0052] 본 발명에서는, 도 7에 도시된 바와 같이 시프트된 CTU 파이프라인 스케줄이 DF와 SAO 사이에 부호화기(1)를 위해 적용된다. 도 7의 실선은 CTU 경계를 표시하며, 밝은 회색 영역은 DF가 적용되는 sample들을 나타내는 반면, 짙은 회색 영역은 SAO 및 DF가 적용되는 sample들을 나타낸다. 검은 영역은 오직 SAO가 적용되는 sample들을 나타낸다. 복호화기(2)에서의 SAO와는 다르게 부호화기(1)에서 SAO(100)를 위해서는, 현재 CTU의 최적의 파라메타들을 획득하기 위한 통계 산출과 RDO가 요구된다. SAO 처리를 위해, 최적의 파라메타들을 결정하기 위해 현재 CTU의 sample들을 가지는 통계 산출 모듈을 제공하는 것이 시급하다. 이런 식으로, 현재 CTU의 sample들이 우선적으로 로드되고, 통계 산출과 RDO가 수행된다. 그런 다음, 도 7에 도시된 바와 같이 검고 짙은 회색 색상으로 나타나는 SAO를 위해 SAO 처리가 실행된다. 이때 다음 CTU 위상에서 현재 CTU의 right 및 bottom을 위한 SAO를 실행하기 위해, 현재 CTU의 최적의 SAO 파라메타들과 pre-SAO sample들은 내부 버퍼와 라인 메모리에 저장된다.
- [0053] 이하에서는 본 발명에 따른 하드웨어 기반의 SAO 구조를 도 8을 참고로 설명한다. 이에 의하면 SAO 하드웨어 부호화기는 3개 부분으로 나누어진다. 통계산출부(110)에서는 현재 CTU의 RDO를 위해 오프셋이 계산되고, RDO부(120)에서는 RDO 운영을 통해 최적의 SAO파라메타들이 결정되며, SAO부(130)에서 SAO는 최적의 SAO파라메타들을 가지는 현재 CTU에 적용된다.
- [0054] 좀 더 구체적으로 설명하면, 상기 통계산출부(110)에서는 EO의 각각의 카테고리과 BO의 각각의 band를 위해 pre-SAO sample과 소스 sample의 차이를 합을 계산한다. 이와 같이 통계산출부(110)에서 계산된 합은 각각의 카테고리와 band에 속하는 sample들의 수와 함께 statistics_table(112)에 저장된다.
- [0055] 상기 RDO부(120)에서는 delta_distortion_calculator(122)와 bit_rate_estimator(124)로부터 계산되는 delta RD 비용을 비교하여 SAO의 최적의 파라메타를 결정한다. RDO부(120)에서 결정된 최적의 파라메타 정보는 다음 CTU를 위해 line_memory(140)와 best_parameter_buffer(132)에 저장된다.
- [0056] 상기 SAO부(130)에서는 도 7에 도시된 바와 같이 시프트된 CTU 처리 때문에 한번에 4개의 다른 CTU 영역에서 SAO가 수행한다. 그러므로, 최적의 SAO 파라메타와 pre-SAO sample들은 external_memory(150), line_memory(140), pre-SAO_sample_buffer(134) 및 best_parameter_buffer(132)에서 얻는다.
- [0057] 이상의 조건에 따른 실험 결과는 도 9의 제안된 SAO모듈의 RD실행 테이블과 같다. 이때, 본 발명에서는 간소화된 RDO와 시프트된 DTU가 적용된 SAO 모듈이 Verilog RTL에서 실행된다. 도 9의 테이블은 제안된 RDO의 RD 실행을 보여주는 것으로, 실험을 위해 9개의 비디오 시퀀스들이 사용된다. 이때 프레임들의 수는 50이고, 그 배열은 lowdelay_main(LD)과 randomaccess_main(RA)이다.
- [0058] 도 9에 도시된 테이블의 1번째 및 2번째 칼럼은 비디오 사이즈들과 테스트 시퀀스들을 표시하고, 3번째 내지 4번째 칼럼은 12, 17, 22 및 27의 low QP 값들을 가지는 Bjontegaard Delta Bitrate(BD-BR)와 Bjontegaard Delta PSNR(BD-PSNR)을 표시하는 반면에, 7번째에서 10번째 칼럼들은 32, 37, 42 및 47의 high QP 값들을 가지

는 BD-BR과 BD-PSNR를 표시한다. 위 도 9의 테이블에서 확인되는 바와 같이, LD와 RA를 위해, BD-BR안에서의 증가는 다양한 QPs를 가지는 BD-PSNR의 거의 0.011dB를 가지는 평균에서 0.30%보다 적다.

[0059] 본 발명에 따른 SAO 모듈은 65nm 기술이 합성된다. 게이트 카운트들은 158K인 반면, 최대 운영 클럭주파수는 300MHz이다. 시프트된 CTU 프로세싱을 위해, 64Kbit의 line memory가 pre-SAO sample 데이터와 최적의 파라메타를 위해 사용된다. 제안된 SAO는 32×32 CTU를 지원하고, 그 처리량은 300MHz에서 약 350000 CTU/s이다.

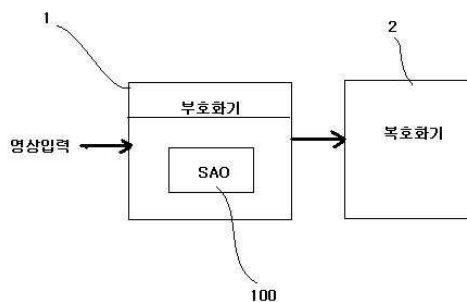
[0060] 이상의 설명은 본 발명의 기술 사상을 예시적으로 설명한 것에 불과한 것으로서, 본 발명이 속하는 기술 분야에
서 통상의 지식을 가진 자라면 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 다양한 수정 및 변형 가능
한 것으로, 본 발명의 보호범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모
든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

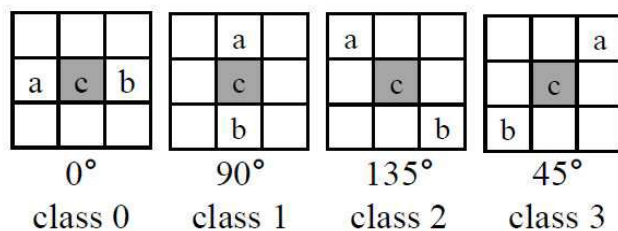
[0061]	1: 부호화기	2: 복호화기
	100: SAO	110: 통계산출부
	120: RDO부	130: SAO부

도면

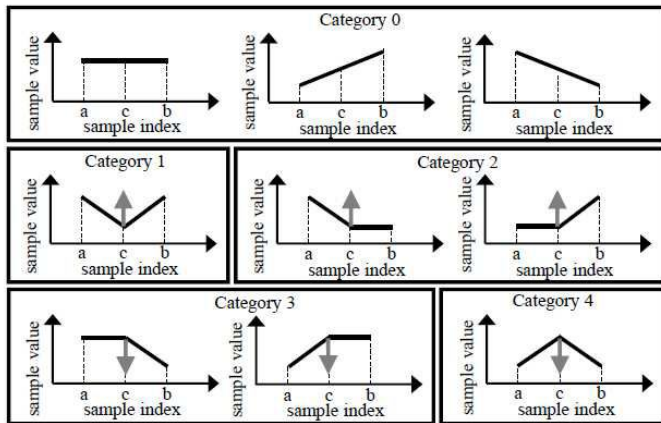
도면1



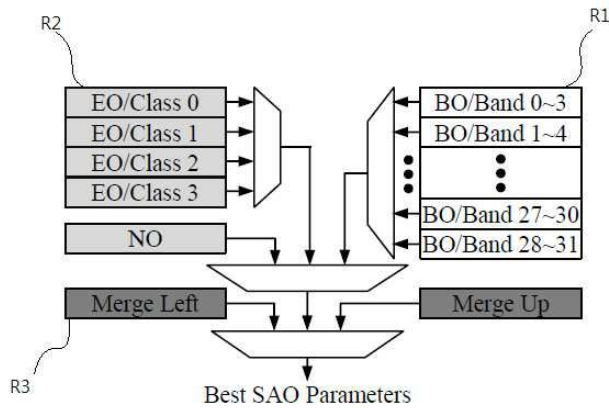
도면2



도면3



도면4



도면5

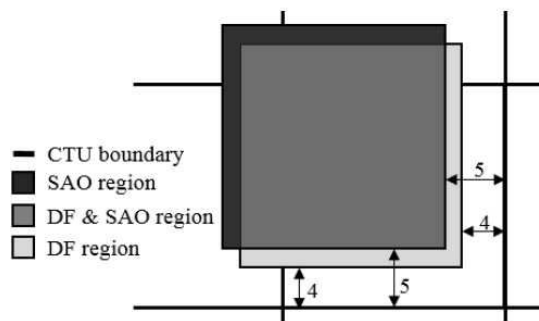
Video Sequence	QP	Number of Generated Bits				
		Merge Left	Merge Up	Type NO	Type EO	Type BO
BasketballDrive	12	1.74	4.31	7.76	11.83	11.83
	22	3.43	4.47	5.17	10.34	10.61
	32	5.31	5.61	4.18	12.37	12.37
	42	5.43	5.68	4.16	12.44	12.44
BQ Terrace	12	0.61	3.74	8.61	11.48	11.63
	22	1.38	3.02	5.67	8.60	8.82
	32	4.77	5.41	4.77	12.20	12.21
	42	5.43	5.65	4.09	12.39	12.39
PartyScene	12	1.69	3.29	5.46	8.80	8.95
	22	4.62	5.29	4.39	11.61	11.68
	32	5.22	5.56	3.87	12.07	12.07
	42	5.23	5.61	4.01	12.21	12.21
FlowerVase	12	1.86	3.71	6.15	9.74	9.72
	22	3.77	4.65	4.63	10.02	10.12
	32	5.02	5.31	3.67	11.42	11.49
	42	5.22	5.55	3.86	12.08	12.09

도면6

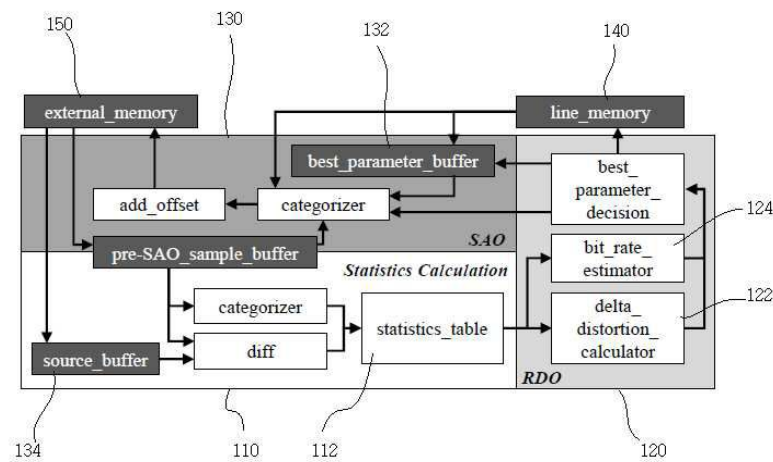
TABLE II. ESTIMATED BIT SIZE FOR SAO PARAMETERS

Parameter	BAC Coding Mode	Number of Estimated Bits		
		QP<22	22≤QP<32	32≤QP
Merge	Regular	Left:2, Up:4	Left:4, Up:5	Left:5, Up:6
Type	Regular	NO:6, EO:10, BO:10	NO:5, EO:12, BO:12	NO:4, EO:12, BO:12
BO Band Position	Bypass	5	5	5
EO Class	Bypass	2	2	2
Offset Sign	Bypass	1	1	1
Offset Abs	Bypass	abs(offset)+1	abs(offset)+1	abs(offset)+1

도면7



도면8



도면9

TABLE III. RD PERFORMANCE OF PROPOSED SAO MODULE

Video Size	Video Sequence	QP 12,17,22,27				QP 32,37,42,47			
		BD-BR(%)		BD-PSNR(dB)		BD-BR(%)		BD-PSNR(dB)	
		LD	RA	LD	RA	LD	RA	LD	RA
832x480	Keiba	0.28	-0.02	-0.012	0.002	0.37	-0.07	-0.013	0.002
	BQMall	0.37	0.37	-0.016	-0.012	0.82	0.75	-0.030	-0.027
	BasketballDrill	-0.05	-0.07	0.002	0.003	1.09	0.76	-0.039	-0.027
	RaceHorses	0.25	0.20	-0.013	-0.010	0.73	0.60	-0.023	-0.016
1920x1080	Cactus	0.38	0.34	-0.020	-0.012	0.33	0.29	-0.011	-0.009
	Kimono1	0.67	0.47	-0.012	-0.011	0.21	0.26	-0.008	-0.009
	ParkScene	0.27	0.20	-0.011	-0.005	0.22	0.32	-0.007	-0.011
2560x1600	PeopleOnStreet	0.47	0.36	-0.023	-0.016	0.02	0.07	-0.001	-0.002
	Traffic	0.51	0.23	-0.021	-0.009	-0.15	0.07	0.006	-0.002
	Average	0.38	0.25	-0.015	-0.009	0.31	0.29	-0.011	-0.010