

(19) 日本国特許庁(JP)

## (12) 特許公報(B2)

(11) 特許番号

特許第5632599号  
(P5632599)

(45) 発行日 平成26年11月26日(2014.11.26)

(24) 登録日 平成26年10月17日(2014.10.17)

(51) Int.Cl.

H03B 7/08 (2006.01)

F 1

H03B 7/08

請求項の数 6 (全 13 頁)

(21) 出願番号 特願2009-205672 (P2009-205672)  
 (22) 出願日 平成21年9月7日 (2009.9.7)  
 (65) 公開番号 特開2011-61275 (P2011-61275A)  
 (43) 公開日 平成23年3月24日 (2011.3.24)  
 審査請求日 平成24年9月4日 (2012.9.4)

(73) 特許権者 000001007  
 キヤノン株式会社  
 東京都大田区下丸子3丁目30番2号  
 (74) 代理人 100086483  
 弁理士 加藤 一男  
 (72) 発明者 関口 亮太  
 東京都大田区下丸子3丁目30番2号 キ  
 ャノン株式会社内  
 (72) 発明者 井辻 健明  
 東京都大田区下丸子3丁目30番2号 キ  
 ャノン株式会社内  
 審査官 白井 孝治

最終頁に続く

(54) 【発明の名称】発振器

## (57) 【特許請求の範囲】

## 【請求項 1】

微分負性抵抗素子と共に振器とを備える発振器であつて、  
 前記微分負性抵抗素子に接続された線路を備え、  
 前記線路の終端部において前記線路の信号線側に接続される第1端子と、前記線路の接地  
 線側に接続される第2端子と、制御信号が印加される第3端子を有する三端子素子を更に  
 備え、  
 前記線路の特性インピーダンスと前記三端子素子の第1端子と第2端子間のインピーダン  
 スがインピーダンス整合する様に、第1調整手段が前記三端子素子の第3端子に印加され  
 る制御信号を調整し、第2調整手段が前記三端子素子の第2端子に印加される電圧を調整  
 することを特徴とする発振器。

## 【請求項 2】

前記三端子素子はトランジスタであり、  
 前記トランジスタのエミッタは、前記線路の終端部において前記線路の信号線側に接続され、前記トランジスタのコレクタは、前記線路の接地線側に接続され、  
 前記線路の特性インピーダンスと前記トランジスタのエミッタ・コレクタ間のインピーダ  
 ジャンスがインピーダンス整合する様に、前記第1調整手段は前記トランジスタのベース電流  
 を調整し、前記第2調整手段は前記トランジスタのコレクタ電圧を調整することを特徴と  
 する請求項1に記載の発振器。

## 【請求項 3】

前記三端子素子は電界効果トランジスタであり、

前記電界効果トランジスタのソースは、前記線路の終端部において前記線路の信号線側に接続され、前記電界効果トランジスタのドレインは、前記線路の接地線側に接続され、前記線路の特性インピーダンスと前記電界効果トランジスタのソース・ドレイン間のインピーダンスがインピーダンス整合する様に、前記第1調整手段は前記電界効果トランジスタのゲート電圧を調整し、前記第2調整手段は前記電界効果トランジスタのドレイン電圧を調整することを特徴とする請求項1に記載の発振器。

【請求項4】

前記線路と前記三端子素子との組を複数組備え、前記組のそれぞれが前記微分負性抵抗素子に対して並列に配されていることを特徴とする請求項1に記載の発振回路。

10

【請求項5】

前記共振器は分布定数回路として配置され、

前記微分負性抵抗素子は集中定数素子として配置されていることを特徴とする請求項1から4の何れか1項に記載の発振器。

【請求項6】

前記共振器は分布定数回路として配置され、

前記微分負性抵抗素子は分布定数素子として配置されていることを特徴とする請求項1から4の何れか1項に記載の発振器。

【発明の詳細な説明】

【技術分野】

20

【0001】

本発明は、電磁波を発生させるための負性抵抗素子を有する発振器に関し、特に、ミリ波帯からテラヘルツ帯(30GHz以上30THz以下)の周波数領域内の周波数帯における電磁波を発振する発振器に関する。

【背景技術】

【0002】

広く認識されている様に、負性抵抗素子は、共振器を伴い、電磁波の発振器の応用分野で有用である。これまで、ミリ波帯からテラヘルツ波帯まで(30GHz以上30THz以下)の周波数帯域のうちの少なくとも一部を含む電磁波(以後、単にテラヘルツ波などとも呼ぶ)を発生させることで知られている。その一つとして、負性抵抗素子を基板上にモノリシック(monolithic)化した発振器が非特許文献1に開示されている。負性抵抗素子を有する半導体基板上にスロットアンテナを集積し、共振器構造と利得媒質がモノリシックに構成されている。

30

【0003】

図8は、非特許文献1の発振器を示す図である。この発振器において、負性抵抗素子としては、コレクタ側にショットキー障壁(Schottky barrier)を備えた共鳴トンネルダイオード(Resonant tunneling Diode)S-RTD11を用いている。

共振器としては、スロットアンテナを用いている。非特許文献1におけるスロットアンテナは、半導体基板上の金属パターン12で構成され、そのスロットの端部に容量13、14を備えている。非特許文献1の発振器は、更に、整流ダイオード15も備えている。ここで、整流ダイオード15は、負性抵抗素子を用いた発振器で問題となる寄生発振を抑制するための安定化回路をなしている。寄生発振とは、所望の周波数とは異なる低周波側の周波数帯における寄生的な発振のことを指す。こうした寄生発振は所望の周波数における発振出力を著しく低下させるため、負性抵抗素子を用いた発振器において安定化回路の存在は非常に重要といえる。その詳細については非特許文献2に述べられており、次の通りである。発振器の発振波長を $\lambda_{osc}$ 、発振周波数を $f_{osc}$ とすると、寄生発振を抑制するためにはDC以上 $\lambda_{osc}$ 未満の周波数領域においてバイアス供給のための電源側のインピーダンスが低いことが必要である、と開示されている。そのための一つの方法として、S-RTDから見て電源側に向かって $\lambda_{osc}/4$ 以内の位置に低インピーダンス回路(例えば、シャント整流ダイオードなど)が配置されるべきである、と開示されている。それ故、図8では

40

50

、こうした低インピーダンス回路として、S-RTD 1 1 から見て電源 1 6 側に向かって  $_{osc}$  /4 以内の位置に整流ダイオード 1 5 を集積している。1 7 は、電源 1 6 の内部抵抗及び接続線が持つ抵抗を合計したものである。

【先行技術文献】

【非特許文献】

【0 0 0 4】

【非特許文献 1】IEEE ELECTRON DEVICE LETTERS, vol 1 8, 2 1 8 (1 9 9 7)

【非特許文献 2】IEEE MICROWAVE AND GUIDED WAVE LETTERS, vol 5, 2 1 9 (1 9 9 5)

【発明の概要】

10

【発明が解決しようとする課題】

【0 0 0 5】

しかしながら、上記従来の発振器の安定化回路における整流ダイオードは、負性抵抗素子と並列に配置されているため、負性抵抗素子の動作点電圧と等しい電圧が掛かり、電源の電力を消費するものであった。これは、整流ダイオードを用いた場合だけの問題ではなく、一般に、シャント素子を使用する場合に共通する問題といえる。したがって、従来の発振器においては、安定化回路における消費電力が大きいという課題があった。

【課題を解決するための手段】

【0 0 0 6】

上記課題に鑑み、本発明の発振器は、微分負性抵抗素子と、共振器と、前記微分負性抵抗素子に接続された線路と、前記線路の終端部において前記線路の信号線側に接続される第 1 端子と前記線路の接地線側に接続される第 2 端子と制御信号が印加される第 3 端子を有する三端子素子とを備える。そして、前記線路の特性インピーダンスと前記三端子素子の第 1 端子と第 2 端子間のインピーダンスがインピーダンス整合する様に、第 1 調整手段が前記三端子素子の第 3 端子に印加される制御信号を調整し、第 1 調整手段が前記三端子素子の第 2 端子に印加される電圧を調整する。

20

【発明の効果】

【0 0 0 7】

本発明によれば、前述した安定化回路は、線路とこれにインピーダンス整合したトランジスタ、電界効果トランジスタなどの三端子素子によって構成される。そのため、従来のシャント素子は存在しない。故に、本発明の安定化回路における消費電力は、三端子素子の第 1 端子と第 2 端子間での電力に代替される。第 1 端子と第 2 端子間に掛かる電圧は、典型的な場合、負性抵抗素子の動作点電圧より小さい。一方で、消費する電流は同程度のため、これらを比較すれば、本発明の安定化回路における消費電力は従来のそれより小さい。すなわち、本発明の発振器は、消費電力を低減することが可能な発振器となる。

30

【図面の簡単な説明】

【0 0 0 8】

【図 1】実施形態 1 に係る発振器の構成を説明する図。

【図 2】実施形態 2 に係る発振器の構成を説明する図。

【図 3】実施形態 3 に係る発振器の構成を説明する図。

40

【図 4】実施形態 4 に係る発振器の構成を説明する図。

【図 5】実施例 1 に係る発振器の構成を説明する図。

【図 6】実施例 2 に係る発振器の構成を説明する図。

【図 7】本発明に係る発振器を同一基板上に集積した発振器の構成を示す模式断面図。

【図 8】非特許文献 1 の発振器を示す模式図。

【発明を実施するための形態】

【0 0 0 9】

以下、本発明の実施形態について説明する。本発明の発振器において重要なことは、次の点である。すなわち、線路を介して負性抵抗素子と直列に、線路の終端部において線路の信号線側に接続される第 1 端子と線路の接地線側に接続される第 2 端子と制御信号が印加

50

される第3端子を有する三端子素子を設ける。そして、線路の特性インピーダンスと、三端子素子の第1端子と第2端子間のインピーダンスとがインピーダンス整合する様に、三端子素子の第3端子に印加される制御信号を調整して第2端子に印加される電圧を調整することである。三端子素子は、代表的には、トランジスタ、電界効果トランジスタなどであるが、同様な機能を実行できるものであればどの様な三端子素子でもよい。こうした考え方に基づき、本発明の発振器の基本的な構成は、上述した様になっている。

#### 【0010】

この基本的な構成に基づいて、以下に述べる様なより具体的な構成とすることができる。三端子素子をトランジスタとし、トランジスタのエミッタは、線路の終端部において線路の信号線側に接続され、トランジスタのコレクタは、線路の接地線側に接続される様にできる。そして、線路の特性インピーダンスとトランジスタのエミッタ・コレクタ間のインピーダンスがインピーダンス整合する様に、第1調整手段はベース電流を調整し、第2調整手段はコレクタ電圧を調整する（後述の実施形態1等を参照）。また、三端子素子を電界効果トランジスタとし、電界効果トランジスタのソースは、線路の終端部において線路の信号線側に接続され、電界効果トランジスタのドレインは、線路の接地線側に接続される様にできる。そして、線路の特性インピーダンスと電界効果トランジスタのソース・ドレイン間のインピーダンスがインピーダンス整合する様に、第1調整手段はゲート電圧を調整し、第2調整手段はドレイン電圧を調整する（後述の実施形態4等を参照）。

10

#### 【0011】

また、線路と三端子素子との組を複数組備え、組のそれぞれが負性抵抗素子に対して並列に配されている構成とすることもできる（後述の実施形態3を参照）。共振器が分布定数回路として配置され、負性抵抗素子は集中定数素子として配置されている構成とすることもできる（後述の実施例1を参照）。共振器が分布定数回路として配置され、負性抵抗素子は分布定数回路と一体になった分布定数素子として配置されている構成とすることもできる（後述の実施例2を参照）。

20

#### 【0012】

以下、図を用いて本発明の実施形態ないし実施例を説明する。

##### （実施形態1）

実施形態1に係る発振器ないし発振回路について、図1(a)、(b)を用いて説明する。ここで、図1(a)は、本実施形態の発振回路を表す模式図である。図1(b)は、本実施形態の発振回路の動作点と動作点におけるインピーダンスを説明するための模式図である。図1において、101は、電磁波を発生するための負性抵抗素子である。102は、発振回路における共振周波数を決定するための共振器ないし共振回路である。共振回路102は、ミリ波帯からテラヘルツ波帯まで（30GHz以上30THz以下）の周波数帯域においては、分布定数型が望ましい。

30

#### 【0013】

103は、特性インピーダンス $Z_0$ を有する線路である。線路103は、負性抵抗素子101へバイアスを供給する役割があり、負性抵抗素子の両極に接続されている。104は、線路103とともに安定化回路を構成する三端子素子であるトランジスタである。トランジスタ104も、線路103と接続されている。特に、負性抵抗素子101に接続された線路103の信号線側にはエミッタを接続し、接地線側には、第2調整手段である電圧源105を介してコレクタを接続する。すると、ベースに接続された第1調整手段である電流源106を入力（制御信号入力）として、負性抵抗素子101から出力するエミッタフォロアが形成される。また、負性抵抗素子101とトランジスタ104は、電圧源105に対して直列に接続されることになる。したがって、トランジスタ104とコレクタ側の電圧源105は、負荷としての負性抵抗素子101へのバイアス供給源となる。

40

#### 【0014】

更に、本実施形態の線路103は、共振回路102に共振しない電磁波を接地まで反射なしで伝送する役割もある。このため、線路103の特性インピーダンス $Z_0$ とトランジスタ104のエミッタ・コレクタ間のインピーダンスがインピーダンス整合する様に、電圧

50

源 105 と電流源 106 を調整する。それ故、本実施形態の発振回路は、共振回路 102 で決定された発振周波数  $\omega_{sc}$  以外の周波数領域で共振点を持つことがない回路構成となる。これは、従来の低インピーダンス回路を有する発振回路が次の（式1）の発振条件を満たさないことに対して、本実施形態の発振回路は次の（式2）の発振条件を満たさないことに對応する。

$$\operatorname{Re}(Y) < 0 \quad (\text{式1})$$

$$\operatorname{Im}(Y) = 0 \quad (\text{式2})$$

ここで、 $Y$ は発振回路全体のアドミタンスであって、（式1）、（式2）は負性抵抗素子を有する発振回路の発振条件として知られている。こうした動作原理は本発明の実施形態において共通するものである。

10

#### 【0015】

以上より、本実施形態のトランジスタ 104 は、負性抵抗素子 101 における動作点の調整と、線路 103 とのインピーダンス整合の調整とが同時に求められる。そのために、二つの独立した電圧源 105、電流源 106 を下記の様に調整する。つまり、電圧源 105 の電圧  $V_{105}$  を変化させると、負性抵抗素子 101 における動作点が図 1 (b) の電圧  $V$  の方向で調整できる。電流源 106 の電流  $I_{106}$  を変化させると、負性抵抗素子 101 における動作点が図 1 (b) の電流  $I$  の方向で調整できるとともに、動作点におけるトランジスタ 104 のエミッタ・コレクタ間の微分コンダクタンス  $dI_c/dV_{ce}$  を調整できる。 $dI_c/dV_{ce}$  の逆数はトランジスタ 104 のエミッタ・コレクタ間のインピーダンスであるから、上記の調整で、動作点と動作点におけるインピーダンスが同時に調整できる。インピーダンス整合のためには、動作点における  $dI_c/dV_{ce}$  と図 1 (b) に補助線（粗い破線）として書き込んだ  $-1/Z_0$  の傾きとを一致させる。そのためには、トランジスタ 104 の飽和領域を用いるとよい。好都合なことに、典型的な線路の特性インピーダンス  $Z_0$  は数  $\mu$ V から数百  $\mu$ V のため、比較的低抵抗なトランジスタのエミッタ・コレクタ間のインピーダンスと整合はとり易い。なお、図 1 (b) において、一点鎖線は負性抵抗素子 101 の負性抵抗領域を持つ電圧・電流特性を示し、複数の実線は複数のベース電流におけるトランジスタ 104 の静特性を示し、細かい破線の矢印は動作点を示す。

20

#### 【0016】

本実施形態に係る発振回路の電力は、電圧源 105 から供給され、トランジスタ 104 のエミッタ・コレクタ間と負性抵抗素子 101 で消費される。したがって、発振回路としての目的以外の消費電力としては、エミッタ・コレクタ間での電力（= エミッタ・コレクタ間電圧  $V_{ce} \times$  コレクタ電流  $I_c$ ）が考えられる。ここで、飽和領域で使用する場合、エミッタ・コレクタ間電圧  $V_{ce}$  は、ベース電流  $I_b$  がターン・オンするときのエミッタ・ベース間電圧  $V_{be}$  と同程度と考えてよい。このエミッタ・ベース間電圧  $V_{be}$  はトランジスタ 104 の半導体構成等に依存しているが、比較的小さい。例えば、0.7V である。一方、負性抵抗素子 101 の動作点電圧は負性抵抗素子 101 に依存しているが、比較的大きい。数百mV から数V 前後まで様々である。本実施形態の線路 103 とエミッタフォロア（トランジスタ 104）を用いた安定化回路は、この点に関して、従来の回路構成より消費電力が小さい。もちろん、トランジスタ 104 の動作領域は飽和領域には限ることなく、従来のものより消費電力が小さくなるのであれば能動領域を利用してもよい。

30

#### 【0017】

##### （実施形態 2）

実施形態 2 に係る発振器ないし発振回路について、図 2 を用いて説明する。図 2 において、負性抵抗素子 201、共振器ないし共振回路 202、特性インピーダンス  $Z_0$  の線路 203、トランジスタ 204 は実施形態 1 と同様である。

40

#### 【0018】

本実施形態において、第 2 調整手段である電圧源は、電圧  $V_{cc}$  を有する電源ライン 251 とデカップリングキャパシタ 252 で回路構成する。これは、電圧源が必ずしも、AC 短絡となっている理想的な電圧源ではなくてもよいからである。したがって、252 のデカップリングキャパシタは短絡したい周波数領域において機能すればよい。短絡したい周波数

50

領域とは、つまりは、寄生発振を抑制したい周波数領域のことである。好ましくは、DC以上  $\omega_{sc}$  未満の周波数領域であるが、通常DC周辺で寄生発振することはない。よって、周波数領域の下側は、例えば数MHz程度でも十分なことが多く、デカップリングキャパシタ 252 の利用で対応できることが多い。

【0019】

本実施形態の第1調整手段である電流源は、電源206と抵抗207で回路構成する。これは、電流源の内部抵抗が十分に大きい理想的な電流源ではなくてもよいからである。したがって、抵抗207の抵抗値としては、例えば、数k でもよい。

【0020】

本実施形態における発振回路の動作点と動作点におけるインピーダンスを調整するためには、電源ライン251における $V_{cc}$ を外部の電源で調整し、また、電源206の電圧を調整すれば電流 $I_b$ が調整できる。この様に、本実施形態は、トランジスタを調整するための電圧源と電流源を、より簡易な回路構成によって実施することができる一実施形態を示すものである。

【0021】

(実施形態3)

実施形態3に係る発振器ないし発振回路について、図3を用いて説明する。図3において、負性抵抗素子301、共振回路302、特性インピーダンス $Z_0$ の線路303、トランジスタ304、電流源306は実施形態1と同様である。また、電源ライン351とでデカップリングキャパシタ352は実施形態2と同様である。

10

20

【0022】

本実施形態において、線路303とトランジスタ304を用いた安定化回路は二組設けられ、負性抵抗素子301に対して並列の線路307とトランジスタ308を用いた安定化回路がもう一組に相当する。これに伴って、電流源309が必要となる。電源ライン353とデカップリングキャパシタ354については、電源ライン351とデカップリングキャパシタ352を共用してもよい。こうした本実施形態では、負性抵抗素子301へのバイアス供給源が二つになるので、二倍の電流 $I_{b1}$ を供給することができる。また、バイアス供給を行う線路が二本になるので、焼ききれるなどの問題も少なくなる。もちろん二組には限られず、n組でもよい( $n=2, 3, 4, \dots$ )。

【0023】

30

本実施形態は、負性抵抗素子301における負性抵抗値が特に低い場合に有効である。というのも先にも述べた通り、線路303の特性インピーダンス $Z_0$ は数 から数百 である。線路303とインピーダンス整合しているトランジスタ304のエミッタ・コレクタ間のインピーダンスは、これに等しい。故に、負性抵抗素子301における負性抵抗の絶対値が特に低い場合、トランジスタ304のエミッタ・コレクタ間のインピーダンスを下回ることがあり得る。この場合、負性抵抗素子301の負性抵抗領域において動作点を選べないという問題が生じる。しかし、並列のもう一組におけるトランジスタ308のエミッタ・コレクタ間のインピーダンスとの合成インピーダンスは半分になる。n組の場合は $1/n$ となる( $n=2, 3, 4, \dots$ )。この様に複数組の安定化回路を利用すれば、負性抵抗の絶対値が合成インピーダンスを下回ることは避けられるので、負性抵抗素子301の任意の動作点を選ぶことができる。

40

【0024】

以上の様に、本実施形態は、負性抵抗素子の負性抵抗が特に低い場合でも、負性抵抗素子の任意の動作点を選ぶことができる一実施形態を示すものである。

【0025】

(実施形態4)

実施形態4に係る発振器ないし発振回路について、図4(a)、(b)を用いて説明する。ここで、図4(a)は、本実施形態に係る発振回路を表す模式図である。図4において、負性抵抗素子401、共振回路402、特性インピーダンス $Z_0$ の線路403は実施形態1と同様である。また、電源ライン451とでデカップリングキャパシタ452は実施形

50

態 2 と同様である。

【 0 0 2 6 】

本実施形態では、トランジスタは電界効果トランジスタ 4 0 4 で置き換えている。負性抵抗素子 4 0 1 に接続された線路 4 0 3 の信号線側にはソースを接続し、接地線側には、電圧  $V_{dd}$  を有する電源ライン 4 5 1、デカップリングキャパシタ 4 5 2 を介してドレインを接続する。すると、ゲートに接続された電源 4 0 6 を入力として負性抵抗素子 4 0 1 から出力するソースフォロアが形成される。また、実施形態 1 と同様に、負性抵抗素子 4 0 1 と電界効果トランジスタ 4 0 4 は、電源 4 5 1 に対して直列に接続されることになる。したがって、電界効果トランジスタ 4 0 4 と電源 4 5 1 は、負荷としての負性抵抗素子 4 0 1 のバイアス供給源となる。

10

【 0 0 2 7 】

本実施形態の電界効果トランジスタ 4 0 4 も、実施形態 1 と同様に、負性抵抗素子 4 0 1 における動作点の調整と、線路 4 0 3 とのインピーダンス整合の調整とが同時に求められる。そのために、二つの独立した電源 4 5 1、4 0 6 を下記の様に調整する。つまり、電源ライン 4 5 1 の電圧  $V_{dd}$  を変化させると、負性抵抗素子 4 0 1 における動作点が図 4 (b) の電圧  $V$  の方向で調整できる。電源 4 0 6 の電圧  $V_g$  を変化させると、負性抵抗素子 4 0 1 における動作点が図 4 (b) の電流  $I$  の方向で調整できるとともに、動作点における電界効果トランジスタ 4 0 4 のソース・ドレイン間の微分コンダクタンス  $dI_d/dV_{ds}$  を調整できる。 $dI_d/dV_{ds}$  の逆数は電界効果トランジスタ 4 0 4 のソース・ドレイン間のインピーダンスであるから、上記の調整で、動作点と動作点におけるインピーダンスが同時に調整できる。更に、インピーダンス整合のためには、動作点における  $dI_d/dV_{ds}$  と図 4 (b) に補助線として書き込んだ  $-1/Z_0$  の傾きとを一致させる。そのためには、電界効果トランジスタ 4 0 4 の線形領域を用いるとよい。

20

【 0 0 2 8 】

本実施形態に係る発振回路としての目的以外の消費電力としては、ソース・ドレイン間での電力 (= ソース・ドレイン間電圧  $V_{ds}$  × ドレイン電流  $I_d$ ) が考えられる。ここで、線形領域で使用する場合、ソース・ドレイン間電圧  $V_{ds}$  は、しきい値電圧  $V_t$  の大きさ以下と考えてよい。このしきい値電圧  $V_t$  は電界効果トランジスタ 4 0 4 の半導体構成等に依存しているが、比較的小さい。例えば、-0.5V である。より正確には、ソース・ドレイン間電圧  $V_{ds}$  はピンチオフ電圧  $V_{gs} - V_t$  と同程度と考えてよく、しきい値電圧  $V_t$  の大きさより小さくすることもできる。この様に、本実施形態は、トランジスタにおける消費電力を更に小さくすることのできる一実施形態を示すものである。

30

【 0 0 2 9 】

ところで、以上の実施形態において、負性抵抗素子としては、例えば、共鳴トンネルダイオード RTD やエサキダイオード、ガンダイオードなどを用いることができる。トランジスタとしては、npn型には限られず、pnp型でもよい。ただし、pnp型の場合は、図 1、図 2、3 における回路素子の極性を入れ替えなくてはならない。電界効果トランジスタとしては、nチャネルには限られず、pチャネルでもよい。HFET (HEMT含む)、MOSFET、JFET、IGBTなどを用いることができる。

40

【 0 0 3 0 】

更に具体的な回路構成について、以下の実施例において説明する。

( 実施例 1 )

実施例 1 に係る発振回路及び発振器について、図 5 (a)、(b) を用いて説明する。ここで、図 5 (a) は、本実施形態に係る発振回路を表す模式図である。また、図 5 (b) は、本実施形態に係る発振回路を適用した発振器構造を説明するための模式図である。

【 0 0 3 1 】

図 5 において、5 0 1 は、共鳴トンネルダイオード RTD である。本実施例における RTD 5 0 1 は、InP 基板 5 1 上の InGaAs / InAlAs、InGaAs / AlAs による多重量子井戸構造と n-InGaAs による電気的接点層を伴って構成される。多重量子井戸構造としては、例えば三重障壁構造を用いる。より具体的には、AlAs (1.3n

50

m) / InGaAs (7.6 nm) / InAlAs (2.6 nm) / InGaAs (5.6 nm) / AlAs (1.3 nm) の半導体多層膜構造で構成する。このうち、InGaAs は井戸層、格子整合する InAlAs や非整合の AlAs は障壁層である。これらの層は意図的にキャリアドープを行わないアンドープとしておく。この様な多重量井戸構造は、電子濃度が  $2 \times 10^{18} \text{ cm}^{-3}$  の n-InGaAs による電気的接点層に挟まれる。

こうした電気的接点層間の構造の電流電圧 (I-V) 特性において、ピーク電流密度は  $280 \text{ kA/cm}^2$  であり、約 0.7V から約 0.9V までが負性抵抗領域となる。共鳴トンネルダイオードが約  $2 \mu\text{m}$  のメサ構造の場合、ピーク電流 9mA、負性抵抗 -22 が得られる。

#### 【0032】

次に、502 はパッチアンテナを利用した共振回路である。パッチアンテナ 502 としては、ここでは、発振周波数 410 GHz に設計された  $200 \mu\text{m} \times 200 \mu\text{m}$  の正方形パターンの導体パッチを用いる。パッチアンテナ 502 は RTD 501 の一方の電極でもあり、接地導体（不図示）は共鳴トンネルダイオードのもう一方の電極を兼ねている。503 は、幅  $30 \mu\text{m}$  で、特性インピーダンス  $Z_0 = 20$  に設計されたマイクロストリップラインである。マイクロストリップライン 503 は、パッチアンテナ 502 を介して負性抵抗素子 501 に接続されている。本実施例では、パッチアンテナにおける接地導体（不図示）とマイクロストリップラインにおける接地導体（不図示）は共通の導体を用いる。こうしたマイクロストリップライン 503 はダイ（InP 基板）51 の端部付近まで伸びている。

#### 【0033】

504 は HFET である。ここでは、NE3514S02 (NEC エレクトロニクス製) を用いる。HFET 504 は、ダイ 51 がボンディングされたレセプターに配されたソース電極 541、ドレン電極 551、ゲート電極 561 上に集積される。また、ワイヤボンディング 542 を介してマイクロストリップライン 503 と接続される。このとき、ソース電極 541 における接触抵抗を含む直列抵抗やワイヤボンディング 542 におけるインダクタンスは、集中定数素子 504 に含めて考えれば、実施形態 4 と同様に考えることができる。ドレン電極 551 は電圧  $V_{dd}$  の電源ラインと共に接続される。デカップリングキャパシタは、この電源ライン 551 と接地導体 553 との間の MIM (Metal-Insulator-Metal) 552 を設けて形成する。もちろん、これより容量が大きく低い周波数領域に対応するデカップリングキャパシタは外部に設けてもよい。ゲート電極 561 は電源 506 に接続する。

#### 【0034】

本実施例の発振回路の動作点と動作点におけるインピーダンスの調整方法は次の通りである。まず、NE3514S02 のデータシートを参照し、 $dI_d/dV_{ds}$  が  $1/Z_0 = 0.05 \text{ S}$  と一致し得る領域として、 $V_{ds}$  が 0V から 0.4V までの間で且つ  $V_{gs}$  が 0V から -0.4V までの間であることを確認する。より正確には、直列抵抗 541 とインダクタンス 542 を含めて  $dI_d/dV_{ds}$  を計算する。次に、RTD 501 の動作点 0.8V 付近を考慮して、 $V_{dd} = V_{ds} + 0.8 \text{ V}$ 、 $V_g = V_{gs} + 0.8 \text{ V}$  とする。したがって、電源ライン 551 の電圧  $V_{dd}$  を 0.8V から 1.3V の間で、電源 506 の電圧を 0.8V から 0.4V の間で調整すればよい。例えば、直列抵抗 541 とインダクタンス 542 が十分小さいとして、RTD 501 の動作点を 0.8V、7mA と設定したいときは、 $V_{dd} = 0.9 \text{ V}$ 、 $V_g = 0.6 \text{ V}$  に設定する。

#### 【0035】

本実施例に係る発振回路としての目的以外の消費電力としては、ソース・ドレン間での電力である。RTD 501 の動作点 0.8V、7mA、電源ライン 551 の電圧  $V_{dd} = 0.9 \text{ V}$ 、電源 506 の電圧  $V_g = 0.6 \text{ V}$  とした場合、 $V_{ds} = 0.1 \text{ V}$ 、 $I_d = 7 \text{ mA}$  である。つまり、消費電力は  $0.1 \text{ V} \times 7 \text{ mA} = 0.7 \text{ mW}$  である。これを、従来のシャント素子と比較する。非特許文献 2 によれば、シャント素子の抵抗は 22 以下が必要である。つまり、シャント素子を単純に抵抗器として計算した場合、消費電力は  $0.8 \text{ V}^2 / 22 = 2.9 \text{ mW}$  と見積られる。故に、本実施例に係る線路 503 とソースフォロア (トランジスタ 504) を用いた安定化回路は、従来の回路構成より消費電力が小さい。

#### 【0036】

10

20

30

40

50

(実施例 2 )

実施例 2 に係る発振回路及び発振器について、図 6 ( a )、( b )を用いて説明する。ここで、図 6 ( a )は、本実施例に係る発振回路を表す模式図である。また、図 6 ( b )は、本実施例に係る発振回路を適用した発振器構造を説明するための模式図である。

【 0 0 3 7 】

本実施例は実施例 1 の変形例であって、負性抵抗素子 6 0 1 と共振回路 6 0 2 の形状以外の構成は、実施例 1 とほぼ同様である。図 6 において、図 5 の番号と百番台以外の数字が同じものは同様の素子であることを示す。負性抵抗素子 6 0 1 は、共振回路 6 0 2 に沿ったストライプ状のメサ構造となっている。5  $\mu$ m × 150  $\mu$ m の場合、ピーク電流約 2 A が得られる。共振回路 6 0 2 は導体ストリップを利用した表面プラズモン導波路によって構成されている。ここでは、共振器方向の長さは 150  $\mu$ m である。この様に、本実施例では、負性抵抗素子 6 0 1 は表面プラズモン導波路の共振器方向に沿い、共振回路 6 0 2 と一体となって分布している。ストリップ 6 0 2 は負性抵抗素子 6 0 1 の一方の電極でもあり、接地導体(不図示)は負性抵抗素子のもう一方の電極を兼ねている。

10

【 0 0 3 8 】

6 0 3 は幅広のマイクロストリップラインである。ここでは、幅 100  $\mu$ m で、特性インピーダンス  $Z_0 = 1$  に設計されたマイクロストリップラインを用いる。本実施例では負性抵抗素子 6 0 1 を流れる電流が大きいためこの様にしているが、実施形態 3 に記載される様に、複数のマイクロストリップラインを用いてもよい。本実施例でも、共振回路における接地導体(不図示)とマイクロストリップラインにおける接地導体(不図示)は共通の導体を用いる。こうしたマイクロストリップライン 6 0 3 はダイ 6 1 の端部付近まで伸びている。

20

【 0 0 3 9 】

6 0 4 はパワー型の電界効果トランジスタである。ここでは、NE5520379A ( NECエレクトロニクス製 ) を用いる。本実施例では負性抵抗素子 6 0 1 を流れる電流が大きいためこのようしているが、実施形態 3 に記載される様に、複数のトランジスタを用いてもよい。本実施例の発振回路の動作点と動作点におけるインピーダンスの調整方法は次の通りである。まず、NE5520379A のデータシートを参照し、 $dI_d/dV_{ds}$  が  $1/Z_0 = 1S$  と一致し得る領域としては、 $V_{ds}$  が 0 V から 1 V までの間で且つ  $V_{gs}$  が 3.6 V から 2.4 V までの間である。より正確には、直列抵抗 6 4 1 とインダクタンス 6 4 2 を含めて  $dI_d/dV_{ds}$  を計算する。次に、負性抵抗素子 6 0 1 の動作点 0.8 V 付近を考慮して、電源ライン 6 5 1 の電圧  $V_{dd}$  を 0.8 V から 1.8 V の間で、電源 6 0 6 の電圧を 4.2 V から 3.2 V の間で調整すればよい。

30

【 0 0 4 0 】

本実施例に係る発振回路としての目的以外の消費電力としては、実施例 1 と同様で、比較的小さい。本実施例に係る線路 6 0 3 とソースフォロア(トランジスタ 6 0 4 )を用いた安定化回路は消費電力が少なく、この点に関して従来のそれより優れている。

30

【 0 0 4 1 】

尚、以上の実施例において、発振器構造としては、ワイヤボンディングを用いずにスルーホールやバンプを使った実装を利用しても良い。その際、直列抵抗成分やリアクタンス成分は全て集中定数素子であるトランジスタに含めて考えればよい。

40

【 0 0 4 2 】

また、実装を行わなくても、負性抵抗素子、特性インピーダンス  $Z_0$  の線路、トランジスタを同一基板上に集積する発振器構造も可能である。図 7 は、こうした発振器構造の一例を説明するための断面図である。負性抵抗素子 7 0 1 は、活性層 7 1 1 、電気的接点層 7 1 2 、7 1 3 とこれに接する電極 7 1 4 、7 1 5 とから成る。線路 7 0 3 は、導体ストリップ 7 3 1 、誘電体 7 3 2 、接地電極 7 3 3 とから成る。負性抵抗素子 7 0 1 と同一基板 7 1 上のトランジスタ 7 0 4 は、エミッタ層 7 4 1 、ベース層 7 4 2 、コレクタ層 7 4 3 、サブコレクタ層 7 4 4 と、これに接するエミッタ電極 7 4 5 、ベース電極 7 4 6 、コレクタ電極 7 4 7 とから成る。ここで、線路 7 0 3 のストリップ 7 3 1 は、負性抵抗素子 7 0 1 に接しており、トランジスタ 7 0 4 のエミッタに接している。接地電極 7 3 3 は負性

50

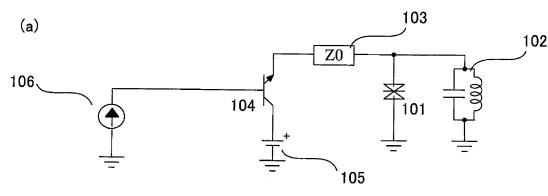
抵抗素子 701 の電極 715 と電位が等しいため、例えばコレクタ電極 747 と接地電極 733 の間にMIMなどを設けるなどして電圧源を挿入すれば、本実施例に係る発振回路を実現することができる。

【符号の説明】

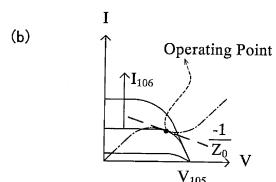
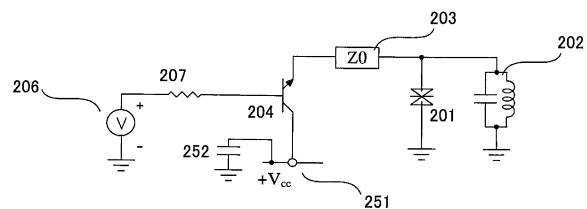
【0043】

101・・・負性抵抗素子、102・・・共振器（共振回路）、103・・・線路、104・・・三端子素子（トランジスタ）、105・・・第2調整手段（電圧源）、106・・・第1調整手段（電流源）

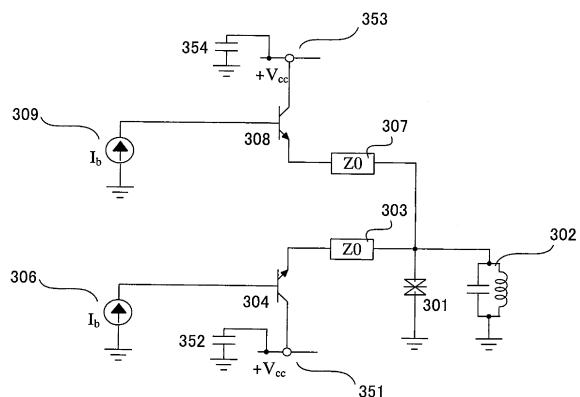
【図1】



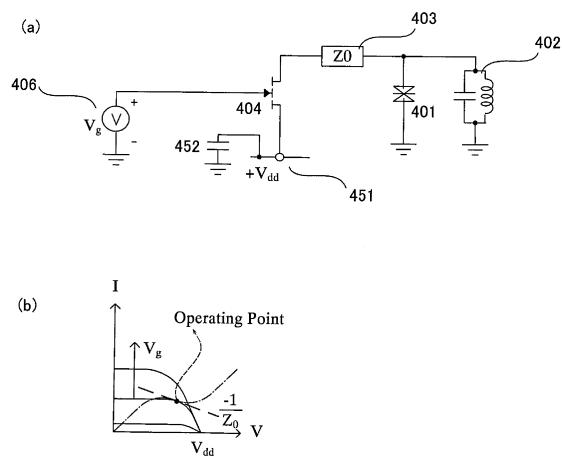
【図2】



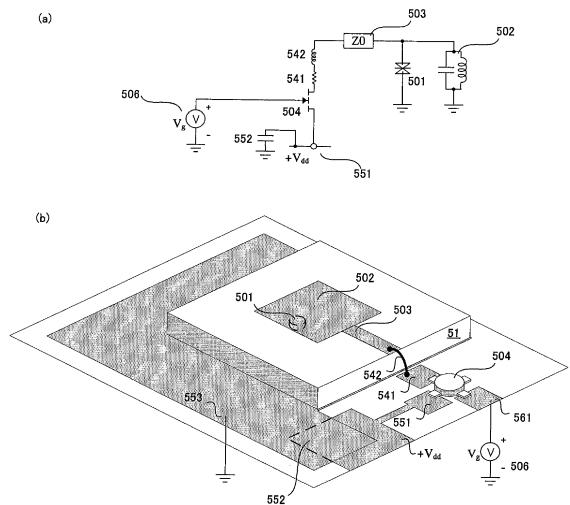
【図3】



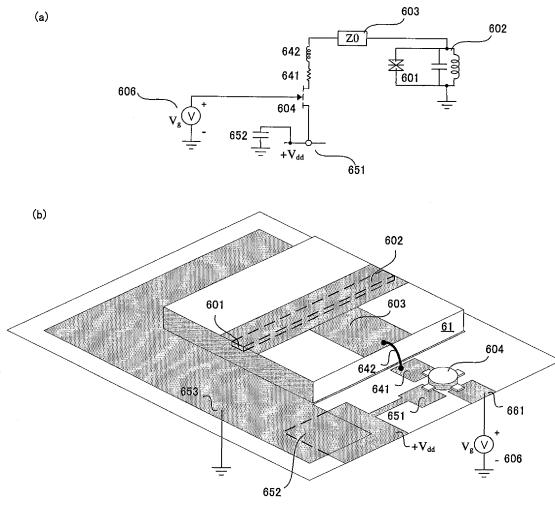
【図4】



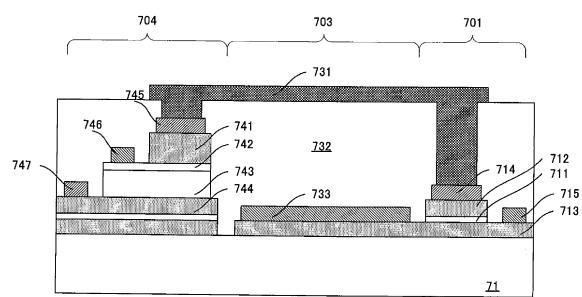
【図5】



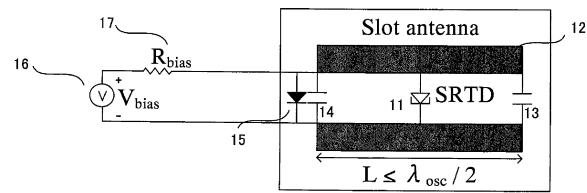
【図6】



【図7】



【図8】



---

フロントページの続き

(56)参考文献 特開2008-011490(JP,A)

(58)調査した分野(Int.Cl., DB名)

H03B 7/00~ 7/14

H03B 9/12~ 9/14