



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I831749 B

(45) 公告日：中華民國 113 (2024) 年 02 月 11 日

(21) 申請案號：107130959

(22) 申請日：中華民國 107 (2018) 年 09 月 04 日

(51) Int. Cl. : H01L23/498 (2006.01)

H01L21/60 (2006.01)

(30) 優先權：2018/05/30 南韓

10-2018-0061672

(71) 申請人：南韓商三星電機股份有限公司 (南韓) SAMSUNG ELECTRO-MECHANICS CO., LTD. (KR)

南韓

(72) 發明人：金相勳 KIM, SANG HOON (KR) ; 吳隆 OH, YOONG (KR) ; 高永國 KO, YOUNG KUK (KR) ; 金圭默 KIM, GYU MOOK (KR)

(74) 代理人：葉璟宗；鄭婷文；詹富閔

(56) 參考文獻：

TW 201709777A

TW 201801286A

US 2017/0263573A1

US 2018/0108542A1

審查人員：陳忠智

申請專利範圍項數：21 項 圖式數：11 共 49 頁

(54) 名稱

封裝件基板及其製造方法

(57) 摘要

本發明的實施例提供一種封裝件基板及其製造方法，所述封裝件基板包括：支撐部件，具有位於彼此相反的位置的第一面及第二面，並包括連接第一面及第二面的腔室，並包括具有至少從第一面突出的部分的佈線結構；平坦化層，佈置於支撐部件的第一面，並具有與佈線結構的突出的部分的表面實質上平坦的共面；導電跡線，佈置在平坦化層上而與佈線結構連接，且具有位於與腔室重疊的區域的接觸部分；連接部件，以覆蓋所述導電跡線的方式佈置於支撐部件的第一面，並具有與導電跡線連接的再佈線層。

指定代表圖：



146a . . . 佈線部分/  
第一金屬層/其他部分

148 . . . 金屬層/第  
二金屬層

148a . . . 佈線部分/  
第二金屬層

148b . . . 接觸部分/  
第二金屬層/第二金屬  
層部分

150A . . . 鈍化層/第  
一鈍化層

150B . . . 第二鈍化  
層

160 . . . 凸塊下金屬  
層

170A . . . 電連接結  
構體/第一電連接結構  
體

170B . . . 電連接結  
構體/第二電連接結構  
體

I-I' . . . 線

R . . . 再佈線層

R0 . . . 導電跡線

R1 . . . 再佈線層/第  
一再佈線層

R2 . . . 再佈線層/第  
二再佈線層



公告本

I831749

【發明摘要】

【中文發明名稱】封裝件基板及其製造方法

【英文發明名稱】 PACKAGE BOARD AND METHOD OF  
MANUFACTURING THE SAME

【中文】本發明的實施例提供一種封裝件基板及其製造方法，所述封裝件基板包括：支撐部件，具有位於彼此相反的位置的第一面及第二面，並包括連接第一面及第二面的腔室，並包括具有至少從第一面突出的部分的佈線結構；平坦化層，佈置於支撐部件的第一面，並具有與佈線結構的突出的部分的表面實質上平坦的共面；導電跡線，佈置在平坦化層上而與佈線結構連接，且具有位於與腔室重疊的區域的接觸部分；連接部件，以覆蓋所述導電跡線的方式佈置於支撐部件的第一面，並具有與導電跡線連接的再佈線層。

【指定代表圖】圖1。

【代表圖之符號簡單說明】

100：封裝件基板

110：支撐部件

110A：第一面

110B：第二面/底面

110H：腔室

- 112a：佈線結構/第一佈線圖案
- 112b：佈線結構/第二佈線圖案
- 113：佈線結構/貫通孔
- 117：上部佈線層/上部佈線通孔
- 118：上部佈線層/上部佈線圖案
- 119a：第一平坦化層
- 119b：第二平坦化層
- 131：絕緣樹脂層
- 131a、131b：部分
- 140：連接部件
- 141：絕緣部件
- 141a：第一絕緣層
- 141b：第二絕緣層
- 142a：再佈線圖案/第一再佈線圖案
- 142b：再佈線圖案/第二再佈線圖案
- 143a：再佈線通孔/第一再佈線通孔
- 143b：再佈線通孔/第二再佈線通孔
- 146a：佈線部分/第一金屬層/其他部分
- 148：金屬層/第二金屬層
- 148a：佈線部分/第二金屬層
- 148b：接觸部分/第二金屬層/第二金屬層部分
- 150A：鈍化層/第一鈍化層

150B：第二鈍化層

160：凸塊下金屬層

170A：電連接結構體/第一電連接結構體

170B：電連接結構體/第二電連接結構體

I-I'：線

R：再佈線層

R0：導電跡線

R1：再佈線層/第一再佈線層

R2：再佈線層/第二再佈線層

【特徵化學式】

無

## 【發明說明書】

【中文發明名稱】封裝件基板及其製造方法

【英文發明名稱】 PACKAGE BOARD AND METHOD OF  
MANUFACTURING THE SAME

### 【技術領域】

【0001】 本發明有關一種封裝件基板及其製造方法。

### 【先前技術】

【0002】 最近，關於半導體封裝件的技術開發呈現出小型化及薄型化趨勢。尤其，應用於移動設備等的應用程式處理器( Application processor； AP) 封裝件基板的厚度處於持續減小的趨勢。例如，在確保對於 AP 晶片的厚度的裕度的範圍內，降低封裝件的厚度的嘗試在持續進行。

【0003】 但是，減少的封裝件基板的厚度在基板製程及封裝件組裝製程中達到了設備驅動困難的水平（例如，翹曲控制等），據此需要新的方式和結構的封裝件製造方案。

### 【發明內容】

【0004】 本發明所要解決的技術課題之一是提供如下的封裝件基板及其製造方法：具有適合實現相對深的晶片貼裝空間（腔室）的結構。

【0005】 本發明的一實施例提供如下的封裝件基板，包括：支撐部件，具有如下的佈線結構，具有位於彼此相反的位置的第一面及第二面，並包括連接第一面及第二面的腔室，並包括具有至少從第一面突出的部分的佈線結構；平坦化層，佈置於支撐部件的第一面，並與佈線結構的突出的部分的表面實質上具有平坦的共面；導電跡線，佈置在平坦化層上而與佈線結構連接，且具有位於與腔室重疊的區域的接觸部分；連接部件，以覆蓋導電跡線的方式佈置於支撐部件的第一面，並具有與導電跡線連接的再佈線層。

【0006】 本發明的一實施例提供如下的封裝件基板，包括：支撐部件，具有位於彼此相反的位置的第一面及第二面，並包括連接第一面及第二面的腔室，並包括具有從第一面及第二面分別突出的第一佈線圖案及第二佈線圖案的佈線結構；第一平坦化層及第二平坦化層，分別佈置於支撐部件的第一面及第二面，第一平坦化層與佈線結構的突出的第一佈線圖案的表面實質上具有平坦的共面，第二平坦化層與佈線結構的突出的第二佈線圖案的表面實質上具有平坦的共面；導電跡線，佈置在第一平坦化層上而與第一佈線圖案連接，且具有位於與腔室重疊的區域的接觸部分；連接部件，具有絕緣部件和再佈線層，絕緣部件以覆蓋導電跡線的方式佈置於支撐部件的第一面上，再佈線層佈置於絕緣部件而與所述導電跡線連接；以及絕緣樹脂層，以使第二佈線圖案暴露的方式佈置於所述支撐部件的第二面上。

【0007】 本發明的一實施例提供如下的封裝件基板，包括：支撐部件，具有位於彼此相反的位置的第一面及第二面，並包括連接第一面及第二面的腔室，並具有連接第一面及第二面的佈線結構；導電跡線，與佈線結構連接，並具有位於與腔室重疊的區域的接觸部分；連接部件，具有絕緣部件和再佈線層，絕緣部件以覆蓋導電跡線的方式佈置於支撐部件的第一面，再佈線層佈置於絕緣部件且與導電跡線連接；絕緣樹脂層，佈置於腔室的內部側壁及支撐部件的第二面；上部佈線層，佈置在絕緣樹脂層中的位於支撐部件的第二面的區域上，並連接於支撐部件的佈線結構。

【0008】 本發明的一實施例提供如下的封裝件基板製造方法，包括如下步驟：製備支撐部件，所述支撐部件具有位於彼此相反的位置的第一面及第二面，並具有分別位於第一面及第二面的第一佈線圖案及第二佈線圖案以及連接第一佈線圖案及第二佈線圖案的貫通孔；在支撐部件形成連接第一面及第二面的腔室；在支撐部件的腔室佈置金屬塊，其中，金屬塊的一面位於支撐部件的第一面的高度水平；利用包封用樹脂將金屬塊固定於支撐部件的腔室；形成導電跡線，導電跡線在支撐部件的第一面與第一佈線圖案連接，並具有位於金屬塊的一面的接觸部分；以覆蓋導電跡線的方式，在支撐部件的第一面形成具有連接於導電跡線的再佈線層的連接部件；以及從支撐部件去除金屬塊。

【0009】 在根據一實施例的封裝件基板，通過在支撐部件的不平坦的表面提前應用平坦化層，從而能夠形成如下的導電跡線：提

供用於與在後續製程中貼裝的半導體晶片（如，接墊）連接的接觸部分。

【0010】 在根據一實施例的封裝件基板中，能夠利用在提前形成的腔室臨時固定金屬塊的包封樹脂（或絕緣樹脂層）形成封裝件的上部佈線層，從而能夠簡化製造製程。

【0011】 本發明的多樣且有益的優點及效果不限於上述內容，可以在說明本發明的具體實施例的過程中更容易地理解

### 【圖式簡單說明】

#### 【0012】

圖 1 是示出根據本發明的一實施例的封裝件基板的示意性剖面圖。

圖 2 是將圖 1 的封裝件基板沿著 I-I'線切割而示出的平面圖。

圖 3 是示出利用圖示於圖 1 的基板的半導體封裝件的示意性剖面圖。

圖 4a 至圖 4d 是示出根據本發明的一實施例的封裝件基板的製造方法中的支撐部件形成過程的主要製程的剖面圖。

圖 5a 至圖 5d 是示出根據本發明的一實施例的封裝件基板的製造方法中的連接部件形成過程的主要製程的剖面圖。

圖 6a 至圖 6d 是示出根據本發明的一實施例的封裝件基板的製造方法中的金屬塊去除過程的主要製程的剖面圖。

圖 7 是示出在根據本發明的一實施例的封裝件基板貼裝半導

體晶片的狀態的剖面圖。

圖 8a 及圖 8b 是示出根據本發明的一實施例的封裝件基板的製造方法中的金屬塊去除過程的主要製程的剖面圖。

圖 9 是示出在根據本發明的一實施例的封裝件基板貼裝半導體晶片的狀態的剖面圖。

圖 10a 至圖 10c 是示出根據本發明的一實施例的封裝件基板的製造方法中的上部佈線層形成過程的主要製程的剖面圖。

圖 11 是示出在根據本發明的一實施例的封裝件基板貼裝半導體晶片的狀態的剖面圖。

#### 【實施方式】

【0013】 以下，參照所附圖式對本發明進行說明。在所附圖式中，元件的形狀及大小等可能為了更明確的說明而被誇張或縮小。

【0014】 圖 1 是示出根據本發明的一實施例的封裝件基板的示意性剖面圖，圖 2 是將圖 1 的封裝件基板沿著 I-I' 線切割而示出的平面圖。

【0015】 參照圖 1 及圖 2，根據本實施例的封裝件基板 100 包括：支撐部件 110，具有位於彼此相反位置的第一面 110A 及第二面 110B，且具有連接所述第一面 110A 及第二面 110B 的腔室 110H；導電跡線（conductive trace）R0，提供於所述支撐部件 110 的第一面 110A 且具有位於與所述腔室 110H 重疊的區域的接觸部分 148b；連接部件 140，以覆蓋所述導電跡線 R0 的方式佈置於所述

支撐部件 110 的第一面 110A，且具有與所述導電跡線 R0 連接的再佈線層 R。

【0016】 所述支撐部件 110 包括連接第一面 110A 及第二面 110B 的佈線結構 112a、112b、113。本實施例中採用的佈線結構可以包括：第一佈線圖案 112a 及第二佈線圖案 112b，分別佈置於所述第一面 110A 及第二面 110B；貫通孔 113，連接所述第一佈線圖案 112a 及第二佈線圖案 112b。至少第一佈線圖案 112a 具有從第一面 110A 突出的結構。在本實施例中，示出了第一佈線圖案 112a 及第二佈線圖案 112b 具有分別從第一面 110A 及第二面 110B 突出的結構的形態。

【0017】 向所述支撐部件 110 的第一面 110A 及第二面 110B 導入第一平坦化層（planarization layer）119a 及第二平坦化層 119b。第一平坦化層 119a 及第二平坦化層 119b 可以具有與所述佈線結構的突出的部分（即與第一佈線圖案 112a 及第二佈線圖案 112b 的上表面）實質上平坦的共面。第一平坦化層 119a 及第二平坦化層 119b 可以利用能夠提供平坦度的固化性絕緣物質形成。例如，第一平坦化層 119a 及第二平坦化層 119b 可以包括預浸料（prepreg）、味之素增層膜（Ajinomoto Build-up Film）、FR-4、雙馬來醯亞胺-三嗪（Bismaleimide Triazine）等絕緣樹脂。

【0018】 所述導電跡線 R0 具有佈置在所述第一平坦化層 119a 上而與所述佈線結構（尤其，第一佈線圖案 112a）連接的佈線部分 146a、148a 及所述接觸部分 148b。所述佈線部分 146a、148a 的一

部分可以構成為連接所述接觸部分 148b。所述接觸部分 148b 可以如上所述地佈置於與腔室 110H 重疊的區域，並且可以作為用於將要貼裝於腔室 110H 的半導體晶片的連接接墊的接觸區域被提供（參照圖 3）。

**【0019】** 所述導電跡線 R0 與支撐部件 110 的佈線結構連接，並且可以與所述連接部件 140 的再佈線層 R 一同構成用於扇出（fan out）的再佈線結構。所述導電跡線 R0 可以理解為是整體再佈線結構中的第一高度水平（level）的再佈線元件。相反，不同於再佈線層 R，本實施例中採用的導電跡線 R0 並非由再佈線圖案 142a、142b 及再佈線通孔 143a、143b 構成，而可以提供為與再佈線圖案 142a、142b 類似的二維平面結構。具體地，導電跡線 R0 可以構成為通過直接面接觸而與下位高度水平的連線物件（例如，第一佈線圖案 112a）連接，由此代替通過通孔而與下位高度水平的連線物件（例如，第一佈線圖案 112a）連接。

**【0020】** 參照圖 2，示出了對應於導電跡線 R0 的接觸部分 148b 的一部分的佈局。導電跡線 R0 的接觸部分 148b 構成為二維平面圖案，並且在本示例中可以利用開放區域 O 從接地處等其他區域 148G 分離而形成。導電跡線 R0 的佈線部分 146a、148a 也可以構成為與此類似的二維平面圖案。

**【0021】** 為了形成由二維平面圖案構成的導電跡線 R0，需要平坦的表面。本實施例中，即使支撐部件 110 的第一面 110A 因第一佈線圖案 112a 而具有突出的表面，也由於借助第一平坦化層 119a

提供平坦化的表面，因此也可以容易地形成作為二維結構體的導電跡線 R0（參照圖 5a）。

【0022】 本實施例中採用的導電跡線 R0 可以包括與所述第一佈線圖案 112a 連接的第一金屬層 146a 以及佈置於所述第一金屬層 146a 上的第二金屬層 148。如圖 1 所示，位於與腔室 110H 重疊的區域的接觸部分僅包括第二金屬層 148b，其他部分（佈線部分）可以包括與所述第一佈線圖案 112a 連接的第一金屬層 146a 以及佈置在所述第一金屬層 146a 上的第二金屬層 148a。

【0023】 如上所述，本實施例中所述導電跡線 R0 的接觸部分可以在沒有所述第一金屬層的情況下僅由所述第二金屬層 148b 提供。其結果，所述接觸部分可以具有比所述導電跡線 R0 的其他佈線部分凹陷的結構。導電跡線 R0 不限於本實施例中示出的結構，可以由單層結構（參照圖 9）或者在整個區域由相同的多層結構（參照圖 11）形成。

【0024】 所述第二金屬層 148 可以是與所述第一金屬層 146a 具有刻蝕選擇比的金屬。在特定示例中，所述第一金屬層 146a 可以被作用於所述第二金屬層 148 的鍍覆種子層。例如，第一金屬層 146a 可以包括鎳（Ni）、鈦（Ti）或其合金，並且第二金屬層 148 可以包括銅（Cu）。在圖 5a 中對構成導電跡線 R0 的第一金屬層及第二金屬層的條件及功能進行更加詳細的說明。

【0025】 支撐部件 110 可以提高封裝件基板 100 的剛性。在支撐部件 110 被導入如第一佈線圖案 112a、第二佈線圖案 112b 及貫通

孔 113 等的佈線結構，因此可以用作封裝堆疊（Package on Package，POP）類型的扇出封裝件（參照圖 3）。

【0026】支撐部件 110 可以包括如環氧樹脂的熱固性樹脂、如聚醯亞胺的熱塑性樹脂、或者這些樹脂與無機填料混合或者與無機填料一同浸漬於如玻璃纖維（Glass Fiber, Glass Cloth, Glass Fabric）的芯材而成的樹脂。所述樹脂例如可以使用預浸料（prepreg）、味之素增層膜（Ajinomoto Build-up Film）、FR-4、雙馬來醯亞胺-三嗪（Bismaleimide Triazine）等。

【0027】根據本實施例的封裝件基板 100 可以包括佈置於支撐部件 110 的第二面 110B 及腔室 110H 的內部側壁的絕緣樹脂層 131。所述絕緣樹脂層 131 為用於支撐作為臨時結構物的金屬塊的包封件，其可以是去除金屬塊之後殘留的樹脂層（參照圖 6c）。

【0028】如圖 1 所示，所述絕緣樹脂層 131 可以分為位於腔室 110H 的內部側壁的部分 131a 以及位於支撐部件 110 的第二面 110B 的部分 131b。

【0029】本實施例中，位於支撐部件 110 的第二面 110B 的部分 131b 可以用作用於形成上部佈線層 117、118 的絕緣層。還可以包括與所述支撐部件 110 的佈線結構（尤其，第二佈線圖案 112b）連接的上部佈線層 117、118。上部佈線層可以包括上部佈線通孔 117 和上部佈線圖案 118。

【0030】待貼裝於腔室 110H 的半導體晶片的高度可以高於所述支撐部件 110 的第二面 110B。最終腔室 110H 的深度由於追加提

供的上部佈線層 117、118 等而變深，因此考慮到這種增加的高度，半導體晶片可以具有大於支撐部件 110 的厚度的高度。

【0031】 所述絕緣樹脂層 131 中的位於所述支撐部件的第二面的部分 131b 可以具有實質上平坦的表面。據此，可以容易地形成上部佈線層 117、118。在此情況下，可以省略用於突出的第二佈線圖案 112b 的第二平坦化層 119b。例如，絕緣樹脂層 131 可以使用如環氧樹脂的熱固性樹脂、如聚醯亞胺的熱塑性樹脂等。在具體示例中，絕緣樹脂層 131 可以使用預浸料、味之素增層膜 (ABF)、FR-4、雙馬來醯亞胺三嗪 (BT) 等。在特定示例中，也可以是感光性絕緣 (Photo Imagable Dielectric: PID) 樹脂。

【0032】 連接部件 140 可以包括絕緣部件 141 及形成於所述絕緣部件 141 的再佈線層 R。如上所述，所述連接部件 140 以覆蓋所述導電跡線 R0 的方式佈置於所述支撐部件 110 的第一面 110A，再佈線層 R 可以連接於所述導電跡線 R0。

【0033】 在本實施例中，構成連接部件的絕緣部件 141 包括第一絕緣層 141a 及第二絕緣層 141b，再佈線層 R 可以包括分別形成於第一絕緣層 141a 及第二絕緣層 141b 的 2 層的再佈線層 R1、R2。

【0034】 具體地，本實施例中採用的再佈線層 R1 包括：第一再佈線圖案 142a，佈置於所述第一絕緣層 141a 上；第一再佈線通孔 143a，貫通所述第一絕緣層 141a 並連接導電跡線 R0 和第一再佈線圖案 142a；第二再佈線圖案 142b，佈置在所述第二絕緣層 141b 上；第二再佈線通孔 143b，貫通所述第二絕緣層 141b 並連接第一

再佈線圖案 142a 和第二再佈線圖案 142b。

【0035】 如上所述，所述再佈線層 R 可以通過導電跡線 R0 電連接於半導體晶片 120 的連接接墊 120P 以及支撐部件 110 的第一佈線圖案 112a。本實施例中採用的再佈線層 R 被例示為 2 層的再佈線結構，但是與此不同地，可以具有單層或其他數量的多層的再佈線結構。

【0036】 例如，所述絕緣部件 141 除了上述的絕緣性樹脂之外也可以使用 PID 樹脂等感光性絕緣物質。在使用感光性物質的情況下，所述絕緣部件 141 可以更薄地形成，並且可以更容易地達成再佈線通孔 143a、143b 的微細的間距（pitch）。例如，所述第一絕緣層 141a 及第二絕緣層 141b 可以使除了第一再佈線圖案 142a 及第二再佈線圖案 142b 之外的圖案之間的厚度為約  $1\mu\text{m}$  至  $10\mu\text{m}$ 。

【0037】 第一再佈線圖案 142a 及第二再佈線圖案 142b 可以根據對應層的設計而執行多種功能。例如，第一再佈線圖案 142a 及第二再佈線圖案 142b 可以包括接地（GrouND: GND）圖案、電源（PoWeR: PWR）圖案、信號（Signal: S）圖案。在此，信號圖案可以包括除了接地圖案、電源圖案等以外的各種信號，如數據信號等。並且，可以包括通孔接墊圖案、電連接結構體接墊圖案等。例如，第一再佈線圖案 142a 及第二再佈線圖案 142b 可以包括銅（Cu）、鋁（Al）、銀（Ag）、錫（Sn）、金（Au）、鎳（Ni）、鉛（Pb）、鈦（Ti）或其合金等導電物質。例如，第一再佈線圖案 142a 及第二再佈線圖案 142b 的厚度可以為大約  $0.5\mu\text{m}$  至大約  $15\mu\text{m}$ 。

【0038】 第一再佈線通孔 143a 及第二再佈線通孔 143b 被用作將位於其他高度水平的元件（如，導電跡線與再佈線圖案或其他絕緣層的再佈線圖案）沿著垂直方向連接的元件（層間連接元件）。例如，第一再佈線通孔 143a 及第二再佈線通孔 143b 可以包括銅（Cu）、鋁（Al）、銀（Ag）、錫（Sn）、金（Au）、鎳（Ni）、鉛（Pb）、鈦（Ti）或其合金等導電物質。

【0039】 第一再佈線通孔 143a 及第二再佈線通孔 143b 可以由導電物質完全填充，或者可以由導電物質沿通孔的壁而形成。並且，第一再佈線通孔 143a 及第二再佈線通孔 143b 可以具有圓錐形狀或圓筒形狀等多樣的其他形狀。

【0040】 可以通過所述導電跡線 R0 和連接部件 140 的再佈線層 R 使半導體晶片的幾十個至幾百個連接接墊 120P 再佈線，並且可以通過電連接結構體 170A、170B 而與功能對應地與外部物理連接和/或電連接。

【0041】 凸塊下金屬（UBM）層 160 可以提高第一電連接結構體 170A 的連接可靠性而改善半導體封裝件基板 100 的板級可靠性。凸塊下金屬層 160 佈置於第一鈍化層 150A 並與連接部件 140 的第二再佈線圖案 142b 連接。第一電連接結構體 170A 可以將半導體封裝件基板 100 與外部物理連接和/或電連接。例如，扇出半導體封裝件基板 100 可以通過第一電連接結構體 170A 貼裝於電子設備的主機板。

【0042】 與此類似地，為了實現 POP 結構，半導體封裝件基板 100

可以包括佈置於第二鈍化層 150B 上而連接於上部佈線圖案 118 的第二電連接結構體 170B。

【0043】 第一電連接結構體 170A 及第二電連接結構體 170B 可以由導電物質，例如 Sn-Al-Cu 等低熔點合金形成，但不限於此。第一電連接結構體 170A 及第二電連接結構體 170B 可以是接腳 (land)、球 (ball)、引腳 (pin) 形狀等。第一電連接結構體 170A 和第二電連接結構體 170B 可以由多層或單層形成。在由多層形成的情況下，可以包括銅柱 (pillar) 及低熔點合金。第一電連接結構體 170A 及第二電連接結構體 170B 的數量、間距、佈置形態等不受特殊限定，並且普通的技術人員可以根據設計事項足以進行變形。

【0044】 圖 3 是示出包括圖示於圖 1 的半導體封裝件的封裝堆疊 (Package on Package) 模組的示意性剖面圖。

【0045】 參照圖 3，根據本實施例的半導體裝置 500 包括：下部封裝件 200，在封裝件基板 100 的腔室 100H 貼裝有半導體晶片 120；中介層 (interposer) 250，佈置在所述下部封裝件 200 上；上部封裝件 300，佈置在所述中介層 250 上。

【0046】 在下部封裝件 200，半導體晶片 120 可以佈置於腔室 110H 內。所述半導體晶片 120 可以從支撐部件 110 的內部側壁相隔預定間距而佈置。

【0047】 半導體晶片 120 可以具有佈置在連接接墊 120P 上的導電凸塊 125。導電凸塊 125 可以具有用於與稍微凹陷的接觸部分 148b

連接的結構（如，柱形狀）。並且，所述半導體晶片 120 和所述連接部件 140 可以借助佈置於其間的黏接層 127 而附著。例如，所述半導體晶片 120 的接合可以利用熱壓接合（thermal compression bonding）執行。在本實施例中，半導體晶片 120 的主動面（形成有連接接墊 120P 的面）可以不與腔室 110H 的底面直接相接。

【0048】 半導體晶片 120 可以基於主動晶片而形成。在此情況下，作為形成主體的母材可以使用矽（Si）、鍺（Ge）、砷化鎵（GaAs）等。連接接墊 120P 用於將半導體晶片 120 與其他構成元件電連接，可以使用鋁（Al）等金屬。

【0049】 本實施例中採用的包封件 135 可以佈置於腔室 110H 的內部側壁及支撐部件 110 的第二面 110B 上以包封半導體晶片 120。所述包封件 135 可以佈置在所述絕緣樹脂層 131 和所述半導體晶片 120 之間。如上所述，所述絕緣樹脂層 131 是用於支撐金屬塊的包封件，可以是去除金屬塊之後殘留的包封件（參照圖 6c）。

【0050】 半導體晶片 120 可以是幾百個至幾百萬個以上的元件集成於一個晶片內的積體電路（IC: Integrated Circuit）。例如，半導體晶片 120 可以是中央處理器（例如，CPU）、圖形處理器（例如，GPU）、現場可程式設計閘陣列（FPGA）、數位訊號處理器、加密處理器、微處理器、微控制器等處理器，具體可以為應用處理器（Application Processor；AP），但不限於此，可以是模數轉換器、應用專用積體電路（application-specific IC；ASIC）等邏輯晶片，或揮發性記憶體（例如，DRAM）、非揮發性記憶體（例如，ROM）、

快閃記憶體等存儲晶片。並且，這些顯然可以彼此組合而佈置。

【0051】 下部封裝件 200 的第二電連接結構體 170B 和中介層 250 的電連接結構體 270 彼此連接，與此類似地，上部封裝件 300 利用單獨的電連接結構體 370 與中介層 250 連接，因此上部封裝件 300 和下部封裝件 200 可以通過中介層 250 以單封裝件結構連接。在此情況下，包封件 135 可以在將中介層 250 搭載於下部封裝件基板 100 上之後提供。

【0052】 封裝堆疊（Package on Package，POP）不僅可以減少裝置的厚度，還可以提供能夠最小化信號路徑的優點。例如，對於圖形處理器（GPU）而言，需要最小化與高頻寬記憶體（HBM: High Bandwidth Memory）等記憶體之間的信號路徑。具體地，可以以如下的 POP 結構提供：將包括 HBM 等半導體晶片的上部封裝件 300 層疊在貼裝有如 GPU 等半導體晶片 120 的下部封裝件 200 上。

【0053】 以下，參照所附圖式對根據本發明的一實施例的封裝件基板製造方法進行說明。在說明製造方法的過程中，可以具體地理解根據本實施例的封裝件基板的多種特徵及優點。

【0054】 根據本實施例的封裝件基板 100 的製造方法可以大體上分為支撐部件形成過程（參照圖 4a 至圖 4d）、連接部件形成過程（參照圖 5a 至圖 5d）、金屬塊去除過程（參照圖 6a 至圖 6d）。

【0055】 圖 4a 至圖 4d 是示出根據本發明的一實施例的封裝件基板製造方法中的支撐部件形成過程的主要製程的剖面圖。

【0056】 參照圖 4a，在具有位於彼此相反的位置的第一面 110A

及第二面 110B 的支撐部件 110 形成連接第一面 110A 及第二面 110B 的佈線結構 112a、112b、113。

【0057】 所述佈線結構可以包括：第一佈線圖案 112a 及第二佈線圖案 112b，分別位於所述第一面 110A 及第二面 110B；貫通孔 113，連接所述第一佈線圖案 112a 及第二佈線圖案 112b。

【0058】 所述支撐部件 110 可以通過對在第一面 110A 及第二面 110B 形成銅箔的銅箔層疊板（CCL: Copper Clad Laminate）進行加工而形成。在利用雷射鑽和/或機械鑽和/或噴砂等而在銅箔層疊板形成孔之後，可以將被圖案化的銅箔作為種子層而通過電解和/或無電解鍍覆製程形成第一佈線圖案 112a、第二佈線圖案 112b 及貫通孔 113。為了形成相對深的腔室，如本實施例，貫通孔 113 可以通過兩面加工而形成。其結果，所述貫通孔 113 可以具有小於與所述第一佈線圖案 112a 及第二佈線圖案 112b 連接的面積（或寬度）的截面積（或寬度）的中間區域。

【0059】 參照圖 4b，可以在支撐部件 110 的第一面 110A 及第二面 110B 形成第一平坦化層 119a 及第二平坦化層 119b。

【0060】 所述第一佈線圖案 112a 及第二佈線圖案 112b 可以從所述第一面 110A 及第二面 110B 突出。所述第一平坦化層 119a 及第二平坦化層 119b 可以形成為具有與突出的第一佈線圖案 112a 及第二佈線圖案 112b 的上表面實質上平坦的共面。

【0061】 例如，這種平坦化製程可以在塗布 ABF 或樹脂塗膜（resin coated film）等增層樹脂膜後，利用表面去汙（Desmear）或研磨

製程使第一佈線圖案 112a 及第二佈線圖案 112b 的表面從樹脂薄膜暴露。通過上述過程，第一佈線圖案 112a 及第二佈線圖案 112b 的暴露的表面可以與絕緣材料（即第一平坦化層及第二平坦化層）的表面實質上相同。第一佈線圖案 112a 及第二佈線圖案 112b 的暴露的表面可以在維持能夠形成電氣跡線的平坦度的範圍內稍微高於絕緣材料。

【0062】 不同於本實施例，這種平坦化層可以僅在形成導電跡線的支撐部件 110 的第一面 110A 提供。並且，在支撐部件 110 的第一面 110A 已經具有平坦化的面的情況下，可以省略本製程。

【0063】 參照圖 4c，在所述支撐部件 110 形成連接第一面 110A 及第二面 110B 的腔室 110H。

【0064】 腔室 110H 的形成製程不限於此，可以通過雷射鑽、機械鑽或噴砂等製程執行。然後，將具有黏性的第一載體膜 610 附著於所述支撐部件 110 的第一面 110A。例如，第一載體膜 610 可以是包括環氧樹脂的膠帶。

【0065】 參照圖 4d，將金屬塊 MB 佈置於所述支撐部件 110 的腔室 110H，並利用絕緣樹脂層 131 將位於所述腔室 110H 的所述金屬塊 MB 固定。

【0066】 本實施例中採用的金屬塊 MB 是臨時支撐體，可以是與形成佈線圖案及通孔的金屬相同或類似的金屬塊。例如，金屬塊 MB 可以是銅塊。所述金屬塊 MB 的厚度可以小於或等於支撐部件 110 的厚度。金屬塊 MB 的厚度可以小於將在後續製程中貼裝的半

導體晶片的厚度。

【0067】 本實施例中，絕緣樹脂層 131 可以形成為將位於所述腔室 110H 的金屬塊 MB 包封並覆蓋支撐部件 110 的第二面 110B。絕緣樹脂層 131 中的位於支撐部件 110 的第二面 110B 的部分可以提供為用於形成上部佈線層的絕緣層部分。

【0068】 接著，執行形成導電跡線和連接部件的製程。這種製程的主要步驟在圖 5a 至圖 5d 舉例示出。

【0069】 首先，參照圖 5a，在所述支撐部件 110 的第一面 110A 形成導電跡線 R0'。

【0070】 在所述支撐部件 110 的第二面 110B 附著第二載體膜 620，並從所述支撐部件 110 的第一面 110A 去除第一載體膜 610。據此，所述金屬塊 MB 的表面可以向所述支撐部件 110 的第一面 110A 暴露。

【0071】 如上所述，本實施例中採用的導電跡線 R0'可以包括第一金屬層 146 和第二金屬層 148。在後續製程中蝕刻金屬塊 MB 時(參照圖 6c)，第一金屬層 146 可以用作保護導電跡線 R0'中的與金屬塊 MB 重疊的接觸部分的蝕刻屏障。例如，在金屬塊 MB 為 Cu 的情況下，第一金屬層 146 可以使用蝕刻率與 Cu 不同的 Ni、Ti 或其合金。第一金屬層 146 利用濕式蝕刻等圖案化製程而具有用於所期望的導電跡線 R0'的圖案，並且可以將圖案化的第一金屬層 146 作為種子層而形成如 Cu 的第二金屬層 148，從而可以配備雙重層結構的導電跡線 R0'。

【0072】 如上所述，導電跡線 R0'可以包括位於與所述腔室 110H 重疊的區域的接觸部分 146b、148b 以及其他佈線部分 146a、148a。所述接觸部分 146b、148b 與金屬塊 MB 的暴露的表面接觸，其他佈線部分 146a、148a 可以與所述第一佈線圖案 112a 連接或佈置在第一平坦化層 119a 上。所述接觸部分 146b、148b 和其他佈線部分 146a、148a 可以借助在後續製程中形成的再佈線層 R1、R2 而彼此連接。

【0073】 並且，如本實施例，在貼附第二載體膜 620 之前，可以在支撐部件 110 的第二面 110B 提前佈置用於上部佈線圖案(圖 5d 的 118)的金屬層 118'。

【0074】 接著，以覆蓋所述導電跡線 R0'的方式在所述支撐部件 110 的第一面 110A 形成具有連接於所述導電跡線 R0'的再佈線層 R 的連接部件 140。本實施例中採用的連接部件形成製程例示出將在支撐部件 110 的第二面 110B 形成追加的佈線層(即，上部佈線層)的過程結合的形態(參照圖 5b 至圖 5d)。

【0075】 首先，如圖 5b 所示，在形成第一絕緣層 141a 之後形成第一再佈線層 R1。以覆蓋導電跡線 R0'的方式塗覆感光性絕緣物質 PID 而形成第一絕緣層 141a，並在第一絕緣層 141a 利用微影形成通孔，並且可以通過電解鍍覆或無電解鍍覆方式形成第一再佈線圖案 142a 及第二再佈線通孔 143a。

【0076】 接著，如圖 5c 所示，形成第二絕緣層 141b 及金屬層 142b'，並且可以去除第二載體膜 620。本製程中採用的金屬層

142b'可以是用於第二再佈線圖案 142b 的金屬層。

【0077】 接著，如圖 5d 所示，利用分別位於支撐部件 110 的第一面及第二面的金屬層 142b'、118'而形成第二再佈線圖案 142b 和上部佈線圖案 118，並形成第二再佈線通孔 143b 和上部佈線通孔 117。

【0078】 如上所述，在本實施例中，可以在支撐部件 110 的第一面及第二面同時形成第二再佈線層 R2 和上部佈線層 117、118。

【0079】 接著，執行金屬塊去除（形成貼裝空間）。這種製程的主要步驟圖示於圖 6a 至圖 6d。

【0080】 參照圖 6a，可以在從圖 5d 獲得的結果物的上表面及下表面分別形成第一鈍化層 150A 及第二鈍化層 150B。

【0081】 第一鈍化層 150A 及第二鈍化層 150B 分別具有使各個再佈線層（即，第二再佈線圖案 142b）的一部分及上部佈線層（尤其，上部佈線圖案 118）的一部分暴露的第一開口 O1 及第二開口 O2。借助第一開口 O1 及第二開口 O2 暴露的部分可以被提供為接墊區域。如上所述，提供成連接上下面的結構，因此可以被用作於 POP 結構的封裝件。第一鈍化層 150A 及第二鈍化層 150B 不限於此，例如，可以使用阻焊劑。

【0082】 參照圖 6b，在圖 6a 中示出的結果物的上表面及下表面形成罩幕 630。位於上表面的罩幕 630 具有對應於金屬塊 MB 的位置暴露的開口 E。罩幕 630 可以根據後續的去除製程的種類而選擇適當的材料。

【0083】 參照圖 6c，從所述支撐部件 110 去除所述金屬塊 MB。在這種金屬塊去除製程中，利用罩幕 630 部分地去除絕緣樹脂層 131 以使金屬塊 MB 的上表面暴露，並從金屬塊 MB 的暴露的上表面應用蝕刻（如濕式蝕刻）而能夠選擇性地去除金屬塊 MB。在對於金屬塊 MB 的選擇性的蝕刻過程中，如連接部件 140 的絕緣部件 141 的樹脂及採用為蝕刻屏障的第一金屬層（尤其，146b）可以幾乎不被蝕刻。如上所述，第一金屬層（尤其，146b）可以保護導電跡線的接觸部分（即，第二金屬層部分 148b）。

【0084】 去除金屬塊 MB 的空間 110H' 可以被提供為用於實際貼裝半導體晶片的空間。並且，絕緣樹脂層 131 可以由因殘留而位於所述支撐部件 110 的第二面 110B 上的部分 131a 以及位於腔室 110H 的內部側壁的部分 131b 構成。

【0085】 參照圖 6d，將暴露的第一金屬層 146b 選擇性地去除，並去除罩幕 630。在本實施例中，在第一金屬層 146b 的導電性不好的情況下（如，Ti），為了確保與半導體晶片 120 的連接接墊 120P 的良好連接，可以通過對於第一金屬層 146b 的選擇性的蝕刻製程而去除。據此，在導電跡線 R0 的接觸部分，可以具有僅使第二金屬層 148b 殘留而稍微凹陷的部分 r。與此相反地，在導電跡線 R0 的其他部分 146a、148a，即與支撐部件重疊的區域可以維持第一金屬層 146a 及第二金屬層 148a 的雙層結構。

【0086】 如上所述，可以在製造的封裝件基板 100 貼裝半導體晶片。圖 7 是示出在根據本發明的一實施例的封裝件基板 100 貼裝

半導體晶片 120 的狀態的剖面圖。

【0087】 參照圖 7，在去除了所述金屬塊的空間 110H'中佈置所述半導體晶片 120。可以貼裝成所述半導體晶片 120 的連接接墊 120P 連接於所述導電跡線 R0 的接觸部分 148b。本實施例中，所述半導體晶片 120 可以包括佈置於所述連接接墊 120P 的導電凸塊 125 以與凹陷的接觸部分 148b 連接。在半導體晶片 120 的主動面與連接部件 140 的表面之間可以追加導入黏接層 127。這種貼裝製程可以通過熱壓製程而執行。

【0088】 根據本實施例的製造方法可以變更為多種形態，據此的半導體封裝件也可以在結構上變更而得到實現。

【0089】 圖 8a 及圖 8b 是示出根據本發明的另一實施例的封裝件基板的製造方法中的金屬塊去除過程的主要製程的剖面圖。

【0090】 根據本實施例的製造製程與根據上述實施例的製造製程相比，區別可以在於導電跡線 R0 具有單層結構、金屬塊 MB'由與導電跡線 R0 的金屬不同的金屬構成。在沒有相反說明的情況下，圖 8a 中示出的製程可以參照上述實施例中的圖示於圖 6a 的製程的說明而理解。

【0091】 首先，參照圖 8a，導電跡線 R0 沒有如蝕刻屏障等其他金屬層而由單一金屬層 148 形成，例如導電跡線 R0 的金屬層 148 可以包括如 Cu 的金屬。並且，金屬塊 MB'可以由與導電跡線 R0 的金屬（如，Cu）不同，即蝕刻率不同的金屬（Ni 或 Ti）構成。顯然，在本實施例中，舉例示出了金屬塊 MB'由與導電跡線 R0 的蝕

刻率不同的金屬形成的示例，但是也可以由其他具有選擇比的物質構成而非金屬。

【0092】 然後，如圖 8b 所示，局部去除絕緣樹脂層 131 而使金屬塊 MB' 的上表面暴露，並且可以利用濕式蝕刻將金屬塊 MB' 的暴露的上表面選擇性地去除（參照圖 6b 及圖 6c）。

【0093】 本實施例中，金屬塊 MB' 被選擇性地蝕刻，導電跡線 R0 的接觸部分 148b 在被去除的空間的底面 110B 暴露，並且接觸部分 148b 可以具有與底面 110B 實質上平坦的共面。

【0094】 在圖 8b 中製造的封裝件基板 100A 可以貼裝半導體晶片。圖 9 是示出在根據本發明的一實施例的封裝件基板 100A 貼裝半導體晶片 120 的狀態的剖面圖。

【0095】 在去除所述金屬塊 MB' 的空間 110H' 佈置所述半導體晶片 120。可以貼裝成所述半導體晶片 120 的連接接墊 120P 連接到所述導電跡線 R0 的接觸部分 148b。所述半導體晶片 120 可以包括佈置於所述連接接墊 120P 的導電凸塊 125。在半導體晶片 120 的主動面與連接部件 140 的表面之間可以追加導入黏接層 127。

【0096】 圖 10a 至圖 10c 是示出根據本發明的一實施例的封裝件基板的製造方法中的金屬塊去除過程（尤其，形成上部佈線層）的主要製程的剖面圖。

【0097】 根據本實施例的製造製程相比於上述實施例，區別可以在於不採用追加的上部佈線層以及不追加去除導電跡線的接觸部分。

【0098】 首先，參照圖 10a，如上述實施例，可以不中斷再佈線層製程（參照圖 5c 及圖 5d），在沒有去除第二載體膜 620 的狀態下形成至第二再佈線層 R2 而完成連接部件 140。

【0099】 接著，如圖 10b 所示，形成連接部件的鈍化層 150A，並去除第二載體膜 620，然後如圖 10c 所示，利用罩幕 630 將絕緣樹脂層 131 選擇性地去除而使金屬塊 MB 暴露並去除金屬塊 MB。在這一去除過程中，位於導電跡線 R0' 的接觸部分的第一金屬層 146b 可以起到蝕刻屏障的作用。並且，在本製程中，可以使位於支撐部件 110 的第二面 110B 的絕緣樹脂層的部分 131b 局部開放，從而確保用於形成上部電連接結構體的接墊區域 e。

【0100】 可以在圖 10c 中製造的封裝件基板 100B 貼裝半導體晶片。圖 11 是示出在根據本發明的一實施例的封裝件基板 100B 貼裝半導體晶片 120 的狀態的剖面圖。

【0101】 參照圖 11，在去除所述金屬塊 MB 的空間 110H' 佈置所述半導體晶片 120。與上述實施例類似地，可以貼裝成所述半導體晶片 120 的連接接墊 120P 連接到所述導電跡線 R0 的接觸部分 148b。半導體晶片 120 可以包括佈置於所述連接接墊 120P 的導電凸塊 125。在半導體晶片 120 的主動面與連接部件 140 的表面之間可以追加導入黏接層 127。

【0102】 本實施例中，在接觸部分，被用作蝕刻屏障的第一金屬層 146b 可以不被去除。這種第一金屬層 146b 在由 Ni 等導電性優秀的金屬構成的情況下，也可以不去除。如上所述，本實施例中，

第一金屬層 146 可以構成最終導電跡線 R0'的接觸部分 146b、148b。所述半導體晶片 120 的連接接墊 120P 可以與接觸部分的第一金屬層 146b 連接。

**【0103】** 本發明中，“連接”的含義不僅包括直接連接的情形，而且是包括通過黏合劑層等而間接連接的情形的概念。並且，“電連接”的含義是將物理連接的情形和沒有物理連接的情形均包括的概念。並且，第一、第二等術語用於區分一個構成元件與另一個構成元件，其不限制相應構成元件的順序和/或重要性等。根據情況，在不脫離權利範圍的情況下，第一構成元件可以被命名為第二構成元件，類似地，第二構成元件也可以被命名為第一構成元件。

**【0104】** 本發明中使用的“示例”這一表述不意味著彼此相同的實施例，而是為了強調說明彼此不同的固有特徵而提供。但是，上文中提到的示例不排除與其他示例的特徵結合而實現。例如，即使在特定的示例中說明的事項沒有在其他示例中說明，在其他示例中沒有與該事項相反或矛盾的說明的情況下，可以被理解為與其他示例相關的說明。

**【0105】** 本發明中使用的術語僅用於對示例進行說明，其目的不在於限制本發明。此時，單數的表述在文章中沒有明確相反的含義的情況下包括複數的表述

### **【符號說明】**

## 【0106】

- 100：封裝件基板
- 110：支撐部件
- 110A：第一面
- 110B：第二面/底面
- 110H：腔室
- 110H'：空間
- 112a：佈線結構/第一佈線圖案
- 112b：佈線結構/第二佈線圖案
- 113：佈線結構/貫通孔
- 117：上部佈線層/上部佈線通孔
- 118：上部佈線層/上部佈線圖案
- 118'：金屬層
- 119a：第一平坦化層
- 119b：第二平坦化層
- 120：半導體晶片
- 120P：連接接墊
- 125：導電凸塊
- 127：黏接層
- 131：絕緣樹脂層
- 131a、131b：部分
- 135：包封件

- 140：連接部件
- 141：絕緣部件
- 141a：第一絕緣層
- 141b：第二絕緣層
- 142a：再佈線圖案/第一再佈線圖案
- 142b：再佈線圖案/第二再佈線圖案
- 142b'：金屬層
- 143a：再佈線通孔/第一再佈線通孔
- 143b：再佈線通孔/第二再佈線通孔
- 146：第一金屬層
- 146a：佈線部分/第一金屬層/其他部分
- 146b：接觸部分/第一金屬層/其他部分
- 148：金屬層/第二金屬層
- 148a：佈線部分/第二金屬層
- 148b：接觸部分/第二金屬層/第二金屬層部分
- 148G：區域
- 150A：鈍化層/第一鈍化層
- 150B：第二鈍化層
- 160：凸塊下金屬層
- 170A：電連接結構體/第一電連接結構體
- 170B：電連接結構體/第二電連接結構體
- 200：下部封裝件

250：中介層

300：上部封裝件

370：電連接結構體

500：半導體裝置

610：第一載體膜

620：第二載體膜

630：罩幕

E：開口

e：接墊區域

I-I'：線

MB、MB'：金屬塊

O：開放區域

O1：第一開口

O2：第二開口

R：再佈線層

R0、R0'：導電跡線

R1：再佈線層/第一再佈線層

R2：再佈線層/第二再佈線層

r：部分

## 【發明申請專利範圍】

【第1項】 一種封裝件基板，包括：

支撐部件，具有位於彼此相反的位置的第一面及第二面，並包括連接所述第一面及所述第二面的腔室，且包括具有至少從所述第一面突出的部分的佈線結構；

平坦化層，佈置於所述支撐部件的第一面，並與所述佈線結構的突出的部分的表面具有平坦的共面；

導電跡線，佈置在所述平坦化層上而與所述佈線結構連接，且具有位於與所述腔室重疊的區域的接觸部分；

連接部件，以覆蓋所述導電跡線的方式佈置於所述支撐部件的所述第一面上，並具有與所述導電跡線連接的再佈線層，

其中所述平坦化層的側表面與所述佈線結構的側表面接觸，

其中所述導電跡線包括：第一金屬層，與所述佈線結構的突出的所述表面連接；第二金屬層，佈置在所述第一金屬層上，且

所述第二金屬層包括與所述第一金屬層不同的金屬。

【第2項】 如申請專利範圍第1項所述的封裝件基板，其中所述導電跡線的所述接觸部分不包括所述第一金屬層部分而通過所述第二金屬層構成，並具有相比所述導電跡線的其他區域凹陷的結構。

【第3項】 如申請專利範圍第1項所述的封裝件基板，其中所述再佈線層包括再佈線圖案及連接所述再佈線圖案與所述導電跡線的再佈線通孔。

【第4項】 如申請專利範圍第1項所述的封裝件基板，更包括：絕緣樹脂層，佈置於所述腔室的內部側壁及所述支撐部件的所述第二面。

【第5項】如申請專利範圍第4項所述的封裝件基板，其中所述絕緣樹脂層中的位於所述支撐部件的所述第二面的區域具有平坦的表面。

【第6項】如申請專利範圍第4項所述的封裝件基板，更包括：上部佈線層，佈置於所述絕緣樹脂層中的位於所述支撐部件的所述第二面的區域上，並連接於所述支撐部件的所述佈線結構。

【第7項】如申請專利範圍第1項所述的封裝件基板，其中所述佈線結構具有從所述支撐部件的所述第二面突出的表面，

所述封裝件基板更包括：追加的平坦化層，佈置於所述支撐部件的所述第二面，並與所述佈線結構的突出的所述表面具有平坦的共面。

【第8項】一種封裝件基板，包括：

支撐部件，具有位於彼此相反的位置的第一面及第二面，並包括連接所述第一面及所述第二面的腔室，且包括具有從所述第一面及所述第二面分別突出的第一佈線圖案及第二佈線圖案的佈線結構；

第一平坦化層及第二平坦化層，分別佈置於所述支撐部件的所述第一面及所述第二面，所述第一平坦化層與所述佈線結構的突出的所述第一佈線圖案的表面具有平坦的共面，所述第二平坦化層與所述佈線結構的突出的所述第二佈線圖案的表面具有平坦的共面；

導電跡線，佈置在所述第一平坦化層上而與所述第一佈線圖案連接，且具有位於與所述腔室重疊的區域的接觸部分以及位於與所述第一佈線圖案重疊的區域的佈線部分；

連接部件，具有絕緣部件和再佈線層，所述絕緣部件以覆蓋所述導電跡線的方式佈置於所述支撐部件的所述第一面上，所述再佈線層佈置於所述絕緣部件上而與所述導電跡線連接；以及

絕緣樹脂層，以使所述第二佈線圖案暴露的方式佈置於所述支撐部件的所述第二面上，

其中所述絕緣部件包括第一絕緣層，所述第一絕緣層以所述絕緣部件覆蓋所述導電跡線的方式佈置於所述支撐部件的所述第一面上，

其中所述再佈線層包括再佈線圖案及再佈線通孔，所述再佈線圖案設置在所述第一絕緣層上，所述再佈線通孔連接所述再佈線圖案與所述導電跡線且貫通所述第一絕緣層的至少一部分，以及

其中所述導電跡線的所述佈線部分與所述支撐部件的所述第一佈線圖案具有表面接觸。

**【第9項】** 如申請專利範圍第8項所述的封裝件基板，其中所述佈線結構包括：貫通孔，貫通所述支撐部件，並連接所述第一佈線圖案及所述第二佈線圖案。

**【第10項】** 如申請專利範圍第9項所述的封裝件基板，其中所述貫通孔具有中間區域，所述中間區域的截面積小於所述貫通孔與所述第一佈線圖案及所述第二佈線圖案連接的截面積。

**【第11項】** 一種封裝件基板，包括：

支撐部件，具有位於彼此相反的位置的第一面及第二面，並包括連接所述第一面及所述第二面的腔室，且具有連接所述第一面及所述第二面的佈線結構；

導電跡線，與所述佈線結構直接接觸，並具有位於與所述腔室重疊的區域的接觸部分；

連接部件，具有絕緣部件和再佈線層，所述絕緣部件以覆蓋所述導電跡線的方式佈置於所述支撐部件的所述第一面上，所述再佈線層佈置於所述絕緣部件上且與所述導電跡線連接；

絕緣樹脂層，佈置於所述腔室的內部側壁及所述支撐部件的所述第二面，且所述絕緣樹脂層具有暴露所述絕緣部件的開口；

上部佈線層，佈置在所述絕緣樹脂層中的位於所述支撐部件的所述第二面的區域上，並連接於所述支撐部件的所述佈線結構。

**【第12項】** 如申請專利範圍第11項所述的封裝件基板，其中所述絕緣樹脂層中的位於所述支撐部件的所述第二面的所述區域具有平坦的表面。

**【第13項】** 一種封裝件基板製造方法，包括如下步驟：

製備支撐部件，所述支撐部件具有位於彼此相反的位置的第一面及第二面，並具有分別位於所述第一面及所述第二面的第一佈線圖案及第二佈線圖案以及連接所述第一佈線圖案及所述第二佈線圖案的貫通孔；

在所述支撐部件形成連接所述第一面及所述第二面的腔室；

在所述支撐部件的腔室佈置金屬塊，其中，所述金屬塊的一面位於所述支撐部件的所述第一面的高度水平；

利用包封用樹脂將所述金屬塊固定於所述支撐部件的所述腔室；

形成導電跡線，所述導電跡線在所述支撐部件的所述第一面與所述第一佈線圖案連接，並具有位於所述金屬塊的一面的接觸部分；

以覆蓋所述導電跡線的方式，在所述支撐部件的所述第一面上形成具有連接於所述導電跡線的再佈線層的連接部件；以及

從所述支撐部件去除所述金屬塊。

【第14項】如申請專利範圍第13項所述的封裝件基板製造方法，其中所述第一佈線圖案從所述第一面突出，

製備所述支撐部件的步驟包括如下步驟：形成與所述第一佈線圖案的表面具有平坦的共面的平坦化層。

【第15項】如申請專利範圍第13項所述的封裝件基板製造方法，其中佈置所述金屬塊的步驟包括如下步驟：

在載體膜上佈置所述支撐部件，以使所述支撐部件的所述第一面與所述載體膜相接；

將所述金屬塊佈置於暴露於所述支撐部件的所述腔室的所述載體膜部分。

【第16項】如申請專利範圍第13項所述的封裝件基板製造方法，其中固定所述金屬塊的步驟包括如下步驟：

利用所述包封用樹脂形成覆蓋所述支撐部件的所述第二面的絕緣樹脂層。

【第17項】如申請專利範圍第16項所述的封裝件基板製造方法，其中在形成所述絕緣樹脂層的步驟以後更包括如下步驟：

在所述絕緣樹脂層上形成上部佈線層，以使所述上部佈線層與所述第二佈線圖案連接。

【第18項】如申請專利範圍第13項所述的封裝件基板製造方法，其中在去除所述金屬塊的步驟以後，所述包封用樹脂殘留於所述腔室的內部側壁。

【第19項】如申請專利範圍第13項所述的封裝件基板製造方法，其中所述金屬塊利用與構成所述導電跡線的金屬不同的金屬形成。

【第20項】如申請專利範圍第13項所述的封裝件基板製造方法，其中形成所述導電跡線的步驟包括如下步驟：

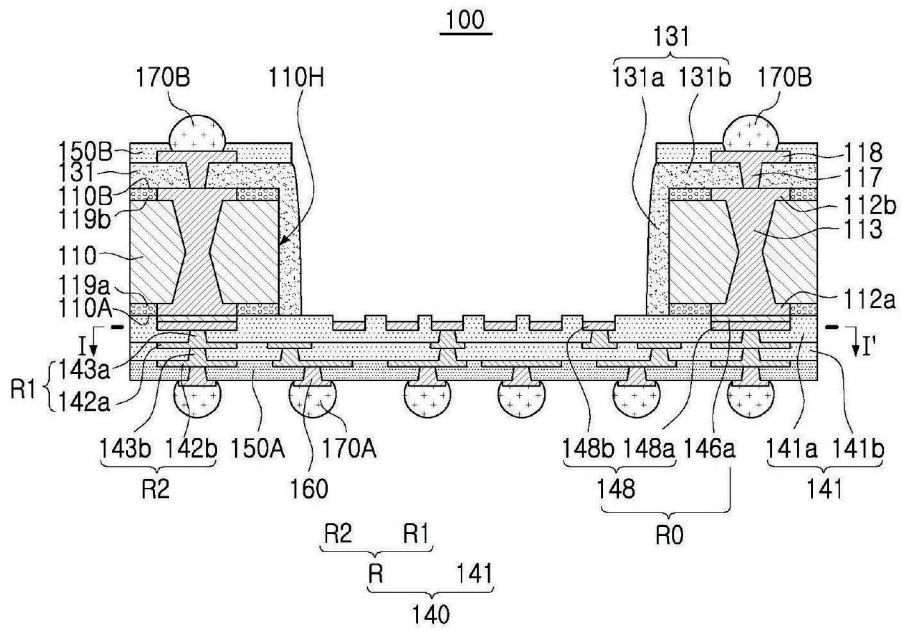
形成利用與所述金屬塊的金屬不同的金屬形成的第一金屬層；

在所述第一金屬層上形成第二金屬層。

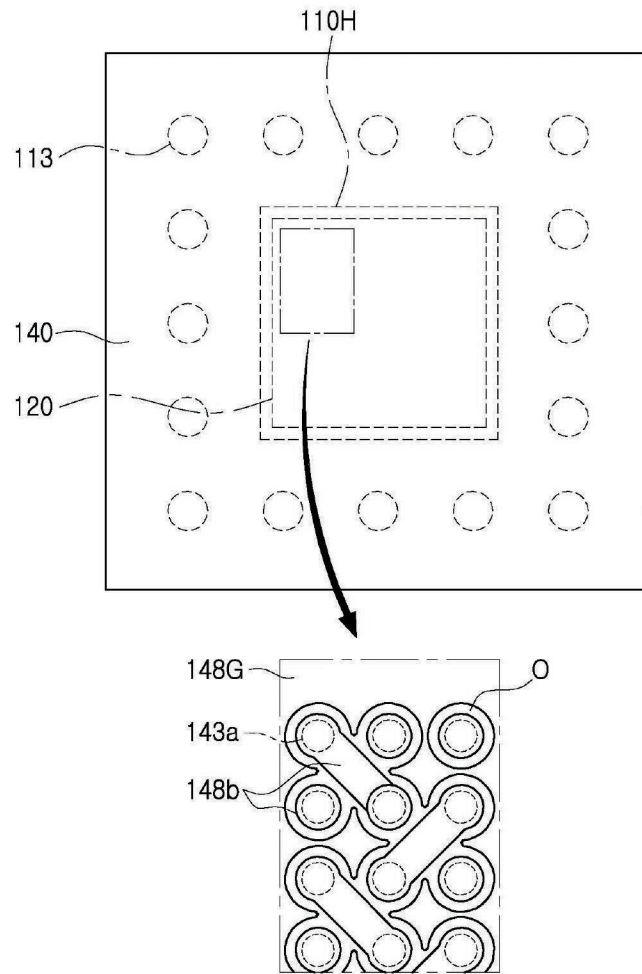
【第21項】如申請專利範圍第20項所述的封裝件基板製造方法，其中在去除所述金屬塊的步驟以後，更包括如下步驟：

去除所述第一金屬層，以使所述第二金屬層在所述接觸部分暴露。

【發明圖式】

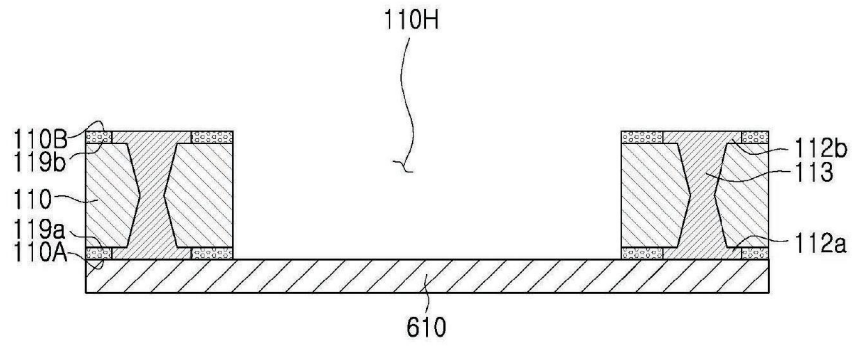


【圖 1】

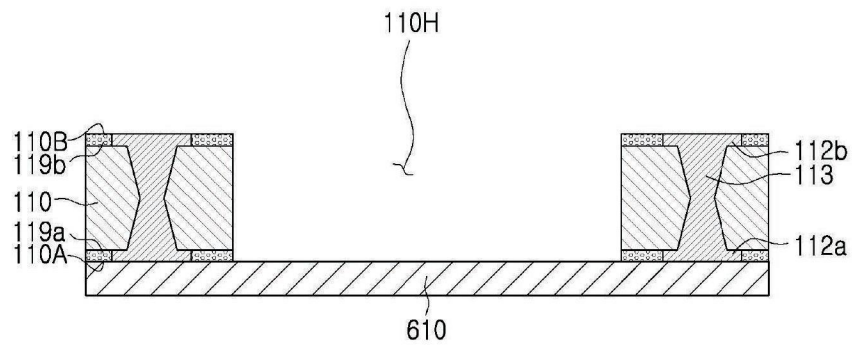


【圖 2】

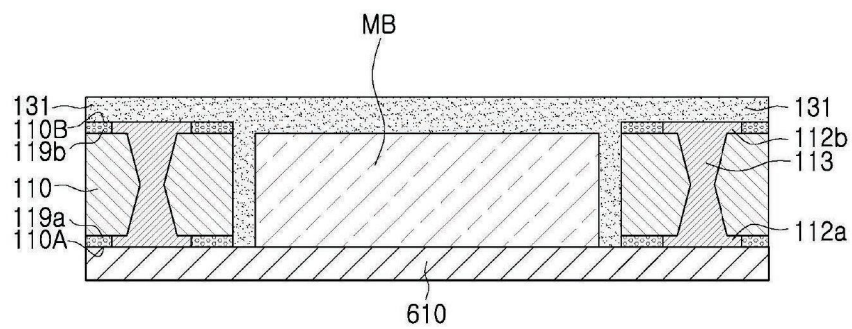




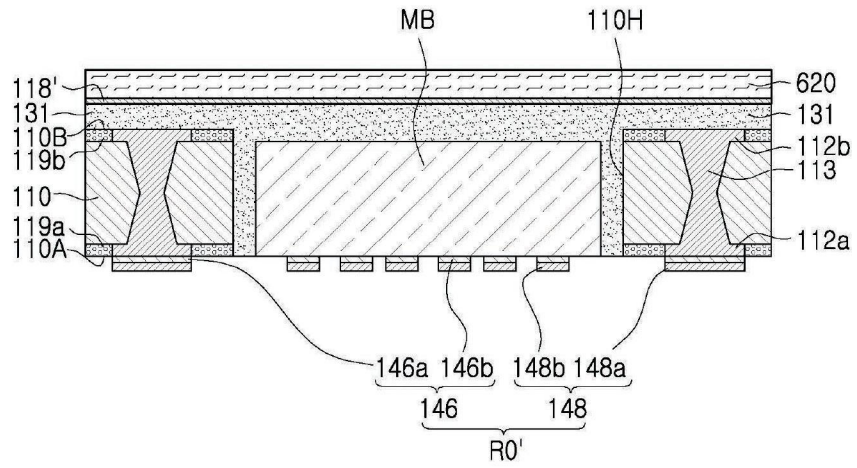
【圖 4b】



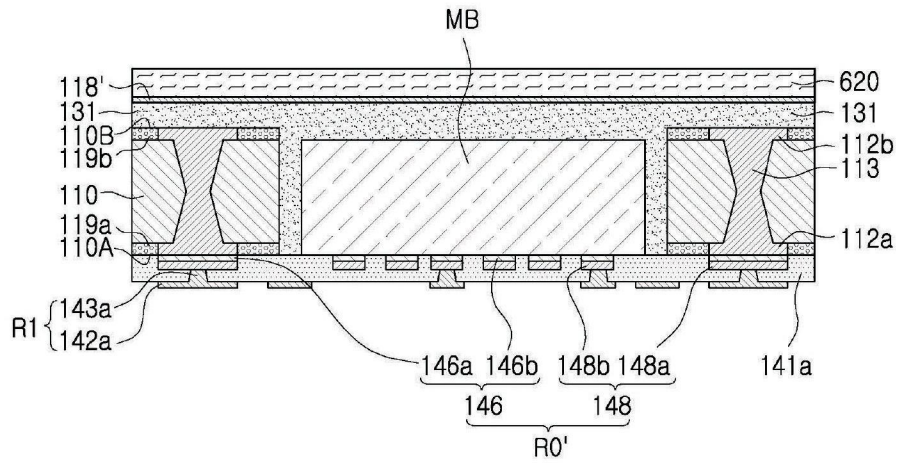
【圖 4c】



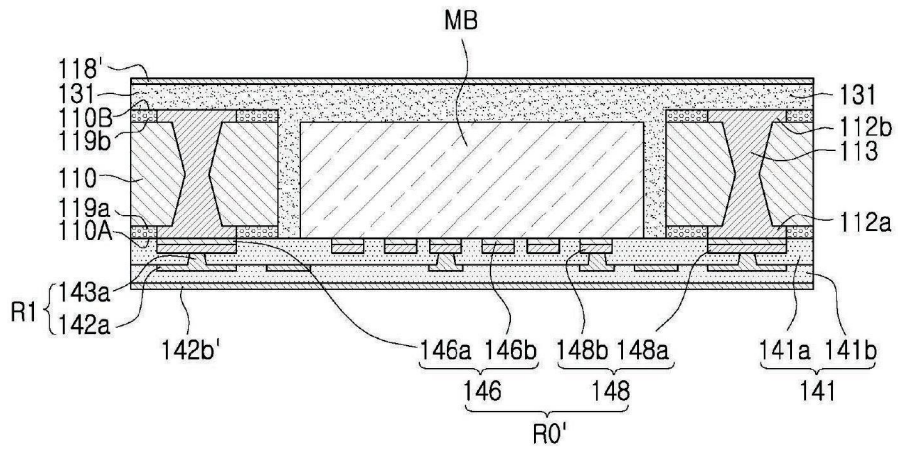
【圖 4d】



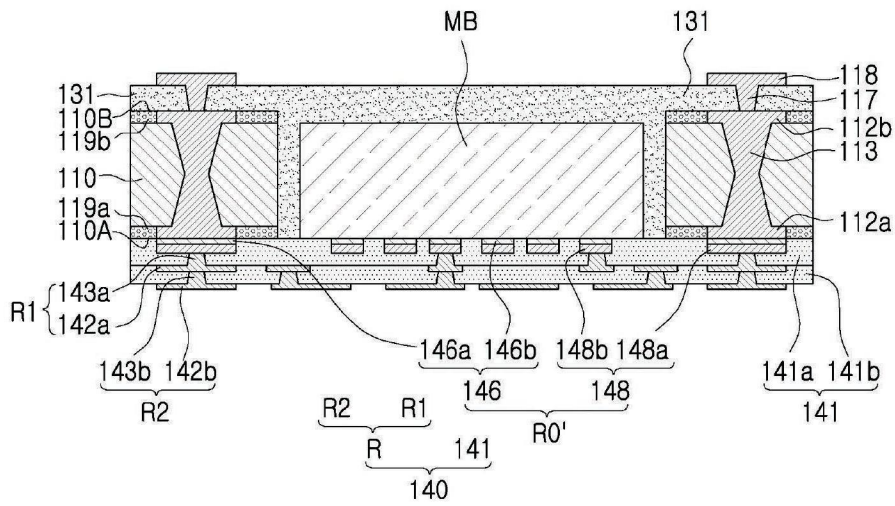
【圖 5a】



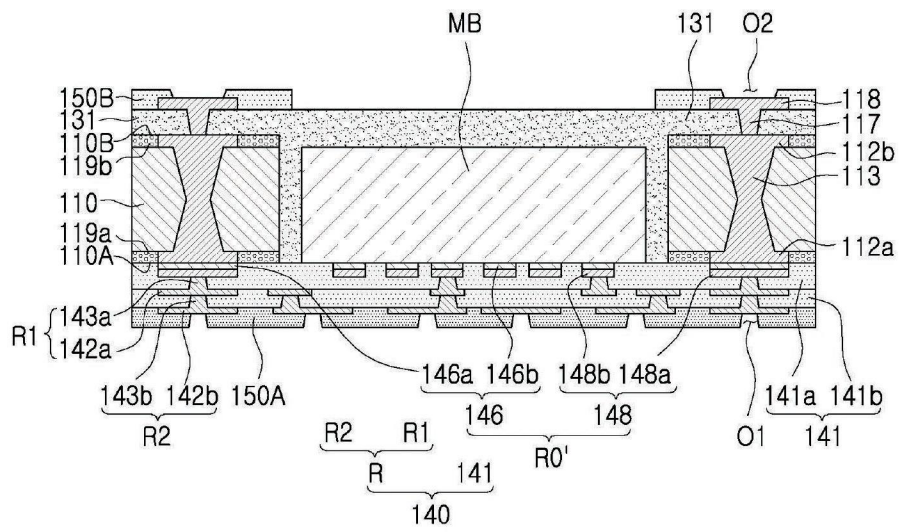
【圖 5b】



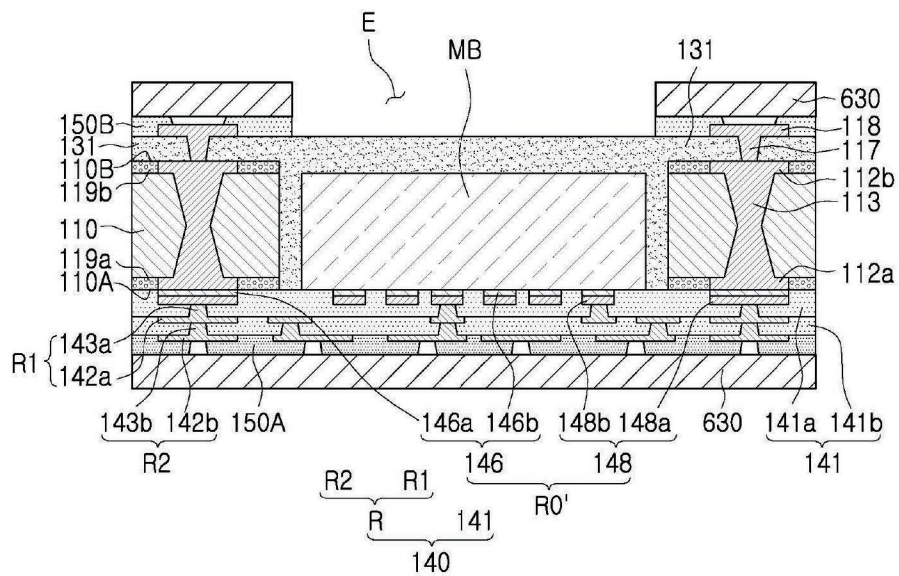
【圖 5c】



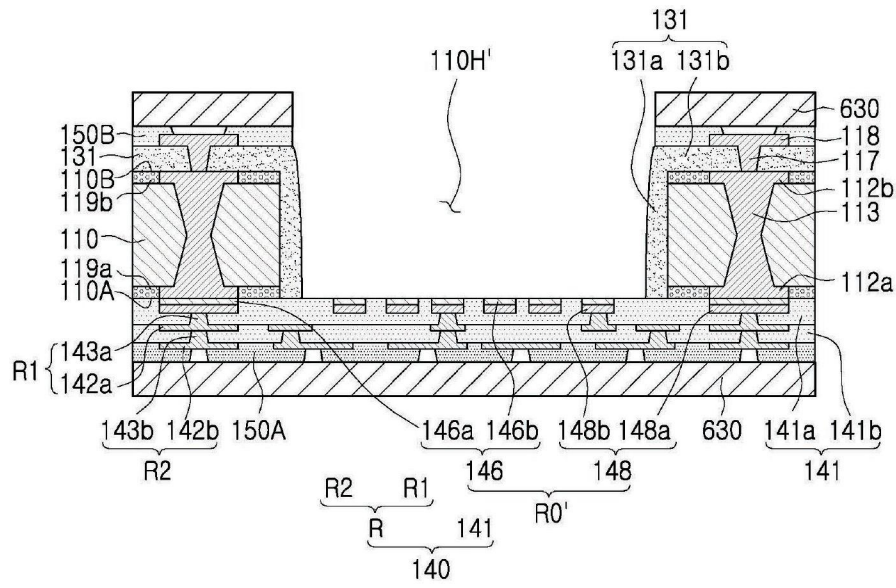
【圖 5d】



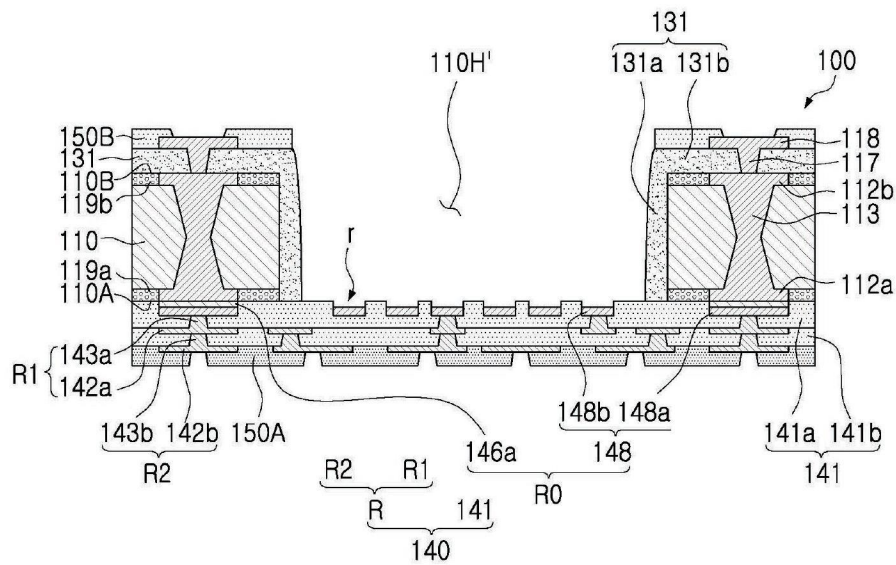
【圖 6a】



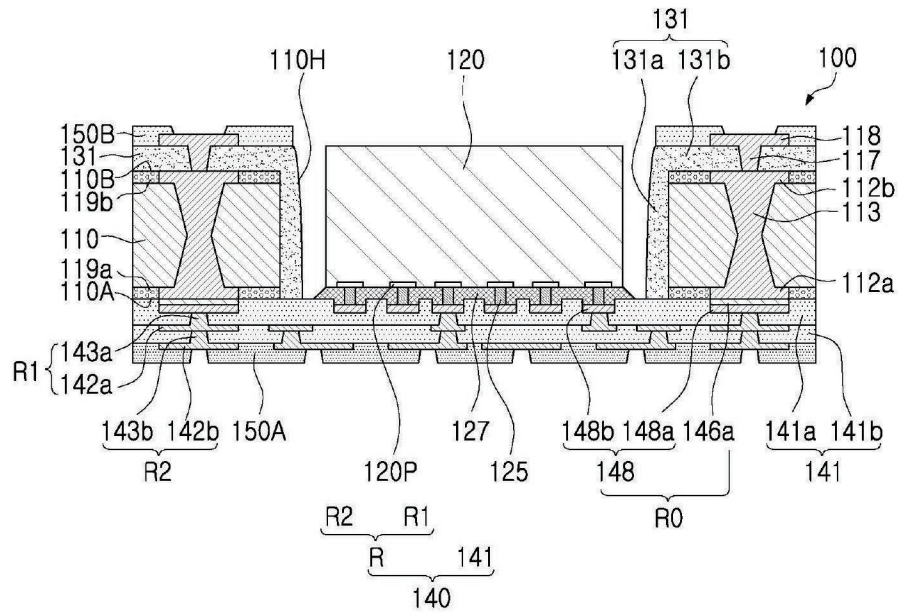
【圖 6b】



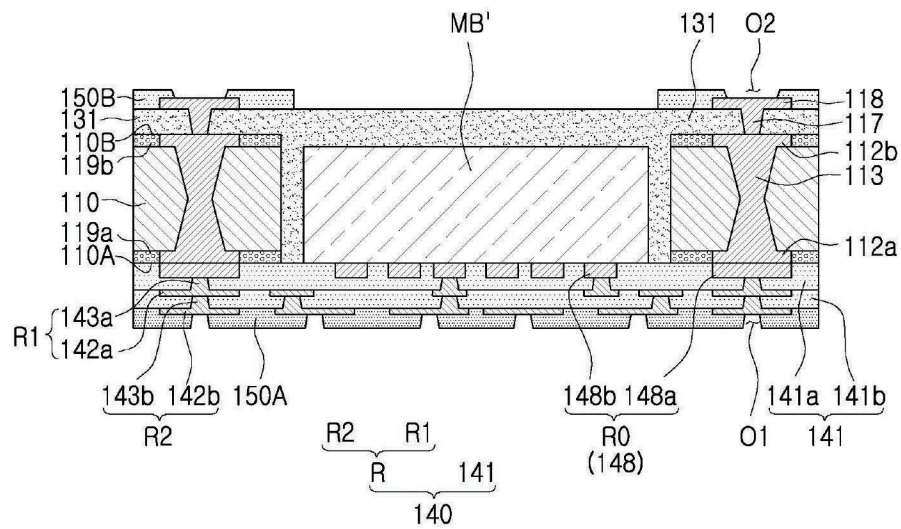
【圖 6c】



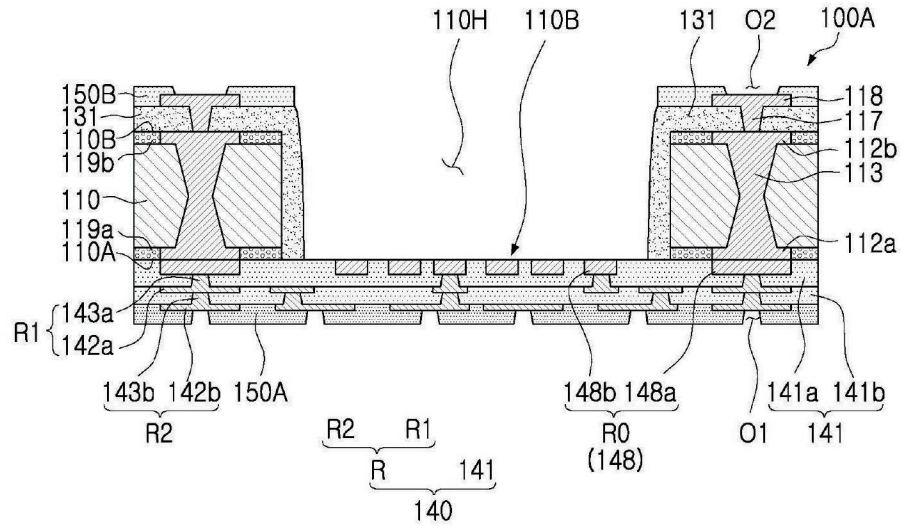
【圖 6d】



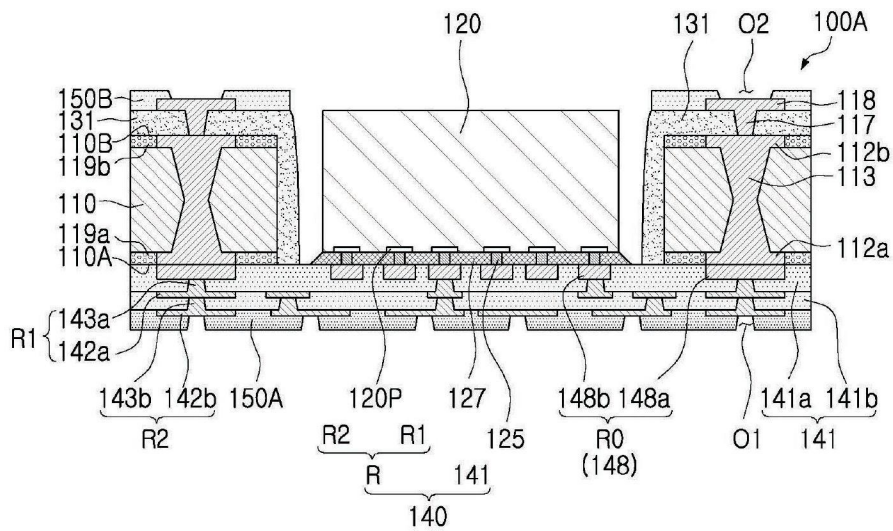
【圖 7】



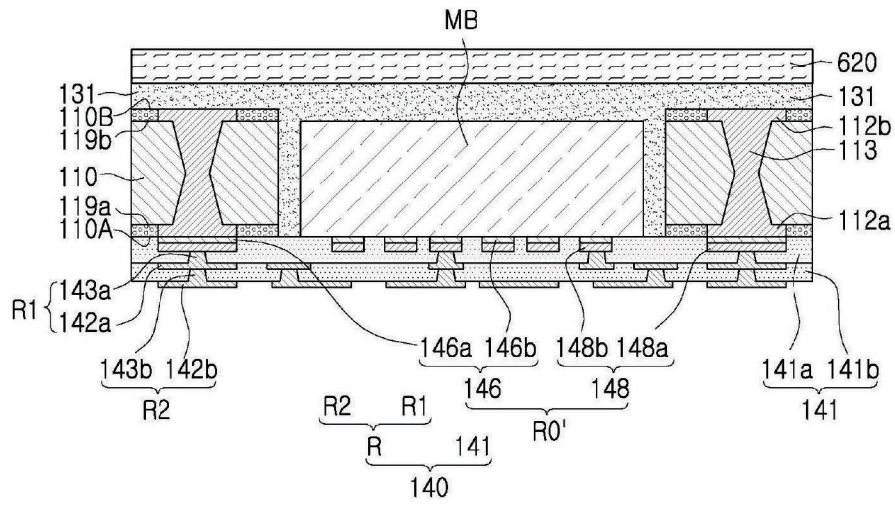
【圖 8a】



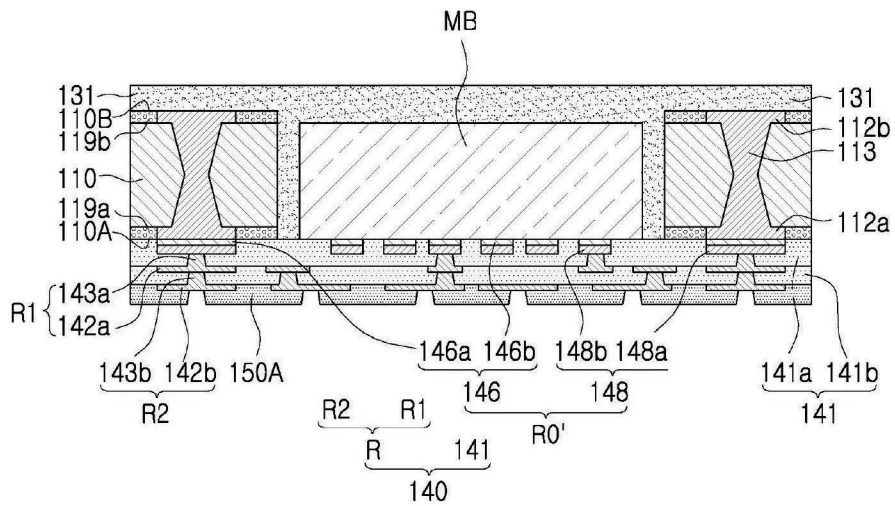
【圖 8b】



【圖 9】



【圖 10a】



【圖 10b】

