

**BREVET D'INVENTION**

N° 901.350

Classif. Internat.: *H01L*Mis en lecture le: **21-06-1985**

MINISTRE DES AFFAIRES ECONOMIQUES

LE Ministre des Affaires Economiques,

*Vu la loi du 24 mai 1854 sur les brevets d'invention**Vu le procès-verbal dressé le 21 décembre 84 à 14 h 35**au greffe du Gouvernement provincial d'Anvers***ARRÊTE :**

Article 1. - Il est délivré à la Sté dite : ITT INDUSTRIES BELGIUM S.A.
Chaussée de Neerstalle 56-70, 1190 Bruxelles

repr. par Mme. CH. Dubois, Francis Wellesplein 1,
2018 Anvers

un brevet d'invention pour Méthode pour préparer un dispositif semiconduc-
teur avant d'y déposer un métal
(Inv. : P. Bloch)

Article 2. - Ce brevet lui est délivré sans examen préalable, à ses risques et périls, sans garantie soit de la réalité, de la nouveauté ou du mérite de l'invention, soit de l'exactitude de la description, et sans préjudice du droit des tiers.

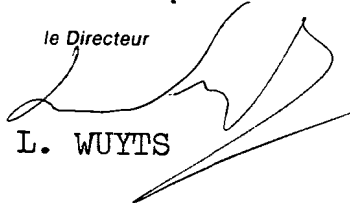
Au présent arrêté demeurera joint un des doubles de la spécification de l'invention (mémoire descriptif et éventuellement dessins) signés par l'intéressé et déposés à l'appui de sa demande de brevet.

Bruxelles, le 21 juin

19 85

PAR DELEGATION SPÉCIALE

le Directeur


L. WUYTS

901350

ITT INDUSTRIES BELGIUM
Société Anonyme

Chaussée de Neerstalle 56-70

B - 1190 BRUXELLES
Belgique

METHODE POUR PREPARER UN DISPOSITIF SEMICONDUCTEUR
AVANT D'Y DEPOSER UN METAL

Inventeur : P. BLOCH

G

-2-

La présente invention se rapporte à une méthode pour préparer un dispositif semiconducteur avant d'y déposer un métal, par exemple de l'aluminium, ladite méthode comprenant les étapes de déposer d'une couche d'oxyde de silicium dopé sur ledit dispositif semiconducteur, de faire des fenêtres prédéterminées dans ladite couche d'oxyde de silicium dopée et de refluer (reflow) ledit oxyde de silicium dopé, au moins les parties dudit dispositif semiconducteur exposées au travers des dites fenêtres étant recouvertes par une couche de matériau protecteur pendant ladite étape de reflux.

Une telle méthode est déjà connue dans la technique, par exemple par la demande de brevet européen O 081 226-A2. Généralement, lorsqu'un métal, par exemple de l'aluminium, doit être déposé sur un dispositif semiconducteur pour fournir des connexions électriques ou pour former des électrodes de condensateurs, les parties du dispositif qui ne doivent pas venir en contact avec ce métal sont protégées par une couche isolante d'oxyde de silicium. Là où le métal doit venir en contact avec le dispositif semiconducteur, des fenêtres sont faites dans la couche d'oxyde de silicium par gravure. Cette opération produit des arêtes rugueuses dans la topographie de surface de la couche d'oxyde de silicium qui peuvent occasionner par la suite des étranglements ou des cassures non souhaités dans la couche de métal déposée. On sait que dans le cas où la couche isolante d'oxyde de silicium est dopée, par exemple avec du phosphore, ces arêtes rugueuses peuvent être rendues lisses par une opération appelée reflux qui consiste à cuire

la couche d'oxyde de silicium dopé. Cependant, pendant cette opération de reflux, les ions de l'oxyde de silicium dopé peuvent contaminer des régions sous-jacentes, par exemple un drain ou une source d'un transistor. Selon la méthode connue, une telle contamination est évitée en formant une couche de matériau protecteur, constituée de nitrure de silicium, au moins sur les parties du dispositif qui ne sont pas exposées au travers des fenêtres, avant d'effectuer l'étape de reflux. Il est à noter qu'une couche de nitrure de silicium déposée sur le dispositif semiconducteur peut provoquer des contraintes non souhaitées dans ce dernier. Pour cela, une couche d'oxyde de silicium est généralement présente entre le substrat semiconducteur et la couche de nitrure de silicium.

Un but de la présente invention est de fournir une méthode du type décrit ci-dessus, mais qui ne requiert pas l'utilisation de nitrure de silicium.

Suivant l'invention, ce but est atteint par le fait que la présente méthode comprend l'étape d'oxyder ledit dispositif semiconducteur, au moins dans les dites fenêtres avant ladite déposition de ladite couche d'oxyde de silicium dopé, de façon à former ladite couche de matériau protecteur.

De cette façon, l'utilisation de nitrure de silicium est évitée.

Une autre caractéristique de l'invention est qu'après ladite étape de reflux, elle comprend les étapes successives de déposer une couche d'oxyde de silicium sur ladite couche d'oxyde de silicium dopé et ladite couche de matériau protecteur, de faire des secondes fenêtres dans les dites fenêtres mentionnées premièrement, au travers de la dite couche déposée d'oxyde de silicium et de ladite couche de matériau protecteur, et de déposer ledit métal sur le dispositif ainsi formé.

Cette seconde couche d'oxyde de silicium isole la couche d'oxyde de silicium dopé du métal, empêchant ainsi cet oxyde d'attaquer le métal.

L'invention se rapporte aussi à un dispositif semiconducteur réalisé conformément à la méthode ci-dessus.

Les buts et caractéristiques de l'invention décrits ci-dessus ainsi que d'autres et la manière de les obtenir deviendront plus clairs et l'invention elle même sera mieux comprise, en se référant à la description suivante d'un exemple de réalisation de l'invention pris en relation avec les figures 1 à 5 qui montrent les étapes principales successives d'une méthode selon l'invention pour préparer un dispositif semiconducteur avant d'y déposer un métal, les parties constituant de ce dispositif n'étant pas dessinées à l'échelle.

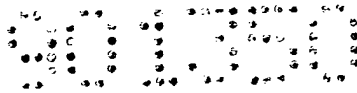
Référence est d'abord faite à la Fig. 1 qui représente un dispositif semiconducteur consistant en un transistor MOS réalisé sur une puce constituée d'un substrat P- 1, c'est-à-dire un substrat P légèrement dopé. Le transistor est électriquement isolé de dispositifs voisins par un oxyde de silicium de champs 2 et comprend un puit N- 3 dans lequel deux régions 4 de matériau P+ sont diffusées. Ces régions 4 constituent le drain et la source du transistor. Une mince couche d'oxyde de silicium 5 ayant une épaisseur d'environ 700 Angstroem croît alors sur la surface supérieure des deux régions P+ 4 et un oxyde de porte 6 est formé sur la partie non recouverte restante du puit N- 3 entre ces deux régions P+ 4. Cet oxyde de porte 6 est ensuite recouvert d'une couche de polysilicium 7 qui constitue la porte du transistor. Une couche 8 d'oxyde de silicium dopé négativement avec du phosphore et généralement appelée P-silox est alors déposée sur tout le dispositif.

Ensuite, et comme représenté à la Fig. 2, des fenêtres 9 sont faites dans la couche de P-silox 8 au moyen d'un masque dit sur-dimensionné (non montré) et par un procédé de photolithographie classique, un matériau gravant l'oxyde de silicium étant utilisé pour enlever le P-silox 8. Comme

ce matériau de gravure attaquerait aussi l'oxyde de silicium non dopé, il est nécessaire de contrôler soigneusement la gravure du P-silox afin que les oxydes de silicium sous-jacents 2, 6 et plus particulièrement la mince couche 5 ne soit pas affectés. A cette fin, on utilise pour l'oxyde de silicium dopé, un matériau gravant ayant une vitesse de gravure qui est plus grande que pour l'oxyde de silicium non dopé, et le chronométrage de l'opération de gravure est soigneusement contrôlé. On utilise, par exemple, un matériau de gravure disponible dans le commerce qui a une vitesse de gravure de 5000 Angstroem/minute pour un P-silox avec une concentration en phosphore de 12% et une vitesse de gravure de 600 Angstroem/minute pour un oxyde de silicium non dopé. En pratique, l'opération de gravure est arrêtée avant que tout le P-silox ne soit enlevé. Une étape de reflux (reflow) est alors exécutée sur le P-silox pour rendre lisse les arêtes rugueuses de sa topographie de surface produites par l'opération de gravure précédente. L'étape de reflux consiste à cuire la puce dans une atmosphère sèche contenant de l'azote à environ 900 à 1000 degrés centigrade et pour une période de 10 minutes. En général, le reflux sera exécuté à des températures allant de 800 à 1100 degrés centigrade avec des durées correspondantes allant de 4 heures à 1 minute.

La couche d'oxyde de silicium 5 couvrant la surface supérieure du substrat 1 protège ce dernier contre la contamination par des ions négatifs libérés par le P-silox 8 pendant l'étape de reflux. En effet, si la couche d'oxyde de silicium est affectée pendant la gravure du P-silox, des dispositifs parasites, par exemple une diode ou une résistance, peuvent être formés, comme cela apparaîtra plus clairement dans ce qui suit.

En supposant que la couche d'oxyde de silicium 5 ait été affectée pendant la gravure du P-silox 8, par exemple à cause d'une gravure qui a duré trop longtemps, le nombre d'ions



-6-

négatifs (phosphore) qui pénètrent dans les régions P+ 4 est dépendant de l'épaisseur restante de la couche d'oxyde de silicium 5 et de la température de l'étape de reflux. Ces ions négatifs sont principalement concentrés immédiatement en dessous de la surface supérieure du substrat. Si le degré de dopage par ces ions négatifs est plus grand que le degré initial de dopage par les ions positifs des régions P+ 4, une diode qui a ses électrodes entre la surface supérieure et le fond des régions P+ 4 peut être formée dans chacune de ces régions 4. D'autre part, si le degré de dopage par ces ions négatifs est plus faible que le degré initial de dopage par les ions positifs des régions 4, la différence de dopage entre la surface supérieure et le fond peut quand même être suffisante pour former une résistance dans chacune des régions P+ 4.

Référence est maintenant faite aux Figs. 3 et 4 qui montrent des étapes suivantes précédant la déposition d'aluminium.

La Fig. 3 montre l'étape de déposition d'une couche 10 d'oxyde de silicium non dopé sur tout le dispositif. Cette étape est nécessaire pour éviter que le P-silox n'attaque l'aluminium.

Comme représenté à la Fig. 4, des fenêtres 11 sont faites dans les couches 10 et 5 d'oxyde de silicium au moyen d'un masque dit sous-dimensionné (non montré) et par un procédé photolithographique classique. Ces fenêtres 11 sont situées dans les fenêtres précédentes 9 de façon à ce que la couche de p-silox 8 soit complètement entourée d'oxydes de silicium 10, 5 et 2. De plus, la couche d'oxyde de silicium 10 n'a pas d'arêtes rugueuses car elle est appliquée sur le p-silox 8 et suit donc la topographie de surface de ce dernier. Pour ces raisons, lorsqu'une couche d'aluminium 12 (Fig. 5) est déposée sur la couche d'oxyde de silicium 10, il n'y a pas de risque de produire des étranglements et/ou des cassures dans la couche de métal et il n'y a pas de danger que le métal soit attaqué par le P-silox car ce dernier ne touche pas l'aluminium.

CP

-7-

Il est à noter que la couche d'aluminium 12 est déposée sur tout le dispositif et vient en contact avec les régions P+ 4 au travers des fenêtres 11. Un motif (non montré) peut alors être formé sur la couche d'aluminium 12 au moyen d'un procédé photolithographique classique.

Bien que les principes de l'invention aient été décrits ci-dessus en se référant à des exemples particuliers, il est bien entendu que cette description est faite seulement à titre d'exemple et ne constitue aucunement une limitation de la portée de l'invention.

REVENDEICATIONS

1. Méthode pour préparer un dispositif semiconducteur (1) avant d'y déposer un métal (12), par exemple de l'aluminium, ladite méthode comprenant les étapes de déposer

une couche d'oxyde de silicium dopé (8) sur ledit dispositif semiconducteur, de faire des fenêtres prédéterminées (9) dans ladite couche d'oxyde de silicium dopé et de refluer (reflow) ledit oxyde de silicium dopé, au moins les parties dudit dispositif semiconducteur (1) exposées au travers des dites fenêtres (9) étant recouvertes par une couche de matériau protecteur (5) pendant ladite étape de reflux, caractérisée par le fait qu'elle comprend l'étape d'oxyder ledit dispositif semiconducteur, au moins dans les dites fenêtres (9) avant ladite déposition de ladite couche d'oxyde de silicium dopé (8), de façon à former ladite couche de matériau protecteur (5).

2. Méthode selon la revendication 1, caractérisée par le fait que la réalisation des dites fenêtres (9) est effectuée par gravure du dit oxyde de silicium dopé (8) par des moyens de gravure ayant une vitesse de gravure pour cet oxyde de silicium dopé (8) qui est plus grande que pour ladite couche de matériau protecteur (5).

3. Méthode selon la revendication 1, caractérisée par le fait qu'après ladite étape de reflux, elle comprend les étapes successives de déposer une couche d'oxyde de silicium (10) sur ladite couche d'oxyde de silicium dopé (8)

et ladite couche de matériau protecteur (5), de faire des secondes fenêtres (11) dans les dites fenêtres (9) mentionnées premièrement, au travers de la dite couche déposée d'oxyde de silicium (10) et de ladite couche de matériau protecteur (5), et de déposer ledit métal (12) sur le dispositif ainsi formé.

4. Méthode selon la revendication 1, caractérisée par le fait que l'étape de reflux consiste à cuire ladite couche d'oxyde de silicium dopé (8) dans une atmosphère contenant de l'azote à une température prédéterminée allant d'environ 800 à 1100 degrés centigrade et pour une durée prédéterminée correspondante allant d'environ 4 heures à 1 minute.

5. Méthode selon la revendication 1, caractérisée par le fait que la couche d'oxyde de silicium dopé (8) est dopée négativement.

6. Méthode selon la revendication 5, caractérisée par le fait que la couche d'oxyde de silicium dopé négativement (8) comprend du phosphore.

7. Dispositif semiconducteur, caractérisé par le fait qu'il est réalisé conformément à la méthode de chacune des revendications précédentes.

Soit un total de 9 pages

Anvers, le 21 décembre 1984
ORIGINAL

Par procuration de :
ITT INDUSTRIES BELGIUM,
Société Anonyme



901300

ITT INDUSTRIES BELGIUM
Société Anonyme

FIG.1

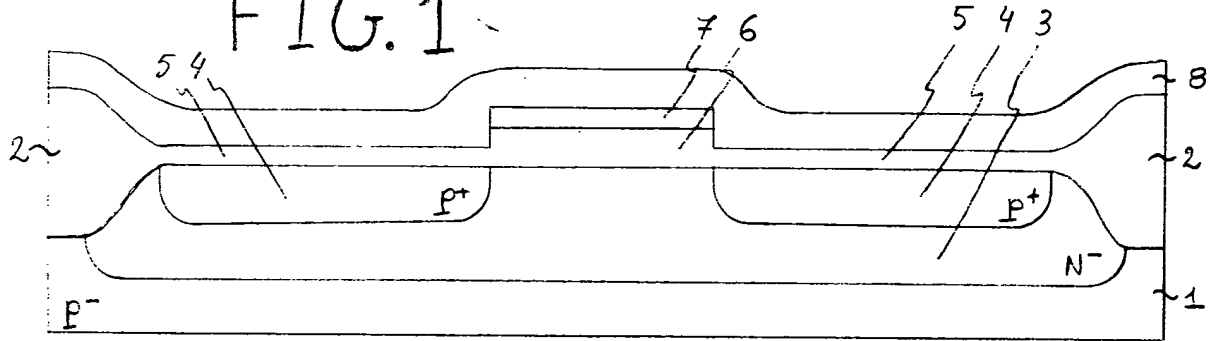


FIG.2

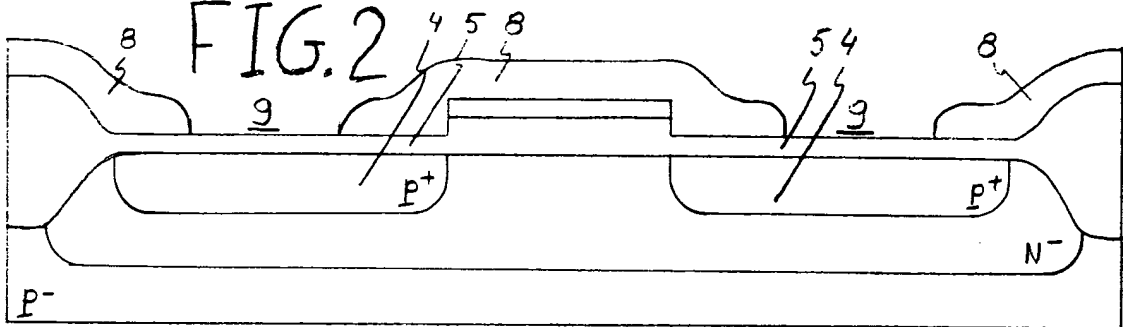


FIG.3

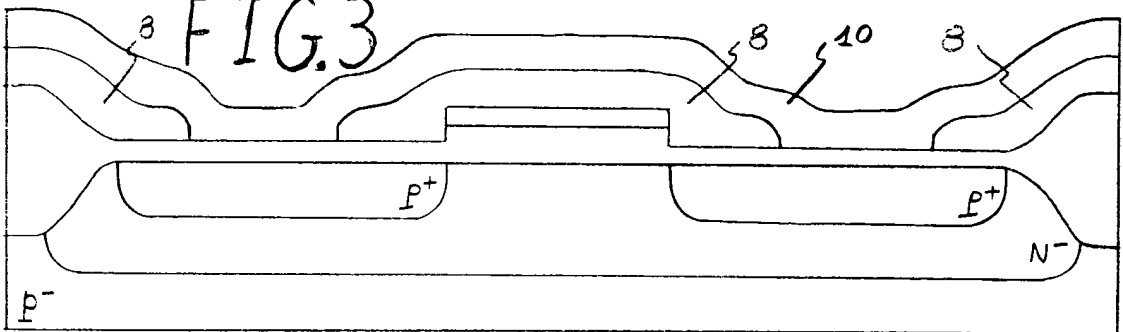


FIG.4

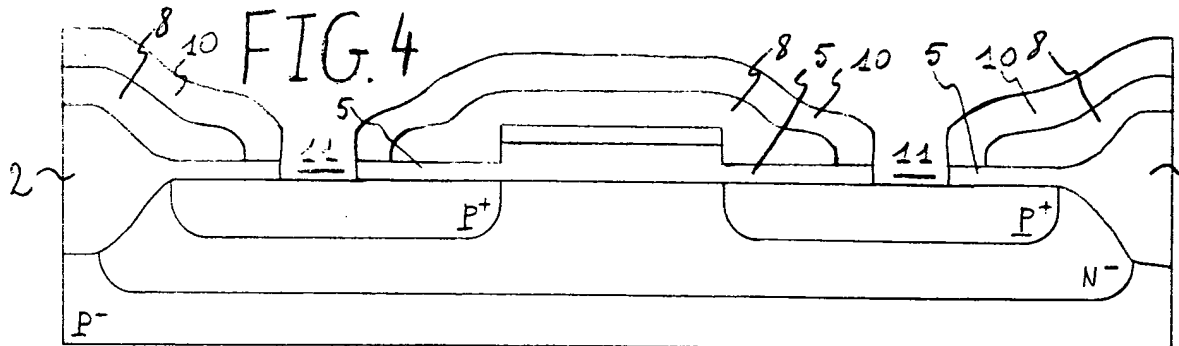
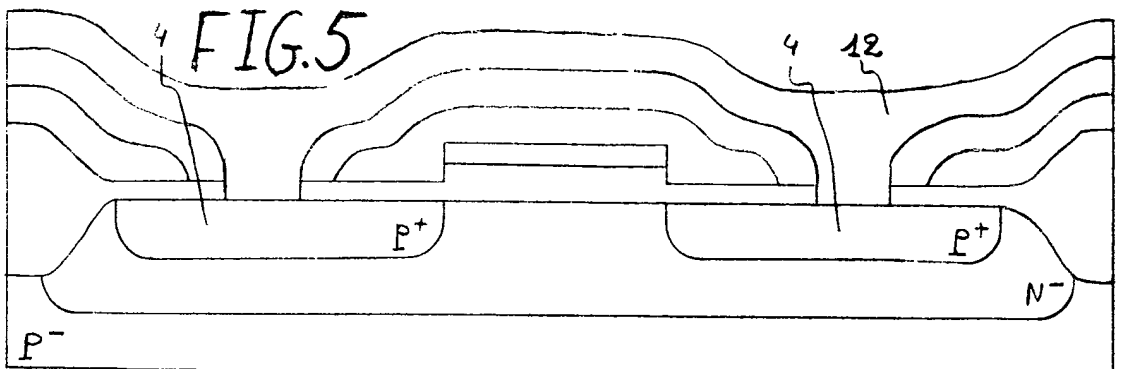


FIG.5



[Signature]

Anvers, le 21 décembre 1984
Par procuration de :
ITT INDUSTRIES BELGIUM, Société Anonyme