



(10) 授权公告号 CN 110313221 B

(45) 授权公告日 2023. 06. 06

(21) 申请号 201880008751.4

(22) 申请日 2018.01.16

(65) 同一申请的已公布的文献号
申请公布号 CN 110313221 A

(43) 申请公布日 2019.10.08

(30) 优先权数据
102017000744.6 2017.01.27 DE

(85) PCT国际申请进入国家阶段日
2019.07.26

(86) PCT国际申请的申请数据
PCT/EP2018/051009 2018.01.16

(87) PCT国际申请的公布数据
W02018/137972 DE 2018.08.02

(73) 专利权人 埃尔朗根-纽伦堡弗里德里希·
亚历山大大学
地址 德国埃朗根

(72) 发明人 格拉尔德·戈尔德
克劳斯·黑尔姆赖希
约翰内斯·赫尔贝尔
康斯坦丁·洛马金 马克·西佩尔

(74) 专利代理机构 北京集佳知识产权代理有限公司 11227
专利代理师 丁永凡 蒋静静

(51) Int.Cl.
H05K 1/02 (2006.01)
B29C 70/88 (2006.01)
H05K 3/12 (2006.01)
H05K 3/46 (2006.01)
B29C 64/112 (2006.01)
B29L 31/34 (2006.01)
B29K 105/00 (2006.01)
H05K 1/09 (2006.01)
H05K 1/18 (2006.01)
H05K 3/00 (2006.01)
H05K 3/40 (2006.01)

(56) 对比文件
US 2015201500 A1, 2015.07.16
US 2015201500 A1, 2015.07.16
US 2008143358 A1, 2008.06.19
US 2015295300 A1, 2015.10.15
US 2014231266 A1, 2014.08.21
US 2014209372 A1, 2014.07.31

审查员 杨呈祥

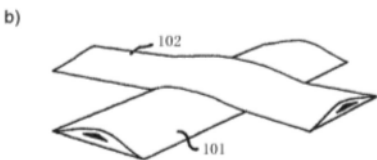
权利要求书3页 说明书10页 附图2页

(54) 发明名称

制造电子或电气系统的方法以及根据该方法制造的系统

(57) 摘要

本发明涉及一种用于制造电子或电气系统的方法,其中所述方法包括利用至少一以增材式方式工作的设备来无层地产生至少一种无层的空间结构(101、102),所述空间结构构成用于引导电磁波的,其中以无层方式产生的无层的空间结构包括:在空间的布置中同时或按顺序涂覆和/或去除一种或多种材料,由此部分地或完全地构成电子或电气系统。本发明还涉及一种根据上述方法制造的系统。



1. 一种用于制造电子或电气系统的方法,其特征在于,所述方法包括:利用至少一个以增材方式工作的设备来无层地产生至少一种无层的空间结构,所述空间结构构成用于引导电磁波,其中以无层方式产生的无层的所述空间结构包括:在空间的布置中同时或按顺序涂覆和/或去除一种或多种材料,由此部分地或完全地构成电子或电气系统,其中构建一个或多个信号线,所述信号线包括导轨,其中信号线和所述导轨具有扁平的钟形的横截面。

2. 根据权利要求1所述的方法,其特征在于,所述以增材方式工作的设备借助于打印法或借助于挤出法或借助于激光熔融法工作。

3. 根据权利要求2所述的方法,其特征在于,所述打印法是喷墨法、气溶胶喷射法、等离子尘埃法。

4. 根据权利要求1或2所述的方法,其特征在于,所述方法包括:同时或按顺序涂覆和/或去除一种或多种材料:磁性的材料、非磁性的材料、导电材料、不导电材料,和/或所述电子或电气系统包括电路载体。

5. 根据权利要求4所述的方法,其特征在于,所述材料是泡沫。

6. 根据权利要求4所述的方法,其特征在于,所述电子或电气系统由所述电路载体构成。

7. 根据权利要求1或2所述的方法,其特征在于,借助于所述方法构造无源器件和/或介电区域或导电区域。

8. 根据权利要求7所述的方法,其特征在于,所述无源器件是滤波器、耦合器、天线、电阻、电容、电感。

9. 根据权利要求8所述的方法,其中所述介电区域和所述导电区域以交替的顺序构成。

10. 根据权利要求1或2所述的方法,其特征在于,所述方法包括:提供或生产至少一个载体;以及在所述载体上无层地产生所述至少一种空间结构。

11. 根据权利要求10所述的方法,其特征在于,所述载体具有一种或多种电的和/或机械的和/或热的功能。

12. 根据权利要求10所述的方法,其特征在于,所述载体不导电地,导电地或在导电能力方面混合式地构造,和/或所述载体具有电路载体或模塑互连器件。

13. 根据权利要求12所述的方法,其特征在于,所述载体由电路载体或模塑互连器件构成。

14. 根据权利要求1或2所述的方法,其特征在于,所述信号线通过如下方式制造:首先制造或提供导电区域,在所述导电区域上施加介电区域,在所述介电区域上又产生一个或多个导轨,施加介电层,使得所述一个或多个导轨由所述介电层包围并且接着施加包套,所述包套至少部分地金属化和/或由电介质构成。

15. 根据权利要求14所述的方法,其特征在于,以对应于所述信号线的总宽度的宽度施加所述介电层,和/或所述介电层被施加为,使得所述介电层距所述导电区域的距离朝向所述导轨的横截面的边缘减小。

16. 根据权利要求14所述的方法,其特征在于,将至少部分金属化的包套与所述导电区域连接,使得形成在横截面视图中完全闭合的能导电的外罩。

17. 根据权利要求14所述的方法,其特征在于,一个或多个所述导轨与所述至少部分金属化的包套连接。

18. 根据权利要求14所述的方法, 其特征在于, 交叉地铺设多个信号线, 使得一个信号线在交叉区域中位于另一个信号线之上。

19. 根据权利要求18所述的方法, 其特征在于, 在位于上方的信号线下方的区域部分地由介电材料填充和/或在位于上方的信号线下方的区域中构成腔, 所述腔用导电材料和/或用导热材料填充。

20. 根据权利要求14所述的方法, 其特征在于, 所述电子或电气系统包括组件, 其中所述组件的缝隙由介电材料填充或借助于所述介电材料形成斜坡或隆起部, 以便补偿高度差。

21. 根据权利要求20所述的方法, 其特征在于, 所述信号线在所述介电材料上伸展。

22. 根据权利要求14所述的方法, 其特征在于, 以最短连线方式在两个或大于两个点之间产生所述信号线。

23. 根据权利要求20所述的方法, 其特征在于, 所有类型的组件的电集成仅通过增材法而不通过附加的工艺步骤进行。

24. 根据权利要求23所述的方法, 其特征在于, 所述附加的工艺步骤是焊接法。

25. 根据权利要求20所述的方法, 其特征在于, 所有类型的组件的机械集成通过在载体上固定, 通过在介电材料硬化前嵌入所述介电材料中, 通过叠印所述组件或通过用所述信号线遮盖来进行。

26. 根据权利要求20所述的方法, 其特征在于, 所述信号线与组件的电连接, 通过将所述信号线的包套与所述组件的壳体或与所述组件的接地端子接触以及将所述一个或多个导轨与组件的一个或多个信号端子接触来进行。

27. 根据权利要求26所述的方法, 其特征在于, 在组件边缘产生阻抗匹配的过渡部。

28. 根据权利要求1或2所述的方法, 其特征在于, 通过所述方法制造波导体。

29. 根据权利要求28所述的方法, 其特征在于, 所述波导体是空心导体和介电的波导体。

30. 根据权利要求29所述的方法, 其特征在于, 所述介电的波导体是光导体。

31. 根据权利要求1或2所述的方法, 其特征在于, 通过增材法和/或通过烧结法建立位置相关的导电性和/或材料特性, 所述导电性和/或材料特性沿着所制造的部分的纵向方向和/或横向方向发生改变。

32. 根据权利要求31所述的方法, 其特征在于, 所述材料特性是位置相关的介电特性。

33. 根据权利要求31所述的方法, 其特征在于, 所述所制造的部分是导体。

34. 根据权利要求1或2所述的方法, 其特征在于, 应用刚好一种增材法或使用多种不同的增材法, 这些方法产生所施加的材料的不同的涂覆厚度, 和/或使用一种或多种减材法。

35. 根据权利要求1或2所述的方法, 其特征在于, 整个方法在刚好一个生产机器中进行。

36. 根据权利要求1或2所述的方法, 其特征在于, 所述方法至少部分地按顺序执行并且在所述方法期间对所述电子或电气系统的至少一个元件进行至少一种功能测试。

37. 根据权利要求20所述的方法, 其特征在于, 在相同的步骤中进行信号线与组件的连接与所述信号线本身的制造。

38. 一种电子或电气系统, 所述电子或电气系统根据权利要求1至37中任一项所述的方

法制造。

制造电子或电气系统的方法以及根据该方法制造的系统

技术领域

[0001] 本发明涉及一种用于制造电子或电气系统的方法。

背景技术

[0002] 从现有技术中已知的是,光化学地制造电路板。在此,平面的板通过光刻工艺来加工,所述平面的板由介电衬底构成,所述介电衬底在一侧上或两侧上用铜薄膜覆层,使得产生导电的和导电的层。将光敏感的光刻胶的薄层施加到金属化的板的表面上。接着,通过具有板的带状导线的期望的布线图的掩膜进行光刻胶的曝光。根据光刻胶的类型,光刻胶的被曝光的区域或者未被曝光的区域在液体中是可溶的并且借助于所述液体移除,使得存在铜薄膜的用光刻胶覆层的区域并且还存在不是这种情况的区域。

[0003] 以这种方式预处理的板随后引入蚀刻溶液中。在此,移除未由光刻胶覆层的区域,而不移除由光刻胶覆盖的区域,因为光刻胶是耐蚀刻溶液的。以这种方式得到对应于掩膜的导线图案。

[0004] 通过逐层地粘结以这种方式产生的板与位于中间的介电薄膜,产生具有多于两个能导电的板或层的电路板。这些层的电连接借助于所谓的通孔或过孔进行,其中其是穿过板的孔,在另外的工艺步骤中将所述孔的内壁金属化,以便建立能导电的连接。

[0005] 此外,用于制造电路板,冲压技术和铺线技术以及丝网印刷技术是从现有技术中已知的方法。

[0006] 由于组件接口的表面密度提高,为了进行电连接必须提高层的数量,以便遵循针对宽度和间距的受生产所决定的设计规则。替选地,必须使用盲孔(blind via)或埋孔(buried via)。盲孔是将外层与内层连接的不通孔,埋孔是两个内层的通孔,其从外层不可见。盲孔以及埋孔是总是形成信号路径中的干扰部位的通孔。对此的背景是,高频技术的特性除了与相应的材料特性相关以外,还与结构的或导线横截面的几何形状相关。

[0007] 由于组件接口的表面面积提高而引起的需要大量的所需的电连接造成:并非所有组件接口或并非所有电连接能够直接地连接到同一层中,而是需要层变换,也就是说电连接经受一个或多个层变换。

[0008] 图5示出电路板的这种从现有技术中已知的构造。附图标记D表示介电区域,其分别在两侧上设有带状导线,所述带状导线例如通过上文提到的光刻法得到。示例性示出的是两个带状导线L1和L2,其中带状导线L1仅在第一层中伸展而带状导线L2在点P1和P2处进行从第一层到位于其下方的第二层的变换或相反从第二层到第一层的层变换并且位于点P1和P2之间的部段在第二层中延伸。

[0009] 此外,不利的是,电路板以其平坦的层结构转移到安装在其上的、三维的组件或至应用环境的连接件上。这在现有技术中通过键合和焊接连接实现。所述处理方式是对于具有当前已经使用的频率的信号而言无法再令人满意地实现。除此之外,通过开头提到的蚀刻技术的制造工艺无法确保,达到对于高频所需的小的结构宽度。

[0010] 能够在装配之前的最后的加工步骤之后才测试根据现有技术制造的电路板的指

定特性。整个电路的功能测试是在装配之后才可行。键合线用于接触不具有壳体的IC,然而寄生电感进而是干扰部位。在两个或更多个传输信道之间的串扰大多在组件边界处发生,因为在此接口结构彼此间特别近。此外,接口几何形状和铺设图案是预设的并且仅能够由研发者在串扰方面受限地进行优化。

[0011] 根据现有技术的电路板生产需要从结构化的衬底成为已装配的电路载体的多个单一工艺步骤。在此,每次机器变换(层的压缩,钻出通孔,电镀,装配等)伴随着工件的重新配准进而伴随着与一定的位置不准确性。最后,已知的电路板的另一缺点在于,高的功率密度伴随着相应高的加热。为了将热量导出,必须将附加的结构,例如热过孔或铜片引入电路板中。这能够在不利的材料组合的情况下和与其相关联的不同的热膨胀系数的情况下造成电路板的层的裂纹和/或脱层。

发明内容

[0012] 本发明基于的目的是,提供一种方法,借助于所述方法能够以相对简单的方式和方法并且灵活地制造具有相对于已知的系统干扰部位的数量减少的电子系统。优选地,本发明基于的目的是,提供一种方法,借助于所述方法能够提供适合于高频技术的系统或适合于高频技术的电路布置。

[0013] 所述目的通过根据本发明的方法实现。有利的设计方案在下文中描述。

[0014] 据此提出,所述方法包括:无层地产生至少一个无层的空间结构,所述空间结构能够引入一个或多个电磁波。所述方法利用至少一个增材法或利用至少一个根据增材法工作的设备进行,其中无层地产生无层的空间结构包括:在空间布置中同时或顺序地涂覆和/或去除一种或多种材料,由此部分地或全部地制造电子或电气系统。

[0015] 根据本发明制造的结构或系统构成为或适合于,使得能够借助于所述结构或借助于所述系统将电磁波优选引导到特定路径上。由此,本发明不涉及仅构成用于引导电流的结构和系统,而是涉及如下结构和系统,借助于其仅能够或至少也能够优选有针对性地引导电磁波,这不排除:附加地引导载流子,也就是说,例如电流流动是可行的。

[0016] 本发明的一个优选的应用领域是用于数据传输率的高频技术和/或系统。

[0017] 一种或多种材料例如能够是导电的和/或不导电的材料和/或具有特殊的磁性特性和/或电特性的材料。

[0018] 优选地,所述结构的制造在任意的空间布置中进行。

[0019] 电子或电气系统能够具有电路载体或由所述电路载体构成。

[0020] 将术语“无层”和术语“在空间布置中”理解为,空间结构不一定逐层地制造,也就是说二维地制造,尽管这也是可行的,而是与层无关地制造。换言之,并非受限制制造一个层,随后制造下一个层等,然后将其彼此连接,而是进行空间的、即三维的结构的构造。

[0021] 通过根据本发明的方法可行的是,在施加所述组件之前,期间或之后,在任意的空间布置中,通过必要时在用于电气和/或电子电路的任意成型和具有任意类型的载体上同时或按顺序涂覆和/或去除传导的或不传导的材料和/或其他材料,制造面向功能的传导的或不传导的空间结构,所述空间结构具有尽可能任意的、尤其关于生产装置的生产能力优化的横截面几何形状。代替严格逐层的处理方式,根据本发明至少局部地三维地构造材料并且并非仅仅在面中、即二维地构造材料。

[0022] 如果将载体用作为衬底,那么所述载体能够以位于一个平面中的方式或三维地构成。

[0023] 一种或多种增材法能够是打印法或3D打印法,尤其是喷墨法、等离子尘埃(plasmadust)法、气溶胶喷射法,或者是挤出法,或者是激光熔化法。本发明也包括任意其他增材法,例如“熔融沉积成型”(FDM)。为了制造系统也能够应用多种不同的增材法。关于气溶胶喷射法参照US 8,640,975,其描述这种方法或微型气溶胶喷射法,这种方法同样能够在本发明的范围内应用。

[0024] 在本发明的一个优选的设计方案中,借助于所述方法构造一个或多个波阻适当的导线和/或导轨和/或优选无源器件,尤其滤波器和/或耦合器和/或天线和/或介电的和/或能导电的区域。这些区域能够以交替的或另外的顺序构造。

[0025] 所述方法还能够包括提供或生产至少一个载体以及在所述载体上无层地产生至少一个空间结构。因此,例如可考虑的是,在任意成型和具有任意类型的载体上通过顺序适当的介电的和能传导的区域来构造波阻适当的导线、导轨以及优选无源器件。在此,例如能够涉及滤波器、耦合器、天线等。

[0026] 载体例如也能够是电路载体,如从现有技术中例如根据图5已知的那样。

[0027] 载体能够由塑料、金属(例如铝)或陶瓷构成或具有这些材料。所述载体已经能够装配有器件和/或导轨或未装配。

[0028] 关于这一点要指出的是,如果没有另作说明,术语“传导”意味着“导电”。

[0029] 还要指出的是,术语“一个”和“一”不强制性地表明有关元件的刚好一个,尽管这也包括在本发明内,而是也包括有关元件的多个。同样要指出的是,多个元件的应用也包含仅存在刚好一个元件并且使用关于元件的单数个也包括所述元件的多个。

[0030] 载体能够不导电地,导电地或在导电能力方面混合式地,也就是说局部传导并且局部不传导地构造。所述载体例如能够由电路载体,如电路板构成或由MID(模塑互连器件,molded interconnected device)构成或者具有电路载体或MID(模塑互连器件)。

[0031] 载体同样能够依照根据本发明的方法或依照其他方法制造或已依照所述方法制造。

[0032] 载体能够具有或提供一个或多个电的和/或机械的和/或热的功能性。通过适合的材料或结构例如能够确保要构造的电路的加热和/或从所述电路中散热。

[0033] 载体能够实施仅一个机械功能,其方式是,所述载体形成衬底,也就是说形成用于系统的基础。所述载体替代地或附加地能够包含电功能结构,例如天线、连接件、共振器、接地面等。所述载体也能够用于容纳组件,如IC,所述组件在制造连接结构,如导线等之前放置在载体上或放置在载体的腔室中。

[0034] 在本发明的一个特别优选的设计方案中,通过所述方法以如下方式制造至少一个保持横截面的,也就是说波阻适当的导线,尤其信号线:首先制造导电区域,在所述导电区域上涂覆介电区域,在所述介电区域上又产生一个或多个导轨,施加另一介电区域,使得一个或多个导轨由介电的包套包围并且接着施加另一包套,所述另一包套已至少部分金属化的或被至少部分地金属化或者以其他方式是能导电的和/或由电介质构成。为了制造这种导线,优选应用气溶胶喷射法。然而也考虑其他增材法,借助于所述增材法能够产生介电的和能导电的区域。

[0035] 信号线能够具有内导线和外导线。信号线能够具有上述构造或也能够具有与其不同的构造。

[0036] 还可考虑的是,保持横截面的,也就是说波阻适当的导线,尤其信号线通过如下方式制造:制造介电区域,在所述介电区域中不存在或存在至少一个导轨,并且施加包围介电区域的包套,所述包套已至少部分金属化的或被至少部分地金属化和/或由电介质构成,其中将前述步骤部分地或全部地同时或依次执行。

[0037] 原则上,导线的制造能够按顺序(将一种材料在另一种材料之后涂覆),通过构成彼此紧靠的片状区域来进行,或也能够同步地进行,其方式是,同时施加不同材料。

[0038] 借助于根据本发明的方法能够制造任意器件,例如插头、插座、保持件等。耦合器,天线,例如螺旋天线、喇叭型天线等也能够借助于根据本发明的方法制造。

[0039] 优选提出,以对应于导线的总宽度的宽度施加介电包套和/或施加介电包套和/或介电包套被施加为,使得所述介电包套距导电区域的距离朝向导线的导线横截面的边缘减小。这通过选择性地施加电介质实现。

[0040] 还有利的是,将至少部分金属化的包套与导电区域连接,使得形成导线或信号线的在横截面视图中完全闭合的能导电的外罩。

[0041] 通过所描述的方法,所有导线横截面类型能够等效于与常见形式如带状导线、共面导线、差分导线等地产生。

[0042] 可考虑的是,根据载体的或位于其下方的结构的特征存在介电层作为导线的支承部,以便实现更好的附着或补偿不平坦性。

[0043] 优选地,导线具有纵向均匀的导线横截面,也就是说横截面在长度上不改变。与此不同,导线或其包套能够在上侧或下侧上在特定部位处断开,以便例如实现与载体、其他导线或组件的电耦合并且形成分支部位。

[0044] 还可行的是,在导线内部的导轨彼此间的间距自身或与距包套的外部的金属化部的间距一起被选择为,使得可借助于所使用的工艺以最小公差制造的间距刚好是最显著地影响导线波阻的间距。

[0045] 根据本发明可行的是,产生扁平的(高度<宽度)导线或信号线。

[0046] 尤其(然而不仅如此)这种扁平的构型允许在没有附加的支撑结构的情况下的交叉。这种交叉也包括在本发明内。在此,导线的横截面几何形状优选保持不变,也就是说,即使在交叉区域中也不发生改变。由此,不产生干扰部位,也就是说在信号路径中没有反射。根据现有技术由于逐层的布置,在导线的交叉区域中,导线以及具有与导线不同的横截面的通孔的层变换是必要的——如从图5中中所看到的那样——,而根据本发明不用考虑这些要求,因为不再严格逐层地工作。可考虑的是,例如首先生产第一导体并且随后生产第二导体,所述第二导体与第一导体交叉,这以三维地进行工作为前提,因为第二导体在交叉区域中必须铺设在第一导体之上。在导体的所述有利的实施方式中,这低串扰地是可行的。

[0047] 原则上,导线能够任意地伸展,即平行地伸展,以任意角度交叉地伸展,在不同平面中伸展,在不同的空间方向中伸展等,而不会相互影响。

[0048] 由于所述方法的灵活性,能够将任意的导线组成部分连结到组件的任意选择的接触部位处。

[0049] 优选地,根据本发明的结构完全不具有通孔或钻孔,因为所述通孔或钻孔的存在

不是强制性必需的。这样能够防止干扰部位。

[0050] 为了克服较大的高度差,能够附加地施加材料。在此,能够将空腔完全地用材料填充。也可考虑,在材料中形成阴模,以及空心区域,所述空心区域随后用其他材料填充。优选地,用可传导的材料进行所述填充。以这种方式能够形成导体,所述导体与导线或信号线相比具有更大的横截面,使得例如能够使用这种具有高的载流能力的导体来供给电流或供给功率。

[0051] 替代于传导材料或除了传导材料之外,也能够将能导热的或传热的固态的、液态的、气态的材料引入空腔中,使得从系统中的散热是可行的。这样能够例如在所制造的系统 and 冷却体或载体之间进行换热。

[0052] 电导线以及放热结构在此能够不仅水平地或竖直地引导,而且能够在任意空间方向中引导。这相应地适用于所制造的导线或信号线。

[0053] 优选地提出,所述方法在组件的机械和/或电气集成的范围内除了增材法以外完全不具有附加的工艺步骤,例如焊接或键合。

[0054] 为了经由组件边界进行电接触可能会发生:必须克服缝隙或高度差。缝隙例如能够由介电材料填充并且高度差例如借助于介电材料例如以斜坡或其他隆起部的形式补偿。在以这种方式施加的介电材料上于是能够产生一个或多个导线,如信号线等。

[0055] 优选地,导线,尤其是信号线以最短连线方式产生,也就是说在两个连接点之间的最短路径上产生。

[0056] 在另一实施方式中可考虑的是,所有类型的组件的机械集成通过固定在载体上,通过在介电材料硬化之前嵌入其中,通过叠印(Überdrucken)组件或通过用导线,尤其信号线遮盖来进行。

[0057] 此外能够提出,导线,尤其信号线与组件的电连接,通过将导线的金属包套与组件的壳体或与组件的接地端子接触以及通过信号导体在信号端子上的接触来进行。以这种方式能够波阻适当地引导每个导线或信号线直至相应的组件边界。在组件边界处能够如此产生通过根据本发明的增材法在阻抗方面匹配于所述组件的过渡部。在此,能够使用导线的能导电的包套,以便将连接销相对于彼此屏蔽,使得串扰本身在组件端子处最小。

[0058] 通过本发明可制造任意电气和电子系统,如导线或组件。这样,能够根据所述方法制造无源器件和/或波导体,尤其空心导体和介电的波导体,如光波导。介电的波导体仅在相应的部位处使用具有如下相对介电常数的电介质,所述相对介电常数与环绕的电介质的相对介电常数不同。通过施加金属层能够将所述电介质相对于彼此屏蔽。

[0059] 还能够提出,通过增材法和/或通过选择性烧结法制造载体的和/或系统的位置相关的导电能力和/或材料特性。因此,在不同部位处能够产生位置相关的,也就是说位置变化的导电能力或其他材料特性。由此,实现导电能力的逐步的过渡。所述过渡随后能够作为借助于传统技术不可实现的电路元件使用,例如用于实现低反射的终端电阻。同样由此能够构造新型的耦合器,其方式是:不同的导电能力的区域用作为位置不相关的耦合部。

[0060] 本发明包括如下情况:借助于刚好一种增材法执行所述系统的制造。然而也可考虑使用多种不同的增材法,所述增材法必要时产生所施加的材料的不同的涂覆厚度。这样,例如可考虑的是,针对精细的结构,如导体,例如使用气溶胶喷射法。辅助地,能够使用更大程度地进行涂覆的方法,例如熔融沉积成型法(FDM)。所述方法例如能够被应用于制造载

体,以便改变载体几何结构,提高所述系统的总构造高度,构造支撑结构或集成其他功能结构。

[0061] 其他加工工具的使用也是可考虑的并且包括在本发明内。实例为发射激光或铣削,以便减材地实现功能结构。减材法还能够用于,将已经制造的元件例如信号线或已经被接触的器件与总电路即所述系统再次断开或移除,例如用于实现功能检查,或在功能检查未通过的情况下使用。

[0062] 优选地,根据本发明的方法借助于与在现有技术中已知的情况相比明显更少的工艺步骤就可胜任。优选地,在刚好一个生产机器中增材地产生介电的和能导电的区域并且装配和连接所述组件。省去机器变换和随之带来的附加的配准公差。除此之外,减少了光刻工艺固有的制造成本,如材料、配备成本、物流成本、机器成本和贮存成本。根据本发明的方法的机器成本明显低于常见的电路板生产的机器成本。

[0063] 根据本发明的方法是保护资源的,因为仅在对于所述系统随后的功能所需要的位置处涂覆材料。与在光刻生产的当前应用的方法中不同,省去电镀工艺并且不会出现呈过量的铜面积形式的材料浪费。

[0064] 单个机器的相对明显更小的生产能力通过如下方式补偿或过度补偿:省去机器变换,也就是说节约运输时间、临时贮存时间和配备时间。此外,能够通过使同类的机器并行来扩大生产能力,这不仅带来材料流充足的优点,而且机器和产品在样品生产和批量生产中是相同的。由此,降低了样品的成本并且节约了大量的研发时间、生产转运时间和测试时间进而降低了产品引入时间。另一独特的优点是,在将新的产品引入市场时在时间方面和数量方面近似可自由制定地提高产量和最小化伴随着其发生的在此阶段的在其他方面极大的经济风险。

[0065] 有利的是,至少部分地按顺序执行所述方法和在所述方法期间进行对电子系统的至少一个元件的至少一个功能测试。

[0066] 完全地或至少部分地按顺序构造连接结构,能够实现:在制造过程的每个时间点对每个所制造的或所放置的电路元件或组件进行功能测试。如果设有在生产期间测量电的实际变量例如导线波阻或滤波器侧沿位置的可行性,那么能够从中计算出用于生产设施的调整变量,由此可实现功能决定性的参数的调节从而实现全新的质量水平。以类似的方式能够通过生产并行的模拟提供调整变量。同时,总成本降低,因为不需要接下来对这样生产的电路载体进行质量保证。如果在生产期间信号线的或组件的功能测试未通过,那么能够附加地产生新的信号线作为替代,而不必剔除和丢弃总电路或所有的电路载体。同样,测试为有缺陷的组件或IC保留在电路载体中并且被叠印。如果设有附加的加工可行性如铣头或激光器,那么能够将现有的连接断开并且补充新的替代结构。

[0067] 所有这些措施在所述系统的或电路载体的生产过程期间是可行的,并且在生产结束之后是不可行的,这带来前述优点并且实现及早的干预。

[0068] 在功能检查之前、期间或之后,尤其在查明功能故障之后能够进行组件和导线的选择性的移除、添加或替换以及功能结构的减材式或增材式的改型。

[0069] 优选地提出,导线与组件的连接与导线本身的制造借助于相同的步骤或相同的制造法进行。在此与在常规工艺如焊接或键合中相比在信号路径中产生明显更少的干扰部位,所述常规工艺在此优选完全不被使用。通过替代所述单独的制造步骤,也节约了其生产

时间和生产成本。

[0070] 通过在相应的组件端子或接触面处产生能导电的包套的方式,能够显著地降低进行干扰的电串扰。在常规的电路载体中,仅能够在电路载体本身中,然而无法直接在组件端子处影响串扰。

[0071] 组件、导线等能够在几何方面任意放置进而也能够根据机械或热方面定向。所述组件、导线被完全嵌入,使得信号线能够在组件上方或下方引导,由此显著地提高集成密度。此外,由此用于浇注所述组件的附加的工艺步骤变得多余。

[0072] 附加地,借助于根据本发明的制造法可行的是,在制造过程之前、期间或之后装配并且接触组件。这首先实现,构造并且测试关键的电路部件,并且仅在部分电路的功能测试已通过的情况下继续进行制造过程。由此,专门在IC中能够动用明显成本更低的、未测试的裸芯片。所述裸芯片设有连接结构,被测试并且仅在测试成功的情况下与其他IC或电路部件连接,所述连接结构总归对于电路的之后的功能是需要。

[0073] 通过根据本发明的打印技术的方法能够匹配波阻适当的信号线的横截面,使得导线波导尽可能不敏感地对生产过程中的公差做出反应。此外,相对于多层电路板的决定性的优点是,不必部段式地在进行信号跨接的参考电位层之间的信号层中铺设导轨。替代于此,能够尽可能直接地铺设分别具有自身的参考电位结构的每个导线,而在此不改变横截面进而不改变导线波阻。

[0074] 复杂电路的拆开,不再通过损害信号的多个层之间的层变换实现,而是通过相对于彼此绝缘的和屏蔽的信号线的交叉实现。因为每个信号线能够是非常扁平的并且通过生产方法具有有利的形状,所以在没有附加的支撑或桥接结构的情况下多个导线的交叉是可行的。由于进行屏蔽的包套,相邻的信号线的少量串扰是固有的。预设的信号运行时间能够通过所述形状的相应长的信号线或通过不同介电常数的材料实现。

[0075] 通过根据本发明的方法得到的系统或电路载体允许:通过至组件的简单地待制造的、波阻适当的连接导线和过渡部实现整体上低反射的信号路径。总衰减与导体长度、所使用的材料和制造特定的表面粗糙度相关,其中对于典型的导线长度而言主要优点是较少反射。

[0076] 此外,借助于常规的工艺无法实现的无源组件,如低反射的终端电阻或具有位置相关的耦合系数的耦合器能够通过材料特性,例如传导能力的梯度产生。

[0077] 新的拓扑需要不太复杂的设计过程,因为关于要进行连接的端子的信息足以用于制造电路。不必再寻找各个导轨的因常规的、面向层的构造而造成的、损害信号整体性的路径引导(routing)。由此可行的是,使设计过程更大程度地面向其他主要方面。这例如包括组件放置、放热、EMV等,由此实现集成密度更高的优化的电路。

[0078] 此外,能够印上连接面或者将较大的隆起部金属化,所述连接面或隆起部例如用作与其他电路载体或组件的接触结构。

[0079] 关于这一点要指出的是,术语“组件”和“器件”同义地表示相同的元件。

[0080] 术语“区域”能够涉及层,也就是说二维的组织或也涉及三维结构。

[0081] 本发明还涉及一种电子或电气系统,其根据根据本发明的方法制造。

[0082] 所述系统或结构的有利的特性也是本发明的特征,只要所述特征涉及所述系统或结构。

[0083] 所述系统或结构例如是电路载体,然而本发明不局限于此。

[0084] 如上文所描述的那样,根据本发明制造的结构或系统构成为,使得借助于所述结构或借助于所述系统能够将电磁波优选引导到特定路径上。由此,本发明不涉及仅构成用于引导电流的结构或系统,而是涉及如下结构或系统,借助于其能够优选有针对性地仅引导电磁波或至少引导电磁波,这不排除,附加地引导载流子,也就是说例如电流流动是可行的。

[0085] 根据本发明的结构和根据本发明的系统优选应用在高频技术中。

[0086] 有利的是,所述系统具有至少一个保持横截面的,也就是说波阻适当的导线,尤其信号线,所述导线具有至少一个导电区域,至少一个设置在所述导电区域上的介电区域和至少一个包套,其中在所述介电区域中嵌入一个或多个导轨并且所述包套是至少部分金属化的,如这在上文中详细描述那样。

[0087] 在此优选提出,导线的外罩与导电区域连接,使得存在封闭的包套。

[0088] 系统也能够具有至少一个保持横截面的,也就是说波阻适当的导线,尤其信号线,所述导线具有介电区域,不具有或具有至少一个位于其中的导轨和至少一个包套,所述包套是至少部分地金属化的。

[0089] 可考虑的是,导线中的多个导线上下叠置地伸展,使得产生一个或多个交叉区域,其中优选也在交叉点处存在沿导体的纵向方向恒定的导线横截面,也就是说不因交叉而产生横截面变化。所述系统能够具有一个或多个能够空间上扩展的组件,如天线、连接件、共振器,所述组件通过增材法电地和/或机械地集成。

[0090] 在另一实施方式中提出,所述系统具有至少一个载体,其中优选提出,载体具有一个或多个电的和/或机械的和/或热的功能性,这带来上述优点。

[0091] 通过使用借助于根据本发明的方法产生的自由度和/或通过有针对性地产生位置相关地不同的材料组成或密度,能够尤其通过位置相关的电特性实现特定的功能,或者优化或替代传统的组件或其连接部的电的、机械的或热的特性(导电能力梯度、波槽、位置相关的耦合系数、耦合器等)。通过产生或施加由适当的导热能力或热容量的材料构成的任意形状的结构或组件,能够实现组件或功能结构的最优的放热或加热(硬币(coins)、冷却体、热管、隔热部)。

[0092] 如上文所描述的那样,产生尤其对于高的载流能力尺寸足够的能导电的结构或尤其对于减少闪络风险尺寸足够的介电结构。

附图说明

[0093] 根据附图中示出的实施例详细阐述本发明的其他细节和优点。

[0094] 附图示出:

[0095] 图1示出贯穿根据本发明制造的信号线的示意性的横截面视图;

[0096] 图2示出贯穿两个交叉的、根据本发明制造的信号线的示意性剖视图及其在交叉区域中的立体视图;

[0097] 图3示出具有附加地填满的间隙的交叉的信号线的示意性剖面图;

[0098] 图4示出具有用于补偿高度差的电介质的集成的组件的示意性剖视图和将导线联结在组件端子上的立体视图;

[0099] 图5示出根据现有技术的电路板的示意性立体视图。

具体实施方式

[0100] 图1用附图标记1示出导电层,其对应于信号线100的宽度并且形成其底面。在该层上施加介电层2,在所述介电层上根据导线类型不产生导轨、产生一个或多个导轨3。在图1中在用阴影线表示的载体200上示出的信号线的总宽度上跟随有另外的介电的包套4,所述包套与层2一起完全地包围一个或多个导轨。以这种方式制造的结构设有包套5,所述包套整体上由金属构成或者至少在其内侧或外侧上被金属化并且所述包套与层1形成导电连接。由此,得到完全环绕的、也就是说沿横截面方向环绕的能导电的外罩。所述外罩能够由金属构成或是金属化的或者由任意其他导电材料构成或用其来覆层。

[0101] 电介质的宽度从上向下减少,使得信号线100的横截面具有扁平的钟形。

[0102] 图2示出所述信号线100、101中的两个交叉伸展的信号线的剖面图(图2a)以及立体图(图2b)。信号线100、101的扁平的构型实现不具有支撑结构的所述实施方案。每个信号线100、101的横截面几何形状在交叉区域中保持不变,使得在信号路径中不出现干扰部位,也就是说不出现反射。

[0103] 图3示出具有三个信号线的实施方式,其中位于上方的信号线102与位于下部的两个信号线100、101交叉。

[0104] 用附图标记2表示导体,所述导体沿着被覆盖的信号线100、101的方向延伸并且所述导体具有比信号线的能导电的组成部分更大的横截面面积。由此,所述导体2能够作为具有高的载流能力的导线用于供给功率等。

[0105] 附图标记1表示介电材料,其填充上方的信号线102下方的空隙。

[0106] 从图4中可见经由组件边界的接触部。在图4左侧示图中,必须克服朝向组件B的缝隙。所述缝隙通过介电材料1填充。在其上随后产生信号线100。在图4右侧示图中,组件B位于提高的位置中,使得借助于介电材料实现斜坡,在所述斜坡上铺设信号线100。

[0107] 图4下侧示图示出根据本发明制造的导线100到组件端子的连结,其中内导体107引导到信号端子S上而环绕的外导体108引导到接地端子M上并且同时进行相对于其他信号的屏蔽。

[0108] 根据图1至4的(具有或不具有载体的)整个构造通过根据本发明的增材法实现。

[0109] 根据本发明制造的系统或电路布置有利地应用在高频技术中。

[0110] 可考虑的,然而不对本发明进行限制的应用是:

[0111] -使用内插器或空间变压器将针对不同的间距网格的多个IC或连结结构的非常高的数据传输率的信号线在短的路径上彼此连接,。借助于根据本发明的方法可在没有通孔和键合线的情况下实现内插器进而消除最大干扰部位,这引起更高的数据传输率。

[0112] -针对IC的测试需要检查适配器(设备界面),所述检查适配器将所有待测试的组件的端子与检查设备连接。为此,必须从IC的非常小的承重面拆开用于高的数据传输率和/或高频的、具有相同的信号运行时间的多个信号线。借助于所描述的方法,这可以单个导线和低反射的信号路径之间的最小串扰实现,这引起:能够组件能够以其之后的应用数据传输率或应用频率来测试并且能够在试样处设计倾角非常大的信号侧沿。

[0113] -多个IC越来越多地包装在一起,以便提供特定的功能性。附加地,通常需要其他

组件例如电容、电阻。借助于新的方法能够实现高的集成密度,其中组件不仅能够根据电气视角最优地放置。此外,能够使用未测试的芯片,这明显地降低了包装的总成本。

[0114] -能够将MID用作为载体,这样例如能够将雷达在前端构造在载体,所述雷达包含填充并且机械地例如用作为壳体或车辆推杆。在所述载体上能够施加IC并且接着在IC和天线之间施加波阻适当的连接导线。

[0115] -最后,安装在使用寿命长的商品(在机动车中的控制设备,加热设施,飞行器等)中的电子系统,随时,即在产品使用周期即将结束或结束之后,能够以符合需求的件数重新生产,由此省去备件管理的贮存成本(避免报废)。

[0116] -借助于所述构造和连接技术能够替代高频技术的传统的电路载体,其中将多个IC与导线波阻预设的信号线连接。通过低反射的连接能够实现更高的数据传输率。

[0117] -能够由收发器和至少一个天线产生高集成度的无线电模块,其方式是,收发器和天线在最短的路径上与预设的导线波阻连接。天线也能够通过如下方式产生:将连接线路的包套,类似于喇叭天线扩展为,使得进行对自由空间波阻的尽可能好的匹配。

[0118] -对于光学地进行工作的部件之间的光学的连接线路而言能够借助于所述构造和连接技术产生波导体,所述波导体由于单个波导体的金属包套而不产生彼此间的串扰。

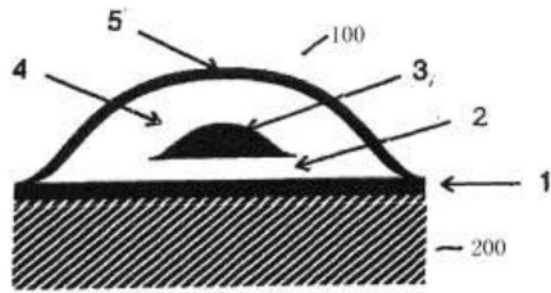


图1

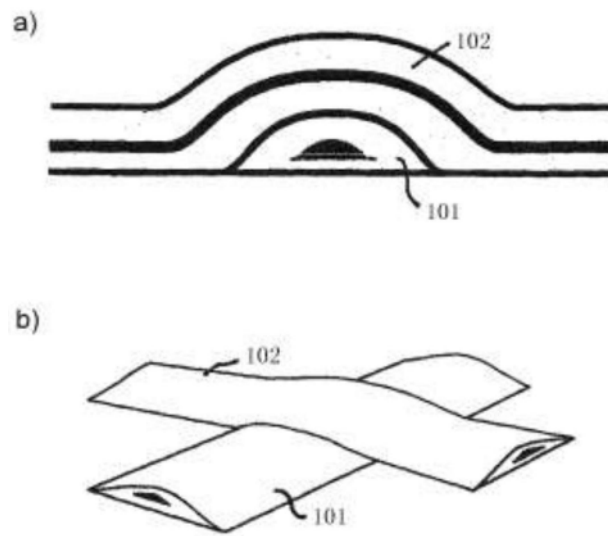


图2

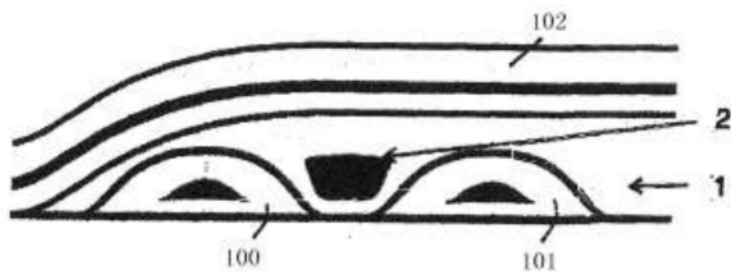


图3

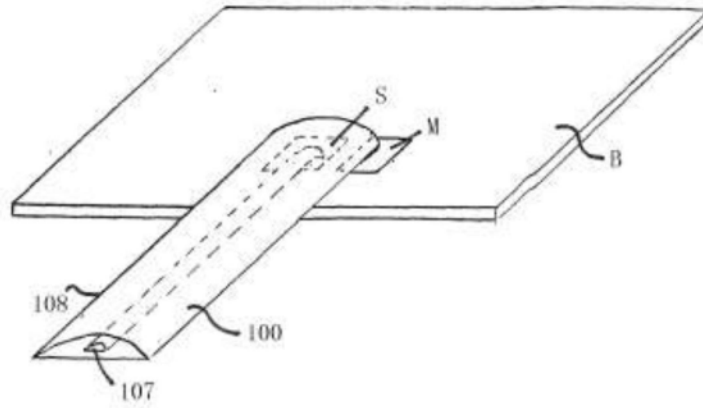
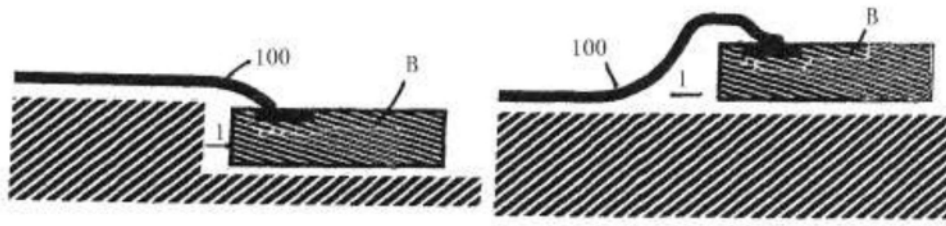


图4

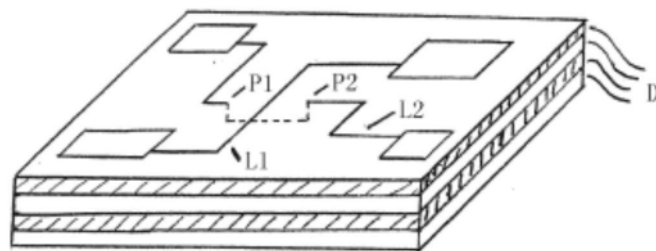


图5