

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2013年12月27日(27.12.2013)



(10) 国際公開番号
WO 2013/190838 A1

- (51) 国際特許分類:
H01L 21/308 (2006.01) H01L 27/32 (2006.01)
G09F 9/30 (2006.01) H01L 29/786 (2006.01)
H01L 21/306 (2006.01) H01L 51/50 (2006.01)
H01L 21/336 (2006.01) H05B 33/10 (2006.01)
- (21) 国際出願番号: PCT/JP2013/003823
- (22) 国際出願日: 2013年6月19日(19.06.2013)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2012-139313 2012年6月21日(21.06.2012) JP
特願 2012-219112 2012年10月1日(01.10.2012) JP
- (71) 出願人: パナソニック株式会社 (PANASONIC CORPORATION) [JP/JP]; 〒5718501 大阪府門真市大字門真1006番地 Osaka (JP).
- (72) 発明者: 佐々木 厚(SASAKI, Atsushi), 佐藤 栄一(SATO, Eiichi), 東 寛史(HIGASHI, Hirofumi).
- (74) 代理人: 新居 広守, 外 (NII, Hiromori et al.); 〒5320011 大阪府大阪市淀川区西中島5丁目3番10号タナカ・イトーピア新大阪ビル6階新居国際特許事務所内 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

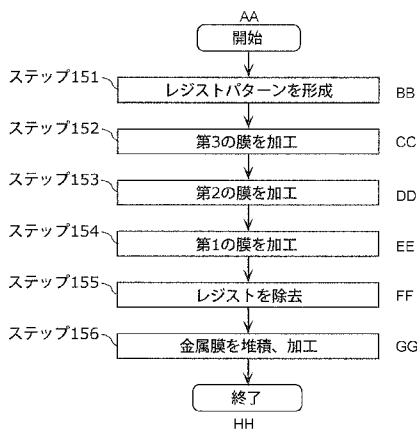
添付公開書類:

- 国際調査報告 (条約第 21 条(3))

(54) Title: TFT SUBSTRATE, METHOD FOR PRODUCING SAME, ORGANIC EL DISPLAY DEVICE, AND METHOD FOR MANUFACTURING ORGANIC EL DISPLAY DEVICE

(54) 発明の名称: TFT基板およびその製造方法並びに有機EL表示装置およびその製造方法

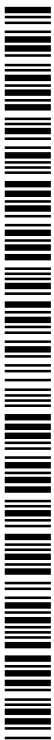
【図26】



AA... START
 BB... STEP 151: FORM RESIST PATTERN
 CC... STEP 152: PROCESS THIRD FILM
 DD... STEP 153: PROCESS SECOND FILM
 EE... STEP 154: PROCESS FIRST FILM
 FF... STEP 155: REMOVE RESIST
 GG... STEP 156: DEPOSIT AND PROCESS METAL FILM
 HH... END

(57) Abstract: A method for producing a TFT substrate that is provided with a TFT comprising an oxide semiconductor layer, said method comprising a step for forming an insulating layer so as to cover the oxide semiconductor layer and a step for forming an opening in the insulating layer. The insulating layer comprises a first film, a second film that is an aluminum oxide film formed on the first film, and a third film that is a film formed on the second film and containing silicon. The step for forming an opening in the insulating layer comprises: a step for forming a resist pattern on the third film (step 151); a step for processing the third film by dry etching (step 152); and a step for processing the second film (122) by wet etching (step 153).

(57) 要約: 酸化物半導体層を含むTFTが形成されたTFT基板の製造方法であって、酸化物半導体層を覆うように絶縁層を形成する工程と、絶縁層に開口部を形成する工程と、を含み、絶縁層は、第1の膜と、第1の膜上に設けられた、酸化アルミニウム膜である第2の膜と、第2の膜上に設けられた、シリコンを含む膜である第3の膜とを有し、絶縁層に開口部を形成する工程は、第3の膜上にレジストパターンを形成する工程(ステップ151)と、第3の膜をドライエッチングにより加工する工程(ステップ152)と、第2の膜(122)をウエットエッチングにより加工する工程(ステップ153)と、を有する。



WO 2013/190838 A1

明 細 書

発明の名称：

TFT基板およびその製造方法並びに有機EL表示装置およびその製造方法

技術分野

[0001] ここに開示された技術は、TFT (Thin Film Transistor) 基板およびTFT基板の製造方法、並びに、TFTによって駆動される有機EL (Electro-Luminescence) 表示装置および有機EL表示装置の製造方法に関する。

背景技術

[0002] TFT基板を用いたアクティブマトリクス型の有機EL表示装置が知られている (例えば、特許文献1参照)。

先行技術文献

特許文献

[0003] 特許文献1：特開2010-27584号公報

発明の概要

発明が解決しようとする課題

[0004] 従来の技術では、所望の性能を有するTFT基板を実現することが難しいという課題がある。

課題を解決するための手段

[0005] 上記の課題を解決する第1のTFT基板の製造方法の一態様は、酸化物半導体層を含むTFTが形成されたTFT基板の製造方法であって、TFTを覆うように絶縁層を形成する工程と、絶縁層に開口部を形成する工程と、を含み、絶縁層は、第1の膜と、第1の膜上に設けられた、酸化アルミニウム膜である第2の膜と、第2の膜上に設けられた、シリコンを含む膜である第3の膜とを有し、絶縁層に開口部を形成する工程は、第3の膜上にレジスト

パターンを形成する工程と、第3の膜をドライエッチングにより加工する工程と、第2の膜をウエットエッチングにより加工する工程と、を有する。

[0006] また、上記の課題を解決するTFT基板の一態様は、開口部が設けられた絶縁層と、開口部内および絶縁層上に連続して設けられた電極とを備え、絶縁層は、第1の膜と、第1の膜上に設けられた第2の膜と、第2の膜上に設けられた第3の膜とを有し、少なくとも開口部における3の膜の断面は、順テーパ形状を有する。

[0007] また、上記の課題を解決する第2のTFT基板の製造方法の一態様は、絶縁層を形成する工程と、絶縁層に開口部を形成する工程と、開口部内および絶縁層上に連続して電極を形成する工程と、を含み、絶縁層を形成する工程は、第1の膜を形成する工程と、第1の膜上に第2の膜を形成する工程と、第2の膜上に第3の膜を形成する工程と、を含み、絶縁層に開口部を形成する工程は、第3の膜上にレジストパターンを形成する工程と、第3の膜をドライエッチングにより加工する工程と、第2の膜をウエットエッチングにより加工する工程と、第1の膜をドライエッチングにより加工する工程と、を含み、第3の膜をドライエッチングにより加工する工程において、開口部における前記第3の膜の断面を順テーパ形状とする。

発明の効果

[0008] 所望の性能を有するTFT基板を実現できる。

図面の簡単な説明

[0009] [図1]図1は、実施の形態1における有機EL表示装置の概略構成を示す分解斜視図である。

[図2]図2は、図1における2-2線断面の一部を示す図である。

[図3]図3は、図1における3-3線断面の一部を示す図である。

[図4]図4は、実施の形態1における有機EL表示装置の製造フロー図である。

[図5]図5は、実施の形態1におけるTFT基板の製造フロー図である。

[図6]図6は、実施の形態1におけるTFT基板の製造過程においてゲート電

極形成後の概略断面を示す図である。

[図7]図7は、実施の形態1におけるTFT基板の製造過程においてゲート絶縁膜形成後の概略断面を示す図である。

[図8]図8は、実施の形態1におけるTFT基板の製造過程において半導体層形成後の概略断面を示す図である。

[図9]図9は、実施の形態1におけるTFT基板の製造過程において第1絶縁層形成後の概略断面を示す図である。

[図10]図10は、実施の形態1におけるTFT基板の製造過程において第1電極形成後の概略断面を示す図である。

[図11]図11は、実施の形態1におけるTFT基板の製造過程において保護層形成後の概略断面を示す図である。

[図12]図12は、実施の形態1におけるTFT基板の製造過程において第2電極形成後の概略断面を示す図である。

[図13]図13は、実施の形態1におけるTFT基板の製造過程において第2絶縁層形成後の概略断面を示す図である。

[図14]図14は、実施の形態1におけるELデバイス部の製造フロー図である。

[図15]図15は、実施の形態1におけるELデバイス部の製造過程において平坦化層形成後の概略断面を示す図である。

[図16]図16は、実施の形態1におけるELデバイス部の製造過程において反射陽極形成後の概略断面を示す図である。

[図17]図17は、実施の形態1におけるELデバイス部の製造過程において正孔注入層形成後の概略断面を示す図である。

[図18]図18は、実施の形態1におけるELデバイス部の製造過程においてバンク形成後の概略断面を示す図である。

[図19]図19は、実施の形態1におけるELデバイス部の製造過程において電子ブロック層形成後の概略断面を示す図である。

[図20]図20は、実施の形態1におけるELデバイス部の製造過程において

発光層形成後の概略断面を示す図である。

[図21]図21は、実施の形態1におけるELデバイス部の製造過程において電子注入層形成後の概略断面を示す図である。

[図22]図22は、実施の形態1におけるELデバイス部の製造過程において陰極形成後の概略断面を示す図である。

[図23]図23は、実施の形態1におけるELデバイス部の製造過程において封止層形成後の概略断面を示す図である。

[図24]図24は、実施の形態1におけるTF T基板の第1絶縁層の開口部周辺の概略断面を示す図である。

[図25]図25は、実施の形態1における第1絶縁層の形成フローを示す図である。

[図26]図26は、第1絶縁層の開口部および第1電極の形成フローを示す図である。

[図27]図27は、実施の形態1における第1絶縁層の開口部の形成過程において、レジストパターン形成後の概略断面を示す図である。

[図28]図28は、実施の形態1における第1絶縁層の開口部の形成過程において、第3の膜の加工後の概略断面を示す図である。

[図29]図29は、実施の形態1における第1絶縁層の開口部の形成過程において、第2の膜の加工後の概略断面を示す図である。

[図30]図30は、実施の形態1における第1絶縁層の開口部の形成過程において、第1の膜の加工後の概略断面を示す図である。

[図31]図31は、実施の形態1における第1絶縁層の開口部の形成過程において、レジスト除去後の概略断面を示す図である。

[図32]図32は、実施の形態1における第1電極の形成工程の概略断面を示す図である。

[図33]図33は、実施の形態1の実施例における第1開口部の開口部周辺の断面SEM像である。

[図34]図34は、実施の形態2におけるTF T基板の第1絶縁層の開口部周

辺の概略断面を示す図である。

[図35]図35は、実施の形態2における第1絶縁層の形成フローを示す図である。

[図36]図36は、実施の形態2における第1絶縁層の開口部および第1電極の形成フローを示す図である。

[図37]図37は、実施の形態2における第1絶縁層の開口部の形成過程において、レジストパターン形成後の概略断面を示す図である。

[図38]図38は、実施の形態2における第1絶縁層の開口部の形成過程において、第3の膜の加工後の概略断面を示す図である。

[図39]図39は、実施の形態2における第1絶縁層の開口部の形成過程において、第2の膜の加工後の概略断面を示す図である。

[図40]図40は、実施の形態2における第1絶縁層の開口部の形成過程において、第1の膜が加工されるとき概略断面を示す図である。

[図41]図41は、実施の形態2における第1絶縁層の開口部の形成過程において、レジスト除去後の概略断面を示す図である。

[図42]図42は、実施の形態2における第1電極の形成工程の概略断面を示す図である。

[図43]図43は、実施の形態2の変形例におけるTF T基板の第1絶縁層の開口部周辺の概略断面を示す図である。

[図44]図44は、実施の形態2の変形例における第1絶縁層の開口部の形成過程において、レジストパターン形成後の概略断面を示す図である。

[図45]図45は、実施の形態2の変形例における第1絶縁層の開口部の形成過程において、第4の膜および第3の膜の加工後の概略断面を示す図である。

[図46]図46は、実施の形態2の変形例における第1絶縁層の開口部の形成過程において、第2の膜の加工後の概略断面を示す図である。

[図47]図47は、実施の形態2の変形例における第1絶縁層の開口部の形成過程において、第1の膜が加工後の概略断面を示す図である。

[図48]図48は、実施の形態2の変形例における第1絶縁層の開口部の形成過程において、レジスト除去後の概略断面を示す図である。

[図49]図49は、実施の形態2の変形例における第1電極の形成工程の概略断面を示す図である。

[図50]図50は、実施の形態2の実施例における第1開口部の開口部周辺の断面SEM像である。

[図51]図51は、実施の形態2の他の変形例における第1絶縁層の開口部周辺の概略断面を示す図である。

[図52]図52は、変形例における第1電極の概略断面を示す図である。

発明を実施するための形態

[0010] (本開示の基礎となった知見)

TFT基板は、絶縁層に設けられた開口部を介して絶縁層の下に設けられた層と導通する電極を有している。

[0011] 特に、チャンネル層が酸化物半導体層であるTFTを備えるTFT基板では、酸化物半導体層への水素や酸素の拡散を抑制するために、TFTを覆う絶縁層として酸化アルミニウム膜（アルミナ膜）を用いる場合がある。例えば、酸化物半導体層と電極との絶縁層を兼ねるとともに酸化物半導体層のエッチングストッパー層として、シリコン酸化膜と酸化アルミニウム膜とシリコン酸化膜との3層構造の絶縁層を酸化物半導体層を覆うように形成する場合がある。この場合、電極と酸化物半導体層とを導通可能とするために絶縁層に開口部が形成される。

[0012] 絶縁層に開口部を形成する際、絶縁層の酸化アルミニウム膜は、ウエットエッチングまたはドライエッチングで加工される。

[0013] 酸化アルミニウム膜をウエットエッチングで加工する場合、ウエットエッチング液としては、例えばエッチングレートが高いアルカリ性溶液が用いられる。しかし、アルカリ性溶液には、レジストパターン（レジスト膜）を剥離させる作用がある。このため、酸化アルミニウム膜を加工する際に酸化アルミニウム膜上に直接レジストパターンを設けると、ウエットエッチング時

にアルカリ性溶液によってレジストパターンが剥離などし、レジストパターンのマスクとしての機能が損なわれ、酸化アルミニウム膜を所望の形状に加工できなくなるおそれがある。このため、これまでは、酸化アルミニウム膜を加工するためのウエットエッチング液としてアルカリ性溶液を使用することが難しかった。つまり、絶縁層の加工時に、スループットが低いという課題があった。

[0014] 一方、酸化アルミニウム膜をドライエッチングで加工する方法は、下層とのエッチング選択比がとりにくいため、量産には不向きである。例えば、絶縁層がシリコン酸化膜と酸化アルミニウム膜とシリコン酸化膜との3層構造である場合、酸化アルミニウム膜と下層のシリコン酸化膜とのエッチング選択比をとりにくい。

[0015] 本開示は、このような課題に鑑みてなされたものであり、酸化アルミニウムを含む絶縁層をウエットエッチングを行う場合であってもスループットの低下を抑制できるTFT基板およびその製造方法などを提供することを第1の目的とする。

[0016] また、TFT基板では、絶縁層に設けられた開口部の端部において電極が断線するという課題があった。

[0017] 本開示は、このような課題に鑑みてなされたものであり、絶縁層の開口部の端部における電極の断線を抑制できるTFT基板およびその製造方法などを提供することを第2の目的とする。

[0018] 上記第1の目的を達成するために、第1のTFT基板の製造方法の一態様は、酸化物半導体層を含むTFTが形成されたTFT基板の製造方法であって、TFTを覆うように絶縁層を形成する工程と、絶縁層に開口部を形成する工程と、を含み、絶縁層は、第1の膜と、第1の膜上に設けられた、酸化アルミニウム膜である第2の膜と、第2の膜上に設けられた、シリコンを含む膜である第3の膜とを有し、絶縁層に開口部を形成する工程は、第3の膜上にレジストパターンを形成する工程と、第3の膜をドライエッチングにより加工する工程と、第2の膜をウエットエッチングにより加工する工程と、

を有する、ことを特徴とする。

[0019] また、上記第2の目的を達成するために、TFT基板の一態様は、開口部が設けられた絶縁層と、開口部内および絶縁層上に連続して設けられた電極とを備え、絶縁層は、第1の膜と、第1の膜上に設けられた第2の膜と、第2の膜上に設けられた第3の膜とを有し、少なくとも開口部における3の膜の断面は、順テーパ形状を有する、ことを特徴とする。

[0020] また、上記第2の目的を達成するために、第2のTFT基板の製造方法の一態様は、絶縁層を形成する工程と、絶縁層に開口部を形成する工程と、開口部内および絶縁層上に連続して電極を形成する工程と、を含み、絶縁層を形成する工程は、第1の膜を形成する工程と、第1の膜上に第2の膜を形成する工程と、第2の膜上に第3の膜を形成する工程と、を含み、絶縁層に開口部を形成する工程は、第3の膜上にレジストパターンを形成する工程と、第3の膜をドライエッチングにより加工する工程と、第2の膜をウェットエッチングにより加工する工程と、第1の膜をドライエッチングにより加工する工程と、を含み、第3の膜をドライエッチングにより加工する工程において、開口部における前記第3の膜の断面を順テーパ形状とする、ことを特徴とする。

[0021] 以下、TFT基板およびその製造方法並びに有機EL表示装置およびその製造方法の実施の形態について、図面を参照しながら説明する。なお、以下に説明する実施の形態は、いずれも本発明の好ましい一具体例を示すものである。したがって、以下の実施の形態で示される、数値、形状、材料、構成要素、構成要素の配置位置および接続形態、工程（ステップ）、工程の順序などは、一例であって本発明を限定する主旨ではない。よって、以下の実施の形態における構成要素のうち、本発明の最上位概念を示す独立請求項に記載されていない構成要素については、任意の構成要素として説明される。

[0022] なお、各図は、模式図であり、必ずしも厳密に図示されたものではない。また、各図において、実質的に同一の構成に対しては同一の符号を付しており、重複する説明は省略または簡略化する。

[0023] (実施の形態1)

[1. 有機EL表示装置10の構成]

図1から図3に示されるように、開示された有機EL表示装置10は、TFT基板100、ELデバイス部200およびカラーフィルタ基板300が積層された構成である。ELデバイス部200とカラーフィルタ基板300は、貼合わせ層20によって、接着されている。

[0024] なお、図2において、ELデバイス部200およびカラーフィルタ基板の構成は適宜省略されている。図3において、TFT基板100の構成は、適宜省略されている。

[0025] 図1に示されるように、TFT基板100は、複数のTFT部170を有する。後述されるようにそれぞれのTFT部170は、少なくとも2つのTFTを有する。複数のTFT部170は、マトリクス状に配置されている。またそれぞれのTFT部170には、ゲート配線180およびソース配線190を通じて信号が供給される。

[0026] 図3に示されるように、ELデバイス部200は、発光層240を有する。発光層240は、陽極210から注入された正孔と陰極260から注入された電子が再結合することにより発光する。

[0027] 図1および図3に示されるように、カラーフィルタ基板300は、ガラス基板310に設けられたフィルタ320を有する、フィルタ320は、赤フィルタ321、緑フィルタ322および青フィルタ323を含む。赤フィルタ321は、ELデバイス部200から発光された赤色の光を透過する。緑フィルタ322は、ELデバイス部200から発光された緑色の光を透過する。青フィルタ323は、ELデバイス部200から発光された青色の光を透過する。つまり、開示された有機EL表示装置10は、トップエミッション型である。

[0028] ボトムエミッション型の有機EL表示装置ではTFT基板側から光を取り出す。一方、トップエミッション型では光を取り出す方向にTFT基板が形成されていない。よって、トップエミッション型は、ボトムエミッション型

と比較して、開口率を大きくすることができる。つまり、トップエミッション型は、発光効率がより向上する。

[0029] [1-1. TFT基板100の構成]

図1および図2に示されるように、TFT基板100は、ガラス基板110上に、複数のTFT部170を有する。それぞれのTFT部170は、スイッチングTFT171および駆動TFT172を有する。スイッチングTFT171は、駆動TFT172のオン/オフを切り換える。駆動TFT172は、ELデバイス部200へ供給する電流を制御する。

[0030] ゲート電極101は、ゲート配線180と接続されている。第1電極130は、ソース配線190と接続されている。

[0031] ゲート配線180にゲート信号が入力されると、スイッチングTFT171がオン状態になる。すると、ソース配線190を通じて供給される電荷がコンデンサ（図示せず）に蓄積される。コンデンサ（図示せず）に蓄積された電荷により、駆動TFT172のコンダクタンスが連続的に変化する。よって、所望の輝度を得られるようにELデバイス部200を発光させる駆動電流を、ELデバイス部200に流すことができる。

[0032] 開示されたTFT部170は、ボトムゲート型である。ゲート電極101は、一例として、ガラス基板110に設けられたMo（モリブデン）膜に、Cu（銅）膜が積層された構成である。ゲート電極101は、ゲート絶縁膜（ゲート酸化膜）102に覆われている。

[0033] ゲート絶縁膜102には、一例として、SiN（窒化シリコン）上にSiO₂（二酸化シリコン）が積層された構成である。駆動TFT172のゲート電極101に信号を伝えるために、ゲート絶縁膜102の一部は開口されている。

[0034] ゲート絶縁膜102上には、半導体層111が設けられている。半導体層111には、例えば、透明アモルファス酸化物半導体（TAOS: Transparent Amorphous Oxide Semiconductor）、アモルファスシリコンなどが用いられる。TAOSの材料として

は、一例として $a\text{-InGaZnO}_4$ (アモルファス-インジウムガリウム亜鉛酸化物) があげられる。

[0035] 半導体層 111 は、第 1 絶縁層 120 に覆われている。第 1 絶縁層 120 は、3 層構造であり、第 1 の膜 121、第 2 の膜 122 および第 3 の膜 123 によって構成されている。第 1 絶縁層 120 は、半導体層 111 と第 1 電極 130 とを絶縁分離するための絶縁層である。また、半導体層 111 上の第 1 絶縁層 120 は、エッチングストッパー層として機能する。第 1 絶縁層 120 の構成については、後に詳細に述べられる。

[0036] 第 1 絶縁層 120 の一部は開口されている。開口された部分 (開口部) を介して第 1 電極 130 が半導体層 111 と接続されている。図 2 において、スイッチング TFT 171 の紙面に向かって右側 (ドレイン側) に接続された第 1 電極 130 は、駆動 TFT 172 のゲート電極 101 と接続されている。第 1 電極 130 には、一例として、Cu が用いられる。

[0037] 第 1 電極 130 は、保護層 140 に覆われている。保護層 140 は、第 1 保護層 141 と第 2 保護層 142 の積層構造である。第 1 保護層 141 には、一例として、 SiO_2 が用いられる。第 2 保護層 142 には、一例として、SiN が用いられる。駆動 TFT 172 から信号を得るために、保護層 140 の一部は開口されている。

[0038] 保護層 140 上には、第 2 電極 150 が設けられている。第 2 電極 150 は、一例として、下層電極 151 と上層電極 152 の積層構造である。図 2 において、第 2 電極 150 は、駆動 TFT 172 の紙面に向かって左側 (ソース側) の第 1 電極 130 と接続されている。下層電極 151 には、一例として ITO (Indium Tin Oxide) が用いられる。上層電極 152 には、一例として Cu が用いられる。

[0039] 第 2 電極 150 は、第 2 絶縁層 161 に覆われている。第 2 絶縁層 161 の一部は、開口されている。

[0040] [1-2. EL デバイス部 200 の構成]

[1-2-1. 平坦化層 201]

図3に示されるように、ELデバイス部200は、平坦化層201の一部に開口された領域を介して、TFT基板100と接続されている。具体的には、上層陽極212と下層陽極211とから構成される陽極210が、TFT基板100と接続されている。平坦化層201は、TFT基板100上に設けられる。つまり、平坦化層201によって、TFT基板100に生じた凹凸が緩和される。平坦化層201には、例えば樹脂が用いられる。

[0041] [1-2-2. 陽極210]

陽極210は、平坦化層201を覆う。平坦化層201の開口された領域は、陽極210の一部で埋められている。陽極210は、一例として、下層陽極211と上層陽極212の積層構造である。下層陽極211には、一例としてアルミニウム合金が用いられる。上層陽極212には、一例としてIZO (Indium Zinc Oxide) が用いられる。陽極210は、発光層240からの発光を反射する機能を有する。トップエミッション型の有機EL表示装置において、より高い発光効率を得るためである。

[0042] [1-2-3. 正孔注入層231]

正孔注入層231は、陽極210を覆う。正孔注入層231は、発光層240に正孔を注入する。正孔注入層231のイオン化エネルギーは、陽極210の仕事関数と発光層240のイオン化エネルギーの間になるように選択される。正孔注入層231としては、例えば、フタロシアニン系、オリゴアミン系、 dendrimmer アミン系、ポリチオフェン系などの有機材料、金属酸化物などの無機材料が用いられる。正孔注入層231には、一例として、酸化タングステン膜が用いられる。

[0043] [1-2-4. 電子ブロック層232]

電子ブロック層232は、正孔注入層231を覆う。電子ブロック層232は、後述される電子注入層251から注入された電子が正孔注入層231まで到達することを抑制する。電子ブロック層232のイオン化エネルギーは、発光層240のイオン化エネルギーより大きい。電子ブロック層232には、一例として、高分子材料が用いられる。

[0044] [1-2-5. 発光層240]

発光層240は、一例として、赤色に発光する赤色発光層241、緑色に発光する緑色発光層242および青色に発光する青色発光層243を有する。図3に示されるように、赤色発光層241、緑色発光層242および青色発光層243のそれぞれは、バンク220によって区画された領域に設けられる。発光層240は、電子ブロック層232と後述される電子注入層251に挟まれている。

[0045] 発光層240には、低分子材料および高分子材料のいずれも用いられ得る。低分子材料と高分子材料の区別は必ずしも厳密ではない。一般的には、分子構造の繰り返し単位がある分子量が大きいものが高分子材料と呼ばれる。高分子材料の分子量は、概ね10000以上である。高分子材料は、分子量分布を有する。低分子材料は、通常、分子量分布を有さない。

[0046] 発光層240は、電子と正孔が再結合する場を与える層である。発光層240は、ホストと、電子と正孔が再結合する際に発光中心として機能するドーパントを含む。

[0047] ホストには、例えば、アントラセン系、アミン系、ジアミン系、スチリル系、シロール系、アゾール系、ポリフェニル系などが用いられる。

[0048] アントラセン系としては、例えば、ジフェニルアントラセン誘導体またはその2量体などがあげられる。ジアミン系としては、例えば、ビスカルバゾールなどがあげられる。スチリル系としては、例えば、ジスチリルアアリーレン、スチリルアミンなどがあげられる。シロール系とは、珪素(Si)を含有した5員環を有する材料である。つまり、シロール系は、電子欠乏環の1種である。アゾール系としては、オキサゾール、オキサジアゾール、ベンツイミダゾールなどがあげられる。ポリフェニル系としては、ターフェニル、クォータフェニル、キンクフェニル、セキシフェニルなどがあげられる。

[0049] ドーパントには、ホストのエネルギーギャップより小さいエネルギーギャップを有する材料が選択される。ドーパントは、通常、0.5~5mol%程度の濃度で添加される。ドーパントの添加量は、濃度消光の影響を低減す

るように調整される。発光層 240 において、ドーパントが発光中心となる。よって、一般的に、発光層 240 の EL スペクトルは、ドーパントのフォトルミネッセンスと同じになる。

[0050] 赤色の発光中心を有するドーパントとしては、例えば、シアノメチレンピラン系、ジシアノ系、フェノキサゾン系、チオキサントン系などがあげられる。

[0051] 青色の発光中心を有するドーパントとしては、例えば、スチリル系、縮合多環芳香環系などがあげられる。

[0052] 緑色の発光中心を有するドーパントとしては、例えば、クマリン系、キナクリドン系などがあげられる。

[0053] [1-2-6. 電子注入層 251]

電子注入層 251 は、発光層 240 とバンク 220 を覆う。電子注入層 251 は、発光層 240 に電子を注入する。電子注入層 251 の電子親和力は、後述される陰極 260 の仕事関数と発光層 240 の電子親和力の間になるように選択される。電子注入層 251 としては、例えば、金属キレート系、フェナントロリン系、オキサジアゾール系、トリアゾール系などの有機材料、アルカリ金属化合物、アルカリ土類金属化合物などの無機材料が用いられる。

[0054] [1-2-7. 陰極 260]

陰極 260 は、電子注入層 251 を覆う。トップエミッション型の有機 EL 表示装置においては、表示面側の電極（つまり陰極 260）の可視光線透過率を上げることが望まれる。陰極 260 には、例えば、ITO または IZO などの透明導電性材料などが用いられる。さらに、陰極 260 は、透明導電性材料膜の上に金属膜を設けた積層膜としてもよい。金属膜には、例えば、銀 (Ag)、アルミニウム (Al) などが用いられる。

[0055] [1-2-8. 封止層 270]

封止層 270 は、陰極 260 を覆う。封止層 270 によって封止されていない EL デバイス部 200 は、環境由来の水分や、洗浄による水分などが E

Lデバイス部200の内部に入り込みやすく、入り込んだ水分によって、層の剥離などが発生する場合がある。その結果、正常な発光が得られないなどの欠陥が生じやすくなる。よって、封止層270を設けることが好ましい。

[0056] 封止層270としては、ポリパラキシレン、フッ素樹脂などの有機材料、 SiO_2 、 GeO （酸化ゲルマニウム）、 Al_2O_3 （酸化アルミニウム）などの酸化物材料、 SiON （酸窒化シリコン）、 SiN などの窒化物材料が用いられる。なお、封止層270は、複数の種類の材料が積層された構成としてもよい。開示されたELデバイス部200においては、一例として、 SiN が用いられた。

[0057] [1-3. カラーフィルタ基板300]

カラーフィルタ基板300は、光の吸収を利用することにより発光色を変化させる。つまり、カラーフィルタ基板300を光が透過することによって、色純度が向上する。フィルタ320は、顔料などによって、透過光の波長を調整する。

[0058] [2. 有機EL表示装置10の製造方法]

図4に示されるように、有機EL表示装置10の製造方法は、TFT基板100を作製する工程（ステップ1）、ELデバイス部200を作製する工程（ステップ2）およびカラーフィルタ基板300を貼合わせる工程（ステップ3）を含む。

[0059] TFT基板100を作製する工程（ステップ1）およびELデバイス部200を作製する工程（ステップ2）については、TFT基板100の製造方法およびELデバイス部200の製造方法として、後に詳細に述べられる。

[0060] カラーフィルタ基板300を貼合わせる工程（ステップ3）では、図3に示されるように、ELデバイス部200とカラーフィルタ基板300とを貼合わせ層20によって貼合わせる。貼合わせ層20としては、例えば、UV硬化樹脂が用いられる。貼合わせ層20の膜厚は、 $10\mu\text{m}$ ～ $30\mu\text{m}$ 程度である。なお、カラーフィルタ基板300の作成方法については後述する。

[0061] 前述のように、TFT基板100は、一部が開口した平坦化層201に覆

われる。よって、ELデバイス部200のみを別途作製した後に、TFT基板100と貼合わせることは容易ではない。一方、カラーフィルタ基板300を別途作製した後であれば、カラーフィルタ基板300とELデバイス部200とを容易に貼合わせることができる。

[0062] [2-1. TFT基板100の製造方法(ステップ1)]

図5に示されるように、TFT基板100の製造方法は、一例として、ゲート電極101を形成する工程(ステップ11)と、ゲート絶縁膜102を形成する工程(ステップ12)と、半導体層111を形成する工程(ステップ13)と、第1絶縁層120を形成する工程(ステップ14)と、第1電極130を形成する工程(ステップ15)と、保護層140を形成する工程(ステップ16)と、第2電極150を形成する工程(ステップ17)と、第2絶縁層161を形成する工程(ステップ18)とを含む。

[0063] 開示されたTFT基板100は、このように、ステップ11からステップ18の工程によって作製される。

[0064] [2-1-1. ステップ11]

図6に示されるように、ステップ11では、ガラス基板110上にゲート電極101が形成される。例えば、スパッタリング法によって、ガラス基板110上に、Mo膜とCu膜が順に堆積される。Mo膜とCu膜の合計膜厚は、50nm~150nm程度である。

[0065] 次に、レジストを使用したフォトリソグラフィーおよびエッチングによって、所定のパターンのゲート電極101が形成される。

[0066] [2-1-2. ステップ12]

図7に示されるように、ステップ12では、ゲート電極101を覆うゲート絶縁膜102が形成される。例えば、平行平板方式のプラズマCVD (Chemical Vapor Deposition) によって、SiO₂膜が100nm~300nm程度の膜厚で形成される。材料には、一例として、SiH₄およびN₂Oが用いられる。プラズマは、例えば、13.56MHzの高周波が印加されることによって発生する。プラズマ中でSiH₄およびN₂

Oが分解し、クラスター状の SiO_2 が生成される。 SiO_2 は、プラズマ中で発生するセルフバイアスによって、ガラス基板110上に堆積する。

[0067] [2-1-3. ステップ13]

図8に示されるように、ステップ13では、ゲート絶縁膜102上に、半導体層111が形成される。半導体層111として、TAOSが用いられる場合には、一例としてスパッタリング法が用いられる。例えば、組成比 $\text{In}:\text{Ga}:\text{Zn}$ が1:1:1の割合のターゲット材料が用いられる。ターゲット材を酸素雰囲気中でスパッタすることによって、 a-InGaZnO_4 が成膜される。膜厚は、例えば、30nm~150nm程度である。さらに、大気雰囲気中で、200℃~500℃程度の熱処理をすることによって、TFT特性が改善する。

[0068] 半導体層111として、アモルファスシリコンが用いられる場合には、一例として、プラズマCVD法が用いられる。例えば、モノシランが材料に用いられた場合は、プラズマ中でシリコンと水素に分解する。シリコンは、アモルファス状態でゲート絶縁膜102上に堆積する。膜厚は、例えば、30nm~150nm程度である。

[0069] 次に、レジストを使用したフォトリソグラフィおよびエッチングによって、所定のパターンの半導体層111が形成される。

[0070] [2-1-4. ステップ14]

図9に示されるように、ステップ14では、ゲート絶縁膜102および半導体層111上に、第1絶縁層120が形成される。第1絶縁層120の形成方法については、後に詳細に述べられる。

[0071] [2-1-5. ステップ15]

図10に示されるように、ステップ15では、第1電極130が形成される。第1電極130は、ゲート電極101および半導体層111におけるソース/ドレインとコンタクトする。第1電極130の形成方法については、後に詳細に述べられる。

[0072] [2-1-6. ステップ16]

図11に示されるように、ステップ16では、保護層140が形成される。開示された保護層140は、例えば、第1保護層141と第2保護層142の積層構造である。第1保護層141として、例えば、平行平板方式のプラズマCVDによってSiO₂膜が100nm~400nm程度の膜厚で形成される。材料には、一例として、SiH₄およびN₂Oが用いられる。

[0073] 第2保護層142として、例えば、平行平板方式のプラズマCVDによってSiN膜が50nm~200nm程度の膜厚で形成される。材料には、一例として、SiH₄およびアンモニア(NH₃)が用いられる。

[0074] [2-1-7. ステップ17]

図12に示されるように、ステップ17では、第2電極150が形成される。第2電極150は、一例として、下層電極151と上層電極152の積層構造である。第2電極150は、第1電極130とコンタクトする。まず、保護層140の所定の領域がフォトリソグラフィーおよびエッチングによって、開口される。

[0075] 次に、スパッタリングによって、ITO膜が堆積される。ITO膜の膜厚は、例えば、50nm~150nm程度である。次に、スパッタリングによって、Cu膜が堆積される。Cu膜の膜厚は、例えば、100nm~400nm程度である。

[0076] 次に、フォトリソグラフィーおよびエッチングによってITO膜およびCu膜が所定のパターンに加工される。以上のように、ITOの下層電極151およびCuの上層電極152が形成される。

[0077] [2-1-8. ステップ18]

図13に示されるように、ステップ18では、第2絶縁層161が形成される。第2絶縁層161として、例えば、平行平板方式のプラズマCVDによってSiN膜が50nm~200nm程度の膜厚で形成される。材料には、一例として、SiH₄およびアンモニアが用いられる。

[0078] 以上のステップ11~18によって、TFT基板100が作製される。

[0079] [2-2. ELデバイス部200の製造方法(ステップ2)]

図14に示されるように、TFT基板100の製造方法は、一例として、平坦化層201を形成する工程（ステップ21）と、陽極210を形成する工程（ステップ22）と、正孔注入層231を形成する工程（ステップ23）と、バンク220を形成する工程（ステップ24）と、電子ブロック層232を形成する工程（ステップ25）と、発光層240を形成する工程と（ステップ26）と、電子注入層251を形成する工程（ステップ27）と、陰極260を形成する工程（ステップ28）と、封止層270を形成する工程（ステップ29）とを含む。

[0080] 開示されたELデバイス部200は、このように、ステップ21からステップ29の工程によって作製される。

[0081] [2-2-1. ステップ21]

図15に示されるように、ステップ21では、平坦化層201が形成される。平坦化層201として、例えば、感光性樹脂が用いられる。具体的には、ラジカル反応性不飽和化合物を有するアクリレート化合物を含有する樹脂組成物、アクリレート化合物とチオール基を有するメルカプト化合物を含有する樹脂組成物、エポキシアクリレート、ウレタンアクリレート、ポリエステルアクリレート、ポリエーテルアクリレート、ポリエチレングリコールアクリレート、グリセロールメタクリレート等の多官能アクリレートモノマーを溶解させた樹脂組成物などである。また、上記の樹脂組成物の任意の混合物を使用することもできる。なお、光重合性不飽和結合を分子内に1個以上有する反応性モノマーを含有している感光性樹脂であれば特に制限はない。感光性樹脂は、溶剤中に分散される。

[0082] まず、例えば、塗布法によって、感光性樹脂がTFT基板100上に形成される。感光性樹脂が塗布される面は、第2絶縁層161が設けられている面である。次に、フォトリソグラフィと現像がなされる。TFT基板100との接続用の開口部を形成するためである。次に、大気雰囲気中で熱処理がなされる。熱処理における温度は、150℃～250℃程度である。熱処理によって、残留していた溶剤が揮発する。熱処理後の平坦化層201の膜

厚は、 $2\ \mu\text{m}$ ～ $5\ \mu\text{m}$ 程度である。次に、平坦化層201をマスクとして、第2絶縁層161がエッチングされる。第2電極150の表面を露出させるためである。

[0083] [2-2-2. ステップ22]

図16に示されるように、ステップ22では、陽極210が形成される。陽極210は、例えば、下層陽極211と上層陽極212の積層構造である。下層陽極211には、例えば、アルミニウム合金が用いられる。上層陽極212には、例えば、IZOが用いられる。下層陽極211と上層陽極212は、一例として、スパッタリングにより形成される。下層陽極211の膜厚は、例えば、 $100\ \text{nm}$ ～ $500\ \text{nm}$ 程度である。上層陽極212の膜厚は、例えば、 $5\ \text{nm}$ ～ $30\ \text{nm}$ 程度である。

[0084] [2-2-3. ステップ23]

図17に示されるように、ステップ23では、正孔注入層231が形成される。正孔注入層231には、一例として、酸化タングステン膜が用いられる。正孔注入層231は、一例としてスパッタリングにより形成される。酸化タングステンの組成は WO_x ($2 \leq x \leq 3$)で表される。正孔注入層231の膜厚は、例えば、 $2\ \text{nm}$ ～ $20\ \text{nm}$ 程度である。

[0085] [2-2-4. ステップ24]

図18に示されるように、ステップ24では、バンク220が形成される。まず、正孔注入層231および陽極210が、画素形状にパターンニングされる。具体的には、レジストを使用したフォトリソグラフィーおよびエッチングによって、正孔注入層231および陽極210に開口領域が形成される。

[0086] バンク220として、例えば、感光性樹脂が用いられる。具体的には、ラジカル反応性不飽和化合物を有するアクリレート化合物を含有する樹脂組成物、アクリレート化合物とチオール基を有するメルカプト化合物を含有する樹脂組成物、エポキシアクリレート、ウレタンアクリレート、ポリエステルアクリレート、ポリエーテルアクリレート、ポリエチレングリコールアクリ

レート、グリセロールメタクリレート等の多官能アクリレートモノマーを溶解させた樹脂組成物などである。また、上記の樹脂組成物の任意の混合物を使用することもできる。なお、光重合性不飽和結合を分子内に1個以上有する反応性モノマーを含有している感光性樹脂であれば特に制限はない。感光性樹脂は、溶剤中に分散される。

[0087] 例えば、塗布法によって、感光性樹脂が前述の開口領域および正孔注入層231上に形成される。次に、フォトリソグラフィと現像がなされる。次に、大気雰囲気中で熱処理がなされる。熱処理における温度は、150℃～250℃程度である。熱処理によって、残留していた溶剤が揮発する。熱処理後のバンク220の膜厚は、0.5μm～2μm程度である。なお、バンク220の側面が順テーパ形状であると、後のステップが容易になるので好ましい。

[0088] [2-2-5. ステップ25]

図19に示されるように、ステップ25では、電子ブロック層232が形成される。電子ブロック層232として、例えば、アミン系ポリマーが用いられる。アミン系ポリマーは、例えば、溶剤中に分散されることによって、印刷用インクとなる。印刷用インクは、例えば、インクジェット装置によって、正孔注入層231上に塗布される。次に、真空乾燥と熱処理がなされる。熱処理は、150℃～250℃程度である。熱処理によって溶剤が揮発する。電子ブロック層232の膜厚は、5nm～20nm程度である。

[0089] [2-2-6. ステップ26]

図20に示されるように、ステップ26では、発光層240が形成される。発光層240として、例えば、高分子材料のホストにドーパントが添加された材料が用いられる。高分子材料は、例えば、溶剤中に分散されることによって、印刷用インクとなる。印刷用インクは、例えば、インクジェット装置によって電子ブロック層232上に塗布される。赤色発光層241、緑色発光層242および青色発光層243はそれぞれ別々に塗布される。なお、複数のヘッドを有するインクジェット装置を使用する場合は、赤色発光層2

4 1、緑色発光層 2 4 2 および青色発光層 2 4 3 を同時に塗布することもできる。

[0090] 赤色発光層 2 4 1、緑色発光層 2 4 2 および青色発光層 2 4 3 それぞれの膜厚は、輝度のバランスをとるために適宜設定される。つまり、単位膜厚あたりの発光量が相対的に大きい色は、膜厚が相対的に小さく設定される。単位膜厚あたりの発光量が相対的に小さい色は、膜厚が相対的に大きく設定される。膜厚は、印刷用インクの粘度、ヘッドの開口径などによって調整される。次に、熱処理がなされる。熱処理は、150℃～250℃程度である。熱処理によって、残留していた溶剤が揮発する。発光層 2 4 0 の膜厚は、40 nm～100 nm 程度である。

[0091] [2-2-7. ステップ 27]

図 2 1 に示されるように、ステップ 27 では、電子注入層 2 5 1 が形成される。電子注入層 2 5 1 として、例えば、低分子材料にバリウム (Ba) が添加された材料が用いられる。電子注入層 2 5 1 の材料は、例えば、蒸着法によって、発光層 2 4 0 およびバンク 2 2 0 上に形成される。電子注入層 2 5 1 の膜厚は、2 nm～50 nm 程度である。

[0092] [2-2-8. ステップ 28]

図 2 2 に示されるように、ステップ 28 では、陰極 2 6 0 が形成される。陰極 2 6 0 として、例えば、ITO が用いられる。陰極 2 6 0 は、スパッタリングによって、電子注入層 2 5 1 上に形成される。陰極 2 6 0 の膜厚は、20 nm～50 nm 程度である。

[0093] [2-2-9. ステップ 29]

図 2 3 に示されるように、ステップ 29 では、封止層 2 7 0 が形成される。封止層 2 7 0 として、例えば、平行平板方式のプラズマ CVD によって SiN 膜が 500 nm～800 nm 程度の膜厚で形成される。材料には、一例として、SiH₄ および NH₃ が用いられる。なお、ステップ 27 からステップ 29 を真空中で連続して行うことが好ましい。水分などを含む雰囲気曝露が抑制されるからである。

[0094] 以上のステップ21～29によって、ELデバイス部200が作製される。

[0095] [2-3. カラーフィルタ基板300の製造方法]

カラーフィルタ基板300は、ガラス基板310上にフィルタ320を形成することによって作製することができる。フィルタ320は、従来知られているように、フォトリソグラフィーなどによって形成される。

[0096] [3. 第1絶縁層120と第1電極130の詳細]

[3-1. 第1絶縁層120の構成]

第1絶縁層120は、半導体層111を覆うように形成される。図24に示されるように、第1絶縁層120は、半導体層111に接するようにして半導体層111上に形成されている。

[0097] 第1絶縁層120は、半導体層111上に設けられた第1の膜121と、第1の膜121上に設けられた第2の膜122と、第2の膜122上に設けられた第3の膜123とを有する。本実施の形態において、第3の膜123は、第1絶縁層120における最上層である。

[0098] また、第1絶縁層120の一部には開口部が設けられている。開口部の形成方法については、後に詳細に述べられる。

[0099] [3-2. 第1絶縁層120の形成方法(ステップ14)]

図25に示されるように、第1絶縁層120は、一例として、ステップ141からステップ143の工程によって形成される。本実施の形態において、第1絶縁層120を形成する工程(ステップ14)は、第1の膜121を形成する工程(ステップ141)と、第2の膜122を形成する工程(ステップ142)と、第3の膜123を形成する工程(ステップ143)とを含む。

[0100] [3-2-1. ステップ141]

ステップ141では、第1の膜121が、半導体層111上に設けられる。第1の膜121には、例えば、シリコン酸化膜が用いられる。シリコン酸化膜の成膜においては、シリコン窒化膜などの成膜と比較して水素の発生が

相対的に少ない。よって、半導体層 1 1 1 へのダメージが抑制される。詳細には、半導体層 1 1 1 に、T A O S などの酸化物が用いられている場合、水素などの還元作用を有するガスによって、半導体層 1 1 1 の組成変化が発生する。つまり、半導体層 1 1 1 が、設計値の性能を発揮できなくなる場合がある。したがって、第 1 の膜 1 2 1 は、成膜中に水素の発生が少ない絶縁膜を用いるとよい。

[0101] シリコン酸化膜の形成には、例えば、平行平板型のプラズマ C V D 装置が用いられ、材料には、例えば、S i H₄、N₂Oなどが用いられる。ガス流量、圧力、印加電力および周波数などの装置パラメータは、基板サイズ、設定膜厚などによって適宜設定される。

[0102] 第 1 の膜 1 2 1 の膜厚は、1 0 0 n m 以上 5 0 0 n m 以下であることが好ましい。第 1 の膜 1 2 1 の膜厚が 1 0 0 n m 未満であると、半導体層 1 1 1 の電気特性に影響する。具体的には、第 2 の膜 1 2 2 が有する固定電荷が、第 1 の膜 1 2 1 を介して半導体層 1 1 1 に作用することである。一方、第 1 の膜 1 2 1 の膜厚が 5 0 0 n m を超えると、製造時のスループットが悪化する。

[0103] なお、第 1 の膜 1 2 1 は、シリコン酸化膜に限られない。但し、成膜中に半導体層 1 1 1 へのダメージが抑制できる絶縁膜であるとよい。

[0104] [3 - 2 - 2 . ステップ 1 4 2]

ステップ 1 4 2 では、第 2 の膜 1 2 2 が、第 1 の膜 1 2 1 上に設けられる。第 2 の膜 1 2 2 には、例えば、酸化アルミニウム膜（アルミナ膜）が用いられる。半導体層 1 1 1 が酸化物半導体であると、半導体層 1 1 1 は水素や酸素によってダメージを受けて電気特性が劣化するが、半導体層 1 1 1 の上方に酸化アルミニウム膜を形成しておくことにより、上層で発生する水素や酸素を酸化アルミニウム膜によってブロックすることができる。これにより、半導体層 1 1 1 への水素や酸素の拡散を抑制できるので、電気特性が安定した半導体層 1 1 1 が得られる。

[0105] 酸化アルミニウム膜の形成には、例えば、反応性スパッタリング装置が用

いられる。この場合、ターゲットにはアルミニウムが用いられ、プロセスガスにはアルゴン (Ar) と酸素 (O₂) などが用いられる。ガス流量、圧力、印加電力および周波数などの装置パラメータは、基板サイズ、設定膜厚などによって適宜設定される。なお、酸化アルミニウムをターゲットに用いることもできる。

[0106] 第2の膜122の膜厚は、10nm以上50nm以下であることが好ましい。第2の膜122の膜厚が10nm未満であると、第2の膜122の上層からの水素をブロックする機能が低下する。一方、第2の膜122の膜厚が50nmを超えると、製造時のスループットが悪化する。

[0107] また、第2の膜122の屈折率は、波長633nmの光に対して1.55から1.65程度であることが好ましい。後述されるように、第2の膜122は、ウエットエッチングにより加工される。第2の膜122の屈折率が上記の範囲内であると、良好な加工性が得られる。

[0108] [3-2-3. ステップ143]

ステップ143では、第3の膜123が、第2の膜122上に設けられる。第3の膜123は、シリコンを含む膜であり、例えば、シリコン酸化膜が用いられる。後述されるように、第3の膜123は、ドライエッチングにより加工される。第3の膜123にシリコン酸化膜を用いることにより、フッ素 (F) 系ガスによる等方性エッチングが可能になる。

[0109] 第3の膜123の形成には、例えば、平行平板型のプラズマCVD装置が用いられる。シリコン酸化膜を成膜する場合、材料には、例えば、SiH₄、N₂Oなどが用いられる。ガス流量、圧力、印加電力および周波数などの装置パラメータは、基板サイズ、設定膜厚などによって適宜設定される。

[0110] 第3の膜123の膜厚は、100nm以上500nm以下であることが好ましい。第3の膜123の膜厚が100nm未満であると、加工性が悪化する。具体的には、第3の膜123をドライエッチングする際、等方性エッチングが悪化する。つまり、第3の膜123をエッチングガスによる加工によって後退させることが難しくなる。一方、第3の膜123の膜厚が500n

mを超えると、製造時のスループットが悪化する。

[0111] なお、第3の膜123としては、シリコン窒化膜を用いてもよい。シリコン窒化膜の形成には、例えば、平行平板型のプラズマCVD装置が用いられ、材料には、例えば、 SiH_4 、 NH_3 などが用いられる。その他に、第3の膜123として、シリコン酸窒化膜を用いてもよい。

[0112] なお、第1絶縁層120と同様の構造を保護層140に用いることもできる。つまり、第1絶縁層120の形成プロセスを保護層140の形成プロセスに用いることもできる。

[0113] [3-3. 第1絶縁層120の開口部と第1電極130の詳細]

図24に示すように、第1絶縁層120には、当該第1絶縁層120の一部を開口することによって開口部が形成されている。例えば、半導体層111と第1電極130とのコンタクト部を形成するために、第1絶縁層120に開口部が形成される。この開口部は、第1の膜121、第2の膜122および第3の膜123の一部を除去するように加工することで形成される。

[0114] 第1電極130は、金属膜であり、一例としてCu膜である。第1電極130は、第1絶縁層120の開口部内および第1絶縁層120上に連続して設けられる。第1電極130は、例えば、第1絶縁層120の開口部を埋めるようにして第1絶縁層120上に形成される。

[0115] [3-4. 第1絶縁層120の開口部の形成方法と第1電極130の形成方法の詳細]

図26に示されるように、第1絶縁層120の開口部と第1電極130とは、一例として、ステップ151からステップ156の工程によって形成される。

[0116] 具体的には、第1絶縁層120に開口部を形成する工程は、レジストパターン135を形成する工程（ステップ151）と、第3の膜123を加工する工程（ステップ152）と、第2の膜122を加工する工程（ステップ153）と、第1の膜121を加工する工程（ステップ154）と、レジストパターン135を除去する工程（ステップ155）とを含む。また、第1電

極 1 3 0 を形成する工程は、金属膜を堆積して加工する工程（ステップ 1 5 6）である。

[0117] [3-4-1. ステップ 1 5 1]

図 2 7 に示されるように、ステップ 1 5 1 では、第 1 絶縁層 1 2 0 上に、レジストパターン（レジスト膜） 1 3 5 が形成される。具体的には、第 1 絶縁層 1 2 0 上に、所定の膜厚になるように、感光性樹脂材料からなるレジストを塗布する。次に、パターンが形成されたフォトマスクを介して、レジストを露光する。次に、レジストを現像する。これにより、所定形状のレジストパターン 1 3 5 が形成される。

[0118] [3-4-2. ステップ 1 5 2]

図 2 8 に示されるように、ステップ 1 5 2 では、第 3 の膜 1 2 3 が加工される。具体的には、シリコン酸化膜である第 3 の膜 1 2 3 がドライエッチングされる。ドライエッチングによって、レジストパターン 1 3 5 の開口部の下層における第 3 の膜 1 2 3 が除去される。

[0119] また、このときのエッチングガスによって、レジストパターン 1 3 5 は、エッチング前よりも開口が広がるようにして開口端部が後退する。さらに、この場合、レジストパターン 1 3 5 と第 3 の膜 1 2 3 とのエッチングレートの違いによって、第 3 の膜 1 2 3 の開口部（開口径）がレジストパターン 1 3 5 の開口部（開口径）よりも広がった形状が得られる。

[0120] ドライエッチングには、例えば、反応性イオンエッチング（R I E）装置が用いられる。エッチングガスとしては、例えば、六フッ化硫黄（ SF_6 ）および O_2 が用いられる。ガス流量、圧力、印加電力および周波数などの装置パラメータは、基板サイズ、設定エッチング量などによって適宜設定される。エッチング条件の一例として、6 インチの基板の場合、 SF_6 が 7 0 s c c m、 O_2 が 3 0 s c c m、圧力が 1 3 P a、印加電力が 3 0 0 W である。

[0121] なお、エッチングガスとして、四フッ化炭素（ CF_4 ）および O_2 を用いることもできる。この場合も、ガス流量、圧力、印加電力および周波数などの装置パラメータは、基板サイズ、設定エッチング量などによって適宜設定され

る。

[0122] [3-4-3. ステップ153]

図29に示されるように、ステップ153では、第2の膜122が加工される。具体的には、酸化アルミニウム膜である第2の膜122がウエットエッチングされる。ウエットエッチングによって、第3の膜123の開口部の下層における第2の膜122が除去される。このとき、レジストパターン135ではなく第3の膜123がマスクパターンとして作用する。

[0123] レジストパターン135は、第3の膜123の上に形成されており、第2の膜（酸化アルミニウム膜）122の上に直接形成されていない。これにより、ウエットエッチングの際、アルカリ性溶液によってレジストパターン135が剥離することを抑制できる。また、第3の膜123を第2の膜122のマスクパターンとして作用させているので、仮にアルカリ性溶液によってレジストパターン135がダメージを受けたとしても、第2の膜122を所望の形状に加工することができる。

[0124] 本実施の形態において、エッチング液としては、アルカリ性溶液が用いられる。アルカリ性溶液は、酸化アルミニウム膜に対するエッチングレートが酸性溶液と比較して高いからである。具体的には、水酸化カリウム（KOH）溶液を用いることができる。

[0125] KOH溶液による酸化アルミニウム膜のエッチングは、例えばKOHの濃度が1wt%以上40wt%以下の範囲で行うことができる。酸化アルミニウム膜のエッチングレートは、KOHの濃度増加に伴い単調に増加する。よって、求めるエッチングレートに応じてKOHの濃度を調整すればよい。一方、KOHは、Zn、Al、Sn、Pbなどの金属と反応して水素を発生させる。よって、エッチングレートが十分であればより低濃度のKOH溶液を使用することが望ましい。例えば、要求されるエッチングレートが10nm/minであれば、KOHの濃度は1wt%以上5wt%以下が好適である。

[0126] [3-4-4. ステップ154]

図30に示されるように、ステップ154では、第1の膜121が加工される。具体的には、酸化シリコン膜である第1の膜121がドライエッチングされる。ドライエッチングによって、第2の膜122の開口部の下層における第1の膜121が除去される。この場合、第1の膜121は、第2の膜122をマスクとして加工される。

[0127] ドライエッチングには、例えば、RIE装置が用いられる。エッチングガスとしては、例えば、四フッ化炭素(CF₄)およびO₂が用いられる。ガス流量、圧力、印加電力および周波数などの装置パラメータは、基板サイズ、設定エッチング量などによって適宜設定される。エッチング条件の一例として、6インチの基板の場合、CF₄が80 s c c m、O₂が20 s c c m、圧力が13 Pa、印加電力が300Wである。

[0128] なお、ステップ154においては、エッチングガスによって、レジストパターン135の開口端部がさらに後退するとともに、レジストパターン135の開口端部がさらに後退するとともに、この後退に伴って第3の膜123の開口端部もエッチング除去される。この場合、レジストパターン135の開口部の形状を所望に設定しておくことによって、第1の膜121の断面(内周面)形状を順テーパ形状に加工することもできる。

[0129] また、シリコン酸化膜は、酸化アルミナ膜に対してドライエッチングによって削られる選択比(エッチングレート)が大きいので、図30に示すように、シリコン酸化膜である第1の膜121の開口端部における断面(内周面)形状を、垂直面に近い形で形成することができる。

[0130] [3-4-5. ステップ155]

図31に示されるように、ステップ155では、レジストパターン135が除去される。具体的には、薬液による除去や、O₂ラジカルによるアッシング除去などが用いられる。レジストパターン135を除去することによって、第1絶縁層120に開口部を形成することができる。

[0131] [3-4-6. ステップ156]

次に、図32に示されるように、ステップ156では、第1電極130が

設けられる。同図に示すように、第1電極130は、半導体層111と接続されるように第1絶縁層120の開口部内に形成されるとともに、第1絶縁層120の表面（第3の膜123の上面）に形成される。

[0132] 具体的には、まず、スパッタリングによって、第1絶縁層120の開口部を埋めるようにして第1絶縁層120の上にCu膜を堆積させる。Cu膜の膜厚は、例えば、100nm～300nm程度である。次に、フォトリソグラフィおよびエッチングによってCu膜を所定のパターンに加工する。

[0133] これにより、所定形状に加工された第1電極130が形成される。なお、第1絶縁層120は、半導体層111と第1電極130とを絶縁する機能を有する。

[0134] [3-5. 実施例]

上記の方法によって実際に第1絶縁層120に開口部を形成したところ、図33に示すような断面形状が得られた。なお、この実施例では、第1の膜121および第3の膜123をシリコン酸化膜とし、第2の膜122を酸化アルミニウム膜とした。

[0135] 図33に示すように、第1絶縁層120として酸化アルミニウム膜を含んでもアルカリ性溶液によって所望の形状の開口部を形成できていることが分かる。

[0136] [4. 実施の形態1のまとめ]

以上、本実施の形態におけるTFE基板100の製造方法では、第1絶縁層120として、第1の膜121と酸化アルミニウム膜である第2の膜122とシリコンを含む膜である第3の膜123との積層膜を用いて、第1絶縁層120に開口部を形成する際に、第3の膜123上にレジストパターン135を形成し、第3の膜123をドライエッチングにより加工し、第2の膜122をアルカリ性溶液を用いたウエットエッチングにより加工している。

[0137] 上記方法によれば、酸化アルミニウムを含む第1絶縁層120をアルカリ性溶液でウエットエッチングを行う場合であっても、レジストパターンの剥離を抑制することができる。よって、第1絶縁層120の加工時におけるス

ループットの低下を抑制できる。したがって、所望の性能を有するTF T基板100を実現できる。

[0138] また、本実施の形態におけるTF T基板100の製造方法では、エッチング液として、アルカリ性溶液を用いたが、第2の膜122（例えば酸化アルミニウム膜）上に直接レジストパターンを形成し、酸性のウエットエッチング液を使用してもよい。酸性のウエットエッチング液を用いて第2の膜122をウエットエッチングした場合、アルカリ性のウエットエッチング液を用いた場合と異なりレジストパターンの剥離作用は小さい。しかし、この場合であっても上記方法によれば、アルカリ性の剥離液（アミン系剥離液など）にてレジスト剥離を行った場合に第2の膜122が剥離液でエッチングされるという課題を解決できる。

[0139] また、本実施の形態におけるTF T基板100の製造方法では、第1絶縁層120に開口部を形成する工程において、さらに、第1の膜121をドライエッチングにより加工する工程を有していてもよい。この場合、第1の膜121をドライエッチングにより加工する工程において、酸化アルミニウム膜である第2の膜122をマスクとして第1の膜122を加工してもよい。これにより、第2の膜122の開口形状が第1絶縁層120の開口部形状として転写されるので、第2の膜122の開口部の大きさ（開口径）を設定することで、第1絶縁層120の開口部を容易に所望の大きさ（開口径）にすることができる。

[0140] なお、上記方法は、第1絶縁層120に限るものではなく、例えば、TF T基板100においては、保護層140にも適用できる。

[0141] また、本実施の形態におけるTF T基板100の製造方法において、第1の膜121は、シリコン酸化膜であり、第3の膜123は、シリコン酸化膜、シリコン酸窒化膜およびシリコン窒化膜の群から選ばれる少なくとも一種であってもよい。

[0142] また、有機EL表示装置10の製造方法として、上記方法によって製造されたTF T基板100上に、電子と正孔の再結合により発光する発光層24

0を形成する工程（ステップ26）を含むように構成するとよい。

[0143] （実施の形態2）

次に、実施の形態2について説明する。なお、実施の形態2と実施の形態1とは、主に、TFT基板100における第1絶縁層120の開口部の断面形状と当該開口部の形成方法とが異なり、それ以外の構成は基本的に同じである。したがって、以下、本実施の形態では、第1絶縁層120と第3電極130を中心に説明する。

[0144] [5. 第1絶縁層120と第1電極130の詳細]

[5-1. 第1絶縁層120の詳細]

本実施の形態における第1絶縁層120も、半導体層111を覆うように形成されており、図34に示されるように、半導体層111上に設けられた第1の膜121と、第1の膜121上に設けられた第2の膜122と、第2の膜122上に設けられた第3の膜123とを有する。第3の膜123は、第1絶縁層120における最上層である。

[0145] 実施の形態1と同様に、第1絶縁層120の一部には開口部が設けられているが、開口部の断面形状が異なる。第1絶縁層120の開口部の加工方法については、後に詳細に述べられる。

[0146] [5-2. 第1絶縁層120の形成方法（ステップ14）]

図35に示されるように、第1絶縁層120は、一例として、ステップ141からステップ143の工程によって形成される。本実施の形態において、第1絶縁層120を形成する工程（ステップ14）は、第1の膜121を形成する工程（ステップ141'）と、第2の膜122を形成する工程（ステップ142'）と、第3の膜123を形成する工程（ステップ143'）とを含む。

[0147] [5-2-1. ステップ141']

ステップ141'では、第1の膜121が、半導体層111上に設けられる。本実施の形態でも、半導体層111へのダメージを抑制するために、第1の膜121としては、例えば、シリコン酸化膜が用いられる。

[0148] シリコン酸化膜の形成は、実施の形態1と同様に、例えば、平行平板型のプラズマCVD装置が用いられる。また、第1の膜121の膜厚は、実施の形態1と同様の理由により、100nm以上500nm以下であることが好ましい。

[0149] なお、第1の膜121は、シリコン酸化膜に限られない。

[0150] [5-2-2. ステップ142']

ステップ142'では、第2の膜122が、第1の膜121上に設けられる。第2の膜122として、例えば、酸化アルミニウム膜を用いることができる。

[0151] 酸化アルミニウム膜の形成は、実施の形態1と同様に、例えば、反応性スパッタリング装置が用いられる。また、第2の膜122の膜厚は、実施の形態1と同様の理由により、10nm以上50nm以下であることが好ましい。また、第2の膜122の屈折率も、実施の形態1と同様の理由により、波長633nmの光に対して1.60から1.65程度であることが好ましい。

[0152] [5-2-3. ステップ143']

ステップ143'では、第3の膜123が、第2の膜122上に設けられる。第3の膜123には、例えば、シリコン窒化膜が用いられる。後述されるように、第3の膜123は、ドライエッチングにより加工される。第3の膜123にシリコン窒化膜を用いることにより、フッ素(F)系ガスによる等方性エッチングが可能になる。

[0153] 第3の膜123の形成には、例えば、平行平板型のプラズマCVD装置が用いられる。シリコン窒化膜を成膜する場合、材料には、例えば、 SiH_4 、 NH_3 などが用いられる。ガス流量、圧力、印加電力および周波数などの装置パラメータは、基板サイズ、設定膜厚などによって適宜設定される。

[0154] 第3の膜123の膜厚は、100nm以上500nm以下であることが好ましい。第3の膜123の膜厚が100nm未満であると、加工性が悪化する。具体的には、第3の膜123のドライエッチングする際、等方性エッチ

ングが悪化する。つまり、第3の膜123をエッチングガスによる加工によって後退させることが難しくなる。一方、第3の膜123の膜厚が500nmを超えると、製造時のスループットが悪化する。

[0155] また、第3の膜123の屈折率は、波長633nmの光に対して1.89以下であることが好ましい。屈折率が1.89を超えると、ドライエッチングにおける加工性が悪化する。

[0156] なお、第3の膜123としては、シリコン窒化膜に限らず、シリコン酸化膜などを用いてもよい。シリコン酸化膜の形成には、例えば、平行平板型のプラズマCVD装置が用いられる。

[0157] [5-3. 第1絶縁層120の開口部と第1電極130の詳細]

図34に示すように、第1絶縁層120には、当該第1絶縁層120の一部を開口することによって開口部が形成されている。例えば、半導体層111と第1電極130とのコンタクト部を形成するために、第1絶縁層120に開口部が形成される。この開口部は、第1の膜121、第2の膜122および第3の膜123の一部を除去するように加工することで形成される。

[0158] 第1電極130は、金属膜であり、一例としてCu膜である。第1電極130は、第1絶縁層120の開口部内および第1絶縁層120上に連続して設けられる。第1電極130は、例えば、第1絶縁層120の開口部を埋めるようにして第1絶縁層120上に形成される。

[0159] [5-4. 第1絶縁層120の開口部の形成方法と第1電極130の形成方法の詳細]

図36に示されるように、第1絶縁層120の開口部と第1電極130とは、一例として、ステップ151'からステップ156'の工程によって形成される。

[0160] 具体的には、第1絶縁層120に開口部を形成する工程は、レジストパターン135を形成する工程（ステップ151'）と、第3の膜123を加工する工程（ステップ152'）と、第2の膜122を加工する工程（ステップ153'）と、第1の膜121を加工する工程（ステップ154'）と、

レジストパターン135を除去する工程（ステップ155'）とを含む。また、第1電極130を形成する工程は、金属膜を堆積して加工する工程（ステップ156'）である。

[0161] [5-4-1. ステップ151']

図37に示されるように、ステップ151'では、第1絶縁層120上に、レジストパターン（レジスト膜）135が形成される。具体的には、第1絶縁層120上に、所定の膜厚になるように、感光性樹脂材料からなるレジストを塗布する。次に、パターンが形成されたフォトマスクを介して、レジストを露光する。次に、レジストを現像する。これにより、所定形状のレジストパターン135が形成される。

[0162] [5-4-2. ステップ152']

図38に示されるように、ステップ152'では、第3の膜123が加工される。具体的には、シリコン窒化膜である第3の膜123がドライエッチングされる。ドライエッチングによって、レジストパターン135の開口部の下層における第3の膜123が除去される。

[0163] このとき、図38に示すように、第3の膜123としてフッ素との反応性が高いシリコン窒化膜を用いているので、第3の膜123は、エッチングガスによって等方的にもエッチングされる。これにより、第3の膜123の断面（内周面）形状が順テーパ形状となるようにエッチングすることができる。つまり、本実施の形態では、エッチングガスの異方性と等方性をコントロールすることで、第3の膜123の断面形状を順テーパ形状にしている。

[0164] また、図38に示すように、このときのエッチングガスによって、レジストパターン135は、エッチング前よりも開口が広がるようにして開口端部が後退する。

[0165] なお、レジストパターン135と第3の膜123とのエッチングレートの違いによって、第3の膜123の開口部（開口径）がレジストパターン135の開口部（開口径）よりも広がった形状となっている。

[0166] ドライエッチングには、例えば、反応性イオンエッチング（RIE）装置

が用いられる。エッチングガスとしては、例えば、六フッ化硫黄（ SF_6 ）および O_2 が用いられる。ガス流量、圧力、印加電力および周波数などの装置パラメータは、基板サイズ、設定エッチング量などによって適宜設定される。エッチング条件の一例として、6インチの基板の場合、 SF_6 が70 s c c m、 O_2 が30 s c c m、圧力が13 Pa、印加電力が300 Wである。

[0167] [5-4-3. ステップ153']

図39に示されるように、ステップ153'では、第2の膜122が加工される。具体的には、酸化アルミニウム膜である第2の膜122がウエットエッチングされる。このとき、レジストパターン135ではなく第3の膜123がマスクパターンとして作用する。ウエットエッチングによって、第3の膜123の開口部の下層における第2の膜122が除去される。

[0168] このとき、ウエットエッチングによって第2の膜122が加工されているので、第2の膜122は、エッチング液によって等方的にエッチングされる。これにより、第2の膜122の断面（内周面）形状が順テーパ形状となるようにエッチングすることができる。なお、本実施の形態では、第2の膜122の開口部の内周面（傾斜面）を第3の膜123の開口部の内周面（傾斜面）に一致させるようにして、第2の膜122のエッチングを行っている。

[0169] エッチング液としては、水酸化カリウム（ KOH ）溶液などのアルカリ性溶液、または燐酸を含む混酸液などの酸性溶液が用いられる。

[0170] [5-4-4. ステップ154']

図40に示されるように、ステップ154'では、第1の膜121が加工される。具体的には、酸化シリコン膜である第1の膜121がドライエッチングされる。ドライエッチングによって、第2の膜122の開口部の下層における第1の膜121が除去される。

[0171] このとき、エッチングガスによって第1の膜121とともにレジストパターン135もエッチングされる。つまり、ステップ154'においては、レジストパターン135を後退させながらドライエッチングが行われる。

[0172] 具体的には、図40の（a）～（c）に示すように、ドライエッチングの

処理時間の経過とともにレジストパターン135の開口端部が漸次後退していく。これにより、第1の膜121はレジストパターン135をマスクとしてエッチングされるので、レジストパターン135の後退によって第1の膜121がエッチングされる領域が徐々に広がっていく。この結果、第1の膜121の断面（内周面）形状が順テーパ形状となるようにエッチングすることができる。なお、本実施の形態では、第1の膜121の開口部の内周面（傾斜面）を第2の膜122の開口部の内周面（傾斜面）に一致させるようにして、第1の膜121のエッチングを行っている。

[0173] このように、本実施の形態は、実施の形態1と異なり、第1の膜121がレジストパターン135をマスクとして加工される。つまり、本実施の形態では、レジストパターン135の開口形状が第1の膜121の開口形状として転写される。

[0174] ドライエッチングには、例えば、RIE装置が用いられる。エッチングガスとしては、例えば、四フッ化炭素（ CF_4 ）および O_2 が用いられる。ガス流量、圧力、印加電力および周波数などの装置パラメータは、基板サイズ、設定エッチング量などによって適宜設定される。エッチング条件の一例として、6インチの基板の場合、 CF_4 が80 sccm、 O_2 が20 sccm、圧力が13 Pa、印加電力が300 Wである。

[0175] [5-4-5. ステップ155']

図41に示されるように、ステップ155'では、レジストパターン135が除去される。具体的には、薬液による除去や、 O_2 ラジカルによるアッシング除去などが用いられる。レジストパターン135を除去することによって、第1絶縁層120には、断面が順テーパ形状を有する開口部が形成される。

[0176] [5-4-6. ステップ156']

次に、図42に示されるように、ステップ156'では、第1電極130が設けられる。同図に示すように、第1電極130は、半導体層111と接続されるように第1絶縁層120の開口部内に形成されるとともに、第1絶

縁層 120 の表面（第 3 の膜 123 の上面）に形成される。

[0177] 具体的には、まず、スパッタリングによって、第 1 絶縁層 120 の開口部を埋めるようにして第 1 絶縁層 120 の上に Cu 膜を堆積させる。Cu 膜の膜厚は、例えば、100 nm～300 nm 程度である。次に、フォトリソグラフィおよびエッチングによって Cu 膜を所定のパターンに加工する。

[0178] これにより、所定形状に加工された第 1 電極 130 が形成される。なお、第 1 絶縁層 120 は、半導体層 111 と第 1 電極 130 とを絶縁する機能を有する。

[0179] [6. 実施の形態 2 のまとめ]

以上、本実施の形態における TFT 基板 100 は、第 1 の膜 121 と第 2 の膜 122 と第 3 の膜 123 とが積層された第 1 絶縁層 120 を有しており、第 1 絶縁層 120 に設けられた開口部において、少なくとも最上層（第 3 の膜 123）の断面は、順テーパ形状を有する。

[0180] 上記構成によって、第 1 絶縁層 120 の開口部の断面は、上端部において鈍角となる。つまり、第 1 絶縁層 120 の表面と開口部の内面とのなす角度が鈍角となる。この結果、第 1 絶縁層 120 の開口部内から第 1 絶縁層 120 の表面に連続して第 1 電極 130 を形成したときに、当該開口部の端部での第 1 電極 130 のカバレッジがより向上する。よって、第 1 絶縁層 120 の開口部の端部において第 1 電極 130 に断線が発生することを抑制できる。したがって、所望の性能を有する TFT 基板 100 を実現できる。

[0181] また、本実施の形態における TFT 基板 100 では、さらに、第 2 の膜 122 および第 3 の膜 123 の開口部における断面も順テーパ形状を有している。これにより、第 1 絶縁層 120 の開口部の端部における第 1 電極 130 の断線の発生を一層抑制できる。

[0182] なお、上記構成は、第 1 絶縁層 120 に限るものではなく、例えば、TFT 基板 100 においては、保護層 140 にも適用できる。

[0183] また、本実施の形態における TFT 基板 100 において、第 1 の膜 121 は、シリコン酸化膜であり、第 2 の膜 122 は、酸化アルミニウム膜であり

、第3の膜123は、シリコン窒化膜であるとよい。これにより、より容易に、開口部の断面を順テーパ形状に加工できる。なお、第1の膜121、第2の膜122および第3の膜123の材料は、これらの材料に限るものではない。

[0184] また、有機EL表示装置10として、上記構成のTF T基板100と、電子と正孔の再結合により発光する発光層240とを有するように構成するとよい。

[0185] また、本実施の形態におけるTF T基板100の製造方法では、第1絶縁層120として、第1の膜121と第2の膜122と第3の膜123との積層膜を用いて、第1絶縁層120に開口部を形成する工程において、第3の膜123上にレジストパターン135を形成し、第3の膜123をドライエッチングにより加工し、第2の膜122をウエットエッチングにより加工し、第1の膜121をドライエッチングにより加工することにより、開口部における最上層（第3の膜123）の断面形状を順テーパ形状としている。

[0186] 上記方法によって、第1絶縁層120の開口部の断面を上端部において鈍角とすることができる。これにより、開口部の端部での第1電極130のカバレッジがより向上するので、開口部の端部において第1電極130に断線が発生することを抑制できる。したがって、所望の性能を有するTF T基板100を実現できる。

[0187] また、本実施の形態におけるTF T基板100の製造方法では、さらに、第2の膜122および第3の膜123の開口部における断面も順テーパ形状を有するように第2の膜122および第3の膜123を加工している。これにより、第1絶縁層120の開口部の端部における第1電極130の断線の発生を一層抑制できる。

[0188] また、本実施の形態におけるTF T基板100の製造方法において、第1の膜121をドライエッチングにより加工する工程では、レジストパターン135をマスクとして第1の膜121を加工している。これにより、レジストパターン135の開口形状が第1の膜121の開口形状として転写される

。したがって、レジストパターン135のマスクパターンによって第1絶縁層120の開口部の大きさ（開口径）を設定することができる。

[0189] また、本実施の形態におけるTF T基板100の製造方法では、ドライエッチング時におけるレジストパターン135の開口部の後退を利用して、第1の膜121の開口部の断面形状を順テーパ形状にしている。これにより、開口部の開口径を無駄に大きくすることなく（つまり、マスクに対してそれほど開口部を広げることなく）、開口部の断面に順テーパ構造を設けることが可能となる。したがって、開口部の端部における第1電極130に断線の発生を一層抑制できる。

[0190] なお、上記方法は、第1絶縁層120に限るものではなく、例えば、TF T基板100においては、保護層140にも適用できる。

[0191] また、第1の膜121は、シリコン酸化膜であり、第2の膜122は、酸化アルミニウム膜であり、第3の膜123は、シリコン窒化膜であるとよい。これにより、より容易に、開口部の断面を順テーパ形状に加工できる。なお、第1の膜121、第2の膜122および第3の膜123の材料は、これらの材料に限るものではない。

[0192] また、有機EL表示装置10の製造方法として、上記方法によって製造されたTF T基板100上に、電子と正孔の再結合により発光する発光層240を形成する工程を含むように構成するとよい。

[0193] （実施の形態2の変形例）

次に、実施の形態2の変形例について説明する。なお、本変形例と実施の形態2とは、主に、TF T基板100における第1絶縁層における第3の膜123の構造が異なり、それ以外の構成は基本的に同じである。したがって、以下、本変形例では、第1絶縁層120Aと第3電極130を中心に説明する。

[0194] [7. 第1絶縁層120Aと第1電極130の詳細]

[7-1. 第1絶縁層120Aの詳細]

本変形例では、第1絶縁層120Aの最上層である第3の膜123が2層

構造となっている。具体的には、図43に示されるように、第1絶縁層120Aは、半導体層111上に設けられた第1の膜121と、第1の膜121上に設けられた第2の膜122と、第2の膜122上に設けられた第3の膜123とを有しているが、第3の膜123は、膜質が異なる複数層によって構成されている。

[0195] 本変形例における第3の膜123は、第1の層123aと、当該第1の層123a上に設けられた第2の層123bとによって構成されている。また、第1の層123aと第2の層123bとは同じ材料を用いて形成されているが、膜密度が異なっており、第2の層123bの膜密度が第1の層123aの膜密度よりも小さくなっている。つまり、第1の層123aの膜構造は、第2の層123bに比べて相対的に密になっており、一方、第2の層123bの膜構造は、第1の層123aと比べて相対的に粗になっている。

[0196] また、実施の形態2と同様に、第1絶縁層120Aの一部には開口部が設けられている。第1絶縁層120Aの開口部の加工方法については、後に詳細に述べられる。

[0197] [7-2. 第1絶縁層120Aの形成方法]

第1絶縁層120Aは、実施の形態2と同様に、ステップ141'からステップ143'の工程によって形成される。

[0198] [7-2-1. ステップ141']

本変形例におけるステップ141'は、実施の形態2におけるステップ141'と同じである。第1の膜121は、例えばシリコン酸化膜である。

[0199] [7-2-2. ステップ142']

本変形例におけるステップ142'は、実施の形態2におけるステップ142'と同じである。第2の膜122は、例えば酸化アルミニウム膜である。

[0200] [7-2-3. ステップ143']

ステップ143'では、第3の膜123が第2の膜122上に設けられるが、本変形例における第3の膜123は、膜密度が異なる複数層によって構

成されている。第3の膜123には、例えば、シリコン窒化膜が用いられる。

[0201] 膜密度の異なる第3の膜123を形成するには、例えば、平行平板型のプラズマCVD装置が用いられる。この場合、第3の膜123としてシリコン窒化膜を成膜するための材料としては、例えば、 SiH_4 、 NH_3 などが用いられる。ガス流量、圧力、印加電力および周波数などの装置パラメータは、基板サイズ、設定膜厚などによって適宜設定される。

[0202] 例えば、シリコン窒化膜を成膜する途中で上記成膜条件を変更して成膜レートを変更することによって、膜密度の異なる複数層のシリコン窒化膜を形成することができる。本変形例では、成膜レートを1回変更することによって、相対的に膜密度が大きいシリコン窒化膜層である第1の層123aと、相対的に膜密度が小さいシリコン窒化膜層である第2の層123bとの2層を形成している。

[0203] 第3の膜123の膜厚は、第1の層123aおよび第2の層123bを含めて、全体として100nm以上500nm以下であることが好ましい。

[0204] [7-3. 第1絶縁層120Aの開口部と第1電極130の詳細]

図43に示すように、第1絶縁層120Aには、実施の形態2と同様に、当該第1絶縁層120Aの一部を開口することによって開口部が形成されている。開口部は、第1の膜121、第2の膜122および第3の膜123を加工することで形成される。

[0205] 第1電極130は、実施の形態2と同様に、Cu膜などの金属膜であり、第1絶縁層120Aの開口部を埋めるようにして第1絶縁層120A上に形成される。

[0206] [7-4. 第1絶縁層120Aの開口部の形成方法と第1電極130の形成方法の詳細]

第1絶縁層120Aの開口部と第1電極130とは、実施の形態2と同様に、ステップ151'からステップ156'の工程によって形成される。

[0207] [7-4-1. ステップ151']

図44に示されるように、ステップ151'では、実施の形態2と同様にして、第1絶縁層120A上に、レジストパターン（レジスト膜）135が形成される。

[0208] [7-4-2. ステップ152']

図45に示されるように、ステップ152'では、第3の膜123が加工される。具体的には、第3の膜123がドライエッチングされる。ドライエッチングによって、レジストパターン135の開口部の下層における第3の膜123が除去される。

[0209] このとき、本変形例では、第3の膜123が膜密度の異なる第1の層123aと第2の層123bとのシリコン窒化膜によって構成されており、上層である第2の層123bの膜密度が下層である第1の層123aの膜密度よりも小さくなっている。これにより、上層である第2の層123bのエッチングレートを下層である第1の層123aのエッチングレートよりも大きくすることができるので、第3の膜123を容易に等方的にエッチングすることができる。したがって、実施の形態2と比べて、第3の膜123の断面形状を容易に順テーパ形状とすることができる。

[0210] なお、第2の層123bのエッチングレートは、第1の層123aのエッチングレートの2倍以上とすることが好ましい。これにより、第3の膜123に対して、より等方的なエッチングを行うことができるので、第3の膜123の断面形状を容易に順テーパ形状とすることができる。

[0211] また、本変形例でも、図45に示すように、エッチングガスによって、レジストパターン135は、エッチング前よりも開口が広がるようにして開口端部が後退する。

[0212] ドライエッチングには、例えば、反応性イオンエッチング（RIE）装置が用いられる。エッチングガスとしては、例えば、六フッ化硫黄（SF₆）およびO₂が用いられる。ガス流量、圧力、印加電力および周波数などの装置パラメータは、基板サイズ、設定エッチング量などによって適宜設定される。エッチング条件の一例として、6インチの基板の場合、SF₆が70 s c c m

、 O_2 が30 s c c m、圧力が13 P a、印加電力が300Wである。

[0213] [7-4-3. ステップ153']

図46に示されるように、ステップ153'では、実施の形態2と同様に、第2の膜122が加工される。具体的には、酸化アルミニウム膜である第2の膜122がウエットエッチングされて、第3の膜123の開口部の下層における第2の膜122が除去される。これにより、第2の膜122の断面形状が順テーパ形状となるようにエッチングすることができる。エッチング液としては、水酸化カリウム(KOH)溶液などのアルカリ性溶液に限らず、燐酸を含む混酸液などの酸性溶液が用いられる。

[0214] [7-4-4. ステップ154']

図47に示されるように、ステップ154'では、実施の形態2と同様に、第1の膜121が加工される。具体的には、酸化シリコン膜である第1の膜121がドライエッチングされて、第2の膜122の開口部の下層における第1の膜121が除去される。

[0215] 本変形例でも、ドライエッチングの処理時間の経過とともにレジストパターン135の開口端部が漸次後退し、このレジストパターン135の後退によって第1の膜121のエッチング領域が徐々に広がっていき、第1の膜121の断面に順テーパ形状を形成することができる。このように、本変形例でも、第1の膜121は、レジストパターン135をマスクとして加工される。

[0216] ドライエッチングには、例えば、RIE装置が用いられる。エッチングガスとしては、例えば、四フッ化炭素(CF_4)および O_2 が用いられる。エッチング条件の一例として、6インチの基板の場合、 CF_4 が80 s c c m、 O_2 が20 s c c m、圧力が13 P a、印加電力が300Wである。

[0217] [7-4-5. ステップ155']

図48に示されるように、ステップ155'では、実施の形態2と同様に、レジストパターン135が除去される。これにより、第1絶縁層120Aには、断面が順テーパ形状を有する開口部が形成される。

[0218] [7-4-6. ステップ156']

次に、図49に示されるように、ステップ156'では、実施の形態2と同様にして、所定形状に加工されたCu膜からなる第1電極130が設けられる。

[0219] [7-5. 実施例]

上記の方法によって実際に第1絶縁層120Aに開口部を形成したところ、図50に示すような断面形状が得られた。なお、この実施例では、第1の膜121をシリコン酸化膜の単層とし、第2の膜122を酸化アルミニウム膜の単層とし、第3の膜123を膜密度の異なる第1の層123aおよび第2の層123bの2層とした。また、図50は、図47に対応する図であり、レジストパターン135を除去する前の状態を示している。

[0220] 図50に示すように、第1絶縁層120Aには、順テーパ形状の断面を有する所望の開口部が形成できていることが分かる。

[0221] [8. 実施の形態2の変形例のまとめ]

以上、本変形例におけるTF T基板100は、実施の形態2と同様に、第1絶縁層120Aに設けられた開口部において、少なくとも最上層（第3の膜123）の断面は、順テーパ形状を有する。

[0222] 上記構成によって、第1絶縁層120Aの開口部の断面は上端部において鈍角となるので、当該開口部の端部における第1電極130の断線の発生を抑制できる。したがって、所望の性能を有するTF T基板100を実現できる。

[0223] さらに、本変形例では、第3の膜123が、同じ材料からなる第1の層123aと第2の層123bとによって構成されており、第2の層123bの膜密度が第1の層123aの膜密度よりも小さくなっている。

[0224] この構成により、実施の形態2と比べて、第3の膜123の断面形状を一層容易に順テーパ形状とすることができる。

[0225] また、本変形例におけるTF T基板100でも、さらに、第2の膜122および第3の膜123の開口部における断面も順テーパ形状を有している。

これにより、開口部の端部における第1電極130の断線の発生を一層抑制できる。

- [0226] なお、本変形例でも、上記構成は保護層140に適用することができる。
- [0227] また、本変形例でも、第1の膜121は、シリコン酸化膜であり、第2の膜122は、酸化アルミニウム膜であり、第3の膜123は、シリコン窒化膜であるとよい。これにより、より容易に、開口部の断面を順テーパ形状に加工できる。なお、第1の膜121、第2の膜122および第3の膜123の材料は、これらの材料に限るものではない。
- [0228] また、有機EL表示装置10として、上記構成のTFE基板100と、電子と正孔の再結合により発光する発光層240とを有するように構成するとよい。
- [0229] また、本変形例におけるTFE基板100の製造方法では、実施の形態2と同様に、第1絶縁層120Aに開口部を形成する工程において、第3の膜123上にレジストパターン135を形成し、第3の膜123をドライエッチングにより加工し、第2の膜122をウエットエッチングにより加工し、第1の膜121をドライエッチングにより加工することにより、第1絶縁層120Aの開口部における最上層（第3の膜123）の断面形状を順テーパ形状としている。
- [0230] 上記方法によって、第1絶縁層120Aの開口部の断面を上端部において鈍角とすることができるので、当該開口部の端部における第1電極130の断線の発生を抑制できる。したがって、所望の性能を有するTFE基板100を実現できる。
- [0231] さらに、本変形例では、第3の膜123が、同じ材料からなる第1の層123aと第2の層123bとによって構成されており、第2の層123bの膜密度が第1の層123aの膜密度よりも小さくなっている。
- [0232] この構成により、第3の膜123のドライエッチングの際に、第2の層123bのエッチングレートを第1の層123aのエッチングレートよりも大きくすることができるので、第3の膜123を容易に等方的にエッチングす

ることができる。したがって、実施の形態 2 と比べて、第 3 の膜 1 2 3 の断面形状を容易に順テーパ形状とすることができる。

[0233] また、本変形例における T F T 基板 1 0 0 の製造方法では、第 3 の膜 1 2 3 をドライエッチングにより加工する工程において、第 2 の層 1 2 3 b のエッチングレートは、第 1 の層 1 2 3 a のエッチングレートの 2 倍以上とすることが好ましい。これにより、第 3 の膜 1 2 3 に対して、より等方的なエッチングを行うことができるので、第 3 の膜 1 2 3 の断面形状を容易に順テーパ形状とすることができる。

[0234] また、本変形例でも、レジストパターン 1 3 5 をマスクとして第 1 の膜 1 2 1 を加工している。これにより、レジストパターン 1 3 5 のマスクパターンによって第 1 絶縁層 1 2 0 の開口部の大きさ（開口径）を設定することができる。

[0235] また、本変形例でも、ドライエッチング時におけるレジストパターン 1 3 5 の開口部の後退を利用して、第 1 の膜 1 2 1 の開口部の断面形状を順テーパ形状にしている。これにより、開口部の開口径を無駄に大きくすることなく、開口部の断面に順テーパ構造を設けることが可能となる。したがって、開口部の端部における第 1 電極 1 3 0 に断線の発生を一層抑制できる。

[0236] なお、本変形例でも、上記方法は、第 1 絶縁層 1 2 0 A に限られず、例えば、T F T 基板 1 0 0 においては、保護層 1 4 0 にも適用できる。

[0237] また、本変形例でも、第 1 の膜 1 2 1 は、シリコン酸化膜であり、第 2 の膜 1 2 2 は、酸化アルミニウム膜であり、第 3 の膜 1 2 3 は、シリコン窒化膜であるとよい。これにより、さらに容易に開口部の断面を順テーパ形状に加工できる。なお、第 1 の膜 1 2 1、第 2 の膜 1 2 2 および第 3 の膜 1 2 3 の材料は、これらの材料に限るものではない。

[0238] また、本変形例でも、有機 E L 表示装置 1 0 の製造方法として、上記方法によって製造された T F T 基板 1 0 0 上に、電子と正孔の再結合により発光する発光層 2 4 0 を形成する工程を含むように構成するとよい。

[0239] （その他の変形例）

以上、TFT基板およびその製造方法、並びに、有機EL表示装置およびその製造方法について、実施の形態および変形例に基づいて説明したが、本発明は、上記の実施の形態および変形例に限定されるものではない。

[0240] 例えば、上記実施の形態2では、第1の膜121、第2の膜122および第3の膜123の全ての膜の断面が順テーパ形状を有するように開口部を形成したが、第1電極130の断線を抑制するには、少なくとも最上層（第3の膜123）の開口部の断面が順テーパ形状を有していればよい。例えば、図51に示すように、第1の膜121および第3の膜123の断面形状が順テーパ形状となってもよい。また、第2の膜122および第3の膜123の断面形状が順テーパ形状となってもよい。

[0241] また、上記実施の形態2では、第1の膜121、第2の膜122および第3の膜123の開口部の内周面（傾斜面）が全て面一となるようにエッチングを行ったが、各膜において段差が生じるように形成してもよい。但し、各膜間における段差を極力なくして各膜の内周面が全て面一となるようにした方が、開口部における第1電極130の断線を効果的に抑制することができる。

[0242] また、上記実施の形態2では、第3の膜123を2層構造としたが、これに限らない。例えば、第3の膜123を3層以上の複数層としても構わない。この場合、上層の膜ほど膜密が小さくなるように構成するとよい。あるいは、第3の膜123の上に第3の膜123よりもエッチングレートが大きい第4の膜を形成しても構わない。これにより、第1絶縁層120Aに、断面が順テーパ形状を有する開口部を形成することができる。

[0243] また、上記実施の形態1、2および変形例において、第1電極130は、第1絶縁層120および120Aの開口部を埋めるように形成したが、これに限らない。例えば、図52に示すように、第1絶縁層120の開口部の内面および底面と第1絶縁層120の表面とにわたって同一膜厚となるように第1電極130Aを形成してもよい。

[0244] また、上記実施の形態1、2および変形例において、レジストパターン1

35の開口部の断面（内周面）はテーパ面（傾斜面）としているが、これに限らない。例えば、レジストパターン135の開口部の断面（内周面）が垂直面であっても、実施の形態1、2における作用効果を得ることができる。

[0245] その他、上記の実施の形態および変形例に対して当業者が思いつく各種変形を施して得られる形態や、本発明の趣旨を逸脱しない範囲で各実施の形態および変形例における構成要素および機能を任意に組み合わせることで実現される形態も本発明に含まれる。

産業上の利用可能性

[0246] 開示された技術は、表示デバイスなどに用いられるTFT基板や、TFT基板によって駆動される有機EL表示装置などに利用可能である。

符号の説明

- [0247] 10 有機EL表示装置
- 20 貼合わせ層
- 100 TFT基板
- 101 ゲート電極
- 102 ゲート絶縁膜
- 110 ガラス基板
- 111 半導体層
- 120、120A 第1絶縁層
- 121 第1の膜
- 122 第2の膜
- 123 第3の膜
- 123a 第1の層
- 123b 第2の層
- 130、130A 第1電極
- 135 レジストパターン
- 140 保護層
- 141 第1保護層

- 1 4 2 第2保護層
- 1 5 0 第2電極
- 1 5 1 下層電極
- 1 5 2 上層電極
- 1 6 1 第2絶縁層
- 1 7 0 T F T部
- 1 7 1 スイッチングT F T
- 1 7 2 駆動T F T
- 1 8 0 ゲート配線
- 1 9 0 ソース配線
- 2 0 0 E Lデバイス部
- 2 0 1 平坦化層
- 2 1 0 陽極
- 2 1 1 下層陽極
- 2 1 2 上層陽極
- 2 2 0 バンク
- 2 3 1 正孔注入層
- 2 3 2 電子ブロック層
- 2 4 0 発光層
- 2 4 1 赤色発光層
- 2 4 2 緑色発光層
- 2 4 3 青色発光層
- 2 5 1 電子注入層
- 2 6 0 陰極
- 2 7 0 封止層
- 3 0 0 カラーフィルタ基板
- 3 1 0 ガラス基板
- 3 2 0 フィルタ

3 2 1 赤フィルタ

3 2 2 緑フィルタ

3 2 3 青フィルタ

請求の範囲

- [請求項1] 酸化物半導体層を含むT F Tが形成されたT F T基板の製造方法であって、
前記酸化物半導体層を覆うように絶縁層を形成する工程と、
前記絶縁層に開口部を形成する工程と、を含み、
前記絶縁層は、第1の膜と、前記第1の膜上に設けられた、酸化アルミニウム膜である第2の膜と、前記第2の膜上に設けられた、シリコンを含む膜である第3の膜とを有し、
前記絶縁層に開口部を形成する工程は、
前記第3の膜上にレジストパターンを形成する工程と、
前記第3の膜をドライエッチングにより加工する工程と、
前記第2の膜をウエットエッチングにより加工する工程と、を有する、
T F T基板の製造方法。
- [請求項2] 前記第2の膜をウエットエッチングにより加工する工程では、アルカリ性溶液を用いる、
請求項1に記載のT F T基板の製造方法。
- [請求項3] 前記絶縁層に開口部を形成する工程は、さらに、前記第1の膜をドライエッチングにより加工する工程を有する、
請求項1又は2に記載のT F T基板の製造方法。
- [請求項4] 前記第1の膜をドライエッチングにより加工する工程では、前記第2の膜をマスクとして前記第1の膜を加工する、
請求項3に記載のT F T基板の製造方法。
- [請求項5] 前記第1の膜は、シリコン酸化膜であり、
前記第3の膜は、シリコン酸化膜、シリコン酸窒化膜およびシリコン窒化膜の群から選ばれる少なくとも一種である、
請求項1～4のいずれか1項に記載のT F T基板の製造方法。
- [請求項6] 請求項1～5のいずれか1項に記載の方法で製造されたT F T基板

上に、電子と正孔の再結合により発光する発光層を形成する工程を含む、

有機EL表示装置の製造方法。

[請求項7] 開口部が設けられた絶縁層と、前記開口部内および前記絶縁層上に連続して設けられた電極とを備え、

前記絶縁層は、第1の膜と、前記第1の膜上に設けられた第2の膜と、前記第2の膜上に設けられた第3の膜とを有し、

少なくとも前記開口部における前記第3の膜の断面は、順テーパ形状を有する、

TFT基板。

[請求項8] 前記開口部における前記第1の膜の断面は、順テーパ形状を有する

、

請求項7に記載のTFT基板。

[請求項9] 前記開口部における前記第2の膜の断面は、順テーパ形状を有する

、

請求項7又は8に記載のTFT基板。

[請求項10] さらに、前記第3の膜は、第1の層と、前記第1の層の上に形成され、かつ、前記第1の層と同じ材料からなる第2の層とによって構成されており、

前記第2の層の膜密度は、前記第1の層の膜密度よりも小さい、

請求項7～9のいずれか1項に記載のTFT基板。

[請求項11] 前記第1の膜は、シリコン酸化膜であり、

前記第2の膜は、酸化アルミニウム膜であり、

前記第3の膜は、シリコン窒化膜である、

請求項7～10のいずれか1項に記載のTFT基板。

[請求項12] 請求項7～11のいずれか1項に記載のTFT基板と、

電子と正孔の再結合により発光する発光層と、を有する、

有機EL表示装置。

- [請求項13] 絶縁層を形成する工程と、
前記絶縁層に開口部を形成する工程と、
前記開口部内および前記絶縁層上に連続して電極を形成する工程と、
を含み、
前記絶縁層を形成する工程は、
第1の膜を形成する工程と、
前記第1の膜上に第2の膜を形成する工程と、
前記第2の膜上に第3の膜を形成する工程と、を含み、
前記絶縁層に開口部を形成する工程は、
前記第3の膜上にレジストパターンを形成する工程と、
前記第3の膜をドライエッチングにより加工する工程と、
前記第2の膜をウエットエッチングにより加工する工程と、
前記第1の膜をドライエッチングにより加工する工程と、を含み、
、
前記第3の膜をドライエッチングにより加工する工程において、前記開口部における前記第3の膜の断面を順テーパ形状とする、
T F T基板の製造方法。
- [請求項14] 前記第1の膜をドライエッチングにより加工する工程において、前記開口部における前記第1の膜の断面を順テーパ形状とする、
請求項13に記載のT F T基板の製造方法。
- [請求項15] 前記第2の膜をウエットエッチングにより加工する工程において、前記開口部における前記第2の膜の断面を順テーパ形状とする、
請求項13又は14に記載のT F T基板の製造方法。
- [請求項16] 前記第1の膜をドライエッチングにより加工する工程では、前記レジストパターンをマスクとして前記第1の膜を加工する、
請求項13～15のいずれか1項に記載のT F T基板の製造方法。
- [請求項17] 前記第1の膜をドライエッチングにより加工する工程において、前記ドライエッチングの処理時間の経過とともに前記第3の膜上の前記

レジストパターンが漸次後退する、

請求項 13～16 のいずれか 1 項に記載の TFT 基板の製造方法。

[請求項18]

前記第 3 の膜を形成する工程では、前記第 3 の膜として、第 1 の層と、前記第 1 の層の上に形成され、かつ、前記第 1 の層と同じ材料からなる第 2 の層とを形成し、

前記第 2 の層の膜密度は、前記第 1 の層の膜密度よりも小さい、

請求項 13～17 のいずれか 1 項に記載の TFT 基板の製造方法。

[請求項19]

前記第 3 の膜をドライエッチングにより加工する工程において、

前記第 2 の層のエッチングレートは、前記第 1 の層のエッチングレートの 2 倍以上である、

請求項 18 に記載の TFT 基板の製造方法。

[請求項20]

前記第 1 の膜は、シリコン酸化膜であり、

前記第 2 の膜は、酸化アルミニウム膜であり、

前記第 3 の膜は、シリコン窒化膜である、

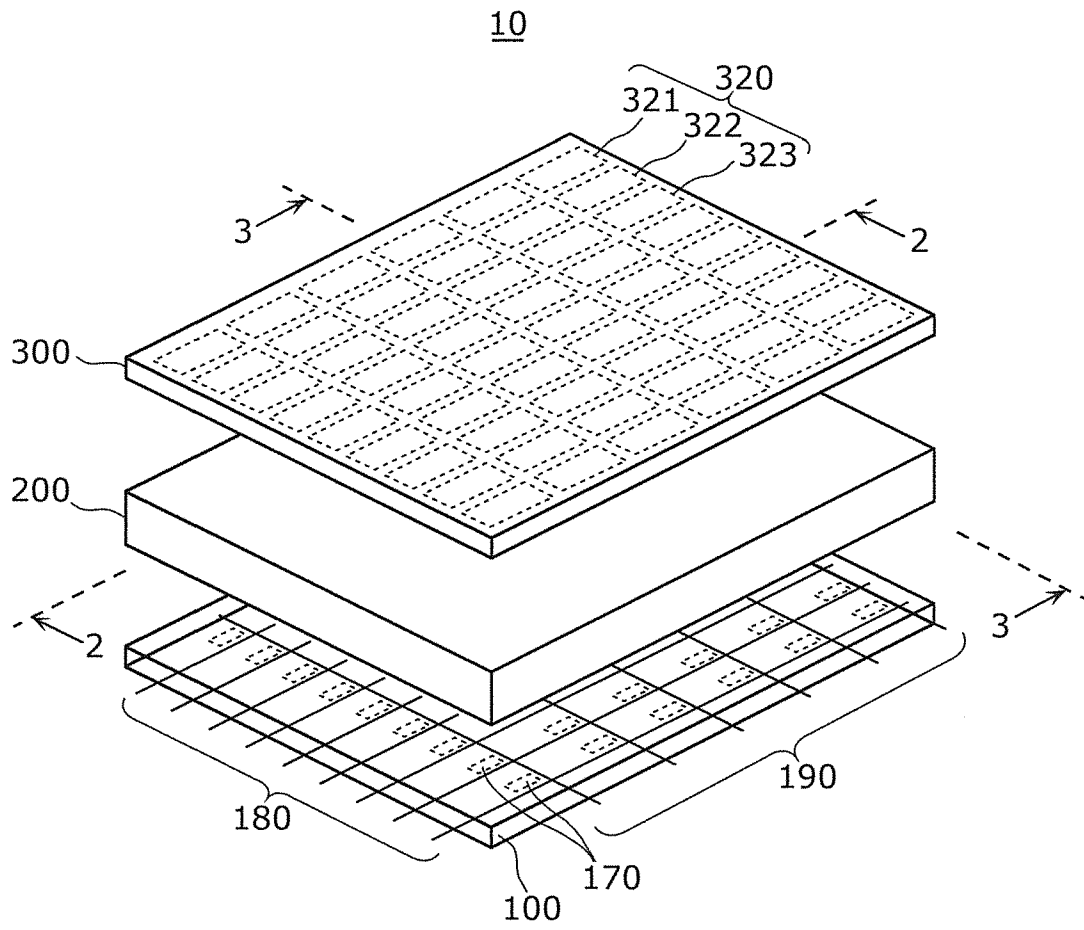
請求項 13～19 のいずれか 1 項に記載の TFT 基板の製造方法。

[請求項21]

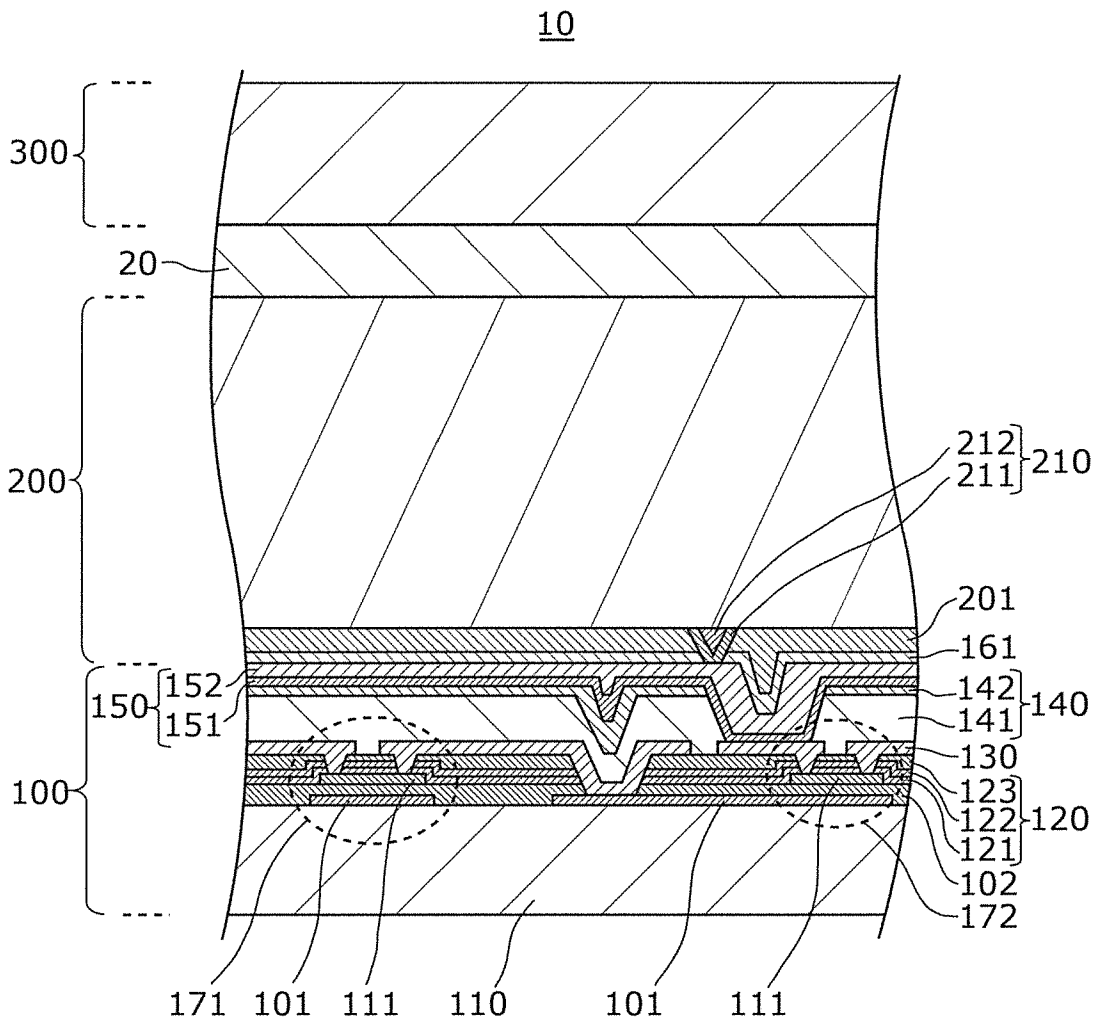
請求項 13～20 のいずれか 1 項に記載の方法で製造された TFT 基板上に、電子と正孔の再結合により発光する発光層を形成する工程を、含む、

有機 EL 表示装置の製造方法。

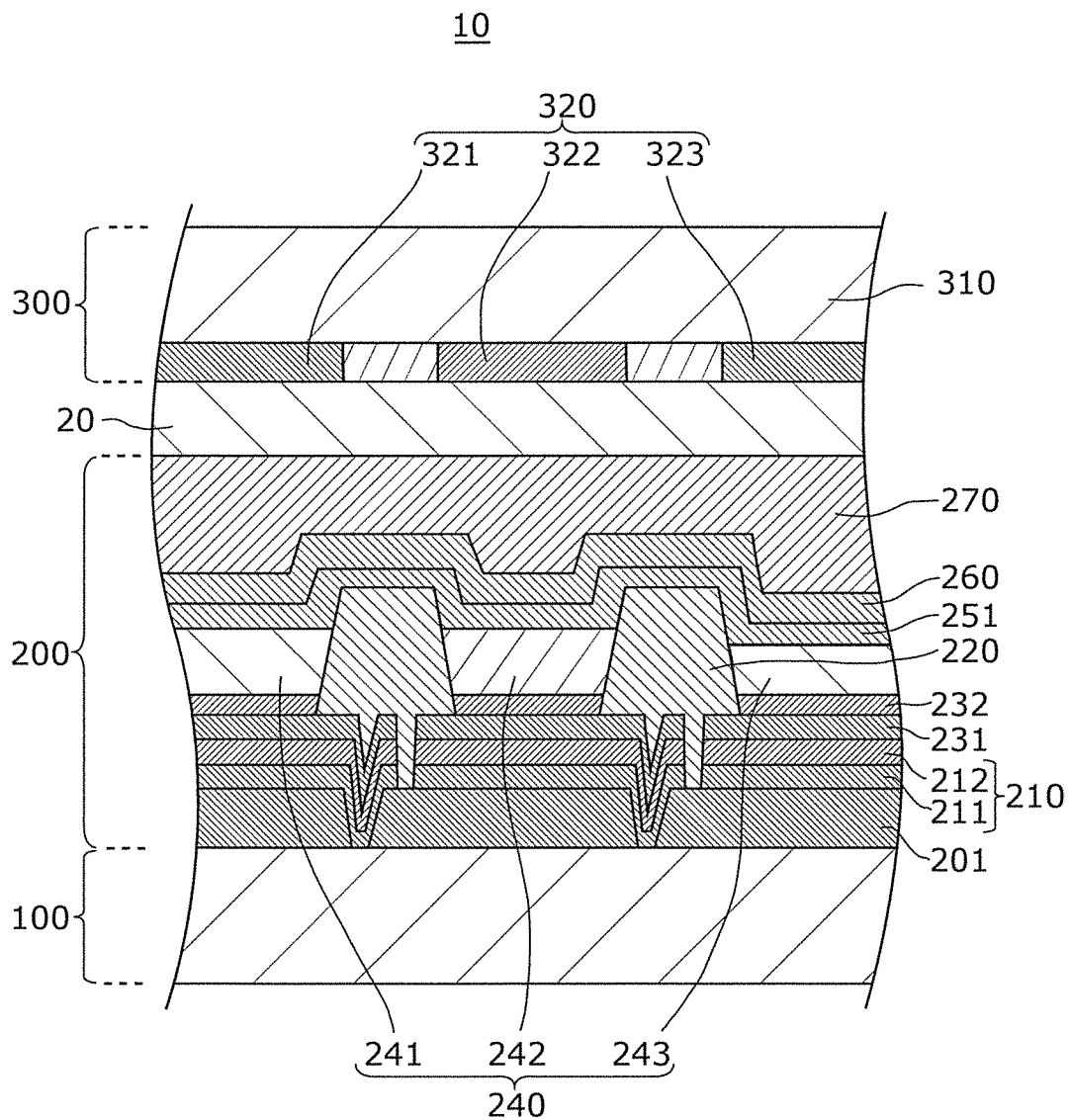
[図1]



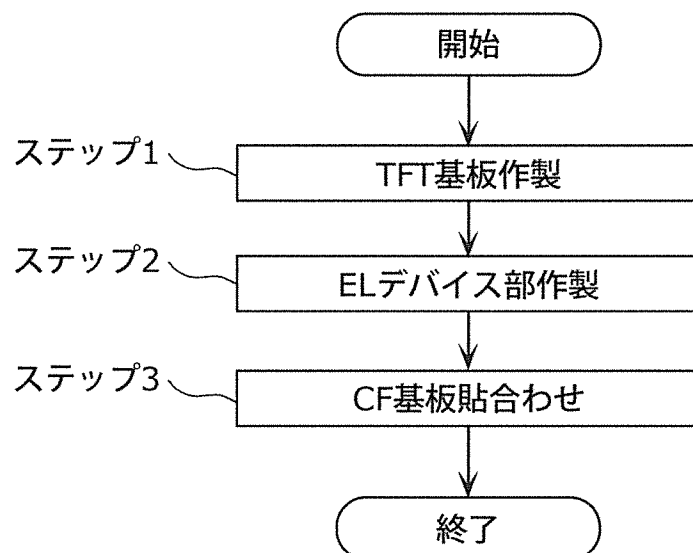
[図2]



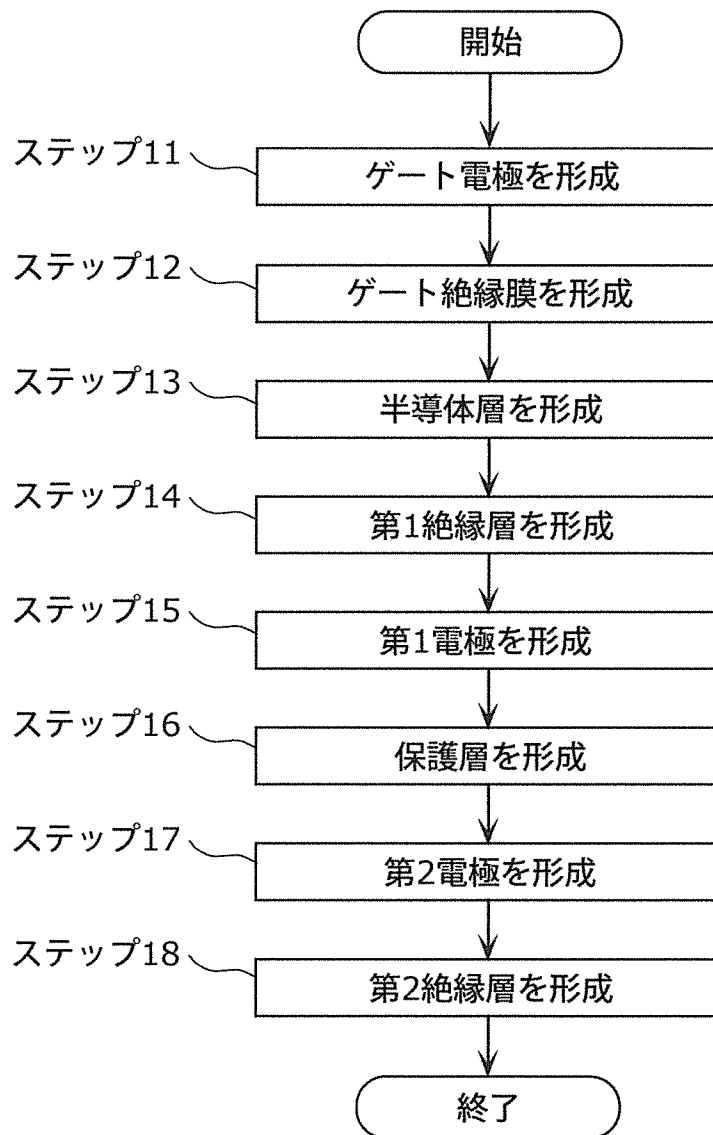
[図3]



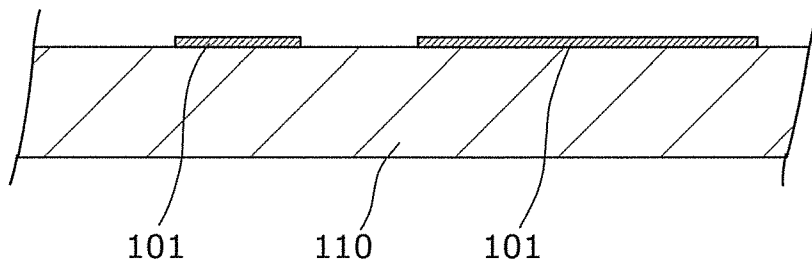
[図4]



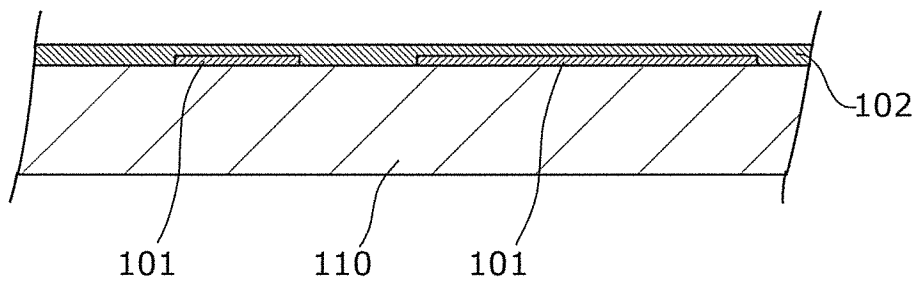
[図5]



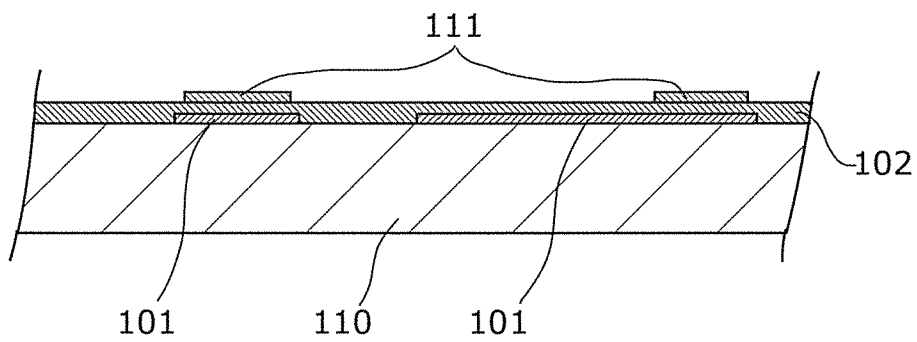
[図6]



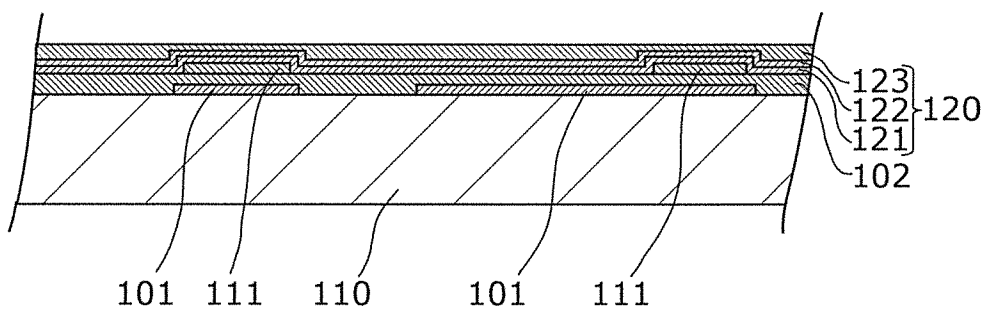
[図7]



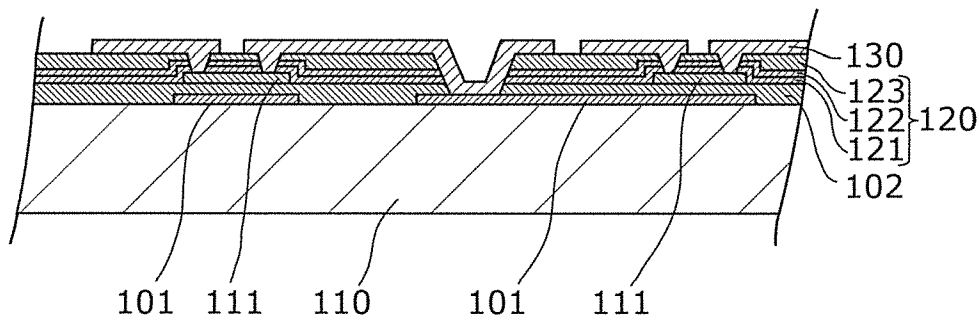
[図8]



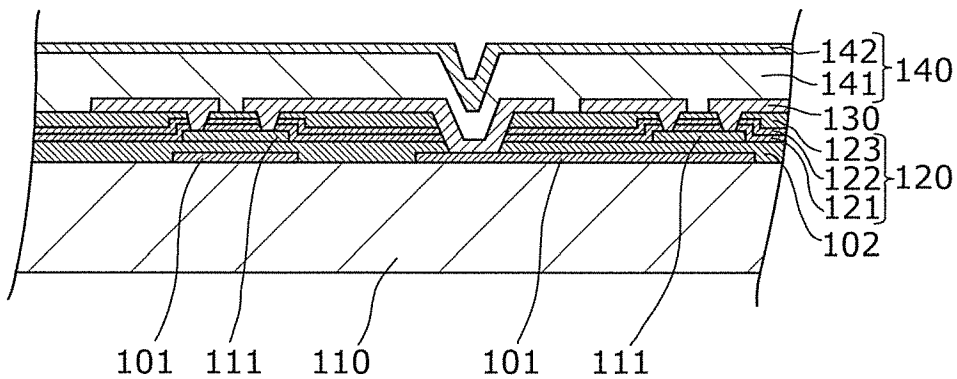
[図9]



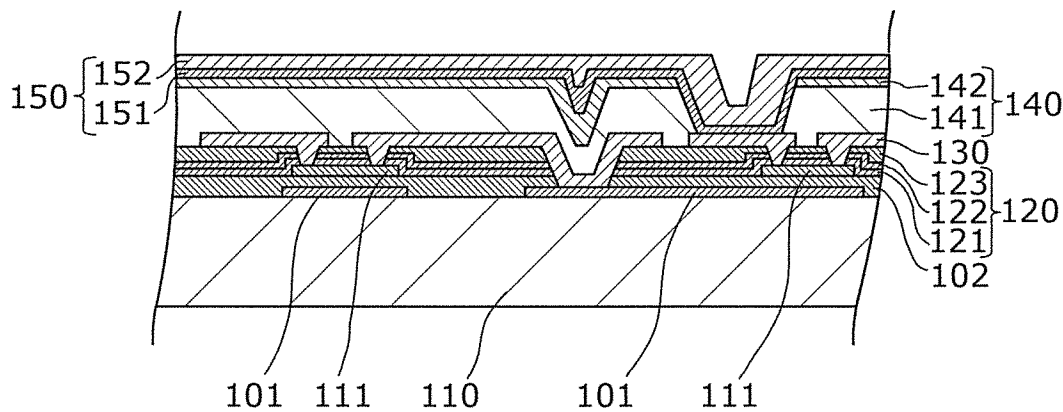
[図10]



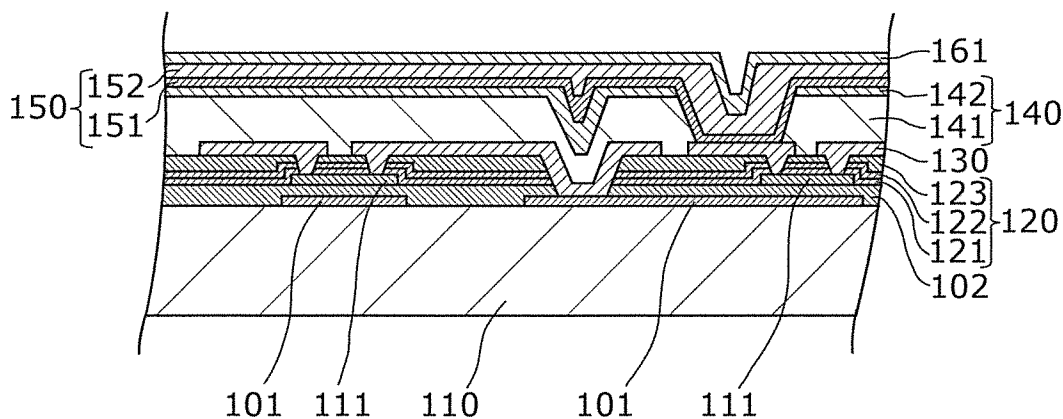
[図11]



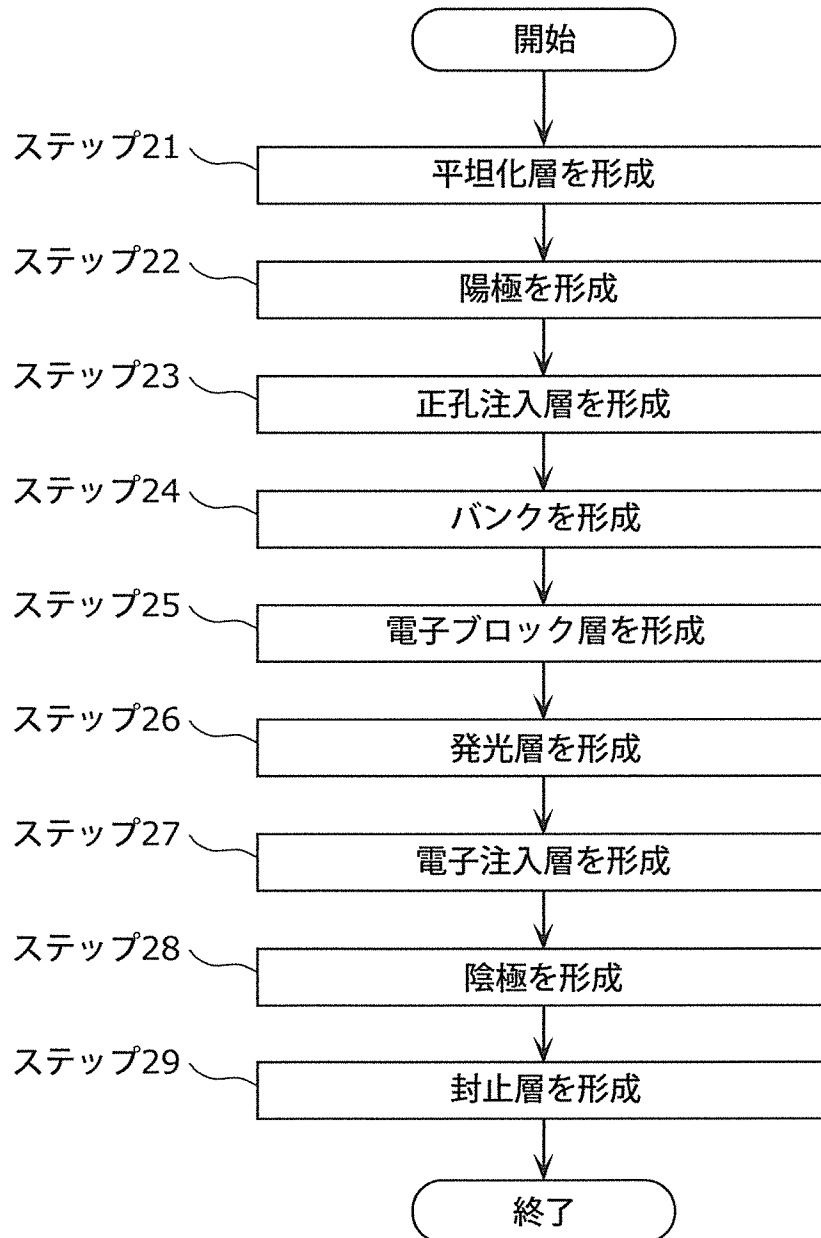
[図12]



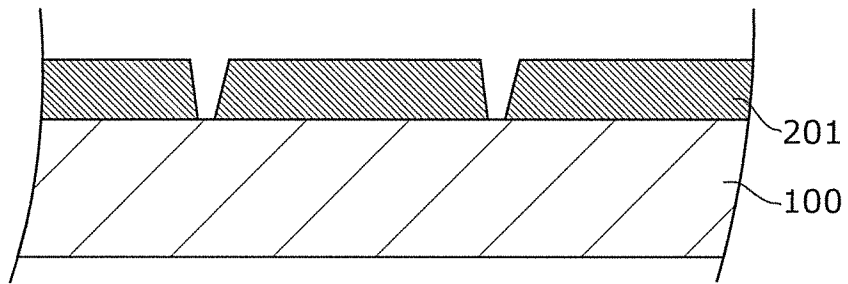
[図13]



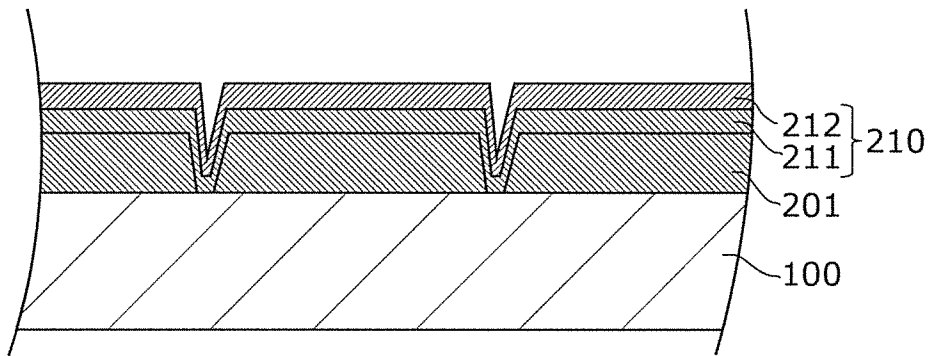
[図14]



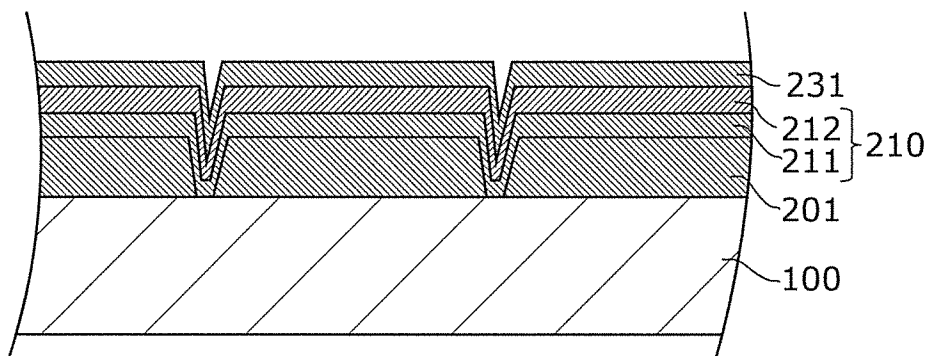
[図15]



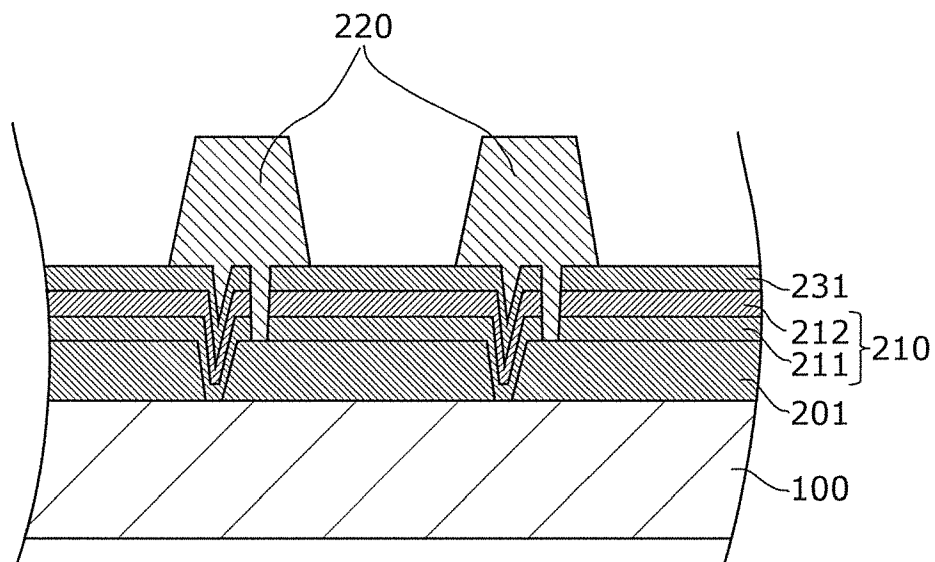
[図16]



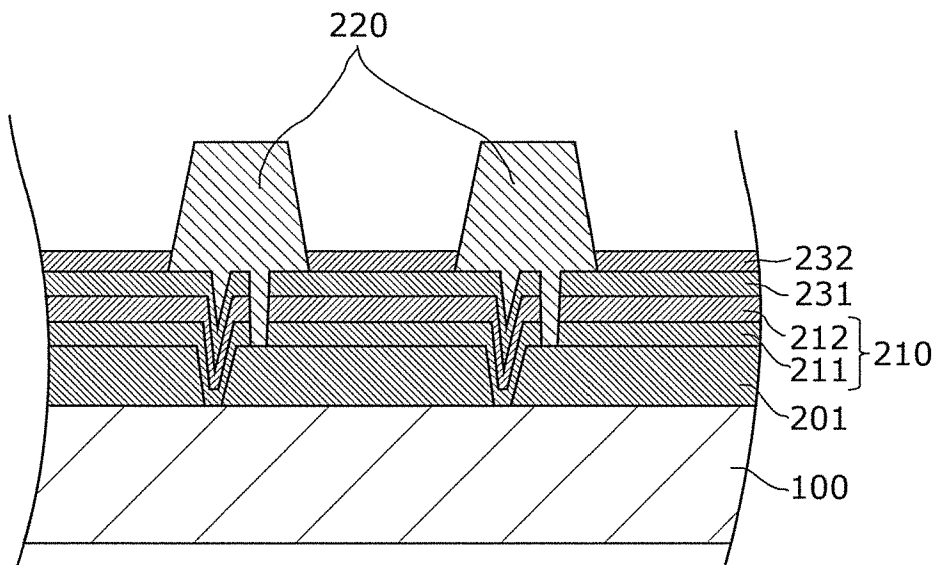
[図17]



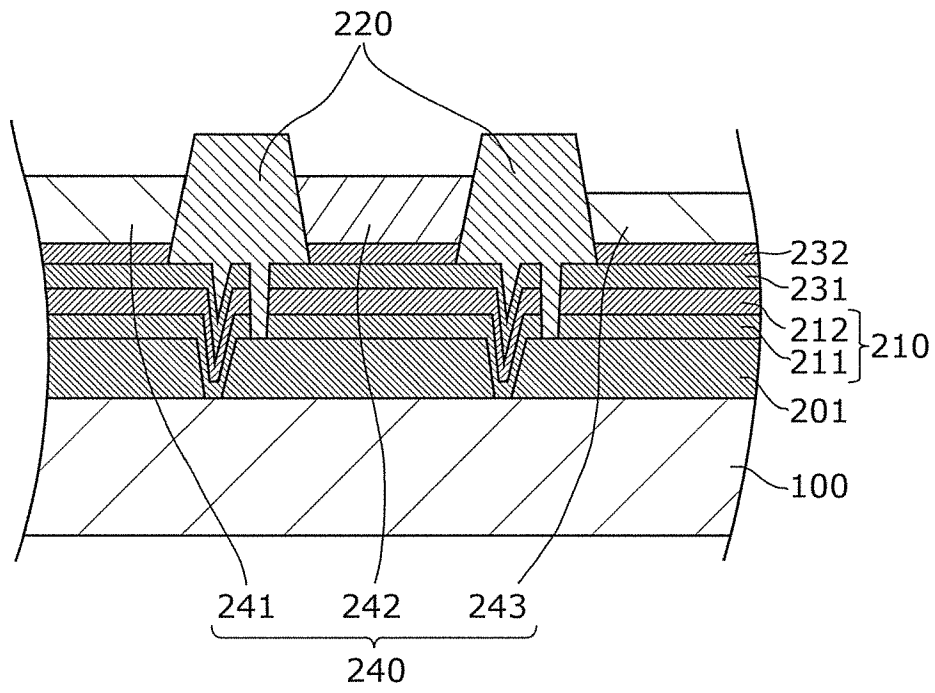
[図18]



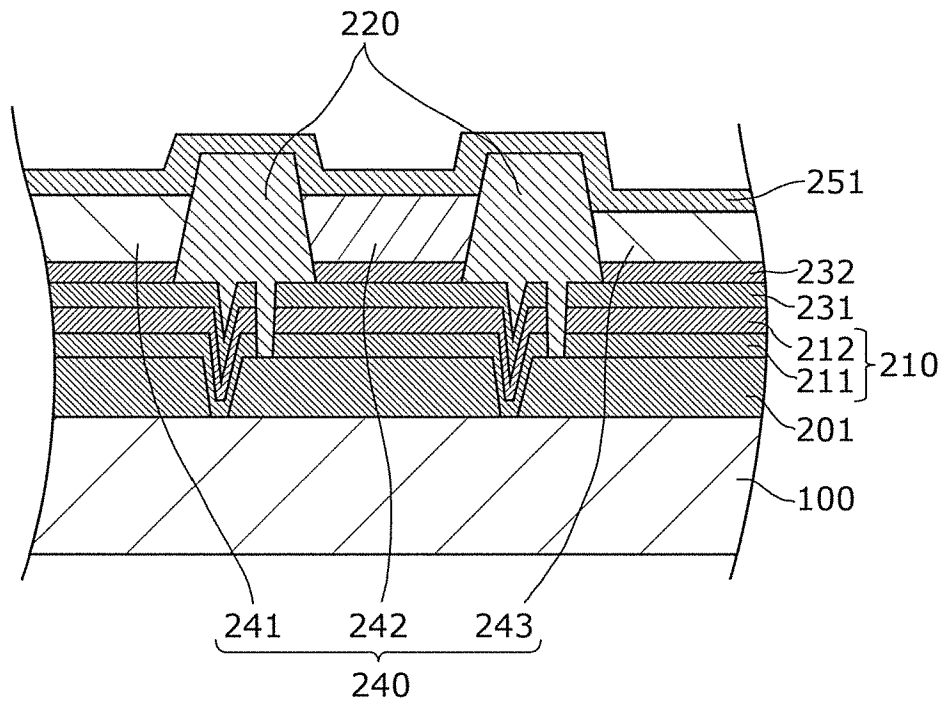
[図19]



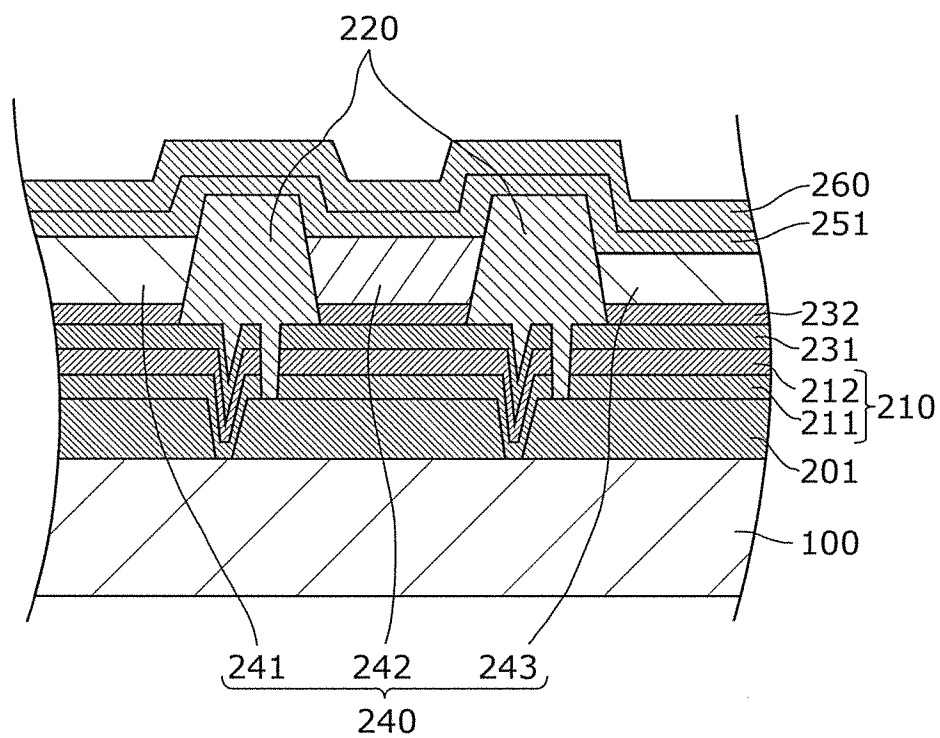
[図20]



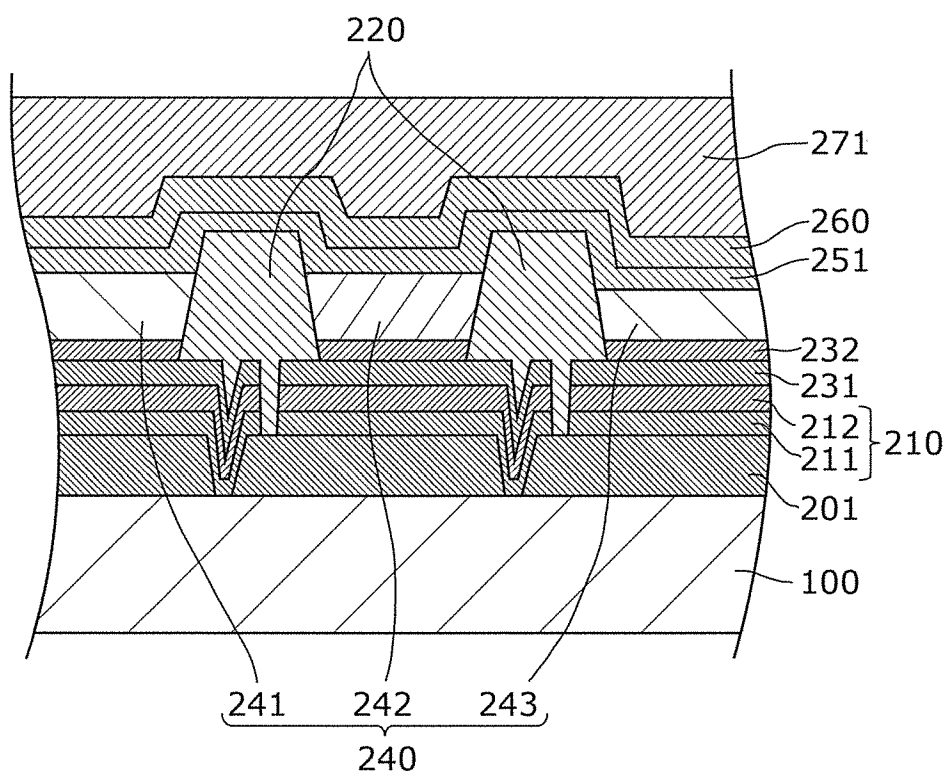
[図21]



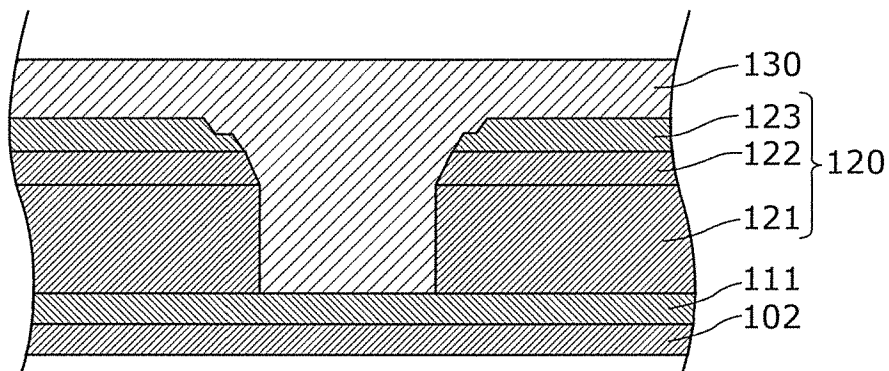
[図22]



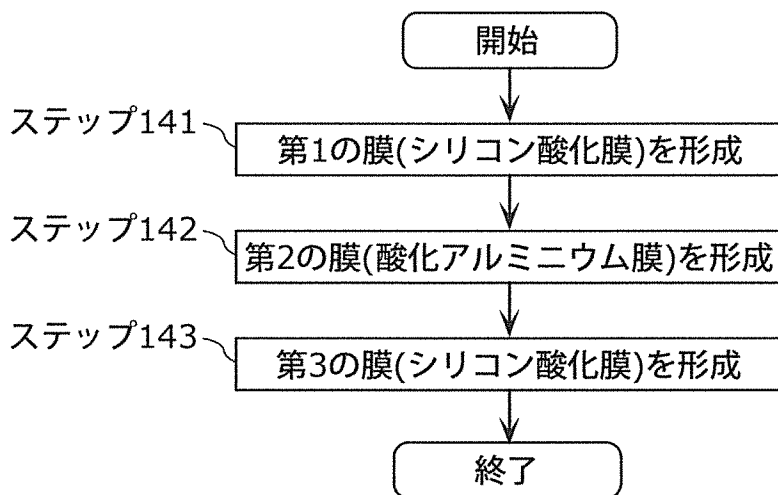
[図23]



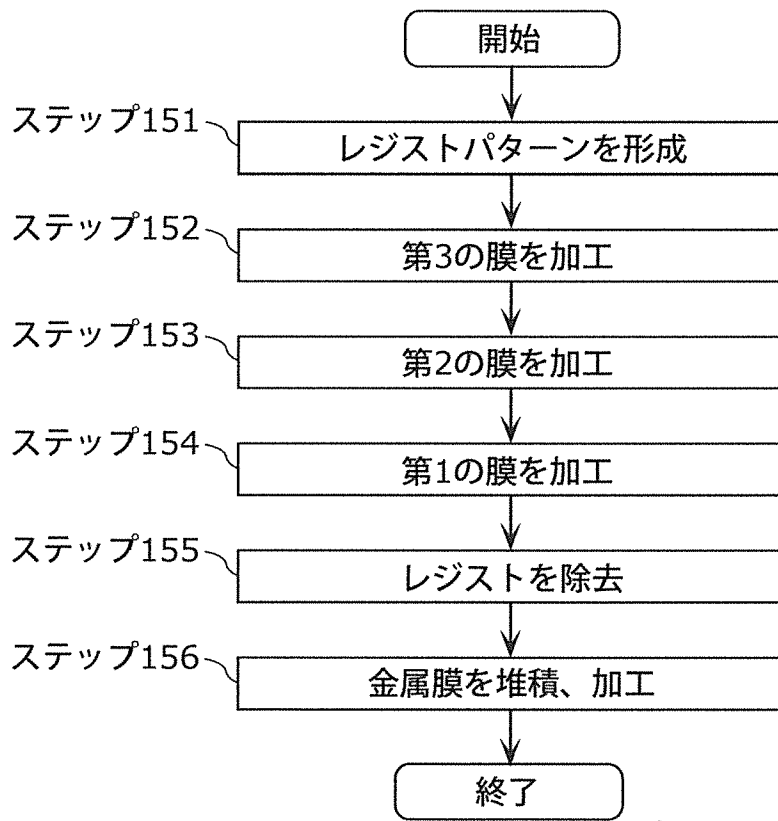
[図24]



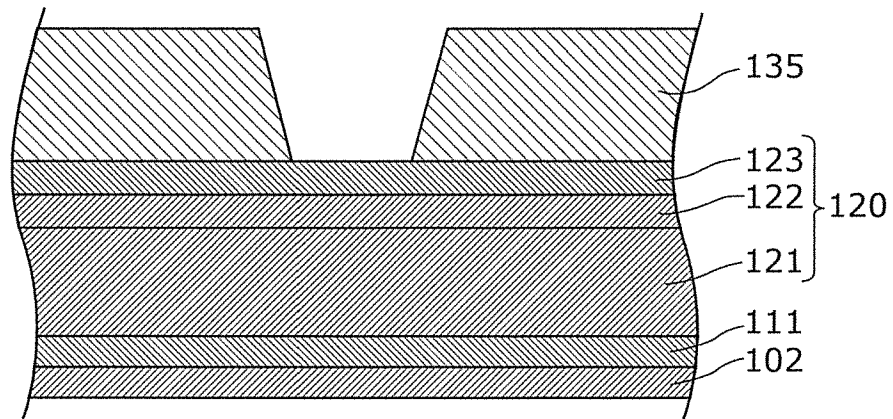
[図25]



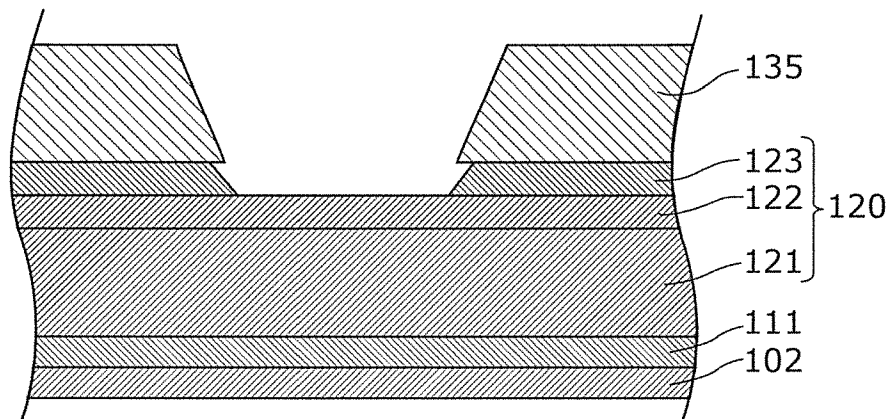
[図26]



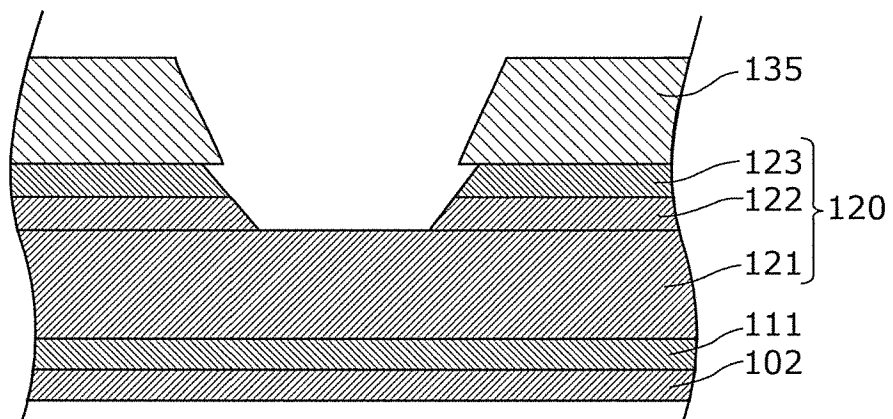
[図27]



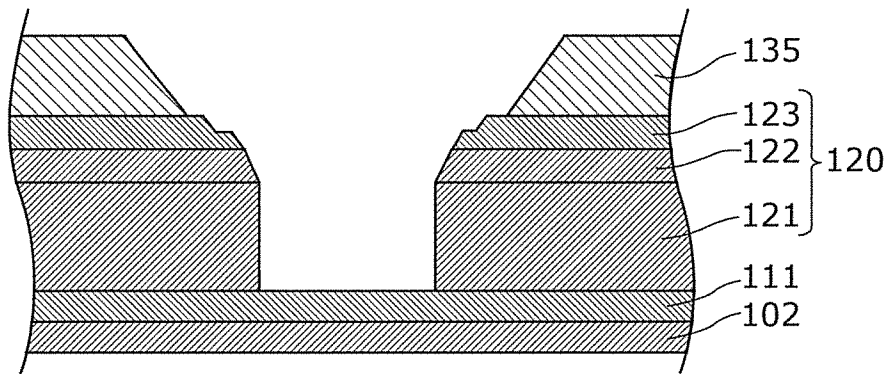
[図28]



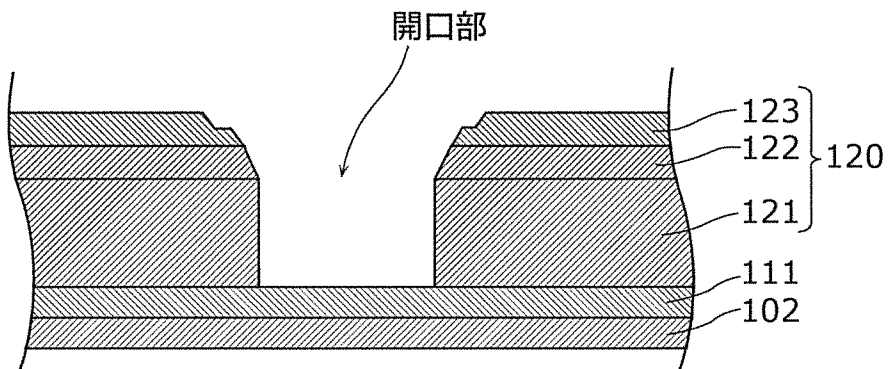
[図29]



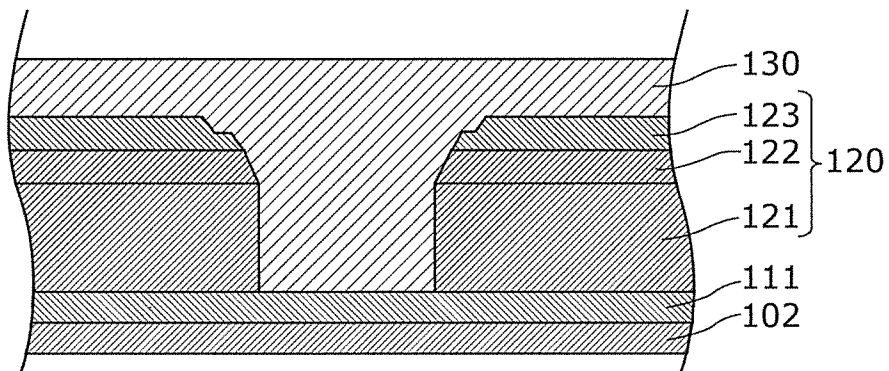
[図30]



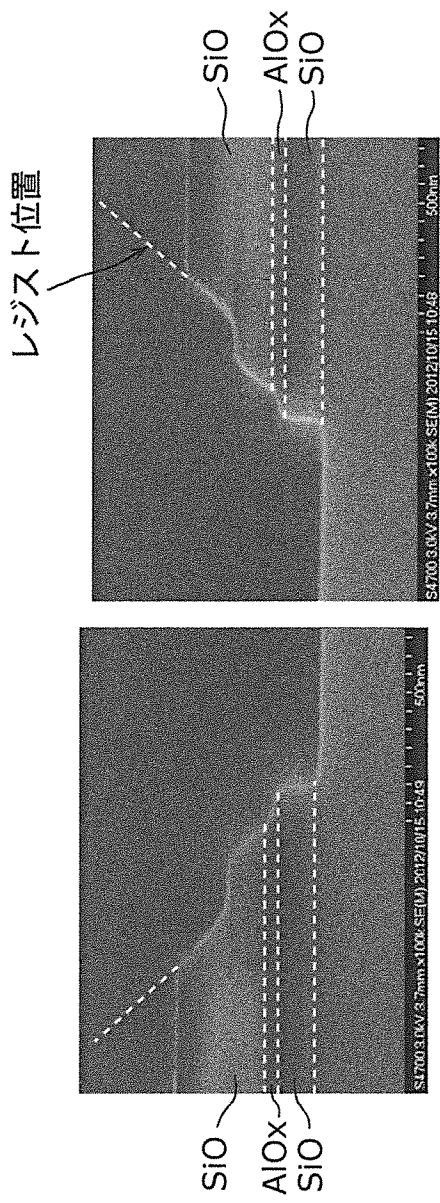
[図31]



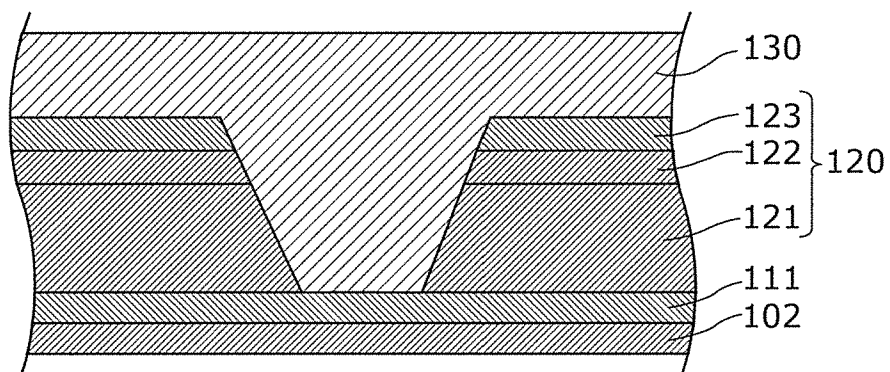
[図32]



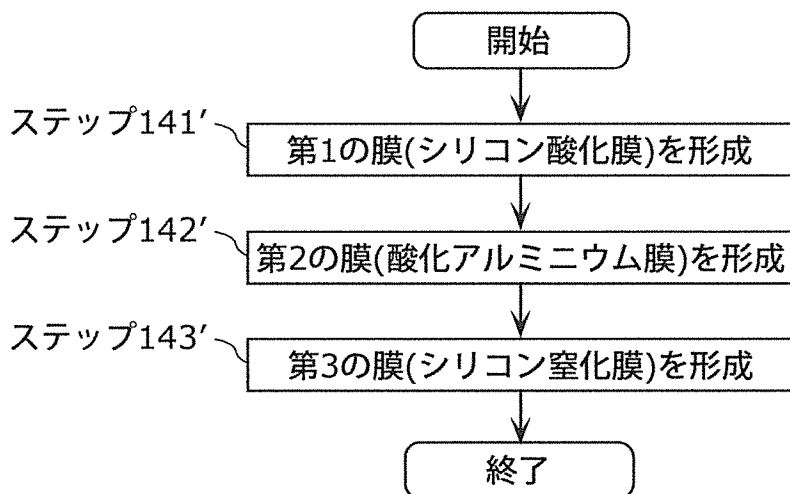
[図33]



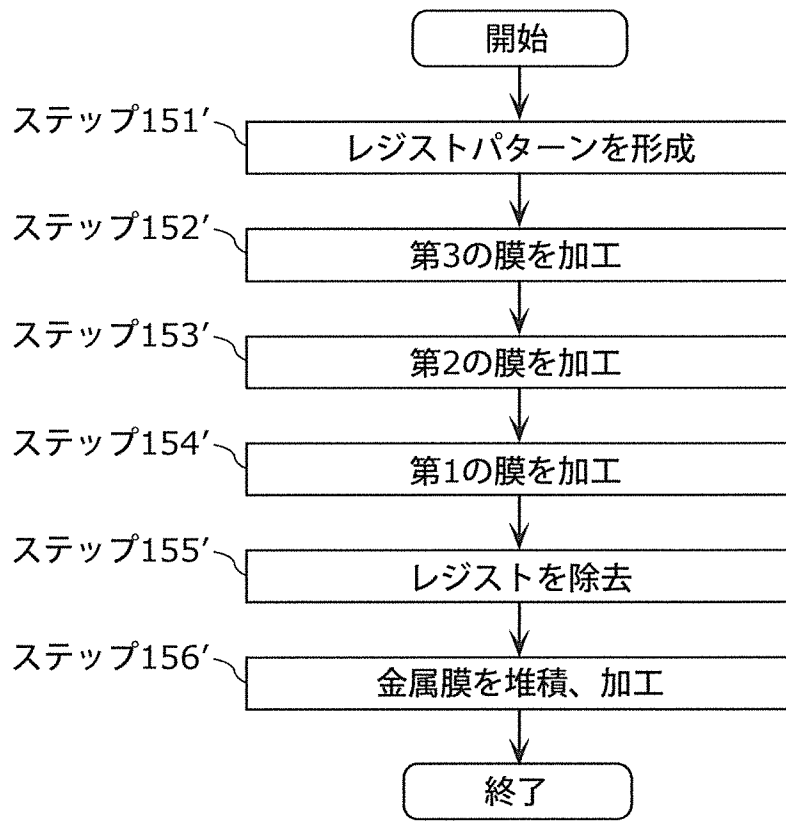
[図34]



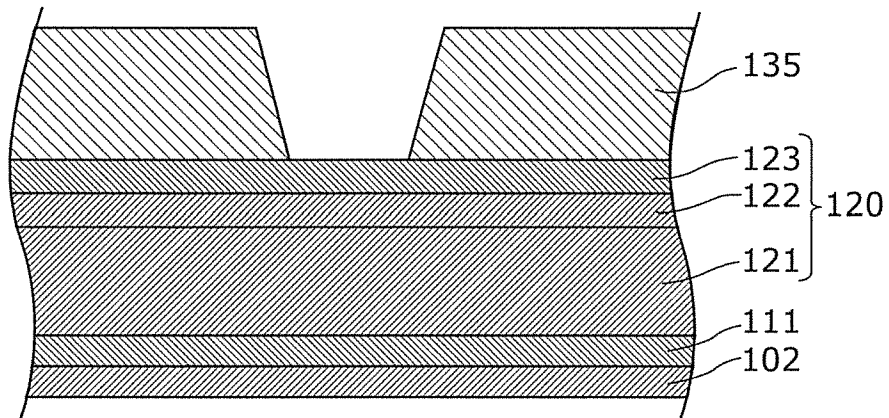
[図35]



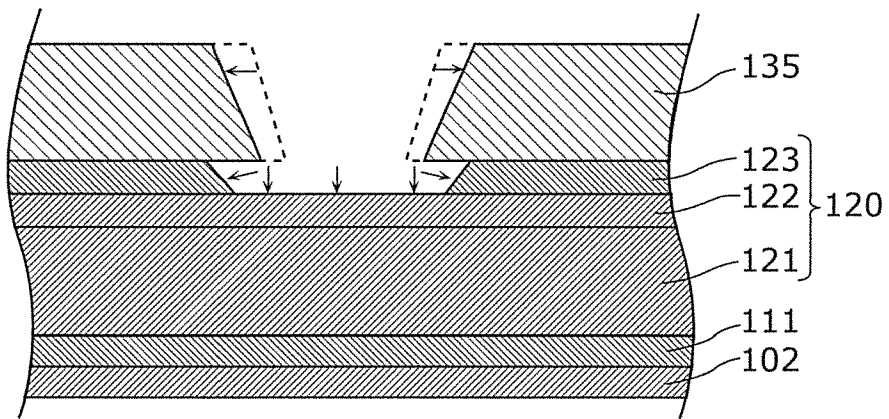
[図36]



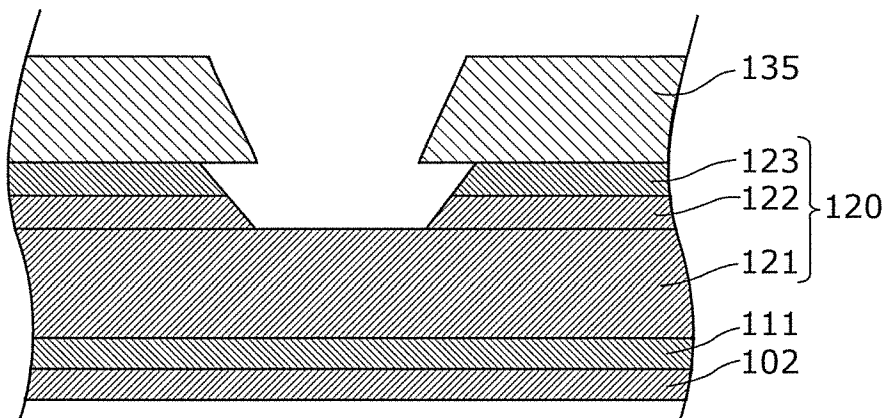
[図37]



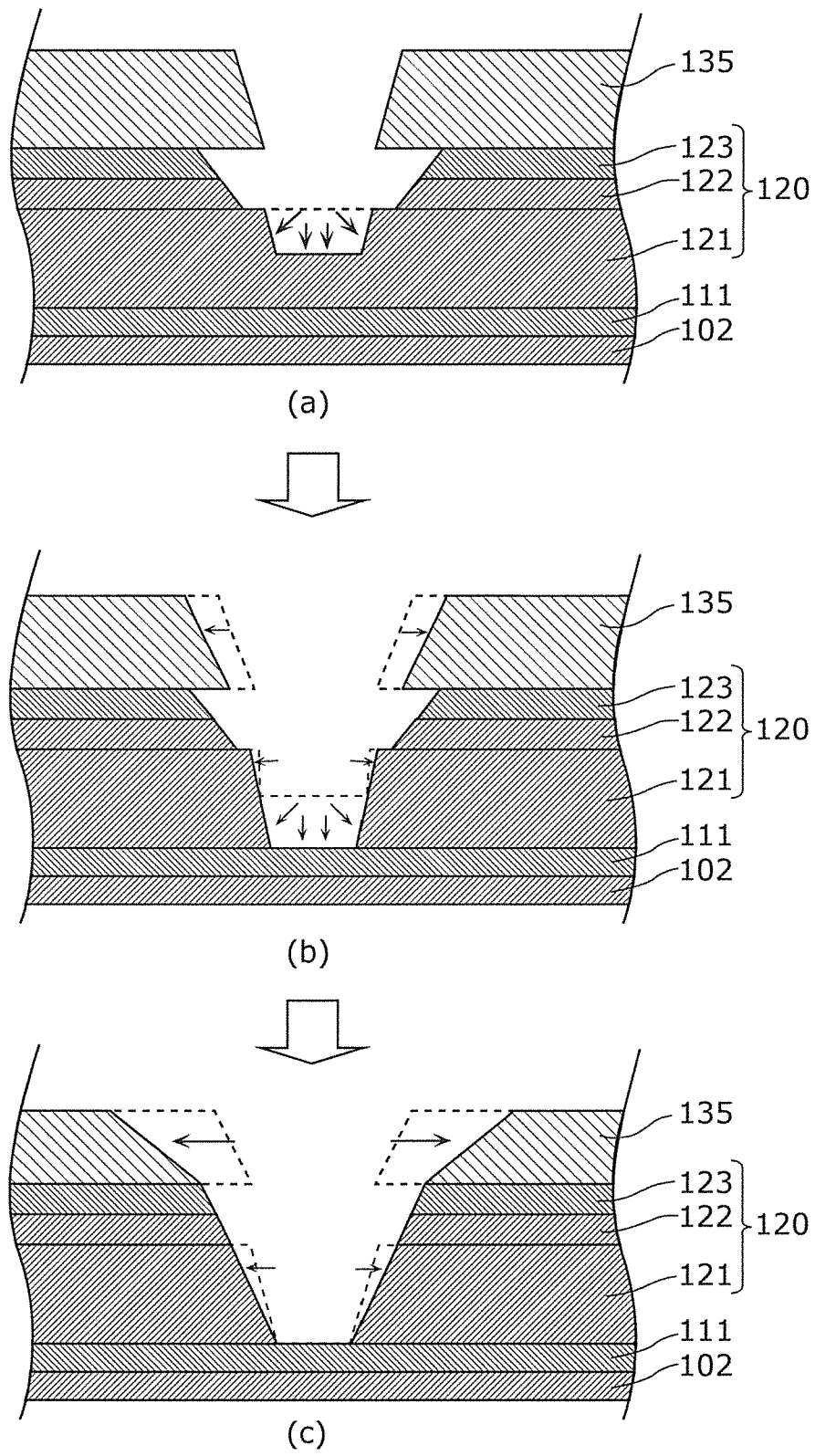
[図38]



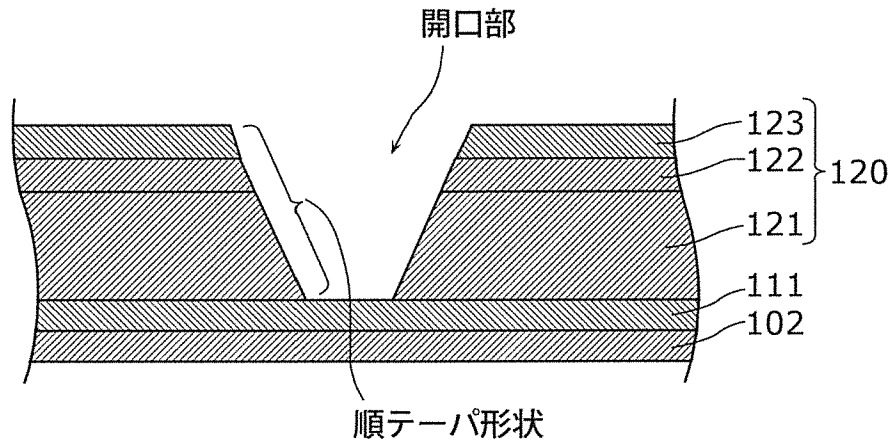
[図39]



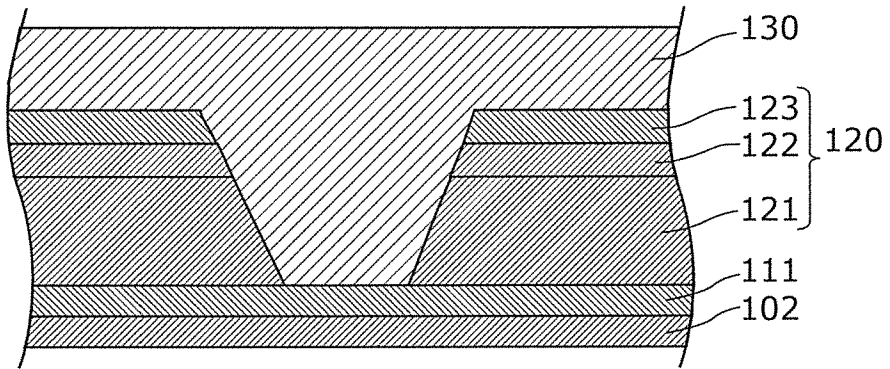
[図40]



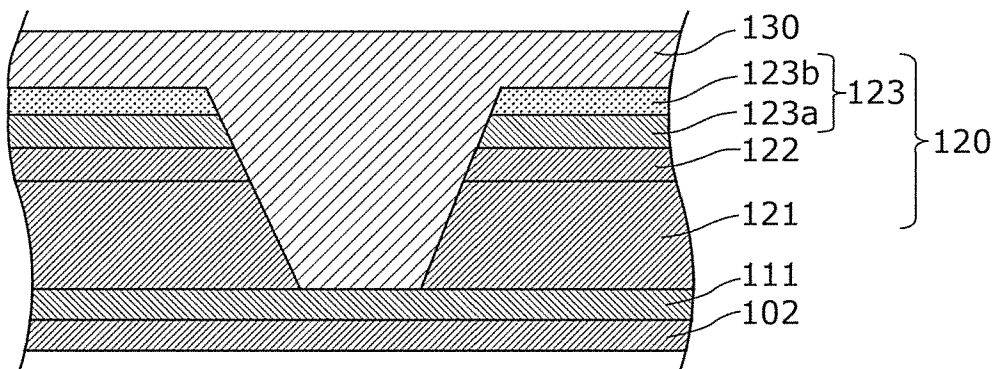
[図41]



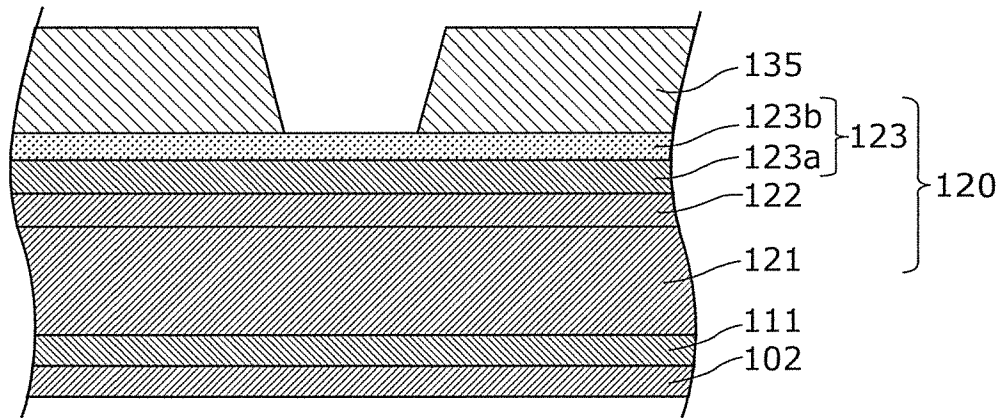
[図42]



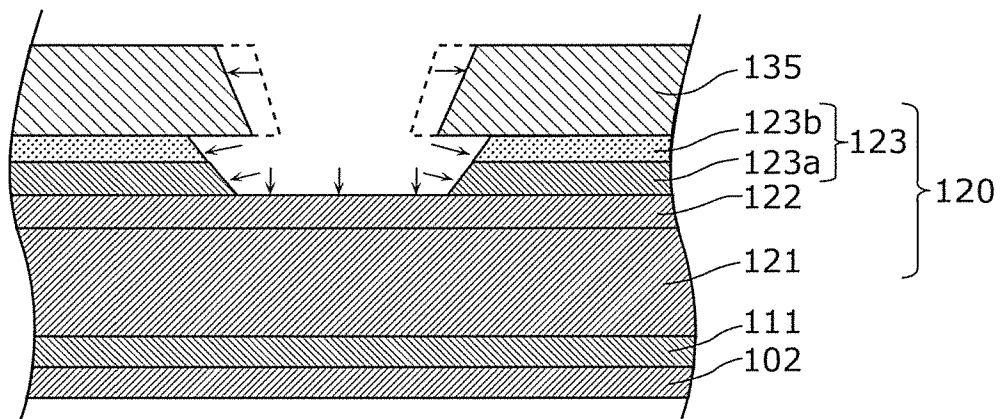
[図43]



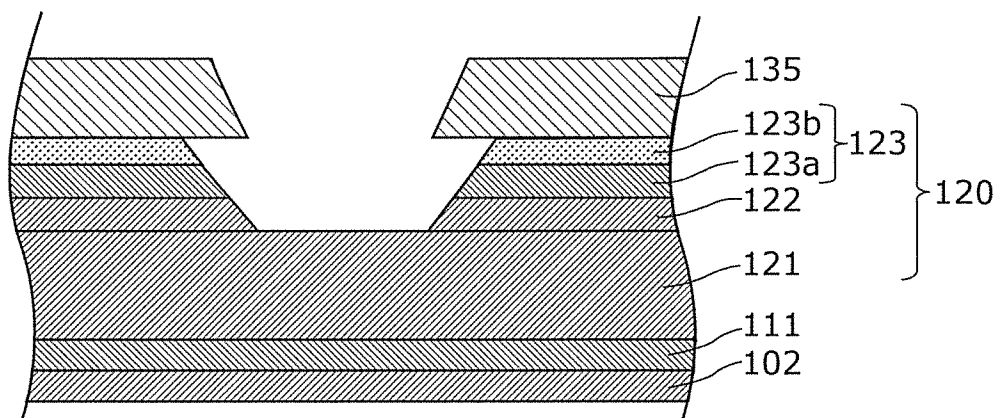
[図44]



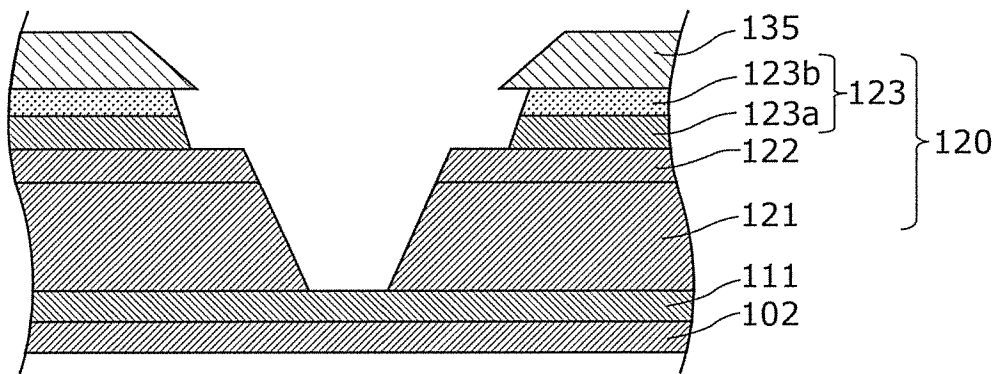
[図45]



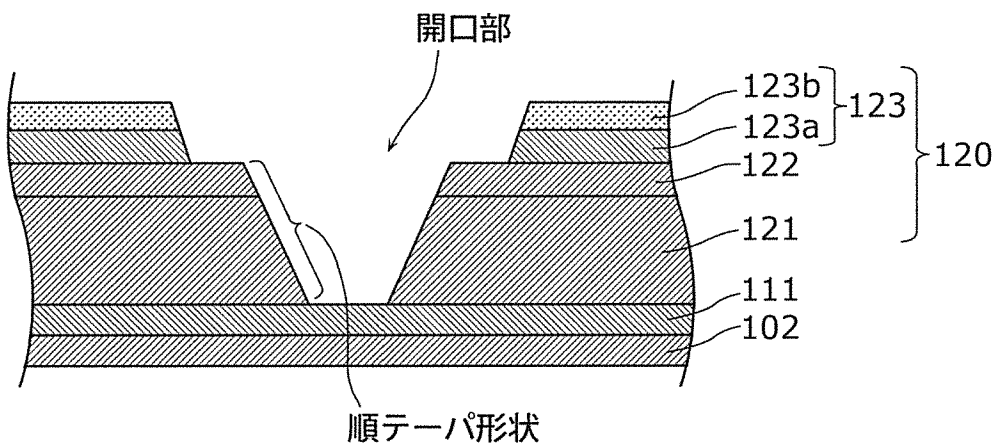
[図46]



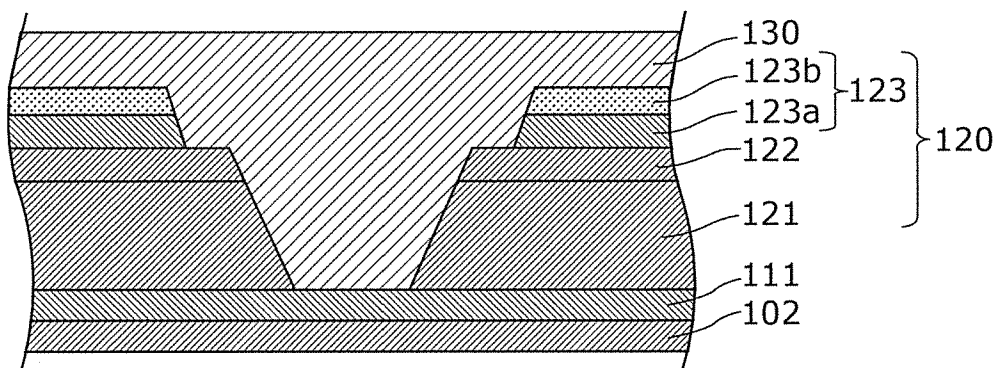
[図47]



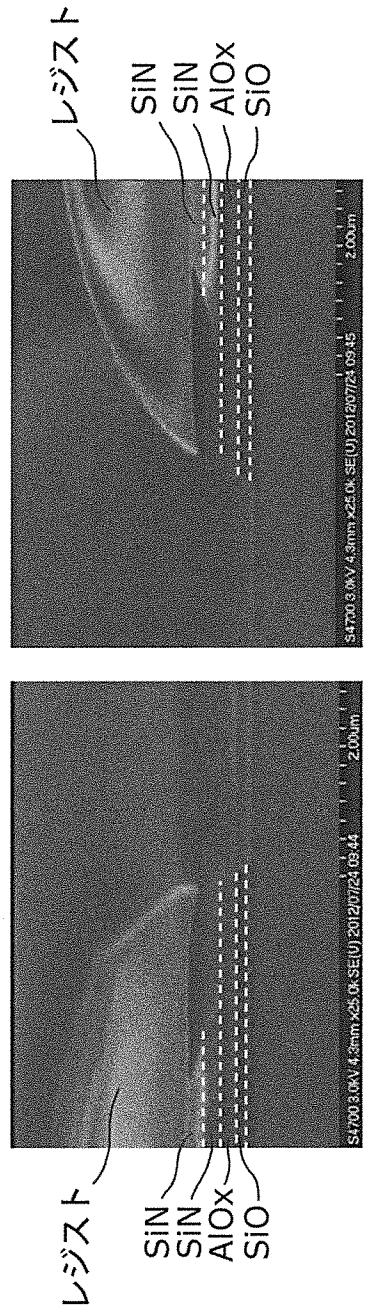
[図48]



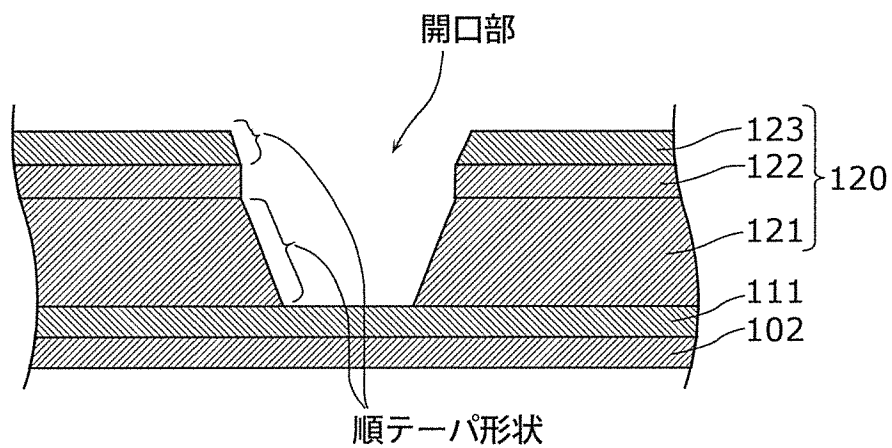
[図49]



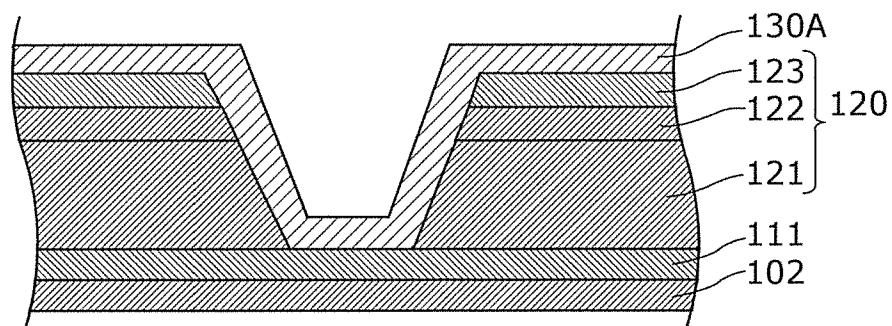
[図50]



[図51]



[図52]



INTERNATIONAL SEARCH REPORT

International application No. PCT/JP2013/003823
--

A. CLASSIFICATION OF SUBJECT MATTER
H01L21/308(2006.01) i, G09F9/30(2006.01) i, H01L21/306(2006.01) i, H01L21/336(2006.01) i, H01L27/32(2006.01) i, H01L29/786(2006.01) i, H01L51/50(2006.01) i, H05B33/10(2006.01) i
 According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED
 Minimum documentation searched (classification system followed by classification symbols)
 H01L21/308, G09F9/30, H01L21/306, H01L21/336, H01L27/32, H01L29/786, H01L51/50, H05B33/10

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
 Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2013
 Kokai Jitsuyo Shinan Koho 1971-2013 Toroku Jitsuyo Shinan Koho 1994-2013

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2011-258949 A (Samsung Electronics Co., Ltd.), 22 December 2011 (22.12.2011), paragraphs [0044] to [0056]; fig. 2 to 4 & US 2011/0297930 A1 & KR 10-2011-0133251 A & CN 102270644 A	7-9, 11 1-6, 10-21
X Y	JP 9-251996 A (Semiconductor Energy Laboratory Co., Ltd.), 22 September 1997 (22.09.1997), paragraphs [0031] to [0051]; fig. 2 & US 2002/0113239 A1	7-10, 1-6, 10-21

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 08 August, 2013 (08.08.13)	Date of mailing of the international search report 20 August, 2013 (20.08.13)
---	--

Name and mailing address of the ISA/ Japanese Patent Office	Authorized officer
Facsimile No.	Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/003823

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 9-213968 A (Semiconductor Energy Laboratory Co., Ltd.), 15 August 1997 (15.08.1997), paragraphs [0020] to [0077]; fig. 2 to 4 & US 5940732 A & KR 10-0339644 B1	1-6,13-21
Y	JP 7-335756 A (Semiconductor Energy Laboratory Co., Ltd.), 22 December 1995 (22.12.1995), paragraph [0009] (Family: none)	1-6,13-21
Y	JP 2011-103341 A (Hitachi Displays, Ltd., Panasonic Liquid Crystal Display Co., Ltd.), 26 May 2011 (26.05.2011), paragraphs [0034] to [0038]; fig. 8 (Family: none)	12,21

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H01L21/308(2006.01)i, G09F9/30(2006.01)i, H01L21/306(2006.01)i, H01L21/336(2006.01)i, H01L27/32(2006.01)i, H01L29/786(2006.01)i, H01L51/50(2006.01)i, H05B33/10(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H01L21/308, G09F9/30, H01L21/306, H01L21/336, H01L27/32, H01L29/786, H01L51/50, H05B33/10

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2013年
日本国実用新案登録公報	1996-2013年
日本国登録実用新案公報	1994-2013年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2011-258949 A (三星電子株式会社) 2011.12.22, [0044]-[0056]、図2-図4	7-9, 11
Y	& US 2011/0297930 A1 & KR 10-2011-0133251 A & CN 102270644 A	1-6, 10-21
X	JP 9-251996 A (株式会社半導体エネルギー研究所) 1997.09.22, [0031]-[0051]、第2図	7-10,
Y	& US 2002/0113239 A1	1-6, 10-21

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」 口頭による開示、使用、展示等に言及する文献
 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献
 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」 同一パテントファミリー文献

国際調査を完了した日
08.08.2013

国際調査報告の発送日
20.08.2013

国際調査機関の名称及びあて先
 日本国特許庁 (ISA/JP)
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)
 井上 弘亘
 電話番号 03-3581-1101 内線 3559

C (続き) 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 9-213968 A (株式会社半導体エネルギー研究所) 1997.08.15, [0020]-[0077]、図2-図4 & US 5940732 A & KR 10-0339644 B1	1-6, 13-21
Y	JP 7-335756 A (株式会社半導体エネルギー研究所) 1995.12.22, [0009] (ファミリーなし)	1-6, 13-21
Y	JP 2011-103341 A (株式会社 日立ディスプレイズ、 パナソニック液晶ディスプレイ株式会社) 2011.05.26, [0034]-[0038]、第8図 (ファミリーなし)	12, 21