

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 372 168**

51 Int. Cl.:

H01J 1/312 (2006.01)

H01J 9/02 (2006.01)

H01J 31/12 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Número de solicitud europea: **99940499 .9**

96 Fecha de presentación: **26.08.1999**

97 Número de publicación de la solicitud: **1026721**

97 Fecha de publicación de la solicitud: **09.08.2000**

54 Título: **RED DE FUENTES ELECTRÓNICAS POR EMISIÓN DE CAMPO Y PROCEDIMIENTO DE FABRICACIÓN DE LA MISMA.**

30 Prioridad:
26.08.1998 JP 23960698
25.09.1998 JP 27233498
22.12.1998 JP 36396598
22.12.1998 JP 36397098
26.05.1999 JP 14673999

45 Fecha de publicación de la mención BOPI:
16.01.2012

45 Fecha de la publicación del folleto de la patente:
16.01.2012

73 Titular/es:
PANASONIC ELECTRIC WORKS CO., LTD.
1048 OAZA KADOMA
KADOMA-SHI, OSAKA, JP

72 Inventor/es:
HATAI, Takashi;
KOMODA, Takuya;
HONDA, Yoshiaki;
AIZAWA, Koichi;
WATABE, Yoshifumi;
ICHIHARA, Tsutomu;
KONDO, Yukihiro;
OKA, Naomasa y
KOSHIDA, Nobuyoshi

74 Agente: **Carpintero López, Mario**

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

ES 2 372 168 T3

DESCRIPCIÓN

Red de fuentes electrónicas por emisión de campo y procedimientos de fabricación de la misma

Antecedentes de la invención**Campo de la invención**

- 5 La presente invención se refiere a una red de fuentes electrónicas de emisión campo que emiten haces de electrones a través de una emisión de campo eléctrico intenso utilizando un material semiconductor, y a su fabricación y uso, y es una mejora de la solicitud de Patente U.S. núm. 09/140.647 (Red de fuente electrónica por emisión de campo, y su fabricación y uso).

Descripción de la técnica relacionada

- 10 Los presentes inventores propusieron una fuente electrónica planar por emisión de campo fabricada mediante la formación de una capa de silicio policristalino poroso que es procesada mediante oxidación térmica sobre un sustrato eléctricamente conductor, y la formación de electrodos de superficie realizados con películas metálicas delgadas sobre la capa de silicio policristalino poroso térmicamente oxidizada (Solicitud de Patente japonesa núm. 65592/1998). La fuente electrónica por emisión de campo emite electrones a través de la superficie del electrodo de superficie al aplicar una tensión de corriente continua a través del electrodo de superficie y del sustrato conductor, sirviendo el electrodo de superficie como electrodo positivo, y aplicando una tensión de corriente continua a través del electrodo de superficie y de un electrodo de colector que está dispuesto enfrentado al electrodo de superficie, sirviendo el electrodo de superficie como electrodo negativo.

- 20 Un aparato de visualización que utiliza una fuente electrónica por emisión de campo de este tipo comprende un sustrato de vidrio 33 dispuesto enfrentado a los electrodos de superficie 7 de la fuente electrónica 10' por emisión de campo según se muestra en la Figura 22, mientras que electrodos de colector 31 están conformados a modo de bandas sobre una superficie del sustrato de vidrio 33 que se enfrenta a la fuente electrónica 10' por emisión de campo, y una capa de fósforo 32 formada para cubrir el electrodo de colector 31 para emitir luz visible cuando se irradia con haces de electrones emitidos por los electrodos de superficie 7. La fuente electrónica 10' por emisión de campo posee una capa 6 de silicio policristalino poroso oxidizado térmicamente formada sobre un sustrato 1' de silicio de tipo n que es un sustrato eléctricamente conductor, y electrodos de superficie 7 conformados en bandas sobre la capa 6 de silicio policristalino poroso. El sustrato 1' de silicio de tipo n posee un electrodo óhmico 2 formado en la superficie posterior del mismo.

- 25 En el aparato de visualización descrito anteriormente, es necesario aplicar una tensión selectivamente a regiones desde las que se desea emitir electrones, con el fin de emitir electrones desde regiones predeterminadas de la fuente electrónica 10' planar por emisión de campo.

- 30 De ese modo, en el aparato de visualización de este tipo, los electrodos de superficie 7 están formados con la configuración de bandas y los electrodos de colector 31 están formados con la configuración de bandas que atraviesan los electrodos de superficie 7 formando ángulos rectos, de modo que los electrones son emitidos solamente desde aquellos electrodos de superficie 7 a los que se aplica tensión, seleccionando algunos de los electrodos de colector 31 y algunos de los electrodos de superficie 7 y aplicando la tensión (campo eléctrico intenso) entre ellos. De los electrones emitidos, solamente son acelerados aquellos electrones emitidos desde la región de los electrodos de superficie 7 que se enfrenta al electrodo de colector 31 al que se aplica la tensión, para provocar con ello que el fósforo que cubre el electrodo de colector 31 emita luz. Para resumir, en el aparato de visualización con la configuración que se muestra en la Figura 22, la luz es emitida desde la capa de fósforo 32 solamente en la porción de la misma correspondiente a donde intersectan entre sí los electrodos 7, 31 a los que se aplica la tensión, por aplicación de la tensión al electrodo de superficie 7 particular y al electrodo de colector 31 particular. Conmutando el electrodo 7 superficial y el electrodo de colector 31 a los que se aplica la tensión, se pueden presentar imágenes o caracteres. En el aparato de visualización descrito en lo que antecede, sin embargo, es necesario acelerar los electrones aplicando una alta tensión al electrodo de colector 31 con el fin de provocar que la capa de fósforo 32 emita luz con los electrones emitidos por la fuente electrónica 10' por emisión de campo, y normalmente se aplica una alta tensión de varios cientos a varios miles de voltios al electrodo de colector 31 en el caso de un aparato de visualización que utilice la fuente electrónica por emisión de campo.

- 35 Sin embargo, es necesario conmutar una alta tensión de varios cientos a varios miles de voltios aplicada al electrodo de colector 31 en el caso del aparato de visualización que utiliza la fuente electrónica 10' por emisión de campo de la configuración mostrada en la Figura 22, dando lugar con ello al problema de que una tensión de choque que se genera cuando se conmuta una alta tensión, requiere que se utilice un elemento de conmutación que tenga una alta tensión no disruptiva, lo que conduce a un coste más elevado. Además, suponiendo que circule una corriente de colector de 1 mA por el electrodo de colector 31 y una tensión de colector aplicada de 1 kV, por ejemplo, se requiere un elemento de conmutación que tenga una capacidad de 1 W para cada uno de los electrodos de colector 31, meros elementos de conmutación que proporcionados para el número de electrodos de colector 31 resultan ser muy voluminosos.

Los documentos EP-A1-0798761 y JP-09259795 divulgan un dispositivo de visualización de emisión en frío que comprende una red de fuentes electrónicas por emisión de campo que comprenden un sustrato eléctricamente conductor 12 que tiene una capa 11 eléctricamente conductora y una capa 14 de deriva de campo eléctrico intenso formada en lados opuestos del sustrato conductor 12, y electrodos de superficie 15 de película delgada eléctricamente conductora formados en la capa 14 de deriva de campo eléctrico intenso, en el que los electrodos son inyectados desde dichos sustrato eléctricamente conductor 12 en la citada capa 14 de deriva de campo eléctrico intenso y son derivados y descargados a través de la citada película conductora delgada 15 cuando se aplica, durante la operación de la red, una tensión a través de dicha película conductora delgada 15 y de dicha capa conductora 11. La capa conductora 11 y los electrodos de superficie 15 están formados por una pluralidad de bandas que se superponen unas con otras y que se extienden en paralelo unas con otras.

El documento JP-08111166 divulga un dispositivo emisor de pulso de electrones en el que se aplican pulsos de tensión a los electrodos 2, 3 sobre una película 3 ferroeléctrica.

El documento JP-09092130 divulga un generador de carga eléctrica, en el que se proporciona una línea 3 excitadora que comprende una capa de pozo p sobre un sustrato semiconductor 1 de tipo n, y una capa 4 n+ se difunde y se forma sobre la superficie de la línea excitadora 3 de capa de pozo p. Una película 5 de silicio policristalino se forma sobre la parte superior de la estructura emisora de electrones.

Bajo las anteriores circunstancias, se ha realizado la presente invención, y un primer objeto de la misma consiste en proporcionar una red de fuentes electrónicas por emisión de campo que sea capaz de emitir electrones selectivamente desde una región deseada de electrodos de superficie sin conmutar los electrodos de colector a los que se aplica una alta tensión, y un procedimiento de fabricación de la misma.

Sumario de la invención

Con el fin de conseguir el primer objeto descrito anteriormente, la presente invención proporciona una red de fuentes electrónicas por emisión de campo definida en la presente reivindicación 1.

Por lo tanto, en primer lugar se ha hecho posible emitir electrones solamente desde una región deseada de los electrodos de superficie. También, en segundo lugar, se ha hecho posible eliminar un circuito que conmute una alta tensión de varios cientos a varios miles de voltios aplicada al electrodo de colector en caso de un aparato de visualización que tenga una configuración tal que los electrodos de colector estén dispuestos de manera enfrentada al electrodo de superficie. De ese modo, la presente invención tiene la ventaja de reducir el tamaño y el coste de la red de fuente electrónica por emisión de campo que es capaz de emitir electrones selectivamente desde una región deseada del electrodo de superficie.

El término "sustrato conductor" se refiere en la presente memoria a un sustrato que tiene una capa conductora para que sirva como electrodo negativo de la fuente electrónica por emisión de campo proporcionado en una superficie principal de la misma, y que tiene también una resistencia para soportar una capa semiconductor policristalina que ha sido laminada sobre el mismo en vacío. Normalmente, el término "sustrato conductor" significa un sustrato que tiene una capa conductora dopada con impurezas de tipo n, formada en una región predeterminada de una capa semiconductor de tipo p que forma una de las superficies principales en el caso de un semiconductor de tipo p, y también significa un sustrato que tiene una capa metálica formada sobre el mismo en el caso de un sustrato aislante. La capa metálica que constituye la capa conductora o la capa conductora dopada con impurezas de tipo n, se forma sobre el sustrato con una configuración de bandas dispuestas a intervalos predeterminados. En el caso de un sustrato aislante, se puede emplear también tal configuración, de manera rutinaria, realizando una capa semiconductor que tenga capas conductoras que comprendan una capa de difusión de impurezas sobre el sustrato aislante.

En caso de que se forme una capa conductora sobre una capa semiconductor, se prefiere que se forme una capa de impurezas de polaridad (tipo de conductividad) opuesta a la de la capa conductora de modo que la corriente de fugas no circule a través de las capas conductoras. En caso de que se utilice un semiconductor de tipo p como sustrato, normalmente la capa conductora se realiza como capa de impurezas de tipo n y la capa que aísla se realiza como capa de impurezas de tipo p. Para hacer un sustrato de gran tamaño, es deseable usar un sustrato aislante tal como vidrio y conformar una capa conductora como película metálica por deposición de vapor o similar. Las bandas de la capa conductora son cada una de ellas de varias decenas a varios miles de micrómetros de anchura, y están dispuestas en paralelo unas con otras a intervalos de varios cientos de micrómetros. El espesor de la capa conductora va desde varios cientos de angstroms a varios micrómetros en el caso de un metal, y es de varios micrómetros en el caso de una capa de difusión.

Por otra parte, mientras que la capa semiconductor policristalina puede estar hecha de un material policristalino de un elemento del grupo IV tal como Si, Ge o C, un compuesto de elementos de IV-IV SiC, un compuesto de elementos de III-V tal como GaAs, GaN o InP, un compuesto de elementos de II-VI tal como ZnSe u otro semiconductor policristalino, se prefiere el silicio policristalino debido a que el mismo puede hacerse poroso por oxidación anódica (anodización) y se puede formar una película de aislamiento fácilmente sobre la superficie cristalina mediante una etapa posterior de oxidación o de nitración, para formar con ello una capa de deriva de

campo eléctrico intenso. La descripción detallada de la capa de deriva de campo eléctrico intenso viene dada por la solicitud de Patente U.S. núm. 09/140.647, y las solicitudes de Patentes japonesas núms. 272342/1998 y 115707/1999.

Con el fin de impedir que se produzca corriente de fugas entre capas de deriva, se puede dopar una impureza de tipo p entre las capas de deriva de campo eléctrico intenso cuando se utiliza un sustrato que tenga una capa semiconductor de tipo p, o con preferencia se forma una capa aislante sobre la parte superior de la misma para impedir con ello la corriente de fugas. También, una porción o una parte del semiconductor puede ser retirado de entre las capas de deriva de campo eléctrico intenso por grabado químico, de modo que se puede formar una capa aislante sobre la superficie interna de la ranura posteriormente, o el espacio grabado químico se puede rellenar con una capa aislante.

La capa de deriva de campo eléctrico intenso puede ser formada por conformación de la capa semiconductor policristalina sobre el sustrato conductor, aplicando oxidación anódica a la misma, para transformar con ello la capa semiconductor policristalina completa o una porción superior de la misma situada sobre la capa conductora en una estructura porosa, y a continuación oxidando o nitrando las porciones porosas. Es más fácil hacer que la capa completa sea porosa, cuando una porción en la que se va a formar la capa de deriva de campo eléctrico intenso está enmascarada y las otras porciones han sido retiradas por grabado químico y sometidas a continuación a anodización. Las condiciones para formar la capa de deriva de campo eléctrico intenso sobre el sustrato conductor, las condiciones para la anodización y para la oxidación o nitración, en el caso del semiconductor policristalino de silicio policristalino, han sido descritas con detalle en la solicitud de Patente U.S. núm. 09/140.647.

Según se ha descrito en lo que antecede, en caso de que la porción situada entre capas de deriva de campo eléctrico contiguas entre las capas semiconductoras policristalinas que constituyen la capa de deriva de campo eléctrico intenso sean retirada mediante grabado químico, para dejar con al descubierto la superficie principal del sustrato semiconductor y la película de aislamiento esté formada sobre la superficie principal de la misma el sustrato semiconductor dejado al descubierto, el aislamiento entre las capas contiguas de deriva de campo eléctrico intenso puede ser mejorado. Cuando se utiliza un sustrato de silicio para el sustrato semiconductor, es preferible usar una capa de difusión de tipo n para la capa conductora y una capa de óxido de silicio para la capa aislante. En una realización preferida, las bandas de película de nitruro de silicio están formadas sobre la superficie principal de un sustrato de silicio de tipo p y, tras la formación de una capa de óxido de silicio mediante oxidación selectiva de la porción de la superficie principal de un sustrato de silicio de tipo p que no está cubierta por la película de nitruro de silicio y la retirada de la película de nitruro de silicio, se forma una región de tipo n entre las capas contiguas de óxido de silicio sobre el lado de la superficie principal en el sustrato de silicio de tipo p, se forma una capa semiconductor policristalina sobre la región de tipo n, se lleva a cabo un proceso de oxidación anódica para hacer que la capa semiconductor policristalina se convierta en porosa, la capa semiconductor policristalina porosa se oxida para formar la capa de deriva de campo eléctrico intenso, y los electrodos de superficie que comprenden la película metálica delgada que cruza la región de tipo n se forman sobre la capa de deriva de campo eléctrico intenso.

En la red de fuente electrónica por emisión de campo descrita en lo que antecede, cuando la capa conductora (por ejemplo, la región de tipo n) y la capa de deriva de campo eléctrico intenso están formadas con la configuración de bandas sobre el sustrato conductor, existe una posibilidad de que fluya una corriente de fugas entre las capas conductoras o entre las capas de deriva de campo eléctrico intenso. Cuando circula dicha corriente de fugas, los electrones son emitidos desde el electrodo de superficie situado por encima de la capa conductora donde no se ha aplicado ninguna tensión, constituyendo así un motivo de interferencia en un aparato de visualización, dando con ello lugar a una posibilidad de impedir la emisión selectiva de electrones desde la región deseada de los electrodos de superficie.

Un segundo objeto de la presente invención consiste en reducir el tamaño de la red de fuente electrónica por emisión de campo y fabricarla a un bajo coste, en la que los electrones puedan ser emitidos selectivamente desde la región deseada de los electrodos de superficie mientras se impide que circule una corriente de fugas.

Con el fin de conseguir el segundo objeto descrito en lo que antecede, en primer lugar, cuando se forma el sustrato conductor a partir de una capa semiconductor en la red de fuente electrónica por emisión de campo, se proporciona una capa de difusión de impurezas de alta concentración entre las capas conductoras (capas de difusión de impurezas) formada sobre el lado de superficie principal de las mismas. La capa de difusión de impurezas de alta concentración se proporciona entre las capas de difusión para impedir con ello que circule una corriente de fugas entre las capas de difusión.

En segundo lugar, se dopa una impureza de tipo p en la capa semiconductor policristalina entre las capas de deriva de campo eléctrico intenso para formar con ello una región de tipo p e impedir que circule una corriente de fugas entre las capas de deriva de campo eléctrico intenso. En este caso, resulta práctico intercalar una capa aislante en la entrecara entre el electrodo de superficie y la capa semiconductor policristalina que se ha dopado con las impurezas de tipo p, para impedir con ello que circule una corriente de fugas desde el sustrato conductor a través de la capa semiconductor policristalina hasta los electrodos de superficie.

En tercer lugar, en vez de proporcionar la capa semiconductor policristalina, que se forma entre las capas de deriva de campo eléctrico intenso, en la región de tipo p, se puede proporcionar una ranura de aislamiento que se posiciona en la dirección del espesor en una parte de la porción entre los electrodos de superficie y/o en una parte de la porción entre las capas conductoras eliminando la capa de deriva de campo eléctrico intenso o la capa semiconductor policristalina entre las capas de deriva de campo eléctrico intenso mediante grabado químico. La superficie interna de la ranura de aislamiento puede ser recubierta con una capa de aislamiento o el espacio interno de la ranura de aislamiento puede ser relleno con el material aislante para mejorar el aislamiento, para impedir con ello que circule una corriente de fugas entre las capas de deriva de campo eléctrico intenso. Se puede impedir también que circule la corriente de fugas desde el sustrato conductor hasta el electrodo de superficie o entre los electrodos de superficie.

En cuarto lugar, cuando se proporciona un electrodo trasero conectado al sustrato semiconductor en el lado posterior del sustrato semiconductor, se puede impedir que circule la corriente de fugas entre las capas conductoras controlando el potencial del sustrato semiconductor utilizando el electrodo trasero.

En quinto lugar, cuando se proporciona una capa de aislamiento entre el sustrato conductor y la capa semiconductor policristalina, la corriente de fugas desde el sustrato semiconductor y la capa semiconductor, a través de la capa semiconductor policristalina, hasta el electrodo de superficie o la capa de deriva de campo eléctrico intenso adyacente, puede ser impedida.

En caso de que la capa conductora se haya formado como capa de difusión de impurezas en el lado de la superficie principal en el sustrato conductor, resulta práctico proporcionar capas de impurezas de alta concentración a ambos lados de la región de difusión en la dirección de la anchura. Se prefiere que la capa de difusión de impurezas se proporcione como región de tipo n sobre el sustrato semiconductor de tipo p, y por lo tanto se proporcione una capa n^+ que tenga una concentración de impurezas más alta que la región de tipo n, para colindar con la misma. Esta configuración hace que resulte posible reducir la resistencia total de la porción de tipo n incluso cuando la concentración de impurezas de la región de tipo n se reduce, puesto que la región de tipo n y la capa n^+ colindan entre sí. Además, cuando se proporciona una capa n^{++} de una concentración de impurezas más elevada en la capa n^+ , se puede impedir la convergencia del campo eléctrico intenso mejorando con ello la tensión no disruptiva de aislamiento.

Cuando los electrodos de superficie están dispuestos a través de la capa de deriva de campo eléctrico intenso, se puede impedir que los electrones emitidos desde la capa de deriva de campo eléctrico intenso a través de los electrodos de superficie se muevan en línea recta.

Así, un tercer objeto de la presente invención consiste en proporcionar un comportamiento mejorado de emisión selectiva de electrones desde una región deseada del electrodo de superficie de la red de fuentes electrónicas por emisión de campo mientras se mantiene la rectitud (propagación rectilínea) de la dirección de movimiento de los electrones.

Con el fin de impedir que ocurra interferencia entre las capas colindantes de deriva de campo eléctrico intenso, la capa semiconductor policristalina entre las capas de deriva de campo eléctrico intenso puede ser retirada, o el grado de aislamiento entre las capas de deriva de campo eléctrico intenso puede ser incrementado mediante dopaje con impurezas de tipo p a una alta concentración. Aunque estos procedimientos son eficaces para el mantenimiento de la rectitud de la dirección de desplazamiento de los electrones, con el fin de asegurar aún más la rectitud, en primer lugar, los electrodos de superficie dispuestos a través de las capas de deriva de campo eléctrico intenso están formados con una configuración tal que la porción de los mismos situada sobre la capa semiconductor policristalina tiene una anchura más pequeña que la de la porción situada sobre la capa de deriva de campo eléctrico intenso, mejorando con ello la rectitud de la dirección de desplazamiento de los electrones respecto al caso en que la anchura del electrodo de superficie es constante sobre toda la longitud. En segundo lugar, la rectitud de la dirección de desplazamiento de los electrones puede ser mejorada también formando el electrodo de superficie con una configuración tal que la porción del mismo que no se solapa con la capa de deriva de campo eléctrico intenso tenga un espesor mayor que la porción que se solapa con la capa de deriva de campo eléctrico intenso en la dirección del espesor. En tercer lugar, cuando la película de aislamiento se proporciona entre el electrodo de superficie y la capa semiconductor policristalina, la rectitud de la dirección de desplazamiento de los electrones emitidos se mantiene y se puede reducir la interferencia. Además, cuando la película de aislamiento ha sido proporcionada sobre la porción de electrodo de superficie que no se solapa con la capa de deriva de electrones, la rectitud de la dirección de desplazamiento de los electrones emitidos puede ser asegurada adicionalmente.

También, la provisión de la capa de aislamiento provoca que se genere un escalón entre la capa de aislamiento y la porción de la capa semiconductor policristalina situada entre las capas de deriva de campo eléctrico intenso. Puesto que es necesario que los electrones que han sido derivados a través de la capa de deriva de campo eléctrico intenso pasen a través del electrodo de superficie, los electrodos de superficie están formados a partir de película metálica delgada. Como consecuencia, la película metálica delgada formada sobre el escalón es posible que se rompa. Por lo tanto, resulta práctico formar la capa de aislamiento con una configuración tal que el espesor en ambos extremos según la dirección anchura se reduzca gradualmente hacia el extremo y disminuya el escalón entre la superficie de la capa semiconductor policristalina y la superficie de la capa de deriva de campo eléctrico intenso,

para impedir con ello la rotura del electrodo de superficie debida a la deformación de la capa de aislamiento. En el caso de que se use un sustrato de silicio para el sustrato semiconductor, la capa aislante puede ser formada de manera relativamente simple mediante el procedimiento LOCOS que se emplea en las etapas de los dispositivos MOS y similares, con configuración estable de la capa aislante. También se ha hecho posible que se impida mejor la rotura del electrodo de superficie y se restrinja el incremento de la resistencia eléctrica con el incremento del espesor del electrodo de superficie realizado con la película conductora delgada formada sobre regiones distintas a la capa de deriva de campo eléctrico intenso. Además, puesto que el electrodo de superficie es delgado y tiene una resistencia eléctrica alta, el calor por efecto Joule debido a la corriente que circula por el mismo y el calor por efecto Joule debido a la corriente que circula por la capa de deriva de campo eléctrico intenso generan un calor significativo. De ese modo, es preferible proporcionar electrodos alámbricos para la conexión eléctrica y térmica por separado del electrodo de superficie. Haciendo que el electrodo alámbrico sea más grueso que el electrodo de superficie, se puede reducir la resistencia eléctrica del electrodo de superficie y las características operativas pueden ser estabilizadas. Se prefiere seleccionar materiales óptimos, que sean diferentes entre sí, para el electrodo alámbrico y el electrodo de superficie. También resulta práctico proporcionar una capa de aislamiento por debajo del electrodo alámbrico para impedir con ello una corriente ineficiente debida a los electrones que entran directamente en la capa alámbrica.

Las realizaciones preferidas para construir la red de fuentes electrónicas por emisión de campo con la configuración descrita en lo que antecede, van a ser explicadas a continuación. Aunque la descripción hará referencia a los dibujos que muestra sustratos semiconductores que van a ser usados, una red de fuente que emplee un sustrato de aislamiento puede ser formada con el mismo procedimiento excepto para la formación de una película metálica como capa conductora sobre el sustrato de aislamiento.

El procedimiento de fabricación de la red de fuente electrónica por emisión de campo de la presente invención comprende las etapas definidas en la presente reivindicación 23.

La etapa de aplicar oxidación anódica selectivamente a la parte de la capa semiconductor policristalina formada en la etapa (B) para hacerla porosa puede incluir una etapa de formación de una capa de material de enmascaramiento que abre en regiones predeterminadas para aplicar oxidación anódica sobre la capa semiconductor policristalina.

En caso de que el sustrato sea un semiconductor, la etapa (A) de formación de una pluralidad de bandas de capa conductora comprende preferentemente una etapa (a-1) de enmascaramiento de las superficies que sean diferentes de las de una región predeterminada, a los efectos de dopaje, del sustrato que tiene una capa semiconductor de tipo p sobre la superficie principal o el sustrato semiconductor de tipo p, y una etapa (a-2) de dopaje de la región predeterminada descrita anteriormente con impurezas de tipo n para formar con ello una capa de difusión de impurezas de tipo n.

La etapa (A) de formación de una pluralidad de bandas de capa conductora puede incluir además una etapa (a-3) de formación de una capa de aislamiento sobre un sustrato conductor de tipo p sobre el que ha sido formada la capa de difusión de impurezas de tipo n descrita con anterioridad, y formar aberturas de capa aislante en las regiones predeterminadas de la capa de difusión de impurezas de tipo n.

La etapa de aplicar oxidación anódica selectivamente a una parte de la capa semiconductor policristalina formada en la etapa (C) para transformarla en un material poroso es preferentemente una etapa de aplicación de oxidación anódica utilizando el electrodo proporcionado en la superficie trasera del sustrato semiconductor como uno de los electrodos anodizantes.

El procedimiento conforme a la presente invención puede incluir una etapa (F) de introducción de una impureza, de un tipo de conductividad opuesto al de la capa de difusión que constituye la capa conductora, entre las capas semiconductoras policristalinas porosas colindando cada una con la otra, para formar con ello una capa semiconductor policristalina de un tipo de conductividad opuesto al de la capa conductora, y una etapa (G) de formación de una película de aislamiento sobre la capa semiconductor policristalina del tipo de conductividad opuesto al de la capa conductora.

La etapa de eliminar por grabado químico una parte o la totalidad de la capa semiconductor entre las capas conductoras y la capa semiconductor contiguas, donde no se tiene que formar la película conductora delgada, puede ser llevada a cabo antes o después del proceso de oxidación anódica.

También antes del proceso de oxidación anódica, se puede incluir una etapa de formación de una pluralidad de bandas de capa aislante dispuestas en paralelo unas con otras a intervalos predeterminados para oponerse a, y atravesar la capa conductora sobre la capa semiconductor policristalina, mientras que la oxidación anódica para transformar la capa semiconductor policristalina en un material poroso se lleva a cabo a intervalos predeterminados a lo largo de la capa conductora. La etapa descrita anteriormente puede ser realizada bajo las condiciones descritas en la solicitud de Patente U.S. núm. 09/140.647.

Se proponen realizaciones específicas como las que se describen a continuación.

El primer procedimiento ha sido mostrado en la Figura 1A hasta la Figura 1G.

Se prepara un sustrato semiconductor 1 de conductividad de tipo p (Figura 1A) sobre el que se forma una máscara 9 predeterminada. Se dopa una impureza de tipo n a través de una abertura 8 y se forma una capa conductora 8 que sirve como electrodo inferior según una configuración de bandas dispuestas a intervalos predeterminados (Figura 1B).

5 A continuación se forma una capa semiconductor policristalina 3 (Figura 1C). Porciones distintas a la que ha de ser porosa, se cubren mediante una primera máscara 16-1 (Figura 1D) y, tras la formación de una capa de electrodo 2 en la superficie trasera del sustrato 1, el sustrato se sumerge en una solución de electrolisis para llevar a cabo una electrolisis con una corriente constante utilizando la capa de electrodo 2 como ánodo para aplicar con ello una oxidación anódica en la región predeterminada, dando como resultado una capa porosa indicada mediante 6 (Figura 1E). El cristal de la región porosa es oxidizado o nitrado para transformarlo en una capa de deriva de campo eléctrico intenso 6. Los dibujos muestran un estado en el que la capa de deriva de campo eléctrico intenso 6 en su totalidad se ha transformado en capa semiconductor policristalina porosa por oxidación o nitración, pero se puede transformar en capa semiconductor policristalina porosa solamente la porción superior por oxidación o nitración dependiendo de las condiciones de electrolisis.

15 Una película metálica delgada 7 que sirve como electrodo de superficie ha sido formada sobre la capa semiconductor policristalina 3 que incluye la capa de deriva de campo eléctrico intenso 6 (Figura 1F), y una película de aislamiento 16-2 para realizar una segunda máscara ha sido formada sobre la película metálica delgada 7 en una región que es diferente de la capa de deriva de campo eléctrico intenso 6, para asegurar con ello la rectitud de la dirección de desplazamiento de los electrones (Figura 1G).

20 El segundo procedimiento comprende etapas mostradas en la Figura 2A a la Figura 4D y en la Figura 4G que es una ramificación de la etapa mostrada en la Figura 1B del primer procedimiento.

Tras el dopado con una impureza de tipo n para formar una capa conductora 8 sobre el sustrato semiconductor 1, se retira una vez una máscara 9 (Figura 2A) y a continuación se forma la capa semiconductor policristalina 3 (Figura 2B). Porciones distintas a la que se va a transformar en porosa, son cubiertas por la primera máscara 16-1 (Figura 2C) y, tras la formación de la capa de electrodo 2 sobre la superficie trasera del sustrato 1, el sustrato se sumerge en una solución de electrolisis para llevar a cabo electrolisis utilizando la capa de electrodo 2 como ánodo para aplicar con ello oxidación anódica a la región predeterminada, dando como resultado una capa porosa indicada con 6 (Figura 2D). A continuación, el cristal de la región porosa es oxidizado o nitrado para realizar la capa de deriva de campo eléctrico intenso 6. La capa de deriva de campo eléctrico intenso 6 de la capa semiconductor policristalina 3 se cubre mediante una tercera máscara 16-3 (Figura 2E), la capa semiconductor policristalina distinta de la capa de deriva de campo eléctrico intenso es retirada mediante grabado químico, siendo la capa aislante 9 depositada entre las capas de deriva de campo eléctrico 6 que se han retirado por grabado químico (Figura 2F), se retira la película de aislamiento 16-3 de la tercera máscara localizada sobre las capas de deriva de campo eléctrico intenso 6 (Figura 4D) y se forma sobre las mismas la película metálica delgada 7 que sirve como electrodo de superficie (Figura 4E), formando con ello una fuente electrónica.

El tercer procedimiento comprende las etapas mostradas en la Figura 3A a la Figura 3F que es una ramificación de la etapa mostrada en la Figura 1C del primer procedimiento.

Tras dopar una impureza de tipo n para formar la capa conductora 8 sobre el sustrato semiconductor (Figura 1B), se forma la capa semiconductor policristalina 3 (Figura 1C). Porciones distintas de la que va a ser transformada en porosa, son recubiertas por la tercera máscara 16-3 (Figura 3A) y se retira la capa semiconductor policristalina distinta de la capa de deriva de campo eléctrico intenso mediante grabado químico (Figura 3B). A continuación, tras la retirada de la película de aislamiento 16-3 de la tercera máscara localizada sobre las capas de deriva de campo eléctrico intenso 6 (Figura 3C) y formar la capa de electrodo 2 sobre la superficie trasera del sustrato 1, el sustrato se sumerge en una solución de electrolisis para llevar a cabo electrolisis utilizando la capa de electrodo 2 como ánodo con una corriente constante para aplicar con ello oxidación anódica a la región predeterminada, dando como resultado una región porosa indicada con 6 (Figura 3D). El cristal de la región porosa es oxidizado o nitrado para transformarlo en la capa de deriva de campo eléctrico intenso 6. La película metálica delgada 7 que sirve como electrodo de superficie se forma sobre la capa de deriva de campo eléctrico intenso 6 de la capa semiconductor policristalina 3 (Figura 3E), y la película metálica delgada 7 distinta de la capa de deriva de campo eléctrico intenso 6 se recubre mediante una película de aislamiento de la segunda máscara 16-2 para asegurar con ello la rectitud de la dirección de desplazamiento de los electrones (Figura 3F), formando así una fuente electrónica.

Una variación del tercer procedimiento comprende etapas procedentes de la Figura 2G a la Figura 2C, Figura 2D, Figura 2H y a la Figura 2I, ramificación de la etapa mostrada en la Figura 2B del segundo procedimiento.

Tras dopar una impureza de tipo n para formar la capa conductora 8 sobre el sustrato semiconductor 1, la máscara 9 es retirada una vez (Figura 2A) y a continuación se forma la capa semiconductor policristalina 3 (Figura 2B). Porciones distintas de la que va a ser porosa, se cubren mediante la tercera máscara 16-3 (Figura 2G), y la porción distinta de la que va a ser porosa se dopa con una impureza de tipo p, la máscara 16-3 se retira y las porciones distintas de la que va a ser porosa se cubren mediante la primera máscara 16-1 (Figura 2C). A continuación, tras la formación de la capa de electrodo 2 sobre la superficie trasera del sustrato 1, se sumerge el sustrato en una

solución de electrolisis para llevar a cabo la electrolisis utilizando la capa de electrodo 2 como ánodo con una corriente constante para aplicar con ello oxidación anódica a la región predeterminada, dando como resultado una capa porosa indicada con 6 (Figura 2D). El cristal de la región porosa es además oxidizado o nitrado para transformarlo en la capa de deriva de campo eléctrico intenso 6.

5 La película metálica delgada 7 que sirve como electrodo de superficie se forma sobre la capa semiconductor policristalina 3 que incluye la capa de deriva de campo eléctrico intenso 6 (Figura 2H), y la porción de película metálica delgada 7 distinta de la capa 6 de deriva de campo eléctrico intenso se cubre mediante película de aislamiento de la segunda máscara 16-2 para asegurar con ello la rectitud de la dirección de desplazamiento de los electrones (Figura 2I).

10 El cuarto procedimiento comprende etapas mostradas en la Figura 4A a la Figura 4E que es una ramificación de la etapa mostrada en la Figura 1E del primer procedimiento.

La primera máscara 16-1, situada sobre la capa semiconductor policristalina 3 sobre la que se aplicó una oxidación anódica en la Figura 1E y sobre la capa de deriva de campo eléctrico intenso 6, que fue formada por oxidación o nitración, se retira (Figura 4A), la capa de deriva de campo eléctrico intenso 6 de la capa semiconductor policristalina 3 se cubre mediante la tercera máscara 16-3 (Figura 4B), la capa semiconductor policristalina distinta de la capa de deriva de campo eléctrico intenso se retira mediante grabado químico (Figura 4C), la película de aislamiento de la tercera máscara 16-3 sobre la capa de deriva de campo eléctrico intenso 6 se retira (Figura 4D), y la película metálica delgada 7 que sirve como electrodo de superficie se forma sobre la misma (Figura 4E), formando con ello la fuente electrónica.

20 El quinto procedimiento comprende las etapas mostradas en la Figura 5A hasta la Figura 5I.

Se conforma una máscara preliminar 14 según una configuración de bandas sobre el lado de la superficie principal de un sustrato de silicio 1 de tipo p (Figura 5B), y una capa aislante 15 que comprende una película de óxido de silicio se forma mediante el procedimiento LOCOS (Figura 5C). La región 8 de tipo n se conforma en bandas utilizando la capa aislante 15 como máscara para dopar el sustrato de silicio de tipo p con las impurezas de tipo n en el lado de la superficie principal (Figura 5D), y se forma la capa semiconductor policristalina 3 sobre la región de tipo n y sobre la capa aislante (Figura 5E). La porción distinta de aquella en la que se va a aplicar oxidación anódica se cubre mediante la primera máscara 16-1 (Figura 5F) y la porción de capa semiconductor policristalina 3 situada sobre la región de tipo n se transforma en una región porosa mediante un proceso de oxidación anódica utilizando la región 8 de tipo n como electrodo (Figura 5G). La capa semiconductor policristalina que se ha transformado en porosa se oxida para formar la capa de deriva de campo eléctrico intenso 6. A continuación, se forman los electrodos de superficie que comprenden películas conductoras delgadas con una configuración de bandas que se extienden sobre la capa de deriva de campo eléctrico intenso y la capa semiconductor policristalina (Figura 5H). Por último, la película metálica delgada 7 distinta de la capa de deriva de campo eléctrico intenso 6 se cubre mediante la película de aislamiento 16-2 de la segunda máscara para asegurar con ello la rectitud de la dirección de desplazamiento de los electrones (Figura 5I).

En el procedimiento descrito anteriormente de formación de la región de tipo n (capa conductora) según la configuración de bandas mediante introducción de impurezas de tipo n sobre el lado de la superficie principal del sustrato de silicio de tipo p utilizando la capa aislante realizada con película de óxido de silicio formada por el procedimiento LOCOS como máscara, la etapa de formar separadamente la más máscara para formar la región de tipo n resulta innecesaria, y la precisión de las posiciones relativas de la región de tipo n y de la capa de aislamiento puede ser mejorada. También, debido a que la capa de deriva de campo eléctrico intenso puede ser formada por transformación de la porción de capa semiconductor policristalina situada sobre la región de tipo n en una región porosa mediante un proceso de oxidación anódica utilizando la región de tipo n como electrodo y oxidizando o nitrando la capa semiconductor policristalina que se ha transformado en porosa, la precisión posicional de la región de tipo n y de la capa de deriva de campo eléctrico intenso se mejora y, como resultado, resulta posible proporcionar la fuente electrónica por emisión de campo en la que los electrones pueden ser emitidos solamente desde una región deseada del electrodo de superficie y las capas de deriva de campo eléctrico intenso colindantes son aisladas entre sí.

El sexto procedimiento comprende etapas mostradas en la Figura 6A hasta la Figura 6F y continúa en la Figura 4D y en la Figura 4E, una ramificación de la etapa mostrada en la Figura 1B del primer procedimiento.

Tras dopar con una impureza de tipo n para formar la capa conductora 8 en el sustrato semiconductor 1, la primera máscara 16-1 se retira una vez (Figura 6A), se forma una capa 17 de alta concentración dopando intensivamente con impureza de tipo p entre las capas conductoras 8 colindantes para el aislamiento de las mismas, y se forman dobles capas 18, 19 dopando con impureza de tipo n por ambos extremos de la capa conductora de modo que la concentración de impurezas sea más alta hacia el interior, disminuyendo con ello la resistencia de la capa conductora. Otras etapas son iguales que las mostradas en la Figura 2, y se forma la capa semiconductor policristalina 3 (Figura 6B). Porciones distintas de la que ha de hacerse porosa se cubren mediante la primera máscara 16-1 (Figura 6C) y, tras la formación de la capa de electrodo 2 sobre la superficie trasera del sustrato 1, el sustrato se sumerge en una solución electrolítica para llevar a cabo electrolisis utilizando la capa de electrodo 2

como ánodo con una corriente constante, para aplicar con ello oxidación anódica a la región predeterminada, dando como resultado una capa porosa indicada mediante 6 (Figura 6D). El cristal de la región porosa es oxidizado o nitrado para transformarlo en una capa de deriva de campo eléctrico intenso 6. La capa de deriva de campo eléctrico intenso 6 de la capa semiconductor policristalina 3 se cubre mediante la tercera máscara 16-3 (Figura 6E), se retira capa semiconductor policristalina distancia de la capa de deriva de campo eléctrico intenso mediante grabado químico (Figura 6F), la película de aislamiento 16-3 de la tercera máscara en la capa de deriva de campo eléctrico intenso 6 es retirada (Figura 4D), y se forma sobre la misma la película metálica delgada 7 que sirve como electrodo de superficie (Figura 4E), formando con ello una fuente electrónica.

Breve descripción de los dibujos

- 10 Las Figuras 1A a 1G son dibujos que explican un diagrama de flujo del primer procedimiento de acuerdo con la presente invención;

las Figuras 2A a 2I son dibujos que explican un diagrama de flujo del segundo procedimiento y una variación del tercer procedimiento de acuerdo con la presente invención;
- 15 las Figuras 3A a 3F son dibujos que explican un diagrama de flujo del tercer procedimiento de acuerdo con la presente invención;

las Figuras 4A a 4E son dibujos que explican un diagrama de flujo del cuarto procedimiento de acuerdo con la presente invención;

las Figuras 5A a 5I son dibujos que explican un diagrama de flujo del quinto procedimiento de acuerdo con la presente invención;
- 20 las Figuras 6A a 6F son dibujos que explican un diagrama de flujo del sexto procedimiento de acuerdo con la presente invención;

la Figura 7 es un dibujo que muestra la constitución esquemática de la primera realización;

la Figura 8 es una vista en perspectiva de una porción clave de la Figura 7;

la Figura 9 es una vista lateral en sección de la Figura 7;
- 25 las Figuras 10A a 10F son dibujos que explican un diagrama de flujo principal de la primera realización;

la Figura 11 es un dibujo que muestra la constitución esquemática de la segunda realización;

la Figura 12 es una vista en perspectiva de una porción clave de la Figura 11;

la Figura 13 es una vista lateral en sección de la Figura 11;

las Figuras 14A a 14D son dibujos que explican un diagrama de flujo principal de la segunda realización;
- 30 la Figura 15 es un dibujo que muestra la constitución esquemática de la tercera realización;

la Figura 16 es una vista lateral en sección de la Figura 15;

las Figuras 17A a 17F son dibujos que explican un diagrama de flujo principal de la tercera realización;

la Figura 18 es un dibujo que muestra la constitución esquemática de la cuarta realización;

la Figura 19 es una vista lateral en sección de la Figura 18;
- 35 las Figuras 20A a 20E son dibujos que explican un diagrama de flujo principal de la cuarta realización;

las Figuras 21A a 21D son dibujos que explican las etapas principales de la cuarta realización siguiente a la Figura 20;

la Figura 22 es un dibujo que muestra la constitución esquemática del aparato de visualización propuesto en la técnica anterior;
- 40 la Figura 23 es un dibujo que muestra la constitución esquemática de la quinta realización;

la Figura 24 es un dibujo que muestra la constitución esquemática de la sexta realización;

las Figuras 25A a 25C son una vista en planta, una vista en sección lateral y una vista seccionada tomadas a lo largo de las líneas C-C, respectivamente, que muestran una parte de la fuente electrónica por emisión de campo de la séptima realización;

las Figuras 26A a 26C son una vista en planta, una vista lateral en sección y una vista seccionada tomadas a lo largo de líneas C-C, respectivamente, que muestran una parte de la fuente electrónica por emisión de campo de la octava realización;

5 las Figuras 27A, 27B son una vista en planta, una vista lateral en sección y una vista seccionada tomadas a lo largo de las líneas C-C, respectivamente, que muestran una parte de la fuente electrónica por emisión de campo de la novena realización;

las Figuras 28A, B son una vista en planta y una vista en sección, parcialmente agrandadas, tomadas a lo largo de las líneas B-B, respectivamente, de la fuente electrónica por emisión de campo de la novena realización;

10 las Figuras 29A, B son una vista en planta y una vista en sección parcialmente agrandadas, tomadas a lo largo de líneas B-B, respectivamente, que muestran una variación de la fuente electrónica por emisión de campo de la novena realización;

las Figuras 30A a 30C son una vista en planta, una vista lateral en sección y una vista seccionada tomadas a lo largo de líneas C-C, respectivamente, que muestran una parte de la fuente electrónica por emisión de campo de la décima realización;

15 las Figuras 31A a 31C son una vista en planta, una vista lateral en sección y una vista seccionada tomadas a lo largo de líneas C-C-, respectivamente, que muestran una parte de la fuente electrónica por emisión de campo de la undécima realización;

las Figuras 32A a 32F son dibujos que explican un diagrama de flujo principal de la duodécima realización;

la Figura 33 es un dibujo que muestra la constitución esquemática de la decimotercera realización;

20 la Figura 34 es un dibujo que muestra la constitución esquemática de la decimocuarta realización;

las Figuras 35A a 35D son dibujos que explican un diagrama de flujo principal de la decimoquinta realización;

las Figuras 36A a 36D son dibujos que explican un diagrama de flujo principal de la decimosexta realización, y

la Figura 37 es un dibujo que muestra la constitución esquemática de la decimoséptima realización.

Descripción de las realizaciones preferidas

25 (Realización 1)

La Figura 7 es una vista en perspectiva que muestra esquemáticamente un aparato de visualización que utiliza la red de fuente electrónica por emisión de campo 10 de esta realización, en la que un sustrato de vidrio 33 está dispuesto de modo que se enfrenta a la red de fuente electrónica por emisión de campo 10. Un electrodo colector 31 ha sido formado en la superficie del sustrato de vidrio 33 que se enfrenta a la fuente por emisión de campo 10, mientras que el electrodo de colector 31 está recubierto con una capa de fósforo 32 que emite luz visible cuando es irradiado con electrones emitidos desde la red de fuente electrónica por emisión de campo 10. El sustrato de vidrio 33 está integrado con la red de fuente electrónica por emisión de campo 10 por medio de un separador hecho de vidrio que no se ha mostrado, con el espacio interior encerrado por el sustrato de vidrio 33, estando el separador y la red de fuente electrónica por emisión de campo 10 evacuados hasta un grado de vacío predeterminado.

35 Según se muestra en la Figura 1 a la Figura 3, la fuente electrónica por emisión de campo 10 comprende un sustrato de silicio 1 de tipo p, una capa de silicio policristalino 3 que es una capa semiconductor policristalina formada sobre el sustrato de silicio 1 de tipo p, una región 8 de tipo n formada con la configuración de bandas sobre el lado de la superficie principal en el sustrato de silicio 1 de tipo p, una capa de deriva de campo eléctrico intenso 6 hecha de capa de silicio policristalino poroso oxidizado formada en la porción de la capa de silicio policristalino que está situada sobre la región 8 de tipo n, y electrodos de superficie 7 hechos de película metálica delgada formada sobre la capa de silicio policristalino 3 con una configuración de bandas que cruzan la región 8 de tipo n formando ángulos rectos. Aunque se utiliza oro para los electrodos de superficie 7, en esta realización no está limitado a oro el material para la fabricación de los electrodos de superficie 7, y puede ser cualquier metal que tenga una función de trabajo baja tal como el aluminio, cromo, tungsteno, níquel, platino o una aleación de algunos de esos metales. Aunque el espesor de los electrodos de superficie 7 se establece en 10 nm, el espesor no está limitado a ese valor. También, la concentración de portadores de la región 8 de tipo n se establece en una gama de $1 \times 10^{18} \text{ cm}^{-3}$ a $5 \times 10^{19} \text{ cm}^{-3}$.

50 En la red de fuente electrónica por emisión de campo 10 de esta realización, se forma una red a partir de la región 8 de tipo n conformada en bandas y los electrodos de superficie 7 conformados en bandas que atraviesan la región 8 de tipo n formando ángulos rectos. Como consecuencia, puesto que se aplica una tensión selectivamente a través de algunas de las regiones 8 de tipo n y de algunos de los electrodos de superficie 7 a los que se aplica la tensión que atraviesa la región 8 de tipo n a la que se aplica la tensión, haciendo de ese modo que sea posible emitir electrones solamente desde una región deseada de los electrodos de superficie 7. La conexión a la región 8 de tipo

n se realiza con una alambre W por grabado químico de una parte de la capa de deriva de campo eléctrico intenso 6 y dejando al descubierto una parte de la superficie de la región 8 de tipo n según se muestra en la Figura 8.

Cuando se tiene que realizar un aparato de visualización como el mostrado en la Figura 7, no es necesario conformar el electrodo colector 31 con la forma de bandas como en el caso del aparato de visualización mostrado en la Figura 22. Así ha sido posible eliminar un circuito que conmuta una alta tensión de varios cientos a varios miles de voltios aplicada al electrodo colector 31, reduciendo con ello el tamaño y el coste del aparato.

En la red de fuente electrónica por emisión de campo 10 de esta realización, la tensión aplicada a través de la región 8 de tipo n y de los electrodos de superficie 7 está comprendida en la gama de aproximadamente 10 V a aproximadamente 30 V.

El procedimiento de fabricación de una matriz 10 de fuente electrónica por emisión de campo de esta realización va a ser descrito a continuación con referencia a las Figuras 10A a F.

En primer lugar, se proporciona una máscara para difusión térmica o implantación iónica sobre la superficie principal del sustrato de silicio 1 de tipo p, y se introduce un dopante tal como fósforo (P) en el lado de la superficie principal del sustrato de silicio 1 de tipo p mediante una técnica de difusión térmica o una técnica de implantación de iones para formar con ello la región 8 de tipo n en forma de bandas. A continuación, cuando se elimina la máscara, se obtiene la estructura mostrada en la Figura 10A.

Cuando se forma la capa de silicio policristalino 3 sin dopar, que tiene un espesor de 1,5 μm mediante una etapa de LPCVD sobre la superficie principal de del sustrato de silicio 1 de tipo p sobre el que se ha formado la región 8 de tipo n, se obtiene la estructura mostrada en la Figura 10B. Las condiciones de formación de la película mediante el proceso de LPCVD han sido establecidas en una temperatura de sustrato de 610 $^{\circ}\text{C}$, velocidad de flujo de gas SiH_4 de 600 sccm y presión de cámara evacuada de 20 Pa. La etapa para formar la capa de silicio policristalino 3 no se limita al proceso de LPCVD, y tal proceso puede ser empleado según se forma una capa de silicio amorfo por pulverización o mediante el procedimiento de CVD de plasma, y a continuación se cristaliza la capa de silicio amorfo mediante recocido formando con ello la capa de silicio policristalino 3.

A continuación se aplica una foto-resistencia a la capa de silicio policristalino 3, y se forma el patrón de banda de la capa 9 de foto-resistencia por eliminación selectiva de parte de la capa por encima de las regiones 8 de tipo n mediante la técnica de fotolitografía, para obtener con ello la estructura mostrada en la Figura 10C.

A continuación una solución de electrolisis realizada mediante mezcla de un 55% en peso de solución de fluoruro de hidrógeno y etanol en una proporción de 1:1 y se enfría a 0 $^{\circ}\text{C}$, un electrodo de platino (no representado) como electrodo negativo, el sustrato de silicio 1 de tipo p (se forma un electrodo óhmico no representado en la superficie trasera del sustrato de silicio de tipo p) como electrodo positivo, y la capa de foto-resistencia 9 como máscara para oxidación anódica, se utilizan para llevar a cabo el proceso de oxidación anódica con una corriente constante mientras se irradia la porción al descubierto de la capa de silicio policristalino 3 con luz. Así, una capa de silicio policristalino poroso 5 se conforma parcialmente en bandas, y la posterior retirada de la capa de foto-resistencia 9 cada como resultado que se forme la estructura mostrada en la Figura 10D. En esta realización, las condiciones del proceso de oxidación anódica se han establecido en una densidad de corriente constante de 20 mA/cm^2 , tiempo de oxidación anódica de 15 segundos e irradiación con luz emitida por medio de una lámpara de tungsteno de 500 W durante el proceso de oxidación anódica. Aunque la densidad de corriente se mantiene constante durante el proceso de oxidación anódica y el grado de porosidad de la capa de silicio policristalino poroso 5 se hace sustancialmente uniforme en esta realización, la densidad de corriente puede ser cambiada durante el proceso de oxidación anódica para conformar tal estructura de modo que son laminadas alternativamente capas de silicio policristalino de alto grado de porosidad y capas de silicio policristalino de bajo grado de porosidad, o se puede formar una estructura tal que el grado de porosidad cambie continuamente en la dirección del espesor. También, la capa de silicio policristalino 3 se hace porosa en la dirección del espesor hasta una profundidad tal que se alcance el sustrato de silicio 1 de tipo p en esta realización, pudiendo hacerse también porosa la capa de silicio policristalino 3 hasta un punto medio en la dirección del espesor.

A continuación, la capa de silicio policristalino poroso 5 se somete a una rápida oxidación térmica (RTO) en una atmósfera seca utilizando un aparato de recocido con lámpara, para formar con ello la capa de deriva de campo eléctrico intenso 6 que comprende la capa de silicio policristalino poroso térmicamente oxidizado, dando como resultado la estructura mostrada en la Figura 10E. Las condiciones de la etapa de oxidación térmica rápida están establecidas en una temperatura de oxidación de 900 $^{\circ}\text{C}$ y un período de oxidación de una hora.

A continuación, se forma una película metálica delgada (película de oro delgada) sobre la capa de silicio policristalino 3 en la que se ha formado la capa de deriva de campo eléctrico intenso 6 por deposición de vapor utilizando una máscara de metal que tiene aberturas formadas según la configuración de bandas, formando con ello los electrodos de superficie 7 formados en bandas hechas de película metálica delgada, dando como resultado la red de fuente electrónica por emisión de campo 10 para obtener la estructura mostrada en la Figura 10F. El patrón de los electrodos de superficie 7 puede ser realizado mediante una combinación de técnica de fotolitografía y de técnica de grabado químico, o de una combinación de técnica de fotolitografía y de técnica de despegado.

De ese modo, el procedimiento de fabricación de la fuente electrónica por emisión de campo de esta realización puede proporcionar la red de fuente electrónica por emisión de campo 10 que sea capaz de emitir electrones solamente desde una región deseada de los electrodos de superficie 7.

- 5 Aunque la capa de foto-resistencia 9 ha sido utilizada como máscara en el proceso de oxidación anódica, se puede utilizar también como máscara una película de óxido de silicio o una película de nitruro de silicio conformada en bandas y, en caso de que se utilice una película de óxido de silicio o una película de nitruro de silicio, la etapa de retirar la máscara tras el proceso de oxidación anódica se hace innecesaria.

(Realización 2)

- 10 La Figura 11 es una vista en perspectiva que muestra esquemáticamente un aparato de visualización que utiliza la red de fuente electrónica por emisión de campo 10 de esta realización, en la que el sustrato de vidrio 33 está dispuesto de modo que se enfrenta a la red de fuente electrónica por emisión de campo 10. El electrodo de colector 31 está formado en la superficie del sustrato de vidrio 33 que se enfrenta a la red de fuente electrónica por emisión de campo 10, mientras que el electrodo de colector 31 está recubierto con una capa de fósforo 32 que emite luz visible cuando se irradia con electrones emitidos desde la red de fuente electrónica por emisión de campo 10. Los componentes similares a los de la primera realización han sido indicados mediante números de referencia idénticos.

- 15 En la red de fuente electrónica por emisión de campo 10 que tiene la configuración de la primera realización mostrada en las Figura 1 a Figura 3, existe una posibilidad, aunque puede que sea leve, de deriva de electrones a través de la capa de silicio policristalino 3 intercalada entre las capas de deriva de campo eléctrico 6. Cuando esto ocurre, dado que los electrones son emitidos desde los electrodos de superficie 7 situados por encima de la región 8 de tipo n a la que no se ha aplicado tensión, el aparato de visualización puede adolecer de interferencia.

- 20 La red de fuente electrónica por emisión de campo 10 de esta realización tiene características para impedir esta perturbación. Según se muestra en las Figura 11 a Figura 13, la red de fuente electrónica por emisión de campo 10 de esta realización comprende el sustrato de silicio 1 de tipo p, la región 8 de tipo n formada según la configuración de bandas en el lado de la superficie principal, la capa de deriva de campo eléctrico intenso 6 realizada con capa de silicio policristalino poroso oxidizado formada sobre la región 8 de tipo n, la capa de silicio policristalino 3 formada sobre la pared lateral de la capa de deriva de campo eléctrico intenso 6, y una capa de silicio policristalino 3' de tipo p formada entre las capas de silicio policristalino 3. La capa de deriva de campo eléctrico intenso 6, la capa de silicio policristalino 3 y la capa de silicio policristalino 3' de tipo p, constituyen la capa semiconductor policristalina, mientras que la capa semiconductor policristalina tiene electrodos de superficie 7 realizados con película metálica delgada formada sobre la capa de silicio policristalino con una configuración de bandas que atraviesan la región 8 de tipo n formando ángulos rectos. Aunque la capa de silicio policristalino 3 está formada sobre la pared lateral de la capa de deriva de campo eléctrico intenso, la capa de silicio policristalino 3 puede que no sea necesario proporcionarla y, en cambio, la capa semiconductor policristalina puede estar también constituida solamente a partir de la capa de deriva de campo eléctrico intenso 6 y de la capa de silicio policristalino 3' de tipo p.

- 35 Así, de acuerdo con esta realización, puesto que la capa de silicio policristalino 3' de tipo p está formada entre las capas de deriva de campo eléctrico intenso 6, se puede impedir que los electrones sean inyectados desde la región 8 de tipo n a la capa de silicio policristalino 3' de tipo p aplicando una tensión de polarización inversa entre la capa de silicio policristalino 3' de tipo p y la región 8 de tipo n, haciendo de ese modo que sea posible aislar eléctricamente las capas de deriva de campo eléctrico intenso 6 colindantes entre sí. Como resultado, puesto que se puede impedir que circule la corriente de fugas hacia la capa de deriva de campo eléctrico intenso 6 situada sobre la región 8 de tipo n que es adyacente a la región de tipo n a la que se aplica la tensión, resulta posible hacer que la corriente circule de manera fiable a través de únicamente la intersección de la región 8 de tipo n y el electrodo de superficie 7 cuando se aplica una tensión entre la región 8 de tipo n y el electrodo de superficie 7.

- 40 En la red de fuente electrónica por emisión de campo 10 de esta realización, también, debido a que se ha formado una red a partir de la región 8 de tipo n conformada en bandas y los electrodos de superficie 7 conformados en bandas que cruzan la región 8 de tipo n formando ángulos rectos, según se aplica una tensión selectivamente a través de algunas de las regiones 8 de tipo n y de algunos electrodos de superficie 7, los electrones son emitidos solamente desde una región de los electrodos de superficie 7 a los que se ha aplicado la tensión que atraviesa la región 8 de tipo n a la que se aplica la tensión, haciendo de ese modo que resulte posible emitir electrones únicamente desde una región deseada de los electrodos de superficie 7. La conexión a la región 8 de tipo n se realiza con un alambre W por grabado químico de una parte de la capa de deriva de campo eléctrico intenso 6 y dejando al descubierto una parte de la superficie de la región 8 de tipo n según se muestra en la Figura 12.

- 45 Además, cuando se debe realizar un aparato de visualización según se ha mostrado en la Figura 11, no es necesario conformar el electrodo de colector 31 en forma de bandas como en el caso del aparato de visualización mostrado en la Figura 22. Así, resulta posible eliminar un circuito que conmuta una alta tensión de varios cientos a varios miles de voltios aplicada al electrodo de colector 31, reduciendo con ello el tamaño y el coste del aparato.

El procedimiento de fabricación de la fuente electrónica por emisión de campo 10 de esta realización va a ser descrito a continuación con referencia a las Figuras 14A a D.

En primer lugar, un dopante tal como el fósforo (P) se introduce en el lado de la superficie principal en el sustrato de silicio 1 de tipo p mediante una técnica de difusión térmica o una técnica de implantación iónica, para formar con ello una región 8 de tipo n en bandas, de manera similar a la primera realización. A continuación, la capa de silicio policristalino 3 sin dopar, que tiene un espesor de 1,5 μm , se conforma mediante una etapa de LPCVD sobre la superficie principal del sustrato de silicio 1 de tipo p en el que se ha formado la región 8 de tipo n, seguido de oxidación anódica de la porción situada por encima de la región 8 de tipo n para volverla porosa, y de oxidación térmica rápida para formar la capa de deriva de campo eléctrico intenso 6 realizada con silicio policristalino poroso térmicamente oxidizado, dando como resultado la estructura mostrada en la Figura 8A que se trata de obtener.

Se aplica foto-resistencia y se realiza un patrón de ese tipo como capa de resistencia 12 que permanece sobre la capa de deriva de campo eléctrico intenso 6, de modo que se obtiene la estructura mostrada en la Figura 8B. De ese modo, se forma la capa de resistencia 12 con una configuración de bandas.

Iones tales como boro B, son inyectados en la capa de silicio policristalino 3 entre las capas de deriva de campo eléctrico intenso 6 mediante una técnica de implantación que utiliza la capa de resistencia 12 como máscara, para formar con ello la capa de silicio policristalino 3' de tipo p, seguido de la eliminación de la capa de resistencia 12, dando como resultado la estructura que se muestra en la Figura 8C. Puesto que la capa de pared lateral que comprende la capa de silicio policristalino 3 se mantiene sobre la pared lateral de la capa de deriva de campo eléctrico intenso 6, la capa de deriva de campo eléctrico intenso 6, la capa de silicio policristalino 3 y la capa de silicio policristalino 3' de tipo p constituyen la capa semiconductor policristalina. En caso de que la capa de resistencia 12 esté formada de modo que la capa de pared lateral que comprende la capa de silicio policristalino 3 no se mantenga durante la etapa de implantación iónica utilizando la capa de resistencia 12 como máscara, la capa semiconductor policristalina puede ser formada a partir de la capa de deriva de campo eléctrico intenso 6 y de la capa de silicio policristalino 3' de tipo p. A continuación, después de formar una capa aislante 16 realizada con óxido de silicio que tiene un espesor de 0,5 μm sobre la capa semiconductor policristalina mediante un proceso PCVD, se retira mediante grabado químico una parte de la capa aislante 16 situada sobre la capa de deriva de campo eléctrico intenso 6.

A continuación, se forma una película metálica delgada mediante deposición de vapor sobre la capa semiconductor policristalina utilizando una máscara metálica que tenga aberturas formadas en la misma con la configuración de bandas, formando con ello los electrodos de superficie 7 conformados según bandas realizadas con la película metálica delgada, dando como resultado la red de fuente electrónica por emisión de campo 10 de la estructura mostrada en la Figura 14D. El patrón de los electrodos de superficie 7 puede ser realizado mediante una combinación de una técnica de fotolitografía y una técnica de grabado químico, o una combinación de una técnica de fotolitografía y una técnica de despegado.

(Realización 3)

La Figura 15 es una vista en perspectiva que muestra esquemáticamente un aparato de visualización que utiliza la red de fuente electrónica por emisión de campo 10 de esta realización, en la que el sustrato de vidrio 33 está dispuesto de modo que se enfrenta a la red de fuente electrónica por emisión de campo 10. El electrodo de colector 31 está formado en la superficie del sustrato de vidrio 33 que se enfrenta a la red de fuente electrónica por emisión de campo 10, mientras que el electrodo de colector 31 está recubierto con la capa de fósforo 32 que emite luz visible cuando se irradia con electrones emitidos desde la red de fuente electrónica por emisión de campo 10. Los componentes similares a los de la primera realización se han indicado mediante números de referencia idénticos.

En la red de fuente electrónica por emisión de campo 10 que tiene la configuración de la primera realización mostrada en las Figura 7 a Figura 10, existe una posibilidad, aunque sea ligera, de deriva de electrones a través de la capa de silicio policristalino 3 intercalada entre las capas de deriva de campo eléctrico intenso 6. Cuando esto ocurre, puesto que los electrones son emitidos desde los electrodos de superficie 7 situados por encima de la región 8 de tipo n a la que no se aplica tensión, el aparato de visualización puede experimentar perturbación.

La red de fuente electrónica por emisión de campo 10 de esta realización tiene una característica para impedir tal perturbación. Según se muestra en la Figura 15 y en la Figura 16, la fuente electrónica por emisión de campo 10 de esta realización comprende el sustrato de silicio 1 de tipo p, la región 8 de tipo n formada con la configuración de bandas en el lado de la superficie principal en el sustrato de silicio 1 de tipo p, la capa de deriva de campo eléctrico intenso 6 hecha de capa de silicio policristalino poroso oxidizado formada sobre la región 8 de tipo n, una película de aislamiento 13 realizada con película de óxido de silicio formada sobre el sustrato de silicio 1 de tipo p entre capas de deriva de campo eléctrico intenso 6 colindantes, y los electrodos de superficie 7 hechos de película metálica delgada formada sobre la capa de deriva de campo eléctrico intenso 6 con una configuración de bandas que cruzan la región 8 de tipo n. Los electrodos de superficie 7 están formados también sobre la película de aislamiento 13.

De acuerdo con esta realización, puesto que la película de aislamiento 13 está formada entre las capas de deriva de campo eléctrico intenso 6 de modo que las capas de deriva de campo eléctrico intenso 6 están eléctricamente aisladas entre sí por medio de la película de aislamiento 13 intercalada entre las mismas, se puede impedir que circule corriente entre las capas de deriva de campo eléctrico intenso 6 colindantes.

En la red de fuente electrónica por emisión de campo 10 de esa realización, también, puesto que se ha formado una red a partir de la región 8 de tipo n conformada en bandas y de los electrodos de superficie 7 conformados en bandas que atraviesan la región 8 de tipo n formando ángulos rectos, según se aplica una tensión selectivamente a través de algunas de las regiones 8 de tipo n y de algunos electrodos de superficie 7, se emiten electrones solamente desde una región tal de los electrodos de superficie 7 a la que se aplica la tensión que a través la región 8 de tipo n a la que se aplica tensión, así de ese modo que sea posible emitir electrones solamente desde la región deseada de los electrodos de superficie 7.

Además, cuando se va a realizar un aparato de visualización como el mostrado en la Figura 15, no es necesario conformar electrodo de colector 31 en forma de bandas como en el caso del aparato de visualización mostrado en la Figura 22. Así, resulta posible eliminar un circuito que conmuta una alta tensión de varios cientos a varios miles de voltios aplicada al electrodo de colector 31, reduciendo con ello el tamaño y el coste del aparato.

El procedimiento de fabricación de la red de fuente electrónica por emisión de campo 10 de esta realización va a ser descrito a continuación con referencia a las Figuras 17A a F.

En primer lugar, un dopante tal como fósforo (P) se introduce por el lado de la superficie principal en el sustrato de silicio de tipo p mediante la técnica de difusión térmica o la técnica de implantación iónica, para formar con ello la región 8 de tipo n en bandas, de manera similar a la primera realización. A continuación, se forma la capa de silicio policristalino 3 no dopada, que tiene un espesor de 1,5 μm mediante el proceso LPCVD sobre la superficie principal del sustrato de silicio 1 de tipo p en la que se ha formado la región 8 de tipo n, seguido de oxidación anódica de la porción situada por encima de la región 8 de tipo n para hacerla porosa, y de una etapa de oxidación térmica rápida para formar la capa de deriva de campo eléctrico intenso 6 hecha de capa de silicio policristalino poroso oxidizado térmicamente, dando así como resultado la estructura mostrada en la Figura 17A que se desea obtener.

A continuación, se aplica foto-resistencia y tal patrón realizado como capa de resistencia 12 permanece sobre la capa de deriva de campo eléctrico intenso 6, de modo que se obtiene la estructura mostrada en la Figura 17B. De ese modo se forma la capa de resistencia 12 con la configuración de bandas.

A continuación, se retira la capa de silicio policristalino 3 situada entre las capas de deriva de campo eléctrico intenso 6 mediante una técnica de grabado químico por ion reactivo utilizando la capa de resistencia 12 como máscara. En esta realización, puesto que la capa de resistencia 12 es más ancha que la capa de deriva de campo eléctrico intenso 6, una parte de la capa de silicio policristalino 3 permanece sobre la pared lateral de la capa de deriva de campo eléctrico intenso 6. Las condiciones de grabado químico mediante la técnica de grabado químico por ion reactivo se establecen en un caudal de gas O_2 de 4 sccm, caudal de gas CHF_3 de 16 sccm, presión de cámara evacuada de 8,3 Pa y potencia de descarga de arco de 100 W (densidad de potencia de 0,3 W/cm^2). Se obtiene la estructura mostrada en la Figura 17C eliminando la capa de resistencia 12. La etapa de grabado químico de la capa de silicio policristalino 3 no se limita a la técnica de grabado químico por ion reactivo, pudiéndose emplear, por ejemplo, la técnica de grabado químico iónico que utiliza gas argón.

Cuando se forma la película de aislamiento 13 realizada con película de óxido de silicio mediante un proceso de CVD de plasma o similar para cubrir la superficie principal completa del sustrato de silicio 1 de tipo p, se obtiene la estructura mostrada en la Figura 17D. Las condiciones de formación de la película de óxido de silicio se establecen en una temperatura de sustrato de 225 $^{\circ}\text{C}$, caudal de gas SiH_4 de 50 sccm, caudal de gas N_2O de 875 sccm, presión de cámara evacuada de 133 Pa y potencia de descarga de arco de 150 W (densidad de potencia de 0,05 W/cm^2).

Se obtiene la estructura mostrada en la Figura 17E por eliminación de la capa aislante 13 situada sobre la capa de deriva de campo eléctrico intenso 6.

A continuación, los electrodos de superficie 7 hechos de película metálica delgada (película delgada de oro), son conformados en bandas sobre la superficie principal del sustrato de silicio 1 de tipo p, de modo que se obtiene la fuente electrónica por emisión de campo 10 con la estructura mostrada en la Figura 17F.

(Realización 4)

La Figura 18 es una vista en perspectiva que muestra esquemáticamente un aparato de visualización que utiliza la red de fuente electrónica por emisión de campo 10 de esta realización, en la que el sustrato de vidrio 33 está dispuesto de modo que se enfrenta a la red de fuente electrónica por emisión de campo 10. El electrodo de colector 31 está formado en la superficie del sustrato de vidrio 33 que se enfrenta a la red de fuente electrónica por emisión de campo 10, mientras que el electrodo de colector 31 está recubierto con la capa de fósforo 32 que emite luz visible cuando se irradia con electrones emitidos desde la red de fuente electrónica por emisión de campo 10. Los componentes similares a los de la primera realización se han indicado mediante números de referencia idénticos.

En la red de fuente electrónica por emisión de campo 10 que tiene la configuración de la primera realización mostrada en las Figuras 1 a 3, existe una posibilidad, aunque sea ligera, de deriva de electrones a través de la capa 3 de silicio policristalina intercalada entre las capas de deriva de campo eléctrico intenso 6. Cuando esto ocurre, dado que los electrones son emitidos desde los electrodos de superficie 7 situados por encima de la región 8

de tipo n a la que no se aplica tensión, el aparato de visualización puede sufrir interferencia.

La red de fuente electrónica por emisión de campo 10 de esta realización tiene una característica para impedir tal inconveniencia. Según se muestra en la Figura 18 y en la Figura 19, la fuente electrónica por emisión de campo 10 de esta realización comprende el sustrato de silicio 1 de tipo p, la región 8 de tipo n formada con la configuración de bandas en el lado de la superficie principal en el sustrato de silicio 1 de tipo p, la capa de deriva de campo eléctrico intenso 6 hecha de semiconductor policristalino poroso oxidizado formada sobre la región 8 de tipo n, una capa de óxido de silicio 15 formada entre las regiones 8 de tipo n colindantes, y los electrodos de superficie 7 hechos de película metálica delgada formada sobre la capa de deriva de campo eléctrico intenso 6 según una configuración de bandas que cruzan la región 8 de tipo n formando ángulos rectos.

De acuerdo con esta realización, puesto que la capa de óxido de silicio 15 está formada entre las capas de deriva de campo eléctrico intenso 6, se puede impedir que la corriente fluya entre las capas de deriva de campo eléctrico intenso 6 colindantes.

En la red de fuente electrónica por emisión de campo 10 de la presente realización, también, puesto que se forma una red a partir de la región 8 de tipo n conformada en bandas y de los electrodos de superficie 7 conformados en bandas que cruzan la región 8 de tipo n formando ángulos rectos, dado que se aplica una tensión selectivamente a través de alguna de las regiones 8 de tipo n y de algunos de los electrodos 7 de superficies, los electrones son emitidos solamente desde dicha región de los electrodos de superficie 7 a los que se ha aplicado la tensión que atraviesa la región 8 de tipo n a la que se ha aplicado la tensión, haciendo de ese modo que sea posible emitir electrones solamente desde una región deseada de los electrodos de superficie 7.

Además, cuando se tiene que fabricar un aparato como el mostrado en la Figura 18, no es necesario conformar el electrodo de colector 31 en forma de bandas como en el caso del aparato de visualización mostrado en la Figura 22. Así, es posible eliminar un circuito que conmuta una alta tensión de varios cientos a varios miles de voltios aplicada al electrodo de colector 31, reduciendo con ello el tamaño y el coste del aparato.

El procedimiento de construcción de la fuente electrónica por emisión de campo 10 de esta realización va a ser descrito en lo que sigue con referencia a la Figura 20 y a la Figura 21.

En primer lugar, después de que se ha formado una película de nitruro de silicio 14 sobre la superficie principal del sustrato de silicio 1 de tipo p mediante técnica CVD de plasma, se realiza un patrón de bandas de la película de nitruro de silicio 14 mediante una técnica de fotolitografía y una técnica de grabado químico, para obtener con ello la estructura mostrada en la Figura 20A. Las condiciones de formación de la película de nitruro de silicio 14 han sido establecidas en una temperatura de sustrato de 300 °C, caudal de gas SiH_4 de 30 sccm, caudal de gas N_2 de 450 sccm, caudal de gas NH_3 de 30 sccm, presión de cámara evacuada de 67 Pa, y potencia de descarga de arco de 500 W (densidad de potencia de 0,17 W/cm²).

La oxidación en mojado se aplica en vapor al sustrato de silicio 1 de tipo p en el que se ha formado la película de nitruro de silicio 14, en forma de bandas, con lo que se oxida selectivamente solo una parte de la superficie principal del sustrato de silicio de tipo p que no está cubierta por la película de nitruro de silicio 14, formando con ello la capa de óxido de silicio 15 de modo que se obtiene la estructura mostrada en la Figura 20B.

A continuación se retira la película de nitruro de silicio 14 mediante grabado químico para obtener la estructura mostrada en la Figura 20C.

El ion de fósforo (P) o similar se inyecta utilizando la capa de óxido de silicio 15 como máscara para formar con ello la región 8 de tipo n en bandas sobre el lado de la superficie principal en el sustrato de silicio 1 de tipo p, y se obtiene la estructura mostrada en la Figura 20D.

A continuación, se forma la capa de silicio policristalino 3 mediante el proceso LPCVD sobre la región 8 de tipo n y sobre la capa de óxido de silicio 15, de modo que se obtiene la estructura mostrada en la Figura 20E. Aunque la porción de la capa de silicio policristalino 3 formada sobre la región 8 de tipo n está hecha de silicio policristalino, la porción de capa de silicio policristalino formada sobre el óxido de silicio 15 está hecha de silicio amorfo.

Cuando solamente se retira del silicio amorfo sobre la capa de óxido de silicio 15 mediante grabado químico, se obtiene la estructura mostrada en la Figura 21A.

A continuación, la solución de electrolisis realizada mezclando un 55% en peso de solución de fluoruro de hidrógeno y etanol en una proporción de 1:1 y enfriada a 0 °C, un electrodo de platino (no representado) como electrodo negativo y el sustrato de silicio de tipo p (se forma un electrodo óhmico no representado sobre la superficie trasera del sustrato de silicio 1 de tipo p) como electrodo positivo, son utilizados para llevar a cabo el proceso de oxidación anódica con una corriente constante mientras se irradia con luz, de modo que la capa de silicio policristalino 3 se vuelve porosa para formar con ello la capa de silicio policristalino porosa 6, y se obtiene la estructura mostrada en la Figura 21B. Aunque la capa de óxido de silicio 15 es grabada también por la solución de electrolisis durante el proceso de oxidación anódica, la tasa de grabado de la capa de óxido de silicio 15 por la solución de electrolisis es de aproximadamente 0,14 µm por minuto y la duración del proceso de oxidación anódica es desde 10 segundos a 30

segundos. Por lo tanto, la capa de óxido de silicio 15 formada con un espesor de 0,5 μm actúa de forma segura como máscara.

A continuación, la capa de silicio policristalino poroso 6 se somete a oxidación térmica rápida (RTO) en atmósfera de oxígeno seco utilizando un aparato de recocido por lámpara para formar con ello la capa de deriva de campo eléctrico intenso 6' que comprende el silicio policristalino poroso oxidizado térmicamente, dando como resultado la estructura mostrada en la Figura 21C. Las condiciones de la etapa de oxidación térmica rápida se establecen en temperatura de oxidación de 900 °C y período de oxidación de una hora.

A continuación, se conforma una película metálica delgada a modo de electrodos de superficie 7 en el lado de la superficie principal del sustrato de silicio 1 de tipo p con la configuración de bandas que atraviesan la región 8 de tipo n formando ángulos rectos por deposición de vapor, para obtener con ello la fuente electrónica por emisión de campo 10 con la estructura mostrada en la Figura 21D.

(Realización 5)

La configuración básica de la red de fuente electrónica por emisión de campo 10 de acuerdo con esta realización, es sustancialmente la misma que en la realización descrita anteriormente. Según se muestra en la Figura 23, la configuración básica consiste en el sustrato de silicio 1 de tipo p que es un sustrato conductor, la región 8 de tipo n (capa de difusión) conformada en forma de bandas sobre el lado de la superficie principal en el sustrato de silicio 1 de tipo p, la capa de deriva de campo eléctrico intenso 6 realizada con capa de silicio policristalino poroso oxidizado y conformada sobre la región 8 de tipo n en la que se inyectan electrones procedentes de la deriva de la región 8 de tipo n, la capa de silicio policristalino 3 formada entre las capas de deriva de campo eléctrico intenso 6, y los electrodos de superficie 7 hechos de película conductora delgada conformados en bandas en la dirección que atraviesa la región 8 de tipo n para formar puentes sobre las capas de deriva de campo eléctrico intenso 6 y la capa de silicio policristalino 3. Las capas de deriva de campo eléctrico intenso 6 pueden ser formadas por conformación de la capa de silicio policristalino 3 sobre la superficie principal completa del sustrato de silicio 1 de tipo p y aplicando a continuación oxidación anódica para transformar una parte de la capa de silicio policristalino 3 en material poroso y oxidizarla además mediante oxidación térmica rápida, de manera similar a la constitución previamente descrita.

Aunque se utiliza Cr/Au para los electrodos de superficie de esta realización, el material para realizar los electrodos de superficie 7 no se limita a Cr/Au y puede ser cualquier película metálica o conductora (por ejemplo, película ITO) que tenga una función de trabajo baja y, en el caso de un metal, se puede usar aluminio, cromo, tungsteno, níquel, platino o una aleación de algunos de esos metales. Aunque el espesor de los electrodos de superficie 7 se establece en 10 nm, el espesor no está limitado a ese valor.

En la red de fuente electrónica por emisión de campo 10 de esta realización, se forma una red a partir de la región 8 de tipo n conformada en bandas y de los electrodos de superficie 7 conformados en bandas que atraviesan la región 8 de tipo n formando ángulos rectos. Como consecuencia, puesto que se aplica una tensión selectivamente a través de alguna región 8 de tipo n y de alguno de los electrodos de superficie 7, los electrones son emitidos solamente desde aquella región de los electrodos de superficie 7 a que se aplica la tensión que atraviesa la región 8 de tipo n a la que se aplica la tensión, haciendo ello posible emitir electrones solamente desde una región deseada de los electrodos de superficie 7.

Cuando se va a realizar un aparato de visualización utilizando la fuente electrónica por emisión de campo 10 de esta realización, aunque no se ha mostrado en la Figura 23, el sustrato de vidrio 33 puede estar dispuesto de modo que se enfrente a la red de fuente electrónica por emisión de campo 10 de una manera similar a la constitución que se ha descrito anteriormente. El electrodo de colector 31 puede ser formado en la superficie del sustrato de vidrio 33 que se enfrenta a la red de fuente electrónica por emisión de campo 10, mientras que el electrodo de colector 31 se recubre con la capa de fósforo 32 que emite luz visible cuando es irradiada con electrones emitidos desde la red de fuente electrónica por emisión de campo 10. El sustrato de vidrio 33 puede estar integrado con la red de fuente electrónica por emisión de campo 10 por medio de un separador hecho de vidrio que no se ha representado, con el espacio interior encerrado por el sustrato de vidrio 33, estando el separador y la red 10 de fuente electrónica por emisión de campo evacuados hasta un grado de vacío predeterminado.

Cuando se va a realizar un aparato de visualización con la constitución descrita en lo que antecede, no es necesario conformar el electrodo de colector 31 en forma de bandas como en el caso del aparato de visualización mostrado en la Figura 22. Así, es posible eliminar un circuito que conmuta una alta tensión de varios cientos a varios miles de voltios aplicada al electrodo de colector 31, reduciendo con ello el tamaño y el coste del aparato.

En la red de fuente electrónica por emisión de campo 10 de esta realización, la tensión aplicada a través de la región 8 de tipo n y de los electrodos de superficie 7 está comprendida en la gama de aproximadamente 10 V a aproximadamente 30 V.

Las características que distinguen a la red de fuente electrónica por emisión de campo 10 de esta realización, van a ser descritas en lo que sigue.

En la red de fuente electrónica por emisión de campo 10 de esta realización, una región 17 de tipo p⁺⁺, que es una región de tipo p de alta concentración de impurezas, se forma sustancialmente en la porción central entre las regiones 8 de tipo n sobre el lado de la superficie principal en el sustrato de silicio 1 de tipo p. En consecuencia, puesto que se ha proporcionado la región 17 de tipo p⁺⁺, se puede impedir que fluya corriente de fugas entre las regiones 8 de tipo n.

También, se han proporcionado capas 18 de difusión n⁺, que tienen una concentración de impurezas más alta que la región 8 de tipo n, y que es colindante con la región 8 de tipo n, a ambos lados en la dirección de la anchura de la región 8 de tipo n sobre el lado de la superficie principal en el sustrato de silicio 1 de tipo p. Y una capa 19 de difusión n⁺⁺, que es una capa n⁺⁺ que tiene una concentración de impurezas más alta que la capa 18 de difusión n⁺, ha sido proporcionada en la capa 18 de difusión n⁺. En consecuencia, incluso cuando la concentración de impurezas en la región 8 de tipo n se hace más baja, la resistencia eléctrica de la porción de tipo n puede ser reducida puesto que la región 8 de tipo n y la capa 18 de difusión n⁺ son colindantes entre sí. Además, puesto que la capa 19 de difusión n⁺⁺ que tiene una concentración de impurezas más alta que la capa 18 de difusión n⁺, ha sido proporcionada en la capa 18 de difusión n⁺, la concentración de campo eléctrico intenso en el lado de la superficie principal del sustrato de silicio 1 de tipo p puede ser evitada, haciendo de ese modo que sea posible mejorar la tensión no disruptiva de aislamiento.

También debido a que el electrodo óhmico 2 ha sido proporcionado en la superficie trasera del sustrato de silicio 1 de tipo p a modo de electrodo trasero, se puede impedir de manera segura que fluya corriente de fugas entre las regiones 8 de tipo n controlando el potencial del sustrato de silicio 1 de tipo p utilizando el electrodo óhmico 2.

La capa de silicio policristalino 3 tiene ranuras de aislamiento 3a, que penetran a su través en la dirección del espesor, formadas en una parte de la porción de la misma situada entre los electrodos de superficie 7. Las ranuras de aislamiento 3a tienen aberturas de forma rectangular con un lado más largo que corresponde a los electrodos de superficie 7 y un lado más corto que corresponde a la dirección longitudinal de la capa de deriva de campo eléctrico intenso 6. En consecuencia, se puede suprimir la corriente de fugas que fluye entre las capas de deriva de campo eléctrico intenso 6 y los electrodos de superficie 7.

Además, en la red de fuente electrónica por emisión de campo 10 de esta realización, la capa de aislamiento 15 se forma mediante un proceso LOCOS entre el sustrato de silicio 1 de tipo p y la capa de silicio policristalino 3. La capa aislante 15 se forma con una parte de la misma según la dirección del espesor que está incrustada en el sustrato de silicio de tipo p, mientras que el espesor por ambos extremos en la dirección de la anchura disminuye gradualmente hacia el extremo. Incluso cuando la capa aislante 15 ha sido formada entre el sustrato de silicio 1 de tipo p y la capa de silicio policristalino 3, el escalón entre las superficies de la capa de silicio policristalino 3 y de la capa 6 de deriva de campo eléctrico intenso puede ser reducido, impidiendo con ello que los electrodos de superficie 7 se rompan debido a la formación de la capa aislante 15. El proceso LOCOS, según se conoce bien, consiste en una técnica utilizada en etapas de producción de dispositivos MOS y similares para elementos de aislamiento. El uso del procedimiento LOCOS en la formación de la capa aislante 15 hace que sea posible reducir las variaciones en la configuración de la capa aislante 15 en la oblea y entre obleas de forma relativamente fácil.

En tal caso, puesto que la capa de deriva de campo eléctrico intenso 6 se forma por realización de una porción porosa mediante aplicación de oxidación anódica a una parte de la capa de silicio policristalino 3 que ha sido formada sobre la superficie principal completa del sustrato de silicio 1 de tipo p, la región 8 de tipo n puede ser utilizada como electrodo positivo en relación con el electrodo negativo hecho de platino, y por lo tanto, no es necesario proporcionar una película protectora en la capa de silicio policristalino 3 cuando se aplica oxidación anódica, haciendo de ese modo que la etapa sea más simple.

El electrodo de superficie 7 tiene una porción 7a que tiene una anchura más pequeña que la porción del mismo situada en la capa de deriva de campo eléctrico intenso 6, situada sobre la capa de silicio policristalino 3. Puesto que el electrodo de superficie 7 se ha formado con la porción situada sobre la capa de silicio policristalino 3 (porción estrecha 7a), que tiene una anchura más pequeña que la porción situada sobre la capa de deriva de campo eléctrico intenso 6, cuando se utiliza en un aparato de visualización, la posibilidad de que se emitan electrones desde los electrodos de superficie 7 por encima de la región 8 de tipo n sin tensión aplicada a la misma se reduce en comparación con un caso en el que la anchura del electrodo de superficie 7 sea constante en toda la longitud del mismo, pudiendo ser así mejorada la rectitud de la dirección de desplazamiento de los electrones, dando como resultado una interferencia reducida.

La interferencia puede ser reducida también con la provisión de una película de aislamiento entre el electrodo de superficie 7 y la capa de silicio policristalino 3, debido a que esto mejora también la dirección de desplazamiento electrónico.

Etapas características del procedimiento de realización de la fuente electrónica por emisión de campo 10 de acuerdo con esta realización van a ser descritas en lo que sigue.

Después de que se ha formado una película de nitruro de silicio sobre la superficie principal del sustrato de silicio 1 de tipo p mediante técnica de CVD de plasma o similar, se realiza un patrón de bandas en la película de nitruro de

silicio 14 mediante una técnica de fotolitografía y una técnica de grabado químico, y la superficie principal del sustrato de silicio 1 de tipo p en el que se han formado las tiras de película de nitruro de silicio se someten a oxidación por mojado en atmósfera de vapor, para oxidizar con ello selectivamente solo la porción de la superficie principal del sustrato de silicio 1 de tipo p no cubierta por la película de nitruro de silicio 14, y formar la capa aislante 15 a partir de película de óxido de silicio. En resumen, la película de aislamiento 15 se forma mediante el procedimiento LOCOS, A continuación, tras eliminar la película de nitruro de silicio por grabado químico, la película de aislamiento 15 se utiliza como máscara para inyectar iones de fósforo (P) o similar, para conformar con así la región 8 de tipo n a modo de bandas en el lado de la superficie principal del sustrato de silicio 1 de tipo p. Esto va seguido de la formación de la capa de silicio policristalino 3 en la región 8 de tipo n y sobre la capa aislante 15 mediante un proceso LPCVD o similar. A continuación, usando una solución de electrolisis realiza por mezcla de un 55% en peso de solución de fluoruro de hidrógeno y etanol en una proporción de 1:1 y enfriada a 0 °C, un electrodo de platino (no representado) como electrodo negativo y la región 8 de tipo n como electrodo positivo, se lleva a cabo el proceso de oxidación anódica con una corriente constante mientras se irradia con luz, de tal modo que la capa de silicio policristalino 3 situada en la región 8 de tipo n se vuelve porosa para formar con ello una capa de silicio policristalino poroso. A continuación, la capa de silicio policristalino poroso se somete a oxidación térmica rápida (RTO) en una atmósfera de oxígeno seco utilizando un aparato de recocido por lámpara, para formar con ello la capa de deriva de campo eléctrico intenso 6 que comprende la capa de silicio policristalino poroso térmicamente oxidizado. Los electrodos de superficie 7 se forman por deposición de vapor de película metálica sobre la superficie principal del sustrato de silicio de tipo p en forma de bandas según la dirección perpendicular a la región 8 de tipo n.

Aunque el sustrato de silicio 1 de tipo p se utiliza como sustrato conductor y la región 8 de tipo n se usa como capa de difusión en esta realización, el sustrato conductor no se limita al sustrato de silicio de tipo p y la capa de difusión no se limita a la región 8 de tipo n. La capa de difusión que va a ser conformada en forma de bandas, puede ser de otra configuración siempre que las capas de difusión conformadas en bandas estén eléctricamente aisladas entre sí y respecto al sustrato conductor.

(Realización 6)

La constitución básica de la red de fuente electrónica por emisión de campo 10 de la presente realización es sustancialmente la misma que la mostrada en la Figura 23, y según se muestra en la Figura 24 está caracterizada porque los electrodos de superficie 7 están formados de modo que tienen una anchura constante en la totalidad de su longitud, y se ha proporcionada una película de aislamiento 21 sobre una porción que no se superpone a la capa de deriva de campo eléctrico intenso 6 en la dirección del espesor. Los componentes similares a los de la primera realización serán indicados con idénticos números de referencia y se omitirá la descripción de los mismos.

En la red de fuente electrónica por emisión de campo 10 de esta realización, puesto que la película de aislamiento 21 ha sido proporcionada sobre una porción que no se solapa con la capa de deriva de campo eléctrico intenso 6 en la dirección del espesor, la posibilidad de que se emitan electrones desde los electrodos de superficie 7 por encima de la región 8 de tipo n sin tensión aplicada se reduce cuando se utiliza en un aparato de visualización o similar, y por lo tanto la rectitud del desplazamiento de los electrones puede ser mejorada, dando como resultado una interferencia reducida.

En caso de que se emplee tal configuración en vez de proporcionar la película de aislamiento 21, ese espesor de los electrodos de superficie 7 en porciones que no se solapan con la capa de deriva de campo eléctrico intenso 6 se incrementa en comparación con el espesor de la porción que se superpone con la capa de deriva de campo eléctrico intenso 6, en una aplicación para un aparato de visualización o similar, la posibilidad de que se emitan electrones desde los electrodos de superficie 7 por encima de la región 8 de tipo n sin tensión aplicada se reduce, y por lo tanto se puede mejorar la rectitud del desplazamiento electrónico dando como resultado una interferencia reducida.

(Realización 7)

La fuente electrónica de esta realización comprende, según se muestra en las Figuras 25A a 25C, la capa de deriva de campo eléctrico intenso 6 hecha de silicio policristalino poroso formada en un lado del sustrato de silicio 1 de tipo p, los electrodos de superficie 7 hechos de película de oro que tiene un espesor de 10 nm que tiene una baja función de trabajo y una alta resistencia a la oxidación para cubrir una parte de la capa de deriva de campo eléctrico intenso 6, el electrodo trasero 2 hecho de película de aluminio que tiene un espesor de 0,5 μm formado en la superficie trasera del sustrato de silicio 1, y un electrodo alámbrico 72 que conecta el electrodo de superficie 7 y un electrodo terminal 71. El electrodo alámbrico 72 y el electrodo terminal 71 están ambos hechos de película de aluminio que tiene un espesor de 1,5 μm, mientras que el electrodo alámbrico 72 está dispuesto para conectar eléctricamente con los electrodos de superficie 7, y se ha formado una capa aislante 16 hecha de óxido de silicio que tiene un espesor de 0,5 μm entre el electrodo alámbrico 72 y la capa de deriva de campo eléctrico intenso 6.

De acuerdo con esta realización, puesto que el electrodo alámbrico 72 que tiene un gran espesor y por tanto una baja resistencia eléctrica se proporciona por separado del electrodo de superficie 7, resulta posible mejorar la eficacia de emisión de electrones, reducir la tensión operativa, reducir la generación de calor, incrementar la velocidad operativa, reducir las variaciones en la eficacia de emisión de electrones y en la densidad de emisión de

corriente dentro de un plano, reducir fallos debidos a la rotura del electrodo de superficie 7, y mejorar el comportamiento, la calidad y el rendimiento cuando se utiliza en visualizadores o similares.

También debido a que la capa aislante 16 hecha de película de óxido de silicio que tiene un espesor de 0,5 μm ha sido formada entre el electrodo alámbrico 72 y la capa de deriva de campo eléctrico intenso 6, la corriente ineficaz causada por electrones que entran desde la capa de deriva de campo eléctrico intenso 6 directamente en la capa alámbrica puede ser eliminada, mejorando con ello aún más la eficacia de emisión de electrones debido a la provisión del electrodo alámbrico 72.

Además, puesto que el electrodo alámbrico 72 y el electrodo terminal 71 están hechos del mismo material con el mismo espesor, el electrodo alámbrico 72 puede ser formado simultáneamente con el electrodo terminal 71, y por lo tanto la provisión del electrodo alámbrico 72 no incrementa el número de etapas.

También, puesto que el electrodo alámbrico 72 que tiene un espesor mayor se ha proporcionado por separado de los electrodos de superficie 7 que son de aproximadamente 10 nm de espesor, el calor por efecto Joule generado en la capa de deriva de campo eléctrico intenso 6 puede ser disipado de manera eficaz a través del electrodo alámbrico 72, mejorando con ello la estabilidad con el envejecimiento de la fuente electrónica.

Con el empleo de una estructura de ese tipo, dado que los electrodos de superficie 7 están circundados por el electrodo alámbrico 72 grueso, se mejora el comportamiento en cuanto a disipación de calor, mejorando además con ello la estabilidad con el envejecimiento de la fuente electrónica.

(Realización 8)

La fuente electrónica de la presente realización comprende, según se muestra en las Figuras 26A a 26C, la capa de deriva de campo eléctrico intenso 6 hecha de silicio policristalino poroso formada sobre un lado del sustrato de silicio 1 de tipo p, los electrodos de superficie 7 hechos de película de oro de 10 nm de espesor que tiene una baja función de trabajo y alta resistencia a la oxidación para cubrir una parte de la capa de deriva de campo eléctrico intenso 6, el electrodo trasero 2 hecho de película de aluminio que tiene un espesor de 0,5 μm formado sobre la superficie trasera del sustrato de silicio 1, y el electrodo alámbrico 72 que conecta el electrodo de superficie 7 y el electrodo terminal 71. El electrodo alámbrico 72 y el electrodo terminal 71 están ambos hechos de película de aluminio que tiene un espesor de 1,5 μm , mientras que el electrodo alámbrico 72 está dispuesto de modo que conecta eléctricamente con los electrodos de superficie 7. El silicio policristalino poroso con el que se ha construido la capa de deriva de campo eléctrico intenso 6 se retira de por debajo del electrodo alámbrico 72 salvo para una porción del mismo, y se reemplaza la mayor parte del electrodo alámbrico 72 por la capa aislante 16 hecha de película de óxido de silicio que tiene un espesor de 0,5 μm formada sobre el sustrato de silicio 1 plano.

De acuerdo con esta realización, además de las ventajas de la séptima realización, puesto que el silicio policristalino que constituye la capa de deriva de campo eléctrico intenso 6 se ha retirado de por debajo del electrodo alámbrico 72 salvo para una porción del mismo, el electrodo alámbrico 72 puede ser formado sobre la superficie plana del sustrato de silicio 1, no sobre la capa de silicio policristalino que tiene irregularidades superficiales significativas. Como consecuencia, se puede evitar que ocurra la rotura y el incremento de la resistencia eléctrica de los electrodos, haciendo así que sea posible mejorar la eficacia de emisión electrónica, reducir el tensión operativa, reducir la generación de calor, incrementar la velocidad operativa, reducir las variaciones en cuanto a eficacia de emisión de electrones y en cuanto a la densidad de emisión de corriente dentro de un plano, reducir fallos debidos a rotura del electrodo de superficie 7, y mejorar el comportamiento, la calidad y el rendimiento cuando se utiliza en visualizadores o similares, en comparación con la séptima realización.

(Realización 9)

En esta realización, según se muestra en las Figuras 27A y 27B, la capa de deriva de campo eléctrico intenso 6 hecha de capa de silicio policristalino poroso se forma según una red sobre un sustrato, por ejemplo el sustrato de silicio 1, teniendo los electrodos de superficie 7 hechos de película de oro un espesor similar al de la séptima y la octava realizaciones que están formadas sobre las capas de deriva de campo eléctrico 6, y estando los electrodos alámbricos 72 formados en paralelo, y en correspondencia con los electrodos de superficie 7 dispuestos en una fila. Los electrodos alámbricos 72 están hechos de película de aluminio que tiene un espesor similar al de la séptima y la octava realizaciones, conectados eléctricamente a los electrodos de superficie 7 correspondiente mediante electrodos de enlace 73 de un espesor sustancialmente igual que los electrodos de superficie 7 según se muestra en las Figuras 28A, 28B, mientras que al mismo tiempo el calor generado en la capa de deriva de campo eléctrico intenso 6 es transmitido a través de los electrodos de enlace 73 y del sustrato de silicio 1 para ser disipado en los mismos. La capa 16 resultante se forma por debajo del electrodo alámbrico 72.

Aunque los electrodos de superficie 7 están conectados mediante los electrodos de enlace 73 a los electrodos alámbricos 72 según la configuración descrita en lo que antecede, los electrodos de superficie 7 pueden ser conectados eléctricamente a los electrodos alámbricos 72 conformando el electrodo alámbrico 72 de modo que circunde a los electrodos de superficie 7 según se muestra en las Figuras 29A, 29B, en cuyo caso se puede conseguir un efecto más grande de disipación de calor mediante los electrodos alámbricos 72.

(Realización 10)

La fuente electrónica por emisión de campo de esta realización va a ser descrita en lo que sigue con referencia a las Figuras 30A a 30C.

La fuente electrónica por emisión de campo comprende un sustrato de silicio 1 de tipo p, la región (capa de difusión) 8 de tipo n conformada en bandas sobre la superficie principal del sustrato de silicio 1 de tipo p, el electrodo trasero (electrodo óhmico) 2 hecho de película de aluminio que tiene un espesor de aproximadamente 0,5 μm formado en la superficie trasera del sustrato de silicio 1 de tipo p, la capa de silicio policristalino (capa policristalina semiconductor) 3 formada sobre la superficie del sustrato de silicio 1 de tipo p mediante, por ejemplo, un proceso LPCVD, la capa de silicio policristalino poroso (capa de deriva de campo eléctrico intenso) 6 formada por aplicación de oxidación anódica mientras se irradia una parte de la capa de silicio policristalino 3 con luz para hacerla porosa y aplicando además oxidación térmica rápida, los electrodos de superficie 7 formados de modo que cubren la capa de silicio policristalino 3 y una parte de cada una de las capas de silicio policristalino poroso 6, y los electrodos terminales 71 hechos de película de aluminio que tiene un espesor de aproximadamente 1,5 μm formados mediante, por ejemplo, deposición de vapor sobre la superficie de la capa de silicio policristalino 3 para la conexión eléctrica de los electrodos de superficie 7 con circuitos externos. El electrodo de superficie 7 comprende la película metálica delgada 7a hecha a partir de, por ejemplo, una película de oro de aproximadamente 10 nm de espesor formada por deposición de vapor sobre las superficies de la capa de silicio policristalino 3 y sobre la superficie de la capa de silicio policristalino poroso 6, y la película metálica delgada 7b hecha de película de aluminio que tiene un espesor de aproximadamente 1,5 μm formada mediante, por ejemplo, deposición de vapor sobre la superficie de la película metálica 7a que se ha formado en la región de la capa de silicio policristalino 3. La capa de silicio policristalino poroso 6 constituye la capa semiconductor policristalina porosa. La capa aislante 16 está formada entre la capa de silicio policristalino 3 y una porción distinta de la capa de silicio policristalino poroso 6 y los electrodos de superficie 7.

Mientras el sustrato de silicio 1 de tipo p que tiene una capa conductora formada en el mismo con una capa de difusión n^+ se utiliza como sustrato conductor en la presente realización, el sustrato conductor constituye el electrodo negativo de la fuente electrónica por emisión de campo, soporta la capa de silicio policristalino poroso 6 en vacío e inyecta electrones en la capa de silicio policristalino poroso 6. Por lo tanto, el sustrato conductor solamente se necesita para constituir el electrodo negativo de la fuente electrónica por emisión de campo y soportar la capa de silicio policristalino poroso 6, y no se limita al sustrato de silicio 1 de tipo p. Un sustrato aislante, tal como vidrio, con una película conductora formada sobre el mismo, puede ser utilizado también como sustrato conductor.

Puesto que la capa de silicio policristalino poroso 6 que sirve como capa de deriva de campo eléctrico intenso se forma transformando una parte de la capa de silicio policristalino 3 en material poroso y aplicando además oxidación térmica rápida, la superficie de la capa de silicio policristalino 3 y la superficie de las capas de silicio policristalino poroso 6 se forman sustancialmente en el mismo plano.

Los electrodos 7a se han formado de modo que se extienden sobre la capa de silicio policristalino poroso 6 y la porción distinta de la capa de silicio policristalino poroso sobre la superficie del sustrato de silicio 1 de tipo p en la que se ha formado la capa de silicio policristalino poroso 6 que constituye la capa de deriva de campo eléctrico intenso. Puesto que la porción distinta de la capa de silicio policristalino poroso 6 y la capa de silicio policristalino poroso 6 están formadas de modo que las superficies de las mismas están en el mismo plano, la película metálica delgada 7a puede ser formada en una región sin escalonamientos. Por lo tanto, se puede hacer que la rotura y el incremento de la resistencia eléctrica de la película sea menos probable que ocurran que en el caso de formación de la película metálica delgada 7a en una región escalonada.

También, la película metálica delgada 7a formada sobre la superficie de la capa de silicio policristalino poroso 6 se forma con un espesor muy pequeño con el fin de impedir que los electrones que alcancen la superficie de la capa de silicio policristalino poroso 6 sean dispersados en la película metálica delgada 7a, pero sin que sea necesario hacer que la película metálica delgada 7b, es decir formada en una región distinta a la capa de silicio policristalino poroso 6, sea tan delgada. Así, la película metálica delgada 7b se forma de modo que es más gruesa que la película metálica delgada 7a. De ese modo, resulta posible impedir además que la película metálica delgada 7b se rompa y que la resistencia eléctrica de la misma se incremente. También, puesto que la capa aislante 16 se proporciona entre la capa de silicio policristalino 3 distinta de la capa de silicio policristalino poroso 6 y del electrodo 7 de superficie, la rectitud de la dirección de desplazamiento de electrones puede ser mejorada, proporcionando así el efecto de reducción de interferencia.

Puesto que el incremento de la resistencia eléctrica de las películas metálicas 7a, 7b que constituyen los electrodos de superficie 7 pueden ser suprimido según se ha descrito en lo que antecede, se puede reducir el calor generado en los electrodos de superficie 7 mediante la corriente que circula por los mismos, reduciendo de ese modo las pérdidas térmicas e impidiendo que disminuya la eficacia de la emisión de electrones. Mientras que un incremento de resistencia eléctrica de los electrodos de superficie 7 incrementa la caída de tensión debido a la corriente que circula por los electrodos de superficie 7 y se hace necesario aumentar la tensión operativa debido a que la tensión aplicada a la capa de silicio policristalino poroso 6 es más baja que la tensión operativa aplicada a través del electrodo terminal 71 y del electrodo trasero 2, un incremento en la tensión operativa puede ser suprimido mediante

la supresión del incremento de la resistencia eléctrica. Además, la caída de tensión en los electrodos de superficie 7 varía dependiendo de la posición. Así, cuando los electrodos de superficie 7 tienen una resistencia eléctrica alta, existe una posibilidad de que la eficacia de emisión de electrones y la densidad de corriente de emisión varíen con la posición. Sin embargo, se puede impedir que la eficacia de emisión de electrones y la densidad de emisión de corriente varíen con la posición si se impide que la resistencia eléctrica de los electrodos de superficie 7 se incremente. Además, cuando la resistencia eléctrica de los electrodos de superficie 7 se incrementa, la constante de tiempo se incrementa también dando como resultado una operación más lenta. Sin embargo, puesto que la resistencia eléctrica de los electrodos de superficie 7 se impide que se incremente, se puede impedir el descenso de la velocidad operativa.

Los electrodos de superficie 7 constituyen el electrodo positivo de la fuente electrónica por emisión de campo. Cuando se aplica una tensión a través de los electrodos de superficie 7 que sirven de electrodos positivos y de la región 8 de tipo n que sirve de electrodo negativo, los electrones inyectados desde la región 8 de tipo n derivan a través de la capa de silicio policristalino poroso 6 y son emitidos, al alcanzar la superficie de la capa de silicio policristalino poroso 6, desde la superficie de la película metálica delgada 7a debido al efecto túnel. La energía del electrón libre que ha sido emitido es la energía dada por la tensión de corriente continua aplicada a través de la región 8 de tipo n y de la película metálica delgada 7a menos la función de trabajo de la película metálica delgada 7a. Así, es deseable hacer que la función de trabajo de la película metálica delgada 7a sea tan pequeña como sea posible. También, puesto que la formación de una película de óxido sobre la superficie de la película metálica delgada 7a debido a la oxidación de la película metálica delgada 7a reduce la eficacia de la emisión de electrones a través de la película metálica delgada 7a, resulta deseable un metal que sea resistente a la oxidación como material para la realización de la película metálica delgada 7a. Aunque se utiliza el oro para la película metálica delgada 7a en esta realización no está el material para la realización de la película metálica delgada 7a limitado al oro y puede ser cualquier metal que tenga una función de trabajo baja y sea resistente frente a la oxidación, tal como platino, iridio, rodio, rutenio o una aleación de algunos de esos metales. También resulta deseable utilizar un material de baja resistividad para la película metálica delgada 7b formada en una región distinta de la capa de silicio policristalino poroso 6 en la superficie de la película metálica delgada 7a, y en esta realización de utiliza aluminio. Sin embargo, el material de la película metálica delgada 7b no se limita a aluminio y puede ser cualquier metal que tenga una resistividad baja. También, los espesores de las películas metálicas delgadas 7a, 7b y de los electrodos 71, 72 no se limitan a los valores descritos en lo que antecede.

Según se ha descrito anteriormente, puesto que los electrodos de superficie 7b formados sobre la superficie de la capa de silicio policristalino 3 y del electrodo terminal 71 están hechos del mismo material con un espesor sustancialmente igual, los electrodos 7b y 71 pueden ser formados en una misma etapa.

(Realización 11)

La fuente electrónica por emisión de campo de esta realización va a ser descrita a continuación con referencia a las Figuras 31A a 31C. En la fuente electrónica por emisión de campo de la décima realización, los electrodos de superficie 7 se han constituido a partir de la película metálica delgada 7a hecha de, por ejemplo, un a película de oro formada sobre las superficies de la capa de silicio policristalino 3 y de la capa de silicio policristalino poroso 6, y de la película metálica delgada 7b hecha de, por ejemplo, película de aluminio formada en la región de la capa de silicio policristalino 3 sobre la película metálica delgada 7a. En la fuente electrónica por emisión de campo de esta realización, por otra parte, los electrodos de superficie 7 están constituidos a partir de la película metálica delgada 7a hecha de, por ejemplo, una película de oro de aproximadamente 10 nm de espesor, formada mediante deposición de vapor sobre la superficie de la capa de silicio policristalino poroso 6 y de la película metálica delgada 7b hecha de, por ejemplo, película de aluminio que tiene un espesor de aproximadamente 1,5 μm formada mediante, por ejemplo, deposición de vapor sobre la superficie de la capa de silicio policristalino 3. La constitución, excepto para los electrodos de superficie 7, es similar a la realización décima. Por lo tanto, los mismos componentes se indicarán con referencias numéricas idénticas y se omitirá la descripción de los mismos.

Puesto que las superficies de la capa de silicio policristalino 3 y de la capa de silicio policristalino poroso 6 están formadas de modo que las superficies de las mismas están sustancialmente en el mismo plano, las películas metálicas delgadas 7a, 7b pueden ser formadas en una región no escalonada. Por lo tanto, puede resultar menos probable que ocurra la rotura y el incremento de resistencia de la película que en el caso de la formación de las películas metálicas delgadas 7a, 7b en una región escalonada.

Según se ha descrito en relación con la décima realización, los electrodos de superficie 7 constituyen el electrodo positivo de la fuente electrónica por emisión de campo. Cuando se aplica una tensión a través los electrodos de superficie 7 que sirven de electrodo positivo y de la región 8 de tipo n que sirve de electrodo negativo, electrones inyectados desde la región 8 de tipo n derivan a través de la capa de silicio policristalino poroso 6 y son emitidos, tras alcanzar la superficie de la capa de silicio policristalino poroso, desde la superficie de la película metálica delgada 7a debido al efecto túnel. La energía del electrón libre que ha sido emitido es la energía dada por la tensión de corriente continua aplicada a través de la región 8 de tipo n y de la película metálica delgada 7a menos la función de trabajo de la película metálica delgada 7a. De ese modo, resulta deseable hacer que la función de trabajo de la película metálica delgada 7a sea tan pequeña como sea posible. Debido también a que la formación de una película de óxido sobre la superficie de la película metálica delgada 7a debido a la oxidación de la película metálica delgada

7a disminuye la eficacia de emisión de electrones a través de la película metálica delgada 7a, resulta deseable un metal que sea resistente a la oxidación como material con el que realizar la película metálica delgada 7a. Aunque se utiliza oro para la película metálica delgada 7a en esta realización, el material para realizar la película metálica delgada 7a no se limita al oro y puede ser cualquier metal que tenga una función de trabajo baja y sea resistente frente a la oxidación, tal como platino, iridio, rodio, rutenio o una aleación de alguno de esos metales. También es deseable usar un material de baja resistividad para la película metálica delgada 4b formada en una región distinta a la capa de silicio policristalino poroso 6 sobre la superficie de la película metálica delgada 7a, y se utiliza aluminio en esta realización. Sin embargo, el material de la película metálica delgada 7b no se limita a aluminio y puede ser cualquier metal que tenga una resistividad baja. El espesor de las películas metálicas delgadas 7a, 7b y de los electrodos 71, 72 no se limita a los valores descritos en lo que antecede.

(Realización 12)

La fuente electrónica por emisión de campo de esta realización va a ser descrita en lo que sigue con referencia a las Figuras 32A a 32F. En esta realización, se utiliza el sustrato de silicio de tipo p (sustrato (100) que tiene una resistividad de 10 Ωcm) como sustrato conductor.

En primer lugar, la región 8 de tipo n (capa conductora n^+) se conforma en bandas sobre la superficie principal del sustrato de silicio 1 de tipo p, y se forma un electrodo óhmico 2 sobre la superficie trasera. A continuación, se forma la capa de silicio policristalino no dopada 3 que tiene un espesor de 1,5 μm mediante un proceso LPCVD para cubrir la región 8 de tipo n, para formar con ello la estructura mostrada en la Figura 32A. Las condiciones de formación de la película mediante el proceso LPCVD se han establecido en temperatura de sustrato de 610 $^{\circ}\text{C}$, caudal de gas SiH_4 de 600 sccm y presión de cámara evacuada de 20 Pa. La etapa para la formación de la capa de silicio policristalino 3 no se limita al proceso LPCVD, y tal proceso puede ser empleado según se forma una capa de silicio amorfo mediante un procedimiento de dispersión o de CVD de plasma, y después la capa de silicio amorfo es cristalizada mediante recocido, formando con ello la capa de silicio policristalino 3.

A continuación, se forma una capa de óxido de silicio 4 que tiene un espesor de 1 μm mediante un proceso CVD de plasma sobre la capa de silicio policristalino 3, de modo que se obtiene la estructura mostrada en la Figura 32B. Las condiciones de formación de la capa de óxido de silicio 4 se han establecido en una temperatura de sustrato de 225 $^{\circ}\text{C}$, caudal de gas SiH_4 de 50 sccm, caudal de gas N_2O de 875 sccm, presión de cámara evacuada de 133 Pa y potencia de descarga de AC de 150 W (densidad de potencia de 0,05 W/cm^2). El procedimiento para la formación de la capa de óxido de silicio 4 no se limita al proceso CVD de plasma y, por ejemplo, se puede emplear una etapa de oxidación térmica.

A continuación, el óxido de silicio 4 de la capa de silicio policristalino 3 es modelado mediante combinación de la técnica de fotolitografía y de la técnica de grabado químico, para obtener con ello la estructura mostrada en la Figura 32C.

A continuación, se utiliza una solución de electrolisis realizada al mezclar un 55% en peso de solución de fluoruro de hidrógeno y etanol en una proporción de 1:1 y enfriada a 0 $^{\circ}\text{C}$, un electrodo de platino (uno representado) como electrodo negativo y un sustrato de silicio de tipo p 1 (el electrodo óhmico 2) como electrodo positivo, para llevar a cabo un proceso de oxidación anódica con una corriente constante mientras se irradia la porción al descubierto de la capa de silicio policristalino 3 con luz. De ese modo, se forma parcialmente la capa de silicio policristalino poroso 5 y se obtiene la estructura mostrada en la Figura 32D. En esta realización, las condiciones del proceso de oxidación anódica se han establecido en densidad de corriente constante de 20 mA/cm^2 , tiempo de oxidación anódica de 15 segundos e irradiación con luz emitida por una lámpara de tungsteno de 500 W durante el proceso de oxidación anódica, formando con ello la capa de silicio policristalino poroso de 1 μm de espesor. Mientras que la capa de silicio policristalino 3 se ha hecho porosa hasta un punto medio en dirección del espesor de la misma, en esta realización se puede hacer también porosa la capa de silicio policristalino 3 hasta una profundidad tal que alcance el sustrato de silicio 1 de tipo p. También se mantiene constante la densidad de corriente durante el proceso de oxidación anódica de modo que el grado de porosidad de la capa de silicio policristalino poroso 5 es sustancialmente uniforme en esta realización, aunque la densidad de corriente puede ser cambiada durante el proceso de oxidación anódica para formar una estructura tal que se lamina alternativamente una capa de silicio policristalino de alto grado de porosidad y una capa de silicio policristalino de bajo grado de porosidad, o se puede formar una estructura tal que el grado de porosidad cambie continuamente en la dirección del espesor.

Mientras la capa de óxido de silicio 4 que tiene un espesor de 1 μm es atacada también mediante la solución de electrolisis durante el proceso de oxidación anódica, la tasa de grabado químico del óxido de silicio por la solución de electrolisis es de aproximadamente 0,14 μm por minuto y la duración del proceso de oxidación anódica es de 15 segundos. Por lo tanto, la capa de óxido de silicio 4 actúa como de forma segura como una máscara.

A continuación, la capa de silicio policristalino poroso 5 es sometida a oxidación térmica rápida (RTO), es decir que una parte de la capa de silicio policristalino poroso 5 es oxidada, dando como resultado que se obtenga la estructura mostrada en la Figura 32E. Las condiciones de oxidación térmica rápida se han establecido en una temperatura de oxidación de 900 $^{\circ}\text{C}$ y un período de oxidación de una hora. Aunque se oxida una parte de la capa de silicio policristalino poroso 5 en esta realización, la capa de silicio policristalino poroso 5 puede ser también

oxidizada en su totalidad.

A continuación, se conforma en bandas una película de oro delgada sobre la capa de silicio policristalino poroso 6 y sobre la capa de silicio policristalino 3 de modo que atraviesa la región 8 de tipo n, mediante deposición de vapor con la utilización de una máscara, para formar con ello la película metálica delgada 7 (electrodo de metal) hecho de película de oro delgada, de modo que se obtiene la fuente electrónica por emisión de campo 10 con la estructura mostrada en la Figura 32F. Aunque se utiliza oro para la película metálica delgada 7 en esta realización, el material para la realización de la película metálica delgada 7 no se limita al oro y puede ser cualquier metal que tenga una función de trabajo baja tal como aluminio, cromo, tungsteno, níquel, platino o una aleación de alguno de estos metales. Aunque el espesor de la película de oro delgada se establece en 10 nm, el espesor no está limitado a este valor.

La red de fuente electrónica por emisión de campo 10 descrita en lo que antecede está puesta en una cámara de vacío (no representada) con el electrodo de colector (no representado) dispuesto en una posición que se enfrenta a la película metálica delgada 7, y el interior de la cámara de vacío está en vacío por bombeo a una presión de 5×10^{-5} Pa. Cuando se aplica una tensión de corriente continua de 20 V a la película metálica delgada 7 como electrodo positivo y a la región 8 de tipo n como electrodo negativo, y se aplica una tensión de corriente continua de 100 V a través del electrodo de colector como electrodo positivo y de la película metálica delgada 7 como electrodo negativo, se puede observar la emisión de electrones desde la superficie de la película metálica delgada 7 hacia el electrodo de colector. El electrodo trasero 2 está con preferencia a un potencial negativo con respecto a la región de tipo n.

En el procedimiento de producción de la fuente electrónica por emisión de campo de acuerdo con esta realización, puesto que la capa de óxido de silicio 4 modelada por combinación de la técnica de fotolitografía y la técnica de grabado químico se utiliza como máscara en el proceso de oxidación anódica para formar la capa de silicio policristalino poroso 5, se mejora la precisión de formación del patrón de la capa de silicio policristalino poroso 5. También, debido a que el área de contacto de la capa de silicio policristalino poroso oxidizado 6 y la película metálica delgada 7 está determinada por la precisión de formar el patrón de la capa de óxido de silicio 4, se puede mejorar la precisión del área de emisión electrónica a un bajo coste.

Aunque se utiliza el sustrato de silicio de tipo p (sustrato (100) que tiene una resistividad de 10 Ωcm) para el sustrato conductor en esta realización, el sustrato conductor no está limitado al sustrato de silicio de tipo p. Por ejemplo, se puede utilizar un sustrato de vidrio recubierto con una película conductora delgada (tal como una película de cromo delgada o una película de ITO delgada), haciendo posible incrementar el área superficial y rebajar el coste de producción en comparación con un caso en el que se utilice un sustrato semiconductor tal como un sustrato de silicio de tipo p.

(Realización 13)

La Figura 33 muestra la configuración esquemática de un aparato de emisión de luz planar que utiliza la red de fuente electrónica por emisión de campo 10 de la realización duodécima. Los componentes similares a los de la realización duodécima serán indicados con números de referencia idénticos y se omitirá la descripción de los mismos.

El aparato de emisión de luz planar de la presente realización comprende la red de fuente electrónica por emisión de campo 10 y un electrodo transparente 31 dispuesto para enfrentarse a la película metálica delgada 7 de la red de fuente electrónica por emisión de campo, en el que el electrodo transparente 31 está recubierto con un fósforo 32 que emite luz visible cuando se irradia con electrones emitidos por la red de fuente electrónica por emisión de campo 10. El electrodo transparente 31 está hecho de película conductora transparente, y está conformado según una lámina transparente 33 que comprende un sustrato de vidrio. La lámina transparente 33 en la que se ha formado el electrodo transparente 31 y el fósforo 32, se ha realizado de manera integral con la red de fuente electrónica por emisión de campo 10 por medio de un separador 34, con el espacio interno encerrado por la lámina transparente 33, el separador 34 y la fuente 10 electrónica por emisión de campo evacuada hasta un grado de vacío predeterminado.

Cuando se emiten electrones desde la red de fuente electrónica por emisión de campo 10, se provoca que el fósforo 32 emita luz que es guiada a través del electrodo transparente 31 y de la lámina transparente 33 hasta el exterior para visualización.

En el aparato de emisión de luz planar de la presente realización, cuando se aplica una tensión de corriente continua V_c de 1 kV a través del electrodo transparente 31 y de la película metálica delgada 7, con el electrodo transparente 31 a un potencial positivo con respecto a la película metálica delgada 7, y se aplica una tensión de corriente continua V_p de 20 V selectivamente a través de la película metálica delgada 7 de la red de fuente electrónica por emisión de campo 10 como electrodo posible y de la película metálica delgada 7 seleccionada, se emite luz según un patrón que corresponde a las intersecciones seleccionadas. De ese modo, puesto que la fuente electrónica que comprende la capa de deriva de campo eléctrico intenso 6 que se ha realizado por oxidación de la capa semiconductor policristalina porosa en la presente realización, se emiten electrones en una dirección sustancialmente perpendicular a la película metálica delgada 7 de manera sustancialmente uniforme en el plano de la misma, no es necesario proporcionar un electrodo de convergencia que se ha usado en el aparato convencional de emisión de luz planar,

haciendo que la constitución sea más simple y reduciendo el coste. También, debido a que el patrón de área de emisión electrónica de la red de fuente electrónica por emisión de campo 10 de la presente realización tiene una alta precisión, se puede conseguir un aparato de emisión de luz planar con menos irregularidades en la emisión de luz. En particular, puesto que el electrodo óhmico 2 está cargado con potencial negativo con respecto a la capa conductora n^+ 8 en la presente realización, se puede impedir que circule corriente de fugas entre las capas conductoras y por lo tanto es más preferible.

(Realización 14)

La Figura 34 muestra una configuración esquemática de la red de fuente electrónica por emisión de campo 10 de la realización duodécima aplicada a un aparato de visualización. En esta realización, según se muestra en la Figura 34, la capa de silicio policristalino poroso térmicamente oxidizado 6 se ha formado en la capa conductor5a n^+ 8 que tiene forma de bandas, y las películas metálicas delgadas 7 en forma de bandas han sido formadas de modo que cruzan el patrón de bandas de la capa conductora n^+ 8. También, el electrodo transparente 31 está dispuesto de modo que se enfrenta a las películas metálicas delgadas 7 de la fuente electrónica por emisión de campo 10, y un electrodo transparente 31 está dispuesto de modo que se enfrenta a la película metálica delgada 7 de la red de fuente electrónica por emisión de campo 10, en la que el electrodo transparente 31 está recubierto con un fósforo 32 que emite luz visible cuando es irradiado con electrones emitidos por la red de fuente electrónica por emisión de campo 10. El electrodo transparente 10 está hecho de una película conductora transparente, y se ha formado en una lámina transparente 33 que comprende un sustrato de vidrio. En esta realización, la región n^+ 8 y la película de oro delgada 7 están dispuestas de modo que se cruzan entre sí formando ángulos rectos, para formar con ello una red. Cada intersección de la región n^+ 8 y la película de oro delgada 7 corresponde a un píxel. De ese modo, se puede hacer que un píxel particular se ilumine por aplicación de tensiones al electrodo metálico delgado 7 y a la región n^+ 8 seleccionados.

En el aparato de visualización de la presente realización, el patrón de área de emisión electrónica de la red de fuente electrónica por emisión de campo 10 tiene una alta precisión y hace que sea posible conseguir un aparato de visualización de alta definición.

(Realización 15)

El procedimiento de fabricación de la fuente electrónica por emisión de campo de la presente realización va a ser descrito en lo que sigue con referencia a las Figuras 35A a 35D.

En primer lugar, después de que se ha conformado el electrodo inferior 12 en bandas sobre la superficie principal de un sustrato de aislamiento 11, la capa de silicio policristalino 3 no dopada que tiene un espesor de $1,5 \mu\text{m}$ se conforma mediante una etapa LPCVD para que cubra el electrodo inferior 12 sobre la totalidad de la superficie principal de un sustrato aislante 11, para formar con ello la estructura mostrada en la Figura 35A. La superficie de la capa de silicio policristalina 3 se ha realizado de forma sustancialmente plana. Las condiciones de formación de la película mediante el proceso LPCVD se han establecido en una temperatura de sustrato de 610°C , caudal de gas SiH_4 de 600 sccm y presión de cámara evacuada de 20 Pa. La etapa para la formación de la capa de silicio policristalino 3 no está limitada al proceso PPCVD, y tal proceso puede ser empleado según se forma una capa de silicio amorfo mediante el procedimiento de dispersión o de CVD de plasma, y a continuación la capa de silicio amorfo es cristalizada por recocido, formando con ello la capa de silicio policristalino.

A continuación, se forma una capa de óxido de silicio 4 que tiene un espesor de $1 \mu\text{m}$ mediante un proceso CVD de plasma sobre la capa de silicio policristalino 3. Las condiciones de formación de la capa de óxido de silicio 4 se han establecido en una temperatura de sustrato de 225°C , caudal de gas SiH_4 de 50 sccm, caudal de gas N_2O de 875 sccm, presión de cámara evacuada de 133 Pa y potencia de descarga de AC de 150 W (densidad de potencia de $0,05 \text{ W/cm}^2$). El procedimiento para la formación de la capa de óxido de silicio 4 no se limita al proceso CVD de plasma y, por ejemplo, se puede emplear una etapa de oxidación térmica. Tras la formación de la capa de óxido de silicio 4 descrita en lo que antecede, la capa de óxido de silicio 4 es modelizada en bandas que cruzan el electrodo inferior 12 formando ángulos rectos, mediante combinación de la técnica de fotolitografía y de la técnica de grabado químico, para obtener con ello la estructura mostrada en la Figura 35B.

A continuación, se hace una solución de electrolisis mediante mezcla de un 55% en peso de solución de fluoruro de hidrógeno y etanol en una proporción de 1:1 y enfriada a 0°C , utilizándose un electrodo de platino (no representado) como electrodo negativo y el electrodo inferior 12 como electrodo positivo para llevar a cabo un proceso de oxidación anódica con una corriente constante mientras se irradia la porción al descubierto de la capa de silicio policristalino 3 con luz, de modo que se conforma en bandas la capa de silicio policristalino poroso 5. En esta realización, las condiciones del proceso de oxidación anódica se ha establecido en una densidad de corriente constante de 20 mA/cm^2 , un tiempo de oxidación anódica de 15 segundos y una irradiación con luz emitida por una lámpara de tungsteno de 500 W durante el proceso de oxidación anódica, formado con ello la capa de silicio policristalino poroso de $1 \mu\text{m}$ de espesor. Mientras que la capa de óxido de silicio 4 es también atacada por la solución de electrolisis durante el proceso de oxidación anódica, la capa de óxido de silicio 4 tiene un espesor de $1 \mu\text{m}$, en contraste con la tasa de grabado químico de la capa de óxido de silicio 4 por la solución de electrolisis que es de aproximadamente $0,14 \mu\text{m}$ por minuto y la duración del proceso de oxidación anódica es de 15 segundos. Por lo

tanto, la capa de silicio policristalino poroso 5 se somete a oxidación térmica rápida (RTO) para oxidizar con ello la capa de silicio policristalino poroso hasta una profundidad predeterminada (es decir, una parte de la capa de silicio policristalino es oxidizada). De ese modo se conforma la capa de silicio policristalino poroso 6 oxidizada térmicamente, dando como resultado la estructura mostrada en la Figura 35C. Las condiciones de oxidación térmica rápida se han establecido en temperatura de oxidación de 900 °C y período de oxidación de una hora. Aunque una parte de la capa de silicio policristalino poroso 5 ha sido oxidizada en la presente realización, la capa de silicio policristalino poroso 5 puede ser también oxidizada en su totalidad.

A continuación se conforma una película de oro delgada a modo de electrodos de superficie 7 sobre el lado de la superficie principal del sustrato de aislamiento 11 a modo de bandas que atraviesan el patrón de banda del electrodo inferior 12 formando ángulos rectos por deposición de vapor, para obtener con ello la fuente electrónica por emisión de campo 10 con la estructura mostrada en la Figura 35D. Aunque se ha utilizado oro para la película metálica delgada 7 en esta realización, el material para enmascarar la película metálica delgada 7 no se limita al oro y puede consistir en cualquier metal que tenga una función de trabajo baja tal como aluminio, cromo, tungsteno, níquel, platino o una aleación de alguno de esos metales. Aunque el espesor de la película de oro delgada se ha establecido en 10 nm, el espesor no está limitado a ese valor. Las películas metálicas delgadas 7 constituyen el electrodo superior en esta realización.

En la presente realización, puesto que la capa de óxido de silicio 4 modelada por combinación de la técnica de fotolitografía y la técnica de grabado químico se utiliza como máscara en el proceso de oxidación anódica para formar la capa de silicio policristalino poroso 5, se mejora la precisión de formación del patrón de la capa de silicio policristalino poroso 5. También, debido a que el área de contacto de la capa de silicio policristalino poroso oxidizado 6 y la película metálica delgada 7 está determinada por la precisión de formación del patrón de la capa de óxido de silicio 4, se puede mejorar la presión del área de emisión electrónica a un bajo coste.

En la red de fuente electrónica por emisión de campo 10 de la presente realización, se pueden emitir electrones solamente desde un píxel particular por aplicación de tensiones a un electrodo inferior 12 y un electrodo superior 7 seleccionados.

(Realización 16)

El procedimiento de fabricación de la fuente electrónica por emisión de campo de la presente realización va a ser descrito en lo que sigue con referencia a las Figuras 36A a 36D. El procedimiento de esta realización es sustancialmente igual que el de la realización decimoquinta salvo en lo que se refiere a la configuración de patrón de la capa de óxido de silicio 4. Las características que son iguales que las de la realización decimoquinta se describirán de forma breve.

En primer lugar, después de que se ha conformado el electrodo inferior 12 en bandas sobre la superficie principal del sustrato de aislamiento 11, la capa de silicio policristalino 3 no dopada que tiene un espesor de 1,5 μm se forma mediante una etapa LPCVD de modo que cubra el electrodo inferior 12 por encima de la totalidad de la superficie principal del sustrato de aislamiento 11, para obtener con ello la estructura mostrada en la Figura 36A.

Tras la formación de la capa de óxido de silicio 4 que tiene un espesor de 1 μm sobre la capa de silicio policristalino 3 mediante un proceso CVD de plasma, la capa de óxido de silicio 4 se modeliza según una configuración de rejilla que abre a determinados intervalos a lo largo de la dirección longitudinal del electrodo inferior 12 por encima del electrodo inferior 12 mediante combinación de la técnica de fotolitografía y la técnica de grabado químico, de modo que se obtiene la estructura mostrada en la Figura 36B.

A continuación, una solución realizada por mezcla de un 55% en peso de solución de fluoruro de hidrógeno y etanol en una proporción 1:1 y enfriada a 0 °C, un electrodo de platino (no representado) como electrodo negativo y el electrodo inferior 12 como electrodo positivo, son utilizados para llevar a cabo un proceso de oxidación anódica con una corriente constante mientras se irradia la porción al descubierto de la capa de silicio policristalino 3 con luz, de modo que se forma la capa de silicio policristalino poroso 5. A continuación, la capa de silicio policristalino poroso 5 se oxida hasta una profundidad predeterminada mediante oxidación térmica rápida (RTO), para formar con ello la capa de silicio policristalino oxidizado 6 dando como resultado la estructura mostrada en la Figura 36C.

A continuación, se conforma una película de oro delgada como electrodos de superficie 7 sobre el lado de la superficie principal del sustrato de aislamiento 11 en bandas que atraviesan el patrón de banda del electrodo inferior 12 formando ángulos rectos por deposición de vapor utilizando una máscara metálica, para obtener con ello la fuente electrónica por emisión de campo 10 con la estructura que se muestra en la Figura 36D. Aunque se ha utilizado oro para la película metálica delgada 7 de la presente realización, el material para la realización de la película metálica delgada 7 no se limita a oro y puede ser cualquier metal que tenga una función de trabajo baja tal como aluminio, cromo, tungsteno, níquel, platino o una aleación de alguno de esos metales. Aunque el espesor de la película de oro delgada se ha establecido en 10 nm, el espesor no está limitado a ese valor. Las películas metálicas delgadas 7 constituyen el electrodo superior en la presente realización.

En esta realización, puesto que la capa de óxido de silicio 4 modelizada por combinación de la técnica de fotolitografía y la técnica de grabado químico se utiliza como máscara en el proceso de oxidación anódica para

formar la capa de silicio policristalino poroso 5, se mejora la precisión de la formación del patrón de la capa de silicio policristalino poroso 5. También, debido a que el área de contacto de la capa de silicio policristalino poroso oxidizado 6 y la película metálica delgada 7 está determinada por la precisión de formación del patrón de la capa de óxido de silicio 4, se puede mejorar la precisión del área de emisión electrónica a bajo coste.

- 5 En la red de fuente electrónica por emisión de campo 10 de la presente realización, los electrones pueden ser emitidos desde solamente un píxel particular por aplicación de tensiones a un electrodo inferior 12 y un electrodo superior 7 seleccionados. Esta realización es también preferible debido a que la capa de aislamiento se proporciona por debajo de la película metálica delgada 7 distinta de la capa de silicio policristalino poroso 6, y mejora la característica de interferencia y la rectitud de la distancia de desplazamiento de electrones.

10 (Realización 17)

La Figura 37 muestra la configuración esquemática de la fuente electrónica por emisión de campo 10 de la realización 16 aplicada a un aparato de visualización. En esta realización, según se muestra en la Figura 37, el electrodo transparente 31 está dispuesto de modo que se enfrenta a las películas metálicas delgadas 7 de la red de fuente electrónica por emisión de campo 10, en la que el electrodo transparente 31 está recubierto con un fósforo 32 que emite luz visible cuando se irradia con un haz de electrones emitido por la red de fuente electrónica por emisión de campo 10. El electrodo transparente 31 está hecho de una película conductora transparente, y se ha formado en una lámina transparente 33 que comprende un sustrato de vidrio. En esta realización, los electrodos transparentes 31 están formados en una red en el mismo plano, y están formados según una configuración de red que se enfrenta a las porciones de los electrodos de oro 7 que están conformados en la capa de silicio policristalino poroso 6 térmicamente oxidizada. El electrodo transparente 31 y la lámina transparente 33 en la que se aplica el fósforo 32, se han realizado de forma integral con la fuente electrónica por emisión de campo 10 a través de un separador (no representado), con el separador interno encerrado por la lámina transparente 33, estando el separador y la red de fuente electrónica por emisión de campo 10 evacuados hasta un grado de vacío predeterminado. El haz de electrones puede ser emitido desde solamente píxeles particulares por combinación de los electrodos de metal 7 (mencionados en lo que sigue como electrodos superiores 7) y los electrodos inferiores 12 a los que se han aplicado tensiones, de modo que se provoca que solamente el fósforo 32 dispuesto de manera enfrentada a un píxel particular emitirá luz que es guiada a través del electrodo transparente 31 y de la lámina transparente 33 hasta el exterior para su visualización.

En esta realización, cuando se aplica una tensión de corriente continua de 1 kV a través del electrodo transparente 31 y de los electrodos superiores 7, con el electrodo transparente 31 a un potencial positivo con respecto a los electrodos superiores 7, y se aplica una tensión de corriente continua de 20 V a través del electrodo superior 7 como electrodo positivo y del electrodo inferior 12, solamente se provoca que se ilumine el fósforo 32 correspondiente a un píxel particular de la fuente electrónica.

En esta realización, puesto que la precisión del patrón de área de emisión electrónica de la red de fuente electrónica por emisión de campo 10 está determinada por la precisión de la capa de óxido de silicio 4 patrón, la precisión del área de emisión electrónica es alta y se puede alcanzar un visualizador de alta definición.

De acuerdo con la presente invención, como resultará evidente a partir de la descripción de antecede, los electrones pueden ser emitidos desde una región deseada del electrodo de superficie, y un circuito para la conmutación de una alta tensión de varios cientos a varios miles de voltios aplicada al electrodo de colector resulta innecesario cuando se realiza un aparato de visualización en el que el electrodo de colector está dispuesto de modo que se enfrenta al electrodo de superficie. Como resultado, se puede realizar una red de fuente electrónica por emisión de campo de alta precisión, capacitada para emitir electrones selectivamente desde una región deseada del electrodo de superficie, con un tamaño más pequeño a un coste más bajo.

REIVINDICACIONES

- 1.- Una red de fuentes (10) electrónicas por emisión de campo que comprende un sustrato eléctricamente conductor (1) que tiene una capa eléctricamente conductora (8) situada sobre una de las superficies principales de dicho sustrato conductor; una capa de deriva de campo eléctrico intenso (6) formada sobre la citada capa conductora (8) de dicho sustrato eléctricamente conductor (1), y electrodos de superficie (7) de una película delgada eléctricamente conductora formada sobre la capa de deriva de campo eléctrico intenso (6), en la que se inyectan electrones desde dicho sustrato eléctricamente conductor (1) en la citada capa de deriva de campo eléctrico intenso (6) y son derivados y descargados a través de la citada película conductora delgada cuando se aplica, durante la actuación de la red, una tensión a través de dicha película conductora delgada y de dicha capa conductora (8) del citado sustrato eléctricamente conductor (1), sirviendo la citada película conductora delgada como electrodo positivo,
5
10
en la que dicha capa conductora (8) está formada por una pluralidad de bandas que se extienden en paralelo unas con otras a intervalos predeterminados sobre dicho sustrato conductor (1), y la citada película conductora delgada (7) está formada por una pluralidad de bandas que se extienden en paralelo unas con otras a intervalos predeterminados de una manera que se enfrentan a, y que cruzan sobre, las bandas de dicha capa conductora (8) a través de la citada capa de deriva de campo eléctrico intenso (6),
15
y en la que dicha capa de deriva de campo eléctrico intenso (6) es una capa semiconductor policristalina porosa (3) que ha sido sometida a oxidación o nitración, con regiones de dicha capa de deriva de campo eléctrico intenso (6) que están retenidas entre la citada capa conductora (8) y la citada película conductora delgada en puntos de intersección de las bandas de dicha capa conductora (8) y de dicha película conductora delgada, formando con ello una pluralidad de fuentes de electrones dispuestas a intervalos predeterminados sobre el citado sustrato conductor (1).
20
2.- Una red de fuentes electrónicas por emisión de campo de acuerdo con la reivindicación 1, en la que dicho sustrato conductor (1) comprende un sustrato semiconductor o un sustrato de aislamiento proporcionado sobre la superficie de dicho sustrato de aislamiento con una capa semiconductor y siendo las bandas de dicha capa conductora (8) capas de difusión de impurezas que se extienden paralelo unas con otras a intervalos predeterminados sobre el citado sustrato conductor (1).
25
3.- Una red de fuentes electrónicas por emisión de campo de acuerdo con la reivindicación 1, en la que dicho sustrato conductor (1) es un sustrato de aislamiento dotado de bandas de película metálica que se extienden en paralelo unas con otras a intervalos predeterminados sobre dicho sustrato.
30
4.- Una red de fuentes electrónicas por emisión de campo de acuerdo con la reivindicación 2, en la que, entre las bandas de dicha capa conductora (8), se han formado capas dopadas con una alta cantidad de un tipo de impureza diferente de dicha capa conductora (8).
5.- Una red de fuentes electrónicas por emisión de campo de acuerdo con la reivindicación 4, en la que dicho sustrato conductor (1) es un sustrato semiconductor de tipo p, dicha capa de difusión de impurezas es una capa dopada con impurezas de tipo n, y dicha capa altamente dopada de impurezas es una capa dopada con impurezas de tipo p.
35
6.- Una red de fuentes electrónicas por emisión de campo de acuerdo con la reivindicación 2, en la que se han formado capas de aislamiento (15) entre las bandas de dicha capa conductora (18) para interrumpir la corriente de fugas que circula desde dicho sustrato conductor (1) a través de la citada capa policristalina hasta dicha película conductora delgada o que circula desde la citada capa conductora (8) hasta dicha capa de deriva de campo eléctrico intenso (6) contigua.
40
7.- Una red de fuentes electrónicas por emisión de campo de acuerdo con la reivindicación 2, en la que a ambos lados en la dirección transversal de las bandas de dicha capa conductora (8) se ha formado un par de capas de difusión de impurezas de alta densidad de la misma conductividad que dicha capa conductora (8) que se extiende a lo largo de las bandas.
45
8.- Una red de fuentes electrónicas por emisión de campo de acuerdo con la reivindicación 7, en la que dicha capa altamente dopada con impurezas comprende dobles capas en las que la capa interior tiene una densidad de impurezas más alta que la capa exterior.
9.- Una red de fuentes electrónicas por emisión de campo de acuerdo con la reivindicación 1, en la que dicha capa de deriva de campo eléctrico intenso (6) es una parte de la citada capa semiconductor policristalina (3) formada sobre el citado sustrato conductor (1) que ha sido sometida a oxidación o nitración después de la polarización, estando dicha capa de deriva de campo intenso (6) rodeada por capas semiconductoras policristalinas dopadas con una impureza de tipo diferente a la de dicha capa conductora o sin impureza, y dicha capa policristalina está cubierta por una capa aislante en la parte superior de la citada capa policristalina.
50
55

- 10.- Una red de fuentes electrónicas por emisión de campo de acuerdo con la reivindicación 1, en la que dicha capa de deriva de campo eléctrico intenso (6) es una parte de la citada capa semiconductor policristalina (3) formada sobre el citado sustrato conductor (1), que ha sido sometida a oxidación o nitración después de la polarización, estando dicha capa de deriva de campo intenso (6) rodeada por capas de aislamiento formadas o rellenas en ranuras (3a) realizadas por retirada de toda o de una parte de la citada capa semiconductor policristalina (3) en áreas posicionadas entre las bandas de dicha capa conductora (8) y/o no cubiertas por la citada película conductora delgada.
- 11.- Una red de fuentes electrónicas por emisión de campo de acuerdo con la reivindicación 2, en la que dicho sustrato conductor (1) comprende un sustrato semiconductor, estando un electrodo (2) formado en una superficie principal de dicho sustrato conductor (1) opuesta a donde se ha formado la citada capa de difusión de impurezas.
- 12.- Una red de fuentes electrónicas por emisión de campo de acuerdo con la reivindicación 1, en la que dicho sustrato conductor (1) comprende un sustrato de silicio, comprendiendo dicha capa semiconductor policristalina (3) un poli-silicio.
- 13.- Una red de fuentes electrónicas por emisión de campo de acuerdo con la reivindicación 1, en la que dicha capa de deriva de campo intenso (6) comprende una pluralidad de bandas formadas a lo largo de las bandas de dicha capa conductora (8).
- 14.- Una red de fuentes electrónicas por emisión de campo de acuerdo con la reivindicación 1, en la que dicha capa de deriva de campo intenso (6) se extiende a intervalos predeterminados a lo largo de las bandas de dicha capa conductora (8).
- 15.- Una red de fuentes electrónicas por emisión de campo de acuerdo con la reivindicación 13 ó 14, en la que dicha capa de deriva de campo intenso (6) es de un semiconductor policristalino poroso, realizada al someter una parte del semiconductor policristalino a oxidación o nitración.
- 16.- Una red de fuentes electrónicas por emisión de campo de acuerdo con la reivindicación 1, en la que dicha película conductora delgada está montada a ras sobre la citada capa de campo eléctrico intenso (6) que está formada al mismo nivel con las otras áreas que la citada capa de campo eléctrico intenso (6) en dicho sustrato conductor (1).
- 17.- Una red de fuentes electrónicas por emisión de campo de acuerdo con la reivindicación 1, en la que dicho electrodo de superficie (7) que comprende las bandas de dicha película conductora delgada atraviesa por encima de la citada capa de deriva de campo eléctrico intenso (6), y la anchura de dicho electrodo de superficie (7) se hace más estrecha en un cualquiera distinta del área sobre dicha capa de deriva de campo eléctrico intenso (6).
- 18.- Una red de fuentes electrónicas por emisión de campo de acuerdo con la reivindicación 1, en la que dicho electrodo de superficie (7) que comprende las bandas de dicha película conductora delgada atraviesa por encima de dicha capa de deriva de campo eléctrico intenso (6) y está dotado de una capa, o de capas, (15) aislante(s) en el lado superior o inferior de un área cualquier distinta del área sobre la citada capa de deriva de campo eléctrico intenso (6).
- 19.- Una red de fuentes electrónicas por emisión de campo de acuerdo con la reivindicación 6 ó 18, en la que dicha capa aislante (15) se hace más delgada hacia ambos de sus lados en dirección transversal.
- 20.- Una red de fuentes electrónicas por emisión de campo de acuerdo con la reivindicación 1, en la que dichos electrodos de superficie (7) que comprenden las bandas de dicha película conductora delgada que cruza sobre la citada capa de campo eléctrico intenso (6) se hacen más gruesos en un área cualquiera distinta a la del electrodo de superficie (7) que cruza el área sobre dichas capas de deriva de campo intenso (6).
- 21.- Una red de fuentes electrónicas por emisión de campo de acuerdo con la reivindicación 1, en la que dicha película conductora delgada comprende un electrodo alámbrico para la unión térmica y eléctrica.
- 22.- Un dispositivo de visualización con una red de fuentes electrónicas por emisión de campo de acuerdo con la reivindicación 1, que comprende un electrodo de visualización para recibir electrones radiados desde dicha red de fuentes por emisión de campo (10) y un material fluorescente montado sobre una superficie superior e inferior de dicho electrodo de visualización para emitir luz y formar una imagen.
- 23.- Un procedimiento de fabricación de una red de fuentes electrónicas por emisión de campo que comprende:
- (A) formar una pluralidad de bandas de capas eléctricamente conductoras (8) en paralelo unas con otras a intervalos predeterminados como electrodos inferiores sobre una de las superficies principales de un sustrato eléctricamente conductor (1);
- (B) formar una capa semiconductor policristalina (3) que cubra la superficie principal de dicho sustrato conductor (1) sobre el que se han formado dichas capas conductoras (8);

(C) aplicar una oxidación anódica selectivamente a una parte de dicha capa semiconductor policristalina (3) para hacerla porosa utilizando las citadas capas conductoras (8) como electrodos anodizantes;

(D) someter dicha capa semiconductor policristalina porosa (3) a un tratamiento de oxidación o nitración;

(E) formar una pluralidad de bandas de películas delgadas eléctricamente conductoras en paralelo unas con otras a intervalos predeterminados de manera que se enfrentan a, y atraviesan, las citadas capas conductoras sobre dicha capa semiconductor policristalina oxidizada o nitrada de la que una parte se ha transformado en porosa, de tal modo que, cuando se aplica, durante la actuación de la red, una tensión a través de dicha película conductora delgada y de dichas capas conductoras (8) de dicho sustrato eléctricamente conductor (1) con la citada película conductora delgada haciendo de electrodo positivo, se inyectan electrones desde dicho sustrato eléctricamente conductor en la citada capa semiconductor policristalina porosa oxidizada o nitrada, y son derivados y descargados a través de la citada película conductora delgada.

24.- Un procedimiento de fabricación de una red de fuentes electrónicas por emisión de campo de acuerdo con la reivindicación 23, en el que la etapa (B) de formación de una capa semiconductor policristalina (3) que cubra la superficie principal de dicho sustrato conductor (1) sobre la que se han formado las citadas capas conductoras (8), comprende una etapa de formación de una capa de máscara (9, 16-1, 16-3) o una capa aislante (15) sobre el citado sustrato conductor (1) o la citada capa semiconductor (3), dotada de aberturas para anodizar el citado sustrato conductor (1) y/o la capa semiconductor policristalina (3) a su través.

25.- Un procedimiento de fabricación de una red de fuentes electrónicas por emisión de campo de acuerdo con la reivindicación 23, en el que la etapa (A) de formación de una pluralidad de bandas de capas conductoras (8) comprende una etapa (a-1) de realización de una máscara (9, 16-1, 16-3) sobre la superficie principal de dicho sustrato provista de una capa semiconductor de tipo p o de un sustrato semiconductor de tipo p, excepto áreas predeterminadas para dopaje, y una etapa (a-2) de formación de una capa de difusión de impurezas de tipo n mediante dopaje de impurezas de tipo n en las citadas áreas predeterminadas.

26.- Un procedimiento de fabricación de una red de fuentes electrónicas por emisión de campo de acuerdo con la reivindicación 25, en el que la etapa (A) de formación de la pluralidad de bandas de capas conductoras (8) comprende además una etapa (a-3) de formación de una capa aislante (15) sobre dicho sustrato conductor de tipo p en la que se forma dicha capa de difusión de impurezas de tipo n, y la realización de aberturas de dicha capa aislante (15) en la región predeterminada de dicha capa de difusión de impurezas de tipo n.

27.- Un procedimiento de fabricación de una red de fuentes electrónicas por emisión de campo de acuerdo con la reivindicación 23, en el que la etapa (C) de aplicación de una oxidación anódica selectivamente a una parte de dicha capa semiconductor policristalina (3) se lleva a cabo utilizando un electrodo (2) formado en un lado trasero de dicho sustrato conductor (1) como uno de los electrodos de anodización.

28.- Un procedimiento de fabricación de una red de fuentes electrónicas por emisión de campo de acuerdo con la reivindicación 23, que comprende además:

(F) formar entre capas policristalinas porosas contiguas (3) capas policristalinas cuyo tipo de conductividad sea opuesto al de dichas capas conductoras (8), mediante dopaje con una impureza que tenga un tipo opuesto al que se dopó en la citada capa conductora (8);

(G) formar una capa aislante (15) sobre dichas capas policristalinas cuyo tipo de conductividad sea opuesto al de la citada capa conductora (8).

29.- Un procedimiento de fabricación de una red de fuentes electrónicas por emisión de campo de acuerdo con la reivindicación 23, que comprende además una etapa (h-1) de retirada de toda o de una parte de la citada capa semiconductor (3) entre las citadas capas conductoras contiguas (8) y/o donde no se formó ninguna de las películas conductoras delgadas por medio de grabado químico después de la citada etapa de anodización.

30.- Un procedimiento de fabricación de una red de fuentes electrónicas por emisión de campo de acuerdo con la reivindicación 23, que comprende una etapa (h-2) de retirada de toda o de una parte de la citada capa semiconductor (3) entre las citadas capas conductoras contiguas (8) y donde no se formó ninguna de dichas películas conductoras delgadas por medio de grabado químico, con anterioridad a la citada etapa de anodización.

31.- Un procedimiento de fabricación de una red de fuentes electrónicas por emisión de campo de acuerdo con la reivindicación 29 ó 30, que comprende además formar capas de aislamiento (15, 16) en las partes eliminadas de dicha capa semiconductor (3).

32.- Un procedimiento de fabricación de una red de fuentes electrónicas por emisión de campo de acuerdo con la reivindicación 23, que comprende además formar una pluralidad de bandas de capa de aislamiento (15) en paralelo unas con otras a intervalos predeterminados de manera que se enfrenten a, y atraviesen, las citadas capas conductoras (8) de dicha capa semiconductor policristalina (3) con anterioridad a la citada etapa de anodización, y

anodizar la citada capa semiconductor policristalina para que se transforme en porosa a lo largo de las bandas de dichas capas conductoras.

5 33.- Un procedimiento de fabricación de una red de fuentes electrónicas por emisión de campo de acuerdo con la reivindicación 23, en el que dicho sustrato conductor (1) o dicha capa semiconductor (3) sobre dicho sustrato (1), es silicio.

34.- Un procedimiento de fabricación de una red de fuentes electrónicas por emisión de campo de acuerdo con la reivindicación 31 ó 32, en el que dichas capas de aislamiento (15, 16) son de óxido de silicio.

10 35.- Un procedimiento de fabricación de una red de fuentes electrónicas por emisión de campo de acuerdo con la reivindicación 34, en el que dichas capas de aislamiento (15, 16) han sido formadas por medio del procedimiento LOCOS.

Fig.1A



Fig.1B

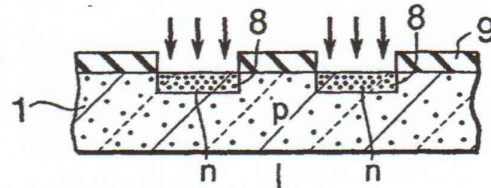


Fig.1C

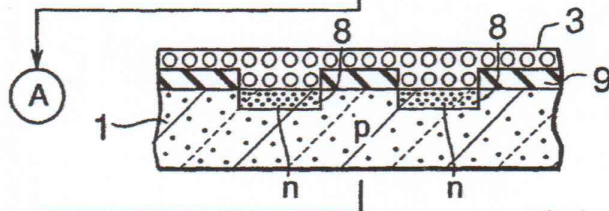


Fig.1D

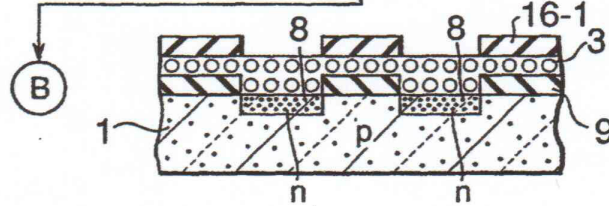


Fig.1E

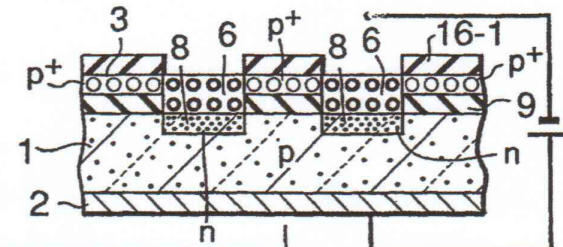


Fig.1F

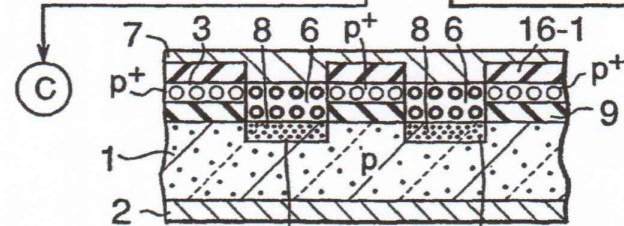
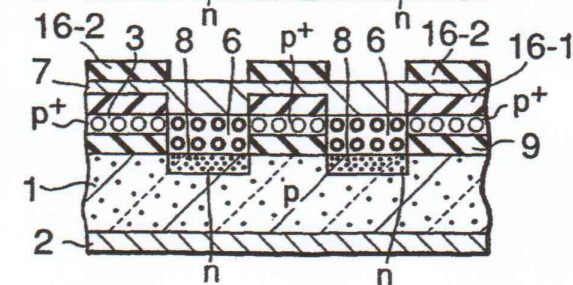


Fig.1G



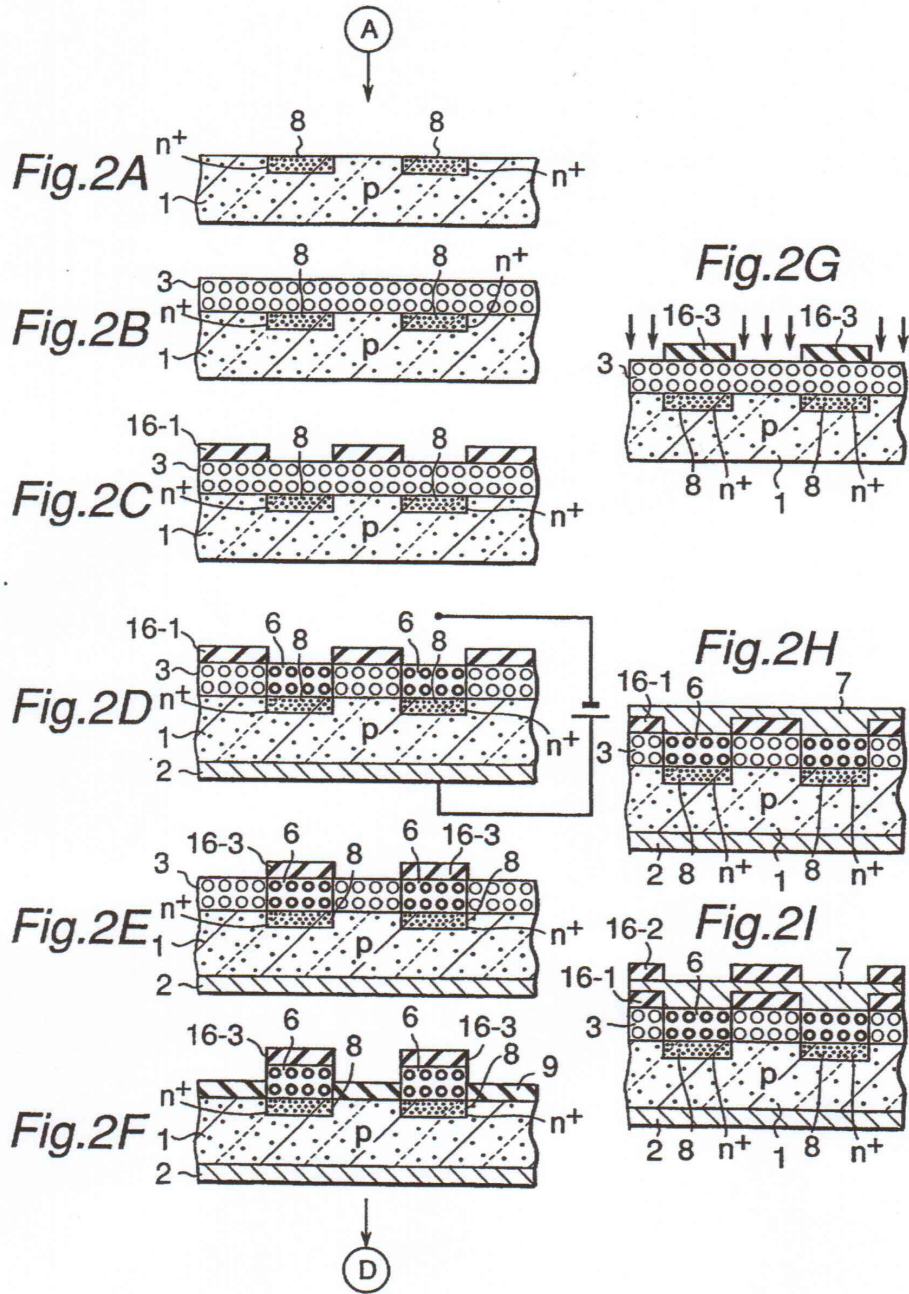


Fig.3A

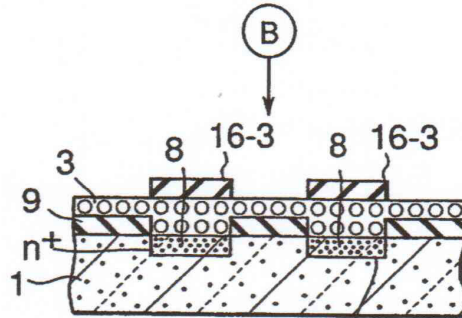


Fig.3B

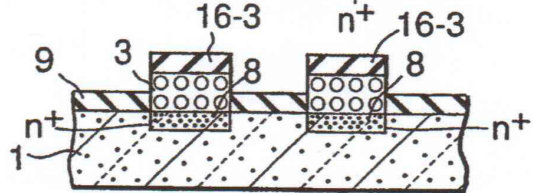


Fig.3C

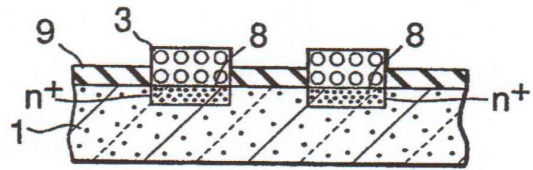


Fig.3D

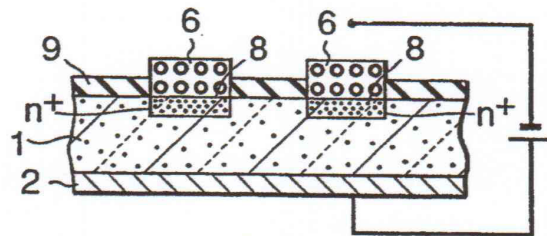


Fig.3E

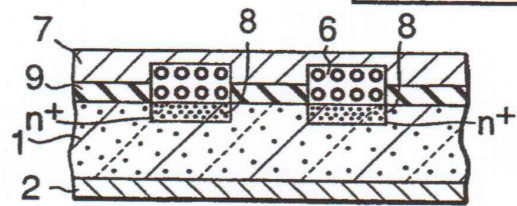
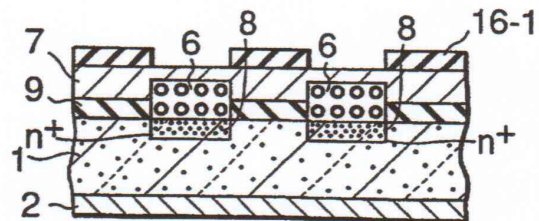
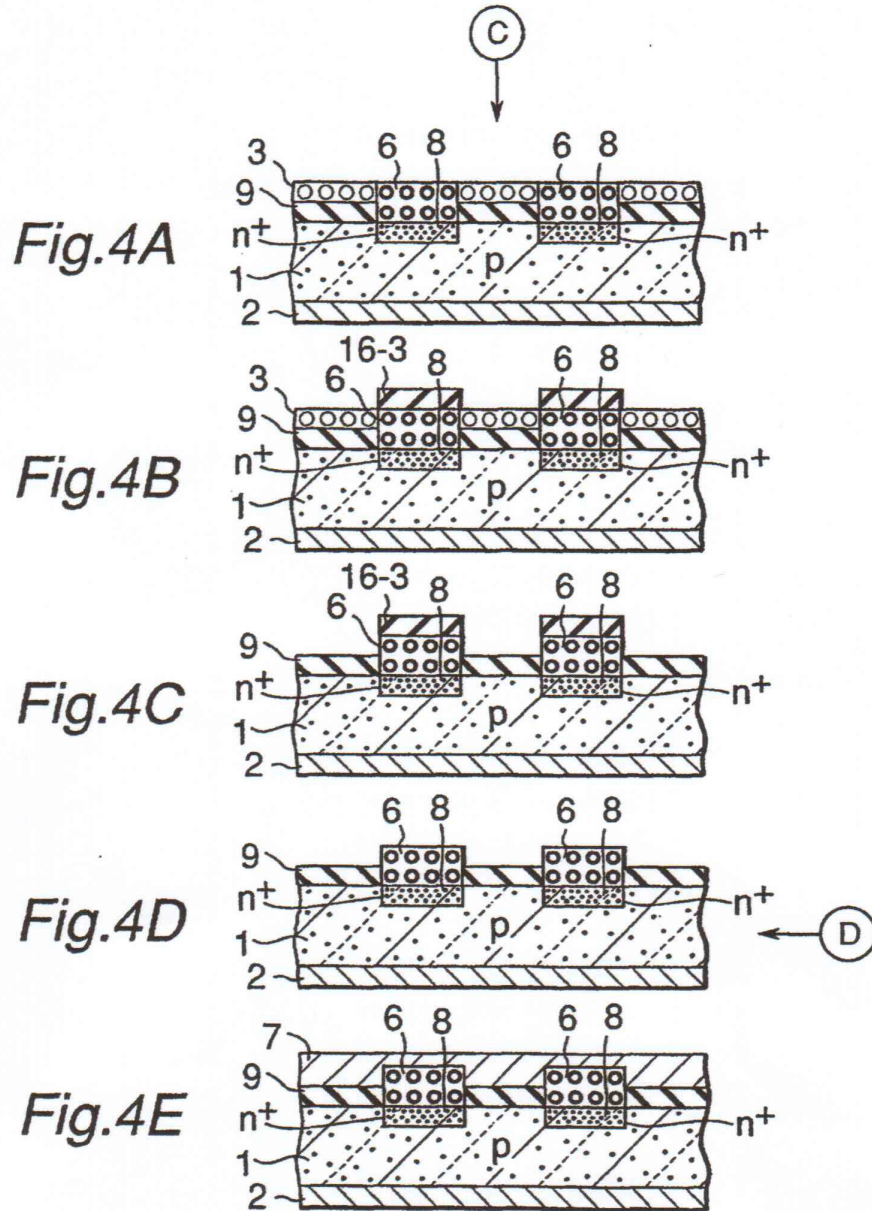
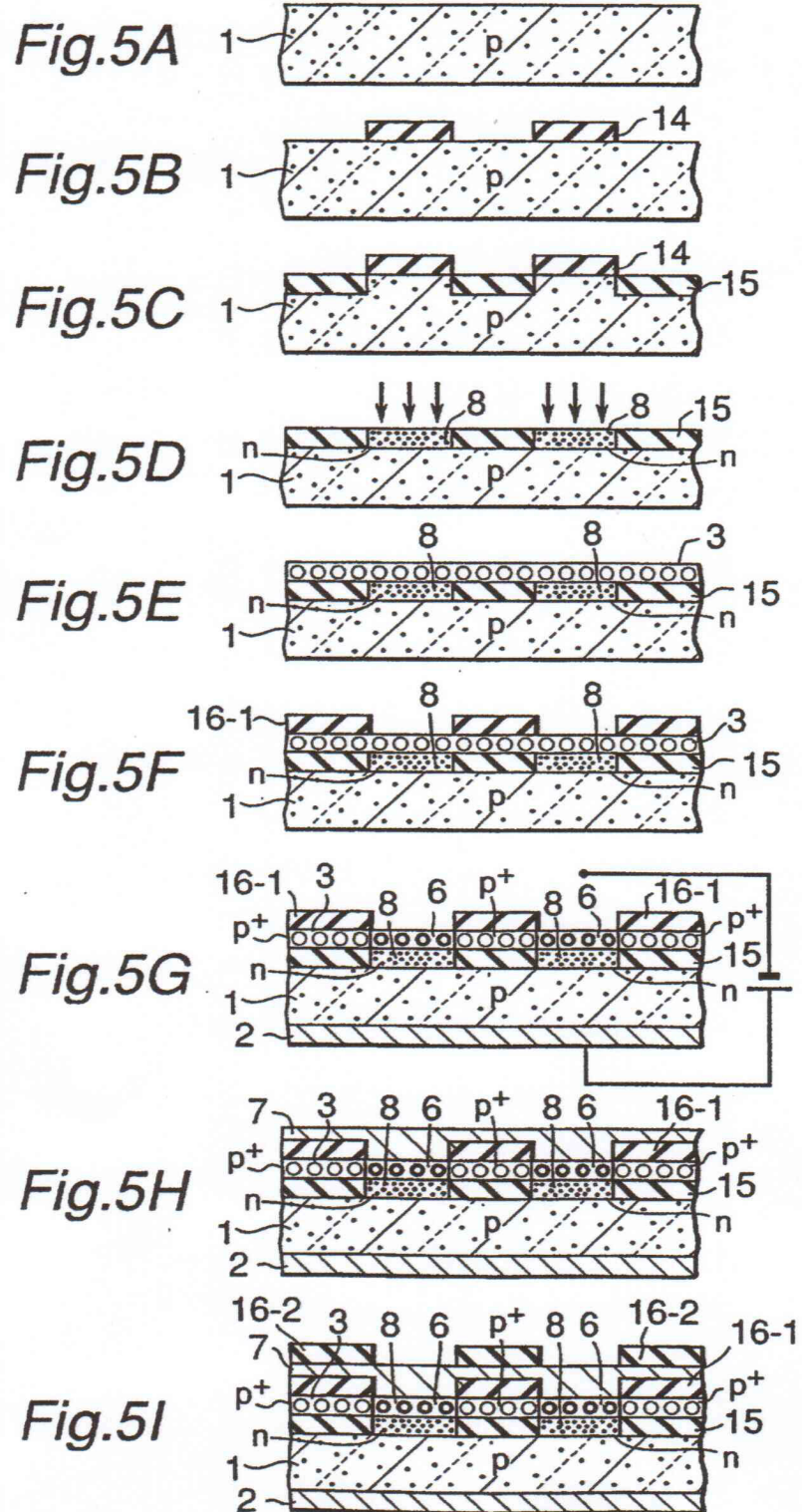


Fig.3F







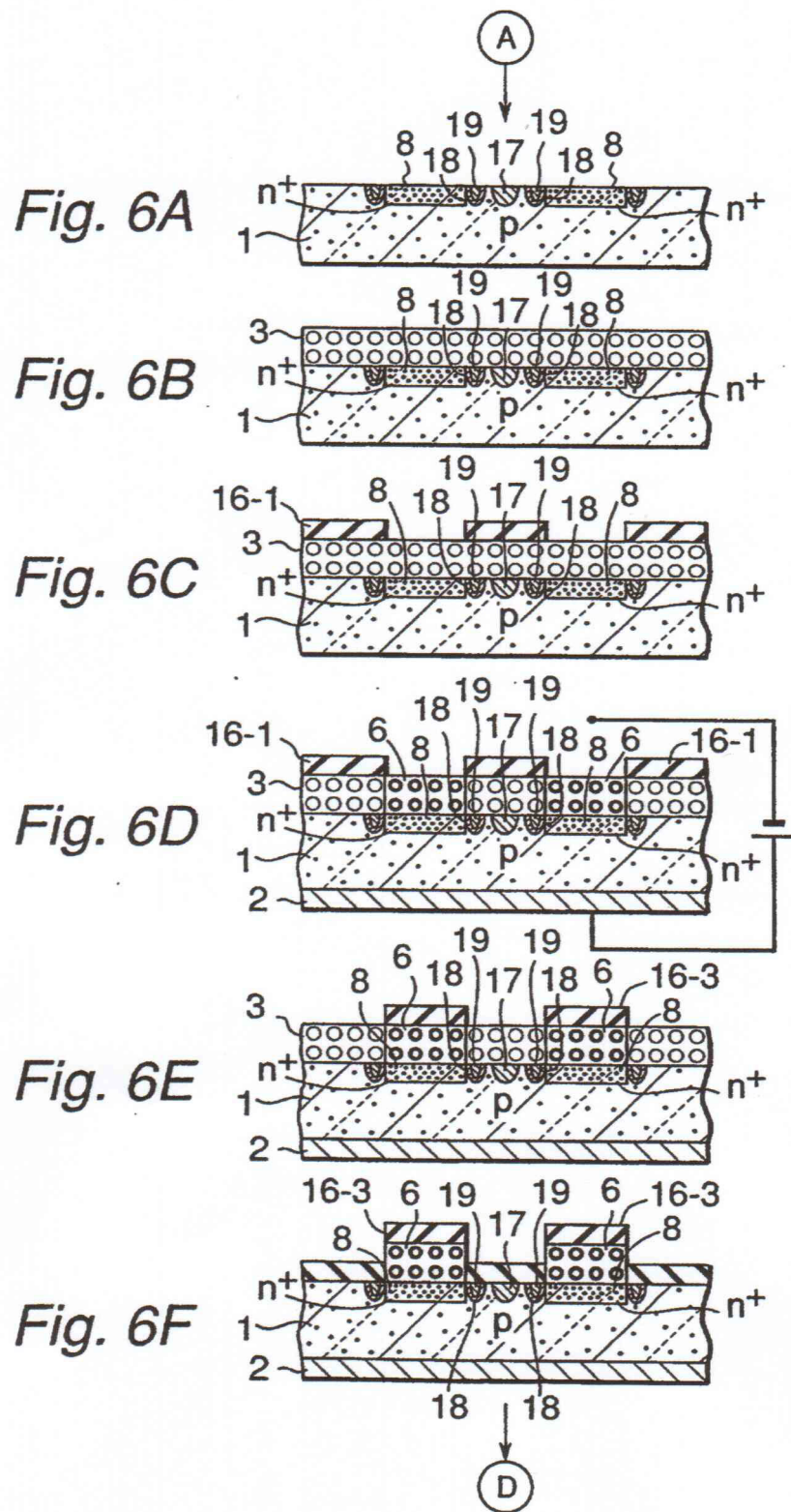


Fig. 7

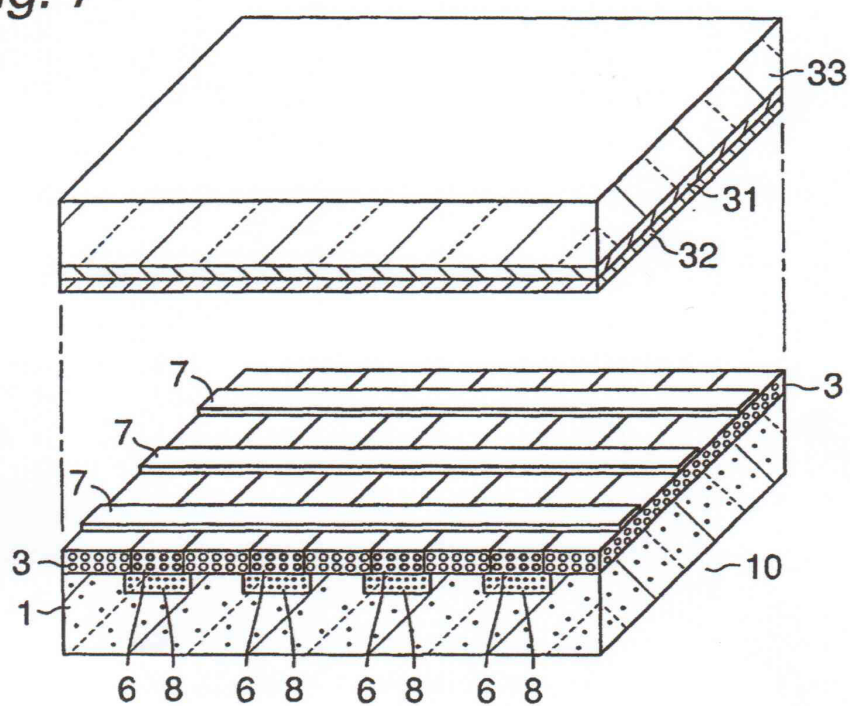


Fig. 8

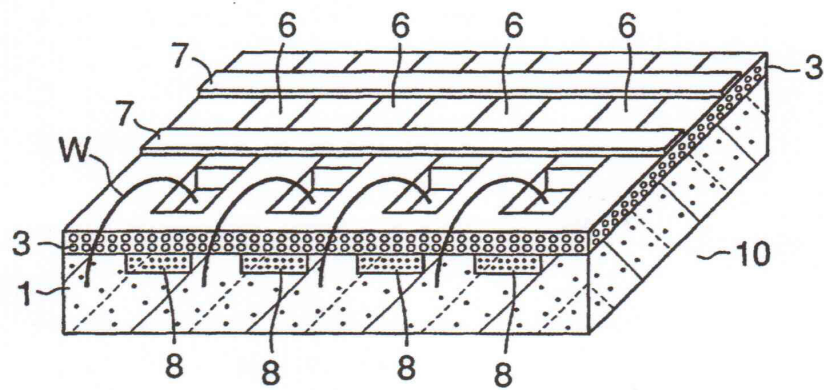
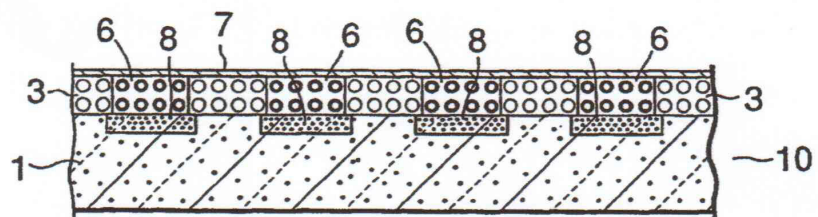


Fig. 9



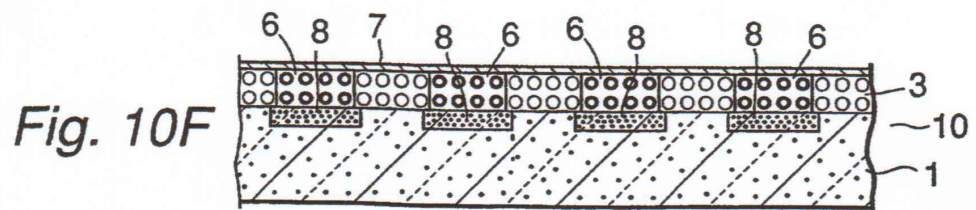
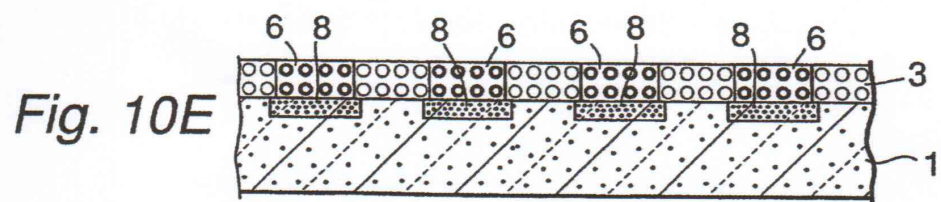
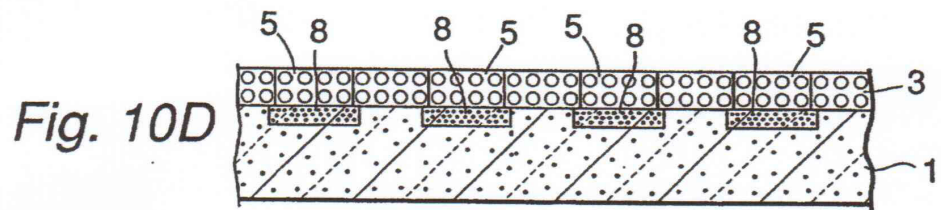
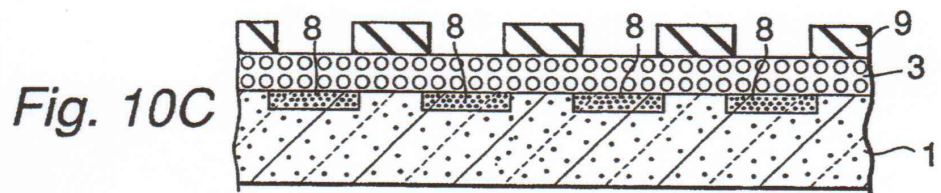
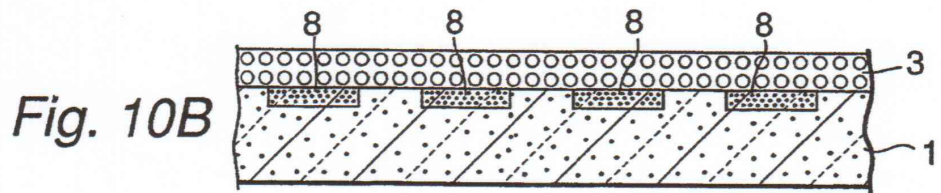
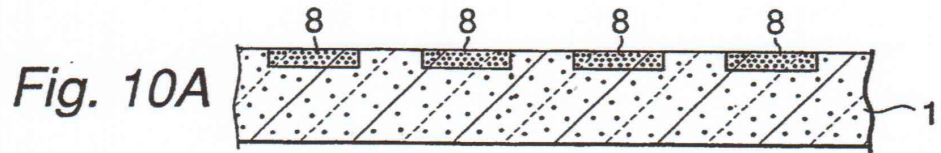


Fig. 11

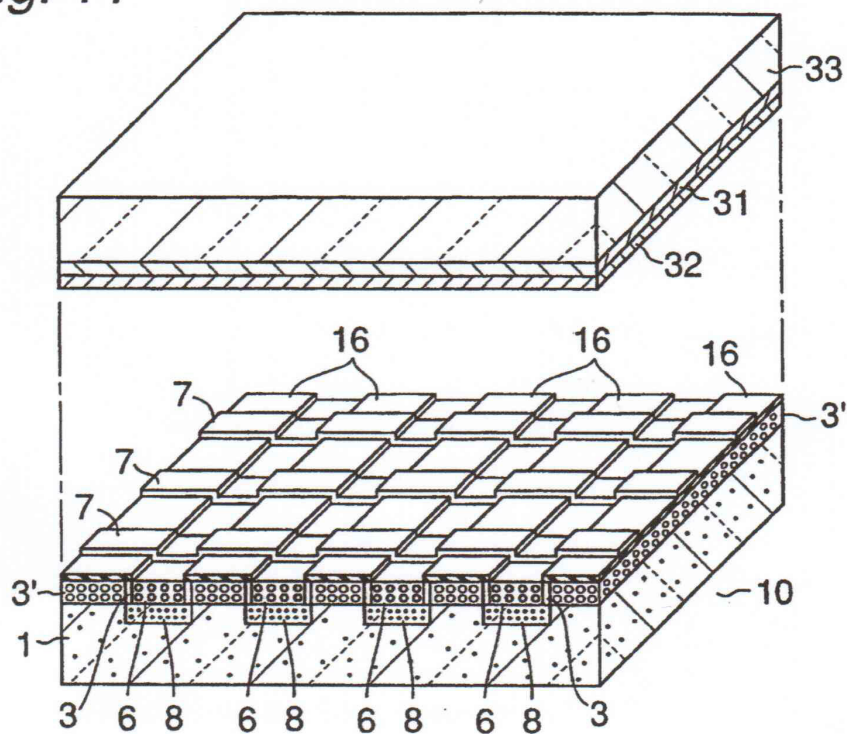


Fig. 12

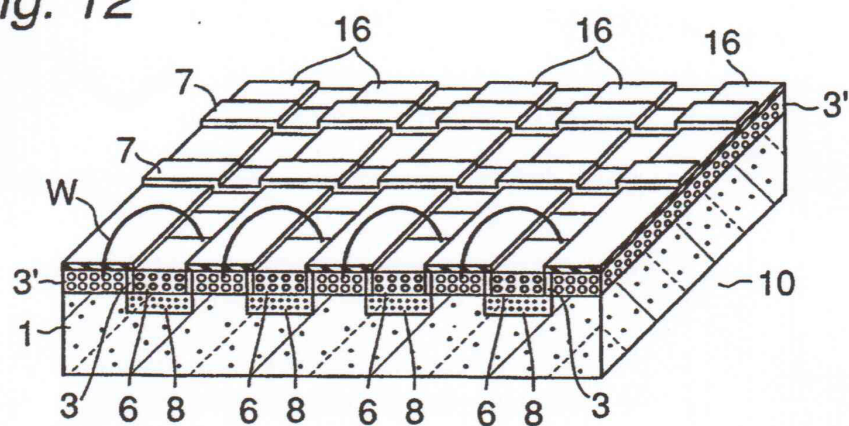
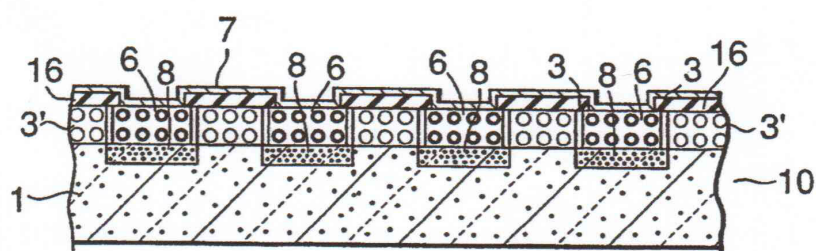


Fig. 13



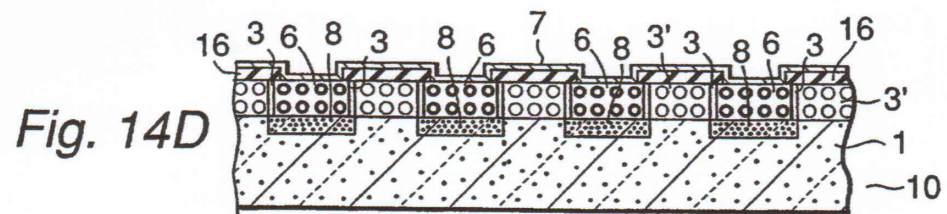
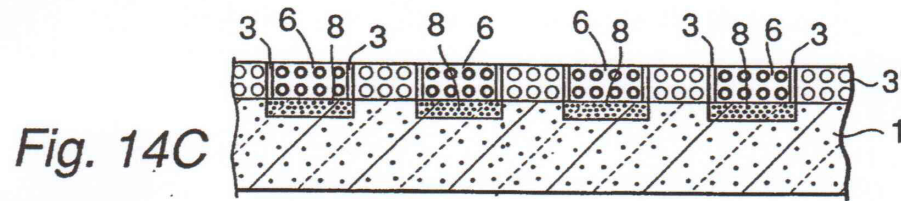
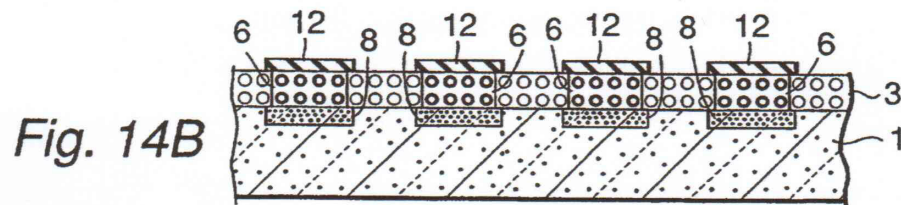
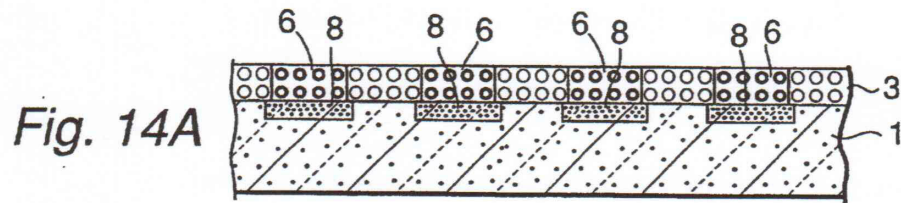


Fig. 15

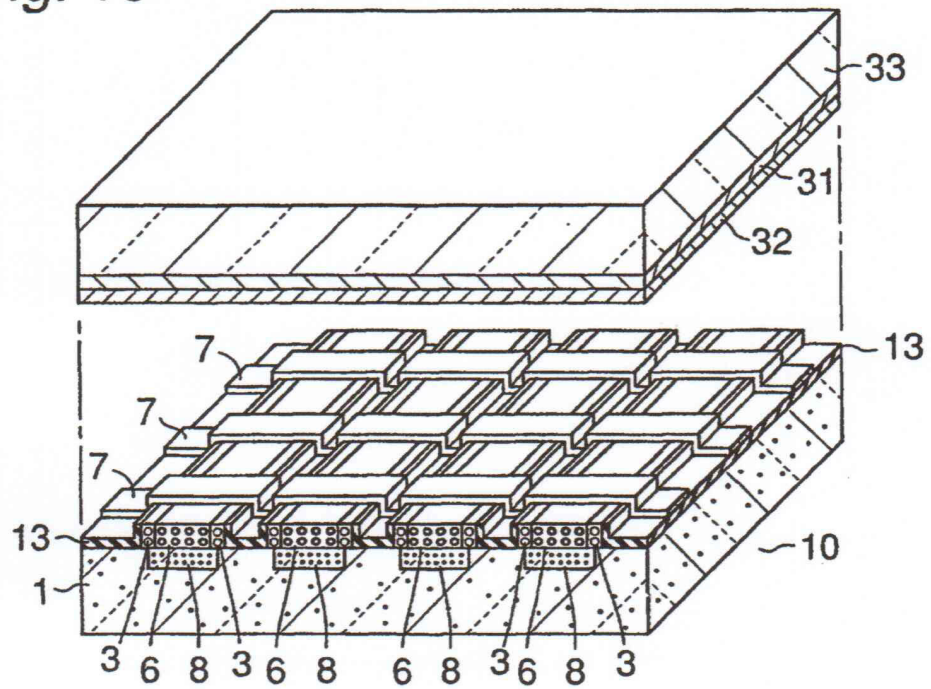
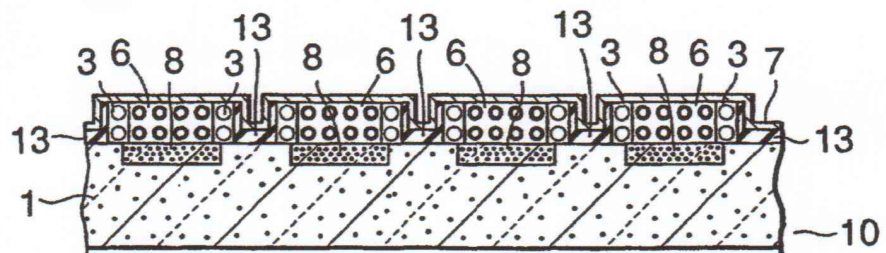


Fig. 16



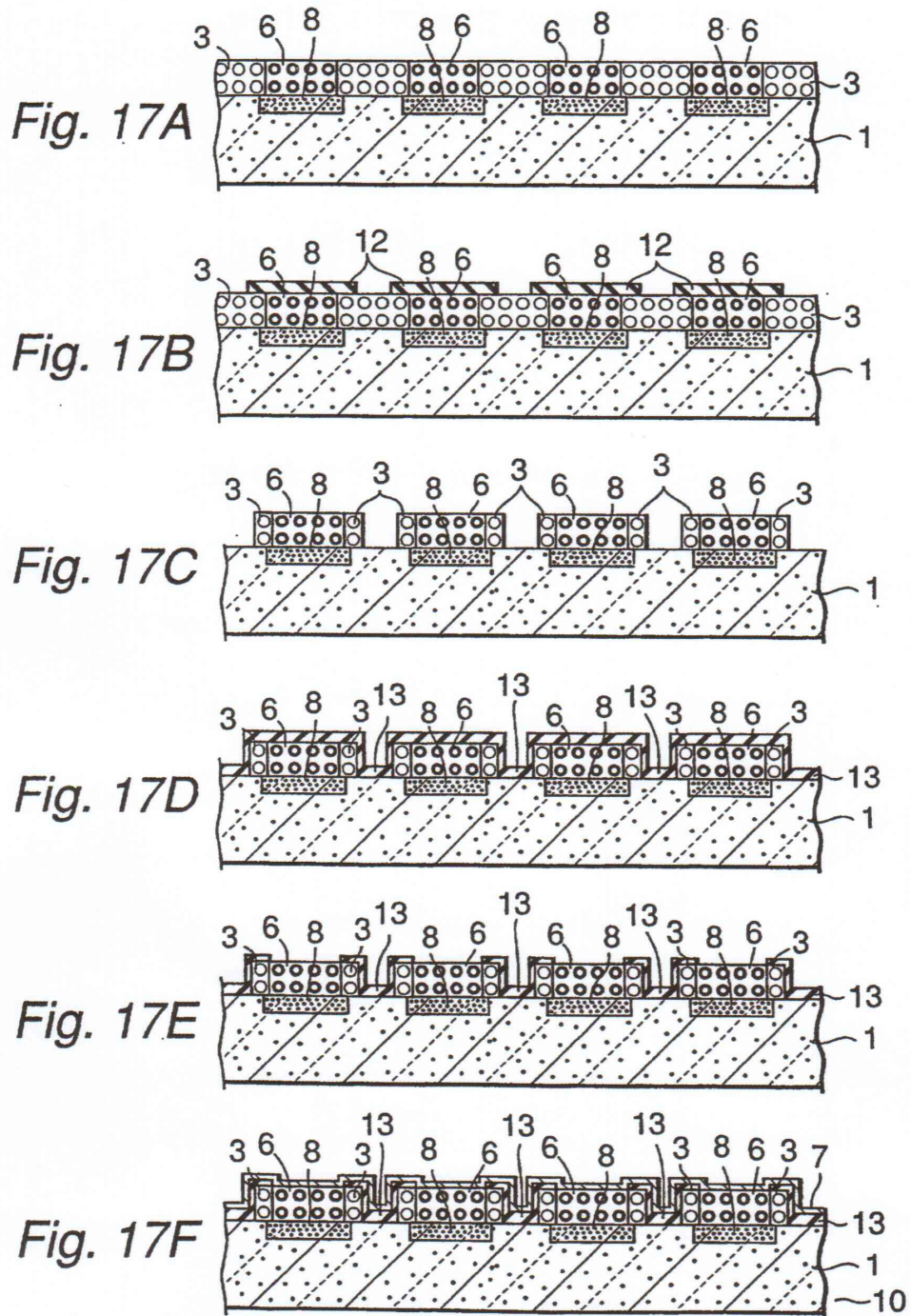


Fig. 18

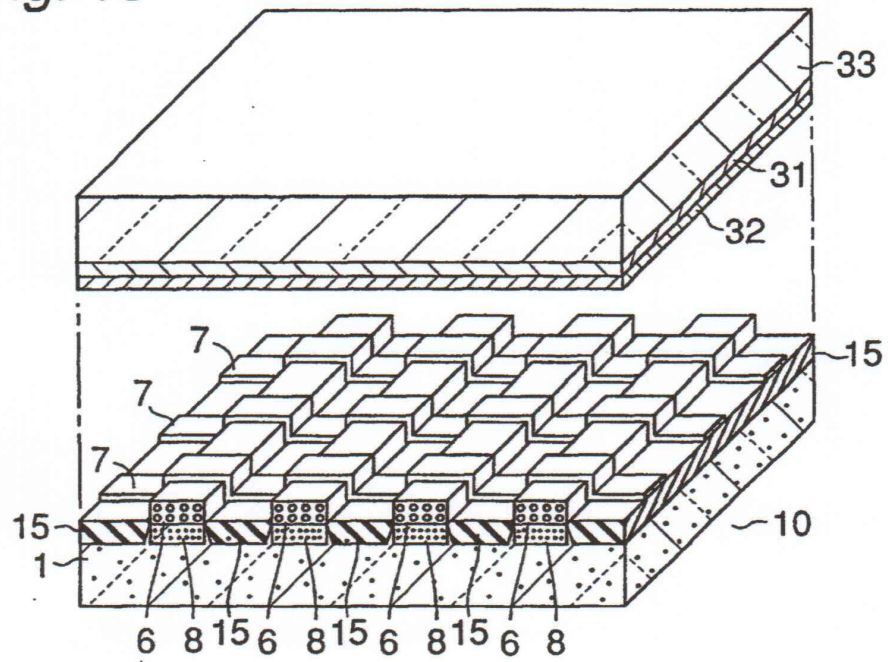


Fig. 19

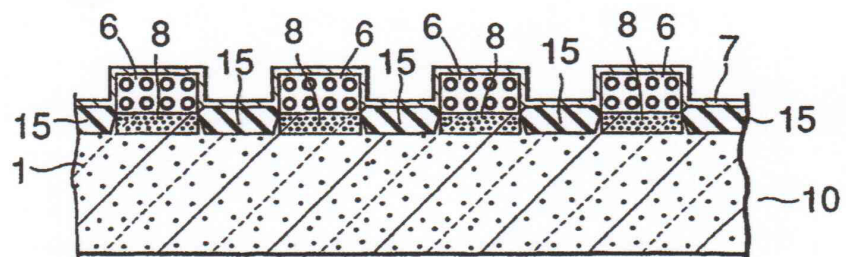


Fig. 20A

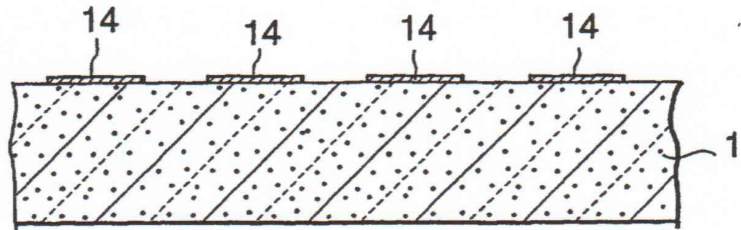


Fig. 20B

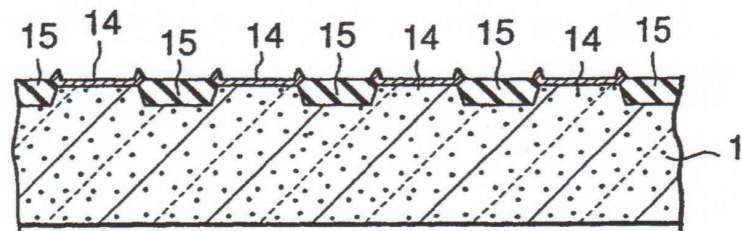


Fig. 20C

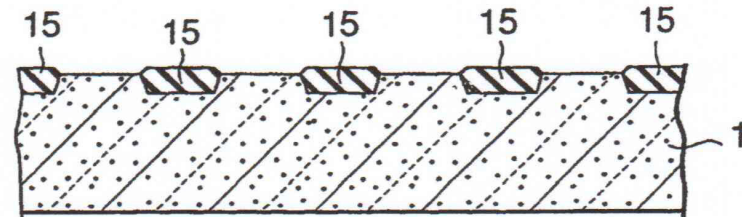


Fig. 20D

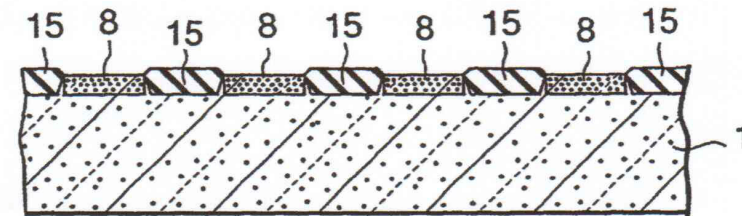
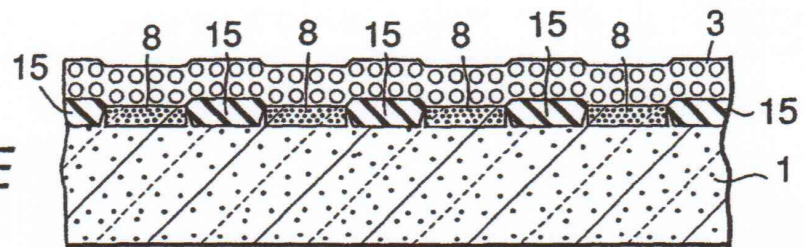


Fig. 20E



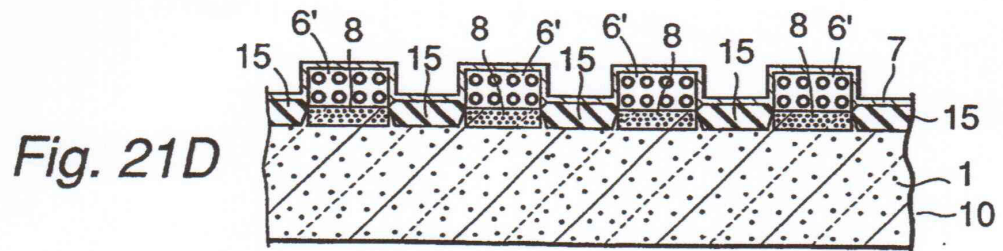
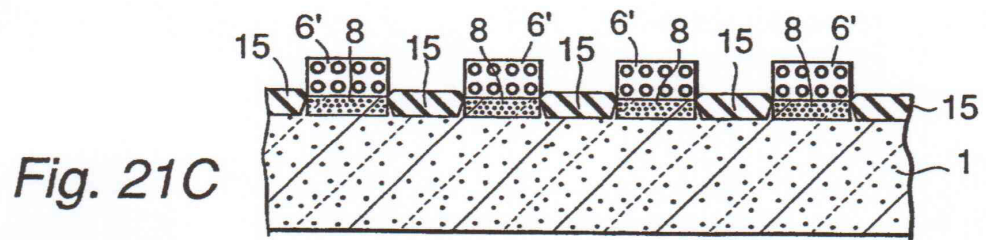
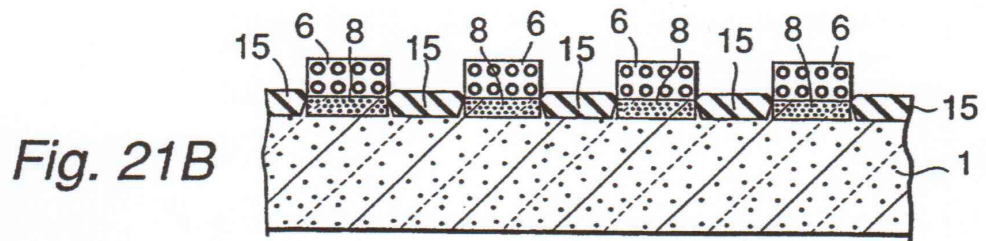
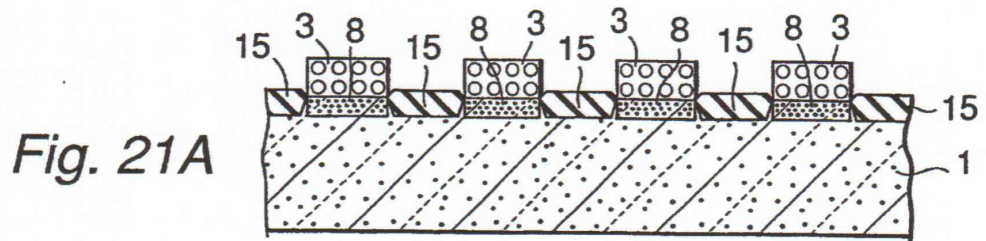


Fig. 22

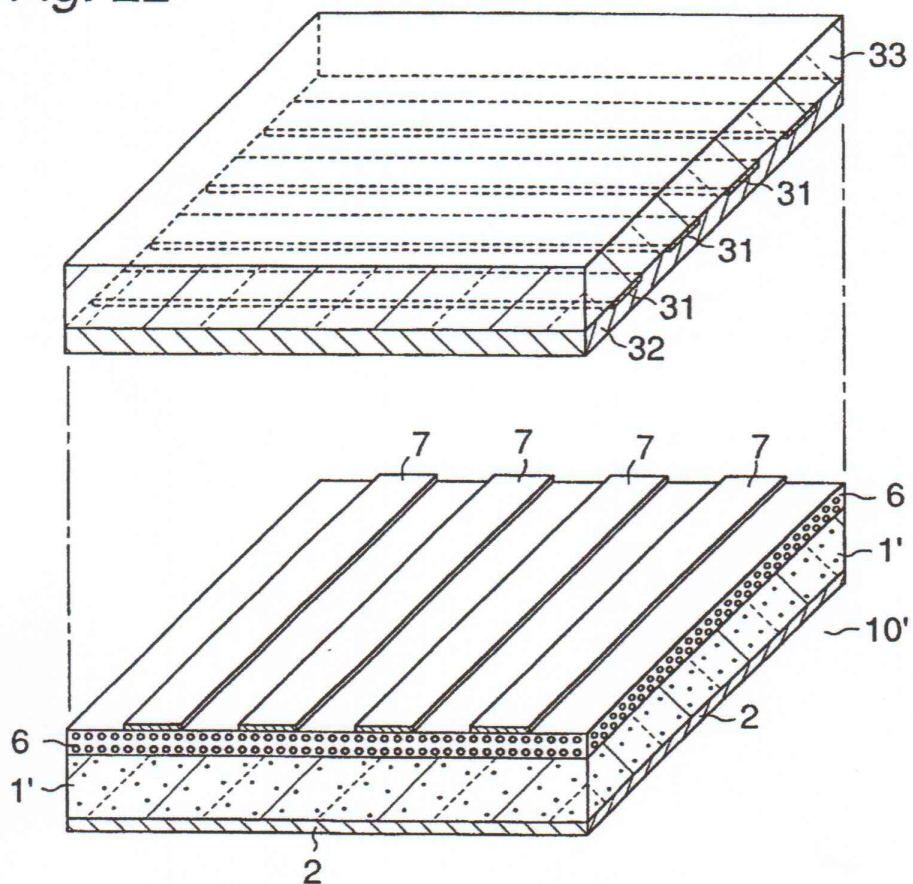


Fig. 23

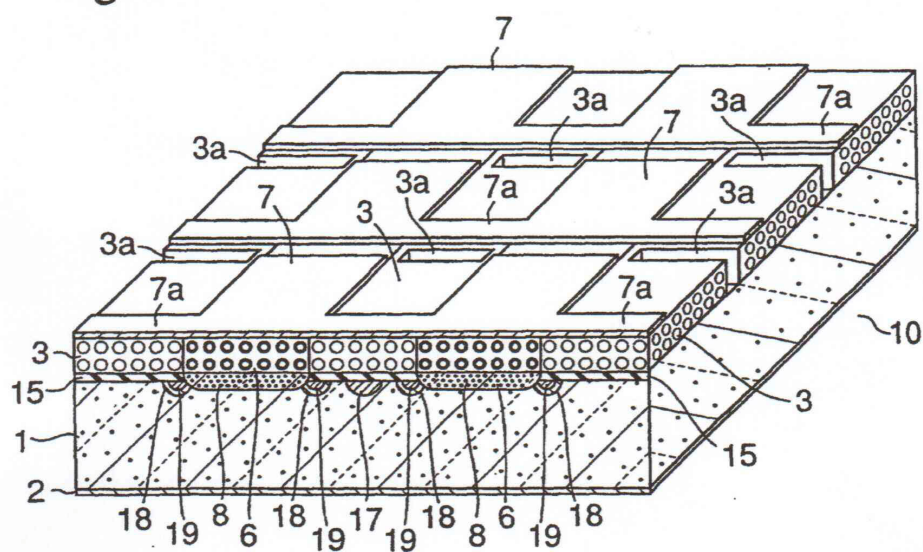


Fig. 24

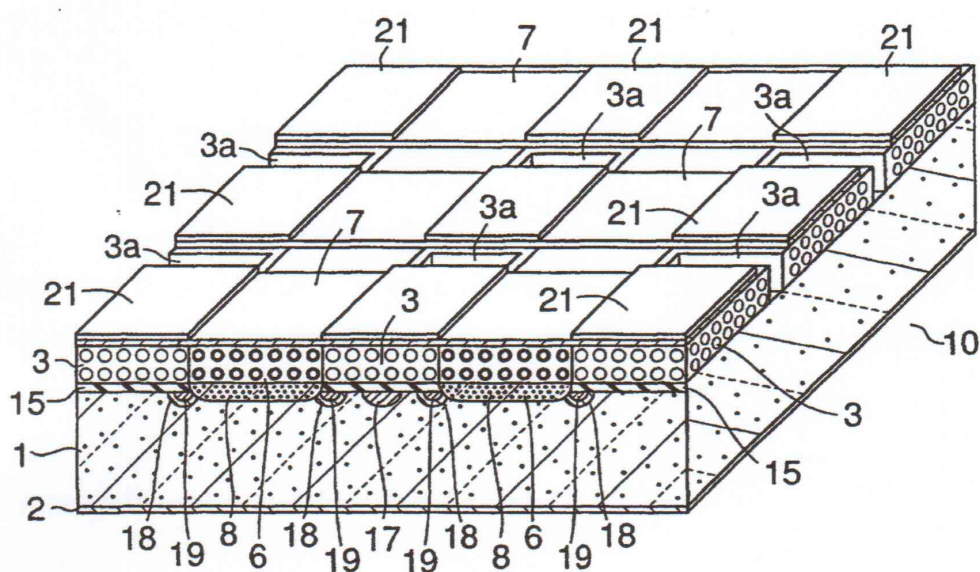


Fig.25A

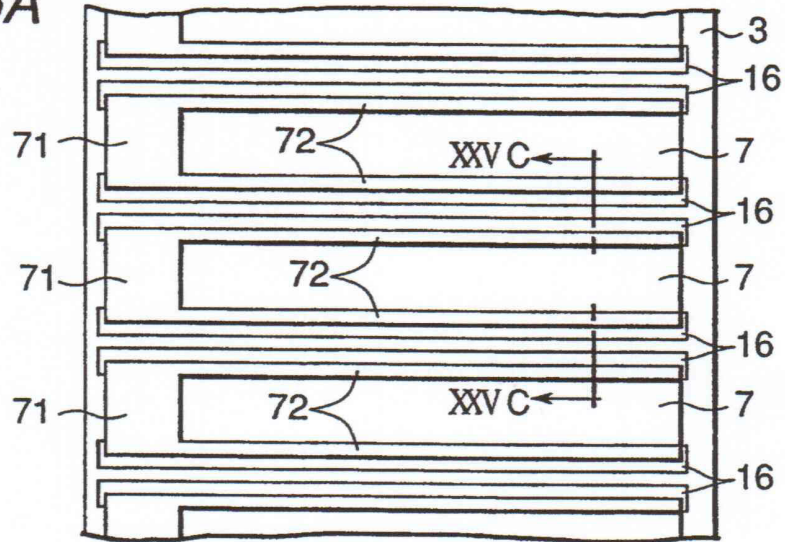


Fig.25B

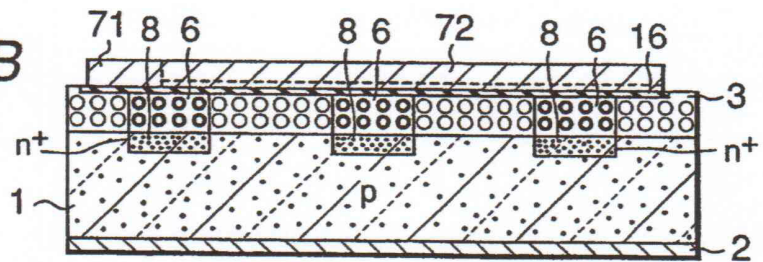


Fig.25C

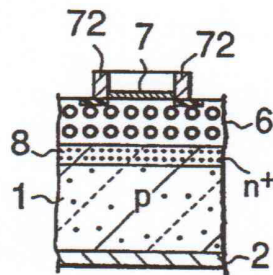


Fig.26A

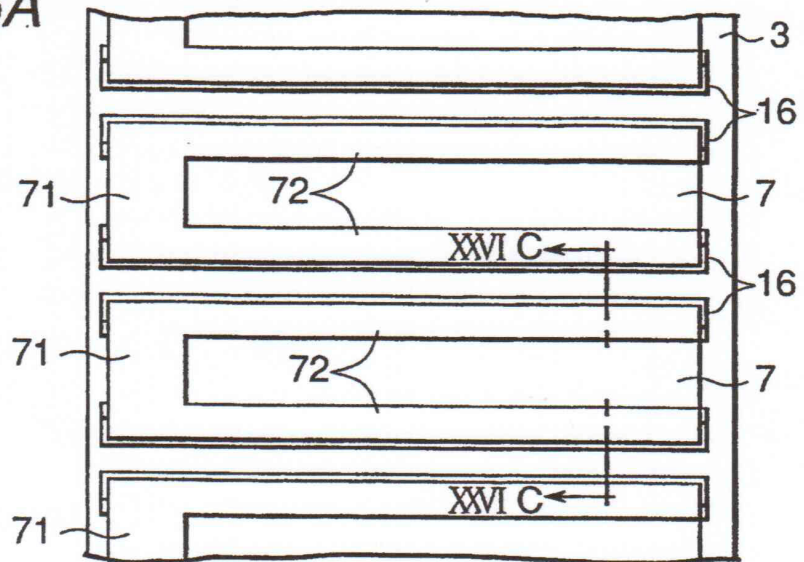


Fig.26B

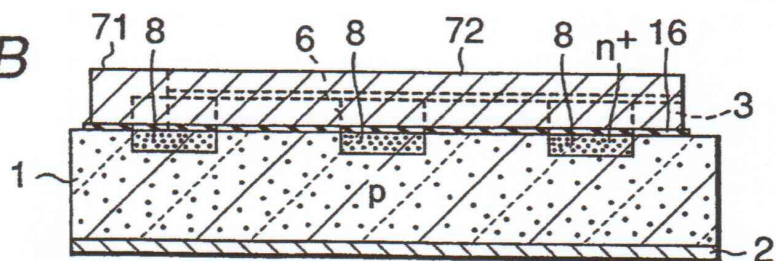


Fig.26C

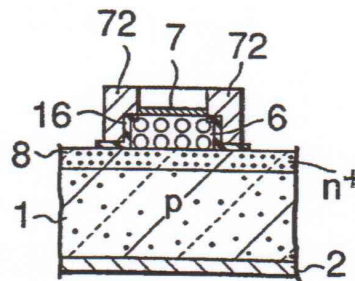


Fig.27A

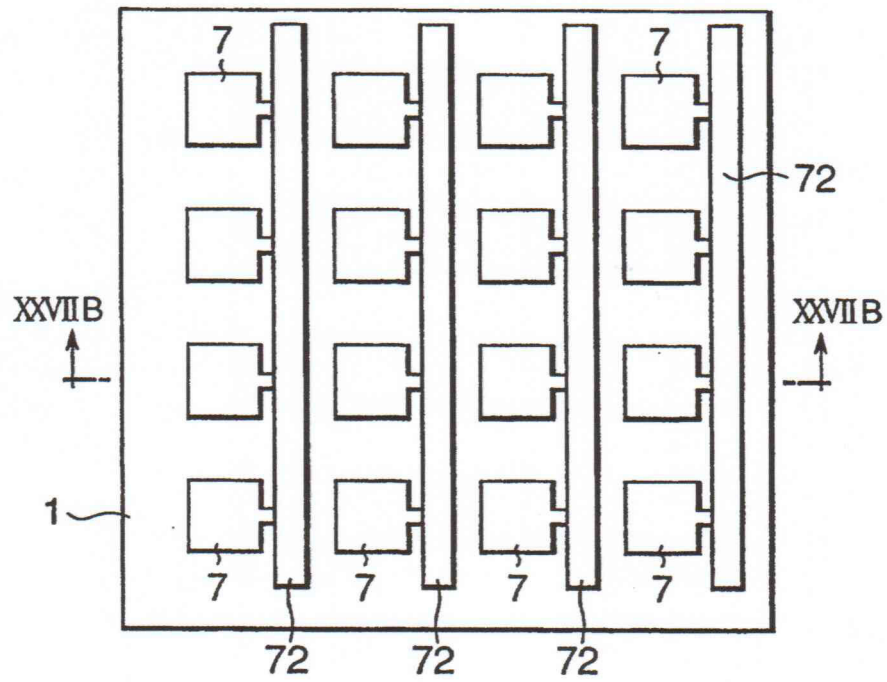


Fig.27B

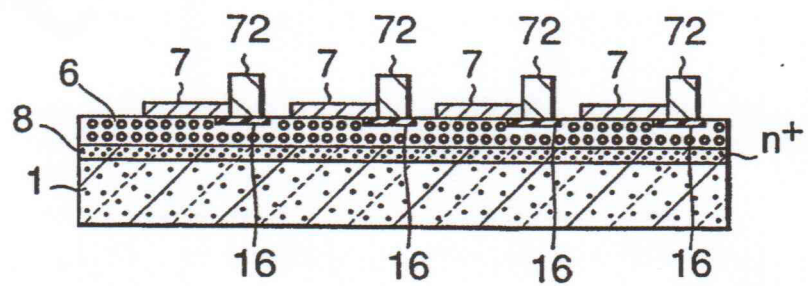


Fig.28A

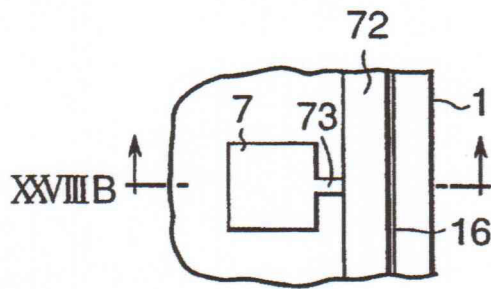


Fig.28B

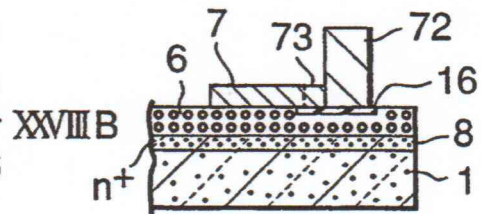


Fig.29A

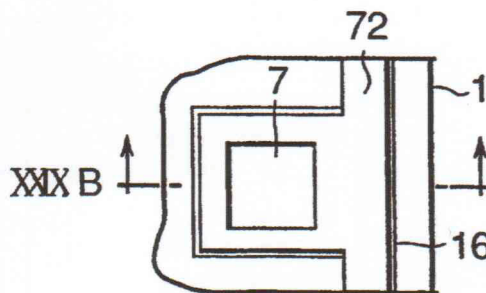


Fig.29B

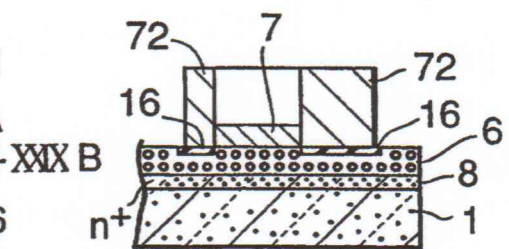


Fig.30A

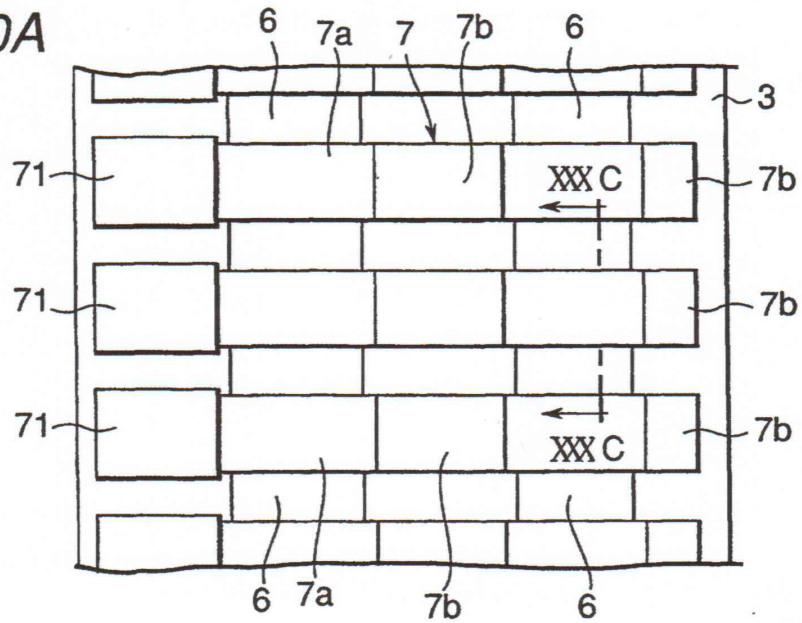


Fig.30B

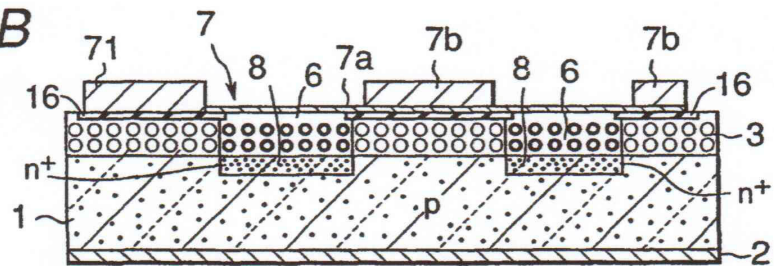


Fig.30C

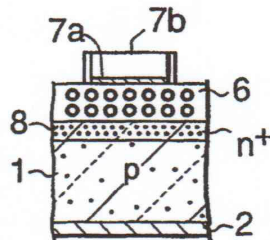


Fig.31A

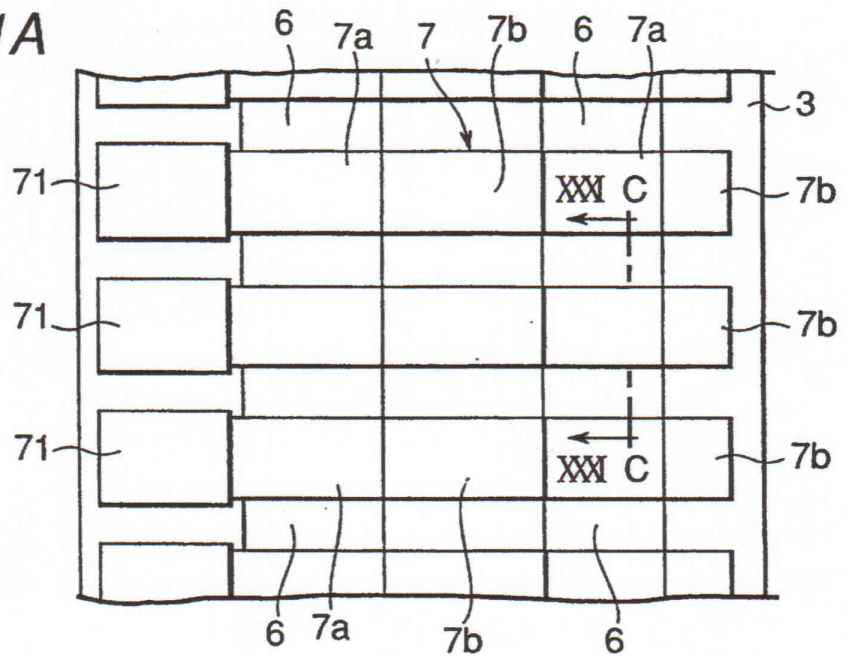


Fig.31B

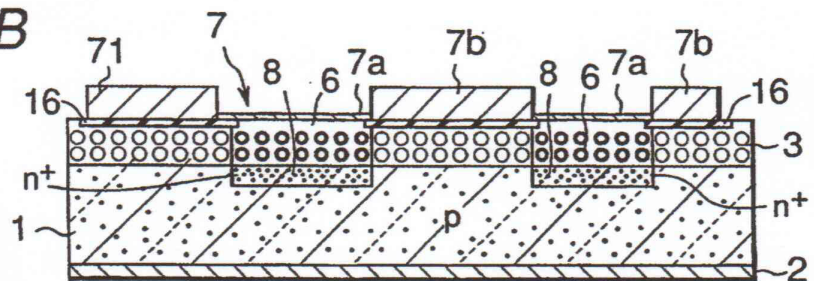


Fig.31C

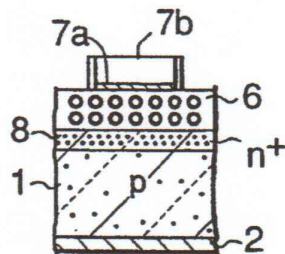


Fig.32A

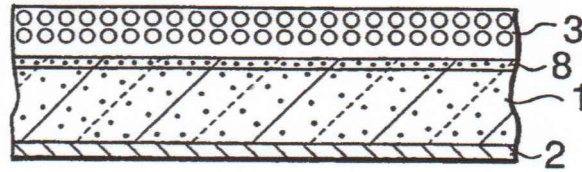


Fig.32B

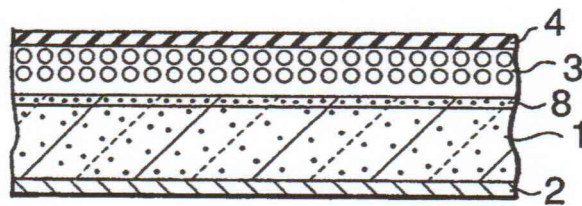


Fig.32C

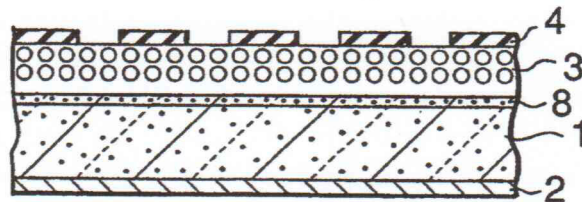


Fig.32D

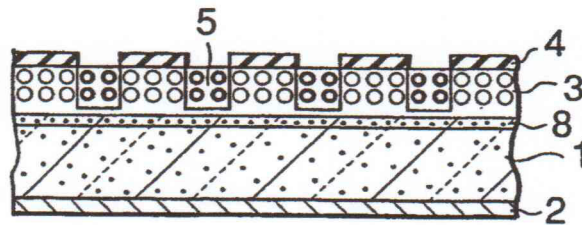


Fig.32E

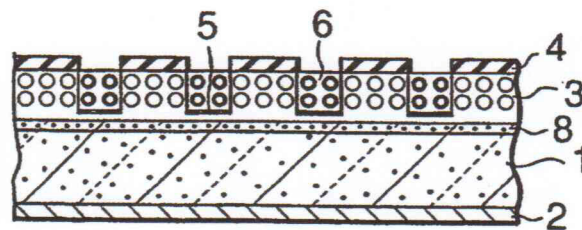


Fig.32F

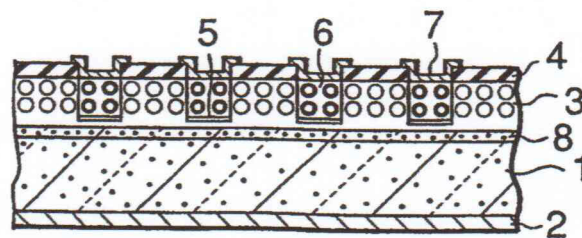


Fig. 33

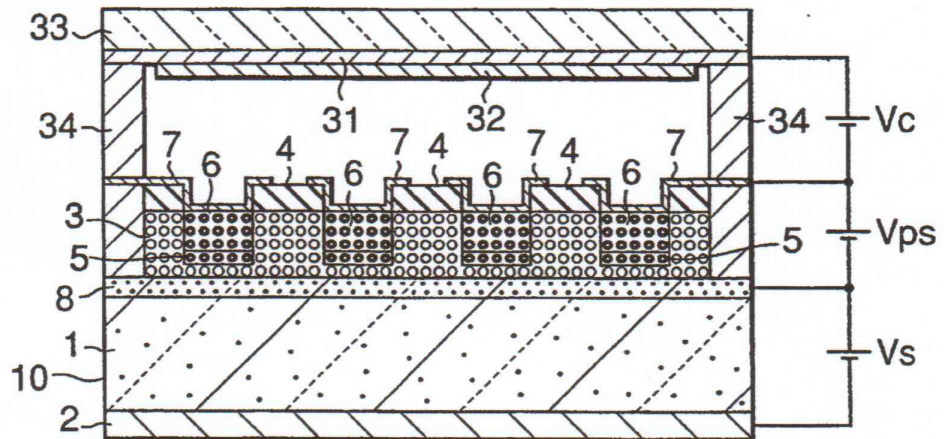


Fig. 34

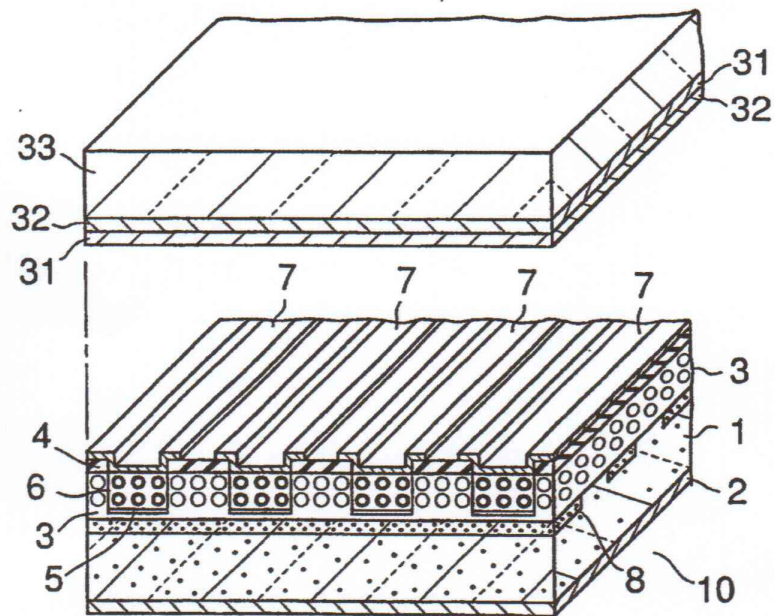


Fig. 35A

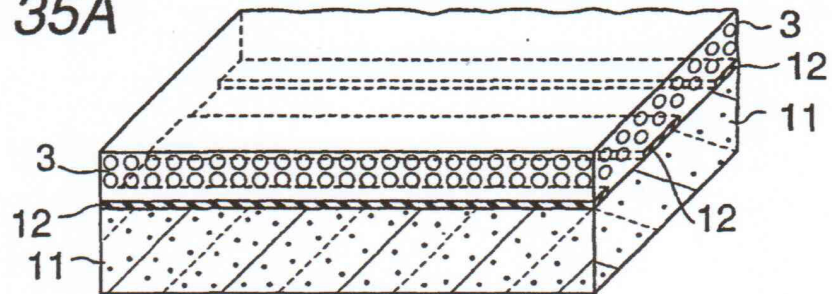


Fig. 35B

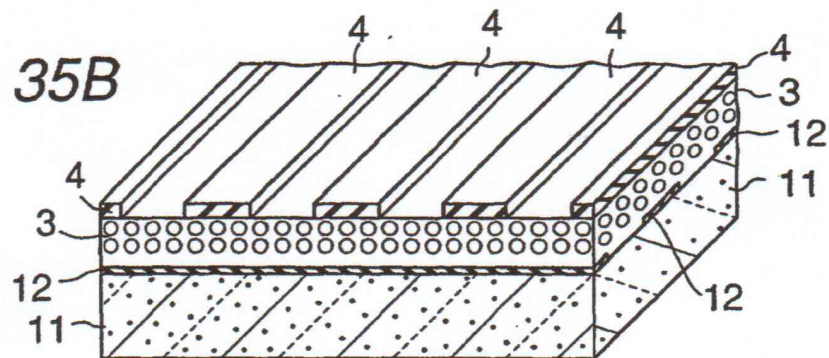


Fig. 35C

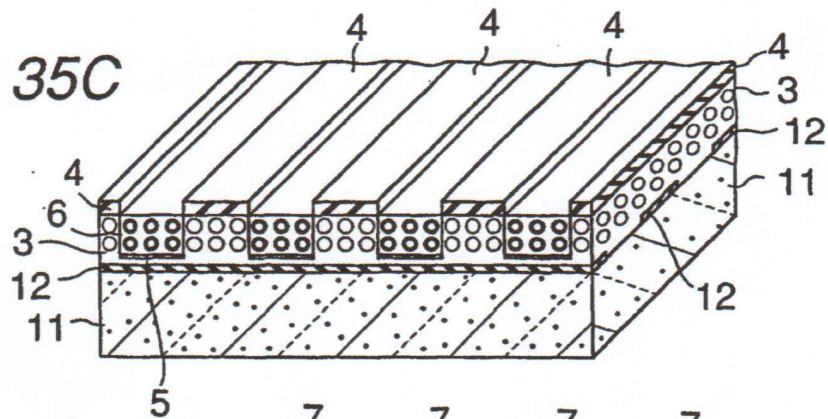


Fig. 35D

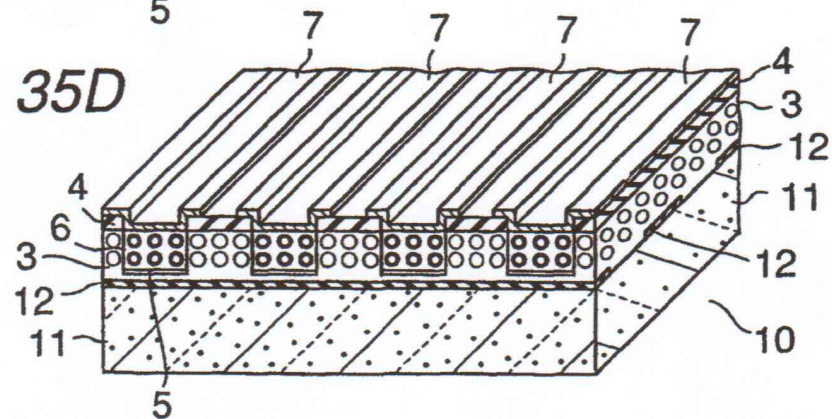


Fig. 36A

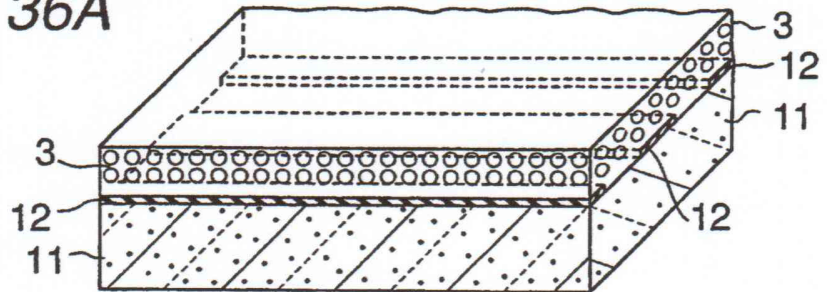


Fig. 36B

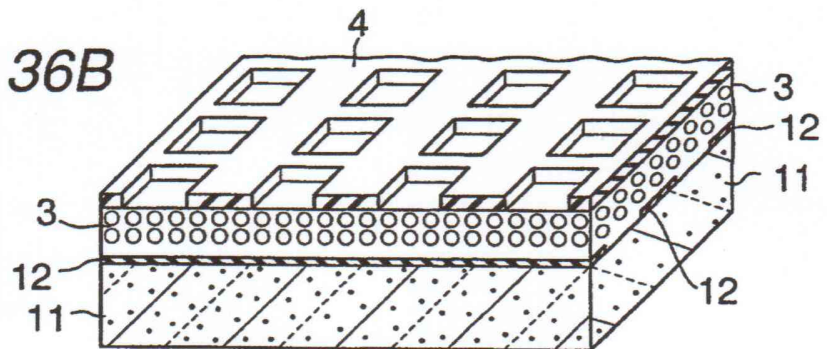


Fig. 36C

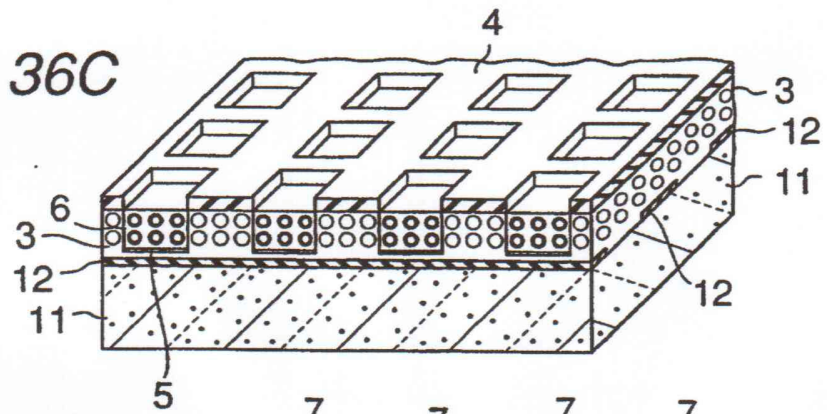


Fig. 36D

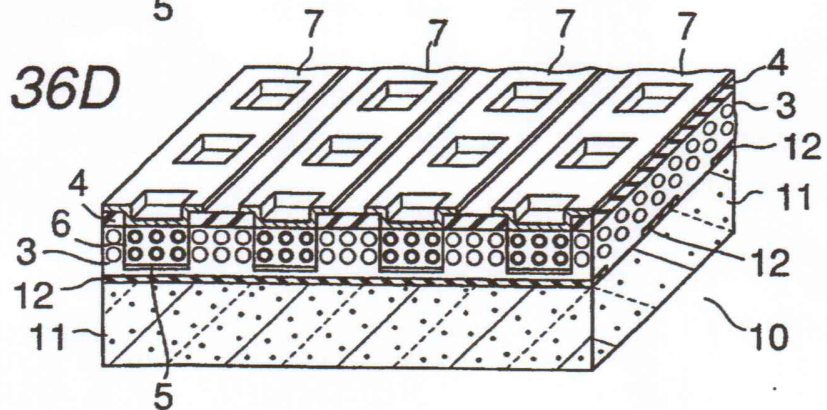


Fig. 37

