

**POLSKA  
RZECZPOSPOLITA  
LUDOWA**



**URZĄD  
PATENTOWY  
PRL**

# **OPIS PATENTOWY PATENTU TYMCZASOWEGO**

**76064**

Patent tymczasowy dodatkowy  
do patentu \_\_\_\_\_

Zgłoszono: 06.09.1972 (P. 157608)

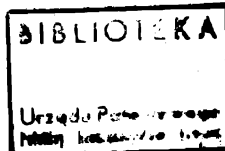
Pierwszeństwo: \_\_\_\_\_

Zgłoszenie ogłoszono: 30.05.1973

Opis patentowy opublikowano: 19.05.1975

Kl. 42m<sup>3</sup>, 7/38

MKP G06f 7/38



Twórcy wynalazku: Andrzej Papliński, Jan Zabrodzki

Uprawniony z patentu tymczasowego: Politechnika Warszawska, Warszawa (Polska)

## **Urządzenie do wykrywania nadmiaru w n-bitowej jednostce arytmetycznej, zbudowanej z m-bitowych scalonych jednostek arytmetycznych**

Przedmiotem wynalazku jest urządzenie do wykrywania nadmiaru w n-bitowej jednostce arytmetycznej zbudowanej z m-bitowych scalonych jednostek arytmetycznych, w którym nie jest dostępne przeniesienie wchodzące na n-tą najbardziej znaczącą pozycję jednostki arytmetycznej.

Znany sposób wykrywania nadmiaru w jednostce arytmetycznej polega na tym, że porównuje się przeniesienie wchodzące na n-tą najbardziej znaczącą pozycję z przeniesieniem wychodzącym z tej pozycji. O ile są one różne stwierdza się wystąpienie nadmiaru. W znanym urządzeniu do wykrywania nadmiaru w n-bitowej jednostce arytmetycznej zbudowanej z m-bitowych scalonych jednostek arytmetycznych, w której nie ma dostępu do przeniesienia wchodzącego na n-tą najbardziej znaczącą pozycję wytwarza się to przeniesienie sztucznie przetwarzając n-tą najbardziej znaczącą pozycję znakową niezależnie od pozostałych bitów.

W urządzeniu na n-te wejścia scalonej jednostki arytmetycznej podaje się taką kombinację sygnałów żeby wytworzyć warunek propagacji dla przeniesienia wytworzonego na wyjściu z poprzedniej pozycji uzyskując w ten sposób na zewnątrz przeniesienie na n-tą pozycję, natomiast n-te bity przetwarzanych słów podaje się na odrębny układ multipleksa, na którego wejście podany jest też sygnał propagacji wychodzący z n-bitowej jednostki arytmetycznej. Na wejście sterujące multipleksa podaje się takie kombinacje sygnałów, żeby na wyjściach uzyskać bit wyniku dla n-tej pozycji oraz bit nadmiaru.

Wadą takiego urządzenia jest to, że uniemożliwia ono wykonywanie przez jednostkę arytmetyczną żadnych innych operacji na słowach n-bitowych poza dodawaniem i odejmowaniem, zmniejszając tym samym uniwersalność n-bitowej jednostki arytmetycznej co pociąga za sobą konieczność rozbudowy innych układów urządzeń, w których wykorzystuje się takie jednostki arytmetyczne. Drugą wadą znanego rozwiązania jest to, że urządzenie do wykrywania nadmiaru znacznie zwalnia pracę jednostki arytmetycznej, w wyniku czego n-ty bit wyniku pojawia się później niż pozostałe bity wyniku.

Celem wynalazku jest opracowanie urządzenia do wykrywania nadmiaru w n-bitowej jednostce arytmetycznej zbudowanej z m-bitowych jednostek arytmetycznych scalonych, w których nie jest dostępne przeniesienie wchodzące na n-tą najbardziej znaczącą pozycję i pozbawionego wad znanych urządzeń.

Cel ten został zrealizowany przez opracowanie urządzenia do wykrywania nadmiaru w  $n$ -bitowej jednostce arytmetycznej zbudowanego z  $m$ -bitowych scalonych jednostek arytmetycznych, przy czym  $n=k \cdot m + l$  gdzie  $2 \leq l \leq m$ ,  $m \geq 2$  i  $k=1, 2, \dots$ , i w którym nie jest dostępne przeniesienie wchodzące na  $n$ -tą najbardziej znaczącą pozycję jednostki arytmetycznej, zawierającego  $m$ -bitową jednostkę arytmetyczną, na której  $l-1$  par wejść podane są pary bitów o numerach  $n-1, n-2, \dots, n-l+1$  przetwarzanych słów a na pozostałe  $m-l+1$  par wejść podane są takie sygnały stałe lub zmienne, które wytwarzają warunki propagacji przeniesienia na odpowiednich pozycjach jednostki arytmetycznej i na której wejścia sterujące są podane te same sygnały sterujące co na analogiczną  $m$ -bitową jednostkę arytmetyczną przetwarzającą pozycje  $n, n-1, n-l+1$  wchodzącą w skład właściwej  $n$ -bitowej jednostki arytmetycznej, i której wyjście przeniesienia jest połączone z pierwszym wejściem układu różnicy symetrycznej. Drugie wejście układu różnicy symetrycznej jest połączone z wyjściem przeniesienia z  $n$ -bitowej jednostki arytmetycznej, natomiast wyjście układu różnicy symetrycznej jest połączone z wejściem układu sygnalizacji powstania nadmiaru.

Urządzenie według wynalazku umożliwia wykrycie nadmiaru w  $n$ -bitowej jednostce arytmetycznej zbudowanej z  $m$ -bitowych scalonych jednostek arytmetycznych, w której nie jest dostępne przeniesienie wchodzące na  $n$ -tą najbardziej znaczącą pozycję tak, że wszystkie bity wyniku uzyskuje się jednocześnie z pełną szybkością jednostki arytmetycznej, przy czym nie jest ograniczona w niczym uniwersalność jednostki arytmetycznej.

Działanie urządzenia według wynalazku zostanie wyjaśnione na przykładzie wykonania. Załóżmy, że  $n=16$  i  $m=4$  wtedy  $k=3$  i  $l=4$ . Na wejścia czterech scalonych jednostek arytmetycznych czterobitowych podawane są 16-bitowe słowa na których wykonywana jest operacja określona przez sygnały sterujące. Na wyjściach scalonych jednostek arytmetycznych uzyskuje się bity wyniku operacji. Jednocześnie na dodatkową piątą scaloną jednostkę arytmetyczną czterobitową podawane są te same sygnały sterujące i sygnał przeniesienia co i na czterobitową scaloną jednostkę arytmetyczną przetwarzającą cztery najstarsze bity słów wejściowych o numerach 13, 14, 15, 16 a na wejścia informacyjne podawane są kolejno pary bitów o numerach 13, 14 i 15.

Na pozostałą parę wejść informacyjnych podawana jest taka kombinacja sygnałów, żeby zasymulować warunek propagacji przeniesienia na danej pozycji. Pozwala to uzyskać na wyjściu piątej jednostki arytmetycznej przeniesienia odpowiadające przeniesieniu na ostatnią pozycję. Równocześnie na wyjściu jednostki arytmetycznej przetwarzającej cztery najstarsze bity słów wejściowych uzyskuje się przeniesienie wychodzące z najbardziej znaczącej pozycji. Ponieważ z reguły przeniesienie na wyjściu scalonej jednostki arytmetycznej pojawia się wcześniej niż wytworzone zostaną bity wyniku uzyskany czas można wykorzystać na wykonanie operacji różnicy symetrycznej nad wytworzonymi przeniesieniami w wyniku czego uzyskuje się informację o tym czy zaistniał nadmiar czy też nie.

W przypadku gdy jednostka arytmetyczna wykonuje inne operacje niż dodawanie albo odejmowanie wynik pojawiający się na wyjściu układu różnicy symetrycznej nie jest rejestrowany i urządzenie według wynalazku nie zakłóca pracy jednostki arytmetycznej.

Urządzenie ma zastosowanie przy konstrukcji jednostek arytmetycznych wykorzystywanych w urządzeniach cyfrowych a zwłaszcza przy konstrukcji szybkich procesorów maszyn cyfrowych budowanych z układów scalonych średniej integracji.

#### Zastrzeżenie patentowe

Urządzenie do wykrywania nadmiaru w  $n$ -bitowej jednostce arytmetycznej zbudowanej z  $m$ -bitowych scalonych jednostek arytmetycznych, przy czym  $n=k \cdot m + l$  gdzie  $2 \leq l \leq m$ ,  $m \geq 2$  i  $k=1, 2, \dots$ , i zawierające układ różnicy symetrycznej, której pierwsze wejście jest połączone z wyjściem przeniesienia z  $n$ -bitowej jednostki arytmetycznej i której wyjście jest połączone z wejściem układu sygnalizacji powstania nadmiaru, znamiennie tym, że zawiera  $m$ -bitową scaloną jednostkę arytmetyczną, na której  $l-1$  par wejść podane są pary bitów o numerach  $n-1, n-2, \dots, n-l+1$  przetwarzanych słów a na pozostałe  $m-l+1$  par wejść podane są takie sygnały stałe lub zmienne, które wytwarzają warunki propagacji przeniesienia na odpowiednich pozycjach jednostki arytmetycznej, i na której wejścia sterujące są podane te same sygnały sterujące co na analogiczną  $m$ -bitową jednostkę arytmetyczną przetwarzającą pozycje  $n, n-1, n-l+1$  wchodzącą w skład właściwej  $n$ -bitowej jednostki arytmetycznej, i której wejście przeniesienia jest połączone z drugim wejściem układu różnicy symetrycznej.

