

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum  
Internationales Büro

(43) Internationales Veröffentlichungsdatum  
15. Februar 2018 (15.02.2018)



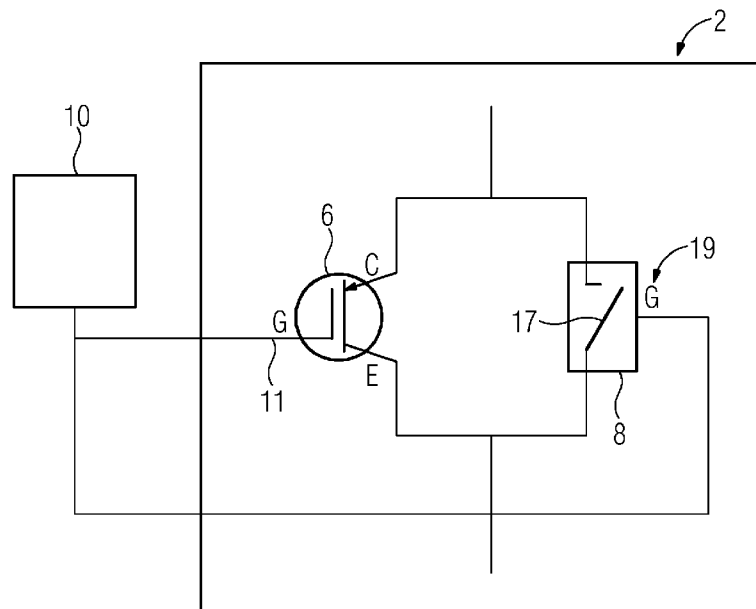
(10) Internationale Veröffentlichungsnummer  
WO 2018/028947 A1

- (51) Internationale Patentklassifikation:  
H01H 59/00 (2006.01) H01H 71/00 (2006.01)  
H01H 9/54 (2006.01)
- (21) Internationales Aktenzeichen: PCT/EP2017/068075
- (22) Internationales Anmeldedatum:  
18. Juli 2017 (18.07.2017)
- (25) Einreichungssprache: Deutsch
- (26) Veröffentlichungssprache: Deutsch
- (30) Angaben zur Priorität:  
10 2016 215 001.4  
11. August 2016 (11.08.2016) DE
- (71) Anmelder: SIEMENS AKTIENGESELLSCHAFT  
[DE/DE]; Werner-von-Siemens-Straße 1, 80333 München (DE).
- (72) Erfinder: BAUER, Anne; Brünneleinsweg 124a, 90768 Fürth (DE).
- (72) Erfinder: HARTMANN, Werner (verstorben).
- (72) Erfinder: SCHÖNHERR, Holger; Ulmenstraße 10c, 90537 Feucht (DE).
- (81) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare nationale Schutzrechtsart): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD,

(54) Title: SWITCH CELL HAVING A SEMICONDUCTOR SWITCH ELEMENT, AND MICRO-ELECTROMECHANICAL SWITCH ELEMENT

(54) Bezeichnung: SCHALTZELLE MIT HALBLEITERSCHALTELEMENT UND MIKROELEKTROMECHANISCHEM SCHALTELEMENT

FIG 2



(57) Abstract: The invention relates to a switch cell comprising a semiconductor switch element (6), a micro-electromechanical switch element (8) (MEMS), and an electronic actuation circuit (10), the semiconductor switch element (6) and the micro-electromechanical switch element (8) being connected in parallel and wherein, for a switchoff process (12) for the switch cell (2), the actuation circuit (10) is designed such that the semiconductor switch element (6) is switched off after switching off (9) the micro-electromechanical switch element (8).

(57) Zusammenfassung: Die Erfindung betrifft eine Schaltzelle umfassend ein Halbleiterschaltelement (6), ein mikroelektromechanisches Schaltelement (8) (MEMS), eine elektronische Ansteuerschaltung (10), wobei das Halbleiterschaltelement (6) und das mikro-



WO 2018/028947 A1

ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO,  
NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW,  
SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM,  
TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) Bestimmungsstaaten** (soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, RU, TJ, TM), europäisches (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

**Veröffentlicht:**

- mit internationalem Recherchenbericht (Artikel 21 Absatz 3)

## Beschreibung

Schaltzelle mit Halbleiterschaltelement und mikroelektromechanischem Schaltelement

5

Die Erfindung betrifft eine Schaltzelle mit einem Halbleiterschaltelement und einem mikroelektromechanischen Schaltelement nach Anspruch 1 sowie eine Schalteinheit nach Anspruch 7, einen Inverter nach Anspruch 9, ein Schaltgerät nach Anspruch 10 und ein Verfahren zum Betreiben einer Schalteinheit nach Anspruch 1.

Mikroelektromechanische Systeme bzw. hier konkreter mikroelektromechanische Schaltelemente, die im Weiteren als MEMS bezeichnet werden, stellen einen möglichen Ersatz für herkömmliche Leistungsschalter in der elektrischen Energieverteilung, speziell im Niederspannungsbereich dar. Da ein einzelnes Schaltelement nach der MEMS-Bauweise mikroskopische Abmessungen, typischerweise im Bereich von einigen 10 µm aufweist, ist die Spannungsfestigkeit auf einen typischen Bereich zwischen 50 - 100 V beschränkt. Für die Stromtragfähigkeit dieser MEMS gilt ebenfalls ein beschränkter Einsatzbereich von typischerweise weniger als 100mA. Dies erfordert, dass in der Praxis zur Schaltung von höheren Strömen bei dem Einsatz als Leistungsschalter eine Vielzahl dieser MEMS in einer Schaltung elektrisch parallel angeordnet sein muss. Da in der Niederspannungsschalttechnik zudem höhere Spannungen im Bereich von 700 V bis 1000 V beherrscht werden müssen, muss auch eine entsprechende Anzahl an MEMS elektrisch in Serie angeordnet sein. Aufgrund von Fertigungstoleranzen und Schwankungen im Schaltprozess, beispielsweise unterschiedliche Kontaktübergangswiderständen oder unterschiedliche Schaltzeiten wegen Kontaktklebens, herrscht zwischen den Schaltern eine unterschiedliche Spannungs- und Stromaufteilung vor. Dies wiederum führt dazu, dass manche Elemente überlastet werden können, was sich beispielsweise im Verkleben von Schaltkontakten oder im Verschmelzen bei Entstehen eines Lichtbogens äußert. Dies würde zu einer deutlichen Ver-

ringerung der zu erwartenden Lebensdauer der MEMS bzw. der Vielzahl von MEMS führen.

Die Aufgabe der Erfindung besteht darin, eine Schaltzelle bereitzustellen, die grundsätzlich für den Einsatz in einem Leistungsschalter geeignet ist und die sich gegenüber dem Stand der Technik darin auszeichnet, dass die einzelnen darin enthaltenen MEMS-Bauteile eine höhere Lebensdauer aufweisen.

Die Lösung der Aufgabe besteht in einer Schaltzelle mit den Merkmalen des Patentanspruchs 1, in einer Schalteinheit mit den Merkmalen des Patentanspruchs 7, in einem Inverter und einem Schaltgerät mit den Merkmalen des Anspruchs 9 bzw. 10 sowie in einem Verfahren zum Betreiben einer Schaltzelle mit den Merkmalen des Patentanspruchs 1.

Die Schaltzelle nach Patentanspruch 1 umfasst ein Halbleiterschaltelement, ein mikroelektromechanisches Schaltelement (MEMS) und eine elektronische Ansteuerschaltung. Das Halbleiterschaltelement und das MEMS sind dabei parallel geschaltet und die Ansteuerschaltung ist derart ausgestaltet, dass für einen Abschaltvorgang der Schaltzelle das Ausschalten des Halbleiterschaltelements nach dem Ausschalten des MEMS erfolgt.

Unter dem Begriff MEMS ist hierbei ein Schaltelement verstanden, das mit den Mitteln der Mikrosystemtechnik hergestellt wird. Dabei wird unter dem Begriff Mikrosystemtechnik ganz allgemein die Technik verstanden, die in der Lage ist, mikroskopisch kleine mechanisch wirkende Komponenten herzustellen, beispielsweise Schalter oder Zahnräder, die dabei eine Bewegung vollziehen können. Hierbei wird in der Regel auf Technologien zurückgegriffen, die aus der Halbleiterelektronik bekannt sind, wobei auch mikroelektromechanische Schalter auf Substraten, in der Regel Silizium oder Galliumarsenid gefertigt werden können. Die Länge eines MEMS beträgt hierbei weniger als 1mm, bevorzugt weniger als 100 µm. Hierbei ist als

größtes konstruktives Element eines MEMS die Schaltzunge eines Schaltelementes nach der MEMS-Bauweise verstanden.

Der Vorteil der beschriebenen Anordnung der Schaltzelle besteht darin, dass das Halbleiterschaltelement nur sehr kurzzeitig, d.h. für wenige Mikrosekunden, insbesondere weniger als 50  $\mu$ s, den Strom tragen muss, um so die elektromechanischen Kontakte des MEMS, insbesondere beim Ausschaltvorgang zu entlasten. Dabei ist der Ausschaltvorgang des MEMS besonders kritisch, da beim Ausschaltvorgang Schaltplasmen wie Funken oder Lichtbögen entstehen können. Grundsätzlich ist die Umgehung der Schaltung der MEMS durch ein Halbleiterbauelement aber auch beim Einschaltvorgang sehr zweckmäßig, da beim Einschaltvorgang bei zu hohen anliegenden Strömen an dem MEMS Verschweißungen auftreten können.

Halbleiterschaltelemente sind typischerweise Transistoren, z.B. als Feldeffekttransistoren, insbesondere als besonders niederohmige, verlustarme MOSFETS (CoolFETs) ausgebildet. Andere Ausgestaltungsformen sind IGBTs und Thyristorstrukturen, jeweils in antiparalleler Ausführung um bipolaren Stromfluss insbesondere bei Wechselspannungsanwendungen zuzulassen.

Halbleiterschaltelemente können für solche kurze Zeit deutlich höher belastet werden als dies im Dauerbetrieb möglich ist. Da sie, bedingt durch eine dadurch mögliche geringere Dimensionierung, einen geringeren Platzbedarf aufweisen, können sie somit auch, wenn dies anderweitig zweckmäßig ist, direkt auf dem Siliziumchip integriert sein, auf dem auch die MEMS-Struktur dargestellt ist. Hierdurch werden Bauteilstreuungen vermieden und parasitäre Elemente, insbesondere Leitungsinduktivitäten minimiert, ferner wird der Schaltvorgang an sich optimiert. Ein solches Hybridbauteil hat einen erheblichen Vorteil gegenüber der reinen ausschließlich durch MEMS betriebenen Schaltung. Durch die beschriebene Schaltung entfallen statistische Schwankungen der Schaltzeiten beim Ein- und Ausschalten, da während dieser kritischen, aber zeitlich sehr kurzen Phase die Halbleiterschalter den Strom-

fluss übernehmen und somit die MEMS-Schaltkontakte strom- und spannungslos schalten. Dadurch entfallen insbesondere transiente Ungleichverteilungen von Strom und Spannungen, die ansonsten aufgrund unterschiedlicher Kontaktwiderstände und Spannungsabfälle auftreten. Insbesondere wird damit die Bildung von Schaltplasmen beim Ein- und Ausschalten unterdrückt, wodurch eine sehr viel höhere Lebensdauer für die Kontakte der MEMS erzielt werden kann. Grundsätzlich kann davon ausgegangen werden, dass die beschriebene Anordnung einen Weg eröffnet, der den großtechnischen Einsatz von MEMS in Leistungsschaltern in einer praktischen Anwendung erlaubt.

In einer Ausgestaltungsform der Erfindung ist die Ansteuererschaltung so ausgestaltet, dass sie ein Verzögerungsglied und/oder ein Impulsverlängerungsglied umfasst. Je nachdem wie die Schaltung der Ansteuererschaltung und deren Verbindung mit Gateelektroden des Halbleiterschaltelementes und des MEMS erfolgt, kann zur Erzielung der gewünschten Effekte des stromlosen Schaltens des MEMS entweder eine Verzögerung des Schaltvorganges des MEMS beim Einschalten bzw. eine Impulsverlängerung bei der Schaltung des Halbleiterschaltelementes beim Ausschalten zweckmäßig sein.

Grundsätzlich kann, wie bereits erwähnt, in einer zweckmäßigen Ausgestaltungsform das Halbleiterschaltelement auf demselben Substrat, insbesondere auf einem Siliziumchip angeordnet sein, auf dem auch das MEMS dargestellt ist. Hierdurch kann eine hohe Integrationsdichte erzielt werden, wobei es jedoch grundsätzlich möglich ist, das Halbleiterschaltelement auf einem separaten Chip darzustellen, der auf demselben Substrat montiert ist, wie das MEMS. Grundsätzlich kann der Halbleiterschalter jedoch auch als separate Komponente parallel geschaltet werden. Besonders vorteilhaft ist dabei die Integration der Halbleiterschaltelemente und gegebenenfalls der Gatetreiber sowohl für die MEMS-Elemente als auch für die Halbleiterschaltelemente auf dem Siliziumchip des MEMS, da bekanntermaßen das Packaging von Mikroelektronik ein wesentlicher Kosten- und Raumfaktor ist und auf die beschriebene

Weise erheblich verringert werden kann. Dies ist in vergleichbarem Maße auch möglich, wenn MEMS-Chips und Treiberchips sowie Halbleiterchips auf einem gemeinsamen Substrat aufgebracht sind.

5

Hierbei kann es auch zweckmäßig sein, dass mehrere MEMS zu einem Array parallel und in Serie geschaltet sind und dass das Array wiederum parallel zu dem Halbleiterschaltelement geschaltet ist. Hierbei könnte ein größer dimensioniertes Halbleiterschaltelement so ausgestattet werden, dass es parallel zu einer Vielzahl von MEMS geschaltet ist, die in einem Array angeordnet sind und dabei wieder parallel und in Serie geschaltet sind. Bei einer solchen Anordnung wird weiterhin von einer Schaltzelle gesprochen. Eine Schaltzelle kann demnach auch so ausgestaltet sein, dass durch einen Halbleiterschalter mehrere MEMS, sowohl in Serienschaltung als auch in Parallelschaltung oder Kombinationen davon, bzgl. des beschriebenen Ein- und Ausschaltvorganges unterstützt werden.

20

Ferner ist ein Bestandteil der Erfindung eine Schalteinheit, die mehrere Schaltzellen umfasst, wobei wiederum die Schaltzellen in Serie und in der Reihe geschaltet sein können. Die Anordnung in Serien- und Reihenschaltung führt dazu, dass insgesamt ein höherer Strom bzw. eine höhere Spannung bei dem jeweiligen Schaltvorgang insgesamt anliegen kann. Für die in Niederspannungsnetzen auftretenden Spannungen und Ströme ist es daher zweckmäßig, dass eine große Anzahl von entsprechenden Schaltzellen parallel geschaltet wird, um die notwendigen Ströme, die bis zu 500 A betragen können, zu beherrschen. Zusätzlich ist zur technischen Beherrschung der Netzspannung eine Reihenschaltung von mehreren beschriebenen parallelen Anordnungen von Schaltzellen notwendig. Somit sind für eine Schalteinheit, die wiederum in einem Schaltgerät bzw. aber auch in einem Inverter gebaut sein kann, bis zu 500.000, gegebenenfalls bis zu einer Million Einzelelemente notwendig. Die jeweilige Anzahl hängt von der Art der Anwendung, von den

35

Anforderungen, insbesondere der zu beherrschenden oder zu schaltenden Stromstärke und der anliegenden Spannung ab.

Weiterhin ist ein Bestandteil der Erfindung, sowohl ein Um-  
5 richter (Inverter) als auch ein Schaltgerät für Niederspannungs- oder Mittelspannungsnetze, die jeweils mindestens eine Schalteinheit nach einem der Ansprüche 7 oder 8 umfassen.

Ein weiterer Bestandteil der Erfindung ist ein Verfahren zum  
10 Betreiben einer Schaltzelle, wobei ein Halbleiterschaltelement und eine MEMS parallel geschaltet werden und eine elektronische Ansteuerschaltung vorgesehen ist, wobei durch die Ansteuerschaltung während eines Ausschaltvorgangs das Halbleiterschaltelement zeitlich nach dem MEMS ausgeschaltet  
15 wird.

Eine weitere vorteilhafte Ausgestaltungsform dieses Verfahrens besteht darin, dass während des Einschaltvorgangs der Schaltzelle das Halbleiterschaltelement bereits vor dem MEMS  
20 eingeschaltet wird. In beiden Fällen ergibt sich wieder der Vorteil, der bereits bzgl. der entsprechenden Vorrichtung beschrieben wird, nämlich dass das Halbleiterschaltelement während des Ausschaltens, aber auch bevorzugt während des Einschaltens zugeschaltet werden kann. Somit können während des  
25 eigentlichen Schaltvorgangs Strom- und Spannungsspitzen durch das für kurze Zeit robustere Halbleiterschaltelement abgefangen werden und das MEMS während dieses Vorgangs, also während des Einschaltens und während des Ausschaltens praktisch stromlos geschaltet wird. Somit können die Vorteile des MEMS,  
30 das über längere Zeit größere Ströme und Spannungen führen kann, ohne dabei extrem aufzuheizen, und die Vorteile des Halbleiterschaltelementes, das kurzzeitig höhere Spannungen und Ströme aufnehmen kann, ohne dabei zerstört zu werden, miteinander vereint werden und dadurch die Lebensdauer der  
35 gesamten Schaltzelle, also der Kombination des MEMS und des Halbleiterschaltelementes, vergrößert werden. Dies ermöglicht auch Anwendungen der Schaltzellen in Invertern und in Schaltgeräten für Niederspannungsnetzen.

Weitere Ausgestaltungsformen und weitere Merkmale werden anhand der folgenden Zeichnungen näher erläutert. Dabei handelt es sich um rein exemplarische Darstellungen, die keine Be-

5 grenzung des Schutzbereichs darstellen. Gleiche Merkmale, mit den gleichen Bezeichnungen und den unterschiedlichen Ausgestaltungsformen werden dabei mit denselben Bezugszeichen versehen.

10 Dabei zeigen:

Figur 1: eine stark vergrößerte Querschnittsdarstellung durch einen mikroelektromechanischen Schalter,

15 Figur 2: ein Ersatzschaltbild einer Schaltzelle mit Halbleiterschaltelement und MEMS,

Figur 3: eine Schaltzelle mit einer Vielzahl in Reihe und Serie geschalteter MEMS und einem Halbleiterschalt-

20 element,

Figur 4: eine Schalteinheit mit mehreren parallel und in Reihe geschalteten Schaltzellen und

25 Figur 5: eine Darstellung des Stromverlaufs bezogen auf die Zeit, beim Ein- und Ausschalten einer Schaltzelle.

In Figur 1 ist ein mikroelektromechanisches Schaltelement, MEMS, 8 dargestellt, das auf einem Substrat 17 angeordnet

30 ist, wobei das Substrat 17 in der Regel in Form eines Siliziumchips ausgestaltet ist. Das MEMS 8 umfasst des Weiteren eine Schaltzunge 18, die durch Verfahren der Halbleiter-

elektronik und der Mikrosystemtechnik aus dem Substrat 17 herausgearbeitet ist. Auf dem Substrat 17 ist eine

35 Gateelektrode 19 vorgesehen, die entsprechend elektronisch angesteuert werden kann, der gegenüber eine Gegenelektrode 19' an der Schaltzunge 18 angeordnet ist, wobei durch Anlegen einer Spannung an der Gateelektrode 19 eine Bewegung der

Schaltzunge 18 zum Substrat 17 hin hervorgerufen wird und die zwei Schaltkontakte 20 zusammengeführt werden, wodurch ein elektrischer Kontakt an den Kontakten 20 auftritt. Über die Kontakte 20 wird dann der eigentliche Stromfluss in dem MEMS geführt.

Aufbauend auf dieser allgemeinen Beschreibung eines MEMS bzgl. Figur 1 wird nun eine Schaltzelle 2 beschrieben, die ein MEMS 8 umfasst, wie es beispielhaft in Figur 1 dargestellt ist, und die ein Halbleiterschaltelement 6 umfasst, wobei das Halbleiterschaltelement 6 und das MEMS 8 parallel geschaltet sind. Ferner umfasst die Schaltzelle 2 eine elektronische Ansteuerschaltung 10, die in diesem Beispiel in Kontakt mit einer Gateelektrode 11 des Halbleiterschaltelementes 6 steht. Ferner steht die Ansteuerschaltung 10 in Verbindung mit der Gateelektrode 19 des MEMS 8.

Dabei ist die Ansteuerschaltung 10 so ausgestaltet, dass bei einem Ausschaltvorgang der Schaltzelle 2 (vgl. Bezugszeichen 12 in Figur 5) das Ausschalten des Halbleiterschaltelements 6 stets erst nach dem Ausschalten des MEMS 8 erfolgt. Der Ausschaltvorgang 12 sowie auch der Einschaltvorgang 13 der Schaltzelle 2 sind in einem Strom-Zeit-Diagramm in Figur 5 veranschaulicht. Dabei weist die linke y-Achse den Stromverlauf auf, der im MEMS stattfindet und ist dort an der Achse mit  $I_{\text{MEMS}}$  bezeichnet. An der rechten y-Achse ist der Stromverlauf dargestellt, der durch das Halbleiterbauelement 6 fließt und ist mit  $I_{\text{trans}}$  gekennzeichnet. Die x-Achse zeigt den zeitlichen Verlauf. Die Kurve 21 in der Grafik nach Figur 5 bezieht sich somit auf die linke y-Achse  $I_{\text{MEMS}}$ , die Gruppe 22 bezieht sich auf die rechte y-Achse  $I_{\text{trans}}$ . In Figur 5 ist, wie bereits beschrieben, sowohl der Einschaltvorgang 13 als auch der Ausschaltvorgang 12 des Schaltelementes 2 beschrieben. Der Einschaltvorgang 13 weist dabei einen Einschaltvorgang 14 des Halbleiterbauelementes 6 und einen Einschaltvorgang 15 des MEMS 8 auf, wobei der Einschaltvorgang 15 hierbei gestrichelt dargestellt ist. Analog ist hierzu der Ausschalt-

vorgang 7 des Halbleiterschaltelementes 6 sowie der Ausschaltvorgang 9 des MEMS 8 dargestellt.

Es hat sich herausgestellt, dass es besonders vorteilhaft  
5 ist, wenn der Ausschaltvorgang 12 für das MEMS 8 stromlos erfolgt, da hierbei das Risiko des Auftretens von Lichtbögen besonders hoch ist und damit die Gefahr einer Beschädigung des MEMS besonders hoch ist. Daher ist die Ansteuerschaltung  
10 so ausgelegt, dass während des Ausschaltvorgangs 12 vor dem Ausschalten des MEMS das Halbleiterschaltelement 6 eingeschaltet wird und der Stromfluss über dieses Halbleiterschaltelement 6 erfolgt. Während des Stromflusses über das Halbleiterschaltelement 6 wird das MEMS abgeschaltet, wobei dieses Abschalten dabei für das MEMS im Wesentlichen stromlos  
15 erfolgt, sodass dabei ein Überschlag oder eine Funkenbildung bzw. insgesamt eine Plasmabildung zwischen den Kontakten 20 vermieden wird. Die Kontakte 20 können sauber und ohne Materialabtrag voneinander getrennt werden. Erst wenn dieser Trennvorgang der Schalter 20 vonstattengegangen ist, schaltet  
20 die Ansteuerschaltung auch das Halbleiterschaltelement 6 ab, was durch den Ausschaltvorgang 7 in der Kurve 22 nach Figur 5 dargestellt ist. Dabei kann die Ansteuerschaltung ein Verzögerungselement enthalten, das mit der Gateelektrode 11 des Halbleiterschaltelementes 6 verbunden ist und dessen Ausschalten verzögert. Die Verzögerung spielt sich dabei im Mikrosekundenbereich ab, bevorzugt liegt die Verzögerung in einer Zeitspanne von weniger als 50  $\mu\text{s}$ , bevorzugt weniger als 10  $\mu\text{s}$ . Das gleiche vorteilhafte Verfahren ist ebenso auf den  
30 Einschaltvorgang 13 anwendbar, hier wird durch die Ansteuerschaltung das Halbleiterschaltelement so angesteuert, dass es bereits vor dem Schalten des MEMS 8 stromführend ist und der Einschaltvorgang 15 für das MEMS 8 ebenso wie der Ausschaltvorgang 9 weitgehend stromlos erfolgt. Die Schaltkurve 22, die den Stromfluss  $I_{\text{trans}}$  des Halbleiterschaltelementes 2 in  
35 Figur 5 veranschaulicht, kann zwischen dem Einschaltvorgang 13 und dem Ausschaltvorgang 12 zwei unterschiedliche Verläufe annehmen, grundsätzlich kann das Halbleiterschaltelement während der stromführenden Phase 23 des MEMS 8 abgeschaltet wer-

den, sodass dieses Bauteil geschont wird, es kann aber grundsätzlich auch eingeschaltet bleiben, wie die gestrichelte Linie in Figur 22 veranschaulicht, da die größte stromführende Belastung aufgrund des geringeren Innenwiderstandes während  
5 des Zeitabschnittes 23 über das MEMS 8 fließt und so das Halbleiterschaltelement 6 kaum belastet wird.

Die in Figur 5 beschriebene Schaltung bzw. Stromführung der beiden parallel geschalteten Bauelemente 6 und 8 ist deshalb  
10 zweckmäßig, da einerseits das MEMS 8 und das Halbleiterschaltelement 6 bauartbedingte Vor- und Nachteile aufweisen, die sich durch die beschriebene Schaltung kompensieren. Auf der einen Seite ist das Halbleiterschaltelement dazu geeignet, kurzzeitig, also im Mikrosekundenbereich höhere Ströme  
15 zu verkräften bzw. zu schalten als die mechanisch wirkende MEMS-Struktur. Daher erfolgt der Ausschaltvorgang, aber auch bevorzugt der Einschaltvorgang durch das beschriebene Halbleiterschaltelement 6. Das Halbleiterschaltelement 6 hat allerdings den Nachteil, dass es im Dauerbetrieb zu einer starken  
20 Temperaturentwicklung kommt, was eine aufwändige Kühlung erforderlich macht. Hier kommt nun der Vorteil des MEMS 8 zum Tragen, das vergleichsweise hohe Ströme ohne größere thermische Entwicklung führen kann, da es einen niedrigeren Innenwiderstand als das Halbleiterschaltelement 6 aufweist. Dies  
25 führt wiederum dazu, dass während des Dauerbetriebs, also während der stromführenden Phase des MEMS 23 dieses mit einer geringen Wärmeentwicklung und damit einer hohen Energieeffizienz betrieben werden kann. Dabei ist anzumerken, dass der Bereich 23 in der Praxis gegenüber den Bereichen 13 und 12 um  
30 ein Vielfaches länger ist, als dies in der Figur 5 der Anschaulichkeit halber dargestellt ist.

In Figur 3 ist eine Schaltzelle 2 dargestellt, die gegenüber der Schaltzelle 2 nach Figur 2 eine gewisse Veränderung aufweist. Hierbei ist ebenfalls ein Halbleiterschaltelement 6  
35 vorgesehen, das jedoch parallel zu einer Vielzahl von MEMS 8 angeordnet ist. Hierbei bilden mehrere MEMS 8 ein Array 16, das aus einer Reihenschaltung und Serienschaltung von MEMS 8

besteht. In der Praxis ist die Anzahl der verwendeten MEMS 8 in dem Array 16 je nach Bauart sehr groß, es können mehrere hunderttausend MEMS 8 auf dem Substrat 17 angeordnet sein. Analog dazu ist auch in der Schaltzelle 2 gemäß Figur 3 eine Ansteuerschaltung 10 vorgesehen, die sowohl das Halbleiterschaltelement 6 als auch die einzelnen MEMS 8 des Arrays 16 ansteuert.

Dabei ist darauf hinzuweisen, dass das Halbleiterschaltelement einerseits als auch die Ansteuerelektronik 10 andererseits sowohl auf demselben Substrat 17 integriert bzw. angeordnet sein können. Es ist aber auch möglich, und bei einigen Ausgestaltungsformen zweckmäßig, dass das Halbleiterschaltelement und/oder die Schaltung 10, als separater Chip auf dem gemeinsamen Substrat angeordnet sind. Das ist wiederum ein entsprechender Chip, beispielsweise ein Siliziumchip oder ein Galliumarsenidchip. Je nach Leistungsklasse oder Anwendung kann auch eine Variante gewählt werden, bei der das Halbleiterschaltelement grundsätzlich entfernt von dem MEMS 8 auf einem separaten Chip angeordnet ist.

In einer weiteren Ausgestaltungsform gemäß Figur 4 ist eine Schalteinheit gezeigt, die wiederum in Form eines Arrays 24 von verschiedenen, parallel und in Serie geschalteten Schaltzellen 2 ausgestaltet ist. Auch diese einzelnen Schaltzellen 2 im Array 24 der Schalteinheit 4 können durch eine oder durch mehrere Ansteuerschaltungen 10 angesteuert werden, die wie beschrieben, entweder auf demselben Substrat oder extern montiert ist. Der Unterschied zwischen den Figuren 4 und 3 besteht darin, dass das Array 24 in Figur 4 eben einzelne Schaltzellen 2 enthält, die wiederum in Form von Schaltzellen 2 gemäß Figur 3 oder Figur 2 ausgestaltet sein können. Eine derartige Anordnung wird als Schalteinheit bezeichnet.

Eine derartige Schalteinheit 4 kann wiederum als Schalter in einem Inverter bzw. in einem Schaltgerät für Niederspannungs- und Mittelspannungsnetze eingesetzt werden.

## Patentansprüche

1. Schaltzelle umfassend ein Halbleiterschaltelement (6), ein  
mikroelektromechanisches Schaltelement (8) (MEMS), eine  
5 elektronische Ansteuerschaltung (10), wobei das Halbleiter-  
schaltelement (6) und das mikroelektromechanische Schaltele-  
ment (8) parallel geschaltet sind und wobei die Ansteuer-  
schaltung (10) in der Art ausgestaltet ist, dass für einen  
Abschaltvorgang (12) der Schaltzelle (2) das Ausschalten des  
10 Halbleiterschaltelementes (6) nach dem Ausschalten (9) des  
mikroelektromechanischen Schaltelements (8) erfolgt.

2. Schaltzelle nach Anspruch 1, dadurch gekennzeichnet, dass  
für einen Einschaltvorgang (13) der Schaltzelle (2) ein Ein-  
15 schalten (14) des Halbleiterschaltelements vor dem Einschalt-  
ten (13) des mikroelektromechanischen Schaltelements (8) er-  
folgt.

3. Schaltzelle nach Anspruch 1 oder 2, dadurch gekennzeich-  
20 net, dass die Ansteuerschaltung (10) ein Verzögerungsglied  
und/oder ein Impulsverlängerungsglied umfasst.

4. Schaltzelle nach Anspruch 1 oder 2, dadurch gekennzeich-  
net, dass das mikroelektromechanische Schaltelement (8) und  
25 das Halbleiterschaltelement (6) gemeinsam auf einem Substrat  
(17) angeordnet sind.

5. Schaltzelle nach Anspruch 3, dadurch gekennzeichnet, dass  
das mikroelektromechanische Schaltelement (8) und das Halb-  
30 leiterschaltelement (6) gemeinsam auf einem Siliziumchip in-  
tegriert sind.

6. Schaltzelle nach einem der vorhergehenden Ansprüche, da-  
durch gekennzeichnet, dass mehrere mikroelektromechanische  
35 Schaltelemente (8) zu einem Array parallel und in Serie ge-

schaltet sind und das Array (16) parallel zu dem Halbleiterschaltelement (6) geschaltet ist.

5 7. Schalteinheit, umfassend mehrere Schaltzellen (2) nach einem der Ansprüche 1 bis 6.

10 8. Schalteinheit nach Anspruch 7, dadurch gekennzeichnet, dass mehrere Schaltzellen (2) in Reihe und parallel geschaltet sind.

9. Inverter, umfassend mindestens eine Schalteinheit (4) nach einem der Ansprüche 7 oder 8.

15 10. Schaltgerät für Niederspannungs- oder Mittelspannungsnetze umfassend mindestens eine Schalteinheit (4) nach einem der Ansprüche 7 oder 8.

20 11. Verfahren zum Betreiben einer Schaltzelle, wobei ein Halbleiterschaltelement (6) und ein mikroelektromechanisches Schaltelement (8) (MEMS) parallel geschaltet werden und eine elektronische Ansteuerschaltung (10) vorgesehen ist, wobei durch die Ansteuerschaltung (10) während eines Ausschaltvorgangs (12) das Halbleiterschaltelement (6) nach dem mikroelektromechanischen Schaltelement (8) ausgeschaltet wird.

25

30 12. Verfahren nach Anspruch 11, dadurch gekennzeichnet, dass während eines Einschaltvorgangs (13) der Schaltzelle (2) das Halbleiterschaltelement (6) vor dem mikroelektromechanischen Schaltelement (8) eingeschaltet wird.

35 13. Verfahren nach Anspruch 11 oder 12, dadurch gekennzeichnet, dass das Halbleiterschaltelement (6) zwischen einem Einschaltvorgang (13) und einem Ausschaltvorgang (12) der Schaltzelle (2) ausgeschaltet wird.

FIG 1

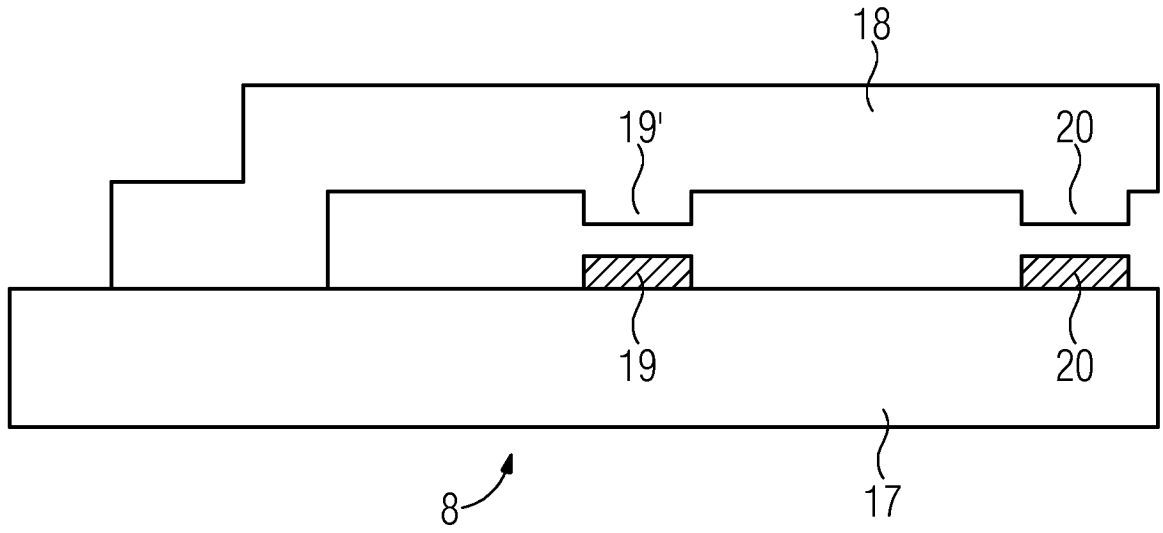


FIG 2

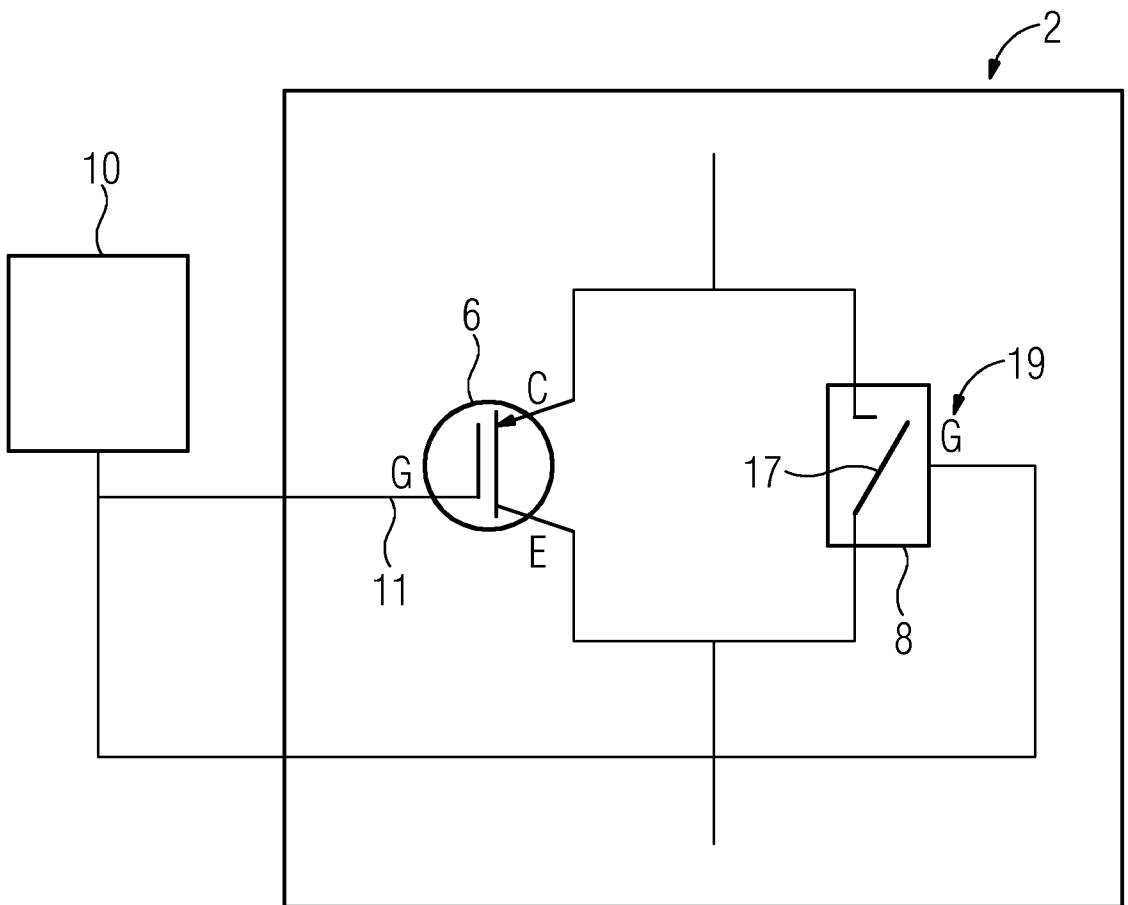
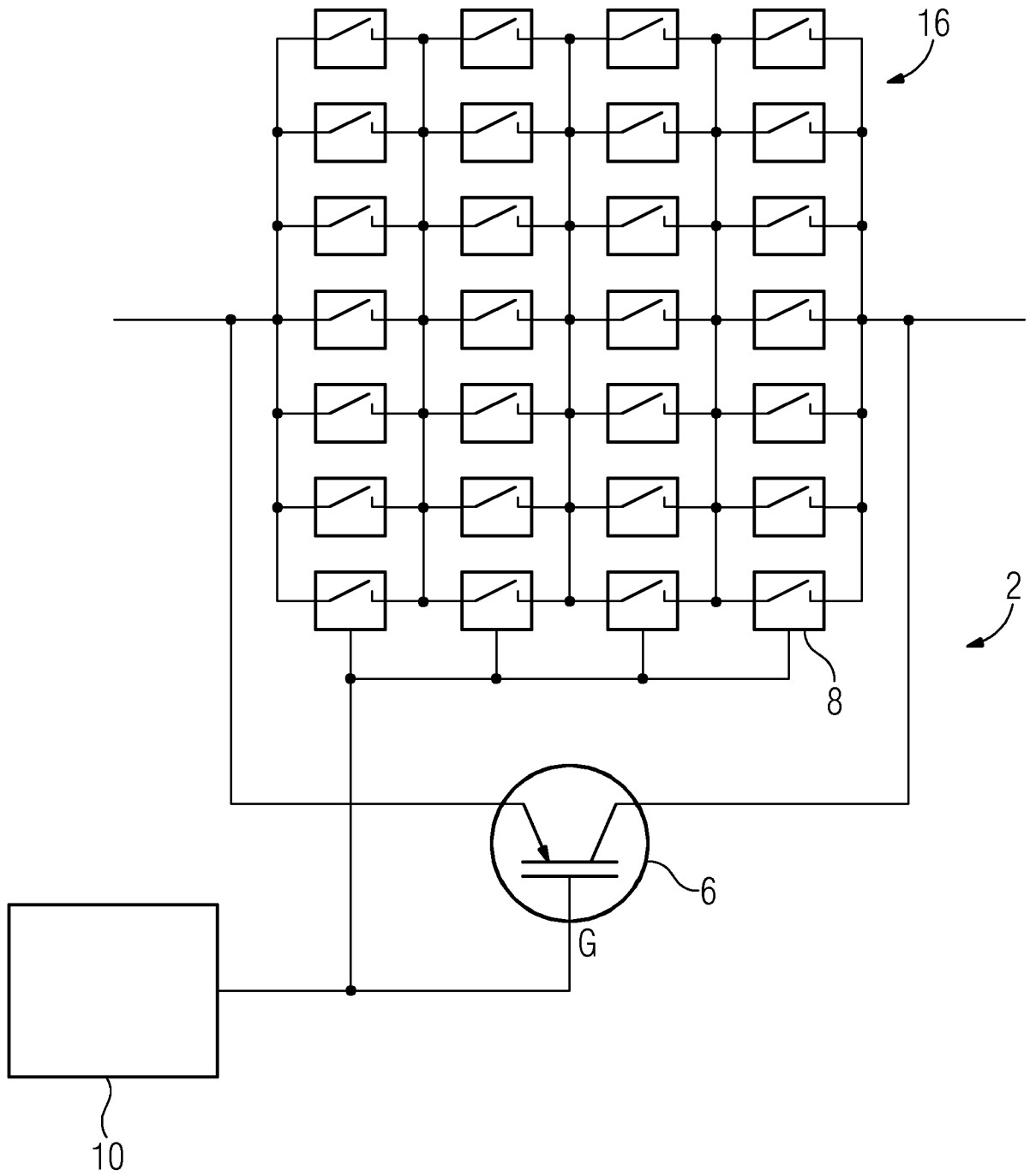


FIG 3



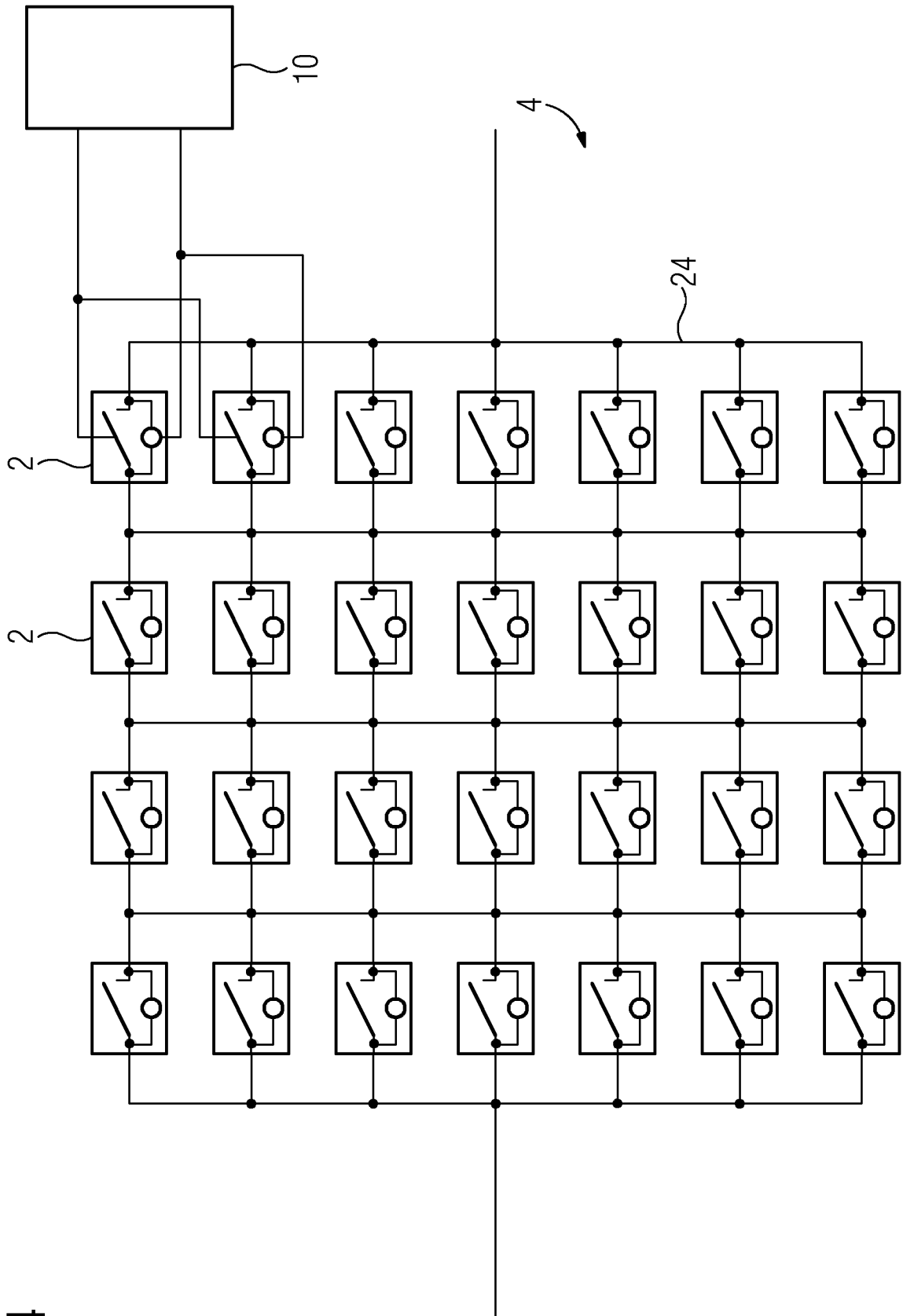
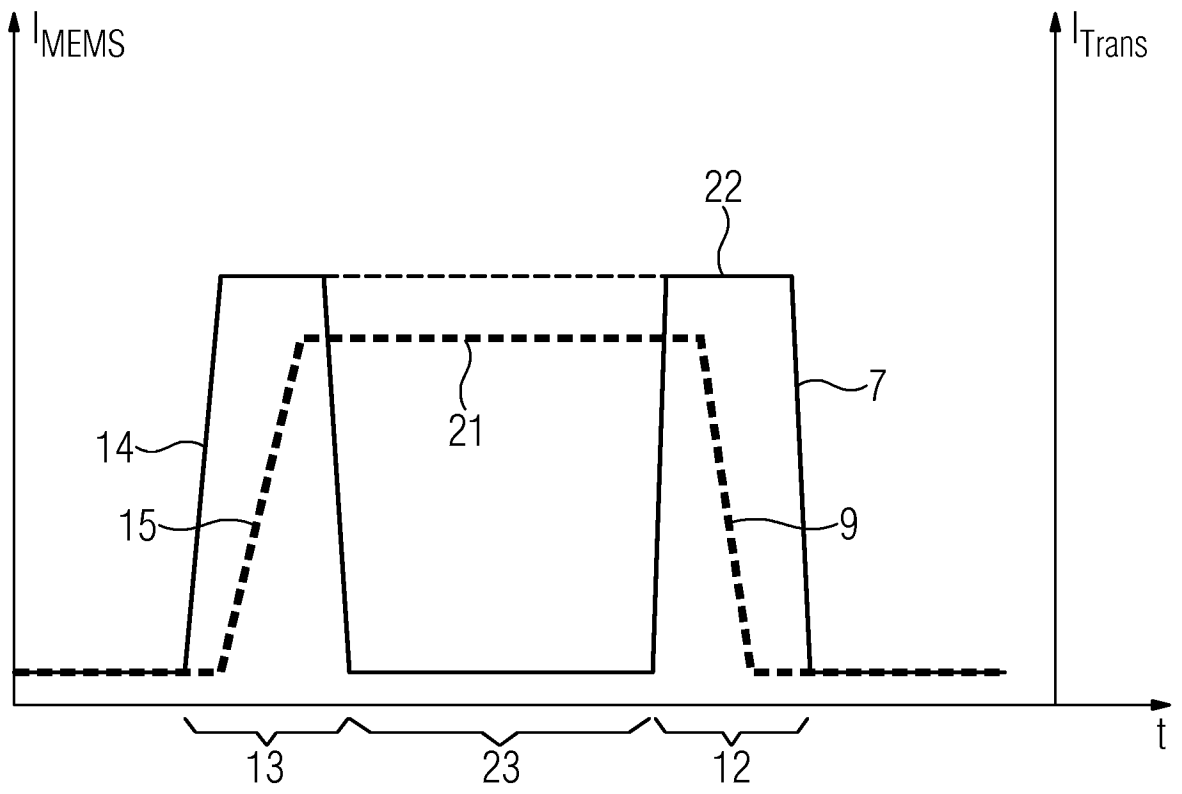


FIG 4

FIG 5



INTERNATIONAL SEARCH REPORT

International application No  
PCT/EP2017/068075

A. CLASSIFICATION OF SUBJECT MATTER  
INV. H01H59/00 H01H9/54  
ADD. H01H71/00

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)  
H01H

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)  
EPO-Internal, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2007/009202 A1 (CHAN CAMMEN [US] ET AL) 11 January 2007 (2007-01-11)	1-5, 11-13
Y	paragraphs [0010] - [0030]; figures 1-7	6-10
Y	----- EP 1 930 922 A2 (GEN ELECTRIC [US]) 11 June 2008 (2008-06-11)	6-10
A	columns 11-17; figures 1-16	1-5, 11-13
Y	----- DE 198 50 397 A1 (ABB RESEARCH LTD [CH]) 11 May 2000 (2000-05-11)	6-10
A	columns 3-7; figures 1-2	1-5, 11-13
Y	----- EP 2 056 315 A2 (GEN ELECTRIC [US]) 6 May 2009 (2009-05-06)	6-10
A	abstract; figure 7	1-5, 11-13
	----- -/--	

Further documents are listed in the continuation of Box C.

See patent family annex.

\* Special categories of cited documents :

- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier application or patent but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search  10 October 2017	Date of mailing of the international search report  18/10/2017
--	--

Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016	Authorized officer  Rucha, Johannes
--	---

## INTERNATIONAL SEARCH REPORT

International application No  
PCT/EP2017/068075

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	EP 2 541 568 A1 (GEN ELECTRIC [US]) 2 January 2013 (2013-01-02)	9,10
A	paragraphs [0001] - [0002]; figures 1-4	1-8, 11-13
A	----- EP 2 337 043 A1 (GEN ELECTRIC [US]) 22 June 2011 (2011-06-22) abstract; figures 10-15 -----	1-13

# INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No PCT/EP2017/068075
---

Patent document cited in search report	Publication date	Patent family member(s)	Publication date	
US 2007009202	A1	11-01-2007	CN 101218654 A	09-07-2008
			EP 1908088 A1	09-04-2008
			EP 2485232 A1	08-08-2012
			JP 4550143 B2	22-09-2010
			JP 2009500807 A	08-01-2009
			US 2007009202 A1	11-01-2007
			US 2010254062 A1	07-10-2010
			WO 2007008535 A1	18-01-2007
EP 1930922	A2	11-06-2008	CN 101227185 A	23-07-2008
			EP 1930922 A2	11-06-2008
			JP 5215648 B2	19-06-2013
			JP 2008192597 A	21-08-2008
			KR 20080052443 A	11-06-2008
			US 2008137238 A1	12-06-2008
DE 19850397	A1	11-05-2000	DE 19850397 A1	11-05-2000
			WO 0026934 A1	11-05-2000
EP 2056315	A2	06-05-2009	CN 101436490 A	20-05-2009
			EP 2056315 A2	06-05-2009
			JP 5346551 B2	20-11-2013
			JP 2009117363 A	28-05-2009
			KR 20090045095 A	07-05-2009
			US 2009115255 A1	07-05-2009
EP 2541568	A1	02-01-2013	CN 102856874 A	02-01-2013
			EP 2541568 A1	02-01-2013
			JP 2013013310 A	17-01-2013
			US 2013003262 A1	03-01-2013
EP 2337043	A1	22-06-2011	CN 102103945 A	22-06-2011
			EP 2337043 A1	22-06-2011
			JP 5690123 B2	25-03-2015
			JP 2011129516 A	30-06-2011
			KR 20110068940 A	22-06-2011
			US 2011140546 A1	16-06-2011

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES  
 INV. H01H59/00 H01H9/54  
 ADD. H01H71/00

Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC

B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)  
 H01H

Recherchierte, aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, WPI Data

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	US 2007/009202 A1 (CHAN CAMMEN [US] ET AL) 11. Januar 2007 (2007-01-11)	1-5, 11-13
Y	Absätze [0010] - [0030]; Abbildungen 1-7	6-10
Y	----- EP 1 930 922 A2 (GEN ELECTRIC [US]) 11. Juni 2008 (2008-06-11)	6-10
A	Spalten 11-17; Abbildungen 1-16	1-5, 11-13
Y	----- DE 198 50 397 A1 (ABB RESEARCH LTD [CH]) 11. Mai 2000 (2000-05-11)	6-10
A	Spalten 3-7; Abbildungen 1-2	1-5, 11-13
Y	----- EP 2 056 315 A2 (GEN ELECTRIC [US]) 6. Mai 2009 (2009-05-06)	6-10
A	Zusammenfassung; Abbildung 7	1-5, 11-13
	----- -/--	



Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen



Siehe Anhang Patentfamilie

\* Besondere Kategorien von angegebenen Veröffentlichungen :

"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

"E" frühere Anmeldung oder Patent, die bzw. das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

"&" Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

10. Oktober 2017

Absendedatum des internationalen Recherchenberichts

18/10/2017

Name und Postanschrift der Internationalen Recherchenbehörde

Europäisches Patentamt, P.B. 5818 Patentlaan 2  
 NL - 2280 HV Rijswijk  
 Tel. (+31-70) 340-2040,  
 Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

Rucha, Johannes

C. (Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN		
Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
Y	EP 2 541 568 A1 (GEN ELECTRIC [US]) 2. Januar 2013 (2013-01-02)	9,10
A	Absätze [0001] - [0002]; Abbildungen 1-4	1-8, 11-13
A	----- EP 2 337 043 A1 (GEN ELECTRIC [US]) 22. Juni 2011 (2011-06-22) Zusammenfassung; Abbildungen 10-15 -----	1-13

## INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/EP2017/068075

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
US 2007009202 A1	11-01-2007	CN 101218654 A	09-07-2008
		EP 1908088 A1	09-04-2008
		EP 2485232 A1	08-08-2012
		JP 4550143 B2	22-09-2010
		JP 2009500807 A	08-01-2009
		US 2007009202 A1	11-01-2007
		US 2010254062 A1	07-10-2010
		WO 2007008535 A1	18-01-2007
EP 1930922 A2	11-06-2008	CN 101227185 A	23-07-2008
		EP 1930922 A2	11-06-2008
		JP 5215648 B2	19-06-2013
		JP 2008192597 A	21-08-2008
		KR 20080052443 A	11-06-2008
		US 2008137238 A1	12-06-2008
DE 19850397 A1	11-05-2000	DE 19850397 A1	11-05-2000
		WO 0026934 A1	11-05-2000
EP 2056315 A2	06-05-2009	CN 101436490 A	20-05-2009
		EP 2056315 A2	06-05-2009
		JP 5346551 B2	20-11-2013
		JP 2009117363 A	28-05-2009
		KR 20090045095 A	07-05-2009
		US 2009115255 A1	07-05-2009
EP 2541568 A1	02-01-2013	CN 102856874 A	02-01-2013
		EP 2541568 A1	02-01-2013
		JP 2013013310 A	17-01-2013
		US 2013003262 A1	03-01-2013
EP 2337043 A1	22-06-2011	CN 102103945 A	22-06-2011
		EP 2337043 A1	22-06-2011
		JP 5690123 B2	25-03-2015
		JP 2011129516 A	30-06-2011
		KR 20110068940 A	22-06-2011
		US 2011140546 A1	16-06-2011