



添付公開書類:

— 国際調査報告 (条約第 21 条(3))

動画像符号化装置 1 は、符号化すべき動画像信号 V S に関するシンタックスエレメントの動画像符号化処理を実行して符号化ビットストリーム C V B S を形成する。動画像符号化処理に先行して動画像信号 V S にパディング処理データ P D を追加するパディング処理が実行され、パディング処理データが追加された追加動画像信号の横および縦のサイズは動画像符号化処理の符号化ブロックサイズの整数倍に設定される。シンタックスエレメントの符号化ブロックが、動画像信号 V S とパディング処理データ P D のいずれに属するか判定される。符号化ブロックが前者に属する場合には、大きな符号量を有する符号化ビットストリームが形成される。符号化ブロックが後者に属する場合には、小さな符号量を有する符号化ビットストリームが形成される。パディング処理に際して、符号化ビットストリームの符号量の増加を軽減することが可能となる。

明 細 書

発明の名称： 動画像符号化装置およびその動作方法

技術分野

[0001] 本発明は、動画像符号化装置およびその動作方法に関し、特にパディング処理に際して、動画像符号化装置から生成される符号化ビットストリームの符号量の増加を軽減するのに有効な技術に関する。

背景技術

[0002] 良く知られているように国際規格 I S O / I E C 13818-2 で標準化された M P E G - 2 の規格による動画像(Moving Picture)の一般的な圧縮方式は、ビデオストリームから冗長な情報を削除することによって、ビデオ記憶容量と必要な帯域幅とを削減すると言う原理に基づいている。尚、M P E G は、Moving Picture Experts Group の略である。

[0003] M P E G - 2 の規格は、ビットストリームのシンタックス(圧縮符号化データ列の規則または符号化データのビットストリームの構成方法)およびデコードプロセスのみを規定しているので、衛星放送・サービス、ケーブルテレビジョン、インターラクティブテレビジョン、インターネット等の種々の状況で十分利用可能なようにフレキシブルなものである。

[0004] M P E G - 2 のエンコードプロセスでは、最初にデジタルビデオの各画素のカラーと輝度との成分を規定するために、ビデオ信号はサンプルされ量子化される。カラーと輝度との成分を示す値は、マクロブロックとして知られている構造に蓄積される。マクロブロックに蓄積されたカラーと輝度との値は、離散コサイン変換(D C T : Discrete Cosine Transform)を使用して周波数値に変換される。D C T によって得られる変換係数は、ピクチャーの輝度とカラーで異なった周波数を持つ。量子化された D C T 変換係数は、ビデオストリームを更に圧縮する可変長コーディング(V L C : Variable Length Coding)によってエンコードされる。

[0005] M P E G - 2 のエンコードプロセスでは、動き圧縮技術による付加圧縮が

規定されている。MPEG-2の規格では、Iフレーム、Pフレーム、Bフレームの3種類のピクチャーもしくはフレームが存在している。Iフレームは、ビデオストリームで他のいかなるピクチャーまたはフレームを参照することなく再生されるイントラ符号化されたものである。PフレームとBフレームとは、他のピクチャーまたはフレームの参照によって再生されるインター符号化されたものである。例えば、PフレームとBフレームとは、参照フレームに関して動き推定を示す動きベクトルを含む。動きベクトルの使用によって、MPEGエンコーダは特定のビデオストリームに必要な帯域幅の低減が可能となる。尚、Iフレームは独立(intra-coded)フレームと呼ばれ、Pフレームは片方向予測(predictive-coded)フレームと呼ばれ、Bフレームは両方向予測(bi-directionally predictive-coded)フレームと呼ばれる。

[0006] 従って、MPEG-2の動画像符号化装置(Encoder)は、フレームメモリと動きベクトル検出部と動き補償部と減算部とDCT変換部と量子化部と逆量子化部と逆DCT変換部と可変長符号化部によって構成される。符号化される動画像信号は、Bフレームの符号化や動きベクトルを検出するためにフレームメモリに格納された後、フレームメモリから読み出され、動き補償部からの動き補償予測信号が減算部で減算され、DCT変換部と量子化部とでそれぞれDCT変換処理と量子化処理とが実行される。量子化されたDCT変換係数は、可変長符号化部で可変長符号化処理されるとともに、逆量子化部と逆DCT変換部で局部復号処理が実行された後にこの局部復号処理結果は動き補償部を介して減算部に供給される。

[0007] 一方、MPEG-2の動画像復号装置(Decoder)は、バッファメモリと可変長復号部と逆量子化部と逆DCT変換部と動き補償部と加算部とフレームメモリによって構成される。MPEG-2の符号化ビットストリームはバッファメモリに蓄積された後、可変長復号部と逆量子化部と逆DCT変換部とで可変長復号処理と逆量子化処理と逆DCT変換処理とがそれぞれ実行される。これらの処理結果は、加算部で可変長復号処理された動きベクトルに基づき生成される参照画像と加算され、加算部の出力から再生画像信号が生成さ

れる。この再生画像信号はフレームメモリに格納され、他のフレームの予測に使用される。

[0008] MPEG-2の規格に続いて、テレビ電話等の低レートの符号化のための国際規格ISO/IEC 14496で標準化されたMPEG-4の規格(H. 263)による動画像の一般的な圧縮方式も提案されている。MPEG-4(H. 263)の規格による圧縮方式は、MPEG-2と同様にフレーム間予測と離散コサイン変換を用いた「ハイブリッド型」と呼ばれるものであり、更に半画素(ハーフペル)単位での動き補償が導入された。この圧縮方式は、MPEG-2と同様に、エントロピー符号化としてハフマン符号を使用するが、新しくランとレベルとラストとを同時に符号化する3次元可変長符号化(3次元VLC)という技術を導入して、圧縮率を大きく向上させている。尚、ランとレベルとはランレングスの係数に関するものであって、ラストとは最後の係数であるかを示すものである。更に、MPEG-4(H. 263)の規格には、Baselineと呼ばれる基本部分と、Annexと呼ばれる拡張規格とがある。

[0009] MPEG-4(H. 263)の規格による圧縮方式による効率改善が十分でなかったため、より高い符号化効率を達成するために、MPEG-4 AVC(H. 264)の規格が国際規格ISO/IEC 14496-10によって標準化された。尚、AVCは、Advanced Video Codingの略であり、MPEG-4 AVC(H. 264)の規格は、H. 264/AVCと呼ばれる。

[0010] 規格H. 264/AVCによるビデオコーディングは、ビデオコーディング層(Video Coding Layer)と、ネットワーク抽象層(Network Abstraction Layer)とから構成されている。すなわち、ビデオコーディング層は、ビデオコンテキストを有効に表現するように設計されたものであり、ネットワーク抽象層は、ビデオのVCL表現をフォーマットするとともに種々の転送層や記憶媒体による転送のために適切な方法でヘッダー情報を与えるものである。

[0011] MPEG-2、MPEG-4、MPEG-4 AVC(H. 264)等の国際標準動画像符号化方法では、時間方向の相関を使って高い符号化効率を実

現するために、インター符号化すなわちフレーム間予測符号化が使用されている。フレームの符号化モードには、フレーム間の相関を使わずにイントラ符号化を使用するIフレームと、過去に符号化した1フレームからインター予測するPフレームと、過去に符号化した2フレームからインター予測することができるBフレームがある。

[0012] このフレーム間予測符号化では、符号化対象である動画像と動き補償された参照画像(予測画像)との減算が実行され、この減算による予測残差が符号化される。符号化の処理は、DCT(離散コサイン変換)等の直交変換と量子化と可変長符号化の処理を含んでいる。動き補償(動き補正)は、フレーム間予測の参照フレームを空間的に移動させる処理を含むものであり、動き補償の処理は、被符号化フレームのブロック単位で行われる。画像内容に動きが無い場合には、移動は無く被予測画素と同一位置の画素が使用される。動きが有る場合には、最も類似するブロックが探索されて、移動量が動きベクトルとされる。動き補償のブロックは、MPEG-2の符号化方法では16画素×16画素/16画素×8画素のブロックであり、MPEG-4の符号化方法では16画素×16画素/16画素×8画素/8画素×8画素のブロックである。動き補償のブロックは、MPEG-4 AVC(H.264)の符号化方法では16画素×16画素/16画素×8画素/8画素×16画素/8画素×8画素/8画素×4画素/4画素×8画素/4画素×4画素のブロックである。

[0013] 上述した符号化処理は映像画面(フレームまたはフィールド)毎に行われるものであり、画面を細分化したブロック(通常は16画素×16画素、MPEGではマクロブロック(MB)と呼ばれる)が処理単位となるものである。すなわち、符号化されるべきブロック毎に、既に符号化された参照画像から最も類似したブロック(予測画像)が選択されて、符号化画像(ブロック)と予測画像の差分信号が符号化(直交変換、量子化等)される。画面内での符号化されるブロックと予測信号の相対位置の差が、動きベクトルと呼ばれるものである。

- [0014] また、下記非特許文献 1 には、H. 264/AVC によるビデオコーディング層(VCL)は、ブロックベースドハイブリッドビデオコーディングと呼ばれるアプローチに従っていると記載されている。VCL 設計は、マクロブロック、スライスから構成されており、各ピクチャーは固定サイズの複数のマクロブロックに分割され、各マクロブロックは、輝度成分で 16×16 サンプルの四角形ピクチャー領域と、それに対応する 2 つの色差成分のそれぞれに四角形サンプル領域を含んでいる。1 つのピクチャーは、1 つまたはそれ以上のスライスを含むことができる。各スライスはアクティブなシーケンスパラメータセットとピクチャーパラメータセットとを与えると意味で自己包含的であり、スライス表現は基本的には他のスライスからの情報を使用することなくデコードされることができるので、シンタックスエレメントはビットストリームとピクチャーの領域のサンプルの値とから解析できる。しかしながら、より完全なデコーディングのために、スライス境界にわたってデブロッキングフィルタを適応するには、他のスライスからのいくつかの情報が必要となる。
- [0015] 一方で、動画像符号を扱うシステムは、デジタル HDTV (High Definition Television) 放送受信機や HDTV 信号を撮影可能なデジタルビデオカメラなどで、画像サイズは大画面化してきている。これらの信号を処理する画像符号化装置や画像復号装置には、ますます高い処理性能が求められている。
- [0016] このような背景から、規格 H. 264/MPEG-4 AVC の後続規格である新規格 H. 265 (ISO/IEC 23008-2) が提案され、この新規格は HEVC (High Efficiency Video Coding) と呼ばれている。HEVC 規格は、ブロックサイズの適正化等により圧縮効率が優れたものであり、MPEG-2 の規格に比較して約 4 倍、規格 H. 264/AVC に比較して約 2 倍圧縮性能を有するとしている。
- [0017] 一方、下記特許文献 1 には、MPEG-1/2/4 と H. 261/H. 263/H. 264-AVC 等の広く採用される種々の符号化圧縮規格では、 16×16 画素からなる 1 つのマクロブロックが動き補償と後続処理の処理

単位として使用されているのに対し、H E V C規格では、よりフレキシブルなブロック構造が処理単位として採用されると記載されている。このフレキシブルなブロック構造の単位は、コーディングユニット(C U)と呼ばれ、コーディングユニットは最大コーディングユニット(L C U)から出発して良好な性能を達成するために、クアッド・トリー(quadtree)を使用した小さなブロックに適応的に分割される。最大コーディングユニット(L C U)のサイズは、マクロブロックのサイズ(1 6 × 1 6 画素)よりもずっと大きな6 4 × 6 4 画素である。尚、下記特許文献1に説明された最大コーディングユニット(L C U)は、H E V C規格で説明されたコーディングトリブロック(C T B)またはコーディングトリブロック(C T U)に相当するものである。下記特許文献1の図1とそれに関係する開示には、クアッド・トリーに基づくコーディングユニット分割の例が示され、その深さ“ゼロ”では最初のコーディングユニット(C U)は6 4 × 6 4 画素からなる最大コーディングユニット(L C U)である。スプリットフラグ“0”は、その時点のコーディングユニット(C U)が分割されないことを示す一方、スプリットフラグ“1”は、その時点のコーディングユニット(C U)がクアッド・トリーによって4つの小さなコーディングユニットに分割されることを示す。分割後のコーディングユニット(C U)は、予め特定された最小コーディングユニット(C U)のサイズに到達するまで、更にクアッド・トリー分割されることも、下記特許文献1に記載されている。

[0018] 下記非特許文献2には、H E V Cの規格の概観が記載されている。以前の規格のコーディングレイヤーのコアが、輝度サンプルの1 6 × 1 6 ブロックと8 × 8 ブロックの2つの色度サンプルを含むマクロブロックであったのに対して、H E V Cの規格の類似構成は、伝統的なマクロブロックよりも大きくエンコーダによってサイズが選択されるコーディングトリブユニット(C T U)である。コーディングトリブユニット(C T U)は、輝度コーディングトリブブロック(C T B)と色度コーディングトリブブロック(C T B)とシンタックス要素とによって構成される。コーディングトリブユニット(C T U)のク

アッド・トリート・シンタックスは、その輝度と色度のコーディングブロック(C T B)の大きさと位置とを指定する。ピクチャー領域を符号化するために、インター・ピクチャーまたはイントラ・ピクチャーが使用されるか否かの決定は、コーディングユニット(C U)のレベルでなされる。プレディクションユニット(P U)の分割構造は、コーディングユニット(C U)のレベルにその根源を持っている。基本的なプレディクションタイプの決定に依存して、輝度と色度のコーディングブロック(C B)はサイズの分割が可能で、輝度と色度のプレディクションブロック(P B)からの予測が可能である。H E V C規格は、6 4 × 6 4 サンプルから4 × 4 サンプルまでの可変のプレディクションブロック(P B)のサイズをサポートする。予測残差はブロック変換によって符号化されて、トランスフォームユニット(T U)のトリート構造は、コーディングユニット(C U)のレベルにその根源を持つものである。輝度のコーディングブロック(C B)の残差は、輝度のトランスフォームブロック(T B)と同一とすることが可能であり、更に小さな輝度のトランスフォームブロック(T B)への分割が可能である。これは、色度のトランスフォームブロック(T B)でも同様である。離散コサイン変換(D C T)の関数と類似した整数ベースの関数が、4 × 4、8 × 8、1 6 × 1 6、3 2 × 3 2 サンプルの四角型のトランスフォームブロック(T B)のサイズのために定義されている。

[0019] 更に下記非特許文献2には、H E V Cの規格に準拠するビットストリームを生成可能なハイブリットビデオエンコーダの構成が記載され、そのインター・ピクチャー予測ループ中に、H. 2 6 4 / M P E G - 4 A V Cの規格で使用されるものと類似したデブロッキングフィルタが含まれることも記載されている。

[0020] 下記特許文献2には、任意形状の画像を効率良く符号化するために、ブロック内の画像データの無い空白領域を埋めるパディング手段に、外部より入力される画像信号の形状情報を供給することが記載されている。入力画像信号の横及び縦のサイズが圧縮符号化のためのブロックサイズの整数倍である必要があるので、パディング手段は任意形状の画像を符号化するために、空

白領域を画像領域の平均値で埋める動作、または画像領域の端の画素をコピーするなどして埋める動作を実行するものである。

[0021] 下記特許文献3には、画像信号を符号化する際に、画面の端の部分で画素値が不連続に変化する信号を符号化すると、信号の不連続性により高周波成分が生じ、多くの符号量を発生するという問題を解決する符号化装置が記載されている。重み係数判定器は、同期信号を基に画像信号の画面内の位置を計算し、画面の端に近づくほど0に近づく重み係数 w を出力する。第1乗算器は入力画像信号に重み係数 w を乗算して、第2乗算器は一定値出力器の出力に係数 $1 - w$ を乗算して、加算器は2つの乗算器の出力信号を加算した後、加算器の出力は符号化器によって符号化される。画面の端では画像信号を滑らかに一定値にしているので、余計な符号量が必要とならないと記載されている。

[0022] 下記特許文献4には、送信画像に含まれる画像の重要位置を示す情報を操作者が操作部に設定すると、画像符号化部は画像の重要位置内の画像データを、それ以外の位置の画像データよりも画質を向上して符号化するテレビ電話装置が記載されている。

[0023] 下記特許文献5には、MPEG-4規格で採用された画面外動きベクトル(UMV: Unrestricted Motion Vector)を実現するために(画面境界外部を参照画像として使用するために)、画面内の画素値を、画面外に外挿するパディング処理が記載されている。更に、パディング処理の外挿開始位置が有効画像領域の端か符号化マクロブロックの端なのかがMPEG-4規格で不統一であるので、このパディング処理の外挿開始位置がエンコータとデコータとで不統一である場合にデコータで発生するノイズを防止する方法が記載されている。

先行技術文献

特許文献

[0024] 特許文献1: 米国公開特許 US2012/0106652A1 明細書

特許文献2: 特開平10-23404号 公報

特許文献3：特開平5－91333号 公報

特許文献4：特開平7－203434号 公報

特許文献5：特開2009－100041 公報

非特許文献

[0025] 非特許文献1：GARY J. SULLIVAN et al, “Video Compression—From Concept to the H. 264/AVC Standard”, PROCEEDING OF THE IEEE, VOL. 93, No. 1, JANUARY 2005, PP. 18–31.

非特許文献2：Gary J. Sullivan et al, “Overview of the High Efficiency Video Coding (HEVC) Standard”, IEEE TRANSACTIONS ON CIRCUITS AND SYSTEMS FOR VIDEO TECHNOLOGY, VOL. 22, NO. 12, DECEMBER 2012, PP. 1649–1668.

発明の概要

発明が解決しようとする課題

[0026] 本発明者等は、本発明に先立ち現行規格H. 264/MPEG-4 AVCの後続規格としてのHEVC規格に準拠し、動画像入力信号の符号化によって符号化ビットストリームを生成することが可能な動画像符号化装置(Video Encoder)の開発に従事した。この動画像符号化装置は、HEVC規格だけではなく、現行規格H. 264/MPEG-4 AVCに準拠して動画像入力信号を符号化することも要求されたものである。

[0027] このHEVC規格は、ブロックサイズの適正化等により圧縮効率が優れたものであり、MPEG-2の規格と比較して約4倍、規格H. 264/AVCと比較して約2倍の圧縮性能を有するとされている。デジタルHDTV(High Definition Television)放送受信機や、HDTV信号を撮影可能なデジタルビデオカメラ等における画像サイズの大画面化に伴って、動画像符号化装

置や動画像復号装置には更に高い処理性能が求められており、H E V C規格は、これらの要求を満足するものと期待されている。

[0028] 一方、近年、高精細H D (High Definition)の画素サイズ(1 9 2 0画素×1 0 8 0画素)の約4 倍の4 0 9 6画素×2 1 6 0画素または3 8 4 0画素×2 1 6 0画素の大きさの表示装置を有する4 K T Vが、注目されている。例えば、日本においては、2 0 1 4年7月から4 Kテレビ放送を開始するとの総務省の方針が発表されている。このように、4 K T Vの表示装置の表示画面に相当する1枚のフレーム(ピクチャー)の動画像信号の符号化または復号を実行する動画像符号化装置または動画像復号装置にも、高い処理性能が要求される。

[0029] 図1 0は、本発明に先立って本発明者等によって検討された現行規格H. 2 6 4とH E V C規格との選択された方式に準拠して動画像入力信号の符号化によって符号化ビットストリームを生成することが可能な動画像符号化装置1の構成を示す図である。

[0030] 図1 0に示した動画像符号化装置1は、パディング処理部1 0 0と減算器1 0 1と周波数変換部1 0 2と量子化部1 0 3と逆量子化部1 0 4と逆周波数変換部1 0 5と加算器1 0 6と可変長符号化部1 1 4とビデオバッファ1 1 5によって構成される。更に動画像符号化装置1は、フィルタユニット1 0 7とフレームメモリ1 0 8と動きベクトル検出部1 0 9と動き補償部1 1 0とバッファメモリ1 1 1とイントラ予測部1 1 2とセクタ部1 1 3によって構成される。

[0031] 動画像信号V Sは、パディング処理部1 0 0の入力端子に供給され、パディング処理部1 0 0は必要に応じてパディング処理を実行する。すなわち、上記特許文献2に記載されたように、動画像符号化装置1に供給される動画像信号V Sの横および縦のサイズが符号化ブロックサイズの整数倍でない場合には、パディング処理後の動画像信号の横および縦のサイズが符号化ブロックサイズの整数倍となるよう、パディング処理部1 0 0はパディング処理を実行するものである。

[0032] 図 1 1 は、図 1 0 に示した本発明に先立って本発明者等によって検討された動画像符号化装置 1 のパディング処理部 1 0 0 におけるパディング処理を説明する図である。

[0033] 図 1 1 では、図 1 0 に示した動画像符号化装置 1 が H E V C 規格に準拠して動画像信号 V S の符号化処理を実行する場合を示している。すなわち、この場合の符号化ブロックサイズは、H E V C 規格により定義されたコーディングユニット C U である。従って、このコーディングユニット C U は、6 4 × 6 4 画素からなる最大コーディングユニット (L C U) である場合と、最大コーディングユニット (L C U) の分割で生成されたものである場合とがある。

[0034] 図 1 1 に示すように動画像符号化装置 1 に供給される動画像信号 V S の横および縦のサイズが、符号化ブロックサイズであるコーディングユニット C U の整数倍となっていない。従って、パディング処理部 1 0 0 は、パディング処理後の動画像信号の横および縦のサイズが符号化ブロックサイズの整数倍となるようにパディング処理を実行する。すなわち、図 1 1 に示すように、動画像信号 V S の右横方向と縦下方向とに、パディング処理部 1 0 0 のパディング処理によって、パディング処理データ P D が追加されている。パディング処理データ P D は、例えば、動画像信号 V S とパディング処理データ P D との境界近傍の動画像信号 V S の画素値自体もしくは画素値の平均値をコピーすることなどによって、形成することが可能である。その結果、パディング処理後の動画像信号の横および縦のサイズが符号化ブロックサイズの整数倍となるように、動画像信号 V S にパディング処理データ P D が追加されるので、図 1 0 に示す動画像符号化装置 1 による動画像符号化処理に際して、動画像信号の不連続性によって発生する高周波成分を低減することが可能となる。従って、高周波成分の低減によって、可変長符号化部 1 1 4 から生成される圧縮ビデオ符号化ビットストリーム C V B S の符号量の低減が可能となる。

[0035] 尚、図 1 1 に示すパディング処理部 1 0 0 のパディング処理後の動画像信

号VSは、動画像復号装置(Decoder)によって表示される必要がある。それに対して、図11に示したパディング処理部100のパディング処理後のパディング処理データPDは、動画像復号装置(Decoder)による表示の必要性が無いものである。

[0036] また図10に示した動画像符号化装置1が現行規格H. 264に準拠して動画像信号VSの符号化処理を実行する場合は、符号化ブロックサイズは、マクロブロック(MB)となる。このマクロブロック(MB)は、輝度成分で16画素×16画素のサイズを有するものである。この場合に、パディング処理部100は、パディング処理後の動画像信号の横および縦のサイズがマクロブロック(MB)サイズの整数倍となるようにパディング処理を実行するものである。

[0037] 図10に示すように、パディング処理部100のパディング処理後の追加動画像信号VS+PDは、減算器101の一方の入力端子と、動きベクトル検出部109の一方の入力端子と、イントラ予測部112の一方の入力端子とに供給される。

[0038] 図10に図示されていないが、動画像の各ピクチャーのインター予測もしくはイントラ予測を示す予測モードが、図示しない符号化制御ユニットからセレクタ部113と可変長符号化部114に供給される。まずインター符号化される動画像信号VSのコーディングユニット(CU)は、減算器101の一方の入力端子に供給される。その一方、動きベクトル検出部109は、パディング処理部100からのパディング処理後の動画像信号VSとフレームメモリ108に格納された参照画像とに応答して、動きベクトルMVを生成する。そして、動き補償部110は、生成された動きベクトルMVとフレームメモリ108に格納された参照画像とに応答して、動き補償予測信号を生成する。その結果、動き補償部110からの動き補償予測信号が、セレクタ部113を介して減算部101で動画像信号VSから減算される。減算部101の減算出力信号である予測残差に関して、周波数変換部102と量子化部103とでそれぞれ周波数変換処理と量子化処理とが実行される。量子化

部 103 で量子化された周波数変換係数と、動きベクトル検出部 109 から生成された動きベクトル MV は、可変長符号化部 114 で可変長符号化処理され、ビデオバッファ 115 を介して圧縮ビデオ符号化ビットストリーム C V B S が生成される。その一方、量子化部 103 で量子化された周波数変換係数は、逆量子化部 104 と逆周波数変換部 105 と加算器 106 とフィルタユニット 107 とによって局部復号処理が実行され、局部復号処理結果が参照画像としてフレームメモリ 108 に格納される。このフィルタユニット 107 は、MPEG-4 AVC(H. 264)の規格に従って、ブロック歪みを低減するためのデブロッキングフィルタの機能を有するものである。また更にフィルタユニット 107 は、HEVC 規格に準拠するため、デブロッキングフィルタ処理の後にサンプルアダプティブオフセット(SAO)と呼ばれるフィルタ機能を有する。このフィルタ機能は、動画像符号化装置 1 の図示しない符号化制御ユニットの度数分布解析により決定される追加パラメータによって記述されるルックアップテーブルを使用することにより、原信号振幅を良好に再構築するものである。

- [0039] 動画像信号のイントラ符号化に関して、パディング処理部 100 からのパディング処理後の動画像信号 VS は、イントラ予測部 112 の一方の入力端子に供給される。バッファメモリ 111 には、イントラ予測によって符号化され、局部復号処理によって生成された参照画像が格納されているので、バッファメモリ 111 から読み出された参照画像が、イントラ予測部 112 の他方の入力端子に供給されている。従って、イントラ予測部 112 は、一方の入力端子に供給される動画像信号 VS のコーディングユニット(CU)をイントラ符号化する際に、バッファメモリ 111 から他方の入力端子に供給される符号化済みの参照画像に含まれる複数の近隣のコーディングユニット(CU)から最適なコーディングユニットを選択して、更に選択された最適なコーディングユニットの空間情報を生成する。その結果、このイントラ予測部 112 は、イントラ予測された最適なコーディングユニット(CU)と対応する空間的予測モードとを含んだイントラ予測情報をセクタ部 113 に供給す

るものである。

[0040] 以上説明したように、本発明に先立って本発明者等によって検討された、図10に示す動画像符号化装置1において、パディング処理部100は、パディング処理後の追加動画像信号 $VS + PD$ の横および縦のサイズが符号化ブロックサイズの整数倍となるよう、パディング処理を実行するものである。従って、動画像符号化装置1に供給される動画像信号 VS の横および縦のサイズが、符号化ブロックサイズの整数倍となっていない場合でも、パディング処理データ PD が追加されるので、動画像信号の不連続性によって発生する高周波成分を低減することが可能となる。従って、高周波成分の低減により、可変長符号化部114から生成される圧縮ビデオ符号化ビットストリーム $CVBS$ の符号量の低減が可能となる。

[0041] しかし、図10に示す動画像符号化装置1は、パディング処理部100のパディング処理によって、動画像信号の不連続性によって発生する高周波成分を低減して符号化ビットストリーム $CVBS$ の符号量の低減が可能となる。しかしながら、動画像信号 VS に追加されるパディング処理データ PD の分、符号化ビットストリーム $CVBS$ の符号量が増加するという問題が、本発明に先立った本発明者等による検討によって明らかにされた。

[0042] すなわち、動画像信号 VS に追加されるパディング処理データ PD は、上述したように、例えば動画像信号 VS とパディング処理データ PD との境界近傍の動画像信号 VS の画素値自体もしくは画素値の平均値をコピーすることによって形成される。その結果、パディング処理データ PD の画素値は、非ゼロ値となる。従って、パディング処理データ PD も符号化されるので、符号化ビットストリーム $CVBS$ には、動画像信号 VS とは異なるデータが含まれるので、符号化ビットストリーム $CVBS$ の符号量が増加することになる。

[0043] このような課題を解決するための手段等を以下に説明するが、その他の課題と新規な特徴は本明細書の記述及び添付図面から明らかになるであろう。

課題を解決するための手段

- [0044] 本願において開示される発明のうち代表的なものについて簡単に説明すれば下記のとおりである。
- [0045] すなわち、代表的な実施の形態による動画像符号化装置(1)は、符号化すべき動画像信号(VS)に関するシンタックスエレメントの動画像符号化処理を実行して符号化ビットストリーム(CVBS)を形成する。
- [0046] 前記動画像符号化処理に先行して、前記動画像信号(VS)にパディング処理データ(PD)が追加されるパディング処理(100)を前記動画像符号化装置(1)が実行する。
- [0047] 前記パディング処理により前記パディング処理データ(PD)が追加された追加動画像信号の横および縦のサイズは、前記動画像符号化処理の符号化ブロックサイズの整数倍に設定される。
- [0048] 前記シンタックスエレメントの符号化ブロックが、前記動画像信号(VS)と前記パディング処理データ(PD)とのいずれに属するかが前記動画像符号化装置(1)により判定される。
- [0049] 前記シンタックスエレメントの前記符号化ブロックが前記動画像信号に属すると判定される第1の場合には、第1の符号量を有する前記符号化ビットストリームが形成されるように、前記動画像符号化処理が制御される。
- [0050] 前記シンタックスエレメントの前記符号化ブロックが前記パディング処理データに属すると判定される第2の場合には、前記第1の符号量よりも小さな第2の符号量を有する前記符号化ビットストリームが形成されるように、前記動画像符号化処理が制御されることを特徴とする(図1参照)。

発明の効果

- [0051] 本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば下記の通りである。
- [0052] すなわち、本動画像符号化装置によれば、パディング処理に際して、動画像符号化装置から生成される符号化ビットストリームの符号量が増加するのを軽減することができる。

図面の簡単な説明

[0053] [図1]図1は、実施の形態1による動画像符号化装置1の構成を示す図である。

[図2]図2は、実施の形態1の動画像符号化装置1に含まれる量子化出力調整部116と量子化出力制御部117の動作を説明する図である。

[図3]図3は、実施の形態1の動画像符号化装置1に含まれる動きベクトル検出制御部118と動きベクトル検出部109の構成と動作とを説明する図である。

[図4]図4は、実施の形態1の動画像符号化装置1に含まれるイントラ予測制御部119とイントラ予測部112の構成と動作とを説明する図である。

[図5]図5は、実施の形態1の動画像符号化装置1に含まれる周波数変換制御部120の構成と動作とを説明する図である。

[図6]図6は、実施の形態1の動画像符号化装置1に含まれる量子化パラメータ制御部121の構成と動作とを説明する図である。

[図7]図7は、実施の形態1の動画像符号化装置1において、デブロッキングフィルタでの低消費電力の実現のためのフィルタユニット107とフィルタ制御部122との構成と動作とを説明する図である。

[図8]図8は、コーディングユニット(CU)が最大コーディングユニット(LCU)から適応的に分割される様子を示す図である。

[図9]図9は、スライスレベルもしくはタイルレベルの並列処理を実行する実施の形態2による動画像符号化装置の構成を示す図である。

[図10]図10は、本発明に先立って本発明者等によって検討された現行規格H.264とHEVC規格との選択された方式に準拠して動画像入力信号の符号化によって符号化ビットストリームを生成することが可能な動画像符号化装置1の構成を示す図である。

[図11]図11は、図10に示した本発明に先立って本発明者等によって検討された動画像符号化装置1のパディング処理部100におけるパディング処理を説明する図である。

発明を実施するための形態

[0054] 1. 実施の形態の概要

先ず、本願において開示される発明の代表的な実施の形態について概要を説明する。代表的な実施の形態についての概要説明で括弧を付して参照する図面中の参照符号は、それが付された構成要素の概念に含まれるものを例示するに過ぎない。

[0055] 〔1〕 代表的な実施の形態による動画像符号化装置(1)は、符号化すべき動画像信号(VS)に関するシンタックスエレメントの動画像符号化処理を実行することによって、符号化ビットストリーム(CVBS)を形成するものである(図1参照)。

[0056] 前記動画像符号化処理に先行して、前記動画像信号(VS)にパディング処理データ(PD)が追加されるパディング処理(100)を前記動画像符号化装置(1)が実行する。

[0057] 前記パディング処理により前記パディング処理データ(PD)が追加された追加動画像信号の横および縦のサイズは、前記動画像符号化処理の符号化ブロックサイズの整数倍に設定されるものである。

[0058] 前記動画像信号に関する前記シンタックスエレメントの符号化ブロックが、前記動画像信号(VS)と前記パディング処理データ(PD)とのいずれに属するかが前記動画像符号化装置(1)により判定される。

[0059] 前記動画像符号化装置の判定によって、前記動画像信号に関する前記シンタックスエレメントの前記符号化ブロックが前記動画像信号に属すると判定される第1の場合には、第1の符号量を有する前記符号化ビットストリームが形成されるように、前記第1の場合の判定によって前記動画像符号化処理が制御される。

[0060] 前記動画像符号化装置の他の判定によって、前記動画像信号に関する前記シンタックスエレメントの前記符号化ブロックが前記パディング処理データに属すると判定される第2の場合には、前記第1の符号量よりも小さな第2の符号量を有する前記符号化ビットストリームが形成されるように、前記第2の場合の判定によって前記動画像符号化処理が制御されることを特徴と

する。

- [0061] 前記実施の形態によれば、パディング処理に際して、動画像符号化装置から生成される符号化ビットストリームの符号量が増加するのを軽減することができる。
- [0062] 〔２〕好適な実施の形態では、前記〔１〕で規定した前記動画像符号化装置(１)は、パディング処理部と動きベクトル検出部と動き補償部と減算器と周波数変換部と量子化部と逆量子化部と逆周波数変換部とメモリ(１０８、１１１)とイントラ予測部とセクタ部と可変長符号化部とを具備する。
- [0063] 前記パディング処理部(１００)は、前記パディング処理を実行することによって前記追加動画像信号を生成して前記減算器(１０１)と前記動きベクトル検出部(１０９)と前記イントラ予測部(１１２)に供給する。
- [0064] 前記動きベクトル検出部(１０９)は、前記追加動画像信号と前記メモリ(１０８)に格納されたインター参照画像とから動きベクトル(MV)を生成する。
- [0065] 前記動き補償部(１１０)は、前記動きベクトル検出部(１０９)から生成される前記動きベクトル(MV)と前記メモリ(１０８)に格納された前記インター参照画像とに応答して動き補償予測信号を生成する。
- [0066] 前記イントラ予測部(１１２)は、前記追加動画像信号と前記メモリ(１１１)に格納されたイントラ参照画像とからイントラ予測信号を生成する。
- [0067] 前記セクタ部(１１３)は、前記動き補償部(１１０)から生成される前記動き補償予測信号と前記イントラ予測部(１１２)から生成される前記イントラ予測信号とから選択された選択予測信号を出力する。
- [0068] 前記減算器(１０１)の一方の入力端子には前記追加動画像信号が供給され、前記減算器(１０１)の他方の入力端子には前記セクタ部(１１３)から出力される前記選択予測信号が供給され、前記減算器(１０１)の出力端子から予測残差が生成される。
- [0069] 前記減算器(１０１)の前記出力端子から生成される前記予測残差に関し、前記周波数変換部(１０２)と前記量子化部(１０３)とでそれぞれ周波数変換処理と量子化処理とが実行される。

- [0070] 前記量子化部(103)で量子化处理された前記周波数変換部(102)の前記周波数変換処理の結果は、前記逆量子化部(104)と前記逆周波数変換部(105)とによって局部復号処理が実行され、前記局部復号処理の結果は前記インター参照画像および前記イントラ参照画像として前記メモリ(108、111)に格納される。
- [0071] 前記量子化部(103)で量子化处理された前記周波数変換部(102)の前記周波数変換処理の前記結果は前記可変長符号化部(114)により符号化处理され、前記可変長符号化部(114)から前記符号化ビットストリーム(CVBS)が生成される。
- [0072] 前記動画画像信号に関する前記シンタックスエレメントは、下記(A)乃至下記(D)の情報の少なくとも、いずれか1つである(図1参照)。
- [0073] (A). 前記量子化部(103)で量子化处理された前記周波数変換部(102)の前記周波数変換処理の情報、
- (B). 前記動きベクトルと前記動き補償予測信号とを使用して、インター予測によって符号化される符号化ブロックの情報、
- (C). 前記イントラ参照画像を使用してイントラ予測によって符号化される符号化ブロックの情報と、
- (D). 前記量子化部(103)で量子化处理される符号化ブロックの情報。
- [0074] [3] 他の好適な実施の形態では、前記[2]で規定した前記動画画像符号化装置(1)は、前記量子化部(103)の出力端子と前記可変長符号化部(114)の入力端子および前記逆量子化部(104)の入力端子との間に接続された量子化出力調整部(116)と、前記量子化出力調整部(116)に接続された量子化出力制御部(117)とを更に具備する。
- [0075] 前記量子化出力制御部(117)は、前記動画画像信号に関する前記シンタックスエレメントである前記量子化部(103)で量子化处理された前記周波数変換部(102)の前記周波数変換処理の前記情報が、前記動画画像信号(VS)と前記パディング処理データ(PD)とのいずれに属するかを判定する。
- [0076] 前記量子化出力調整部(116)には、前記量子化部(103)の量子化处理

によって生成される量子化出力信号(201)と、前記量子化出力信号(201)より少ないデータ量を有する調整信号(200)と、前記量子化出力制御部(117)から生成される判定結果とが供給される。

[0077] 前記周波数変換処理の前記情報が前記動画像信号(VS)に属するとの前記量子化出力制御部(117)の判定結果に応答して、前記量子化出力調整部(116)は前記量子化部(103)から生成される前記量子化出力信号(201)を前記可変長符号化部(114)の前記入力端子と前記逆量子化部(104)の前記入力端子に供給する。

[0078] 前記周波数変換処理の前記情報が前記パディング処理データ(PD)に属するとの前記量子化出力制御部(117)の判定結果に応答して、前記量子化出力調整部(116)は前記調整信号(200)を前記可変長符号化部(114)の前記入力端子と前記逆量子化部(104)の前記入力端子に供給することを特徴とする(図1、図2参照)。

[0079] [4] 更に他の好適な実施の形態では、前記[2]で規定した前記動画像符号化装置(1)は、前記動きベクトル検出部(109)に接続された動きベクトル検出制御部(118)を更に具備する。

[0080] 前記動きベクトル検出部(109)は、動きベクトル探索部(1091)と予測ベクトル生成部(1092)と動きベクトルセクタ部(1093)とを含む。

[0081] 前記動きベクトル探索部(1091)は、前記追加動画像信号中に含まれてインター予測によって符号化される前記符号化ブロックに関して動きベクトル探索動作を実行して探索動きベクトル(MV)を生成する。

[0082] 前記予測ベクトル生成部(1092)は、前記追加動画像信号中に含まれてインター予測によって符号化される前記符号化ブロックに関して規格H.264または規格H.265で規定された動きベクトル予測方法を実行して予測ベクトル(PMV)を生成する。

[0083] 前記動きベクトル検出制御部(118)は、前記追加動画像信号中に含まれて前記動画像信号に関係する前記シンタックスエレメントであるインター予

測によって符号化される前記符号化ブロックが、前記動画像信号(V S)と前記パディング処理データ(P D)とのいずれに属するかを判定する。

[0084] 前記動きベクトルセクタ部(1 0 9 3)には、前記動きベクトル探索部(1 0 9 1)によって生成される前記探索動きベクトル(M V)と、前記予測ベクトル生成部(1 0 9 2)によって生成される前記予測ベクトル(P M V)と、前記動きベクトル検出制御部(1 1 8)から生成される判定結果とが供給される。

[0085] 前記インター予測によって符号化される前記符号化ブロックが前記動画像信号(V S)に属するとの前記動きベクトル検出制御部(1 1 8)の判定結果に応答して、前記動きベクトルセクタ部(1 0 9 3)は前記動きベクトル探索部(1 0 9 1)によって生成される前記探索動きベクトル(M V)を、前記動きベクトル(M V)として、前記動き補償部(1 1 0)に供給する。

[0086] 前記インター予測によって符号化される前記符号化ブロックが前記パディング処理データに属するとの前記動きベクトル検出制御部の判定結果に応答して、前記動きベクトルセクタ部は前記予測ベクトル生成部によって生成される前記予測ベクトル(P M V)を、前記動きベクトル(M V)として、前記動き補償部(1 1 0)に供給することを特徴とする(図 1、図 3 参照)。

[0087] [5] より好適な実施の形態では、前記[2]で規定した前記動画像符号化装置(1)は、前記イントラ予測部(1 1 2)に接続されたイントラ予測制御部(1 1 9)を更に具備する。

[0088] 前記イントラ予測部(1 1 2)は、イントラ予測方向決定部(1 1 2 1)と近傍予測方向生成部(1 1 2 2)と予測方向セクタ部(1 1 2 3)とイントラ予測処理部(1 1 2 4)とを含む。

[0089] 前記イントラ予測方向決定部(1 1 2 1)は、前記追加動画像信号中に含まれてイントラ予測によって符号化される前記符号化ブロックに関してイントラ予測動作を実行して予測方向(P D)を生成する。

[0090] 前記近傍予測方向生成部(1 1 2 2)は、前記追加動画像信号中に含まれてイントラ予測によって符号化される前記符号化ブロックに関して規格 H. 2 6 4 または規格 H. 2 6 5 で規定された近傍方向予測方法を実行して近傍予

測方向(NPD)を生成する。

- [0091] 前記イントラ予測制御部(119)は、前記追加動画画像信号中に含まれて前記動画画像信号に関係する前記シンタックスエレメントであるイントラ予測によって符号化される前記符号化ブロックが、前記動画画像信号(VS)と前記パディング処理データ(PD)とのいずれに属するかを判定する。
- [0092] 前記予測方向セクタ部(1123)には、前記イントラ予測方向決定部(1121)によって生成される前記予測方向(PD)と、前記近傍予測方向生成部(1122)によって生成される前記近傍予測方向(NPD)と、前記イントラ予測制御部(119)から生成される判定結果とが供給される。
- [0093] 前記イントラ予測によって符号化される前記符号化ブロックが前記動画画像信号(VS)に属するとの前記イントラ予測制御部(119)の判定結果に応答して、前記予測方向セクタ部(1123)は前記イントラ予測方向決定部(1121)によって生成される前記予測方向(PD)を、前記イントラ予測処理部(1124)に供給する。
- [0094] 前記イントラ予測処理部(1124)は、前記イントラ予測方向決定部(1121)によって生成される前記予測方向(PD)と前記メモリ(111)に格納されたイントラ参照画像から、前記セクタ部(113)に供給される前記イントラ予測信号を生成する。
- [0095] 前記イントラ予測によって符号化される前記符号化ブロックが前記パディング処理データ(PD)に属するとの前記イントラ予測制御部(119)の判定結果に応答して、前記予測方向セクタ部(1123)は前記近傍予測方向生成部(1122)によって生成される前記近傍予測方向(NPD)を、前記イントラ予測処理部(1124)に供給する。
- [0096] 前記イントラ予測処理部(1124)は、前記予測方向セクタ部(1123)は前記近傍予測方向生成部(1122)によって生成される前記近傍予測方向(NPD)と前記メモリ(111)に格納されたイントラ参照画像から、前記セクタ部(113)に供給される前記イントラ予測信号を生成することを特徴とする(図1、図4参照)。

- [0097] 〔６〕他のより好適な実施の形態では、前記〔３〕で規定した前記動画像符号化装置(１)は、前記周波数変換部(１０２)に接続された周波数変換制御部(１２０)を更に具備する。
- [0098] 前記周波数変換制御部(１２０)は、前記周波数変換部(１０２)で実行される前記周波数変換処理のための周波数変換サイズ(ＴＳ)を設定する。
- [0099] 前記周波数変換制御部(１２０)によって設定される前記周波数変換サイズに応答して、前記周波数変換部で実行される前記周波数変換処理によって処理される符号化ブロックが前記動画像信号と前記パディング処理データとを同時に含まないように、前記周波数変換部(１０２)での前記符号化ブロックのパーティション動作が決定されることを特徴とする(図１、図５参照)。
- [0100] 〔７〕更に他のより好適な実施の形態では、前記〔６〕で規定した前記動画像符号化装置(１)では、前記周波数変換制御部(１２０)は、周波数変換サイズ決定部(１２０１)と非クロスオーバー周波数変換サイズ決定部(１２０２)と領域判定部(１２０３)と周波数変換サイズセクタ部(１２０４)とを含む。
- [0101] 前記周波数変換サイズ決定部(１２０１)は、規格Ｈ．２６４または規格Ｈ．２６５で規定された複数の種類の周波数変換サイズ(ＴＳ)の候補から１つの選択周波数変換サイズ(ＴＳ)を選択して前記周波数変換サイズセクタ部(１２０４)の一方の入力端子に供給する。
- [0102] 前記領域判定部(１２０３)は、前記１つの選択周波数変換サイズ(ＴＳ)を有する符号化ブロックが前記動画像信号と前記パディング処理データとの境界をクロスオーバーするか否かを判定する。
- [0103] 前記非クロスオーバー周波数変換サイズ決定部(１２０２)は、前記周波数変換処理によって処理される符号化ブロックが前記動画像信号と前記パディング処理データとの前記境界をクロスオーバーしないような非クロスオーバー周波数変換サイズ(ＮＴＳ)を生成して前記周波数変換サイズセクタ部(１２０４)の他方の入力端子に供給する。
- [0104] 前記１つの選択周波数変換サイズを有する前記符号化ブロックが前記境界

をクロスオーバーしないとの前記領域判定部(1203)の判定結果に応答して、前記周波数変換サイズセクタ部(1204)は前記1つの選択周波数変換サイズを前記周波数変換処理のための前記周波数変換サイズ(TS)として前記周波数変換部(102)に供給する。

[0105] 前記1つの選択周波数変換サイズを有する前記符号化ブロックが前記境界をクロスオーバーするとの前記領域判定部の判定結果に応答して、前記周波数変換サイズセクタ部は前記非クロスオーバー周波数変換サイズを前記周波数変換処理のための前記周波数変換サイズとして前記周波数変換部に供給することを特徴とする(図1、図5参照)。

[0106] [8] 別のより好適な実施の形態では、前記[2]で規定した前記動画像符号化装置(1)は、前記量子化部(103)に接続された量子化パラメータ制御部(121)を更に具備する。

[0107] 前記量子化パラメータ制御部(121)は、量子化パラメータ生成部(1211)と量子化パラメータレジスタ部(1212)と領域判定部(1213)と量子化パラメータセクタ部(1214)とを含む。

[0108] 前記量子化パラメータ生成部(1211)は、前記可変長符号化部(114)から生成される前記符号化ビットストリーム(CVBS)の符号量に対応する量子化パラメータ(QP)を生成して前記量子化パラメータセクタ部(1214)の一方の入力端子と前記量子化パラメータレジスタ部(1212)の入力端子とに供給する。

[0109] 前記量子化パラメータレジスタ部(1212)の出力端子に生成される前記量子化パラメータ(QP)は、前記量子化パラメータセクタ部(1214)の他方の入力端子に供給される。

[0110] 前記領域判定部(1213)は、前記動画像信号に関する前記シンタックスエレメントである前記量子化部(103)で量子化処理される符号化ブロックが、前記動画像信号(VS)と前記パディング処理データ(PD)とのいずれに属するかを判定する。

[0111] 前記量子化部(103)で量子化処理される前記符号化ブロックが前記動画

像信号(V S)に属するとの前記領域判定部(1 2 1 3)の判定結果に応答して、前記量子化パラメータセクタ部(1 2 1 4)は前記量子化パラメータ生成部(1 2 1 1)から前記一方の入力端子に供給される前記量子化パラメータ(Q P)を前記量子化部(1 0 3)に供給する。

[0112] 前記量子化部で量子化処理される前記符号化ブロックが前記パディング処理データ(P D)に属するとの前記領域判定部の判定結果に応答して、前記量子化パラメータセクタ部は前記量子化パラメータレジスタ部(1 2 1 2)の前記出力端子から前記他方の入力端子に供給される前記量子化パラメータ(Q P)を前記量子化部(1 0 3)に供給することを特徴とする(図1、図6参照)。

[0113] [9] 更に別のより好適な実施の形態では、前記[2]乃至前記[8]のいずれかで規定した前記動画像符号化装置(1)は、前記メモリ(1 0 8)に接続されたフィルタユニット(1 0 7)と、フィルタ制御部(1 2 2)とを更に具備する。

[0114] 前記フィルタユニット(1 0 7)は、前記逆量子化部(1 0 4)と前記逆周波数変換部(1 0 5)によって実行される前記局部復号処理の前記結果に関してデブロッキングフィルタ処理を実行して、前記デブロッキングフィルタ処理の結果を前記メモリ(1 0 8)に格納するものである。

[0115] 前記フィルタ制御部(1 2 2)は、前記フィルタユニット(1 0 7)による前記デブロッキングフィルタ処理が実行される前記局部復号処理の前記結果が前記動画像信号(V S)と前記パディング処理データ(P D)とのいずれに属するかを判定する。

[0116] 前記フィルタユニット(1 0 7)による前記デブロッキングフィルタ処理が実行される前記局部復号処理の前記結果が前記動画像信号(V S)に属するとの前記フィルタ制御部(1 2 2)の判定結果に応答して、前記フィルタユニット(1 0 7)による前記デブロッキングフィルタ処理が実行される。

[0117] 前記フィルタユニット(1 0 7)による前記デブロッキングフィルタ処理が実行される前記局部復号処理の前記結果が前記パディング処理データ(P D)に属するとの前記フィルタ制御部(1 2 2)の判定結果に応答して、前記フィ

ルタユニット(107)による前記デブロッキングフィルタ処理の実行が停止されることを特徴とする(図1、図7参照)。

[0118] [10] 具体的な実施の形態では、前記[2]乃至前記[8]のいずれかで規定した前記動画像符号化装置(1)で、前記動きベクトル検出部と前記動き補償部と前記減算器と前記周波数変換部と前記量子化部と前記逆量子化部と前記逆周波数変換部と前記イントラ予測部と前記セクタ部と前記可変長符号化部とは、半導体集積回路の1個の半導体チップに集積化される(図1参照)。

[0119] [11] 他の具体的な実施の形態では、前記[2]乃至前記[8]のいずれかで規定した前記動画像符号化装置(1)では、前記動画像符号化処理の前記符号化ブロックサイズは、16画素×16画素のサイズを有するマクロブロックと64画素×64画素のサイズを有する最大コーディングユニットから形成可能なコーディングユニットとのいずれかである(図1参照)。

[0120] [12] 更に他の具体的な実施の形態では、前記[2]乃至前記[8]のいずれかで規定した前記動画像符号化装置(1)は、規格H.264と規格H.265とから任意に選択された方式に準拠して前記動画像信号(VS)の動画像符号化処理を実行して、前記符号化ビットストリーム(CVBS)を形成することを特徴とする(図1参照)。

[0121] [13] 他のより具体的な実施の形態では、前記[2]乃至前記[8]のいずれかで規定した前記動画像符号化装置は、画像分割部(301)と複数の動画像符号化処理部(1A、1B、1C、1D)とを含む。

[0122] 前記画像分割部(301)は、前記動画像信号(VS)を分割することによって複数の分割動画像信号を生成する。

[0123] 前記画像分割部によって生成された前記複数の分割動画像信号は、前記複数の動画像符号化処理部(1A、1B、1C、1D)によって並列処理されるものである。

[0124] 前記複数の動画像符号化処理部(1A、1B、1C、1D)の各動画像符号化処理部は、前記動きベクトル検出部と前記動き補償部と前記減算器と前記

周波数変換部と前記量子化部と前記逆量子化部と前記逆周波数変換部と前記イントラ予測部と前記セクタ部と前記可変長符号化部を含むことを特徴とする(図9参照)。

[0125] [14] 最も具体的な実施の形態では、前記[13]で規定した前記動画像符号化装置では、前記画像分割部(301)と前記複数の動画像符号化処理部(1A、1B、1C、1D)とは、半導体集積回路の1個の半導体チップに集積化されたことを特徴とする(図9参照)。

[0126] [15] 別の観点による実施の形態は、符号化すべき動画像信号(VS)に関するシンタックスエレメントの動画像符号化処理を実行することによって、符号化ビットストリーム(CVBS)を形成する動画像符号化装置(1)の動作方法である(図1参照)。

[0127] 前記動画像符号化処理に先行して、前記動画像信号(VS)にパディング処理データ(PD)が追加されるパディング処理(100)を前記動画像符号化装置(1)が実行する。

[0128] 前記パディング処理により前記パディング処理データ(PD)が追加された追加動画像信号の横および縦のサイズは、前記動画像符号化処理の符号化ブロックサイズの整数倍に設定されるものである。

[0129] 前記動画像信号に関する前記シンタックスエレメントの符号化ブロックが、前記動画像信号(VS)と前記パディング処理データ(PD)とのいずれに属するかが前記動画像符号化装置(1)により判定される。

[0130] 前記動画像符号化装置の判定によって、前記動画像信号に関する前記シンタックスエレメントの前記符号化ブロックが前記動画像信号に属すると判定される第1の場合には、第1の符号量を有する前記符号化ビットストリームが形成されるように、前記第1の場合の判定によって前記動画像符号化処理が制御される。

[0131] 前記動画像符号化装置の他の判定によって、前記動画像信号に関する前記シンタックスエレメントの前記符号化ブロックが前記パディング処理データに属すると判定される第2の場合には、前記第1の符号量よりも小さな第

2の符号量を有する前記符号化ビットストリームが形成されるように、前記第2の場合の判定によって前記動画像符号化処理が制御されることを特徴とする。

[0132] 前記実施の形態によれば、パディング処理に際して、動画像符号化装置から生成される符号化ビットストリームの符号量の増加を軽減することができる。

[0133] 2. 実施の形態の詳細

実施の形態について更に詳述する。なお、発明を実施するための形態を説明するための全図において、前記の図と同一の機能を有する要素には同一の符号を付して、その繰り返しの説明を省略する。

[0134] [実施の形態1]

《動画像符号化装置の構成》

図1は、実施の形態1による動画像符号化装置1の構成を示す図である。

[0135] 実施の形態1による動画像符号化装置1も、図10に示した動画像符号化装置1と同様に、現行規格H. 264とHEVC規格のうち選択されたいずれかの方式に準拠して動画像入力信号の符号化によって符号化ビットストリームを生成することが可能なものである。

[0136] 実施の形態1の動画像符号化装置1は、パディング処理部100と減算器101と周波数変換部102と量子化部103と逆量子化部104と逆周波数変換部105と加算器106と可変長符号化部114とビデオバッファ115によって構成される。更に動画像符号化装置1は、フィルタユニット107とフレームメモリ108と動きベクトル検出部109と動き補償部110とバッファメモリ111とイントラ予測部112とセクタ部113によって構成される。

[0137] 更に、実施の形態1の動画像符号化装置1は、上述した課題を解決するために、図10に示した動画像符号化装置1に含まれていない量子化出力調整部116と量子化出力制御部117と動きベクトル検出制御部118とイントラ予測制御部119と周波数変換制御部120と量子化パラメータ制御部

121とによって構成される。また更に、実施の形態1の動画像符号化装置1は、低消費電力の実現のためにフィルタユニット107のデブロッキングフィルタを制御するフィルタ制御部122を含むものである。

[0138] 《動画像符号化装置の概略》

実施の形態1による動画像符号化装置1の概略は、下記の通りである。

[0139] すなわち、実施の形態1による動画像符号化装置1は、符号化すべき動画像信号VSに関するシンタックスエレメントの動画像符号化処理を実行することによって、符号化ビットストリームCVBSを形成するものである。

[0140] 前記動画像符号化処理に先行して、前記動画像信号VSにパディング処理データPDが追加されるパディング処理を前記動画像符号化装置1が実行する。

[0141] 前記パディング処理により前記パディング処理データPDが追加された追加動画像信号の横および縦のサイズは、前記動画像符号化処理の符号化ブロックサイズの整数倍に設定されるものである。

[0142] 前記動画像信号VSに関する前記シンタックスエレメントの符号化ブロックが、前記動画像信号VSと前記パディング処理データPDとのいずれに属するかが前記動画像符号化装置1により判定される。

[0143] 前記動画像符号化装置1の判定によって、前記動画像信号VSに関する前記シンタックスエレメントの前記符号化ブロックが前記動画像信号VSに属すると判定される第1の場合には、第1の符号量を有する前記符号化ビットストリームCVBSが形成されるように前記第1の場合の判定によって前記動画像符号化処理が制御される。

[0144] 前記動画像符号化装置1の他の判定によって、前記動画像信号VSに関する前記シンタックスエレメントの前記符号化ブロックが前記パディング処理データPDに属すると判定される第2の場合には、前記第1の符号量よりも小さな第2の符号量を有する前記符号化ビットストリームCVBSが形成されるように前記第2の場合の判定によって前記動画像符号化処理が制御される。

- [0145] 実施の形態 1 による動画像符号化装置 1 において、符号化すべき動画像信号 V S に関するシンタックスエレメントの第 1 の例は、量子化部 1 0 3 で量子化処理された周波数変換部 1 0 2 の周波数変換処理の情報である。
- [0146] 更に符号化すべき動画像信号 V S に関するシンタックスエレメントの第 2 の例は、動きベクトルと動き補償予測信号を使用してインター予測によって符号化される符号化ブロックの情報である。
- [0147] 更に符号化すべき動画像信号 V S に関するシンタックスエレメントの第 3 の例は、イントラ参照画像を使用してイントラ予測によって符号化される符号化ブロックの情報である。
- [0148] 更に符号化すべき動画像信号 V S に関するシンタックスエレメントの第 4 の例は、量子化部 1 0 3 で量子化処理される符号化ブロックの情報である。
- [0149] 上述した第 1 の例においては、量子化出力調整部 1 1 6 の入力端子には、量子化部 1 0 3 で量子化処理された周波数変換部 1 0 2 の周波数変換処理の情報が供給されている。
- [0150] 上述した第 2 の例においては、動きベクトル検出部 1 0 9 から形成される動きベクトル M V を使用して動き補償部 1 1 0 がインター符号化する符号化ブロックが動画像信号 V S とパディング処理データ P D のいずれか一方のみを含むように、動きベクトル検出部 1 0 9 での符号化ブロックのパーティション動作が動きベクトル検出部 1 0 9 自身によって制御される。
- [0151] 上述した第 3 の例において、イントラ予測方向を使用してイントラ予測部 1 1 2 がイントラ符号化する符号化ブロックが動画像信号 V S とパディング処理データ P D とのいずれか一方のみを含むように、イントラ予測部 1 1 2 での符号化ブロックのパーティション動作がイントラ予測部 1 1 2 自身によって制御される。
- [0152] 上述した第 4 の例において、量子化部 1 0 3 が周波数変換部 1 0 2 の周波数変換係数を量子化する際に、符号化ブロックである周波数変換係数が動画像信号 V S とパディング処理データ P D とのいずれか一方のみを含むように

、量子化部 103 での符号化ブロックのパーティション動作が量子化部 103 自身により制御される。

[0153] 実施の形態 1 による動画像符号化装置 1 において、上述した第 1 の例から第 4 の例までのうちの少なくとも 1 つが選択され実行されることによって、パディング処理に際して、符号化ビットストリーム CVBS の符号量が増加するのを軽減することが可能となる。

[0154] 更に、実施の形態 1 による動画像符号化装置 1 において、上述した第 1 の例から第 4 の例までのうちの少なくとも複数を選択され実行されることによって、パディング処理に際して、符号化ビットストリーム CVBS の符号量が増加するのを更に軽減することが可能となる。

[0155] 更に、実施の形態 1 による動画像符号化装置 1 において、上述した第 1 の例から第 4 の例までの全てが選択され実行されることによって、パディング処理に際して、符号化ビットストリーム CVBS の符号量が増加するのを大幅に軽減することが可能となる。

[0156] また、上述した第 1 の例から第 4 の例の少なくとも 1 つが選択され実行される際に、フィルタユニット 107 によってデブロッキングフィルタ処理される符号化ブロックである局部復号処理結果が動画像信号 VS とパディング処理データ PD とのいずれか一方のみを含むように、フィルタユニット 107 での符号化ブロックのパーティション動作がフィルタユニット 107 自身により制御される。

[0157] 《動画像符号化装置の詳細》

以下に、実施の形態 1 による動画像符号化装置 1 の詳細を説明する。

[0158] 《量子化出力調整部および量子化出力制御部》

図 2 は、実施の形態 1 の動画像符号化装置 1 に含まれる量子化出力調整部 116 と量子化出力制御部 117 の動作を説明する図である。

[0159] 図 1 で説明したように、パディング処理データ PD が追加された動画像信号 VS のコーディングユニット(CU)が減算器 101 の一方の入力端子に供給され、動き補償部 110 からの動き補償予測信号またはイントラ予測部 1

2からのイントラ予測情報が、セクタ部113を経由して減算器101の他方の入力端子に供給されることにより、減算器101の出力端子から予測残差が生成される。減算部101の減算出力信号である予測残差に関して、周波数変換部102と量子化部103とでそれぞれ周波数変換処理と量子化処理とが実行される。

[0160] 従って、図2に示したように、量子化部103の出力端子からは、周波数変換部102の量子化された周波数変換係数201が生成される。周波数変換部102は、小数を含まない整数のみの変換係数を出力する整数ベースの離散コサイン変換(DCT: Discrete Cosine Transform)または離散サイン変換(DST: Discrete Sine Transform)を実行する。従って、図2に示した周波数変換係数201は、3個の整数の非ゼロ係数(“5”、“-1”、“2”)と13個のゼロ係数(“0”)とを含んでいる。この周波数変換係数201は、セクタSELによって構成された量子化出力調整部116の一方の入力端子に供給される。

[0161] 一方、小さな符号量を有する符号化ビットストリームCVBSが可変長符号化部114から生成されるように、セクタSELによって構成された量子化出力調整部116の他方の入力端子には、16個のゼロ係数(“0”)を含む調整周波数変換係数200が供給される。

[0162] 更に図2に示したように、セクタSELによって構成された量子化出力調整部116の選択制御端子には、量子化出力制御部117の出力端子が接続されている。

[0163] 減算器101の一方の入力端子に供給されるコーディングユニット(CU)の横および縦の画素サイズを示すサイズ情報Size__Infが、量子化出力制御部117の一方の入力端子に供給される一方、減算器101の一方の入力端子に供給されるコーディングユニット(CU)の位置情報Position__Infが、量子化出力制御部117の他方の入力端子に供給される。この位置情報Position__Infは、コーディングユニット(CU)の左上のラスタースキャン開始アドレス(X, Y)である。

[0164] 図8は、コーディングユニット(CU)が最大コーディングユニット(LCU)から適応的に分割される様子を示す図である。従って、最大コーディングユニット(LCU)の左上のラスタースキャン開始アドレスと最大コーディングユニット(LCU)の内部のコーディングユニット(CU)の左上のラスタースキャン開始アドレスとの少なくともいずれかが、位置情報Position__Infとして量子化出力制御部117に供給される。

[0165] このように、量子化出力制御部117に、コーディングユニット(CU)のサイズ情報Size__Infと位置情報Position__Infとが供給され、コーディングユニット(CU)が動画像信号VSとパディング処理データPDとのいずれに属するかが判定される。

[0166] 量子化出力制御部117によってコーディングユニット(CU)が動画像信号VSに属すると判定される場合には、例えばハイレベル“1”の選択出力信号が量子化出力制御部117の出力端子から生成される。その結果、量子化出力調整部116は、量子化出力制御部117の出力端子から生成されるハイレベル“1”の選択出力信号に応答して、その一方の入力端子に供給される、3個の非ゼロ係数と13個のゼロ係数とを含む周波数変換係数201を選択して、その出力端子に出力する。従って、量子化出力調整部116の出力端子に出力される3個の非ゼロ係数と13個のゼロ係数とを含む周波数変換係数201は、可変長符号化部114の入力端子と逆量子化部104の入力端子に供給される。その結果、この周波数変換係数201に応答して、可変長符号化部114は第1の符号量として比較的大きな符号量を有する符号化ビットストリームCVBSを形成するものである。従って、この場合には、符号化ビットストリームCVBSが供給される動画像復号装置(Video Decoder)は、動画像信号VSを高画質で再生することが可能となるものである。

[0167] 一方、量子化出力制御部117によってコーディングユニット(CU)がパディング処理データPDに属すると判定される場合には、例えばローレベル“0”の選択出力信号が量子化出力制御部117の出力端子から生成される

。その結果、量子化出力調整部 116 は、量子化出力制御部 117 の出力端子から生成されるローレベル “0” の選択出力信号に応答して、その他方の入力端子に供給される 16 個のゼロ係数を含む調整周波数変換係数 200 を選択して、その出力端子に出力する。従って、量子化出力調整部 116 の出力端子に出力される、16 個のゼロ係数を含む調整周波数変換係数 200 は、可変長符号化部 114 の入力端子と逆量子化部 104 の入力端子に供給される。その結果、この調整周波数変換係数 200 に応答して、可変長符号化部 114 は第 1 の符号量よりも小さな第 2 の符号量を有する符号化ビットストリーム CVBS を形成するものである。従って、この場合には、パディング処理部 100 のパディング処理により、符号化ビットストリーム CVBS の符号量が増大するのを軽減することが可能とされる。符号化ビットストリーム CVBS が不揮発性メモリや DVD 等のように一定のビデオ記憶容量を有する記録ディスクに蓄積される場合には、節約分、録画時間を長くできるか、もしくは節約分、高画質化することが可能となる。

[0168] 更に、実施の形態 1 の動画像符号化装置 1 では、図 1 および図 2 に示すように、量子化出力調整部 116 の出力端子に出力される周波数変換係数 201 もしくは調整周波数変換係数 200 は、可変長符号化部 114 の入力端子と逆量子化部 104 の入力端子に供給される。従って、逆量子化部 104 と逆周波数変換部 105 と加算器 106 とフィルタユニット 107 とフレームメモリ 108 とによって実行される局部復号処理結果と符号化ビットストリーム CVBS が供給される動画像復号装置 (Video Decoder) の再生画像との間のミスマッチの発生を防止することが可能となる。もし、このミスマッチが発生すると、フレームメモリ 108 に格納される局部復号処理結果に誤差が蓄積されるので、次のコーディングユニット (CU) の符号化処理に際して、減算部 101 の減算出力信号である予測残差にも誤差が発生するので、動画像符号化装置 1 の符号化処理の精度が低下するという問題が発生する。

[0169] 尚、実施の形態 1 の動画像符号化装置 1 は、図 1 に示すように、量子化出力調整部 116 は、量子化部 103 の出力端子と可変長符号化部 114 の入

力端子および逆量子化部 104 の入力端子との間に接続されている。他の実施の形態では、量子化出力調整部 116 を 2 個使用して、第 1 の量子化出力調整部 116 は量子化部 103 の出力端子と可変長符号化部 114 の入力端子の間に接続して、第 2 の量子化出力調整部 116 は量子化部 103 の出力端子と逆量子化部 104 の入力端子の間に接続することも可能である。尚、単一の量子化出力制御部 117 が第 1 の量子化出力調整部 116 と第 2 の量子化出力調整部 116 を共通に制御して、コーディングユニット(CU)が動画信号VSとパディング処理データPDとのいずれに属するかを判定することが可能である。この他の実施の形態においても、パディング処理部 100 のパディング処理により符号化ビットストリームCVBSの符号量が増大するのを軽減することが可能とされて、上述した局部復号処理結果と動画復号装置の再生画像との間のミスマッチの発生を防止することが可能となる。

[0170] 尚、実施の形態 1 の動画符号化装置 1 が、現行規格 H. 264 に準拠して動画入力信号の符号化によって符号化ビットストリームCVBSを生成する場合には、上述したコーディングユニット(CU)の代わりに、輝度成分で 16 画素×16 画素のサイズを有するマクロブロック(MB)が処理されるものである。このマクロブロック(MB)が動画信号VSとパディング処理データPDとのいずれに属するかが判定されることによって、量子化出力調整部 116 の出力端子から周波数変換係数 201 と調整周波数変換係数 200 とのいずれかが出力されるものである。

[0171] 《動きベクトル検出制御部および動きベクトル検出部》

図 3 は、実施の形態 1 の動画符号化装置 1 に含まれる動きベクトル検出制御部 118 と動きベクトル検出部 109 の構成と動作とを説明する図である。

[0172] 図 3 に示すように、動きベクトル検出部 109 は、動きベクトル探索部 1091 と予測ベクトル生成部 1092 と動きベクトルセクタ部 1093 によって構成される。

- [0173] 動きベクトル探索部 1091 は、MPEG-2、MPEG-4 の規格で一般的な動きベクトル探索動作を実行することによって動きベクトルMVを生成して、生成される動きベクトルMVは動きベクトルセクタ部 1093 の一方の入力端子に供給される。動きベクトル探索部 1091 によって実行される一般的な動きベクトル探索動作は、インター予測により符号化されるコーディングユニット(CU)の近傍のコーディングユニット(CU)の動きベクトルMVを参考にしてインター予測により符号化されるコーディングユニット(CU)の動きベクトルMVが探索されて生成される。
- [0174] 予測ベクトル生成部 1092 は、現行規格H. 264 とHEVC規格で規定された予測方法を実行して予測ベクトルPMVを生成して、生成される予測ベクトルPMVは動きベクトルセクタ部 1093 の他方の入力端子に供給される。
- [0175] 現行規格H. 264 で規定された予測方法では、インター予測によって符号化されるマクロブロック(MB)の近傍の3個のマクロブロック(MB)の3個の動きベクトルのメディアン値が、インター予測によって符号化されるマクロブロック(MB)を符号化する際に使用する予測ベクトルPMVとされる。この予測値は動画像符号化装置と動画像復号装置との間で一意に決定された方法であるので、両装置間で予測値を指定するための符号伝送は実行されない。
- [0176] HEVC規格で規定された予測方法では、インター予測により符号化されるコーディングユニット(CU)に関して予測値となる可能性のある動きベクトルの候補リストが作成され、リストに含まれる動きベクトルの中から符号化側によって最適な予測候補が選択され、最適な予測候補のインデックスを符号化して復号側に伝達する手法が採用される。この方法によって、最も予測差分の小さくなる予測値としての予測ベクトルPMVを選択することによって、動きベクトルMVを符号化することが可能となる。
- [0177] 図3に示すように、動きベクトル検出制御部 118 の一方の入力端子には、インター予測によって符号化されるマクロブロック(MB)またはコーディ

ングユニット(CU)の横および縦の画素サイズを示すサイズ情報Size__Infが供給される。その一方、動きベクトル検出制御部118の他方の入力端子には、インター予測によって符号化されるマクロブロック(MB)またはコーディングユニット(CU)の位置情報Position__Infが供給されるものである。この位置情報Position__Infは、マクロブロック(MB)またはコーディングユニット(CU)の左上のラスタースキャン開始アドレス(X, Y)である。

[0178] このように、動きベクトル検出制御部118に、マクロブロック(MB)もしくはコーディングユニット(CU)のサイズ情報Size__Infと位置情報Position__Infとが供給され、マクロブロック(MB)もしくはコーディングユニット(CU)が動画像信号VSとパディング処理データPDとのいずれに属するかが判定される。

[0179] 動きベクトル検出制御部118によってインター予測により符号化されるマクロブロック(MB)またはコーディングユニット(CU)が動画像信号VSに属すると判定される場合には、例えばハイレベル“1”の選択出力信号が動きベクトル検出制御部118の出力端子から生成される。従って、動きベクトルセクタ部1093は、動きベクトル検出制御部118の出力端子から生成されるハイレベル“1”の選択出力信号に応答して、その一方の入力端子に動きベクトル探索部1091から供給される動きベクトルMVを選択してその出力端子に出力する。その結果、動きベクトル検出部109の動きベクトル探索部1091から生成される動きベクトルMVが、動きベクトルセクタ部1093を経由して、動き補償部110に供給される。従って、動きベクトル検出部109の動きベクトル探索部1091から生成された動きベクトルMVとフレームメモリ108に格納された参照画像とに応答して、動き補償部110は動き補償予測信号を生成する。このインター予測の場合には、動きベクトル検出部109の動きベクトルセクタ部1093から生成される動きベクトルMVと動きベクトル検出部109の予測ベクトル生成部1092から生成される予測ベクトルPMVとの差分(MV-PMV)で

ある差分ベクトル(MVD : Motion Vector Difference)を、可変長符号化部 114 が符号化する。この差分ベクトル(MVD)の可変長符号化部 114 による符号化情報が符号化ビットストリームCVBSに含まれるので、符号化ビットストリームCVBSが供給される動画像復号装置は、動画像信号VSに関する差分ベクトル(MVD)の情報の復号により、動画像信号VSを再生することが可能となる。このように動画像信号VSのインター予測の場合には、この差分ベクトル(MVD)に応答して、可変長符号化部 114 は第 1 の符号量として比較的大きな符号量を有する符号化ビットストリームCVBSを形成するものである。その結果、比較的大きな符号量を有する符号化ビットストリームCVBSが供給される動画像復号装置は、動画像信号VSを高画質で再生することが可能となるものである。

[0180] それと反対に、動きベクトル検出制御部 118 によってインター予測により符号化されるマクロブロック(MB)またはコーディングユニット(CU)がパディング処理データPDに属すると判定される場合には、例えばローレベル“0”の選択出力信号が動きベクトル検出制御部 118 の出力端子から生成される。その結果、動きベクトルセクタ部 1093 は生成されたローレベル“0”の選択出力信号に応答して、その他方の入力端子に動きベクトル検出部 109 の予測ベクトル生成部 1092 から供給される予測ベクトルPMVを選択してその出力端子に出力する。従って、パディング処理データPDのインター予測の場合には、予測ベクトル生成部 1092 から生成される予測ベクトルPMVが動きベクトル検出部 109 の動きベクトルセクタ部 1093 から出力されるようになる。従って、この場合には、動きベクトル検出部 109 の動きベクトルセクタ部 1093 から生成される動きベクトルMVとしての予測ベクトルPMVと動きベクトル検出部 109 の予測ベクトル生成部 1092 から生成される予測ベクトルPMVの差分(MV - PMV)である差分ベクトル(MVD)は、実質的にゼロの値となる。この実質的にゼロの値を有する差分ベクトル(MVD)を、可変長符号化部 114 が符号化する。その結果、この実質的にゼロの値を有する差分ベクトル(MVD)に応答

して、可変長符号化部 114 は第 1 の符号量よりも小さな第 2 の符号量を有する符号化ビットストリーム CVBS を形成する。符号化ビットストリーム CVBS の情報のうちで、可変長符号化部 114 により符号化されるパディング処理データ PD の情報は、動画像復号装置で再生される動画像信号 VS の画質に大きな影響を与えるものではない。従って、この場合には、パディング処理部 100 のパディング処理により符号化ビットストリーム CVBS の符号量が増大するのを軽減することが可能とされる。符号化ビットストリーム CVBS が一定のビデオ記憶容量を有する記録ディスクに蓄積される場合には、節約分、録画時間を長くできるか、もしくは節約分、高画質化することが可能となる。

[0181] 《イントラ予測制御部およびイントラ予測部》

図 4 は、実施の形態 1 の動画像符号化装置 1 に含まれるイントラ予測制御部 119 とイントラ予測部 112 の構成と動作とを説明する図である。

[0182] 図 4 に示すように、イントラ予測部 112 は、イントラ予測方向決定部 1121 と近傍予測方向生成部 1122 と予測方向セクタ部 1123 とイントラ予測処理部 1124 によって構成される。

[0183] イントラ予測方向決定部 1121 は M P E G - 4、H. 264、H. 265 の規格で一般的なイントラ予測動作を実行することによって予測方向 PD を生成して、生成される予測方向 PD は予測方向セクタ部 1123 の一方の入力端子に供給される。イントラ予測方向決定部 1121 によって実行される一般的なイントラ予測動作は、次の通りである。すなわち、M P E G - 4 では、水平方向と垂直方向との 2 方向の予測方向 PD である。また、H. 264 では上記非特許文献 1 に記載された 9 個の方向の予測方向 PD であり、更に H E V C 規格では、上記非特許文献 2 に記載された 34 個のモードの予測方向 PD である。

[0184] 近傍予測方向生成部 1122 は、図 3 で説明した予測ベクトル生成部 1092 と同様に、現行規格 H. 264 と H E V C 規格で規定された予測方法を実行して近傍予測方向 NPD を生成して、生成される近傍予測方向 NPD は

予測方向セクタ部 1 1 2 3 の他方の入力端子に供給される。

[0185] 図 4 に示したように、イントラ予測制御部 1 1 9 の一方の入力端子には、イントラ予測によって符号化されるマクロブロック(MB)またはコーディングユニット(CU)の横および縦の画素サイズを示すサイズ情報 *Size__Inf* が供給される。その一方、イントラ予測制御部 1 1 9 の他方の入力端子には、イントラ予測によって符号化されるマクロブロック(MB)またはコーディングユニット(CU)の位置情報 *Position__Inf* が供給されるものである。この位置情報 *Position__Inf* は、マクロブロック(MB)またはコーディングユニット(CU)の左上のラスタースキャン開始アドレス(X, Y)である。

[0186] このように、イントラ予測制御部 1 1 9 に、マクロブロック(MB)もしくはコーディングユニット(CU)のサイズ情報 *Size__Inf* と位置情報 *Position__Inf* とが供給され、マクロブロック(MB)またはコーディングユニット(CU)が動画像信号 *VS* とパディング処理データ *PD* とのいずれに属するかが判定される。

[0187] イントラ予測制御部 1 1 9 によってイントラ予測により符号化されるマクロブロック(MB)またはコーディングユニット(CU)が動画像信号 *VS* に属すると判定される場合には、例えばハイレベル “1” の選択出力信号がイントラ予測制御部 1 1 9 の出力端子から生成される。従って、予測方向セクタ部 1 1 2 3 は、イントラ予測制御部 1 1 9 の出力端子から生成されるハイレベル “1” の選択出力信号に応答して、その一方の入力端子にイントラ予測方向決定部 1 1 2 1 から供給される予測方向 *PD* を選択し、その出力端子に出力する。その結果、イントラ予測方向決定部 1 1 2 1 から生成される予測方向 *PD* が、予測方向セクタ部 1 1 2 3 を経由してイントラ予測処理部 1 1 2 4 に供給される。イントラ予測処理部 1 1 2 4 には、パディング処理部 1 0 0 からパディング処理データ *PD* が追加された動画像信号 *VS* のコーディングユニット(CU)とバッファメモリ 1 1 1 からイントラ符号化済みの参照画像が供給される。従って、イントラ予測処理部 1 1 2 4 は予測方向 *P*

Dとコーディングユニット(CU)とイントラ符号化済みの参照画像とを使用して、イントラ予測された最適なコーディングユニット(CU)をセクタ部113に供給する。このイントラ予測の場合には、イントラ予測部112の予測方向セクタ部1123から生成される予測方向PDとイントラ予測部112の近傍予測方向生成部1122から生成される近傍予測方向NPDとの差分($PD - NPD$)である差分予測方向(PDD: Prediction Direction Difference)を、可変長符号化部114が符号化する。この差分予測方向(PDD)の可変長符号化部114による符号化情報が符号化ビットストリームCVBSに含まれるので、符号化ビットストリームCVBSが供給される動画像復号装置は、動画像信号VSに関する差分予測方向(PDD)の情報の復号により、動画像信号VSを再生することが可能となる。このように動画像信号VSのイントラ予測の場合には、この差分予測方向(PDD)に応答して、可変長符号化部114は第1の符号量として比較的大きな符号量を有する符号化ビットストリームCVBSを形成するものである。その結果、比較的大きな符号量を有する符号化ビットストリームCVBSが供給される動画像復号装置は、動画像信号VSを高画質で再生することが可能となるものである。

[0188] それと反対に、イントラ予測制御部119によってイントラ予測で符号化されるマクロブロック(MB)もしくはコーディングユニット(CU)がパディング処理データPDに属すると判定される場合には、例えば、ローレベル“0”の選択出力信号がイントラ予測制御部119の出力端子から生成される。従って、予測方向セクタ部1123は生成されたローレベル“0”の選択出力信号に応答して、その他方の入力端子にイントラ予測制御部119の近傍予測方向生成部1122から供給される近傍予測方向NPDを選択してその出力端子に出力する。従って、パディング処理データPDのイントラ予測の場合には、近傍予測方向生成部1122から生成される近傍予測方向NPDがイントラ予測部112の予測方向セクタ部1123から出力されるようになる。従って、この場合には、イントラ予測部112の予測方向セクタ部1123から生成される予測方向PDとしての近傍予測方向NPDとイ

ントラ予測部 1 1 2 の近傍予測方向生成部 1 1 2 2 から生成される近傍予測方向 NPD の差分 ($PD - NPD$) である差分予測方向 (DDD) は、実質的にゼロの値となる。この実質的にゼロの値を有する差分予測方向 (DDD) を、可変長符号化部 1 1 4 が符号化するものである。その結果、この実質的にゼロの値を有する差分予測方向 (DDD) に応答して、可変長符号化部 1 1 4 は第 1 の符号量よりも小さな第 2 の符号量を有する符号化ビットストリーム $CVBS$ を形成する。符号化ビットストリーム $CVBS$ の情報のうちで、可変長符号化部 1 1 4 により符号化されるパディング処理データ PD の情報は、動画像復号装置で再生される動画像信号 VS の画質に大きな影響を与えるものではない。従って、この場合には、パディング処理部 1 0 0 のパディング処理により符号化ビットストリーム $CVBS$ の符号量が増大するのを軽減することが可能となる。符号化ビットストリーム $CVBS$ が一定のビデオ記憶容量を有する記録ディスクに蓄積される場合には、節約分、録画時間を長くできるか、もしくは節約分、高画質化することが可能となる。

[0189] 《周波数変換制御部》

図 5 は、実施の形態 1 の動画像符号化装置 1 に含まれる周波数変換制御部 1 2 0 の構成と動作とを説明する図である。

[0190] 図 2 で説明した量子化出力調整部 1 1 6 と量子化出力制御部 1 1 7 による量子化された周波数変換係数の調整動作において、1 個のコーディングユニット (CU) が、図 1 1 に示すように動画像信号 VS の画素値とパディング処理データ PD の画素値とを同時に含む場合を想定する。動画像信号 VS の画素値とパディング処理データ PD の画素値とを同時に含む 1 個のコーディングユニット (CU) は、図 1 1 に示すように動画像信号 VS の領域とパディング処理データ PD の領域との間の境界に存在する。このように、動画像信号 VS の画素値とパディング処理データ PD の画素値とを同時に含む 1 個のコーディングユニット (CU) に関して、量子化出力調整部 1 1 6 は動画像信号 VS に属すると混在判定するように、量子化出力調整部 1 1 6 は動作する。従って、動画像信号 VS の画素値とパディング処理データ PD の画素値とを

同時に含む１個のコーディングユニット(CU)に関して、可変長符号化部１１４は大きな符号量を有する符号化ビットストリームCVBSを形成する。その結果、動画像信号VSの画素値とパディング処理データPDの画素値を同時に含む１個のコーディングユニット(CU)に含まれた動画像信号VSは、動画像復号装置(Video Decoder)によって高画質で再生されることが可能となる。更に、H. 264の場合には、動画像信号VSの画素値とパディング処理データPDの画素値とを同時に含んだ１個のマクロブロック(MB)に関しても、この１個のマクロブロック(MB)は動画像信号VSに属すると混在判定される必要がある。

[0191] このように、動画像信号VSの画素値とパディング処理データPDの画素値を同時に含む１個のマクロブロック(MB)もしくはコーディングユニット(CU)に関しても、この１個のマクロブロック(MB)またはコーディングユニット(CU)を動画像信号VSに属すると判定する必要があるのは、図３の動きベクトル検出制御部１１８と図４のイントラ予測制御部１１９でも同様である。これと同一の必要性は、図６を使用して以下に説明する量子化パラメータ制御部１２１、および図７を使用して以下に説明するフィルタ制御部１２２についても全く同様である。

[0192] しかし、図２の量子化出力制御部１１７と図３の動きベクトル検出制御部１１８と図４のイントラ予測制御部１１９と図６の量子化パラメータ制御部１２１とが上述した混在判定方法を実行すると、混在型の１個のコーディングユニット(CU)またはマクロブロック(MB)に含まれるパディング処理データPDに関しても、大きな符号量を有する符号化ビットストリームCVBSが形成される。その結果、図２の量子化出力制御部１１７と、図３の動きベクトル検出制御部１１８と、図４のイントラ予測制御部１１９と、図６の量子化パラメータ制御部１２１とによる符号量の増加軽減の効果が小さくなるという問題が、発生する可能性がある。また、図７のフィルタ制御部１２２が上述した混在判定方法を実行すると、混在型の１個のコーディングユニット(CU)またはマクロブロック(MB)に含まれるパディング処理データP

Dに関しても、フィルタユニット107のデブロッキングフィルタの機能が活性化されるので、低消費電力化の効果が小さくなるという問題が、発生する可能性がある。

[0193] 図5に示した周波数変換制御部120は、実施の形態1の動画像符号化装置1に含まれた周波数変換部102における周波数変換処理において、1個のコーディングユニット(CU)が動画像信号VSの画素値とパディング処理データPDの画素値を同時に含まないように、パーティション動作を実行するものである。すなわち、周波数変換部102でのコーディングユニット(CU)のパーティション動作によって、1個のコーディングユニット(CU)が動画像信号VSの画素値とパディング処理データPDの画素値とのいずれか一方のみを含むものとなる。言い換えると、1個のコーディングユニット(CU)は、動画像信号VSとパディング処理データPDとの境界をクロスオーバーしなくなるものである。更に言い換えると、1個のコーディングユニット(CU)の境界は、動画像信号VSとパディング処理データPDとの境界に一致するようになる。

[0194] 周波数変換制御部120は、図5に示すように、周波数変換サイズ決定部1201と非クロスオーバー周波数変換サイズ決定部1202と領域判定部1203と周波数変換サイズセクタ部1204によって構成される。

[0195] H.264の規格では、輝度成分で16画素×16画素のサイズを有する1個のマクロブロック(MB)の周波数変換に際して、8画素×8画素のサイズと4画素×4画素のサイズの2種類の周波数変換サイズが使用可能とされている。

[0196] HEVC規格では、輝度成分で64画素×64画素のサイズを有する1個の最大コーディングユニット(LCU)から分割が可能である1個のコーディングユニット(CU)の周波数変換に際して、32画素×32画素のサイズと16画素×16画素のサイズと8画素×8画素のサイズと4画素×4画素のサイズの4種類の周波数変換サイズが使用可能とされている。

[0197] 図5に示した周波数変換制御部120の周波数変換サイズ決定部1201

は、H. 264の規格の2種類の周波数変換サイズまたはHEVC規格の4種類の周波数変換サイズから1つの周波数変換サイズTSを選択して、この1つの周波数変換サイズTSを周波数変換サイズセクタ部1204の一方の入力端子に供給する。この1つの周波数変換サイズTSは、例えば動き補償部110から動き補償予測信号が生成されるタイミング、またはイントラ予測部112からイントラ予測信号が生成されるタイミングで決定される。すなわち、動き補償予測信号またはイントラ予測信号の画像信号の画素値が単調に変化する部分では、周波数変換サイズ決定部1201により周波数変換サイズTSは比較的大きなサイズに選択される。それに対して、動き補償予測信号またはイントラ予測信号の画像信号の画素値が複雑に変化する部分では、周波数変換サイズ決定部1201により周波数変換サイズTSは比較的小さなサイズに選択される。更に、周波数変換サイズ決定部1201は、1個のマクロブロック(MB)もしくは1個のコーディングユニット(CU)の周波数変換サイズTSを決定すると同時に、そのサイズ情報Size__Infと位置情報Position__Infとを決定する。

- [0198] このサイズ情報Size__Infと位置情報Position__Infが、領域判定部1203に供給される。領域判定部1203は、このサイズ情報Size__Infと位置情報Position__Infとを有する1個のマクロブロック(MB)または1個のコーディングユニット(CU)が動画像信号VSとパディング処理データPDとの境界をクロスオーバーするか否かを判定する。領域判定部1203の判定結果が「NO」の場合には、領域判定部1203はハイレベル“1”の選択出力信号を生成して、周波数変換サイズセクタ部1204の選択制御信号に供給する。周波数変換サイズセクタ部1204は、領域判定部1203の出力端子から生成されるハイレベル“1”の選択出力信号に応答して、その一方の入力端子に周波数変換サイズ決定部1201から供給される周波数変換サイズTSを選択してその出力端子に出力する。その結果、実施の形態1の動画像符号化装置1に含まれる周波数変換部102は、この周波数変換サイズTSに従って1個のコーディン

グユニット(CU)もしくは1個のマクロブロック(MB)1の周波数変換処理を実行する。それに対して、領域判定部1203の判定結果が「YES」の場合には、領域判定部1203はローレベル“0”の選択出力信号を生成して、周波数変換サイズセクタ部1204の選択制御信号に供給する。従って、周波数変換サイズセクタ部1204は、領域判定部1203の出力端子から生成されるローレベル“0”の選択出力信号に応答して、その他方の入力端子に非クロスオーバー周波数変換サイズ決定部1202から供給される非クロスオーバー周波数変換サイズNTSを選択してその出力端子に出力する。非クロスオーバー周波数変換サイズ決定部1202は、周波数変換サイズ決定部1201から供給される1個のマクロブロック(MB)もしくは1個のコーディングユニット(CU)のサイズ情報Size__Infと位置情報Position__Infに응答して、非クロスオーバー周波数変換サイズNTSを生成して周波数変換サイズセクタ部1204の他方の入力端子に供給している。その結果、実施の形態1の動画像符号化装置1に含まれる周波数変換部102は、非クロスオーバー周波数変換サイズ決定部1202により生成されるこの非クロスオーバー周波数変換サイズTSに従って、1個のコーディングユニット(CU)もしくは1個のマクロブロック(MB)1の周波数変換処理を実行するものである。

[0199] 《量子化パラメータ制御部》

図6は、実施の形態1の動画像符号化装置1に含まれる量子化パラメータ制御部121の構成と動作とを説明する図である。

[0200] 図6に示すように、量子化パラメータ制御部121は、量子化パラメータ生成部1211と量子化パラメータレジスタ部1212と領域判定部1213と量子化パラメータセクタ部1214によって構成される。

[0201] 一方、実施の形態1における動画像符号化装置1に含まれた可変長符号化部114から生成される圧縮ビデオ符号化ビットストリームCVBSの符号量が過大となることを防止するために、ビットレート制御が量子化部103の量子化処理で使用される量子化パラメータQPを調整することにより実行

される。

[0202] すなわち、量子化部 103 に接続された量子化パラメータ制御部 121 は、ビットレート制御のための量子化パラメータ QP の調整制御を実行するものである。従って、量子化パラメータ生成部 1211 は、例えば可変長符号化部 114 の出力に接続されたビデオバッファ 115 のデータ充足度等から、可変長符号化部 114 から生成される圧縮ビデオ符号化ビットストリーム CVBS の符号量を把握する。符号量が大きい場合には、量子化パラメータ生成部 1211 は、量子化パラメータ QP を大きな値に設定する。従って、大きな値の量子化パラメータ QP に応答して、量子化部 103 は量子化される周波数変換係数のビット数を減少するので、圧縮ビデオ符号化ビットストリーム CVBS の符号量が過大となることを防止することが可能となる。それに対して符号量が小さな場合には、量子化パラメータ生成部 1211 は、量子化パラメータ QP を小さな値に設定するものである。その結果、小さな値の量子化パラメータ QP に応答して、量子化部 103 は量子化される周波数変換係数のビット数を増加するので、圧縮ビデオ符号化ビットストリーム CVBS の符号量を増加でき、高画質の圧縮ビデオ符号化ビットストリーム CVBS を生成することが可能となる。

[0203] ところで、実施の形態 1 の動画像符号化装置 1 では、可変長符号化部 114 は、量子化部 103 の量子化パラメータ QP の時間的な変化分である差分量子化パラメータ (QPD : Quantization Parameter Difference) を、シンタックスエレメントとして符号化するものである。その結果、差分量子化パラメータ (QPD) のシンタックスエレメントが可変長符号化部 114 から生成される圧縮ビデオ符号化ビットストリーム CVBS に含まれるので、動画像復号装置 (Decoder) も差分量子化パラメータ (QPD) を使用して正確な動画像復号処理動作を実行することが可能となる。

[0204] 一方、量子化部 103 は量子化される情報のうち、動画像信号 VS の画素値は動画像復号装置における高画質の動画像復号動作に必要なのであるに対して、パディング処理データ PD の情報の画素値は動画像復号装置で再生され

る動画像信号V Sの画質に大きな影響を与えるものではない。

[0205] 従って、図6に示した実施の形態1による量子化パラメータ制御部121は、量子化部103によって量子化処理されるマクロブロック(MB)またはコーディングユニット(CU)が動画像信号V Sとパディング処理データP Dとのいずれに属するかを判定するための領域判定部1213を含んでいる。この領域判定部1213には、量子化部103により量子化処理されるマクロブロック(MB)またはコーディングユニット(CU)のサイズ情報Size__Infと位置情報Position__Infとが供給されている。

[0206] 量子化部103によって量子化処理されるマクロブロック(MB)またはコーディングユニット(CU)が動画像信号V Sに属すると判定される場合には、例えばハイレベル“1”の選択出力信号が領域判定部1213の出力端子から生成される。その結果、量子化パラメータセクタ部1214は、領域判定部1213の出力端子から生成されるハイレベル“1”の選択出力信号に応答して、その一方の入力端子に量子化パラメータ生成部1211から供給される量子化パラメータQ Pを選択してその出力端子に出力する。従って、この量子化パラメータQ Pに従って、量子化部103は、動画像信号V Sに属するマクロブロック(MB)もしくはコーディングユニット(CU)の周波数変換部102による周波数変換係数に関して量子化処理を実行するものである。この場合は、量子化パラメータ制御部121の量子化パラメータセクタ部1214から生成される量子化パラメータQ Pと量子化パラメータレジスタ部1212に格納されて量子化パラメータレジスタ部1212から生成される直前の量子化パラメータP Q Pの差分($Q P - P Q P$)である差分量子化パラメータ(Q P D)を、可変長符号化部114が符号化するものである。この差分量子化パラメータ(Q P D)の可変長符号化部114による符号化情報が符号化ビットストリームC V B Sに含まれ、符号化ビットストリームC V B Sが供給される動画像復号装置は動画像信号V Sに関する差分量子化パラメータ(Q P D)の情報の復号により、動画像信号V Sを再生することが可能となる。このように動画像信号V Sの量子化処理の場合は、この差分量

量子化パラメータ(QPD)に応答して、可変長符号化部114は第1の符号量として比較的大きな符号量を有する符号化ビットストリームCVBSを形成するものである。その結果、比較的大きな符号量を有する符号化ビットストリームCVBSが供給される動画復号装置は、動画信号VSを高画質で再生することが可能となるものである。

[0207] それと反対に、量子化部103により量子化処理されるマクロブロック(MB)またはコーディングユニット(CU)がパディング処理データPDに属すると判定される場合は、ローレベル“0”の選択出力信号が領域判定部1213の出力端子から生成される。その結果、量子化パラメータセクタ部1214は、領域判定部1213の出力端子から生成されるローレベル“0”の選択出力信号に応答して、その他方の入力端子に量子化パラメータレジスタ部1212から供給される直前の量子化パラメータPQPを選択してその出力端子に出力する。その結果、この直前の量子化パラメータPQPに従って、量子化部103は、パディング処理データPDに属するマクロブロック(MB)もしくはコーディングユニット(CU)の周波数変換部102による周波数変換係数に関して量子化処理を実行するものである。この場合は、量子化パラメータ制御部121の量子化パラメータセクタ部1214から生成される量子化パラメータQPと量子化パラメータレジスタ部1212に格納されて予測ベクトル生成部1092から生成される直前の量子化パラメータPQPの差分($QP - PQP$)である差分量子化パラメータ(QPD)は、実質的にゼロの値となる。この実質的にゼロの値を有する差分量子化パラメータ(QPD)を、可変長符号化部114が符号化する。その結果、この実質的にゼロの値を有する差分量子化パラメータ(QPD)に応答して、可変長符号化部114は第1の符号量よりも小さな第2の符号量を有する符号化ビットストリームCVBSを形成する。符号化ビットストリームCVBSの情報のうちで、可変長符号化部114によって符号化されるパディング処理データPDの情報は、動画復号装置で再生される動画信号VSの画質に大きな影響を与えるものではない。その結果、この場合には、パディング処理部100の

ディング処理により符号化ビットストリームCVBSの符号量が増大するのを軽減することが可能とされる。符号化ビットストリームCVBSが一定のビデオ記憶容量を有する記録ディスクに蓄積される場合は、節約分、録画時間を長くできるか、もしくは節約分、高画質化することが可能となる。

[0208] 《フィルタユニットとフィルタ制御部》

図7は、実施の形態1の動画像符号化装置1において、デブロッキングフィルタでの低消費電力の実現のためのフィルタユニット107とフィルタ制御部122との構成と動作とを説明する図である。

[0209] 上述したように、実施の形態1の動画像符号化装置1に含まれたフィルタユニット107は、H. 264の規格に従って、ブロック歪みを低減するためのデブロッキングフィルタの機能を有するものである。一方、逆量子化部104と逆周波数変換部105と加算器106とによる局部復号処理結果は、フィルタユニット107のデブロッキングフィルタの機能でフィルタ処理されるものである。しかし、フィルタユニット107のデブロッキングフィルタの機能でフィルタ処理される情報も、動画像信号VSに属する場合とパディング処理データPDに属する場合とがある。

[0210] 動画像信号VSに属する局部復号処理結果が、フィルタユニット107のデブロッキングフィルタの機能でフィルタ処理されることによって、フレームメモリ108に格納されてイントラ予測に使用される参照画像のブロック歪みを低減することが可能となる。しかし、パディング処理データPDに属する局部復号処理結果がフィルタユニット107でフィルタ処理されても、フレームメモリ108に格納されてイントラ予測に使用される参照画像のブロック歪みを低減することは不可能である。

[0211] 従って、図7に示した実施の形態1によるフィルタユニット107とフィルタ制御部122は、加算器106からフィルタユニット107に供給されるデブロッキングフィルタ処理対象情報が動画像信号VSに属する場合には、この情報のデブロッキングフィルタ処理を実行するものである。しかしながら、図7に示した実施の形態1によるフィルタユニット107とフィルタ

制御部 122 は、加算器 106 からフィルタユニット 107 に供給されるデブロッキングフィルタ処理対象情報がパディング処理データ PD に属する場合には、この情報のデブロッキングフィルタ処理の実行を停止するものである。

[0212] すなわち、図 7 に示したフィルタ制御部 122 には、加算器 106 からフィルタユニット 107 に供給されるデブロッキングフィルタ処理対象情報のサイズ情報 *Size__Inf* と位置情報 *Position__Inf* とが供給されている。

[0213] デブロッキングフィルタ処理対象情報が動画像信号 VS に属するとフィルタ制御部 122 によって判定される場合には、例えばハイレベル “1” の動作選択信号がフィルタ制御部 122 の出力端子から生成される。従って、フィルタユニット 107 のデブロッキングフィルタの機能は、フィルタ制御部 122 の出力端子から生成されるハイレベル “1” の動作出力信号に応答して活性化される。その結果、フィルタユニット 107 のデブロッキングフィルタの機能は、動画像信号 VS に属する情報のデブロッキングフィルタ処理を実行する。

[0214] デブロッキングフィルタ処理対象情報がパディング処理データ PD に属するとフィルタ制御部 122 によって判定される場合には、例えばローレベル “1” の非動作選択信号がフィルタ制御部 122 の出力端子から生成される。従って、フィルタユニット 107 のデブロッキングフィルタの機能は、フィルタ制御部 122 の出力端子から生成されるローレベル “1” の非動作選択信号に応答して非活性化される。その結果、フィルタユニット 107 のデブロッキングフィルタの機能は、パディング処理データ PD に属する情報のデブロッキングフィルタ処理の実行を停止するものである。このようにして、図 7 に示した実施の形態 1 によるフィルタユニット 107 とフィルタ制御部 122 とによれば、デブロッキングフィルタの消費電力を低減することが可能となる。

[0215] 《動画像符号化装置の半導体集積回路》

実施の形態１の動画像符号化装置１の大部分は、フレームメモリ１０８とバッファメモリ１１１とビデオバッファ１１５を除き、半導体集積回路の１個の半導体チップ内に集積化される。例えば、この半導体集積回路は、最先端半導体製造プロセスによって製造されるシステムＬＳＩもしくはシステムオンチップ（ＳＯＣ）と呼ばれる大規模半導体集積回路である。

[0216] すなわち、実施の形態１の動画像符号化装置１では、パディング処理部１００と減算器１０１と周波数変換部１０２と量子化部１０３と逆量子化部１０４と逆周波数変換部１０５と加算器１０６と可変長符号化部１１４は、半導体集積回路の１個の半導体チップに集積化される。更に、フィルタユニット１０７とフレームメモリ１０８と動きベクトル検出部１０９と動き補償部１１０とバッファメモリ１１１とイントラ予測部１１２とセクタ部１１３も、この１個の半導体チップに集積化される。また更に、量子化出力調整部１１６と量子化出力制御部１１７と動きベクトル検出制御部１１８とイントラ予測制御部１１９と周波数変換制御部１２０と量子化パラメータ制御部１２１とフィルタ制御部１２２も、同様に、この１個の半導体チップ内に集積化される。尚、フレームメモリ１０８とバッファメモリ１１１とビデオバッファ１１５は、この１個の半導体チップと別の同期型ダイナミックランダムアクセスメモリ（ＳＤＲＡＭ）の半導体チップに集積化される。

[0217] [実施の形態２]

《並列処理を実行する動画像符号化装置の構成》

図９は、スライスレベルもしくはタイルレベルの並列処理を実行する実施の形態２による動画像符号化装置の構成を示す図である。

[0218] 上記非特許文献１に記載されたように、スライスはピクチャーの他のスライスと独立にエンコードされデコードされるので、スライスは並列処理に使用できるものである。また上記非特許文献２に記載されたように、タイルは並列処理を可能とするものであり、ピクチャーを四角形の領域に分割することによってタイルが形成されるものである。

[0219] 図９に示すように、並列処理を実行する実施の形態２による動画像符号化

装置は、画像分割部 301 と画像構築部 302 と複数個の動画像符号化処理部 1A、1B、1C、1D……とフレームメモリ 108 とバッファメモリ 111 とによって構成されている。

[0220] 画像分割部 301 は動画像信号 VS が供給され、それを分割することによって複数個のスライスもしくは複数個のタイルを生成する。画像分割部 301 によって生成された複数個のスライスもしくは複数個のタイルは、複数個の動画像符号化処理部 1A、1B、1C、1D にそれぞれ供給される。

[0221] 複数個の動画像符号化処理部 1A、1B、1C、1D の各動画像符号化処理部は、実施の形態 1 の動画像符号化装置 1 と同様に構成されている。すなわち、各動画像符号化処理部は、パディング処理部 100 と減算器 101 と周波数変換部 102 と量子化部 103 と逆量子化部 104 と逆周波数変換部 105 と加算器 106 と可変長符号化部 114 とを含んでいる。更に、各動画像符号化処理部は、動きベクトル検出部 109 と動き補償部 110 とバッファメモリ 111 とイントラ予測部 112 とセクタ部 113 を含んでいる。また更に、各動画像符号化処理部は、量子化出力調整部 116 と量子化出力制御部 117 と動きベクトル検出制御部 118 とイントラ予測制御部 119 と周波数変換制御部 120 と量子化パラメータ制御部 121 とフィルタ制御部 122 とを含んでいる。

[0222] 複数個の動画像符号化処理部 1A、1B、1C、1D から生成される複数の動画像符号化処理結果は、画像構築部 302 に供給される。画像構築部 302 は、複数個の動画像符号化処理部 1A、1B、1C、1D の複数の動画像符号化処理結果から、圧縮ビデオ符号化ビットストリーム CVBS を生成する。

[0223] 複数個の動画像符号化処理部 1A、1B、1C、1D の動画像符号化処理動作は、実施の形態 1 の動画像符号化装置 1 のそれと全く同様であるので、説明を省略する。

[0224] 実施の形態 2 の動画像符号化装置の大部分は、フレームメモリ 108 とバッファメモリ 111 とビデオバッファ 115 を除き、半導体集積回路の 1 個

の半導体チップ内に集積化される。この半導体集積回路も、最先端半導体製造プロセスによって製造されるシステムＬＳＩまたはシステムオンチップ（ＳＯＣ）と呼ばれる大規模半導体集積回路である。

[0225] 以上、本発明者によってなされた発明を実施形態に基づいて具体的に説明したが、本発明はそれに限定されるものではなく、その要旨を逸脱しない範囲において種々変更可能であることは言うまでもない。

[0226] 例えば、本動画像符号化処理装置は、現行規格Ｈ．２６４とＨＥＶＣ規格の選択された方式に準拠して動画像入力信号の符号化によって符号化ビットストリームを生成することのみに限定されるものではない。

[0227] すなわち、本動画像符号化処理装置は、６４×６４画素のサイズの最大コーディングユニット（ＬＣＵ）を最大処理単位とするＨＥＶＣ規格だけでなく、６４×６４画素のサイズよりも大きなサイズの最大コーディングユニット（ＬＣＵ）を最大処理単位とする将来出現する規格に準拠した符号化ビットストリームを生成することに適用することも可能である。

[0228] 更に、図２の量子化出力制御部１１７と、図３の動きベクトル検出制御部１１８と、図４のイントラ予測制御部１１９と、図６の量子化パラメータ制御部１２１は、それぞれ図５の周波数変換制御部１２０と同様に、１個のコーディングユニット（ＣＵ）が動画像信号ＶＳの画素値とパディング処理データＰＤの画素値を同時に含まないように、パーティション動作を実行することが可能である。その結果、符号化ビットストリームＣＶＢＳの符号量を低減することが、可能となる。

[0229] また更に、図７のフィルタ制御部１２２も、図５の周波数変換制御部１２０と同様に、１個のコーディングユニット（ＣＵ）が動画像信号ＶＳの画素値とパディング処理データＰＤの画素値を同時に含まないように、パーティション動作を実行することが可能である。その結果、フィルタユニット１０７のデブロッキングフィルタの機能に関する消費電力化を低減することが可能となる。

産業上の利用可能性

[0230] 本発明は、パディング処理に際して、符号化ビットストリームの符号量が増加するのを軽減する動画像符号化装置およびその動作方法に広く適用することができる。

符号の説明

- [0231] 1…動画像符号化装置
- 1 0 0…パディング処理部
 - 1 0 1…減算器
 - 1 0 2…周波数変換部
 - 1 0 3…量子化部
 - 1 0 4…逆量子化部
 - 1 0 5…逆周波数変換部
 - 1 0 6…加算器
 - 1 0 7…フィルタユニット
 - 1 0 8…フレームメモリ
 - 1 0 9…動きベクトル検出部
 - 1 1 0…動き補償部
 - 1 1 1…バッファメモリ
 - 1 1 2…イントラ予測部
 - 1 1 3…セクタ部
 - 1 1 4…可変長符号化部
 - 1 1 5…ビデオバッファ
 - 1 1 6…量子化出力調整部
 - 1 1 7…量子化出力制御部
 - 1 1 8…動きベクトル検出制御部
 - 1 1 9…イントラ予測制御部
 - 1 2 0…周波数変換制御部
 - 1 2 1…量子化パラメータ制御部
 - 1 2 2…フィルタ制御部

請求の範囲

[請求項1]

符号化すべき動画像信号に関係するシンタックスエレメントの動画像符号化処理を実行することによって、符号化ビットストリームを形成する動画像符号化装置であって、

前記動画像符号化処理に先行して、前記動画像信号にパディング処理データが追加されるパディング処理を前記動画像符号化装置が実行して、

前記パディング処理により前記パディング処理データが追加された追加動画像信号の横および縦のサイズは、前記動画像符号化処理の符号化ブロックサイズの整数倍に設定されるものであり、

前記動画像信号に関係する前記シンタックスエレメントの符号化ブロックが、前記動画像信号と前記パディング処理データとのいずれに属するかが前記動画像符号化装置により判定され、

前記動画像符号化装置の判定によって、前記動画像信号に関係する前記シンタックスエレメントの前記符号化ブロックが前記動画像信号に属すると判定される第1の場合には、第1の符号量を有する前記符号化ビットストリームが形成されるように、前記第1の場合の判定によって前記動画像符号化処理が制御され、

前記動画像符号化装置の他の判定によって、前記動画像信号に関係する前記シンタックスエレメントの前記符号化ブロックが前記パディング処理データに属すると判定される第2の場合には、前記第1の符号量よりも小さな第2の符号量を有する前記符号化ビットストリームが形成されるように、前記第2の場合の判定によって前記動画像符号化処理が制御される

動画像符号化装置。

[請求項2]

請求項1において、

前記動画像符号化装置は、パディング処理部と動きベクトル検出部と動き補償部と減算器と周波数変換部と量子化部と逆量子化部と逆周

波数変換部とメモリとイントラ予測部とセクタ部と可変長符号化部とを具備して、

前記パディング処理部は、前記パディング処理を実行することによって前記追加動画像信号を生成して前記減算器と前記動きベクトル検出部と前記イントラ予測部に供給して、

前記動きベクトル検出部は、前記追加動画像信号と前記メモリに格納されたインター参照画像とから動きベクトルを生成して、

前記動き補償部は、前記動きベクトル検出部から生成される前記動きベクトルと前記メモリに格納された前記インター参照画像とにตอบสนองして動き補償予測信号を生成して、

前記イントラ予測部は、前記追加動画像信号と前記メモリに格納されたイントラ参照画像とからイントラ予測信号を生成して、

前記セクタ部は、前記動き補償部から生成される前記動き補償予測信号と前記イントラ予測部から生成される前記イントラ予測信号とから選択された選択予測信号を出力して、

前記減算器の一方の入力端子には前記追加動画像信号が供給され、前記減算器の他方の入力端子には前記セクタ部から出力される前記選択予測信号が供給され、前記減算器の出力端子から予測残差が生成され、

前記減算器の前記出力端子から生成される前記予測残差に関し、前記周波数変換部と前記量子化部とでそれぞれ周波数変換処理と量子化処理とが実行され、

前記量子化部で量子化処理された前記周波数変換部の前記周波数変換処理の結果は、前記逆量子化部と前記逆周波数変換部とによって局部復号処理が実行され、前記局部復号処理の結果は前記インター参照画像および前記イントラ参照画像として前記メモリに格納され、

前記量子化部で量子化処理された前記周波数変換部の前記周波数変換処理の前記結果は前記可変長符号化部により符号化処理され、前記

可変長符号化部から前記符号化ビットストリームが生成され、

前記動画像信号に関係する前記シンタックスエレメントは、下記(A)乃至(D)の情報、

(A). 前記量子化部で量子化処理された前記周波数変換部の前記周波数変換処理の情報、

(B). 前記動きベクトルと前記動き補償予測信号とを使用して、インター予測によって符号化される符号化ブロックの情報、

(C). 前記イントラ参照画像を使用してイントラ予測によって符号化される符号化ブロックの情報と、

(D). 前記量子化部で量子化処理される符号化ブロックの情報、の少なくとも、いずれか1つである動画像符号化装置。

[請求項3]

請求項2において、

前記動画像符号化装置は、前記量子化部の出力端子と前記可変長符号化部の入力端子および前記逆量子化部の入力端子との間に接続された量子化出力調整部と、前記量子化出力調整部に接続された量子化出力制御部とを更に具備して、

前記量子化出力制御部は、前記動画像信号に関係する前記シンタックスエレメントである前記量子化部で量子化処理された前記周波数変換部の前記周波数変換処理の前記情報が、前記動画像信号と前記パディング処理データとのいずれに属するかを判定して、

前記量子化出力調整部には、前記量子化部の量子化処理によって生成される量子化出力信号と、前記量子化出力信号より少ないデータ量を有する調整信号と、前記量子化出力制御部から生成される判定結果とが供給され、

前記周波数変換処理の前記情報が前記動画像信号に属するとの前記量子化出力制御部の判定結果に応答して、前記量子化出力調整部は前記量子化部から生成される前記量子化出力信号を前記可変長符号化部の前記入力端子と前記逆量子化部の前記入力端子に供給して、

前記周波数変換処理の前記情報が前記パディング処理データに属するとの前記量子化出力制御部の判定結果に応答して、前記量子化出力調整部は前記調整信号を前記可変長符号化部の前記入力端子と前記逆量子化部の前記入力端子に供給する
動画像符号化装置。

[請求項4]

請求項2において、

前記動画像符号化装置は、前記動きベクトル検出部に接続された動きベクトル検出制御部を更に具備して、

前記動きベクトル検出部は、動きベクトル探索部と予測ベクトル生成部と動きベクトルセクタ部とを含み、

前記動きベクトル探索部は、前記追加動画像信号中に含まれてインター予測によって符号化される前記符号化ブロックに関して動きベクトル探索動作を実行して探索動きベクトルを生成して、

前記予測ベクトル生成部は、前記追加動画像信号中に含まれてインター予測によって符号化される前記符号化ブロックに関して規格H. 264または規格H. 265で規定された動きベクトル予測方法を実行して予測ベクトルを生成して、

前記動きベクトル検出制御部は、前記追加動画像信号中に含まれて前記動画像信号に係る前記シンタックスエレメントであるインター予測によって符号化される前記符号化ブロックが、前記動画像信号と前記パディング処理データとのいずれに属するかを判定して、

前記動きベクトルセクタ部には、前記動きベクトル探索部によって生成される前記探索動きベクトルと、前記予測ベクトル生成部によって生成される前記予測ベクトルと、前記動きベクトル検出制御部から生成される判定結果とが供給され、

前記インター予測によって符号化される前記符号化ブロックが前記動画像信号に係るとの前記動きベクトル検出制御部の判定結果に応答して、前記動きベクトルセクタ部は前記動きベクトル探索部によ

って生成される前記探索動きベクトルを、前記動きベクトルとして、前記動き補償部に供給して、

前記インター予測によって符号化される前記符号化ブロックが前記パディング処理データに属するとの前記動きベクトル検出制御部の判定結果に応答して、前記動きベクトルセクタ部は前記予測ベクトル生成部によって生成される前記予測ベクトルを、前記動きベクトルとして、前記動き補償部に供給する
動画像符号化装置。

[請求項5]

請求項2において、

前記動画像符号化装置は、前記イントラ予測部に接続されたイントラ予測制御部を更に具備して、

前記イントラ予測部は、イントラ予測方向決定部と近傍予測方向生成部と予測方向セクタ部とイントラ予測処理部とを含み、

前記イントラ予測方向決定部は、前記追加動画像信号中に含まれてイントラ予測によって符号化される前記符号化ブロックに関してイントラ予測動作を実行して予測方向を生成して、

前記近傍予測方向生成部は、前記追加動画像信号中に含まれてイントラ予測によって符号化される前記符号化ブロックに関して規格H. 264または規格H. 265で規定された近傍方向予測方法を実行して近傍予測方向を生成して、

前記イントラ予測制御部は、前記追加動画像信号中に含まれて前記動画像信号に係る前記シンタックスエレメントであるイントラ予測によって符号化される前記符号化ブロックが、前記動画像信号と前記パディング処理データとのいずれに属するかを判定して、

前記予測方向セクタ部には、前記イントラ予測方向決定部によって生成される前記予測方向と、前記近傍予測方向生成部によって生成される前記近傍予測方向と、前記イントラ予測制御部から生成される判定結果とが供給され、

前記イントラ予測によって符号化される前記符号化ブロックが前記動画像信号に属するとの前記イントラ予測制御部の判定結果に応答して、前記予測方向セクタ部は前記イントラ予測方向決定部によって生成される前記予測方向を、前記イントラ予測処理部に供給して、

前記イントラ予測処理部は、前記イントラ予測方向決定部によって生成される前記予測方向と前記メモリに格納されたイントラ参照画像から、前記セクタ部に供給される前記イントラ予測信号を生成して、

前記イントラ予測によって符号化される前記符号化ブロックが前記パディング処理データに属するとの前記イントラ予測制御部の判定結果に応答して、前記予測方向セクタ部は前記近傍予測方向生成部によって生成される前記近傍予測方向を、前記イントラ予測処理部に供給して、

前記イントラ予測処理部は、前記予測方向セクタ部は前記近傍予測方向生成部によって生成される前記近傍予測方向と前記メモリに格納されたイントラ参照画像から、前記セクタ部に供給される前記イントラ予測信号を生成する

動画像符号化装置。

[請求項6]

請求項3において、

前記動画像符号化装置は、前記周波数変換部に接続された周波数変換制御部を更に具備して、

前記周波数変換制御部は、前記周波数変換部で実行される前記周波数変換処理のための周波数変換サイズを設定して、

前記周波数変換制御部によって設定される前記周波数変換サイズに
応答して、前記周波数変換部で実行される前記周波数変換処理によっ
て処理される符号化ブロックが前記動画像信号と前記パディング処理
データとを同時に含まないように、前記周波数変換部での前記符号化
ブロックのパーティション動作が決定される

動画像符号化装置。

[請求項7]

請求項6において、

前記動画像符号化装置では、前記周波数変換制御部は、周波数変換サイズ決定部と非クロスオーバー周波数変換サイズ決定部と領域判定部と周波数変換サイズセクタ部とを含み、

前記周波数変換サイズ決定部は、規格H. 264または規格H. 265で規定された複数の種類の周波数変換サイズの候補から1つの選択周波数変換サイズを選択して前記周波数変換サイズセクタ部の一方の入力端子に供給して、

前記領域判定部は、前記1つの選択周波数変換サイズを有する符号化ブロックが前記動画像信号と前記パディング処理データとの境界をクロスオーバーするか否かを判定して、

前記非クロスオーバー周波数変換サイズ決定部は、前記周波数変換処理によって処理される符号化ブロックが前記動画像信号と前記パディング処理データとの前記境界をクロスオーバーしないような非クロスオーバー周波数変換サイズを生成して前記周波数変換サイズセクタ部の他方の入力端子に供給して、

前記1つの選択周波数変換サイズを有する前記符号化ブロックが前記境界をクロスオーバーしないとの前記領域判定部の判定結果に応答して、前記周波数変換サイズセクタ部は前記1つの選択周波数変換サイズを前記周波数変換処理のための前記周波数変換サイズとして前記周波数変換部に供給して、

前記1つの選択周波数変換サイズを有する前記符号化ブロックが前記境界をクロスオーバーするとの前記領域判定部の判定結果に応答して、前記周波数変換サイズセクタ部は前記非クロスオーバー周波数変換サイズを前記周波数変換処理のための前記周波数変換サイズとして前記周波数変換部に供給する

動画像符号化装置。

[請求項8]

請求項2において、

前記動画像符号化装置は、前記量子化部に接続された量子化パラメータ制御部を更に具備して、

前記量子化パラメータ制御部は、量子化パラメータ生成部と量子化パラメータレジスタ部と領域判定部と量子化パラメータセクタ部とを含み、

前記量子化パラメータ生成部は、前記可変長符号化部から生成される前記符号化ビットストリームの符号量に対応する量子化パラメータを生成して前記量子化パラメータセクタ部の一方の入力端子と前記量子化パラメータレジスタ部の入力端子とに供給して、

前記量子化パラメータレジスタ部の出力端子に生成される前記量子化パラメータは、前記量子化パラメータセクタ部の他方の入力端子に供給され、

前記領域判定部は、前記動画像信号に関する前記シンタックスエレメントである前記量子化部で量子化処理される符号化ブロックが、前記動画像信号と前記パディング処理データとのいずれに属するかを判定して、

前記量子化部で量子化処理される前記符号化ブロックが前記動画像信号に属するとの前記領域判定部の判定結果に応答して、前記量子化パラメータセクタ部は前記量子化パラメータ生成部から前記一方の入力端子に供給される前記量子化パラメータを前記量子化部に供給して、

前記量子化部で量子化処理される前記符号化ブロックが前記パディング処理データに属するとの前記領域判定部の判定結果に応答して、前記量子化パラメータセクタ部は前記量子化パラメータレジスタ部の前記出力端子から前記他方の入力端子に供給される前記量子化パラメータを前記量子化部に供給する
動画像符号化装置。

[請求項9]

請求項2乃至請求項8のいずれかにおいて、

前記動画像符号化装置は、前記メモリに接続されたフィルタユニットと、フィルタ制御部とを更に具備して、

前記フィルタユニットは、前記逆量子化部と前記逆周波数変換部によって実行される前記局部復号処理の前記結果に関してデブロッキングフィルタ処理を実行して、前記デブロッキングフィルタ処理の結果を前記メモリに格納するものであり、

前記フィルタ制御部は、前記フィルタユニットによる前記デブロッキングフィルタ処理が実行される前記局部復号処理の前記結果が前記動画像信号と前記パディング処理データとのいずれに属するかを判定して、

前記フィルタユニットによる前記デブロッキングフィルタ処理が実行される前記局部復号処理の前記結果が前記動画像信号に属するとの前記フィルタ制御部の判定結果に応答して、前記フィルタユニットによる前記デブロッキングフィルタ処理が実行され、

前記フィルタユニットによる前記デブロッキングフィルタ処理が実行される前記局部復号処理の前記結果が前記パディング処理データに属するとの前記フィルタ制御部の判定結果に応答して、前記フィルタユニットによる前記デブロッキングフィルタ処理の実行が停止される動画像符号化装置。

[請求項10]

請求項2乃至請求項8のいずれかにおいて、

前記動画像符号化装置で、前記動きベクトル検出部と前記動き補償部と前記減算器と前記周波数変換部と前記量子化部と前記逆量子化部と前記逆周波数変換部と前記イントラ予測部と前記セクタ部と前記可変長符号化部とは、半導体集積回路の1個の半導体チップに集積化される

動画像符号化装置。

[請求項11]

請求項2乃至請求項8のいずれかにおいて、

前記動画像符号化処理の前記符号化ブロックサイズは、16画素×16画素のサイズを有するマクロブロックと64画素×64画素のサイズを有する最大コーディングユニットから形成可能なコーディングユニットとのいずれかである
動画像符号化装置。

[請求項12]

請求項2乃至請求項8のいずれかにおいて、

前記動画像符号化装置は、規格H.264と規格H.265とから任意に選択された方式に準拠して前記動画像信号の動画像符号化処理を実行して、前記符号化ビットストリームを形成する
動画像符号化装置。

[請求項13]

請求項2乃至請求項8のいずれかにおいて、

前記動画像符号化装置は、画像分割部と複数の動画像符号化処理部とを含み、

前記画像分割部は、前記動画像信号を分割することによって複数の分割動画像信号を生成して、

前記画像分割部によって生成された前記複数の分割動画像信号は、前記複数の動画像符号化処理部によって並列処理されるものであり、

前記複数の動画像符号化処理部の各動画像符号化処理部は、前記動きベクトル検出部と前記動き補償部と前記減算器と前記周波数変換部と前記量子化部と前記逆量子化部と前記逆周波数変換部と前記イントラ予測部と前記セクタ部と前記可変長符号化部を含む
動画像符号化装置。

[請求項14]

請求項13において、

前記動画像符号化装置では、前記画像分割部と前記複数の動画像符号化処理部とは、半導体集積回路の1個の半導体チップに集積化された
動画像符号化装置。

[請求項15]

符号化すべき動画像信号に関するシンタックスエレメントの動画

像符号化処理を実行することによって符号化ビットストリームを形成する動画像符号化装置の動作方法であって、

前記動画像符号化処理に先行して、前記動画像信号にパディング処理データが追加されるパディング処理を前記動画像符号化装置が実行して、

前記パディング処理により前記パディング処理データが追加された追加動画像信号の横および縦のサイズは、前記動画像符号化処理の符号化ブロックサイズの整数倍に設定されるものであり、

前記動画像信号に関係する前記シンタックスエレメントの符号化ブロックが、前記動画像信号と前記パディング処理データとのいずれに属するかが前記動画像符号化装置により判定され、

前記動画像符号化装置の判定によって、前記動画像信号に関係する前記シンタックスエレメントの前記符号化ブロックが前記動画像信号に属すると判定される第1の場合には、第1の符号量を有する前記符号化ビットストリームが形成されるように、前記第1の場合の判定によって前記動画像符号化処理が制御され、

前記動画像符号化装置の他の判定によって、前記動画像信号に関係する前記シンタックスエレメントの前記符号化ブロックが前記パディング処理データに属すると判定される第2の場合には、前記第1の符号量よりも小さな第2の符号量を有する前記符号化ビットストリームが形成されるように、前記第2の場合の判定によって前記動画像符号化処理が制御される

動画像符号化装置の動作方法。

[請求項16]

請求項15において、

前記動画像符号化装置は、パディング処理部と動きベクトル検出部と動き補償部と減算器と周波数変換部と量子化部と逆量子化部と逆周波数変換部とメモリとイントラ予測部とセレクト部と可変長符号化部とを具備して、

前記パディング処理部は、前記パディング処理を実行することによって前記追加動画像信号を生成して前記減算器と前記動きベクトル検出部と前記イントラ予測部に供給して、

前記動きベクトル検出部は、前記追加動画像信号と前記メモリに格納されたインター参照画像とから動きベクトルを生成して、

前記動き補償部は、前記動きベクトル検出部から生成される前記動きベクトルと前記メモリに格納された前記インター参照画像とにตอบสนองして動き補償予測信号を生成して、

前記イントラ予測部は、前記追加動画像信号と前記メモリに格納されたイントラ参照画像とからイントラ予測信号を生成して、

前記セクタ部は、前記動き補償部から生成される前記動き補償予測信号と前記イントラ予測部から生成される前記イントラ予測信号とから選択された選択予測信号を出力して、

前記減算器の一方の入力端子には前記追加動画像信号が供給され、前記減算器の他方の入力端子には前記セクタ部から出力される前記選択予測信号が供給され、前記減算器の出力端子から予測残差が生成され、

前記減算器の前記出力端子から生成される前記予測残差に関し、前記周波数変換部と前記量子化部とでそれぞれ周波数変換処理と量子化処理とが実行され、

前記量子化部で量子化処理された前記周波数変換部の前記周波数変換処理の結果は、前記逆量子化部と前記逆周波数変換部とによって局部復号処理が実行され、前記局部復号処理の結果は前記インター参照画像および前記イントラ参照画像として前記メモリに格納され、

前記量子化部で量子化処理された前記周波数変換部の前記周波数変換処理の前記結果は前記可変長符号化部により符号化処理され、前記可変長符号化部から前記符号化ビットストリームが生成され、

前記動画像信号に関する前記シンタックスエレメントは、下記(

A)乃至(D)の情報、

(A). 前記量子化部で量子化処理された前記周波数変換部の前記周波数変換処理の情報、

(B). 前記動きベクトルと前記動き補償予測信号とを使用して、インター予測によって符号化される符号化ブロックの情報、

(C). 前記イントラ参照画像を使用してイントラ予測によって符号化される符号化ブロックの情報と、

(D). 前記量子化部で量子化処理される符号化ブロックの情報、の少なくとも、いずれか1つである動画像符号化装置の動作方法。

[請求項17]

請求項16において、

前記動画像符号化装置は、前記量子化部の出力端子と前記可変長符号化部の入力端子および前記逆量子化部の入力端子との間に接続された量子化出力調整部と、前記量子化出力調整部に接続された量子化出力制御部とを更に具備して、

前記量子化出力制御部は、前記動画像信号に関係する前記シンタックスエレメントである前記量子化部で量子化処理された前記周波数変換部の前記周波数変換処理の前記情報が、前記動画像信号と前記パディング処理データとのいずれに属するかを判定して、

前記量子化出力調整部には、前記量子化部の量子化処理によって生成される量子化出力信号と、前記量子化出力信号より少ないデータ量を有する調整信号と、前記量子化出力制御部から生成される判定結果とが供給され、

前記周波数変換処理の前記情報が前記動画像信号に属するとの前記量子化出力制御部の判定結果に応答して、前記量子化出力調整部は前記量子化部から生成される前記量子化出力信号を前記可変長符号化部の前記入力端子と前記逆量子化部の前記入力端子に供給して、

前記周波数変換処理の前記情報が前記パディング処理データに属するとの前記量子化出力制御部の判定結果に応答して、前記量子化出力

調整部は前記調整信号を前記可変長符号化部の前記入力端子と前記逆量子化部の前記入力端子に供給する
動画像符号化装置の動作方法。

[請求項18]

請求項16において、

前記動画像符号化装置は、前記動きベクトル検出部に接続された動きベクトル検出制御部を更に具備して、

前記動きベクトル検出部は、動きベクトル探索部と予測ベクトル生成部と動きベクトルセクタ部とを含み、

前記動きベクトル探索部は、前記追加動画像信号中に含まれてインター予測によって符号化される前記符号化ブロックに関して動きベクトル探索動作を実行して探索動きベクトルを生成して、

前記予測ベクトル生成部は、前記追加動画像信号中に含まれてインター予測によって符号化される前記符号化ブロックに関して規格H. 264または規格H. 265で規定された動きベクトル予測方法を実行して予測ベクトルを生成して、

前記動きベクトル検出制御部は、前記追加動画像信号中に含まれて前記動画像信号に係る前記シンタックスエレメントであるインター予測によって符号化される前記符号化ブロックが、前記動画像信号と前記パディング処理データとのいずれに属するかを判定して、

前記動きベクトルセクタ部には、前記動きベクトル探索部によって生成される前記探索動きベクトルと、前記予測ベクトル生成部によって生成される前記予測ベクトルと、前記動きベクトル検出制御部から生成される判定結果とが供給され、

前記インター予測によって符号化される前記符号化ブロックが前記動画像信号に属するとの前記動きベクトル検出制御部の判定結果に回答して、前記動きベクトルセクタ部は前記動きベクトル探索部によって生成される前記探索動きベクトルを、前記動きベクトルとして、前記動き補償部に供給して、

前記インター予測によって符号化される前記符号化ブロックが前記パディング処理データに属するとの前記動きベクトル検出制御部の判定結果に応答して、前記動きベクトルセクタ部は前記予測ベクトル生成部によって生成される前記予測ベクトルを、前記動きベクトルとして、前記動き補償部に供給する
動画像符号化装置の動作方法。

[請求項19]

請求項16において、

前記動画像符号化装置は、前記イントラ予測部に接続されたイントラ予測制御部を更に具備して、

前記イントラ予測部は、イントラ予測方向決定部と近傍予測方向生成部と予測方向セクタ部とイントラ予測処理部とを含み、

前記イントラ予測方向決定部は、前記追加動画像信号中に含まれてイントラ予測によって符号化される前記符号化ブロックに関してイントラ予測動作を実行して予測方向を生成して、

前記近傍予測方向生成部は、前記追加動画像信号中に含まれてイントラ予測によって符号化される前記符号化ブロックに関して規格H. 264または規格H. 265で規定された近傍方向予測方法を実行して近傍予測方向を生成して、

前記イントラ予測制御部は、前記追加動画像信号中に含まれて前記動画像信号に係る前記シンタックスエレメントであるイントラ予測によって符号化される前記符号化ブロックが、前記動画像信号と前記パディング処理データとのいずれに属するかを判定して、

前記予測方向セクタ部には、前記イントラ予測方向決定部によって生成される前記予測方向と、前記近傍予測方向生成部によって生成される前記近傍予測方向と、前記イントラ予測制御部から生成される判定結果とが供給され、

前記イントラ予測によって符号化される前記符号化ブロックが前記動画像信号に属するとの前記イントラ予測制御部の判定結果に応答し

て、前記予測方向セクタ部は前記イントラ予測方向決定部によって生成される前記予測方向を、前記イントラ予測処理部に供給して、

前記イントラ予測処理部は、前記イントラ予測方向決定部によって生成される前記予測方向と前記メモリに格納されたイントラ参照画像から、前記セクタ部に供給される前記イントラ予測信号を生成して、

前記イントラ予測によって符号化される前記符号化ブロックが前記パディング処理データに属するとの前記イントラ予測制御部の判定結果に応答して、前記予測方向セクタ部は前記近傍予測方向生成部によって生成される前記近傍予測方向を、前記イントラ予測処理部に供給して、

前記イントラ予測処理部は、前記予測方向セクタ部は前記近傍予測方向生成部によって生成される前記近傍予測方向と前記メモリに格納されたイントラ参照画像から、前記セクタ部に供給される前記イントラ予測信号を生成する

動画像符号化装置の動作方法。

[請求項20]

請求項17において、

前記動画像符号化装置は、前記周波数変換部に接続された周波数変換制御部を更に具備して、

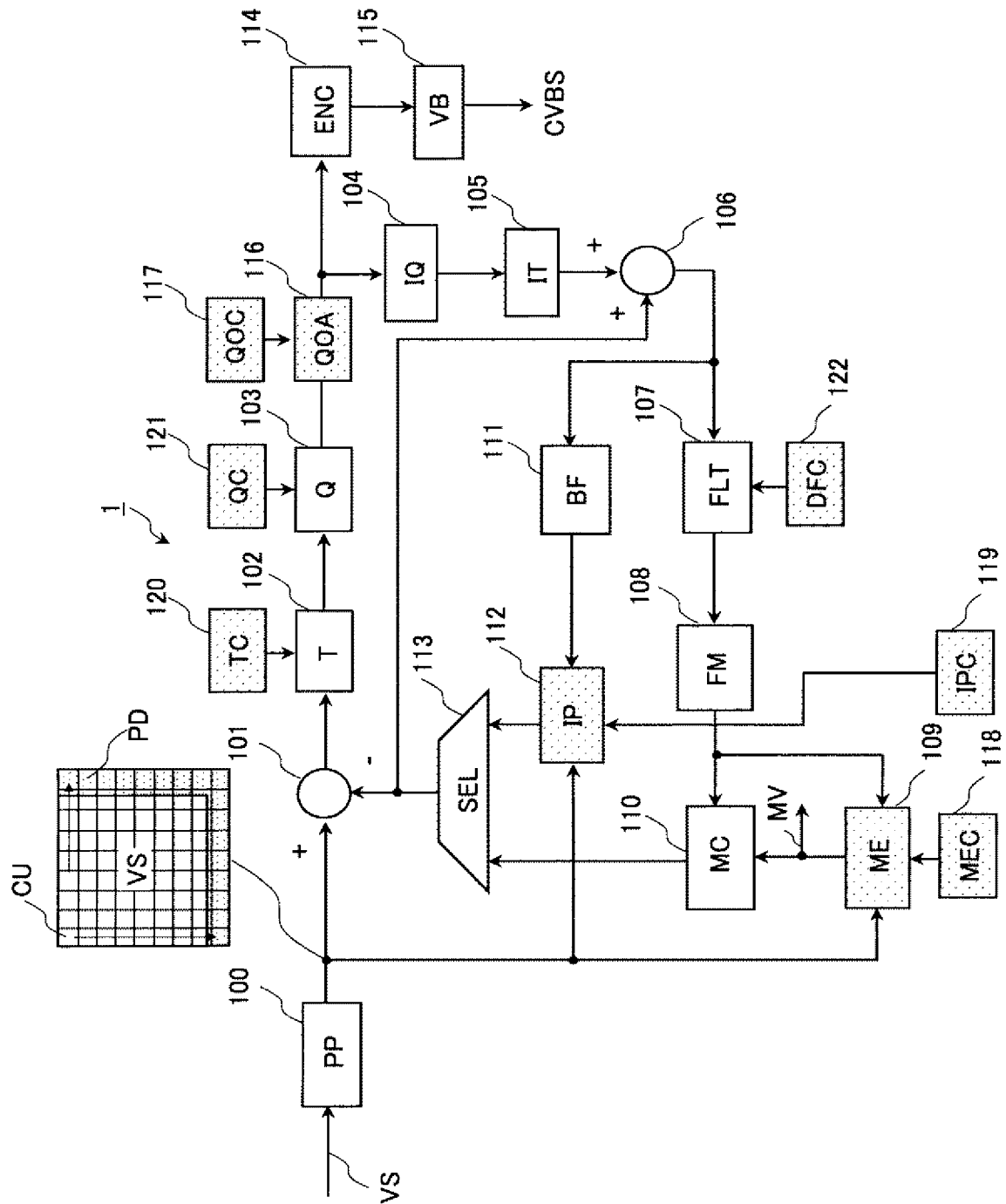
前記周波数変換制御部は、前記周波数変換部で実行される前記周波数変換処理のための周波数変換サイズを設定して、

前記周波数変換制御部によって設定される前記周波数変換サイズに
応答して、前記周波数変換部で実行される前記周波数変換処理によっ
て処理される符号化ブロックが前記動画像信号と前記パディング処理
データとを同時に含まないように、前記周波数変換部での前記符号化
ブロックのパーティション動作が決定される

動画像符号化装置の動作方法。

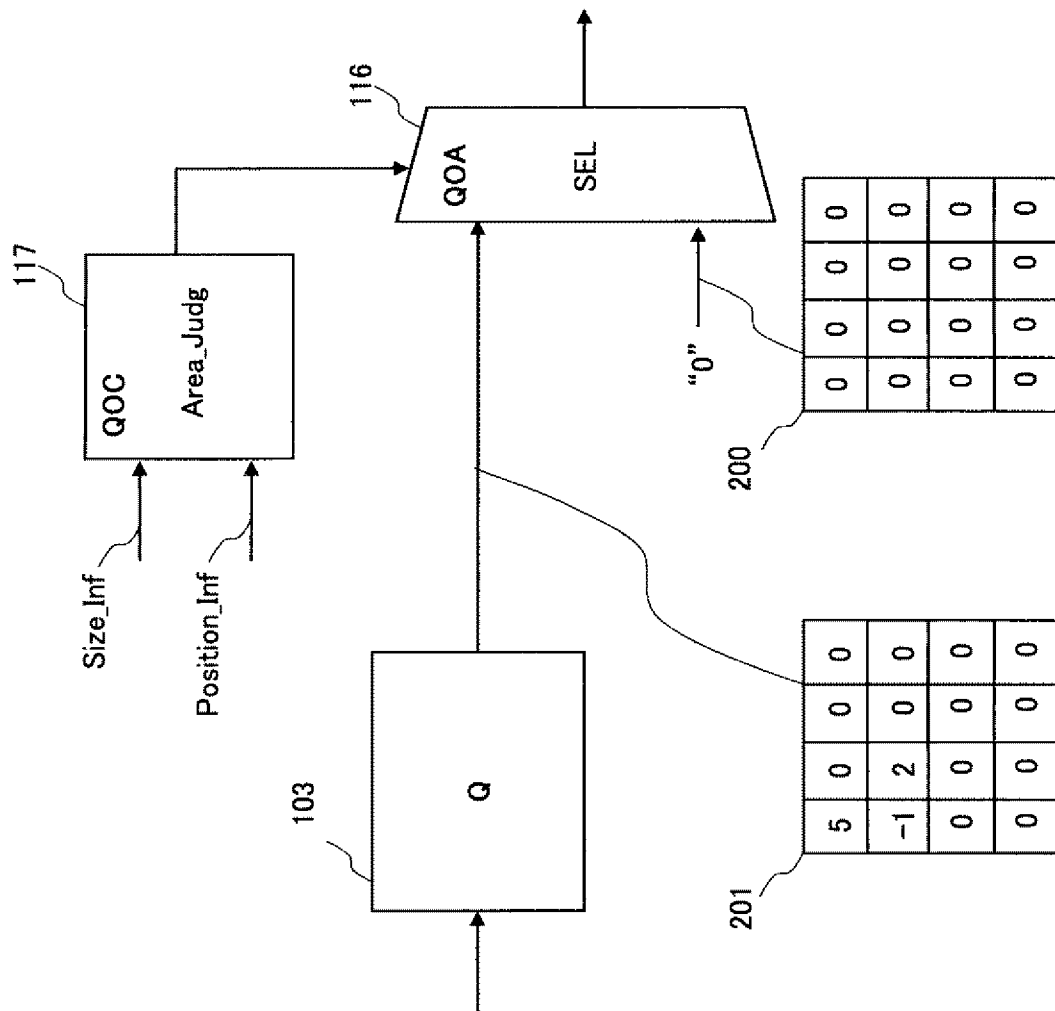
[図1]

図1



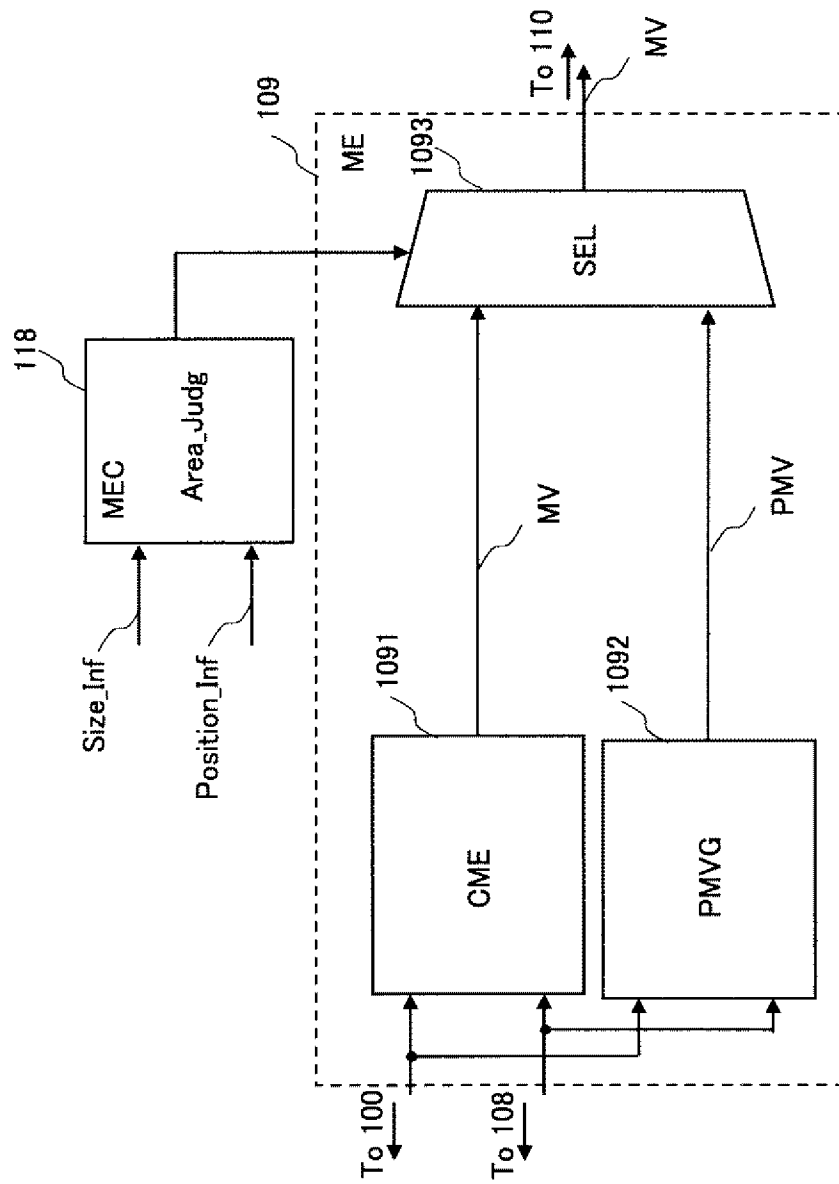
[図2]

図2



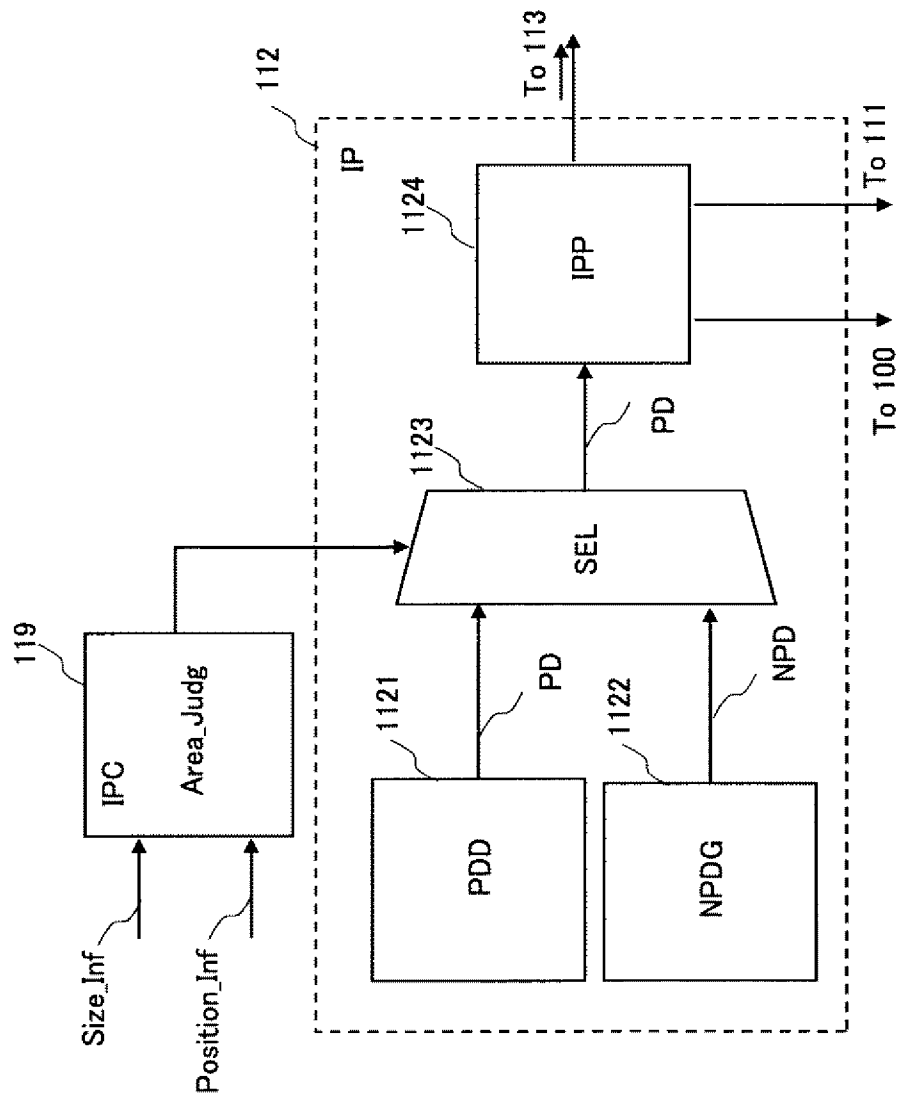
[図3]

図3



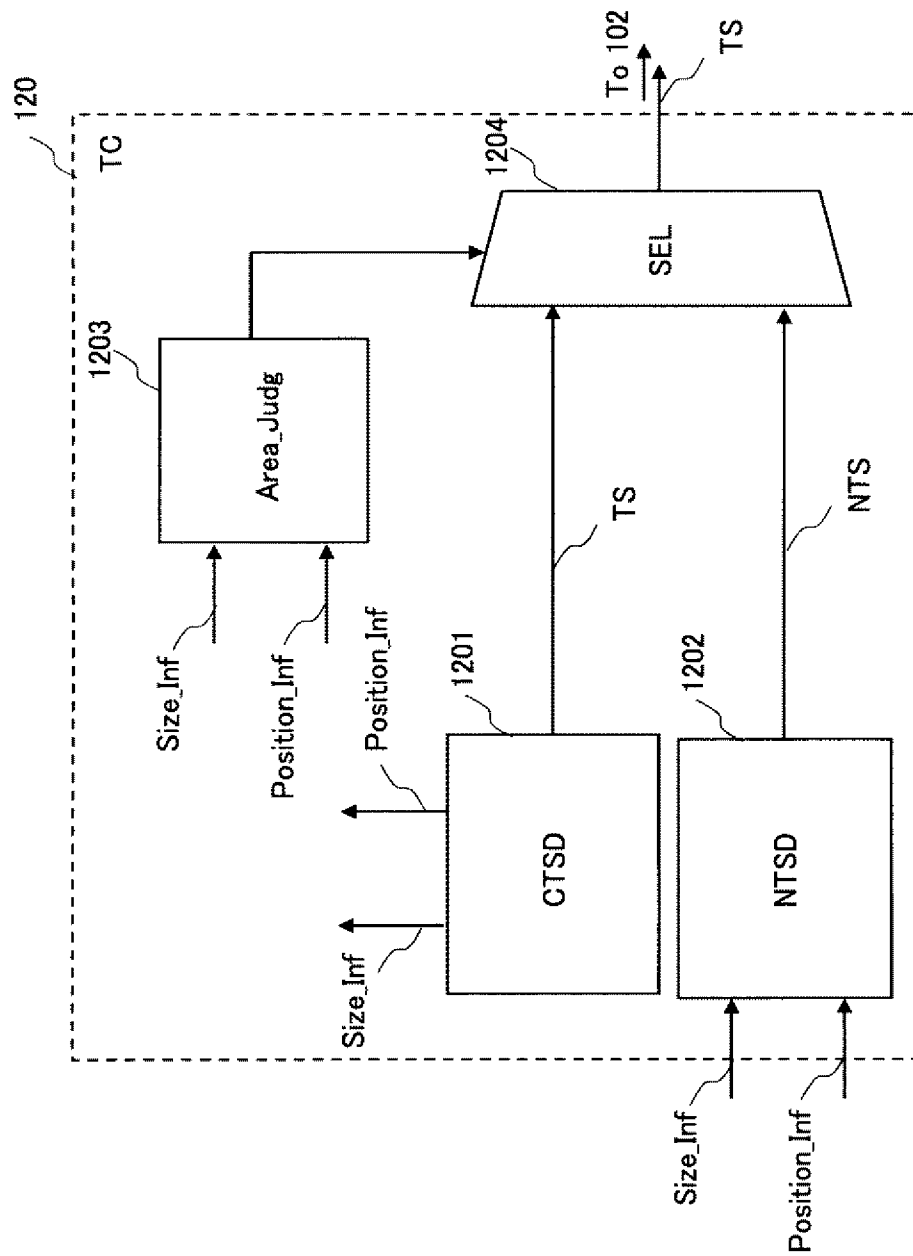
[図4]

図4



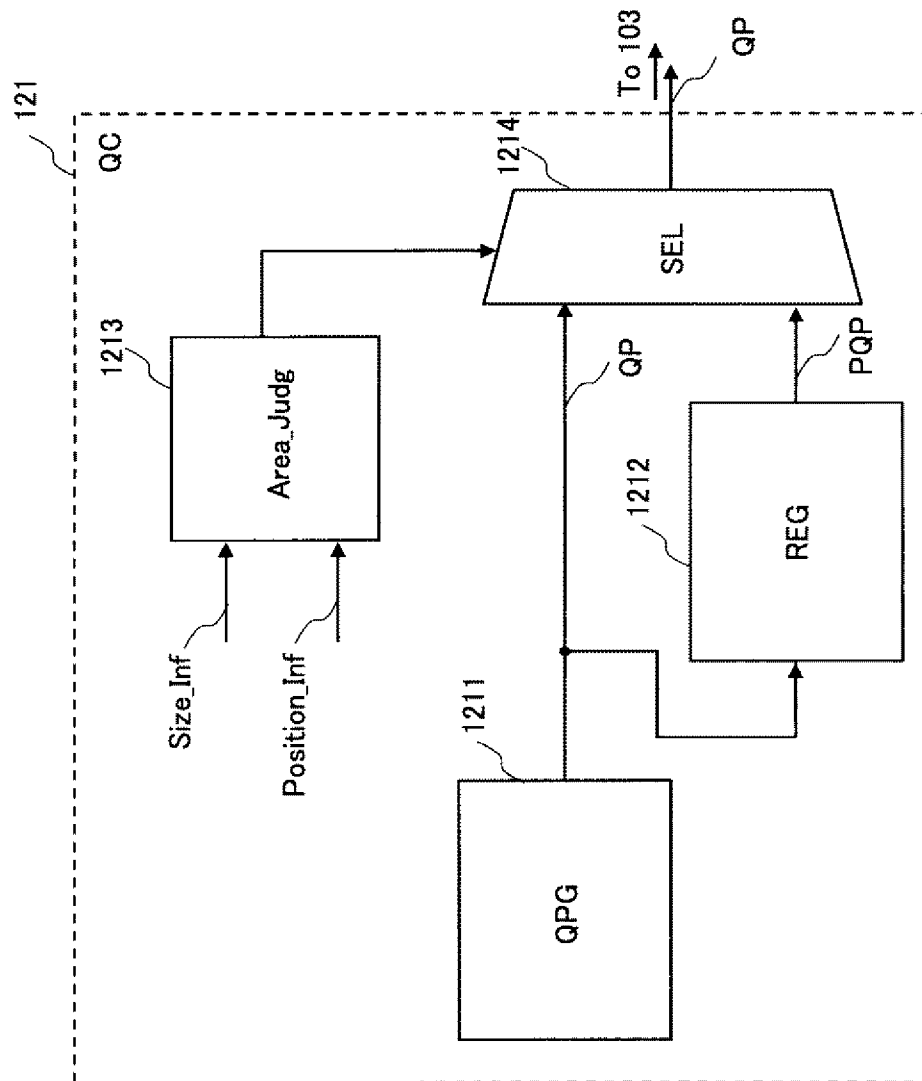
[図5]

図5



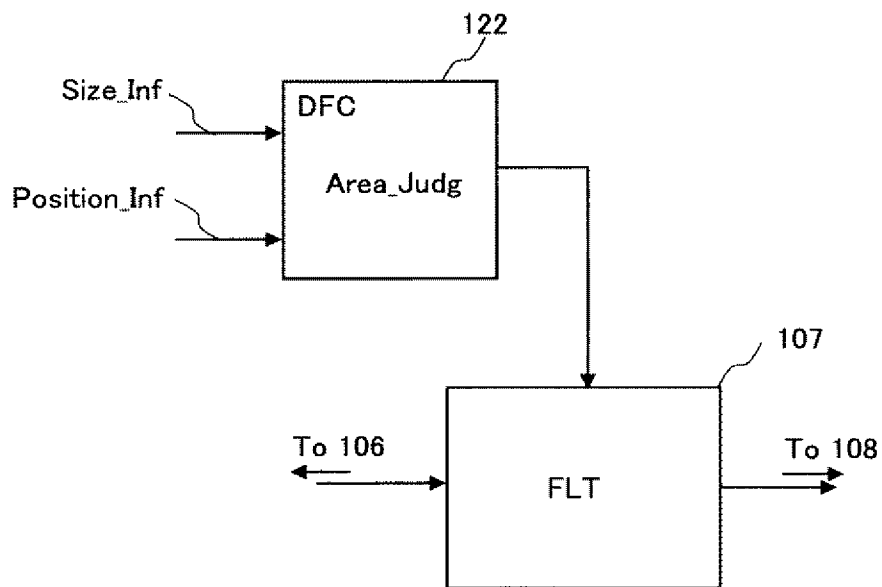
[図6]

図6



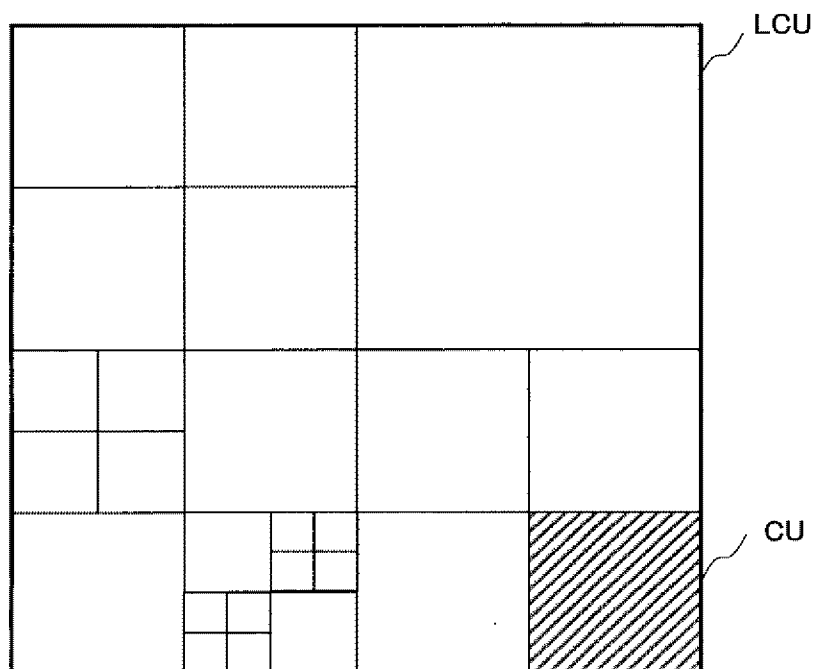
[図7]

図7



[図8]

図8



[図9]

図9

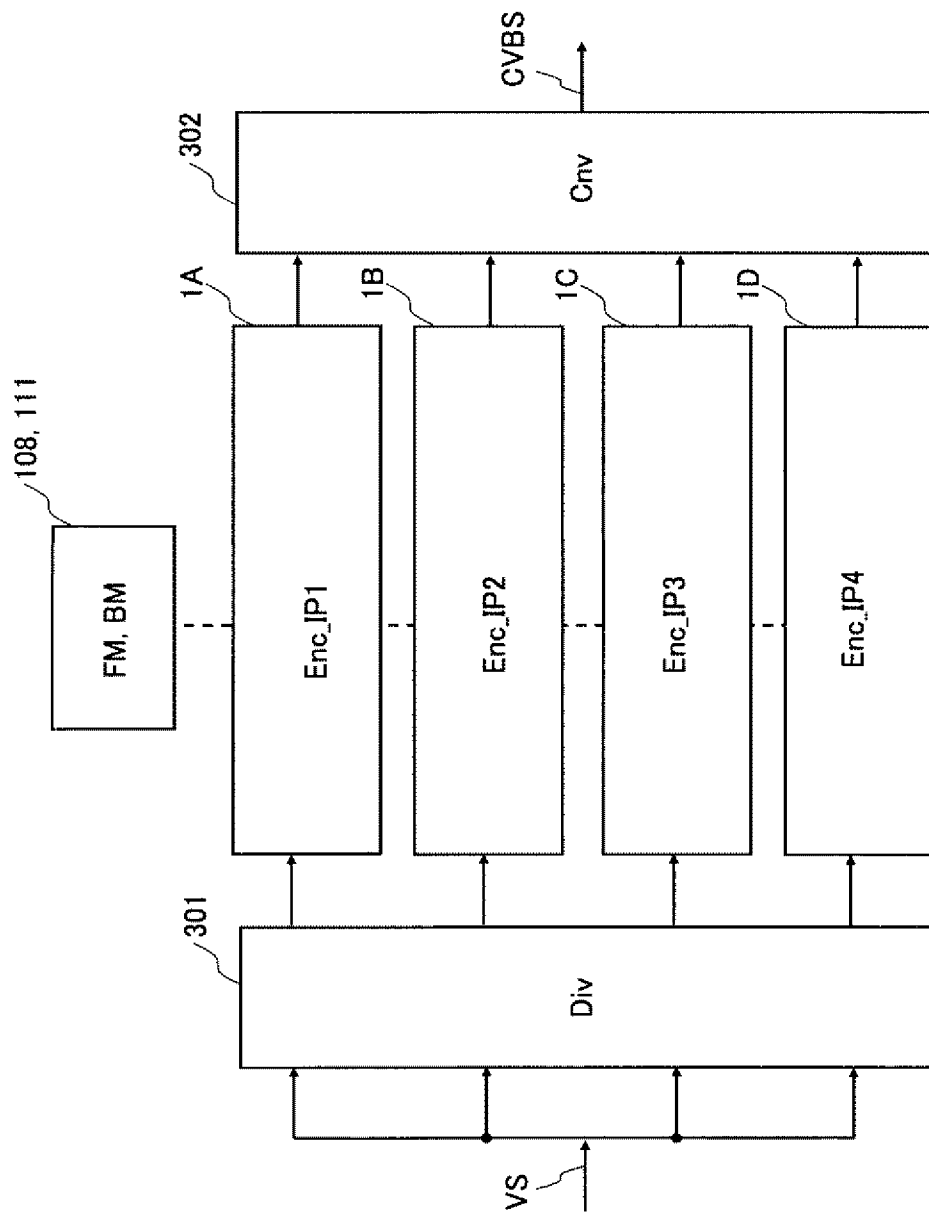
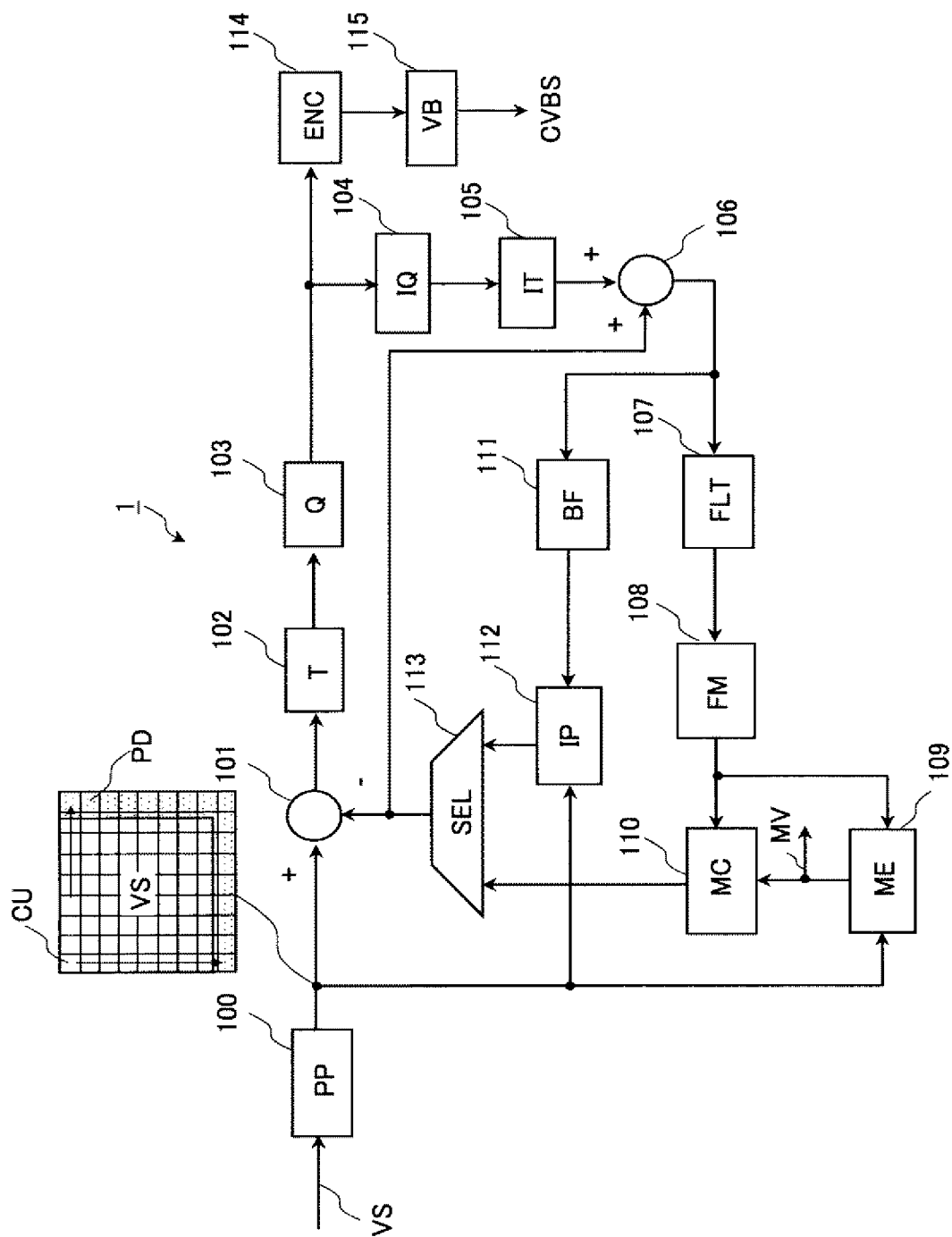
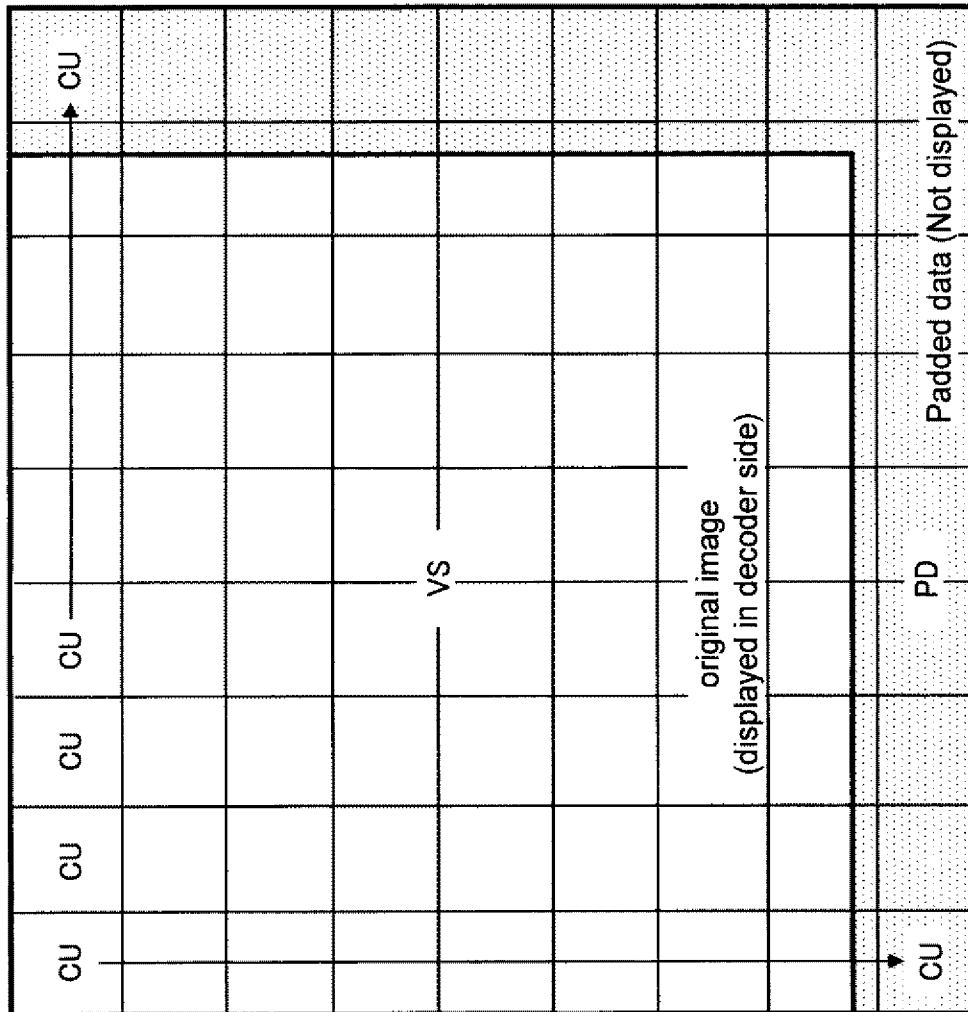


图 10



[図11]

図 1 1



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/069753

A. CLASSIFICATION OF SUBJECT MATTER

H04N7/26(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04N7/26-7/50

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2013
Kokai Jitsuyo Shinan Koho	1971-2013	Toroku Jitsuyo Shinan Koho	1994-2013

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2007-124564 A (Matsushita Electric Industrial Co., Ltd.), 17 May 2007 (17.05.2007), paragraphs [0007] to [0008], [0020] to [0064]; fig. 1 to 9 & US 2007/0098071 A1 & CN 1960495 A	1-8, 10-20 9
A	JP 9-322164 A (NEC Corp.), 12 December 1997 (12.12.1997), paragraphs [0014] to [0026]; fig. 1 to 4 (Family: none)	1-20
A	G.J. Sullivan et al., Overview of the High Efficiency Video Coding (HEVC) Standard, IEEE Transactions on Circuits and Systems for Video Technology, 2012.12, Vol.22, No.12, pp.1649-1668	2-14, 16-20

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
01 October, 2013 (01.10.13)

Date of mailing of the international search report
15 October, 2013 (15.10.13)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/069753

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2002-51338 A (Canon Inc.), 15 February 2002 (15.02.2002), paragraphs [0026] to [0039]; fig. 1, 3 (Family: none)	6-7, 20
Y	JP 2012-195702 A (Fujitsu Ltd.), 11 October 2012 (11.10.2012), paragraphs [0019] to [0080]; fig. 3 to 16 & US 2012/0237132 A1	9
A	WO 2012/169184 A1 (Panasonic Corp.), 13 December 2012 (13.12.2012), entire text; all drawings & US 2012/0320970 A1 & EP 2533537 A1	1-20
A	JP 2010-193401 A (Canon Inc.), 02 September 2010 (02.09.2010), entire text; all drawings (Family: none)	1-20

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H04N7/26(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H04N7/26-7/50

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 3 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 3 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 3 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2007-124564 A（松下電器産業株式会社）2007.05.17, [0007] - [0008], [0020] - [0064], 図 1-9 & US 2007/0098071 A1 & CN 1960495	1-8, 10-20
Y	A	9
A	JP 9-322164 A（日本電気株式会社）1997.12.12, [0014] - [0026], 図 1-4（ファミリーなし）	1-20

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

0 1 . 1 0 . 2 0 1 3

国際調査報告の発送日

1 5 . 1 0 . 2 0 1 3

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）
郵便番号 1 0 0 - 8 9 1 5
東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官（権限のある職員）

岩井 健二

5 C

9 4 6 5

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 4 1

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	G.J. Sullivan et al., Overview of the High Efficiency Video Coding (HEVC) Standard, IEEE Transactions on Circuits and Systems for Video Technology, 2012.12, Vol.22, No.12, pp.1649-1668	2-14, 16-20
A	JP 2002-51338 A (キヤノン株式会社) 2002.02.15, [0026] - [0039], 図 1, 3 (ファミリーなし)	6-7, 20
Y	JP 2012-195702 A (富士通株式会社) 2012.10.11, [0019] - [0080], 図 3-16 & US 2012/0237132 A1	9
A	WO 2012/169184 A1 (パナソニック株式会社) 2012.12.13, 全文, 全図 & US 2012/0320970 A1 & EP 2533537 A1	1-20
A	JP 2010-193401 A (キヤノン株式会社) 2010.09.02, 全文, 全図 (ファミリーなし)	1-20