(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第6398776号
(P6398776)
(45)発行日　平成30年10月3日(2018.10.3)　(24)登録日　平成30年9月14日(2018.9.14)

(51)Int.Cl.　F I
A63F 5/04 (2006.01)　A63F 5/04 512Z

請求項の数 1　(全 108 頁)

(21)出願番号　特願2015-29028(P2015-29028)
(22)出願日　平成27年2月17日(2015.2.17)
(65)公開番号　特開2016-150113(P2016-150113A)
(43)公開日　平成28年8月22日(2016.8.22)
審査請求日　平成29年3月27日(2017.3.27)

(73)特許権者　390031783
サミー株式会社
東京都品川区西品川一丁目１番１号住友不動産大崎ガーデンタワー
(74)代理人　100105315
弁理士　伊藤　温
(72)発明者　坪田　亮一
東京都豊島区東池袋三丁目１番１号サンシャイン６０　サミー株式会社内
(72)発明者　松田　健二
東京都豊島区東池袋三丁目１番１号サンシャイン６０　サミー株式会社内
(72)発明者　小幡　直輝
東京都豊島区東池袋三丁目１番１号サンシャイン６０　サミー株式会社内
最終頁に続く

(54)【発明の名称】遊技機

(57)【特許請求の範囲】
【請求項１】
複数のリールと、
スタートスイッチと、
複数のストップスイッチと、
遊技の進行を制御する主遊技制御手段と
を備えた遊技機であって、
主遊技制御手段は、
前記スタートスイッチが操作されたことに基づき役抽選を行う役抽選手段
を備え、
前記役抽選手段により決定された当選役に関する情報を、所定のＲＡＭ領域にて記憶するよう構成されており、
当選役に関する情報として、所定種類の当選役に関する第一の情報と、当該所定種類の当選役とは異なる特定種類の当選役に関する第二の情報とを有し、前記所定のＲＡＭ領域における第一の記憶領域にて第一の情報を記憶可能とし、前記所定のＲＡＭ領域における第二の記憶領域にて第二の情報を記憶可能に構成されており、
前記所定のＲＡＭ領域における第三の記憶領域にて、所定の最小遊技時間を計時するための値を記憶可能に構成されており、
第三の記憶領域の値が０であって、規定数の遊技媒体が賭けられた状況下で前記スタートスイッチが操作された場合には、前記所定の最小遊技時間を計時するための値として特

定値を第三の記憶領域に記憶した後に、前記所定のＲＡＭ領域における第四の記憶領域に所定値を記憶可能とし、

第三の記憶領域の値が０より大きい値であって、規定数の遊技媒体が賭けられた状況下で前記スタートスイッチが操作された場合には、第三の記憶領域の値が０となった後、前記所定の最小遊技時間を計時するための値として前記特定値を第三の記憶領域に記憶した後に、前記所定のＲＡＭ領域における第四の記憶領域に前記所定値を記憶可能とし、

第四の記憶領域に記憶されている値は、更新条件を満たしたときに更新可能に構成され、

第一の記憶領域に第一の情報が記憶され、第二の記憶領域に第二の情報が記憶されている状況下において、

第四の記憶領域の値が０でなく且つ第四の記憶領域の値が所定範囲内である場合には、第一の情報に対して第一のビット位置に１をセットした情報を出力するための処理を実行可能とし、

第四の記憶領域の値が０でなく且つ第四の記憶領域の値が前記所定範囲とは異なる特定範囲内である場合には、第二の情報に対して第二のビット位置に１をセットした情報を出力するための処理を実行可能とし、

第四の記憶領域の値が０である場合には、当該値に基づく情報を出力するための処理を実行可能とするよう構成されている

ことを特徴とする遊技機。

【発明の詳細な説明】

【技術分野】

【０００１】

遊技機に関する。

【背景技術】

【０００２】

回胴式遊技機（スロットマシン）は、所定数の遊技メダルを投入後に遊技開始指示装置（スタートレバー）が操作されたことを契機として、複数の図柄が外周上に配置された複数列の回胴（リール）が回転動作し、当該回転動作を停止させるための回胴停止装置（ストップボタン）を駆使して回胴を停止させた結果、有効ライン上に所定の図柄の組合せ（例えば「７７７」）が並んだ場合には、通常遊技状態よりも遊技者にとって利益状態の高い特別遊技状態｛通常時よりも当選役の抽選確率が上昇する遊技状態｝に移行するタイプのものが一般的である。ここで、スロットマシンにおいては、遊技の興趣性を高めるための演出用の画像等が、リールの回転動作及び停止動作とシンクロした形で、液晶等のディスプレイ上にて表示される場合があり、ストップボタン等を操作した際に、リール上に表示された図柄とディスプレイ上に表示された演出用の画像等とを見比べながら、遊技の結果を予測して楽しむよう構成されているものが多い。

【０００３】

また、ぱちんこ遊技機は、始動口（スタートチャッカー）に遊技球が入球したことを契機として、７セグ等の表示部上で「特別図柄」と称される図柄が変動表示され、当該特別図柄が特定態様（例えば「７」）となった場合、通常遊技状態よりも遊技者にとって利益状態の高い特別遊技状態｛通常時は閉状態にある大入賞口（アタッカー）が所定条件で開放する内容の遊技｝に移行するタイプの、いわゆる「デジパチ」と呼ばれている機種（従来の「第一種遊技機」）が一般的である。ここで、遊技者の利益に直結する特別図柄の表示制御の負担を軽減するために、前記の「特別図柄」とは別に、遊技の興趣性を高めるための演出用の「装飾図柄」と称される図柄が、前記特別図柄の変動とシンクロした形で、前記表示部よりもサイズが大きい液晶等のディスプレイ上で変動表示される場合がある。そして、特別図柄の変動が開始されると装飾図柄もこれに合わせて変動を開始し、特別図柄が特定態様（例えば「７」）で停止した場合、装飾図柄もこれに合わせて所定態様（例えば「７７７」）で停止することとなる。そして、装飾図柄が所定態様で停止したことにより、特別遊技へ移行が確定したことを遊技者が明確に認識できるよう構成されているも

のが多い。

【０００４】

このような仕組みはこの種の多くの遊技機で共通するのであるが、遊技機の動作制御等を司るプログラム容量は、不正プログラムの混入防止（遊技機メーカーが提供するプログラムの正当性保障）の観点からその容量上限が厳しく規制されていると共に、遊技性仕様を実装するためのプログラムの他にも、出玉試験（遊技者の射幸心を著しく煽るような社会的不適合機でないことを認定するための試験）のみに供される出玉試験用プログラムも数多く実装されている。

【先行技術文献】

【特許文献】

【０００５】

【特許文献１】特開２０１４－１００４１０

【発明の概要】

【発明が解決しようとする課題】

【０００６】

しかしながら、現状では、出玉試験用プログラムが煩雑となっていることに起因して、出玉試験用プログラムの正当性を検証することが困難となっているという課題が存在する。

【課題を解決するための手段】

【０００７】

本態様に係る遊技機は、

複数のリールと、

スタートスイッチと、

複数のストップスイッチと、

遊技の進行を制御する主遊技制御手段と

を備えた遊技機であって、

主遊技制御手段は、

前記スタートスイッチが操作されたことに基づき役抽選を行う役抽選手段

を備え、

前記役抽選手段により決定された当選役に関する情報を、所定のＲＡＭ領域にて記憶するよう構成されており、

当選役に関する情報として、所定種類の当選役に関する第一の情報と、当該所定種類の当選役とは異なる特定種類の当選役に関する第二の情報とを有し、前記所定のＲＡＭ領域における第一の記憶領域にて第一の情報を記憶可能とし、前記所定のＲＡＭ領域における第二の記憶領域にて第二の情報を記憶可能に構成されており、

前記所定のＲＡＭ領域における第三の記憶領域にて、所定の最小遊技時間を計時するための値を記憶可能に構成されており、

第三の記憶領域の値が０であって、規定数の遊技媒体が賭けられた状況下で前記スタートスイッチが操作された場合には、前記所定の最小遊技時間を計時するための値として特定値を第三の記憶領域に記憶した後に、前記所定のＲＡＭ領域における第四の記憶領域に所定値を記憶可能とし、

第三の記憶領域の値が０より大きい値であって、規定数の遊技媒体が賭けられた状況下で前記スタートスイッチが操作された場合には、第三の記憶領域の値が０となった後、前記所定の最小遊技時間を計時するための値として前記特定値を第三の記憶領域に記憶した後に、前記所定のＲＡＭ領域における第四の記憶領域に前記所定値を記憶可能とし、

第四の記憶領域に記憶されている値は、更新条件を満たしたときに更新可能に構成され、

第一の記憶領域に第一の情報が記憶され、第二の記憶領域に第二の情報が記憶されている状況下において、

第四の記憶領域の値が０でなく且つ第四の記憶領域の値が所定範囲内である場合には、

第一の情報に対して第一のビット位置に１をセットした情報を出力するための処理を実行可能とし、

第四の記憶領域の値が０でなく且つ第四の記憶領域の値が前記所定範囲とは異なる特定範囲内である場合には、第二の情報に対して第二のビット位置に１をセットした情報を出力するための処理を実行可能とし、

第四の記憶領域の値が０である場合には、当該値に基づく情報を出力するための処理を実行可能とするよう構成されている

ことを特徴とする遊技機である。

＜付記＞

尚、本態様とは異なる別態様について以下に列記しておくが、これらには何ら限定されることなく実施することが可能である。

本別態様に係る遊技機は、

複数種類の図柄を表示したリール（例えば、左リールＭ５１、中リールＭ５２、右リールＭ５３）を複数有する複数のリール（例えば、リールＭ５０）と、

前記複数のリール（例えば、リールＭ５０）を回転させるときに遊技者が操作するスタートスイッチ（例えば、スタートレバーＤ５０）と、

前記リール（例えば、左リールＭ５１、中リールＭ５２、右リールＭ５３）と対応して設けられ前記リール（例えば、左リールＭ５１、中リールＭ５２、右リールＭ５３）を停止させるときに遊技者が操作する複数のストップスイッチ（例えば、停止ボタンＤ４０）と、

遊技の進行を制御する主遊技制御部（例えば、主制御基板Ｍ）と

を備えた遊技機であって、

主遊技制御部（例えば、主制御基板Ｍ）は、

前記スタートスイッチ（例えば、スタートレバーＤ５０）が操作されたことに基づき役抽選を行う役抽選手段（例えば、ＣＰＵＣ１００が実行するステップ１２５７の処理）と、

所定の最小遊技時間が経過するまでは、前記スタートスイッチ（例えば、スタートレバーＤ５０）が操作されても前記複数のリール（例えば、リールＭ５０）の回転開始を待機させる遊技進行規制手段（例えば、ＣＰＵＣ１００が実行するステップ３２０４の処理）と

を備え、

前記役抽選により決定された当選役に関する情報となる条件装置情報を、所定のＲＡＭ領域にて記憶するよう構成されており、

条件装置情報として、所定種類の当選役に関する第一の条件装置情報と、当該所定種類の当選役とは異なる特定種類の当選役に関する第二の条件装置情報とを有し、前記所定のＲＡＭ領域における第一の記憶領域にて第一の条件装置情報を記憶し、前記所定のＲＡＭ領域における第二の記憶領域にて第二の条件装置情報を記憶するよう構成されており、

所定の遊技終了後において前記スタートスイッチ（例えば、スタートレバーＤ５０）が操作され前記役抽選が行われた場合、前記所定の最小遊技時間が経過した後に条件装置情報出力タイマ（例えば、出力時間タイマＭ８０）に所定値をセットし、

前記条件装置情報出力タイマ（例えば、出力時間タイマＭ８０）の値が０でなく且つ前記条件装置情報出力タイマ（例えば、出力時間タイマＭ８０）の値が所定範囲内である場合には、条件装置情報として第一の記憶領域にて記憶されている第一の条件装置情報を読み出し、当該読み出した第一の条件装置情報における第一のビット位置にて１をセットして遊技機外へ出力し、

前記条件装置情報出力タイマ（例えば、出力時間タイマＭ８０）の値が０でなく且つ前記条件装置情報出力タイマ（例えば、出力時間タイマＭ８０）の値が前記所定範囲とは異なる特定範囲内である場合には、条件装置情報として第二の記憶領域にて記憶されている第二の条件装置情報を読み出し、当該読み出した第二の条件装置情報における第二のビット位置にて１をセットして遊技機外へ出力し、

前記条件装置情報出力タイマ（例えば、出力時間タイマＭ８０）の値が０である場合には、当該値に基づく情報を遊技機外へ出力するよう構成されている
ことを特徴とする遊技機である。

【発明の効果】

【０００８】

本態様に係る遊技機によれば、出玉試験用プログラムの正当性を検証することが容易となるという効果を奏する。

【図面の簡単な説明】

【０００９】

【図１】図１は、本実施形態に係る回胴式遊技機の斜視図である。

【図２】図２は、本実施形態に係る回胴式遊技機の扉を開いた状態の斜視図である。

【図３】図３は、本実施形態に係る回胴式遊技機における、メダル投入口内部の斜視図である。

【図４】図４は、本実施形態に係る回胴式遊技機における、メダル払出装置の正面図及び上面図である。

【図５】図５は、本実施形態に係る回胴式遊技機の電気的全体構成図である。

【図６】図６は、本実施形態に係る回胴式遊技機の主制御チップに係る電気的構成図である。

【図７】図７は、本実施形態に係る回胴式遊技機における、主制御チップのメモリマップ構成図である。

【図８】図８は、本実施形態に係る回胴式遊技機における、主制御基板側でのメインフローチャートである。

【図９】図９は、本実施形態に係る回胴式遊技機における、主制御基板側での設定変更装置制御処理のフローチャートである。

【図１０】図１０は、本実施形態に係る回胴式遊技機における、主制御基板側での遊技進行制御処理（１枚目）のフローチャートである。

【図１１】図１１は、本実施形態に係る回胴式遊技機における、主制御基板側での遊技進行制御処理（２枚目）のフローチャートである。

【図１２】図１２は、本実施形態に係る回胴式遊技機における、主制御基板側での遊技進行制御処理（３枚目）のフローチャートである。

【図１３】図１３は、本実施形態に係る回胴式遊技機における、主制御基板側での復帰不可能エラー処理のフローチャートである。

【図１４】図１４は、本実施形態に係る回胴式遊技機における、主制御基板側でのメダル投入エラー検出処理のフローチャートである。

【図１５】図１５は、本実施形態に係る回胴式遊技機における、主制御基板側でのメダル払出エラー検出処理のフローチャートである。

【図１６】図１６は、本実施形態に係る回胴式遊技機における、主制御基板側での投入・払出エラー検出処理のフローチャートである。

【図１７】図１７は、本実施形態に係る回胴式遊技機における、主制御基板側でのタイマ割り込み時処理のフローチャートである。

【図１８】図１８は、本実施形態に係る回胴式遊技機における、主制御基板側でのメダル投入チェック処理のフローチャートである。

【図１９】図１９は、本実施形態に係る回胴式遊技機における、主制御基板側でのメダル払出チェック処理のフローチャートである。

【図２０】図２０は、本実施形態に係る回胴式遊技機における、主制御基板側での投入・払出エラーチェック処理のフローチャートである。

【図２１】図２１は、本実施形態に係る回胴式遊技機における、主制御基板側での電源断時処理のフローチャートである。

【図２２】図２２は、第２実施形態に係る回胴式遊技機における、主制御基板側でのメインフローチャート（１枚目）である。

【図２３】図２３は、第２実施形態に係る回胴式遊技機における、主制御基板側でのメインフローチャート（２枚目）である。
【図２４】図２４は、第２実施形態に係る回胴式遊技機における、主制御基板側での遊技進行制御処理（２枚目）のフローチャートである。
【図２５】図２５は、第２実施形態に係る回胴式遊技機における、主制御基板側でのメダル投入エラー検出処理のフローチャートである。
【図２６】図２６は、第２実施形態に係る回胴式遊技機における、主制御基板側でのメダル払出エラー検出処理のフローチャートである。
【図２７】図２７は、第２実施形態に係る回胴式遊技機における、主制御基板側での投入・払出エラー検出処理のフローチャートである。
【図２８】図２８は、第２実施形態に係る回胴式遊技機における、主制御基板側での遊技進行制御処理（３枚目）のフローチャートである。
【図２９】図２９は、第２実施形態に係る回胴式遊技機における、主制御基板側での復帰不可能エラー処理のフローチャートである。
【図３０】図３０は、第２実施形態に係る回胴式遊技機における、主制御基板側でのタイマ割り込み時処理のフローチャートである。
【図３１】図３１は、第２実施形態に係る回胴式遊技機における、主制御基板側での電源断時処理のフローチャートである。
【図３２】図３２は、第３実施形態に係る回胴式遊技機における、基本仕様一覧である。
【図３３】図３３は、第３実施形態に係る回胴式遊技機における、リール配列一覧である。
【図３４】図３４は、第３実施形態に係る回胴式遊技機における、小役出現率一覧である。
【図３５】図３５は、第３実施形態に係る回胴式遊技機における、図柄組み合わせ一覧１である。
【図３６】図３６は、第３実施形態に係る回胴式遊技機における、図柄組み合わせ一覧２である。
【図３７】図３７は、第３実施形態に係る回胴式遊技機における、条件装置一覧１である。
【図３８】図３８は、第３実施形態に係る回胴式遊技機における、条件装置一覧２である。
【図３９】図３９は、第３実施形態に係る回胴式遊技機における、条件装置一覧３である。
【図４０】図４０は、第３実施形態に係る回胴式遊技機における、主制御基板側での遊技進行制御処理（２枚目）のフローチャートである。
【図４１】図４１は、第３実施形態に係る回胴式遊技機における、主制御基板側での当選時ゲーム数上乗せ実行処理のフローチャートである。
【図４２】図４２は、第３実施形態に係る回胴式遊技機における、主制御基板側での押し順ナビ制御処理のフローチャートである。
【図４３】図４３は、第３実施形態に係る回胴式遊技機における、主制御基板側でのリール回転開始準備処理のフローチャートである。
【図４４】図４４は、第３実施形態に係る回胴式遊技機における、主制御基板側でのＡＲＴ抽選実行処理のフローチャートである。
【図４５】図４５は、第３実施形態に係る回胴式遊技機における、主制御基板側での入賞時ゲーム数上乗せ実行処理のフローチャートである。
【図４６】図４６は、第３実施形態に係る回胴式遊技機における、主制御基板側での遊技状態移行制御処理のフローチャートである。
【図４７】図４７は、第３実施形態に係る回胴式遊技機における、主制御基板側での遊技状態遷移図である。
【図４８】図４８は、第３実施形態に係る回胴式遊技機における、主制御基板側でのタイ

マ割り込み時処理のフローチャートである。
【図４９】図４９は、第３実施形態に係る回胴式遊技機における、主制御基板側での第１試験信号出力処理のフローチャートである。
【図５０】図５０は、第３実施形態に係る回胴式遊技機における、主制御基板側での第２試験信号出力処理のフローチャートである。
【図５１】図５１は、第３実施形態に係る回胴式遊技機における、主制御基板側での押し順ナビあり時信号制御処理のフローチャートである。
【図５２】図５２は、第３実施形態に係る回胴式遊技機における、主制御基板側での押し順ナビなし時信号制御処理のフローチャートである。
【図５３】図５３は、第３実施形態に係る回胴式遊技機における、操作態様情報一覧である。
【図５４】図５４は、第３実施形態からの変更例１に係る回胴式遊技機における、主制御基板側での遊技進行制御処理（２枚目）のフローチャートである。
【図５５】図５５は、第３実施形態からの変更例１に係る回胴式遊技機における、主制御基板側での押し順ナビ制御処理のフローチャートである。
【図５６】図５６は、第３実施形態からの変更例１に係る回胴式遊技機における、主制御基板側での第１試験信号出力処理のフローチャートである。
【図５７】図５７は、第３実施形態からの変更例１に係る回胴式遊技機における、主制御基板側での第２試験信号出力処理のフローチャートである。
【図５８】図５８は、第３実施形態からの変更例１に係る回胴式遊技機における、主制御基板側での操作態様情報制御処理のフローチャートである。
【図５９】図５９は、第３実施形態からの変更例１に係る回胴式遊技機における、主制御基板側での押し順ナビあり時信号制御処理のフローチャートである。
【図６０】図６０は、第３実施形態からの変更例１に係る回胴式遊技機における、主制御基板側での押し順ナビなし時信号制御処理のフローチャートである。
【図６１】図６１は、第３実施形態からの変更例１に係る回胴式遊技機における、操作態様情報一覧である。
【図６２】図６２は、第３実施形態からの変更例２に係る回胴式遊技機における、主制御基板側での遊技進行制御処理（２枚目）のフローチャートである。
【図６３】図６３は、第３実施形態からの変更例２に係る回胴式遊技機における、主制御基板側でのタイマ割り込み時処理のフローチャートである。
【図６４】図６４は、第３実施形態からの変更例２に係る回胴式遊技機における、主制御基板側での押し順ナビあり時信号制御処理のフローチャートである。
【図６５】図６５は、第３実施形態からの変更例２に係る回胴式遊技機における、主制御基板側での押し順ナビなし時信号制御処理のフローチャートである。
【図６６】図６６は、第３実施形態からの変更例２に係る回胴式遊技機における、操作態様情報一覧である。
【００１０】
　はじめに、本明細書における各用語の意義について説明する。「乱数」とは、回胴式遊技機において何らかの遊技内容を決定するための抽選（電子計算機によるくじ）に使用される乱数であり、狭義の乱数の他に擬似乱数も含む（例えば、乱数としてはハード乱数、擬似乱数としてはソフト乱数）。例えば、遊技の結果に影響を与えるいわゆる「基本乱数」、具体的には、特別遊技の移行や入賞役と関連した「当選乱数」、等を挙げることができる。「ＣＰＵ」とは、当業界において周知であるものと同義であり、使用されているアーキテクチャ（ＣＩＳＣ、ＲＩＳＣ、ビット数等）や処理性能等には何ら限定されない。「電断（電源断）」とは、遊技機に設けられた電源スイッチの操作実行有無に係らず、遊技機に供給される電源電圧が一定レベル以下となったことを指し、例えば、電源供給ユニットの破損や停電等による不測の事態による電源供給の遮断をも包含する。「ＲＯＭ」とは、当業界において周知であるものと同義であり、情報を物理的に保持する（例えば、データ読み出し用の電流を与えた場合、導通する素子構成であれば「１」、導通しない素子

構成であれば「０」となる）。ＲＡＭとは、当業界において周知であるものと同義であり、情報を電気的に保持する（例えば、データ読み出し用の電流を与えた場合、蓄電されていれば「１」、蓄電されていなければ「０」となる。尚、ＲＡＭ内で保持されているデータの一部又はすべてに対して、電断時にはバックアップ電源が供給されるよう構成されていることが一般的である）。「遊技状態」とは、例えば、遊技メダルが獲得容易であり遊技者にとって有利な特別遊技状態（いわゆる大当り遊技であり、ボーナス遊技や第１種ＢＢ・第２種ＢＢ等と呼ばれるものが該当する）、再遊技の当選率があらかじめ定められた値である通常遊技状態よりも再遊技当選率が高い（又は低い）状態である再遊技確率変動遊技状態（ＲＴ状態）、当選した役を入賞させるためのリールの停止順を報知し得るＡＴ（アシストタイム）状態、前記ＲＴ状態とＡＴ状態とが複合したＡＲＴ（アシストリプレイタイム）状態、等が挙げられる。また、前記通常遊技状態においても、前記ＲＴ状態、ＡＴ状態、ＡＲＴ状態への移行抽選確率が異なる、高確率通常遊技状態、低確率通常遊技状態、等が挙げられる。また、前記遊技状態は複合しても問題ない｛更に、これらの遊技状態や機能（例えば、ＡＴ状態への移行抽選や、リールの停止順に係る報知指示の出力等）は、遊技進行を制御する主制御基板側ですべて実装してしまっても問題ない｝。

【００１１】

以下の実施形態は、回胴式遊技機（いわゆるスロットマシン）を前提としたものとなっているが、これには何ら限定されず、他の遊技機（例えば、ぱちんこ遊技機、雀球、アレンジボール等）に応用された場合も範囲内であり、即ち、遊技進行を制御するマイコンチップ（ＣＰＵ、ＲＯＭ、ＲＡＭを搭載したチップ）を備え、当該マイコンチップにてプログラムを動作させるものに対して応用することができる技術である。尚、本実施形態は、あくまで一例であり、各手段が存在する場所や機能等、各種処理に関しての各ステップの順序、フラグのオン・オフのタイミング、各ステップの処理を担う手段名等に関し、以下の態様に限定されるものではない。また、上記した実施形態や変更例は、特定のものに対して適用されると限定的に解すべきでなく、どのような組み合わせであってもよい。例えば、ある実施形態についての変更例は、別の実施形態の変更例であると理解すべきであり、また、ある変更例と別の変更例が独立して記載されていたとしても、当該ある変更例と当該別の変更例を組み合わせたものも記載されていると理解すべきである。

【００１２】

ここで本発明の詳細な説明に先立ち、本発明に係る簡潔な構成を説明する。

【００１３】

本発明に係る回胴式遊技機のうち、第２ＲＯＭ領域にて配置されているプログラムコードに基づくＣＰＵＣ１００の処理にて、第１ＲＡＭ領域（又は、レジスタ領域）を更新及び参照し得る構成を（本実施形態）にて詳細に説明する。

【００１４】

本発明に係る回胴式遊技機のうち、第１ＲＯＭ領域にて配置されているプログラムコードに基づくＣＰＵＣ１００の処理にて、第２ＲＡＭ領域を参照可能に構成し、且つ、第２ＲＯＭ領域にて配置されているプログラムコードに基づくＣＰＵＣ１００の処理にて、第１ＲＡＭ領域を参照し得る構成を（第２実施形態）にて詳細に説明する。

【００１５】

本発明に係る回胴式遊技機のうち、試験基板に出力する信号に係る処理を第２プログラム領域にて実行し、且つ、第１試験基板に出力する条件装置情報として、いずれの条件装置情報を出力するタイミングであるかに係る識別値（小役識別値、ボーナス識別値）を第１プログラム領域における処理によって第１ＲＡＭ領域に一時記憶し、且つ、第１プログラム領域にて実行された押し順表示装置Ｄ２７０による押し順ナビに基づいて、第２試験基板への出力信号を制御するような構成を（第３実施形態）にて詳細に説明する。

【００１６】

本発明に係る回胴式遊技機のうち、第３実施形態をベースとして、且つ、第１試験基板に出力する条件装置情報として、いずれの条件装置情報を出力するタイミングであるかに係る識別値（小役識別値、ボーナス識別値）を第２プログラム領域における処理によって

レジスタ領域に一時記憶し、且つ、第１プログラム領域における押し順ナビに拘らず、第２プログラム領域にて第２試験基板への出力信号を制御するような構成を（第３実施形態からの変更例１）にて詳細に説明する。

【００１７】

本発明に係る回胴式遊技機のうち、第３実施形態からの変更例１をベースとして、且つ、第２試験基板に出力する操作態様情報として、停止するリールに係る情報、即ちリール停止順に係る情報を一回の出力にて第２試験基板へ送信するような構成を（第３実施形態からの変更例１）にて詳細に説明する。

【００１８】

（本実施形態）

ここで、各構成要素について説明する前に、本実施形態に係る回胴式遊技機Ｐの特徴（概略）を説明する。以下、図面を参照しながら、各要素について詳述する。

【００１９】

まず、図１（一部の構成については図２）を参照しながら、本実施形態に係る回胴式遊技機の前面側の基本構造を説明する。まず、回胴式遊技機Ｐは、主に前扉（フロントドアとも称す）と、裏箱（キャビネット、基体とも称す）と裏箱内に設置されたリールユニット、ホッパ装置、電源ユニット、主制御基板Ｍ（主制御チップＣが搭載されている基板）で構成される。以下、これらを順に説明する。

【００２０】

次に、回胴式遊技機Ｐの前扉ＤＵは、装飾ランプユニットＤ１５０、メダル受け皿Ｄ２３０、を含む。まず、装飾ランプユニットＤ１５０は、回胴式遊技機Ｐの遊技の進行に応じて発光する発光源を有したものである。また、前扉ＤＵの開閉状態を検出可能な扉スイッチＤ８０が設けられている。また、前扉ＤＵには鍵穴Ｄ２６０が設けられており、鍵穴Ｄ２６０の形状と整合するキー（ドアキー）を鍵穴Ｄ２６０に差し込む｛加えて、所定の方向（例えば、時計回り）に捻る｝ことで、前扉ＤＵを開放し得るよう構成されている。更に、本実施形態においては、ドアキーを鍵穴Ｄ２６０に差し込む｛加えて、所定の方向（例えば、反時計回り）に捻る｝ことで、エラー状態（後述する、ドア開放エラー等）を解除し得るよう構成されている。次に、メダル受け皿Ｄ２３０は、放出口Ｄ２４０から放出された遊技メダル（或いは単にメダルと呼ぶことがある）の受け皿である。

【００２１】

次に、前扉ＤＵは、遊技状態を視認可能にするための機構、遊技媒体の入力を可能にするための機構、リールユニットを操作するための機構、等を含む。具体的には、遊技状態を視認可能にするための機構として、リール窓Ｄ１６０、投入数表示灯Ｄ２１０、操作状態表示灯Ｄ１８０、特別遊技状態表示装置Ｄ２５０、払出数表示装置Ｄ１９０、クレジット数表示装置Ｄ２００、押し順表示装置Ｄ２７０、ＡＲＴカウンタ値表示装置Ｄ２８０等が取り付けられている。また、遊技媒体の投入や賭け数（ベット数）の入力を可能にするための機構として、メダル投入口Ｄ１７０、ベットボタンＤ２２０、投入された遊技媒体の払い出しを可能にするための機構として、精算ボタンＤ６０が取り付けられている。そして、リールユニットを操作するための機構として、スタートレバーＤ５０、停止ボタンＤ４０が取り付けられている。以下、各要素について詳述する。

【００２２】

＜遊技状態を視認可能にするための機構＞

次に、リール窓Ｄ１６０は、前扉ＤＵの一部を構成する合成樹脂等によって形成された透明な部材であり、リール窓Ｄ１６０を通して遊技機枠内に設置されたリールユニットを視認可能に構成されている。また、投入数表示灯Ｄ２１０は、ＬＥＤによって構成されており、現在ベット（一の遊技を開始するために必要な遊技メダルを投入すること）されているメダル数と同数のＬＥＤが点灯するよう構成されている。また、操作状態表示灯Ｄ１８０は、ＬＥＤによって構成されており、現在の操作状態（メダル受付可否状態、再遊技入賞状態、遊技開始ウェイト状態等）に応じて点灯・消灯するよう構成されている。また、特別遊技状態表示装置Ｄ２５０は、７セグメントディスプレイによって構成されており

、特別遊技中に払い出された払出数の総数が表示されるよう構成されている。尚、特別遊技状態表示装置Ｄ２５０を設けない構成としてもよく、そのように構成した場合には、演出表示装置Ｓ４０にて当該払出数の総数を表示するよう構成することで遊技者は特別遊技中に払い出された払出数の総数を認識することができユーザーフレンドリーな遊技機とすることができる。また、払出数表示装置Ｄ１９０は、７セグメントディスプレイによって構成されており、現在払出されている遊技メダル数が表示されるよう構成されている。また、クレジット数表示装置Ｄ２００は、７セグメントディスプレイによって構成されており、遊技者の持ちメダルとして遊技機内に貯留されているメダル数の総数（クレジット数）が表示されるよう構成されている。また、押し順表示装置Ｄ２７０は、リール停止順（左停止ボタンＤ４１、中停止ボタンＤ４２、右停止ボタンＤ４３の停止順）によって入賞する役が相違し得る条件装置｛いわゆる押し順小役であるが、入賞する役が相違した場合には、遊技者に付される利益率（払出枚数、その後のＲＴ状態等）が異なり得るよう構成されているものが一般的である｝が成立したゲームにて、遊技者に最も有利となるリール停止順を報知し得るよう構成されている。また、ＡＲＴカウンタ値表示装置Ｄ２８０は、押し順表示装置Ｄ２７０に表示された押し順ナビ表示に従って遊技を進行した場合に保障されることとなるＡＲＴ状態（詳細は後述）に滞在し得るゲーム数を表示し得るよう構成されている。尚、押し順表示装置Ｄ２７０は、払出数表示装置Ｄ１９０と兼用してもよいし、兼用しない場合、払出数表示装置Ｄ１９０には、後述するＡＲＴ状態中における入賞によって払出されたメダルの合計枚数（又は純増枚数）が表示されるよう構成されていてもよい。

【００２３】

＜遊技媒体の入力を可能にするための機構＞

次に、メダル投入口Ｄ１７０は、遊技メダルの投入口であり、メダル受付可能状態である状況下において当該投入口に投入された遊技メダルは遊技機枠内部へと誘導される。また、遊技機枠内部にはメダルの投入を検出するセンサとして、投入受付センサＤ１０ｓと、第１投入センサＤ２０ｓと、第２投入センサＤ３０ｓと、が設けられており、当該遊技機枠内部へと誘導された遊技メダルが正常に投入されたと判断した場合に、当該投入されたメダルをベットされたメダルとして検出し得るよう構成されている。また、ベットボタンＤ２２０は、遊技者によって操作可能に構成されており、当該操作によって、貯留されているメダル（クレジットのメダル）をベットすることができるよう構成されている。また、精算ボタンＤ６０は、遊技者によって操作可能に構成されており、当該操作によって、貯留されているメダル（クレジットのメダル）及び／又はベットされているメダルを遊技者に払い戻すことが可能となっている。尚、精算ボタンＤ６０の操作によって払い戻された遊技メダルは、放出口Ｄ２４０に払い出されるよう構成されている。

【００２４】

＜リールユニットを操作するための機構＞

次に、スタートレバーＤ５０は、遊技者によって操作可能に構成されており、当該操作によってリールユニットの動作を開始可能に構成されている。また、停止ボタンＤ４０は、遊技者によって操作可能な左停止ボタンＤ４１、中停止ボタンＤ４２、右停止ボタンＤ４３を備えており、夫々の停止ボタンを操作することによってリールユニットの動作を順次停止可能に構成されている。

【００２５】

次に、回胴式遊技機Ｐのリールユニットは、リールＭ５０とリールＭ５０の駆動源（ステッピングモータ等）とを備えている。また、リールＭ５０は、左リールＭ５１、中リールＭ５２、右リールＭ５３を備えている。ここで、夫々のリール部は合成樹脂等により形成され、当該リール部の外周上（リール帯上）には複数の図柄が描かれている。そして、スタートレバーＤ５０及び停止ボタンＤ４０における各停止ボタンの操作に基づき、夫々のリール部の回転動作及び停止動作を可能とするよう構成されている。また、図示しないが、左リールＭ５１、中リールＭ５２及び右リールＭ５３の内部にはＬＥＤ（以下、リールバックライトと呼ぶことがある）が設けられており、当該ＬＥＤが点灯した際にはリー

ル部外周を透過した光によって、リール部外周が点灯したように視認できるよう構成されている。

【００２６】

＜その他の機構＞

また、回胴式遊技機Ｐの遊技機枠の内外には、遊技の興趣性を高めるための機構として、予告演出や背景演出等の演出を表示するための演出表示装置Ｓ４０、様々な点灯態様にて点灯し得るＬＥＤランプＳ１０、サウンドを出力し得るスピーカＳ２０、合成樹脂等によって形成された部材である、上パネルＤ１３０及び下パネルＤ１４０、等が設けられている。

【００２７】

次に、図２は、前扉ＤＵを開いて回胴式遊技機Ｐの内部の構成を示した斜視図である。前扉ＤＵの裏面側上部には、演出表示装置Ｓ４０が取り付けられている。前扉ＤＵのほぼ中央にはリール窓Ｄ１６０が設けられており、その下方には、後述する扉基板Ｄが設けられている。また、扉基板Ｄには、前述した停止ボタンＤ４０や、スタートレバーＤ５０、精算ボタンＤ６０等の入力信号が入力される。また、扉基板Ｄの下方には、スピーカＳ２０が設けられている。

【００２８】

また、詳細は後述するが、扉基板Ｄの付近には、メダル投入口Ｄ１７０から投入された遊技メダルの通路となる投入受付センサＤ１０ｓが設けられており、当該投入受付センサＤ１０ｓの下方には、遊技メダルを放出口Ｄ２４０に導くためのコインシュータＤ９０などが設けられている。投入受付センサＤ１０ｓは、メダル投入口Ｄ１７０から投入された遊技メダルを主に寸法に基づいて選別し、規格寸法に適合した遊技メダルだけを受け入れる機能を有しており、当該機能により適合しないと判断されたメダル（又は、その他の異物）は、ブロッカＤ１００により放出口Ｄ２４０に払い戻されるよう構成されている。遊技者がスタートレバーＤ５０を操作する前に（遊技メダルの投入が有効である状態にて）遊技メダルを投入すると、遊技メダルは投入受付センサＤ１０ｓによって選別され、規格を満足しているものだけがホッパＨ４０内に投入され、規格を満たしていないメダルは、コインシュータＤ９０を通って、放出口Ｄ２４０に返却されるようになっている。これに対して、スタートレバーＤ５０が操作された後に（遊技メダルの投入が有効でない状態にて）遊技メダルが投入された場合は、投入された遊技メダルはコインシュータＤ９０を通って、放出口Ｄ２４０に返却される。また、投入受付センサＤ１０ｓの内部（流路の奥）には、詳細後述するメダル投入に係るセンサが設けられており、寸法規格を満たして受け入れられた遊技メダルが通過すると、第１投入センサＤ２０ｓ及び第２投入センサＤ３０ｓによって検出されて、その信号が後述する主制御基板Ｍに供給されるようになっている。

【００２９】

リールＭ５０の上方には、遊技全体の制御を司る後述する主制御基板Ｍが格納されており、リールＭ５０の背後には、各リール（左リールＭ５１、中リールＭ５２、右リールＭ５３）を駆動するための後述する回胴基板Ｋが格納されている。また、リールＭ５０の左方には、図１に示した演出表示装置Ｓ４０や、ＬＥＤランプＳ１０、スピーカＳ２０等を用いて行われる各種演出の制御を司る後述する副制御基板Ｓが格納されている。また、主制御基板Ｍには、後述する設定変更装置制御処理を実行するため（設定変更を行うため）に使用する設定キースイッチＭ２０、設定値の変更やエラー解除等を実行し得る設定／リセットボタンＭ３０、設定キースイッチＭ２０や設定／リセットボタンＭ３０等を保護するための設定扉（不図示）の開閉を判定する設定扉スイッチＭ１０が接続されている。尚、設定キースイッチＭ２０、設定／リセットボタンＭ３０、設定扉スイッチＭ１０については何れも不図示としているが、主制御基板Ｍの基板上等の適宜位置に設けられていればよい（即ち、前扉ＤＵを開かなければ人為的なアクセスが困難な位置に設けられていればよい）。

【００３０】

リールＭ５０の下方には、投入された遊技メダルが集められるホッパＨ４０や、遊技メダルを払い出すメダル払出装置Ｈが設けられており、回胴式遊技機Ｐ全体に電源を供給するための電源基板Ｅが格納されている。メダル払出装置Ｈから払い出された遊技メダルは、コインシュータＤ９０を通って、放出口Ｄ２４０から払い出されるようになっている。また、電源基板Ｅの前面には、回胴式遊技機Ｐの電源を投入するための電源スイッチＥ１０も設けられている。

【００３１】

次に、図３は、回胴式遊技機内部における、メダル投入口Ｄ１７０に投入された遊技メダルの経路（セレクタ）を示した斜視図である。メダル投入口Ｄ１７０に投入された遊技メダルは、まず投入受付センサＤ１０ｓを通過する。当該投入受付センサＤ１０ｓは機械式のダブルセンサになっており、遊技メダルが通過することによって、２つの突起した機構が押下されることによりオンとなり遊技メダルが正常に通路を通過することができることとなる。また、このような構成により、遊技メダルではない異物（例えば、遊技メダルよりも径が小さいもの）が投入された場合には、前記２つの突起した機構が押下されない。このようなメダルは、起立した状態をメダルが維持できないため、通路を通過できず（メダルが倒れこむ）放出口Ｄ２４０に払い戻されることとなる。そのほかにも、投入受付センサＤ１０ｓは、オンとなっている時間が所定時間以上連続した場合等にも、エラーであると判定し得る（その結果、ブロッカＤ１００がオフとなり得る）よう構成されている。

【００３２】

遊技メダルがブロッカＤ１００を正常に通過した場合に、当該通過直後に第１投入センサＤ２０ｓ及び第２投入センサＤ３０ｓを通過することとなる。この投入センサ（第１投入センサＤ２０ｓ及び第２投入センサＤ３０ｓ）は２つのセンサで構成されており（遊技メダルの規格上の直径よりも小さい間隔で隣接配置されており）、夫々のセンサのオン・オフ状況（第１投入センサＤ２０ｓ及び第２投入センサＤ３０ｓのオン・オフの組み合わせの遷移していく順序、等）及びオン・オフとなっている時間を監視することにより様々なエラー（後述する、投入メダル滞留エラー、投入メダル逆流エラー、等）を検出可能に構成されている。

【００３３】

次に、図４は、回胴式遊技機における、メダル払出装置Ｈの正面図及び斜視図である。メダル払出装置Ｈは、クレジット（遊技機内部に電子的に貯留されている遊技メダル）又はベットされているメダル（遊技を開始するために投入されたメダル）が存在する状態で、精算ボタンが操作された、又は、入賞により遊技メダルが払い出される場合に作動することとなる。作動する場合には、まず、ホッパモータＨ８０が駆動することにより、ディスク回転軸Ｈ５０ａを中心にディスクＨ５０が回転する。当該回転によりメダル払出装置Ｈ内の遊技メダルは放出付勢手段Ｈ７０を変位させて遊技メダル出口Ｈ６０から放出口Ｄ２４０に向かって流下していくこととなる。尚、払出センサ（第１払出センサＨ１０ｓ及び第２払出センサＨ２０ｓ）は２つのセンサで構成されており、夫々のセンサのオン・オフ状況（第１払出センサＨ１０ｓ及び第２払出センサＨ２０ｓのオン・オフの組み合わせの遷移していく順序、等）及びオン・オフとなっている時間を監視することにより様々なエラー（後述する、払出メダル滞留エラー、等）を検出可能に構成されている。より具体的には、例えば、遊技メダル出口Ｈ６０を正常に通過する際には、放出付勢手段Ｈ７０の変位により、第１払出センサＨ１０ｓ＝オフ・第２払出センサＨ２０ｓ＝オフの状態から、第１払出センサＨ１０ｓ＝オフ・第２払出センサＨ２０ｓ＝オフ→第１払出センサＨ１０ｓ＝オン・第２払出センサＨ２０ｓ＝オフ→第１払出センサＨ１０ｓ＝オン・第２払出センサＨ２０ｓ＝オン→第１払出センサＨ１０ｓ＝オン・第２払出センサＨ２０ｓ＝オフ→第１払出センサＨ１０ｓ＝オフ・第２払出センサＨ２０ｓ＝オフ、というセンサ状態遷移となるため、このセンサ状態遷移と反する動きを検出した場合には、エラーとするよう構成することを例示することができる。

【００３４】

次に、図５のブロック図を参照しながら、本実施形態に係る回胴式遊技機Ｐの電気的な概略構成を説明する。はじめに、本実施形態に係る回胴式遊技機は、遊技の進行を制御する主制御基板Ｍを中心として、副制御基板Ｓ、扉基板Ｄ、回胴基板Ｋ、電源基板Ｅ、中継基板ＩＮ、設定扉スイッチＭ１０、設定キースイッチＭ２０、設定／リセットボタンＭ３０等がデータをやり取り可能に接続されて構成されている。尚、図中の実線部がデータのやり取りに関する動きを示したものであり、図中の破線部が電源供給ルートを示したものである。尚、電源供給ルートはこれに限られたものではなく、例えば電源基板Ｅから主制御基板を介さずに中継基板ＩＮや扉基板Ｄに電源を供給しても良い。

【００３５】

主制御基板Ｍは、回胴式遊技機Ｐで行われる遊技全体の進行を司る基板である。当該主制御基板Ｍには、主制御チップＣが搭載されており、主制御チップＣには、ＣＰＵＣ１００、内蔵ＲＯＭＣ１１０、内蔵ＲＡＭＣ１２０等がバスによって互いにデータをやり取り可能に接続されて搭載されている（図示及び詳細については後述する）。そして、主制御基板Ｍは、前扉ＤＵに搭載された扉基板Ｄから、スタートレバーＤ５０等が操作されたことを示す信号等を受け取って、副制御基板Ｓや、扉基板Ｄ、回胴基板Ｋ等に向かって制御コマンド（あるいは制御信号）を出力することにより、これら各種基板の動作を制御している。

【００３６】

また、副制御基板Ｓにも、前述した主制御基板Ｍと同様に、副制御チップＳＣが搭載されており、副制御チップＳＣには、ＣＰＵや、ＲＯＭ、ＲＡＭ等が設けられていて、バスによって互いにデータをやり取り可能に接続されて構成されている。また、副制御基板Ｓには、各種ＬＥＤランプＳ１０、スピーカＳ２０、演出表示装置Ｓ４０、回胴バックライトＳ３０等が接続されている。ここで回胴バックライトＳ３０とは、左リールＭ５１、中リールＭ５２、右リールＭ５３夫々の内部に設けられ、当該リールの表面に描かれた図柄を裏側から照らすライトである。副制御基板Ｓは、主制御基板Ｍから受け取った制御コマンドを解析して、各種ＬＥＤランプＳ１０、スピーカＳ２０、演出表示装置Ｓ４０、回胴バックライトＳ３０等にそれぞれ駆動信号を出力することにより、各種の演出を行っている。

【００３７】

扉基板Ｄには、前述した投入受付センサＤ１０ｓ、第１投入センサＤ２０ｓ、第２投入センサＤ３０ｓ、回転しているリールＭ５０を停止するための停止ボタンＤ４０、リールＭ５０の回転を開始するためのスタートレバーＤ５０、貯留されている遊技メダル（クレジット）や投入された遊技メダルを払い出して遊技を終了するための精算ボタンＤ６０、遊技の状態を表示する各種の表示パネルＤ７０（前述した、投入数表示灯Ｄ２１０、操作状態表示灯Ｄ１８０、特別遊技状態表示装置Ｄ２５０、払出数表示装置Ｄ１９０は、クレジット数表示装置Ｄ２００、等の表示装置の集合体）、前扉の開閉の判定やエラーの解除や設定値の変更を実行するための扉スイッチＤ８０、投入された後に適合しないと判断された遊技メダル（又は、その他の異物）を放出口Ｄ２４０に払い戻すためのブロッカＤ１００等が接続されている。また、この扉基板Ｄは、前述した主制御基板Ｍとデータをやり取り可能に接続されている。このため、前扉ＤＵに設けられたスタートレバーＤ５０や、停止ボタンＤ４０、精算ボタンＤ６０等を操作すると、扉基板Ｄを介して、当該操作に係る信号が主制御基板Ｍに供給されるようになっている。また、投入受付センサＤ１０ｓが遊技メダルの通過を検出した信号も、扉基板Ｄを介して主制御基板Ｍに供給される。

【００３８】

また、回胴基板Ｋには、リールＭ５０を回転させるための回胴モータＫ１０と、リールＭ５０の回転位置を検出するための回胴センサＫ２０等が接続されている。回胴基板Ｋは、当該回胴センサＫ２０によって、リールＭ５０の回転位置を検出しながら回胴モータＫ１０を駆動することにより、リールＭ５０を、決定された停止位置で停止させることが可能となっている。また、本実施形態の回胴式遊技機においては、回胴モータＫ１０には、所謂ステップモータ（ステッピングモータ）が使用されている。尚、ステップモータは、

リールＭ５０が１回転するステップ数として、５０４ステップが設定されている。また、各リール（左リールＭ５１、中リールＭ５２、右リールＭ５３）には略均一の大きさで所定数（例えば、２１個）の図柄が設定されており、１図柄分に相当するステップ数としては、２４ステップ（＝２１／５０４）が設定されている。尚、ステップ数、リール１周あたりの図柄の数は変更しても何ら問題ない。

【００３９】

また、メダル払出装置Ｈは、中継基板ＩＮを介して、主制御基板Ｍに接続されており、主制御基板Ｍからの制御信号に基づいて、所定枚数（例えば、１０枚）の遊技メダルを払い出す動作を行う。尚、メダル払出装置Ｈにはメダルが正常に払い出されたか否かの判定や払い出された遊技メダルの数の計測を実行する第１払出センサＨ１０ｓ及び第２払出センサＨ２０ｓと、ディスクＨ５０を回転させるためのホッパモータＨ８０と、が接続されている。

【００４０】

これら各種制御基板、及び基板で消費される電力は、電源基板Ｅ（電源スイッチＥ１０により電源供給の有無を制御する基板）から供給されている。図５では、電源基板Ｅから電力が供給される様子を破線の矢印で表している。図示されているように、主制御基板Ｍおよび副制御基板Ｓには、電源基板Ｅから電力が直接供給されており、各種基板（扉基板Ｄ、回胴基板Ｋ、中継基板ＩＮ）には、主制御基板Ｍを介して電力が供給されている。電源基板Ｅには所定量（例えば、１００Ｖ）の交流電圧が供給されており、この電力を規定電圧の直流電圧に変換した後、夫々の制御基板及び基板に供給している。

【００４１】

また、主制御基板Ｍには、後述する設定変更装置制御処理を実行するため（設定変更を行うため）に使用する設定キースイッチＭ２０、設定値の変更やエラー解除等を実行し得る設定／リセットボタンＭ３０、設定キースイッチＭ２０や設定／リセットボタンＭ３０等を保護するための設定扉（不図示）の開閉を判定する設定扉スイッチＭ１０が接続されている。

【００４２】

＜主制御部の基本回路の構成例＞

次に、図６を用いて、主制御基板Ｍの主制御チップＣの構成例について説明する。

【００４３】

まず、図６に示す主制御チップＣには、ＣＰＵＣ１００、内蔵ＲＯＭＣ１１０（第１ＲＯＭ領域Ｃ１１１、第２ＲＯＭ領域Ｃ１１２）、内蔵ＲＡＭＣ１２０（第１ＲＡＭ領域Ｃ１２１、第２ＲＡＭ領域Ｃ１２２）、外部バス制御回路Ｃ１９０、パラレル入力ポートＣ１３０、アドレスデコード回路Ｃ１５０、タイマ回路Ｃ１７０、カウンタ回路Ｃ１８０、リセット制御回路Ｃ２２０に加え、割込み制御回路Ｃ１６０、クロック回路Ｃ２１０、乱数生成回路Ｃ１４０、照合用ブロックＣ２３０、固有情報Ｃ２４０、演算回路Ｃ２５０が備えられており、これら全てが内部バスＣ２００を介して互いに接続されている。

【００４４】

以下、上記説明した各部の詳細について説明する。

【００４５】

まず、ＣＰＵＣ１００は、内蔵ＲＯＭＣ１１０や内蔵ＲＡＭＣ１２０のプログラムやデータによって様々な数値計算や情報処理、制御処理などを実行する。内蔵ＲＯＭＣ１１０は、制御プログラムや各種データを記憶する。内蔵ＲＡＭＣ１２０は、一時的にデータを記憶する。また、内蔵ＲＯＭＣ１１０及び内蔵ＲＡＭＣ１２０はアドレスとデータとをセットとして保持しており、アドレス範囲で用途が区切られている。尚、当該用途として主なものは、プログラム領域とデータ領域であるが、この点の詳細については、後述するメモリマップの説明に譲る。

【００４６】

外部バス制御回路Ｃ１９０は、ＩＯリクエスト端子（ＸＩＯＲＱ端子）、メモリリクエスト端子（ＸＭＲＥＱ端子）、リード信号端子（ＸＲＤ端子）、ライト信号端子（ＸＷＲ

端子）、１６ビット幅のアドレス出力端子（Ａ０端子～Ａ１５端子）、および８ビット幅の入出力端子であるデータ入出力端子（Ｄ０端子～Ｄ７端子）を有する。本実施形態では、このうちデータ入出力端子（Ｄ０端子～Ｄ７端子）は、各駆動回路（例えば、中継基板ＩＮを介しての回胴基板Ｋ）へのデータ出力と、各周辺制御回路（例えば、扉基板Ｄを介しての各種センサや各種操作部材）からのデータ入力に用いられている。このデータ入出力端子（Ｄ０端子～Ｄ７端子）によるデータの入出力先は、アドレス出力端子（Ａ０端子～Ａ１５端子）から出力されるアドレス信号、およびアドレスデコード回路Ｃ１５０から出力されるチップセレクト信号を用いて切り替えられる。

【００４７】

パラレル入力ポートＣ１３０は、４つの入力端子（Ｐ０端子～Ｐ３端子）を有する。これらの入力端子（Ｐ０端子～Ｐ３端子）は、例えば、その入力端子のいずれかがスタートレバーＤ５０に接続されており、乱数生成回路Ｃ１４０が生成する乱数をＣＰＵＣ１００に取得させるためのラッチ信号として、乱数生成回路Ｃ１４０に出力する。

【００４８】

アドレスデコード回路Ｃ１５０は、所定数（例えば、１４）の出力端子（ＸＣＳ０端子～ＸＣＳ１３端子）を有する。当該出力端子（ＸＣＳ０端子～ＸＣＳ１３端子）は、主制御チップＣの外部にある周辺制御回路に接続されており、外部バス制御回路Ｃ１９０のデータ入出力端子（Ｄ０端子～Ｄ７端子）から出力されるデータの送信先を切り替えるためのチップセレクト信号等の出力に用いられている。

【００４９】

タイマ回路Ｃ１７０は、時間の計測に用いられる。尚、タイマ回路Ｃ１７０は設定された計測時間を過ぎると、タイムアウト信号をカウンタ回路Ｃ１８０に出力する。一方、カウンタ回路Ｃ１８０は、各種信号の立ち上がり（あるいは立ち下がり）の回数の計測に用いられる。当該カウンタ回路で計測される信号には、主制御チップＣのシステムクロックの他、前記タイマ回路からのタイムアウト信号、メモリの読み書き信号、メモリリクエスト信号、外部入出力の信号、割込みに対する応答信号等も計測することができる。

【００５０】

リセット制御回路Ｃ２２０は、システムリセット入力端子（ＸＳＲＳＴ端子）と、リセット出力端子（ＸＲＳＴＯ端子）の２つの端子を有する。このシステムリセット入力端子（ＸＳＲＳＴ端子）は電圧監視回路（電圧を監視するための回路であり、不図示となっている）に接続されている。当該システムリセット入力端子（ＸＳＲＳＴ端子）からシステムリセット信号（例えば一定時間Ｌレベルの信号）が入力されると、リセット制御回路Ｃ２２０は、主制御チップＣの内部の回路に対してこのシステムリセット信号を出力するとともに、主制御チップＣの外部にある周辺制御回路に対してリセット出力端子（ＸＲＳＴＯ端子）からリセット信号（例えば、ＬレベルからＨレベルへの立ち上がり信号）が出力される。この場合、主制御チップＣでは、システムリセットと称する処理が実行され、各回路が初期化される。当該システムリセットが実行される一例として、電源投入時が挙げられる。

【００５１】

また、リセット制御回路Ｃ２２０は、ウォッチドッグタイマＣ２２２と、指定エリア外走行禁止回路Ｃ２２１とを備えている。ウォッチドッグタイマＣ２２２がタイムアウトになった場合や、ＣＰＵＣ１００が所定の範囲以外のアドレスを参照（指定エリア外走行）した場合には、リセット制御回路Ｃ２２０は、主制御チップＣの内部の回路に対してシステムリセット信号およびユーザリセット信号のいずれかを出力する。尚、システムリセット信号およびユーザリセット信号のどちらを出力するかは、内蔵ＲＯＭＣ１１０内のプログラム領域（詳細は後述する）の設定に従う。また、主制御チップＣの外部にある周辺制御回路に対しては、リセット出力端子（ＸＲＳＴＯ端子）からリセット信号が出力される。

【００５２】

主制御チップＣでは、設定によって上記のシステムリセットか、或いはユーザリセット

と称する処理のいずれかを実行させることができる。

【００５３】

上記指定エリア外走行は、プログラムが想定外の動作をしていることを意味する。この場合、ＣＰＵＣ１００が本来プログラムとして扱われるはずのないコードにより動作することになる。このような状況は、プログラムミスによる所謂暴走した状態の他に、何らかの不正によって生じている可能性がある。この場合、上記のシステムリセットおよびユーザリセットのいずれかの処理により、正常な動作に復帰させることができるようになっている。また、ウォッチドッグタイマＣ２２２がタイムアウトになった場合としては、プログラムミスによる暴走した状態や、電圧降下によりＣＰＵＣ１００が本来設計した動作を行うことができなくなった場合等がある。この場合にも、上記のシステムおよびユーザリセットのいずれかの処理により、正常な動作に復帰させることができるように構成されている。

【００５４】

割込み制御回路Ｃ１６０は、外部入力や内部状態の変化に応じて適宜処理を実行させるために割込みを発生させる。この割込み処理には、例えば外部からの入力（センサによる信号）を受け付けた場合に実行する処理がある。本実施形態では、タイマ回路からの割込み要求により実行されるタイマ割込み処理を実行するようにしている。尚、割込み制御回路Ｃ１６０は、内部情報レジスタＣ１６１を備えており、当該内部情報レジスタＣ１６１には、乱数生成回路Ｃ１４０で乱数更新周期を決める外部クロック（カウントクロック）の周期の異常、および乱数の更新に関する異常、さらに、直前に発生したユーザリセットのリセット要因の情報等が格納される。

【００５５】

クロック回路Ｃ２１０は、水晶発振器（不図示）から外部クロック入力端子（ＥＸ端子）を介して入力される外部クロック（この例では、２４ＭＨｚのクロック）を所定の分周比（例えば、１／２）で分周し、分周後のシステムクロック（この例では、１２ＭＨｚのクロック）をこの主制御チップＣ内部の各回路に供給する。また、このシステムクロックをシステムクロック出力端子（ＣＬＫＯ端子）を介して主制御チップＣ外部の周辺制御回路に出力する。

【００５６】

乱数生成回路Ｃ１４０は、乱数を更新するためのクロック信号（カウントクロック）を用いて、乱数のラッチ信号を受信したときにこの更新された乱数を乱数レジスタ内に保持するものである。本実施形態では、水晶発振器から外部クロック入力端子（ＲＣＫ端子）を介して入力される外部クロック信号を所定の分周比（例えば、１／２）で分周してこのカウントクロックに用いているが、主制御チップＣ内部のクロック信号を用いることもでき、この場合は水晶発振器は不要となる。乱数レジスタに保持された値は、乱数として読み出して使用することができる。尚、乱数レジスタから乱数を読み出すと、乱数レジスタが次の乱数をラッチすることを許容する許容状態とすることができる。

【００５７】

照合用ブロックＣ２３０は、主制御チップＣが型式認定で合格した正規のものかどうかの真贋検査であるセキュリティチェックを実行するものであり、ＳＣ端子及びＢＲＣ端子を介して当該セキュリティチェックに係る信号を外部端子板に送信又は外部端子板から受信し得るよう構成されている。

【００５８】

固有情報Ｃ２４０には、主制御チップＣの製造時に書き込まれた固有の識別番号が格納されており、当該識別番号は書き換えができないよう構成されている。また、演算回路Ｃ２５０は、四則演算や論理演算を実行する回路である。

【００５９】

＜メモリマップ＞

次に、図７を用いて、図６に示す主制御チップＣのメモリマップの一例について説明する。当該メモリマップには、「００００Ｈ」から「ＦＦＦＦＨ」までのアドレス空間が示

されている。このうち、「０００００Ｈ」から「２７ＦＦＨ」までの空間には内蔵ＲＯＭＣ１１０が割り当てられ、「２８００Ｈ」から「２８ＦＦＨ」までの空間には主制御チップＣ内の各回路に内蔵されているレジスタ領域が割り当てられ、「Ｆ０００Ｈ」から「Ｆ２ＦＦＨ」までの空間には内蔵ＲＡＭＣ１２０が割り当てられ、「ＦＤＤ０Ｈ」から「ＦＤＦＢＨ」までの空間にはＸＣＳデコードエリア（与えられた機械語を内部表現として解釈することであるデコードを実行する領域）が割り当てられている。ＣＰＵＣ１００に、これらの番地に対してアクセスする命令を実行させることにより、対応するハードウェアに対するアクセスを実行させることができる。

【００６０】

尚、内蔵ＲＯＭＣ１１０は、主として遊技の進行を制御する領域である第１ＲＯＭ領域と、主としてエラー関連等の遊技の正常な進行とは異なる処理を制御する領域である第２ＲＯＭ領域と、を有しており、「００００Ｈ」から「１ＦＦＦＨ」までの空間には第１ＲＯＭ領域が割り当てられ、「２０００Ｈ」から「２７ＦＦＨ」までの空間には第２ＲＯＭ領域が割り当てられている。尚、第１ＲＯＭ領域は、第２ＲＯＭ領域よりも容量が大きくなるよう構成されている（換言すれば、第１ＲＯＭ領域内に存在しＣＰＵＣ１００からアクセスされるデータ容量は、第２ＲＯＭ領域内に存在しＣＰＵＣ１００からアクセスされるデータ容量よりも大きくなるよう構成されている）。

【００６１】

また、第１ＲＯＭ領域は、プログラムコード（ＣＰＵＣ１００に対する命令コードセット）が格納されている第１制御領域と、プログラムが使用する（このプログラムコードに基づくＣＰＵＣ１００の処理によって読みだされる）プログラムデータが格納されている第１データ領域と、各種識別情報（会社名、製造日、型式名等）が格納される領域と、主制御チップＣを動作させる際に用いられる各種設定（乱数生成回路Ｃ１４０の動作設定、ウォッチドッグタイマＣ２２２の動作設定等）が格納されているプログラム管理エリアとを有している。尚、同図にて、第１ＲＯＭ領域におけるメモリマップイメージを図示しておくが、各領域のバイト数や未使用領域の有無はあくまでも一例である。

【００６２】

また、第２ＲＯＭ領域は、プログラムコード（ＣＰＵＣ１００に対する命令コードセット）が格納されている第２制御領域と、プログラムが使用する（このプログラムコードに基づくＣＰＵＣ１００の処理によって読みだされる）プログラムデータが格納されている第２データ領域と、を有しており、第２制御領域は、第１制御領域よりも容量が小さくなるよう構成されており（換言すれば、第２制御領域内に存在しＣＰＵＣ１００からアクセスされるプログラムコード容量は、第１制御領域内に存在しＣＰＵＣ１００からアクセスされるプログラムコード容量よりも小さくなり）、第２データ領域は、第１データ領域よりも容量が小さくなるよう構成されている（換言すれば、第２データ領域内に存在しＣＰＵＣ１００からアクセスされるプログラムデータ容量は、第１データ領域内に存在しＣＰＵＣ１００からアクセスされるプログラムデータ容量よりも小さくなる）。

【００６３】

他方、内蔵ＲＡＭＣ１２０は、主として遊技の進行に基づく情報を格納する領域である第１ＲＡＭ領域と、主としてエラー関連等の遊技の正常な進行とは異なる処理に基づく情報を格納する領域である第２ＲＡＭ領域と、プログラムが内部的にデータを保存しておく必要がある場合使用されるスタックエリアと、を有しており、「Ｆ０００Ｈ」から「Ｆ１ＦＦＨ」までの空間には第１ＲＡＭ領域が割り当てられ、「Ｆ２００Ｈ」から「Ｆ２Ｃ９Ｈ」までの空間には第２ＲＡＭ領域が割り当てられ、「Ｆ２ＣＡＨ」から「Ｆ２ＦＦＨ」までの空間にはスタックエリアが割り当てられている（但し、各領域のバイト数はあくまでも一例である）。

【００６４】

また、第１ＲＡＭ領域は、主として遊技の進行に係る情報を一時記憶するための作業領域である第１作業領域を有しており、第２ＲＡＭ領域は、主としてエラー関連等に係る情報を一時記憶するための作業領域である第２作業領域と、第１ＲＡＭ領域及び第２ＲＡＭ

領域に一時記憶された情報の誤り検出を行うための作業領域であるチェックサム領域を有している。尚、第１ＲＡＭ領域は、第２ＲＡＭ領域よりも容量が大きくなるよう構成されている。また、本実施形態においては、チェックサム領域は第２ＲＡＭ領域のみが有しており（第１ＲＡＭ領域は有しておらず）、当該チェックサム領域が第１ＲＡＭ領域と第２ＲＡＭ領域との双方の（双方に一時記憶された情報を通算した）チェックサムを管理するよう構成されている。また、本実施形態においては、後述するように、チェックサムを算出する際、未使用領域をも含めて算出しているが、これには限定されず、未使用領域を除いた領域（第１作業領域及び第２作業領域）についてチェックサムを算出するよう構成してもよい。また、誤り検出を行う手法は、チェックサムチェックを行う手法に限らず、その他の手法（例えば、パリティチェック等）を行う手法を用いてもよく、その場合には、当該チェックサム領域が、これら手法を用いる際に必要となる誤り検出用の情報（例えば、パリティビット等）を格納する領域となる。

【００６５】

尚、各種識別情報（会社名、製造日、型式名等）が格納される領域のアドレスは、内蔵ＲＡＭのアドレス以降としても何ら問題ない。また、未使用領域となっているアドレスも変更しても問題ないが、第１データ領域と第２制御領域との間（間のアドレス）には未使用領域を設けることが好適である。即ち、図７に示すようなメモリマップ構成である場合、第１制御領域内に存在しＣＰＵＣ１００からアクセスされるプログラムコードと、第２制御領域内に存在しＣＰＵＣ１００からアクセスされるプログラムコードとは、メモリマップ上において離隔して（アドレスが連続しない配置で）配置されており、未使用領域を間に挟んでいるため、プログラムソースコード上又はダンプリスト上において、双方のプログラムコードの配置位置を視覚上明確に切り分けることができる（その他、未使用領域を間に挟んでいる場合には、同様のことがいえる）。

【００６６】

ここで、主制御基板Ｍが搭載するＲＯＭに関しては、不正行為によって改造されたプログラム等を書き込まれることを防止するため、未使用の領域（充填されていない領域）を設けないよう構成することが好適である（例えば、未使用領域を全て０によって充填、使用している領域を若い番地に詰めて書き込む、等）。また、第１制御領域及び第１データ領域には、ノイズや不正行為によって、通常時には参照しないデータを参照してしまうことを防止するため、未使用のデータ（例えば、スペック違いの遊技機において参照するデータや、開発段階でのテストにのみ使用するデータ等）を設けないよう構成することが好適である。また、第１制御領域、第１データ領域、第２制御領域、第２データ領域、第１作業領域及び第２作業領域は、若い番地に詰めて領域を使用し、当該領域内（当該領域内のアドレス）に未使用の領域を設けない（例えば、「００００Ｈ」～「０ＦＡ７Ｈ」の範囲となっている第１制御領域内の、「００１０Ｈ」～「００５０Ｈ」を未使用領域としない）よう構成することが好適である。尚、本例における、未使用領域は、すべてのビットが「０」となっており、当該未使用領域以外の領域は、いずれかのビットが「１」となっている（「０」ではなくなっている）。

【００６７】

次に、図８～３１は、本実施形態における、主制御基板Ｍが行う一般的な処理の流れを示したフローチャートである。はじめに、これら処理の流れを示したフローチャートにおいては、第１ＲＯＭ領域にて配置されているプログラムコード及びプログラムデータに基づき、ＣＰＵＣ１００が処理を実行する場合、もしくは、その処理結果をＣＰＵＣ１００内のレジスタ（レジスタ領域）や第１ＲＡＭ領域へ格納（更新）したり、第１ＲＯＭ領域にて配置されているプログラムコードに基づくＣＰＵＣ１００の処理にてその処理結果を参照する場合を、「第１ＲＯＭ・ＲＡＭ領域における処理」として点線で囲んで図示し、「第１ＲＯＭ・ＲＡＭ領域内のデータに基づき」ＣＰＵＣ１００が処理を実行する旨を記載している。また、これら処理の流れを示したフローチャートにおいては、第２ＲＯＭ領域にて配置されているプログラムコード及びプログラムデータに基づき、ＣＰＵＣ１００が処理を実行する場合、もしくは、その処理結果をＣＰＵＣ１００内のレジスタ（レジス

タ領域）や第２ＲＡＭ領域へ格納（更新）したり、第２ＲＯＭ領域にて配置されているプログラムコードに基づくＣＰＵＣ１００の処理にてその処理結果を参照する場合を、「第２ＲＯＭ・ＲＡＭ領域における処理」として点線で囲んで図示し、「第２ＲＯＭ・ＲＡＭ領域内のデータに基づき」ＣＰＵＣ１００が処理を実行する旨を記載している。

【００６８】

また、フローチャートは主に、処理ステップ（長方形にて図示）、判断（ひし形にて図示）、流れ線（矢印）、開始・終了・復帰等を示す端子（角丸長方形にて図示）によって構成されている。また、処理ステップの内、別のフローチャートにて詳細を図示している場合、当該別のフローチャートを参照するものをサブルーチン（左右の線が二重線である長方形にて図示）として図示している。ここで、遊技機の開発段階においては、スペック違いの遊技機を同時に開発することも行われているが、本例においては、メイン側の処理内に、スペック違いの遊技機で実行するサブルーチン（通常は使用しないサブルーチン）を残さないよう構成しており、ノイズや不正行為によって、通常時には実行されない未使用サブルーチンに係る処理が実行されることを防止している。

【００６９】

そして、これらの動きに沿わない場合であり、例えば、第１ＲＯＭ領域にて配置されているプログラムコードに基づくＣＰＵＣ１００の処理にて、第２ＲＡＭ領域を更新又は参照する場合や、逆に、第２ＲＯＭ領域にて配置されているプログラムコードに基づくＣＰＵＣ１００の処理にて、第１ＲＡＭ領域を更新又は参照する場合には、その更新・参照先がいずれのものであるかを特記している（又は、これらの動きに沿う場合であっても、明確化のため必要に応じて特記している場合がある）。尚、以下に示す実施形態における処理の動きを概念的に纏めておくと、次のようなケースに分かれる。

【００７０】

＜動作１＞第１ＲＯＭ領域（特に、第１制御領域）にて配置されているプログラムコードに基づくＣＰＵＣ１００の処理によって、第１ＲＯＭ領域（特に、第１データ領域）にて配置されているプログラムデータが読みだされる、又は、第２ＲＯＭ領域（特に、第２制御領域）にて配置されているプログラムコードに基づくＣＰＵＣ１００の処理によって、第２ＲＯＭ領域（特に、第２データ領域）にて配置されているプログラムデータが読みだされる。但し、第１ＲＯＭ領域（特に、第１制御領域）にて配置されているプログラムコードに基づくＣＰＵＣ１００の処理によっては、第２ＲＯＭ領域（特に、第２データ領域）にて配置されているプログラムデータが読みだされない、及び、第２ＲＯＭ領域（特に、第２制御領域）にて配置されているプログラムコードに基づくＣＰＵＣ１００の処理によっては、第１ＲＯＭ領域（特に、第１データ領域）にて配置されているプログラムデータが読みだされない。

【００７１】

＜動作２＞第１ＲＯＭ領域にて配置されているプログラムコード及びプログラムデータに基づくＣＰＵＣ１００の処理にて、第１ＲＡＭ領域を更新及び参照する。また、第２ＲＯＭ領域にて配置されているプログラムコード及びプログラムデータに基づくＣＰＵＣ１００の処理にて、第２ＲＡＭ領域を更新及び参照する。

【００７２】

＜動作３＞第１ＲＯＭ領域にて配置されているプログラムコードにおける呼び出し命令（例えば、ニーモニックでいうＣＡＬＬ命令）によって、第２ＲＯＭ領域にて配置されているプログラムコードに基づくＣＰＵＣ１００の処理が実行され得るが、第２ＲＯＭ領域にて配置されているプログラムコードにおける呼び出し命令（例えば、ニーモニックでいうＣＡＬＬ命令）によって、第１ＲＯＭ領域にて配置されているプログラムコードに基づくＣＰＵＣ１００の処理が実行され得ない。即ち、第１ＲＯＭ領域にて配置されているプログラムコードと第２ＲＯＭ領域にて配置されているプログラムコードとは、主従関係にあり、主となる第１ＲＯＭ領域にて配置されているプログラムコードにおける呼び出し命令があってはじめて、従となる第２ＲＯＭ領域にて配置されているプログラムコードに基づくＣＰＵＣ１００の処理が実行され得る状態となる。

【００７３】
＜動作４＞主となる第１ＲＯＭ領域にて配置されているプログラムコードにおける呼び出し命令があって、従となる第２ＲＯＭ領域にて配置されているプログラムコードに基づくＣＰＵＣ１００の処理が実行される場合、当該従となる第２ＲＯＭ領域にて配置されているプログラムコードに基づくＣＰＵＣ１００の処理の実行時には、当該呼び出し命令があった時点で記憶されている情報（例えば、レジスタ領域内の情報）を参照する。或いは、当該従となる第２ＲＯＭ領域にて配置されているプログラムコードに基づくＣＰＵＣ１００の処理が実行された後、当該主となる第１ＲＯＭ領域にて配置されているプログラムコードに基づくＣＰＵＣ１００の処理に復帰する場合、当該主となる第１ＲＯＭ領域にて配置されているプログラムコードに基づくＣＰＵＣ１００の処理の実行時には、当該復帰した時点で記憶されている情報（例えば、レジスタ領域内の情報）を参照する。
【００７４】
＜動作５＞前述の＜動作４＞において、レジスタ領域内の情報を参照しない場合には、＜動作５－１＞主となる第１ＲＯＭ領域にて配置されているプログラムコードに基づくＣＰＵＣ１００の処理結果を、第１ＲＡＭ領域に格納しておき、従となる第２ＲＯＭ領域にて配置されているプログラムコードに基づくＣＰＵＣ１００の処理の実行時には、当該第１ＲＡＭ領域に格納された処理結果を参照及び更新可能としておく（当該主となる第１ＲＯＭ領域にて配置されているプログラムコードに基づくＣＰＵＣ１００の処理の復帰時には、当該更新された第１ＲＡＭ領域を参照する）、＜動作５－２＞主となる第１ＲＯＭ領域にて配置されているプログラムコードに基づくＣＰＵＣ１００の処理結果を、第１ＲＡＭ領域に格納しておき、従となる第２ＲＯＭ領域にて配置されているプログラムコードに基づくＣＰＵＣ１００の処理の実行時には、当該第１ＲＡＭ領域に格納された処理結果を参照可能としておく、且つ、従となる第２ＲＯＭ領域にて配置されているプログラムコードに基づくＣＰＵＣ１００の処理結果を、第２ＲＡＭ領域に格納しておき、当該主となる第１ＲＯＭ領域にて配置されているプログラムコードに基づくＣＰＵＣ１００の処理の復帰時には、当該第２ＲＡＭ領域に格納された処理結果を参照可能としておく、のいずれかで動作する。
【００７５】
以上のような前提（説明を行う上での前提）に基づき、主制御基板Ｍが行う一般的な処理の流れについて説明を行っていくこととするが、上記した＜動作１＞乃至＜動作３＞は必須となる前提となる一方で、＜動作４＞と＜動作５＞とは、ＣＰＵＣ１００での処理結果を主従関係にあるプログラムコード間で、如何にして引き継いでいくかの実装方法によって取捨選択できる前提であるため、以下の処理の流れにおいて、＜動作４＞及び＜動作５＞のいずれか一方のみで例示されていた場合であっても、他方で代替することが可能であることを予め補足しておく。
【００７６】
まず、図８は、回胴式遊技機Ｐの電源を投入した後（或いはシステムリセットやユーザリセット時において）、主制御基板ＭのＣＰＵＣ１００にて初めて実行される処理の流れを示したフローチャートである。この場合、一般的には、内蔵ＲＯＭＣ１１０の０００００Ｈとなるアドレス（即ち、第１制御領域）に配置されているプログラムコードから順番に実行されていくこととなる。尚、主制御基板Ｍにおける主制御チップＣの構成によっては、回胴式遊技機Ｐの電源を投入した後（或いはシステムリセットやユーザリセット時において）、前述したセキュリティチェックを実行するよう構成される場合があり、当該セキュリティチェックを実行するためのプログラムコードが先に実行されるよう構成される場合も想定できるが、そのような構成であっても、本実施形態において示す第１制御領域に配置されているプログラムコードから順番に実行されていくことには変わりない（加えて、内蔵ＲＯＭＣ１１０の初期アドレスが、００００Ｈではない場合であっても、前述したメモリマップの全体構成に変わりない＝各アドレスが適宜ずれるのみ）。また、本実施形態においては、内蔵ＲＡＭＣ１２０に格納されているデータが電源断時においても保持されるよう、内蔵ＲＡＭＣ１２０に対してバックアップ電源が供給されるよう構成されてい

るものとしている。

【００７７】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

まず、ステップ１０００で、回胴式遊技機Ｐの電源を投入した後、ステップ１００２で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、タイマ割り込みをセットする（ここでは、タイマ割り込みの種類をセットするのみであり、以降の処理において、タイマ割り込みが開始されると定期的に後述するタイマ割り込み時処理に係るフローチャートが実行される）。次に、ステップ１００４で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、主制御チップＣの機能設定を実行する。次に、ステップ１００６で、ＣＰＵＣ１００は、第２ＲＯＭ領域の電源断復帰処理を呼び出す。

【００７８】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

次に、ステップ１００８で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＡＭ領域の先頭アドレスからチェックサム領域直前のアドレスまでのチェックサムを算出する。次に、ステップ１０１０で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＡＭ及び第２ＲＡＭをチェックし（例えば、当該算出したチェックサムとチェックサム領域に保持されているチェックサムデータとに基づき、電源断・電源断復帰により内蔵ＲＡＭＣ１２０に格納されているデータが正しく保持されているか否かをチェックし）、電源断復帰データを生成する（当該チェック結果やステップ１８００の電源断時処理にて実行した処理に基づいて生成し、第２ＲＡＭ領域内で保持する）。次に、ステップ１０１２で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＯＭ領域の呼び出し元に復帰し、ステップ１０１４に移行する。

【００７９】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

次に、ステップ１０１４で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、扉スイッチＤ８０、設定扉スイッチＭ１０及び設定キースイッチＭ２０のスイッチ状態を確認する。次に、ステップ１０１６で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータを参照し、扉スイッチＤ８０、設定扉スイッチＭ１０及び設定キースイッチＭ２０のいずれかがオフであるか否かを判定する。ステップ１０１６でＹｅｓの場合、ステップ１０１８で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＯＭ領域内の非設定変更時初期化処理を呼び出し、ステップ１０２２に移行する。他方、ステップ１０１６でＮｏの場合には、ステップ１０２０で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＯＭ領域内の設定変更時初期化処理を呼び出し、ステップ１０３０に移行する。

【００８０】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

次に、ステップ１０２２で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＡＭ内の電源断処理済みフラグのオン・オフ（ステップ１９０４でオンとなる）及び全ＲＡＭのチェックサム状態（ステップ１０１０でのチェック結果）を参照し、第２ＲＡＭ内の電源断復帰データは正常ではないか否かを判定する。ステップ１０２２でＹｅｓの場合、ステップ１０２６で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、バックアップエラー表示をセットする（例えば、レジスタ領域内にエラー番号をセットする）。次に、ステップ１３００で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、後述する、復帰不可能エラー処理を実行する。他方、ステップ１０２２でＮｏの場合、ステップ１０２８で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＡＭ及び第２ＲＡＭの初期化範囲を未使用ＲＡＭ範囲（図中欄外にて示す、第１ＲＡＭ領域における未使用領域と第２ＲＡＭ領域における未使用領域）に決定してセットし（例えば、レジスタ領域内にセットし）、ステップ１０３６に移行する。

【００８１】

他方、ステップ１０２０の処理の後、ステップ１０３０で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＡＭ内の電源断処理済みフラグのオン・オフ（ステップ１９０４でオンとなる）及び全ＲＡＭのチェックサム状態（ステップ１０１０でのチェック結果）を参照し、第２ＲＡＭ内の電源断復帰データは正常であるか否かを判定する。ステップ１０３０でＹｅｓの場合、ステップ１０３２で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＡＭ及び第２ＲＡＭの初期化範囲をＲＡＭ内における設定値を除くすべての範囲に決定してセットし（例えば、レジスタ領域内にセットし）、ステップ１０３６に移行する。尚、設定値は第１ＲＡＭ領域の先頭アドレスに格納されている。他方、ステップ１０３０でＮｏの場合、ステップ１０３４で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＡＭ及び第２ＲＡＭの初期化範囲をＲＡＭのすべての範囲に決定してセットし（例えば、レジスタ領域内にセットし）、ステップ１０３６に移行する。

【００８２】

次に、ステップ１０３６で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、決定された初期化範囲で第２ＲＡＭ領域のみの初期化を実行する。次に、ステップ１０３８で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＯＭ領域の呼び出し元に復帰し、ステップ１０４０に移行する。

【００８３】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

次に、ステップ１０４０で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、ステップ１０２８、ステップ１０３２又はステップ１０３４にて決定された初期化範囲で、第１ＲＡＭ領域のみの初期化を実行する。次に、ステップ１０４１で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、扉スイッチＤ８０、設定扉スイッチＭ１０及び設定キースイッチＭ２０のいずれかがオフであるか否かを判定する。ステップ１０４１でＹｅｓの場合、ステップ１０４２で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＯＭ領域内の設定値チェック処理を呼び出し、ステップ１０４４に移行する。他方、ステップ１０４１でＮｏの場合には、ステップ１１００で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、後述する、設定変更装置制御処理（設定変更処理とも称す）を実行する。

【００８４】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

次に、ステップ１０４４で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＡＭ領域内を参照し、第１ＲＡＭ領域内の設定値に係るデータは正常範囲内（本例では、１～６）であるか否かを判定する。ステップ１０４４でＹｅｓの場合、ステップ１０４６で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＯＭ領域の呼び出し元に復帰し、ステップ１０５０に移行する。他方、ステップ１０４４でＮｏの場合、ステップ１０４８で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、設定値エラー表示（例えば、払出数表示装置Ｄ１９０に表示されることとなる）をセットする（例えば、レジスタ領域内にセットする）。次に、ステップ１３００で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、後述する復帰不可能エラー処理を実行する。

【００８５】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

次に、ステップ１０５０で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、電源断時の処理（ステップ１９０２）にて保存したスタックポインタに係るデータに基づき、スタックポインタを復帰する。次に、ステップ１０５２で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、入力ポートの読み込みを実行する。次に、ステップ１０５４で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、ステップ１００２にてセットしたタイマ割り込みを開始する。次に、ステップ１０５６で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のフラグエリア内にある電源断処理

済みフラグをオフにし、復帰したスタックポインタに従い電源断時の処理に復帰する。

【００８６】

尚、不図示ではあるが、主制御基板Ｍが搭載する一時記憶領域（ＲＡＭ領域等）の初期値（処理開始時の値）は、特別遊技が実行される値とならないよう構成することが好適である（プログラムの処理開始直後に、ノイズや不正行為により、特別遊技の実行判定を行う処理を実行してしまった場合に特別遊技が誤って実行されることを防止するため）。また、不図示ではあるが、主制御基板ＭのＲＡＭ領域内に当選乱数等の乱数を記憶する場合には、専用の記憶領域を確保し、乱数に係る情報を記憶しているバイト内には当該乱数に係る情報のみを記憶する（各種タイマ値等、その他の情報を記憶しない）よう構成することが好適である（同じ１バイト内に記憶した別のデータを操作する際に、ノイズ等によって乱数に係る情報が書き換わってしまうことを防止するため）。

【００８７】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

次に、図９は、図８におけるステップ１１００のサブルーチンに係る、設定変更装置制御処理のフローチャートである。まず、ステップ１１０２で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、スタックポインタをセットする（当該処理の先頭アドレスで初期化する）。次に、ステップ１１１８で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、タイマ割り込みを開始する。次に、ステップ１１２０で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータを参照し、第１ＲＡＭ領域内の設定値は正常範囲内（本例では、１～６）ではないか否かを判定する。ステップ１１２０でＹｅｓの場合、ステップ１１２２で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、設定値に所定値（例えば、１＝遊技者にとって最も不利となる値）をセットし、ステップ１１２４に移行する。他方、ステップ１１２０でＮｏの場合にもステップ１１２４に移行する。次に、ステップ１１２４で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、エラー表示ＬＥＤ（不図示）に設定変更装置作動中である旨を表示し、設定表示ＬＥＤ（不図示）に設定値を表示し、ステップ１１２６に移行する。

【００８８】

次に、ステップ１１２６で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、設定／リセットボタンＭ３０がオフからオンに切り替わったか否かを判定する。ステップ１１２６でＹｅｓの場合、ステップ１１２８で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、現在の設定値に１を加算し（加算した結果設定値が６を超過した場合には、設定値は１となる）、ステップ１１３０に移行する。尚、ステップ１１２６でＮｏの場合にも、ステップ１１３０に移行する。次に、ステップ１１３０で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、スタートレバーＤ５０がオフからオンに切り替わったか否かを判定する。ステップ１１３０でＹｅｓの場合、ステップ１１３２で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、設定キースイッチＭ２０がオンからオフに切り替わったか否かを判定する。ステップ１１３２でＮｏの場合には、ステップ１１３２の処理をループする。他方、ステップ１１３２でＹｅｓの場合、ステップ１１３４で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、エラー表示ＬＥＤ（不図示）に設定変更装置の作動が終了した旨を表示し、設定表示ＬＥＤ（不図示）の設定値の表示を消去し、ステップ１２００の遊技進行制御処理に移行する。尚、ステップ１１３０でＮｏの場合には、ステップ１１２６に移行する。

【００８９】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

次に、図１０は、図９におけるステップ１２００のサブルーチンに係る、遊技進行制御処理（１枚目）のフローチャートである。まず、ステップ１２０２で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、スタックポインタをセットする（当該処理の先頭アドレスで初期化する）。次に、ステップ１２０４で、ＣＰＵＣ１００は、第１

ＲＯＭ・ＲＡＭ領域内のデータに基づき、当該ゲームに必要な第１ＲＡＭ領域内のデータ（例えば、ベット上限数、入賞の有効ライン、等）をセットする。次に、ステップ１２０６で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、当該ゲームにおける遊技状態（例えば、通常遊技中、大当り遊技中、再遊技確率変動遊技中、ＡＴ遊技中等）をセットする。次に、ステップ１２０８で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、メダル払出装置Ｈが遊技メダルで満杯ではないか否かを判定する。具体的には、メダル払出装置Ｈから溢れ出たメダルを格納するサブタンク（不図示）を備え、サブタンクに設けられた複数の満杯検知センサによる電流の導通／非導通にて判定する（メダルを介して電流が導通した場合には、満杯と判定する）。ステップ１２０８でＹｅｓの場合、ステップ１２１８に移行する。

【００９０】

他方、ステップ１２０８でＮｏの場合、ステップ１２１０で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、メダル満杯エラーフラグをオンにする（例えば、第１ＲＡＭ領域のメダル満杯エラーフラグ領域内をオンに相当する値で更新する）。次に、ステップ１２１２で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、メダル満杯エラーに対応したエラー番号の表示を７セグＬＥＤ（例えば、貯留表示ＬＥＤ又は獲得枚数ＬＥＤ）で実行する。次に、ステップ１２１４で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータを参照して、メダル満杯エラーが解除されたか否か（例えば、サブタンクによる電流が非導通、且つ、設定／リセットボタンＭ３０が押下されたか否か）を判定する。ステップ１２１４でＹｅｓの場合、ステップ１２１６で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、メダル満杯エラーフラグをオフにし（例えば、第１ＲＡＭ領域のメダル満杯エラーフラグ領域内をオフに相当する値で更新し）、ステップ１２１８に移行する。他方、ステップ１２１４でＮｏの場合には、ステップ１２１２に移行する。次に、ステップ１２１８で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、メダル投入受付を許可し（再遊技の次ゲームにおいては自動にて投入動作が実行されることとなる）、次の処理（ステップ１２２０の処理）に移行する。ここで、ステップ１２１８では、ブロッカＤ１００のオン処理（メダル流路が形成する処理）を行う。具体的には、前回遊技で再遊技役が成立した場合には、現在の貯留数（クレジット）が所定値（本例では、５０枚）未満であることを条件として、ブロッカＤ１００のオン処理を実行する。換言すると、現在の貯留数（クレジット）が所定値である場合には、ブロッカＤ１００のオン処理を実行しない。一方、前回遊技で再遊技役が成立しなかった場合には、一律にブロッカＤ１００のオン処理を実行するようにしている。このように構成することにより、再遊技が成立した場合であっても貯留数（クレジット）が所定値に達していない場合には、遊技メダルが投入できるように構成され、通常遊技状態よりも再遊技確率の高いＲＴ状態に滞在しているときや、見た目では再遊技とは分かり辛い再遊技（小役に見せかけた再遊技：無効ライン上にベルーベルーベルや、左リールにチェリーが停止した図柄組合せ）が停止した場合であっても、遊技者はリズム良く（違和感なく）遊技を行うことができる。

【００９１】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

次に、図１１は、図９におけるステップ１２００のサブルーチンに係る、遊技進行制御処理（２枚目）のフローチャートである。まず、ステップ１２２０で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、遊技メダルがベットされていない、且つ、クレジットが存在していないか否かを判定する。ステップ１２２０でＹｅｓの場合、ステップ１２２１で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、設定表示条件を充足している（例えば、扉スイッチＤ８０、設定扉スイッチＭ１０、設定キースイッチＭ２０がすべてオンとなると当該条件を充足する）か否かを判定する。ステップ１２２１でＹｅｓの場合、ステップ１２２２で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、設定表示ＬＥＤ（不図示だが、払出数表示装置Ｄ１９０、クレジット数表示装置Ｄ２００、投入数表示灯Ｄ２１０としてもよい）に設定値を表示し、

ステップ１２２１に移行する。ステップ１２２０又はステップ１２２１でＮｏの場合、ステップ１２２４で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、遊技メダルの投入及び精算に係る管理を実行する。次に、ステップ１２２５で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、遊技メダルの受付可能枚数を確認する。次に、ステップ１２２６で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、ブロッカＤ１００がオンか否かを判定する。ステップ１２２６でＹｅｓの場合、ステップ１２２７で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１投入センサＤ２０ｓ又は第２投入センサＤ３０ｓがオンであるか否かを判定する（第１投入センサＤ２０ｓ又は第２投入センサＤ３０ｓがオンとなると、遊技メダルを１枚受け付けたと判定する）。ステップ１２２７でＹｅｓの場合、ステップ１２２８で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＯＭ領域のメダル投入エラー検出処理を呼び出し、ステップ１４００に移行する。

【００９２】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

次に、ステップ１４００で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、後述する、メダル投入エラー検出処理を実行する。次に、ステップ１２２９で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＯＭ領域の呼び出し元に復帰し、ステップ１２３０に移行する。

【００９３】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

次に、ステップ１２３０で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１投入センサＤ２０ｓ及び第２投入センサＤ３０ｓがオフであるか否かを判定する（第１投入センサＤ２０ｓ又は第２投入センサＤ３０ｓがオンとなった後、第１投入センサＤ２０ｓ及び第２投入センサＤ３０ｓがオフとなると、受け付けた１枚の遊技メダルが第１投入センサＤ２０ｓ及び第２投入センサＤ３０ｓを通過したと判定する）。ステップ１２３０でＹｅｓの場合、ステップ１２３１で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、１枚の正常な遊技メダルの投入を受け付けたと判定する。不図示であるが、ステップ１２３１の後、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、クレジットが上限数（本例では、５０）、且つ、ベット数が最大数（本例では、３）ではないか否かを判定し、Ｙｅｓと判定した場合にはブロッカＤ１００をオフ（メダル流路を形成しない状態）に制御する。尚、ステップ１２３０でＮｏの場合には、ステップ１２２８に移行し、ステップ１２２６またはステップ１２２７でＮｏの場合には、ステップ１２３２に移行する。

【００９４】

次に、ステップ１２３２で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、精算ボタンＤ６０の操作があったか否かを判定する。ステップ１２３２でＹｅｓの場合、ステップ１２３３で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、クレジットの残り枚数又はベットされている遊技メダルが存在するか否かを判定する。ステップ１２３３でＹｅｓの場合、ステップ１２３４で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、ホッパ駆動フラグ（第１ＲＡＭ領域内のフラグであり、ホッパモータＨ８０を駆動している際にオンとするフラグ）をオンにし、遊技メダル１枚の払出を実行する。次に、ステップ１２３６で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータを参照し、第１払出センサＨ１０ｓ又は第２払出センサＨ２０ｓがオンであるか否かを判定する（第１払出センサＨ１０ｓ又は第２払出センサＨ２０ｓがオンとなると、遊技メダル１枚の払出動作が行われていると判定する）。ステップ１２３６でＹｅｓの場合、ステップ１２３８で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＯＭ領域内のメダル払出エラー検出処理を呼び出し、ステップ１４５０に移行する。ここで、フローチャート上には明記してはいないが、前回遊技が再遊技役であった場合にはクレジットの残り枚数のみが精算の対象となる。

【００９５】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞
　次に、ステップ１４５０で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、後述する、メダル払出エラー検出処理を実行する。次に、ステップ１２４０で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＯＭ領域内の呼び出し元に復帰し、ステップ１２４７に移行する。
【００９６】
＜第１ＲＯＭ・ＲＡＭ領域における処理＞
　他方、ステップ１２３６でＮｏの場合、ステップ１２４１で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、ホッパ駆動後（ステップ１２３４の処理のタイミング後）から所定時間（例えば、５秒）経過したか否かを判定する。具体的には、ホッパ駆動信号をホッパモータＨ８０に送信している（ホッパモータＨ８０が回転している）のにもかかわらず、メダルが払い出されていないと判定している状況が所定時間継続したか否かを判定する。ステップ１２４１でＹｅｓの場合、ステップ１２４２で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、メダル空エラーフラグをオンにする（例えば、第１ＲＡＭ領域のメダル空エラーフラグ領域内をオンに相当する値で更新する）。次に、ステップ１２４４で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、メダル空エラー表示を実行する。次に、ステップ１２４５で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、メダル空エラーが解除されたか否か（例えば、設定／リセットボタンＭ３０が押下されたか否か）を判定する。ステップ１２４５でＹｅｓの場合、ステップ１２４６で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のフラグエリア内にある、メダル空エラーフラグをオフにし（例えば、第１ＲＡＭ領域のメダル空エラーフラグ領域内をオフに相当する値で更新し）、ステップ１２４７に移行する。他方、ステップ１２４５でＮｏの場合、ステップ１２４４に移行する。
【００９７】
＜第１ＲＯＭ・ＲＡＭ領域における処理＞
　次に、ステップ１２４７で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１払出センサＨ１０ｓ及び第２払出センサＨ２０ｓがオフであるか否かを判定する（第１払出センサＨ１０ｓ又は第２払出センサＨ２０ｓがオンとなった後、第１払出センサＨ１０ｓ及び第２払出センサＨ２０ｓがオフとなると、払出動作が行われていた１枚の遊技メダルの払出動作が完了したと判定する）。ステップ１２４７でＹｅｓの場合、ステップ１２４８で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、ホッパ駆動フラグをオフにし、ステップ１２３３に移行する。尚、ステップ１２４１又はステップ１２４７でＮｏの場合には、ステップ１２３６に移行する。
【００９８】
　他方、ステップ１２３２又はステップ１２３３でＮｏの場合、ステップ１２４９で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＯＭ領域の投入・払出エラー検出処理を呼び出し、ステップ１５００に移行する。
【００９９】
＜第２ＲＯＭ・ＲＡＭ領域における処理＞
　次に、ステップ１５００で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、後述する、投入・払出エラー検出処理を実行する。次に、ステップ１２５０で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＯＭ領域の呼び出し元に復帰し、ステップ１２５１に移行する。
【０１００】
＜第１ＲＯＭ・ＲＡＭ領域における処理＞
　次に、ステップ１２５１で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、スタートレバーＤ５０が有効であり（例えば、ゲームを開始するための規定枚数の遊技メダルが投入された等）、且つ、当該スタートレバーＤ５０の操作があったか否かを判定する。ステップ１２５１でＹｅｓの場合、ステップ１２５２で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、乱数の取得、ブロッカＤ１００をオフに

する処理を実行した後に、第２ＲＯＭ領域の設定値チェック処理を呼び出し、ステップ１２５３に移行する。

【０１０１】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

次に、ステップ１２５３で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＡＭ領域内の設定値は正常範囲内（本例では、１～６）であるか否かを判定する。ステップ１２５３でＹｅｓの場合、ステップ１２５４で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＯＭ領域の呼び出し元に復帰し、次の処理（ステップ１２５７の処理）に移行する。他方、ステップ１２５３でＮｏの場合、ステップ１２５６で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、設定値エラー表示をセットする（例えば、レジスタ領域内にエラー番号をセットする）。次に、ステップ１３００で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、後述する、復帰不可能エラー処理を実行する。

【０１０２】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

次に、図１２は、図９におけるステップ１２００のサブルーチンに係る、遊技進行制御処理（３枚目）のフローチャートである。まず、ステップ１２５７で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、内部抽選（当該ゲームにおいて入賞可能となる役を決定するための抽選）を開始する。次に、ステップ１２５８で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、全リール（リールＭ５０）の回転を開始し、ステップ１２６０に移行する。次に、ステップ１２６０で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、引き込みポイント作成要求（回転している左リールＭ５１、中リールＭ５２、右リールＭ５３の停止位置を決定するために要求され、停止順番や他のリールの停止位置に応じて適宜要求される）があったか否かを判定する。ステップ１２６０でＹｅｓの場合、ステップ１２６１で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、引き込みポイントを作成し、ステップ１２６２に移行する。他方、ステップ１２６０でＮｏの場合にも、ステップ１２６２に移行する。次に、ステップ１２６２で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、リール停止受付可否チェックを実行する。次に、ステップ１２６３で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、いずれかの停止ボタン（左停止ボタンＤ４１、中停止ボタンＤ４２、右停止ボタンＤ４３）の操作があったか否かを判定する。ステップ１２６３でＹｅｓの場合、ステップ１２６４で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、操作があった停止ボタンに対応したリール（例えば、左停止ボタンＤ４１には左リールＭ５１が対応）の停止位置を決定し、ステップ１２６５に移行する。他方、ステップ１２６３でＮｏの場合にも、ステップ１２６５に移行する。次に、ステップ１２６５で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、全リール停止チェック処理を実行する。次に、ステップ１２６６で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、すべてのリール（左リールＭ５１、中リールＭ５２、右リールＭ５３）が停止したか否かを判定する。ステップ１２６６でＹｅｓの場合、ステップ１２６７で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＯＭ領域の表示判定チェック処理を呼び出し、ステップ１２６８に移行する。尚、ステップ１２６６でＮｏの場合、ステップ１２６０に移行する。

【０１０３】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

次に、ステップ１２６８で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＡＭ内の図柄停止位置データと、内部成立役停止可能位置データとを比較する。次に、ステップ１２６９で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータを参照し、表示された図柄の組み合わせが正常であるか否かを判定する（内部抽選によって決定された入賞可能となる役と一致していなければ異常であると判定される）。ステップ１２６９でＹｅｓの場合、ステップ１５００で、ＣＰＵＣ１００は、第２ＲＯＭ・Ｒ

ＡＭ領域内のデータに基づき、後述する、投入・払出エラー検出処理を実行する。次に、ステップ１２７０で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＯＭ領域の呼び出し元に復帰し、ステップ１２７４に移行する。他方、ステップ１２６９でＮｏの場合、ステップ１２７２で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、表示判定エラー表示をセットする（例えば、レジスタ領域内にセットする）。次に、ステップ１３００で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、後述する、復帰不可能エラー処理を実行する。

【０１０４】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

次に、ステップ１２７４で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、入賞による遊技メダルの払出処理を実行する。次に、ステップ１２７５で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、遊技メダルを払い出す入賞があったか否かを判定する｛入賞によって獲得した遊技メダルが、クレジットの最大数（本例では、５０）を超過した場合に、遊技メダルの払出が実行される｝。ステップ１２７５でＹｅｓの場合、ステップ１２７６で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、ホッパ駆動フラグ（第１ＲＡＭ領域内のフラグであり、ホッパモータＨ８０を駆動している際にオンとするフラグ）をオンにし、遊技メダル１枚の払出を実行する。次に、ステップ１２７７で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１払出センサＨ１０ｓ又は第２払出センサＨ２０ｓがオンであるか否かを判定する（第１払出センサＨ１０ｓ又は第２払出センサＨ２０ｓがオンとなると、遊技メダル１枚の払出動作が行われていると判定する）。ステップ１２７７でＹｅｓの場合、ステップ１２７８で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＯＭ領域内のメダル払出エラー検出処理を呼び出し、ステップ１４５０に移行する。

【０１０５】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

次に、ステップ１４５０で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、後述する、メダル払出エラー検出処理を実行する。次に、ステップ１２８４で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＯＭ領域内に呼び出し元に復帰し、ステップ１２８６に移行する。

【０１０６】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

他方、ステップ１２７７でＮｏの場合、ステップ１２７９で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、ホッパ駆動後（ステップ１２７６の処理のタイミング後）から所定時間（例えば、５秒）経過したか否かを判定する。ステップ１２７９でＹｅｓの場合、ステップ１２８０で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、メダル空エラーフラグをオンにする（例えば、第１ＲＡＭ領域のメダル空エラーフラグ領域内をオンに相当する値で更新する）。次に、ステップ１２８１で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、メダル空エラー表示を７セグＬＥＤで実行する。次に、ステップ１２８２で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、メダル空エラーが解除されたか否か（例えば、設定／リセットボタンＭ３０が押下されたか否か）を判定する。ステップ１２８２でＹｅｓの場合、ステップ１２８３で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、メダル空エラーフラグをオフにし（例えば、第１ＲＡＭ領域のメダル空エラーフラグ領域内をオフに相当する値で更新し）、ステップ１２８６に移行する。他方、ステップ１２８２でＮｏの場合、ステップ１２８１に移行する。

【０１０７】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

次に、ステップ１２８６で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１払出センサＨ１０ｓ及び第２払出センサＨ２０ｓがオフであるか否かを判定する（第１払出センサＨ１０ｓ又は第２払出センサＨ２０ｓがオンとなった後、第１払出

センサＨ１０ｓ及び第２払出センサＨ２０ｓがオフとなると、払出動作が行われていた１枚の遊技メダルの払出動作が完了したと判定する）。ステップ１２８６でＹｅｓの場合、ステップ１２８８で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、ホッパ駆動フラグをオフにし、ステップ１２９０に移行する。尚、ステップ１２７９又はステップ１２８６でＮｏの場合には、ステップ１２７７に移行する。次に、ステップ１２９０で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、当該入賞（ステップ１２７５でＹｅｓとなった入賞）に対応した払出が完了したか否かを判定する。ステップ１２９０でＹｅｓの場合、ステップ１２９２で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、遊技終了処理（例えば、ベット数のクリア、遊技状態の移行処理等）を実行し、次の処理（ステップ１２０２の処理）に移行する。尚、ステップ１２８６でＮｏの場合には、ステップ１２７７に移行し、ステップ１２７５でＮｏの場合には、ステップ１２９２に移行する。

【０１０８】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

次に、図１３は、図８におけるステップ１３００の（及び他のフローチャートにおいて呼び出された）サブルーチンに係る、復帰不可能エラー処理のフローチャートである。まず、ステップ１３０２で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、割り込みを禁止する（以降は、後述するタイマ割り込み時処理に係るフローチャートが実行されない）。次に、ステップ１３０４で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、出力ポートアドレス及び出力ポート数をセットする。次に、ステップ１３０６で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、出力ポート（本例では、０～６であり、各種ＬＥＤへの表示出力や各種モータへの駆動出力）をオフにする。次に、ステップ１３０８で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、次のポート出力アドレスをセットする（この繰り返しにより、各種ＬＥＤへの表示出力や各種モータへの駆動出力が順次停止される）。次に、ステップ１３１０で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、各出力ポートへの出力が終了したか否かを判定する。ステップ１３１０でＹｅｓの場合には、ステップ１３１２で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、セットされているエラー表示を実行し（本処理を実行する際には何らかのエラーが発生している）、当該処理の実行を繰り返し、電源電圧が低下することでリセット信号が入力されて終了する。（即ち、無限ループに突入するので、復帰を促す一切の操作を受け付けない）。尚、ステップ１３１０でＮｏの場合には、ステップ１３０６に移行する。尚、ステップ１３０６～ステップ１３１０の処理は、ＬＥＤ・モータへの出力をクリアする処理である（但し、外部出力信号はクリアしないので、エラーに関する情報やエラー発生時における遊技進行状況等をホールコンピュータ側へ出力することは可能である）。

【０１０９】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

次に、図１４は、図１１におけるステップ１４００のサブルーチンに係る、メダル投入エラー検出処理のフローチャートである。まず、ステップ１４０２で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、投入メダル逆流エラーフラグ（ステップ１７０６でオンとなるフラグであり、本実施形態においては、第２ＲＡＭ領域内のフラグ）がオンであるか否かを判定する。ステップ１４０２でＹｅｓの場合、ステップ１４０４で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、投入メダル逆流エラー（投入された遊技メダルが逆流したことによるエラーであり、例えば、第１投入センサＤ２０ｓオフ且つ第２投入センサＤ３０ｓオン→第１投入センサＤ２０ｓオン且つ第２投入センサＤ３０ｓオンとなった場合にエラーとなる）表示を実行する。次に、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、投入メダルエラー逆流エラーが解除されたか否か（例えば、設定／リセットボタンＭ３０が押下されたか否か）を判定する。ステップ１４０６でＹｅｓの場合、ステップ１４０８で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、投入メダル逆流エラーフラグをオフにし、次の処

理（ステップ１２２９の処理）に移行する。

【０１１０】

他方、ステップ１４０２でＮｏの場合、ステップ１４１０で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、投入メダル滞留エラーフラグ（ステップ１７１０でオンとなるフラグであり、本実施形態においては、第２ＲＡＭ領域内のフラグ）がオンであるか否かを判定する。ステップ１４１０でＹｅｓの場合、ステップ１４１２で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、投入メダル滞留エラー（投入された遊技メダルが滞留したことによるエラーであり、例えば、第１投入センサＤ２０ｓオン且つ第２投入センサＤ３０ｓオンである状態が所定時間継続した場合にエラーとなる）表示を実行する。次に、ステップ１４１４で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、投入メダル滞留エラーが解除されたか否か（例えば、設定／リセットボタンＭ３０が押下されたか否か）を判定する。ステップ１４１４でＹｅｓの場合、ステップ１４１６で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、投入メダル滞留エラーフラグをオフにし、次の処理（ステップ１２２９の処理）に移行する。

【０１１１】

他方、ステップ１４１０でＮｏの場合、ステップ１４１８で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、投入枚数エラーフラグ（ステップ１７１６でオンとなるフラグであり、本実施形態においては、第２ＲＡＭ領域内のフラグ）がオンであるか否かを判定する。ステップ１４１８でＹｅｓの場合、ステップ１４２０で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、投入枚数エラー（投入された遊技メダルの枚数と正常通過した遊技メダルの枚数とが一致しないことによるエラーであり、例えば、投入受付センサＤ１０ｓが検知した遊技メダルの枚数と第２投入センサＤ３０ｓが検知した遊技メダルの枚数とが一致しない場合又は所定の許容範囲外となった場合にエラーとなる）表示を実行する。次に、ステップ１４２２で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、投入枚数エラーが解除されたか否か（例えば、設定／リセットボタンＭ３０が押下されたか否か）を判定する。ステップ１４２２でＹｅｓの場合、ステップ１４２４で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、投入枚数エラーフラグをオフにし、次の処理（ステップ１２２９の処理）に移行する。

【０１１２】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

次に、図１５は、図１１及び図１２におけるステップ１４５０のサブルーチンに係る、メダル払出エラー検出処理のフローチャートである。まず、ステップ１４５２で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、払出メダル滞留エラーフラグ（ステップ１７５６でオンとなるフラグであり、本実施形態においては、第２ＲＡＭ領域内のフラグ）がオンであるか否かを判定する。ステップ１４５２でＹｅｓの場合、ステップ１４５６で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、払出メダル滞留エラー（払い出された遊技メダルが滞留したことによるエラーであり、例えば、第１払出センサＨ１０ｓオン且つ第２払出センサＨ２０ｓオンである状態が所定時間継続した場合にエラーとなる）表示を実行する。次に、ステップ１４５８で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、払出メダル滞留エラーが解除されたか否か（例えば、設定／リセットボタンＭ３０が押下されたか否か）を判定する。ステップ１４５８でＹｅｓの場合、ステップ１４６０で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、払出メダル滞留エラーフラグをオフにし、次の処理（ステップ１２４０又はステップ１２８４の処理）に移行する。

【０１１３】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

次に、図１６は、図１１及び図１２におけるステップ１５００のサブルーチンに係る、投入・払出エラー検出処理のフローチャートである。まず、ステップ１５０２で、ＣＰＵ

Ｃ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、異常投入エラーフラグ（ステップ１８０６でオンとなるフラグであり、本実施形態においては、第２ＲＡＭ領域内のフラグ）がオンであるか否かを判定する。ステップ１５０２でＹｅｓの場合、ステップ１５０４で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、異常投入エラー（遊技メダルが投入されないはずのタイミングにて遊技メダルの投入を検出したことによるエラー）表示を実行する。次に、ステップ１５０６で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、異常投入エラーが解除されたか否か（例えば、設定／リセットボタンＭ３０が押下されたか否か）を判定する。ステップ１５０６でＹｅｓの場合、ステップ１５０８で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、異常投入エラーフラグをオフにし、ステップ１５１０に移行する。尚、ステップ１５０２でＮｏの場合にも、ステップ１５１０に移行する。

【０１１４】

次に、ステップ１５１０で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、異常払出エラーフラグ（ステップ１８１６でオンとなるフラグであり、本実施形態においては、第２ＲＡＭ領域内のフラグ）がオンであるか否かを判定する。ステップ１５１０でＹｅｓの場合、ステップ１５１４で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、異常払出エラー（遊技メダルが払い出されないはずのタイミングにて遊技メダルの払出を検出したことによるエラー）表示を実行する。次に、ステップ１５１６で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、異常払出エラーが解除されたか否か（例えば、設定／リセットボタンＭ３０が押下されたか否か）を判定する。ステップ１５１６でＹｅｓの場合、ステップ１５１８で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、異常払出エラーフラグをオフにし、次の処理（ステップ１２５０又はステップ１２７０の処理）に移行する。尚、ステップ１５１０でＮｏの場合にも、次の処理（ステップ１２５０又はステップ１２７０の処理）に移行する。

【０１１５】

次に、図１７は、本実施形態におけるステップ１６００のサブルーチンに係る、タイマ割り込み時処理のフローチャートである。当該サブルーチンの処理は、ステップ１０５４又はステップ１１１８の処理にて、タイマ割り込みが開始された場合に実行開始され、以降、所定時間（本例では、Ｔとしているが、例えば、２ｍｓ程度の時間が設定される）を周期として定期的に実行されるよう構成されている。

【０１１６】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

まず、ステップ１６０２で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、割り込み開始時の処理（例えば、ＣＰＵＣ１００内のレジスタで保持されているデータの退避、電源断検知信号の入力ポートチェック等）を実行する。次に、ステップ１６０４で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、現在（今回の割り込み処理にて）電源断を検知していないか否かを判定する。ステップ１６０４でＮｏの場合、ステップ１９００で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、後述する、電源断時処理を実行する。他方、ステップ１６０４でＹｅｓの場合、ステップ１６０６で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、タイマ計測（ソフトウエアで管理する各種タイマの更新処理）を開始する。次に、ステップ１６０８で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、入力ポートデータを生成して、当該データを記憶する（第１ＲＡＭ領域内の各入力ポートデータの格納領域を更新する）。ここで、入力ポートデータとは、精算ボタンＤ６０、スタートレバーＤ５０、停止ボタンＤ４０、扉スイッチＤ８０、設定扉スイッチＭ１０、設定キースイッチＭ２０、設定／リセットボタンＭ３０、電源断検知信号、投入受付センサＤ１０ｓ、第１投入センサＤ２０ｓ、第２投入センサＤ３０ｓ、第１払出センサＨ１０ｓ、第２払出センサＨ２０ｓ、等の検出に係る情報である（即ち、これらの操作部材での操作有無やセンサ検知状態が、割り込み間隔Ｔでサンプリングされる）。

【０１１７】
次に、ステップ１６１０で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＡＭ領域内の入力ポートデータを参照し、各入力ポートデータのサンプリング結果に応じて、扉スイッチフラグ、設定扉スイッチフラグ、設定キースイッチフラグのオン・オフを切り替える（例えば、扉スイッチＤ８０のスイッチ状態が複数回のサンプリングに亘って連続してオンである場合に、扉スイッチフラグをオンとすることで、ノイズの影響を受けることなく前扉ＤＵが開状態であることを検出することもできる）。次に、ステップ１６１２で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、全リール（左リールＭ５１、中リールＭ５２、右リールＭ５３）の回胴駆動制御処理（リールＭ５０の駆動の制御に係る処理）を実行する。次に、ステップ１６１４で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、出力データを出力ポートに出力する。ここで、出力データとは、リールＭ５０、ブロッカＤ１００、等を駆動するためのデータである。ステップ１６１６で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＯＭ領域のエラーチェック処理を呼び出し、ステップ１７００に移行する。

【０１１８】
＜第２ＲＯＭ・ＲＡＭ領域における処理＞
次に、ステップ１７００で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、後述する、メダル投入チェック処理を実行する。次に、ステップ１７５０で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、後述する、メダル払出チェックを実行する。次に、ステップ１８００で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、後述する、投入・払出エラーチェック処理を実行する。次に、ステップ１６１８で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、すべてのエラーフラグがオフ（投入メダル逆流フラグ、投入枚数エラーフラグ、メダル滞留エラーフラグ、投入異常エラーフラグ、払出異常エラーフラグ、払出メダル滞留エラーフラグ、扉スイッチフラグ、等のエラーに係るフラグが全てオフ）であるか否かを判定する（但し、本実施形態では、扉スイッチフラグに関しては、第１ＲＡＭ領域内で格納されているため、第１ＲＡＭ領域を参照して判定する）。ステップ１６１８でＹｅｓの場合、ステップ１６２０で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、エラー未検出コマンド（サブ側へのコマンドであり、エラーが検出されていない旨に係るコマンド）をセットし（例えば、レジスタ領域内にセットし）、ステップ１６２４に移行する。他方、ステップ１６１８でＮｏの場合、ステップ１６２２で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、エラー検出コマンド（サブ側へのコマンドであり、エラーが検出されている旨に係るコマンド）をセットし（例えば、レジスタ領域内にセットし）、ステップ１６２４に移行する。尚、ステップ１６２２においては、オンとなっているエラーフラグに対応したエラー（現在発生しているエラー）に係る情報がサブ側に送信されるよう構成されている。また、エラー未検出コマンドはエラーが発生していた状態からエラーが解除された場合にのみ（フラグがオフになったと判定された場合にのみ）セットしても良いし、エラー未検出のときには当該情報のセット処理を実行しなくても良い（Ｓ１６２０が無くても良い）。更に、エラー検出コマンドはエラーが発生していない状態からエラーが発生した場合にのみセット処理を実行しても良いし、第１のエラー（例えば、投入メダル滞留エラー）が発生している状態から第２のエラー（例えば、払出メダル滞留エラー）のようにエラーの種類が変わった場合にセット処理を実行しても良い。次に、ステップ１６２４で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＯＭ領域の呼び出し元に復帰し、ステップ１６２６に移行する。

【０１１９】
＜第１ＲＯＭ・ＲＡＭ領域における処理＞
次に、ステップ１６２６で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、制御コマンド（サブ側のコマンド）を送信する（例えば、ステップ１６２０やステップ１６２２でレジスタ領域内にセットされている場合には、そのセットされた制御コ

マンドを引き継ぐこととなる）。次に、ステップ１６２８で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、外部信号（回胴式遊技機Ｐから外部のホールコンピュータ等へ情報伝達するための信号）を出力する。尚、当該外部信号にて出力されるエラーに係る情報としては、ドア開放エラー、投入異常エラー、払出異常エラー、設定扉開放エラー（不図示）、投入受付センサ滞留エラー（不図示）、等が出力される。尚、ドア開放エラーは、前扉ＤＵが開放されドアスイッチフラグがオンとなった場合にエラーとなるよう構成されており、設定扉開放エラーは設定扉が開放され設定扉スイッチフラグがオンとなった場合にエラーとなるよう構成されており、投入受付センサ滞留エラーは投入受付センサが遊技メダルの滞留を検出した場合にエラーとなるよう構成されている。次に、ステップ１６３０で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、ＬＥＤ（７セグＬＥＤランプ、等）の出力データ（例えば、複数の７セグＬＥＤユニットのうち、所定の７セグＬＥＤユニットを点灯させ、７セグの所定のセグメントを点灯させる）を出力する（所謂、ダイナミック点灯）。次に、ステップ１６３２で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、ＬＥＤの点灯態様（例えば、ＬＥＤの点灯色を変更）を実行する。尚、ステップ１６３２は実行されなくても良い。次に、ステップ１６３４で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、ソフト乱数管理処理（ソフトウエアで管理する乱数値の更新処理等）を実行する。次に、ステップ１６３６で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＯＭ領域の乱数チェック処理を呼び出し、ステップ１６３８に移行する。

【０１２０】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

次に、ステップ１６３８で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、内部情報レジスタデータを取得する（内部情報レジスタには、乱数発生回路に異常が出ると異常フラグ用ビットが立つ領域が存在している）。次に、ステップ１６４０で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、乱数更新用クロックの周波数は正常であるか否か（当該周波数異常を示す異常フラグ用ビットが立っていないか否か）を判定する。具体的には、乱数更新用クロックの周波数が所定値を下回った場合に異常用フラグビットが立つ。ステップ１６４０でＹｅｓの場合、ステップ１６４２で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、内蔵乱数の更新状態は正常であるか否か（当該更新状態異常を示す異常フラグ用ビットが立っていないか否か）を判定する。ステップ１６４２でＹｅｓの場合、ステップ１６４４で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＯＭ領域の呼び出し元に復帰する。他方、ステップ１６４０又はステップ１６４２でＮｏの場合には、ステップ１６４６で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、内蔵乱数エラー表示をセットする（例えば、レジスタ領域内にエラー番号をセットする）。次に、ステップ１３００で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、前述した、復帰不可能エラー処理を実行する。

【０１２１】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

次に、ステップ１６４８で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、割り込み終了処理を実行し、次の処理（ステップ１６０２の処理）に移行する。

【０１２２】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

次に、図１８は、図１７におけるステップ１７００のサブルーチンに係る、メダル投入チェック処理のフローチャートである。まず、ステップ１７０２で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１投入センサＤ２０ｓがオンであるか否か（検出しているか否か）を判定する（但し、第１投入センサＤ２０ｓの入力ポートデータ自体が、第１ＲＡＭ領域内で格納されている場合には、第１ＲＡＭ領域を参照して判定する）。ステップ１７０２でＹｅｓの場合、ステップ１７０４で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１投入センサＤ２０ｓ及び第２投入センサ

Ｄ３０ｓが、投入された遊技メダルの逆流を検知している（例えば、第１投入センサＤ２０ｓオフ、且つ、第２投入センサＤ３０ｓオン→第１投入センサＤ２０ｓオン、且つ、第２投入センサＤ３０ｓオンとなった場合に検知するものであり、この検知状態の時系列データ自体は第２ＲＡＭ領域内で保持されている）か否かを判定する。ステップ１７０４でＹｅｓの場合、ステップ１７０６で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、投入メダル逆流エラーフラグをオンにし（例えば、第２ＲＡＭ領域の投入メダル逆流エラーフラグ領域内をオンに相当する値で更新し）、ステップ１７０８に移行する。他方、ステップ１７０４でＮｏの場合にも、ステップ１７０８に移行する。

【０１２３】

次に、ステップ１７０８で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１投入センサＤ２０ｓ及び第２投入センサＤ３０ｓが、投入されたメダルの滞留を検出している（例えば、第１投入センサＤ２０ｓオンである状態が所定時間継続した場合、又は第２投入センサＤ３０ｓオンである状態が所定時間継続した場合に検知するものであり、この検知状態のデータ自体は第２ＲＡＭ領域内で保持されている）か否かを判定する。ステップ１７０８でＹｅｓの場合、ステップ１７１０で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、投入メダル滞留エラーフラグをオンにし（例えば、第２ＲＡＭ領域の投入メダル滞留エラーフラグ領域内をオンに相当する値で更新し）、ステップ１７１２に移行する。他方、ステップ１７０８でＮｏの場合にも、ステップ１７１２に移行する。次に、ステップ１７１２で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、受付メダル枚数（遊技メダルの投入を受け付けた枚数）から正常通過枚数（正常に投入されたとみなされた遊技メダルの枚数）を減算した値が所定範囲内（例えば、０～２枚）でないか否かを判定する。ステップ１７１２でＹｅｓの場合、ステップ１７１６で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、投入枚数エラーフラグをオンにし（例えば、第２ＲＡＭ領域の投入枚数エラーフラグ領域内をオンに相当する値で更新し）、次の処理（ステップ１７５０の処理）に移行する。尚、ステップ１７１２でＮｏの場合にも、次の処理（ステップ１７５０の処理）に移行する。尚、所定時間（例えば、５秒）の投入枚数エラー監視期間を設けて、当該監視期間中に、受付メダル枚数から正常通過枚数を減算した値が所定範囲内（例えば、０～２枚）ではなくなった場合に投入枚数エラーとなるよう構成してもよい。

【０１２４】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

次に、図１９は、図１７におけるステップ１７５０のサブルーチンに係る、メダル払出チェック処理のフローチャートである。まず、ステップ１７５２で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、ホッパ駆動フラグがオンであるか否か（検出しているか否か）を判定する（但し、ホッパ駆動フラグ自体が、第１ＲＡＭ領域内で格納されている場合には、第１ＲＡＭ領域を参照して判定する）。ステップ１７５２でＹｅｓの場合、ステップ１７５４で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、払い出されたメダルの滞留を検出（例えば、第１払出センサＨ１０ｓオンである状態が所定時間継続した場合、且つ、第２払出センサＨ２０ｓオンである状態が所定時間継続した場合に検知するものであり、この検知状態のデータ自体は第２ＲＡＭ領域内で保持されている）しているか否かを判定する。ステップ１７５４でＹｅｓの場合、ステップ１７５６で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、払出メダル滞留エラーフラグをオンにし（例えば、第２ＲＡＭ領域の払出メダル滞留エラーフラグ領域内をオンに相当する値で更新し）、次の処理（ステップ１８００の処理）に移行する。尚、ステップ１７５２又はステップ１７５４でＮｏの場合も、次の処理（ステップ１８００の処理）に移行する。

【０１２５】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

次に、図２０は、図１７におけるステップ１８００のサブルーチンに係る、投入・払出エラーチェック処理のフローチャートである。まず、ステップ１８０２で、ＣＰＵＣ１０

０は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、ブロッカＤ１００がオフであるか否かを判定する（但し、ブロッカＤ１００の出力ポートデータ自体が、第１ＲＡＭ領域内で格納されている場合には、第１ＲＡＭ領域を参照して判定する）。ステップ１８０２でＹｅｓの場合、ステップ１８０４で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、投入センサの異常検出（第１投入センサＤ２０ｓ又は第２投入センサＤ３０ｓが遊技メダルの検出をしないはずのタイミングにおける検出）があるか否かを判定する。ステップ１８０４でＹｅｓの場合、ステップ１８０６で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、異常投入エラーフラグをオンにし（例えば、第２ＲＡＭ領域の異常投入エラーフラグ領域内をオンに相当する値で更新し）、ステップ１８０８に移行する。尚、ステップ１８０２又はステップ１８０４でＮｏの場合にも、ステップ１８０８に移行する。

【０１２６】

次に、ステップ１８０８で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、ホッパ駆動フラグがオフであるか否かを判定する（但し、ホッパ駆動フラグ自体が、第１ＲＡＭ領域内で格納されている場合には、第１ＲＡＭ領域を参照して判定する）。ステップ１８０８でＹｅｓの場合、ステップ１８１０で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、払出センサの異常検出（第１払出センサＨ１０ｓ又は第２払出センサＨ２０ｓが遊技メダルの検出をしないはずのタイミングにおける検出）があるか否かを判定する。ステップ１８１０でＹｅｓの場合、ステップ１８１２で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、異常払出エラーフラグをオンにし（例えば、第２ＲＡＭ領域の異常払出エラーフラグ領域内をオンに相当する値で更新し）、次の処理（ステップ１６１８の処理）に移行する。尚、ステップ１８０８又はステップ１８１でＮｏの場合にも、次の処理（ステップ１６１８の処理）に移行する。

【０１２７】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

次に、図２１は、図１７におけるステップ１９００のサブルーチンに係る、電源断時処理のフローチャートである。まず、ステップ１９０２で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、スタックポインタを保存する。次に、ステップ１９０４で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、電源断処理済みフラグをオンにする（例えば、第１ＲＡＭ領域の電源断処理済みフラグ領域内をオンに相当する値で更新する）。次に、ステップ１９０６で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＯＭ領域のチェックサム算出処理を呼び出し、ステップ１９０８に移行する。

【０１２８】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

次に、ステップ１９０８で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＡＭ領域の先頭アドレスからチェックサム領域直前アドレスまでのチェックサムを算出し、当該算出したチェックサムに基づく誤り検出用情報（例えば、当該算出したチェックサムにおける下位１バイト、或いは、その補数となるもの）をチェックサム領域にてセットする（チェックサム領域に係るアドレスは同図下段の「ＲＡＭに係るメモリマップ」を参照）。次に、ステップ１９１０で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＯＭ領域の呼び出し元に復帰し、ステップ１９１２に移行する。

【０１２９】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

次に、ステップ１９１２で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＡＭ・第２ＲＡＭの書き込みを禁止し、ステップ１９１４に移行する。次に、ステップ１９１４で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、リセットを待機するための無限ループ処理を実行する。

【０１３０】

以上のように構成することで、本実施形態に係る回胴式遊技機によれば、第２ＲＯＭ領域にて配置されているプログラムコードに基づくＣＰＵＣ１００の処理にて、第１ＲＡＭ領域（又は、レジスタ領域）を更新及び参照可能に構成し、エラー検出、エラー表示等の遊技機に対して不正行為がなされる（例えば、遊技媒体の投入口や払出口に対して不正にアクセスして遊技媒体を不正な手段で得る、等）ことを防御するための不正行為防止用のプログラムを第２ＲＯＭ・ＲＡＭ領域における処理にて実行し得るよう構成することで、遊技の進行に係る処理と領域を明確に分けることができ、当該不正行為防止用のプログラムの正当性を検証することが容易となる。

【０１３１】

（第２実施形態）

尚、本実施形態においては、エラー表示処理等も不正行為防止用のプログラムとして見做し、第２ＲＯＭ領域にて配置されているプログラムコードとして実装するための一例を示したが、エラー表示処理等は遊技進行を制御する上でも必要不可欠な処理であるため、不正行為防止用のプログラムではなく遊技性仕様を実装するためのプログラムとして見做した方が、人為的な検証が容易になる可能性がある。そこで、このような事情に鑑み、本実施形態で示した一例をベースとし、遊技性仕様を実装するためのプログラムとして見做した方が好適となり得る処理を、第１ＲＯＭ領域にて配置されているプログラムコードとして実装するための一例を第２実施形態とし、以下、本実施形態からの変更点について詳述していく。

【０１３２】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

はじめに、図２２は、第２実施形態に係る回胴式遊技機Ｐの電源を投入した後（或いはシステムリセットやユーザリセット時において）、主制御基板ＭのＣＰＵＣ１００にて初めて実行される処理の流れを示したフローチャート（１枚目）である。本実施形態との相違点は、ステップ１００５‐１（第２）、ステップ１００５‐２（第２）、ステップ１００９‐１（第２）、ステップ１００９‐２（第２）、ステップ１０１７（第２）、ステップ１０１９‐１（第２）～ステップ１０１９‐３（第２）、ステップ１０２１‐１（第２）、ステップ１０２１‐２（第２）、ステップ１０２７（第２）、ステップ１０２９（第２）、ステップ１０３５‐１（第２）及びステップ１０３５‐２（第２）であり、即ち、ステップ１００４で、チップの機能設定を実行した後、ステップ１００５‐１（第２）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＡＭ領域の先頭アドレスから第１チェックサム領域直前アドレスまでのチェックサムを算出する。ここで、同図右（ＲＡＭに係るメモリマップ）に示されるように、第２実施形態においては、第１ＲＡＭ領域のチェックサム領域（第１チェックサム領域）と第２ＲＡＭ領域のチェックサム領域（第２チェックサム領域）とが別々になっており、後述する第２実施形態における電源断時処理にて、第１ＲＡＭ領域のチェックサム算出と第２ＲＡＭ領域のチェックサム算出とが別々に行われ、夫々の算出結果に基づく誤り検出用情報が夫々の領域に格納される。次に、ステップ１００５‐２で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＡＭをチェックし、第１ＲＡＭ電源断復帰データ（第１ＲＡＭに係る電源断復帰データ）を生成し、ステップ１００６に移行する。よって、ここでの「第１ＲＡＭをチェック」とは、第１ＲＡＭ領域を対象としたチェックサムと、第１チェックサム領域に保持されている誤り検出用情報とに基づき、電源断・電源断復帰により内蔵ＲＡＭＣ１２０に格納されているデータが正しく保持されているか否かをチェックする処理となる。

【０１３３】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

他方、ステップ１００６で電源断復帰処理を呼び出した後、ステップ１００９‐１（第２）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＡＭ領域の先頭アドレスから、第２チェックサム領域を除く最終アドレスまでのチェックサムを算出する。次に、ステップ１００９‐２（第２）で、ＣＰＵＣ１００は、第２ＲＯＭ・Ｒ

ＡＭ領域内のデータに基づき、第２ＲＡＭをチェックし、第２ＲＡＭ電源断復帰データ（第１ＲＡＭに係る電源断復帰データ）を生成し、ステップ１０１２に移行する。即ち、ここでの「第２ＲＡＭをチェック」とは、第２ＲＡＭ領域を対象としたチェックサムと、第２チェックサム領域に保持されている誤り検出用情報とに基づき、電源断・電源断復帰により内蔵ＲＡＭＣ１２０に格納されているデータが正しく保持されているか否かをチェックする処理となる。

【０１３４】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

また、ステップ１０１６ですべてのスイッチがオンであった場合、ステップ１０１７（第２）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、設定変更操作ありフラグをオンにし（例えば、第１ＲＡＭ領域の設定変更操作ありフラグ領域内をオンに相当する値で更新し）、ステップ１０１８に移行する。

【０１３５】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

また、ステップ１０１８で非設定変更時初期化処理を呼び出した後、ステップ１０１９‐１（第２）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＡＭ領域内の設定操作ありフラグがオフであるか否かを判定する。ステップ１０１９‐１（第２）でＹｅｓの場合、ステップ１０１９‐２（第２）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＡＭ領域内の電源断復帰データは正常であるか否か（特に、第１ＲＡＭ領域を対象とした誤り検出結果が正常であるか否か）を判定する。ステップ１０１９‐２（第２）でＹｅｓの場合、ステップ１０１９‐３（第２）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＡＭ領域内の電源断復帰データは正常であるか否か（特に、第２ＲＡＭ領域を対象とした誤り検出結果が正常であるか否か）を判定する。ステップ１０１９‐３（第２）でＹｅｓの場合、ステップ１０２８で、第１ＲＡＭ領域及び第２ＲＡＭ領域の初期化範囲を未使用ＲＡＭ範囲に決定してセットし、ステップ１０２７（第２）で、第２ＲＡＭ領域内の電源断異常フラグをオフにし、ステップ１０３６に移行する。他方、ステップ１０１９‐２（第２）又はステップ１０１９‐３（第２）でＮｏの場合、ステップ１０２９（第２）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＡＭ領域内の電源断異常フラグをオンにし、ステップ１０３６に移行する。

【０１３６】

他方、ステップ１０１９‐１（第２）でＮｏの場合、ステップ１０２１‐１（第２）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＡＭ領域内の電源断復帰データは正常であるか否か（特に、第１ＲＡＭ領域を対象とした誤り検出結果が正常であるか否か）を判定する。ステップ１０２１‐１（第２）でＹｅｓの場合、ステップ１０２１‐２（第２）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＡＭ領域内の電源断復帰データは正常であるか否か（特に、第２ＲＡＭ領域を対象とした誤り検出結果が正常であるか否か）を判定する。ステップ１０２１‐２（第２）でＹｅｓの場合、ステップ１０３２で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＡＭ領域及び第２ＲＡＭ領域の初期化範囲を第１ＲＡＭ領域内の設定値を除くすべての範囲に決定してセットし、ステップ１０３５‐１（第２）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＡＭ領域内の電源断異常フラグをオフにし、ステップ１０３６に移行する。他方、ステップ１０２１‐１（第２）又はステップ１０２１‐２（第２）でＮｏの場合、ステップ１０３４で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＡＭ領域及び第２ＲＡＭ領域の初期化範囲をすべての範囲に決定してセットし、ステップ１０３５‐２（第２）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＡＭ領域内の電源断異常フラグをオンにし、ステップ１０３６に移行する。

【０１３７】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

次に、図２３は、第２実施形態に係る回胴式遊技機Ｐの電源を投入した後（或いはシステムリセットやユーザリセット時において）、主制御基板ＭのＣＰＵＣ１００にて初めて実行される処理の流れを示したフローチャート（２枚目）である。本実施形態との相違点は、ステップ１０３９‐１（第２）、ステップ１０３９‐２（第２）、ステップ１０２６（第２）、ステップ１３００（第２）、ステップ１０４５（第２）、ステップ１０４６（第２）及びステップ１０４７（第２）であり、即ち、ステップ１０３９‐１（第２）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＡＭ領域内の設定操作ありフラグがオフであるか否かを判定する。ステップ１０３９‐１（第２）でＹｅｓの場合、ステップ１０３９‐２（第２）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＡＭ領域内の電源断異常フラグがオフであるか否かを判定する。ステップ１０３９‐２（第２）でＹｅｓの場合又はステップ１０３９‐１（第２）でＮｏの場合には、ステップ１０４０に移行し（即ち、設定変更装置を作動させる場合か、設定変更装置を作動させない場合において第１ＲＡＭ領域及び第２ＲＡＭ領域を対象とした別個の誤り検出結果が正常であることを含め、正常に電断復帰している場合には以降の処理を続行し）、ステップ１０３９‐２（第２）でＮｏの場合、ステップ１０２６（第２）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、バックアップエラー表示をセットする（例えば、レジスタ領域内にエラー番号をセットする）。次に、ステップ１３００（第２）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、後述する、復帰不可能エラー処理をセットする（即ち、設定変更装置を作動させない場合において第１ＲＡＭ領域及び第２ＲＡＭ領域を対象とした別個の誤り検出結果が異常であることを含め、正常に電断復帰していない場合には復帰不可能な状態へと移行する）。ここで、本例においては、設定変更装置を作動させない場合において第１ＲＡＭ領域及び第２ＲＡＭ領域を対象とした別個の誤り検出結果がいずれも正常である場合において以降の処理を続行するよう構成されているが、これには限定されず、例えば、第１ＲＡＭ領域を対象とした誤り検出結果が正常であれば、第２ＲＡＭ領域を対象とした誤り検出結果が異常であっても（第２ＲＡＭ領域の全領域を初期化した上で）以降の処理を続行するよう構成してもよい。

【０１３８】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

また、ステップ１０４４で、第１ＲＡＭ領域内の設定値が正常範囲内であった場合、ステップ１０４５（第２）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＡＭ領域内の設定値異常フラグをオフにし、第１ＲＯＭ領域の呼び出し元に復帰し、ステップ１０４７（第２）に移行する。他方、ステップ１０４４でＮｏの場合、ステップ１０４６（第２）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＡＭ領域内の設定値異常フラグをオンにし、第１ＲＯＭ領域の呼び出し元に復帰し、ステップ１０４７（第２）に移行する。

【０１３９】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

次に、ステップ１０４７（第２）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＡＭ領域内の設定値異常フラグがオフであるか否かを判定する。ステップ１０４７（第２）でＹｅｓの場合には、ステップ１０５０に移行し、Ｎｏの場合には、ステップ１０４８（第２）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、設定値エラー表示をセットする（例えば、レジスタ領域内にエラー番号をセットする）。次に、ステップ１３００（第２）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、後述する、復帰不可能エラー処理をセットする。このように、第２実施形態においては、復帰不可能エラー処理及び発生している復帰不可能エラー表示（バックアップエラー表示、設定値エラー表示）のセット処理を、第１ＲＯＭ・ＲＡＭ領域にて実行するよう構成している。

【０１４０】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

次に、図２４は、第２実施形態におけるステップ１２００のサブルーチンに係る、遊技進行制御処理（２枚目）のフローチャートである。本実施形態との相違点は、ステップ１２２８（第２）、ステップ１７００（第２）、ステップ１４００（第２）、ステップ１２３７（第２）、ステップ１７５０（第２）、ステップ１４５０（第２）、ステップ１２４９‐１（第２）、ステップ１８００（第２）、ステップ１５００（第２）、ステップ１２５４‐１（第２）～ステップ１２５４‐３（第２）、ステップ１２５６（第２）及びステップ１３００（第２）であり、即ち、ステップ１２２７で遊技メダルの投入を受け付けた後、又は、ステップ１２３０で第１投入センサＤ２０ｓ及び第２投入センサＤ３０ｓがオフでなかった場合に、ステップ１２２８（第２）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＯＭ領域のメダル投入チェック処理を呼び出し、ステップ１７００（第２）に移行する。

【０１４１】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

次に、ステップ１７００（第２）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、メダル投入チェック処理を実行し、ステップ１２２９に移行する。尚、この第２ＲＯＭ領域のメダル投入チェック処理の趣旨としては、本実施形態において、遊技進行制御処理（ループ処理）とタイマ割り込み時処理（非ループ処理）とで分けて実装されていたメダル投入チェック関連の処理を、遊技進行制御処理（ループ処理）にて纏めて実装する方法の一例を示すことにある。

【０１４２】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

また、ステップ１２２９で第１ＲＯＭ領域の呼び出し元に復帰した後、ステップ１４００（第２）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、後述する、メダル投入エラー検出処理を実行し、ステップ１２３０に移行する。尚、第２実施形態においては、メダル投入エラー検出処理を、第１ＲＯＭ・ＲＡＭ領域にて実行するよう構成している。

【０１４３】

また、ステップ１２３６で第１払出センサＨ１０ｓ又は第２払出センサＨ２０ｓがオンであった場合、ステップ１２４１でホッパ駆動後所定時間が経過していない場合、又は、ステップ１２４７で第１払出センサＨ１０ｓ及び第２払出センサＨ２０ｓがオフでなかった場合に、ステップ１２３７（第２）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＯＭ領域のメダル払出チェック処理を呼び出し、ステップ１７５０（第２）に移行する。

【０１４４】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

次に、ステップ１７５０（第２）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、メダル払出チェック処理を実行し、ステップ１２４０に移行する。尚、この第２ＲＯＭ領域のメダル払出チェック処理の趣旨としては、本実施形態において、遊技進行制御処理（ループ処理）とタイマ割り込み時処理（非ループ処理）とで分けて実装されていたメダル払出チェック関連の処理を、遊技進行制御処理（ループ処理）にて纏めて実装する方法の一例を示すことにある。

【０１４５】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

また、ステップ１２４０で第１ＲＯＭ領域の呼び出し元に復帰した後、ステップ１４５０（第２）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、後述する、メダル払出エラー検出処理を実行し、ステップ１２４７に移行する。尚、第２実施形態においては、メダル払出エラー検出処理を、第１ＲＯＭ・ＲＡＭ領域にて実行するよう構成している。

【０１４６】

また、ステップ１２３２で精算ボタンＤ６０の操作がなかった場合、又は、ステップ１

２３３で残りクレジット及びベットメダルがなかった場合に、ステップ１２４９‐１（第２）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＯＭ領域の投入・払出エラーチェック処理を呼び出し、ステップ１８００（第２）に移行する。

【０１４７】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

次に、ステップ１８００（第２）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、投入・払出エラーチェック処理を実行し、ステップ１２５０に移行する。尚、この第２ＲＯＭ領域の投入・払出エラーチェック処理の趣旨としては、本実施形態において、遊技進行制御処理（ループ処理）とタイマ割り込み時処理（非ループ処理）とで分けて実装されていた投入・払出エラーチェック関連の処理を、遊技進行制御処理（ループ処理）にて纏めて実装する方法の一例を示すことにある。

【０１４８】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

また、ステップ１２５０で第１ＲＯＭ領域の呼び出し元に復帰した後、ステップ１５００（第２）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、後述する、投入・払出エラー検出処理を実行し、ステップ１２５１に移行する。尚、第２実施形態においては、投入・払出エラー検出処理を、第１ＲＯＭ・ＲＡＭ領域にて実行するよう構成している。

【０１４９】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

また、ステップ１２５３で第１ＲＡＭ領域内の設定値が正常範囲内であった場合、ステップ１２５４‐２（第２）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＡＭ領域内の設定値異常フラグをオフにし、第１ＲＯＭ領域の呼び出し元に復帰し、ステップ１２５４‐３（第２）に移行する。他方、ステップ１２５３で第１ＲＡＭ領域内の設定値が正常範囲内でなかった場合、ステップ１２５４‐１（第２）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＡＭ領域内の設定値異常フラグをオンにし、第１ＲＯＭ領域の呼び出し元に復帰し、ステップ１２５４‐３（第２）に移行する。

【０１５０】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

次に、ステップ１２５４‐３（第２）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＡＭ領域内の設定値異常フラグがオフであるか否かを判定する。ステップ１２５４‐３（第２）でＹｅｓの場合、次の処理（ステップ１２５７の処理）に移行し、Ｎｏの場合には、ステップ１２５６（第２）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、設定値エラー表示をセットする（例えば、レジスタ領域内にエラー番号をセットする）。次に、ステップ１３００（第２）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、後述する、復帰不可能エラー処理をセットする。このように、第２実施形態においては、復帰不可能エラー処理及び発生している復帰不可能エラー表示（設定値エラー表示）のセット処理を、第１ＲＯＭ・ＲＡＭ領域にて実行するよう構成している。

【０１５１】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

次に、図２５は、第２実施形態における、図２４のステップ１４００（第２）のサブルーチンに係る、メダル投入エラー検出処理のフローチャートである。本実施形態との相違点は、本サブルーチンの処理を、第１ＲＯＭ・ＲＡＭ領域における処理としていることである。即ち、本実施形態においては、メダル投入エラー関連のエラー表示処理を実行する場合、第２ＲＯＭ領域において実装された当該処理を呼び出していたのであるが、第２実施形態においては、当該処理が第１ＲＯＭ領域において実装されており、第２ＲＯＭ・ＲＡＭ領域における各種エラー検出処理にてエラーが検出された場合には、エラーが検出された旨の情報を第１ＲＯＭ領域において実装された当該処理へ引き渡して実行しているの

である。このように構成した場合、遊技進行を制御する上でも必要不可欠な処理であるエラー表示処理を、遊技性仕様を実装するためのプログラム（遊技進行を制御するためのプログラム）として実装することができ、換言すれば、従来から実装されているエラー表示処理プログラムを流用することが可能となる。尚、エラーが検出された旨の情報を第１ＲＯＭ領域において実装されたエラー表示処理へと引き渡すための第２ＲＡＭ領域内のフラグである、投入メダル逆流エラーフラグ、投入メダル滞留エラーフラグ及び投入枚数エラーフラグは、エラーが解除された場合には、本例のように第１ＲＯＭ領域において実装されたエラー表示処理から直接オフとしてもよいし、第２ＲＯＭ領域の処理であり当該フラグをオフとするための処理を呼び出してオフにするよう構成してもよい。

【０１５２】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

次に、図２６は、第２実施形態における、図２４のステップ１４５０（第２）のサブルーチンに係る、メダル払出エラー検出処理のフローチャートである。本実施形態との相違点は、本サブルーチンの処理を、第１ＲＯＭ・ＲＡＭ領域における処理としていることである。即ち、本実施形態においては、メダル払出エラー関連のエラー表示処理を実行する場合、第２ＲＯＭ領域において実装された当該処理を呼び出していたのであるが、第２実施形態においては、当該処理が第１ＲＯＭ領域において実装されており、第２ＲＯＭ・ＲＡＭ領域における各種エラー検出処理にてエラーが検出された場合には、エラーが検出された旨の情報を第１ＲＯＭ領域において実装された当該処理へ引き渡して実行しているのである。このように構成した場合、遊技進行を制御する上でも必要不可欠な処理であるエラー表示処理を、遊技性仕様を実装するためのプログラム（遊技進行を制御するためのプログラム）として実装することができ、換言すれば、従来から実装されているエラー表示処理プログラムを流用することが可能となる。尚、エラーが検出された旨の情報を第１ＲＯＭ領域において実装されたエラー表示処理へと引き渡すための第２ＲＡＭ領域内のフラグである、払出メダル滞留エラーフラグは、エラーが解除された場合には、本例のように第１ＲＯＭ領域において実装されたエラー表示処理から直接オフとしてもよいし、第２ＲＯＭ領域の処理であり当該フラグをオフとするための処理を呼び出してオフにするよう構成してもよい。

【０１５３】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

次に、図２７は、第２実施形態における、図２４のステップ１５００（第２）のサブルーチンに係る、投入・払出エラー検出処理のフローチャートである。本実施形態との相違点は、本サブルーチンの処理を、第１ＲＯＭ・ＲＡＭ領域における処理としていることである。即ち、本実施形態においては、投入・払出エラー関連のエラー表示処理を実行する場合、第２ＲＯＭ領域において実装された当該処理を呼び出していたのであるが、第２実施形態においては、当該処理が第１ＲＯＭ領域において実装されており、第２ＲＯＭ・ＲＡＭ領域における各種エラー検出処理にてエラーが検出された場合には、エラーが検出された旨の情報を第１ＲＯＭ領域において実装された当該処理へ引き渡して実行しているのである。このように構成した場合、遊技進行を制御する上でも必要不可欠な処理であるエラー表示処理を、遊技性仕様を実装するためのプログラム（遊技進行を制御するためのプログラム）として実装することができ、換言すれば、従来から実装されているエラー表示処理プログラムを流用することが可能となる。尚、エラーが検出された旨の情報を第１ＲＯＭ領域において実装されたエラー表示処理へと引き渡すための第２ＲＡＭ内のフラグである、異常投入エラーフラグ及び異常払出エラーフラグは、エラーが解除された場合には、本例のように第１ＲＯＭ領域において実装されたエラー表示処理から直接オフとしてもよいし、第２ＲＯＭ領域の処理であり当該フラグをオフとするための処理を呼び出してオフにするよう構成してもよい。

【０１５４】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

次に、図２８は、第２実施形態における、遊技進行制御処理（３枚目）のフローチャー

トである。本実施形態との相違点は、ステップ１２６９‐１（第２）～ステップ１２６９‐４（第２）、ステップ１２７２（第２）、ステップ１３００（第２）、ステップ１８００（第２）、ステップ１５００（第２）、ステップ１２７７‐１（第２）、ステップ１７５０（第２）及びステップ１４５０（第２）であり、即ち、ステップ１２６９で、表示された図柄の組み合わせが正常である場合、ステップ１２６９‐１（第２）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＡＭ領域内の表示判定異常フラグをオフにし、第１ＲＯＭ領域の呼び出し元に復帰し、ステップ１２６９‐３（第２）に移行する。他方、ステップ１２６９で、表示された図柄の組み合わせが正常でない場合、ステップ１２６９‐２（第２）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＡＭ領域内の表示判定異常フラグをオンにし、第１ＲＯＭ領域の呼び出し元に復帰し、ステップ１２６９‐３（第２）に移行する。

【０１５５】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

次に、ステップ１２６９‐３（第２）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＡＭ領域内の表示判定異常フラグがオフであるか否かを判定する。ステップ１２６９‐３（第２）でＹｅｓの場合、ステップ１２６９‐４（第２）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＯＭ領域の投入・払出エラーチェック処理を呼び出し、ステップ１５００（第２）に移行する。他方、ステップ１２６９‐３（第２）でＮｏの場合には、ステップ１２７２（第２）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、表示判定エラー表示をセットする（例えば、レジスタ領域内にエラー番号をセットする）。次に、ステップ１３００（第２）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、前述した、復帰不可能エラー処理をセットする。このように、第２実施形態においては、復帰不可能エラー処理及び発生している復帰不可能エラー表示（表示判定エラー表示）のセット処理を、第１ＲＯＭ・ＲＡＭ領域にて実行するよう構成している。

【０１５６】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

次に、ステップ１８００（第２）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、投入・払出エラーチェック処理を実行し、ステップ１２７０に移行する。尚、この第２ＲＯＭ領域の投入・払出エラーチェック処理の趣旨としては、本実施形態において、遊技進行制御処理（ループ処理）とタイマ割り込み時処理（非ループ処理）とで分けて実装されていた投入・払出エラーチェック関連の処理を、遊技進行制御処理（ループ処理）にて纏めて実装する方法の一例を示すことにある。

【０１５７】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

また、ステップ１２７０で第１ＲＯＭ領域の呼び出し元に復帰した後、ステップ１５００（第２）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、前述した、投入・払出エラー検出処理を実行し、ステップ１２７４に移行する。尚、第２実施形態においては、投入・払出エラー検出処理を、第１ＲＯＭ・ＲＡＭ領域にて実行するよう構成している。

【０１５８】

他方、ステップ１２７７で第１払出センサＨ１０ｓ又は第２払出センサＨ２０ｓがオンであった場合、ステップ１２７７‐１（第２）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＯＭ領域のメダル払出チェック処理を呼び出し、ステップ１７５０（第２）に移行する。

【０１５９】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

次に、ステップ１７５０（第２）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、メダル払出チェック処理を実行し、ステップ１２８４に移行する。尚、この第２ＲＯＭ領域のメダル払出チェック処理の趣旨としては、本実施形態において、遊

技進行制御処理（ループ処理）とタイマ割り込み時処理（非ループ処理）とで分けて実装されていたメダル払出チェック関連の処理を、遊技進行制御処理（ループ処理）にて纏めて実装する方法の一例を示すことにある。

【０１６０】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

また、ステップ１２８４で第１ＲＯＭ領域の呼び出し元に復帰した後、ステップ１４５０（第２）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、後述する、メダル払出エラー検出処理を実行し、ステップ１２８６に移行する。尚、第２実施形態においては、メダル払出エラー検出処理を、第１ＲＯＭ・ＲＡＭ領域にて実行するよう構成している。

【０１６１】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

次に、図２９は、第２実施形態における、図２３、図２４、図２８及び図３０のステップ１３００（第２）のサブルーチンに係る、復帰不可能エラー処理のフローチャートである。本実施形態との相違点は、本サブルーチンの処理を、第１ＲＯＭ・ＲＡＭ領域における処理としていることである。即ち、本実施形態においては、復帰不可能エラー処理を実行する場合、第２ＲＯＭ領域において実装された当該処理を呼び出していたのであるが、第２実施形態においては、当該処理が第１ＲＯＭ領域において実装されており、第２ＲＯＭ・ＲＡＭ領域における各種エラー検出処理にてエラーが検出された場合には、エラーが検出された旨の情報を第１ＲＯＭ領域において実装された当該処理へ引き渡して実行しているのである。このように構成した場合、復帰不可能な（即ち、回胴式遊技機Ｐを動作不能とする）状態へと移行させるという強制力をもった処理を、遊技性仕様を実装するためのプログラム（遊技進行を制御するためのプログラム）として実装することができる。

【０１６２】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

次に、図３０は、第２実施形態におけるステップ１６００のサブルーチンに係る、タイマ割り込み時処理のフローチャートである。本実施形態との相違点は、ステップ１６４８（第２）、ステップ１６５０（第２）及びステップ１６５４（第２）であり、即ち、ステップ１６４２で、内蔵乱数の更新状態が正常であった場合、ステップ１６４８（第２）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＡＭ領域内の内蔵乱数異常フラグをオフにし、第１ＲＯＭ領域の呼び出し元に復帰し、ステップ１６５４（第２）に移行する。他方、ステップ１６４０で、乱数更新用クロックの周波数が正常でなかった、又は、ステップ１６４２で、内蔵乱数の更新状態が正常でなかった場合に、ステップ１６５０（第２）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＡＭ領域内の内蔵乱数異常フラグをオンにし、第１ＲＯＭ領域の呼び出し元に復帰し、ステップ１６５４（第２）に移行する。

【０１６３】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

次に、ステップ１６５４（第２）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、内蔵乱数異常フラグがオフであるか否かを判定する。ステップ１６５４（第２）でＹｅｓの場合には、ステップ１６３６に移行し、Ｎｏの場合には、ステップ１６４８（第２）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、内蔵乱数エラー表示をセットする（例えば、レジスタ領域内にエラー番号をセットする）。次に、ステップ１３００（第２）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、前述した、復帰不可能エラー処理をセットする。このように、第２実施形態においては、復帰不可能エラー処理及び発生している復帰不可能エラー表示（内蔵乱数エラー表示）のセット処理を、第１ＲＯＭ・ＲＡＭ領域にて実行するよう構成している。

【０１６４】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

次に、図３１は、第２実施形態における、図３０のステップ１９００のサブルーチンに

係る、電源断時処理のフローチャートである。本実施形態との相違点は、ステップ１９０５（第２）及びステップ１９０９（第２）であり、即ち、ステップ１９０４で、電源断処理済みフラグをオンにした後、ステップ１９０５（第２）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＡＭ領域の先頭アドレスから第１チェックサム領域直前アドレスまでのチェックサムを算出し、当該算出したチェックサムに基づく誤り検出用情報（例えば、当該算出したチェックサムにおける下位１バイト、或いは、その補数となるもの）を第１チェックサム領域にてセットする。次に、ステップ１９０６で、第２ＲＯＭ領域のチェックサム算出処理を呼び出し、ステップ１９０９（第２）に移行する。

【０１６５】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

次に、ステップ１９０９（第２）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＡＭ領域の先頭アドレスから第２チェックサム領域直前アドレスまでのチェックサムを算出し、当該算出したチェックサムに基づく誤り検出用情報（例えば、当該算出したチェックサムにおける下位１バイト、或いは、その補数となるもの）を第２チェックサム領域にてセットし、ステップ１９１０に移行する。前述したように、第２実施形態においては、チェックサム領域は第１チェックサム領域と第２チェックサム領域とに分かれており、同図下段に示されるように、第１チェックサム領域は第１ＲＡＭ領域の最終アドレスに、第２チェックサム領域は第２ＲＡＭ領域の最終アドレスに夫々存在している。また、第１ＲＡＭ領域のチェックサム算出及びセットは第１ＲＯＭ領域における処理が実行し、第２ＲＡＭ領域のチェックサム算出及びセットは第２ＲＯＭ領域における処理が実行するよう構成されている。

【０１６６】

以上のように構成することで、第２実施形態に係る回胴式遊技機によれば、第１ＲＯＭ領域にて配置されているプログラムコードに基づくＣＰＵＣ１００の処理にて、第２ＲＡＭ領域を参照可能に構成し、且つ、第２ＲＯＭ領域にて配置されているプログラムコードに基づくＣＰＵＣ１００の処理にて、第１ＲＡＭ領域を参照可能に構成し、エラー検出等の遊技機に対して不正行為がなされる（例えば、遊技媒体の投入口や払出口に対して不正にアクセスして遊技媒体を不正な手段で得る、等）ことを防御するための不正行為防止用のプログラムを第２ＲＯＭ・ＲＡＭ領域における処理にて実行し得るよう構成することで、遊技の進行に係る処理と領域を明確に分けることができ、本実施形態と同様に、当該不正行為防止用のプログラムの正当性を検証することが容易となる。

【０１６７】

（第３実施形態）

尚、本実施形態においては、エラー表示処理等も不正行為防止用のプログラムとして見做し、第２ＲＯＭ領域にて配置されているプログラムコードとして実装するための一例を示したが、第２ＲＯＭ領域にて配置されるべきプログラムは、エラー表示処理以外にも概念できる。特に、出玉試験（遊技者の射幸心を著しく煽るような社会的不適合機でないことを認定するための試験）のみに供される出玉試験用プログラムは、本来市場（量産時）では必要とされないプログラムであるため、第２ＲＯＭ領域にて配置した方が好適となる場合がある。そこで、本実施形態で示した一例をベースとし、さらなるプログラムを第２ＲＯＭ領域にて実行するような構成の一例を第３実施形態とし、以下、本実施形態からの相違点について詳述していく。

【０１６８】

はじめに、図３２は、第３実施形態における、回胴式遊技機の基本仕様一覧である。第３実施形態に係る回胴式遊技機は、規定数（１ゲームにてベットできる遊技メダルの最大枚数）が３枚、左リールＭ５１、中リールＭ５２及び右リールＭ５３のコマ数はいずれも２０コマ、入賞判定される有効ラインは「左リールＭ５１中段、中リールＭ５２中段、右リールＭ５３中段」の１ライン、最大払出枚数は９枚、最小払出枚数は１枚であり（入賞役と払出枚数との対応付けは後述）、ボーナス図柄は「羊・羊・羊」（４５０枚を超える

払出で終了）と「セブン・セブン・セブン」（３００枚を超える払出で終了）とでありどちらも第１種ＢＢ（いわゆる第１種特別役物に係る役物連続作動装置）となっている。また、優先入賞順（引き込み優先順）は、「再遊技→小役（ベル、スイカ）→ボーナス」となっており、例えば、再遊技とボーナスが同時に成立している場合には、再遊技が入賞し且つボーナスは入賞不能である。また、ベルとスイカが成立している場合には、どちらも引き込める位置（入賞する停止位置まで４コマ以内の位置）で停止ボタンを押した場合には払出枚数が多い小役を優先して引きこむよう構成されている。尚、同図に示した構成はあくまで一例であり、各リールのコマ数を変更（例えば、２１コマに変更）したり、有効ラインの構成を変更（例えば、横３ライン、斜め２ラインの５ラインに変更）しても何ら問題ない。

【０１６９】

次に、図３３は、第３実施形態における、回胴式遊技機のリール配列一覧である。同図に示されるように、左リールＭ５１、中リールＭ５２及び右リールＭ５３のコマ数はいずれも２０コマ（０番～１９番）であり、図柄は「セブン」、「羊」、「ブランクＢ」、「ベル」、「リプレイＡ」、「リプレイＢ」、「スイカ」、「チェリー」、「ブランクＡ」の９種類となっている。尚、同図に示した構成はあくまで一例であり、図柄の種類を増減・変更しても何ら問題ない。

【０１７０】

次に、図３４は、第３実施形態における小役出現率一覧である。同図に示すように第３実施形態においては、遊技状態によって小役（特に、再遊技）の出現率（抽選確率）が相違し得るよう構成されており、「再遊技０１、０２」はＡＲＴ準備状態及びＡＲＴ状態の場合において、ボーナス後状態及び通常状態よりも出現率が高くなっている。また、「再遊技０３、０４」（いわゆる転落再遊技であり、当該再遊技が入賞すると、以降通常遊技状態に移行することとなる）はボーナス後状態では出現せず、ＡＲＴ状態で最も出現し易くなっている。また、「再遊技０５」（いわゆる準備状態移行再遊技であり、通常遊技状態にて当該再遊技が入賞すると、以降ＡＲＴ準備状態に移行することとなる）は通常遊技状態でのみ出現するよう構成されている。また、「再遊技０６」（いわゆる昇格再遊技であり、ＡＲＴ準備状態にて当該再遊技が入賞すると、以降ＡＲＴ状態に移行することとなる）はＡＲＴ準備状態でのみ出現するよう構成されている。尚、これら再遊技役の入賞に伴う遊技状態遷移については別途、遊技状態遷移フローを示して後述する。また、同図に示した出現率はあくまで一例であり、実際の役抽選で当選する当選役は、図３７～図３９に示す条件装置番号（当選番号、当選役とも称する）のように、例えば、「再遊技‐Ａ、再遊技‐Ｂ１、・・・」のように構成されている。換言すると、図３７～図３９に示すように、当選役の抽選確率と停止操作態様（停止操作位置、停止操作順序）に応じて停止表示される図柄組合せの出現率は変動し得るよう構成されている。尚、当該抽選確率を適宜変更しても何ら問題ない。

【０１７１】

次に、図３５、図３６は、第３実施形態における図柄組み合わせ一覧１、２である。第３実施形態においては、夫々の条件装置に対して複数の図柄組み合わせが存在しており、後述するように、左リールＭ５１、中リールＭ５２及び右リールＭ５３の停止順番や停止位置に応じて、いずれか一の図柄組み合わせが有効ライン（前述した１ライン）上に停止表示されるよう構成されている。尚、有効ライン上に同一種類の図柄が揃っていない場合にも遊技者から見ると有効ライン以外のライン上にて一列に同一の図柄が揃いやすく構成されている（スイカの場合には上段に横一直線に揃う等、リール上のいずれかに一直線にスイカ図柄が３つ揃うよう構成されている）。

【０１７２】

次に、図３７～図３９は、第３実施形態における条件装置一覧１～３である。第３実施形態においては、再遊技は再遊技‐Ａ～再遊技Ｉ３（条件装置番号１～１８）まで設けられており、左リールＭ５１、中リールＭ５２及び右リールＭ５３の停止順番や停止位置に応じて、入賞する再遊技役が相違し得るよう構成されている。また、「押し順等」の項目

には、停止順によって入賞することとなる再遊技の種類が記載されており、例えば、「左リールＭ５１：１、中リールＭ５２：２、右リールＭ５３：３」となっており「１２３」の場合「左リールＭ５１→中リールＭ５２→右リールＭ５３」の押し順で停止させるという意味であり、例えば、「再遊技Ｃ‐１」（条件装置番号７）の場合には、「１２３」＝「左→中→右」の順に停止させると「再遊技０６」が入賞することとなる。さらに、「左→右→中」の順に停止させると「再遊技０４」が入賞し、中第１停止を行うと、第２停止及び第３停止のリールの種別によらず「再遊技０４」が入賞し、右第１停止を行うと、第２停止及び第３停止のリールの種別によらず「再遊技０３」が入賞することとなる。このように構成することによって、押し順に正解できれば遊技状態が昇格（遊技者にとって高利益な遊技状態へ移行）したり、押し順に正解できなければ遊技状態が転落（遊技者にとって低利益な遊技状態へ移行）するような遊技性を創出することができる。また、「入賞‐Ａ１（ベル）」（条件装置番号１９）の場合には、「１２３」＝「左→中→右」の順で停止させる、即ち、押し順に正解すると９枚の払出となり、その他の押し順で停止させる、即ち、押し順に正解できないと１枚の払出となるよう構成されており、このように構成することで、ＡＲＴ状態及びＡＲＴ準備状態にてベルの押し順をナビ（押し順表示装置Ｄ２７０にて最高利益となる押し順を表示）し、通常遊技状態及びボーナス後状態には押し順をナビしないという遊技者の利益率が異なる複数の遊技状態を創出することができる。

【０１７３】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

次に、図４０は、第３実施形態における、図９におけるステップ１２００のサブルーチンに係る、遊技進行制御処理（２枚目）のフローチャートである。本実施形態との相違点は、ステップ１２５７‐１（第３）、ステップ１２５７‐２（第３）、ステップ３１００（第３）、ステップ３１５０（第３）、ステップ３２００（第３）、ステップ１２９１‐１（第３）～ステップ１２９１‐３（第３）、ステップ３２５０（第３）、ステップ３３００（第３）及びステップ３３５０（第３）であり、その目的は、従来の回胴式遊技機においては副制御基板Ｓ側で制御していた押し順ナビ機能を、主制御基板Ｍ側へ移行させることである。即ち、ステップ１２５７で内部抽選（条件装置番号の決定処理）を実行した後、ステップ１２５７‐１（第３）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、当該実行した内部抽選の結果及び条件装置識別値（ボーナス識別値、小役識別値、等であり、図４９の条件装置情報の一例を参照）を第１ＲＡＭ領域に一時記憶する。尚、本例では、当該実行した内部抽選の結果に関して、当該決定された条件装置番号を、図４９の条件装置情報の一例における「Ｄ０～Ｄ５ビット」へセットする（小役に関しては小役状態情報としてセットし、ボーナスに関してはボーナス状態情報としてセットする）と共に、当該実行した内部抽選の結果が小役に関するものであるかボーナス（本例では、第一種ＢＢ）に関するものであるかを識別するためのビット列を「Ｄ６～Ｄ７ビット」へセットする（小役に関しては「Ｄ６～Ｄ７ビット」＝「１０」を小役状態情報としてセットし、ボーナスに関しては「Ｄ６～Ｄ７ビット」＝「０１」ボーナス状態情報としてセットする）よう構成されている。次に、ステップ１２５７‐２（第３）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、ＡＲＴカウンタＭ６０（押し順表示装置Ｄ２７０に表示された押し順ナビ表示に従って遊技を進行した場合に保障されることとなるＡＲＴ状態に滞在し得るゲーム数の計測するカウンタ）のカウンタ値が０より大きい値であるか否かを判定する。ステップ１２５７‐２（第３）でＹｅｓの場合、換言すると、ＡＲＴ状態の場合、ステップ３１００（第３）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、後述する、当選時ゲーム数上乗せ実行処理を実行する。次に、ステップ３１５０（第３）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、後述する、押し順ナビ制御処理を実行し、ステップ３２００（第３）に移行する。他方、ステップ１２５７‐２（第３）でＮｏの場合にも、ステップ３２００（第３）に移行する。次に、ステップ３２００（第３）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、後述する、リール回転開始準備処理を実行し、ステップ１２５８に移行する。

【０１７４】
＜第１ＲＯＭ・ＲＡＭ領域における処理＞
　また、ステップ１２９０で、当該ゲームに係る条件装置の入賞に対応した払出が完了した後、ステップ１２９１‐１（第３）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、現在の遊技状態が通常遊技状態中であるか否かを判定する。ステップ１２９１‐１（第３）でＹｅｓの場合、ステップ３２５０（第３）で、後述する、ＡＲＴ抽選実行制御処理を実行し、ステップ３３５０（第３）に移行する。他方、ステップ１２９１‐１（第３）でＮｏの場合、ステップ１２９１‐２（第３）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、ＡＲＴカウンタＭ６０のカウンタ値が０より大きいか否か、換言すると、現在の遊技状態がＡＲＴ状態であるか否かを判定する。ステップ１２９１‐２（第３）でＹｅｓの場合、ステップ３３００（第３）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、後述する、入賞時ゲーム数上乗せ実行処理を実行する。次に、ステップ１２９１‐３（第３）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、ＡＲＴカウンタＭ６０のカウンタ値を１減算し、ステップ３３５０（第３）に移行する。他方、ステップ１２９１‐２（第３）でＮｏの場合、換言すると、現在の遊技状態が通常遊技状態とＡＲＴ状態以外（例えば、ＡＲＴ準備状態、ボーナス後状態）である場合にもステップ３３５０（第３）に移行する。次に、ステップ３３５０（第３）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、後述する、遊技状態移行制御処理を実行し、ステップ１２９２に移行する。
【０１７５】
＜第１ＲＯＭ・ＲＡＭ領域における処理＞
　次に、図４１は、第３実施形態における、図４０におけるステップ３１００（第３）のサブルーチンに係る、当選時ゲーム数上乗せ実行処理のフローチャートである。まず、ステップ３１０２で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータ（例えば、条件装置番号）に基づき、当該ゲームに係る条件装置は当選時上乗せ役（入賞するか否かに拘らず、当選することによってＡＲＴゲーム数を上乗せし得る条件装置）であるか否かを判定する。尚、第３実施形態では、スイカ＝条件装置番号２５を当選時上乗せ役としているが、当選時上乗せ役はこれに限られるものではなく、再遊技役や押し順ベル役、また第３実施形態では図示していない他の小役等でも上乗せ抽選を実行しても問題ない。ステップ３１０２でＹｅｓの場合、ステップ３１０４で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータ（例えば、第１ＲＯＭ領域内の第１データ領域に設けられた抽選テーブル）に基づき、所定確率（１／４）で当選するＡＲＴゲーム数上乗せ抽選（ＡＲＴカウンタＭ６０のカウンタ値を増加させるか否かの抽選）を実行する。尚、第３実施形態では、スイカのみを当選時上乗せ役としたが、再遊技役や押し順ベル役等も当選時上乗せ役として構成した場合には、当選した当選時上乗せ役の種類によってＡＲＴゲーム数上乗せ抽選の当選率（及び／又は、ＡＲＴ上乗せゲーム数の振分）を相違させてもよい。次に、ステップ３１０６で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、当該実行したＡＲＴゲーム数上乗せ抽選に当選したか否かを判定する（例えば、ラッチした乱数値が当選範囲内に収まっているか否かを判定する）。ステップ３１０６でＹｅｓの場合、ステップ３１０８で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、スイカ時上乗せゲーム数抽選テーブル（例えば、第１ＲＯＭ領域内の第１データ領域に設けられた抽選テーブルであって、スイカの成立によりＡＲＴゲーム数が上乗せされる場合に参照されるテーブル）を参照し、ＡＲＴ上乗せゲーム数を決定する（例えば、欄外にて示す抽選テーブルにおいて、ラッチした乱数値がいずれの範囲内に収まっているか否かを判定する）。次に、ステップ３１１０で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、当該決定したＡＲＴ上乗せゲーム数をＡＲＴカウンタＭ６０のカウンタ値に加算し、当該加算後のＡＲＴカウンタ値をＡＲＴカウンタにセットし、次の処理｛ステップ３１５０（第３）の処理｝に移行する。尚、ステップ３１０２又はステップ３１０６でＮｏの場合にも次の処理｛ステップ３１５０（第３）の処理｝に移行する。
【０１７６】

ここで、同図欄外にて示す抽選テーブルは、スイカ時上乗せゲーム数抽選テーブルの一例であり、同図に示されるように、ＡＲＴ上乗せ抽選に当選した場合には、ＡＲＴ上乗せゲーム数は「１０」～「３００」が抽選によって決定され、当該決定された値がＡＲＴカウンタＭ６０のカウンタ値に加算されることとなる。尚、スイカ時のＡＲＴ上乗せ抽選に１回当選した場合の平均のＡＲＴ上乗せゲーム数は「２８．９」となっている。尚、第３実施形態においては、ＡＲＴ上乗せゲーム数を決定する場合に、「ＡＲＴゲーム数上乗せ抽選に当選→当選した場合に上乗せゲーム数抽選テーブルに基づいてゲーム数を抽選により決定」、という２段階に分けた抽選を実行しているが、上乗せゲーム数抽選テーブルにハズレ領域（ＡＲＴ上乗せゲーム数＝０）を設けることにより、一度の抽選によりＡＲＴ上乗せゲーム数（及びＡＲＴゲーム数上乗せの実行可否）を決定するよう構成しても良い。

【０１７７】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

次に、図４２は、第３実施形態における、図４０におけるステップ３１５０（第３）のサブルーチンに係る、押し順ナビ制御処理のフローチャートである。まず、ステップ３１５２で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、ＡＲＴカウンタＭ６０のカウンタ値が０より大きいか否か、換言すると、ＡＲＴ状態であるか否かを判定する。ステップ３１５２でＹｅｓの場合、ステップ３１５６に移行する。他方、ステップ３１５２でＮｏの場合、ステップ３１５４で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、現在ＡＲＴ準備状態中であるか否かを判定する。ステップ３１５４でＹｅｓの場合にも、ステップ３１５６に移行する。次に、ステップ３１５６で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、当該ゲームに係る条件装置は押し順あり上乗せ役（ＡＲＴ状態にて押し順に正解することによりＡＲＴゲーム数が上乗せされる条件装置であり、本例では、チェリー再遊技＝条件装置番号１６～１８）であるか否かを判定する。尚、本例における押し順とは、１回のゲームにおいてリールを停止させる順序のことである。ステップ３１５６でＹｅｓの場合、ステップ３１５８で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータ（例えば、第１ＲＯＭ領域内の第１データ領域に設けられた抽選テーブル）に基づき、所定確率（例えば、１／５）にて当選する押し順ナビ実行抽選を実行する。次に、ステップ３１６０で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、当該押し順ナビ実行抽選に当選したか否かを判定する（例えば、ラッチした乱数値が当選範囲内に収まっているか否かを判定する）。ステップ３１６０でＹｅｓの場合、ステップ３１６３に移行する。他方、ステップ３１５６でＮｏの場合、ステップ３１６２で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、当該ゲームに係る条件装置は押し順あり小役（押し順によって遊技者の利益率が相違する条件装置）であるか否かを判定する。ステップ３１６２でＹｅｓの場合、換言すると、当該ゲームの条件装置が再遊技０３、０４、０６又はベルを含む（例えば、条件装置番号７～１４又は１９～２４である）場合にはステップ３１６３に移行する。

【０１７８】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

次に、ステップ３１６３で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、当該ゲームに係る条件装置情報に基づき、最高機械割押し順あり操作態様情報（第１～第３停止操作態様情報）を生成し、第１ＲＡＭ領域に一時記憶する。ここで、最高機械割押し順あり操作態様情報とは、押し順あり小役（押し順によって遊技者の利益率が相違する条件装置）が成立したゲームにおいて、最も遊技者にとって利益率の高いリール停止順及びリール停止位置に係る情報であり、第３実施形態においては、後述するように、主制御基板Ｍ側から回胴式遊技機外に当該情報を送信し得るよう構成されている（従来では、出玉試験機と回胴式遊技機との情報伝達を仲介する第２試験基板に対して、副制御基板Ｓ側から当該情報を送信している）。尚、最高機械割操作態様情報（最高機械割押し順あり操作態様情報、最高機械割押し順なし操作態様情報）は、最適操作態様情報、有利操作態様情報、高利益操作態様情報、等と称することもできる。次に、ステップ３１６４

で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＡＭ領域内の最高機械割押し順あり操作態様情報に基づき、当該ゲーム中において押し順表示装置Ｄ２７０にて押し順ナビ表示を実行（例えば、「２」の表示の場合、「左→中→右」の順、「７」の表示の場合、「左→フリー→フリー」の順にリール停止すると利益率が最高になる）する。次に、ステップ３１６５で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、最高機械割押し順あり操作態様情報に係るコマンド（サブ側へのコマンド）をセットし、次の処理｛ステップ３２００（第３）の処理｝に移行する。

【０１７９】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

他方、ステップ３１５４でＮｏの場合、ステップ３１６６で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、内部ＡＲＴ当選中フラグ（ＡＲＴ状態への移行が確定的になることでオンとなるフラグである）がオンであるか否かを判定する。ステップ３１６６でＹｅｓの場合、ステップ３１６８で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、当該ゲームに係る条件装置は準備状態移行再遊技（通常遊技状態からＡＲＴ準備状態に移行し得る再遊技であり、本例では、再遊技０５を含む条件装置であって、例えば、条件装置番号２～６）であるか否かを判定する。ステップ３１６８でＹｅｓの場合、ステップ３１７０で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、内部ＡＲＴ当選中フラグをオフにする。次に、ステップ３１７１で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、当該ゲームに係る条件装置情報に基づき、最高機械割押し順あり操作態様情報（第１～第３停止操作態様情報）を生成し、第１ＲＡＭ領域に一時記憶する。次に、ステップ３１７２で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＡＭ領域内の最高機械割押し順あり操作態様情報に基づき、当該ゲーム中において押し順表示装置Ｄ２７０にて押し順ナビ表示を実行｛例えば、条件装置番号が「２」の場合は、「２」の表示（「左→中→右」の順）、条件装置番号が「３」の場合は、「３」の表示（「左→右→中」の順）となり、表示に従ってリールを停止することによりＡＲＴ準備状態に移行することとなる｝する。次に、ステップ３１７４で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、最高機械割押し順あり操作態様情報に係るコマンド（サブ側へのコマンド）をセットし、次の処理｛ステップ３２００（第３）の処理｝に移行する。尚、ステップ３１６０、ステップ３１６２、ステップ３１６６又はステップ３１６８でＮｏの場合にも、次の処理｛ステップ３２００（第３）の処理｝に移行する。

【０１８０】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

次に、図４３は、第３実施形態における、図４０におけるステップ３２００（第３）のサブルーチンに係る、リール回転開始準備処理のフローチャートである。まず、ステップ３２０４で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、遊技間隔最小時間タイマＭ７０（減算タイマ）のタイマ値が０であるか否かを判定する。ここで、遊技間隔最小時間タイマＭ７０は、あるゲーム開始タイミング（リール回転開始タイミング）から次のゲーム開始タイミング（リール回転開始タイミング）までに担保されるべき時間（本例では、４．１秒）を計測するタイマである。ステップ３２０４でＹｅｓの場合、ステップ３２０６で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、遊技間隔最小時間タイマＭ７０のタイマ値に新たに最小時間（本例では、４．１秒）をセットしてスタートする。次に、ステップ３２０８で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、出力時間タイマＭ８０（減算タイマ）に、新たに条件装置情報出力時間（本例では、２４割り込み）をセットし、ステップ３２１０に移行する。ここで、本例においては、詳細は後述することとなるが、ステップ３２０８にて条件装置情報出力時間をセットした後、出力時間タイマＭ８０のタイマ値に応じて、主制御基板Ｍ側から回胴式遊技機外へ送信される情報の出力制御が行われるよう構成されている。尚、ステップ３２０４でＮｏの場合には、ステップ３２０４の処理を再度繰り返す。よって、第３実施形態においては、遊技間隔最小時間（本例では、４．１秒）が経過した後に条件

装置出力時間をセットするよう構成されている。

【０１８１】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

次に、ステップ３２１０で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、終了したゲームに係るリール停止順に係る情報及び押し順に係る情報をクリアする。次に、ステップ３２１２で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、終了したゲームに係るリール停止中に係る情報及び引き込みポイント作成要求をクリアする。次に、ステップ３２１４で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、終了したゲームに係る図柄停止位置データを初期化する。次に、ステップ３２１８で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、当該ゲームに係るリール回転開始待機時の出力要求をセットする。次に、ステップ３２２０で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、当該ゲームに係るリール制御コマンドをセットする。換言すると、ステップ３２１８及びステップ３２２０の処理によって、副制御基板Ｓにリールが回転開始することを示すためのコマンドが送信可能となる。次に、ステップ３２２２で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＡＭ領域内に記憶されているリール駆動状態をリール停止状態からリール回転開始待機状態に更新し、次の処理（ステップ１２５８の処理）に移行する。

【０１８２】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

次に、図４４は、第３実施形態における、図４０におけるステップ３２５０（第３）のサブルーチンに係る、ＡＲＴ抽選実行制御処理のフローチャートである。まず、ステップ３２５２で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、内部ＡＲＴ当選中フラグがオフであるか否かを判定する。ステップ３２５２でＹｅｓの場合、ステップ３２５４で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、現在の遊技状態（低確率状態と高確率状態とのいずれの遊技状態であるか）を確認する。次に、ステップ３２５６で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、当該ゲームに係る条件装置はＡＲＴ抽選役｛通常遊技状態においてＡＲＴ状態への移行が確定していない（内部ＡＲＴ中フラグがオフである）場合に、ＡＲＴ状態への移行抽選を実行し得る小役であり、本例では、スイカ＝条件装置番号２５｝であるか否かを判定する。尚、ステップ３１００（第３）の処理と同様に、ＡＲＴ抽選役は条件装置番号２５（スイカ）に限られるものではなく、再遊技役や押し順ベル役、また第３実施形態では図示していない他の小役等をＡＲＴ抽選役としても問題ない。また、そのように構成した際には、当選したＡＲＴ抽選役の種類によって、ＡＲＴ移行抽選の当選率を相違させてもよい。ステップ３２５６でＹｅｓの場合、ステップ３２５８で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、現在の遊技状態は高確率状態であるか否かを判定する。ステップ３２５８でＹｅｓの場合、ステップ３２６０で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータ（例えば、第１ＲＯＭ領域内の第１データ領域に設けられた高確率状態用抽選テーブル）に基づき、所定確率Ａ（１／３）にて当選するＡＲＴ移行抽選を実行し、ステップ３２６４に移行する。他方、ステップ３２５８でＮｏの場合、換言すると、現在の遊技状態が低確率状態の場合、ステップ３２６２で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータ（例えば、第１ＲＯＭ領域内の第１データ領域に設けられた低確率状態用抽選テーブル）に基づき、所定確率Ｂ（１／５０）にて当選するＡＲＴ移行抽選を実行し、ステップ３２６４に移行する。このように、第３実施形態においては、低確率状態よりも高確率状態の方がＡＲＴ移行抽選に当選し難く構成されており、前記所定確率Ａ及び／又は所定確率Ｂは変更しても問題ないが、「所定確率Ａ＞所定確率Ｂ」となるよう構成することが望ましい。

【０１８３】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

次に、ステップ３２６４で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに

基づき、当該実行されたＡＲＴ抽選に当選したか否かを判定する（例えば、ラッチした乱数値が当選範囲内に収まっているか否かを判定する）。ステップ３２６４でＹｅｓの場合、ステップ３２６６で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、内部ＡＲＴ当選中フラグをオンにし、次の処理｛ステップ３３５０（第３）の処理｝に移行する。尚、ステップ３２５２、ステップ３２５６又は、ステップ３２６４でＮｏの場合にも、次の処理｛ステップ３３５０（第３）の処理｝に移行する。尚、内部ＡＲＴ当選中フラグがオンとなることによって、その後、ＡＲＴ状態に移行することとなる。

【０１８４】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

次に、図４５は、第３実施形態における、図４０におけるステップ３３００（第３）のサブルーチンに係る、入賞時ゲーム数上乗せ実行処理のフローチャートである。まず、ステップ３３０２で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、当該ゲームに係る条件装置は押し順あり上乗せ役（本例では、チェリー再遊技＝条件装置番号１６～１８）であるか否かを判定する。ステップ３３０２でＹｅｓの場合、ステップ３３０６で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、チェリー再遊技の押し順に正解した（再遊技０９、１０、１１のいずれかが入賞した）か否かを判定する。ステップ３３０６でＹｅｓの場合、ステップ３３０８で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータ（例えば、第１ＲＯＭ領域内の第１データ領域に設けられた抽選テーブル）に基づき、チェリー再遊技時上乗せゲーム数抽選テーブル（チェリー再遊技の入賞によりＡＲＴゲーム数が上乗せされた場合に参照されるテーブル）を参照し、ＡＲＴ上乗せゲーム数を決定する（例えば、欄外にて示す抽選テーブルにおいて、ラッチした乱数値がいずれの範囲内に収まっているか否かを判定する）。次に、ステップ３３１０で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、当該決定したＡＲＴ上乗せゲーム数をＡＲＴカウンタＭ６０のカウンタ値に加算し、当該加算後のＡＲＴカウンタ値をＡＲＴカウンタＭ６０にセットし、次の処理｛ステップ１２９１‐３（第３）の処理｝に移行する。尚、ステップ３３０２又はステップ３３０６でＮｏの場合にも次の処理｛ステップ１２９１‐３（第３）の処理｝に移行する。

【０１８５】

ここで、同図欄外にて示す抽選テーブルは、チェリー再遊技時上乗せゲーム数抽選テーブルの一例であり、同図に示されるように、ＡＲＴ上乗せ抽選に当選した場合には、ＡＲＴ上乗せゲーム数は「３０」～「３００」が抽選によって決定され、当該決定された値がＡＲＴカウンタＭ６０のカウンタ値に加算されることとなる。尚、チェリー再遊技時のＡＲＴ上乗せ抽選に１回当選した場合の平均のＡＲＴ上乗せゲーム数は「５７．８」となっており、スイカ時の平均のＡＲＴ上乗せゲーム数よりも大きい値となっている。

【０１８６】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

次に、図４６は、第３実施形態における、図４０におけるステップ３３５０（第３）のサブルーチンに係る、遊技状態移行制御処理のフローチャートである。まず、ステップ３３５２で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、当該ゲームにてＲＴ状態移行可能条件が充足した｛ベルの取りこぼし（押し順不正解で９枚の払出が得られなかった場合）、再遊技の入賞にて充足し得る｝か否かを判定する。ステップ３３５２でＹｅｓの場合、ステップ３３５３で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、当該充足したＲＴ状態移行可能条件及び現在の遊技状態に基づき、遊技状態移行可否（図４７の遊技状態移行遷移図にて詳述する）及び次ゲーム以降の遊技状態を決定する。次に、ステップ３３５４で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、ＡＲＴ状態に移行したか否かを判定する。ステップ３３５４でＹｅｓの場合、ステップ３３５５で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、ＡＲＴ初期ゲーム（本例では、５０）をＡＲＴカウンタＭ６０にセットし、ステップ３３７６に移行する。他方、ステップ３３５４でＮｏの場合にもステップ３３７６に移行する。

【０１８７】
＜第１ＲＯＭ・ＲＡＭ領域における処理＞
　また、ステップ３３５２でＮｏの場合、ステップ３３５６で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、現在の遊技状態は低確率状態であるか否かを判定する。ステップ３３５６でＹｅｓの場合、ステップ３３５８で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、当該ゲームに係る条件装置は状態昇格役（当選することによって低確率状態から高確率状態に移行し得る小役であり、本例では、スイカ）であるか否かを判定する。ステップ３３５８でＹｅｓの場合、ステップ３３６０で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータ（例えば、第１ＲＯＭ領域内の第１データ領域に設けられた抽選テーブル）に基づき、所定確率（本例では、１／４）にて当選する高確率状態移行抽選を実行する。ステップ３３６０でＹｅｓの場合、ステップ３３６２で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、当該高確率移行抽選に当選したか否かを判定する（例えば、ラッチした乱数値が当選範囲内に収まっているか否かを判定する）。ステップ３３６２でＹｅｓの場合、ステップ３３６４で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、次ゲーム以降の遊技状態を高確率状態に決定し、ステップ３３７６に移行する。尚、ステップ３３５８又はステップ３３６２でＮｏの場合には、遊技状態は低確率状態のままとなり、ステップ３３７６に移行する。
【０１８８】
＜第１ＲＯＭ・ＲＡＭ領域における処理＞
　また、ステップ３３５６でＮｏの場合、ステップ３３６６で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、現在の遊技状態は高確率状態であるか否かを判定する。ステップ３３６６でＹｅｓの場合、ステップ３３６８で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、当該ゲームに係る条件装置は、状態転落役（入賞することによって高確率状態から低確率状態に移行し得る小役であり、本例では、チェリー再遊技と昇格再遊技を除いた再遊技）であるか否かを判定する。ステップ３３６８でＹｅｓの場合、ステップ３３７０で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータ（例えば、第１ＲＯＭ領域内の第１データ領域に設けられた抽選テーブル）に基づき、所定確率（本例では、１／７）にて当選する低確率状態移行抽選を実行する。ステップ３３７０でＹｅｓの場合、ステップ３３７２で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、当該低確率移行抽選に当選したか否かを判定する（例えば、ラッチした乱数値が当選範囲内に収まっているか否かを判定する）。ステップ３３７２でＹｅｓの場合、ステップ３３７４で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、次ゲーム以降の遊技状態を低確率状態に決定し、ステップ３３７６に移行する。尚、ステップ３３６６、ステップ３３６８又はステップ３３７２でＮｏの場合には、次ゲームの遊技状態は低確率状態以外となり、ステップ３３７６に移行する。
【０１８９】
＜第１ＲＯＭ・ＲＡＭ領域における処理＞
　次に、ステップ３３７６で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、現在の作動状態情報（再遊技役が入賞したか、ボーナス中であるか、ＡＲＴ状態であるか等の情報であり、図４９の「作動状態情報の一例」を参照）を第１ＲＡＭ領域に一時記憶し、次の処理（ステップ１２９２の処理）に移行する。即ち、今回のゲーム終了時において、再遊技役が入賞した場合には、図４９の作動状態情報の一例における「Ｄ０ビット」へ「１」をセットする一方で、再遊技役が入賞しなかった場合には、図４９の作動状態情報の一例における「Ｄ０ビット」へ「０」をセットする。また、今回のゲーム終了時において、第１種ＢＢ役が入賞した場合には、図４９の作動状態情報の一例における「Ｄ１ビット」へ「１」をセットする一方で、第１種ＢＢの終了条件を充足した（第１種ＢＢ役が入賞した後、所定枚数を超える払出しが完了した場合）場合には、図４９の作動状態情報の一例における「Ｄ１ビット」へ「０」をセットする。また、今回のゲーム終了時において、ＡＲＴカウンタＭ６０のカウンタ値が０より大きい場合（現在の遊技状態が

ＡＲＴ状態である場合）には、図４９の作動状態情報の一例における「Ｄ２ビット」へ「１」をセットする一方で、ＡＲＴカウンタＭ６０のカウンタ値が０である場合には、図４９の作動状態情報の一例における「Ｄ２ビット」へ「０」をセットする。尚、第３実施形態にて示した遊技状態の移行態様はあくまで一例であり、変更しても何ら問題なく、例えば、ＲＴ状態移行可能条件を特定の小役の入賞により充足し得るよう構成してもよいし、状態昇格役や状態転落役を変更・追加してもよいし、移行し得る遊技状態の種類を変更・追加してもよい（高確率状態よりもＡＲＴ状態に移行し易い超高確率状態を設ける、等）。

【０１９０】

次に、図４７は、第３実施形態における、遊技状態遷移図（遊技状態遷移フロー）である、同図に示されるように、通常遊技状態には低確率状態と高確率状態とが存在しており、高確率状態は低確率状態よりも、ＡＲＴ状態に移行し易いよう構成されている（前述したように、高確率状態及び低確率状態は、主制御基板Ｍ側で管理されている）。尚、前述したように、低確率状態から高確率状態へは、スイカの入賞によって移行し得るよう構成されており、高確率状態から低確率状態へは、再遊技の入賞によって移行し得るよう構成されている。また、ボーナス終了後にはボーナス後状態に移行し、ベル成立ゲームにて押し順に正解できない（押し順不正解する）ことで、通常遊技状態に移行するよう構成されている。尚、ＡＲＴ状態又はＡＲＴ準備状態にてボーナスが成立した場合にも、当該ボーナス後には、ボーナス後状態に移行し、ベルの押し順不正解することで、通常遊技状態に移行した後に、「再遊技０５」が成立することでＡＲＴ準備状態に再度移行するよう構成されている（ＡＲＴ状態にてボーナスが成立した場合には、その後「再遊技０６」が成立することでＡＲＴ状態に再度移行する）。尚、通常遊技状態からＡＲＴ準備状態には「再遊技０５」の入賞で移行し、ＡＲＴ準備状態からＡＲＴ状態には「再遊技０６」の入賞で移行し、ＡＲＴ準備状態から通常遊技状態及びＡＲＴ状態から通常遊技状態には「再遊技０３又は再遊技０４」の入賞、又は、ベルの押し順不正解（９枚の払出とならなかった場合）で移行するよう構成されている。即ち、以上で示した遊技状態は、すべて主制御基板Ｍ側にて（特に、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき）管理されており、従来の回胴式遊技機において副制御基板Ｓ側で制御していた、いわゆるＡＴ機能（押し順ナビ機能を含む）が、すべて主制御基板Ｍ側へ移行されている（出玉に関する情報が、すべて主制御基板Ｍ側で管理されている）ことになる。

【０１９１】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

次に、図４８は、第３実施形態における、ステップ１６００のサブルーチンに係る、タイマ割り込み時処理のフローチャートである。本実施形態との相違点は、ステップ１６５６（第３）～ステップ１６６０（第３）、ステップ３４５０（第３）、ステップ３５００（第３）及びステップ１６６２（第３）であり、その目的は、主制御基板Ｍ側から回胴式遊技機外へ出玉に関する情報を送信可能とすることにある。即ち、ステップ１６１２で全リールの回胴駆動制御処理を実行した後、ステップ１６５６（第３）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、ＡＲＴカウンタＭ６０のカウンタ値が０より大きいか否かを判定する。ステップ１６５６（第３）でＹｅｓの場合、ステップ１６５８（第３）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、ＡＲＴカウンタ値表示装置Ｄ２８０にてＡＲＴ残りゲーム数（ＡＲＴカウンタＭ６０のカウンタ値）を表示し、ステップ１６１４に移行する。他方、ステップ１６５６（第３）でＮｏの場合にも、ステップ１６１４に移行する。尚、第３実施形態においては、ＡＲＴカウンタＭ６０のカウンタ値が０より大きい場合にＡＲＴカウンタ値表示装置Ｄ２８０にてＡＲＴ残りゲーム数を表示するよう構成したが、ＡＲＴ状態中にのみＡＲＴ残りゲーム数を表示するよう構成してもよい。

【０１９２】

＜第１ＲＯＭ・ＲＡＭ領域における処理＞

また、ステップ１６２８で外部信号を出力した後（いわゆる外部出力端子板への信号出

力であり、詳細後述する出玉試験用プログラムとは別個のものである）、ステップ１６６０（第３）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＯＭ領域の試験信号出力処理を呼び出し、ステップ３４５０（第３）に移行する。

【０１９３】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

次に、ステップ３４５０（第３）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、後述する、第１試験信号出力処理を実行する。次に、ステップ３５００（第３）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、後述する、第２試験信号出力処理を実行する。次に、ステップ１６６２（第３）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＯＭ領域の呼び出し元に復帰し、ステップ１６３０に移行する。尚、第３実施形態においては、ステップ１６０６のタイマ計測を実行した場合に、ステップ３２０８にてセットされた出力時間タイマＭ８０の条件装置出力時間が１減算されることとなる（即ち、タイマ割り込み間隔＝約２ｍｓで、出力時間タイマＭ８０のカウント値が１減算される）。

【０１９４】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

次に、図４９は、第３実施形態における、図４８のステップ３４５０（第３）のサブルーチンに係る、第１試験信号出力処理のフローチャートである。はじめに、回胴式遊技機における出玉試験は、出玉試験申請した回胴式遊技機の実機と出玉試験機とを、中継基板（以下、試験基板）を介して相互に接続し、回胴式遊技機の実機での動作内容を出玉試験機にて抽出することで出玉試験が実施されている。また、従来では、内部抽選の結果や遊技状態に関する情報は、主制御基板Ｍ→第１試験基板→出玉試験機との伝達経路を採る一方で、押し順ナビに関する情報（特に、停止ボタンＤ４０の操作順序や操作タイミングに係る情報）は、副制御基板Ｓ→第２試験基板→出玉試験機との伝達経路を採っている。そして、第３実施形態のように構成した場合には、前述したように、出玉に関する情報が、すべて主制御基板Ｍ側で管理されているため、この伝達経路を簡素化したり或いは出玉試験機へ送信する情報をより詳細化することも可能となる。そこで、第３実施形態のように構成した場合における出玉試験機（試験基板）への情報出力制御方法の一例を、以下、第１試験信号出力処理及び第２試験信号出力処理として示すこととする。尚、以下に示す態様においては、第１試験基板及び第２試験基板の双方において、これら基板はマイコン制御されないよう構成されており、即ち、出玉試験機側が認識できる情報出力内容及び情報出力タイミングにて、主制御基板Ｍから出力されるよう構成されている例示となる（但し、これら基板がマイコン制御される場合には、主制御基板Ｍから試験基板側に対して、出玉試験機側へ出力すべき情報の生データを一括して出力し、出玉試験機側が認識できる情報出力内容及び情報出力タイミングとなるよう試験基板側で調整して出力するよう構成してもよい）。

【０１９５】

まず、ステップ３４５２で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＡＭ内領域内の作動状態情報をレジスタ領域（例えば、Ａレジスタ）に一時記憶する。次に、ステップ３４５４で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、レジスタ領域（例えば、Ａレジスタ）に一時記憶されている作動状態情報を第１試験基板に出力する（例えば、主制御基板Ｍにおける第１試験基板への出力ポートである第１出力ポートにＡレジスタの値をセットする）。ここで、同図右上段は作動状態情報の一例であり、同図に示されるように、「Ｄ０」～「Ｄ７」が「１」（作動）であるか「０」（未作動）であるかによって遊技状態（作動状態）を管理可能としている。尚、作動状態情報は、これには限定されず、例えば、「２種ＢＢ」（いわゆる第２種特別役物に係る役物連続作動装置）、「ＣＢ」（いわゆる第２種特別役物）、「ＳＢ」（いわゆる普通役物）、「ＡＲＴ内部当選状態」（第３実施形態でいうところの内部ＡＲＴ当選中フラグのフラグ状態）、「ＡＲＴ作動状態」（第３実施形態でいうところのＡＲＴカウンタＭ６０のカウンタ値が０より大きい状態）、「擬似遊技（演出としてのリールの駆動

、等）」、等の第１試験基板に送信する様々な作動状態を設けてもよい。尚、第３実施形態においては、作動状態情報として、「ＲＢ」（いわゆる第１種特別役物）に係る情報を第１試験基板に送信するよう構成しているが、第３実施形態に係る回胴式遊技機は、「１種ＢＢ」が作動すると「ＲＢ」が自動的に作動する（いわゆる、１種ＢＢのＲＢ連続作動）よう構成されており、「１種ＢＢ」の図柄（本例では、「羊」、「セブン」）が表示されると、「ＲＢ」も作動し（「ＲＢ」に係る作動状態情報を「１」にし）、当該「ＲＢ」が作動した旨を試験信号として第１試験基板に送信するよう構成している。また、「ＲＢ」には終了条件｛例えば８回の入賞、又は１２回の遊技（ゲーム）の終了｝が定められており、「ＲＢ」が終了した後に当該「ＲＢ」に係る作動状態情報を所定時間（例えば、６割り込み）の間「０」にしている。その後、「１種ＢＢ」の終了条件を満たしていない（「１種ＢＢ」が継続して作動している）場合には、「ＲＢ」に係る作動状態情報を再度「１」に設定する。このように構成することにより、第１試験基板に送信する試験信号を通じて、試験機が「ＲＢ」の終了条件に係る規則を満たしているか否かを判定することができることとなる。

【０１９６】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

次に、ステップ３４５６で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＡＭ領域内の出力時間タイマＭ８０のタイマ値（条件装置情報の出力タイミングが終了した時点で０となるよう構成されている）をレジスタ領域（例えば、Ａレジスタ）に一時記憶する。次に、ステップ３４５８で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、条件装置情報の出力タイミングであるか否かを判定する（出力時間タイマＭ８０のタイマ値に基づく判定であり、Ｎｏの場合には、Ａレジスタにはすべて「０」が入っていることになる）。ステップ３４５８でＹｅｓの場合、ステップ３４６０で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、条件装置情報として、ボーナス状態情報アドレス（本例では、２８３４）をレジスタ領域（例えば、ＨＬレジスタ）に一時記憶する。次に、ステップ３４６２で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、ボーナス状態情報の出力タイミングであるか否かを判定する[例えば、Ａレジスタの出力時間タイマ値情報に係る値から｛（２３／２）＋１｝）を減算した値が０より大きいか否かを判定する]。ステップ３４６２でＹｅｓの場合、ステップ３４６６に移行する。他方、ステップ３４６２でＮｏの場合、ステップ３４６４で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、条件装置情報として、小役状態情報アドレス（本例では、２８３３）をレジスタ領域（例えば、ＨＬレジスタ）に一時記憶し、ステップ３４６６に移行する（ボーナス状態情報の下位８ビットを「－１」した値が小役状態情報アドレスとなっている）。次に、ステップ３４６６で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶されているアドレスに対応する条件装置情報を別のレジスタ領域（例えば、Ａレジスタ）に一時記憶し、ステップ３４６８に移行する。尚、ステップ３４５８でＮｏの場合にも、ステップ３４６８に移行する。次に、ステップ３４６８で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、レジスタ領域（例えば、Ａレジスタ）に一時記憶されている条件装置情報を第１試験基板に出力し（例えば、主制御基板Ｍにおける第１試験基板への出力ポートである第２出力ポートにＡレジスタの値をセットし）、次の処理｛ステップ３５００（第３）の処理｝に移行する。ここで、同図右下段は、条件装置情報の一例であり、同図に示されるように、「Ｄ０」～「Ｄ５」に関しては、前述した処理によって、当該ゲームにおける抽選結果となる条件装置番号がセットされている。また、小役状態情報の場合には「Ｄ６」が「１」、「Ｄ７」が「０」とセットされており、ボーナス状態情報の場合には「Ｄ７」が「０」、「Ｄ６」が「１」とセットされており、ステップ３４６８で出力される情報が、小役とボーナスとのどちらの条件装置情報であるかを（出玉試験機側が）判別可能に構成されている。尚、不図示であるが、第３実施形態においては、あるゲームにおいて、ボーナスが当該あるゲーム以前に当選している状態（内部中）である場合には、当該当選しているボーナスをボーナス状態情

報として第１試験基板に出力するよう構成している。また、第３実施形態においては、ボーナス状態情報を格納しているアドレス（２８３４）と、小役状態情報を格納しているアドレス（２８３３）が隣合わせになるように構成されている。このため、第３実施形態では、ボーナス状態情報のアドレスをＨＬレジスタに記憶した後、小役状態情報を出力する場合には、ＨＬレジスタの値を「－１」するだけで小役状態情報を出力することができる。尚、第３実施形態ではボーナス状態情報をＨＬレジスタに記憶しているが小役状態情報をＨＬレジスタに記憶するよう構成しても良いし、ボーナス状態情報のアドレスの次のアドレスに小役状態情報のアドレスとしても良い。このように構成することにより、少ない論理演算により、出力したい情報が格納されているアドレスを指定することができる。

【０１９７】

尚、出力時間タイマＭ８０及び当該タイマ値に係る情報は、割り込み時処理であるステップ３４６８にて常に出力するよう構成されており、遊技進行制御処理において、前回のゲームに係るリールＭ５０の回転開始から最小時間（あるゲームに係るリールＭ５０の回転開始タイミングから、次のゲームに係るリールＭ５０の回転開始タイミングまでに最低限担保されていなければならない時間であり、本例では、４．１秒）が経過したタイミング（条件装置情報の最適な出力開始タイミング）であるステップ３２０８にて出力時間タイマＭ８０に条件装置情報出力時間（本例では、２４割り込み）をセットすることにより、当該セットタイミング直後の割り込み時処理であるステップ３４６８の処理によって、適切なタイミングで第１試験基板に条件装置情報を出力可能に構成されている。また、ステップ３２０８にて出力時間タイマＭ８０にセットされた条件装置情報出力時間（本例では、２４割り込み）が１回の割り込み毎に１減算されていき、出力時間タイマＭ８０のタイマ値から｛（２３／２）＋１｝）を減算した値が０より大きい場合（当該タイマ値が「０」となるまでの期間の前半である場合）には、ボーナス状態情報を出力し、出力時間タイマＭ８０のタイマ値から｛（２３／２）＋１｝）を減算した値が０より小さい場合（当該タイマ値が「０」となるまでの期間の後半である場合）には、小役状態情報を出力するよう構成しており、小役状態情報の出力時間が終了（条件装置の出力時間が終了）すると、出力時間タイマＭ８０のタイマ値が０となるよう構成されている。このように構成することで、条件装置情報の出力タイミングが終了して条件装置情報に係るＯＦＦ信号を出力する際に、出力時間タイマ値情報をＡレジスタにセットすれば、Ａレジスタにすべて「０」をセットするための固定値を持たずとも条件装置情報に係るＯＦＦ信号が出力できることとなり、簡素化された処理によって条件装置情報に係るＯＦＦ信号を出力できることとなる。また、条件装置情報出力時間（本例では、２４割り込み）が出力時間タイマＭ８０にセットされるのは、ステップ３２０４にて遊技間隔最小時間タイマ値が０となった直後、即ち、最小時間（あるゲームに係るリールＭ５０の回転開始タイミングから、次のゲームに係るリールＭ５０の回転開始タイミングまでに最低限担保されていなければならない時間であり、本例では、４．１秒）が経過した直後のタイミングであるよう構成されているため、最小時間を担保した信号を第１試験基板に出力するための手段を新たに設けずとも、出力時間タイマＭ８０を用いた簡素化された処理によって最小遊技時間を担保した試験を実行することができることとなる。

【０１９８】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

次に、図５０は、第３実施形態における、図４８のステップ３５００（第３）のサブルーチンに係る、第２試験信号出力処理のフローチャートである。まず、ステップ３５０８で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、操作態様情報の出力タイミング（例えば、リールＭ５０の回転開始から２秒間）であるか否かを判定する。ステップ３５０８でＹｅｓの場合、ステップ３５１０で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、押し順表示装置Ｄ２７０に押し順情報が表示されているか否か（押し順表示装置Ｄ２７０に表示するための押し順に係る情報が第１ＲＡＭ領域に格納されているか否か）を判定する（又は、押し順情報が第１ＲＡＭ領域内に一時記憶されているのであれば、その押し順情報を参照する）。ステップ３５１０でＹｅｓの場合

、ステップ３５５０（第３）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、後述する、押し順ナビあり時信号制御処理を実行し、ステップ３５１２に移行する。他方、ステップ３５１０でＮｏの場合、ステップ３６００（第３）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、後述する、押し順ナビなし時信号制御処理を実行し、ステップ３５１２に移行する。尚、ステップ３５０８でＮｏの場合にも、ステップ３５１２に移行する。次に、ステップ３５１２で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、レジスタ領域（例えば、Ａレジスタ）に一時記憶されている操作態様情報（後述する押し順ナビあり時信号制御処理又は押し順ナビなし時信号制御処理でセットされたもの）を第２試験基板に出力し（例えば、主制御基板Ｍにおける第２試験基板への出力ポートである第３出力ポートにＡレジスタの値をセットし）、次の処理｛ステップ１６６２（第３）の処理｝に移行する。尚、主制御基板Ｍと第２試験基板との情報送受信方法（コマンド通信方法）は、パラレル通信であってもシリアル通信であっても問題ない。

【０１９９】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

次に、図５１は、第３実施形態における、図５０のステップ３５５０（第３）のサブルーチンに係る、押し順ナビあり時信号制御処理のフローチャートである。まず、ステップ３５５２で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、現在第１停止操作態様情報出力タイミングであるか否かを判定する。ステップ３５５２でＹｅｓの場合、ステップ３５５４で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＡＭ領域内の最高機械割押し順あり操作態様情報｛押し順ナビが実行されるゲームにおける最も遊技者にとって利益率が高い操作態様（押し順、停止位置、等）｝の第１停止操作態様情報（第１停止に係る操作態様情報）アドレスを、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶する。次に、ステップ３５５６で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶されている、最高機械割押し順あり操作態様情報の第１停止操作態様情報を、別のレジスタ領域（例えば、Ａレジスタ）に一時記憶し、次の処理（ステップ３５１２の処理）に移行する。

【０２００】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

他方、ステップ３５５２でＮｏの場合、ステップ３５５８で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、現在第２停止操作態様情報出力タイミングであるか否かを判定する。ステップ３５５８でＹｅｓの場合、ステップ３５６０で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＡＭ領域内の最高機械割押し順あり操作態様情報｛押し順ナビが実行されるゲームにおける最も遊技者にとって利益率が高い操作態様（押し順、停止位置、等）｝の第２停止操作態様情報（第２停止に係る操作態様情報）アドレスを、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶する。次に、ステップ３５６２で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶されている、最高機械割押し順あり操作態様情報の第２停止操作態様情報を、別のレジスタ領域（例えば、Ａレジスタ）に一時記憶し、次の処理（ステップ３５１２の処理）に移行する。

【０２０１】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

他方、ステップ３５５８でＮｏの場合、ステップ３５６４で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、現在第３停止操作態様情報出力タイミングであるか否かを判定する。ステップ３５６４でＹｅｓの場合、ステップ３５６６で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＡＭ領域内の最高機械割押し順あり操作態様情報｛押し順ナビが実行されるゲームにおける最も遊技者にとって利益率が高い操作態様（押し順、停止位置、等）｝の第３停止操作態様情報（第３停止に係る操作態様情報）アドレスを、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶する。

次に、ステップ３５６８で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶されている、最高機械割押し順あり操作態様情報の第３停止操作態様情報を、別のレジスタ領域（例えば、Ａレジスタ）に一時記憶し、次の処理（ステップ３５１２の処理）に移行する。尚、ステップ３５６４でＮｏの場合にも、次の処理（ステップ３５１２の処理）に移行する。ここで、第３実施形態においては、押し順ナビあり時における操作態様情報出力タイミングの順序は、「第１停止操作態様情報出力タイミング→第２停止操作態様情報出力タイミング→第３停止操作態様情報出力タイミング」の順となっている。

【０２０２】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

次に、図５２は、第３実施形態における、図５０のステップ３６００（第３）のサブルーチンに係る、押し順ナビなし時信号制御処理のフローチャートである。まず、ステップ３６０２で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、現在第１停止操作態様情報出力タイミングであるか否かを判定する。ステップ３６０２でＹｅｓの場合、ステップ３６０４で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＯＭ領域内の最高機械割押し順なし操作態様情報｛押し順ナビが実行されないゲームにおける最も遊技者にとって利益率が高い操作態様（押し順、停止位置、等）であるが、遊技者は押し順ナビが表示されていない場合には、成立している条件装置や押し順を判別できない状況にて最適な操作態様を実行することとなる｝の第１停止操作態様情報（第１停止に係る操作態様情報）アドレスを、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶する。次に、ステップ３６０６で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶されている、最高機械割押し順なし操作態様情報の第１停止操作態様情報を、別のレジスタ領域（例えば、Ａレジスタ）に一時記憶し、次の処理（ステップ３５１２の処理）に移行する。

【０２０３】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

他方、ステップ３６０２でＮｏの場合、ステップ３６０８で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、現在第２停止操作態様情報出力タイミングであるか否かを判定する。ステップ３６０８でＹｅｓの場合、ステップ３６１０で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＯＭ領域内の最高機械割押し順なし操作態様情報｛押し順ナビが実行されないゲームにおける最も遊技者にとって利益率が高い操作態様（押し順、停止位置、等）であるが、遊技者は押し順ナビが表示されていない場合には、成立している条件装置や押し順を判別できない状況にて最適な操作態様を実行することとなる｝の第２停止操作態様情報（第２停止に係る操作態様情報）アドレスを、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶する。次に、ステップ３６１２で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶されている、最高機械割押し順なし操作態様情報の第２停止操作態様情報を、別のレジスタ領域（例えば、Ａレジスタ）に一時記憶し、次の処理（ステップ３５１２の処理）に移行する。

【０２０４】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

他方、ステップ３６０８でＮｏの場合、ステップ３６１４で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、現在第３停止操作態様情報出力タイミングであるか否かを判定する。ステップ３６１４でＹｅｓの場合、ステップ３６１６で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＯＭ領域内の最高機械割押し順なし操作態様情報｛押し順ナビが実行されないゲームにおける最も遊技者にとって利益率が高い操作態様（押し順、停止位置、等）であるが、遊技者は押し順ナビが表示されていない場合には、成立している条件装置や押し順を判別できない状況にて最適な操作態様を実行することとなる｝の第３停止操作態様情報（第３停止に係る操作態様情報）アドレスを、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶する。次に、ステップ３６

１６で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶されている、最高機械割押し順なし操作態様情報の第３停止操作態様情報を、別のレジスタ領域（例えば、Ａレジスタ）に一時記憶し、次の処理（ステップ３５１２の処理）に移行する。尚、ステップ３６１４でＮｏの場合にも、次の処理（ステップ３５１２の処理）に移行する。ここで、第３実施形態においては、押し順ナビなし時における操作態様情報出力タイミングの順序は、「第１停止操作態様情報出力タイミング→第２停止操作態様情報出力タイミング→第３停止操作態様情報出力タイミング」の順となっている。尚、第３実施形態においては、第１試験基板に条件装置情報を出力した後のタイミングで、第２試験基板に操作態様情報を出力するよう構成したが、第２試験基板に操作態様情報を出力した後のタイミングで、第１試験基板に条件装置情報を出力するよう構成してもよい。

【０２０５】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

次に、図５３は、第３実施形態における、操作態様情報一覧である。第３実施形態においては、最高機械割押し順あり操作態様情報は、押し順表示装置Ｄ２７０に表示される押し順と同様の順にてフリー打ち（どの位置にて停止ボタンＤ４０を操作するかが決められておらず、停止可能であれば停止ボタンＤ４０を操作する打ち方）を実行するよう構成されている。また、最高機械割押し順なし操作態様情報は、すべて「左→中→右」の押し順となり、ボーナスが成立していない場合には、第１停止は「左１９番」（左リールＭ５１の１９番が下段のタイミングにて左停止ボタンＤ４１を操作する）となり、スイカが成立している場合には、第２停止は「中５番」（中リールＭ５２の５番が下段のタイミングにて中停止ボタンＤ４２を操作する）、第３停止は「右３番」（右リールＭ５３の３番が下段のタイミングにて右停止ボタンＤ４３を操作する）、となっており、スイカが成立していない場合には、第２停止は中リールＭ５２をフリー打ち、第３停止は右リールＭ５３をフリー打ちとなっている。他方、ボーナスが成立している場合には、成立しているボーナス図柄が上段のタイミングで停止ボタンＤ４０を操作するよう構成されており、このように操作することで、ボーナスが成立した場合には、すぐに当該成立したボーナスを揃える（開始させる）よう構成されている。また、具体的に送信する操作態様情報の内容については、上位３ビットが停止させるリール（押し順）に係る情報であり、下位５ビットが停止させる位置に係る情報である。例えば、左リールは上位３ビットが「００１」、「１８番」が下段のタイミングで停止ボタンＤ４０を操作する場合には、「１００１０」、フリー打ちの場合には「１１１１１」となっている。また、１回のゲームに係る操作態様情報の出力例は、例えば、「左→右→中」の押し順ベルを揃える場合（ベルの場合は全リール停止位置に拘らずフリー打ちで入賞可能）には、第１停止用信号（第１停止操作態様情報）：「００１１１１１１」、第２停止用信号（第２停止操作態様情報）：「０１１１１１１１」、第３停止用信号（第３停止操作態様情報）：「０１０１１１１１」となる。また、左リール第１停止のチェリー再遊技を揃える場合（チェリー再遊技の場合は全リール停止位置に拘らずフリー打ちで入賞可能）には、第１停止用信号（第１停止操作態様情報）：「００１１１１１１」、第２停止用信号（第２停止操作態様情報）：「０１０１１１１１」、第３停止用信号（第３停止操作態様情報）：「０１１１１１１１」となる。尚、第３実施形態においては、上位３ビットにて停止リールの種別を示していたが、例えば「０１」が「左リールＭ５１」、「１０」が「中リールＭ５２」、「１１」が「右リールＭ５３」のように上位２ビットでも表現することが可能であり、その場合には、下位６ビットにて停止させる位置に係る情報を表現しても良い。

【０２０６】

以上のように構成することで、第３実施形態に係る回胴式遊技機によれば、第１試験基板及び第２試験基板に出力する信号を制御する処理を第２ＲＯＭ・ＲＡＭ領域における処理にて実行することにより、実際に遊技場に設置された遊技機を遊技者が遊技する際には必要のない処理、即ち、遊技の進行に差支えのない処理を第２プログラム領域に実装することができ、第１プログラム領域の使用容量の削減ができることとなる。

【０２０７】
　また、第３実施形態に係る回胴式遊技機によれば、遊技間隔最小時間（本例では、４．１秒）が経過した後に条件装置情報出力時間をセットするよう構成し、且つ、第１試験基板への出力時において、当該条件装置情報出力時間を参照して小役状態情報とボーナス状態情報との出力タイミングを判定し、出力時間タイマ値が０の場合にはＡレジスタを「０」として出力することにより、第１試験基板によって型式試験を実行する際に、簡素化された処理によって最小遊技時間を担保した試験を実行することができるよう構成されている。
【０２０８】
　また、第３実施形態においては、条件装置情報が第１ＲＡＭ領域にセットされたタイミング以降の割り込み処理にてサブ側（副制御基板Ｓ側）に当該条件装置情報を送信可能になるのに対して、「遊技間隔最小時間の経過→遊技間隔最小時間を遊技間隔最小時間タイマＭ７０にセット→条件装置情報出力時間を出力時間タイマＭ８０にセット」を実行した以降の割り込み処理にて第１試験基板に当該条件装置情報を送信可能になるよう構成されており、副制御基板Ｓと第１試験基板とで条件装置情報送信可能タイミングが相違し得るよう構成されている。
【０２０９】
（第３実施形態からの変更例１）
　尚、第３実施形態においては、第１試験基板に出力する条件装置情報として、いずれの条件装置情報を出力するタイミングであるかに係る識別値（小役識別値、ボーナス識別値）を第１プログラム領域における処理によって、第１ＲＡＭ領域に一時記憶し、且つ、第１プログラム領域にて実行された押し順表示装置Ｄ２７０による押し順ナビと対応する形で、第２試験基板への出力信号を制御するよう構成したが、第２プログラム領域にて第１試験基板及び第２試験基板に出力する信号を制御する構成はこれには限定されない。そこで、そのような処理の一例を第３実施形態からの変更例１とし、以下、第３実施形態からの変更点について詳述していく。
【０２１０】
＜第１ＲＯＭ・ＲＡＭ領域における処理＞
　はじめに、図５４は、第３実施形態からの変更例１における、図９におけるステップ１２００のサブルーチンに係る、遊技進行制御処理（２枚目）のフローチャートである。第３実施形からの変更点は、ステップ１２９４（第３変１）であり、即ち、ステップ３４００（第３）で遊技状態移行制御処理を実行した後、ステップ１２９４（第３変１）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、押し順ナビ｛ステップ３１７６（第３変１）でオンとなるフラグである｝当選フラグをオフにし、ステップ１２９２に移行する。
【０２１１】
＜第１ＲＯＭ・ＲＡＭ領域における処理＞
　次に、図５５は、第３実施形態からの変更例１における、図５４におけるステップ３１５０（第３）のサブルーチンに係る、押し順ナビ制御処理のフローチャートである。第３実施形からの変更点は、ステップ３１７６（第３変１）であり、即ち、ステップ３１６０で押し順ナビ抽選に当選した場合、ステップ３１７６（第３変１）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、押し順ナビ当選フラグをオンにし、ステップ３１６３に移行する。このように構成することで、第３実施形態からの変更例１においては、押し順ナビ抽選に当選し、押し順ナビを実行する場合に、押し順表示装置Ｄ２７０を参照せずに第２試験基板に押し順に係る情報を送信することが可能となっている（詳細は後述する）。
【０２１２】
＜第２ＲＯＭ・ＲＡＭ領域における処理＞
　次に、図５６は、第３実施形態からの変更例１における、図４８におけるステップ３４５０（第３）のサブルーチンに係る、第１試験信号出力処理のフローチャートである。第

３実施形からの変更点は、ステップ３４６４（第３変１）、ステップ３４７０（第３変１）～ステップ３４７６（第３変１）、であり、即ち、ステップ３４６２でボーナス状態情報の出力タイミングであった場合、ステップ３４６４（第３変１）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、ボーナス状態情報の条件装置情報アドレスをレジスタ領域（例えば、ＨＬレジスタ）に一時記憶する。次に、ステップ３４６６で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶されているボーナス状態情報の条件装置情報アドレスを、別のレジスタ領域（例えば、Ａレジスタ）に一時記憶する。次に、ステップ３４７０（第３変１）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、レジスタ領域（例えば、Ａレジスタの「Ｄ６」及び「Ｄ７」）をボーナス識別値に書き換えて（「Ｄ６」を「０」、「Ｄ７」を「１」に書き換え）ステップ３４６８に移行する。

【０２１３】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

また、ステップ３４６２で、ボーナス状態情報の出力タイミングでなかった場合、ステップ３４７２（第３変１）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、小役状態情報の条件装置情報アドレスをレジスタ領域（例えば、ＨＬレジスタ）に一時記憶する。次に、ステップ３４７４（第３変１）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶されている小役状態情報の条件装置情報アドレスを、別のレジスタ領域（例えば、Ａレジスタ）に一時記憶する。次に、ステップ３４７６（第３変１）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、レジスタ領域（例えば、Ａレジスタの「Ｄ６」及び「Ｄ７」）を小役識別値に書き換えて（「Ｄ６」を「１」、「Ｄ７」を「０」に書き換え）ステップ３４６８に移行する。尚、遊技の進行に係る条件装置情報（内部抽選結果等）の記憶領域と、試験基板に出力するための条件装置情報の記憶領域とは別々に設けてもよいし、条件装置情報の記憶領域を兼用してもよい。このように構成することにより、第１ＲＡＭ領域の記憶領域を削減することができる。

【０２１４】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

次に、図５７は、第３実施形態からの変更例１における、図４８におけるステップ３５００（第３）のサブルーチンに係る、第２試験信号出力処理のフローチャートである。第３実施形からの変更点は、ステップ３６５０（第３変１）であり、即ち、ステップ３５０８で操作態様情報の出力タイミングであった場合、ステップ３６５０（第３変１）で、後述する、操作態様情報制御処理を実行し、ステップ３５１２に移行する。

【０２１５】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

次に、図５８は、第３実施形態からの変更例１における、図５７におけるステップ３６５０（第３）のサブルーチンに係る、操作態様情報制御処理のフローチャートである。まず、ステップ３６５２で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、ＡＲＴカウンタＭ６０のカウンタ値が０より大きいか否か、換言すると、ＡＲＴ状態であるか否かを判定する。ステップ３６５２でＹｅｓの場合、ステップ３６５６に移行する。他方、ステップ３６５２でＮｏの場合、ステップ３６５４で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、現在ＡＲＴ準備状態中であるか否かを判定する。ステップ３６５４でＹｅｓの場合、ステップ３６５６で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、当該ゲームに係る条件装置は押し順あり上乗せ役（ＡＲＴ状態にて押し順に正解することによりＡＲＴゲーム数が上乗せされる条件装置であり、本例では、チェリー再遊技）であるか否かを判定する。ステップ３６５６でＹｅｓの場合、ステップ３６５８で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、押し順ナビ当選フラグがオンであるか否かを判定する。ステップ３６５８でＹｅｓの場合、ステップ３５５０（第３変１）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、後述する、押し順ナビあり時信号制御処理を実行し、次の処理（

ステップ３５１２の処理）に移行する。他方、ステップ３６５６でＮｏの場合、ステップ３６６０で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、当該ゲームに係る条件装置は押し順あり小役（押し順によって遊技者の利益率が相違する条件装置）ではないか否かを判定する。ステップ３６６０でＹｅｓの場合、換言すると、当該ゲームの条件装置が再遊技０３、０４、０６又はベルではない場合には、ステップ３６００（第３変１）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、後述する、押し順ナビなし時信号制御処理を実行し、次の処理（ステップ３５１２の処理）に移行する。尚、ステップ３６５８でＮｏの場合にもステップ３６００（第３変１）に移行する。

【０２１６】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

また、ステップ３６５４でＮｏの場合、ステップ３６６２で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、内部ＡＲＴ当選中フラグ（ステップ３１６６にてオンとなるフラグであり、ＡＲＴ状態への移行が確定的になることでオンとなるフラグである）がオンであるか否かを判定する。ステップ３６６２でＹｅｓの場合、ステップ３６６４で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、当該ゲームに係る条件装置は準備状態移行再遊技（通常遊技状態からＡＲＴ準備状態に移行し得る再遊技であり、本例では、再遊技０５）であるか否かを判定する。ステップ３６６４でＹｅｓの場合、ステップ３５５０（第３変１）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、後述する、押し順ナビあり時信号制御処理を実行し、次の処理（ステップ３５１２の処理）に移行する。尚、ステップ３６６０でＮｏの場合には、ステップ３５５０（第３変１）に移行する。また、ステップ３６６２又はステップ３６６４でＮｏの場合には、次の処理（ステップ３５１２の処理）に移行する。

【０２１７】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

次に、図５９は、第３実施形態からの変更例１における、図５０のステップ３５５０（第３変１）のサブルーチンに係る、押し順ナビあり時信号制御処理のフローチャートである。まず、ステップ３５７０で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、現在第１停止リール情報出力タイミングであるか否かを判定する。ステップ３５７０でＹｅｓの場合、ステップ３５７２で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＡＭ領域内の最高機械割押し順あり操作態様情報｛押し順ナビが実行されるゲームにおける最も遊技者にとって利益率が高い操作態様（押し順、停止位置、等）｝の第１停止リール情報（第１停止に係るリール情報）アドレスを、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶する。次に、ステップ３５７４で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶されている、最高機械割押し順あり操作態様情報の第１停止リール情報を、別のレジスタ領域（例えば、Ａレジスタ）に一時記憶し、次の処理（ステップ３５１２の処理）に移行する。

【０２１８】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

他方、ステップ３５７０でＮｏの場合、ステップ３５７６で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、現在第１停止ステップ情報出力タイミングであるか否かを判定する。ステップ３５７６でＹｅｓの場合、ステップ３５７８で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＡＭ領域内の最高機械割押し順あり操作態様情報｛押し順ナビが実行されるゲームにおける最も遊技者にとって利益率が高い操作態様（押し順、停止位置、等）｝の第１停止ステップ情報（第１停止に係るステップ情報）アドレスを、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶する。次に、ステップ３５８０で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶されている、最高機械割押し順あり操作態様情報の第１停止ステップ情報を、別のレジスタ領域（例えば、Ａレジスタ）

に一時記憶し、次の処理（ステップ３５１２の処理）に移行する。

【０２１９】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

他方、ステップ３５７６でＮｏの場合、ステップ３５８２で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、現在第２停止リール情報出力タイミングであるか否かを判定する。ステップ３５８２でＹｅｓの場合、ステップ３５８３で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＡＭ領域内の最高機械割押し順あり操作態様情報｛押し順ナビが実行されるゲームにおける最も遊技者にとって利益率が高い操作態様（押し順、停止位置、等）｝の第２停止リール情報（第２停止に係るリール情報）アドレスを、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶する。次に、ステップ３５８４で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶されている、最高機械割押し順あり操作態様情報の第２停止リール情報を、別のレジスタ領域（例えば、Ａレジスタ）に一時記憶し、次の処理（ステップ３５１２の処理）に移行する。

【０２２０】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

他方、ステップ３５８２でＮｏの場合、ステップ３５８５で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、現在第２停止ステップ情報出力タイミングであるか否かを判定する。ステップ３５８５でＹｅｓの場合、ステップ３５８６で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＡＭ領域内の最高機械割押し順あり操作態様情報｛押し順ナビが実行されるゲームにおける最も遊技者にとって利益率が高い操作態様（押し順、停止位置、等）｝の第２停止ステップ情報（第２停止に係るステップ情報）アドレスを、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶する。次に、ステップ３５８８で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶されている、最高機械割押し順あり操作態様情報の第２停止ステップ情報を、別のレジスタ領域（例えば、Ａレジスタ）に一時記憶し、次の処理（ステップ３５１２の処理）に移行する。

【０２２１】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

他方、ステップ３５８５でＮｏの場合、ステップ３５８９で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、現在第３停止リール情報出力タイミングであるか否かを判定する。ステップ３５８９でＹｅｓの場合、ステップ３５９０で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＡＭ領域内の最高機械割押し順あり操作態様情報｛押し順ナビが実行されるゲームにおける最も遊技者にとって利益率が高い操作態様（押し順、停止位置、等）｝の第３停止リール情報（第３停止に係るリール情報）アドレスを、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶する。次に、ステップ３５９２で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶されている、最高機械割押し順あり操作態様情報の第３停止リール情報を、別のレジスタ領域（例えば、Ａレジスタ）に一時記憶し、次の処理（ステップ３５１２の処理）に移行する。

【０２２２】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

他方、ステップ３５８９でＮｏの場合、ステップ３５９４で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、現在第３停止ステップ情報出力タイミングであるか否かを判定する。ステップ３５９４でＹｅｓの場合、ステップ３５９６で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＡＭ領域内の最高機械割押し順あり操作態様情報｛押し順ナビが実行されるゲームにおける最も遊技者にとって利益率が高い操作態様（押し順、停止位置、等）｝の第３停止ステップ情報（第３停止に係るステップ情報）アドレスを、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶する。次に、ステップ３５９８で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基

づき、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶されている、最高機械割押し順あり操作態様情報の第３停止ステップ情報を、別のレジスタ領域（例えば、Ａレジスタ）に一時記憶し、次の処理（ステップ３５１２の処理）に移行する。尚、ステップ３５９４でＮｏの場合にも、次の処理（ステップ３５１２の処理）に移行する。このように、第３実施形態からの変更例１においては、停止リールに関する情報と停止ステップ（停止位置）に関する情報とを別々に送信しており、出力タイミングは「第１停止リール情報→第１停止ステップ情報→第２停止リール情報→第２停止ステップ情報→第３停止リール情報→第３停止ステップ情報」の順となっている。

【０２２３】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

次に、図６０は、第３実施形態からの変更例１における、図５０のステップ３６００（第３変１）のサブルーチンに係る、押し順ナビなし時信号制御処理のフローチャートである。まず、ステップ３６２０で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、現在第１停止リール情報出力タイミングであるか否かを判定する。ステップ３５７０でＹｅｓの場合、ステップ３６２２で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＯＭ領域内の最高機械割押し順なし操作態様情報｛押し順ナビが実行されないゲームにおける最も遊技者にとって利益率が高い操作態様（押し順、停止位置、等）｝の第１停止リール情報（第１停止に係るリール情報）アドレスを、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶する。次に、ステップ３６２４で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶されている、最高機械割押し順なし操作態様情報の第１停止リール情報を、別のレジスタ領域（例えば、Ａレジスタ）に一時記憶し、次の処理（ステップ３５１２の処理）に移行する。

【０２２４】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

他方、ステップ３６２０でＮｏの場合、ステップ３６２６で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、現在第１停止ステップ情報出力タイミングであるか否かを判定する。ステップ３６２６でＹｅｓの場合、ステップ３６２８で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＯＭ領域内の最高機械割押し順なし操作態様情報｛押し順ナビが実行されないゲームにおける最も遊技者にとって利益率が高い操作態様（押し順、停止位置、等）｝の第１停止ステップ情報（第１停止に係るステップ情報）アドレスを、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶する。次に、ステップ３６３０で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶されている、最高機械割押し順なし操作態様情報の第１停止ステップ情報を、別のレジスタ領域（例えば、Ａレジスタ）に一時記憶し、次の処理（ステップ３５１２の処理）に移行する。

【０２２５】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

他方、ステップ３６２６でＮｏの場合、ステップ３６３２で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、現在第２停止リール情報出力タイミングであるか否かを判定する。ステップ３６３２でＹｅｓの場合、ステップ３６３４で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＯＭ領域内の最高機械割押し順なし操作態様情報｛押し順ナビが実行されないゲームにおける最も遊技者にとって利益率が高い操作態様（押し順、停止位置、等）｝の第２停止リール情報（第２停止に係るリール情報）アドレスを、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶する。次に、ステップ３６３６で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶されている、最高機械割押し順なし操作態様情報の第２停止リール情報を、別のレジスタ領域（例えば、Ａレジスタ）に一時記憶し、次の処理（ステップ３５１２の処理）に移行する。

【０２２６】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞
　他方、ステップ３６３２でＮｏの場合、ステップ３６３８で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、現在第２停止ステップ情報出力タイミングであるか否かを判定する。ステップ３６３８でＹｅｓの場合、ステップ３６４０で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＯＭ領域内の最高機械割押し順なし操作態様情報｛押し順ナビが実行されないゲームにおける最も遊技者にとって利益率が高い操作態様（押し順、停止位置、等）｝の第２停止ステップ情報（第２停止に係るステップ情報）アドレスを、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶する。次に、ステップ３６４１で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶されている、最高機械割押し順なし操作態様情報の第２停止ステップ情報を、別のレジスタ領域（例えば、Ａレジスタ）に一時記憶し、次の処理（ステップ３５１２の処理）に移行する。
【０２２７】
＜第２ＲＯＭ・ＲＡＭ領域における処理＞
　他方、ステップ３５３８でＮｏの場合、ステップ３６４２で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、現在第３停止リール情報出力タイミングであるか否かを判定する。ステップ３６４２でＹｅｓの場合、ステップ３６４３で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＯＭ領域内の最高機械割押し順なし操作態様情報｛押し順ナビが実行されないゲームにおける最も遊技者にとって利益率が高い操作態様（押し順、停止位置、等）｝の第３停止リール情報（第３停止に係るリール情報）アドレスを、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶する。次に、ステップ３６４４で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶されている、最高機械割押し順なし操作態様情報の第３停止リール情報を、別のレジスタ領域（例えば、Ａレジスタ）に一時記憶し、次の処理（ステップ３５１２の処理）に移行する。
【０２２８】
＜第２ＲＯＭ・ＲＡＭ領域における処理＞
　他方、ステップ３６４２でＮｏの場合、ステップ３６４５で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、現在第３停止ステップ情報出力タイミングであるか否かを判定する。ステップ３６４５でＹｅｓの場合、ステップ３６４６で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＯＭ領域内の最高機械割押し順なし操作態様情報｛押し順ナビが実行されないゲームにおける最も遊技者にとって利益率が高い操作態様（押し順、停止位置、等）｝の第３停止ステップ情報（第３停止に係るステップ情報）アドレスを、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶する。次に、ステップ３６４８で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶されている、最高機械割押し順なし操作態様情報の第３停止ステップ情報を、別のレジスタ領域（例えば、Ａレジスタ）に一時記憶し、次の処理（ステップ３５１２の処理）に移行する。尚、ステップ３６４５でＮｏの場合にも、次の処理（ステップ３５１２の処理）に移行する。このように、第３実施形態からの変更例１においては、停止リールに関する情報と停止ステップ（停止位置）に関する情報とを別々に送信しており、出力タイミングは「第１停止リール情報→第１停止ステップ情報→第２停止リール情報→第２停止ステップ情報→第３停止リール情報→第３停止ステップ情報」の順となっている。
【０２２９】
＜第２ＲＯＭ・ＲＡＭ領域における処理＞
　次に、図６１は、第３実施形態からの変更例１における、操作態様情報一覧である。第３実施形態からの変更例１における、具体的に送信する操作態様情報の内容については、停止リール情報は３ビットからなる情報であり、例えば、左リールは「００１」となっている。また、停止ステップ情報は９ビットからなる情報であり、例えば、リールＭ５０の基準位置（例えば、０番と１９番の境目の位置）が下段の最下部となる状態から６５ステ

ップ駆動したタイミングで停止ボタンを操作する場合には「００１０００００１」、フリー打ちの場合には「１１１１１１１１１」となっている。尚、本例における停止ステップ情報についてはあくまで一例であり、当該停止ステップ情報によって、リールＭ５０の停止位置が判別できれば問題なく、リールＭ５０の基準位置（例えば、０番と１９番の境目の位置）が下段の最下部となる状態から駆動した分に係るステップ情報には限定されず、リールＭ５０の基準位置（例えば、０番と１９番の境目の位置）が中段の最下部となる状態から駆動した分に係るステップ情報や、リールＭ５０の基準位置（例えば、０番と１９番の境目の位置）が上段の最下部となる状態から駆動した分に係るステップ情報としても問題ないし、リールＭ５０の基準位置（例えば、０番と１９番の境目の位置）が上段の最上部となる状態から駆動した分に係るステップ情報としても問題ない。また、１回のゲームに係る操作態様情報の出力例は、例えば、「右→左→中」の押し順ベルを揃える場合（ベルの場合は全リール停止位置に拘らずフリー打ちで入賞可能）には、押し順ナビありの場合には、第１停止リール情報に停止ステップ情報の最上位ビットを加えた：「０１１０００００１」、第１停止ステップ情報：「１１１１１１１１１」、第２停止リール情報に停止ステップ情報の最上位ビットを加えた：「００１０００００１」、第２停止ステップ情報：「１１１１１１１１１」、第３停止リール情報に停止ステップ情報の最上位ビットを加えた：「０１０００００１」、第３停止ステップ情報：「１１１１１１１１１」となり、押し順ナビなしの場合には、第１停止リール情報に停止ステップ情報の最上位ビットを加えた：「００１０００００１」、第１停止ステップ情報：「１１１１１１１１１」、第２停止リール情報に停止ステップ情報の最上位ビットを加えた：「０１０００００１」、第２停止ステップ情報：「１１１１１１１１１」、第３停止リール情報に停止ステップ情報の最上位ビットを加えた：「０１１０００００１」、第３停止ステップ情報：「１１１１１１１１１」となっている。このように、第３実施形態からの変更例１においては、「第１信号：上位３ビットを停止リールの種類、下位１ビットを上位のステップ番号」、「第２信号：８ビットが下位のステップ番号」として、１つのリールの停止に係る情報を送信することにより、停止リール及び停止ステップに係る情報を送信可能に構成されている。

【０２３０】

以上のように構成することで、第３実施形態からの変更例１に係る回胴式遊技機によれば、第１試験基板に出力する条件装置情報として、いずれの条件装置情報を出力するタイミングであるかに係る識別値（小役識別値、ボーナス識別値）を第２プログラム領域における処理によってレジスタ領域に一時記憶し、且つ、第１プログラム領域における押し順ナビに拘らず、第２プログラム領域にて第２試験基板への出力信号を制御するよう構成することにより、第３実施形態より多くの試験基板へ出力する信号に係る処理を第２プログラム領域にて実行することができ、より多くの第１プログラム領域の使用容量の削減ができることとなる。

【０２３１】

（第３実施形態からの変更例２）

尚、３実施形態からの変更例１においては、第２試験基板に出力する操作態様情報として、停止するリールに係る情報と当該リールの停止位置に係る情報をすべての停止（第１停止～第３停止）について出力するよう構成したが、第２試験基板への操作態様情報の出力態様はこれには限定されない。また、副制御基板Ｓへ出力する情報と第１試験基板へ出力する情報とを相違させてもよい。そこで、第３実施形態及び／又は第３実施形態からの変更例１とは異なる第２試験基板への操作態様情報の出力態様及び副制御基板Ｓへの条件装置情報の出力態様である構成を第３実施形態からの変更例２とし、以下、第３実施形態、又は、第３実施形態からの変更例１からの変更点について詳述していく。

【０２３２】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

はじめに、図６２は、第３実施形態からの変更例２における、図９におけるステップ１２００のサブルーチンに係る、遊技進行制御処理（２枚目）のフローチャートである。第３実施形態からの変更点は、ステップ１２９６（第３変２）及びステップ１２５７‐１（

第３変２）であり、即ち、ステップ１２５７で内部抽選を実行した後、ステップ１２９６（第３変２）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、内部抽選の抽選結果及び条件装置識別値（ボーナス識別値、小役識別値、等）に係るコマンド（サブ側へのコマンド）を第１ＲＡＭ領域に一時記憶する。次に、ステップ１２５７‐１（第３変２）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１試験基板への出力用の内部抽選の抽選結果及び条件装置識別値（ボーナス識別値、小役識別値、等）を第１ＲＡＭ領域に一時記憶する。ここで、同図右上段はサブ側への出力用の条件装置情報の一例である。同図に示されるように、第３実施形態からの変更例２においては、第１試験基板への出力用の条件装置情報とサブ側への出力用の条件装置情報とは異なるアドレスに格納されている。また、第１試験基板への出力用の条件装置情報と第１試験基板への条件装置識別値（ボーナス識別値、小役識別値、等）とは同じアドレスに格納されている（「Ｄ０」～「Ｄ５」に条件装置情報、「Ｄ６」～「Ｄ７」に条件装置識別値となっている）ことに対し、サブ側への出力用の条件装置情報とサブ側への出力用の条件装置識別値（ボーナス識別値、小役識別値、等）とは異なるアドレスに格納されている。

【０２３３】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

次に、図６３は、第３実施形態からの変更例２における、ステップ１６００のサブルーチンに係る、タイマ割り込み時処理のフローチャートである。第３実施形態からの変更点は、ステップ１６６４（第３変２）であり、即ち、ステップ１６２６で制御コマンド（サブ側へのコマンド）を送信した後、ステップ１６６４（第３変２）で、ＣＰＵＣ１００は、第１ＲＯＭ・ＲＡＭ領域内のデータに基づき、ステップ１２９６（第３変２）にてセットされた内部抽選の抽選結果及び条件装置識別値（ボーナス識別値、小役識別値、等）に係るコマンド（サブ側へのコマンド）を送信し、ステップ１６２８に移行する。尚、サブ側への内部抽選の抽選結果及び条件装置識別値（ボーナス識別値、小役識別値、等）に係るコマンドの送信タイミングは、ステップ１２９６（第３変２）の処理の実行直後のタイマ割り込み処理である一方、第１試験基板への内部抽選の抽選結果及び条件装置識別値（ボーナス識別値、小役識別値、等）に係るコマンドの送信タイミングは、ステップ３２０８の処理の実行直後のタイマ割り込み処理であり、あるゲームに係る内部抽選の抽選結果及び条件装置識別値（ボーナス識別値、小役識別値、等）に係るコマンドの送信タイミングは、サブ側への送信タイミングの方が第１試験基板への送信タイミングよりも早いタイミングとなっている。

【０２３４】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

次に、図６４は、第３実施形態からの変更例２における、図５０のステップ３５５０（第３変１）のサブルーチンに係る、押し順ナビあり時信号制御処理のフローチャートである。第３実施形態からの変更例１からの変更点は、ステップ３５９９‐１（第３変２）～ステップ３５９９‐３（第３変２）であり、その目的は、第２試験基板に停止リール情報を出力せずに、リール停止順情報を出力して、一回の情報の出力により３回すべてのリール停止順を出力することであり、即ち、ステップ３５９９‐１（第３変２）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、現在リール停止順情報出力タイミングであるか否かを判定する。ステップ３５９９‐１（第３変２）でＹｅｓの場合、ステップ３５９９‐２（第３変２）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第１ＲＡＭ領域内の最高機械割押し順あり操作態様情報｛押し順ナビが実行されるゲームにおける最も遊技者にとって利益率が高い操作態様（押し順、停止位置、等）｝のリール停止順情報アドレスを、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶する。次に、ステップ３５９９‐３（第３変２）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶されている、最高機械割押し順あり操作態様情報のリール停止順情報を、別のレジスタ領域（例えば、Ａレジスタ）に一時記憶し、次の処理（ステップ３５１２の処理）に移行する。

【０２３５】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

次に、図６５は、第３実施形態からの変更例２における、図５０のステップ３６００（第３変１）のサブルーチンに係る、押し順ナビなし時信号制御処理のフローチャートである。第３実施形態からの変更例１からの変更点は、ステップ３６４９‐１（第３変２）～ステップ３６４９‐３（第３変２）であり、その目的は、第２試験基板に停止リール情報を出力せずに、リール停止順情報を出力して、一回の情報の出力により３回すべてのリール停止順を出力することであり、即ち、ステップ３６４９‐１（第３変２）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、現在リール停止順情報出力タイミングであるか否かを判定する。ステップ３６４９‐１（第３変２）でＹｅｓの場合、ステップ３６４９‐２（第３変２）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、第２ＲＯＭ領域内の最高機械割押し順なし操作態様情報｛押し順ナビが実行されないゲームにおける最も遊技者にとって利益率が高い操作態様（押し順、停止位置、等）｝のリール停止順情報アドレスを、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶する。次に、ステップ３６４９‐３（第３変２）で、ＣＰＵＣ１００は、第２ＲＯＭ・ＲＡＭ領域内のデータに基づき、レジスタ領域（例えば、ＨＬレジスタ）に一時記憶されている、最高機械割押し順なし操作態様情報のリール停止順情報を、別のレジスタ領域（例えば、Ａレジスタ）に一時記憶し、次の処理（ステップ３５１２の処理）に移行する。

【０２３６】

＜第２ＲＯＭ・ＲＡＭ領域における処理＞

次に、図６６は、第３実施形態からの変更例２における、操作態様情報一覧である。第３実施形態からの変更例２における、具体的に送信する操作態様情報の内容については、リール停止順情報は８ビットからなる情報であり、例えば、「中→左→右」の押し順の場合には、「００００００１０」、「左→中→右」の押し順の場合には、「００００００００」となっている。また、停止ステップ情報は８ビットからなる情報であり、５０４ステップを２ステップ毎に区切って、２５２区切りのステップに係る情報を送信し得るよう構成されている。具体的には、リールＭ５０の基準位置（例えば、０番と１９番の境目の位置）が下段の最下部となる状態から２ステップ駆動したタイミングで停止ボタンを操作する場合には「００００００００１」（１０進数で「１」）、リールＭ５０の基準位置（例えば、０番と１９番の境目の位置）が下段の最下部となる状態から６４ステップ駆動したタイミングで停止ボタンを操作する場合には「００１００００００」（１０進数で「３２」）、リールＭ５０の基準位置（例えば、０番と１９番の境目の位置）が下段の最下部となる状態から５０４ステップ駆動したタイミングで停止ボタンを操作する場合には「１１１１１１００」（１０進数で「２５２」）、フリー打ちの場合には「１１１１１１１１」となっている。また、１回のゲームに係る操作態様情報の出力例は、例えば、「中→左→右」の押し順ベルを揃える場合（ベルの場合は全リール停止位置に拘らずフリー打ちで入賞可能）には、押し順ナビありの場合には、リール停止順情報：「００００００１０」、第１停止ステップ情報：「１１１１１１１１」、第２停止ステップ情報：「１１１１１１１１」、第３停止ステップ情報：「１１１１１１１１」となり、押し順ナビなしの場合も同様に、リール停止順情報：「００００００１０」、第１停止ステップ情報：「１１１１１１１１」、第２停止ステップ情報：「１１１１１１１１」、第３停止ステップ情報：「１１１１１１１１」となっている。

【０２３７】

以上のように構成することで、第３実施形態からの変更例２に係る回胴式遊技機によれば、第２試験基板に出力する操作態様情報として、停止するリールに係る情報、即ちリール停止順に係る情報を一回の出力にて第２試験基板へ送信するよう構成することにより、第２試験基板へ出力する回数を減少させることができ、ノイズ等による送信情報化けといった不測の事態が発生する恐れを軽減することができることとなる。また、あるゲームに係る内部抽選の抽選結果及び条件装置識別値（ボーナス識別値、小役識別値、等）に係るコマンドの送信タイミングについて、サブ側への送信タイミングの方が第１試験基板への

送信タイミングよりも早いタイミングとなるよう構成することにより、当該あるゲームに係る当選役（スタートレバーの操作）に基づいた演出の実行を遅延させないよう構成することができる。

【０２３８】

尚、本例においては、毎ゲームに関する操作態様情報の出力態様として、「左→中→右」の押し順に係る操作態様情報（停止位置に関する情報も含む）を出力し、その後、当該ゲームにおける最適な（最高機械割となる）操作態様情報を出力するよう構成してもよい。また、試験基板（第１試験基板、第２試験基板）への信号の出力態様としては、１回の割り込み処理にて、すべての情報を出力してもよいし、所定バイト（例えば、１バイト）毎に分割して出力するよう構成してもよい。

【０２３９】

また、本例においては、操作態様情報の出力態様として、ステップ番号に関する情報を２回に分けて送信する構成として、例えば、「上位２ビットを、下位の識別情報（上位・下位のどちらのステップ番号の情報であるかの識別情報）とし、残りのビットを下位のステップ番号」、「上位２ビットを、上位の識別情報（上位・下位のどちらのステップ番号の情報であるかの識別情報）とし、残りのビットを上位のステップ番号」として送信してもよく、具体的には、「中→左→右」の押し順のベルの場合、押し順ナビあり時においては、「中→左→右」の押し順に係る情報：「００００００１１」→第１停止上位のステップ番号：「００００００００１」→第１停止下位のステップ番号：「１１１１１１１１」（フリー打ち）→第２停止上位のステップ番号：「００００００００１」→第２停止下位のステップ番号：「１１１１１１１１」（フリー打ち）→第３停止上位のステップ番号：「００００００００１」→第３停止下位のステップ番号：「１１１１１１１１」（フリー打ち）のように送信してもよく、押し順ナビなし時においては、「左→中→右」の押し順に係る情報：「００００００００１」→第１停止上位のステップ番号：「００００００００００」→第１停止下位のステップ番号：「０１０００００１」（６５ステップ）→第２停止上位のステップ番号：「００００００００１」→第２停止下位のステップ番号：「１１１１１１１１」（フリー打ち）→第３停止上位のステップ番号：「００００００００１」→第３停止下位のステップ番号：「１１１１１１１１」（フリー打ち）のように送信してもよい。

【０２４０】

また、本例においては、押し順ナビあり時と押し順ナビなし時とで、第２試験基板への信号の出力態様（信号の制御処理）が相違し得るよう構成したが、当該出力態様（信号の制御処理）の分類方法はこれには限定されず、例えば、ＡＲＴ中（ＡＲＴ状態）であるか否かによって当該出力態様（信号の制御処理）が相違し得るよう構成してもよい。

【０２４１】

また、本例における構成は、遊技メダルを用いて遊技する回胴式遊技機のみに限定される構成ではなく、例えば、ぱちんこ遊技機にて使用する遊技球を用いて遊技する回胴式遊技機（いわゆるパロット）や、遊技媒体を用いない封入式遊技機にも適用可能である。

【０２４２】

また、本例においては、ベルや再遊技等の小役の押し順（遊技者に最も高利益となる押し順）を押し順表示装置Ｄ２７０にて報知（ナビ）し得るようなＡＲＴ状態を設けるよう構成したが、これには限定されず、再遊技の当選率があらかじめ定められた値である通常遊技状態よりも再遊技当選率が高い（又は低い）状態である再遊技確率変動遊技状態（ＲＴ状態）や、当選した役を入賞させるためのリールの停止順を報知し得るＡＴ（アシストタイム）状態を設けるよう構成してもよいし、前記ＡＴ状態又はＡＲＴ状態において、当該ゲームにて当選している小役の種類（又は、小役を入賞させるための停止位置）を報知し得る状態（いわゆる、目押し型ＡＴ状態、目押し型ＡＲＴ状態）を設けるよう構成してもよい。

【０２４３】

（まとめ）

尚、以上の実施例において示した構成に基づき、以下のような概念を抽出（列記）する

ことができる。但し、以下に列記する概念はあくまで一例であり、これら列記した概念の結合や分離（上位概念化）は勿論のこと、以上の実施例において示した更なる構成に基づく概念を、これら概念に付加してもよい。

【０２４４】

はじめに、以上の実施例が解決しようとする課題について簡潔に述べる。遊技機の動作制御等を司るプログラム容量は、不正プログラムの混入防止（遊技機メーカーが提供するプログラムの正当性保障）の観点からその容量上限が厳しく規制されていると共に、遊技性仕様を実装するためのプログラムの他にも、遊技機に対して不正行為がなされる（例えば、遊技媒体の投入口や払出口に対して不正にアクセスして遊技媒体を不正な手段で得る、等）ことを防御するための不正行為防止用のプログラムも数多く実装されている。しかしながら、現状では、遊技性仕様を実装するためのプログラムと不正行為防止用のプログラムとが混在してＲＯＭ上に配置されていることが多く、その結果これらプログラムの正当性を検証することが困難となっているという課題が存在する。

【０２４５】

本態様（１－１）に係る回胴式遊技機は、

ＲＯＭ（例えば、内蔵ＲＯＭＣ１１０）と、ＣＰＵ（例えば、ＣＰＵＣ１００）とを備えた遊技機であって、

前記ＲＯＭには、アドレスが割り当てられ、前記ＣＰＵに対する命令を司るプログラムと、前記プログラムに従い読みだされるデータとが記憶され、

前記ＲＯＭ内における前記アドレス値が昇順にて連続しているメモリマップ上（例えば、実施例において＜メモリマップ＞として示した主制御チップＣのメモリマップの一例）において、

第一の始点アドレス値から第一の終点アドレス値まで連続する前記アドレス値に対して前記プログラムが配置されている第一制御領域（例えば、第１ＲＯＭ領域における第１制御領域）と、

前記第一の終点アドレス値よりも大きい第二の始点アドレス値から第二の終点アドレス値まで連続する前記アドレス値に対して前記データが配置されている第一データ領域（例えば、第１ＲＯＭ領域における第１データ領域）と、

前記第二の終点アドレス値よりも大きい第三の始点アドレス値から第三の終点アドレス値まで連続する前記アドレス値に対して前記プログラムが配置されている第二制御領域（例えば、第２ＲＯＭ領域における第２制御領域）と、

前記第三の終点アドレス値よりも大きい第四の始点アドレス値から第四の終点アドレス値まで連続する前記アドレス値に対して前記データが配置されている第二データ領域（例えば、第２ＲＯＭ領域における第２データ領域）と

に少なくとも分かれるよう構成されている

ことを特徴とする遊技機である。

【０２４６】

本態様（１－１）に係る回胴式遊技機によれば、第一制御領域内に存在しＣＰＵからアクセスされるプログラムと、第二制御領域内に存在しＣＰＵからアクセスされるプログラムとが、メモリマップ上において離隔して（アドレスが連続しない配置で）配置されているため、プログラムソースコード上又はダンプリスト上において、双方のプログラムの配置位置を視覚上明確に切り分けることができる。その結果、例えば、第一制御領域内に存在しＣＰＵからアクセスされるプログラム＝遊技性仕様を実装するためのプログラム、第二制御領域内に存在しＣＰＵからアクセスされるプログラム＝不正行為防止用のプログラムとして配置することで、遊技性仕様を実装するためのプログラムと不正行為防止用のプログラムとの配置位置を、プログラムソースコード上又はダンプリスト上において視覚上明確に切り分けることができるため、双方のプログラムの正当性を人為的に検証することが容易となる。また、第一制御領域内に存在しＣＰＵからアクセスされるプログラムの方が、第二制御領域内に存在しＣＰＵからアクセスされるプログラムよりも若いアドレスに配置されているため、ＣＰＵが最初に実行するプログラムを第一制御領域内に存在しＣＰ

Ｕからアクセスされるプログラム（即ち、遊技性仕様を実装するためのプログラム）に限定することが容易となる。

【０２４７】

本態様（１－２）に係る回胴式遊技機は、

前記第二の終点アドレス値よりも大きく且つ前記第三の始点アドレス値よりも小さい一又は複数の前記アドレス値が存在し、当該一又は複数の前記アドレス値に対して、前記プログラム及び前記データのいずれともならない特殊情報が配置されている、本態様（１－１）の遊技機である。

【０２４８】

本態様（１－２）に係る回胴式遊技機によれば、前述した効果に加え、第一制御領域内に存在しＣＰＵからアクセスされるプログラムと第一制御領域内に存在し読みだされるデータとを第一のブロックとし、第二制御領域内に存在しＣＰＵからアクセスされるプログラムと第二制御領域内に存在し読みだされるデータとを第二のブロックとすると、第一のブロックと第二のブロックとの間には、ＣＰＵからアクセスされない特殊情報が配置されているので、プログラムソースコード上又はダンプリスト上において、この特殊情報が区切りとなって、双方のブロックの配置位置を視覚上明確に切り分けることができる。その結果、例えば、第一のブロック＝遊技性仕様を実装するための制御ブロック、第二のブロック＝不正行為防止用の制御ブロックとして配置することで、機能上性質の異なる双方の制御ブロックを、プログラムソースコード上又はダンプリスト上において視覚上明確に切り分けることができるため、双方の制御ブロックの正当性を人為的に検証することが容易となる。

【０２４９】

本態様（１－３）に係る回胴式遊技機は、

前記特殊情報は、すべてのビットがゼロである、本態様（１－２）の遊技機である。

【０２５０】

本態様（１－３）に係る回胴式遊技機によれば、前述した効果に加え、第一のブロックと第二のブロックとの間に、ＣＰＵからアクセスされない特殊情報を配置するに際し、この特殊情報のすべてのビットがゼロであるため、プログラムソースコード上又はダンプリスト上において、この特殊情報が区切りとなる役割を好適に果たし、双方のブロックの配置位置を視覚上より明確に切り分けることができる。

【０２５１】

本態様（１－４）に係る回胴式遊技機は、

前記特殊情報は、予め定められたコード化手法により遊技機に関する情報がコード化されたビット列となる、本態様（１－２）の遊技機である。

【０２５２】

本態様（１－４）に係る回胴式遊技機によれば、前述した効果に加え、第一のブロックと第二のブロックとの間に、ＣＰＵからアクセスされない特殊情報を配置するに際し、この特殊情報が「遊技機に関する情報」となるため、プログラムソースコード上又はダンプリスト上において、この特殊情報が区切りとなる役割を果たすと共に、プログラムソースコードの出所を同時に示すことができるため、双方の制御ブロックの正当性を人為的に検証することが更に容易となる。

【０２５３】

本態様（１－５）に係る回胴式遊技機は、

前記第二制御領域にて配置されている全ての前記プログラムに係る総バイト数は、前記第一制御領域にて配置されている全ての前記プログラムに係る総バイト数よりも少なく、且つ、前記第二データ領域にて配置されている全ての前記データに係る総バイト数は、前記第一データ領域にて配置されている全ての前記データに係る総バイト数よりも少ない、本態様（１－１）の遊技機である。

【０２５４】

本態様（１－５）に係る回胴式遊技機によれば、前述した効果に加え、第一のブロック

＝遊技性仕様を実装するための制御ブロック、第二のブロック＝不正行為防止用の制御ブロックとして配置するよう構成した場合において、遊技性仕様を実装するためのデータ容量よりも不正行為防止用のデータ容量の方が小さくなる。ここで、不正行為防止用のデータは、遊技機メーカー毎に仕様が相違し易いため、正当性を人為的に検証する必要性が高いものとなるが、そのデータ容量を相対的に小さくして制限しておけば、不正行為防止用のデータの正当性を人為的に検証する労力を低減することが可能となる。

【０２５５】

本態様（２）に係る回胴式遊技機は、

ＲＯＭ（例えば、内蔵ＲＯＭＣ１１０）と、ＣＰＵ（例えば、ＣＰＵＣ１００）とを備えた遊技機であって、

前記ＲＯＭには、アドレスが割り当てられ、前記ＣＰＵに対する命令を司るプログラムと、前記プログラムに従い読みだされるデータとが記憶され、

前記ＲＯＭ内における前記アドレス値が昇順にて連続しているメモリマップ上（例えば、実施例において＜メモリマップ＞として示した主制御チップＣのメモリマップの一例）において、

第一の始点アドレス値から第一の終点アドレス値まで連続する前記アドレス値に対して前記プログラムが配置されている第一制御領域（例えば、第１ＲＯＭ領域における第１制御領域）と、

前記第一の終点アドレス値よりも大きい第二の始点アドレス値から第二の終点アドレス値まで連続する前記アドレス値に対して前記データが配置されている第一データ領域（例えば、第１ＲＯＭ領域における第１データ領域）と、

前記第二の終点アドレス値よりも大きい第三の始点アドレス値から第三の終点アドレス値まで連続する前記アドレス値に対して前記プログラムが配置されている第二制御領域（例えば、第２ＲＯＭ領域における第２制御領域）と、

前記第三の終点アドレス値よりも大きい第四の始点アドレス値から第四の終点アドレス値まで連続する前記アドレス値に対して前記データが配置されている第二データ領域（例えば、第２ＲＯＭ領域における第２データ領域）と

に少なくとも分かれるよう構成され、

前記第一制御領域にて配置されている前記プログラムに従い前記ＣＰＵが処理を実行する際には、前記第一データ領域にて配置されている前記データが読み出されることが可能に構成され、前記第二データ領域にて配置されている前記データは読み出されないように構成されており、

前記第二制御領域にて配置されている前記プログラムに従い前記ＣＰＵが処理を実行する際には、前記第二データ領域にて配置されている前記データが読み出されることが可能に構成され、前記第一データ領域にて配置されている前記データは読み出されないよう構成されている

ことを特徴とする遊技機である。

【０２５６】

本態様（２）に係る回胴式遊技機によれば、第一制御領域内に存在しＣＰＵからアクセスされるプログラムと、第二制御領域内に存在しＣＰＵからアクセスされるプログラムとが、メモリマップ上において離隔して（アドレスが連続しない配置で）配置されているため、プログラムソースコード上又はダンプリスト上において、双方のプログラムの配置位置を視覚上明確に切り分けることができる。その結果、例えば、第一制御領域内に存在しＣＰＵからアクセスされるプログラム＝遊技性仕様を実装するためのプログラム、第二制御領域内に存在しＣＰＵからアクセスされるプログラム＝不正行為防止用のプログラムとして配置することで、遊技性仕様を実装するためのプログラムと不正行為防止用のプログラムとの配置位置を、プログラムソースコード上又はダンプリスト上において視覚上明確に切り分けることができるため、双方のプログラムの正当性を人為的に検証することが容易となる。また、第一制御領域内に存在しＣＰＵからアクセスされるプログラムの方が、第二制御領域内に存在しＣＰＵからアクセスされるプログラムよりも若いアドレスに配置

されているため、ＣＰＵが最初に実行するプログラムを第一制御領域内に存在しＣＰＵからアクセスされるプログラム（即ち、遊技性仕様を実装するためのプログラム）に限定することが容易となる。

【０２５７】

本態様（２）に係る回胴式遊技機によれば、更に、第一制御領域内に存在しＣＰＵからアクセスされるプログラムは、第一制御領域内に存在し読みだされるデータに対してしかアクセスできず、第二制御領域内に存在しＣＰＵからアクセスされるプログラムは、第二制御領域内に存在し読みだされるデータに対してしかアクセスできないため、第一制御領域内に存在しＣＰＵからアクセスされるプログラムと第一制御領域内に存在し読みだされるデータとを第一のブロックとし、第二制御領域内に存在しＣＰＵからアクセスされるプログラムと第二制御領域内に存在し読みだされるデータとを第二のブロックとすると、第一のブロックと第二のブロックとが機能上性質の異なる制御ブロックであることを担保容易となり、双方の制御ブロックの正当性を人為的に検証することが容易となる。

【０２５８】

本態様（３）に係る回胴式遊技機は、

ＲＯＭ（例えば、内蔵ＲＯＭＣ１１０）と、ＣＰＵ（例えば、ＣＰＵＣ１００）とを備えた遊技機であって、

前記ＲＯＭには、アドレスが割り当てられ、前記ＣＰＵに対する命令を司るプログラムと、前記プログラムに従い読みだされるデータとが記憶され、

前記ＲＯＭ内における前記アドレス値が昇順にて連続しているメモリマップ上（例えば、実施例において＜メモリマップ＞として示した主制御チップＣのメモリマップの一例）において、

第一の始点アドレス値から第一の終点アドレス値まで連続する前記アドレス値に対して前記プログラムが配置されている第一制御領域（例えば、第１ＲＯＭ領域における第１制御領域）と、

前記第一の終点アドレス値よりも大きい第二の始点アドレス値から第二の終点アドレス値まで連続する前記アドレス値に対して前記データが配置されている第一データ領域（例えば、第１ＲＯＭ領域における第１データ領域）と、

前記第二の終点アドレス値よりも大きい第三の始点アドレス値から第三の終点アドレス値まで連続する前記アドレス値に対して前記プログラムが配置されている第二制御領域（例えば、第２ＲＯＭ領域における第２制御領域）と、

前記第三の終点アドレス値よりも大きい第四の始点アドレス値から第四の終点アドレス値まで連続する前記アドレス値に対して前記データが配置されている第二データ領域（例えば、第２ＲＯＭ領域における第２データ領域）と

に少なくとも分かれるよう構成され、

前記第二制御領域にて配置されている前記プログラムは、前記第一制御領域にて配置されている前記プログラムにおける呼び出し命令があった場合に前記ＣＰＵによる処理が実行可能となるよう構成されている、

ことを特徴とする遊技機である。

【０２５９】

本態様（３）に係る回胴式遊技機によれば、第一制御領域内に存在しＣＰＵからアクセスされるプログラムと、第二制御領域内に存在しＣＰＵからアクセスされるプログラムとが、メモリマップ上において離隔して（アドレスが連続しない配置で）配置されているため、プログラムソースコード上又はダンプリスト上において、双方のプログラムの配置位置を視覚上明確に切り分けることができる。その結果、例えば、第一制御領域内に存在しＣＰＵからアクセスされるプログラム＝遊技性仕様を実装するためのプログラム、第二制御領域内に存在しＣＰＵからアクセスされるプログラム＝不正行為防止用のプログラムとして配置することで、遊技性仕様を実装するためのプログラムと不正行為防止用のプログラムとの配置位置を、プログラムソースコード上又はダンプリスト上において視覚上明確に切り分けることができるため、双方のプログラムの正当性を人為的に検証することが容

易となる。また、第一制御領域内に存在しＣＰＵからアクセスされるプログラムの方が、第二制御領域内に存在しＣＰＵからアクセスされるプログラムよりも若いアドレスに配置されているため、ＣＰＵが最初に実行するプログラムを第一制御領域内に存在しＣＰＵからアクセスされるプログラム（即ち、遊技性仕様を実装するためのプログラム）に限定することが容易となる。

【０２６０】

本態様（３）に係る回胴式遊技機によれば、更に、第二制御領域内に存在しＣＰＵからアクセスされるプログラムは、第一制御領域内に存在しＣＰＵからアクセスされるプログラムにおける呼び出し命令があった場合においてのみＣＰＵによる処理が実行可能となる。その結果、例えば、第一制御領域内に存在しＣＰＵからアクセスされるプログラム＝遊技性仕様を実装するためのプログラム、第二制御領域内に存在しＣＰＵからアクセスされるプログラム＝不正行為防止用のプログラムとして配置した場合、不正行為防止用のプログラムの実行タイミングを、この呼び出し命令があった場合にのみ限定できるため、プログラムソースコード上又はダンプリスト上において、不正行為防止用のプログラムの実行タイミングが視覚上明確となり、特に、不正行為防止用のプログラムの正当性を人為的に検証することが容易となる。ここで、不正行為防止用のプログラムは、遊技機メーカー毎に仕様が相違し易いため、正当性を人為的に検証する必要性が高いものとなるが、このように構成しておくことで、不正行為防止用のプログラムについて検証するための労力を低減できる。

【０２６１】

本態様（４）に係る回胴式遊技機は、

ＲＯＭ（例えば、内蔵ＲＯＭＣ１１０）と、ＣＰＵ（例えば、ＣＰＵＣ１００）とを備えた遊技機であって、

前記ＲＯＭには、アドレスが割り当てられ、前記ＣＰＵに対する命令を司るプログラムと、前記プログラムに従い読みだされるデータとが記憶され、

前記ＲＯＭ内における前記アドレス値が昇順にて連続しているメモリマップ上（例えば、実施例において＜メモリマップ＞として示した主制御チップＣのメモリマップの一例）において、

第一の始点アドレス値から第一の終点アドレス値まで連続する前記アドレス値に対して前記プログラムが配置されている第一制御領域（例えば、第１ＲＯＭ領域における第１制御領域）と、

前記第一の終点アドレス値よりも大きい第二の始点アドレス値から第二の終点アドレス値まで連続する前記アドレス値に対して前記データが配置されている第一データ領域（例えば、第１ＲＯＭ領域における第１データ領域）と、

前記第二の終点アドレス値よりも大きい第三の始点アドレス値から第三の終点アドレス値まで連続する前記アドレス値に対して前記プログラムが配置されている第二制御領域（例えば、第２ＲＯＭ領域における第２制御領域）と、

前記第三の終点アドレス値よりも大きい第四の始点アドレス値から第四の終点アドレス値まで連続する前記アドレス値に対して前記データが配置されている第二データ領域（例えば、第２ＲＯＭ領域における第２データ領域）と

に少なくとも分かれるよう構成され、

前記第一制御領域にて配置されている前記プログラムにおける呼び出し命令があった場合であって、前記第二制御領域にて配置されている前記プログラムに従い前記ＣＰＵが処理を実行する際においては、当該呼び出し命令があった時点で記憶されている情報（例えば、ＣＰＵＣ１００内のレジスタで保持されている情報）を参照可能に構成されていることを特徴とする遊技機である。

【０２６２】

本態様（４）に係る回胴式遊技機によれば、第一制御領域内に存在しＣＰＵからアクセスされるプログラムと、第二制御領域内に存在しＣＰＵからアクセスされるプログラムとが、メモリマップ上において離隔して（アドレスが連続しない配置で）配置されているた

め、プログラムソースコード上又はダンプリスト上において、双方のプログラムの配置位置を視覚上明確に切り分けることができる。その結果、例えば、第一制御領域内に存在しＣＰＵからアクセスされるプログラム＝遊技性仕様を実装するためのプログラム、第二制御領域内に存在しＣＰＵからアクセスされるプログラム＝不正行為防止用のプログラムとして配置することで、遊技性仕様を実装するためのプログラムと不正行為防止用のプログラムとの配置位置を、プログラムソースコード上又はダンプリスト上において視覚上明確に切り分けることができるため、双方のプログラムの正当性を人為的に検証することが容易となる。また、第一制御領域内に存在しＣＰＵからアクセスされるプログラムの方が、第二制御領域内に存在しＣＰＵからアクセスされるプログラムよりも若いアドレスに配置されているため、ＣＰＵが最初に実行するプログラムを第一制御領域内に存在しＣＰＵからアクセスされるプログラム（即ち、遊技性仕様を実装するためのプログラム）に限定することが容易となる。

【０２６３】

本態様（４）に係る回胴式遊技機によれば、更に、第二制御領域内に存在しＣＰＵからアクセスされるプログラムは、第一制御領域内に存在しＣＰＵからアクセスされるプログラムにおける呼び出し命令があった場合においてＣＰＵによる処理が実行可能となる。その際には、当該呼び出し命令があった時点で記憶されている情報として、例えば、ＣＰＵ内のレジスタで保持されている情報（即ち、当該呼び出し命令がある直前に第一制御領域内に存在しＣＰＵからアクセスされるプログラムで処理していた処理結果）を、第二制御領域内に存在しＣＰＵからアクセスされるプログラムへと引き渡すことが可能となる。その結果、例えば、第一制御領域内に存在しＣＰＵからアクセスされるプログラム＝遊技性仕様を実装するためのプログラム、第二制御領域内に存在しＣＰＵからアクセスされるプログラム＝不正行為防止用のプログラムとして配置した場合、遊技性仕様を実装するためのプログラムと不正行為防止用のプログラムとの主従関係を構築でき、主となる遊技性仕様を実装するためのプログラムの処理結果を引き継いで、従となる不正行為防止用のプログラムを実行可能となる。ここで、主となる遊技性仕様を実装するためのプログラムの処理結果は、秘匿性の高い情報となり得るため、不正行為報知用の情報を外部出力し得る従となる不正行為防止用のプログラムへ無暗に引き渡してしまうと、セキュリティ性の低下に繋がってしまう恐れがあるが、不正行為防止用のプログラムの実行タイミングを、この呼び出し命令があった場合に限定できるため、プログラムソースコード上又はダンプリスト上において、不正行為防止用のプログラムの実行タイミングが視覚上明確となる結果、処理結果の引き渡しタイミングについても、プログラムソースコード上又はダンプリスト上において明確化されることにより、特に、（処理結果の引き渡しタイミングを含め）不正行為防止用のプログラムの正当性を人為的に検証することが容易となる。ここで、不正行為防止用のプログラムは、遊技機メーカー毎に仕様が相違し易いため、正当性を人為的に検証する必要性が高いものとなるが、このように構成しておくことで、不正行為防止用のプログラムについて検証するための労力を低減できる。

【０２６４】

本態様（５）に係る回胴式遊技機は、

ＲＯＭ（例えば、内蔵ＲＯＭＣ１１０）と、ＣＰＵ（例えば、ＣＰＵＣ１００）とを備えた遊技機であって、

前記ＲＯＭには、アドレスが割り当てられ、前記ＣＰＵに対する命令を司るプログラムと、前記プログラムに従い読みだされるデータとが記憶され、

前記ＲＯＭ内における前記アドレス値が昇順にて連続しているメモリマップ上（例えば、実施例において＜メモリマップ＞として示した主制御チップＣのメモリマップの一例）において、

第一の始点アドレス値から第一の終点アドレス値まで連続する前記アドレス値に対して前記プログラムが配置されている第一制御領域（例えば、第１ＲＯＭ領域における第１制御領域）と、

前記第一の終点アドレス値よりも大きい第二の始点アドレス値から第二の終点アドレス

値まで連続する前記アドレス値に対して前記データが配置されている第一データ領域（例えば、第１ＲＯＭ領域における第１データ領域）と、

前記第二の終点アドレス値よりも大きい第三の始点アドレス値から第三の終点アドレス値まで連続する前記アドレス値に対して前記プログラムが配置されている第二制御領域（例えば、第２ＲＯＭ領域における第２制御領域）と、

前記第三の終点アドレス値よりも大きい第四の始点アドレス値から第四の終点アドレス値まで連続する前記アドレス値に対して前記データが配置されている第二データ領域（例えば、第２ＲＯＭ領域における第２データ領域）と

に少なくとも分かれるよう構成され、

前記第一制御領域にて配置されている前記プログラムにおける呼び出し命令があった場合であって、前記第二制御領域にて配置されている前記プログラムに従い前記ＣＰＵが処理を実行する際においては、当該呼び出し命令があった時点で記憶されている情報（例えば、ＣＰＵＣ１００内のレジスタで保持されている情報）を当該呼び出し命令に基づく前記第二制御領域にて配置されている前記プログラムに従う前記ＣＰＵの処理で更新可能に構成されている

ことを特徴とする遊技機である。

【０２６５】

本態様（５）に係る回胴式遊技機によれば、第一制御領域内に存在しＣＰＵからアクセスされるプログラムと、第二制御領域内に存在しＣＰＵからアクセスされるプログラムとが、メモリマップ上において離隔して（アドレスが連続しない配置で）配置されているため、プログラムソースコード上又はダンプリスト上において、双方のプログラムの配置位置を視覚上明確に切り分けることができる。その結果、例えば、第一制御領域内に存在しＣＰＵからアクセスされるプログラム＝遊技性仕様を実装するためのプログラム、第二制御領域内に存在しＣＰＵからアクセスされるプログラム＝不正行為防止用のプログラムとして配置することで、遊技性仕様を実装するためのプログラムと不正行為防止用のプログラムとの配置位置を、プログラムソースコード上又はダンプリスト上において視覚上明確に切り分けることができるため、双方のプログラムの正当性を人為的に検証することが容易となる。また、第一制御領域内に存在しＣＰＵからアクセスされるプログラムの方が、第二制御領域内に存在しＣＰＵからアクセスされるプログラムよりも若いアドレスに配置されているため、ＣＰＵが最初に実行するプログラムを第一制御領域内に存在しＣＰＵからアクセスされるプログラム（即ち、遊技性仕様を実装するためのプログラム）に限定することが容易となる。

【０２６６】

本態様（５）に係る回胴式遊技機によれば、更に、第二制御領域内に存在しＣＰＵからアクセスされるプログラムは、第一制御領域内に存在しＣＰＵからアクセスされるプログラムにおける呼び出し命令があった場合においてＣＰＵによる処理が実行可能となる。その際には、当該呼び出し命令があった時点で記憶されている情報として、例えば、ＣＰＵ内のレジスタで保持されている情報（即ち、当該呼び出し命令がある直前に第一制御領域内に存在しＣＰＵからアクセスされるプログラムで処理していた処理結果）を、第二制御領域内に存在しＣＰＵからアクセスされるプログラムで処理した処理結果で更新することが可能となる。その結果、例えば、第一制御領域内に存在しＣＰＵからアクセスされるプログラム＝遊技性仕様を実装するためのプログラム、第二制御領域内に存在しＣＰＵからアクセスされるプログラム＝不正行為防止用のプログラムとして配置した場合、遊技性仕様を実装するためのプログラムと不正行為防止用のプログラムとの主従関係を構築でき、従となる不正行為防止用のプログラムの処理結果を引き継いで、主となる遊技性仕様を実装するためのプログラムを実行可能となる。ここで、主となる遊技性仕様を実装するためのプログラムの処理結果は、秘匿性の高い情報となり得るため、不正行為報知用の情報を外部出力し得る従となる不正行為防止用のプログラムから無暗に更新してしまうと、セキュリティ性の低下に繋がってしまう恐れがあるが、不正行為防止用のプログラムの実行タイミングを、この呼び出し命令があった場合に限定できるため、プログラムソースコード

上又はダンプリスト上において、不正行為防止用のプログラムの実行タイミングが視覚上明確となる結果、処理結果の更新タイミングについても、プログラムソースコード上又はダンプリスト上において明確化されることにより、特に、（処理結果の更新タイミングを含め）不正行為防止用のプログラムの正当性を人為的に検証することが容易となる。ここで、不正行為防止用のプログラムは、遊技機メーカー毎に仕様が相違し易いため、正当性を人為的に検証する必要性が高いものとなるが、このように構成しておくことで、不正行為防止用のプログラムについて検証するための労力を低減できる。

【０２６７】

本態様（６）に係る回胴式遊技機は、

ＲＯＭ（例えば、内蔵ＲＯＭＣ１１０）と、ＣＰＵ（例えば、ＣＰＵＣ１００）とを備えた遊技機であって、

前記ＲＯＭには、アドレスが割り当てられ、前記ＣＰＵに対する命令を司るプログラムと、前記プログラムに従い読みだされるデータとが記憶され、

前記ＲＯＭ内における前記アドレス値が昇順にて連続しているメモリマップ上（例えば、実施例において＜メモリマップ＞として示した主制御チップＣのメモリマップの一例）において、

第一の始点アドレス値から第一の終点アドレス値まで連続する前記アドレス値に対して前記プログラムが配置されている第一制御領域（例えば、第１ＲＯＭ領域における第１制御領域）と、

前記第一の終点アドレス値よりも大きい第二の始点アドレス値から第二の終点アドレス値まで連続する前記アドレス値に対して前記データが配置されている第一データ領域（例えば、第１ＲＯＭ領域における第１データ領域）と、

前記第二の終点アドレス値よりも大きい第三の始点アドレス値から第三の終点アドレス値まで連続する前記アドレス値に対して前記プログラムが配置されている第二制御領域（例えば、第２ＲＯＭ領域における第２制御領域）と、

前記第三の終点アドレス値よりも大きい第四の始点アドレス値から第四の終点アドレス値まで連続する前記アドレス値に対して前記データが配置されている第二データ領域（例えば、第２ＲＯＭ領域における第２データ領域）と

に少なくとも分かれるよう構成され、

前記第一制御領域にて配置されている前記プログラムにおける呼び出し命令があった場合であって、前記第二制御領域にて配置されている前記プログラムに従い前記ＣＰＵが処理を実行する際においては、当該呼び出し命令に基づく前記第二制御領域にて配置されている前記プログラムに従う前記ＣＰＵの処理結果を、当該呼び出し命令から復帰した後で前記第一制御領域にて配置されている前記プログラムに従い前記ＣＰＵが処理を実行する際において参照可能に構成されている

ことを特徴とする遊技機である。

【０２６８】

本態様（６）に係る回胴式遊技機によれば、第一制御領域内に存在しＣＰＵからアクセスされるプログラムと、第二制御領域内に存在しＣＰＵからアクセスされるプログラムとが、メモリマップ上において離隔して（アドレスが連続しない配置で）配置されているため、プログラムソースコード上又はダンプリスト上において、双方のプログラムの配置位置を視覚上明確に切り分けることができる。その結果、例えば、第一制御領域内に存在しＣＰＵからアクセスされるプログラム＝遊技性仕様を実装するためのプログラム、第二制御領域内に存在しＣＰＵからアクセスされるプログラム＝不正行為防止用のプログラムとして配置することで、遊技性仕様を実装するためのプログラムと不正行為防止用のプログラムとの配置位置を、プログラムソースコード上又はダンプリスト上において視覚上明確に切り分けることができるため、双方のプログラムの正当性を人為的に検証することが容易となる。また、第一制御領域内に存在しＣＰＵからアクセスされるプログラムの方が、第二制御領域内に存在しＣＰＵからアクセスされるプログラムよりも若いアドレスに配置されているため、ＣＰＵが最初に実行するプログラムを第一制御領域内に存在しＣＰＵか

らアクセスされるプログラム（即ち、遊技性仕様を実装するためのプログラム）に限定することが容易となる。

【０２６９】

本態様（６）に係る回胴式遊技機によれば、更に、第二制御領域内に存在しＣＰＵからアクセスされるプログラムは、第一制御領域内に存在しＣＰＵからアクセスされるプログラムにおける呼び出し命令があった場合においてＣＰＵによる処理が実行可能となる。その際には、当該呼び出し命令から復帰した時点で記憶されている情報として、例えば、ＣＰＵ内のレジスタで保持されている情報（即ち、当該呼び出し命令から復帰する直前に第二制御領域内に存在しＣＰＵからアクセスされるプログラムで処理していた処理結果）を、第一制御領域内に存在しＣＰＵからアクセスされるプログラムへ引き渡すことが可能となる。その結果、例えば、第一制御領域内に存在しＣＰＵからアクセスされるプログラム＝遊技性仕様を実装するためのプログラム、第二制御領域内に存在しＣＰＵからアクセスされるプログラム＝不正行為防止用のプログラムとして配置した場合、遊技性仕様を実装するためのプログラムと不正行為防止用のプログラムとの主従関係を構築でき、従となる不正行為防止用のプログラムの処理結果を引き継いで、主となる遊技性仕様を実装するためのプログラムを実行可能となる。ここで、主となる遊技性仕様を実装するためのプログラムは、秘匿性の高い情報を処理し得るため、不正行為防止用の情報を外部から取り込み得る従となる不正行為防止用のプログラムの処理結果を無暗に引き渡してしまうと、セキュリティ性の低下に繋がってしまう恐れがあるが、不正行為防止用のプログラムの実行タイミングを、この呼び出し命令があった場合に限定できるため、プログラムソースコード上又はダンプリスト上において、不正行為防止用のプログラムの実行タイミングが視覚上明確となる結果、処理結果の引き渡しタイミングについても、プログラムソースコード上又はダンプリスト上において明確化されることにより、特に、（処理結果の引き渡しタイミングを含め）不正行為防止用のプログラムの正当性を人為的に検証することが容易となる。ここで、不正行為防止用のプログラムは、遊技機メーカー毎に仕様が相違し易いため、正当性を人為的に検証する必要性が高いものとなるが、このように構成しておくことで、不正行為防止用のプログラムについて検証するための労力を低減できる。

【０２７０】

本態様（７）に係る回胴式遊技機は、

ＲＯＭ（例えば、内蔵ＲＯＭＣ１１０）と、ＣＰＵ（例えば、ＣＰＵＣ１００）とを備えた遊技機であって、

前記ＲＯＭには、アドレスが割り当てられ、前記ＣＰＵに対する命令を司るプログラムと、前記プログラムに従い読みだされるデータとが記憶され、

前記ＲＯＭ内における前記アドレス値が昇順にて連続しているメモリマップ上（例えば、実施例において＜メモリマップ＞として示した主制御チップＣのメモリマップの一例）において、

第一の始点アドレス値から第一の終点アドレス値まで連続する前記アドレス値に対して前記プログラムが配置されている第一制御領域（例えば、第１ＲＯＭ領域における第１制御領域）と、

前記第一の終点アドレス値よりも大きい第二の始点アドレス値から第二の終点アドレス値まで連続する前記アドレス値に対して前記データが配置されている第一データ領域（例えば、第１ＲＯＭ領域における第１データ領域）と、

前記第二の終点アドレス値よりも大きい第三の始点アドレス値から第三の終点アドレス値まで連続する前記アドレス値に対して前記プログラムが配置されている第二制御領域（例えば、第２ＲＯＭ領域における第２制御領域）と、

前記第三の終点アドレス値よりも大きい第四の始点アドレス値から第四の終点アドレス値まで連続する前記アドレス値に対して前記データが配置されている第二データ領域（例えば、第２ＲＯＭ領域における第２データ領域）と

に少なくとも分かれるよう構成され、

前記第一制御領域にて配置されている前記プログラムに従う前記ＣＰＵの処理によって

、第１エラー（例えば、ステップ１２０８に示される、メダル払出装置Ｈが遊技メダルで満杯となった事象）を検出した場合に第１エラーに伴うエラー処理（例えば、ステップ１２１０に示される、メダル満杯エラー状態の制御処理）を実行可能に構成され、

前記第二制御領域にて配置されている前記プログラムに従う前記ＣＰＵの処理によって、第２エラー（例えば、ステップ１０４４に示される、設定値に係るデータが正常範囲内でない事象）を検出した場合に第２エラーに伴うエラー処理（例えば、ステップ１０４８及びステップ１３００に示される、復帰不可能エラー処理）を実行可能に構成されていることを特徴とする遊技機である。

【０２７１】

本態様（７）に係る回胴式遊技機によれば、第一制御領域内に存在しＣＰＵからアクセスされるプログラムと、第二制御領域内に存在しＣＰＵからアクセスされるプログラムとが、メモリマップ上において離隔して（アドレスが連続しない配置で）配置されているため、プログラムソースコード上又はダンプリスト上において、双方のプログラムの配置位置を視覚上明確に切り分けることができる。その結果、例えば、第一制御領域内に存在しＣＰＵからアクセスされるプログラム＝遊技性仕様を実装するためのプログラム、第二制御領域内に存在しＣＰＵからアクセスされるプログラム＝不正行為防止用のプログラムとして配置することで、遊技性仕様を実装するためのプログラムと不正行為防止用のプログラムとの配置位置を、プログラムソースコード上又はダンプリスト上において視覚上明確に切り分けることができるため、双方のプログラムの正当性を人為的に検証することが容易となる。また、第一制御領域内に存在しＣＰＵからアクセスされるプログラムの方が、第二制御領域内に存在しＣＰＵからアクセスされるプログラムよりも若いアドレスに配置されているため、ＣＰＵが最初に実行するプログラムを第一制御領域内に存在しＣＰＵからアクセスされるプログラム（即ち、遊技性仕様を実装するためのプログラム）に限定することが容易となる。

【０２７２】

本態様（７）に係る回胴式遊技機によれば、更に、第一制御領域内に存在しＣＰＵからアクセスされるプログラムによって処理される第１エラーに伴うエラー処理と、第二制御領域内に存在しＣＰＵからアクセスされるプログラムによって処理される第２エラーに伴うエラー処理とを、プログラムソースコード上又はダンプリスト上において、明確に切り分けることができる。その結果、例えば、第一制御領域内に存在しＣＰＵからアクセスされるプログラム＝遊技性仕様を実装するためのプログラム、第二制御領域内に存在しＣＰＵからアクセスされるプログラム＝不正行為防止用のプログラムとして配置した場合、第１エラーに伴うエラー処理を、遊技進行上において（即ち、不正行為がなされなくとも）発生し得るエラーとし、第２エラーに伴うエラー処理は、不正行為がなされた際において発生し得るエラーとし、両者のエラー処理が果たす役割が異なることを明確化することができる。ここで、不正行為防止用のプログラムは、遊技機メーカー毎に仕様が相違し易いため、正当性を人為的に検証する必要性が高いものとなるが、第２エラーに伴うエラー処理の必要性を、第１エラーに伴うエラー処理と対比して検証することが容易となることにより、不正行為防止用のプログラムについて検証するための労力を低減できる。

【０２７３】

本態様（８）に係る回胴式遊技機は、

ＲＯＭ（例えば、内蔵ＲＯＭＣ１１０）と、ＲＡＭ（例えば、内蔵ＲＡＭＣ１２０）と、ＣＰＵ（例えば、ＣＰＵＣ１００）とを備えた遊技機であって、

前記ＲＯＭには、アドレスが割り当てられ、前記ＣＰＵに対する命令を司るプログラムと、前記プログラムに従い読みだされるデータとが記憶され、

前記ＲＯＭ内における前記アドレス値が昇順にて連続しているメモリマップ上（例えば、実施例において＜メモリマップ＞として示した主制御チップＣのメモリマップの一例）において、

第一の始点アドレス値から第一の終点アドレス値まで連続する前記アドレス値に対して前記プログラムが配置されている第一制御領域（例えば、第１ＲＯＭ領域における第１制

御領域）と、
　前記第一の終点アドレス値よりも大きい第二の始点アドレス値から第二の終点アドレス値まで連続する前記アドレス値に対して前記データが配置されている第一データ領域（例えば、第１ＲＯＭ領域における第１データ領域）と、
　前記第二の終点アドレス値よりも大きい第三の始点アドレス値から第三の終点アドレス値まで連続する前記アドレス値に対して前記プログラムが配置されている第二制御領域（例えば、第２ＲＯＭ領域における第２制御領域）と、
　前記第三の終点アドレス値よりも大きい第四の始点アドレス値から第四の終点アドレス値まで連続する前記アドレス値に対して前記データが配置されている第二データ領域（例えば、第２ＲＯＭ領域における第２データ領域）と
に少なくとも分かれるよう構成され、
　前記ＲＡＭは、
　前記第一制御領域にて配置されている前記プログラムに従う前記ＣＰＵによる処理結果データを記憶する第一情報格納領域（例えば、第１ＲＡＭ領域）と、
　前記第二制御領域にて配置されている前記プログラムに従う前記ＣＰＵによる処理結果データを記憶する第二情報格納領域（例えば、第２ＲＡＭ領域）と
を有し、
　前記第一情報格納領域に記憶された処理結果データ及び前記第二情報格納領域に記憶された処理結果データの誤り検出を行う際には、前記第一情報格納領域に記憶された処理結果データに関する誤り検出用情報に基づく誤り検出（例えば、チェックサムチェックを行う手法）と前記第二情報格納領域に記憶された処理結果データに関する誤り検出用情報に基づく誤り検出（例えば、チェックサムチェックを行う手法）とを別々に行うよう構成されている
ことを特徴とする遊技機である。
【０２７４】
　本態様（８）に係る回胴式遊技機によれば、第一制御領域内に存在しＣＰＵからアクセスされるプログラムと、第二制御領域内に存在しＣＰＵからアクセスされるプログラムとが、メモリマップ上において離隔して（アドレスが連続しない配置で）配置されているため、プログラムソースコード上又はダンプリスト上において、双方のプログラムの配置位置を視覚上明確に切り分けることができる。その結果、例えば、第一制御領域内に存在しＣＰＵからアクセスされるプログラム＝遊技性仕様を実装するためのプログラム、第二制御領域内に存在しＣＰＵからアクセスされるプログラム＝不正行為防止用のプログラムとして配置することで、遊技性仕様を実装するためのプログラムと不正行為防止用のプログラムとの配置位置を、プログラムソースコード上又はダンプリスト上において視覚上明確に切り分けることができるため、双方のプログラムの正当性を人為的に検証することが容易となる。また、第一制御領域内に存在しＣＰＵからアクセスされるプログラムの方が、第二制御領域内に存在しＣＰＵからアクセスされるプログラムよりも若いアドレスに配置されているため、ＣＰＵが最初に実行するプログラムを第一制御領域内に存在しＣＰＵからアクセスされるプログラム（即ち、遊技性仕様を実装するためのプログラム）に限定することが容易となる。
【０２７５】
　本態様（８）に係る回胴式遊技機によれば、更に、第一制御領域内に存在しＣＰＵからアクセスされるプログラムによって処理される処理結果と、第二制御領域内に存在しＣＰＵからアクセスされるプログラムによって処理される処理結果とを、別々の情報格納領域へ格納することができ、その際には、当該格納された処理結果の誤り検出を行う際に、夫々の情報格納領域に対して別々に誤り検出を行うことができる。その結果、例えば、第一制御領域内に存在しＣＰＵからアクセスされるプログラム＝遊技性仕様を実装するためのプログラム、第二制御領域内に存在しＣＰＵからアクセスされるプログラム＝不正行為防止用のプログラムとして配置した場合、遊技性仕様を実装するためのプログラムによって処理される処理結果と不正行為防止用のプログラムによって処理される処理結果とが混在

して格納されないことを担保でき、且つ、当該格納された処理結果が仮に破壊された場合、当該双方の処理結果のいずれが破壊されたのかを明確に知ることができる。よって、例えば、不正行為防止用のプログラムによって処理される処理結果の重要性が低い場合には、仮に不正行為防止用のプログラムによって処理される処理結果が破壊されてしまった場合であっても、遊技性仕様を実装するためのプログラムによって処理される処理結果が破壊されずに保持されていれば、処理を続行させるよう構成することも可能となる。

【０２７６】

本態様（９）に係る回胴式遊技機は、

ＲＯＭ（例えば、内蔵ＲＯＭＣ１１０）と、ＲＡＭ（例えば、内蔵ＲＡＭＣ１２０）と、ＣＰＵ（例えば、ＣＰＵＣ１００）とを備えた遊技機であって、

前記ＲＯＭには、アドレスが割り当てられ、前記ＣＰＵに対する命令を司るプログラムと、前記プログラムに従い読みだされるデータとが記憶され、

前記ＲＯＭ内における前記アドレス値が昇順にて連続しているメモリマップ上（例えば、実施例において＜メモリマップ＞として示した主制御チップＣのメモリマップの一例）において、

第一の始点アドレス値から第一の終点アドレス値まで連続する前記アドレス値に対して前記プログラムが配置されている第一制御領域（例えば、第１ＲＯＭ領域における第１制御領域）と、

前記第一の終点アドレス値よりも大きい第二の始点アドレス値から第二の終点アドレス値まで連続する前記アドレス値に対して前記データが配置されている第一データ領域（例えば、第１ＲＯＭ領域における第１データ領域）と、

前記第二の終点アドレス値よりも大きい第三の始点アドレス値から第三の終点アドレス値まで連続する前記アドレス値に対して前記プログラムが配置されている第二制御領域（例えば、第２ＲＯＭ領域における第２制御領域）と、

前記第三の終点アドレス値よりも大きい第四の始点アドレス値から第四の終点アドレス値まで連続する前記アドレス値に対して前記データが配置されている第二データ領域（例えば、第２ＲＯＭ領域における第２データ領域）と

に少なくとも分かれるよう構成され、

前記ＲＡＭは、

前記第一制御領域にて配置されている前記プログラムに従う前記ＣＰＵによる処理結果データを記憶する第一情報格納領域（例えば、第１ＲＡＭ領域）と、

前記第二制御領域にて配置されている前記プログラムに従う前記ＣＰＵによる処理結果データを記憶する第二情報格納領域（例えば、第２ＲＡＭ領域）と

を有し、

前記第一情報格納領域に記憶された処理結果データ及び前記第二情報格納領域に記憶された処理結果データの誤り検出を行う際には、前記第一情報格納領域に記憶された処理結果データと前記第二情報格納領域に記憶された処理結果データとを通算した誤り検出用情報に基づき誤り検出を行う（例えば、チェックサムチェックを行う手法）よう構成されている

ことを特徴とする遊技機である。

【０２７７】

本態様（９）に係る回胴式遊技機によれば、第一制御領域内に存在しＣＰＵからアクセスされるプログラムと、第二制御領域内に存在しＣＰＵからアクセスされるプログラムとが、メモリマップ上において離隔して（アドレスが連続しない配置で）配置されているため、プログラムソースコード上又はダンプリスト上において、双方のプログラムの配置位置を視覚上明確に切り分けることができる。その結果、例えば、第一制御領域内に存在しＣＰＵからアクセスされるプログラム＝遊技性仕様を実装するためのプログラム、第二制御領域内に存在しＣＰＵからアクセスされるプログラム＝不正行為防止用のプログラムとして配置することで、遊技性仕様を実装するためのプログラムと不正行為防止用のプログラムとの配置位置を、プログラムソースコード上又はダンプリスト上において視覚上明確

に切り分けることができるため、双方のプログラムの正当性を人為的に検証することが容易となる。また、第一制御領域内に存在しＣＰＵからアクセスされるプログラムの方が、第二制御領域内に存在しＣＰＵからアクセスされるプログラムよりも若いアドレスに配置されているため、ＣＰＵが最初に実行するプログラムを第一制御領域内に存在しＣＰＵからアクセスされるプログラム（即ち、遊技性仕様を実装するためのプログラム）に限定することが容易となる。

【０２７８】

本態様（９）に係る回胴式遊技機によれば、更に、第一制御領域内に存在しＣＰＵからアクセスされるプログラムによって処理される処理結果と、第二制御領域内に存在しＣＰＵからアクセスされるプログラムによって処理される処理結果とを、別々の情報格納領域へ格納することができ、その際には、当該格納された処理結果の誤り検出を行う際に、夫々の情報格納領域を統合したものに対して誤り検出を行うことができる。その結果、例えば、第一制御領域内に存在しＣＰＵからアクセスされるプログラム＝遊技性仕様を実装するためのプログラム、第二制御領域内に存在しＣＰＵからアクセスされるプログラム＝不正行為防止用のプログラムとして配置した場合、遊技性仕様を実装するためのプログラムによって処理される処理結果と不正行為防止用のプログラムによって処理される処理結果とが混在して格納されないことを担保でき、且つ、当該格納された処理結果が仮に破壊された場合、当該双方の処理結果のいずれかが破壊されたことを簡易的に知ることができる。よって、例えば、不正行為防止用のプログラムによって処理される処理結果の重要性が高い場合には、遊技性仕様を実装するためのプログラムによって処理される処理結果及び不正行為防止用のプログラムによって処理される処理結果のいずれもが破壊されていないことが簡易的に導出できた場合においてのみ、処理を続行させるよう構成することが可能となる。

【０２７９】

本態様（１０）に係る回胴式遊技機は、

ＲＯＭ（例えば、内蔵ＲＯＭＣ１１０）と、ＣＰＵ（例えば、ＣＰＵＣ１００）とを備えた遊技機であって、

前記ＲＯＭには、アドレスが割り当てられ、前記ＣＰＵに対する命令を司るプログラムと、前記プログラムに従い読みだされるデータとが記憶され、

前記ＲＯＭ内における前記アドレス値が昇順にて連続しているメモリマップ上（例えば、実施例において＜メモリマップ＞として示した主制御チップＣのメモリマップの一例）において、

第一の始点アドレス値から第一の終点アドレス値まで連続する前記アドレス値に対して前記プログラムが配置されている第一制御領域（例えば、第１ＲＯＭ領域における第１制御領域）と、

前記第一の終点アドレス値よりも大きい第二の始点アドレス値から第二の終点アドレス値まで連続する前記アドレス値に対して前記データが配置されている第一データ領域（例えば、第１ＲＯＭ領域における第１データ領域）と、

前記第二の終点アドレス値よりも大きい第三の始点アドレス値から第三の終点アドレス値まで連続する前記アドレス値に対して前記プログラムが配置されている第二制御領域（例えば、第２ＲＯＭ領域における第２制御領域）と、

前記第三の終点アドレス値よりも大きい第四の始点アドレス値から第四の終点アドレス値まで連続する前記アドレス値に対して前記データが配置されている第二データ領域（例えば、第２ＲＯＭ領域における第２データ領域）と

に少なくとも分かれるよう構成され、

前記第一制御領域にて配置されている前記プログラムに従う前記ＣＰＵの処理によって、所定のセンサ部（例えば、第１投入センサＤ２０ｓや第２投入センサＤ３０ｓ）からの入力信号に基づき、所定の事象（例えば、ステップ１２２７に示される、遊技メダルを１枚受け付けた事象）の発生有無を判定可能に構成され、

前記第二制御領域にて配置されている前記プログラムに従う前記ＣＰＵの処理によって

、前記所定のセンサ部からの入力信号に基づき、遊技進行に係る異常な事象（例えば、ステップ１４００のサブルーチンに示される、投入メダル逆流エラーや投入メダル滞留エラー等）の発生有無を判定可能に構成されている
ことを特徴とする遊技機である。

【０２８０】

本態様（１０）に係る回胴式遊技機によれば、第一制御領域内に存在しＣＰＵからアクセスされるプログラムと、第二制御領域内に存在しＣＰＵからアクセスされるプログラムとが、メモリマップ上において離隔して（アドレスが連続しない配置で）配置されているため、プログラムソースコード上又はダンプリスト上において、双方のプログラムの配置位置を視覚上明確に切り分けることができる。その結果、例えば、第一制御領域内に存在しＣＰＵからアクセスされるプログラム＝遊技性仕様を実装するためのプログラム、第二制御領域内に存在しＣＰＵからアクセスされるプログラム＝不正行為防止用のプログラムとして配置することで、遊技性仕様を実装するためのプログラムと不正行為防止用のプログラムとの配置位置を、プログラムソースコード上又はダンプリスト上において視覚上明確に切り分けることができるため、双方のプログラムの正当性を人為的に検証することが容易となる。また、第一制御領域内に存在しＣＰＵからアクセスされるプログラムの方が、第二制御領域内に存在しＣＰＵからアクセスされるプログラムよりも若いアドレスに配置されているため、ＣＰＵが最初に実行するプログラムを第一制御領域内に存在しＣＰＵからアクセスされるプログラム（即ち、遊技性仕様を実装するためのプログラム）に限定することが容易となる。

【０２８１】

本態様（１０）に係る回胴式遊技機によれば、更に、第一制御領域内に存在しＣＰＵからアクセスされるプログラムによってセンサ信号に基づく遊技進行に係る正常な事象の発生有無を判定し、第二制御領域内に存在しＣＰＵからアクセスされるプログラムによってセンサ信号に基づく遊技進行に係る異常な事象の発生有無を判定することができ、いずれの場合においても、同一のセンサ信号に基づく判定とすることができる。その結果、例えば、第一制御領域内に存在しＣＰＵからアクセスされるプログラム＝遊技性仕様を実装するためのプログラム、第二制御領域内に存在しＣＰＵからアクセスされるプログラム＝不正行為防止用のプログラムとして配置した場合、遊技性仕様を実装するためのプログラムにおいては、当該同一のセンサ信号を遊技進行上必要な入力信号として取り扱い、不正行為防止用のプログラムにおいては、当該同一のセンサ信号を不正行為防止上必要な入力信号として取り扱うことができるため、プログラムソースコード上又はダンプリスト上において、当該同一のセンサ信号の取り扱い方が異なることを明確化することができる。ここで、不正行為防止用のプログラムは、遊技機メーカー毎に仕様が相違し易いため、正当性を人為的に検証する必要性が高いものとなるが、当該同一のセンサ信号の取り扱い方に関する相違点を対比して検証することが容易となることにより、不正行為防止用のプログラムについて検証するための労力を低減できる。

【０２８２】

本態様（１１）に係る回胴式遊技機は、

ＲＯＭ（例えば、内蔵ＲＯＭＣ１１０）と、ＣＰＵ（例えば、ＣＰＵＣ１００）とを備えた遊技機であって、

前記ＲＯＭには、アドレスが割り当てられ、前記ＣＰＵに対する命令を司るプログラムと、前記プログラムに従い読みだされるデータとが記憶され、

前記ＲＯＭ内における前記アドレス値が昇順にて連続しているメモリマップ上（例えば、実施例において＜メモリマップ＞として示した主制御チップＣのメモリマップの一例）において、

第一の始点アドレス値から第一の終点アドレス値まで連続する前記アドレス値に対して前記プログラムが配置されている第一制御領域（例えば、第１ＲＯＭ領域における第１制御領域）と、

前記第一の終点アドレス値よりも大きい第二の始点アドレス値から第二の終点アドレス

値まで連続する前記アドレス値に対して前記データが配置されている第一データ領域（例えば、第１ＲＯＭ領域における第１データ領域）と、
　前記第二の終点アドレス値よりも大きい第三の始点アドレス値から第三の終点アドレス値まで連続する前記アドレス値に対して前記プログラムが配置されている第二制御領域（例えば、第２ＲＯＭ領域における第２制御領域）と、
　前記第三の終点アドレス値よりも大きい第四の始点アドレス値から第四の終点アドレス値まで連続する前記アドレス値に対して前記データが配置されている第二データ領域（例えば、第２ＲＯＭ領域における第２データ領域）と
に少なくとも分かれるよう構成され、
　前記第一制御領域にて配置されている前記プログラムに従う前記ＣＰＵの処理によって、遊技媒体の払出しを指示する制御信号（例えば、ホッパモータ駆動信号）と所定のセンサ部（例えば、第１払出センサＨ１０ｓや第２払出センサＨ２０ｓ）の非検出時間とに基づき、遊技進行に係る異常な事象である第一異常事象（例えば、ステップ１２７９に示される、ホッパ駆動後において遊技メダル１枚の払出動作が行われていない事象）の発生有無を判定可能に構成され、
　前記第二制御領域にて配置されている前記プログラムに従う前記ＣＰＵの処理によって、前記所定のセンサ部の検出時間に基づき、遊技進行に係る異常な事象である第二異常事象（例えば、ステップ１４５０のサブルーチンに示される、払出メダル滞留エラー）の発生有無を判定可能に構成されている
ことを特徴とする遊技機である。
【０２８３】
　本態様（１１）に係る回胴式遊技機によれば、第一制御領域内に存在しＣＰＵからアクセスされるプログラムと、第二制御領域内に存在しＣＰＵからアクセスされるプログラムとが、メモリマップ上において離隔して（アドレスが連続しない配置で）配置されているため、プログラムソースコード上又はダンプリスト上において、双方のプログラムの配置位置を視覚上明確に切り分けることができる。その結果、例えば、第一制御領域内に存在しＣＰＵからアクセスされるプログラム＝遊技性仕様を実装するためのプログラム、第二制御領域内に存在しＣＰＵからアクセスされるプログラム＝不正行為防止用のプログラムとして配置することで、遊技性仕様を実装するためのプログラムと不正行為防止用のプログラムとの配置位置を、プログラムソースコード上又はダンプリスト上において視覚上明確に切り分けることができるため、双方のプログラムの正当性を人為的に検証することが容易となる。また、第一制御領域内に存在しＣＰＵからアクセスされるプログラムの方が、第二制御領域内に存在しＣＰＵからアクセスされるプログラムよりも若いアドレスに配置されているため、ＣＰＵが最初に実行するプログラムを第一制御領域内に存在しＣＰＵからアクセスされるプログラム（即ち、遊技性仕様を実装するためのプログラム）に限定することが容易となる。
【０２８４】
　本態様（１１）に係る回胴式遊技機によれば、更に、第一制御領域内に存在しＣＰＵからアクセスされるプログラムによってセンサ信号に基づく遊技進行に係る「軽度となる」異常な事象の発生有無を判定し、第二制御領域内に存在しＣＰＵからアクセスされるプログラムによってセンサ信号に基づく遊技進行に係る「重度となる」異常な事象の発生有無を判定することができ、いずれの場合においても、同一のセンサ信号に基づく判定とすることができる。その結果、例えば、第一制御領域内に存在しＣＰＵからアクセスされるプログラム＝遊技性仕様を実装するためのプログラム、第二制御領域内に存在しＣＰＵからアクセスされるプログラム＝不正行為防止用のプログラムとして配置した場合、遊技性仕様を実装するためのプログラムにおいては、当該同一のセンサ信号を通常の遊技進行上において発生し得るエラー検出に必要な入力信号として取り扱い、不正行為防止用のプログラムにおいては、当該同一のセンサ信号を不正行為防止上必要な（即ち、通常の遊技進行上においては発生し難いエラー検出に必要な）入力信号として取り扱うことができるため、プログラムソースコード上又はダンプリスト上において、当該同一のセンサ信号の取り

扱い方が異なることを明確化することができる。ここで、不正行為防止用のプログラムは、遊技機メーカー毎に仕様が相違し易いため、正当性を人為的に検証する必要性が高いものとなるが、当該同一のセンサ信号の取り扱い方に関する相違点を対比して検証することが容易となることにより、不正行為防止用のプログラムについて検証するための労力を低減できる。

【０２８５】

本態様（１２）に係る回胴式遊技機は、

複数種類の図柄を表示したリール（例えば、左リールＭ５１、中リールＭ５２、右リールＭ５３）を複数有する複数のリール（例えば、リールＭ５０）と、

前記複数のリール（例えば、リールＭ５０）を回転させるときに遊技者が操作するスタートスイッチ（例えば、スタートレバーＤ５０）と、

前記リール（例えば、左リールＭ５１、中リールＭ５２、右リールＭ５３）と対応して設けられ前記リール（例えば、左リールＭ５１、中リールＭ５２、右リールＭ５３）を停止させるときに遊技者が操作する複数のストップスイッチ（例えば、停止ボタンＤ４０）と、

遊技の進行を制御する主遊技制御部（例えば、主制御基板Ｍ）と

を備えた遊技機であって、

主遊技制御部（例えば、主制御基板Ｍ）は、

前記スタートスイッチ（例えば、スタートレバーＤ５０）が操作されたことに基づき役抽選を行う役抽選手段（例えば、ＣＰＵＣ１００が実行するステップ１２５７の処理）と、

所定の最小遊技時間が経過するまでは、前記スタートスイッチ（例えば、スタートレバーＤ５０）が操作されても前記複数のリール（例えば、リールＭ５０）の回転開始を待機させる遊技進行規制手段（例えば、ＣＰＵＣ１００が実行するステップ３２０４の処理）と

を備え、

前記役抽選により決定された当選役に関する情報となる条件装置情報を、所定のＲＡＭ領域にて記憶するよう構成されており、

条件装置情報として、所定種類の当選役に関する第一の条件装置情報と、当該所定種類の当選役とは異なる特定種類の当選役に関する第二の条件装置情報とを有し、前記所定のＲＡＭ領域における第一の記憶領域にて第一の条件装置情報を記憶し、前記所定のＲＡＭ領域における第二の記憶領域にて第二の条件装置情報を記憶するよう構成されており、

第一の条件装置情報を第一の記憶領域にて記憶する際には、第一の記憶領域における第一のビット位置に１をセットして記憶する一方、

第二の条件装置情報を第二の記憶領域にて記憶する際には、第二の記憶領域における第二のビット位置に１をセットして記憶するよう構成されており、

所定の遊技終了後において前記スタートスイッチ（例えば、スタートレバーＤ５０）が操作され前記役抽選が行われた場合、前記所定の最小遊技時間が経過した後に条件装置情報出力タイマ（例えば、出力時間タイマＭ８０）に所定値をセットし、

前記条件装置情報出力タイマ（例えば、出力時間タイマＭ８０）の値が０でなく且つ前記条件装置情報出力タイマ（例えば、出力時間タイマＭ８０）の値が所定範囲内である場合には、条件装置情報として第一の記憶領域にて記憶されている第一の条件装置情報を遊技機外へ出力し、

前記条件装置情報出力タイマ（例えば、出力時間タイマＭ８０）の値が０でなく且つ前記条件装置情報出力タイマ（例えば、出力時間タイマＭ８０）の値が前記所定範囲とは異なる特定範囲内である場合には、条件装置情報として第二の記憶領域にて記憶されている第二の条件装置情報を遊技機外へ出力し、

前記条件装置情報出力タイマ（例えば、出力時間タイマＭ８０）の値が０である場合には、当該値に基づく情報を遊技機外へ出力するよう構成されている

ことを特徴とする遊技機である。

【０２８６】
本態様（１３）に係る回胴式遊技機は、
複数種類の図柄を表示したリール（例えば、左リールＭ５１、中リールＭ５２、右リールＭ５３）を複数有する複数のリール（例えば、リールＭ５０）と、
前記複数のリール（例えば、リールＭ５０）を回転させるときに遊技者が操作するスタートスイッチ（例えば、スタートレバーＤ５０）と、
前記リール（例えば、左リールＭ５１、中リールＭ５２、右リールＭ５３）と対応して設けられ前記リール（例えば、左リールＭ５１、中リールＭ５２、右リールＭ５３）を停止させるときに遊技者が操作する複数のストップスイッチ（例えば、停止ボタンＤ４０）と、
遊技の進行を制御する主遊技制御部（例えば、主制御基板Ｍ）と
を備えた遊技機であって、
主遊技制御部（例えば、主制御基板Ｍ）は、
前記スタートスイッチ（例えば、スタートレバーＤ５０）が操作されたことに基づき役抽選を行う役抽選手段（例えば、ＣＰＵＣ１００が実行するステップ１２５７の処理）と、
所定の最小遊技時間が経過するまでは、前記スタートスイッチ（例えば、スタートレバーＤ５０）が操作されても前記複数のリール（例えば、リールＭ５０）の回転開始を待機させる遊技進行規制手段（例えば、ＣＰＵＣ１００が実行するステップ３２０４の処理）と
を備え、
前記役抽選により決定された当選役に関する情報となる条件装置情報を、所定のＲＡＭ領域にて記憶するよう構成されており、
条件装置情報として、所定種類の当選役に関する第一の条件装置情報と、当該所定種類の当選役とは異なる特定種類の当選役に関する第二の条件装置情報とを有し、前記所定のＲＡＭ領域における第一の記憶領域にて第一の条件装置情報を記憶し、前記所定のＲＡＭ領域における第二の記憶領域にて第二の条件装置情報を記憶するよう構成されており、
所定の遊技終了後において前記スタートスイッチ（例えば、スタートレバーＤ５０）が操作され前記役抽選が行われた場合、前記所定の最小遊技時間が経過した後に条件装置情報出力タイマ（例えば、出力時間タイマＭ８０）に所定値をセットし、
前記条件装置情報出力タイマ（例えば、出力時間タイマＭ８０）の値が０でなく且つ前記条件装置情報出力タイマ（例えば、出力時間タイマＭ８０）の値が所定範囲内である場合には、条件装置情報として第一の記憶領域にて記憶されている第一の条件装置情報を読み出し、当該読み出した第一の条件装置情報における第一のビット位置にて１をセットして遊技機外へ出力し、
前記条件装置情報出力タイマ（例えば、出力時間タイマＭ８０）の値が０でなく且つ前記条件装置情報出力タイマ（例えば、出力時間タイマＭ８０）の値が前記所定範囲とは異なる特定範囲内である場合には、条件装置情報として第二の記憶領域にて記憶されている第二の条件装置情報を読み出し、当該読み出した第二の条件装置情報における第二のビット位置にて１をセットして遊技機外へ出力し、
前記条件装置情報出力タイマ（例えば、出力時間タイマＭ８０）の値が０である場合には、当該値に基づく情報を遊技機外へ出力するよう構成されている
ことを特徴とする遊技機である。
【０２８７】
本態様（１４）に係る回胴式遊技機は、
複数種類の図柄を表示したリール（例えば、左リールＭ５１、中リールＭ５２、右リールＭ５３）を複数有する複数のリール（例えば、リールＭ５０）と、
前記複数のリール（例えば、リールＭ５０）を回転させるときに遊技者が操作するスタートスイッチ（例えば、スタートレバーＤ５０）と、
前記リール（例えば、左リールＭ５１、中リールＭ５２、右リールＭ５３）と対応して

設けられ前記リール（例えば、左リールＭ５１、中リールＭ５２、右リールＭ５３）を停止させるときに遊技者が操作する複数のストップスイッチ（例えば、停止ボタンＤ４０）と、

遊技の進行を制御する主遊技制御部（例えば、主制御基板Ｍ）と、

前記遊技の進行に応じた情報出力を制御する副遊技制御部（例えば、副制御基板Ｓ）とを備えた遊技機であって、

主遊技制御部（例えば、主制御基板Ｍ）は、

前記スタートスイッチ（例えば、スタートレバーＤ５０）が操作されたことに基づき役抽選を行う役抽選手段（例えば、ＣＰＵＣ１００が実行するステップ１２５７の処理）と、

所定の最小遊技時間が経過するまでは、前記スタートスイッチ（例えば、スタートレバーＤ５０）が操作されても前記複数のリール（例えば、リールＭ５０）の回転開始を待機させる遊技進行規制手段（例えば、ＣＰＵＣ１００が実行するステップ３２０４の処理）と、

副遊技制御部（例えば、副制御基板Ｓ）側での情報出力に際して必要な遊技情報を送信する遊技情報送信手段（例えば、ＣＰＵＣ１００が実行するステップ３１６５の処理）とを備え、

前記役抽選により決定された当選役に関する情報となる条件装置情報を、所定のＲＡＭ領域にて記憶するよう構成されており、

条件装置情報として、所定種類の当選役に関する第一の条件装置情報と、当該所定種類の当選役とは異なる特定種類の当選役に関する第二の条件装置情報とを有し、前記所定のＲＡＭ領域における第一の記憶領域にて第一の条件装置情報を記憶し、前記所定のＲＡＭ領域における第二の記憶領域にて第二の条件装置情報を記憶するよう構成されており、

第一の条件装置情報を第一の記憶領域にて記憶する際には、第一の記憶領域における第一のビット位置に１をセットして記憶する一方、

第二の条件装置情報を第二の記憶領域にて記憶する際には、第二の記憶領域における第二のビット位置に１をセットして記憶するよう構成されており、

所定の遊技終了後において前記スタートスイッチ（例えば、スタートレバーＤ５０）が操作され前記役抽選が行われた場合、前記所定の最小遊技時間が経過した後に条件装置情報出力タイマ（例えば、出力時間タイマＭ８０）に所定値をセットし、

前記条件装置情報出力タイマ（例えば、出力時間タイマＭ８０）の値が０でなく且つ前記条件装置情報出力タイマ（例えば、出力時間タイマＭ８０）の値が所定範囲内である場合には、条件装置情報として第一の記憶領域にて記憶されている第一の条件装置情報を遊技機外へ出力し、

前記条件装置情報出力タイマ（例えば、出力時間タイマＭ８０）の値が０でなく且つ前記条件装置情報出力タイマ（例えば、出力時間タイマＭ８０）の値が前記所定範囲とは異なる特定範囲内である場合には、条件装置情報として第二の記憶領域にて記憶されている第二の条件装置情報を遊技機外へ出力し、

前記条件装置情報出力タイマ（例えば、出力時間タイマＭ８０）の値が０である場合には、当該値に基づく情報を遊技機外へ出力するよう構成されており、

前記所定のＲＡＭ領域にて一時記憶されている条件装置情報を遊技機外へ出力する以前のタイミングにて、前記所定のＲＡＭ領域とは異なる特定のＲＡＭ領域にて一時記憶されている、条件装置情報に基づいた前記遊技情報を副遊技制御部（例えば、副制御基板Ｓ）側へ送信するよう構成されている

ことを特徴とする遊技機である。

また、本態様に係る遊技機は、以下のように構成してもよく、

本態様（１４）に係る遊技機は、

複数種類の図柄を表示したリール（例えば、左リールＭ５１、中リールＭ５２、右リールＭ５３）を複数有する複数のリール（例えば、リールＭ５０）と、

前記複数のリール（例えば、リールＭ５０）を回転させるときに遊技者が操作するスタ

ートスイッチ（例えば、スタートレバーＤ５０）と、
前記リール（例えば、左リールＭ５１、中リールＭ５２、右リールＭ５３）と対応して設けられ前記リール（例えば、左リールＭ５１、中リールＭ５２、右リールＭ５３）を停止させるときに遊技者が操作する複数のストップスイッチ（例えば、停止ボタンＤ４０）と、
遊技の進行を制御する主遊技制御部（例えば、主制御基板Ｍ）と、
前記遊技の進行に応じた情報出力を制御する副遊技制御部（例えば、副制御基板Ｓ）とを備えた遊技機であって、
主遊技制御部（例えば、主制御基板Ｍ）は、
前記スタートスイッチ（例えば、スタートレバーＤ５０）が操作されたことに基づき役抽選を行う役抽選手段（例えば、ＣＰＵＣ１００が実行するステップ１２５７の処理）と、
所定の最小遊技時間が経過するまでは、前記スタートスイッチ（例えば、スタートレバーＤ５０）が操作されても前記複数のリール（例えば、リールＭ５０）の回転開始を待機させる遊技進行規制手段（例えば、ＣＰＵＣ１００が実行するステップ３２０４の処理）と、
副遊技制御部（例えば、副制御基板Ｓ）側での情報出力に際して必要な遊技情報を送信する遊技情報送信手段（例えば、ＣＰＵＣ１００が実行するステップ３１６５の処理）とを備え、
前記役抽選により決定された当選役に関する情報となる条件装置情報を、所定のＲＡＭ領域にて記憶するよう構成されており、
条件装置情報として、所定種類の当選役に関する第一の条件装置情報と、当該所定種類の当選役とは異なる特定種類の当選役に関する第二の条件装置情報とを有し、前記所定のＲＡＭ領域における第一の記憶領域にて第一の条件装置情報を記憶し、前記所定のＲＡＭ領域における第二の記憶領域にて第二の条件装置情報を記憶するよう構成されており、
所定の遊技終了後において前記スタートスイッチ（例えば、スタートレバーＤ５０）が操作され前記役抽選が行われた場合、前記所定の最小遊技時間が経過した後に条件装置情報出力タイマ（例えば、出力時間タイマＭ８０）に所定値をセットし、
前記条件装置情報出力タイマ（例えば、出力時間タイマＭ８０）の値が０でなく且つ前記条件装置情報出力タイマ（例えば、出力時間タイマＭ８０）の値が所定範囲内である場合には、条件装置情報として第一の記憶領域にて記憶されている第一の条件装置情報を読み出し、第一の条件装置情報における第一のビット位置に１をセットした情報を遊技機外へ出力し、
前記条件装置情報出力タイマ（例えば、出力時間タイマＭ８０）の値が０でなく且つ前記条件装置情報出力タイマ（例えば、出力時間タイマＭ８０）の値が前記所定範囲とは異なる特定範囲内である場合には、条件装置情報として第二の記憶領域にて記憶されている第二の条件装置情報を読み出し、第二の条件装置情報における第二のビット位置に１をセットした情報を遊技機外へ出力し、
前記条件装置情報出力タイマ（例えば、出力時間タイマＭ８０）の値が０である場合には、当該値に基づく情報を遊技機外へ出力するよう構成されており、
前記第一の条件装置情報における前記第一のビット位置に１をセットした情報を遊技機外へ出力する前の所定のタイミングにて、第一の条件装置情報に基づいた前記遊技情報を副遊技制御部（例えば、副制御基板Ｓ）側へ送信するよう構成されており、
前記第二の条件装置情報における前記第二のビット位置に１をセットした情報を遊技機外へ出力する前の所定のタイミングにて、第二の条件装置情報に基づいた前記遊技情報を副遊技制御部（例えば、副制御基板Ｓ）側へ送信するよう構成されている
ことを特徴とする遊技機であってもよい。
【０２８８】
本態様（１５）に係る回胴式遊技機は、
複数種類の図柄を表示したリール（例えば、左リールＭ５１、中リールＭ５２、右リー

ルＭ５３）を複数有する複数のリール（例えば、リールＭ５０）と、
前記複数のリール（例えば、リールＭ５０）を回転させるときに遊技者が操作するスタートスイッチ（例えば、スタートレバーＤ５０）と、
前記リール（例えば、左リールＭ５１、中リールＭ５２、右リールＭ５３）と対応して設けられ前記リール（例えば、左リールＭ５１、中リールＭ５２、右リールＭ５３）を停止させるときに遊技者が操作する複数のストップスイッチ（例えば、停止ボタンＤ４０）と、
遊技の進行を制御する主遊技制御部（例えば、主制御基板Ｍ）と
を備えた遊技機であって、
主遊技制御部（例えば、主制御基板Ｍ）は、
前記スタートスイッチ（例えば、スタートレバーＤ５０）が操作されたことに基づき役抽選を行う役抽選手段（例えば、ＣＰＵＣ１００が実行するステップ１２５７の処理）
を備え、
前記役抽選により決定された当選役に関する情報を、所定のＲＡＭ領域に記憶するよう構成されており、
前記役抽選により決定された当選役が所定当選役であるときにおいて、第１の操作態様で前記ストップスイッチ（例えば、停止ボタンＤ４０）が操作されたときには第一の図柄組合せが停止表示可能となり、第２の操作態様で前記ストップスイッチ（例えば、停止ボタンＤ４０）が操作されたときには第一の図柄組合せとは異なる第二の図柄組合せが停止表示可能となり、
第一の図柄組合せが停止表示された場合と、第二の図柄組合せが停止表示された場合とでは、遊技者に付される利益が異なるように構成されており、
前記役抽選により決定された当選役が前記所定当選役である場合、前記ストップスイッチ（例えば、停止ボタンＤ４０）の操作態様に関する情報である操作態様データを遊技機外へ出力可能であり、
操作態様データを遊技機外へ出力する場合、所定条件を充足している場合には、第一の操作態様データを出力し、当該所定条件を充足していない場合には、第一の操作態様データとは異なる第二の操作態様データを出力するよう構成されており、
操作態様データは、前記ストップスイッチ（例えば、停止ボタンＤ４０）の種別に関するデータ及び前記リール（例えば、左リールＭ５１、中リールＭ５２、右リールＭ５３）を停止させる際の停止タイミングに関するデータで構成されている
ことを特徴とする遊技機である。
【０２８９】
本態様（１６）に係る回胴式遊技機は、
複数種類の図柄を表示したリール（例えば、左リールＭ５１、中リールＭ５２、右リールＭ５３）を複数有する複数のリール（例えば、リールＭ５０）と、
前記複数のリール（例えば、リールＭ５０）を回転させるときに遊技者が操作するスタートスイッチ（例えば、スタートレバーＤ５０）と、
前記リール（例えば、左リールＭ５１、中リールＭ５２、右リールＭ５３）と対応して設けられ前記リール（例えば、左リールＭ５１、中リールＭ５２、右リールＭ５３）を停止させるときに遊技者が操作する複数のストップスイッチ（例えば、停止ボタンＤ４０）と、
遊技の進行を制御する主遊技制御部（例えば、主制御基板Ｍ）と
を備えた遊技機であって、
主遊技制御部（例えば、主制御基板Ｍ）は、
前記スタートスイッチ（例えば、スタートレバーＤ５０）が操作されたことに基づき役抽選を行う役抽選手段（例えば、ＣＰＵＣ１００が実行するステップ１２５７の処理）
を備え、
前記役抽選により決定された当選役に関する情報を、所定のＲＡＭ領域にて記憶するよう構成されており、

前記役抽選により決定された当選役が所定当選役であるときにおいて、第１の操作順番で前記ストップスイッチ（例えば、停止ボタンＤ４０）が操作されたときには第一の図柄組合せが停止表示可能となり、第２の操作順番で前記ストップスイッチ（例えば、停止ボタンＤ４０）が操作されたときには第二の図柄組合せが停止表示可能となり、

第一の図柄組合せが停止表示された場合と、第二の図柄組合せが停止表示された場合とでは、遊技者に付される利益が異なるよう構成されており、

前記役抽選により決定された当選役が前記所定当選役である場合、前記ストップスイッチ（例えば、停止ボタンＤ４０）の操作態様に関する情報である操作態様データを遊技機外へ出力可能であり、

操作態様データを遊技機外へ出力する場合、所定条件を充足している場合には、第一の操作態様データを出力し、当該所定条件を充足していない場合には、第一の操作態様データとは異なる第二の操作態様データを出力するよう構成されており、

操作態様データは、所定ビット数を単位データとする複数の単位データの集合体として形成され、当該複数の単位データにおける各単位データは、前記ストップスイッチの操作順番に関するデータが含まれる第１データ、又は、前記リールを停止させる際の停止タイミングに関するデータが含まれる第２データの何れかとなるよう構成されている

ことを特徴とする遊技機である。

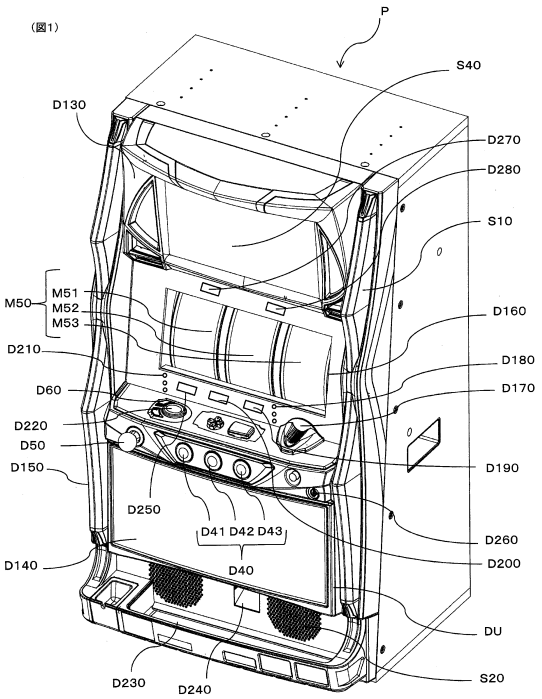
【符号の説明】

【０２９０】

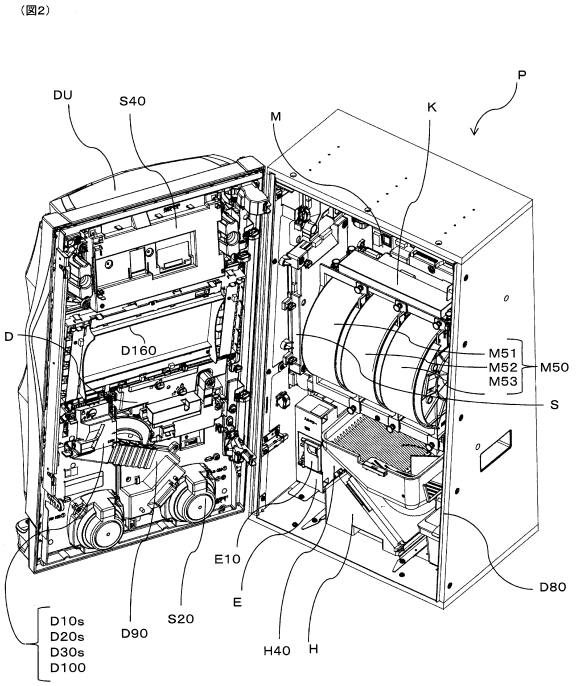
Ｐ　回胴式遊技機、ＤＵ　前扉（ドア）
Ｄ　扉基板、Ｄ１０ｓ　投入受付センサ
Ｄ２０ｓ　第１投入センサ、Ｄ３０ｓ　第２投入センサ
Ｄ４０　停止ボタン、Ｄ４１　左停止ボタン
Ｄ４２　中停止ボタン、Ｄ４３　右停止ボタン
Ｄ５０　スタートレバー、Ｄ６０　精算ボタン
Ｄ７０　表示パネル、Ｄ８０　扉スイッチ
Ｄ９０　コインシュータ、Ｄ１００　ブロッカ
Ｄ１３０　上パネル、Ｄ１４０　下パネル
Ｄ１５０　装飾ランプユニット、Ｄ１６０　リール窓
Ｄ１７０　メダル投入口、Ｄ１８０　操作状態表示灯
Ｄ１９０　払出数表示装置、Ｄ２００　クレジット数表示装置
Ｄ２１０　投入数表示灯、Ｄ２２０　ベットボタン
Ｄ２３０　メダル受け皿、Ｄ２４０　放出口
Ｄ２５０　特別遊技状態表示装置、Ｄ２６０　鍵穴
Ｄ２７０　押し順表示装置、Ｄ２８０　ＡＲＴカウンタ値表示装置
Ｍ　主制御基板、Ｍ１０　設定扉スイッチ
Ｍ２０　設定キースイッチ、Ｍ３０　設定／リセットボタン
Ｃ　主制御チップ、Ｍ５０　リール
Ｍ５１　左リール、Ｍ５２　中リール
Ｍ５３　右リール、Ｍ６０　ＡＲＴカウンタ
Ｍ７０　遊技間隔最小タイマ、Ｍ８０　出力時間タイマ
Ｓ　副制御基板、Ｓ１０　ＬＥＤランプ
Ｓ２０　スピーカ、Ｓ３０　回胴バックライト
Ｓ４０　演出表示装置、ＳＣ　副制御チップ
Ｅ　電源基板、Ｅ１０　電源スイッチ
Ｈ　メダル払出装置、Ｈ１０ｓ　第１払出センサ
Ｈ２０ｓ　第２払出センサ、Ｈ４０　ホッパ
Ｈ５０　ディスク、Ｈ５０ａ　ディスク回転軸
Ｈ６０　遊技メダル出口、Ｈ７０　放出付勢手段
Ｈ８０　ホッパモータ

Ｋ　回胴基板、Ｋ１０　回胴モータ
Ｋ２０　回胴センサ
ＩＮ　中継基板

【図１】

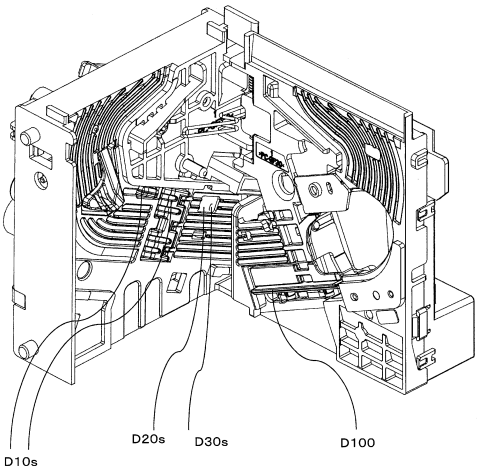


【図２】



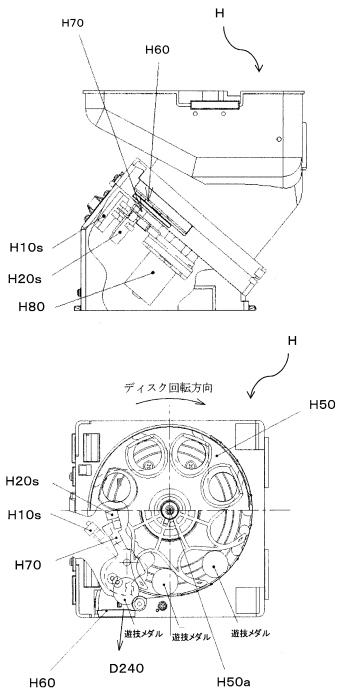
【図３】

（図3）



【図４】

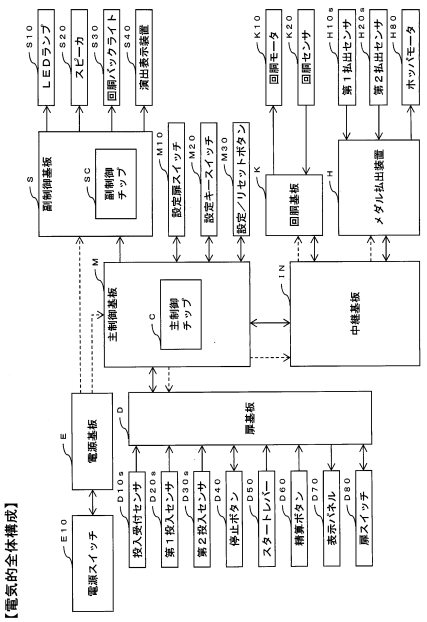
（図4）



【図５】

（図5）

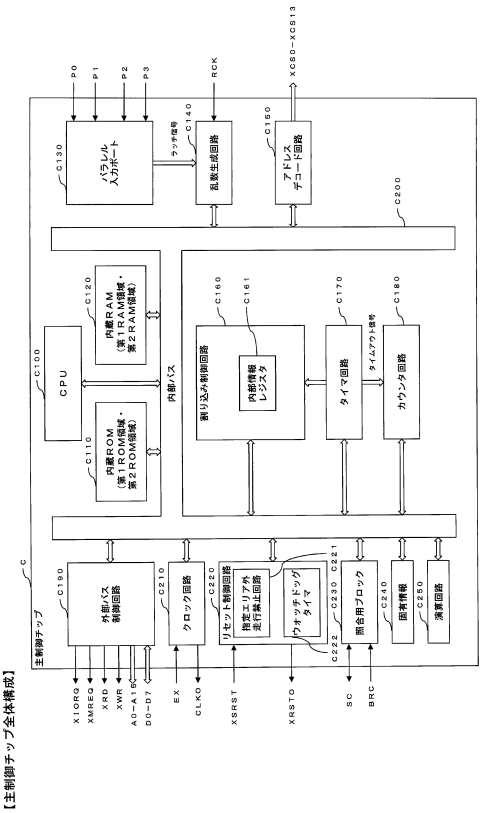
【電気的全体構成】



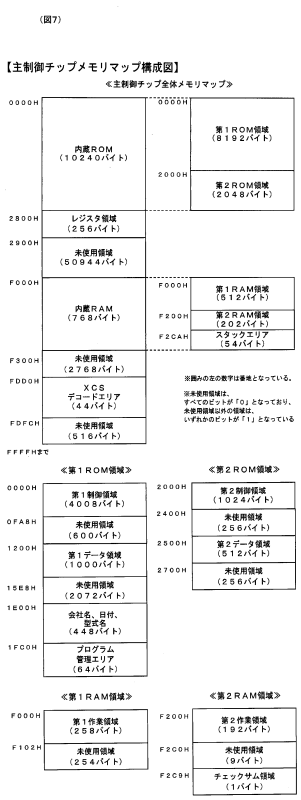
【図６】

（図6）

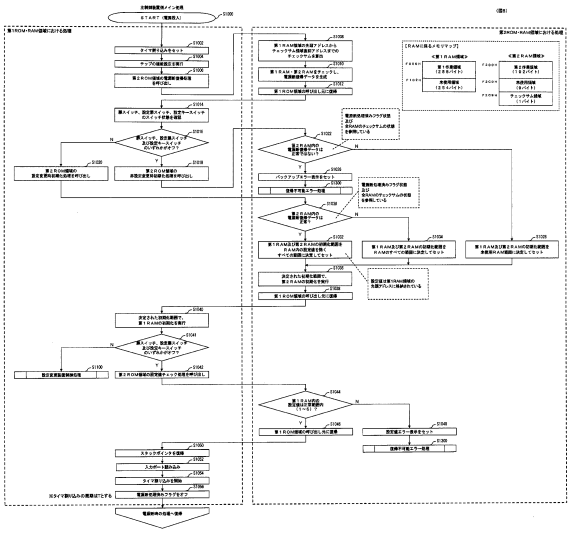
【主制御チップ全体構成】



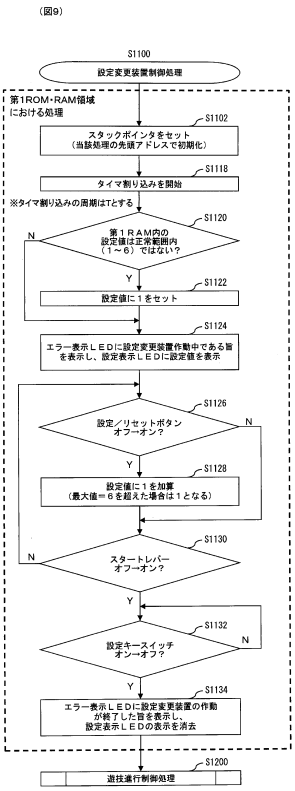
【図７】


(図7)
【主制御チップメモリマップ構成図】
≪主制御チップ全体メモリマップ≫
0000H
内蔵ROM
（10240バイト）
0000H
第１ROM領域
（8192バイト）
2000H
第２ROM領域
（2048バイト）
2800H
レジスタ領域
（256バイト）
2900H
未使用領域
（50944バイト）
F000H
内蔵RAM
（768バイト）
F000H
第１RAM領域
（612バイト）
F200H
第２RAM領域
（202バイト）
F2CAH
スタックエリア
（54バイト）
F300H
未使用領域
（2768バイト）
FDD0H
XCS
デコードエリア
（44バイト）
FDFCH
未使用領域
（516バイト）
FFFFHまで
※囲みの左の数字は番地となっている。
※未使用領域は、
すべてのビットが「0」となっており、
未使用領域以外の領域は、
いずれかのビットが「1」となっている
≪第１ROM領域≫
0000H
第１制御領域
（4008バイト）
0FA8H
未使用領域
（600バイト）
1200H
第１データ領域
（1000バイト）
15E8H
未使用領域
（2072バイト）
1E00H
会社名、日付、
型式名
（448バイト）
1FC0H
プログラム
管理エリア
（64バイト）
≪第２ROM領域≫
2000H
第２制御領域
（1024バイト）
2400H
未使用領域
（256バイト）
2500H
第２データ領域
（512バイト）
2700H
未使用領域
（256バイト）
≪第１RAM領域≫
F000H
第１作業領域
（258バイト）
F102H
未使用領域
（254バイト）
≪第２RAM領域≫
F200H
第２作業領域
（192バイト）
F2C0H
未使用領域
（9バイト）
F2C9H
チェックサム領域
（1バイト）

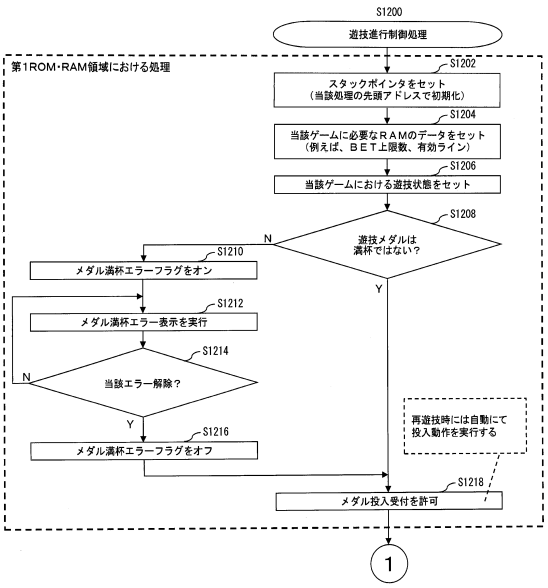
【図８】



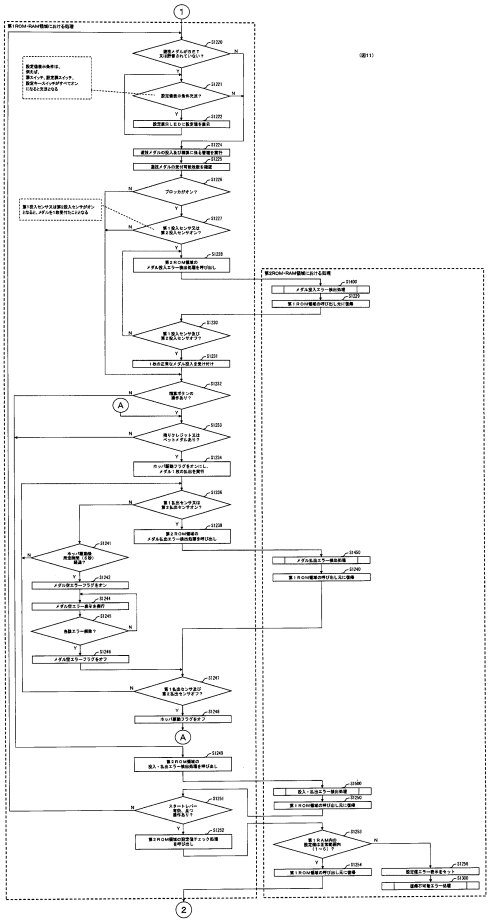
【図９】


(図9)
S1100
設定変更装置制御処理
第1ROM・RAM領域
における処理
S1102
スタックポインタをセット
（当該処理の先頭アドレスで初期化）
S1118
タイマ割り込みを開始
※タイマ割り込みの周期は1とする
S1120
第１RAM内の
設定値は正常範囲内
（1～6）ではない？
N
Y
S1122
設定値に１をセット
S1124
エラー表示ＬＥＤに設定変更装置作動中である旨
を表示し、設定表示ＬＥＤに設定値を表示
S1126
設定／リセットボタン
オフ→オン？
N
Y
S1128
設定値に１を加算
（最大値＝６を超えた場合は１となる）
S1130
スタートレバー
オフ→オン？
N
Y
S1132
設定キースイッチ
オン→オフ？
N
Y
S1134
エラー表示ＬＥＤに設定変更装置の作動
が終了した旨を表示し、
設定表示ＬＥＤの表示を消去
S1200
遊技進行制御処理

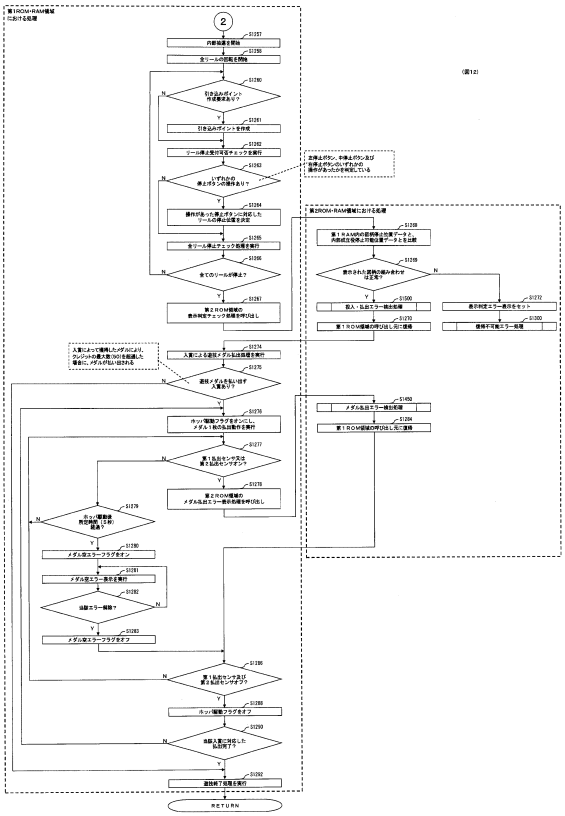
【図１０】


(図10)
S1200
遊技進行制御処理
第1ROM・RAM領域における処理
S1202
スタックポインタをセット
（当該処理の先頭アドレスで初期化）
S1204
当該ゲームに必要なＲＡＭのデータをセット
（例えば、ＢＥＴ上限数、有効ライン）
S1206
当該ゲームにおける遊技状態をセット
S1208
遊技メダルは
満杯ではない？
N
Y
S1210
メダル満杯エラーフラグをオン
S1212
メダル満杯エラー表示を実行
S1214
当該エラー解除？
N
Y
S1216
メダル満杯エラーフラグをオフ
再遊技時には自動にて
投入動作を実行する
S1218
メダル投入受付を許可
1

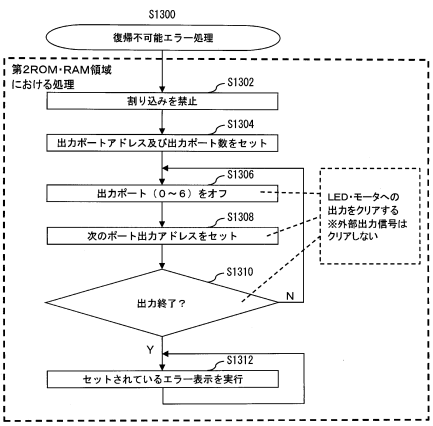
【図１１】



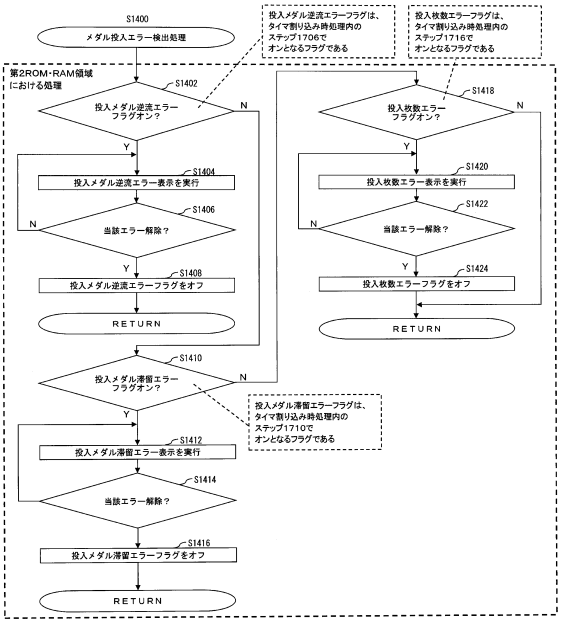
【図１２】



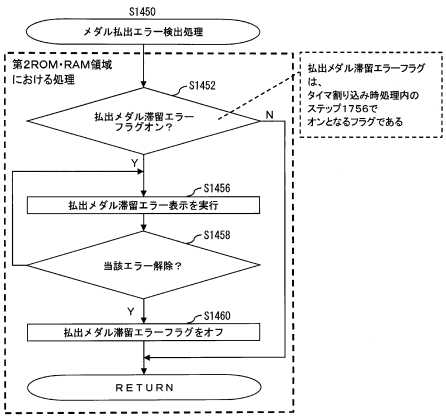
【図１３】



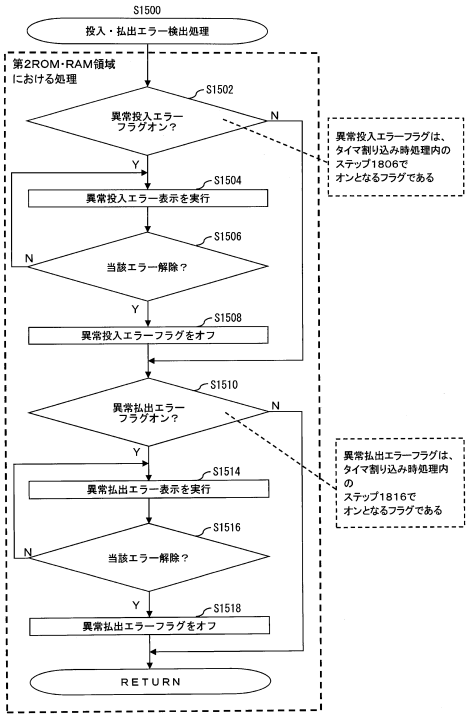
【図１４】



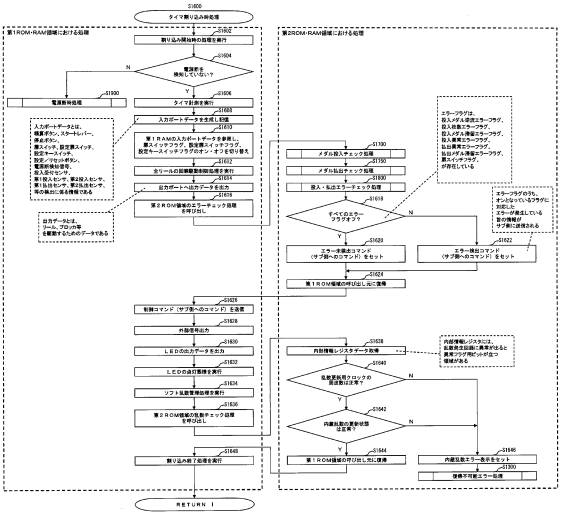
【図１５】



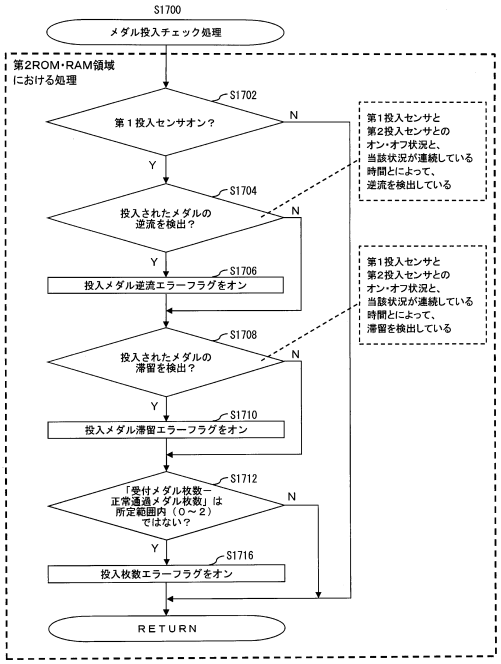
【図１６】



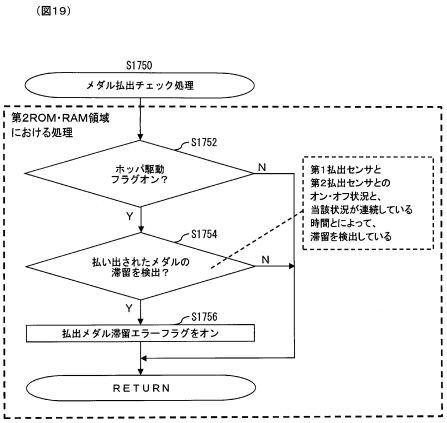
【図１７】



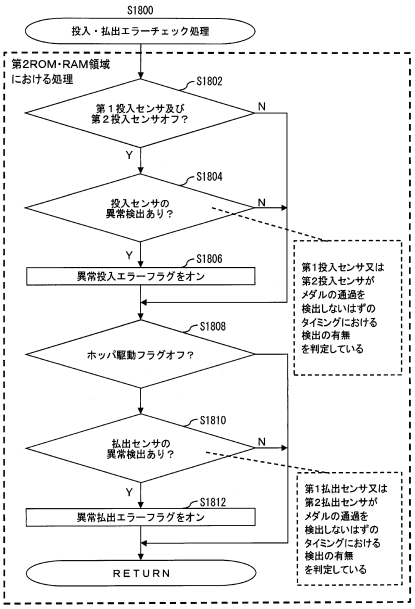
【図１８】



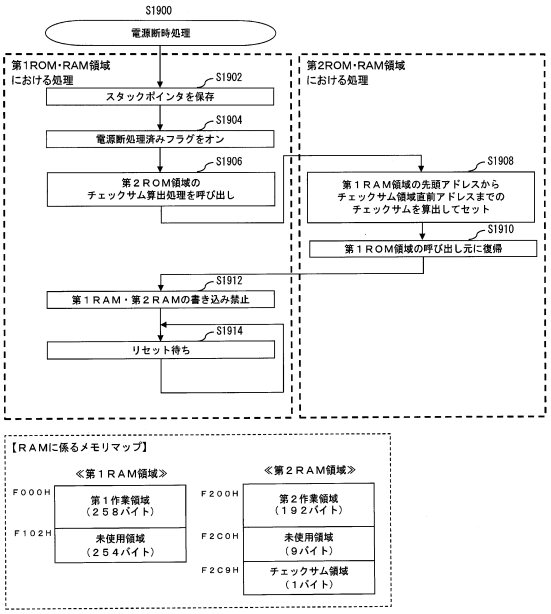
【図１９】



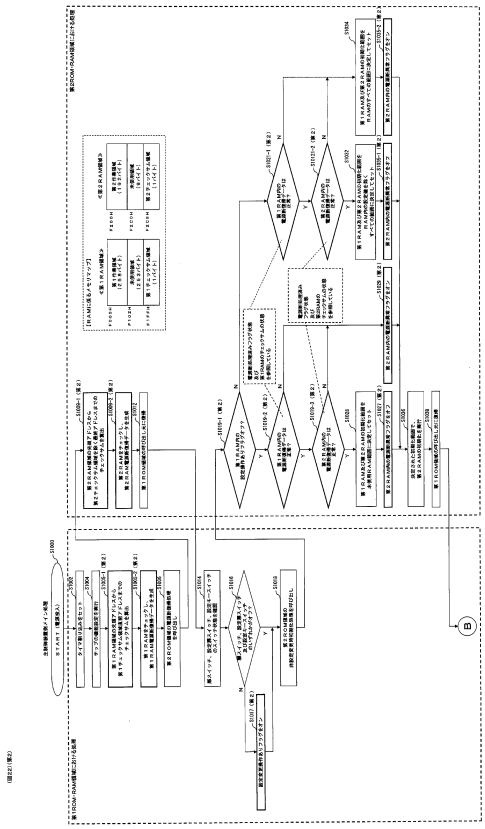
【図２０】



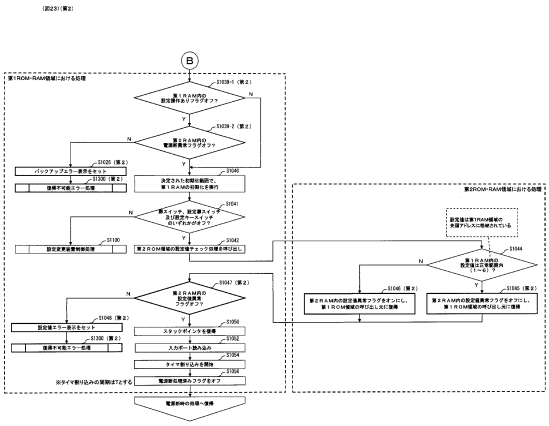
【図２１】



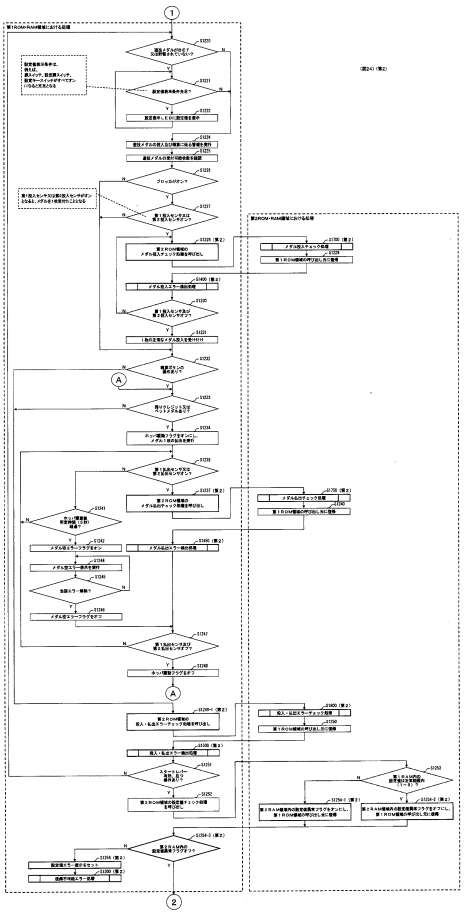
【図２２】



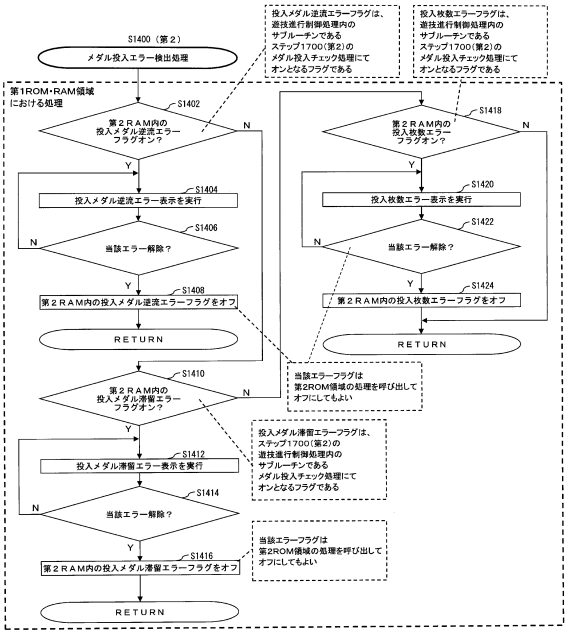
【図２３】



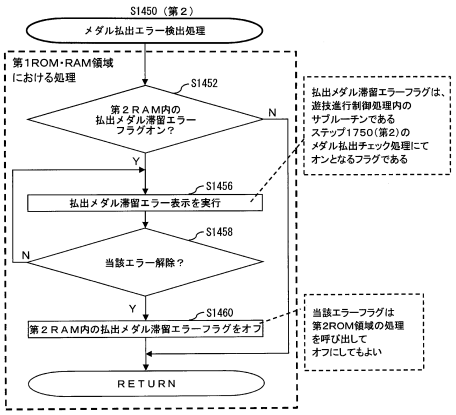
【図２４】



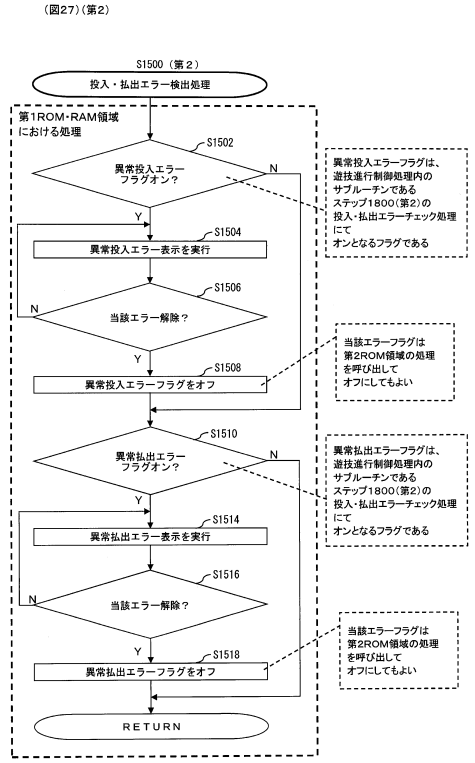
【図２５】



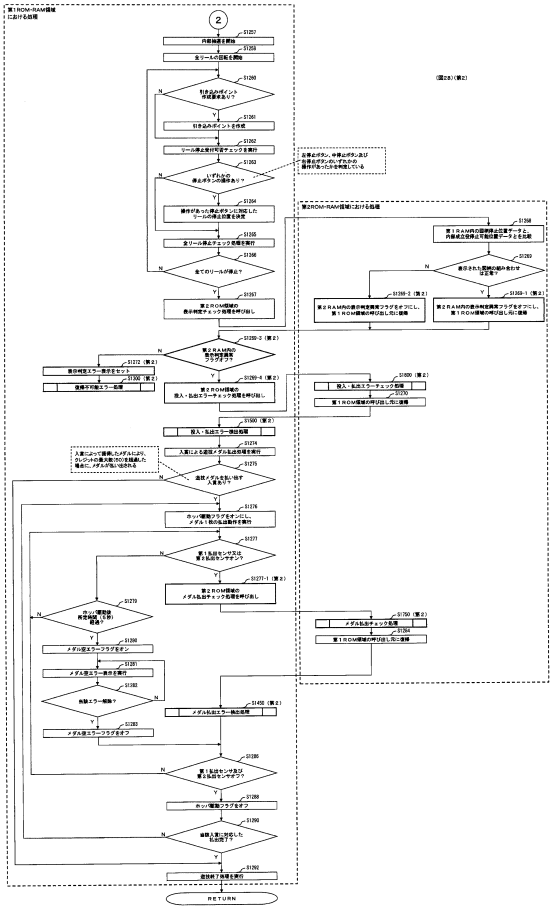
【図２６】



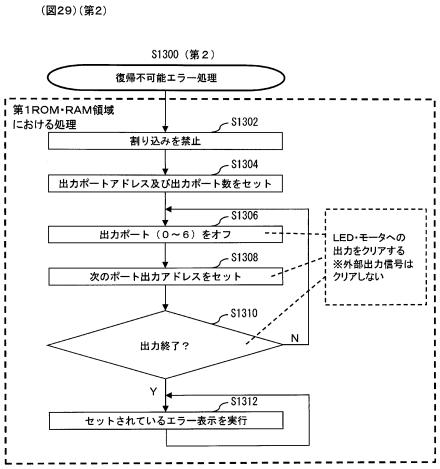
【図２７】



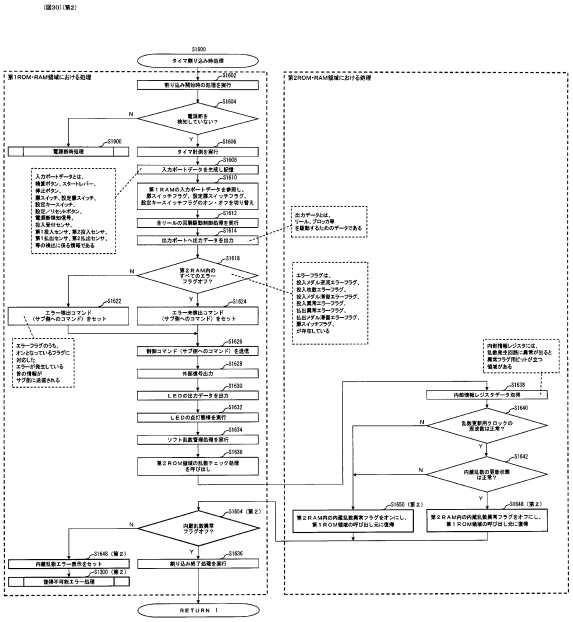
【図２８】



【図２９】

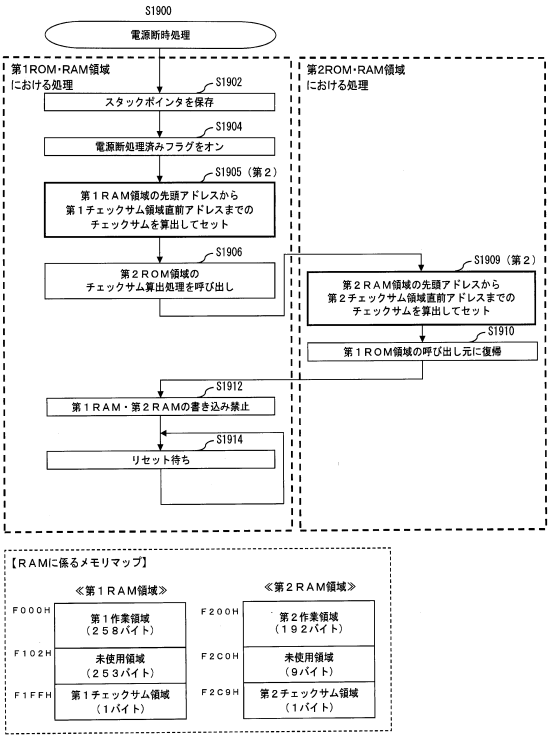


【図３０】



【図３１】

(図31)(第2)



【図３２】

(図32)(第3)

【基本仕様一覧】

(1) 規定数

規定数
３枚

(2) リールの名称及び停止ボタンとの関係

各リール２０コマで構成

メイン左リール	メイン中リール	メイン右リール

停止ボタン	停止リール
左ボタン	左リール
中ボタン	中リール
右ボタン	右リール

(3) 有効ライン

有効ライン１

	左リール	中リール	右リール
上段			
中段	■	■	■
下段			

(4) 最大・最小払出枚数

規定数	最大	最小
３枚	９枚	１枚

(5) ボーナスの図柄の組合せ

	左リール	中リール	右リール	名称
1	羊	羊	羊	１種ＢＢ０１
2	セブン	セブン	セブン	１種ＢＢ０２

(6) ボーナスの終了条件

名称	終了条件
１種ＢＢ０１	４５０枚を超える払い出しで終了
１種ＢＢ０２	３００枚を超える払い出しで終了

(7)優先入賞順

再遊技→小役(ベル、スイカ)→ボーナス

【図３３】

(図33)(第3)

【リール配列一覧】

	左リール	中リール	右リール
0	再 / リプレイB	チェリー	R / リプレイA
1	スイカ	R / リプレイA	スイカ
2	羊	羊	羊
3	ベル	スイカ	再 / リプレイB
4	♡ / プラムB	ベル	ベル
5	再 / リプレイB	チェリー	R / リプレイA
6	スイカ	R / リプレイA	スイカ
7	R / リプレイA	♡ / プラムB	セブン
8	ベル	スイカ	再 / リプレイB
9	スイカ	ベル	ベル
10	チェリー	チェリー	R / リプレイA
11	◆ / プラムA	R / リプレイA	スイカ
12	R / リプレイA	チェリー	♡ / プラムB
13	ベル	◆ / プラムA	再 / リプレイB
14	スイカ	ベル	ベル
15	チェリー	チェリー	R / リプレイA
16	セブン	R / リプレイA	スイカ
17	R / リプレイA	チェリー	◆ / プラムA
18	ベル	セブン	再 / リプレイB
19	スイカ	ベル	ベル

	図柄名称
1	セブン
2	羊
3	♡ / プラムB
4	ベル
5	R / リプレイA
6	再 / リプレイB
7	スイカ
8	チェリー
9	◆ / プラムA

【図３４】

(図34)(第3)

【小役出現率一覧】

≪ボーナス後状態≫

	中押し停止ベル	左押し停止ベル
左押し停止ベル	120/1024	120/1024
中押し停止ベル	120/1024	120/1024
再遊技01、02	145/1024	145/1024
再遊技03、04	0/1024	0/1024
再遊技05	0/1024	0/1024
再遊技06	0/1024	0/1024
再遊技09、10、11	10/1024	10/1024
スイカ	13/1024	13/1024
ハズレ	498/1024	498/1024

≪通常遊技状態≫

	中押し停止ベル	左押し停止ベル
左押し停止ベル	120/1024	120/1024
中押し停止ベル	120/1024	120/1024
再遊技01、02	145/1024	145/1024
再遊技03、04	30/1024	30/1024
再遊技05	30/1024	30/1024
再遊技06	0/1024	0/1024
再遊技09、10、11	10/1024	10/1024
スイカ	13/1024	13/1024
ハズレ	498/1024	498/1024

≪ART準備状態≫

	中押し停止ベル	左押し停止ベル
左押し停止ベル	120/1024	120/1024
中押し停止ベル	120/1024	120/1024
再遊技01、02	481/1024	481/1024
再遊技03、04	120/1024	120/1024
再遊技05	0/1024	0/1024
再遊技06	0/1024	0/1024
再遊技09、10、11	10/1024	10/1024
スイカ	13/1024	13/1024
ハズレ	30/1024	30/1024

≪ART状態≫

	中押し停止ベル	左押し停止ベル
左押し停止ベル	120/1024	120/1024
中押し停止ベル	120/1024	120/1024
再遊技01、02	481/1024	481/1024
再遊技03、04	130/1024	130/1024
再遊技05	0/1024	0/1024
再遊技06	0/1024	0/1024
再遊技09、10、11	10/1024	10/1024
スイカ	13/1024	13/1024
ハズレ	30/1024	30/1024

※ボーナスは小役と重複しており、スイカ等の一部に含まれている。

【図３５】

(図35)(第3)
【図柄組み合わせ一覧1】

	左リール	中リール	右リール	条件装置	払い出し枚数等		左リール	中リール	右リール	条件装置	払い出し枚数等
1	羊	羊	羊	１種ＢＢ０１	１種ＢＢ	19	ベル	リプレイA	アプリコットB	再遊技０５（昇格再遊技）	再遊技
2	ゼリー	ゼリー	ゼリー	１種ＢＢ０２	１種ＢＢ	20	ベル	リプレイA	羊	再遊技０５（昇格再遊技）	再遊技
3	リプレイA	リプレイA	リプレイA	再遊技０１	再遊技	21	ベル	リプレイA	ゼリー	再遊技０５（昇格再遊技）	再遊技
4	リプレイB	リプレイA	リプレイA	再遊技０１	再遊技	22	ベル	リプレイA	アプリコットA	再遊技０５（昇格再遊技）	再遊技
5	ベル	アプリコットB	ベル	再遊技０２	再遊技	23	スイカ	リプレイA	アプリコットB	再遊技０５（昇格再遊技）	再遊技
6	ベル	羊	ベル	再遊技０２	再遊技	24	スイカ	リプレイA	羊	再遊技０５（昇格再遊技）	再遊技
7	ベル	チェリー	ベル	再遊技０２	再遊技	25	スイカ	リプレイA	ゼリー	再遊技０５（昇格再遊技）	再遊技
8	スイカ	アプリコットB	ベル	再遊技０２	再遊技	26	スイカ	リプレイA	アプリコットA	再遊技０５（昇格再遊技）	再遊技
9	スイカ	羊	ベル	再遊技０２	再遊技	27	ベル	リプレイA	ベル	再遊技０６（昇格再遊技）	再遊技
10	スイカ	チェリー	ベル	再遊技０２	再遊技	28	スイカ	リプレイA	ベル	再遊技０６（昇格再遊技）	再遊技
11	リプレイB	リプレイB	リプレイB	再遊技０３（転落再遊技）	再遊技	29	羊	リプレイA	スイカ	再遊技０９（チェリー再遊技）	再遊技
12	リプレイB	リプレイB	リプレイB	再遊技０３（転落再遊技）	再遊技	30	リプレイA	リプレイA	スイカ	再遊技０９（チェリー再遊技）	再遊技
13	ベル	アプリコットB	スイカ	再遊技０４（転落再遊技）	再遊技	31	リプレイB	リプレイA	スイカ	再遊技０９（チェリー再遊技）	再遊技
14	ベル	羊	スイカ	再遊技０４（転落再遊技）	再遊技	32	チェリー	リプレイA	スイカ	再遊技０９（チェリー再遊技）	再遊技
15	ベル	チェリー	スイカ	再遊技０４（転落再遊技）	再遊技	33	ベル	ベル	スイカ	再遊技０９（チェリー再遊技）	再遊技
16	スイカ	アプリコットB	スイカ	再遊技０４（転落再遊技）	再遊技	34	スイカ	ベル	スイカ	再遊技１０（チェリー再遊技）	再遊技
17	スイカ	羊	スイカ	再遊技０４（転落再遊技）	再遊技	35	ベル	リプレイA	リプレイB	再遊技１１（チェリー再遊技）	再遊技
18	スイカ	チェリー	スイカ	再遊技０４（転落再遊技）	再遊技	36	スイカ	リプレイA	リプレイB	再遊技１１（チェリー再遊技）	再遊技

【図３６】

(図36)(第3)
【図柄組み合わせ一覧2】

	左リール	中リール	右リール	条件装置	払い出し枚数等		左リール	中リール	右リール	条件装置	払い出し枚数等
37	羊	ゼリー	リプレイB	入賞０１（ベル）	9	65	リプレイA	ベル	ゼリー	入賞０６（ベル）	1
38	羊	スイカ	リプレイB	入賞０１（ベル）	9	66	リプレイA	ベル	アプリコットA	入賞０６（ベル）	1
39	羊	スイカ	リプレイB	入賞０１（ベル）	9	67	スイカ	アプリコットA	アプリコットA	入賞０７（ベル）	1
40	羊	アプリコットA	リプレイB	入賞０１（ベル）	9	68	ベル	ゼリー	ゼリー	入賞０８（ベル）	1
41	リプレイA	ゼリー	リプレイB	入賞０１（ベル）	9	69	スイカ	スイカ	スイカ	入賞２７（スイカ）	8
42	リプレイA	スイカ	リプレイB	入賞０１（ベル）	9	70	スイカ	スイカ	スイカ	入賞２７（スイカ）	8
43	リプレイA	スイカ	リプレイB	入賞０１（ベル）	9	71	スイカ	スイカ	スイカ	入賞２７（スイカ）	8
44	リプレイA	アプリコットA	リプレイB	入賞０１（ベル）	9	72	スイカ	スイカ	スイカ	入賞２７（スイカ）	8
45	ベル	ベル	ベル	入賞０２（ベル）	9	73	ベル	スイカ	アプリコットB	入賞２８（スイカ）	8
46	アプリコットB	チェリー	リプレイA	入賞０３（ベル）	9	74	ベル	スイカ	羊	入賞２８（スイカ）	8
47	スイカ	チェリー	リプレイA	入賞０３（ベル）	9	75	ベル	スイカ	ゼリー	入賞２８（スイカ）	8
48	羊	ベル	リプレイA	入賞０４（ベル）	1	76	ベル	スイカ	アプリコットA	入賞２８（スイカ）	8
49	リプレイA	ベル	リプレイA	入賞０４（ベル）	1	77	ベル	スイカ	アプリコットB	入賞２８（スイカ）	8
50	チェリー	ベル	リプレイA	入賞０４（ベル）	1	78	ベル	スイカ	羊	入賞２８（スイカ）	8
51	羊	ゼリー	リプレイA	入賞０５（ベル）	1	79	ベル	スイカ	ゼリー	入賞２８（スイカ）	8
52	羊	スイカ	リプレイA	入賞０５（ベル）	1	80	ベル	スイカ	アプリコットA	入賞２８（スイカ）	8
53	羊	スイカ	リプレイA	入賞０５（ベル）	1	81	リプレイB	スイカ	アプリコットB	入賞２８（スイカ）	8
54	羊	アプリコットA	リプレイA	入賞０５（ベル）	1	82	リプレイB	スイカ	羊	入賞２８（スイカ）	8
55	リプレイA	ゼリー	リプレイA	入賞０５（ベル）	1	83	リプレイB	スイカ	ゼリー	入賞２８（スイカ）	8
56	リプレイA	スイカ	リプレイA	入賞０５（ベル）	1	84	リプレイB	スイカ	アプリコットA	入賞２８（スイカ）	8
57	リプレイA	スイカ	リプレイA	入賞０５（ベル）	1	85	リプレイB	スイカ	アプリコットB	入賞２８（スイカ）	8
58	リプレイA	アプリコットA	リプレイA	入賞０５（ベル）	1	86	リプレイB	スイカ	羊	入賞２８（スイカ）	8
59	羊	ベル	アプリコットB	入賞０６（ベル）	1	87	リプレイB	スイカ	ゼリー	入賞２８（スイカ）	8
60	羊	ベル	羊	入賞０６（ベル）	1	88	リプレイB	スイカ	アプリコットA	入賞２８（スイカ）	8
61	羊	ベル	ゼリー	入賞０６（ベル）	1	89	ベル	アプリコットB	リプレイA	入賞２９（スイカ）	8
62	羊	ベル	アプリコットA	入賞０６（ベル）	1	90	ベル	羊	リプレイA	入賞２９（スイカ）	8
63	リプレイA	ベル	アプリコットB	入賞０６（ベル）	1	91	リプレイB	アプリコットB	リプレイA	入賞２９（スイカ）	8
64	リプレイA	ベル	羊	入賞０６（ベル）	1	92	リプレイB	羊	リプレイA	入賞２９（スイカ）	8

【図３７】

(図37)(第3)
【条件装置一覧1】
持越し可能な条件装置(規定数 3枚)

番号	正式名称	条件装置	3枚	図柄組み合せ（左、中、右リールの中段に揃う図柄）
0	ハズレ	ハズレ	-	
1	BB01	BB01	-	
2	BB02	BB02	-	

持越し不可能な条件装置(規定数 3枚)

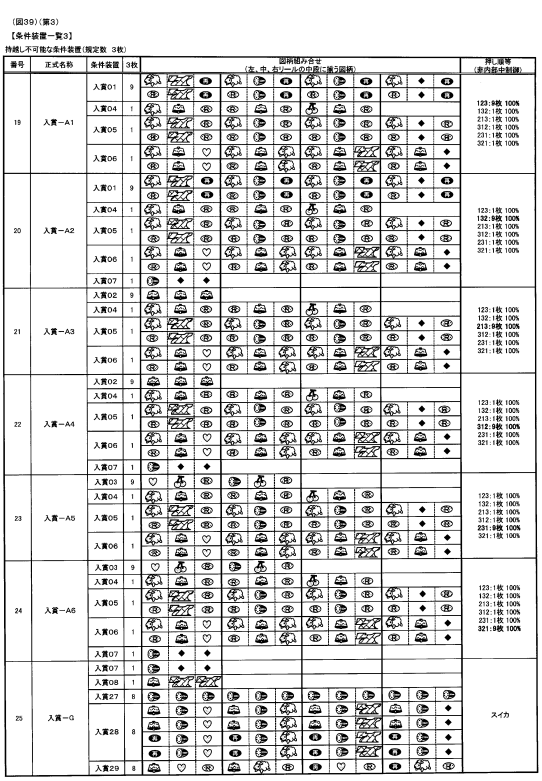
番号	正式名称	条件装置	3枚	図柄組み合せ（左、中、右リールの中段に揃う図柄）	押し順等（枠内順中制御）
0	ハズレ	ハズレ	-		
1	再遊技−A	再遊技01	RP		通常再遊技
		再遊技02	RP		
2	再遊技−B1	再遊技01	RP		123:再遊技05 132:再遊技02 *1*:再遊技02 **1:再遊技01
		再遊技02	RP		
		再遊技05	RP		
3	再遊技−B2	再遊技01	RP		123:再遊技02 132:再遊技06 *1*:再遊技02 **1:再遊技01
		再遊技02	RP		
		再遊技05	RP		
4	再遊技−B3	再遊技01	RP		1**:再遊技01 213:再遊技05 312:再遊技02 *#1:再遊技01
		再遊技02	RP		
		再遊技05	RP		
5	再遊技−B4	再遊技01	RP		1**:再遊技01 213:再遊技02 312:再遊技05 *#1:再遊技01
		再遊技02	RP		
		再遊技05	RP		
6	再遊技−B5	再遊技01	RP		1**:再遊技01 *1*:再遊技02 **#1:再遊技05
		再遊技02	RP		
		再遊技05	RP		

【図３８】

(図38)(第3)
【条件装置一覧2】
持越し不可能な条件装置(規定数 3枚)

番号	正式名称	条件装置	3枚	図柄組み合せ（左、中、右リールの中段に揃う図柄）	押し順等（表内前半制御）
7	再遊技−C1	再遊技03	RP		123:再遊技05 132:再遊技04 *1*:再遊技04 **1:再遊技03
		再遊技04	RP		
		再遊技06	RP		
8	再遊技−C2	再遊技03	RP		123:再遊技04 132:再遊技05 *1*:再遊技04 **1:再遊技03
		再遊技04	RP		
		再遊技06	RP		
9	再遊技−C3	再遊技03	RP		1**:再遊技03 213:再遊技05 312:再遊技03 *#1:再遊技03
		再遊技05	RP		
		再遊技06	RP		
10	再遊技−C4	再遊技03	RP		1**:再遊技03 213:再遊技03 312:再遊技05 *#1:再遊技03
		再遊技05	RP		
		再遊技06	RP		
11	再遊技−C5	再遊技03	RP		1**:再遊技03 *1*:再遊技04 **1:再遊技05
		再遊技04	RP		
		再遊技06	RP		
12	再遊技−D1	再遊技01	RP		1**:再遊技01 *1*:再遊技04 **1:再遊技03
		再遊技03	RP		
		再遊技04	RP		
13	再遊技−D2	再遊技02	RP		1**:再遊技03 *1*:再遊技02 **1:再遊技03
		再遊技03	RP		
		再遊技01	RP		
14	再遊技−D3	再遊技03	RP		1**:再遊技03 *1*:再遊技04 **1:再遊技01
		再遊技04	RP		
		再遊技01	RP		
16	再遊技−I1	再遊技02	RP		(チェリー再遊技) 1**:再遊技09 *1*:再遊技02 **1:再遊技01
		再遊技09	RP		
		再遊技01	RP		
17	再遊技−I2	再遊技02	RP		(チェリー再遊技) 1**:再遊技01 *1*:再遊技10 **1:再遊技02
		再遊技10	RP		
		再遊技01	RP		
18	再遊技−I3	再遊技02	RP		(チェリー再遊技) 1**:再遊技01 *1*:再遊技02 **1:再遊技11
		再遊技11	RP		

【図３９】



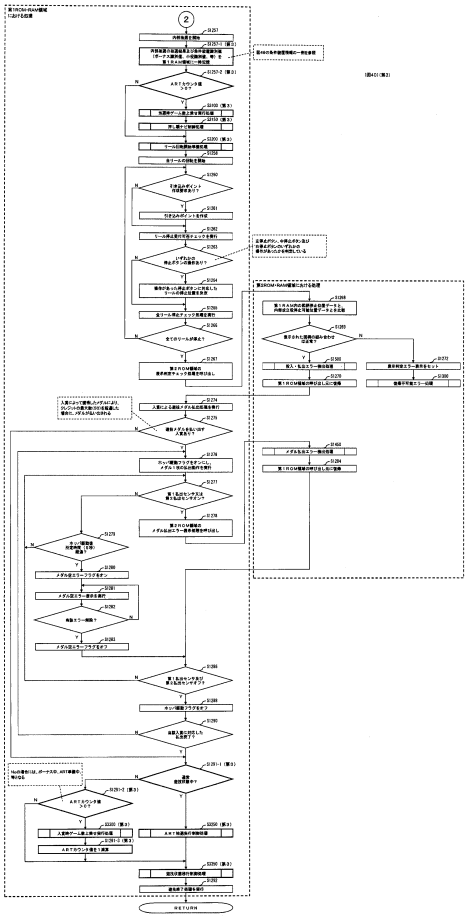
(図39)(第3)

【条件装置一覧3】

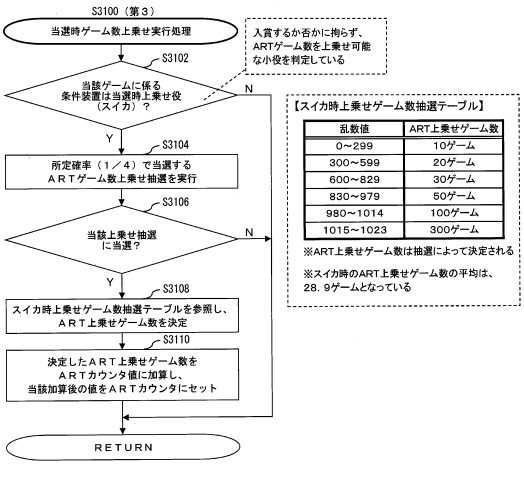
持越し不可能な条件装置(規定数 3枚)

番号	正式名称	条件装置	3枚	図柄組み合せ (左、中、右ライン上の中段に揃う図柄)	押し順等 (表内右ほど制限)
19	入賞ーA1	入賞01	9		123:8枚 100% 132:1枚 100% 213:1枚 100% 312:1枚 100% 231:1枚 100% 321:1枚 100%
		入賞04	1		
		入賞05	1		
		入賞06	1		
20	入賞ーA2	入賞01	9		123:1枚 100% 132:8枚 100% 213:1枚 100% 312:1枚 100% 231:1枚 100% 321:1枚 100%
		入賞04	1		
		入賞05	1		
		入賞06	1		
		入賞07	1		
21	入賞ーA3	入賞02	9		123:1枚 100% 132:1枚 100% 213:8枚 100% 312:1枚 100% 231:1枚 100% 321:1枚 100%
		入賞04	1		
		入賞05	1		
		入賞06	1		
22	入賞ーA4	入賞02	9		123:1枚 100% 132:1枚 100% 213:1枚 100% 312:9枚 100% 231:1枚 100% 321:1枚 100%
		入賞04	1		
		入賞05	1		
		入賞06	1		
		入賞07	1		
23	入賞ーA5	入賞03	9		123:1枚 100% 132:1枚 100% 213:1枚 100% 312:1枚 100% 231:8枚 100% 321:1枚 100%
		入賞04	1		
		入賞05	1		
		入賞06	1		
24	入賞ーA6	入賞03	9		123:1枚 100% 132:1枚 100% 213:1枚 100% 312:1枚 100% 231:1枚 100% 321:8枚 100%
		入賞04	1		
		入賞05	1		
		入賞06	1		
		入賞07	1		
25	入賞ーG	入賞07	1		スイカ
		入賞08	1		
		入賞27	8		
		入賞28	8		
		入賞29	8		

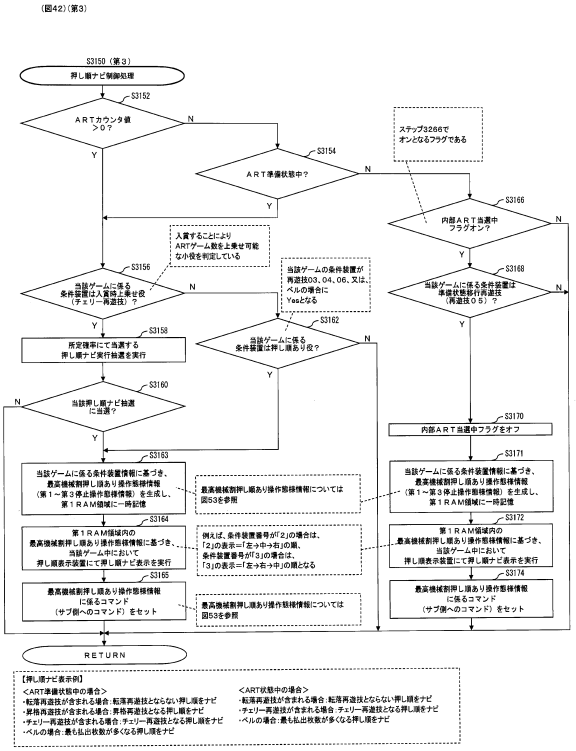
【図４０】



【図４１】

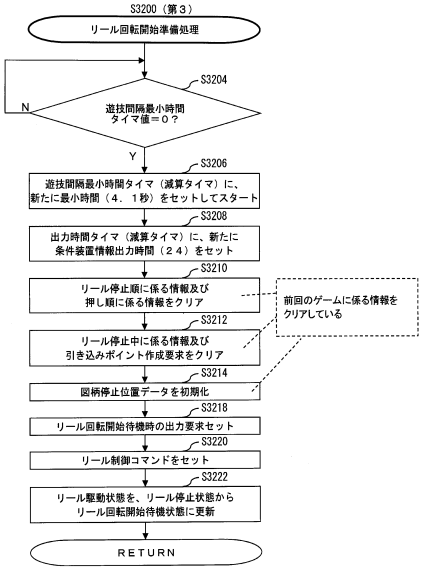


【図４２】



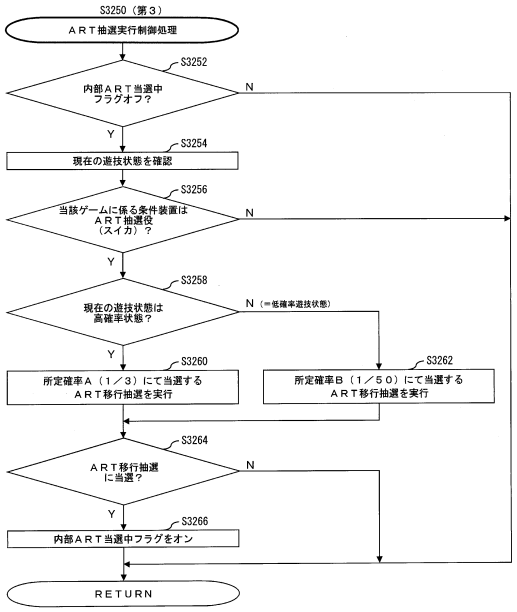
【図４３】

(図43)(第3)



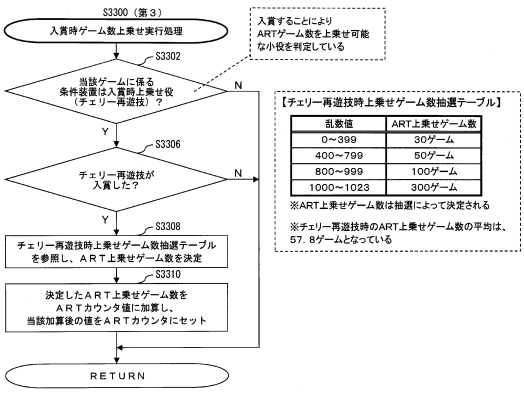
【図４４】

(図44)(第3)



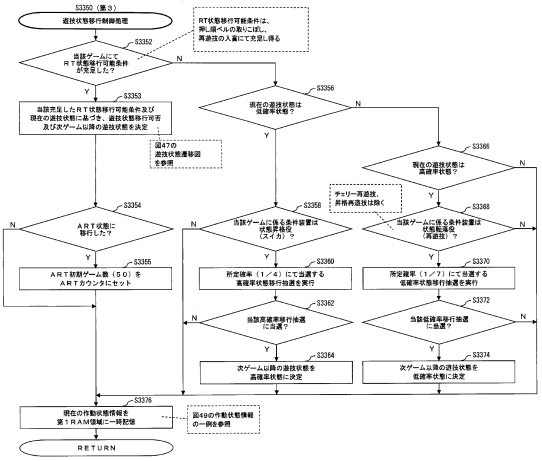
【図４５】

(図45)(第3)

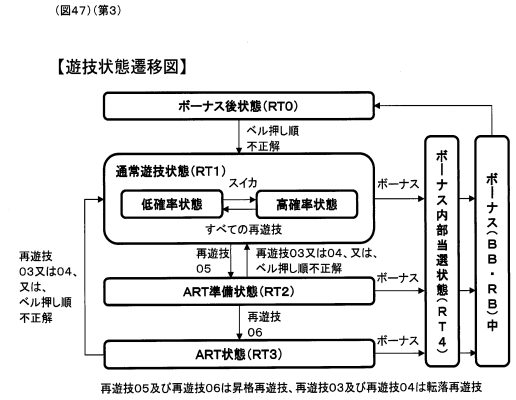


【図４６】

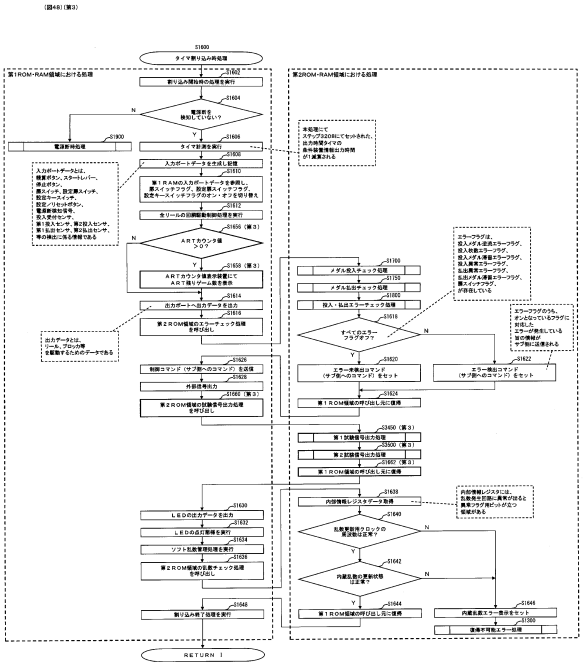
(図46)(第3)



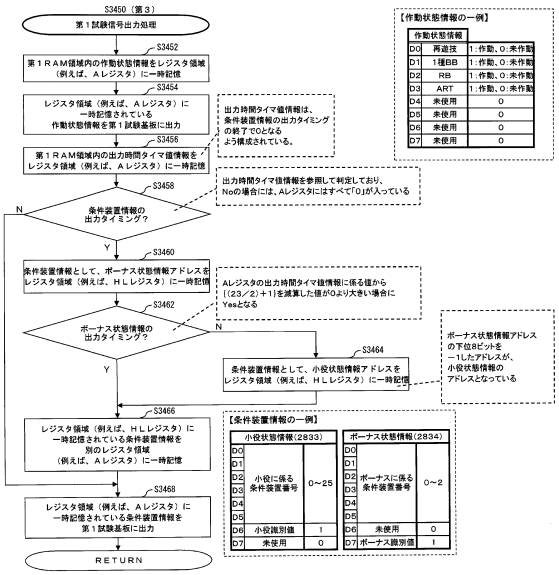
【図４７】



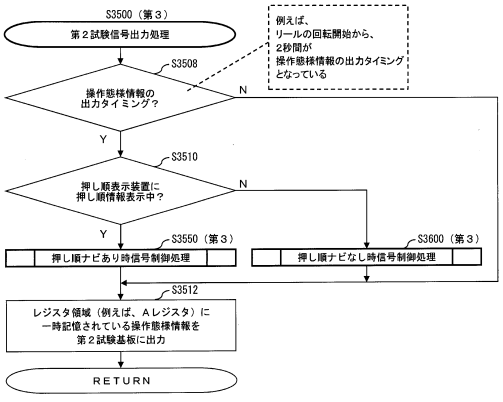
【図４８】



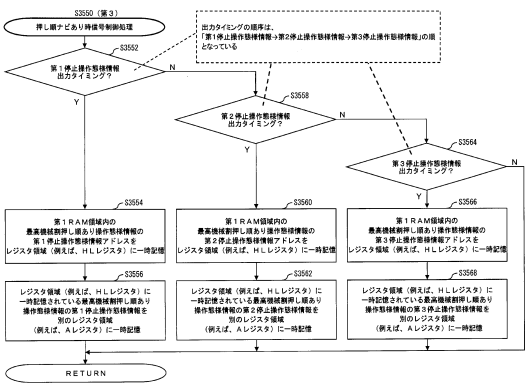
【図４９】



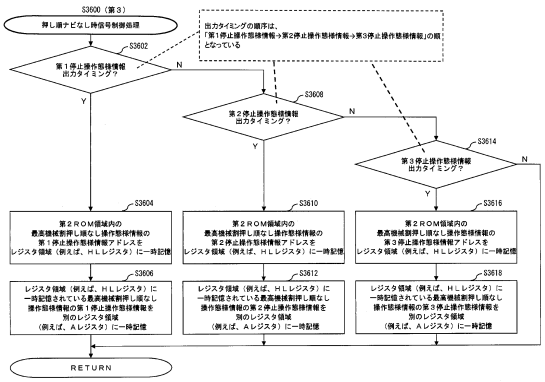
【図５０】



【図５１】



【図５２】



【図５３】

(図53)(第3)

【操作態様情報一覧】

※例えば、「左18番」とは、
≪最高機械割押し順あり≫ 左リールの18番が下段タイミングにて
※ステップ3550参照　　左停止ボタンを操作するという意味である

条件装置	第1停止	第2停止	第3停止
押し順あり	押し順通りの順にてフリー打ち		

≪最高機械割押し順なし≫
※ステップ3600参照
（ボーナス非成立時）

条件装置	第1停止	第2停止	第3停止
スイカ	左19番	中5番	右3番
その他	左19番	中フリー	右フリー

（ボーナス成立時）

条件装置	第1停止	第2停止	第3停止
羊	左4番	中4番	右4番
セブン	左18番	中0番	右9番

※押し順はすべて「左→中→右」の順

【操作態様情報詳細】

≪上位3ビット：停止リール≫
（例）左：「001」
　　中：「010」
　　右：「011」

≪下位5ビット：停止ボタン操作位置≫
（例）18番下段：「10010」
　　フリー打ち：「11111」

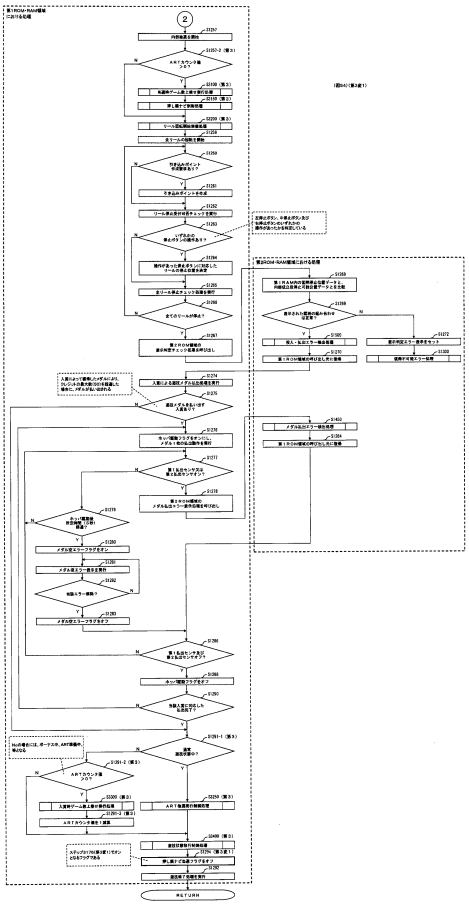
【操作態様情報出力例】
（1）「左→右→中」の押し順ベルをそろえる場合（すべてフリー打ち）
第1停止用信号：「00111111」→第2停止用信号：「01111111」
→第3停止用信号：「01011111」

（2）左第1停止のチェリー再遊技をそろえる場合（すべてフリー打ち）
第1停止用信号：「00111111」→第2停止用信号：「01011111」→第3停止用信号：「01111111」
※第2停止はどちらでもよいので、
優先度の高い順に「左→中→右」として停止リールを決定する

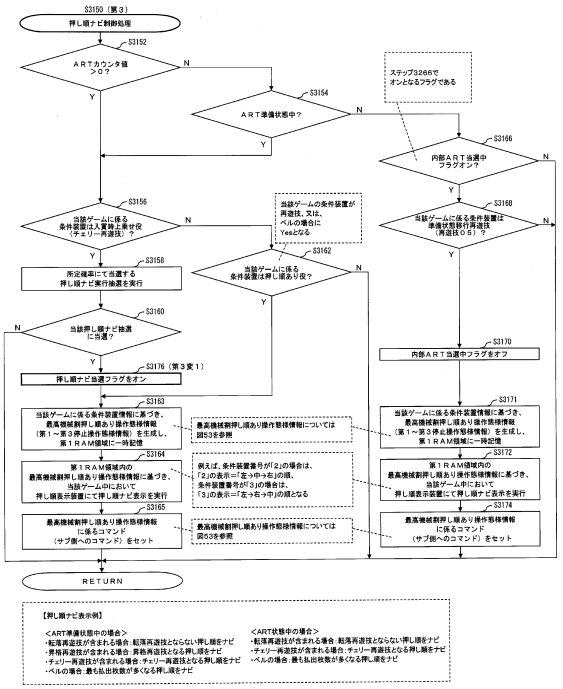
≪リール配列≫

	左リール	中リール	右リール
0	7	チェリー	リプレイA
1	3	リプレイA	3
2	羊	羊	羊
3	ベル	3	リプレイB
4	♡	ベル	ベル
5	7	チェリー	リプレイA
6	3	リプレイA	3
7	リプレイA	♡	セブン
8	ベル	3	リプレイB
9	3	ベル	ベル
10	チェリー	チェリー	リプレイA
11	◆	リプレイA	3
12	リプレイA	チェリー	♡
13	ベル	◆	7
14	3	ベル	ベル
15	チェリー	チェリー	リプレイA
16	セブン	リプレイA	3
17	リプレイA	チェリー	◆
18	7	セブン	リプレイB
19	3	ベル	ベル

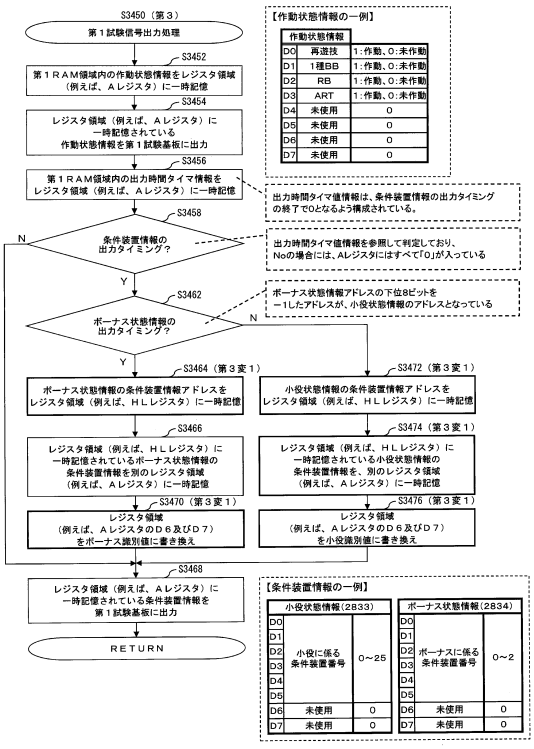
【図５４】



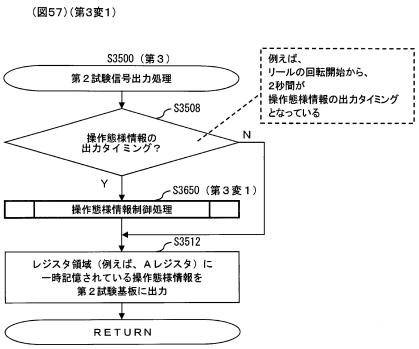
【図５５】



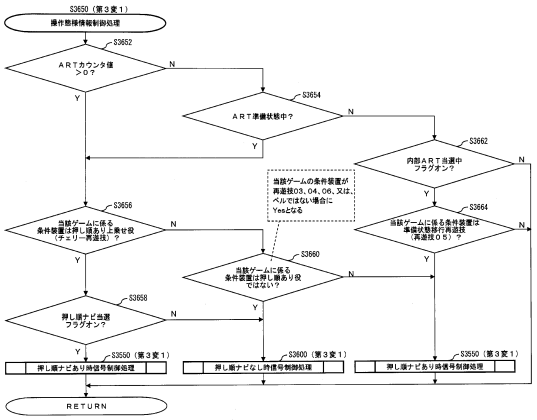
【図５６】



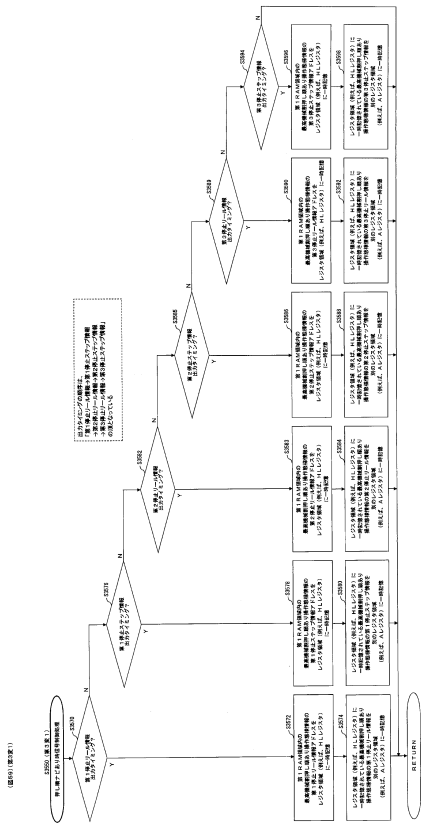
【図５７】



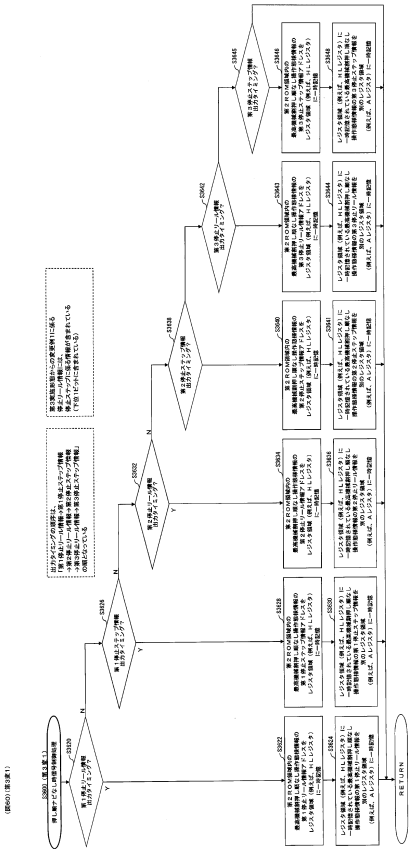
【図５８】



【図５９】



【図６０】



【図６１】

（図61）（第3変1）

【操作態様情報一覧】

≪最高機械割押し順あり≫
※ステップ3550参照

条件装置	第1停止	第2停止	第3停止
押し順あり	押し順通りの順にてフリー打ち		

※例えば、「左18番」とは、
左リールの18番が下段タイミングにて
左停止ボタンを操作するという意味である

≪最高機械割押し順なし≫
※ステップ3600参照
（ボーナス非成立時）

条件装置	第1停止	第2停止	第3停止
スイカ	左19番	中5番	右3番
その他	左19番	中フリー	右フリー

（ボーナス成立時）

条件装置	第1停止	第2停止	第3停止
羊	左4番	中4番	右4番
セブン	左18番	中0番	右9番

※押し順はすべて「左→中→右」の順

【操作態様情報詳細】

≪停止リール情報≫
（例）左：「001」
中：「010」
右：「011」

≪停止ステップ情報≫
（例）65ステップ下段：「001000001」
フリー打ち：「111111111」

【操作態様情報出力例】
（1）「右→左→中」の押し順ベルの場合

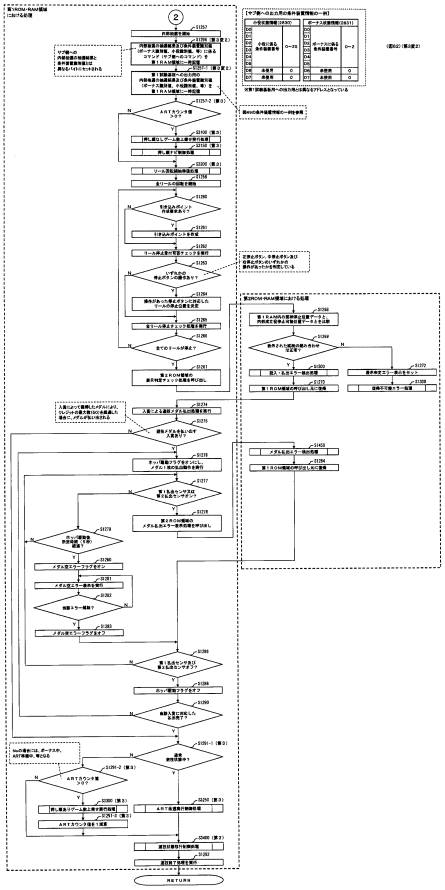
<ナビあり>
第1停止リール情報：「01100001」→第1停止ステップ情報：「111111111」
→第2停止リール情報「00100001」→第2停止ステップ「111111111」
→第3停止リール情報「01000001」→第3停止ステップ「111111111」

<ナビなし>
第1停止リール情報：「00100001」→第1停止ステップ情報：「111111111」
→第2停止リール情報「01000001」→第2停止ステップ「111111111」
→第3停止リール情報「01100001」→第3停止ステップ「111111111」

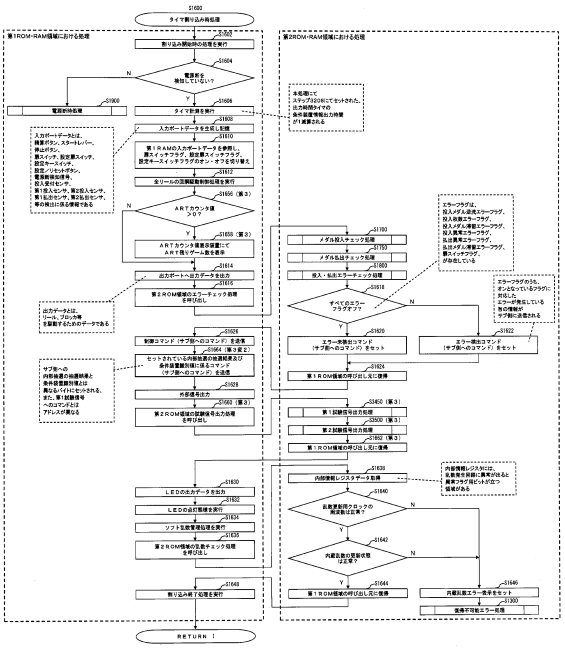
≪リール配列≫

	左リール	中リール	右リール
0	7	チェリー	7
1	ベル	7	ベル
2	羊	羊	羊
3	ベル	スイカ	7
4	♡	ベル	ベル
5	7	チェリー	7
6	スイカ	7	スイカ
7	7	♡	ブランク
8	7	ブランク	セブン
9	スイカ	ベル	7
10	チェリー	チェリー	7
11	◆	7	スイカ
12	7	7	♡
13	ベル	◆	7
14	スイカ	ベル	ベル
15	チェリー	チェリー	7
16	セブン	7	スイカ
17	7	チェリー	ブランク
18	ベル	セブン	7
19	スイカ	ベル	ベル

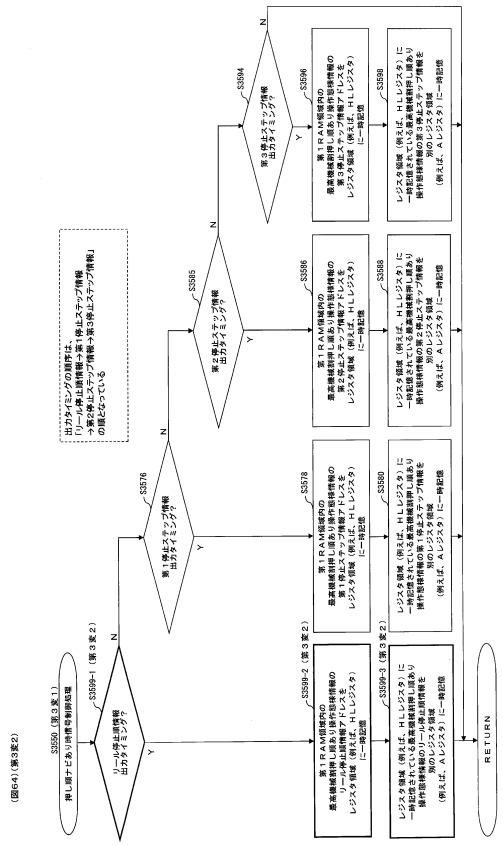
【図６２】



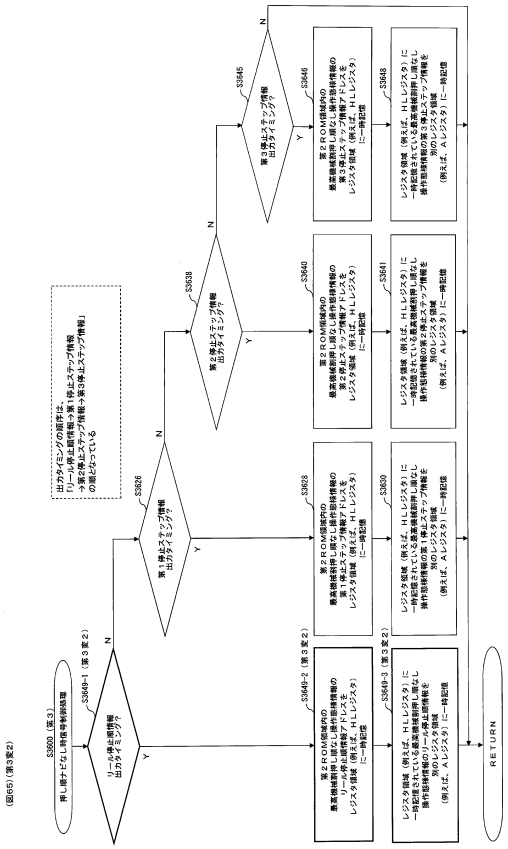
【図６３】



【図６４】



【図６５】



【図６６】

(図66)(第3変2)

【操作態様情報一覧】

≪最高機械割押し順あり≫
※ステップ3550参照

※例えば、「左18番」とは、左リールの18番が下段タイミングにて左停止ボタンを操作するという意味である

条件装置	第1停止	第2停止	第3停止
押し順あり	押し順通りの順にてフリー打ち		

≪最高機械割押し順なし≫
※ステップ3600参照

（ボーナス非成立時）

条件装置	第1停止	第2停止	第3停止
スイカ	左19番	中5番	右3番
その他	左19番	中フリー	右フリー

（ボーナス成立時）

条件装置	第1停止	第2停止	第3停止
羊	左4番	中4番	右4番
セブン	左18番	中0番	右9番

※押し順はすべて「左→中→右」の順

【操作態様情報詳細】

≪リール停止順情報≫
（例）中→左→右：「00000010」
左→中→右：「00000000」

≪停止ステップ情報≫
（例）2ステップ下段：「00000001」
64ステップ下段：「00100000」
504ステップ下段：「11111100」
フリー打ち：「1111111111」

【操作態様情報出力例】

（1）「中→左→右」の押し順ベルの場合

<ナビあり>
停止リール順情報：「00000010」→第1停止ステップ情報：「11111111」
→第2停止ステップ情報：「11111111」→第3停止ステップ情報：「11111111」

<ナビなし>
停止リール情報：「00000000」→第1停止ステップ情報：「11111111」
→第2停止ステップ情報：「11111111」→第3停止ステップ情報：「11111111」

≪リール配列≫

	左リール	中リール	右リール
0	4	7	8
1	9	8	9
2	3	3	3
3	5	9	4
4	2	5	5
5	4	7	8
6	9	8	9
7	8	2	3
8	5	9	2
9	9	5	5
10	7	7	8
11	6	8	9
12	8	7	2
13	5	6	4
14	9	5	5
15	7	7	8
16	1	8	9
17	8	7	6
18	5	1	4
19	9	5	5

フロントページの続き

(72)発明者　吉野　純一
東京都豊島区東池袋三丁目１番１号サンシャイン６０　サミー株式会社内

審査官　岡崎　彦哉

(56)参考文献　特開２０１４－１５８８７８（ＪＰ，Ａ）
特開２００５－１７６９４７（ＪＰ，Ａ）
特開２００５－２０５０８９（ＪＰ，Ａ）
特開２００７－０９８１７４（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.，ＤＢ名)
Ａ６３Ｆ　　５／０４