

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일
2016년 12월 29일 (29.12.2016)



(10) 국제공개번호
WO 2016/208963 A1

- (51) 국제특허분류:
H01L 31/18 (2006.01) *H01L 31/0224* (2006.01)
- (21) 국제출원번호: PCT/KR2016/006619
- (22) 국제출원일: 2016년 6월 22일 (22.06.2016)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보:
10-2015-0089104 2015년 6월 23일 (23.06.2015) KR
- (71) 출원인: 고려대학교 산학협력단 (KOREA UNIVERSITY RESEARCH AND BUSINESS FOUNDATION) [KR/KR]; 02841 서울시 성북구 안암로 145, 고려대학교 (안암동 5가), Seoul (KR).
- (72) 발명자: 김태근 (KIM, Tae Geun); 13568 경기도 성남시 분당구 양현로 88, 503동 1403호 (이매동, 이매촌동부코오롱아파트), Gyeonggi-do (KR). 김정현 (KIM, Kyeong Heon); 05409 서울시 강동구 양재대로 1340 주공아파트 427동 803호, Seoul (KR).
- (74) 대리인: 특허법인주원 (B&IP-JOOWON PATENT AND LAW FIRM); 06050 서울시 강남구 언주로 711, 건설회관 9층 (논현동), Seoul (KR).

- (81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

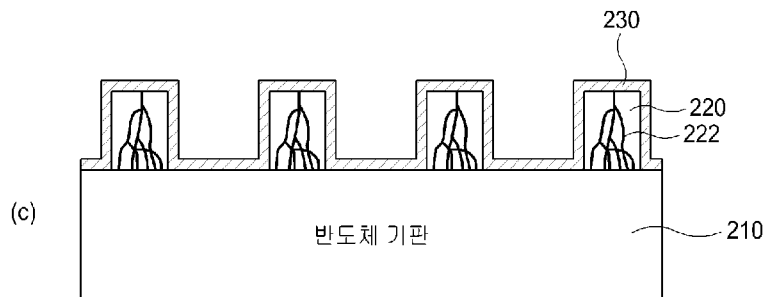
공개:

— 국제조사보고서와 함께 (조약 제 21 조(3))

(54) Title: TRANSPARENT ELECTRODE AND METHOD FOR FORMING TRANSPARENT ELECTRODE

(54) 발명의 명칭 : 투명 전극 및 투명 전극 형성 방법

[도3]



210 ... Semiconductor substrate

(57) Abstract: Disclosed are a transparent electrode and a method for forming a transparent electrode. A method for forming a transparent electrode, according to a preferred embodiment of the present invention, may form a transparent electrode having conducting filaments uniformly formed on the whole semiconductor substrate by forming variable resistance protrusions with a variable resistance material, which are spaced apart from each other at a predetermined interval and then performing a forming process on each variable resistance protrusion to form a conducting filament therein to change the resistance state from a high-resistance state to a low-resistance state. Accordingly, it is possible to uniformly inject a current into the whole semiconductor substrate while making good ohmic contact with the semiconductor substrate, thereby enhancing current spreading efficiency.

(57) 요약서: 본 발명은 투명 전극 및 투명 전극 형성 방법을 공개한다. 본 발명의 바람직한 실시예에 따른 투명 전극 형성 방법은 일정한 간격으로 서로 이격되도록, 저항 변화 물질로 저항 변화 돌출부를 형성하고, 각 저항 변화 돌출부마다 일일이 포밍 공정을 수행하여 그 내부에 전도성 필라멘트를 형성하여 저항 상태를 고저항 상태에서 저저항 상태로 변화시킴으로써, 반도체 기판 전체에 균일하게 전도성 필라멘트가 형성된 투명전극을 형성할 수 있다. 따라서, 반도체 기판과 양호한 오믹 접촉을 형성하면서 반도체 기판 전체에 균일하게 전류를 주입할 수 있어 전류 확산 효율을 향상시킬 수 있다.

WO 2016/208963 A1

명세서

발명의 명칭: 투명 전극 및 투명 전극 형성 방법

기술분야

- [1] 본 발명은 투명 전극 및 투명 전극 형성 방법에 관한 것으로서, 보다 구체적으로는 저항 변화 물질을 이용한 투명 전극 및 투명 전극 형성 방법에 관한 것이다.

배경기술

- [2] 광을 수광하여 동작하는 태양전지 및 포토 다이오드와 같은 수광 소자 분야에서 에너지 효율 극대화를 위해서는, 높은 전기 전도도와 가시광 뿐만 아니라 자외선 영역에서 우수한 투과도 특성을 지닌 투명전극 개발이 요구된다.
- [3] 하지만, 현재 수광 소자의 투명 전극으로 널리 사용되고 있는 ITO(Indium Tin Oxide)는 광을 흡수하여 전기 에너지를 생성하는 광전 변환층의 역할을 수행하는 반도체층과의 오믹 접촉을 형성하기 어렵고, 이로 인하여 수광 소자의 발전 효율이 감소하는 문제점이 발생한다. 특히, 수광 소자에 대표적으로 널리 사용되는 ITO는 400nm 이하의 자외선 영역에서 높은 투과도 손실을 나타내기 때문에 자외선 수광 소자의 적용에 한계가 따른다.
- [4] 이러한 문제점을 해결하기 위해서는, 투명 전극과 반도체층간의 접촉저항을 낮추어 원활한 전류 주입이 이루어지며, 빛의 전 파장 영역에서 높은 투과 특성을 지닌 투명전극의 개발이 필수적이다. 이러한 문제를 해결하기 위해, 다양한 연구들이 진행되고 있으나, 아직까지 가시광 뿐만 아니라 자외선 영역까지 고전도성과 고투과도를 동시에 나타내는 투명 전극은 개발되고 못하는 실정이다. 이는 물질의 전도성과 투과도는 서로 trade-off관계를 가지고 있기 때문이다.
- [5] 자외선 영역에서 이용될 수 있을 만큼 높은 광 투과도를 가지는 물질은 큰 밴드갭(large band-gap; ITO의 밴드갭 3.4eV를 기준으로 이보다 큰 밴드갭)을 가지므로, 전극으로 이용되기에는 전도성이 매우 낮고 반도체 물질과 Ohmic contact 이 이루어지지 않아 전극으로 이용하는 것이 불가능하다.
- [6] 따라서, 고효율 태양전지, 포토 다이오드 등과 같이, 가시광을 포함한 자외선 영역까지 응용할 수 있는 수광 소자를 구현하기 위해서는, 전 파장 영역에서 높은 광투과 특성을 나타내는 동시에 높은 전기 전도도 특성을 나타내어 반도체층과의 오믹 접촉 형성이 가능한 투명전극 개발이 필수적이다.
- [7] 이러한 문제점을 해결하기 위해서, 본 출원인은 대한민국 특허 제 10-1439530 호(발명의 명칭 : 투명 전극을 구비하는 수광소자 및 그 제조 방법)을 제안하였다.
- [8] 상기 종래 기술은 저항 변화 물질로 투명 전극을 형성한 후, 투명 전극 박막 내에 임계 전계이상의 전계를 인가하여 전도성 패스(전도성 필라멘트;conducting filament)를 형성함으로써 투과도와 전도도가 높은 투명 전극을 제공하는 방법을

공개한다. 이러한 방법은 반도체와 금속 사이에 뛰어난 오믹 특성을 형성하여 전류를 잘 인가할 수 있도록 한다.

- [9] 하지만, 상기한 종래 기술의 경우, 투명 전극 내부에 형성된 복수의 전도성 필라멘트들이 상호 잘 연결되어야만 양호한 전류 분산 효과를 나타낼 수 있는데, 이를 위해서는 전도성 필라멘트들 사이의 거리가 일정한 간격 이하로 유지되어야 한다. 즉, 전도성 필라멘트 간의 bridge가 중요하고, 전도성 필라멘트가 형성되는 밀도가 소자의 성능에 많은 영향을 주게 된다.
- [10] 그러나, 상기 종래 기술에서 적용하였던 전도성 필라멘트 형성 방식은, 도 1의 (a)에 도시된 바와 같이, 전압 인가 장치(10)의 (+)전극과 (-)전극을 투명 전극(20) 표면에 접촉한 상태에서 전압을 인가함으로써 투명 전극(20) 내부에 전도성 필라멘트(22)를 형성하는 방식으로서, 도 1의 (a)와 같이 전도성 필라멘트(22)가 균일하게 형성되기도 하지만, 많은 경우에는 도 1의 (b) 및 (c)에 도시된 바와 같이, 전도성 필라멘트(22)가 일부 영역에는 집중적으로 형성되고, 일부 영역에는 드문드문 형성되는 문제점이 발생하였다.
- [11] 전도성 필라멘트(22)가 밀집하여 형성된 영역의 경우에는 전류확산이 양호하게 이루어지지만, 전도성 필라멘트(22)가 드문드문 형성된 영역의 경우에는 전도성 필라멘트(22)가 다른 전도성 필라멘트(22)와 연결되지 못하여 전류를 주입할 수 없는 문제점이 발생하였다.
- [12] 이러한 문제점을 해결하기 위해서, 상기 대한민국 특허 제 10-1439530 호의 실시예들에서는, 도 1의 (b)에 도시된 바와 같이, 전도성 필라멘트(22)가 형성된 투명 전극(20)위에 전도성의 전류 분산층(40)을 형성하거나, 도 1의 (c)에 도시된 바와 같이, 전도성의 전류 분산층(40)을 미리 형성하고 그 위에 투명 전극(20)을 형성한 후, 그 내부에 전도성 필라멘트(22)를 형성하는 방법을 제안하였다.
- [13] 상기 방식들은 전류 분산층(40)이 형성되지 않는 경우에 비해서 양호한 전류 주입 효과를 나타내었지만, 아래와 같은 문제점이 여전히 남아 있었다.
- [14] 먼저, 도 1의 (b)에 도시된 바와 같이, 전도성 필라멘트(22)가 형성된 투명 전극(20)위에 전류 분산층(40)을 형성하는 경우, 전류 분산층(40)에서 전류가 분산된 다음, 전도성 필라멘트(22)에 의해 전류가 반도체 기관(30)으로 인가된다. 이 경우에도 전도성 필라멘트(22)의 형성 밀도가 높은 영역에는 많은 전류가 주입되지만 전도성 필라멘트(22)의 형성 밀도가 낮은 영역에는 적은 전류가 주입되는 전류 주입 불균형이 그대로 나타난다.
- [15] 도 1의 (c)에 도시된 바와 같이, 전류 분산층(40)을 미리 형성하고 그 위에 전도성 필라멘트(22)가 형성되는 투명 전극(20)을 형성하는 경우, 전극 패드(50)를 통해서 일부 전도성 필라멘트(22)로 전류가 주입되고, 전도성 필라멘트(22) 아래에 형성된 전류 분산층(40)에서 전류가 분산된다. 그러나, 이 경우에는 반도체 기관(30)과 전도성 필라멘트(22)가 직접 연결되지 않고 도전막인 전류 분산층(40)을 통해 전류가 인가되기 때문에, 전도성 필라멘트(22)가 균일하게 서로 잘 연결되도록 형성된다 하더라도, 전도성

필라멘트(22)가 반도체 기판(30)과 직접 접촉할 때 나타나는 우수한 오믹 특성 효과를 얻을 수 없는 단점이 있다.

발명의 상세한 설명

기술적 과제

- [16] 본 발명이 해결하고자 하는 과제는 가시광 영역뿐만 아니라 자외선 영역의 빛에 대한 투과도가 높고, 반도체 기판과 양호한 오믹 접촉을 형성하면서도, 반도체 기판 전체로 전류를 확산시킬 수 있는 투명 전극을 제공하는 것이다.

과제 해결 수단

- [17] 전술한 과제를 해결하기 위한 본 발명의 바람직한 실시예에 따른 투명 전극은, 반도체 기판위에, 서로 이격되도록 저항 변화 물질로 형성된 복수의 저항 변화 돌출부를 포함하는 제 1 투명 전극층; 및 상기 복수의 저항 변화 돌출부 및 상기 반도체 기판의 표면에 접촉하도록 형성된 제 2 투명 전극층을 포함하고, 상기 저항 변화 돌출부는 상기 저항 변화 물질에 고유한 임계 전압 이상의 전압이 인가되어 상기 저항 변화 물질에 인계된 전계에 의해서 그 저항 상태가 고저항 상태에서 저저항 상태로 변화된 것을 특징으로 한다.
- [18] 또한, 상기 투명 전극의 상기 저항 변화 물질은 인가된 전계에 의해서 내부에 전도성 필라멘트가 형성되어 그 저항 상태가 고저항 상태에서 저저항 상태로 변화된 것을 특징으로 한다.
- [19] 또한, 상기 투명 전극의 상기 복수의 저항 변화 돌출부는 일정한 패턴으로 배치되도록 형성될 수 있다.
- [20] 또한, 상기 투명 전극의 상기 저항 변화 물질은 ITO(Indium-Tin-Oxide)보다 더 큰 밴드갭을 갖는 투명한 재료의 절연 물질인 것을 특징으로 한다.
- [21] 또한, 상기 투명 전극의 상기 복수의 저항 변화 돌출부는 원기둥 형상으로 형성될 수 있다.
- [22] 한편, 상술한 과제를 해결하기 위한 본 발명의 바람직한 실시예에 따른 투명 전극 형성 방법은, (a) 반도체 기판위에, 서로 이격되도록 저항 변화 물질로 복수의 저항 변화 돌출부를 형성하는 단계; (b) 상기 복수의 저항 변화 돌출부에 상기 저항 변화 물질에 고유한 임계 전압 이상의 전압을 인가하여 상기 저항 변화 물질을 고저항 상태에서 저저항 상태로 변화시켜 제 1 투명 전극층을 형성하는 단계; 및 (c) 상기 복수의 저항 변화 돌출부 및 상기 반도체 기판의 표면에 접촉하도록 제 2 투명 전극층을 형성하는 단계를 포함하는 것을 특징으로 한다.
- [23] 또한, 상기 투명 전극 형성 방법의 상기 (b) 단계에서, 상기 저항 변화 물질은 인가된 전계에 의해서 내부에 전도성 필라멘트가 형성되어 그 저항 상태가 고저항 상태에서 저저항 상태로 변화될 수 있다.
- [24] 또한, 상기 투명 전극 형성 방법의 상기 (a) 단계에서, 상기 복수의 저항 변화 돌출부는 일정한 패턴으로 배치되도록 형성될 수 있다.

- [25] 또한, 상기 투명 전극 형성 방법의 상기 저항 변화 물질은 ITO(Indium-Tin-Oxide)보다 더 큰 밴드갭을 갖는 투명한 재료의 절연 물질인 것이 바람직하다.
- [26] 또한, 상기 투명 전극 형성 방법의 상기 (c) 단계에서, 상기 복수의 저항 변화 돌출부는 원기둥 형상으로 형성될 수 있다.

발명의 효과

- [27] 본 발명은 일정한 간격으로 서로 이격되도록, 밴드갭이 큰 투명한 재료의 저항 변화 물질로 저항 변화 돌출부를 형성하고, 각 저항 변화 돌출부마다 일일이 포밍 공정을 수행하여 그 내부에 전도성 필라멘트를 형성하여 저항 상태를 고저항 상태에서 저저항 상태로 변화시킴으로써, 반도체 기판 전체에 균일하게 전도성 필라멘트가 형성된 투명전극을 형성할 수 있다. 따라서, 본 발명의 투명 전극은 가시광 영역 및 자외선 영역의 빛에 대해서 높은 투과도를 나타낼 뿐만 아니라 반도체 기판과 양호한 오믹 접촉을 형성하면서도 반도체 기판 전체에 균일하게 전류를 주입할 수 있어 전류 확산 효율을 향상시킬 수 있다.

도면의 간단한 설명

- [28] 도 1은 종래 기술의 문제점을 설명하는 도면이다.
- [29] 도 2는 본 발명의 바람직한 실시예에 따른 투명 전극의 구조를 도시한 도면이다.
- [30] 도 3은 본 발명의 바람직한 실시예에 따른 투명 전극 형성 방법을 설명하는 도면이다.

발명의 실시를 위한 형태

- [31] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예들을 설명한다.
- [32] 도 2는 본 발명의 바람직한 실시예에 따른 투명 전극의 구조를 도시한 도면으로서, 도 2의 (a)는 본 발명의 투명 전극의 단면도의 일 예를 도시한 도면이고, 도 2의 (b)는 본 발명의 투명 전극의 평면도의 일 예를 도시한 도면이다.
- [33] 도 2를 참조하면, 본 발명의 바람직한 실시예에 따른 투명 전극은 반도체 기판(210)위에 서로 이격되도록 저항 변화 물질로 형성된 복수의 저항 변화 돌출부(220)를 포함하는 제 1 투명 전극층(220)과, 복수의 저항 변화 돌출부(220) 및 상기 반도체 기판(210)의 표면에 접촉하도록 형성된 제 2 투명 전극층(230)을 포함하여 구성된다.
- [34] 본 발명의 반도체 기판(210)은, 일반적인 기판 위에 발광 소자 또는 수광 소자를 구성하는 일부 층들 또는 모든 층들이 형성된 것일 수 있다. 예컨대, 반도체 기판(210)은 사파이어 기판위에 n-GaN층, 활성층, p-GaN층(또는 n-AlGaN층, 활성층, p-AlGaN층)이 순차적으로 형성된 것일 수 있고, 이 경우, 제 1 투명 전극층(220) 및 제 2 투명 전극층(230)은 p-GaN층(또는 p-AlGaN층) 위에 형성된다.

- [35] 반도체 기판(210) 위에 형성된 저항 변화 돌출부(220)는, ITO(Indium-Tin-Oxide)보다 더 큰 밴드 갭을 갖는 투명한 재질의 절연성 저항 변화 물질로 형성된 후, electro-forming이 수행되어 내부에 전도성 필라멘트(222)가 형성됨으로써 그 저항 상태가 고저항 상태에서 저저항 상태로 변화되도록 형성된다.
- [36] 저항 변화 물질은 주로 ReRAM(Resistive RAM) 분야에서 이용되는 것으로서, 원래는 절연체의 성질을 갖지만, 저항 변화 물질에 고유한 임계치 이상의 전압을 인가하면, 저항 변화 물질에 전계가 인가되어 electro-forming이 수행되어, 박막내 결합구조에 의해 저항 변화 물질 내부에 전도성 필라멘트(222)(conducting filaments)(또는, 금속 필라멘트(metallic filaments))가 형성됨으로써, 최초에는 절연체인 물질의 저항 상태가 고저항 상태에서 저저항 상태로 변화되어 전도성을 나타내게 된다.
- [37] 이 후에는, 저항 변화 물질에 인가된 전압이 제거되어도 전도성 필라멘트(222)는 유지되고, 이러한 전도성 필라멘트(222)를 통해서 전류가 흐르게 되어, 물질의 저항 상태가 저저항 상태로 유지된다. 저항 변화 물질 자체는 이미 ReRAM 분야에서 널리 알려진 것이므로 더 이상의 구체적인 설명은 생략한다.
- [38] 한편, 저항 변화 물질로 형성된 저항 변화 돌출부(220)는 서로 이격되도록 반도체 기판(210)위에 복수개로 형성되며, 균일한 분포로 단위 면적당 동일한 수의 저항 변화 돌출부(220)가 포함되도록 형성된다.
- [39] 도 2의 (a)에서는 저항 변화 돌출부(220)의 단면이 원형으로 도시되었으나, 그 단면의 형상에는 제한이 없으며, 도 2의 (a)에서는 기둥 형상으로 도시되었으나, 그 내부에 전도성 필라멘트가 형성될 수 있는 구성이라면 그 형상이 기둥 형상에 한정되는 것도 아니다. 또한, 도 2의 (a)에 도시된 예와 같이, 저항 변화 돌출부(220)를 반도체 기판(210)상에 균일하게 분포시키기 위해서는, 저항 변화 돌출부(220)를 일정한 패턴으로 배치되도록 형성하는 것이 바람직하다.
- [40] 상술한 바와 같이, 본 발명의 저항 변화 돌출부(220)를 형성하는 저항 변화 물질은 투명한 재질로서 밴드갭이 커서 가시광선 영역의 빛 뿐만 아니라 자외선 영역의 빛까지 투과시킬 수 있을 만큼 투과도가 높을뿐만 아니라, 전도성 필라멘트(222)가 내부에 형성됨으로써 높은 전기 전도도를 나타낸다.
- [41] 따라서, 본 발명은 밴드갭이 크면서도 전도도가 높은 제 1 투명 전극층(220)를 반도체 기판(210)위에 균일하게 형성함으로써, 반도체 기판(210) 전체 면적에 균일하게 전류를 주입하여 종래 기술의 전류 집중 문제를 해결할 수 있을뿐만 아니라, 반도체 기판(210)과 양호한 오믹 접촉을 형성할 수 있고, 가시광선 영역뿐만 아니라 자외선 영역의 광까지 투과가 가능한 투명 전극의 형성이 가능한 효과가 있다.
- [42]
- [43] 한편, 제 2 투명 전극층(230)은 반도체 기판(210) 및 제 1 투명 전극층(220)의

표면과 접촉하도록 형성된다. 제 2 투명 전극층(230)은 ITO(Indium-Tin-Oxide), CNT, NiO 등과 같이 일반적으로 투명 전극으로 이용되는 물질로 형성된다.

- [44] 제 2 투명 전극층(230)은 제 1 투명 전극층(220)을 형성하는 복수의 저항 변화 돌출부(220)를 연결함으로써, 반도체 기판(210) 전체 면적에 균일하게 배치된 저항 변화 돌출부(220)를 통해서, 유입 전류를 반도체 기판(210) 전체로 분산시켜 주입할 수 있어, 종래 기술의 전류가 일부 영역에 집중되는 문제점을 해결할 수 있다. 특히, 제 2 투명 전극층(230)은 저항 변화 돌출부(220)와 접촉할 뿐만 아니라, 반도체 기판(210)과도 직접 접촉하므로, 반도체 기판(210)으로 직접 전류를 주입하는 효과도 있어 전류 확산을 보다 용이하게 하는 효과가 나타난다.

[45]

- [46] 도 3은 본 발명의 바람직한 실시예에 따른 투명 전극 형성 방법을 설명하는 도면이다. 도 3을 참조하면, 먼저, 도 3의 (a)에 도시된 바와 같이, 반도체 기판(210)위에 저항 변화 물질을 이용하여 일정한 간격으로 복수의 저항 변화 돌출부(220)를 형성한다. 이 때, 저항 변화 돌출부(220)를 형성하는 방법은, 반도체 기판(210) 위에 마스크 패턴을 형성하고, 그 위에서 저항 변화 물질을 증착하는 방식 등 다양한 방식이 적용될 수 있다. 또한, 저항 변화 돌출부(220)는 도 2의 (b)에 도시된 바와 같이 일정한 간격으로 배치된 패턴으로 형성되는 것이 바람직하다.

- [47] 그 후, 도 3의 (b)에 도시된 바와 같이, 복수의 저항 변화 돌출부(220)에 상기 저항 변화 물질에 고유한 임계 전압 이상의 전압을 인가함으로써, 저항 변화 물질 내부에 전계를 인가하여 저항 변화 물질 내부에 전도성 필라멘트(222)를 형성함으로써, 저항 변화 돌출부(220)의 저항상태를 고저항 상태에서 저저항 상태로 변화시킴으로써 제 1 투명 전극층을 형성한다.

- [48] 이 때, 도 3의 (b)에 도시된 바와 같이, 서로 인접한 한 쌍의 저항 변화 돌출부(220)에 대해서, 하나의 저항 변화 돌출부(220)에는 전압 인가 장치(300)의 양의 전극을 접촉시키고, 다른 하나의 저항 변화 돌출부(220)에는 전압 인가 장치(300)의 음의 전극을 접촉시킴으로써 한 쌍의 저항 변화 돌출부(220)에 대해서 포밍을 수행하여 내부에 전도성 필라멘트(222)를 형성한다. 이러한 과정을 모든 저항 변화 돌출부들(220)에 대해서 수행함으로써, 제 1 투명 전극층(220)을 형성한다.

[49]

- [50] 마지막으로, 도 3의 (c)에 도시된 바와 같이, 복수의 저항 변화 돌출부(220) 및 상기 반도체 기판(210)의 표면에 접촉하도록 제 2 투명 전극층(230)을 형성함으로써 본 발명의 바람직한 실시예에 따른 투명 전극을 완성한다. 이 때, 제 2 투명 전극층(230)은 ITO(Indium-Tin-Oxide), CNT, NiO 등과 같이 일반적으로 투명 전극으로 이용되는 물질로 저항 변화 돌출부(220)의 상면과 측면 그리고, 저항 변화 돌출부(220)가 형성되지 않은 반도체 기판(210)의 표면이 모두 연결되도록 형성한다. 이 때, 제 2 투명 전극층(230)은 제 2 투명 전극층(230)을

형성하는 물질을 다양한 각도에서 증착함으로써 형성할 수도 있고, CNT가 혼합된 용액에 제 1 투명 전극층(220)이 형성된 반도체 기판(210)을 담구었다가 용매를 증발시킴으로써 형성할 수도 있다.

[51]

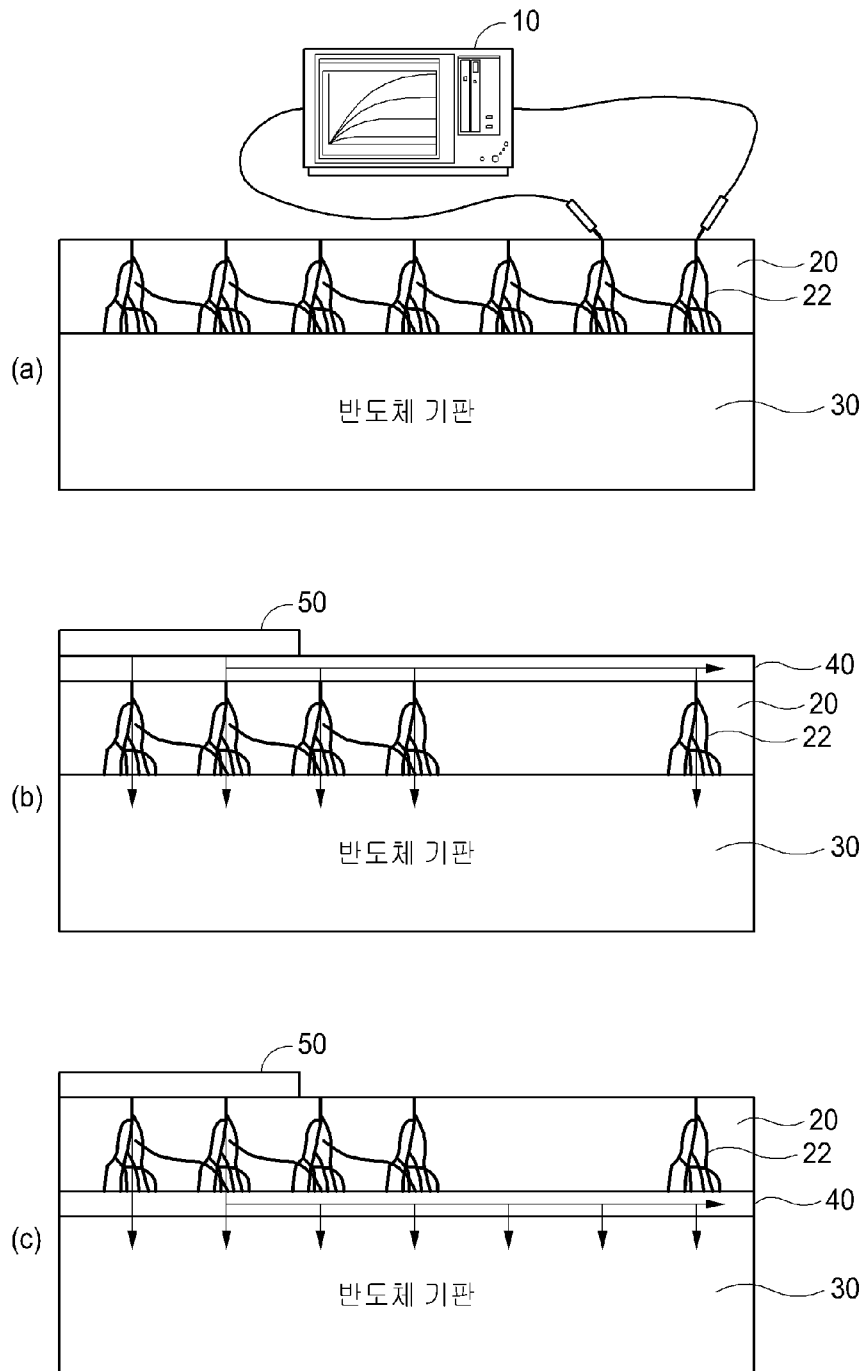
[52] 이제까지 본 발명에 대하여 그 바람직한 실시예들을 중심으로 살펴보았다. 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자는 본 발명이 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 변형된 형태로 구현될 수 있음을 이해할 수 있을 것이다. 그러므로 개시된 실시예들은 한정적인 관점이 아니라 설명적인 관점에서 고려되어야 한다. 본 발명의 범위는 전술한 설명이 아니라 특허청구범위에 나타나 있으며, 그와 동등한 범위 내에 있는 모든 차이점은 본 발명에 포함된 것으로 해석되어야 할 것이다.

청구범위

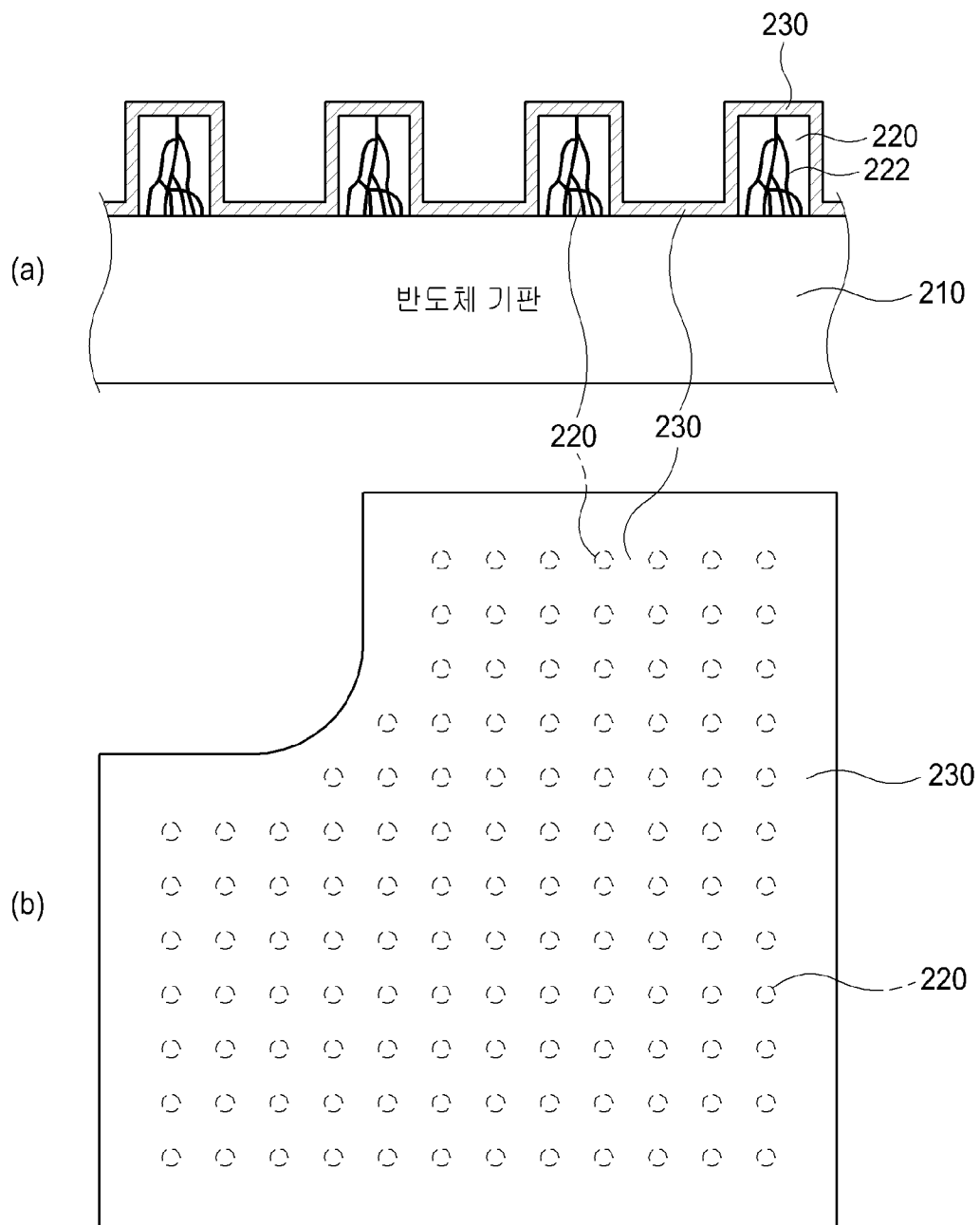
- [청구항 1] 반도체 기판위에, 서로 이격되도록 저항 변화 물질로 형성된 복수의 저항 변화 돌출부를 포함하는 제 1 투명 전극층; 및
상기 복수의 저항 변화 돌출부 및 상기 반도체 기판의 표면에 접촉하도록 형성된 제 2 투명 전극층을 포함하고,
상기 저항 변화 돌출부는 상기 저항 변화 물질에 고유한 임계 전압 이상의 전압이 인가되어 상기 저항 변화 물질에 인계된 전계에 의해서 그 저항 상태가 고저항 상태에서 저저항 상태로 변화된 것을 특징으로 하는 투명 전극.
- [청구항 2] 제 1 항에 있어서,
상기 저항 변화 물질은 인가된 전계에 의해서 내부에 전도성 필라멘트가 형성되어 그 저항 상태가 고저항 상태에서 저저항 상태로 변화된 것을 특징으로 하는 투명 전극.
- [청구항 3] 제 2 항에 있어서,
상기 복수의 저항 변화 돌출부는 일정한 패턴으로 배치되도록 형성된 것을 특징으로 하는 투명 전극.
- [청구항 4] 제 3 항에 있어서,
상기 저항 변화 물질은 ITO(Indium-Tin-Oxide)보다 더 큰 밴드갭을 갖는 투명한 재질의 절연 물질인 것을 특징으로 하는 투명 전극.
- [청구항 5] 제 4 항에 있어서,
상기 복수의 저항 변화 돌출부는 원기둥 형상인 것을 특징으로 하는 투명 전극.
- [청구항 6] (a) 반도체 기판위에, 서로 이격되도록 저항 변화 물질로 복수의 저항 변화 돌출부를 형성하는 단계;
(b) 상기 복수의 저항 변화 돌출부에 상기 저항 변화 물질에 고유한 임계 전압 이상의 전압을 인가하여 상기 저항 변화 물질을 고저항 상태에서 저저항 상태로 변화시켜 제 1 투명 전극층을 형성하는 단계; 및
(c) 상기 복수의 저항 변화 돌출부 및 상기 반도체 기판의 표면에 접촉하도록 제 2 투명 전극층을 형성하는 단계를 포함하는 것을 특징으로 하는 투명 전극 형성 방법.
- [청구항 7] 제 6 항에 있어서,
상기 (b) 단계에서, 상기 저항 변화 물질은 인가된 전계에 의해서 내부에 전도성 필라멘트가 형성되어 그 저항 상태가 고저항 상태에서 저저항 상태로 변화된 것을 특징으로 하는 투명 전극 형성 방법.
- [청구항 8] 제 7 항에 있어서, 상기 (a) 단계에서,
상기 복수의 저항 변화 돌출부는 일정한 패턴으로 배치되도록 형성되는 것을 특징으로 하는 투명 전극 형성 방법.

- [청구항 9] 제 8 항에 있어서,
상기 저항 변화 물질은 ITO(Indium-Tin-Oxide)보다 더 큰 밴드갭을 갖는 투명한 재질의 절연 물질인 것을 특징으로 하는 투명 전극 형성 방법.
- [청구항 10] 제 9 항에 있어서, 상기 (c) 단계에서
상기 복수의 저항 변화 돌출부는 원기둥 형상인 것을 특징으로 하는 투명 전극 형성 방법.

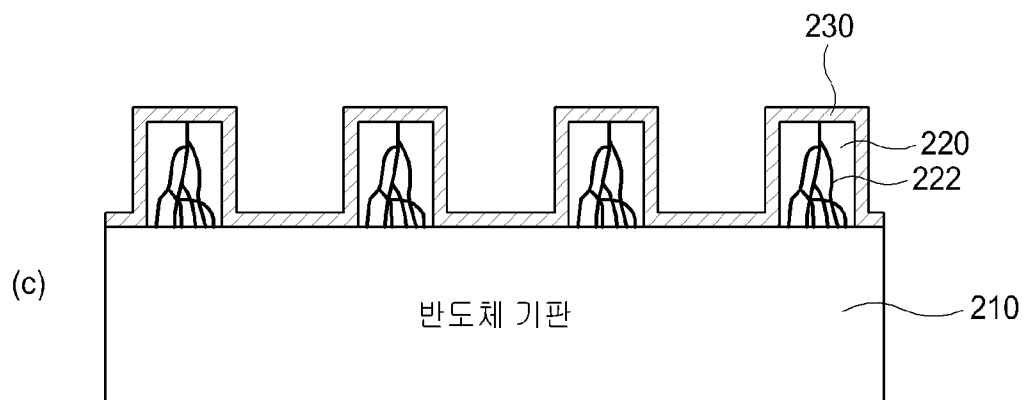
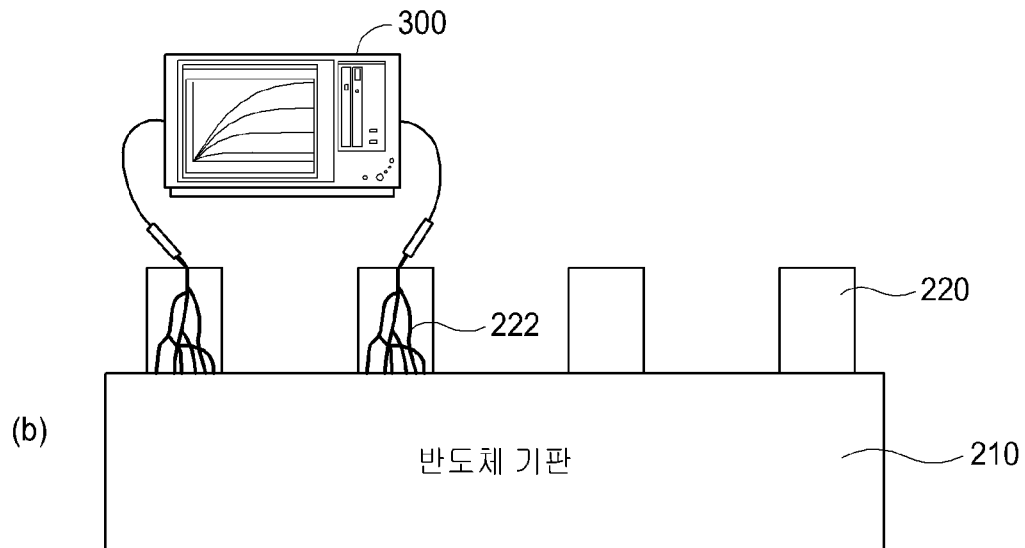
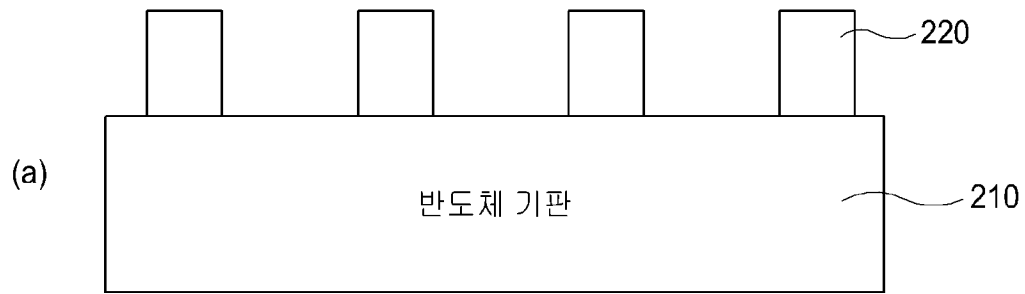
[도1]



[도2]



[도3]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2016/006619**A. CLASSIFICATION OF SUBJECT MATTER*****H01L 31/18(2006.01)i, H01L 31/0224(2006.01)i***

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L 31/18; H01L 33/36; B82Y 10/00; H01L 33/42; H01L 33/38; H01B 13/00; H01B 5/14; H01L 31/0224

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean Utility models and applications for Utility models: IPC as above

Japanese Utility models and applications for Utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: transparent electrode, resistance change protruding part, critical voltage, conductive filament, band gap

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	KR 10-2014-0089886 A (SEOUL SEMICONDUCTOR CO., LTD.) 16 July 2014 See paragraphs [0057]-[0065], claim 1 and figure 3.	1-10
Y	KR 10-1505512 B1 (KOREA UNIVERSITY RESEARCH AND BUSINESS FOUNDATION) 24 March 2015 See paragraphs [0009]-[0041], claim 1 and figure 5.	1-10
A	JP 2014-175338 A (STANLEY ELECTRIC CO., LTD.) 22 September 2014 See paragraphs [0014]-[0021], claim 1 and figure 1.	1-10
A	KR 10-2010-0054074 A (KOREA ADVANCED INSTITUTE OF SCIENCE AND TECHNOLOGY) 24 May 2010 See paragraphs [0033]-[0039], claim 1 and figure 1.	1-10
A	KR 10-2012-0044545 A (SAMSUNG ELECTRONICS CO., LTD.) 08 May 2012 See paragraphs [0017]-[0030], claim 1 and figure 1.	1-10



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

05 OCTOBER 2016 (05.10.2016)

Date of mailing of the international search report

05 OCTOBER 2016 (05.10.2016)

Name and mailing address of the ISA/KR

Korean Intellectual Property Office
Government Complex-Daejeon, 189 Seonsa-ro, Daejeon 302-701,
Republic of Korea

Facsimile No. 82-42-472-7140

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2016/006619

Patent document cited in search report	Publication date	Patent family member	Publication date
KR 10-2014-0089886 A	16/07/2014	WO 2014-109454 A1	17/07/2014
KR 10-1505512 B1	24/03/2015	WO 2015-046766 A1	02/04/2015
JP 2014-175338 A	22/09/2014	NONE	
KR 10-2010-0054074 A	24/05/2010	CN 102282673 A	14/12/2011
		KR 10-1016266 B1	25/02/2011
		US 2012-0132882 A1	31/05/2012
		US 8426841 B2	23/04/2013
		WO 2010-055988 A1	20/05/2010
KR 10-2012-0044545 A	08/05/2012	CN 102456797 A	16/05/2012
		US 2012-0104432 A1	03/05/2012

A. 발명이 속하는 기술분류(국제특허분류(IPC))**H01L 31/18(2006.01)I, H01L 31/0224(2006.01)I****B. 조사된 분야**

조사된 최소문헌(국제특허분류를 기재)

H01L 31/18; H01L 33/36; B82Y 10/00; H01L 33/42; H01L 33/38; H01B 13/00; H01B 5/14; H01L 31/0224

조사된 기술분야에 속하는 최소문헌 이외의 문헌

한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))

eKOMPASS(특허청 내부 검색시스템) & 키워드: 투명전극, 저항 변화 돌출부, 임계 전압, 전도성 필라멘트, 밴드갭

C. 관련 문헌

카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
Y	KR 10-2014-0089886 A (서울반도체 주식회사) 2014.07.16 단락 [0057]-[0065], 청구항 1 및 도면 3 참조.	1-10
Y	KR 10-1505512 B1 (고려대학교 산학협력단) 2015.03.24 단락 [0009]-[0041], 청구항 1 및 도면 5 참조.	1-10
A	JP 2014-175338 A (STANLEY ELECTRIC CO., LTD.) 2014.09.22 단락 [0014]-[0021], 청구항 1 및 도면 1 참조.	1-10
A	KR 10-2010-0054074 A (한국과학기술원) 2010.05.24 단락 [0033]-[0039], 청구항 1 및 도면 1 참조.	1-10
A	KR 10-2012-0044545 A (삼성엘이디 주식회사) 2012.05.08 단락 [0017]-[0030], 청구항 1 및 도면 1 참조.	1-10

☐ 추가 문헌이 C(계속)에 기재되어 있습니다.☒ 대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:

“A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌

“T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌

“E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌

“X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.

“L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌

“Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.

“O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌

“&” 동일한 대응특허문헌에 속하는 문헌

“P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌

국제조사의 실제 완료일

2016년 10월 05일 (05.10.2016)

국제조사보고서 발송일

2016년 10월 05일 (05.10.2016)

ISA/KR의 명칭 및 우편주소



대한민국 특허청

(35208) 대전광역시 서구 청사로 189,

4동 (둔산동, 정부대전청사)

팩스 번호 +82-42-481-8578

심사관

김도원

전화번호 +82-42-481-5560



국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-2014-0089886 A	2014/07/16	WO 2014-109454 A1	2014/07/17
KR 10-1505512 B1	2015/03/24	WO 2015-046766 A1	2015/04/02
JP 2014-175338 A	2014/09/22	없음	
KR 10-2010-0054074 A	2010/05/24	CN 102282673 A KR 10-1016266 B1 US 2012-0132882 A1 US 8426841 B2 WO 2010-055988 A1	2011/12/14 2011/02/25 2012/05/31 2013/04/23 2010/05/20
KR 10-2012-0044545 A	2012/05/08	CN 102456797 A US 2012-0104432 A1	2012/05/16 2012/05/03