

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6783048号
(P6783048)

(45) 発行日 令和2年11月11日(2020.11.11)

(24) 登録日 令和2年10月23日(2020.10.23)

(51) Int.Cl.		F I
H O 1 L 33/38	(2010.01)	H O 1 L 33/38
H O 1 L 33/62	(2010.01)	H O 1 L 33/62
H O 1 L 33/24	(2010.01)	H O 1 L 33/24

請求項の数 17 (全 17 頁)

(21) 出願番号	特願2015-199279 (P2015-199279)	(73) 特許権者	513276101
(22) 出願日	平成27年10月7日 (2015.10.7)		エルジー イノテック カンパニー リミテッド
(65) 公開番号	特開2016-82231 (P2016-82231A)		大韓民国 100-714, ソウル, ジュネーグ, ハンガンターロ, 416, ソウル スクエア
(43) 公開日	平成28年5月16日 (2016.5.16)		
審査請求日	平成30年10月3日 (2018.10.3)	(74) 代理人	100114188
(31) 優先権主張番号	10-2014-0140871		弁理士 小野 誠
(32) 優先日	平成26年10月17日 (2014.10.17)	(74) 代理人	100119253
(33) 優先権主張国・地域又は機関	韓国 (KR)		弁理士 金山 賢敦
前置審査		(74) 代理人	100129713
			弁理士 重森 一輝
		(74) 代理人	100143823
			弁理士 市川 英彦

最終頁に続く

(54) 【発明の名称】 発光素子パッケージ及びそれを含む照明装置

(57) 【特許請求の範囲】

【請求項 1】

基板と、

前記基板の下に配置され、第1導電型半導体層、活性層及び第2導電型半導体層を含む発光構造物と、

前記第2導電型半導体層及び前記活性層を貫通して前記第1導電型半導体層を露出させる複数の第1貫通孔と、

前記複数の第1貫通孔に配置され、前記第1導電型半導体層と接続される第1電極と、

前記第2導電型半導体層と接続された第2電極と、

前記第1電極に接続された第1パッドと、

前記第1パッドと前記第2導電型半導体層との間に配置された絶縁層と、

前記絶縁層を貫通する第2貫通孔を介して前記第2電極に接続され、前記第1パッドと電氣的に離隔した第2パッドと、を含み、

前記第2パッドは、前記第2電極の一側に形成された複数のスリットを含む平面コーム形状を有し、

前記第1電極は、

前記第1導電型半導体層と接し、前記第1パッドと垂直に重なる第1部分と、

前記第1及び第2パッドと垂直に重ならず前記第1部分に電氣的に接続され、前記複数のスリットのいずれか1つに配置された第2部分とを含み、

前記第2パッドは、平面視で、前記第1電極の前記第2部分とギャップをおいて離隔し

10

20

、
前記ギャップは、
前記複数のスリットのいずれか1つの幅方向に該当する第1方向に形成された第1距離と、
前記第1方向と垂直な第2方向に形成された第2距離とを含み、
前記第1距離及び前記第2距離のうちの少なくとも1つは5 μm ~ 20 μm であり、
平面視で、前記第1貫通孔の数は、前記第2貫通孔の数よりも多い、発光素子パッケージ
ジ。

【請求項2】

前記第1電極は、平面視でストリップ (s t r i p) 形状を有する、請求項1に記載の発光素子パッケージ。

10

【請求項3】

前記第1パッドは第1キャビティを含む、請求項1又は2に記載の発光素子パッケージ。

【請求項4】

前記発光素子パッケージは、
前記第1パッドと接続された第1ソルダ部と、
前記第2パッドと接続された第2ソルダ部とをさらに含む、請求項3に記載の発光素子パッケージ。

【請求項5】

20

前記第1ソルダ部は、前記第1パッドの前記第1キャビティに埋め込まれた、請求項4に記載の発光素子パッケージ。

【請求項6】

前記第1電極の前記第2部分は複数の第2部分を含み、
前記第2貫通孔は、前記第1電極の前記第2部分の間に配置された、請求項4又は5に記載の発光素子パッケージ。

【請求項7】

前記第1導電型半導体層はn型半導体層であり、前記第2導電型半導体層はp型半導体層である、請求項4乃至6のいずれか一項に記載の発光素子パッケージ。

【請求項8】

30

前記複数のスリットのそれぞれの幅は、前記第1電極の前記第2部分の幅以上である、請求項4乃至7のいずれか一項に記載の発光素子パッケージ。

【請求項9】

前記発光素子パッケージは、
第2キャビティを含むボディーと、
前記ボディーと前記基板との間に配置されるモルディング部材とをさらに含む、請求項4乃至8のいずれか一項に記載の発光素子パッケージ。

【請求項10】

前記第2パッドの下部面は平坦である、請求項4乃至9のいずれか一項に記載の発光素子パッケージ。

40

【請求項11】

前記第2電極は反射層を含む、請求項4乃至10のいずれか一項に記載の発光素子パッケージ。

【請求項12】

前記複数のスリットのそれぞれの幅は、前記第1電極の前記第2部分の幅よりも大きい、請求項4乃至11のいずれか一項に記載の発光素子パッケージ。

【請求項13】

前記基板上に配置された蛍光体をさらに含む、請求項4乃至12のいずれか一項に記載の発光素子パッケージ。

【請求項14】

50

前記第 1 導電型半導体層の下部面は、前記第 1 電極の下部面と段差をもって形成された、請求項 4 乃至 1 3 のいずれか一項に記載の発光素子パッケージ。

【請求項 1 5】

前記発光素子パッケージは、

前記第 1 ソルダ部に接続された第 1 リードフレームと、

前記第 2 ソルダ部に接続された第 2 リードフレームとをさらに含む、請求項 4 乃至 1 4 のいずれか一項に記載の発光素子パッケージ。

【請求項 1 6】

前記第 1 及び第 2 パッドのそれぞれは、楕円形または多角形の平面形状を有する、請求項 1 乃至 1 5 のいずれか一項に記載の発光素子パッケージ。

10

【請求項 1 7】

請求項 1 乃至 1 6 のいずれか一項に記載の発光素子パッケージを含む、照明装置。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

実施形態は、発光素子パッケージ及びそれを含む照明装置に関する。

【背景技術】

【0 0 0 2】

発光ダイオード (LED: Light Emitting Diode) は、化合物半導体の特性を用いて電気を赤外線または光に変換させて信号をやり取りしたり、光源として使用される半導体素子の一種である。

20

【0 0 0 3】

III - V 族窒化物半導体 (group III - V nitride semiconductor) は、物理的及び化学的特性により、発光ダイオード (LED) またはレーザーダイオード (LD: Laser Diode) などのような発光素子の核心素材として脚光を浴びている。

【0 0 0 4】

このような発光ダイオードは、白熱灯と蛍光灯などの既存の照明器具に使用される水銀 (Hg) のような環境有害物質が含まれていないので環境性に優れ、長寿命及び低電力消費特性などのような利点があるので、既存の光源を代替している。このような発光ダイオードを含む既存の発光素子パッケージの信頼性を改善するための多方面の研究が行われている。

30

【発明の概要】

【発明が解決しようとする課題】

【0 0 0 5】

実施形態は、改善された信頼性を有する発光素子パッケージ及びそれを含む照明装置を提供する。

【課題を解決するための手段】

【0 0 0 6】

実施形態による発光素子パッケージは、基板；前記基板の下に配置され、第 1 導電型半導体層、活性層及び第 2 導電型半導体層を含む発光構造物；第 1 及び第 2 導電型半導体層とそれぞれ接続された第 1 及び第 2 電極；前記第 2 導電型半導体層及び前記活性層を貫通して前記第 1 導電型半導体層を露出させる第 1 貫通孔の一部である第 1 - 1 貫通孔において前記第 1 電極に接続された第 1 パッド；前記第 1 パッドと前記第 2 導電型半導体層との間及び前記第 1 パッドと前記活性層との間に配置され、前記第 1 貫通孔の他部である第 1 - 2 貫通孔において前記第 1 電極を覆うように配置された第 1 絶縁層；及び前記第 2 導電型半導体層の下に配置された前記第 1 絶縁層を貫通する第 2 貫通孔を介して前記第 2 電極に接続され、前記第 1 パッドと電氣的に離隔した第 2 パッドを含み、前記第 2 パッドは、前記第 1 - 2 貫通孔に位置した前記第 1 絶縁層と前記発光構造物の厚さ方向に重ならず配置され得る。前記第 1 及び第 2 パッドのそれぞれは、楕円形または多角形の平面形状を

40

50

有することができる。

【0007】

例えば、前記第1電極は、平面視でストリップ(strip)形状を有することができる。前記第2パッドは、前記第1-2貫通孔の周辺において前記第1電極の長手方向に形成された少なくとも1つのスリットを含むことができる。前記少なくとも1つのスリットの幅は、前記第1電極の幅以上であってもよい。前記第1電極の前記ストリップ形状の数と前記スリットの数とは同一であってもよい。

【0008】

例えば、前記発光素子パッケージは、前記第1及び第2パッドとそれぞれ接続された第1及び第2ソルダ部と；前記第1及び第2ソルダ部にそれぞれ接続された第1及び第2リードフレームとをさらに含むことができる。前記第2ソルダ部の少なくとも一部は、前記第1-2貫通孔に埋め込まれて配置されてもよい。前記第2ソルダ部は、前記第1-2貫通孔に埋め込まれずに前記第2パッドの下に配置されてもよい。前記第2ソルダ部は、前記第1絶縁層によって前記第1電極と電氣的に離隔して配置されてもよい。

10

【0009】

例えば、前記第2貫通孔は、前記第1電極の長手方向と垂直な方向に前記第1電極の間に配置された平面形状を有することができる。

【0010】

例えば、前記第1導電型半導体層はn型半導体層であり、前記第2導電型半導体層はp型半導体層であってもよい。

20

【0011】

例えば、前記第2パッドは、平面視で、前記第1電極とギャップを置いて離隔してもよい。前記ギャップは、前記第1電極の長手方向に沿って形成された第1ギャップと；前記第1電極の幅方向に沿って形成された第2ギャップとを含むことができる。例えば、前記第1及び第2ギャップのそれぞれは、 $5\mu\text{m} \sim 20\mu\text{m}$ であってもよい。前記第2パッドの下部面は平坦であってもよい。例えば、前記第2パッドは、前記基板と対面する上部面と；前記上部面の反対側の面であって、平坦な断面形状を有する下部面とを含むことができる。

【0012】

例えば、前記第2電極は光反射層を含むことができる。前記第1導電型半導体層の下部面と前記第1電極の下部面は段差をもって形成されてもよい。

30

【0013】

他の実施形態による照明装置は前記発光素子パッケージを含むことができる。

【発明の効果】

【0014】

実施形態に係る発光素子パッケージは、第2導電型半導体層と活性層を貫通して形成された第1-2貫通孔において、第1絶縁層と第2パッドとが発光構造物の厚さ方向に重ならないので、第1絶縁層にクラックが存在するとしても、第2パッドが第1電極と電氣的に接続されるおそれが根本的に解消されて、改善された信頼性を有することができる。

【図面の簡単な説明】

40

【0015】

下記の図面を参照して実施形態について詳細に説明する。ただし、図面中、同一の構成要素には同一の参照符号を付する。

【図1】一実施形態に係る発光素子パッケージの平面図である。

【図2】図1に示された発光素子パッケージをI-I'線に沿って切断した断面図である。

【図3】図1に示された発光素子パッケージをII-II'線に沿って切断した一実施形態の断面図である。

【図4】図3に示された'A'部分の比較例に係る拡大断面図である。

【図5】図1に示された発光素子パッケージをII-II'線に沿って切断した他の実施

50

形態の断面図である。

【図 6 A】図 1 に示された発光素子パッケージの製造方法を説明するための工程平面図である。

【図 6 B】図 1 に示された発光素子パッケージの製造方法を説明するための工程平面図である。

【図 6 C】図 1 に示された発光素子パッケージの製造方法を説明するための工程平面図である。

【図 6 D】図 1 に示された発光素子パッケージの製造方法を説明するための工程平面図である。

【発明を実施するための形態】

10

【0016】

以下、本発明を具体的に説明するために実施形態を挙げて説明し、発明に対する理解を助けるために、添付の図面を参照して詳細に説明する。しかし、本発明に係る実施形態は、様々な形態に変形可能であり、本発明の範囲が、以下に詳述する実施形態に限定されるものと解釈されてはならない。本発明の実施形態は、当業界で平均的な知識を有する者に本発明をより完全に説明するために提供されるものである。

【0017】

本発明に係る実施形態の説明において、各構成要素 (element) の「上 (上部) または下 (下部) (on or under)」に形成されると記載される場合において、上 (上部) または下 (下部) は、2つの構成要素が互いに直接 (directly) 接

20

触したり、一つ以上の他の構成要素が前記2つの構成要素の間に配置されて (indirectly) 形成されることを全て含む。また、「上 (上部)」または「下 (下部)」と表現される場合、一つの構成要素を基準にして上側方向のみならず、下側方向の意味も含むことができる。

【0018】

また、以下で使用される「第1」及び「第2」、「上 / 上部 / 上側」及び「下 / 下部 / 下側」などのような関係的用語は、かかる実体または要素間のいかなる物理的又は論理的関係、または順序を必ず要求したり、内包したりすることなく、ある一つの実体または要素を他の実体または要素と区別するためにのみ用いることもできる。

【0019】

30

図面において、各層の厚さや大きさは、説明の便宜及び明確性のために誇張されたり、省略されたり、又は概略的に図示されている。また、各構成要素の大きさは実際の大きさを全的に反映するものではない。

【0020】

図1は、一実施形態に係る発光素子パッケージ100の平面図を示し、図2は、図1に示された発光素子パッケージ100をI-I'線に沿って切断した断面図を示し、図3は、図1に示された発光素子パッケージ100をII-II'線に沿って切断した一実施形態100Aの断面図を示す。

【0021】

実施形態に係る発光素子パッケージ100はデカルト座標系を用いて説明するが、他の座標系を用いて説明できることは勿論である。デカルト座標系において、各図に示されたx軸とy軸とz軸は互いに直交し、x'軸とy'軸とz'軸は互いに直交する。

40

【0022】

図1及び図2を参照すると、実施形態による発光素子パッケージ100は、パッケージボディー102、基板110、発光構造物120、第1及び第2電極 (又は、コンタクト層) 132, 134、第1及び第2パッド (pad) 142, 144、第1及び第2絶縁層150, 152、第1及び第2ソルダ部162, 164、第1及び第2リードフレーム172, 174及びモールディング部材180を含むことができる。

【0023】

説明の便宜上、図1において、図2に示されたパッケージボディー102、第2絶縁層

50

152、第1及び第2ソルダ部162、164、第1及び第2リードフレーム172、174及びモルディング部材180の図示は省略された。すなわち、図1は、発光素子に該当し得る。

【0024】

パッケージボディー102は、キャビティ(C: Cavity)を形成することができる。例えば、図2に例示されたように、パッケージボディー102は、第1及び第2リードフレーム172、174と共にキャビティCを形成することができる。すなわち、キャビティCは、パッケージボディー102の内側面104と第1及び第2リードフレーム172、174の各上部面によって定義され得る。しかし、実施形態はこれに限定されない。他の実施形態によれば、図2に例示したものと異なり、パッケージボディー102のみでキャビティCを形成することもできる。または、上部面が平坦なパッケージボディー102上に隔壁(barrier wall)(図示せず)が配置され、隔壁及びパッケージボディー102の上部面によってキャビティが定義されてもよい。パッケージボディー102は、EMC(Epoxy Molding Compound)などで具現されてもよいが、実施形態は、パッケージボディー102の材質に限定されない。

10

【0025】

発光構造物120は基板110の下に配置される。基板110は、導電型物質または非導電型物質を含むことができる。例えば、基板110は、サファイア(Al_2O_3)、GaN、SiC、ZnO、GaP、InP、 Ga_2O_3 、GaAs及びSiのうちの少なくとも1つを含むことができるが、実施形態は基板110の物質に限定されない。

20

【0026】

基板110と発光構造物120との間の熱膨張係数(CTE: Coefficient of Thermal Expansion)の差及び格子不整合を改善するために、これら110、120の間にバッファ層(又は転移層)(図示せず)がさらに配置されてもよい。バッファ層は、例えば、Al、In、N及びGaで構成される群から選択される少なくとも1つの物質を含むことができるが、これに限定されない。また、バッファ層は、単層または多層構造を有してもよい。

【0027】

発光構造物120は、第1導電型半導体層122、活性層124及び第2導電型半導体層126を含むことができる。基板110から第1及び第2リードフレーム172、174に向かう方向(即ち、-y'軸方向)に第1導電型半導体層122、活性層124及び第2導電型半導体層126が順次積層されて形成され得る。

30

【0028】

第1導電型半導体層122は、基板110の下に配置される。第1導電型半導体層122は、第1導電型ドーパントがドーピングされたIII-V族またはII-VI族などの化合物半導体で具現されてもよい。第1導電型半導体層122がn型半導体層である場合、第1導電型ドーパントは、n型ドーパントとして、Si、Ge、Sn、Se、Teを含むことができるが、これに限定されない。

【0029】

例えば、第1導電型半導体層122は、 $Al_x In_y Ga_{(1-x-y)} N$ ($0 < x < 1$ 、 $0 < y < 1$ 、 $0 < x+y < 1$)の組成式を有する半導体物質を含むことができる。第1導電型半導体層122は、GaN、InN、AlN、InGaN、AlGaN、InAlGaN、AlInN、AlGaAs、InGaAs、AlInGaAs、GaP、AlGaP、InGaP、AlInGaP、InPのいずれか1つ以上を含むことができる。

40

【0030】

活性層124は、第1導電型半導体層122と第2導電型半導体層126との間に配置されてもよい。活性層124は、第1導電型半導体層122を介して注入される電子(又は正孔)と第2導電型半導体層126を介して注入される正孔(又は電子)とが互いに出て、活性層124をなす物質固有のエネルギーバンドによって決定されるエネルギーを有する光を放出する層である。活性層124は、単一井戸構造、多重井戸構造、単一量子

50

井戸構造、多重量子井戸構造 (MQW: Multi Quantum Well)、量子線 (Quantum-Wire) 構造、または量子点 (Quantum Dot) 構造のうちの少なくともいずれか 1 つで形成されてもよい。

【0031】

活性層 124 の井戸層 / 障壁層は、InGa_N/Ga_N、InGa_N/InGa_N、Ga_N/AlGa_N、InAlGa_N/Ga_N、GaAs(InGaAs)/AlGaAs、GaP(InGaP)/AlGaP のいずれか 1 つ以上のペア構造で形成されてもよいが、これに限定されない。井戸層は、障壁層のバンドギャップエネルギーよりも低いバンドギャップエネルギーを有する物質で形成することができる。

【0032】

活性層 124 の上又は / 及び下には導電型クラッド層 (図示せず) が形成されてもよい。導電型クラッド層は、活性層 124 の障壁層のバンドギャップエネルギーよりも高いバンドギャップエネルギーを有する半導体で形成することができる。例えば、導電型クラッド層は、Ga_N、AlGa_N、InAlGa_N または超格子構造などを含むことができる。また、導電型クラッド層は、n 型または p 型にドーピングされてもよい。

【0033】

実施形態によれば、活性層 124 は、紫外線波長帯域の光を放出することができる。ここで、紫外線波長帯域とは、100 nm ~ 400 nm の波長帯域を意味する。特に、活性層 124 は、100 nm ~ 280 nm の波長帯域の光を放出することができる。しかし、実施形態は、活性層 124 から放出される光の波長帯域に限定されない。

【0034】

第 2 導電型半導体層 126 は、活性層 124 の下に配置されてもよい。第 2 導電型半導体層 126 は、半導体化合物で形成することができ、III-V 族または II-VI 族などの化合物半導体で具現されてもよい。例えば、第 2 導電型半導体層 126 は、In_xAl_yGa_{1-x-y}N (0 < x < 1、0 < y < 1、0 < x + y < 1) の組成式を有する半導体物質を含むことができる。第 2 導電型半導体層 126 には第 2 導電型ドーパントがドーピングされてもよい。第 2 導電型半導体層 126 が p 型半導体層である場合、第 2 導電型ドーパントは、p 型ドーパントとして、Mg、Zn、Ca、Sr、Ba などを含むことができる。

【0035】

第 1 導電型半導体層 122 は n 型半導体層として、第 2 導電型半導体層 126 は p 型半導体層として具現することができる。または、第 1 導電型半導体層 122 は p 型半導体層として、第 2 導電型半導体層 126 は n 型半導体層として具現することもできる。

【0036】

発光構造物 120 は、n-p 接合構造、p-n 接合構造、n-p-n 接合構造、p-n-p 接合構造のいずれか 1 つの構造で具現することができる。

【0037】

第 1 電極 132 は、メサエッチング (mesa etching) によって露出された第 1 導電型半導体層 122 と電氣的に接続可能である。すなわち、第 2 導電型半導体層 126、活性層 124 及び第 1 導電型半導体層 122 の一部をメサエッチングすることによって、第 2 導電型半導体層 126 と活性層 124 を貫通する第 1 貫通孔が形成される。このとき、第 1 貫通孔の一部である第 1-1 貫通孔 TH11 を通じて露出された第 1 導電型半導体層 122 上に第 1 電極 132 が形成される。ここで、第 1-1 貫通孔 TH11 とは、第 1 貫通孔において、第 1 パッド 142 が第 1 電極 132 と電氣的に接続される貫通孔に該当する。図 1 に例示されたように、第 1 電極 132 は、z 軸方向に長細い形状に形成された、平面視でストリップ (strip) 形状を有することができる。

【0038】

理解を助けるために、図 3 に例示されたように、第 1 絶縁層 150 によって覆われる第 1 電極 132 を図 1 において点線で表し、図 2 に例示されたように、第 1 パッド 142 によって覆われる第 1-1 貫通孔 TH11 を図 1 において点線で表した。また、図 2 に例示

10

20

30

40

50

されたように、第1-1貫通孔TH11において、第1電極132は、露出された第1導電型半導体層122の下に配置され、第1-1貫通孔TH11のz'軸方向への幅は、第1電極132のz'軸方向への幅よりも大きい、図1では、説明の便宜上、第1-1貫通孔TH11と第1電極132を同一にして示した。しかし、第1-1貫通孔TH11と第1電極132の平面形状は、図6A及び図6Bを参照して詳細に後述する。

【0039】

また、図1の場合、第1-1貫通孔TH11の数は6個であることを示しているが、実施形態はこれに限定されない。すなわち、第1-1貫通孔TH11の数は、6個より多くても少なくてもよい。

【0040】

第1電極132は、オーミック接触する物質を含んでオーミックの役割を果たすことによって、別途のオーミック層（図示せず）を配置しなくてもよく、別途のオーミック層が第1電極132の上又は下に配置されてもよい。

【0041】

第2電極134は、第2導電型半導体層126の下に配置され、第2導電型半導体層126と電氣的に接続可能である。第2電極134は、透明電極（図示せず）及び光反射層（図示せず）を含むことができる。

【0042】

光反射層は、銀（Ag）のような反射物質からなることができる。透明電極は、光反射層と第2導電型半導体層126との間に配置され、光反射層は、透明電極の下に配置されてもよい。透明電極は、透明伝導性酸化膜（TCO：Transparent Conductive Oxide）であってもよい。例えば、透明電極は、ITO（indium tin oxide）、IZO（indium zinc oxide）、IZTO（indium zinc tin oxide）、IAZO（indium aluminum zinc oxide）、IGZO（indium gallium zinc oxide）、IGTO（indium gallium tin oxide）、AZO（aluminum zinc oxide）、ATO（antimony tin oxide）、GZO（gallium zinc oxide）、IrOx、RuOx、RuOx/ITO、Ni/IrOx/Au、及びNi/IrOx/Au/ITOのうちの少なくとも1つを含むことができ、このような材料に限定されない。

【0043】

第2電極134は、オーミック特性を有することができ、第2導電型半導体層126とオーミック接触する物質を含むことができる。もし、第2電極134がオーミックの役割を果たす場合、別途のオーミック層（図示せず）は形成しなくてもよい。

【0044】

このように、第2電極134が光反射層を含む場合、活性層124から放出されて第1及び第2リードフレーム172、174側に向かう光が反射されることによって、光抽出効率を改善することができる。

【0045】

図1乃至図3に例示された発光素子パッケージ100、100Aは、フリップチップボンディング（flip chip bonding）構造であるので、活性層124から放出された光は、第1電極132、第1導電型半導体層122及び基板110を介して出射され得る。そのために、第1電極132、第1導電型半導体層122及び基板110は、光透過性を有する物質からなることができる。このとき、第2導電型半導体層126及び第2電極134は、光透過性や非透過性を有する物質、または反射性を有する物質からなってもよいが、実施形態は、特定の物質に限定されない。

【0046】

第1及び第2電極132、134のそれぞれは、活性層124から放出された光を吸収せずに反射させたり透過させたりすることができ、第1及び第2導電型半導体層122、126の上に良質に成長することができれば、いかなる物質で形成されてもよい。例えば

10

20

30

40

50

、第1及び第2電極132, 134のそれぞれは金属で形成することができ、Ag、Ni、Al、Rh、Pd、Ir、Ru、Mg、Zn、Pt、Au、Hf及びこれらの選択的な組み合わせからなることができる。

【0047】

一方、第1パッド142は、第1-1貫通孔TH11を介して第1電極132に接続され得る。このとき、第1絶縁層150は、第1パッド142と第2導電型半導体層126との間に配置され、これら142, 126を互いに電氣的に離隔させることができる。また、第1絶縁層150は、第1パッド142と活性層124との間に配置され、これら142, 124を互いに電氣的に離隔させることができる。

【0048】

第2パッド144は、第1パッド142と電氣的に離隔し、第2導電型半導体層126の下に配置された第1絶縁層150を貫通する第2貫通孔TH2を介して第2電極134に接続され得る。

【0049】

図1を参照すると、第2貫通孔TH2は、第1電極132の長手方向（即ち、z軸方向）（又は、第1パッド142と第2パッド144が互いに離隔した方向）と垂直な方向（即ち、x軸方向）に第1電極132の間に配置された平面形状を有することができる。図1の場合、第2貫通孔TH2の長軸はx軸方向であり、短軸はz軸方向であることを示しているが、実施形態はこれに限定されない。すなわち、他の実施形態によれば、第2貫通孔TH2の短軸はx軸方向であり、長軸はz軸方向であってもよい。

【0050】

また、図1に例示されたように、第2パッド144は、複数個の部分に分離される代わりに、一つのボディーで具現されてもよい。

【0051】

また、他の実施形態によれば、図2の例示とは異なり、第2パッド144は、第1絶縁層150を貫通せずに第2電極134に接続されてもよい。

【0052】

第1及び第2パッド142, 144のそれぞれは、電氣的伝導性を有する金属物質を含むことができ、第1及び第2電極132, 134のそれぞれの物質と同一又は異なる物質を含むことができる。

【0053】

図3を参照すると、前述したように、第2導電型半導体層126と活性層124と第1導電型半導体層122の一部をメサエッチングすることによって、第2導電型半導体層126と活性層124を貫通して第1貫通孔が形成される。第1絶縁層150は、第1貫通孔のうち第1-2貫通孔TH12において第1電極132を覆うように配置され得る。第1-2貫通孔TH12とは、第1貫通孔において、第1電極132と第1パッド142が電氣的に接続されない貫通孔に該当する。

【0054】

図3に例示されたように、第1電極132は、露出された第1導電型半導体層122の下に配置され、第1-2貫通孔TH12のx軸方向への幅は、第1電極132のx軸方向への幅よりも大きい。説明の便宜上、図1では、第1電極132と第1-2貫通孔TH12を同一にして示した。第1-2貫通孔TH12と第1電極132の平面形状は、図6A及び図6Bを参照して詳細に後述する。

【0055】

このとき、実施形態によれば、図3に例示されたように、第2パッド144は、第1-2貫通孔TH12に位置した第1絶縁層150とy軸方向（即ち、発光構造物120の厚さ方向）に重ならず配置され得る。すなわち、第2パッド144は、第1-2貫通孔TH12に埋め込まれずに、第1-2貫通孔TH12の周辺に配置され得る。

【0056】

もし、図3に示したものと異なり、第2パッド144が第1-2貫通孔TH12に埋

10

20

30

40

50

め込まれる場合、第2パッド144の下部面144Aは平坦でなく屈曲した断面形状を有し得る。なぜなら、第1-2貫通孔TH12の内部に配置された第1絶縁層150が、屈曲した断面形状を有するためである。しかし、実施形態によれば、第2パッド144が第1-2貫通孔TH12に埋め込まれないので、第2パッド144の下部面144Aは平坦な断面形状を有することができる。ここで、第2パッド144の下部面144Aは、基板110と対面する上部面144Bの反対側の面を意味する。

【0057】

図1及び図3を参照すると、第2パッド144は、第1-2貫通孔TH12の周辺において第1電極132の長手方向（即ち、z軸方向）に形成された少なくとも1つのスリットS（Slit）を含むことができる。図1及び図3に例示された発光素子パッケージ100、100Aの場合、3個のスリットSが示されているが、実施形態は、スリットSの数に限定されない。すなわち、スリットSは、3個より多くても少なくてもよい。

10

【0058】

発光素子パッケージ100の平面の大きさ（即ち、x軸の長さ×z軸の長さ）が大きい場合、例えば、800μm×800μmである場合、キャリアのスプレディングを円滑にするために、第1電極132のストリップ形状は複数個であってもよい。また、第1電極132のストリップ形状の数と第2パッド144のスリットSの数は同一であってもよく、異なってもよい。

【0059】

また、図1を参照すると、少なくとも1つのスリットSの第1幅W1は、第1電極132（又は、第1-2貫通孔TH12）の第2幅W2以上であってもよい。

20

【0060】

また、第2パッド144は、平面視で、第1電極132とギャップG（Gap）を置いて離隔して配置されてもよい。ここで、ギャップGは、第1ギャップG1と第2ギャップG2を含むことができる。第1ギャップG1は、第1電極132の長手方向（即ち、z軸方向）に沿って形成され、x軸方向に第2パッド144と第1電極132が互いに離隔した距離を示し、第2ギャップG2は、第1電極132の幅W2方向（即ち、x軸方向）に沿って形成され、z軸方向に第2パッド144と第1電極132が互いに離隔した距離を示す。

【0061】

30

もし、第1及び第2ギャップG1、G2のそれぞれが5μmよりも小さいと、製造工程が難しくなり、第1電極132の下に配置された第1絶縁層150がストレス（stress）を受けることがある。また、第1及び第2ギャップG1、G2のそれぞれが20μmよりも大きいと、第1電極132と第1導電型半導体層122との接触面積の減少により、放熱特性が悪化し、抵抗が増加し得る。したがって、第1及び第2ギャップG1、G2のそれぞれは、5μm～20μmであってもよいが、実施形態はこれに限定されない。

【0062】

図4は、図3に示された‘A’部分の比較例A1による拡大断面図を示す。

【0063】

図3に示された実施形態とは異なり、図4に示された比較例の場合、第1-2貫通孔TH12において、第1電極132を覆う第1絶縁層150と第2パッド44はy軸方向に互いに重なる。ここで、比較例の第2パッド44は、実施形態の第2パッド144と配置位置のみが異なるだけで、同一の役割を果たす。この場合、第1絶縁層150にクラックC（Crack）が引き起こされる場合、クラックCを介して第2パッド44と第1電極132とが互いに電氣的に接続されて短絡（short）されるという問題が発生し得る。

40

【0064】

しかし、実施形態によれば、図3に示されたように、第1-2貫通孔TH12において、第1絶縁層150と第2パッド144がy軸方向に重ならない。したがって、第1絶縁層150に、図4に示したようにクラックCが存在するとしても、第2パッド144が第

50

1 電極 1 3 2 と電氣的に接続されるおそれを根本的に解消することができる。

【 0 0 6 5 】

一般に、メサエッチングにより露出された第 1 導電型半導体層 1 2 2 の下部面 1 2 2 A と、第 1 電極 1 3 2 の下部面 1 3 2 A とは段差をもって形成される。したがって、第 1 - 2 貫通孔 T H 1 2 に第 1 絶縁層 1 5 0 を形成する過程において、前述した段差により、第 1 絶縁層 1 5 0 にクラック C が発生することがある。そこで、実施形態ではこれを考慮して、第 2 パッド 1 4 4 を、前述したように第 1 - 2 貫通孔 T H 1 2 に形成しないので、第 2 パッド 1 4 4 と第 1 電極 1 3 2 が電氣的に接続されるおそれを除去し、信頼性を改善することができる。

【 0 0 6 6 】

図 5 は、図 1 に示された発光素子パッケージ 1 0 0 を I I - I I ' 線に沿って切断した他の実施形態 1 0 0 B の断面図を示す。

【 0 0 6 7 】

一方、図 2 に示された発光素子パッケージ 1 0 0 の第 1 及び第 2 ソルダ部 1 6 2 , 1 6 4 は、第 1 及び第 2 パッド 1 4 2 , 1 4 4 とそれぞれ電氣的に接続可能である。

【 0 0 6 8 】

一実施形態によれば、図 3 に示したように、第 2 ソルダ部 1 6 4 A は、第 1 - 2 貫通孔 T H 1 2 に埋め込まれずに第 2 パッド 1 4 4 の下に配置されてもよい。

【 0 0 6 9 】

または、他の実施形態によれば、第 2 ソルダ部 1 6 4 は、第 1 - 2 貫通孔 T H 1 2 の少なくとも一部を埋めるようにして配置されてもよい。例えば、図 5 に例示されたように、第 2 ソルダ部 1 6 4 B は、第 1 - 2 貫通孔 T H 1 2 の全体を埋めるように発光構造物 1 2 0 と第 2 リードフレーム 1 7 4 との間に配置され、第 2 パッド 1 4 4 と第 2 リードフレーム 1 7 4 との間に配置されてもよい。

【 0 0 7 0 】

このとき、図 5 の場合、第 2 ソルダ部 1 6 4 B は、第 1 絶縁層 1 5 0 によって第 1 電極 1 3 2 と電氣的に離隔したことを示している。このとき、図 4 に例示されたように、第 1 - 2 貫通孔 T H 1 2 において第 1 絶縁層 1 5 0 にクラック C が存在するとしても、第 2 ソルダ部 1 6 4 B は第 1 電極 1 3 2 と電氣的に短絡されない。なぜなら、第 2 パッド 1 4 4 とは異なり、第 2 ソルダ部 1 6 4 B はストレスを発生させないからである。

【 0 0 7 1 】

前述したように、第 2 ソルダ部 1 6 4 A , 1 6 4 B が配置された形状が異なること以外は、図 5 に示された発光素子パッケージ 1 0 0 B は、図 3 に示された発光素子パッケージ 1 0 0 A と同一であるので、同一の参照符号を使用し、重複する説明を省略する。

【 0 0 7 2 】

発光素子パッケージ 1 0 0 , 1 0 0 A , 1 0 0 B の第 1 ソルダ部 1 6 2 は、第 1 リードフレーム 1 7 2 に電氣的に接続され、第 2 ソルダ部 1 6 4 , 1 6 4 A , 1 6 4 B は、第 2 リードフレーム 1 7 4 に電氣的に接続され得る。すなわち、第 1 ソルダ部 1 6 2 は、第 1 リードフレーム 1 7 2 と第 1 パッド 1 4 2 との間に配置され、これら 1 7 2 , 1 4 2 を互いに電氣的に接続させ、第 2 ソルダ部 1 6 4 , 1 6 4 A , 1 6 4 B は、第 2 リードフレーム 1 7 4 と第 2 パッド 1 4 4 との間に配置され、これら 1 7 4 , 1 4 4 を互いに電氣的に接続させることができる。

【 0 0 7 3 】

第 1 ソルダ部 1 6 2 及び第 2 ソルダ部 1 6 4 , 1 6 4 A , 1 6 4 B のそれぞれは、ソルダペースト (s o l d e r p a s t e) またはソルダボール (s o l d e r b a l l) であってもよい。

【 0 0 7 4 】

図 2 を参照すると、第 1 及び第 2 リードフレーム 1 7 2 , 1 7 4 は、発光構造物 1 2 0 の厚さ方向 (即ち、 y ' 軸方向) と垂直な方向 (例えば、 z ' 軸方向) に互いに離隔して配置されてもよい。第 1 及び第 2 リードフレーム 1 7 2 , 1 7 4 のそれぞれは、導電型物

10

20

30

40

50

質、例えば、金属からなることができ、実施形態は、第1及び第2リードフレーム172, 174のそれぞれの物質の種類に限定されない。第1及び第2リードフレーム172, 174を電氣的に分離させるために、第1及び第2リードフレーム172, 174の間には第2絶縁層152が配置されてもよい。

【0075】

また、パッケージボディー102が導電型物質、例えば、金属物質からなる場合、第1及び第2リードフレーム172, 174は、パッケージボディー102の一部であってもよい。この場合にも、第1及び第2リードフレーム172, 174を形成するパッケージボディー102は、第2絶縁層152によって互いに電氣的に分離され得る。

【0076】

第1及び第2絶縁層150, 152のそれぞれは、 SiO_2 、 TiO_2 、 ZrO_2 、 Si_3N_4 、 Al_2O_3 、または MgF_2 のうちの少なくとも1つを含むことができるが、実施形態は、第1及び第2絶縁層150, 152の物質に限定されない。

【0077】

前述した第1及び第2ソルダ部162, 164は、第1及び第2パッド142, 144を介して、第1及び第2導電型半導体層122, 126を第1及び第2リードフレーム172, 174にそれぞれ電氣的に接続させることで、ワイヤの必要性をなくすることができる。しかし、他の実施形態によれば、ワイヤを用いて第1及び第2導電型半導体層122, 126を第1及び第2リードフレーム172, 174にそれぞれ接続させることもできる。

【0078】

また、第1ソルダ部162及び第2ソルダ部164, 164A, 164Bは省略されてもよい。この場合、第1パッド142が第1ソルダ部162の役割を果たし、第2パッド144が第2ソルダ部164, 164A, 164Bの役割を果たすことができる。第1ソルダ部162と第2ソルダ部164, 164A, 164Bが省略される場合、第1パッド142は第1リードフレーム172と直接接続され、第2パッド144は第2リードフレーム174と直接接続され得る。

【0079】

一方、モールドディング部材180は、発光素子110, 120, 132, 134, 142, 144, 150、第1ソルダ部162及び第2ソルダ部164, 164A, 164Bを包囲して保護することができる。モールドディング部材180は、例えば、シリコン(Si)で具現することができ、蛍光体を含むので、発光素子から放出された光の波長を変化させることができる。蛍光体には、発光素子から発生した光を白色光に変換させることができるYAG系、TAG系、Silicate系、Sulfide系またはNitride系のいずれか1つの波長変換手段である蛍光物質が含まれてもよいが、実施形態は蛍光体の種類に限定されない。

【0080】

YAG及びTAG系蛍光物質としては、 $(\text{Y}, \text{Tb}, \text{Lu}, \text{Sc}, \text{La}, \text{Gd}, \text{Sm})_3(\text{Al}, \text{Ga}, \text{In}, \text{Si}, \text{Fe})_5(\text{O}, \text{S})_{12}:\text{Ce}$ から選択して使用可能であり、Silicate系蛍光物質としては、 $(\text{Sr}, \text{Ba}, \text{Ca}, \text{Mg})_2\text{SiO}_4:(\text{Eu}, \text{F}, \text{Cl})$ から選択して使用可能である。

【0081】

また、Sulfide系蛍光物質としては、 $(\text{Ca}, \text{Sr})\text{S}:\text{Eu}$ 、 $(\text{Sr}, \text{Ca}, \text{Ba})(\text{Al}, \text{Ga})_2\text{S}_4:\text{Eu}$ から選択して使用可能であり、Nitride系蛍光体は、 $(\text{Sr}, \text{Ca}, \text{Si}, \text{Al}, \text{O})\text{N}:\text{Eu}$ (例、 $\text{CaAlSiN}_4:\text{Eu}$ β - $\text{SiAlON}:\text{Eu}$)または $\text{Ca}-\alpha\text{SiAlON}:\text{Eu}$ 系である $(\text{Ca}_x, \text{My})(\text{Si}, \text{Al})_{12}(\text{O}, \text{N})_{16}$ 、ここで、Mは、Eu、Tb、YbまたはErのうちの少なくとも1つの物質であり、 $0.05 < x + y < 0.3$ 、 $0.02 < x < 0.27$ 及び $0.03 < y < 0.3$ 、蛍光体成分から選択して使用することができる。

【0082】

10

20

30

40

50

赤色蛍光体としては、N（例、 $\text{CaAlSiN}_3:\text{Eu}$ ）を含む窒化物（Nitride）系蛍光体を使用することができる。このような窒化物系赤色蛍光体は、硫化物（Sulfide）系蛍光体よりも熱、水分などの外部環境に対する信頼性に優れているだけでなく、変色のおそれが低い。

【0083】

以下、図1に示された発光素子パッケージ100の製造方法を、添付の図6A乃至図6Dを参照して次のように説明する。しかし、実施形態はこれに限定されず、様々な製造方法により、図1に示された発光素子パッケージ100を製造できることは勿論である。

【0084】

図6A乃至図6Dは、図1に示された発光素子パッケージ100の製造方法を説明するための工程平面図を示す。

10

【0085】

図6Aを参照すると、基板110上に発光構造物120を形成する。ここで、図2、図3及び図5に例示されたように、基板110上に第1導電型半導体層122、活性層124及び第2導電型半導体層126を順次形成することができる。このように発光構造物120が形成される場合、図6Aに示したように、発光素子パッケージ100の平面形状において一番上の第2導電型半導体層126のみが見られる。

【0086】

その後、メサエッチングにより、第2導電型半導体層126と活性層124と第1導電型半導体層122の一部を除去して、第1導電型半導体層122が露出される第1-1及び第1-2貫通孔TH11、TH12を形成する。

20

【0087】

その後、図6Bを参照すると、第2導電型半導体層126上に第2電極134を形成し、第1-1及び第1-2貫通孔TH11、TH12から露出された第1導電型半導体層122上に第1電極132を形成する。

【0088】

その後、図6Cを参照すると、第1-1貫通孔TH11の第1電極132及び第2貫通孔TH2の第2電極134を除外した発光素子パッケージ100の全体の上部に第1絶縁層150を形成する。

【0089】

30

その後、図6Dを参照すると、第1パッド142及び第2パッド144を第1絶縁層150の上部に形成する。このとき、第1パッド142は、第1-1貫通孔TH11から露出された第1導電型半導体層122に形成された第1電極132とy軸方向（即ち、発光構造物120の厚さ方向）に重なるように配置され得る。また、第2パッド144は、第2貫通孔TH2から露出された第2電極134とy軸方向に重なるように配置され得る。

【0090】

図1に示された発光素子パッケージ100は、図2に示された断面形状に限定されず、様々な断面形状を有してもよい。すなわち、第2パッド144が、図1に示されたように、第1-2貫通孔TH12と発光構造物120の厚さ方向に重ならない限り、図1に示された発光素子パッケージ100は様々な断面形状を有してもよい。

40

【0091】

また、図1の場合、第1及び第2パッド142、144のそれぞれは、四角形の平面形状を有することを示しているが、実施形態はこれに限定されない。例えば、他の実施形態によれば、第1及び第2パッド142、144のそれぞれは、楕円形の平面形状や、三角形又は五角形のような様々な多角形の平面形状を有してもよい。

【0092】

実施形態に係る発光素子パッケージは、複数個が基板上にアレイされてもよく、発光素子パッケージの光経路上に、光学部材である導光板、プリズムシート、拡散シートなどが配置されてもよい。このような発光素子パッケージ、基板、光学部材は、バックライトユニットとして機能することができる。

50

【0093】

また、実施形態に係る発光素子パッケージは、表示装置、指示装置、照明装置に適用することができる。

【0094】

ここで、表示装置は、ボトムカバーと、ボトムカバー上に配置される反射板と、光を放出する発光モジュールと、反射板の前方に配置され、発光モジュールから発散される光を前方に案内する導光板と、導光板の前方に配置されるプリズムシートを含む光学シートと、光学シートの前方に配置されるディスプレイパネルと、ディスプレイパネルと接続され、ディスプレイパネルに画像信号を供給する画像信号出力回路と、ディスプレイパネルの前方に配置されるカラーフィルターとを含むことができる。ここで、ボトムカバー、反射板、発光モジュール、導光板、及び光学シートはバックライトユニット (Backlight Unit) をなすことができる。

10

【0095】

また、照明装置は、基板と実施形態に係る発光素子パッケージを含む光源モジュール、光源モジュールの熱を発散させる放熱体、及び外部から提供された電氣的信号を処理又は変換して光源モジュールに提供する電源提供部を含むことができる。例えば、照明装置は、ランプ、ヘッドランプ、または街灯を含むことができる。

【0096】

ヘッドランプは、基板上に配置される発光素子パッケージを含む発光モジュール、発光モジュールから照射される光を一定の方向、例えば、前方に反射させるリフレクタ (reflector)、リフレクタによって反射される光を前方に屈折させるレンズ、及びリフレクタによって反射されてレンズに向かう光の一部分を遮断又は反射し、設計者の所望の配光パターンをなすようにするシェード (shade) を含むことができる。

20

【0097】

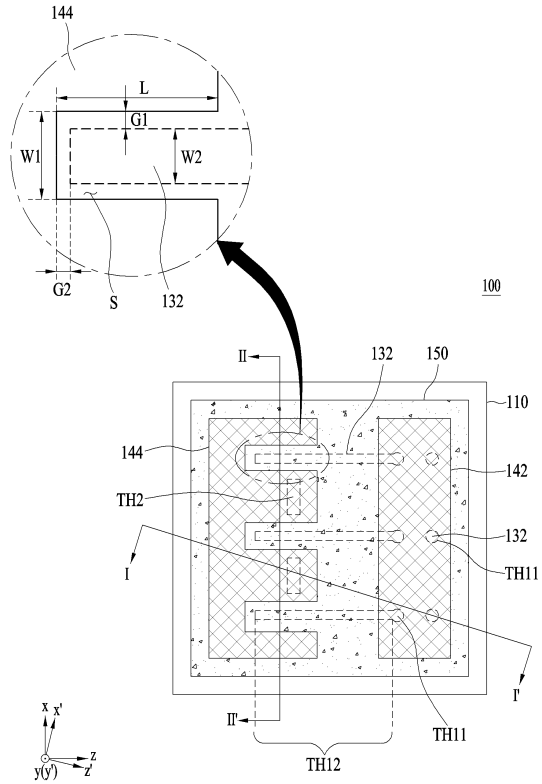
実施形態に係る発光素子パッケージは、第2導電型半導体層と活性層を貫通して形成された第1 - 2貫通孔において、第1絶縁層と第2パッドとが発光構造物の厚さ方向に重ならないので、第1絶縁層にクラックが存在するとしても、第2パッドが第1電極と電氣的に接続されるおそれが根本的に解消されて、改善された信頼性を有することができる。

【0098】

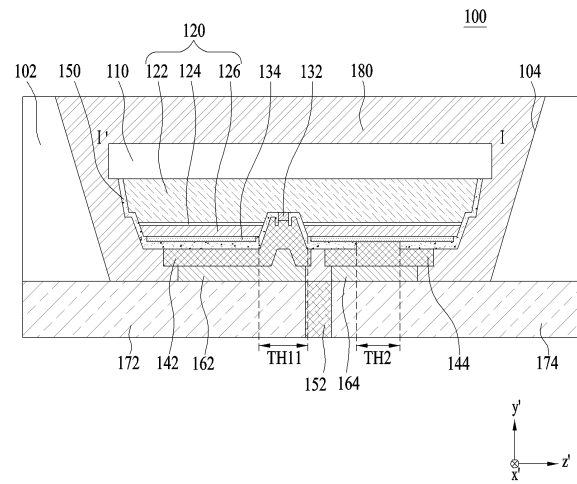
以上、実施形態を中心に説明したが、これは単なる例示であり、本発明を限定するものではなく、本発明の属する分野における通常の知識を有する者であれば、本実施形態の本質的な特性を逸脱しない範囲内で、以上に例示していない種々の変形及び応用が可能であるということが理解されるであろう。例えば、実施形態に具体的に示した各構成要素は変形実施が可能である。そして、このような変形及び応用による差異点は、添付の特許請求の範囲で規定する本発明の範囲に含まれるものと解釈しなければならない。

30

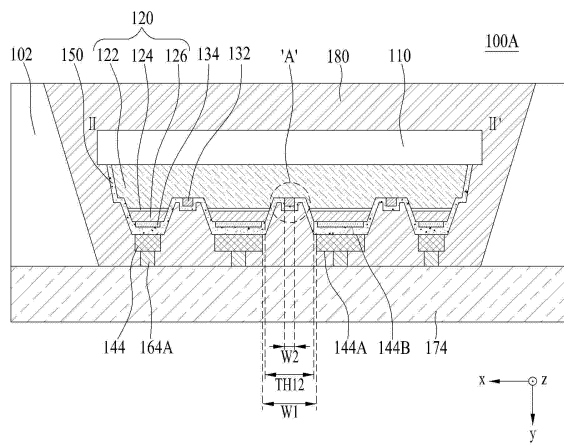
【図 1】



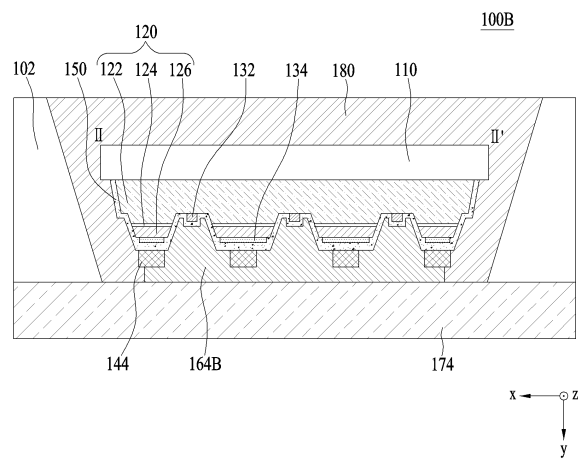
【図 2】



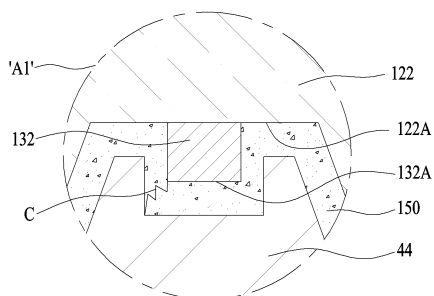
【図 3】



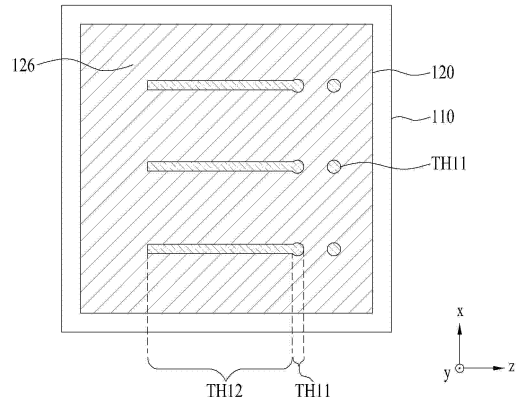
【図 5】



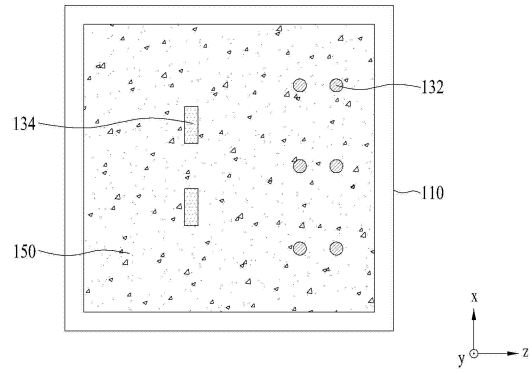
【図 4】



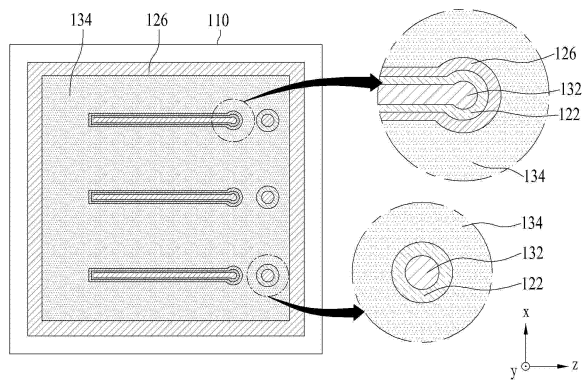
【図 6 A】



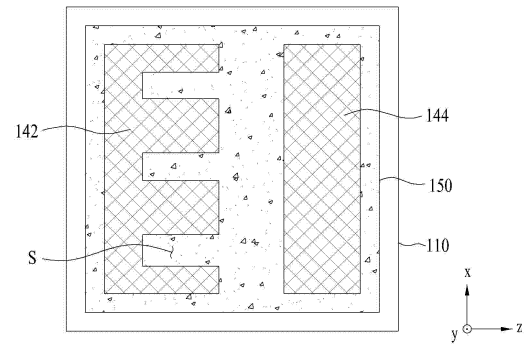
【図 6 C】



【図 6 B】



【図 6 D】



フロントページの続き

(74)代理人 100146318

弁理士 岩瀬 吉和

(72)発明者 イ, サンヨル

大韓民国 100-714, ソウル, ジュン-グ, ハンガン-テロ, 416, ソウル スクエア、
エルジー イノテック カンパニー リミテッド

(72)発明者 チェ, カンキ

大韓民国 100-714, ソウル, ジュン-グ, ハンガン-テロ, 416, ソウル スクエア、
エルジー イノテック カンパニー リミテッド

審査官 高橋 健司

(56)参考文献 特開 2014-093480 (JP, A)

特開 2008-060344 (JP, A)

特開 2011-187958 (JP, A)

特開 2005-093970 (JP, A)

米国特許出願公開第 2011/0062474 (US, A1)

特開 2012-138499 (JP, A)

国際公開第 2014/128574 (WO, A1)

特開 2014-158001 (JP, A)

特開 2014-195055 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H01L 33/00 - 33/64