

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4819471号
(P4819471)

(45) 発行日 平成23年11月24日(2011.11.24)

(24) 登録日 平成23年9月9日(2011.9.9)

(51) Int.Cl. F I
 HO 1 L 25/065 (2006.01) HO 1 L 25/08 Z
 HO 1 L 25/07 (2006.01) HO 1 L 23/12 5 O 1 B
 HO 1 L 25/18 (2006.01)
 HO 1 L 23/12 (2006.01)

請求項の数 56 (全 55 頁)

(21) 出願番号	特願2005-297811 (P2005-297811)	(73) 特許権者	000004237
(22) 出願日	平成17年10月12日(2005.10.12)		日本電気株式会社
(65) 公開番号	特開2007-109802 (P2007-109802A)		東京都港区芝五丁目7番1号
(43) 公開日	平成19年4月26日(2007.4.26)	(73) 特許権者	302062931
審査請求日	平成20年7月11日(2008.7.11)		ルネサスエレクトロニクス株式会社
			神奈川県川崎市中原区下沼部1753番地
		(74) 代理人	100095407
			弁理士 木村 満
		(72) 発明者	菊池 克
			東京都港区芝五丁目7番1号 日本電気株式会社内
		(72) 発明者	山道 新太郎
			東京都港区芝五丁目7番1号 日本電気株式会社内

最終頁に続く

(54) 【発明の名称】 配線基板及び配線基板を用いた半導体装置並びにその製造方法

(57) 【特許請求の範囲】

【請求項1】

電極を有する第1表面と第2表面を備え、前記第1表面に第1電極が設けられ、前記第2表面に第2電極が設けられ、少なくとも1層以上の絶縁層と少なくとも1層以上の配線層から構成され、1つ又は複数の半導体素子を搭載する配線基板であって、前記第2表面に設けられた第2電極が前記絶縁層内に埋設され、前記第2電極の前記第2表面側に露出した面の反対側の面がビアを介することなく直接的に前記配線層に接続され、且つ前記第2電極の横側面の少なくとも一部が前記絶縁層に接触せず露出することで、当該第2電極と該第2電極を囲む当該絶縁層との間に、当該第2電極と外部導電材との接続時に用いる半田材料がそのリフロー時に流れ込む隙間が形成されており、前記第2電極の前記第2表面側に露出している面が、前記第2表面と同一平面にあることを特徴とする配線基板。

10

【請求項2】

前記第2電極の横側面の全部が前記絶縁層に接触せず露出することで、当該第2電極と該第2電極を囲む当該絶縁層との間に、当該第2電極と外部導電材の接続時に用いる半田材料がそのリフロー時に流れ込む隙間が形成されていることを特徴とする請求項1に記載の配線基板。

【請求項3】

前記第1電極と前記第2電極が直接接続されていることを特徴とする請求項1又は2に記載の配線基板。

【請求項4】

20

請求項 1 乃至 3 のいずれか 1 項に記載の配線基板と、この配線基板における前記第 1 電極及び前記第 2 電極の内の少なくとも一方に接続された 1 つ又は複数の半導体素子とを有することを特徴とする半導体装置。

【請求項 5】

前記第 1 電極と前記第 2 電極とが直接接続され、前記第 1 電極に接続された 1 つ又は複数の半導体素子と、前記第 2 電極に接続された 1 つ又は複数の半導体素子とを有することを特徴とする請求項 4 に記載の半導体装置。

【請求項 6】

前記半導体素子が、低融点金属又は導電性樹脂のいずれかの材料により、前記第 1 電極及び前記第 2 電極の内の少なくとも一方にフリップチップ接続されていることを特徴とする請求項 4 又は 5 に記載の半導体装置。

10

【請求項 7】

前記半導体素子が、主に金を材料とするワイヤーにより、前記第 1 電極及び前記第 2 電極の内の少なくとも一方にワイヤーボンディング接続されていることを特徴とする請求項 4 乃至 6 のいずれか 1 項に記載の半導体装置。

【請求項 8】

前記半導体素子が、低融点金属、有機樹脂又は金属混入樹脂からなる群から選択された少なくとも 1 種の材料により請求項 1 乃至 4 のいずれか 1 項に記載の配線基板に連結されていることを特徴とする請求項 4 乃至 7 のいずれか 1 項に記載の半導体装置。

【請求項 9】

20

前記第 1 電極及び前記第 2 電極の内の少なくとも一方に、半田材料からなる金属ボールを具備していることを特徴とする請求項 4 乃至 8 のいずれか 1 項に記載の半導体装置。

【請求項 10】

支持基板上に絶縁層を形成する工程と、前記絶縁層の第 2 電極となる位置に前記支持基板が露出するように開口部を形成する工程と、前記開口部内に前記第 2 電極を形成する工程と、前記絶縁層と前記第 2 電極の上に直接配線層を形成する工程と、前記絶縁層と前記第 2 電極の上に第 1 電極を形成する工程と、前記支持基板を除去する工程とを有し、前記支持基板を除去する工程の後に、前記第 2 電極の側面と前記絶縁層との間に、当該第 2 電極と外部導電材との接続時に用いる半田材料がそのリフロー時に流れ込む空間を形成する工程とを有し、前記第 2 電極における、前記開口部から露出した露出面を、前記絶縁層の表面と同一平面とすることを特徴とする配線基板の製造方法。

30

【請求項 11】

前記空間が、当該絶縁層の厚さ方向に延びるとともに前記第 2 電極の露出面側に開口する中空柱状の空間であることを特徴とする請求項 10 に記載の配線基板の製造方法。

【請求項 12】

前記絶縁層と前記第 2 電極の上に配線層を形成する工程と、前記絶縁層と前記第 2 電極の上に第 1 電極を形成する工程とが、同一導電膜をパターンングすることにより前記絶縁層と前記第 1 電極とを同時に形成することを特徴とする請求項 10 に記載の配線基板の製造方法。

【請求項 13】

40

支持基板上に絶縁層を形成する工程と、前記絶縁層の第 2 電極となる位置に前記支持基板が露出するように開口部を形成する工程と、前記開口部内に前記第 2 電極を形成する工程と、少なくとも 1 層以上の配線層と少なくとも 1 層以上の絶縁層を積層する工程と、最上層の絶縁層上に第 1 電極を形成する工程と、前記支持基板を除去する工程と、前記第 2 電極の側面と前記絶縁層との間に、当該第 2 電極と外部導電材との接続時に用いる半田材料がそのリフロー時に流れ込む空間を形成する工程とを有し、前記第 2 電極における、前記開口部から露出した露出面を、前記絶縁層の表面と同一平面とすることを特徴とする配線基板の製造方法。

【請求項 14】

前記最上層の絶縁層上に第 1 電極を形成する工程において、前記最上層の絶縁層上に配

50

線層を形成することを特徴とする請求項 1 3 に記載の配線基板の製造方法。

【請求項 1 5】

前記絶縁層の第 2 電極となる位置に前記支持基板が露出するように開口部を形成する工程と、前記開口部内に前記第 2 電極を形成する工程との間に、前記開口部の側面に前記絶縁層よりウェットエッチング又はドライエッチングによって除去されやすい絶縁膜を形成する工程を含むことを特徴とする請求項 1 0 乃至 1 4 のいずれか 1 項に記載の配線基板の製造方法。

【請求項 1 6】

支持基板上に第 2 電極を形成する工程と、前記第 2 電極を覆うように前記支持基板上に絶縁層を設ける工程と、前記第 2 電極の支持基板に接している面の反対側の面を露出させる工程と、前記絶縁層と前記第 2 電極の上に配線層を形成する工程と、前記絶縁層と前記第 2 電極の上に第 1 電極を形成する工程と、前記支持基板を除去する工程と、前記第 2 電極の側面と前記絶縁層との間に、当該第 2 電極と外部導電材との接続時に用いる半田材料がそのリフロー時に流れ込む空間を形成する工程とを有し、前記第 2 電極における、前記開口部から露出した露出面を、前記絶縁層の表面と同一平面とすることを特徴とする配線基板の製造方法。

10

【請求項 1 7】

前記絶縁層と前記第 2 電極の上の配線層と、前記絶縁層と前記第 2 電極の上の第 1 電極は、同一導電膜を形成し、それをパターンングして同時に形成されることを特徴とする請求項 1 6 に記載の配線基板の製造方法。

20

【請求項 1 8】

支持基板上に第 2 電極を形成する工程と、前記第 2 電極を覆うように前記支持基板上に絶縁層を設ける工程と、前記第 2 電極の支持基板に接している面の反対側の面を露出させる工程と、少なくとも 1 層以上の配線層と少なくとも 1 層以上の絶縁層を積層する工程と、最上層の絶縁層上に第 1 電極を形成する工程と、前記支持基板を除去する工程と、前記第 2 電極の側面と前記絶縁層との間に、当該第 2 電極と外部導電材との接続時に用いる半田材料がそのリフロー時に流れ込む空間を形成する工程とを有し、前記第 2 電極における、前記開口部から露出した露出面を、前記絶縁層の表面と同一平面とすることを特徴とする配線基板の製造方法。

【請求項 1 9】

前記最上層の絶縁層上に第 1 電極を形成する工程において、前記最上層の絶縁層上に配線層を形成することを特徴とする請求項 1 8 に記載の配線基板の製造方法。

30

【請求項 2 0】

支持基板上に第 2 電極を形成する工程と、前記第 2 電極を覆うように前記支持基板上に絶縁層を設ける工程との間に、前記絶縁層よりウェットエッチング又はドライエッチングによって除去されやすい絶縁膜を形成する工程を含むことを特徴とする請求項 1 6 乃至 1 9 のいずれか 1 項に記載の配線基板の製造方法。

【請求項 2 1】

前記第 2 電極の支持基板に接している面の反対側の面を露出させる工程が、前記絶縁層と前記第 2 電極とを共に研磨する工程であることを特徴とする請求項 1 6 乃至 2 0 のいずれか 1 項に記載の配線基板の製造方法。

40

【請求項 2 2】

前記第 2 電極の支持基板に接している面の反対側の面を露出させる工程が、前記絶縁層に前記第 2 電極が内部に露出している前記第 2 電極の面積より大きい凹部を形成する工程であることを特徴とする請求項 1 6 乃至 2 0 のいずれか 1 項に記載の配線基板の製造方法。

【請求項 2 3】

前記第 2 電極の側面と前記絶縁層との間に空間を形成する工程が、ウェットエッチング及びドライエッチングの内の少なくとも一方であることを特徴とする請求項 1 0 乃至 2 2 のいずれか 1 項に記載の配線基板の製造方法。

50

【請求項 2 4】

前記支持基板を除去する工程と、前記第 2 電極の側面と前記絶縁層との間に空間を形成する工程との間に、前記第 2 電極を露出させる工程を含むことを特徴とする請求項 1 0 乃至 2 3 のいずれか 1 項に記載の配線基板の製造方法。

【請求項 2 5】

前記支持基板を除去する工程が、剥離工程であることを特徴とする請求項 1 0 乃至 2 4 のいずれか 1 項に記載の配線基板の製造方法。

【請求項 2 6】

前記支持基板が導電性材料又は表面に導電性の膜を形成した材料であることを特徴とする請求項 1 0 乃至 2 5 のいずれか 1 項に記載の配線基板の製造方法。

10

【請求項 2 7】

支持基板上に絶縁層を形成する工程と、前記絶縁層の第 2 電極となる位置に前記支持基板が露出するように開口部を形成する工程と、前記開口部内に前記第 2 電極を形成する工程と、前記絶縁層と前記第 2 電極の上に配線層を形成する工程と、前記絶縁層と前記第 2 電極の上に第 1 電極を形成する工程と、前記第 1 電極に 1 つ又は複数の半導体素子を搭載する工程と、前記支持基板を除去する工程と、前記第 2 電極の側面と前記絶縁層との間に、当該第 2 電極と外部導電材との接続時に用いる半田材料がそのリフロー時に流れ込む空間を形成する工程とを有し、前記第 2 電極における、前記開口部から露出した露出面を、前記絶縁層の表面と同一平面とすることを特徴とする半導体装置の製造方法。

【請求項 2 8】

前記絶縁層と前記第 2 電極の上の配線層と、前記絶縁層と前記第 2 電極の上の第 1 電極は、同一導電膜を形成し、それをパターンニングして同時に形成されることを特徴とする請求項 2 7 に記載の半導体装置の製造方法。

20

【請求項 2 9】

支持基板上に絶縁層を形成する工程と、前記絶縁層の第 2 電極となる位置に前記支持基板が露出するように開口部を形成する工程と、前記開口部内に前記第 2 電極を形成する工程と、少なくとも 1 層以上の配線層と少なくとも 1 層以上の絶縁層を積層する工程と、最上層の絶縁層上に第 1 電極を形成する工程と、前記第 1 電極に 1 つ又は複数の半導体素子を搭載する工程と、前記支持基板を除去する工程と、前記第 2 電極の側面と前記絶縁層との間に、当該第 2 電極と外部導電材との接続時に用いる半田材料がそのリフロー時に流れ込む空間を形成する工程とを有し、前記第 2 電極における、前記開口部から露出した露出面を、前記絶縁層の表面と同一平面とすることを特徴とする半導体装置の製造方法。

30

【請求項 3 0】

前記最上層の絶縁層上に第 1 電極を形成する工程において、前記最上層の絶縁層上に配線層を形成することを特徴とする請求項 2 9 に記載の半導体装置の製造方法。

【請求項 3 1】

前記絶縁層の第 2 電極となる位置に前記支持基板が露出するように開口部を形成する工程と、前記開口部内に前記第 2 電極を形成する工程との間に、前記開口部の側面に前記絶縁層よりウェットエッチング又はドライエッチングによって除去されやすい絶縁膜を形成する工程を含むことを特徴とする請求項 2 7 乃至 3 0 のいずれか 1 項に記載の半導体装置の製造方法。

40

【請求項 3 2】

支持基板上に第 2 電極を形成する工程と、前記第 2 電極を覆うように前記支持基板上に絶縁層を設ける工程と、前記第 2 電極の支持基板に接している面の反対側の面を露出させる工程と、前記絶縁層と前記第 2 電極の上に配線層を形成する工程と、前記絶縁層と前記第 2 電極の上に第 1 電極を形成する工程と、前記第 1 電極に 1 つ又は複数の半導体素子を搭載する工程と、前記支持基板を除去する工程と、前記第 2 電極の側面と前記絶縁層との間に、当該第 2 電極と外部導電材との接続時に用いる半田材料がそのリフロー時に流れ込む空間を形成する工程とを有し、前記第 2 電極における、前記開口部から露出した露出面を、前記絶縁層の表面と同一平面とすることを特徴とする半導体装置の製造方法。

50

【請求項 3 3】

前記絶縁層と前記第 2 電極の上の配線層と、前記絶縁層と前記第 2 電極の上の第 1 電極は、同一導電膜を形成し、それをパターンングして同時に形成されることを特徴とする請求項 3 2 に記載の半導体装置の製造方法。

【請求項 3 4】

支持基板上に第 2 電極を形成する工程と、前記第 2 電極を覆うように前記支持基板上に絶縁層を設ける工程と、前記第 2 電極の支持基板に接している面の反対側の面を露出させる工程と、少なくとも 1 層以上の配線層と少なくとも 1 層以上の絶縁層を積層する工程と、最上層の絶縁層上に第 1 電極を形成する工程と、前記第 1 電極に 1 つ又は複数の半導体素子を搭載する工程と、前記支持基板を除去する工程と、前記第 2 電極の側面と前記絶縁層との間に、当該第 2 電極と外部導電材との接続時に用いる半田材料がそのリフロー時に流れ込む空間を形成する工程とを有し、前記第 2 電極における、前記開口部から露出した露出面を、前記絶縁層の表面と同一平面とすることを特徴とする半導体装置の製造方法。

10

【請求項 3 5】

前記最上層の絶縁層上に第 1 電極を形成する工程において、前記最上層の絶縁層上に配線層を形成することを特徴とする請求項 3 4 に記載の半導体装置の製造方法。

【請求項 3 6】

支持基板上に第 2 電極を形成する工程と、前記第 2 電極を覆うように前記支持基板上に絶縁層を設ける工程との間に、前記絶縁層よりウェットエッチング又はドライエッチングによって除去されやすい絶縁膜を形成する工程を含むことを特徴とする請求項 3 2 乃至 3 5 のいずれか 1 項に記載の半導体装置の製造方法。

20

【請求項 3 7】

前記第 2 電極の支持基板に接している面の反対側の面を露出させる工程が、前記絶縁層と前記第 2 電極とを共に研磨する工程であることを特徴とする請求項 3 2 乃至 3 6 のいずれか 1 項に記載の半導体装置の製造方法。

【請求項 3 8】

前記第 2 電極の支持基板に接している面の反対側の面を露出させる工程が、前記絶縁層に前記第 2 電極が内部に露出している前記第 2 電極の面積より大きい凹部を形成する工程であることを特徴とする請求項 3 2 乃至 3 6 のいずれか 1 項に記載の半導体装置の製造方法。

30

【請求項 3 9】

前記第 2 電極の側面と前記絶縁層との間に空間を形成する工程の後に、前記第 2 電極に 1 つ又は複数の半導体素子を搭載する工程を有することを特徴とする請求項 2 7 乃至 3 8 のいずれか 1 項に記載の半導体装置の製造方法。

【請求項 4 0】

支持基板上に絶縁層を形成する工程と、前記絶縁層の第 2 電極となる位置に前記支持基板が露出するように開口部を形成する工程と、前記開口部内に前記第 2 電極を形成する工程と、前記絶縁層と前記第 2 電極の上に配線層を形成する工程と、前記絶縁層と前記第 2 電極の上に第 1 電極を形成する工程と、前記支持基板を除去する工程と、前記第 2 電極の側面と前記絶縁層との間に、当該第 2 電極と外部導電材との接続時に用いる半田材料がそのリフロー時に流れ込む空間を形成する工程と、前記第 2 電極に 1 つ又は複数の半導体素子を搭載する工程とを有し、前記第 2 電極における、前記開口部から露出した露出面を、前記絶縁層の表面と同一平面とすることを特徴とする半導体装置の製造方法。

40

【請求項 4 1】

前記絶縁層と前記第 2 電極の上の配線層と、前記絶縁層と前記第 2 電極の上の第 1 電極は、同一導電膜を形成し、それをパターンングして同時に形成されることを特徴とする請求項 4 0 に記載の半導体装置の製造方法。

【請求項 4 2】

支持基板上に絶縁層を形成する工程と、前記絶縁層の第 2 電極となる位置に前記支持基板が露出するように開口部を形成する工程と、前記開口部内に前記第 2 電極を形成する工

50

程と、少なくとも1層以上の配線層と少なくとも1層以上の絶縁層を積層する工程と、最上層の絶縁層上に第1電極を形成する工程と、前記支持基板を除去する工程と、前記第2電極の側面と前記絶縁層との間に、当該第2電極と外部導電材との接続時に用いる半田材料がそのリフロー時に流れ込む空間を形成する工程と、前記第2電極に1つ又は複数の半導体素子を搭載する工程とを有し、前記第2電極における、前記開口部から露出した露出面を、前記絶縁層の表面と同一平面とすることを特徴とする半導体装置の製造方法。

【請求項43】

前記最上層の絶縁層上に第1電極を形成する工程において、前記最上層の絶縁層上に配線層を形成することを特徴とする請求項42に記載の半導体装置の製造方法。

【請求項44】

前記絶縁層の第2電極となる位置に前記支持基板が露出するように開口部を形成する工程と、前記開口部内に前記第2電極を形成する工程との間に、前記開口部の側面に前記絶縁層よりウェットエッチング又はドライエッチングによって除去されやすい絶縁膜を形成する工程を含むことを特徴とする請求項40乃至43のいずれか1項に記載の半導体装置の製造方法。

【請求項45】

支持基板上に第2電極を形成する工程と、前記第2電極を覆うように前記支持基板上に絶縁層を設ける工程と、前記第2電極の支持基板に接している面の反対側の面を露出させる工程と、前記絶縁層と前記第2電極の上に配線層を形成する工程と、前記絶縁層と前記第2電極の上に第1電極を形成する工程と、前記支持基板を除去する工程と、前記第2電極の側面と前記絶縁層との間に、当該第2電極と外部導電材との接続時に用いる半田材料がそのリフロー時に流れ込む空間を形成する工程と、前記第2電極に1つ又は複数の半導体素子を搭載する工程とを有し、前記第2電極における、前記開口部から露出した露出面を、前記絶縁層の表面と同一平面とすることを特徴とする半導体装置の製造方法。

【請求項46】

前記絶縁層と前記第2電極の上の配線層と、前記絶縁層と前記第2電極の上に第1電極は、同一導電膜を形成し、それをパターンニングして同時に形成されることを特徴とする請求項45に記載の半導体装置の製造方法。

【請求項47】

支持基板上に第2電極を形成する工程と、前記第2電極を覆うように前記支持基板上に絶縁層を設ける工程と、前記第2電極の支持基板に接している面の反対側の面を露出させる工程と、少なくとも1層以上の配線層と少なくとも1層以上の絶縁層を積層する工程と、最上層の絶縁層上に第1電極を形成する工程と、前記支持基板を除去する工程と、前記第2電極の側面と前記絶縁層との間に、当該第2電極と外部導電材との接続時に用いる半田材料がそのリフロー時に流れ込む空間を形成する工程と、前記第2電極に1つ又は複数の半導体素子を搭載する工程とを有し、前記第2電極における、前記開口部から露出した露出面を、前記絶縁層の表面と同一平面とすることを特徴とする半導体装置の製造方法。

【請求項48】

前記最上層の絶縁層上に第1電極を形成する工程において、前記最上層の絶縁層上に配線層を形成することを特徴とする請求項47に記載の半導体装置の製造方法。

【請求項49】

支持基板上に第2電極を形成する工程と、前記第2電極を覆うように前記支持基板上に絶縁層を設ける工程との間に、前記絶縁層よりウェットエッチング又はドライエッチングによって除去されやすい絶縁膜を形成する工程を含むことを特徴とする請求項45乃至48のいずれか1項に記載の半導体装置の製造方法。

【請求項50】

前記第2電極の支持基板に接している面の反対側の面を露出させる工程が、前記絶縁層と前記第2電極とを共に研磨する工程であることを特徴とする請求項45乃至49のいずれか1項に記載の半導体装置の製造方法。

【請求項51】

10

20

30

40

50

前記第2電極の支持基板に接している面の反対側の面を露出させる工程が、前記絶縁層に前記第2電極が内部に露出している前記第2電極の面積より大きい凹部を形成する工程であることを特徴とする請求項45乃至49のいずれか1項に記載の半導体装置の製造方法。

【請求項52】

前記第2電極の側面と前記絶縁層との間に空間を形成する工程が、ウェットエッチング及びドライエッチングの内の少なくとも一方であることを特徴とする請求項27乃至51のいずれか1項に記載の半導体装置の製造方法。

【請求項53】

前記支持基板を除去する工程と、前記第2電極の側面と前記絶縁層との間に空間を形成する工程との間に、前記第2電極を露出させる工程を含むことを特徴とする請求項27乃至52のいずれか1項に記載の半導体装置の製造方法。

10

【請求項54】

前記第1電極及び第2電極の内の少なくとも一方に半田材料からなる金属ボールを装着する工程を有することを特徴とする請求項27乃至53のいずれか1項に記載の半導体装置の製造方法。

【請求項55】

前記支持基板を除去する工程が、剥離工程であることを特徴とする請求項27乃至54のいずれか1項に記載の半導体装置の製造方法。

【請求項56】

20

前記支持基板が導電性材料又は表面に導電性の膜を形成した材料であることを特徴とする請求項27乃至55のいずれか1項に記載の半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は半導体素子を搭載する配線基板及び配線基板に半導体素子を搭載した半導体装置並びにそれらの製造方法に関し、特に高速伝送特性及び実装信頼性に優れた薄型の配線基板並びにその配線基板を用いた半導体装置に関する。

【背景技術】

【0002】

30

近年、携帯機器に見られる通り電子機器の急激な小型化、薄型化及び高密度化が進んでいること、並びに半導体素子の高速化及び高機能化に伴う端子数増加により、機器実装及び半導体素子実装から使用される配線基板において、薄型化、軽量化及び高密度化等の特性が求められている。

【0003】

従来、配線基板としてはビルトアップ基板等のスルーホールを有する基板が一般的であるが、基板が厚く、更にスルーホールの存在により高速信号伝送に不向きである。

【0004】

一方、テープ基板等の薄型基板も使用されているが、配線層がその製法から単層又は二層に限定されることと、テープ基材の伸縮が大きいためパターンの位置精度がビルドアップ基板より劣ることから、近年の高密度化の要求に応えることができない。

40

【0005】

これらの配線基板の課題を改善する方法として、予め用意した支持基板上に配線構造体を形成し、配線構造体形成後に支持基板を除去又は分離してスルーホールを設けないコアレス基板が提案されている。

【0006】

特許文献1では、銅板を支持基板として配線構造を形成した後、支持基板をエッチングによって除去し、コアレス基板とする技術が開示されている。

【0007】

特許文献2では、ステンレス板を支持基板として配線構造を形成した後、支持基板を剥

50

離してコアレス基板とする技術が開示されている。

【0008】

特許文献3では、銅箔を支持基板として配線構造を形成し、半導体素子を搭載した後に銅箔をエッチングしてコアレス基板とする技術及びそのコアレス基板を用いて半導体装置とする技術が開示されている。

【0009】

【特許文献1】特開2000-323613号公報

【特許文献2】特開平05-259639号公報

【特許文献3】特開2004-200668号公報

【発明の開示】

【発明が解決しようとする課題】

【0010】

しかしながら、上記配線基板には以下のような課題がある。特許文献1、2及び3全てにおいて、支持基板を除去して得られる面に設けられている電極は、絶縁樹脂に埋設され、その表面が平坦となる構造を取っている。半田接続を行う電極表面が平坦となっていることから、接続強度が弱くなる半田と端子電極材料との金属拡散層（合金層）が電極表面に沿って形成されてしまい、接続信頼性が低下する課題があった。つまり、接続後の応力を受けた場合、金属拡散層にクラックが発生するため、平坦な電極を用いた接続構造においては安定した信頼性の実現が困難となる。また、埋設されている電極は、無機材料と比較して弾性率の低い絶縁樹脂に支えられる状態となるため、ワイヤーボンディングを行う際の超音波が吸収されてしまい、ボンディング性が劣化する。

【0011】

本発明は、かかる問題点を鑑みてなされたものであって、埋設される電極の側面と絶縁樹脂層とが離れていることで半田との接続が電極側面まで設けられること、又は、超音波の吸収を防ぐことで安定したワイヤーボンディング性を実現し、信頼性の高い配線基板及び配線基板を用いた半導体装置並びにそれらの製造方法を提供するものである。

【課題を解決するための手段】

【0012】

本発明に係る配線基板は、電極を有する第1表面と第2表面を備え、前記第1表面に第1電極が設けられ、前記第2表面に第2電極が設けられ、少なくとも1層以上の絶縁層と少なくとも1層以上の配線層から構成され、1つ又は複数の半導体素子を搭載する配線基板であって、前記第2表面に設けられた第2電極が前記絶縁層内に埋設され、前記第2電極の前記第2表面側に露出した面の反対側の面がビアを介することなく直接的に前記配線層に接続され、且つ前記第2電極の横側面の少なくとも一部が前記絶縁層に接触せず露出することで、当該第2電極と該第2電極を囲む当該絶縁層との間に、当該第2電極と外部導電材との接続時に用いる半田材料がそのリフロー時に流れ込む隙間が形成されており、前記第2電極の前記第2表面側に露出している面が、前記第2表面と同一平面にあることを特徴とする。

【0013】

本発明に係る他の配線基板は、前記第2電極の横側面の全部が前記絶縁層に接触せず露出することで、当該第2電極と該第2電極を囲む当該絶縁層との間に、当該第2電極と外部導電材との接続時に用いる半田材料がそのリフロー時に流れ込む隙間が形成されていることを特徴とする。

【0017】

本発明に係る配線基板は、前記第1電極と前記第2電極が直接接続されていることを特徴とする。

【0018】

本発明に係る半導体装置は、前記配線基板と、この配線基板における前記第1電極及び/又は前記第2電極に接続された1つ又は複数の半導体素子とを有することを特徴とする。

10

20

30

40

50

【0019】

本発明に係る他の半導体装置は、前記第1電極と前記第2電極とが直接接続され、前記第1電極に接続された1つ又は複数の半導体素子と、前記第2電極に接続された1つ又は複数の半導体素子とを有することを特徴とする。

【0020】

本発明に係る半導体装置は、前記半導体素子が、低融点金属又は導電性樹脂のいずれかの材料により、前記第1電極及び/又は前記第2電極にフリップチップ接続されていることを特徴とする。

【0021】

本発明に係る他の半導体装置は、前記半導体素子が、主に金を材料とするワイヤーにより、前記第1電極及び/又は前記第2電極にワイヤーボンディング接続されていることを特徴とする。

10

【0022】

本発明に係る更に他の半導体装置は、前記半導体素子が、低融点金属、有機樹脂又は金属混入樹脂からなる群から選択された少なくとも1種の材料により配線基板に連結されていることを特徴とする。

【0023】

本発明に係る半導体装置は、前記第1電極及び/又は前記第2電極に、半田材料からなる金属ボールを具備していることを特徴とする。

【0024】

本発明に係る配線基板の製造方法は、支持基板上に絶縁層を形成する工程と、前記絶縁層の第2電極となる位置に前記支持基板が露出するように開口部を形成する工程と、前記開口部内に前記第2電極を形成する工程と、前記絶縁層と前記第2電極の上に直接配線層を形成する工程と、前記絶縁層と前記第2電極の上に第1電極を形成する工程と、前記支持基板を除去する工程とを有し、前記支持基板を除去する工程の後に、前記第2電極の側面と前記絶縁層との間に、当該第2電極と外部導電材との接続時に用いる半田材料がそのリフロー時に流れ込む空間を形成する工程とを有し、前記第2電極における、前記開口部から露出した露出面を、前記絶縁層の表面と同一平面とすることを特徴とする。

20

【0025】

本発明に係る配線基板の他の製造方法は、前記絶縁層と前記第2電極の上の配線層を形成する工程と、前記絶縁層と前記第2電極の上に第1電極を形成する工程とが、同一導電膜をパターンングすることにより前記絶縁層と前記第1電極とを同時に形成することを特徴とする。

30

【0026】

本発明に係る配線基板の製造方法は、支持基板上に絶縁層を形成する工程と、前記絶縁層の第2電極となる位置に前記支持基板が露出するように開口部を形成する工程と、前記開口部内に前記第2電極を形成する工程と、少なくとも1層以上の配線層と少なくとも1層以上の絶縁層を積層する工程と、最上層の絶縁層上に第1電極を形成する工程と、前記支持基板を除去する工程と、前記第2電極の側面と前記絶縁層との間に、当該第2電極と外部導電材との接続時に用いる半田材料がそのリフロー時に流れ込む空間を形成する工程とを有し、前記第2電極における、前記開口部から露出した露出面を、前記絶縁層の表面と同一平面とすることを特徴とする。

40

【0027】

本発明に係る配線基板の製造方法は、前記最上層の絶縁層上に第1電極を形成する工程において、前記最上層の絶縁層上に配線層を形成することを特徴とする。

【0028】

本発明に係る配線基板の他の製造方法は、前記絶縁層の第2電極となる位置に前記支持基板が露出するように開口部を形成する工程と、前記開口部内に前記第2電極を形成する工程との間に、前記開口部の側面に前記絶縁層よりウェットエッチング又はドライエッチングによって除去されやすい絶縁膜を形成する工程を含むことを特徴とする。

50

【0029】

本発明に係る配線基板の製造方法は、支持基板上に第2電極を形成する工程と、前記第2電極を覆うように前記支持基板上に絶縁層を設ける工程と、前記第2電極の支持基板に接している面の反対側の面を露出させる工程と、前記絶縁層と前記第2電極の上に配線層を形成する工程と、前記絶縁層と前記第2電極の上に第1電極を形成する工程と、前記支持基板を除去する工程と、前記第2電極の側面と前記絶縁層との間に、当該第2電極と外部導電材との接続時に用いる半田材料がそのリフロー時に流れ込む空間を形成する工程とを有し、前記第2電極における、前記開口部から露出した露出面を、前記絶縁層の表面と同一平面とすることを特徴とする。

【0030】

本発明に係る配線基板の他の製造方法は、前記絶縁層と前記第2電極の上に配線層を形成する工程と、前記絶縁層と前記第2電極の上に第1電極を形成する工程とが、同一導電膜をパターンングすることにより前記絶縁層と前記第1電極とを同時に形成することを特徴とする。

【0031】

本発明に係る配線基板の製造方法は、支持基板上に第2電極を形成する工程と、前記第2電極を覆うように前記支持基板上に絶縁層を設ける工程と、前記第2電極の支持基板に接している面の反対側の面を露出させる工程と、少なくとも1層以上の配線層と少なくとも1層以上の絶縁層を積層する工程と、最上層の絶縁層上に第1電極を形成する工程と、前記支持基板を除去する工程と、前記第2電極の側面と前記絶縁層との間に、当該第2電極と外部導電材との接続時に用いる半田材料がそのリフロー時に流れ込む空間を形成する工程とを有し、前記第2電極における、前記開口部から露出した露出面を、前記絶縁層の表面と同一平面とすることを特徴とする。

【0032】

本発明に係る配線基板の製造方法は、前記最上層の絶縁層上に第1電極を形成する工程において、前記最上層の絶縁層上に配線層を形成することを特徴とする。

【0033】

本発明に係る配線基板の製造方法は、支持基板上に第2電極を形成する工程と、前記第2電極を覆うように前記支持基板上に絶縁層を設ける工程との間に、前記絶縁層よりウェットエッチング又はドライエッチングによって除去されやすい絶縁膜を形成する工程を含むことを特徴とする。

【0034】

本発明に係る配線基板の製造方法は、前記第2電極の支持基板に接している面の反対側の面を露出させる工程が、前記絶縁層と前記第2電極とを共に研磨する工程であることを特徴とする。

【0035】

本発明に係る配線基板の他の製造方法は、前記第2電極の支持基板に接している面の反対側の面を露出させる工程が、前記絶縁層に前記第2電極が内部に露出している前記第2電極の面積より大きい凹部を形成する工程であることを特徴とする。

【0036】

本発明に係る配線基板の製造方法は、前記第2電極の側面と前記絶縁層との間に空間を形成する工程が、ウェットエッチング及び/又はドライエッチングであることを特徴とする。

【0037】

本発明に係る配線基板の製造方法は、前記支持基板を除去する工程と、前記第2電極の側面と前記絶縁層との間に空間を形成する工程との間に、前記第2電極を露出させる工程を含むことを特徴とする。

【0038】

本発明に係る配線基板の製造方法は、前記支持基板を除去する工程が、剥離工程であることを特徴とする。

10

20

30

40

50

【0039】

本発明に係る配線基板の製造方法は、前記支持基板が導電性材料又は表面に導電性の膜を形成した材料であることを特徴とする。

【0040】

本発明に係る半導体装置の製造方法は、支持基板上に絶縁層を形成する工程と、前記絶縁層の第2電極となる位置に前記支持基板が露出するように開口部を形成する工程と、前記開口部内に前記第2電極を形成する工程と、前記絶縁層と前記第2電極の上に配線層を形成する工程と、前記絶縁層と前記第2電極の上に第1電極を形成する工程と、前記第1電極に1つ又は複数の半導体素子を搭載する工程と、前記支持基板を除去する工程と、前記第2電極の側面と前記絶縁層との間に、当該第2電極と外部導電材との接続時に用いる半田材料がそのリフロー時に流れ込む空間を形成する工程とを有し、前記第2電極における、前記開口部から露出した露出面を、前記絶縁層の表面と同一平面とすることを特徴とする。

10

【0041】

本発明に係る半導体装置の他の製造方法は、前記絶縁層と前記第2電極の上に配線層を形成する工程と、前記絶縁層と前記第2電極の上に第1電極を形成する工程とが、同一導電膜をパターニングすることにより前記絶縁層と前記第1電極とを同時に形成することを特徴とする。

【0042】

本発明に係る半導体装置の製造方法は、支持基板上に絶縁層を形成する工程と、前記絶縁層の第2電極となる位置に前記支持基板が露出するように開口部を形成する工程と、前記開口部内に前記第2電極を形成する工程と、少なくとも1層以上の配線層と少なくとも1層以上の絶縁層を積層する工程と、最上層の絶縁層上に第1電極を形成する工程と、前記第1電極に1つ又は複数の半導体素子を搭載する工程と、前記支持基板を除去する工程と、前記第2電極の側面と前記絶縁層との間に、当該第2電極と外部導電材との接続時に用いる半田材料がそのリフロー時に流れ込む空間を形成する工程とを有し、前記第2電極における、前記開口部から露出した露出面を、前記絶縁層の表面と同一平面とすることを特徴とする。

20

【0043】

本発明に係る半導体装置の製造方法は、前記最上層の絶縁層上に第1電極を形成する工程において、前記最上層の絶縁層上に配線層を形成することを特徴とする。

30

【0044】

本発明に係る半導体装置の製造方法は、前記絶縁層の第2電極となる位置に前記支持基板が露出するように開口部を形成する工程と、前記開口部内に前記第2電極を形成する工程との間に、前記開口部の側面に前記絶縁層よりウェットエッチング又はドライエッチングによって除去されやすい絶縁膜を形成する工程を含むことを特徴とする。

【0045】

本発明に係る半導体装置の製造方法は、支持基板上に第2電極を形成する工程と、前記第2電極を覆うように前記支持基板上に絶縁層を設ける工程と、前記第2電極の支持基板に接している面の反対側の面を露出させる工程と、前記絶縁層と前記第2電極の上に配線層を形成する工程と、前記絶縁層と前記第2電極の上に第1電極を形成する工程と、前記第1電極に1つ又は複数の半導体素子を搭載する工程と、前記支持基板を除去する工程と、前記第2電極の側面と前記絶縁層との間に、当該第2電極と外部導電材との接続時に用いる半田材料がそのリフロー時に流れ込む空間を形成する工程とを有し、前記第2電極における、前記開口部から露出した露出面を、前記絶縁層の表面と同一平面とすることを特徴とする。

40

【0046】

本発明に係る半導体装置の他の製造方法は、前記絶縁層と前記第2電極の上に配線層を形成する工程と、前記絶縁層と前記第2電極の上に第1電極を形成する工程とが、同一導電膜をパターニングすることにより前記絶縁層と前記第1電極とを同時に形成することを

50

特徴とする。

【0047】

本発明に係る半導体装置の製造方法は、支持基板上に第2電極を形成する工程と、前記第2電極を覆うように前記支持基板上に絶縁層を設ける工程と、前記第2電極の支持基板に接している面の反対側の面を露出させる工程と、少なくとも1層以上の配線層と少なくとも1層以上の絶縁層を積層する工程と、最上層の絶縁層上に第1電極を形成する工程と、前記第1電極に1つ又は複数の半導体素子を搭載する工程と、前記支持基板を除去する工程と、前記第2電極の側面と前記絶縁層との間に、当該第2電極と外部導電材との接続時に用いる半田材料がそのリフロー時に流れ込む空間を形成する工程とを有し、前記第2電極における、前記開口部から露出した露出面を、前記絶縁層の表面と同一平面とすることを特徴とする。

10

【0048】

本発明に係る半導体装置の製造方法は、前記最上層の絶縁層上に第1電極を形成する工程において、前記最上層の絶縁層上に配線層を形成することを特徴とする。

【0049】

本発明に係る半導体装置の製造方法は、支持基板上に第2電極を形成する工程と、前記第2電極を覆うように前記支持基板上に絶縁層を設ける工程との間に、前記絶縁層よりウェットエッチング又はドライエッチングによって除去されやすい絶縁膜を形成する工程を含むことを特徴とする。

【0050】

本発明に係る半導体装置の製造方法は、前記第2電極の支持基板に接している面の反対側の面を露出させる工程が、前記絶縁層と前記第2電極とを共に研磨する工程であることを特徴とする。

20

【0051】

本発明に係る半導体装置の他の製造方法は、前記第2電極の支持基板に接している面の反対側の面を露出させる工程が、前記絶縁層に前記第2電極が内部に露出している前記第2電極の面積より大きい凹部を形成する工程であることを特徴とする。

【0052】

本発明に係る半導体装置の製造方法は、前記第2電極の側面と前記絶縁層との間に空間を形成する工程の後に、前記第2電極に1つ又は複数の半導体素子を搭載する工程を有することを特徴とする。

30

【0053】

本発明に係る半導体装置の製造方法は、支持基板上に絶縁層を形成する工程と、前記絶縁層の第2電極となる位置に前記支持基板が露出するように開口部を形成する工程と、前記開口部内に前記第2電極を形成する工程と、前記絶縁層と前記第2電極の上に配線層を形成する工程と、前記絶縁層と前記第2電極の上に第1電極を形成する工程と、前記支持基板を除去する工程と、前記第2電極の側面と前記絶縁層との間に、当該第2電極と外部導電材との接続時に用いる半田材料がそのリフロー時に流れ込む空間を形成する工程と、前記第2電極に1つ又は複数の半導体素子を搭載する工程とを有し、前記第2電極における、前記開口部から露出した露出面を、前記絶縁層の表面と同一平面とすることを特徴とする。

40

【0054】

本発明に係る半導体装置の他の製造方法は、前記絶縁層と前記第2電極の上に配線層を形成する工程と、前記絶縁層と前記第2電極の上に第1電極を形成する工程とが、同一導電膜をパターンングすることにより前記絶縁層と前記第1電極とを同時に形成することを特徴とする。

【0055】

本発明に係る半導体装置の製造方法は、支持基板上に絶縁層を形成する工程と、前記絶縁層の第2電極となる位置に前記支持基板が露出するように開口部を形成する工程と、前記開口部内に前記第2電極を形成する工程と、少なくとも1層以上の配線層と少なくとも

50

1層以上の絶縁層を積層する工程と、最上層の絶縁層上に第1電極を形成する工程と、前記支持基板を除去する工程と、前記第2電極の側面と前記絶縁層との間に、当該第2電極と外部導電材との接続時に用いる半田材料がそのリフロー時に流れ込む空間を形成する工程と、前記第2電極に1つ又は複数の半導体素子を搭載する工程とを有し、前記第2電極における、前記開口部から露出した露出面を、前記絶縁層の表面と同一平面とすることを特徴とする。

【0056】

本発明に係る半導体装置の製造方法は、前記最上層の絶縁層上に第1電極を形成する工程において、前記最上層の絶縁層上に配線層を形成することを特徴とする。

【0057】

本発明に係る半導体装置の製造方法は、前記絶縁層の第2電極となる位置に前記支持基板が露出するように開口部を形成する工程と、前記開口部内に前記第2電極を形成する工程との間に、前記開口部の側面に前記絶縁層よりウェットエッチング又はドライエッチングによって除去されやすい絶縁膜を形成する工程を含むことを特徴とする。

【0058】

本発明に係る半導体装置の製造方法は、支持基板上に第2電極を形成する工程と、前記第2電極を覆うように前記支持基板上に絶縁層を設ける工程と、前記第2電極の支持基板に接している面の反対側の面を露出させる工程と、前記絶縁層と前記第2電極の上に配線層を形成する工程と、前記絶縁層と前記第2電極の上に第1電極を形成する工程と、前記支持基板を除去する工程と、前記第2電極の側面と前記絶縁層との間に、当該第2電極と外部導電材との接続時に用いる半田材料がそのリフロー時に流れ込む空間を形成する工程と、前記第2電極に1つ又は複数の半導体素子を搭載する工程とを有し、前記第2電極における、前記開口部から露出した露出面を、前記絶縁層の表面と同一平面とすることを特徴とする。

【0059】

本発明に係る半導体装置の他の製造方法は、前記絶縁層と前記第2電極の上に配線層を形成する工程と、前記絶縁層と前記第2電極の上に第1電極を形成する工程とが、同一導電膜をパターンングすることにより前記絶縁層と前記第1電極とを同時に形成することを特徴とする。

【0060】

本発明に係る半導体装置の製造方法は、支持基板上に第2電極を形成する工程と、前記第2電極を覆うように前記支持基板上に絶縁層を設ける工程と、前記第2電極の支持基板に接している面の反対側の面を露出させる工程と、少なくとも1層以上の配線層と少なくとも1層以上の絶縁層を積層する工程と、最上層の絶縁層上に第1電極を形成する工程と、前記支持基板を除去する工程と、前記第2電極の側面と前記絶縁層との間に、当該第2電極と外部導電材との接続時に用いる半田材料がそのリフロー時に流れ込む空間を形成する工程と、前記第2電極に1つ又は複数の半導体素子を搭載する工程とを有し、前記第2電極における、前記開口部から露出した露出面を、前記絶縁層の表面と同一平面とすることを特徴とする。

【0061】

本発明に係る半導体装置の製造方法は、前記最上層の絶縁層上に第1電極を形成する工程において、前記最上層の絶縁層上に配線層を形成することを特徴とする。

【0062】

本発明に係る半導体装置の製造方法は、支持基板上に第2電極を形成する工程と、前記第2電極を覆うように前記支持基板上に絶縁層を設ける工程との間に、前記絶縁層よりウェットエッチング又はドライエッチングによって除去されやすい絶縁膜を形成する工程を含むことを特徴とする。

【0063】

本発明に係る半導体装置の製造方法は、前記第2電極の支持基板に接している面の反対側の面を露出させる工程が、前記絶縁層と前記第2電極とを共に研磨する工程であること

10

20

30

40

50

を特徴とする。

【0064】

本発明に係る半導体装置の他の製造方法は、前記第2電極の支持基板に接している面の反対側の面を露出させる工程が、前記絶縁層に前記第2電極が内部に露出している前記第2電極の面積より大きい凹部を形成する工程であることを特徴とする。

【0065】

本発明に係る半導体装置の製造方法は、前記第2電極の側面と前記絶縁層との間に空間を形成する工程が、ウェットエッチング及び/又はドライエッチングであることを特徴とする。

【0066】

本発明に係る半導体装置の製造方法は、前記支持基板を除去する工程と、前記第2電極の側面と前記絶縁層との間に空間を形成する工程との間に、前記第2電極を露出させる工程を含むことを特徴とする。

【0067】

本発明に係る半導体装置の製造方法は、前記第1電極及び/又は第2電極に半田材料からなる金属ボールを装着する工程を有することを特徴とする。

【0068】

本発明に係る半導体装置の製造方法は、前記支持基板を除去する工程が、剥離工程であることを特徴とする。

【0069】

本発明に係る半導体装置の製造方法は、前記支持基板が導電性材料又は表面に導電性の膜を形成した材料であることを特徴とする。

【発明の効果】

【0070】

本発明に係る配線基板及び配線基板を用いた半導体装置によれば、絶縁層に埋設されている電極側面において半田接合が施されるため、配線基板と接合された部品や他の基板に対する接続信頼性が向上する。つまり、側面において接合を構成することにより、部品や基板を接続した後に発生する応力、主に電極表面に対して水平にかかる応力による接続界面の脆い金属拡散層破断を効果的に回避することが可能となる。

【0071】

また、本発明に係る配線基板の製造方法によれば、本発明に係る配線基板を効果的に作成できると共に、工程中に支持基板を用いることによって安定した配線形成が可能となり、今後の高密度で且つ微細な配線形成が実現できる。更に、配線形成後に支持基板を除去することで、配線基板の厚みを最小限にすることが可能となるため、インダクタンスを低くすることが可能となり、電気的な損失を低く抑えることが実現できる。

【0072】

また、本発明に係る半導体装置の製造方法によれば、本発明に係る半導体装置を効果的に作成できると共に、安定した支持基板を用いたまま半導体素子を搭載するため、50 μmピッチ以下の微小で且つ狭ピッチな接続を安定して行うことができる。更に、半導体素子を実装した後に支持基板を除去することによって配線基板の厚みを最小限にすることが可能となり、露出した面に別の半導体素子を搭載することによって先に搭載した半導体素子との間が非常に短距離となる。このため、微小で且つ多くの接続を実現することができ、両面の半導体素子間での高速信号伝送と広いバスマ幅を実現できる。

【0073】

更にまた、支持基板の除去工程を剥離によって行うことによって、支持基板の再利用が可能となり、コストを低く抑えることが実現できる。

【発明を実施するための最良の形態】

【0074】

次に、本発明の実施の形態について、添付の図面を参照して具体的に説明する。図1は、本発明の第1実施形態に係る配線基板の構成の一例を示す部分断面図である。図1に示

10

20

30

40

50

す配線基板は、絶縁層 1 1 と、絶縁層 1 1 に埋設されている第 2 電極 1 4 と、絶縁層 1 1 と第 2 電極 1 4 の上に配線層 1 2 と第 1 電極 1 3 が設けられており、第 2 電極 1 4 の露出している面に対する側面が絶縁層 1 1 に接触していない構造である。

【 0 0 7 5 】

絶縁層 1 1 は、例えば感光性又は非感光性の有機材料で形成されており、有機材料は、例えば、エポキシ樹脂、エポキシアクリレート樹脂、ウレタンアクリレート樹脂、ポリエステル樹脂、フェノール樹脂、ポリイミド樹脂、BCB (benzocyclobutene)、PBO (polybenzoxazole) 及びポリノルボルネン樹脂等、又はガラスクロス又はアラミド繊維などで形成された織布又は不織布にエポキシ樹脂、エポキシアクリレート樹脂、ウレタンアクリレート樹脂、ポリエステル樹脂、フェノール樹脂、ポリイミド樹脂、BCB (benzocyclobutene)、PBO (polybenzoxazole) 又はポリノルボルネン樹脂等を含浸させた材料を用いる。特に、ポリイミド樹脂、PBO 及び織布又は不織布を用いた材料は、膜強度、引張弾性率及び破断伸び率等の機械的特性が優れているため、高い信頼性を得ることができる。本発明においては、ポリイミドを 10 μm の厚みで用いた。

10

【 0 0 7 6 】

配線層 1 2 の主たる材料は、銅、金、ニッケル、アルミニウム、銀及びパラジウムのいずれか 1 つ又は複数から構成されるが、銅が抵抗値及びコストの面で最も好適である。また、ニッケルは、絶縁材料等の他の材料との界面反応を防止でき、磁性体としての特性を活用したインダクタ又は抵抗配線として使用できる。

20

【 0 0 7 7 】

配線層 1 2 は、上述の如く例えば銅によって形成されており、その厚さは例えば 10 μm である。配線層 1 2 は、例えばサブトラクティブ法、セミアディティブ法又はフルアディティブ法等によって形成する。

【 0 0 7 8 】

サブトラクティブ法は、基板上に設けられた銅箔上に所望のパターンのレジストを形成し、不要な銅箔をエッチングした後に、レジストを剥離して所望のパターンを得る方法である。

【 0 0 7 9 】

セミアディティブ法は、無電解めっき法、スパッタ法又は CVD (Chemical Vapor Deposition) 法等によって給電層を形成した後、所望のパターンに開口されたレジストを形成し、レジスト開口部内に電解めっき法による金属を析出させ、レジストを除去した後に給電層をエッチングして所望の配線パターンを得る方法である。

30

【 0 0 8 0 】

フルアディティブ法は、基板上に無電解めっき触媒を吸着させた後に、レジストでパターンを形成し、このレジストを絶縁膜として残したまま触媒を活性化し、無電解めっき法によって絶縁膜の開口部に金属を析出させることで所望の配線パターンを得る方法である。

【 0 0 8 1 】

また、配線層 1 2 が設けられる絶縁層 (図示せず) に配線パターンとなる凹部を設けておき、無電解めっき法、スパッタ法又は CVD 法等によって給電層を形成した後、無電解めっき法又は電解めっき法によって凹部を埋め込み、表面を研磨により整える方法を用いてもよい。

40

【 0 0 8 2 】

第 1 電極 1 3 は、絶縁層 1 1 及び第 2 電極 1 4 上に設けられ、第 2 電極 1 4 に直接、又は配線層 1 2 を介して第 2 電極 1 4 に電氣的に接続されている。

【 0 0 8 3 】

第 1 電極 1 3 は、例えば複数の層が積層されたものであり、例えば、第 1 電極 1 3 の表面に形成される半田ボールの濡れ性又はボンディングワイヤーとの接続性を考慮して、第

50

1 電極 1 3 の表面は、金、銀、銅、錫及び半田材料からなる群から選択された少なくとも 1 種の金属又は合金で形成されることが好ましい。本発明においては、銅 5 μm 、ニッケル 3 μm 及び金 0.5 μm を最表面が金になる順に積層した。

【0084】

また、図示していないが、第 1 電極 1 3 の内側に開口部を有するパターン又は第 1 電極 1 3 に接触しない開口部を有するパターンのソルダーレジストを追加してもよい。更に、ソルダーレジストパターンを形成した後に、その開口部を覆う様に第 1 電極パターンを設けた構造としてもよい。更にまた、配線層 1 2 と第 1 電極 1 3 は、同一導電膜をパターンニングして同時に形成されてもよい。

【0085】

第 2 電極 1 4 は、絶縁層 1 1 に埋設され、配線層 1 2 及び第 1 電極 1 3 と電氣的に接続されている。また、第 2 電極 1 4 の配線層 1 2 及び第 1 電極 1 3 と接続されている面の反対側の面が露出しており、配線層 1 2 及び第 1 電極 1 3 が形成されている面の反対側の絶縁層 1 1 の表面と同一平面となっている。

【0086】

更に、第 2 電極 1 4 の露出した面に対する側面が絶縁層 1 1 と一部接触していない、又は接触していない構造となる。なお、接触していない構造は、半田材料を用いた接続の場合は、半田材料がリフロー時に流れ込むのに必要な隙間が形成されていればよく、室温時に接触していてもよい。

【0087】

第 2 電極 1 4 は、例えば複数の層が積層されたものであり、例えば、第 2 電極 1 4 の表面に形成される半田ボールの濡れ性又はボンディングワイヤーとの接続性を考慮して、第 2 電極 1 4 の表面は、金、銀、銅、錫及び半田材料からなる群から選択された少なくとも 1 種の金属又は合金で形成されることが好ましい。また、ワイヤーボンディング性の安定化のため、第 2 電極 1 4 の側面にニッケル又はロジウムなどの硬度の高い金属層を設けてもよい。本発明においては、銅 5 μm 、ニッケル 3 μm 及び金 0.5 μm を最表面が金になる順に積層した。

【0088】

本実施形態により、第 2 電極 1 4 の側面が絶縁層 1 1 と接触していないため、半田接続は第 2 電極 1 4 の側面においても接続が構成され、接続信頼性が向上する。また、第 2 電極 1 4 の側面に剛性の高い金属を設けることによって安定したワイヤーボンディング性が実現でき、接続信頼性が向上する。

【0089】

図 2 は、本発明の第 1 実施形態に係る配線基板構成の第 1 変形例の一例を示す部分断面図である。本第 1 変形例は、配線基板の第 1 実施例の構成に対して、第 2 電極 1 4 と接続している配線層 1 2 と第 1 電極 1 3 の一部が絶縁層 1 1 の第 2 電極 1 4 が埋設されている開口部内に構成され、配線層 1 2 と第 1 電極 1 3 が絶縁層 1 1 の側面にも接触している点が異なり、他の部分は配線基板の第 1 実施形態と同様である。

【0090】

本実施形態の第 1 変形例は、配線基板の第 1 実施例と同様に、第 2 電極 1 4 の側面が絶縁層 1 1 と接触していないため、半田接続は第 2 電極 1 4 の側面においても接続が構成され、接続信頼性が向上する。また、第 2 電極 1 4 の側面に剛性の高い金属を設けることによって安定したワイヤーボンディング性が実現でき、接続信頼性が向上する。また、配線層 1 2 の一部が絶縁層 1 1 の開口部内に接触しているため、配線基板の第 2 電極 1 4 が半導体素子又は別基板に搭載された際に発生する応力に対して、配線基板の第 1 実施形態と比較して配線層 1 2 と絶縁層 1 1 との両方により緩和することができるため、接続信頼性のさらなる向上が図れる。

【0091】

図 3 は、本発明の第 1 実施形態に係る配線基板構成の第 2 変形例の一例を示す部分断面図である。本第 2 変形例は、配線基板の第 1 実施例の構成に対して、第 2 電極 1 4 の配線

10

20

30

40

50

層 1 2 と接触している面の反対側の面が、絶縁層 1 1 の配線層 1 2 が設けられていない表面に対して窪んでいる点が異なり、他の部分は配線基板の第 1 実施形態と同様である。

【 0 0 9 2 】

本実施形態の第 2 変形例は、配線基板の第 1 実施例と同様に、第 2 電極 1 4 の側面が絶縁層 1 1 と接触していないため、半田接続は第 2 電極 1 4 の側面においても接続が構成され、接続信頼性が向上する。また、第 2 電極 1 4 の側面に剛性の高い金属を設けることによって安定したワイヤーボンディング性の実現でき、接続信頼性が向上する。また、第 2 電極 1 4 が絶縁層 1 1 の表面より窪んでいるため、半田ボール搭載時の転がりを防止することができる。

【 0 0 9 3 】

図 4 は、本発明の第 1 実施形態に係る配線基板構成の第 3 変形例の一例を示す部分断面図である。本第 3 変形例は、配線基板の第 1 実施例の構成に対して、第 2 電極 1 4 の配線層 1 2 と接触している面の反対側の面が、絶縁層 1 1 の配線層 1 2 が設けられていない表面に対して突出している点が異なり、他の部分は配線基板の第 1 実施形態と同様である。

【 0 0 9 4 】

本実施形態の第 3 変形例は、配線基板の第 1 実施例で得られる接続信頼性をより向上させることができる。つまり、第 2 電極 1 4 の側面が絶縁層 1 1 と接触していないため、半田接続は第 2 電極 1 4 の側面においても接続が構成され、配線基板の第 1 実施例以上に接続信頼性が向上する。また、第 2 電極 1 4 の側面に剛性の高い金属を設けることによって、配線基板の第 1 実施例以上に安定したワイヤーボンディング性の実現でき、接続信頼性が向上する。

【 0 0 9 5 】

図 5 は、本発明の第 2 実施形態に係る配線基板構成の一例を示す部分断面図である。本第 2 実施形態は、配線基板の第 1 実施形態の絶縁層 1 1 と配線層 1 2 が複数積層されている構造である。図 5 では、絶縁層 1 1 が 3 層、配線層 1 2 が 2 層の例を示しているが、これに限定されることはなく、絶縁層 1 1 及び配線層 1 2 は必要とされる層数によって構成されてよい。また、配線基板の第 1 実施形態に記載した図 2、3 及び 4 に示す構造を元に絶縁層 1 1 と配線層 1 2 が複数積層された構造としてもよい。以下に、図 1 の構造を元に絶縁層 1 1 と配線層 1 2 が複数積層された構造を例に説明する。

【 0 0 9 6 】

図 5 に示す配線基板は、複数の絶縁層 1 1 と複数の配線層 1 2 が交互に積層されており、絶縁層 1 1 内に設けられるビア 1 5 によって配線層 1 2 が電氣的に接続されている。絶縁層 1 1 の片側の表面に第 1 電極 1 3 が設けられ、絶縁層 1 1 の反対側の表面に第 2 電極 1 4 が設けられており、第 2 電極 1 4 が露出している面に対する側面が絶縁層 1 1 に接触しない構造で埋設されている。絶縁層 1 1 の材料は、本発明の第 1 実施形態と同様に選択して用いる。

【 0 0 9 7 】

感光性の有機材料を使用する場合、ビア 1 5 を設ける絶縁層 1 1 の開口部はフォトリソグラフィ法によって形成される。非感光性の有機材料又は感光性の有機材料でパターン解像度が低い有機材料を使用する場合、ビア 1 5 を設ける絶縁層 1 1 の開口部は、レーザ加工法、ドライエッチング法又はブラスト法によって形成される。

【 0 0 9 8 】

また、ビア 1 5 の位置に予めめっきポストを形成した後に絶縁膜を形成し、研磨によって絶縁膜表面を削ってめっきポストを露出させてビア 1 5 を形成する方法によれば、絶縁層 1 1 に予め開口部を設ける必要が無い。本実施例においては、感光性ポリイミド樹脂を用いたためフォトリソグラフィ法を採用した。

【 0 0 9 9 】

配線層 1 2 の材料及び形成方法は、本発明の第 1 実施形態と同様である。本実施例においては、スパッタ膜を給電層としたセミアディティブ法を用いた。

【 0 1 0 0 】

10

20

30

40

50

第1電極13は、絶縁層11上に設けられ、ビア15を介して配線層12と電氣的に接続されている。第1電極13は、例えば複数の層が積層されたものであり、第1電極13の表面の形成に適する材料は、本発明の第1実施形態と同様である。

【0101】

また、図示していないが、第1電極13の内側に開口部を有するパターン又は第1電極13に接触しない開口部を有するパターンのソルダーレジストを追加してもよい。更に、ソルダーレジストパターンを形成した後に、その開口部を覆う様に第1電極パターンを設けた構造としてもよい。本発明においては、銅5 μm 、ニッケル3 μm 及び金0.5 μm を最表面が金になる順に積層した。

【0102】

第2電極14は、絶縁層11に埋設され、配線層12と電氣的に接続されている。また、第2電極14の配線層12と接続されている面の反対側の面が露出しており、配線層12が形成されている面の反対側の絶縁層11の表面と同一平面となっている。更に、第2電極14の露出した面に対する側面が絶縁層11と一部接触していない、又は接触していない構造となる。なお、接触していない構造は、半田材料を用いた接続の場合は、半田材料がリフロー時に流れ込むのに必要な隙間が形成されていればよく、室温時に接触していてもよい。

【0103】

第2電極14は、例えば複数の層が積層されたものであり、第2電極14の表面の形成に適する材料や形成方法は、本発明の第1実施形態と同様である。本発明においては、銅5 μm 、ニッケル3 μm 及び金0.5 μm を最表面が金になる順に積層した。

【0104】

本実施形態は、配線基板の第1実施形態と同様に、第2電極14の側面が絶縁層11と接触していないため、半田接続は第2電極14の側面においても接続が構成され、接続信頼性が向上する。また、第2電極14の側面に剛性の高い金属を設けることによって安定したワイヤーボンディング性が実現でき、接続信頼性が向上する。また、積層によって設計の自由度が高くなるため、ストリップライン構造及びマイクロストリップライン構造などの電源並びにグラウンド及び信号などの各種回路の最適化が可能となる。

【0105】

図6は、本発明の第2実施形態に係る配線基板構成の変形例を示す部分断面図である。本第2実施形態の変形例は、配線基板の第2実施例の構成に対して、第1電極13が設けられている絶縁層11表面に配線層12が設けられている点が異なる。また、図5においては、絶縁層11が3層、配線層12が2層の例を示しているが、これに限定されることはなく、絶縁層11及び配線層12は必要とされる層数によって構成されてよい。更に、配線基板の第1実施形態において記載した図2、3及び4に示す構造を元に絶縁層11と配線層12が複数積層された構造としてもよい。以下に、図1の構造を元に絶縁層11と配線層12が複数積層された構造を例に説明する。

【0106】

本第2実施形態の変形例について、配線基板の第2実施例と異なる部分について説明を行う。第2実施形態と同一の部分は、第2実施形態の説明と同様である。絶縁層11の第1電極13が設けられている表面に設けられた配線層12の材料及び形成方法は、本発明の第1実施形態と同様である。

【0107】

配線層12の材料及び形成方法は、本発明の第1実施形態と同様である。また、配線層12と第1電極13は、同一導電膜をパターンニングして同時に形成されてもよい。本実施例においては、スパッタ膜を給電層としたセミアディティブ法を用いた。

【0108】

本実施形態の変形例は、第2実施形態と同様に、第2電極14の側面が絶縁層11と接触していないため、半田接続は第2電極14の側面においても接続が構成され、接続信頼性が向上する。また、第2電極14の側面に剛性の高い金属を設けることによって安定し

10

20

30

40

50

たワイヤーボンディング性の実現でき、接続信頼性が向上する。また、積層によって設計の自由度が高くなるため、ストリップライン構造及びマイクロストリップライン構造などの電源並びにグランド及び信号などの各種回路の最適化が可能となる。更に、第2実施形態よりも配線密度を高めることができ、ノイズ対策としてのシールドとしてグランド回路を設けることによって配線基板の電気特性を向上させることができる。

【0109】

なお、上述の各実施形態において、配線基板の所望の位置に、回路のノイズフィルターの役割を果たすコンデンサが設けられていてもよい。コンデンサを構成する誘電体材料としては、酸化チタン、酸化タンタル、 Al_2O_3 、 SiO_2 、 ZrO_2 、 HfO_2 又は Nb_2O_5 等の金属酸化物、BST($Ba_xSr_{1-x}TiO_3$)、PZT($PbZr_xTi_{1-x}O_3$)又はPLZT($Pb_{1-y}La_yZr_xTi_{1-x}O_3$)等のペロブスカイト系材料若しくは $SrBi_2Ta_2O_9$ 等のBi系層状化合物であることが好ましい。但し、 $0 < x < 1$ 、 $0 < y < 1$ である。また、コンデンサを構成する誘電体材料として、無機材料や磁性材料を混合した有機材料等を使用してもよい。

【0110】

更に、絶縁層11の1層又は複数層において、誘電率が9以上となる材料により構成され、その上下の配線層12、第1電極13及び第2電極14の所望の位置に対向電極を形成することで回路のノイズフィルターの役割を果たすコンデンサを設けてもよい。コンデンサを構成する誘電体材料としては、 Al_2O_3 、 ZrO_2 、 HfO_2 又は Nb_2O_5 等の金属酸化物、BST($Ba_xSr_{1-x}TiO_3$)、PZT($PbZr_xTi_{1-x}O_3$)又はPLZT($Pb_{1-y}La_yZr_xTi_{1-x}O_3$)等のペロブスカイト系材料若しくは $SrBi_2Ta_2O_9$ 等のBi系層状化合物であることが好ましい。但し、 $0 < x < 1$ 、 $0 < y < 1$ である。また、コンデンサを構成する誘電体材料として、無機材料や磁性材料を混合した有機材料等を使用してもよい。

【0111】

図7は、本発明の第1実施形態に係る半導体装置の構成の一例を示す部分断面図である。図7に示す半導体装置は、絶縁層11と絶縁層11に埋設されている第2電極14と、絶縁層11と第2電極14の上に配線層12と第1電極13が設けられており、第2電極14の露出している面に対する側面が絶縁層11に接触しておらず、第1電極13に半導体素子16が半田ボール18を介してフリップチップ接続され、アンダーフィル樹脂17が注入されており、第2電極14に半田ボール19が設けられている構造である。

【0112】

また、図7では、図1に示す配線基板の第1実施形態の構成を例として用いたが、図2乃至6のいずれかに示す配線基板の第1実施形態の第1変形例、第2変形例及び第3変形例、並びに第2実施形態及び第2実施形態の変形例を用いてもよい。更に、図7では1つの半導体素子を記載したが、複数の半導体素子が搭載されていてもよく、更にはコンデンサ及び抵抗などの部品も搭載されていてもよい。

【0113】

絶縁層11の材料は、本発明の第1実施形態と同様に選択して用いる。本発明においては、ポリイミドを10 μ mの厚みで用いた。

【0114】

配線層12の材料及び形成方法は、本発明の第1実施形態と同様である。

【0115】

第1電極13は、絶縁層11及び第2電極14上に設けられ、第2電極14に直接、又は、配線層12を介して第2電極14に電氣的に接続されている。第1電極13は、例えば複数の層が積層されたものであり、第1電極13の表面の形成に適する材料は、本発明の第1実施形態と同様である。

【0116】

また、図示していないが、第1電極13の内側に開口部を有するパターン又は第1電極13に接触しない開口部を有するパターンのソルダーレジストを追加してもよい。更に、

ソルダーレジストパターンを形成した後に、その開口部を覆う様に第1電極パターンを設けた構造としてもよい。更にまた、配線層12と第1電極13は、同一導電膜をパターンニングして同時に形成されてもよい。本発明においては、銅5 μm 、ニッケル3 μm 及び金0.5 μm を最表面が金になる順に積層した。

【0117】

第2電極14は、絶縁層11に埋設され、配線層12及び第1電極13と電氣的に接続されている。また、第2電極14の配線層12及び第1電極13と接続されている面の反対側の面が露出しており、配線層12及び第1電極13が形成されている面の反対側の絶縁層11の表面と同一平面となっている。更に、第2電極14の露出した面に対する側面が絶縁層11と一部接触していない、又は接触していない構造となる。

10

【0118】

なお、接触していない構造は、半田材料を用いた接続の場合は、半田材料がリフロー時に流れ込むのに必要な隙間が形成されていればよく、室温時に接触していてもよい。本発明においては、銅5 μm 、ニッケル3 μm 及び金0.5 μm を最表面が金になる順に積層した。

【0119】

半導体素子16は、半導体素子16表面の電極(図示せず)が第1電極13と半田ボール18を介して電氣的に接続されており、半導体素子16と配線基板との間の空間にアンダーフィル樹脂17が充填されている。アンダーフィル樹脂17は、配線基板と半導体素子16との熱膨張率差を小さくして半田ボール18が破断することを防止する目的で使用される。半田ボール18が所望の信頼性を確保できる強度を有していれば、アンダーフィル樹脂17は必ずしも充填する必要はない。

20

【0120】

半田ボール18は、半田材料からなる微小ボールで、半導体素子16の電極上にめっき法、ボール転写又は印刷法によって形成される。半田ボール18の材料は、鉛錫の共晶半田又は鉛フリーの半田材料から適宜選択することができる。アンダーフィル樹脂17はエポキシ系の材料から構成され、半導体素子16が半田ボール18によって接続された後で充填される。

【0121】

半田ボール19は、本発明の半導体装置を別基板に搭載するために第2電極14に取り付けられる。半田ボール19は、半田材料からなるボールで、第2電極14上にボール転写又は印刷法によって形成される。取り付けの形態によっては半田ボール19ではなく、金属製のピンを半田付けした構造を取ってもよい。金属製のピンを半田付けする場合においても、第2電極14の側面に半田との接合部分が形成されるため、接続信頼性が良好である。

30

【0122】

本発明の半導体装置の半導体素子16を搭載していない領域で、配線基板の剛性が不足している場合は、別途、半導体素子16の領域が開口されている枠体を貼り付けてもよい。

【0123】

本実施形態により、第2電極14の側面が絶縁層11と接触していないため、半田接続は第2電極14の側面においても接続が構成され、接続信頼性が向上する。

40

【0124】

図8は、本発明の第2実施形態に係る半導体装置の構成の一例を示す部分断面図である。本第2実施形態は、半導体装置の第1実施形態に封止樹脂20が半導体素子16を覆うように設けられた構造である。また、図8においては、図1に示す配線基板の第1実施形態の構成を例として用いたが、図2乃至6のいずれかに示す配線基板の第1実施形態の第1変形例、第2変形例及び第3変形例、並びに第2実施形態及び第2実施形態の変形例を用いてもよい。更に、図8では1つの半導体素子を記載したが、複数の半導体素子が搭載されていてもよく、更にはコンデンサ及び抵抗などの部品も搭載されていてもよい。以下

50

に、本第2実施形態が第1実施形態と異なる部分について説明する。半導体装置の第1実施形態と同一の部分は、第1実施形態の説明と同様である。

【0125】

封止樹脂20は、エポキシ系の材料にシリカフィラーを混ぜた材料から構成され、搭載されている半導体素子16と接続部分の配線とを覆う様に金型を用いたトランスファーモールドニング法、圧縮形成モールド法又は印刷法などで設けられる。図8においては、配線基板の片側全体を封止樹脂20が覆っている構造となっているが、半導体素子16を部分的に覆い、配線基板の一部が露出する構造としてもよい。

【0126】

本実施形態により、半導体素子16が封止樹脂20で覆われていることから、半導体素子16を保護することができる。また、封止樹脂20を設けることによって半導体装置全体の剛性を上げることができ、パッケージ全体の信頼性を向上できる。更にまた、第2電極14の側面が絶縁層11と接触していないため、半田接続は第2電極14の側面においても接続が構成され、接続信頼性が向上する。

10

【0127】

図9は、本発明の第3実施形態に係る半導体装置の構成の一例を示す部分断面図である。本第3実施形態は、半導体装置の第2実施形態の半導体素子16の接続形態をワイヤーボンディングとした構造である。本第3実施形態は、配線基板の第1電極13が形成されている面に、接着剤22により半導体素子16の回路が形成されていない面が接着され、半導体素子16の電極(図示せず)と第1電極13とがボンディングワイヤー21により接続され、封止樹脂20により覆われている構造である。

20

【0128】

また、図9においては、図1に示す配線基板の第1実施形態の構成を例として用いたが、図2乃至6のいずれかに示す配線基板の第1実施形態の第1変形例、第2変形例及び第3変形例、並びに第2実施形態及び第2実施形態の変形例を用いてもよい。更に、図9では1つの半導体素子を記載したが、複数の半導体素子が搭載されていてもよく、更にはコンデンサ及び抵抗などの部品も搭載されていてもよい。以下に、本第3実施形態が第1実施形態及び第2実施形態と異なる部分について説明する。半導体装置の第1実施形態及び第2実施形態と同一の部分は、第1実施形態及び第2実施形態の説明と同様である。

30

【0129】

接着剤22は、半導体素子16の回路が形成されていない面に設けられ、有機材料又はAgペーストなどを使用する。

【0130】

ボンディングワイヤー21は、主に金から構成される材料が用いられ、半導体素子16の電極(図示せず)と第1電極13とを電氣的に接続する。

【0131】

図9においては、配線基板の片側全体を、半導体素子16を含めて封止樹脂20が覆っている構造となっているが、半導体素子16を部分的に覆い、配線基板の一部が露出する構造としてもよい。

【0132】

40

本実施形態により、半導体素子16が封止樹脂20で覆われていることから、半導体素子16を保護することができる。また、封止樹脂20を設けることによって半導体装置全体の剛性を上げることができ、パッケージ全体の信頼性を向上できる。更にまた、第2電極14の側面が絶縁層11と接触していないため、半田接続は第2電極14の側面においても接続が構成され、接続信頼性が向上する。

【0133】

図10は、本発明の第4実施形態に係る半導体装置の構成の一例を示す部分断面図である。本第4実施形態は、半導体装置の第1実施形態に対して、第1電極13ではなく第2電極14に半導体素子16を搭載した構造である。また、図10においては、図1に示す配線基板の第1実施形態の構成を例として用いたが、図2乃至6のいずれかに示す配線基

50

板の第1実施形態の第1変形例、第2変形例及び第3変形例、並びに第2実施形態及び第2実施形態の変形例を用いてもよい。更に、図10では1つの半導体素子を記載したが、複数の半導体素子が搭載されていてもよく、更にはコンデンサ及び抵抗などの部品も搭載されていてもよい。

【0134】

絶縁層11の材料は、本発明の第1実施形態と同様に選択して用いる。本発明においては、ポリイミドを10 μ mの厚みで用いた。

【0135】

配線層12の材料及び形成方法は、本発明の第1実施形態と同様である。

【0136】

第1電極13は、絶縁層11及び第2電極14上に設けられ、第2電極14に直接、又は、配線層12を介して第2電極14に電氣的に接続されている。第1電極13は、例えば複数の層が積層されたものであり、第1電極13の表面の形成に適する材料は、本発明の第1実施形態と同様である。

【0137】

また、図示していないが、第1電極13の内側に開口部を有するパターン又は第1電極13に接触しない開口部を有するパターンのソルダーレジストを追加してもよい。更に、ソルダーレジストパターンを形成した後に、その開口部を覆う様に第1電極パターンを設けた構造としてもよい。更にまた、配線層12と第1電極13は、同一導電膜をパターンニングして同時に形成されてもよい。本発明においては、銅5 μ m、ニッケル3 μ m及び金0.5 μ mを最表面が金になる順に積層した。

【0138】

第2電極14は、絶縁層11に埋設され、配線層12及び第1電極13と電氣的に接続されている。また、第2電極14の配線層12及び第1電極13と接続されている面の反対側の面が露出しており、配線層12及び第1電極13が形成されている面の反対側の絶縁層11の表面と同一平面となっている。更に、第2電極14の露出した面に対する側面が絶縁層11と一部接触していない、又は接触していない構造となる。

【0139】

なお、接触していない構造は、半田材料を用いた接続の場合は、半田材料がリフロー時に流れ込むのに必要な隙間が形成されていればよく、室温時に接触していてもよい。本発明においては、銅5 μ m、ニッケル3 μ m及び金0.5 μ mを最表面が金になる順に積層した。

【0140】

半導体素子24は、半導体素子24表面の電極(図示せず)が第2電極14と半田ボール23を介して電氣的に接続されており、半導体素子24と配線基板との間の空間にアンダーフィル樹脂25が充填されている。アンダーフィル樹脂25は、配線基板と半導体素子24との熱膨張率差を小さくして半田ボール23が破断することを防止する目的で使用される。半田ボール23が所望の信頼性を確保できる強度を有していれば、アンダーフィル樹脂25は必ずしも充填する必要はない。

【0141】

半田ボール23は、半田材料からなる微小ボールで、半導体素子23の電極上にめっき法、ボール転写又は印刷法によって形成される。半田ボール23の材料は、鉛錫の共晶半田又は鉛フリーの半田材料から適宜選択することができる。アンダーフィル樹脂25はエポキシ系の材料から構成され、半導体素子24が半田ボール23によって接続された後で充填される。

【0142】

半田ボール19は、本発明の半導体装置が別基板に搭載されるため第1電極13に取り付けられる。半田ボール19は、半田材料からなるボールで、第1電極13上にボール転写又は印刷法により形成される。取り付けの形態によっては半田ボール19ではなく、金属製のピンを半田付けした構造を取ってもよい。

10

20

30

40

50

【0143】

本発明の半導体装置の半導体素子24を搭載していない領域で、配線基板の剛性が不足している場合は、別途、半導体素子24の領域が開口されている枠体を貼り付けてもよい。

【0144】

本実施形態により、第2電極14の側面が絶縁層11と接触していないため、半導体素子24との半田ボール23による接続では第2電極14の側面でも半田材料との接続が構成され、接続信頼性が向上する。

【0145】

図11は、本発明の第5実施形態に係る半導体装置の構成の一例を示す部分断面図である。本第5実施形態は、半導体装置の第4実施形態に封止樹脂29が半導体素子24を覆うように設けられた構造である。また、図11においては、図1に示す配線基板の第1実施形態の構成を例として用いたが、図2乃至6のいずれかに示す配線基板の第1実施形態の第1変形例、第2変形例及び第3変形例、並びに第2実施形態及び第2実施形態の変形例を用いてもよい。更に、図11では1つの半導体素子を記載したが、複数の半導体素子が搭載されていてもよく、更にはコンデンサ及び抵抗などの部品も搭載されていてもよい。以下に、本第5実施形態が第4実施形態と異なる部分について説明する。半導体装置の第4実施形態と同一の部分は、第4実施形態の説明と同様である。

10

【0146】

封止樹脂29は、エポキシ系の材料にシリカフィラーを混ぜた材料から構成され、搭載されている半導体素子24と接続部分の配線とを覆う様に金型を用いたトランスファーマルディング法、圧縮形成モールド法又は印刷法などで設けられる。図11においては、配線基板の片側全体を封止樹脂29が覆っている構造となっているが、半導体素子24を部分的に覆い、配線基板の一部が露出する構造としてもよい。

20

【0147】

本実施形態により、半導体素子24が封止樹脂29で覆われていることから、半導体素子24を保護することができる。また、封止樹脂24を設けることによって半導体装置全体の剛性を上げることができ、パッケージ全体の信頼性を向上できる。更にまた、第2電極14の側面が絶縁層11と接触していないため、半導体素子24との半田ボール23による接続においては第2電極14の側面においても半田材料との接続が構成され、接続信頼性が向上する。

30

【0148】

図12は、本発明の第6実施形態に係る半導体装置の構成の一例を示す部分断面図である。本第6実施形態は、半導体装置の第5実施形態の半導体素子26の接続形態をワイヤーボンディングとした構造である。本第6実施形態は、配線基板の第2電極14が形成されている面に、接着剤27により半導体素子26の回路が形成されていない面が接着され、半導体素子26の電極(図示せず)と第2電極14とがボンディングワイヤー28により接続され、封止樹脂29により覆われている構造である。

【0149】

また、図12においては、図1に示す配線基板の第1実施形態の構成を例として用いたが、図2乃至6のいずれかに示す配線基板の第1実施形態の第1変形例、第2変形例及び第3変形例、並びに第2実施形態及び第2実施形態の変形例を用いてもよい。更に、図12では1つの半導体素子を記載したが、複数の半導体素子が搭載されていてもよく、更にはコンデンサ及び抵抗などの部品も搭載されていてもよい。以下に、本第6実施形態が第4実施形態及び第5実施形態と異なる部分について説明する。半導体装置の第4実施形態及び第5実施形態と同一の部分は、第4実施形態及び第5実施形態の説明と同様である。

40

【0150】

接着剤27は、半導体素子26の回路が形成されていない面に設けられ、有機材料又はAgペーストなどを使用する。

【0151】

50

ボンディングワイヤー 28 は、主に金から構成される材料が用いられ、半導体素子 26 の電極（図示せず）と第 2 電極 14 とを電氣的に接続する。

【0152】

図 12 においては、配線基板の片側の一部を、半導体素子 26 を含めて封止樹脂 29 が覆っている構造となっているが、半導体素子 26 を含めて配線基板の片側全体を覆う構造としてもよい。

【0153】

本実施形態により、半導体素子 26 が封止樹脂 29 で覆われていることから、半導体素子 26 を保護することができる。また、封止樹脂 29 を設けることによって半導体装置全体の剛性を上げることができ、パッケージ全体の信頼性を向上できる。

10

【0154】

図 13 は、本発明の第 7 実施形態に係る半導体装置の構成の一例を示す部分断面図である。図 13 に示す半導体装置は、絶縁層 11 と絶縁層 11 に埋設されている第 2 電極 14 と、絶縁層 11 と第 2 電極 14 の上に配線層 12 と第 1 電極 13 とが設けられており、第 2 電極 14 の露出している面に対する側面が絶縁層 11 に接触しておらず、第 1 電極 13 に半導体素子 16 が半田ボール 18 を介してフリップチップ接続され、アンダーフィル樹脂 17 が注入されており、第 2 電極 14 に半導体素子 24 が半田ボール 23 を介してフリップチップ接続され、アンダーフィル樹脂 25 が注入されており、第 2 電極 14 に半田ボール 19 が設けられている構造である。

【0155】

20

また、図 13 においては、図 1 に示す配線基板の第 1 実施形態の構成を例として用いたが、図 2 乃至 6 のいずれかに示す配線基板の第 1 実施形態の第 1 変形例、第 2 変形例及び第 3 変形例、並びに第 2 実施形態及び第 2 実施形態の変形例を用いてもよい。更に、図 13 では第 1 電極 13 に接続されている半導体素子及び第 2 電極 14 に接続されている半導体素子を 1 つとして記載したが、複数の半導体素子が搭載されていてもよく、更にはコンデンサ及び抵抗などの部品も搭載されていてもよい。

【0156】

絶縁層 11 の材料は、本発明の第 1 実施形態と同様に選択して用いる。本発明においては、ポリイミドを 10 μm の厚みで用いた。

【0157】

30

配線層 12 の材料及び形成方法は、本発明の第 1 実施形態と同様である。

【0158】

第 1 電極 13 は、絶縁層 11 及び第 2 電極 14 上に設けられ、第 2 電極 14 に直接、又は、配線層 12 を介して第 2 電極 14 に電氣的に接続されている。第 1 電極 13 は、例えば複数の層が積層されたものであり、第 1 電極 13 の表面の形成に適する材料は、本発明の第 1 実施形態と同様である。

【0159】

また、図示していないが、第 1 電極 13 の内側に開口部を有するパターン又は第 1 電極 13 に接触しない開口部を有するパターンのソルダーレジストを追加してもよい。更に、ソルダーレジストパターンを形成した後に、その開口部を覆う様に第 1 電極パターンを設けた構造としてもよい。更にまた、配線層 12 と第 1 電極 13 は、同一導電膜をパターンニングして同時に形成されてもよい。本発明においては、銅 5 μm 、ニッケル 3 μm 及び金 0.5 μm を最表面が金になる順に積層した。

40

【0160】

第 2 電極 14 は、絶縁層 11 に埋設され、配線層 12 及び第 1 電極 13 と電氣的に接続されている。また、第 2 電極 14 の配線層 12 及び第 1 電極 13 と接続されている面の反対側の面が露出しており、配線層 12 及び第 1 電極 13 が形成されている面の反対側の絶縁層 11 の表面と同一平面となっている。更に、第 2 電極 14 の露出した面に対する側面が絶縁層 11 と一部接触していない、又は接触していない構造となる。

【0161】

50

なお、接触していない構造は、半田材料を用いた接続の場合は、半田材料がリフロー時に流れ込むのに必要な隙間が形成されていれば良く、室温時に接触していてもよい。本発明においては、銅5 μm 、ニッケル3 μm 及び金0.5 μm を最表面が金になる順に積層した。

【0162】

半導体素子16は、半導体素子16表面の電極(図示せず)が第1電極13と半田ボール18を介して電氣的に接続されており、半導体素子16と配線基板との間の空間をアンダーフィル樹脂17が充填されている。アンダーフィル樹脂17は、配線基板と半導体素子16との熱膨張率差を小さくして半田ボール18が破断することを防止する目的で使用される。半田ボール18が所望の信頼性を確保できる強度を有していれば、アンダーフィル樹脂17は必ずしも充填する必要はない。

10

【0163】

半田ボール18の材料及び形成方法は、本発明の第1実施形態と同様である。アンダーフィル樹脂17はエポキシ系の材料から構成され、半導体素子16が半田ボール18により接続された後で充填される。

【0164】

半導体素子24は、半導体素子24表面の電極(図示せず)が第2電極14と半田ボール23を介して電氣的に接続されており、半導体素子24と配線基板との間の空間をアンダーフィル樹脂25が充填されている。アンダーフィル樹脂25は、配線基板と半導体素子24との熱膨張率差を小さくして半田ボール23が破断することを防止する目的で使用される。半田ボール23が所望の信頼性を確保できる強度を有していれば、アンダーフィル樹脂25は必ずしも充填する必要はない。

20

【0165】

半田ボール23は、半田材料からなる微小ボールで、半導体素子23の電極上にめっき法、ボール転写又は印刷法によって形成される。半田ボール23の材料は、鉛錫の共晶半田や鉛フリーの半田材料から適宜選択することができる。アンダーフィル樹脂25はエポキシ系の材料から構成され、半導体素子24が半田ボール23により接続された後で充填される。

【0166】

半田ボール19は、本発明の半導体装置が別基板に搭載されるため第2電極14に取り付けられる。半田ボール19は、半田材料からなるボールで、第2電極14上にボール転写又は印刷法により形成される。取り付けの形態によっては半田ボール19ではなく、金属製のピンを半田付けした構造を取ってもよい。金属製のピンを半田付けする場合でも、第2電極14の側面に半田との接合部分が形成されるため、接続信頼性が良好である。また、図13では半田ボール19を第2電極14に取り付ける構造を用いたが、第1電極13に取り付ける構造としてもよい。

30

【0167】

本発明の半導体装置の半導体素子16を搭載していない領域で、配線基板の剛性が不足している場合は、別途、半導体素子16の領域が開口されている枠体を貼り付けてもよい。

40

【0168】

本実施形態により、第2電極14の側面が絶縁層11と接触していないため、半田接続は第2電極14の側面においても接続が構成され、接続信頼性が向上する。

【0169】

図14は、本発明の第7実施形態の変形例に係る半導体装置の構成の一例を示す部分断面図である。本第7実施形態の変形例は、半導体装置の第7実施形態の第2電極14に搭載された半導体素子24の接続形態をワイヤーボンディングとした構造である。本第7実施形態の変形例は、配線基板の第2電極14が形成されている面に、接着剤27により半導体素子26の回路が形成されていない面が接着され、半導体素子26の電極(図示せず)と第2電極14とがボンディングワイヤー28により接続され、封止樹脂29により覆

50

われている構造である。

【0170】

また、図14においては、図1に示す配線基板の第1実施形態の構成を例として用いたが、図2乃至6のいずれかに示す配線基板の第1実施形態の第1変形例、第2変形例及び第3変形例、並びに第2実施形態及び第2実施形態の変形例を用いてもよい。更に、図14では第1電極13に接続されている半導体素子及び第2電極14に接続されている半導体素子を1つとして記載したが、複数の半導体素子が搭載されていてもよく、更にはコンデンサ及び抵抗などの部品も搭載されていてもよい。以下に、半導体装置の第7実施形態との違う部分について説明する。半導体装置の第7実施形態と同一の部分は、第7実施形態の説明と同様である。

10

【0171】

接着剤27は、半導体素子26の回路が形成されていない面に設けられ、有機材料やAgペーストなどを使用する。

【0172】

ボンディングワイヤー28は、主に金から構成される材料が用いられ、半導体素子26の電極(図示せず)と第2電極14とを電氣的に接続する。

【0173】

図14においては、配線基板の片側の一部を、半導体素子26を含めて封止樹脂29が覆っている構造となっているが、半導体素子26を含めて配線基板の片側全面を覆う構造としてもよい。この場合は、半田ボール19は、第1電極13に取り付けられる構造となる。

20

【0174】

本実施形態により、半導体素子26が封止樹脂29で覆われていることから、半導体素子26を保護することができる。また、封止樹脂29を設けることによって半導体装置全体の剛性を強くすることができ、パッケージ全体の信頼性を向上できる。

【0175】

図15は、本発明の第8実施形態に係る半導体装置の構成の一例を示す部分断面図である。本第8実施形態は、半導体装置の第7実施形態に封止樹脂20が半導体素子16を覆うように設けられた構造である。また、図15においては、図1に示す配線基板の第1実施形態の第1変形例、第2変形例及び第3変形例、並びに第2実施形態及び第2実施形態の変形例を用いてもよい。更に、図15では第1電極13に接続されている半導体素子及び第2電極14に接続されている半導体素子を1つとして記載したが、複数の半導体素子が搭載されていてもよく、更にはコンデンサ及び抵抗などの部品も搭載されていてもよい。更にまた、半導体装置の第7実施形態の変形例と同様に、第2電極14に搭載される半導体素子24をワイヤーボンディングで接続してもよい。以下に、半導体装置の第7実施形態との違う部分について説明する。半導体装置の第7実施形態及び第7実施形態の変形例と同一の部分は、第7実施形態及び第7実施形態の変形例の説明と同様である。

30

【0176】

封止樹脂20は、エポキシ系の材料にシリカフィラーを混ぜた材料から構成され、搭載されている半導体素子16と接続部分の配線とを覆う様に金型を用いたトランスファーマールドイング法、圧縮形成モールド法又は印刷法などで設けられる。図15においては、配線基板の片側全体を封止樹脂20が覆っている構造となっているが、半導体素子16を部分的に覆い、配線基板の一部が露出する構造としてもよい。

40

【0177】

本実施形態により、半導体素子16が封止樹脂20で覆われていることから、半導体素子16を保護することができる。また、封止樹脂20を設けることによって半導体装置全体の剛性を上げることができ、パッケージ全体の信頼性を向上できる。更にまた、第2電極14の側面が絶縁層11と接触していないため、半田接続は第2電極14の側面でも接続が構成され、接続信頼性が向上する。

50

【 0 1 7 8 】

図 1 6 は、本発明の第 9 実施形態に係る半導体装置の構成の一例を示す部分断面図である。本第 9 実施形態は、半導体装置の第 8 実施形態の半導体素子 1 6 の接続形態をワイヤーボンディングとした構造である。本第 9 実施形態は、配線基板の第 1 電極 1 3 が形成されている面に、接着剤 2 2 により半導体素子 1 6 の回路が形成されていない面が接着され、半導体素子 1 6 の電極（図示せず）と第 1 電極 1 3 とがボンディングワイヤー 2 1 により接続され、封止樹脂 2 0 により覆われている構造である。

【 0 1 7 9 】

また、図 1 6 においては、図 1 に示す配線基板の第 1 実施形態の構成を例として用いたが、図 2 乃至 6 のいずれかに示す配線基板の第 1 実施形態の第 1 変形例、第 2 変形例及び第 3 変形例、並びに第 2 実施形態及び第 2 実施形態の変形例を用いてもよい。更に、図 1 6 では第 1 電極 1 3 に接続されている半導体素子及び第 2 電極 1 4 に接続されている半導体素子を 1 つとして記載したが、複数の半導体素子が搭載されていてもよく、更にはコンデンサ及び抵抗などの部品も搭載されていてもよい。更にまた、半導体装置の第 7 実施形態の変形例と同様に、第 2 電極 1 4 に搭載される半導体素子 2 4 をワイヤーボンディングで接続してもよい。以下に、半導体装置の第 7 実施形態との違う部分について説明する。半導体装置の第 7 実施形態及び第 7 実施形態の変形例と同一の部分は、第 7 実施形態及び第 7 実施形態の変形例の説明と同様である。

【 0 1 8 0 】

接着剤 2 2 は、半導体素子 1 6 の回路が形成されていない面に設けられ、有機材料や A g ペーストなどを使用する。

【 0 1 8 1 】

ボンディングワイヤー 2 1 は、主に金から構成される材料が用いられ、半導体素子 1 6 の電極（図示せず）と第 1 電極 1 3 とを電氣的に接続する。

【 0 1 8 2 】

図 1 6 においては、配線基板の片側全体を封止樹脂 2 0 が覆っている構造となっているが、半導体素子 1 6 を部分的に覆い、配線基板の一部が露出する構造としてもよい。

【 0 1 8 3 】

本実施形態により、半導体素子 1 6 が封止樹脂 2 0 で覆われていることから、半導体素子 1 6 を保護することができる。また、封止樹脂 2 0 を設けることによって半導体装置全体の剛性を強くすることができ、パッケージ全体の信頼性を向上できる。更にまた、第 2 電極 1 4 の側面が絶縁層 1 1 と接触していないため、半田接続では第 2 電極 1 4 の側面でも接続が構成され、接続信頼性が向上する。

【 0 1 8 4 】

次に、本発明の配線基板の製造方法について、添付の図面を参照して具体的に説明する。図 1 7 (a) 乃至 (g) は、本発明の第 1 実施形態に係る配線基板の製造法の一例を工程順に示す部分断面図である。本実施形態の製造方法は、本発明の第 1 実施形態に係る配線基板（図 1 ）を製造するためのものである。なお、各工程間において適宜洗浄及び熱処理を行う。

【 0 1 8 5 】

まず、図 1 7 (a) に示すとおり、支持基板 3 0 を用意し、必要であれば表面のウェット洗浄、ドライ洗浄、平坦化及び粗化など処理を施す。支持基板 3 0 は、導電性の材料又は表面に導電性の膜が形成された材料で、適度な剛性を有していることが望ましいため、シリコン、サファイア及び G a A s 等の半導体ウエハ材料並びに金属、石英、ガラス、セラミック及びプリント板を用いることができる。本発明においては、熱酸化膜付き 8 インチ（直径 2 0 0 m m ）、厚さ 0 . 7 2 5 m m のシリコンウエハ上に剥離層（図示せず）と導電性のシードメタル層（図示せず）とを順に設けた支持基板を用いた。

【 0 1 8 6 】

次に、図 1 7 (b) に示すとおり、絶縁層 1 1 を第 2 電極 1 4 が形成される部分が開口されるように形成する。支持基板 3 0 に導電性の膜が形成された構成の場合、導電性の膜

10

20

30

40

50

上に絶縁層 11 が設けられる。絶縁層 11 の材料は、本発明の第 1 実施形態と同様に選択して用いる。

【0187】

感光性の有機材料を使用する場合、第 2 電極 14 が形成される部分の絶縁層 11 の開口部はフォトリソグラフィ法により形成される。非感光性の有機材料又は感光性の有機材料でパターン解像度が低い有機材料を使用する場合、絶縁層 11 の開口部は、レーザ加工法、ドライエッチング法又はプラスト法により形成される。本実施例においては、感光性ポリイミド樹脂を 7 μm の厚みで用いたためフォトリソグラフィ法を採用した。

【0188】

次に、図 17 (c) に示すとおり、第 2 電極 14 を絶縁層 11 の開口部内に形成する。第 2 電極 14 は、1 つ又は複数の金属層から形成される。形成される金属層は、主として銅、ニッケル、金及び銀などの材料、又は、合金から形成される。支持基板 30 に導電性の膜が形成される場合、この導電性の膜上に形成した絶縁層 11 をマスクとして、電解めっき法、無電解めっき法、印刷法及び蒸着法などによって第 2 電極 14 が形成される。

【0189】

図 17 (c) においては、第 2 電極 14 を絶縁層 11 の厚みと同じ厚みまで形成した状態を示したが、第 2 電極 14 の厚みが絶縁層 11 の厚みより薄くなっている状態とすることで、図 2 に示す配線基板の第 1 実施形態の第 1 変形例が得られる。本実施例においては、支持基板 30 より給電を行うことで支持基板 30 側から Cu 2 μm 、Ni 5 μm の順に積層し、絶縁層 11 と第 2 電極 14 の厚みをほぼ同じとした。

【0190】

次に、図 17 (d) に示すとおり、配線層 12 を第 2 電極 14 と絶縁層 11 上に形成する。

【0191】

配線層 12 の材料及び形成方法は、本発明の第 1 実施形態と同様である。本実施例においては、スパッタ膜を給電層としたセミアディティブ法を用いた。

【0192】

次に、図 17 (e) に示すとおり、第 1 電極 13 を絶縁層 11 と第 2 電極 14 上に形成する。第 1 電極 13 は、絶縁層 11 及び第 2 電極 14 上に設けられ、第 2 電極 14 に直接、又は配線層 12 を介して第 2 電極 14 に電氣的に接続されている。第 1 電極 13 は、例えば複数の層が積層されたものであり、第 1 電極 13 の表面の形成に適する材料は、本発明の第 1 実施形態と同様である。

【0193】

第 1 電極 13 は、配線層 12 と同様に、上述のサブトラクティブ法、セミアディティブ法又はフルアディティブ法によって形成される。また、図示していないが、第 1 電極 13 の内側に開口部を有するパターン又は第 1 電極 13 に接触しない開口部を有するパターンのソルダーレジストを追加してもよい。更に、ソルダーレジストパターンを形成した後に、その開口部を覆う様に第 1 電極パターンを設けた構造としてもよい。更にまた、配線層 12 と第 1 電極 13 は、同一導電膜をパターンングして同時に形成されてもよい。本発明においては、セミアディティブ法を用いて、銅 5 μm 、ニッケル 3 μm 及び金 0.5 μm を最表面が金になる順に積層した。

【0194】

次に、図 17 (f) に示すとおり、支持基板 30 を除去する。支持基板 30 の除去法としては、研削、化学的機械的研磨又はエッチング等により行う。これらは、組み合わせで行うことも可能で、支持基板 30 を研削した後、残った部分を、化学的機械的研磨及び/又はエッチングを用いて除去することができる。エッチングは、ドライエッチング法又はウェットエッチング法のいずれを使用してもよいが、最終除去の工程をドライエッチにすると、エッチング選択比が大きく取れるために、シードメタル層を安定的に残すことが可能となる。さらに、支持基板 30 とシードメタル層との間に剥離層を介在させておけば、支持基板 30 の除去を容易にすることができる。例えば、剥離層として熱分解する材料を

10

20

30

40

50

用いられ、支持基板 30 を除去する工程において、熱分解温度以上に熱することにより、シードメタル層と支持基板 30 とを剥離することができる。このときの加熱は、レーザ等で局所的に加熱する方法が望ましい。レーザの波長を、支持基板 30 を透過し、剥離層を透過しない波長に設定することにより、剥離層のみを局所的に加熱することができる。これとは別に、支持基板 30 と剥離層との界面、又は剥離層とシードメタル層との界面の接着強度が弱くなるような材料を予め選択しておき、支持基板 30 を除去する工程において、機械的な力を加えて支持基板 30 を剥離してもよい。また、剥離層として、特定の溶液に溶ける材料、又は、溶液の浸透によってシードメタル層若しくは支持基板 30 との密着が極端に低下するような材料を選択することによって、剥離層の側面から溶液を浸透させ、支持基板 30 を剥離することも可能である。本発明においては、シリコンとシードメタル層（図示せず）との間に形成した低密着性を有する剥離層（図示せず）を利用して剥離したのち、シードメタル層（図示せず）をエッチングにより除去した。

10

【0195】

次に、図 17 (g) に示すとおり、第 2 電極 14 と絶縁層 11 とを確実に分離する。第 2 電極 14 と絶縁層 11 との分離は、ウェットエッチング法又はドライエッチング法により行われる。エッチングを行わなくとも半田材料のリフロー時に第 2 電極 14 と絶縁層 11 に、半田材料がリフロー時に流れ込むのに必要な隙間が形成されていれば、エッチングは必ずしも必要ではない。

【0196】

エッチングを行った後に、第 2 電極 14 表面が金、銀、銅、錫及び半田材料からなる群から選択された少なくとも 1 種の金属又は合金で形成される様、電解めっき法、無電解めっき法、蒸着法、印刷法、インクジェット法又はディップ法などにより表面処理を行ってもよい。

20

【0197】

この工程において、主に第 2 電極 14 をエッチングすることによって、配線基板の第 1 実施形態の第 2 変形例に示す配線基板を作成することができる。また、主に絶縁層 11 をエッチングすることによって配線基板の第 1 実施形態の第 3 変形例に示す配線基板を作成することができる。本発明においては、露出した Cu 表面に無電解めっき法によって金膜を形成した。

【0198】

本実施形態をとることによって、配線基板の第 1 実施形態並びに第 1 実施形態の第 1 変形例、第 2 変形例及び第 3 変形例が効率的に作成できる。

30

【0199】

図 18 (a) 乃至 (h) は、本発明の第 2 実施形態に係る配線基板の製造法の一例を工程順に示す部分断面図である。本実施形態の製造方法は、本発明の第 1 実施形態に係る配線基板（図 1）を製造するためのものである。なお、各工程間において適宜洗浄及び熱処理を行う。

【0200】

まず、図 18 (a) に示すとおり、支持基板 30 を用意し、必要であれば表面のウェット洗浄、ドライ洗浄、平坦化及び粗化など処理を施す。支持基板 30 は、導電性の材料又は表面に導電性の膜が形成された材料で、適度な剛性を有していることが望ましいため、シリコン、サファイア及び GaAs 等の半導体ウエハ材料並びに金属、石英、ガラス、セラミック及びプリント板を用いることができる。本発明においては、熱酸化膜付き 8 インチ（直径 200 mm）、厚さ 0.725 mm のシリコンウエハ上に剥離層（図示せず）と導電性のシードメタル層（図示せず）とを順に設けた支持基板を用いた。

40

【0201】

次に、図 18 (b) に示すとおり、絶縁層 11 を第 2 電極 14 が形成される部分が開口されるように形成する。支持基板 30 に導電性の膜が形成された構成の場合、導電性の膜上に絶縁層 11 が設けられる。絶縁層 11 の材料は、本発明の第 1 実施形態と同様に選択して用いる。

50

【0202】

感光性の有機材料を使用する場合、第2電極14が形成される部分の絶縁層11の開口部はフォトリソグラフィ法により形成される。非感光性の有機材料又は感光性の有機材料でパターン解像度が低い有機材料を使用する場合、絶縁層11の開口部は、レーザ加工法、ドライエッチング法又はブラスト法により形成される。本実施例においては、感光性ポリイミド樹脂を7 μ mの厚みで用いたためフォトリソグラフィ法を採用した。

【0203】

次に、図18(c)に示すとおり、絶縁層11よりもウェットエッチング又はドライエッチングによって除去されやすい絶縁膜31を形成する。絶縁膜31は、絶縁層11よりもエッチングされやすい材料となるように、例えば感光性又は非感光性の有機材料又は無機材料で形成されており、有機材料は、例えば、エポキシ樹脂、エポキシアクリレート樹脂、ウレタンアクリレート樹脂、ポリエステル樹脂、フェノール樹脂、ポリイミド樹脂、BCB(benzocyclobutene)、PBO(polybenzoxazole)及びポリノルボルネン樹脂等、また、無機材料は、例えば、酸化ケイ素、窒化ケイ素、酸窒化ケイ素、炭化ケイ素、low-k材料、アルミナ、窒化アルミ及びガラスセラミックなどの材料を用いる。

【0204】

感光性の有機材料を使用する場合、第2電極14が形成される部分の絶縁層11の開口部はフォトリソグラフィ法により形成される。非感光性の有機材料又は感光性の有機材料でパターン解像度が低い有機材料を使用する場合、絶縁層11の開口部は、レーザ加工法、ドライエッチング法又はブラスト法により形成される。絶縁層11表面に絶縁膜31が形成された場合は、絶縁層11の表面上に形成された絶縁膜31をエッチング又は研磨により除去することによって開口部側壁のみに形成する。また、図18(c)では、絶縁膜31を絶縁層11の開口部側壁に形成しているが、以後の工程及び信頼性に問題がなければ、絶縁層11の表面も覆うように絶縁膜31を形成してもよい。本実施例においては、感光性エポキシ樹脂をフォトリソグラフィ法によって開口部内部に設けた。

【0205】

次に、図18(d)に示すとおり、第2電極14を絶縁層11の開口部内に形成する。第2電極14は、1つ又は複数の金属層から形成される。形成される金属層は、主として銅、ニッケル、金及び銀などの材料、又は、合金から形成される。絶縁層11をマスクとして、電解めっき法、無電解めっき法、印刷法及び蒸着法などによって第2電極14が形成される。

【0206】

図18(d)においては、第2電極14を絶縁層11の厚みと同じ厚みまで形成した状態を示したが、第2電極14の厚みが絶縁層11の厚みより薄くなっている状態とすることで、図2に示す配線基板の第1実施形態の第1変形例が得られる。本実施例においては、支持基板30より給電を行うことで支持基板30側からCu2 μ m、Ni5 μ mの順に積層し、絶縁層11と第2電極14の厚みをほぼ同じとした。

【0207】

次に、図18(e)に示すとおり、配線層12を第2電極14と絶縁層11上に形成する。

【0208】

配線層12の材料及び形成方法は、本発明の第1実施形態と同様である。本実施例においては、スパッタ膜を給電層としたセミアディティブ法を用いた。

【0209】

次に、図18(f)に示すとおり、第1電極13を絶縁層11と第2電極14上に形成する。第1電極13は、絶縁層11及び第2電極14上に設けられ、第2電極14に直接、又は配線層12を介して第2電極14に電氣的に接続されている。第1電極13は、例えば複数の層が積層されたものであり、第1電極13の表面の形成に適する材料は、本発明の第1実施形態と同様である。

【0210】

第1電極13は、配線層12と同様に、上述のサブトラクティブ法、セミアディティブ法又はフルアディティブ法によって形成される。また、図示していないが、第1電極13の内側に開口部を有するパターン又は第1電極13に接触しない開口部を有するパターンのソルダーレジストを追加してもよい。更に、ソルダーレジストパターンを形成した後に、その開口部を覆う様に第1電極パターンを設けた構造としてもよい。更にまた、配線層12と第1電極13は、同一導電膜をパターンニングして同時に形成されてもよい。本発明においては、セミアディティブ法を用いて、銅5 μm 、ニッケル3 μm 及び金0.5 μm を最表面が金になる順に積層した。

【0211】

次に、図18(g)に示すとおり、支持基板30を除去する。支持基板30の除去法としては、研削、化学的機械的研磨又はエッチング等により行う。これらは、組み合わせで行うことも可能で、支持基板30を研削した後、残った部分を、化学的機械的研磨及び/又はエッチングを用いて除去することができる。エッチングは、ドライエッチング法又はウェットエッチング法のいずれを使用してもよいが、最終除去の工程をドライエッチにすると、エッチング選択比が大きく取れるために、シードメタル層を安定的に残すことが可能となる。さらに、支持基板30とシードメタル層との間に剥離層を介在させておけば、支持基板30の除去を容易にすることができる。例えば、剥離層として熱分解する材料を用いれば、支持基板30を除去する工程において、熱分解温度以上に熱することにより、シードメタル層と支持基板30とを剥離することができる。このときの加熱は、レーザ等で局所的に加熱する方法が望ましい。レーザの波長を、支持基板30を透過し、剥離層を透過しない波長に設定することにより、剥離層のみを局所的に加熱することができる。これとは別に、支持基板30と剥離層との界面、又は剥離層とシードメタル層との界面の接着強度が弱くなるような材料を予め選択しておき、支持基板30を除去する工程において、機械的な力を加えて支持基板30を剥離してもよい。また、剥離層として、特定の溶液に溶ける材料、又は、溶液の浸透によってシードメタル層若しくは支持基板30との密着が極端に低下するような材料を選択することによって、剥離層の側面から溶液を浸透させ、支持基板30を剥離することも可能である。本発明においては、シリコンとシードメタル層(図示せず)との間に形成した低密着性を有する剥離層(図示せず)を利用して剥離したのち、シードメタル層(図示せず)をエッチングにより除去した。

【0212】

次に、図18(h)に示すとおり、第2電極14と絶縁層11とを確実に分離する。第2電極14と絶縁層11との分離は、ウェットエッチング法又はドライエッチング法により絶縁膜31をエッチングすることで行われる。エッチングを行わなくとも半田材料のリフロー時に第2電極14と絶縁層11に、半田材料がリフロー時に流れ込むのに必要な隙間が形成されていれば、エッチングは必ずしも必要ではない。

【0213】

エッチングを行った後に、第2電極14表面が金、銀、銅、錫及び半田材料からなる群から選択された少なくとも1種の金属又は合金で形成される様、電解めっき法、無電解めっき法、蒸着法、印刷法、インクジェット法又はディップ法などにより表面処理を行ってもよい。

【0214】

この工程において、主に第2電極14をエッチングすることによって、配線基板の第1実施形態の第2変形例に示す配線基板を作成することができる。また主に絶縁層11をエッチングすることによって配線基板の第1実施形態の第3変形例に示す配線基板を作成することができる。本発明においては、露出したCu表面に無電解めっき法によって金膜を形成した。

【0215】

本実施形態をとることによって、配線基板の第1実施形態並びに第1実施形態の第1変形例、第2変形例及び第3変形例が効率的に作成できる。

【0216】

図19(a)乃至(h)は、本発明の第3実施形態に係る配線基板の製造法の一例を工程順に示す部分断面図である。本実施形態の製造方法は、本発明の第1実施形態に係る配線基板(図1)を製造するためのものである。なお、各工程間において適宜洗浄及び熱処理を行う。

【0217】

まず、図19(a)に示すとおり、支持基板30を用意し、必要であれば表面のウェット洗浄、ドライ洗浄、平坦化及び粗化など処理を施す。支持基板30は、導電性の材料又は表面に導電性の膜が形成された材料で、適度な剛性を有していることが望ましいため、シリコン、サファイア及びGaAs等の半導体ウエハ材料並びに金属、石英、ガラス、セラミック及びプリント板を用いることができる。本発明においては、熱酸化膜付き8インチ(直径200mm)、厚さ0.725mmのシリコンウエハ上に剥離層(図示せず)と導電性のシードメタル層(図示せず)とを順に設けた支持基板を用いた。

10

【0218】

次に、図19(b)に示すとおり、第2電極14を、上述の、例えばサブトラクティブ法、セミアディティブ法又はフルアディティブ法等によって形成する。第2電極14は、1つ又は複数の金属層から形成される。形成される金属層は、主として銅、ニッケル、金及び銀などの材料、又は、合金から形成される。本実施例においては、スパッタ膜を給電層としたセミアディティブ法を用いて、Cu3 μ m、Ni5 μ mの順に積層した。

20

【0219】

次に、図19(c)に示すとおり、絶縁層11を第2電極14が形成されている面に、第2電極14を覆うように形成する。絶縁層11の材料は、本発明の第1実施形態と同様に選択して用いる。本実施例においては、非感光性ポリイミド樹脂を10 μ mの厚みで用いた。

【0220】

次に、図19(d)に示すとおり、絶縁層11に覆われている第2電極14の支持基板30と接している面の反対側の面が絶縁層11より露出するように絶縁層11表面を除去する。除去法としては、ウェットエッチング法、ドライエッチング法、ベルトサンダー法、パフ研磨法、並行平板研磨法、CMP(Chemical Mechanical Polish)法、切削法及びウォーターカッター又はスライサーによって所望の位置で分割する方法などにより行われる。また、レーザ法、ドライエッチング法又はウェットエッチング法を用いて、絶縁層11を部分的に加工することで、第2電極14の支持基板30と接している面の反対側の面を絶縁層11より露出させてもよい。本実施例においては、CMP法を用いて第2電極14を露出させた。

30

【0221】

次に、図19(e)に示すとおり、配線層12を第2電極14と絶縁層11上に形成する。

【0222】

配線層12の材料及び形成方法は、本発明の第1実施形態と同様である。本実施例においては、スパッタ膜を給電層としたセミアディティブ法を用いた。

40

【0223】

次に、図19(f)に示すとおり、第1電極13を絶縁層11と第2電極14上に形成する。第1電極13は、絶縁層11及び第2電極14上に設けられ、第2電極14に直接、又は配線層12を介して第2電極14に電氣的に接続されている。第1電極13は、例えば複数の層が積層されたものであり、第1電極13の表面の形成に適する材料は、本発明の第1実施形態と同様である。第1電極13は、配線層12と同様に、上述のサブトラクティブ法、セミアディティブ法又はフルアディティブ法によって形成される。

【0224】

また、図示していないが、第1電極13の内側に開口部を有するパターン又は第1電極13に接触しない開口部を有するパターンのソルダーレジストを追加してもよい。更に、

50

ソルダーレジストパターンを形成した後に、その開口部を覆う様に第1電極パターンを設けた構造としてもよい。更にまた、配線層12と第1電極13は、同一導電膜をパターンニングして同時に形成されてもよい。本発明においては、セミアディティブ法を用いて、銅5 μm 、ニッケル3 μm 及び金0.5 μm を最表面が金になる順に積層した。

【0225】

次に、図19(g)に示すとおり、支持基板30を除去する。支持基板30の除去法としては、研削、化学的機械的研磨又はエッチング等により行う。これらは、組み合わせて行うことも可能で、支持基板30を研削した後、残った部分を、化学的機械的研磨及び/又はエッチングを用いて除去することができる。エッチングは、ドライエッチング法又はウェットエッチング法のいずれを使用してもよいが、最終除去の工程をドライエッチにすると、エッチング選択比が大きく取れるために、シードメタル層を安定的に残すことが可能となる。さらに、支持基板30とシードメタル層との間に剥離層を介在させておけば、支持基板30の除去を容易にすることができる。例えば、剥離層として熱分解する材料を用いれば、支持基板30を除去する工程において、熱分解温度以上に熱することにより、シードメタル層と支持基板30とを剥離することができる。このときの加熱は、レーザ等で局所的に加熱する方法が望ましい。レーザの波長を、支持基板30を透過し、剥離層を透過しない波長に設定することにより、剥離層のみを局所的に加熱することができる。これとは別に、支持基板30と剥離層との界面、又は剥離層とシードメタル層との界面の接着強度が弱くなるような材料を予め選択しておき、支持基板30を除去する工程において、機械的な力を加えて支持基板30を剥離してもよい。また、剥離層として、特定の溶液に溶ける材料、又は、溶液の浸透によってシードメタル層若しくは支持基板30との密着が極端に低下するような材料を選択することによって、剥離層の側面から溶液を浸透させ、支持基板30を剥離することも可能である。本発明においては、シリコンとシードメタル層(図示せず)との間に形成した低密着性を有する剥離層(図示せず)を利用して剥離したのち、シードメタル層(図示せず)をエッチングにより除去した。

【0226】

次に、図19(h)に示すとおり、第2電極14と絶縁層11とを確実に分離する。第2電極14と絶縁層11との分離は、ウェットエッチング法又はドライエッチング法により行われる。エッチングを行わなくとも半田材料のリフロー時に第2電極14と絶縁層11に、半田材料がリフロー時に流れ込むのに必要な隙間が形成されていれば、エッチングは必ずしも必要ではない。

【0227】

エッチングを行った後に、第2電極14表面が金、銀、銅、錫及び半田材料からなる群から選択された少なくとも1種の金属又は合金で形成される様、電解めっき法、無電解めっき法、蒸着法、印刷法、インクジェット法又はディップ法などにより表面処理を行ってもよい。

【0228】

この工程において、主に第2電極14をエッチングすることによって、配線基板の第1実施形態の第2変形例に示す配線基板を作成することができる。また、主に絶縁層11をエッチングすることによって配線基板の第1実施形態の第3変形例に示す配線基板を作成することができる。本発明においては、露出したCu表面に無電解めっき法によって金膜を形成した。

【0229】

本実施形態をとることによって、配線基板の第1実施形態並びに第1実施形態の第1変形例、第2変形例及び第3変形例が効率的に作成できる。

【0230】

図20(a)乃至(h)は、本発明の第4実施形態に係る配線基板の製造法の一例を工程順に示す部分断面図である。本実施形態の製造方法は、本発明の第1実施形態に係る配線基板(図1)を製造するためのものである。なお、各工程間において適宜洗浄及び熱処理を行う。

【0231】

先ず、図20(a)に示すとおり、支持基板30を用意し、必要であれば表面のウェット洗浄、ドライ洗浄、平坦化及び粗化など処理を施す。支持基板30は、導電性の材料又は表面に導電性の膜が形成された材料で、適度な剛性を有していることが望ましいため、シリコン、サファイア及びGaAs等の半導体ウエハ材料並びに金属、石英、ガラス、セラミック及びプリント板を用いることができる。本発明においては、熱酸化膜付き8インチ(直径200mm)、厚さ0.725mmのシリコンウエハ上に剥離層(図示せず)と導電性のシードメタル層(図示せず)とを順に設けた支持基板を用いた。

【0232】

次に、図20(b)に示すとおり、第2電極14を、上述の、例えばサブトラクティブ法、セミアディティブ法又はフルアディティブ法等によって形成する。第2電極14は、1つ又は複数の金属層から形成される。形成される金属層は、主として銅、ニッケル、金及び銀などの材料、又は、合金から形成される。本実施例においては、スパッタ膜を給電層としたセミアディティブ法を用いて、Cu3 μ m、Ni5 μ mの順に積層した。

10

【0233】

次に、図20(c)に示すとおり、絶縁層11よりもウェットエッチング又はドライエッチングによって除去されやすい絶縁膜31と絶縁層11を第2電極14が形成されている面に、第2電極14を覆うように順に形成する。

【0234】

絶縁層11の材料は、本発明の第1実施形態と同様に選択して用いる。

20

【0235】

また、絶縁膜31は、絶縁層11よりもエッチングされやすい材料となるように、例えば感光性又は非感光性の有機材料で形成されており、有機材料は、例えば、エポキシ樹脂、エポキシアクリレート樹脂、ウレタンアクリレート樹脂、ポリエステル樹脂、フェノール樹脂、ポリイミド樹脂、BCB(benzocyclobutene)、PBO(polybenzoxazole)及びポリノルボルネン樹脂等の材料を用いる。本実施例においては、絶縁膜31にエポキシ樹脂を2 μ m、絶縁層11に非感光性ポリイミド樹脂を8 μ mの厚みで用いた。

【0236】

次に、図20(d)に示すとおり、絶縁層11と絶縁膜31に覆われている第2電極14の支持基板30と接している面の反対側の面が絶縁層11と絶縁膜31より露出するように絶縁層11と絶縁膜31を除去する。除去法としては、ウェットエッチング法、ドライエッチング法、ベルトサンダー法、パフ研磨法、並行平板研磨法、CMP(Chemical Mechanical Polish)法、切削法及びウォーターカッター又はスライサーによって所望の位置で分割する方法などにより行われる。また、レーザ法、ドライエッチング法又はウェットエッチング法を用いて、絶縁層11を部分的に加工することで、第2電極14の支持基板30と接している面の反対側の面を絶縁層11より露出させてもよい。本実施例においては、CMP法を用いて第2電極14を露出させた。

30

【0237】

次に、図20(e)に示すとおり、配線層12を第2電極14と絶縁層11上に形成する。

40

【0238】

配線層12の材料及び形成方法は、本発明の第1実施形態と同様である。本実施例においては、スパッタ膜を給電層としたセミアディティブ法を用いた。

【0239】

次に、図20(f)に示すとおり、第1電極13を絶縁層11と第2電極14上に形成する。第1電極13は、絶縁層11及び第2電極14上に設けられ、第2電極14に直接、又は配線層12を介して第2電極14に電氣的に接続されている。第1電極13は、例えば複数の層が積層されたものであり、第1電極13の表面の形成に適する材料は、本発明の第1実施形態と同様である。第1電極13は、配線層12と同様に、上述のサブトラ

50

クティブ法、セミアディティブ法又はフルアディティブ法によって形成される。

【0240】

また、図示していないが、第1電極13の内側に開口部を有するパターン又は第1電極13に接触しない開口部を有するパターンのソルダーレジストを追加してもよい。更に、ソルダーレジストパターンを形成した後に、その開口部を覆う様に第1電極パターンを設けた構造としてもよい。更にまた、配線層12と第1電極13は、同一導電膜をパターンニングして同時に形成されてもよい。本発明においては、セミアディティブ法を用いて、銅5 μm 、ニッケル3 μm 及び金0.5 μm を最表面が金になる順に積層した。

【0241】

次に、図20(g)に示すとおり、支持基板30を除去する。支持基板30の除去法としては、研削、化学的機械的研磨又はエッチング等により行う。これらは、組み合わせて行うことも可能で、支持基板30を研削した後、残った部分を、化学的機械的研磨及び/又はエッチングを用いて除去することができる。エッチングは、ドライエッチング法又はウェットエッチング法のいずれを使用してもよいが、最終除去の工程をドライエッチにすると、エッチング選択比が大きく取れるために、シードメタル層を安定的に残すことが可能となる。さらに、支持基板30とシードメタル層との間に剥離層を介在させておけば、支持基板30の除去を容易にすることができる。例えば、剥離層として熱分解する材料を用いれば、支持基板30を除去する工程において、熱分解温度以上に熱することにより、シードメタル層と支持基板30とを剥離することができる。このときの加熱は、レーザ等で局所的に加熱する方法が望ましい。レーザの波長を、支持基板30を透過し、剥離層を透過しない波長に設定することにより、剥離層のみを局所的に加熱することができる。これとは別に、支持基板30と剥離層との界面、又は剥離層とシードメタル層との界面の接着強度が弱くなるような材料を予め選択しておき、支持基板30を除去する工程において、機械的な力を加えて支持基板30を剥離してもよい。また、剥離層として、特定の溶液に溶ける材料、又は、溶液の浸透によってシードメタル層若しくは支持基板30との密着が極端に低下するような材料を選択することによって、剥離層の側面から溶液を浸透させ、支持基板30を剥離することも可能である。本発明においては、シリコンとシードメタル層(図示せず)との間に形成した低密着性を有する剥離層(図示せず)を利用して剥離したのち、シードメタル層(図示せず)をエッチングにより除去した。

【0242】

次に、図20(h)に示すとおり、第2電極14と絶縁層11とを確実に分離する。第2電極14と絶縁層11との分離は、ウェットエッチング法又はドライエッチング法により絶縁膜31をエッチングすることで行われる。エッチングを行わなくとも半田材料のリフロー時に第2電極14と絶縁層11に、半田材料がリフロー時に流れ込むのに必要な隙間が形成されていれば、エッチングは必ずしも必要ではない。

【0243】

エッチングを行った後に、第2電極14表面が金、銀、銅、錫及び半田材料からなる群から選択された少なくとも1種の金属又は合金で形成される様、電解めっき法、無電解めっき法、蒸着法、印刷法、インクジェット法又はディップ法などにより表面処理を行ってもよい。

【0244】

この工程において、主に第2電極14をエッチングすることによって、配線基板の第1実施形態の第2変形例に示す配線基板を作成することができる。また、主に絶縁層11をエッチングすることによって配線基板の第1実施形態の第3変形例に示す配線基板を作成することができる。本発明においては、露出したCu表面に無電解めっき法によって金膜を形成した。

【0245】

本実施形態をとることによって、配線基板の第1実施形態並びに第1実施形態の第1変形例、第2変形例及び第3変形例が効率的に作成できる。

【0246】

図 2 1 (a) 乃至 (g) は、本発明の第 5 実施形態に係る配線基板の製造方法の一例を工程順に示す部分断面図である。本実施形態の製造方法は、本発明の第 2 実施形態に係る配線基板 (図 5) を製造するためのものである。

【 0 2 4 7 】

図 2 1 (a) は、上述の配線基板の製造方法において、支持基板 3 0 上に第 2 電極 1 4 と絶縁層 1 1 とが形成され、第 2 電極 1 4 の支持基板 3 0 に接触していない面が露出している状態より説明を行う。つまり、図 2 1 (a) は、配線基板の製造方法の第 1 実施形態である図 1 7 (c) を例として記載したが、配線基板の製造方法の第 2 実施形態である図 1 8 (d)、配線基板の製造方法の第 3 実施形態である図 1 9 (d) 及び配線基板の製造方法の第 4 実施形態である図 2 0 (d) から開始してもよい。

10

【 0 2 4 8 】

配線基板の製造方法の第 1 実施形態である図 1 7 (c)、配線基板の製造方法である第 2 実施形態である図 1 8 (d)、配線基板の製造方法の第 3 実施形態である図 1 9 (d) 及び配線基板の製造方法の第 4 実施形態である図 2 0 (d) のそれ以前の工程は、各配線基板の製造方法の実施形態に則る。なお、工程間において適宜洗浄及び熱処理を行う。

【 0 2 4 9 】

先ず、図 2 1 (a) に示すとおり、支持基板 3 0 上に第 2 電極 1 4 と絶縁層 1 1 が形成され、第 2 電極 1 4 の支持基板 3 0 に接触していない面が露出している状態を形成する。本発明においては、熱酸化膜付き 8 インチ (直径 2 0 0 m m)、厚さ 0 . 7 2 5 m m のシリコンウエハ上に剥離層 (図示せず) と導電性のシードメタル層 (図示せず) とを順に設けた支持基板 3 0 上に、感光性ポリイミド樹脂を 7 μ m の厚みで絶縁層 1 1 を形成し、支持基板 3 0 上に形成されたシードメタル層 (図示せず) より給電を行うことで支持基板 3 0 側から C u 2 μ m、N i 5 μ m の順に積層し、絶縁層 1 1 と第 2 電極 1 4 の厚みをほぼ同じとした。

20

【 0 2 5 0 】

次に、図 2 1 (b) に示すとおり、配線層 1 2 を第 2 電極 1 4 と絶縁層 1 1 上に形成する。

【 0 2 5 1 】

配線層 1 2 の材料及び形成方法は、本発明の第 1 実施形態と同様である。本実施例においては、スパッタ膜を給電層としたセミアディティブ法を用いた。

30

【 0 2 5 2 】

次に、図 2 1 (c) に示すとおり、絶縁層 1 1 を配線層 1 2 を覆うように形成し、電気的接続を行うためのビア 1 5 を形成する。絶縁層 1 1 の材料は、本発明の第 1 実施形態と同様に選択して用いる。

【 0 2 5 3 】

感光性の有機材料を使用する場合、ビア 1 5 を設ける絶縁層 1 1 の開口部はフォトリソグラフィ法により形成される。非感光性の有機材料又は感光性の有機材料でパターン解像度が低い有機材料を使用する場合、ビア 1 5 を設ける絶縁層 1 1 の開口部は、レーザ加工法、ドライエッチング法又はプラスト法により形成される。また、ビア 1 5 の位置に予めめっきポストを形成した後に絶縁膜を形成し、研磨により絶縁膜表面を削ってめっきポストを露出させてビア 1 5 を形成する方法によれば、絶縁層 1 1 に予め開口部を設ける必要が無い。本実施例においては、感光性ポリイミド樹脂を 8 μ m の厚みで用いたためフォトリソグラフィ法を採用した。

40

【 0 2 5 4 】

次に、図 2 1 (d) に示すとおり、図 2 1 (b) 同様に配線層 1 2 を形成する。

【 0 2 5 5 】

次に、図 2 1 (e) に示すとおり、図 2 1 (c) 同様に絶縁層 1 1 とビア 1 5 を形成し、第 1 電極 1 3 を形成する。図 2 1 (c) では、ビア 1 5 上に第 1 電極 1 3 を形成したが、これに限定されることなく、絶縁層 1 1 上に第 1 電極 1 3 を形成してもよい。

【 0 2 5 6 】

50

第1電極13は、絶縁層11及びビア15上に設けられ、ビア15に直接、又は配線層12を介して第2電極14に電氣的に接続されている。

【0257】

第1電極13が形成される面に配線層12を形成することによって、配線基板の第2実施形態の変形例が作成できる。この場合、第1電極13と配線層12とを別々の工程で作成してもよく、同一導電膜をパターンニングして同時に形成されてもよい。第1電極13は、例えば複数の層が積層されたものであり、第1電極13の表面の形成に適する材料は、本発明の第1実施形態と同様である。第1電極13は、配線層12と同様に、上述のサブトラクティブ法、セミアディティブ法又はフルアディティブ法によって形成される。

【0258】

また、図示していないが、第1電極13の内側に開口部を有するパターン又は第1電極13に接触しない開口部を有するパターンのソルダーレジストを追加してもよい。更に、ソルダーレジストパターンを形成した後に、その開口部を覆う様に第1電極パターンを設けた構造としてもよい。更にまた、配線層12と第1電極13は、同一導電膜をパターンニングして同時に形成されてもよい。本発明においては、セミアディティブ法を用いて、銅5 μm 、ニッケル3 μm 及び金0.5 μm を最表面が金になる順に積層した。

【0259】

次に、図21(f)に示すとおり、支持基板30を除去する。支持基板30の除去法としては、研削、化学的機械的研磨又はエッチング等により行う。これらは、組み合わせで行うことも可能で、支持基板30を研削した後、残った部分を、化学的機械的研磨及び/又はエッチングを用いて除去することができる。エッチングは、ドライエッチング法又はウェットエッチング法のいずれを使用してもよいが、最終除去の工程をドライエッチにすると、エッチング選択比が大きく取れるために、シードメタル層を安定的に残すことが可能となる。さらに、支持基板30とシードメタル層との間に剥離層を介在させておけば、支持基板30の除去を容易にすることができる。例えば、剥離層として熱分解する材料を用いれば、支持基板30を除去する工程において、熱分解温度以上に熱することにより、シードメタル層と支持基板30とを剥離することができる。このときの加熱は、レーザ等で局所的に加熱する方法が望ましい。レーザの波長を、支持基板30を透過し、剥離層を透過しない波長に設定することにより、剥離層のみを局所的に加熱することができる。これとは別に、支持基板30と剥離層との界面、又は剥離層とシードメタル層との界面の接着強度が弱くなるような材料を予め選択しておき、支持基板30を除去する工程において、機械的な力を加えて支持基板30を剥離してもよい。また、剥離層として、特定の溶液に溶ける材料、又は、溶液の浸透によってシードメタル層若しくは支持基板30との密着が極端に低下するような材料を選択することによって、剥離層の側面から溶液を浸透させ、支持基板30を剥離することも可能である。本発明においては、シリコンとシードメタル層(図示せず)との間に形成した低密着性を有する剥離層(図示せず)を利用して剥離したのち、シードメタル層(図示せず)をエッチングにより除去した。

【0260】

次に、図21(g)に示すとおり、第2電極14と絶縁層11とを確実に分離する。第2電極14と絶縁層11との分離は、ウェットエッチング法又はドライエッチング法により行われる。配線基板の製造方法の第2実施形態である図18(d)又は配線基板の製造方法の第4実施形態である図20(d)より作成した場合は、絶縁膜31をウェットエッチング法又はドライエッチング法により除去する。エッチングを行わなくとも半田材料のリフロー時に第2電極14と絶縁層11に、半田材料がリフロー時に流れ込むのに必要な隙間が形成されていれば、エッチングは必ずしも必要ではない。

【0261】

エッチングを行った後に、第2電極14表面が金、銀、銅、錫及び半田材料からなる群から選択された少なくとも1種の金属又は合金で形成される様、電解めっき法、無電解めっき法、蒸着法、印刷法、インクジェット法又はディップ法などにより表面処理を行ってもよい。

10

20

30

40

50

【0262】

この工程において、主に第2電極14をエッチングすることによって、配線基板の第1実施形態の第2変形例に示す配線基板を作成することができる。また、主に絶縁層11をエッチングすることによって配線基板の第1実施形態の第3変形例に示す配線基板を作成することができる。本発明においては、露出したCu表面に無電解めっき法によって金膜を形成した。

【0263】

本実施形態をとることによって、配線基板の第2実施形態及び第2実施形態の変形例が効率的に作成できる。また、本実施形態においては、絶縁層11が3層、配線層12が2層の場合を例として記載したが、これに限定されることなく、必要な層数分を同様の工程によって形成してもよい。

10

【0264】

次に、本発明の半導体装置の製造方法について、添付の図面を参照して具体的に説明する。図22(a)乃至(e)は、本発明の第1実施形態に係る半導体装置の製造方法の一例を工程順に示す部分断面図である。本実施形態の製造方法は、本発明の半導体装置の第1実施形態に係る半導体装置(図7)を製造するためのものである。

【0265】

図22(a)は、上述の配線基板の製造方法において、支持基板30を除去する前の工程の状態より説明を行う。つまり、図22(a)は、配線基板の製造方法の第1実施形態である図17(e)を基本の例として記載したが、配線基板の製造方法の第2実施形態である図18(f)、配線基板の製造方法の第3実施形態である図19(f)、配線基板の製造方法の第4実施形態である図20(f)及び配線基板の製造方法の第5実施形態である図21(e)から開始してもよい。

20

【0266】

配線基板の製造方法の第1実施形態である図17(e)、配線基板の製造方法の第2実施形態である図18(f)、配線基板の製造方法の第3実施形態である図19(f)、配線基板の製造方法の第4実施形態である図20(f)及び配線基板の製造方法の第5実施形態である図21(e)のそれ以前の工程は、各配線基板の製造方法の実施形態に則る。なお、各工程間において適宜洗浄及び熱処理を行う。

【0267】

まず、図22(a)に示すとおり、支持基板30上に第2電極14、絶縁層11、配線層12及び第1電極13が設けられた状態を形成する。本発明においては、熱酸化膜付き8インチ(直径200mm)、厚さ0.725mmのシリコンウエハ上に剥離層(図示せず)と導電性のシードメタル層(図示せず)とを順に設けた支持基板30上に、感光性ポリイミド樹脂を7 μ mの厚みで絶縁層11を形成し、支持基板30上に形成されたシードメタル層(図示せず)より給電を行うことで支持基板30側からCu2 μ m、Ni5 μ mの順に積層し、Cu10 μ mの厚みで配線層12を、銅5 μ m、ニッケル3 μ m及び金0.5 μ mの各厚みで金が最表面となる順に第1電極13をセミアディティブ法で形成した。

30

【0268】

次に、図22(b)に示すとおり、第1電極13に半田ボール18を介して半導体素子16の電極(図示せず)をフリップチップ接続する。その後、半田ボール18が形成されている配線基板と半導体素子16との間にアンダーフィル樹脂17を充填する。アンダーフィル樹脂17は、配線基板と半導体素子16との熱膨張率差を小さくして半田ボール18が破断することを防止する目的で使用される。半田ボール18が所望の信頼性を確保できる強度を有していれば、アンダーフィル樹脂17は必ずしも充填する必要はない。

40

【0269】

半田ボール18の材料及び形成方法は、本発明の第1実施形態と同様である。アンダーフィル樹脂17はエポキシ系の材料から構成され、半導体素子16が半田ボール18によって接続された後で充填される。

50

【0270】

半導体素子16を搭載していない領域で、配線基板の剛性が不足している場合は、別途、半導体素子16の領域が開口されている枠体を貼り付けてもよい。

【0271】

次に、図22(c)に示すとおり、支持基板30を除去する。支持基板30の除去法としては、研削、化学的機械的研磨又はエッチング等により行う。これらは、組み合わせて行うことも可能で、支持基板30を研削した後、残った部分を、化学的機械的研磨及び/又はエッチングを用いて除去することができる。エッチングは、ドライエッチング法又はウェットエッチング法のいずれを使用してもよいが、最終除去の工程をドライエッチにすると、エッチング選択比が大きく取れるために、シードメタル層を安定的に残すことが可能となる。さらに、支持基板30とシードメタル層との間に剥離層を介在させておけば、支持基板30の除去を容易にすることができる。例えば、剥離層として熱分解する材料を用いれば、支持基板30を除去する工程において、熱分解温度以上に熱することにより、シードメタル層と支持基板30とを剥離することができる。このときの加熱は、レーザ等で局所的に加熱する方法が望ましい。レーザの波長を、支持基板30を透過し、剥離層を透過しない波長に設定することにより、剥離層のみを局所的に加熱することができる。これとは別に、支持基板30と剥離層との界面、又は剥離層とシードメタル層との界面の接着強度が弱くなるような材料を予め選択しておき、支持基板30を除去する工程において、機械的な力を加えて支持基板30を剥離してもよい。また、剥離層として、特定の溶液に溶ける材料、又は、溶液の浸透によってシードメタル層若しくは支持基板30との密着が極端に低下するような材料を選択することによって、剥離層の側面から溶液を浸透させ、支持基板30を剥離することも可能である。本発明においては、シリコンとシードメタル層(図示せず)との間に形成した低密着性を有する剥離層(図示せず)を利用して剥離したのち、シードメタル層(図示せず)をエッチングにより除去した。

10

20

【0272】

次に、図22(d)に示すとおり、第2電極14と絶縁層11とを確実に分離する。第2電極14と絶縁層11との分離は、ウェットエッチング法又はドライエッチング法により行われる。配線基板の製造方法の第2実施形態である図18(d)又は配線基板の製造方法の第4実施形態である図20(d)より作成した場合は、絶縁膜31をウェットエッチング法又はドライエッチング法により除去する。エッチングを行わなくとも半田材料のリフロー時に第2電極14と絶縁層11に、半田材料がリフロー時に流れ込むのに必要な隙間が形成されていれば、エッチングは必ずしも必要ではない。

30

【0273】

エッチングを行った後に、第2電極14表面が金、銀、銅、錫及び半田材料からなる群から選択された少なくとも1種の金属又は合金で形成される様、電解めっき法、無電解めっき法、蒸着法、印刷法、インクジェット法又はディップ法などにより表面処理を行ってもよい。

【0274】

この工程において、主に第2電極14をエッチングすることによって、第2電極14が絶縁層11より窪んだ構造を、また、主に絶縁層11をエッチングすることによって第2電極14が絶縁層11より突出した構造を作成することができる。本発明においては、露出したCu表面に無電解めっき法によって金膜を形成した。

40

【0275】

次に、図22(e)に示すとおり、半田ボール19を第2電極14に取り付ける。半田ボール19は、本発明の半導体装置を別基板に搭載するために取り付けられる。半田ボール19は、半田材料からなるボールで、第2電極14上にボール転写又は印刷法によって形成される。取り付けの形態によっては半田ボール19ではなく、金属製のピンを半田付けした構造を取ってもよい。また、図22(e)においては、第2電極14に半田ボール19を形成したが、第1電極13に半田ボール19を形成してもよく、必要があれば、第1電極13と第2電極14両方に形成してもよい。

50

【0276】

本実施形態をとることによって、半導体装置の第1実施形態が効率的に作成できる。

【0277】

図23(a)乃至(f)は、本発明の第2実施形態に係る半導体装置の製造方法の一例を工程順に示す部分断面図である。本実施形態の製造方法は、本発明の半導体装置の第2実施形態に係る半導体装置(図8)を製造するためのものである。

【0278】

図23(a)は、上述の配線基板の製造方法において、支持基板30を除去する前の工程の状態より説明を行う。つまり、図23(a)は、配線基板の製造方法の第1実施形態である図17(e)を基本の例として記載したが、配線基板の製造方法の第2実施形態である図18(f)、配線基板の製造方法の第3実施形態である図19(f)、配線基板の製造方法の第4実施形態である図20(f)、及び配線基板の製造方法の第5実施形態である図21(e)から開始してもよい。

【0279】

配線基板の製造方法の第1実施形態である図17(e)、配線基板の製造方法の第2実施形態である図18(f)、配線基板の製造方法の第3実施形態である図19(f)、配線基板の製造方法の第4実施形態である図20(f)及び配線基板の製造方法の第5実施形態である図21(e)のそれ以前の工程は、各配線基板の製造方法の実施形態に則る。なお、各工程間において適宜洗浄及び熱処理を行う。

【0280】

まず、図23(a)に示すとおり、支持基板30上に第2電極14、絶縁層11、配線層12及び第1電極13が設けられた状態を形成する。本発明においては、熱酸化膜付き8インチ(直径200mm)、厚さ0.725mmのシリコンウエハ上に剥離層(図示せず)と導電性のシードメタル層(図示せず)とを順に設けた支持基板30上に、感光性ポリイミド樹脂を7 μ mの厚みで絶縁層11を形成し、支持基板30上に形成されたシードメタル層(図示せず)より給電を行うことで支持基板30側からCu2 μ m、Ni3 μ mの順に積層し、Cu10 μ mの厚みで配線層12を、銅5 μ m、ニッケル5 μ m及び金0.5 μ mの各厚みで金が最表面となる順に第1電極13をセミアディティブ法で形成した。

【0281】

次に、図23(b)に示すとおり、第1電極13に半田ボール18を介して半導体素子16の電極(図示せず)をフリップチップ接続する。その後、半田ボール18が形成されている配線基板と半導体素子16との間にアンダーフィル樹脂17を充填する。アンダーフィル樹脂17は、配線基板と半導体素子16との熱膨張率差を小さくして半田ボール18が破断することを防止する目的で使用される。半田ボール18が所望の信頼性を確保できる強度を有していれば、アンダーフィル樹脂17は必ずしも充填する必要はない。

【0282】

半田ボール18の材料及び形成方法は、本発明の第1実施形態と同様である。アンダーフィル樹脂17はエポキシ系の材料から構成され、半導体素子16が半田ボール18により接続された後で充填される。

【0283】

また、図23(b)では、フリップチップ接続による半導体素子16の接続形態について記載したが、ワイヤーボンディングによる接続とすることで、半導体装置の第3実施形態の半導体装置(図9)を作成することができる。この場合、接着剤22は、半導体素子16の回路が形成されていない面に設けられ、有機材料又はAgペーストなどを使用し、ボンディングワイヤー21は、主に金から構成される材料が用いられ、半導体素子16の電極(図示せず)と第1電極13とを電氣的に接続する。

【0284】

更に、半導体素子16を搭載していない領域で、配線基板の剛性が不足している場合は、別途、半導体素子16の領域が開口されている枠体を貼り付けてもよい。

【 0 2 8 5 】

次に、図 2 3 (c) に示すとおり、半導体素子 1 6 を覆うように封止樹脂 2 0 を形成する。封止樹脂 2 0 は、エポキシ系の材料にシリカフィラーを混ぜた材料から構成され、搭載されている半導体素子 1 6 と接続部分の配線とを覆う様に金型を用いたトランスファーマーモルディング法、圧縮形成モールド法又は印刷法などで設けられる。図 2 3 (c) においては、配線基板の片側全体を封止樹脂 2 0 が覆っている構造となっているが、半導体素子 1 6 を部分的に覆い、配線基板の一部が露出する構造としてもよい。半導体素子 1 6 が封止樹脂 2 0 で覆われていることから、半導体素子 1 6 を保護することができる。また、封止樹脂 2 0 を設けることによって半導体装置全体の剛性を上げることができ、パッケージ全体の信頼性を向上できる。

10

【 0 2 8 6 】

次に、図 2 3 (d) に示すとおり、支持基板 3 0 を除去する。支持基板 3 0 の除去法としては、研削、化学的機械的研磨又はエッチング等により行う。これらは、組み合わせで行うことも可能で、支持基板 3 0 を研削した後、残った部分を、化学的機械的研磨及び/又はエッチングを用いて除去することができる。エッチングは、ドライエッチング法又はウェットエッチング法のいずれを使用してもよいが、最終除去の工程をドライエッチにすると、エッチング選択比が大きく取れるために、シードメタル層を安定的に残すことが可能となる。さらに、支持基板 3 0 とシードメタル層との間に剥離層を介在させておけば、支持基板 3 0 の除去を容易にすることができる。例えば、剥離層として熱分解する材料を用いれば、支持基板 3 0 を除去する工程において、熱分解温度以上に熱することにより、シードメタル層と支持基板 3 0 とを剥離することができる。このときの加熱は、レーザ等で局所的に加熱する方法が望ましい。レーザの波長を、支持基板 3 0 を透過し、剥離層を透過しない波長に設定することにより、剥離層のみを局所的に加熱することができる。これとは別に、支持基板 3 0 と剥離層との界面、又は剥離層とシードメタル層との界面の接着強度が弱くなるような材料を予め選択しておき、支持基板 3 0 を除去する工程において、機械的な力を加えて支持基板 3 0 を剥離してもよい。また、剥離層として、特定の溶液に溶ける材料、又は、溶液の浸透によってシードメタル層若しくは支持基板 3 0 との密着が極端に低下するような材料を選択することによって、剥離層の側面から溶液を浸透させ、支持基板 3 0 を剥離することも可能である。本発明においては、シリコンとシードメタル層 (図示せず) との間に形成した低密着性を有する剥離層 (図示せず) を利用して剥離したのち、シードメタル層 (図示せず) をエッチングにより除去した。

20

30

【 0 2 8 7 】

次に、図 2 3 (e) に示すとおり、第 2 電極 1 4 と絶縁層 1 1 とを確実に分離する。第 2 電極 1 4 と絶縁層 1 1 との分離は、ウェットエッチング法又はドライエッチング法により行われる。配線基板の製造方法の第 2 実施形態である図 1 8 (d) 又は配線基板の製造方法の第 4 実施形態である図 2 0 (d) より作成した場合は、絶縁膜 3 1 をウェットエッチング法又はドライエッチング法により除去する。エッチングを行わなくとも半田材料のリフロー時に第 2 電極 1 4 と絶縁層 1 1 に、半田材料がリフロー時に流れ込むのに必要な隙間が形成されていれば、エッチングは必ずしも必要ではない。

【 0 2 8 8 】

エッチングを行った後に、第 2 電極 1 4 表面が金、銀、銅、錫及び半田材料からなる群から選択された少なくとも 1 種の金属又は合金で形成される様、電解めっき法、無電解めっき法、蒸着法、印刷法、インクジェット法又はディップ法などにより表面処理を行ってもよい。

40

【 0 2 8 9 】

この工程において、主に第 2 電極 1 4 をエッチングすることによって、第 2 電極 1 4 が絶縁層 1 1 より窪んだ構造を、また、主に絶縁層 1 1 をエッチングすることによって第 2 電極 1 4 が絶縁層 1 1 より突出した構造を作成することができる。本発明においては、露出した Cu 表面に無電解めっき法によって金膜を形成した。

【 0 2 9 0 】

50

次に、図 23 (f) に示すとおり、半田ボール 19 を第 2 電極 14 に取り付ける。半田ボール 19 は、本発明の半導体装置を別基板に搭載するために取り付けられる。半田ボール 19 は、半田材料からなるボールで、第 2 電極 14 上にボール転写又は印刷法によって形成される。取り付けの形態によっては半田ボール 19 ではなく、金属製のピンを半田付けした構造を取ってもよい。また、図 22 (e) においては、第 2 電極 14 に半田ボール 19 を形成したが、第 1 電極 13 に半田ボール 19 を形成してもよく、必要があれば、第 1 電極 13 と第 2 電極 14 両方に形成してもよい。

【 0 2 9 1 】

本実施形態をとることによって、半導体装置の第 2 実施形態及び第 3 実施形態が効率的に作成できる。

【 0 2 9 2 】

図 24 (a) 乃至 (c) は、本発明の第 3 実施形態に係る半導体装置の製造方法の一例を工程順に示す部分断面図である。本実施形態の製造方法は、本発明の半導体装置の第 4 実施形態に係る半導体装置 (図 10) を製造するためのものである。また、図 24 (d) は、半導体素子 24 が封止樹脂 29 に覆われている構成の説明を行う図であり、本発明の半導体装置の第 5 実施形態 (図 11) に係る半導体装置を製造するためのものである。

【 0 2 9 3 】

図 24 (a) は、上述の配線基板の製造方法において、支持基板 30 を除去して第 2 電極 14 と絶縁層 11 とが分離された後の状態より説明を行う。つまり、図 24 (a) は、配線基板の製造方法の第 1 実施形態である図 17 (g) を基本の例として記載したが、配線基板の製造方法の第 2 実施形態である図 18 (h)、配線基板の製造方法の第 3 実施形態である図 19 (h)、配線基板の製造方法の第 4 実施形態である図 20 (h)、及び配線基板の製造方法の第 5 実施形態である図 21 (g) から開始してもよい。

【 0 2 9 4 】

配線基板の製造方法の第 1 実施形態である図 17 (g)、配線基板の製造方法の第 2 実施形態である図 18 (h)、配線基板の製造方法の第 3 実施形態である図 19 (h)、配線基板の製造方法の第 4 実施形態である図 20 (h) 及び配線基板の製造方法の第 5 実施形態である図 21 (g) のそれ以前の工程は、各配線基板の製造方法の実施形態に則る。なお、各工程間において適宜洗浄及び熱処理を行う。

【 0 2 9 5 】

先ず、図 24 (a) に示すとおり、配線基板が形成された状態を得る。配線基板のみでは剛性が不足して、以降の工程が行いにくい場合は、支持基板 30 を除去する工程において、サポート用のフィルム又は基板に転写する方法を用いてもよい。本発明においては、熱酸化膜付き 8 インチ (直径 200 mm)、厚さ 0.725 mm のシリコンウエハ上に剥離層 (図示せず) と導電性のシードメタル層 (図示せず) とを順に設けた支持基板 30 上に、感光性ポリイミド樹脂を 7 μ m の厚みで絶縁層 11 を形成し、支持基板 30 上に形成されたシードメタル層 (図示せず) より給電を行うことで支持基板 30 側から Cu 2 μ m、Ni 3 μ m の順に積層し、Cu 10 μ m の厚みで配線層 12 を、銅 5 μ m、ニッケル 3 μ m 及び金 0.5 μ m の各厚みで金が最表面となる順に第 1 電極 13 をセミアディティブ法で形成し、支持基板 30 を剥離除去した後に第 2 電極 14 と絶縁層 11 をウェットエッチングによって分離した。

【 0 2 9 6 】

次に、図 24 (b) に示すとおり、第 2 電極 14 に半田ボール 23 を介して半導体素子 24 の電極 (図示せず) をフリップチップ接続する。その後、半田ボール 23 が形成されている配線基板と半導体素子 24 との間にアンダーフィル樹脂 25 を充填する。アンダーフィル樹脂 25 は、配線基板と半導体素子 24 との熱膨張率差を小さくして半田ボール 23 が破断することを防止する目的で使用される。半田ボール 23 が所望の信頼性を確保できる強度を有していれば、アンダーフィル樹脂 25 は必ずしも充填する必要はない。

【 0 2 9 7 】

半田ボール 23 は、半田材料からなる微小ボールで、半導体素子 23 の電極上にめっき

10

20

30

40

50

法、ボール転写又は印刷法によって形成される。半田ボール 23 の材料は、鉛錫の共晶半田又は鉛フリーの半田材料から適宜選択することができる。アンダーフィル樹脂 25 はエポキシ系の材料から構成され、半導体素子 24 が半田ボール 23 により接続された後で充填される。

【0298】

また、半導体素子 24 を搭載していない領域で、配線基板の剛性が不足している場合は、別途、半導体素子 24 の領域が開口されている枠体を貼り付けてもよい。

【0299】

次に、図 24 (c) に示すとおり、半田ボール 19 を第 1 電極 13 に取り付ける。半田ボール 19 は、本発明の半導体装置を別基板に搭載するために取り付けられる。半田ボール 19 は、半田材料からなるボールで、第 1 電極 13 上にボール転写又は印刷法によって形成される。取り付けの形態によっては半田ボール 19 ではなく、金属製のピンを半田付けした構造を取ってもよい。また、図 24 (c) においては、第 1 電極 13 に半田ボール 19 を形成したが、第 2 電極 14 に半田ボール 19 を形成してもよく、必要があれば、第 1 電極 13 と第 2 電極 14 両方に形成してもよい。

【0300】

また、図 24 (d) に示すとおり、半導体素子 24 を覆うように封止樹脂 29 を形成した構成をとってもよい。この場合、図 24 (b) と図 24 (c) の工程の間に、封止樹脂 29 を形成する工程が追加される。

【0301】

封止樹脂 29 は、エポキシ系の材料にシリカフィラーを混ぜた材料から構成され、搭載されている半導体素子 24 と接続部分の配線とを覆う様に金型を用いたトランスファーマールドィング法、圧縮形成モールド法又は印刷法などで設けられる。図 24 (d) においては、配線基板の片側全体を封止樹脂 29 が覆っている構造となっているが、半導体素子 24 を部分的に覆い、配線基板の一部が露出する構造としてもよい。

【0302】

封止樹脂 29 を形成した後に、図 24 (d) に示すとおり、半田ボール 19 を形成する。半田ボール 19 は、本発明の半導体装置を別基板に搭載するために取り付けられる。半田ボール 19 は、半田材料からなるボールで、第 1 電極 13 上にボール転写又は印刷法により形成される。取り付けの形態によっては半田ボール 19 ではなく、金属製のピンを半田付けした構造を取ってもよい。また、図 24 (c) においては、第 1 電極 13 に半田ボール 19 を形成したが、第 2 電極 14 に半田ボール 19 を形成しても良く、必要があれば、第 1 電極 13 と第 2 電極 14 両方に形成してもよい。この工程を行うことで、半導体装置の第 5 実施形態に係る半導体装置 (図 11) を製造できる。

【0303】

更にまた、図 24 (d) では、フリップチップ接続による半導体素子 24 の接続形態について記載したが、ワイヤーボンディングによる接続とすることで、半導体装置の第 6 実施形態の半導体装置 (図 12) を作成することができる。この場合、接着剤 27 は、半導体素子 26 の回路が形成されていない面に設けられ、有機材料又は Ag ペーストなどを使用し、ボンディングワイヤー 28 は、主に金から構成される材料が用いられ、半導体素子 26 の電極 (図示せず) と第 1 電極 13 とを電氣的に接続する。

【0304】

半導体素子 24 は、図 24 (a) の配線基板上に実装された後、封止樹脂 29 によって覆われる。その後、図 24 (d) に示すとおり、半田ボール 19 を形成する。半田ボール 19 は、本発明の半導体装置を別基板に搭載するために取り付けられる。半田ボール 19 は、半田材料からなるボールで、第 1 電極 13 上にボール転写又は印刷法により形成される。取り付けの形態によっては半田ボール 19 ではなく、金属製のピンを半田付けした構造を取ってもよい。また、図 24 (c) においては、第 1 電極 13 に半田ボール 19 を形成したが、第 2 電極 14 に半田ボール 19 を形成しても良く、必要があれば、第 1 電極 13 と第 2 電極 14 両方に形成してもよい。この工程を行うことで、半導体装置の第 6 実施

10

20

30

40

50

形態（図 1 2）に係る半導体装置を製造できる。

【 0 3 0 5 】

本実施形態をとることで、半導体装置の第 4 実施形態、第 5 実施形態及び第 6 実施形態が効率的に作成できる。

【 0 3 0 6 】

図 2 5（a）乃至（f）は、本発明の第 4 実施形態に係る半導体装置の製造方法の一例を工程順に示す部分断面図である。本実施形態の製造方法は、本発明の半導体装置の第 7 実施形態に係る半導体装置（図 1 3）を製造するためのものである。

【 0 3 0 7 】

図 2 5（a）は、上述の配線基板の製造方法において、支持基板 3 0 を除去する前の工程の状態より説明を行う。つまり、図 2 5（a）は、配線基板の製造方法の第 1 実施形態である図 1 7（e）を基本の例として記載したが、配線基板の製造方法の第 2 実施形態である図 1 8（f）、配線基板の製造方法の第 3 実施形態である図 1 9（f）、配線基板の製造方法の第 4 実施形態である図 2 0（f）及び配線基板の製造方法の第 5 実施形態である図 2 1（e）から開始してもよい。

【 0 3 0 8 】

配線基板の製造方法の第 1 実施形態である図 1 7（e）、配線基板の製造方法の第 2 実施形態である図 1 8（f）、配線基板の製造方法の第 3 実施形態である図 1 9（f）、配線基板の製造方法の第 4 実施形態である図 2 0（f）及び配線基板の製造方法の第 5 実施形態である図 2 1（e）のそれ以前の工程は、各配線基板の製造方法の実施形態に則る。なお、各工程間において適宜洗浄及び熱処理を行う。

【 0 3 0 9 】

先ず、図 2 5（a）に示すとおり、支持基板 3 0 上に第 2 電極 1 4、絶縁層 1 1、配線層 1 2 及び第 1 電極 1 3 が設けられた状態を形成する。本発明においては、熱酸化膜付き 8 インチ（直径 2 0 0 mm）、厚さ 0 . 7 2 5 mm のシリコンウエハ上に剥離層（図示せず）と導電性のシードメタル層（図示せず）とを順に設けた支持基板 3 0 上に、感光性ポリイミド樹脂を 7 μm の厚みで絶縁層 1 1 を形成し、支持基板 3 0 上に形成されたシードメタル層（図示せず）より給電を行うことで支持基板 3 0 側から Cu 2 μm 、Ni 5 μm の順に積層し、Cu 1 0 μm の厚みで配線層 1 2 を、銅 5 μm 、ニッケル 3 μm 及び金 0 . 5 μm の各厚みで金が最表面となるように第 1 電極 1 3 をセミアディティブ法で形成した。

【 0 3 1 0 】

次に、図 2 5（b）に示すとおり、第 1 電極 1 3 に半田ボール 1 8 を介して半導体素子 1 6 の電極（図示せず）をフリップチップ接続する。その後、半田ボール 1 8 が形成されている配線基板と半導体素子 1 6 との間にアンダーフィル樹脂 1 7 を充填する。アンダーフィル樹脂 1 7 は、配線基板と半導体素子 1 6 との熱膨張率差を小さくして半田ボール 1 8 が破断することを防止する目的で使用される。半田ボール 1 8 が所望の信頼性を確保できる強度を有していれば、アンダーフィル樹脂 1 7 は必ずしも充填する必要はない。

【 0 3 1 1 】

半田ボール 1 8 の材料及び形成方法は、本発明の第 1 実施形態と同様である。アンダーフィル樹脂 1 7 はエポキシ系の材料から構成され、半導体素子 1 6 が半田ボール 1 8 によって接続された後で充填される。

【 0 3 1 2 】

半導体素子 1 6 を搭載していない領域で、配線基板の剛性が不足している場合は、別途、半導体素子 1 6 の領域が開口されている枠体を貼り付けてもよい。

【 0 3 1 3 】

次に、図 2 5（c）に示すとおり、支持基板 3 0 を除去する。支持基板 3 0 の除去法としては、研削、化学的機械的研磨又はエッチング等により行う。これらは、組み合わせで行うことも可能で、支持基板 3 0 を研削した後、残った部分を、化学的機械的研磨及び / 又はエッチングを用いて除去することができる。エッチングは、ドライエッチング法又は

10

20

30

40

50

ウェットエッチング法のいずれを使用してもよいが、最終除去の工程をドライエッチにすると、エッチング選択比が大きく取れるために、シードメタル層を安定的に残すことが可能となる。さらに、支持基板 30 とシードメタル層との間に剥離層を介在させておけば、支持基板 30 の除去を容易にすることができる。例えば、剥離層として熱分解する材料を用いれば、支持基板 30 を除去する工程において、熱分解温度以上に熱することにより、シードメタル層と支持基板 30 とを剥離することができる。このときの加熱は、レーザ等で局所的に加熱する方法が望ましい。レーザの波長を、支持基板 30 を透過し、剥離層を透過しない波長に設定することにより、剥離層のみを局所的に加熱することができる。これとは別に、支持基板 30 と剥離層との界面、又は剥離層とシードメタル層との界面の接着強度が弱くなるような材料を予め選択しておき、支持基板 30 を除去する工程において、機械的な力を加えて支持基板 30 を剥離してもよい。また、剥離層として、特定の溶液に溶ける材料、又は、溶液の浸透によってシードメタル層若しくは支持基板 30 との密着が極端に低下するような材料を選択することによって、剥離層の側面から溶液を浸透させ、支持基板 30 を剥離することも可能である。本発明においては、シリコンとシードメタル層（図示せず）との間に形成した低密着性を有する剥離層（図示せず）を利用して剥離したのち、シードメタル層（図示せず）をエッチングにより除去した。

10

【0314】

次に、図 25 (d) に示すとおり、第 2 電極 14 と絶縁層 11 とを確実に分離する。第 2 電極 14 と絶縁層 11 との分離は、ウェットエッチング法又はドライエッチング法により行われる。配線基板の製造方法の第 2 実施形態である図 18 (d) 又は配線基板の製造方法の第 4 実施形態である図 20 (d) より作成した場合は、絶縁膜 31 をウェットエッチング法やドライエッチング法により除去する。エッチングを行わなくとも半田材料のリフロー時に第 2 電極 14 と絶縁層 11 に、半田材料がリフロー時に流れ込むのに必要な隙間が形成されていれば、エッチングは必ずしも必要ではない。

20

【0315】

エッチングを行った後に、第 2 電極 14 表面が金、銀、銅、錫及び半田材料からなる群から選択された少なくとも 1 種の金属又は合金で形成される様、電解めっき法、無電解めっき法、蒸着法、印刷法、インクジェット法又はディップ法などにより表面処理を行ってもよい。

【0316】

この工程において、主に第 2 電極 14 をエッチングすることによって、第 2 電極 14 が絶縁層 11 より窪んだ構造を、また、主に絶縁層 11 をエッチングすることによって第 2 電極 14 が絶縁層 11 より突出した構造を作成することができる。本発明においては、露出した Cu 表面に無電解めっき法によって金膜を形成した。

30

【0317】

次に、図 25 (e) に示すとおり、第 2 電極 14 に半田ボール 23 を介して半導体素子 24 の電極（図示せず）をフリップチップ接続する。その後、半田ボール 23 が形成されている配線基板と半導体素子 24 との間にアンダーフィル樹脂 25 を充填する。アンダーフィル樹脂 25 は、配線基板と半導体素子 24 との熱膨張率差を小さくして半田ボール 23 が破断することを防止する目的で使用される。半田ボール 23 が所望の信頼性を確保できる強度を有していれば、アンダーフィル樹脂 25 は必ずしも充填する必要はない。

40

【0318】

半田ボール 23 は、半田材料からなる微小ボールで、半導体素子 23 の電極上にめっき法、ボール転写又は印刷法によって形成される。半田ボール 23 の材料は、鉛錫の共晶半田又は鉛フリーの半田材料から適宜選択することができる。アンダーフィル樹脂 25 はエポキシ系の材料から構成され、半導体素子 24 が半田ボール 23 により接続された後で充填される。

【0319】

また、半導体素子 24 を搭載していない領域で、配線基板の剛性が不足している場合は、別途、半導体素子 24 の領域が開口されている枠体を貼り付けてもよい。

50

【0320】

また、図25(e)では、フリップチップ接続による半導体素子24の接続形態について記載したが、ワイヤーボンディングによる接続とすることで、半導体装置の第7実施形態の変形例の半導体装置(図14)を作成することができる。この場合、接着剤27は、半導体素子26の回路が形成されていない面に設けられ、有機材料又はAgペーストなどを使用し、ボンディングワイヤー28は、主に金から構成される材料が用いられ、半導体素子26の電極(図示せず)と第1電極13とを電氣的に接続する。

【0321】

次に、図25(f)に示すとおり、半田ボール19を第2電極14に取り付ける。半田ボール19は、本発明の半導体装置を別基板に搭載するために取り付けられる。半田ボール19は、半田材料からなるボールで、第2電極14上にボール転写又は印刷法によって形成される。取り付けの形態によっては半田ボール19ではなく、金属製のピンを半田付けした構造を取ってもよい。また、図25(f)においては、第2電極14に半田ボール19を形成したが、第1電極13に半田ボール19を形成してもよく、必要があれば、第1電極13と第2電極14両方に形成してもよい。

【0322】

本実施形態をとることで、半導体装置の第7実施形態及び第7実施形態の変形例が効率的に作成できる。

【0323】

図26(a)乃至(g)は、本発明の第5実施形態に係る半導体装置の製造方法の一例を工程順に示す部分断面図である。本実施形態の製造方法は、本発明の半導体装置の第8実施形態に係る半導体装置(図15)を製造するためのものである。

【0324】

図26(a)は、上述の配線基板の製造方法において、支持基板30を除去する前の工程の状態より説明を行う。つまり、図26(a)は、配線基板の製造方法の第1実施形態である図17(e)を基本の例として記載したが、配線基板の製造方法の第2実施形態である図18(f)、配線基板の製造方法の第3実施形態である図19(f)、配線基板の製造方法の第4実施形態である図20(f)及び配線基板の製造方法の第5実施形態である図21(e)から開始してもよい。

【0325】

配線基板の製造方法の第1実施形態である図17(e)、配線基板の製造方法の第2実施形態である図18(f)、配線基板の製造方法の第3実施形態である図19(f)、配線基板の製造方法の第4実施形態である図20(f)及び配線基板の製造方法の第5実施形態である図21(e)のそれ以前の工程は、各配線基板の製造方法の実施形態に則る。なお、各工程間において適宜洗浄及び熱処理を行う。

【0326】

先ず、図26(a)に示すとおり、支持基板30上に第2電極14、絶縁層11、配線層12及び第1電極13が設けられた状態を形成する。本発明においては、熱酸化膜付き8インチ(直径200mm)、厚さ0.725mmのシリコンウエハ上に剥離層(図示せず)と導電性のシードメタル層(図示せず)とを順に設けた支持基板30上に、感光性ポリイミド樹脂を7 μ mの厚みで絶縁層11を形成し、支持基板30上に形成されたシードメタル層(図示せず)より給電を行うことで支持基板30側からCu2 μ m、Ni5 μ mの順に積層し、Cu10 μ mの厚みで配線層12を、銅5 μ m、ニッケル3 μ m及び金0.5 μ mの各厚みで金が最表面となるように第1電極13をセミアディティブ法で形成した。

【0327】

次に、図26(b)に示すとおり、第1電極13に半田ボール18を介して半導体素子16の電極(図示せず)をフリップチップ接続する。その後、半田ボール18が形成されている配線基板と半導体素子16との間にアンダーフィル樹脂17を充填する。アンダーフィル樹脂17は、配電基板と半導体素子16との熱膨張率差を小さくして半田ボール1

10

20

30

40

50

8が破断することを防止する目的で使用される。半田ボール18が所望の信頼性を確保できる強度を有していれば、アンダーフィル樹脂17は必ずしも充填する必要はない。

【0328】

半田ボール18の材料及び形成方法は、本発明の第1実施形態と同様である。アンダーフィル樹脂17はエポキシ系の材料から構成され、半導体素子16が半田ボール18によって接続された後で充填される。

【0329】

半導体素子16を搭載していない領域で、配線基板の剛性が不足している場合は、別途、半導体素子16の領域が開口されている枠体を貼り付けてもよい。

【0330】

また、図26(b)では、フリップチップ接続による半導体素子16の接続形態について記載したが、ワイヤーボンディングによる接続とすることで、半導体装置の第9実施形態の半導体装置(図16)を作成することができる。この場合、接着剤22は、半導体素子16の回路が形成されていない面に設けられ、有機材料又はAgペーストなどを使用し、ボンディングワイヤー21は、主に金からなる材料が用いられ、半導体素子16の電極(図示せず)と第1電極13とを電氣的に接続する。

【0331】

更に、半導体素子16を搭載していない領域で、配線基板の剛性が不足している場合は、別途、半導体素子16の領域が開口されている枠体を貼り付けてもよい。

【0332】

次に、図26(c)に示すとおり、半導体素子16を覆うように封止樹脂20を形成する。封止樹脂20は、エポキシ系の材料にシリカフィラーを混ぜた材料から構成され、搭載されている半導体素子16と接続部分の配線とを覆う様に金型を用いたトランスファーマーモルディング法、圧縮形成モールド法又は印刷法などで設けられる。図26(c)においては、配線基板の片側全体を封止樹脂20が覆っている構造となっているが、半導体素子16を部分的に覆い、配線基板の一部が露出する構造としてもよい。

【0333】

次に、図26(d)に示すとおり、支持基板30を除去する。支持基板30の除去法としては、研削、化学的機械的研磨又はエッチング等により行う。これらは、組み合わせで行うことも可能で、支持基板30を研削した後、残った部分を、化学的機械的研磨及び/又はエッチングを用いて除去することができる。エッチングは、ドライエッチング法又はウェットエッチング法のいずれを使用してもよいが、最終除去の工程をドライエッチにすると、エッチング選択比が大きく取れるために、シードメタル層を安定的に残すことが可能となる。さらに、支持基板30とシードメタル層との間に剥離層を介在させておけば、支持基板30の除去を容易にすることができる。例えば、剥離層として熱分解する材料を用いれば、支持基板30を除去する工程において、熱分解温度以上に熱することにより、シードメタル層と支持基板30とを剥離することができる。このときの加熱は、レーザ等で局所的に加熱する方法が望ましい。レーザの波長を、支持基板30を透過し、剥離層を透過しない波長に設定することにより、剥離層のみを局所的に加熱することができる。これとは別に、支持基板30と剥離層との界面、又は剥離層とシードメタル層との界面の接着強度が弱くなるような材料を予め選択しておき、支持基板30を除去する工程において、機械的な力を加えて支持基板30を剥離してもよい。また、剥離層として、特定の溶液に溶ける材料、又は、溶液の浸透によってシードメタル層若しくは支持基板30との密着が極端に低下するような材料を選択することによって、剥離層の側面から溶液を浸透させ、支持基板30を剥離することも可能である。本発明においては、シリコンとシードメタル層(図示せず)との間に形成した低密着性を有する剥離層(図示せず)を利用して剥離したのち、シードメタル層(図示せず)をエッチングにより除去した。

【0334】

次に、図26(e)に示すとおり、第2電極14と絶縁層11とを確実に分離する。第2電極14と絶縁層11との分離は、ウェットエッチング法又はドライエッチング法によ

10

20

30

40

50

り行われる。配線基板の製造方法の第2実施形態である図18(d)又は配線基板の製造方法の第4実施形態である図20(d)より作成した場合は、絶縁膜31をウェットエッチング法又はドライエッチング法により除去する。エッチングを行わなくとも半田材料のリフロー時に第2電極14と絶縁層11に、半田材料がリフロー時に流れ込むのに必要な隙間が形成されていれば、エッチングは必ずしも必要ではない。

【0335】

エッチングを行った後に、第2電極14表面が金、銀、銅、錫及び半田材料からなる群から選択された少なくとも1種の金属又は合金で形成される様、電解めっき法、無電解めっき法、蒸着法、印刷法、インクジェット法又はディップ法などにより表面処理を行ってもよい。

10

【0336】

この工程において、主に第2電極14をエッチングすることによって、第2電極14が絶縁層11より窪んだ構造を、また、主に絶縁層11をエッチングすることによって第2電極14が絶縁層11より突出した構造を作成することができる。本発明においては、露出したCu表面に無電解めっき法によって金膜を形成した。

【0337】

次に、図26(f)に示すとおり、第2電極14に半田ボール23を介して半導体素子24の電極(図示せず)をフリップチップ接続する。その後、半田ボール23が形成されている配線基板と半導体素子24との間にアンダーフィル樹脂25を充填する。アンダーフィル樹脂25は、配線基板と半導体素子24との熱膨張率差を小さくして半田ボール23が破断することを防止する目的で使用される。半田ボール23が所望の信頼性を確保できる強度を有していれば、アンダーフィル樹脂25は必ずしも充填する必要はない。

20

【0338】

半田ボール23は、半田材料からなる微小ボールで、半導体素子23の電極上にめっき法、ボール転写又は印刷法によって形成される。半田ボール23の材料は、鉛錫の共晶半田又は鉛フリーの半田材料から適宜選択することができる。アンダーフィル樹脂25はエポキシ系の材料から構成され、半導体素子24が半田ボール23により接続された後で充填される。

【0339】

また、半導体素子24を搭載していない領域で、配線基板の剛性が不足している場合は、別途、半導体素子24の領域が開口されている枠体を貼り付けてもよい。

30

【0340】

また、図26(f)では、フリップチップ接続による半導体素子24の接続形態について記載したが、ワイヤーボンディングによる接続とする構成をとってもよい。この場合、接着剤27は、半導体素子26の回路が形成されていない面に設けられ、有機材料又はAgペーストなどを使用し、ボンディングワイヤー28は、主に金からなる材料が用いられ、半導体素子26の電極(図示せず)と第1電極13とを電氣的に接続する。半導体素子26は、図26(a)の配線基板上に実装された後、封止樹脂29によって覆われる。

【0341】

次に、図26(g)に示すとおり、半田ボール19を第2電極14に取り付ける。半田ボール19は、本発明の半導体装置を別基板に搭載するために取り付けられる。半田ボール19は、半田材料からなるボールで、第2電極14上にボール転写又は印刷法によって形成される。取り付けの形態によっては半田ボール19ではなく、金属製のピンを半田付けした構造を取ってもよい。また、図26(g)においては、第2電極14に半田ボール19を形成したが、第1電極13に半田ボール19を形成してもよく、必要があれば、第1電極13と第2電極14両方に形成してもよい。

40

【0342】

本実施形態をとることによって、半導体装置の第8実施形態及び第9実施形態が効率的に作成できる。

【図面の簡単な説明】

50

【 0 3 4 3 】

【図 1】本発明の第 1 実施形態に係る配線基板構成の一例を示す部分断面図である。

【図 2】本発明の第 1 実施形態に係る配線基板構成の第 1 変形例を示す部分断面図である。

。

【図 3】本発明の第 1 実施形態に係る配線基板構成の第 2 変形例を示す部分断面図である。

。

【図 4】本発明の第 1 実施形態に係る配線基板構成の第 3 変形例を示す部分断面図である。

。

【図 5】本発明の第 2 実施形態に係る配線基板構成の一例を示す部分断面図である。

【図 6】本発明の第 2 実施形態に係る配線基板構成の変形例を示す部分断面図である。 10

【図 7】本発明の第 1 実施形態に係る半導体装置の構成の一例を示す部分断面図である。

【図 8】本発明の第 2 実施形態に係る半導体装置の構成の一例を示す部分断面図である。

【図 9】本発明の第 3 実施形態に係る半導体装置の構成の一例を示す部分断面図である。

【図 10】本発明の第 4 実施形態に係る半導体装置の構成の一例を示す部分断面図である。

。

【図 11】本発明の第 5 実施形態に係る半導体装置の構成の一例を示す部分断面図である。

。

【図 12】本発明の第 6 実施形態に係る半導体装置の構成の一例を示す部分断面図である。

。

【図 13】本発明の第 7 実施形態に係る半導体装置の構成の一例を示す部分断面図である。 20

。

【図 14】本発明の第 7 実施形態に係る半導体装置の構成の変形例を示す部分断面図である。

【図 15】本発明の第 8 実施形態に係る半導体装置の構成の一例を示す部分断面図である。

。

【図 16】本発明の第 9 実施形態に係る半導体装置の構成の一例を示す部分断面図である。

。

【図 17】本発明の第 1 実施形態に係る配線基板の製造方法の一例を示す部分断面図である。

。

【図 18】本発明の第 2 実施形態に係る配線基板の製造方法の一例を示す部分断面図である。 30

。

【図 19】本発明の第 3 実施形態に係る配線基板の製造方法の一例を示す部分断面図である。

。

【図 20】本発明の第 4 実施形態に係る配線基板の製造方法の一例を示す部分断面図である。

。

【図 21】本発明の第 5 実施形態に係る配線基板の製造方法の一例を示す部分断面図である。

。

【図 22】本発明の第 1 実施形態に係る半導体装置の製造方法の一例を示す部分断面図である。

。

【図 23】本発明の第 2 実施形態に係る半導体装置の製造方法の一例を示す部分断面図である。 40

。

【図 24】本発明の第 3 実施形態に係る半導体装置の製造方法の一例を示す部分断面図である。

。

【図 25】本発明の第 4 実施形態に係る半導体装置の製造方法の一例を示す部分断面図である。

。

【図 26】本発明の第 5 実施形態に係る半導体装置の製造方法の一例を示す部分断面図である。

。

【符号の説明】

。

【 0 3 4 4 】

。

1 1 : 絶縁層

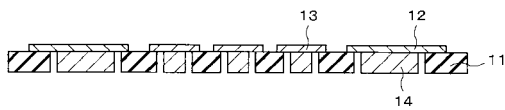
。

- 1 2 : 配線層
- 1 3 : 第 1 電極
- 1 4 : 第 2 電極
- 1 5 : ピア
- 1 6 : 半導体素子
- 1 7 : アンダーフィル樹脂
- 1 8 : 半田ボール
- 1 9 : 半田ボール
- 2 0 : 封止樹脂
- 2 1 : ボンディングワイヤー
- 2 2 : 接着剤
- 2 3 : 半田ボール
- 2 4 : 半導体素子
- 2 5 : アンダーフィル樹脂
- 2 6 : 半導体素子
- 2 7 : 接着剤
- 2 8 : ボンディングワイヤー
- 2 9 : 封止樹脂
- 3 0 : 支持基板
- 3 1 : 絶縁膜

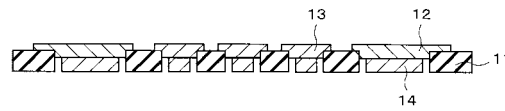
10

20

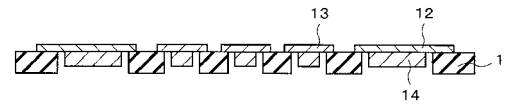
【図 1】



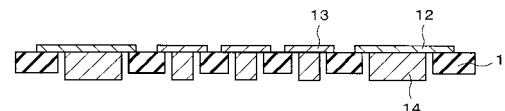
【図 2】



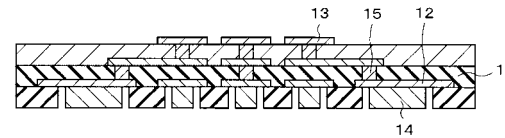
【図 3】



【図 4】

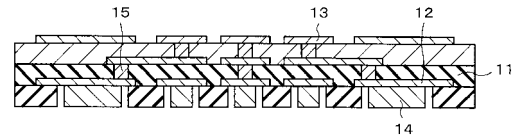


【図 5】

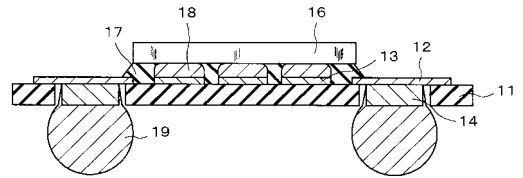


11 : 絶縁層 12 : 配線層 13 : 第1電極
 14 : 第2電極 15 : ピア

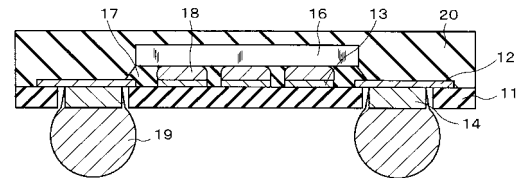
【図 6】



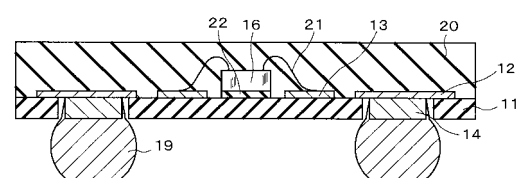
【図 7】



【図 8】

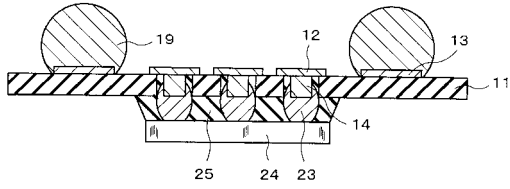


【図 9】

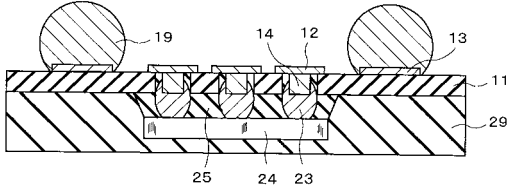


11 : 絶縁層 12 : 配線層 13 : 第1電極 14 : 第2電極
 15 : ピア 16 : 半導体素子 17 : アンダーフィル樹脂
 18、19 : 半田ボール 20 : 封止樹脂
 21 : ボンディングワイヤー 22 : 接着剤

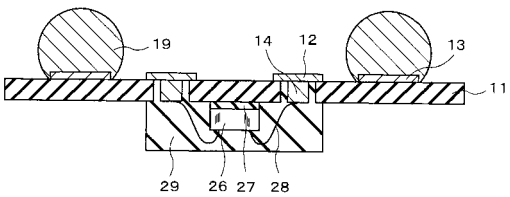
【図10】



【図11】

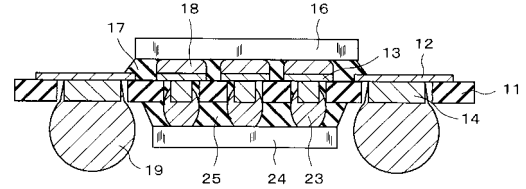


【図12】

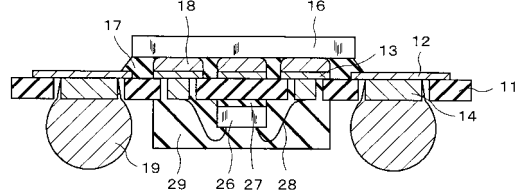


11: 絶縁層 12: 配線層 13: 第1電極 14: 第2電極
 19、23: 半田ボール 24、26: 半導体素子
 25: アンダーフィル樹脂 27: 接着剤
 28: ボンディングワイヤー 29: 封止樹脂

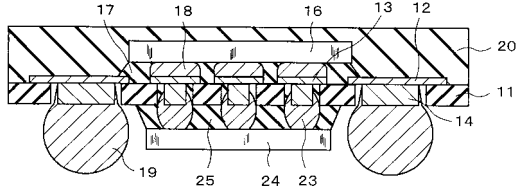
【図13】



【図14】

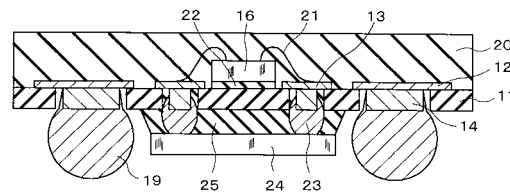


【図15】



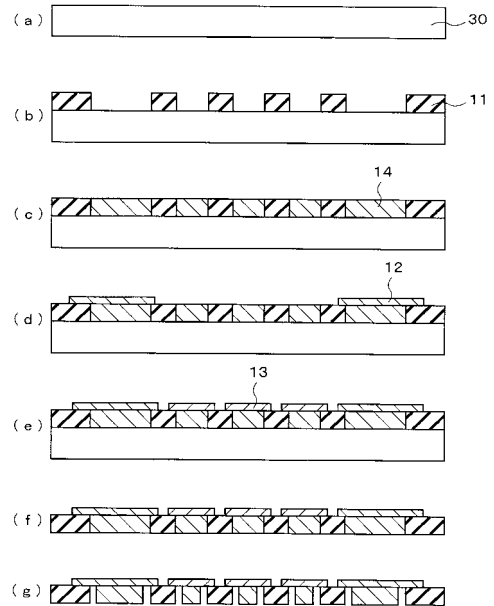
11: 絶縁層 12: 配線層 13: 第1電極 14: 第2電極
 16、24、26: 半導体素子 17、25: アンダーフィル樹脂
 18、19、23: 半田ボール 20、29: 封止樹脂
 21、28: ボンディングワイヤー 22、27: 接着剤

【図16】



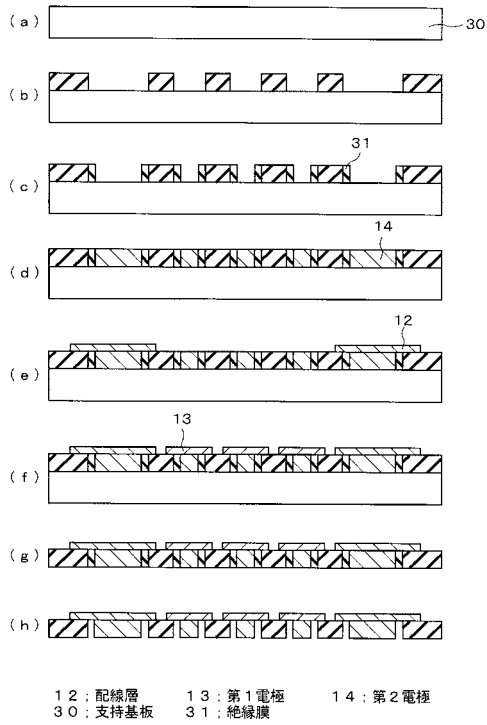
11: 絶縁層 12: 配線層 13: 第1電極 14: 第2電極
 16、24、26: 半導体素子 17、25: アンダーフィル樹脂
 18、19、23: 半田ボール 20、29: 封止樹脂
 21、28: ボンディングワイヤー 22、27: 接着剤

【図17】

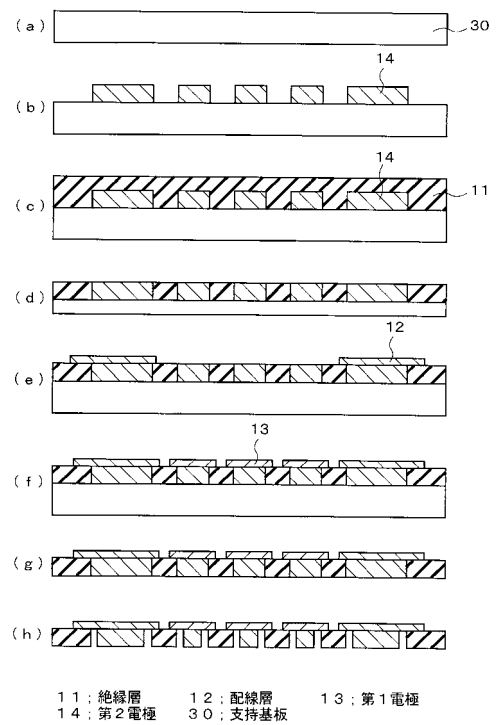


11: 絶縁層 12: 配線層 13: 第1電極
 14: 第2電極 30: 支持基板

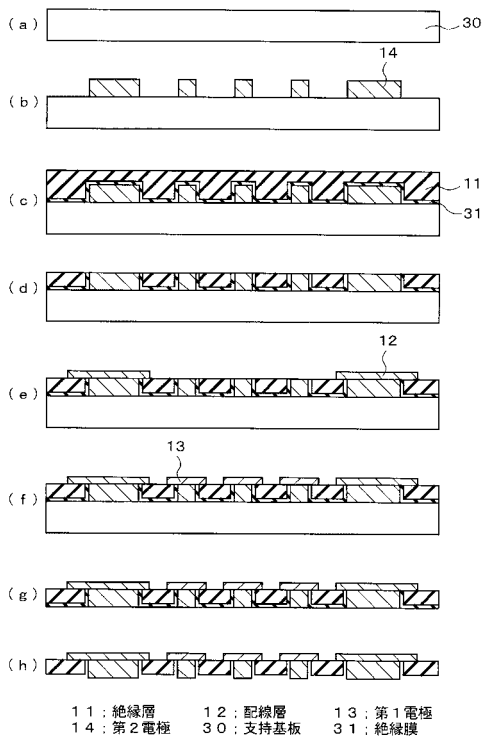
【図18】



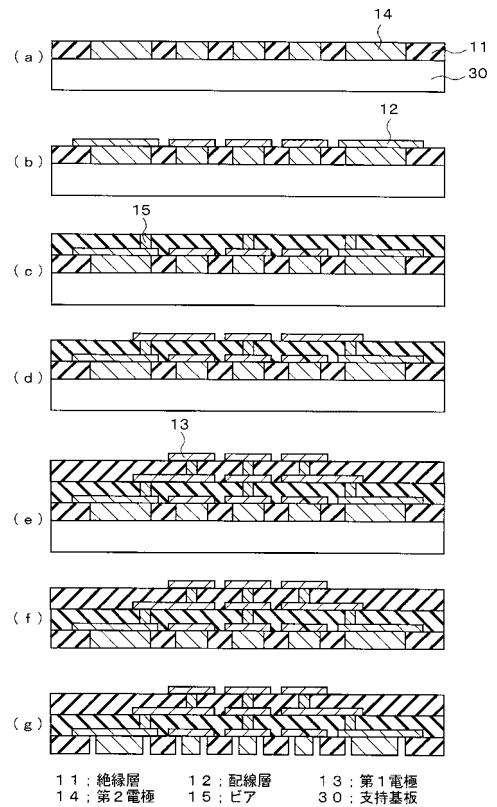
【図19】



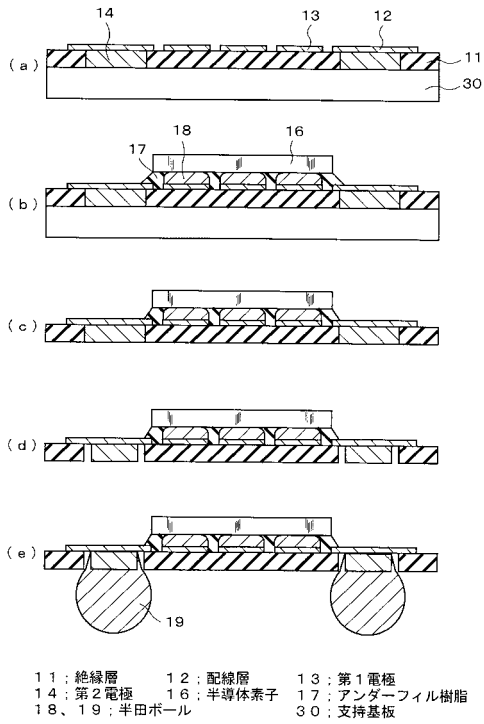
【図20】



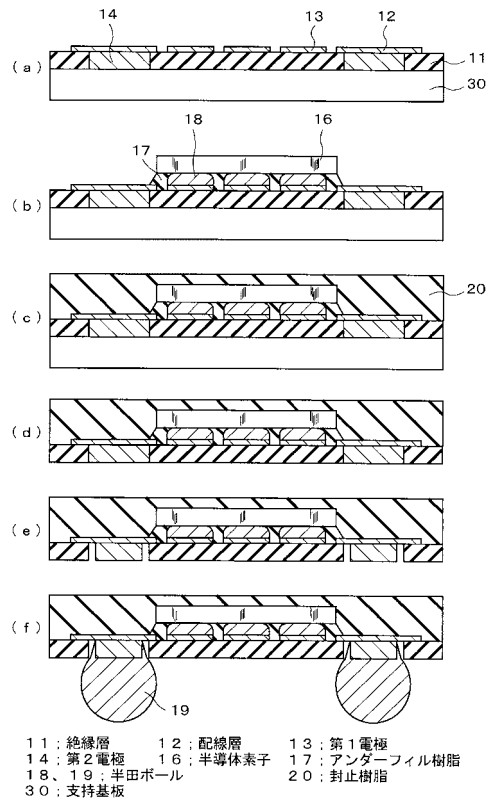
【図21】



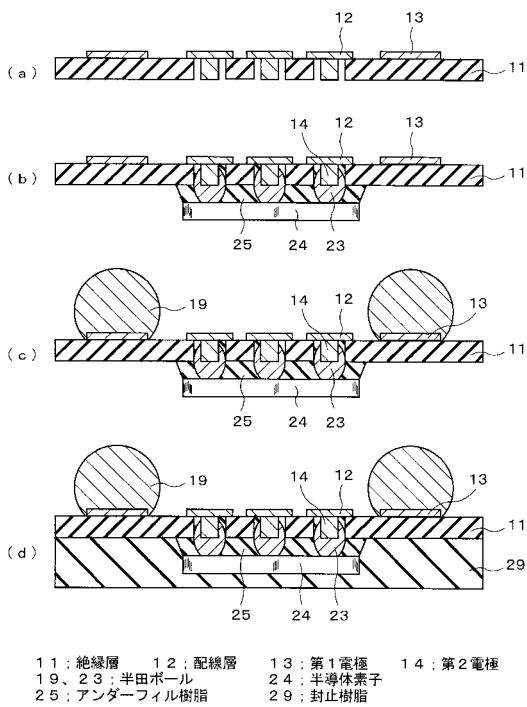
【図 2 2】



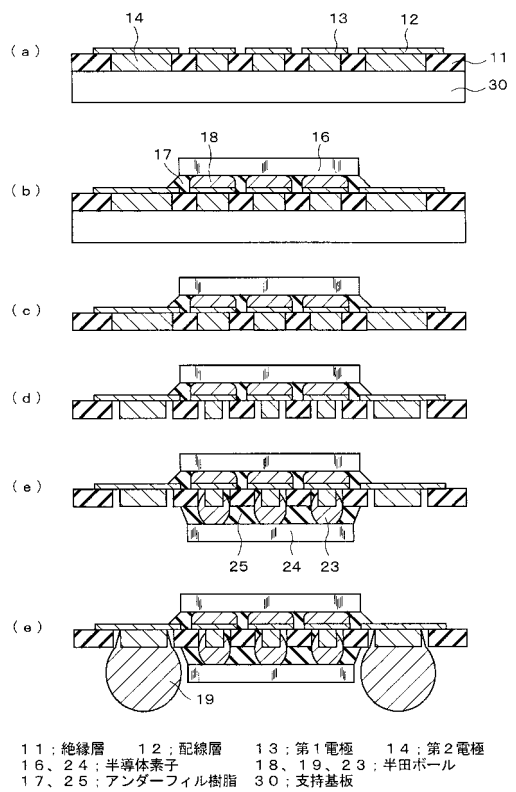
【図 2 3】



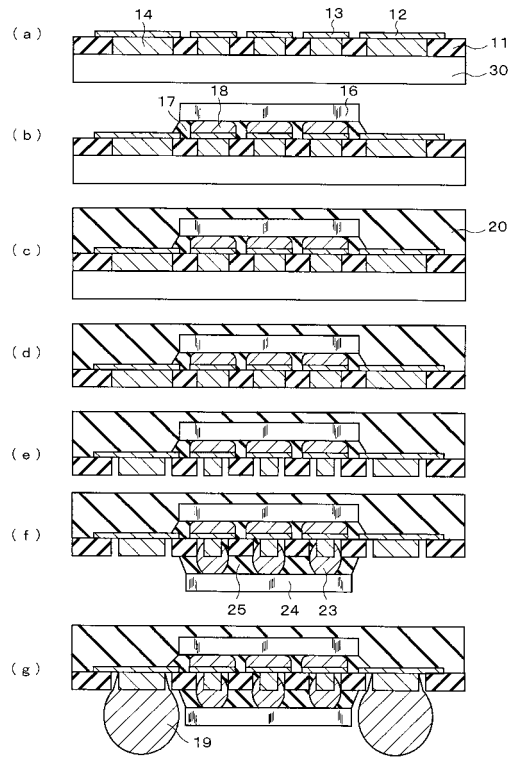
【図 2 4】



【図 2 5】



【図26】



- | | | | |
|-----------------|---------|------------------|----------|
| 11: 絶縁層 | 12: 配線層 | 13: 第1電極 | 14: 第2電極 |
| 16、24: 半導体素子 | | 17、25: アンダーフィル樹脂 | |
| 18、19、23: 半田ボール | | 20: 封止樹脂 | 30: 支持基板 |

フロントページの続き

(72)発明者 栗田 洋一郎

神奈川県川崎市中原区下沼部 1 7 5 3 番地 NECエレクトロニクス株式会社内

(72)発明者 副島 康志

神奈川県川崎市中原区下沼部 1 7 5 3 番地 NECエレクトロニクス株式会社内

審査官 宮本 靖史

(56)参考文献 国際公開第 0 2 / 0 2 7 7 8 7 (W O , A 1)

特開 2 0 0 3 - 2 2 9 5 1 2 (J P , A)

特開 2 0 0 6 - 1 2 8 5 1 5 (J P , A)

特開 2 0 0 6 - 2 1 0 7 9 6 (J P , A)

特開平 1 0 - 0 7 4 8 5 6 (J P , A)

特開 2 0 0 1 - 2 3 0 5 1 3 (J P , A)

特開平 1 1 - 2 9 7 8 7 3 (J P , A)

特開 2 0 0 0 - 0 3 1 3 2 1 (J P , A)

特開平 1 0 - 2 5 6 4 5 3 (J P , A)

特開平 0 5 - 2 5 9 6 3 9 (J P , A)

特開 2 0 0 0 - 3 2 3 6 1 3 (J P , A)

特開 2 0 0 4 - 2 0 0 6 6 8 (J P , A)

特開 2 0 0 4 - 2 2 1 6 1 8 (J P , A)

(58)調査した分野(Int.Cl. , DB名)

H 0 1 L 2 5 / 0 6 5

H 0 1 L 2 3 / 1 2

H 0 1 L 2 5 / 0 7

H 0 1 L 2 5 / 1 8