



(12)发明专利

(10)授权公告号 CN 104348442 B

(45)授权公告日 2017.08.11

(21)申请号 201410381293.2

(22)申请日 2014.08.05

(65)同一申请的已公布的文献号  
申请公布号 CN 104348442 A

(43)申请公布日 2015.02.11

(30)优先权数据  
2013-163267 2013.08.06 JP

(73)专利权人 株式会社村田制作所  
地址 日本京都府

(72)发明人 小野寺修一 大和秀司 竹村忠治

(74)专利代理机构 上海专利商标事务所有限公司 31100

代理人 俞丹

(51)Int.Cl.

H03H 9/02(2006.01)

(56)对比文件

US 2008/0266023 A1,2008.10.30,  
US 5525942 A,1996.06.11,  
CN 1756076 A,2006.04.05,  
US 2011/0221546 A1,2011.09.15,  
US 7808935 B2,2010.10.05,

审查员 李晓阳

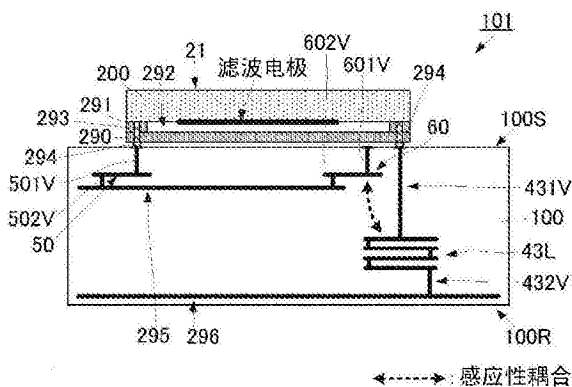
权利要求书3页 说明书15页 附图13页

(54)发明名称

高频模块

(57)摘要

本发明提供一种高频模块,该高频模块具备通带以外的衰减特性优异的小型滤波电路。高频模块具有层叠基板、滤波基板、保护层、连接电极以及电感。滤波基板的第1主面上形成有构成滤波器部的IDT电极,且配置成该第1主面一侧朝向层叠基板的安装面。保护层与滤波基板的第1主面隔开间隔且相对。连接电极连接层叠基板和滤波基板。电感连接在第1外部连接端子和滤波器部之间。电感连接在接地和滤波器部之间。电感形成在层叠基板的内部。电感和电感进行感应性耦合。



1. 一种高频模块, 具有:
  - 第1外部连接端子;
  - 第2外部连接端子;
  - 滤波器部, 该滤波器部连接在所述第1外部连接端子和所述第2外部连接端子之间;
  - 匹配电路, 该匹配电路连接在所述第1外部连接端子和所述第2外部连接端子的至少其中之一、和所述滤波器部之间; 以及
  - 电感, 该电感连接在接地和所述滤波器部之间,该高频模块的特征在于, 还具备:
  - 层叠基板;
  - 平板形的滤波基板, 构成所述滤波器部的IDT电极形成于所述滤波基板的第1主面, 且该滤波基板配置成所述第1主面一侧朝向所述层叠基板的安装面;
  - 平板形的保护层, 该保护层与该滤波基板的所述第1主面隔开间隔且相对; 以及
  - 连接电极, 该连接电极从所述第1主面突出且具有贯穿所述保护层的形状, 而且该连接电极连接所述层叠基板和所述滤波基板,
  - 所述匹配电路形成于所述保护层的内部,
  - 所述电感和所述匹配电路进行感应性耦合或电容性耦合。
2. 一种高频模块, 具有:
  - 第1外部连接端子;
  - 第2外部连接端子;
  - 滤波器部, 该滤波器部连接在所述第1外部连接端子和所述第2外部连接端子之间;
  - 匹配电路, 该匹配电路是串联连接在所述第1外部连接端子和所述第2外部连接端子的至少其中之一、和所述滤波器部之间的串联连接型的匹配电路; 以及
  - 电感, 该电感连接在接地和所述滤波器部之间,该高频模块的特征在于, 还具备:
  - 层叠基板;
  - 平板形的滤波基板, 构成所述滤波器部的IDT电极形成于所述滤波基板的第1主面, 且该滤波基板配置成所述第1主面一侧与所述层叠基板的安装面隔开间隔且相对;
  - 连接电极, 该连接电极具有从所述第1主面突出的形状, 而且该连接电极连接所述层叠基板和所述滤波基板; 以及
  - 树脂层, 该树脂层覆盖配置有所述滤波基板的所述层叠基板的安装面,
  - 所述匹配电路形成于所述层叠基板的内部,
  - 所述电感和所述匹配电路进行感应性耦合或电容性耦合。
3. 如权利要求1或2所述的高频模块, 其特征在于,
  - 所述滤波器部具有:
    - 第1串联连接端子, 该第1串联连接端子连接至所述第1外部连接端子;
    - 第2串联连接端子, 该第2串联连接端子连接至所述第2外部连接端子;
    - 并联连接端子, 该并联连接端子通过所述电感来接地;
  - 多个串联连接型的滤波元器件, 该多个串联连接型的滤波元器件利用多个连接线而串联地连接至所述第1串联连接端子和所述第2串联连接端子之间; 以及

并联连接型的滤波元器件,该并联连接型的滤波元器件的一端连接至所述连接线,另一端连接至所述并联连接端子。

4. 如权利要求1或2所述的高频模块,其特征在于,

互相之间进行所述感应性耦合或所述电容性耦合的所述电感和所述匹配电路以使得所述滤波器部的通带以外的阻抗发生变化的方式进行所述感应性耦合或者所述电容性耦合。

5. 如权利要求4所述的高频模块,其特征在于,

互相之间进行所述感应性耦合或所述电容性耦合的所述电感和所述匹配电路以使得所述滤波器部的通带以外的衰减极频率发生变化的方式进行所述感应性耦合或者所述电容性耦合。

6. 如权利要求3所述的高频模块,其特征在于,

所述匹配电路是串联连接在所述第1外部连接端子和所述第1串联连接端子之间的、或者串联连接在所述第2外部连接端子和所述第2串联连接端子之间的串联连接型的匹配电路。

7. 如权利要求1所述的高频模块,其特征在于,

所述匹配电路是连接在用于连接所述第1外部连接端子和所述滤波器部的连接线与接地之间的、或者连接在用于连接所述第2外部连接端子和所述滤波器部的连接线与接地之间的并联连接型的匹配电路。

8. 如权利要求3所述的高频模块,其特征在于,

所述滤波器部具有第3端子、第2滤波器部,

所述第2滤波器部连接在用于连接所述第1串联连接端子和连接至该第1串联连接端子的滤波元器件的连接线、与所述第3端子之间。

9. 如权利要求1、2、5、6、7、8中任一项所述的高频模块,其特征在于,

所述电感安装或形成于所述层叠基板的安装面或内部,以使所述电感和所述匹配电路接近的方式进行配置。

10. 如权利要求1所述的高频模块,其特征在于,

所述电感形成于所述保护层的内部,

以使所述电感和所述匹配电路接近的方式进行配置。

11. 如权利要求1所述的高频模块,其特征在于,

所述电感和所述匹配电路均形成于所述保护层的内部。

12. 如权利要求11所述的高频模块,其特征在于,

所述电感和所述匹配电路形成在互不相同的层。

13. 如权利要求1所述的高频模块,其特征在于,

所述电感和所述匹配电路配置成俯视观察时至少局部重叠。

14. 如权利要求1所述的高频模块,其特征在于,

具有形成于所述电感和所述匹配电路之间的接地电极。

15. 如权利要求2所述的高频模块,其特征在于,

所述电感和所述匹配电路均形成在所述层叠基板的内部。

16. 如权利要求15所述的高频模块,其特征在于,

所述电感和所述匹配电路形成在互不相同的层。

17. 如权利要求2所述的高频模块,其特征在于,  
所述电感和所述匹配电路配置成俯视观察时至少局部重叠。

18. 如权利要求2所述的高频模块,其特征在于,  
具有形成于所述电感和所述匹配电路之间的接地电极。

## 高频模块

### 技术领域

[0001] 本发明涉及具有多个滤波元件的高频模块。

### 背景技术

[0002] 在具有无线通信功能的便携设备等中,具备滤波电路,由此仅使具有所希望的频率的高频信号通过,从而使除了该所希望的频率以外的高频信号衰减。

[0003] 例如,在专利文献1中记载了具备多个SAW(弹性表面波)滤波器的滤波电路。具体而言,专利文献1的滤波电路中,将多个SAW滤波器串联连接在输入端子和输出端子之间。在将串联连接的各个SAW滤波器连接起来的连接线与接地之间,也分别连接有SAW滤波器。

[0004] 专利文献1中记载的滤波电路中,为了改善通频带以外的衰减特性,将电感、或者电感和电容的串联电路(称为修正电路)和SAW滤波器的串联电路并联连接。此时,对修正电路进行调整,以使得对由SAW滤波器组构成的电路部进行传输的通频带以外的高频信号(抑制对象信号)、和对修正电路进行传输的抑制对象信号的振幅一致而相位相反。由此,抑制对象信号在由SAW滤波器组构成的电路部和修正电路的连接点上被抵消,从而不会从输出端子输出。

[0005] 现有技术文献

[0006] 专利文献

[0007] 专利文献1:日本专利特开2012-109818号公报

### 发明内容

[0008] 发明所要解决的技术问题

[0009] 然而,在上述结构中,除了由主要具有滤波功能的SAW滤波器组构成的电路部以外,仅仅为了改善衰减特性,就必须设置电感、或由电感和电容的串联电路构成的修正电路。

[0010] 因此,使得滤波电路的结构要素变多,导致滤波电路大型化,从而不适当当前要求小型化的便携终端等。

[0011] 本发明的目的在于提供一种高频模块,该高频模块具备通频带以外的衰减特性较好的小型的滤波电路。

[0012] 解决技术问题所采用的技术方案

[0013] 本发明的第1高频模块具有:第1外部连接端子;第2外部连接端子;连接在第1外部连接端子和第2外部连接端子之间的滤波器部;连接在第1外部连接端子和第2外部连接端子的至少其中之一与滤波器部之间的匹配电路;以及连接在接地和滤波器部之间的电感,该第1高频模块具有如下特征。

[0014] 第1高频模块具有:

[0015] 层叠基板;

[0016] 平板形的滤波基板,构成滤波器部的IDT电极形成于该滤波基板的第1主面,且该

滤波基板配置成第1主面一侧朝向层叠基板的安装面；

[0017] 平板形的保护层,该保护层与该滤波基板的第1主面隔开间隔且相对;以及

[0018] 连接电极,该连接电极从第1主面突出且具有贯穿保护层的形状,而且该连接电极连接层叠基板和滤波基板,

[0019] 匹配电路形成于层叠基板或保护层的内部。电感和匹配电路进行感应性耦合或电容性耦合。

[0020] 在该结构中,在用滤波器部传输高频信号的主传输路径以外,形成有副传输路径,该副传输路径介于由连接在接地和滤波器部之间的电感和匹配电路所产生的感应性耦合或电容性耦合的路径中。因感应性耦合或电容性耦合的耦合度的不同,副传输路径具有与主传输路径不同的振幅特性和相位特性,通过调整副传输路径的振幅特性和相位特性,能够调整作为高频模块的传输特性。由此,即使不菱形设置电感、电容,也能够调整高频模块的传输特性,例如能够改善衰减特性。

[0021] 另外,通过由WLP(Wafer Level Package:晶圆级封装)构成的滤波器部和层叠基板来实现高频模块。由此,能够将高频模块小型化。

[0022] 另外,本发明的第2高频模块具有:

[0023] 第1外部连接端子;

[0024] 第2外部连接端子;

[0025] 滤波器部,该滤波器部连接在第1外部连接端子和第2外部连接端子之间;

[0026] 匹配电路,该匹配电路连接在第1外部连接端子和第2外部连接端子至少其中之一、和滤波器部之间;以及

[0027] 电感,该电感连接在接地和滤波器部之间,

[0028] 该第2高频模块具有如下特征。

[0029] 第2高频模块具有:

[0030] 层叠基板;

[0031] 平板形的滤波基板,构成滤波器部的IDT电极形成于该滤波基板的第1主面,且该滤波基板配置成第1主面一侧与层叠基板的安装面隔开间隔且相对;

[0032] 连接电极,该连接电极具有从第1主面突出的形状,而且该连接电极连接层叠基板和滤波基板;以及

[0033] 树脂层,该树脂层覆盖配置有滤波基板的层叠基板的安装面。匹配电路形成于层叠基板的内部。电感和匹配电路进行感应性耦合或电容性耦合。

[0034] 在该结构中,即使不另行设置电感、电容,也能够调整高频模块的传输特性,例如能够改善衰减特性。另外,通过由裸芯片构成的滤波器部和层叠基板,能够实现高频模块。由此,能够将高频模块小型化。

[0035] 另外,优选本发明的第1或第2高频模块具有如下结构。滤波器部具有连接至第1外部连接端子的第1串联连接端子、连接至第2外连接端子的第2串联连接端子、以及通过电感来接地的并联连接端子。滤波器部具有多个串联连接型的滤波元器件,该多个串联连接型的滤波元器件利用多个连接线而串联地连接至第1串联连接端子和第2串联连接端子之间。滤波器部具有并联连接型的滤波元器件,该并联连接型的滤波元器件的一端连接至所述连接线,另一端连接至并联连接端子。

[0036] 在该结构中,通过对多个滤波元器件的带通特性和衰减特性进行组合,能够实现滤波器部所希望的通带特性和通带以外的衰减特性。

[0037] 另外,优选本发明的第1或第2高频模块具有如下结构。互相之间进行感应性耦合或电容性耦合的电感和匹配电路以使得滤波器部的带通以外的阻抗发生变化的方式进行感应性耦合或者电容性耦合。

[0038] 如上述结构所示的那样,通过适当地调整耦合形态、耦合度,从而能在不改变通带的特性的情况下改变通带以外的特性即衰减特性。

[0039] 另外,优选本发明的第1或第2高频模块具有如下结构。互相之间进行感应性耦合或电容性耦合的电感和匹配电路以使得滤波器部的带通以外的衰减极频率变化的方式进行感应性耦合或者电容性耦合。

[0040] 在该结构中,调整衰减极频率来作为衰减特性的调整方式。

[0041] 另外,本发明的第1或第2高频模块中,匹配电路可以是串联连接在第1外部连接端子和第2串联连接端子之间的串联连接型的匹配电路,或者也可以是串联连接在第2外部连接端子和第2串联连接端子之间的串联连接型的匹配电路。

[0042] 另外,本发明的第1或第2高频模块中,匹配电路可以是连接在用于连接第1外部连接端子和第1串联连接端子的连接线与接地之间的并联连接型的匹配电路,或者也可以是连接在用于连接第2外部连接端子和第2串联连接端子的连接线与接地之间的并联连接型的匹配电路。

[0043] 在这些结构中示出了匹配电路的具体的连接方式。通过适当地确定这些连接方式,能够适当地进行滤波器部和外部的阻抗匹配,并且也能够适当地调整上述衰减特性。

[0044] 另外,优选本发明的第1或第2高频模块具有如下结构。滤波器部具有第3端子、第2滤波器部。第2滤波器部连接在用于连接第1串联连接端子和连接至该第1串联连接端子的滤波元器件的连接线、与第3端子之间。

[0045] 在该结构中,能够实现将第1串联连接端子作为共用端子、且将第2串联连接端子和第3端子作为独立端子的合成分波器(双工器等)。

[0046] 另外,在本发明的第1或第2高频模块中,可将电感安装或形成在层叠基板的安装面或内部,且以使电感和匹配电路接近的方式进行配置。

[0047] 另外,在本发明的第1高频模块中,可将电感形成在保护层的内部,且以使电感和匹配电路接近的方式进行配置。

[0048] 另外,在本发明的第1高频模块中,可以将电感和匹配电路均形成在层叠基板的内部,或者均形成于保护层的内部。

[0049] 另外,在本发明的第1高频模块中,可以将电感和匹配电路形成在互不相同的层。

[0050] 另外,在本发明的第1高频模块中,可以将电感和匹配电路配置为俯视观察时至少局部重合。

[0051] 在这些结构中示出了匹配电路和电感的具体的结构示例。利用这些结构,能够可靠地实现电感和匹配电路的耦合。

[0052] 另外,在本发明的第1高频模块中,可具备形成于电感和匹配电路之间的接地电极。

[0053] 在该结构中,通过改变接地电极的配置、大小等,能够调整电感和匹配电路的耦合

度。

[0054] 另外,在本发明的第2高频模块中,可以将电感和匹配电路均形成在层叠基板的内部。

[0055] 另外,在本发明的第2高频模块中,可以将电感和匹配电路形成在互不相同的层。

[0056] 另外,在本发明的第2高频模块中,可将电感和匹配电路配置为俯视观察时至少局部重合。

[0057] 在这些结构中示出了匹配电路和电感的具体的结构示例。通过上述结构,能可靠地实现电感与匹配电路的耦合。

[0058] 另外,在本发明的第2高频模块中,可具备形成于电感和匹配电路之间的接地电极。

[0059] 在该结构中,通过改变接地电极的配置、大小等,能够调整电感和匹配电路的耦合度。

[0060] 发明效果

[0061] 根据本发明,能够实现具有小型的滤波器电路的高频模块,该滤波器电路具有优越的通带以外的衰减特性。

## 附图说明

[0062] 图1是表示本发明的实施方式所涉及的高频模块1的第1电路示例的电路框图。

[0063] 图2是表示本发明的实施方式所涉及的高频模块的第2电路示例的电路框图。

[0064] 图3是表示本发明的实施方式所涉及的高频模块的第3电路示例的电路框图。

[0065] 图4是表示本发明的实施方式所涉及的高频模块的第4电路示例的电路框图。

[0066] 图5是表示从图1至图4所示的高频模块的匹配电路的具体示例的电路图。

[0067] 图6是表示在使匹配电路和电感的感应性耦合的耦合度变化时、高频模块的通过特性的变化的曲线图。

[0068] 图7是由双工器结构构成的高频模块的等效电路图。

[0069] 图8是表示在使匹配电路和电感的感应性耦合的耦合度变化时、高频模块的第2外部连接端子和第3外部连接端子之间的隔离性的变化的曲线图。

[0070] 图9是表示高频模块的第1结构中的主要构造的侧面示意图。

[0071] 图10是表示高频模块的第1结构中、第1变形示例的主要结构的侧面示意图。

[0072] 图11是表示高频模块的第1结构中、第2变形示例的主要结构的侧面示意图。

[0073] 图12是表示高频模块的第2结构中的主要结构的示意图。

[0074] 图13是表示高频模块的第3结构中的主要结构的示意图。

[0075] 图14是表示高频模块的第3结构中、变形示例的主要结构的示意图。

[0076] 图15是表示高频模块的第4结构中的主要结构的侧面示意图。

## 具体实施方式

[0077] 参照附图,对本发明的实施方式所涉及的高频模块进行说明。图1是表示本发明的实施方式所涉及的高频模块的第1电路示例的电路框图。图2是表示本发明的实施方式所涉及的高频模块的第2电路示例的电路框图。图3是表示本发明的实施方式所涉及的高频模块



的第3电路示例的电路框图。图4是表示本发明的实施方式所涉及的高频模块的第4电路示例的电路框图。在图1至图4中,为了使附图更易于观察,示出了感应性耦合或电容性耦合的典型示例。图5(A)、图5(B)、图5(C)、图5(D)是表示第1外部连接端子侧的匹配电路的具体示例的电路图。图5(E)、图5(F)、图5(G)、图5(H)是表示第2外部连接端子侧的匹配电路的具体示例的电路图。

[0078] 首先,对图1至图4分别示出的高频模块11、12、13、14中共用的电路结构进行说明。

[0079] 高频模块11、12、13、14具备第1外部连接端子P1、第2外部连接端子P2、以及滤波器部20。滤波器部20连接在第1外部连接端子P1和第2外部连接端子P2之间。

[0080] 滤波器部20具有第1串联连接端子P21,第2串联连接端子P22,第1并联连接端子P231、P232,第2并联连接端子P24。第1串联连接端子P21通过后述的串联连接型的匹配电路、或者并联连接型的匹配电路连接至第1外部连接端子P1。第2串联连接端子P22通过后述的串联连接型的匹配电路、或者并联连接型的匹配电路连接至第2外部连接端子P2。

[0081] 第1并联连接端子P231通过电感50接地。第1并联连接端子P232通过电感51接地。第2并联连接端子P24通过电感60接地。

[0082] 滤波器部20具备多个SAW谐振器201、202、203、204、205、206、207、208(下面统一为多个SAW谐振器来进行说明,在此情况下,简称为多个SAW谐振器201-208)。这些SAW谐振器相当于本发明的“串联连接型的滤波器元件”。另外,具备多个SAW谐振器211、212、213、214。这些SAW谐振器相当于本发明的“并联连接型的滤波器元件”。

[0083] 多个SAW谐振器201-208、211、212、213、214分别具有谐振频率,且分别起到具有独立的带通特性的带通滤波器(BPF)的作用。多个SAW谐振器201-208利用多个连接线串联连接在第1串联连接端子P21和第2串联连接端子P22之间。

[0084] SAW谐振器211连接在连接线和第1并联连接端子P231之间,该连接线用于连接SAW谐振器202和SAW谐振器203。SAW谐振器214连接在连接线和第1并联连接端子P232之间,该连接线用于连接SAW谐振器204和SAW谐振器205。

[0085] SAW谐振器212连接在连接线和第2并联连接端子P24之间,该连接线用于连接SAW谐振器206和SAW谐振器207。SAW谐振器213连接在连接线和第2并联连接端子P24之间,该连接线用于连接SAW谐振器208和第2串联连接端子P22。也就是说,第2并联连接端子P24是SAW谐振器212和SAW谐振器213的共用端子,这些SAW谐振器212、213的一端统一接地。

[0086] 根据上述结构,滤波器部20构成为所谓的阶梯(ladder)连接型滤波器,通过组合SAW谐振器201-208、211、212、213、214的带通特性和衰减特性,由此实现滤波器部20所希望的带通特征和通带以外的衰减特性。另外,为了得到想要使其通过的信号的频带和在通带以外所希望的衰减特征,可对SAW谐振器的数量和配置进行适当的变更。

[0087] 关于这样的高频模块11、12、13、14的共用电路结构,各个高频模块具体构成为如下所示的电路结构。

[0088] (第1电路示例)

[0089] 图1所示的高频模块11具备串联连接型的匹配电路41、42。另外,匹配电路41、42之中的一个可以省略。

[0090] 匹配电路41连接在滤波器部20的第1串联连接端子P21和第1外部连接端子P1之间。具体而言,匹配电路41可以是图5(A)所示的串联连接在第1串联连接端子P21和第1外部

连接端子P1之间的电感41L,或者是图5(B)所示的串联连接在第1串联连接端子P21和第1外部连接端子P1之间的电容41C。将匹配电路41的元器件值(电感量或电容量)设定为用于实现连接至第1外部连接端子P1一侧的电路、和滤波器部20之间的阻抗匹配的元器件值。

[0091] 匹配电路42连接在滤波器部20的第2串联连接端子P22和第2外部连接端子P2之间。具体而言,匹配电路42可以是图5(E)所示的串联连接在第2串联连接端子P22和第2外部连接端子P2之间的电感42L,或者是图5(F)所示的串联连接在第2串联连接端子P22和第2外部连接端子P2之间的电容42C。将匹配电路42的元器件值(电感量或电容量)设定为用于实现连接至第2外部连接端子P2一侧的电路、和滤波器部20之间的阻抗匹配的元器件值。

[0092] 而且,匹配电路41和匹配电路42中的至少一个与电感50、51、60中的至少一个感性耦合,或者与构成电感50、51、60的各个导体中的至少一部分电容性耦合。若进行耦合的匹配电路是电感,则该匹配电路与电感50、51、60中的至少一个感性耦合,或者与构成电感50、51、60的各个导体中的至少一部分电容性耦合。若进行耦合的匹配电路是电容,则该匹配电路与构成电感50、51、60的各个导体中的至少一部分电容性耦合。

[0093] 例如,若匹配电路41是电感41L,则电感41L与电感50、51、60中的至少一个感性耦合,或者与构成电感50、51、60的各个导体中的至少一部分电容性耦合。若匹配电路41是电容41C,则电容41C与构成电感50、51、60的各个导体中的至少一部分电容性耦合。

[0094] 例如,若匹配电路42是电感42L,则电感42L与电感50、51、60中的至少一个感性耦合,或者与构成电感50、51、60的各个导体中的至少一部分电容性耦合。若匹配电路42是电容42C,则电容42C与构成电感50、51、60的各个导体中的至少一部分电容性耦合。

[0095] 通过构成上述结构,进行耦合的电感和匹配电路进行高频连接。例如在匹配电路41是电感41L、且电感41L和电感60感性耦合的情况下(参照图1),在电感41L(匹配电路41)和电感60之间构成具有互感的感性耦合电路。由此,在第1外部连接端子P1和第2外部连接端子P2之间,不会仅在将滤波器部20作为传输路径的主传输路径中传输高频信号,高频信号的一部分也会在将电感41L(匹配电路41)、感性耦合电路及电感60作为传输路径的副传输路径中进行传输。

[0096] 由此,作为高频模块11,得到将主传输路径的传输特性和副传输路径的传输特性进行合成后得到的合成传输特性。

[0097] 此处,通过调整对进行耦合的匹配电路和电感的耦合状态及耦合度,由此能够调整在副传输路径中传输的高频信号的振幅和相位。换言之,能够调整副传输路径的传输特性。传输特性是指例如衰减特性(振幅特性)、相位特性。

[0098] 而且,通过调整其耦合状态及耦合度,几乎不会对作为高频模块11想要使其通过的高频信号(所希望的高频信号)的频带的传输特性产生影响,能够通过设置副传输路径而仅对通带以外的衰减特性产生影响。

[0099] 因而,通过如此对副传输路径的传输特性进行调整,能够对高频模块11的传输特性进行调整。例如,如后述那样,能够调整通带以外的衰减特性。

[0100] 此时,由于无需另设现有结构中的用于调整高频滤波器的传输特性的电感、电容,所以能够以简单的结构来实现具有所希望的衰减特性的高频滤波器。由此,能够将高频滤波器形成得较小。

[0101] 另外,利用上述耦合所得到的互感分量,能够增大电感41L(匹配电路41)及电感60

的有效电感值。由此,能够进一步缩短电感41L及电感60的线路长度。

[0102] (第2电路示例)

[0103] 图2所示的高频模块12具备并联连接型的匹配电路43、44。另外,匹配电路43、44之中的一个可以省略。

[0104] 匹配电路43连接在连接线401和接地之间,该连接线401用于连接滤波器部20的第1串联连接端子P21和第1外部连接端子P1。具体而言,匹配电路43可以是图5(C)所示的连接在用于连接第1串联连接端子P21和第1外部连接端子P1的连接线401与接地之间的电感43L,或者是图5(D)所示的连接在用于连接第1串联连接端子P21和第1外部连接端子P1的连接线401与接地之间的电容43C。将匹配电路43的元器件值(电感量或电容量)设定为用于实现连接至第1外部连接端子P1一侧的电路、和滤波器部20之间的阻抗匹配的元器件值。

[0105] 匹配电路44连接在连接线402和接地之间,该连接线402用于连接滤波器部20的第2串联连接端子P22和第2外部连接端子P2。具体而言,匹配电路44可以是图5(G)所示的连接在用于连接第2串联连接端子P22和第2外部连接端子P2的连接线402与接地之间的电感44L,或者是图5(H)所示的连接在用于连接第2串联连接端子P22和第2外部连接端子P2的连接线402与接地之间的电容44C。将匹配电路44的元器件值(电感量或电容量)设定为用于实现连接至第2外部连接端子P2一侧的电路、和滤波器部20之间的阻抗匹配的元器件值。

[0106] 而且,匹配电路43和匹配电路44中的至少一个与电感50、51、60中的至少一个感性耦合,或者与构成电感50、51、60的各个导体中的至少一部分电容性耦合。若进行耦合的匹配电路是电感,则该匹配电路与电感50、51、60中的至少一个感性耦合,或者与构成电感50、51、60的各个导体中的至少一部分电容性耦合。若进行耦合的匹配电路是电容,则该匹配电路与构成电感50、51、60的各个导体中的至少一部分电容性耦合。

[0107] 例如,若匹配电路43是电感43L,则电感43L与电感50、51、60中的至少一个感性耦合,或者与构成电感50、51、60的各个导体中的至少一部分电容性耦合。若匹配电路43是电容43C,则电容43C与构成电感50、51、60的各个导体中的至少一部分电容性耦合。

[0108] 例如,若匹配电路44是电感44L,则电感44L与电感50、51、60中的至少一个感性耦合。若匹配电路44是电容44C,则电容44C与构成电感50、51、60的各个导体中的至少一部分电容性耦合。

[0109] 通过构成上述结构,进行耦合的电感和匹配电路进行高频连接。例如,在匹配电路44是电容44C、且电容44C和构成电感51的导体电容性耦合的情况下(参照图2),在电容44C(匹配电路44)和构成电感51的导体之间构成具有耦合电容的电容性耦合电路。由此,在第1外部连接端子P1和第2外部连接端子P2之间,不会仅在将滤波器部20作为传输路径的主传输路径中传输高频信号,高频信号的一部分也会在将电感51、电容性耦合电路及电容44C(匹配电路44)作为传输路径的副传输路径中进行传输。

[0110] 由此,作为高频模块12,得到将主传输路径的传输特性和副传输路径的传输特性进行合成后得到的合成传输特性。

[0111] 具有上述结构的高频模块12与上述的高频模块11一样,也能够以比现有结构更为简单的结构来实现所希望的衰减特性。

[0112] (第3电路示例)

[0113] 图3所示的高频模块13具备串联连接型的匹配电路41和并联连接型的匹配电路

44。

[0114] 匹配电路41连接在滤波器部20的第1串联连接端子P21和第1外部连接端子P1之间。具体而言,匹配电路41可以是图5(A)所示的串联连接在第1串联连接端子P21和第1外部连接端子P1之间的电感41L,或者是图5(B)所示的串联连接在第1串联连接端子P21和第1外部连接端子P1之间的电容41C。将匹配电路41的元器件值(电感量或电容量)设定为用于实现连接至第1外部连接端子P1一侧的电路、和滤波器部20之间的阻抗匹配的元器件值。

[0115] 匹配电路44连接在连接线402和接地之间,该连接线402用于连接滤波器部20的第2串联连接端子P22和第2外部连接端子P2。具体而言,匹配电路44可以是图5(G)所示的连接在用于连接第2串联连接端子P22和第2外部连接端子P2的连接线402与接地之间的电感44L,或者是图5(H)所示的连接在用于连接第2串联连接端子P22和第2外部连接端子P2的连接线402与接地之间的电容44C。将匹配电路44的元器件值(电感量或电容量)设定为用于实现连接至第2外部连接端子P2一侧的电路、和滤波器部20之间的阻抗匹配的元器件值。

[0116] 而且,匹配电路41和匹配电路44中的至少一个与电感50、51、60中的至少一个感性耦合,或者与构成电感50、51、60的各个导体中的至少一部分电容性耦合。若进行耦合的匹配电路是电感,则该匹配电路与电感50、51、60中的至少一个感性耦合,或者与构成电感50、51、60的各个导体中的至少一部分电容性耦合。若进行耦合的匹配电路是电容,则该匹配电路与构成电感50、51、60的各个导体中的至少一部分电容性耦合。

[0117] 例如,若匹配电路41是电感41L,则电感41L与电感50、51、60中的至少一个感性耦合,或者与构成电感50、51、60的各个导体中的至少一部分电容性耦合。若匹配电路41是电容41C,则电容41C与构成电感50、51、60的各个导体中的至少一部分电容性耦合。

[0118] 例如,若匹配电路44是电感44L,则电感44L与电感50、51、60中的至少一个感性耦合,或者与构成电感50、51、60的各个导体中的至少一部分电容性耦合。若匹配电路44是电容44C,则电容44C与构成电感50、51、60的各个导体中的至少一部分电容性耦合。

[0119] 由此,作为高频模块13,得到将经由滤波器部20的主传输路径的传输特性和经由耦合部的副传输路径的传输特性进行合成后得到的合成传输特性。具有上述结构的高频模块13与上述的高频模块11、12一样,也能够以比现有结构更为简单的结构来实现所希望的衰减特性。

[0120] (第4电路示例)

[0121] 图4所示的高频模块14具备串联连接型的匹配电路42和并联连接型的匹配电路43。

[0122] 匹配电路42连接在滤波器部20的第2串联连接端子P22和第2外部连接端子P2之间。具体而言,匹配电路42可以是图5(E)所示的串联连接在第2串联连接端子P22和第2外部连接端子P2之间的电感42L,或者是图5(F)所示的串联连接在第2串联连接端子P22和第2外部连接端子P2之间的电容42C。将匹配电路42的元器件值(电感量或电容量)设定为用于实现连接至第2外部连接端子P2一侧的电路、和滤波器部20之间的阻抗匹配的元器件值。

[0123] 匹配电路43连接在连接线401和接地之间,该连接线401用于连接滤波器部20的第1串联连接端子P21和第1外部连接端子P1。具体而言,匹配电路43可以是图5(C)所示的连接在用于连接第1串联连接端子P21和第1外部连接端子P1的连接线401与接地之间的电感43L,或者是图5(D)所示的连接在用于连接第1串联连接端子P21和第1外部连接端子P1的连

接线401与接地之间的电容43C。将匹配电路43的元器件值(电感量或电容量)设定为用于实现连接至第1外部连接端子P1一侧的电路、和滤波器部20之间的阻抗匹配的元器件值。

[0124] 而且,匹配电路42和匹配电路43中的至少一个与电感50、51、60中的至少一个感应性耦合,或者与构成电感50、51、60的各个导体中的至少一部分电容性耦合。若进行耦合的匹配电路是电感,则该匹配电路与电感50、51、60中的至少一个感应性耦合,或者与构成电感50、51、60的各个导体中的至少一部分电容性耦合。若进行耦合的匹配电路是电容,则该匹配电路与构成电感50、51、60的各个导体中的至少一部分电容性耦合。

[0125] 例如,若匹配电路42是电感42L,则电感42L与电感50、51、60中的至少一个感应性耦合,或者与构成电感50、51、60的各个导体中的至少一部分电容性耦合。若匹配电路42是电容42C,则电容42C与构成电感50、51、60的各个导体中的至少一部分电容性耦合。

[0126] 例如,若匹配电路43是电感43L,则电感43L与电感50、51、60中的至少一个感应性耦合,或者与构成电感50、51、60的各个导体中的至少一部分电容性耦合。若匹配电路43是电容43C,则电容43C与构成电感50、51、60的各个导体中的至少一部分电容性耦合。

[0127] 由此,作为高频模块14,得到将经由滤波器部20的主传输路径的传输特性和经由耦合部的副传输路径的传输特性进行合成后得到的合成传输特性。具有上述结构的高频模块14与上述的高频模块11、12、13一样,也能够以比现有结构更为简单的结构来实现所希望的衰减特性。

[0128] 图6是表示在使匹配电路和电感的感应性耦合的耦合度变化时、高频模块的通过特性的变化的曲线图。图6的横轴表示频率,图6的纵轴表示信号从第1外部连接端子P1传输至第2外部连接端子P2的衰减量。图6所示的点线的特性表示匹配电路和电感的感应性耦合较弱的情况(CoupL1)。图6所示的实线的特性表示感应性耦合比点线的情况更强的情况(CoupL2)。图6所示的虚线的特性表示感应性耦合比实线的情况更强的情况(CoupL3)。另外,本实施方式中的高频模块是以800MHz频带作为通带的带通滤波器。

[0129] 如图6所示,感应性耦合越强,则出现在通带的高频一侧的衰减极的频率越高。图6中的衰减极的频率是指位于频率轴上差不多中央位置的峰值频率。

[0130] 通过适当地设定感应性耦合,能够使通带的高频一侧的衰减特性变化。例如,虽然感应性耦合越弱,则通带附近的衰减量越小,但是能够在衰减极的频率处取得较大的衰减量。感应性耦合越强,则能在通带附近取得更大的衰减量。

[0131] 如图6所示,在不会影响感应性耦合的强度的情况下,通带的频率位置、频率宽度及插入损耗几乎不会发生变化。

[0132] 因此,使用本实施方式的结构,通过适当地调整感应性耦合的耦合度,能够在不使带通特性变化的情况下,将高频一侧的衰减特性调整成所希望的特性。换言之,能够实现具有所希望的带通特性和衰减特性的高频模块。

[0133] 另外,虽未图示,但是在使匹配电路和构成电感的导体电容性耦合的情况下,电容性耦合越强,则出现在通带的高频一侧的衰减极的频率越低。因而,在不会影响电容性耦合的强度的情况下,通带的频率位置、频率宽度及插入损耗几乎不会发生变化。因此,使用本实施方式的结构,通过适当地调整电容性耦合的耦合度,能够在不使带通特性变化的情况下,将高频一侧的衰减特性调整成所希望的特性。

[0134] 由此构成的高频模块能够作为具体的应用示例而利用于图7所示的双工器结构

中。图7是由双工器结构构成的高频模块的等效电路图。

[0135] 高频模块101具有滤波器部21、第1外部连接端子P1、第2外部连接端子P2、以及并用滤波器部21的第3端子P31、P32的第3外部连接端子。作为具体的应用示例，第1外部连接端子P1连接至天线。第2外部连接端子P2连接至发送电路。第3外部连接端子(第3端子P31、P32)连接至接收电路。

[0136] 滤波器部21具有第1串联连接端子P21'，第2串联连接端子P22，第1串联连接端子P23、第2并联连接端子P24，以及第3端子P31、P32。

[0137] 第1串联连接端子P21'通过连接线401连接至第1外部连接端子P1。连接线401和接地之间连接有与上述匹配电路相对应的电感43L。第2串联连接端子P22通过连接线402连接至第2外部连接端子P2。

[0138] 在第1串联连接端子P21'和第2串联连接端子P22之间，利用多个连接线串联连接有多个SAW谐振器201、202、203、204、205、206。

[0139] 连接SAW谐振器202和SAW谐振器203的连接线通过SAW谐振器211连接至第1并联连接端子P23。第1并联连接端子P23通过电感50接地。

[0140] 连接SAW谐振器204和SAW谐振器205的连接线通过SAW谐振器212连接至第2并联连接端子P24。连接SAW谐振器206和第2串联连接端子P22的连接线通过SAW谐振器213连接至第2并联连接端子P24。第2并联连接端子P24通过电感60接地。

[0141] 根据该结构，滤波器部21通过在第1串联连接端子P21'和第2串联连接端子P22之间对这些SAW谐振器201-208、211、212、213的带通特性和衰减特性进行组合，从而实现滤波器部21的第1、第2串联连接端子之间所希望的第1带通特性和第1通带以外的第1衰减特性。

[0142] 在第1串联连接端子P21'和第3端子P31、P32之间，串联连接有SAW谐振器221和纵向耦合型SAW谐振器231、232。SAW谐振器221和纵向耦合型SAW谐振器231、232构成为第2滤波器部22。根据该结构，滤波器部21通过在第1串联连接端子P21'和第3端子P31、P32之间对这些SAW谐振器221、231、232的带通特性和衰减特性进行组合，从而实现滤波器部21的第1串联连接端子与第3端子之间所希望的第2带通特性和第2通带以外的第2衰减特性。第2通带是与第1通带不同的频带，且将第2通带设定在第1通带以外的衰减频带范围内。

[0143] 由此，滤波器部21起到双工器的作用，该双工器中，以第1串联连接端子P21'作为共用端子，且分别以第2串联连接端子P22和第3端子P31、P32作为独立端子。

[0144] 而且，在高频模块101中，使电感50、60中的至少一个与电感43L感应性耦合。因而，通过调整其耦合度，能够调整第1衰减特性。

[0145] 此处，若使用本实施方式的结构，则能够将在第1衰减特性中取得较大的衰减量的频带的带宽和衰减量调整成与第2通带相重叠。这通过对与电感43L相耦合的电感50、60进行选择并调整其耦合度即可实现。

[0146] 图8是表示在使匹配电路和电感的感应性耦合的耦合度变化时、高频模块的第2外部连接端子和第3外部连接端子之间的隔离性的变化的曲线图。图8的横轴表示频率，图8的纵轴表示隔离性。在图8中示出了隔离量越低，则第2串联连接端子和第3端子之间的隔离性越强。图8所示的点线的特性表示感应性耦合较弱的情况(CoupL1)。图8所示的实线的特性表示感应性耦合比点线的情况更强的情况(CoupL2)。图8所示的虚线的特性表示感应性耦合比实线的情况更强的情况(CoupL3)。

[0147] 如图8所示,感应性耦合越强,则出现在接收电路Rx(第3端子一侧)的通带附近的衰减极的频率越高。因此,通过调整感应性耦合,能够调整接收电路Rx的通带的隔离量和隔离特性。另外如图8所示,即使调整感应性耦合,发送电路Tx(第2端子一侧)的通带的隔离量和隔离特性也几乎不会发生变化。

[0148] 由此,通过使用高频模块101的结构,能够适当地调整第2串联连接端子和第3端子之间的隔离特性。也就是说,能够对发送电路和接收电路之间的隔离特性进行最优化。

[0149] 另外,虽未图示,但是使用电容43C代替电感43L来作为匹配电路,并使该匹配电路和构成电感的导体电容性耦合,在此情况下,电容器耦合越强,则出现在接收电路Rx的通带附近的衰减极的频率越低。因此,通过调整电容性耦合,能够调整接收电路Rx(第3端子一侧)的通带的隔离量和隔离特性。即使调整电容性耦合,发送电路Tx的通带的隔离量和隔离特性也几乎不会变化。由此,通过适当地调整电容性耦合,能够适当地调整第2串联连接端子和第3端子之间的隔离特性。

[0150] 具有上述结构的高频模块能够利用下述构造来实现。下面示出了结构上实现具有上述双工器结构的高频模块101的示例。

[0151] (第1构造)

[0152] 图9是表示高频模块的主要构造的侧面示意图。高频模块101具有层叠基板100、滤波基板200、保护层290、侧面保护层291。

[0153] 层叠基板100通过层叠多个电介质层而成。层叠基板100的顶面(安装面)100S及内层上形成有规定图案的电极,且形成了高频模块101中除了滤波器部21以外的布线图案、电感43L、50、60。在层叠基板100的底面100R上形成有外部连接用电极,利用这些外部连接用电极,来实现上述的第1外部连接端子P1、第2外部连接端子P2、第3外部连接端子。

[0154] 滤波器部21由滤波基板200、保护层290、侧面保护层291、连接电极293、以及安装用电极294来形成。

[0155] 滤波基板200由平板状的压电基板来构成。在滤波基板200的第1主面上形成有滤波器电极、布线图案。滤波器电极例如由所谓的IDT电极来构成。由此,通过在压电基板的主面上形成IDT电极,能够实现上述各个SAW谐振器。在滤波基板200的第1主面一侧,配置有平板状的保护层290。保护层290由平板状的绝缘材料构成,且俯视观察时具有与滤波基板200相同的形状。另外,将保护层290配置成俯视观察时与滤波基板200重叠,且以与滤波基板200的第1主面隔开固定距离的间隔的方式来进行配置。

[0156] 在滤波基板200的第1主面和保护层290之间配置有侧面保护层291。侧面保护层291也由绝缘材料构成,俯视观察时,在滤波基板200和保护层290的整个外周,该侧面保护层291仅形成在从外周端部向内侧为规定宽度的范围内。也就是说,侧面保护层291成为在中央具有开口的框形的构造。

[0157] 通过如上述那样配置保护层290和侧面保护层291,从而利用滤波基板200、保护层290、以及侧面保护层291将滤波基板200的第1主面的形成有滤波器电极的区域配置在密闭空间292内。由此,能够提高SAW谐振器的谐振特性,能够精确地实现滤波器所希望的特性。

[0158] 连接电极293的一端连接至滤波基板200的第1主面,其另一端构成为从保护层290的与滤波基板200一侧相反一侧的面露出的形状。此时,形成连接电极293,使其贯穿侧面保护层291及保护层290。连接电极293的一端连接至形成于滤波基板200的第1主面的布线图

案。

[0159] 安装用电极294连接至连接电极293的另一端,且形成为从保护层290的与滤波基板200一侧相反一侧的面突出的形状。通过设置多组该连接电极293和安装用电极294,能够实现上述滤波器部21的第1串联连接端子P21'、第2串联连接端子P22、第3端子P31、P32、第1并联连接端子P23和第2并联连接端子P24。另外,在连接端子293的另一端形成使用了焊锡、Au等的凸点,可通过该凸点与安装用电极294相连接。

[0160] 通过构成如上结构,滤波器部21具有所谓的WLP (Wafer Level Package:晶圆级封装)的结构,能够将滤波器部21形成得较小。

[0161] 然后,将该WLP构造的滤波器部21安装于层叠基板100的顶面100S。由此,滤波器部21连接至第1外部连接端子P1、第2外部连接端子P2、第3外部连接端子。

[0162] 电感43L由形成于层叠基板100的内部的螺旋电极构成。利用对形成于构成层叠基板100的多个电介质层的、且局部被截断的管状的线形电极和层间电极,来实现螺旋电极。各个电介质层的线形电极通过层间连接电极连接在层叠方向上,且被连接成一个线形电极。根据上述结构,能够实现中心轴沿着层叠方向的螺旋电极。构成电感43L的螺旋电极的一端通过通孔导体431V,连接至安装有作为滤波器部21的第1串联连接端子P21'的安装用电极294的凸点电极。凸点电极形成于层叠基板100的顶面100S。构成电感43L的螺旋电极的另一端通过通孔导体432V,连接至形成于层叠基板100内的底面100R附近的接地电极296。

[0163] 电感50由形成于层叠基板100内的顶面100S附近的、且局部被截断的管状的线形电极来构成。该线形电极的一端通过通孔导体501V,连接至安装有作为滤波器部21的第1串联连接端子P23的安装用电极294的凸点电极。构成电感50的线形电极的另一端通过通孔导体502V连接至形成于层叠基板100内的接地导体295。

[0164] 电感60由形成于层叠基板100内的顶面100S附近的、且局部被截断的管状的线状电极来构成。该线形电极的一端通过通孔导体601V,连接至安装有作为滤波器部21的第2串联连接端子P24的安装用电极(未图示)的凸点电极。构成电感50的线形电极的另一端通过通孔导体602V连接至形成于层叠基板100内的接地电极295。

[0165] 以使构成电感43L的螺旋电极和构成电感60的线形电极接近的方式进行配置。另外,形成构成电感43L的螺旋电极,以使得俯视时其至少一部分与构成电感60的线形电极相重合。

[0166] 利用上述结构,在由螺旋电极构成的电感43L和由线形电极构成的电感60之间,如图9的粗虚线箭头所示的那样,能够产生感应性耦合。通过如上所述地构成,能够实现具有所希望的衰减特性的高频模块101,而无需另外设置衰减特性调整用的元器件。

[0167] 此时,通过改变构成电感43L的螺旋电极和构成电感60的线形电极之间的距离、以及该螺旋电极和线形电极的重合面积,能够调整电感43L和电感60之间的耦合度。由此,能够调整高频模块101的衰减特性,能够更精确地实现所希望的衰减特性。

[0168] 另外,将构成电感43L的螺旋电极和构成电感60的线形电极形成在互不相同的层。因而,在形成有该螺旋电极的层和形成有该线形电极的层之间的层上形成接地电极295。通过改变接地电极295的配置、大小等,能够调整电感43L和电感60的耦合度。

[0169] 另外,如图10所示,电感60可形成在保护层290内部,而非形成在层叠基板100内部。电感60由局部被截断的管状的线形电极来构成。而且,以使构成电感43L的螺旋电极和



构成电感60的线形电极接近的方式进行配置。由此,与上述相同地,在电感43L和电感60之中,如图10的粗虚线箭头所示的那样,能够产生感应性耦合。

[0170] 另外,如图11所示,电感43L可形成在保护层290内部,而非形成在层叠基板100内部。电感43L由上述的螺旋电极来构成。而且,以使构成电感43L的螺旋电极和构成电感60的线形电极接近的方式进行配置。由此,与上述相同地,在电感43L和电感60之间,如图11的粗虚线箭头所示的那样,能够产生感应性耦合。

[0171] 另外,虽未图示,但也可将电感43L、60均形成在保护层290内,也可将电感43L形成在保护层290内,并将电感60形成于层叠基板100的顶面100S。

[0172] (第2构造)

[0173] 图12(A)是表示高频模块的主要构造的分解立体图。图12(B)是表示高频模块的主要构造的俯视示意图。另外,在图12中未示出的、高频模块101A的其他结构与图9所示的结构相同。

[0174] 层叠基板100具有电介质层101、102、103、104。电介质层101、102、103、104依次进行层叠。电介质层101上形成有局部被截断的管状的线形电极。电感60由该线形电极来构成。电介质层102、103、104上分别形成有局部被截断的管状的线形电极431、432、433。线形电极431、432、433利用层间连接电极连接在层叠方向上,以形成一根线形电极。由此,形成其中心轴沿着层叠方向的螺旋电极。电感43L由该螺旋电极来构成。

[0175] 如图12(B)所示,将构成电感43L的螺旋电极形成为俯视观察时与构成电感60的线形电极重合。利用上述结构,在由螺旋电极构成的电感43L和由线形电极构成的电感60之间,能够产生较强的感应性耦合。此时,通过改变构成电感43L的螺旋电极和构成电感60的线形电极之间的距离、以及该螺旋电极和线形电极的重合面积,能够调整电感43L和电感60之间的耦合度。由此,与上述第1结构相同地,能够调整高频模块101A的衰减特性,能够更精确地实现所希望的衰减特性。

[0176] 另外,如上所述,利用感应性耦合所得到的互感分量,能够增大电感43L及电感60的有效电感值。由此,能够使构成电感43L的螺旋电极和构成电感60的线形电极的线路长度更短。另外,如上所述,将该螺旋电极和线形电极配置成俯视观察时互相重合。因此,能够减小配置该螺旋电极和线形电极所需的区域。也就是说,能够有效地利用层叠基板100的布局区域。

[0177] (第3构造)

[0178] 图13(A)是表示高频模块A的主要构造的分解立体图。图13(B)是表示高频模块的主要构造的俯视示意图。另外,在图13中未示出的、高频模块101B的其他结构与图9所示的结构相同。

[0179] 层叠基板100具有电介质层101、102、103。电介质层101、102、103依次进行层叠。电介质层101上形成有构成电感60的、且其局部被截断的管状的线形电极。电介质层101、102、103上分别形成有局部被截断的管状的线形电极431、432、433。线形电极431、432、433利用层间连接电极连接在层叠方向上,以形成一根线形电极。由此,形成其中心轴沿着层叠方向的螺旋电极。电感43L由该螺旋电极来构成。

[0180] 如图13(B)所示,将构成电感60的线形电极形成为俯视观察时包围构成电感43L的螺旋电极。利用上述结构,在由螺旋电极构成的电感43L和由线形电极构成的电感60之间,

能够产生较强的感应性耦合。由此,与上述第1结构或第2结构相同地,能够调整高频模块101B的衰减特性,能够更精确地实现所希望的衰减特性。如上所示,将构成电感60的线形电极形成为俯视观察时包围构成电感43L的螺旋电极。因此,与第2结构相同地,能够更有效地利用层叠基板100的布局区域。

[0181] 如图14所示,可将构成电感60的线形电极配置为俯视观察时不包围构成电感43L的螺旋电极,而是以与该螺旋电极接近的方式进行配置。即使在此情况下,也能够由螺旋电极构成的电感43L和由线形电极构成的电感60之间产生感应性耦合。另外,能够更有效地利用层叠基板100的布局区域。

[0182] 在图12、图13、图14中,电介质层101可以是最上层,也可以是内层。也就是说,构成电感60的线形电极可以形成在层叠基板100的顶面,也可以形成在层叠基板100的内部。

[0183] (第4构造)

[0184] 图15是表示高频模块的主要构造的侧面示意图。在图15所示的高频模块101C中,不以图9所示的WLP来形成滤波器部21,而以所谓的裸芯片来实现滤波器部21。高频模块101的其他结构与图9所示的高频模块101相同,省略说明。

[0185] 构成滤波器部21的滤波基板200由平板形的压电基板来构成。在滤波基板200的第1主面上形成有滤波器电极、布线图案。滤波器电极例如由所谓的IDT电极来构成。利用形成为从第1主面侧突出的连接电极293来安装滤波基板200,以使得其第1主面侧与层叠基板100的顶面100S隔开规定间隔且相对。连接电极293的一端连接至形成于滤波基板200的第1主面的布线图案。连接电极293的另一端连接至形成于层叠基板100的顶面100S的布线图案。在配置有滤波基板200的层叠基板100的顶面100S上涂布用于对滤波器部200进行密封的树脂层283。然而,不在IDT电极上涂布树脂成283,而是将IDT电极的局部形成为中空结构。

[0186] 利用该结构,能够实现上述各个SAW谐振器。另外,通过设置多个连接电极293,能够实现上述滤波器部21的第1串联连接端子P21'、第2串联连接端子P22、第3端子P31、P32、第1并联连接端子P23和第2串联连接端子P24。

[0187] 即使在上述结构中,也能够由螺旋电极构成的电感43L和由线形电极构成的电感42L之间,如图15的粗虚线箭头所示的那样,产生感应性耦合。由此,与第1结构相同地,能够实现具有所希望的衰减特性的高频模块101C。

[0188] 另外,在高频模块101C中,将构成电感60的电极形成在层叠基板100的内部,也可以将构成电感60的线形电极形成在层叠基板100的顶面100S。

[0189] 另外,在上述实现的各个结构中,利用形成于层叠基板100或者保护层290的线形电极来实现电感60,也可以通过将安装用电路元器件安装于层叠基板100来实现电感60。

[0190] 在上述实现的各个结构中,示出了以电感作为匹配电路的示例,但是即使在匹配电路是电容的情况下,也能够以相同的结构来实现。例如也可以利用以在层叠基板或保护层内的不同层中相互相对的方式所形成的多个平板电极来实现电容。另外,也可以利用形成于层叠基板的顶面的电极图案来实现电容。

[0191] 另外,介于匹配电路和电感之间的SAW谐振器越多,则能够使匹配电路和电感的耦合对于衰减特性的影响越大。例如在为第1结构(参照图9)的情况下,若构成电感43L的螺旋电极和构成电感60的线形电极的位置关系相同,则越使介于该螺旋电极和该线形电极之间

的SAW谐振器较多的匹配电路和电感相耦合,则越能够增大对衰减特性造成的影响。另外,匹配电路41-44可以是多个电感、多个电容、或者组合电感和电容而成的复合电路。

[0192] 另外,上述滤波器部20是所谓的阶梯连接型滤波器,但该滤波器部也可以是纵向耦合谐振滤波器。即使在此情况下,通过对上述的第1匹配电路和第2匹配电路之间的感应性耦合或电容性耦合进行调整,也能够实现具有所希望的衰减特性的高频模块。

[0193] 标号说明

[0194] 11、12、13、14、101、101A、101B、101C: 高频模块

[0195] 20、21: 滤波器部

[0196] 22: 第2滤波器部

[0197] 201-208、211-214、221: SAW谐振器

[0198] 231、232: 纵向耦合型SAW谐振器

[0199] 41、42: (串联连接型的)匹配电路

[0200] 43、44: (并联连接型的)匹配电路

[0201] 41L、42L、43L、44L: 电感

[0202] 41C、42C、43C、44C: 电容

[0203] 401、402: 连接线

[0204] 50、51、60: 电感

[0205] P1: 第1外部连接端子

[0206] P2: 第2外部连接端子

[0207] P21、P21': 第1串联连接端子

[0208] P22: 第2串联连接端子

[0209] P31、P32: 第3端子

[0210] P23、P231、P232: 第1并联连接端子

[0211] P24: 第2并联连接端子

[0212] 100: 层叠基板

[0213] 101、102、103、104: 电介质层

[0214] 100S: 顶面

[0215] 100R: 底面

[0216] 200: 滤波基板

[0217] 283: 树脂层

[0218] 290: 保护层

[0219] 291: 侧面保护层

[0220] 292: 密闭空间

[0221] 293: 连接电极

[0222] 294: 安装用电极

[0223] 295、296: 接地电极

[0224] 431、432、433: 线形电极

[0225] 431V、432V、501V、502V、601V、602V: 通孔导体

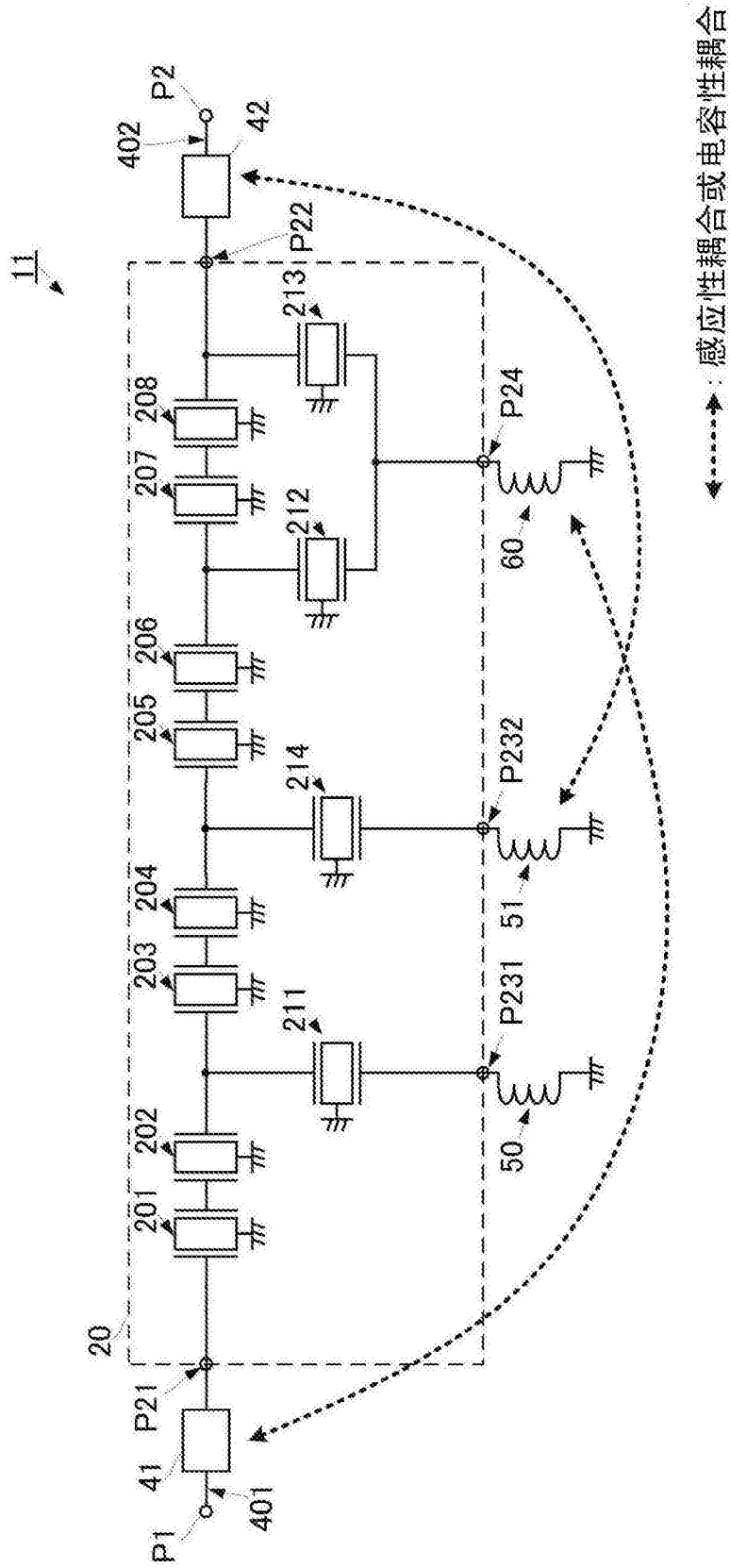
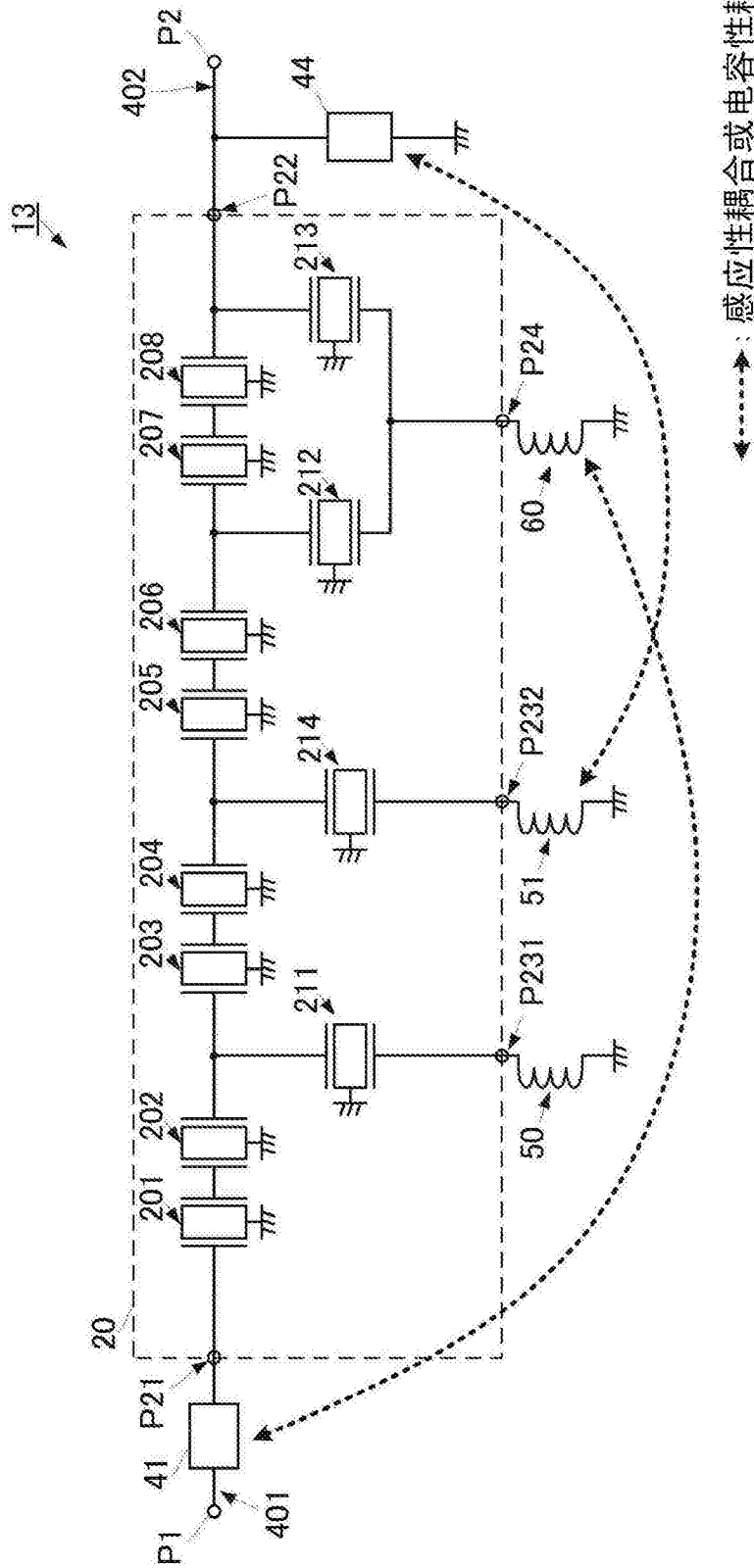


图1





虚线箭头：感性耦合

图3



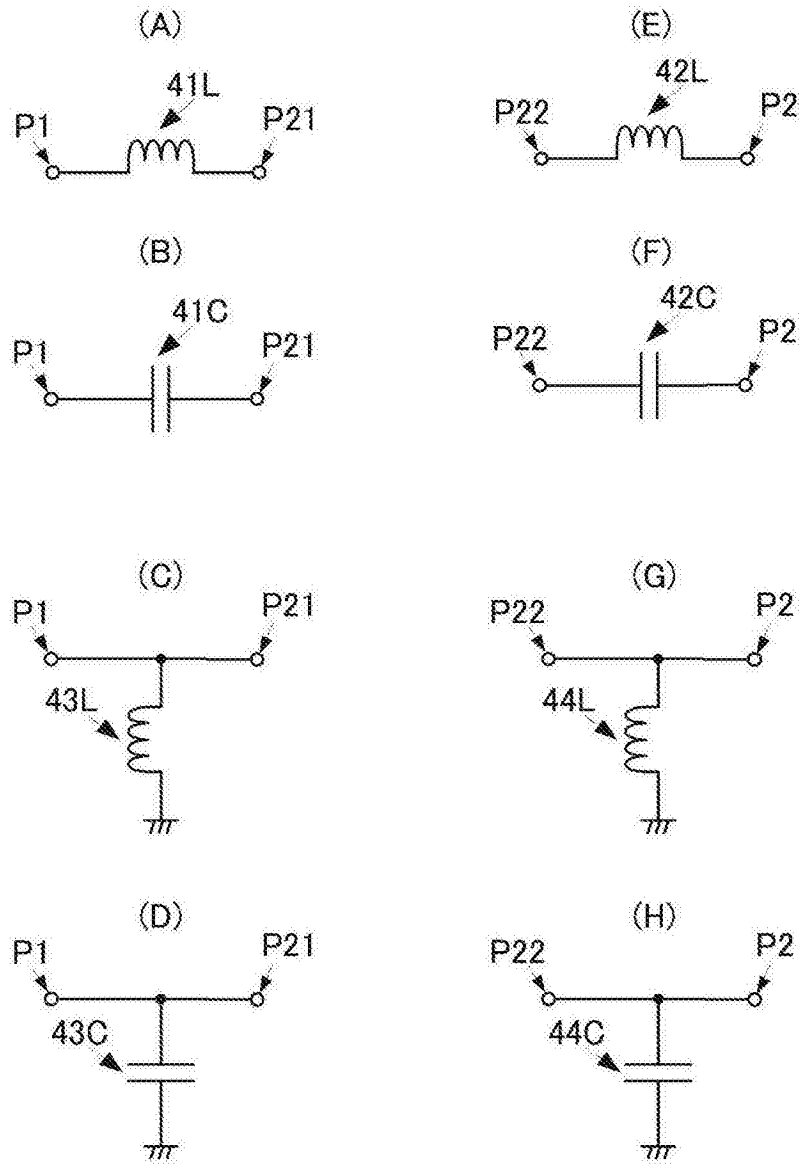


图5



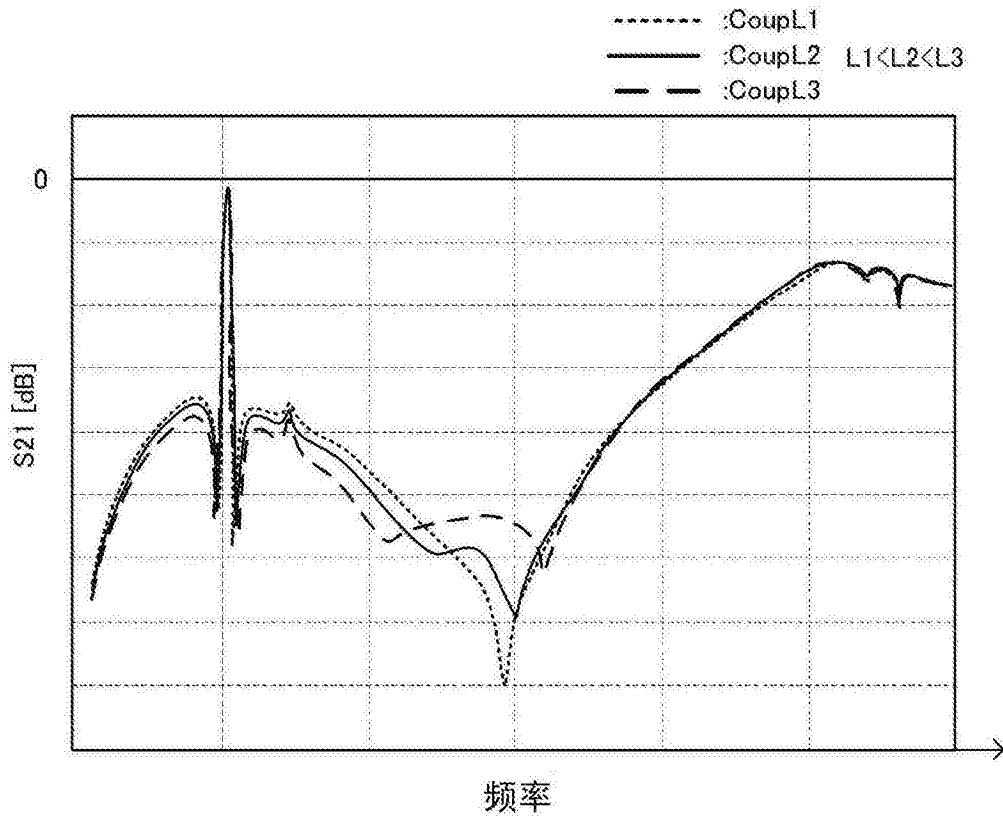


图6

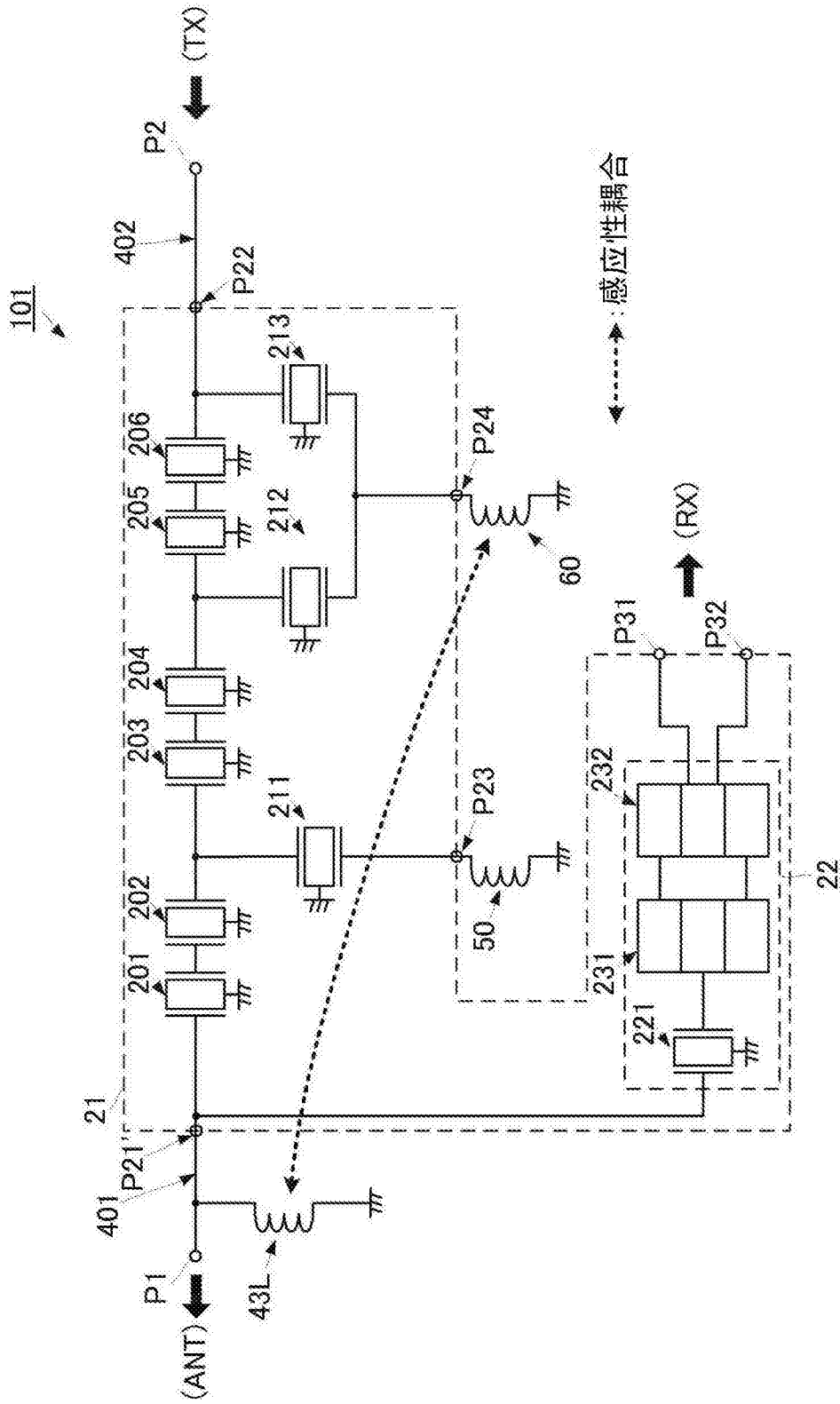


图7

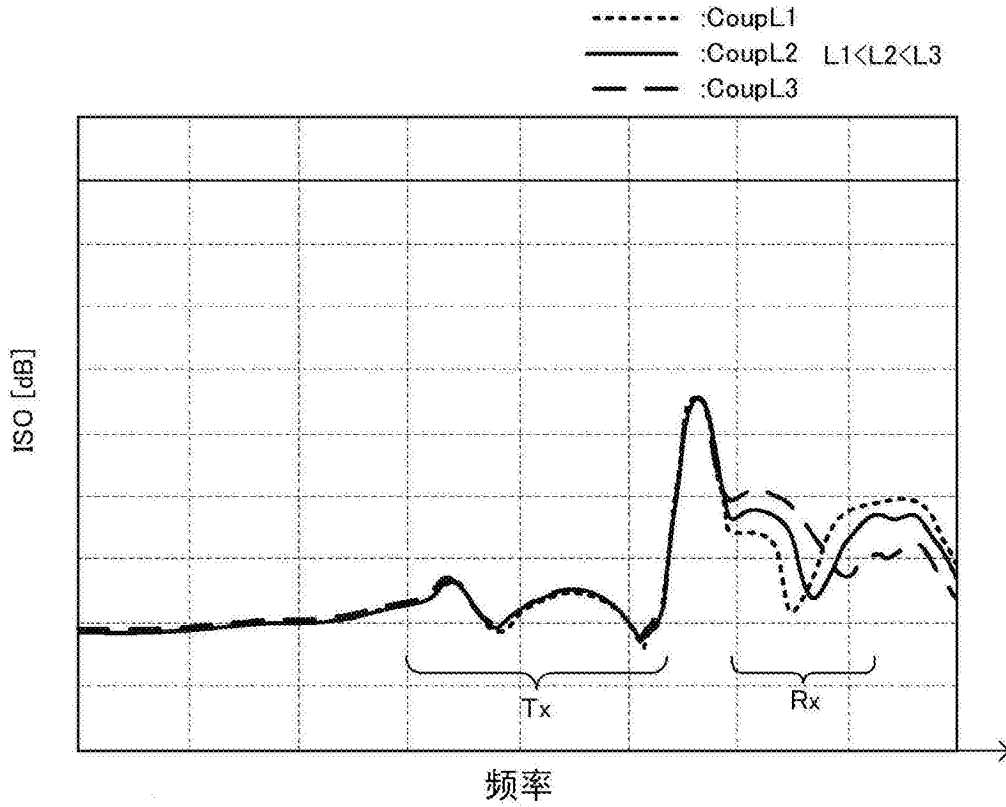


图8

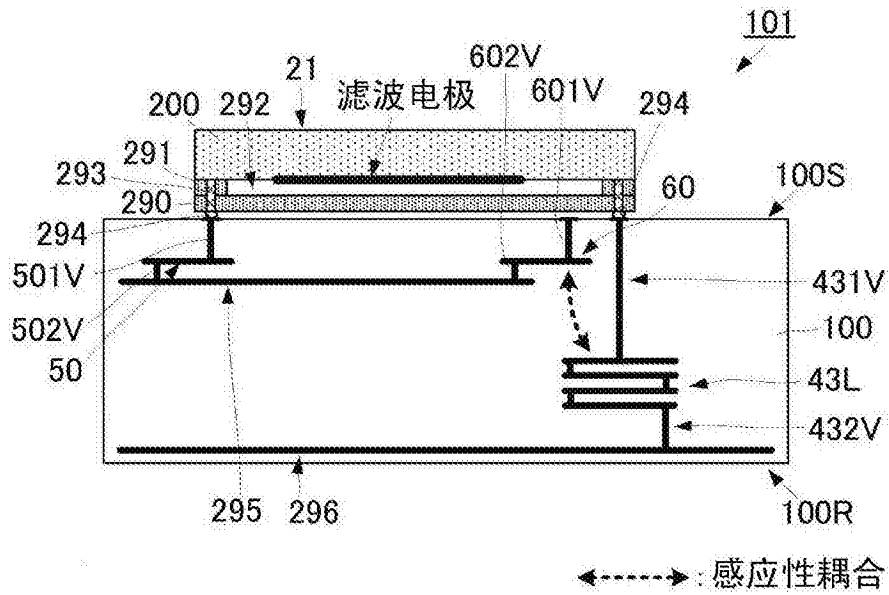


图9

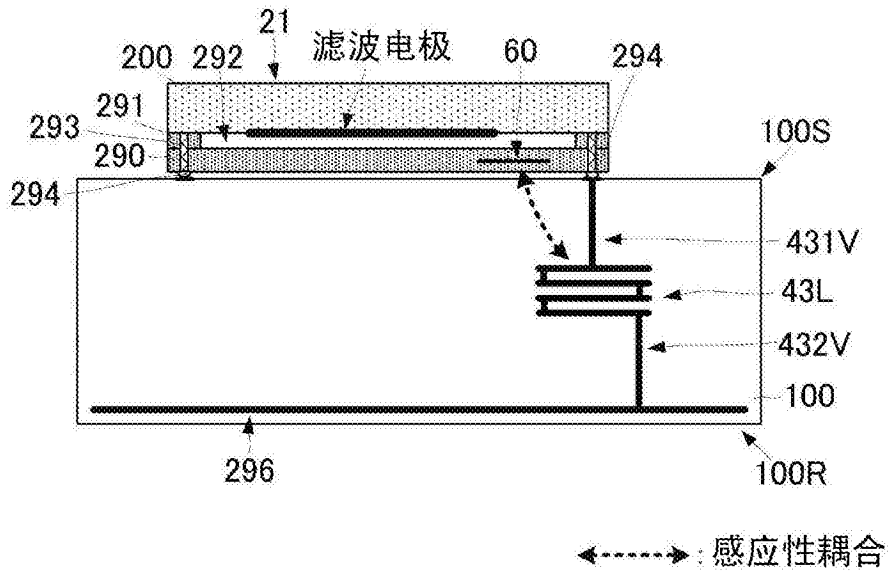


图10

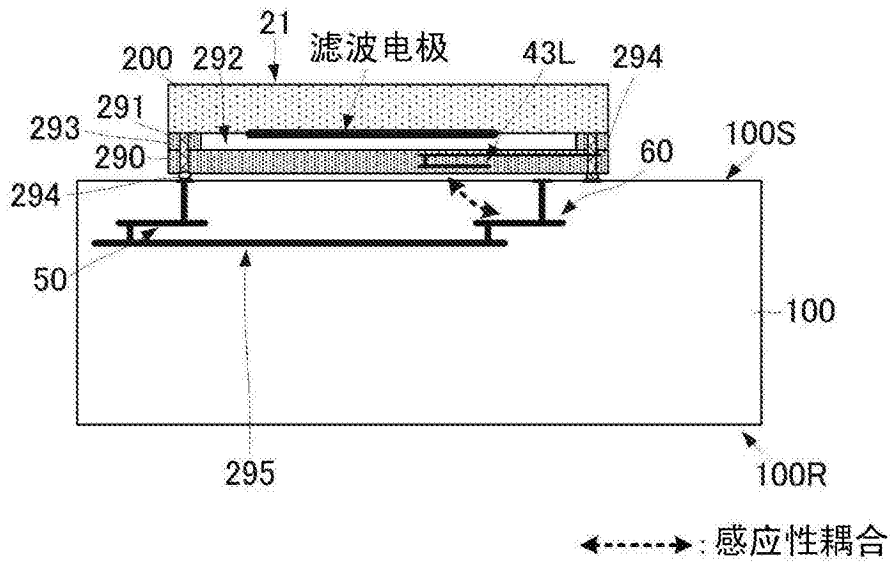


图11

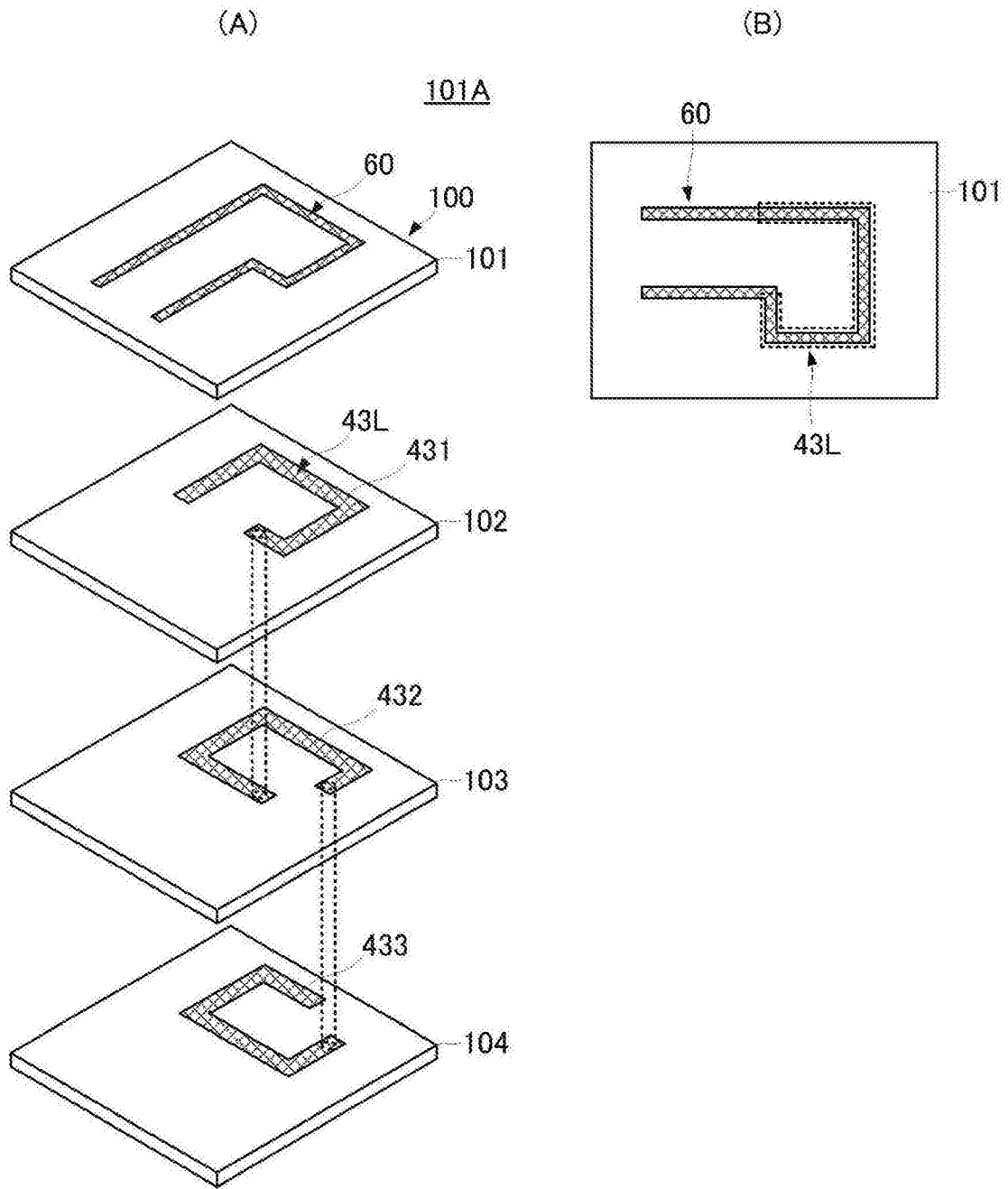


图12

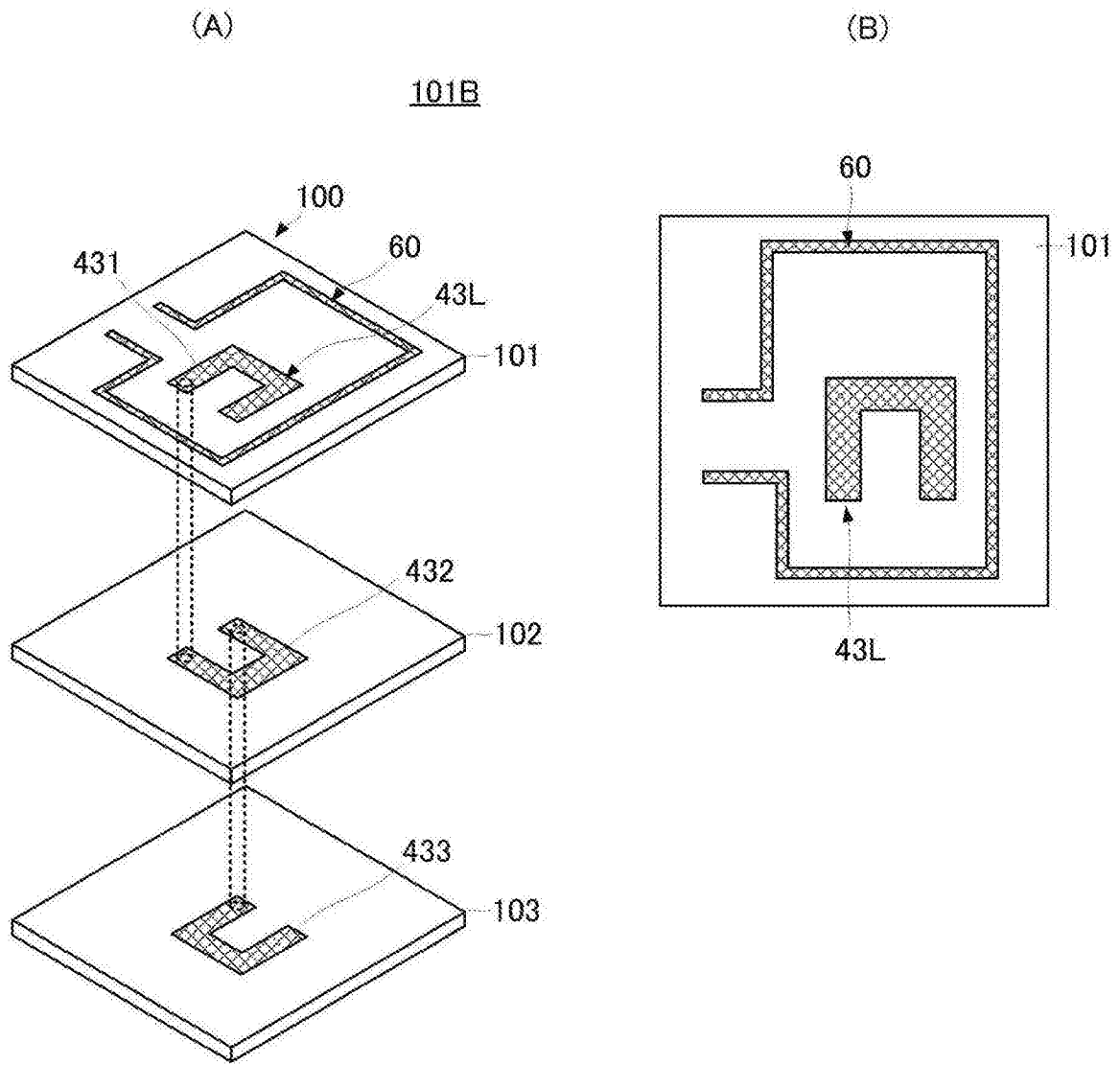


图13

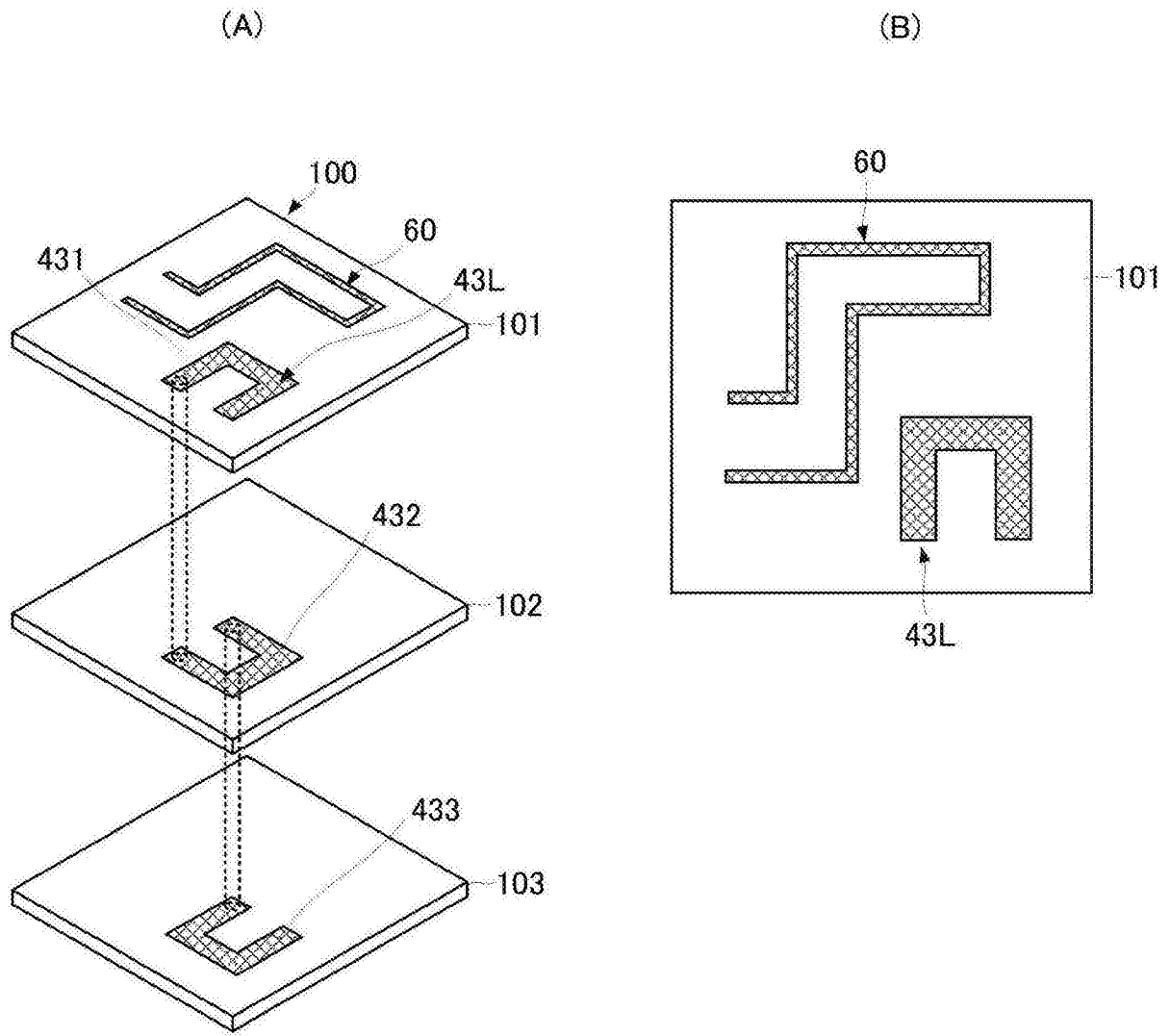


图14

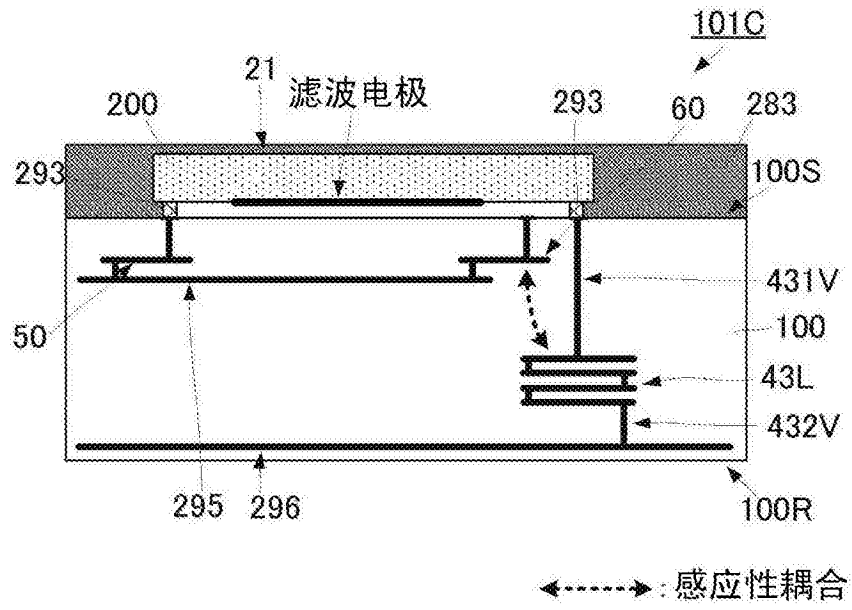


图15