

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2016 年 4 月 28 日 (28.04.2016)



(10) 国际公布号
WO 2016/061893 A1

- (51) 国际专利分类号:
G09G 3/00 (2006.01) G02F 1/133 (2006.01)
- (21) 国际申请号: PCT/CN2014/095343
- (22) 国际申请日: 2014 年 12 月 29 日 (29.12.2014)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201410579313.7 2014 年 10 月 24 日 (24.10.2014) CN
- (71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (72) 发明人: 阙祥灯 (QUE, Xiangdeng); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (74) 代理人: 北京聿宏知识产权代理有限公司 (YUHONG INTELLECTUAL PROPERTY LAW FIRM); 中国北京市西城区宣武门外大街 6 号庄胜

广场第一座西翼 713 室吴大建/刘华联, Beijing 100052 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

[见续页]

(54) Title: METHOD AND SYSTEM FOR CONTROLLING MIS STRUCTURE DESIGN IN TFT

(54) 发明名称: TFT 中 MIS 结构设计的控制方法及系统



图 1 / Fig. 1

S110 Obtaining, through calculation, a dielectric constant of a silicon nitride in a designed MIS structure

S120 Judging whether the dielectric constant of the silicon nitride reaches a set value in a TFT manufacturing process, and if a judgement result is no, then adjusting the parameters of the MIS structure, so as to make the dielectric constant of the silicon nitride in the adjusted MIS structure reach the set value in the TFT manufacturing process

(57) Abstract: A method and system for controlling an MIS structure design in a TFT. The method comprises: obtaining, through calculation, a dielectric constant of a silicon nitride in a designed MIS structure; and judging whether the dielectric constant of the silicon nitride reaches a set value in a TFT manufacturing process, and if a judgement result is no, then adjusting the parameters of the MIS structure, so as to make the dielectric constant of the silicon nitride in the adjusted MIS structure reach the set value in the TFT manufacturing process. The method and system can effectively control the MIS structure design, thereby improving the performance and stability of a TFT-LCD product.

(57) 摘要: 一种 TFT 中 MIS 结构设计的控制方法及系统, 该方法包括: 计算得到所设计的 MIS 结构中氮化硅的介电常数; 判断氮化硅的介电常数是否达到 TFT 制程中的设定值, 其中, 若判断结果为否, 则调整该 MIS 结构的参数, 使得调整后的 MIS 结构中氮化硅的介电常数达到 TFT 制程中的设定值。该方法及系统能够有效地对 MIS 结构设计进行控制, 提高 TFT-LCD 产品性能与稳定性。

WO 2016/061893 A1

根据细则 4.17 的声明:

— 发明人资格(细则 4.17(iv))

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

TFT 中 MIS 结构设计的控制方法及系统

相关申请的交叉引用

本申请要求享有 2014 年 10 月 24 日提交的名称为“TFT 中 MIS 结构设计的控制方法及系统”的中国专利申请 CN201410579313.7 的优先权,其全部内容通过引用并入本文中。

技术领域

本发明涉及液晶显示技术领域,尤其涉及一种 TFT 中 MIS 结构设计的控制方法及系统。

背景技术

近年来,随着薄型化的显示趋势,液晶显示器(Liquid Crystal Display,简称 LCD)已广泛使用在各种电子产品的应用中,例如手机、笔记本计算机以及彩色电视机等。

TFT-LCD 的制作工艺按照加工的先后顺序分为阵列工艺、成盒工艺和模块工艺。其中,阵列工艺类似于半导体工艺,其是在玻璃基板上有规则地做成 TFT 器件、像素等图案的过程。

与半导体工艺不同的是,在制作 TFT 的工艺中,金属-绝缘体-半导体(Metal-Insulator-Semiconductor,简称 MIS)结构基本采用等离子体增强化学气相沉积法(Plasma Enhanced Chemical Vapor Deposition,简称 PECVD)生长的氮化硅作为栅极以开启绝缘层,而不是在 Si 基板上直接氧化生长的性质优良 SiO₂。因此氮化硅的性质对 TFT 特性影响十分关键。

然而,在本领域中还未有一种有效的方法来对 TFT 中的 MIS 结构的设计进行控制,进而确定 TFT 中的 MIS 结构,因此,亟需一种方法来解决上述问题。

发明内容

本发明所要解决的技术问题之一是需要提供一种 TFT 中 MIS 结构设计的控制方法,该控制方法能够在对 MIS 结构进行设计时有效地获得所需要的 MIS 结构。另外,还提供

了一种 TFT 中 MIS 结构设计的控制系统。

1) 本发明提供了一种 TFT 中 MIS 结构设计的控制方法, 包括: 计算得到所设计的 MIS 结构中氮化硅的介电常数; 判断所述氮化硅的介电常数是否达到 TFT 制程中的设定值, 其中, 若判断结果为否, 则调整该 MIS 结构的参数, 使得调整后的 MIS 结构中氮化硅的介电常数达到所述 TFT 制程中的设定值。

2) 在本发明的第 1) 项的一个优选实施方式中, 在计算得到所设计的 MIS 结构中氮化硅的介电常数的步骤中, 进一步包括: 通过高频电容电压测试得到关于该 MIS 结构的电容电压特性曲线; 检测出该 MIS 结构中氮化硅的膜厚数值; 基于该 MIS 结构的电容电压特性曲线中的最大电容值和该 MIS 结构中氮化硅的膜厚数值, 计算得到该 MIS 结构中氮化硅的介电常数。

3) 在本发明的第 1) 项或第 2) 项中的一个优选实施方式中, 利用如下表达式来得到该 MIS 结构中氮化硅的介电常数 ε_i :

$$\varepsilon_i = \frac{C_{\max} \times di}{A \times \varepsilon_0}$$

式中, $C_{\max}$ 表示 MIS 结构的最大电容值, di 表示 MIS 结构中氮化硅的膜厚数值, A 表示电极面积, ε_0 表示真空介电常数。

4) 在本发明的第 1) 项-第 3) 项中任一项的一个优选实施方式中, 在通过高频电容电压测试得到关于该 MIS 结构的电容电压特性曲线的步骤中, 进一步: 给所述 MIS 结构施加高频电压讯号, 并将高频电压讯号按照设定电压间隔从第一电压调整到第二电压, 得到各个间隔的电容-电压值, 进而将各个间隔的电容-电压值描绘成所述 MIS 结构的电容电压特性曲线。

5) 根据本发明的另一方面, 还提供了一种 TFT 中 MIS 结构设计的控制系统, 包括: 计算装置, 其构成以计算得到所设计的 MIS 结构中氮化硅的介电常数; 判断装置, 其构成以判断所述氮化硅的介电常数是否达到 TFT 制程中的设定值, 其中, 若判断结果为否, 则调整该 MIS 结构的参数, 使得调整后的 MIS 结构中氮化硅的介电常数达到所述 TFT 制程中的设定值。

6) 在本发明的第 5) 项的一个优选实施方式中, 所述计算装置进一步包括: 高频电容-电压特性测试装置, 其构成以通过高频电容电压测试得到关于该 MIS 结构的电容电压特性曲线; 膜厚测量仪, 其构成以检测出该 MIS 结构中氮化硅的膜厚数值; 计算器, 其构成以基于该 MIS 结构的电容电压特性曲线中的最大电容值和该 MIS 结构中氮化硅的膜

厚数值，计算得到该 MIS 结构中氮化硅的介电常数。

7) 在本发明的第 5) 项或第 6) 项中的一个优选实施方式中，所述计算器利用如下表达式来得到所述 MIS 结构中氮化硅的介电常数 ε_i ：

$$\varepsilon_i = \frac{C_{\max} \times di}{A \times \varepsilon_0}$$

式中， $C_{\max}$ 表示 MIS 结构的最大电容值， di 表示 MIS 结构中氮化硅的膜厚数值， A 表示电极面积， ε_0 表示真空介电常数。

8) 在本发明的第 5) 项-第 7) 项中任一项的一个优选实施方式中，高频电容-电压特性测试装置包括：高频电容-电压特性测试仪，其构成以给所述 MIS 结构施加高频电压讯号，并将高频电压讯号按照设定电压间隔从第一电压调整到第二电压，得到各个间隔的电容-电压值；X-Y 函数记录仪，其耦接于高频电容-电压特性测试仪，并且其构成以将所述高频电容-电压特性测试仪输出的各个间隔的电容-电压值描绘成所述 MIS 结构的电容电压特性曲线。

与现有技术相比，本发明的一个或多个实施例可以具有如下优点：

本发明通过对初步设计的 MIS 结构中介质层的特性进行测试，进而得到氮化硅的介电常数，然后，通过判断氮化硅的介电常数是否达到 TFT 制程中的规定，进而判断当前所设计的 MIS 结构是否符合所需的结构。在不符合时，通过对 MIS 结构的参数进行调整以得到所需要的 MIS 结构。因此，本发明能够有效地对 MIS 结构设计进行控制，提高 TFT-LCD 产品性能与稳定性。

本发明的其它特征和优点将在随后的说明书中阐述，并且，部分地从说明书中变得显而易见，或者通过实施本发明而了解。本发明的目的和其他优点可通过在说明书、权利要求书以及附图中所特别指出的结构来实现和获得。

附图说明

附图用来提供对本发明的进一步理解，并且构成说明书的一部分，与本发明的实施例共同用于解释本发明，并不构成对本发明的限制。在附图中：

图 1 是根据本发明一实施例的 TFT 中 MIS 结构设计的控制方法的流程示意图；

图 2 是根据本发明一实施例的测量 MIS 结构中氮化硅的介电常数的方法的流程示意图；

图 3 是 MIS 结构示意图；

图 4 是 MIS 的等效电路图；

图 5 是一初步设计的 MIS 电容的设计示例图；

图 6 是图 5 所示的 MIS 电容的截面示意图；

图 7 是根据本发明一实施例的 TFT 中 MIS 结构设计的控制系统的结构示意图；

图 8 是高频电容-电压特性测试装置 710 的结构示意图；

图 9 是利用高频电容-电压特性测试装置 710 测试得到的 CV 曲线图。

具体实施方式

为使本发明的目的、技术方案和优点更加清楚，以下结合附图对本发明作进一步地详细说明。

在 TFT 制作工艺中，栅极介质层直接影响到 TFT 产品的信赖性，在该制作工艺中，一般期待能够得到高介电常数的氮化硅，同时希望氮化硅所受的离子沾污最小，以及氮化硅与半导体层的界面缺陷陷阱较少的效果。因为这样才可能得到性质优良、信赖性优异的 TFT 产品。本发明的实施例主要通过测试所设计的 MIS 结构中氮化硅介质层的介电常数，致使制程可以通过此介电常数进行优化设计，得到所需要的氮化硅介电常数大的 MIS 结构。

（第一实施例）

图 1 是根据本发明一实施例的 TFT 中 MIS 结构设计的控制方法的流程示意图。下面参考图 1 来详细说明该方法的各个步骤。

步骤 S110，计算得到所设计的 MIS 结构中氮化硅的介电常数。

以下即列举一例来说明如何计算 MIS 结构中氮化硅的介电常数。图 2 是根据本发明第一实施例中步骤 S110 中各子步骤流程示意图。

请参考图 2，首先，在步骤 S1101 中，通过高频电容电压测试得到关于待测 MIS 结构的稳态电容电压特性曲线（可简称 CV 曲线）。具体地，给 MIS 结构施加高频电压讯号，并将高频电压讯号按照设定电压间隔从第一电压调整到第二电压，得到各个间隔的电容-电压值，进而将各个间隔的电容-电压值描绘成 MIS 结构的稳态电容电压特性曲线。

接着，如步骤 S1102 所示，检测出待测 MIS 结构氮化硅的膜厚数值。最后，在步骤 S1103 中，基于待测 MIS 结构的稳态电容电压特性曲线的最大电容值和待测 MIS 结构氮化硅的膜厚数值计算得到待测 MIS 结构氮化硅的介电常数。

在步骤 S1103 中，利用如下表达式来得到该 MIS 结构中氮化硅的介电常数 ϵ_f ：

$$\varepsilon_i = \frac{C_{\max} \times d_i}{A \times \varepsilon_0}$$

式中, $C_{\max}$ 表示 MIS 结构的最大电容值, d_i 表示 MIS 结构中氮化硅的膜厚数值, A 表示电极面积, ε_0 表示真空介电常数。

步骤 S120, 判断氮化硅的介电常数是否达到 TFT 制程中的设定值, 其中, 若判断结果否, 则调整该 MIS 结构的参数, 使得调整后的 MIS 结构中氮化硅的介电常数达到 TFT 制程中的设定值。

本申请的申请人通过大量研究了解到以下内容。

MIS 结构类似于金属和介质形成的平板电容器, 如图 3 所示。但是, 由于半导体中的电荷密度比金属中的小得多, 所以充电电荷在半导体 (图中所示非晶硅 50) 表面形成的空间电荷区有一定的厚度 (一般为微米量级), 而不像金属中那样, 只集中在薄层 (约为 0.1nm) 内。图 4 是 MIS 的等效电路图, 半导体表面的空间电荷区的厚度随偏压 V_G 而改变, 所以 MIS 电容是微分电容, 具体如下式 (1) 所示:

$$C = A \frac{dQ_G}{dV_G} \quad (1)$$

式中, Q_G 是金属电极上的电荷面密度, A 是电极面积。

考虑到理想 MIS 结构需要满足以下条件: (1) 金属与半导体之间的功函数差为零 (即图中 n+ 层 40 实现了理想的欧姆接触); (2) 栅极氮化硅绝缘层 (以下可称为 SiN_x 绝缘层或 SiN_x) 60 内没有电荷; (3) SiN_x 绝缘层 60 与半导体界面处不存在界面态。偏压 V_G 的一部分作用在 SiN_x 上, 记作 V_t , 另一部分作用在半导体表面空间电荷区上, 记作 V_s , 即 V_G 满足下式:

$$V_G = V_t + V_s \quad (2)$$

其中, V_s 又称为表面势。

考虑到半导体表面的空间电荷区电荷和金属电极上的电荷数量相等、符号相反, 则存在下式 (3):

$$|Q_{sc}| = |Q_G| \quad (3)$$

式中, Q_{sc} 是半导体表面的空间电荷区电荷面密度。

因此将式 (2)、(3) 代入式 (1) 得到:

$$C = A \frac{dQ_G}{dV_G} = A \frac{dQ_G}{dV_i + dV_s} = \frac{1}{\frac{1}{C_i} + \frac{1}{C_s}} = \frac{C_i C_s}{C_i + C_s} \quad (4)$$

从上式(4)可以看出 MIS 电容由 C_i 和 C_s 串联构成, 其等效电路如图 4 所示。其中 C_i 是以 SiN_x 为介质的氮化硅介质层的电容, 它的数值不随 V_G 而改变; C_s 是半导体(非晶硅 50)表面空间区的电容, 其数值随 V_G 改变, 因此:

$$C_i = A \left| \frac{dQ_G}{dV_i} \right| = A \frac{\varepsilon_0 \varepsilon_i}{d_i} \quad (5)$$

$$C_s = A \left| \frac{dQ_{sc}}{dV_s} \right| \quad (6)$$

式中, ε_i 表示 SiN_x 的相对介电常数, d_i 表示 SiN_x 的介质层厚度, ε_0 表示真空介电常数。由式(4)、(5)可得 MIS 结构的最大电容如下式表示:

$$C_{\max} \approx C_i = A \frac{\varepsilon_0 \varepsilon_i}{d_i} \quad (6),$$

因此, 可知 MIS 结构氮化硅的介电常数计算式为 $\varepsilon_i = \frac{C_{\max} \times d_i}{A \times \varepsilon_0}$ 。

为了进一步说明本发明方法, 下面列举一示例来进行进一步说明。

示例

假设, MIS 电容设计结构如图 5 所示, 其截面如图 6 所示。

图 5 为目前某产品所设计的结构俯视图, 其设计为直径 500um 的圆形, 容易理解, 该直径大小仅为一示例, 不限定本发明, 本领域技术人员可以根据所需进行设计。其圆形截面结构如图 6, 以玻璃基板 70 为基准从下至上依次为: 第一层金属(栅极金属层) 10、栅极氮化硅绝缘层 60、半导体非晶硅层 50、n+层 40、第二层金属(源极金属层) 20 以及氮化硅钝化保护层 30。

其中第一层金属(栅极金属层) 10、半导体非晶硅层 50、n+层 40、第二层金属(源极金属层) 20 形成了图 5 所示的圆形图案。而且第一层金属 10 与第二层金属 20 各自引出了尺寸为 200um * 300 um 的长方形焊盘(Pad), 用以在测试过程中接触测试针。以上各层厚度是由 TFT 制程工艺决定的, 并随着 TFT 制作而产生。当然, 以上尺寸为实例, 不排除其他尺寸的设计。

通过给以上两层金属接触的焊盘(pad)施加以 1MHz 的高频电压讯号, 并将电压讯号调整范围从 -20V 增大到 20V, 在常温下每隔 50mV 或 100mV 记录一组电容电压数值,

然后得到对应的 CV 曲线，最后，根据 CV 曲线得到 MIS 结构电容 C 的最大值，根据表达式 (6) 可知，该最大值约等于为 MIS 结构氮化硅的电容。

同时，通过制程上膜厚测量仪或者扫描电镜（简称 SEM）测量出氮化硅的膜厚数值，根据膜厚数值、电极面积、真空介电常数和电容关系，计算待测 MIS 结构氮化硅的介电常数。介电常数越高则表明氮化硅绝缘性能越出色。

最后，判断得到的 MIS 结构氮化硅的介电常数是否达到制程所规定的设定值，若未达到，则说明当前设计的 MIS 结构还不符合所需要的设计。需要对其参数进行调整。

另外，还可以对设计好的 MIS 进行测试得到其性能的好坏。具体地，在不同环境（如 MIS 电压偏置、环境温湿度）下，将 MIS 结构恢复后的 C-V 曲线与未受偏置的 C-V 曲线比较，其曲线之电压偏移（shift）越小，则证明氮化硅性能越佳，TFT 信赖性越强。

本发明通过对初步设计的 MIS 结构中介质层的特性进行测试，进而得到氮化硅的介电常数，然后，通过判断氮化硅的介电常数是否达到 TFT 制程中的规定，进而判断当前所设计的 MIS 结构是否符合所需的结构。在不符合时，通过对 MIS 结构的参数进行调整以得到所需要的 MIS 结构。因此，本发明能够有效地对 MIS 结构设计进行控制，提高 TFT-LCD 产品性能与稳定性。

（第二实施例）

图 7 是根据本发明一实施例的 TFT 中 MIS 结构设计的控制系统的结构示意图。下面参考图 7 来详细说明本发明的各个组成结构和功能。

如图 7 所示，该控制系统包括：计算装置 700 和与之耦接的判断装置 800。

计算装置 700，其构成以计算得到所设计的 MIS 结构中氮化硅的介电常数。

判断装置 800，其构成以判断氮化硅的介电常数是否达到 TFT 制程中的设定值，其中，若判断结果为否，则调整该 MIS 结构的参数，使得调整后的 MIS 结构中氮化硅的介电常数达到所述 TFT 制程中的设定值。

在计算装置 700 进一步包括：

高频电容-电压特性测试装置（简称高频 CV 测试装置）710，其构成以通过高频电容电压测试得到关于该 MIS 结构的稳态电容电压特性曲线。

图 8 是高频电容-电压特性测试装置 710 的结构示意图。如图 8 所示，该高频电容-电压特性测试装置 710 包括高频电容-电压特性测试仪（图中所示高频 C-V 测试仪）711，其构成以给设置在样品台 713 上的 MIS 结构（图中所示“样品”）施加高频电压讯号，并

将高频电压讯号按照设定电压间隔从第一电压调整到第二电压，得到各个间隔的电容-电压值。

X-Y 函数记录仪 712，其耦接于高频电容-电压特性测试仪 711，并且其构成以将高频电容-电压特性测试 711 仪输出的各个间隔的电容-电压值描绘成 MIS 结构的稳态电容电压特性曲线。

另外，高频电容-电压特性测试装置 710 还包括加热装置 714、控温装置 715 和水冷装置 716，通过对这些装置进行设置能够检测设计好的 MIS 结构的性能。具体地，在不同环境（如 MIS 电压偏置、环境温湿度）下，将 MIS 结构恢复后的 C-V 曲线与未受偏置的 C-V 曲线（稳态电容电压特性曲线）比较，其曲线的电压偏移（shift）越小，则证明氮化硅性能越佳，TFT 信赖性越强。

膜厚测量仪 720，其构成以检测出该 MIS 结构中氮化硅的膜厚数值。

计算器 730，其构成以基于该 MIS 结构的稳态电容-电压特性曲线中的最大电容值和该 MIS 结构中氮化硅的膜厚数值，计算得到该 MIS 结构中氮化硅的介电常数。

具体地，计算器 730 利用如下表达式来得到 MIS 结构中氮化硅的介电常数 ϵ_i ：

$$\epsilon_i = \frac{C_{\max} \times di}{A \times \epsilon_0}$$

式中， $C_{\max}$ 表示 MIS 结构的最大电容值， di 表示 MIS 结构中氮化硅的膜厚数值， A 表示电极面积， ϵ_0 表示真空介电常数。

利用上述装置进行测试的测试步骤包括：

首先，打开上述各仪器的电源，预热 10 分钟。然后，确定 X-Y 函数记录仪 712 的零点和量程。并且，根据被测量样品的最大电容数值（用已知的电极面积和氧化层厚度进行估算）选择高频 C-V 特性测试仪 711 相应的电容量程，并对所选择的电容量程进行校正。高频 C-V 特性测试仪 711 根据样品的少子寿命来输出电容-电压值，X-Y 函数记录仪 712 根据输出的值确定偏压 C-V 曲线，但是此时的偏压 C-V 曲线不是我们所需要的。随后，使用 1MHz 的高频频率电压讯号，初步选用每秒 100mV 的速率测试，如果仍得到深耗尽的曲线，则应将速率再放慢，直至得到稳态 C-V 曲线。

计算器 730 根据稳态 C-V 曲线得到室温下最大电容 $C_{\max}$ 的数值。

膜厚测量仪 720 或扫描电镜测量得到氮化硅膜厚数值。最后计算器 730 基于最大电容值和氮化硅膜厚数值计算得到氮化硅介电常数。

利用上述仪器对某产品的设计进行测试，其量测的 C-V 曲线图如图 9 所示，

$$C_{\max}=3.212\text{E-}11\text{F} \quad , \quad A = \pi r^2 = 3.14 \times (258 \times 10^{-6})^2 = 2.09 \times 10^{-7} (m^2) \quad ,$$

$$\varepsilon_0 = 8.85 \times 10^{-12} F / m$$

经过 SEM 和 Nano 技术量测氮化硅膜厚: $di = 3562 \text{ \AA} = 3.562 \times 10^{-7} m$

因此:

$$\varepsilon_i = \frac{C_{\max} \times di}{A \times \varepsilon_0} = \frac{3.212 \times 10^{-11} \times 3.562 \times 10^{-7}}{2.09 \times 10^{-7} \times 8.85 \times 10^{-12}} = 6.18$$

此时栅极氮化硅的介电常数为 6.18, 设计规则里规定范围为 5.8~6.3, 该介电常数符合设定范围且较高, 因此该产品可作为最终产品进行批量生产。

本发明通过对初步设计的 MIS 结构中介质层的特性进行测试, 进而得到氮化硅的介电常数, 然后, 通过判断氮化硅的介电常数是否达到 TFT 制程中的规定, 进而判断当前所设计的 MIS 结构是否符合所需的结构。在不符合时, 通过对 MIS 结构的参数进行调整以得到所需要的 MIS 结构。因此, 本发明能够有效地对 MIS 结构设计进行控制, 提高 TFT-LCD 产品性能与稳定性。

以上所述, 仅为本发明较佳的具体实施方式, 但本发明的保护范围并不局限于此, 任何熟悉该技术的人员在本发明所揭露的技术范围内, 可轻易想到的变化或替换, 都应涵盖在本发明的保护范围之内。因此, 本发明的保护范围应该以权利要求的保护范围为准。

权利要求书

1、一种 TFT 中 MIS 结构设计的方法，包括：

计算得到所设计的 MIS 结构中氮化硅的介电常数；

判断所述氮化硅的介电常数是否达到 TFT 制程中的设定值，其中，

若判断结果为否，则调整该 MIS 结构的参数，使得调整后的 MIS 结构中氮化硅的介电常数达到所述 TFT 制程中的设定值。

2、根据权利要求 1 所述的控制方法，其中，在计算得到所设计的 MIS 结构中氮化硅的介电常数的步骤中，进一步包括：

通过高频电容电压测试得到关于该 MIS 结构的电容电压特性曲线；

检测出该 MIS 结构中氮化硅的膜厚数值；

基于该 MIS 结构的电容电压特性曲线中的最大电容值和该 MIS 结构中氮化硅的膜厚数值，计算得到该 MIS 结构中氮化硅的介电常数。

3、根据权利要求 2 所述的控制方法，其中，

利用如下表达式来得到该 MIS 结构中氮化硅的介电常数 ε_i ：

$$\varepsilon_i = \frac{C_{\max} \times di}{A \times \varepsilon_0}$$

式中， $C_{\max}$ 表示 MIS 结构的最大电容值， di 表示 MIS 结构中氮化硅的膜厚数值， A 表示电极面积， ε_0 表示真空介电常数。

4、根据权利要求 2 所述的控制方法，其中，在通过高频电容电压测试得到关于该 MIS 结构的电容电压特性曲线的步骤中，进一步：

给所述 MIS 结构施加高频电压讯号，并将高频电压讯号按照设定电压间隔从第一电压调整到第二电压，得到各个间隔的电容-电压值，进而将各个间隔的电容-电压值描绘成所述 MIS 结构的电容电压特性曲线。

5、根据权利要求 3 所述的控制方法，其中，在通过高频电容电压测试得到关于该 MIS 结构的电容电压特性曲线的步骤中，进一步：

给所述 MIS 结构施加高频电压讯号，并将高频电压讯号按照设定电压间隔从第一电压调整到第二电压，得到各个间隔的电容-电压值，进而将各个间隔的电容-电压值描绘成

所述 MIS 结构的电容电压特性曲线。

6、一种 TFT 中 MIS 结构设计的控制系统，包括：

计算装置，其构成以计算得到所设计的 MIS 结构中氮化硅的介电常数；

判断装置，其构成以判断所述氮化硅的介电常数是否达到 TFT 制程中的设定值，其中，

若判断结果为否，则调整该 MIS 结构的参数，使得调整后的 MIS 结构中氮化硅的介电常数达到所述 TFT 制程中的设定值。

7、根据权利要求 6 所述的控制系统，其中，所述计算装置进一步包括：

高频电容-电压特性测试装置，其构成以通过高频电容电压测试得到关于该 MIS 结构的电容电压特性曲线；

膜厚测量仪，其构成以检测出该 MIS 结构中氮化硅的膜厚数值；

计算器，其构成以基于该 MIS 结构的电容电压特性曲线中的最大电容值和该 MIS 结构中氮化硅的膜厚数值，计算得到该 MIS 结构中氮化硅的介电常数。

8、根据权利要求 7 所述的控制系统，其中，

所述计算器利用如下表达式来得到所述 MIS 结构中氮化硅的介电常数 ε_i ：

$$\varepsilon_i = \frac{C_{\max} \times di}{A \times \varepsilon_0}$$

式中， $C_{\max}$ 表示 MIS 结构的最大电容值， di 表示 MIS 结构中氮化硅的膜厚数值， A 表示电极面积， ε_0 表示真空介电常数。

9、根据权利要求 7 所述的介电常数测量方法，其中，高频电容-电压特性测试装置包括：

高频电容-电压特性测试仪，其构成以给所述 MIS 结构施加高频电压讯号，并将高频电压讯号按照设定电压间隔从第一电压调整到第二电压，得到各个间隔的电容-电压值；

X-Y 函数记录仪，其耦接于高频电容-电压特性测试仪，并且其构成以将所述高频电容-电压特性测试仪输出的各个间隔的电容-电压值描绘成所述 MIS 结构的电容电压特性曲线。

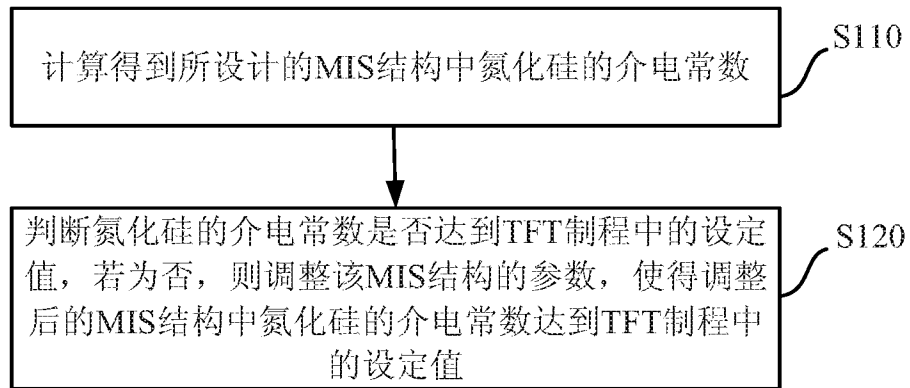


图 1

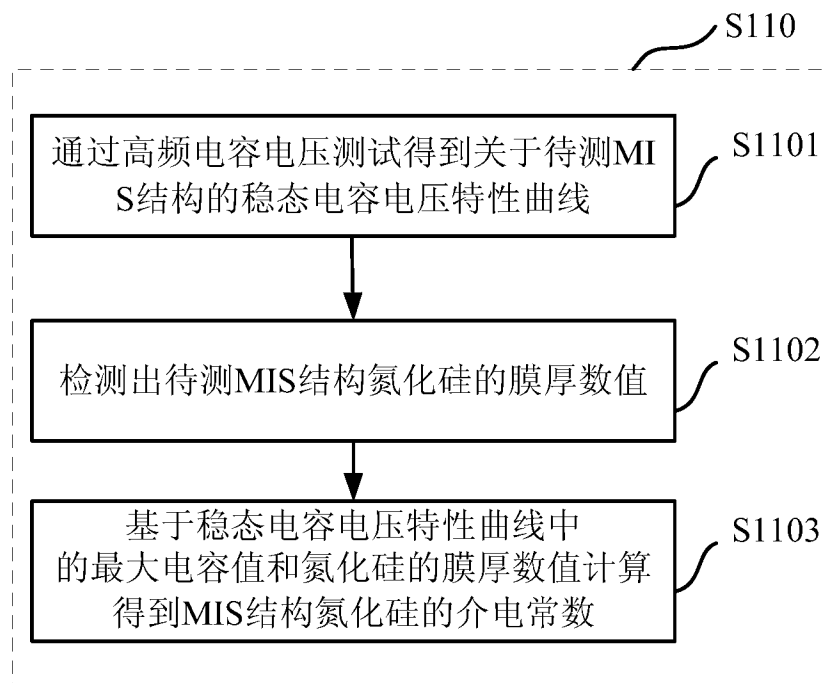


图 2

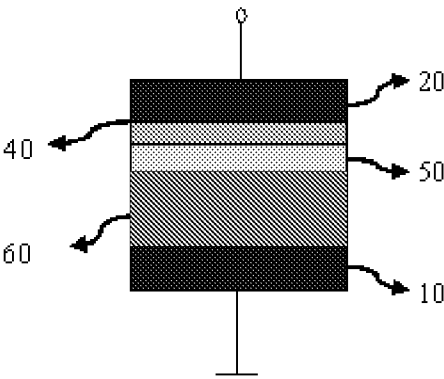


图 3

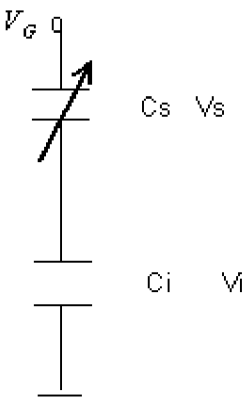


图 4

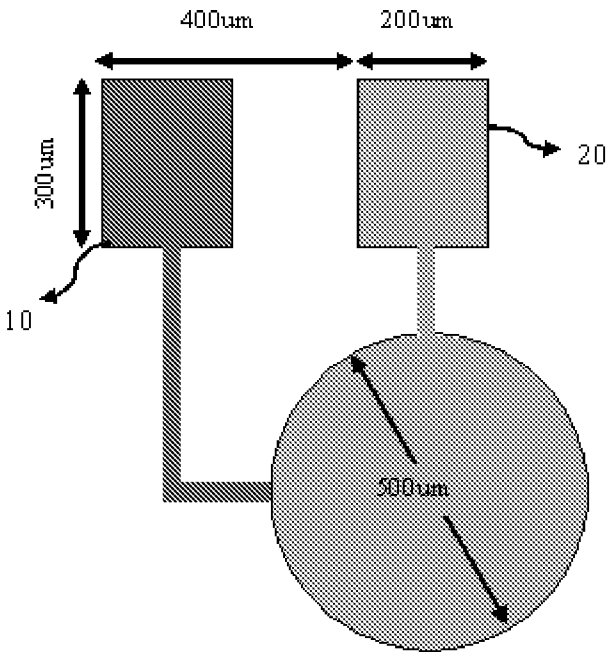


图 5

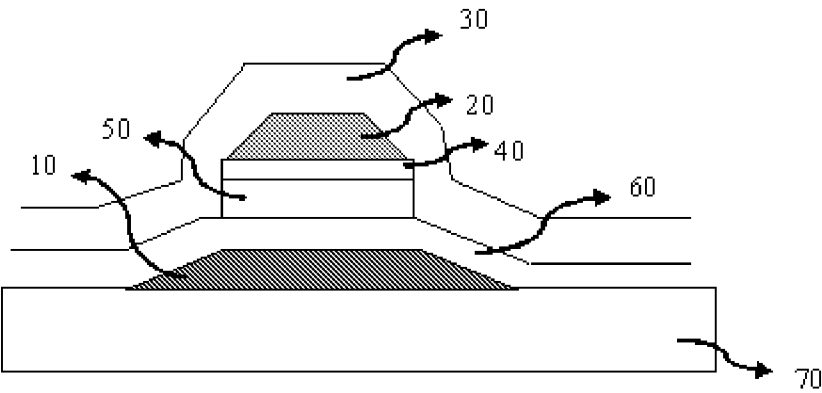


图 6

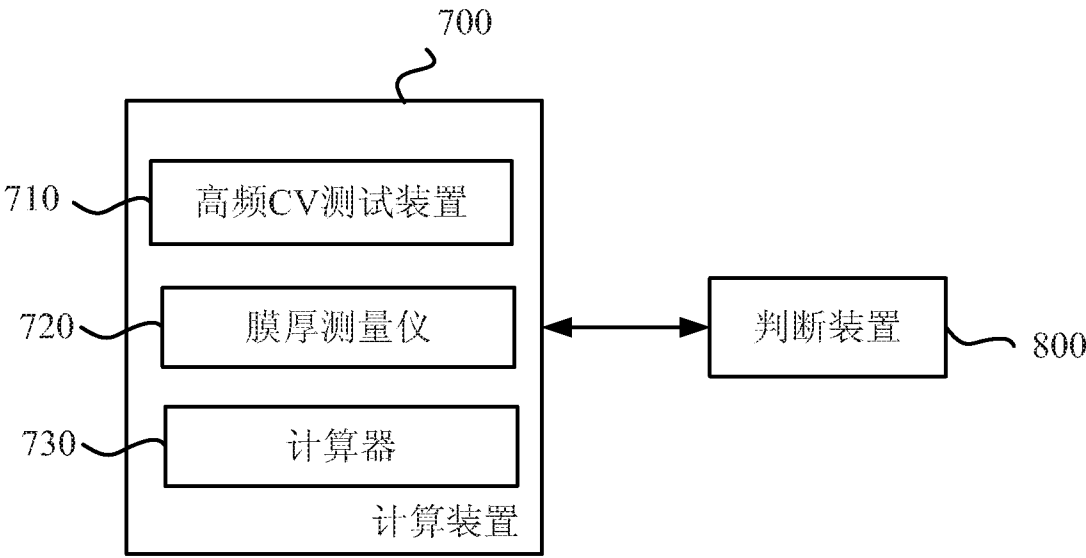


图 7

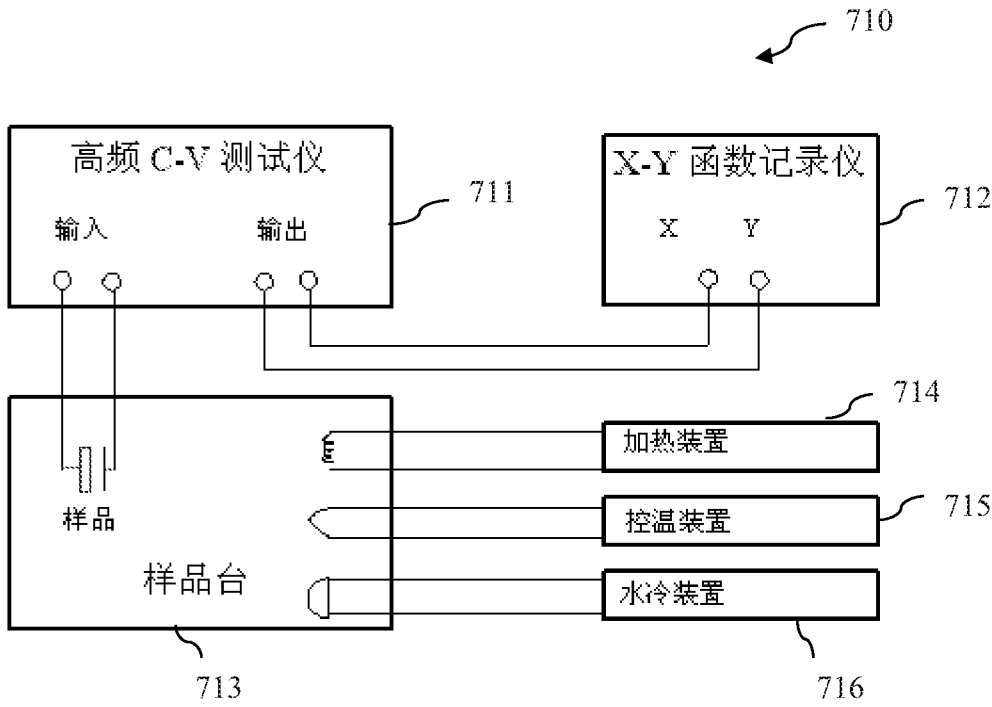


图 8

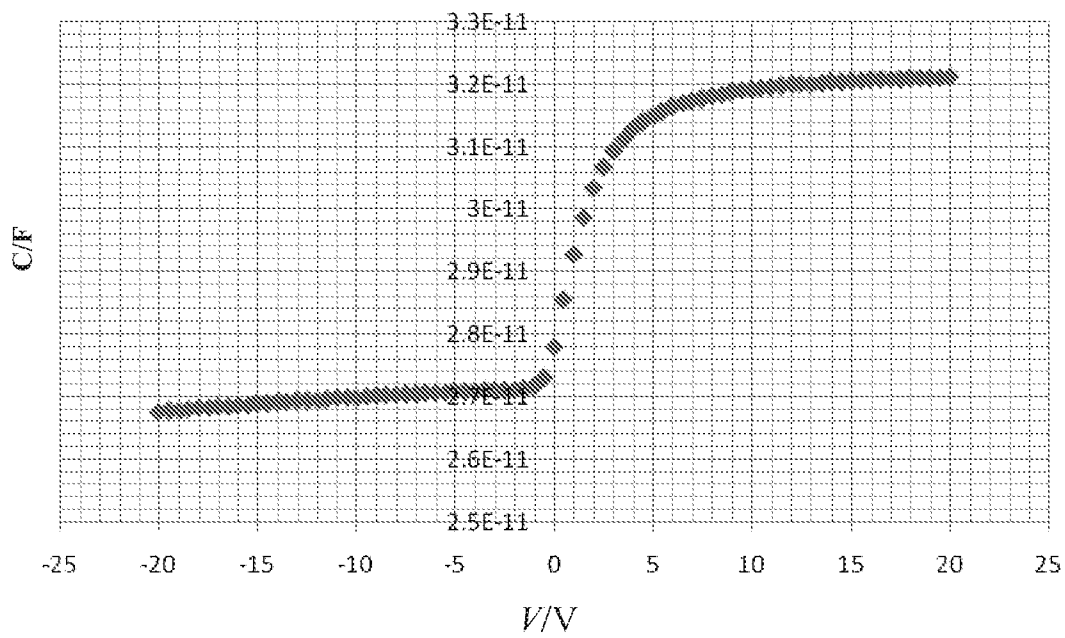


图 9

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2014/095343

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/00 (2006.01) i; G02F 1/133 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G 3, G02F 1, G09F 9

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; CNTXT; VEN: TFT, design+, control+, silicon 2d nitride, dielectric 2d constant, permittivity

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 102520020 A (FUDAN UNIVERSITY), 27 June 2012 (27.06.2012), description, paragraphs [0021]-[0026], and figures 1-8	1-9
A	CN 101017153 A (NO. 5 ELECTRONICS RESEARCH INSTITUTE OF MINISTRY OF INFORMATION INDUSTRY), 15 August 2007 (15.08.2007), the whole document	1-9
A	CN 102346232 A (INSTITUTE OF MICROELECTRONICS OF CHINESE ACADEMY OF SCIENCES), 08 February 2012 (08.02.2012), the whole document	1-9
A	US 2002070731 A1 (OHMINAMI, N.), 13 June 2002 (13.06.2002), the whole document	1-9
A	TW 200708748 A (SOLI-N SOLID STATE MEASUREMENTS INC.), 01 March 2007 (01.03.2007), the whole document	1-9

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 23 July 2015 (23.07.2015)	Date of mailing of the international search report 30 July 2015 (30.07.2015)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer LI, Yuan Telephone No.: (86-10) 62085846

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2014/095343

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 102520020 A	27 June 2012	None	
CN 101017153 A	15 August 2007	None	
CN 102346232 A	08 February 2012	None	
US 2002070731 A1	13 June 2002	US 6975102 B2	13 December 2005
		KR 20020046967 A	21 June 2002
		JP 2002184829 A	28 June 2002
		TW 541636 B	11 July 2003
		KR 100407240 B1	28 November 2003
		JP 3736740 B2	18 January 2006
TW 200708748 A	01 March 2007	None	

国际检索报告

国际申请号

PCT/CN2014/095343

A. 主题的分类

G09G 3/00(2006.01)i; G02F 1/133(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G09G3, G02F1, G09F9

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNABS;CNTXT;VEN: TFT, 设计, 控制, 氮化硅, 介电常数, design+, control+, silicon 2d nitride, dielectric 2d constant, permittivity

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
A	CN 102520020 A (复旦大学) 2012年 6月 27日 (2012 - 06 - 27) 说明书【0021】-【0026】段, 附图1-8	1-9
A	CN 101017153 A (信息产业部电子第五研究所) 2007年 8月 15日 (2007 - 08 - 15) 全文	1-9
A	CN 102346232 A (中国科学院微电子研究所) 2012年 2月 8日 (2012 - 02 - 08) 全文	1-9
A	US 2002070731 A1 (OHMINAMI N) 2002年 6月 13日 (2002 - 06 - 13) 全文	1-9
A	TW 200708748 A (SOLI-N SOLID STATE MEASUREMENTS INC) 2007年 3月 1日 (2007 - 03 - 01) 全文	1-9

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2015年 7月 23日

国际检索报告邮寄日期

2015年 7月 30日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
北京市海淀区蓟门桥西土城路6号
100088 中国

传真号 (86-10)62019451

授权官员

李原

电话号码 (86-10)62085846

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2014/095343

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	102520020	A	2012年 6月 27日	无			
CN	101017153	A	2007年 8月 15日	无			
CN	102346232	A	2012年 2月 8日	无			
US	2002070731	A1	2002年 6月 13日	US	6975102	B2	2005年 12月 13日
				KR	20020046967	A	2002年 6月 21日
				JP	2002184829	A	2002年 6月 28日
				TW	541636	B	2003年 7月 11日
				KR	100407240	B1	2003年 11月 28日
				JP	3736740	B2	2006年 1月 18日
TW	200708748	A	2007年 3月 1日	无			

表 PCT/ISA/210 (同族专利附件) (2009年7月)