(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2021-0143845
(43) 공개일자 2021년11월29일

(51) 국제특허분류(Int. Cl.)
H01L 51/00 (2006.01) *H01L 51/52* (2006.01)
(52) CPC특허분류
H01L 51/0097 (2013.01)
H01L 51/524 (2013.01)
(21) 출원번호 10-2021-7034138
(22) 출원일자(국제) 2020년03월13일
심사청구일자 없음
(85) 번역문제출일자 2021년10월21일
(86) 국제출원번호 PCT/IB2020/052265
(87) 국제공개번호 WO 2020/194107
국제공개일자 2020년10월01일
(30) 우선권주장
JP-P-2019-058794 2019년03월26일 일본(JP)
JP-P-2019-072577 2019년04월05일 일본(JP)

(71) 출원인
가부시키가이샤 한도오따이 에네루기 켄큐쇼
일본국 가나가와켄 아쓰기시 하세 398
(72) 발명자
야마자키 슌페이
일본 2430036 가나가와켄 아츠기시 하세 398 가부시키가이샤 한도오따이 에네루기 켄큐쇼 나이
구스모토 나오토
일본 2430036 가나가와켄 아츠기시 하세 398 가부시키가이샤 한도오따이 에네루기 켄큐쇼 나이
요시즈미 겐스케
일본 2430036 가나가와켄 아츠기시 하세 398 가부시키가이샤 한도오따이 에네루기 켄큐쇼 나이
(74) 대리인
김태홍, 김진희

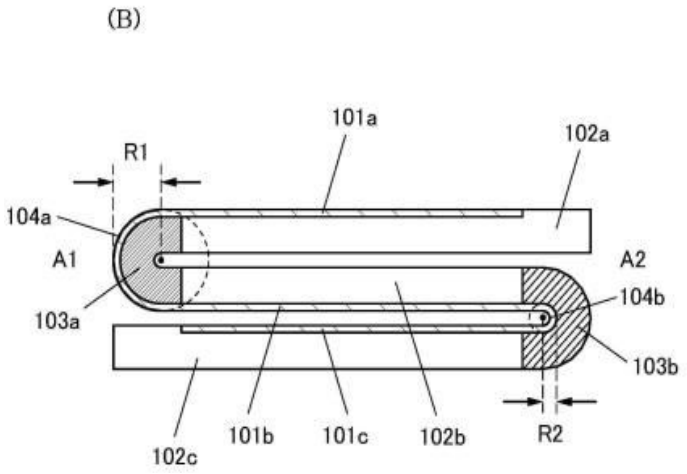
전체 청구항 수 : 총 8 항

(54) 발명의 명칭 **표시 장치 및 그 동작 방법**

(57) 요 약

휴대성이 우수한 폴더블 표시 장치를 제공한다. 가요성을 가지는 표시 패널을 가지고, 작게 접을 수 있는 표시 장치이다. 상기 표시 장치는 두 번 접을 수 있는 기구(機構)를 가지고, 표시 장치의 제 1 면들이 대향하도록 접히는 영역과, 제 1 면과는 반대 측의 제 2 면들이 대향하도록 접히는 영역을 형성할 수 있다. 따라서 종횡비가 비교적 큰 표시 패널이어도 접히는 부분을 단축 방향으로 제공함으로써 작게 접을 수 있어, 휴대성을 향상시킬 수 있다.

대 표 도



(52) CPC특허분류
G09G 2320/028 (2013.01)
H01L 2251/5338 (2013.01)

명 세 서

청구범위

청구항 1

표시 장치로서,

가요성을 가지는 표시 패널을 가지고,

상기 표시 패널은 제 1 영역과, 제 2 영역과, 제 3 영역을 가지고,

평탄하게 전개하였을 때 상기 제 1 영역, 상기 제 2 영역, 및 상기 제 3 영역은 각각 평행하게 위치하여 면을 이루고,

상기 제 2 영역은 상기 제 1 영역과 상기 제 3 영역 사이에 제공되고,

상기 제 1 영역으로부터 상기 제 2 영역에 걸쳐 표시면 측을 볼록으로 하는 제 1 곡면을 형성하는 기능과,

상기 제 2 영역으로부터 상기 제 3 영역에 걸쳐 표시면 측을 오목으로 하는 제 2 곡면을 형성하는 기능을 가지고,

접혔을 때 상기 제 1 곡면의 곡률 반경 R1은 상기 제 2 곡면의 곡률 반경 R2보다 큰, 표시 장치.

청구항 2

표시 장치로서,

가요성을 가지는 표시 패널을 가지고,

상기 표시 패널은 제 1 영역과, 제 2 영역과, 제 3 영역을 가지고,

평탄하게 전개하였을 때 상기 제 1 영역, 상기 제 2 영역, 및 상기 제 3 영역은 각각 평행하게 위치하여 면을 이루고,

상기 제 2 영역은 상기 제 1 영역과 상기 제 3 영역 사이에 제공되고,

상기 제 1 영역으로부터 상기 제 2 영역에 걸쳐, 표시면 측을 볼록으로 하는 제 1 곡면, 평면, 표시면 측을 볼록으로 하는 제 3 곡면을 이 순서대로 연속하여 형성하는 기능과,

상기 제 2 영역으로부터 상기 제 3 영역에 걸쳐 표시면 측을 오목으로 하는 제 2 곡면을 형성하는 기능을 가지고,

접혔을 때 상기 제 1 곡면의 곡률 반경 R1은 상기 제 2 곡면의 곡률 반경 R2보다 크고,

상기 제 3 곡면의 곡률 반경 R3은 상기 곡률 반경 R2보다 크고,

상기 곡률 반경 R1은 상기 곡률 반경 R3과 실질적으로 같은, 표시 장치.

청구항 3

제 1 항 또는 제 2 항에 있어서,

제 1 하우징과, 제 2 하우징과, 제 3 하우징과, 제 1 힌지와, 제 2 힌지를 더 가지고,

상기 제 1 영역의 적어도 일부는 상기 제 1 하우징에 고정되고,

상기 제 2 영역의 적어도 일부는 상기 제 2 하우징에 고정되고,

상기 제 3 영역의 적어도 일부는 상기 제 3 하우징에 고정되고,

상기 제 1 하우징과 상기 제 2 하우징 사이에는 상기 제 1 힌지가 제공되고,

상기 제 2 하우징과 상기 제 3 하우징 사이에는 상기 제 2 힌지가 제공되고,

상기 제 1 힌지는 상기 제 1 곡면을 형성하는 기능을 가지고,

상기 제 2 힌지는 상기 제 2 곡면을 형성하는 기능을 가지고,

평탄하게 전개하였을 때 전체의 중심(重心)은 상기 제 1 하우징 내 또는 상기 제 3 하우징 내에 있는, 표시 장치.

청구항 4

제 3 항에 있어서,

상기 제 1 하우징 내 또는 상기 제 3 하우징 내에는 배터리가 제공되는, 표시 장치.

청구항 5

제 3 항 또는 제 4 항에 있어서,

상기 제 3 하우징 내에는 와이어리스 충전용 수전 코일이 제공되는, 표시 장치.

청구항 6

제 1 항 내지 제 5 항 중 어느 한 항에 있어서,

상기 표시 패널은 발광 디바이스를 가지는, 표시 장치.

청구항 7

표시 장치의 동작 방법으로서,

제 1 항 내지 제 6 항 중 어느 한 항에 기재된 표시 장치를 가지고,

접혔을 때 일부 영역만으로 표시를 수행하는, 표시 장치의 동작 방법.

청구항 8

제 7 항에 있어서,

상기 표시 패널을 평탄하게 전개하였을 때 상기 표시 패널의 기울기에 맞춰 화상의 방향을 변화시키는, 표시 장치의 동작 방법.

발명의 설명

기 술 분 야

[0001] 본 발명은 물건, 방법, 또는 제조 방법에 관한 것이다. 또는 본 발명은 공정(process), 기계(machine), 제품(manufacture), 또는 조성물(composition of matter)에 관한 것이다. 특히 본 발명의 일 형태는 반도체 장치, 발광 장치, 표시 장치, 전자 기기, 조명 장치, 이들의 구동 방법, 또는 이들의 제작 방법에 관한 것이다. 특히 표시면이 가요성을 가지는 표시 장치, 그 동작 방법 또는 제작 방법에 관한 것이다.

[0002] 또한 본 명세서 등에서 반도체 장치란 반도체 특성을 이용함으로써 기능할 수 있는 장치 전반을 가리킨다. 트랜지스터, 반도체 회로, 연산 장치, 기억 장치 등은 반도체 장치의 일 형태이다. 또한 발광 장치, 표시 장치, 조명 장치, 및 전자 기기는 반도체 장치를 가지는 경우가 있다.

배 경 기 술

[0003] 휴대 전화, 스마트폰, 태블릿형 컴퓨터, 랩톱 컴퓨터 등의 전자 기기는 그 기능, 사용 편의성, 및 휴대성에 맞춰 적절한 크기로 제작된다. 한편으로, 복수의 전자 기기를 휴대하기는 편하지 않다. 그러므로 복수의 전자 기기의 기능을 통합할 수 있는 형태가 요구되고 있다. 예를 들어 특허문헌 1에는 두 번 접을 수 있는 형태의 발광 패널이 개시(開示)되어 있다. 상기 발광 패널을 이용함으로써, 복수의 전자 기기의 기능을 통합하며 크기가 가변(可變)적인 전자 기기를 제작하는 것이 가능하게 된다.

선행기술문헌

특허문헌

[0004] (특허문헌 0001) 일본 공개특허공보 특개2015-130320호

발명의 내용

해결하려는 과제

[0005] 본 발명의 일 형태에서는 휴대성이 우수한 폴더블 표시 장치를 제공하는 것을 목적 중 하나로 한다. 또는 표시의 시인(視認)성이 우수한 폴더블 표시 장치를 제공하는 것을 목적 중 하나로 한다. 또는 전력 절감 기능을 가지는 폴더블 표시 장치를 제공하는 것을 목적 중 하나로 한다. 또는 들기 쉬운 폴더블 표시 장치를 제공하는 것을 목적 중 하나로 한다. 또는 신규 표시 장치를 제공하는 것을 목적 중 하나로 한다. 또는 신규 표시 장치의 동작 방법을 제공하는 것을 목적 중 하나로 한다.

[0006] 또한 이들 과제의 기재는 다른 과제의 존재를 방해하는 것이 아니다. 본 발명의 일 형태는 이들 과제의 모두를 해결할 필요는 없는 것으로 한다. 또한 상기 이외의 과제는 명세서 등의 기재로부터 저절로 명백해지는 것으로, 명세서 등의 기재로부터 상기 이외의 과제를 추출할 수 있다.

과제의 해결 수단

[0007] 본 발명의 일 형태는 휴대성이 우수한 두 번 접을 수 있는 형태의 폴더블 표시 장치에 관한 것이다.

[0008] 본 발명의 일 형태는 가요성을 가지는 표시 패널을 가지고, 표시 패널은 제 1 영역과, 제 2 영역과, 제 3 영역을 가지고, 평탄하게 전개하였을 때 제 1 영역, 제 2 영역, 및 제 3 영역은 각각 평행하게 위치하여 면을 이루고, 제 2 영역은 제 1 영역과 제 3 영역 사이에 제공되고, 제 1 영역으로부터 제 2 영역에 걸쳐 표시면 측을 볼록으로 하는 제 1 곡면을 형성하는 기능과, 제 2 영역으로부터 제 3 영역에 걸쳐 표시면 측을 오목으로 하는 제 2 곡면을 형성하는 기능을 가지고, 접혔을 때 제 1 곡면의 곡률 반경 R1은 제 2 곡면의 곡률 반경 R2보다 큰 표시 장치이다.

[0009] 본 발명의 다른 일 형태는 가요성을 가지는 표시 패널을 가지고, 표시 패널은 제 1 영역과, 제 2 영역과, 제 3 영역을 가지고, 평탄하게 전개하였을 때 제 1 영역, 제 2 영역, 및 제 3 영역은 각각 평행하게 위치하여 면을 이루고, 제 2 영역은 제 1 영역과 제 3 영역 사이에 제공되고, 제 1 영역으로부터 제 2 영역에 걸쳐, 표시면 측을 볼록으로 하는 제 1 곡면, 평면, 표시면 측을 볼록으로 하는 제 3 곡면을 이 순서대로 연속하여 형성하는 기능과, 제 2 영역으로부터 제 3 영역에 걸쳐 표시면 측을 오목으로 하는 제 2 곡면을 형성하는 기능을 가지고, 접혔을 때 제 1 곡면의 곡률 반경 R1은 제 2 곡면의 곡률 반경 R2보다 크고, 제 3 곡면의 곡률 반경 R3은 곡률 반경 R2보다 크고, 곡률 반경 R1은 곡률 반경 R3과 실질적으로 같은 표시 장치이다.

[0010] 상기 두 형태에 있어서, 제 1 하우징과, 제 2 하우징과, 제 3 하우징과, 제 1 힌지와, 제 2 힌지를 더 가지고, 제 1 영역의 적어도 일부는 제 1 하우징에 고정되고, 제 2 영역의 적어도 일부는 제 2 하우징에 고정되고, 제 3 영역의 적어도 일부는 제 3 하우징에 고정되고, 제 1 하우징과 제 2 하우징 사이에는 제 1 힌지가 제공되고, 제 2 하우징과 제 3 하우징 사이에는 제 2 힌지가 제공되고, 제 1 힌지는 제 1 곡면을 형성하는 기능을 가지고, 제 2 힌지는 제 2 곡면을 형성하는 기능을 가지고, 평탄하게 전개하였을 때 전체의 중심(重心)은 제 1 하우징 내 또는 제 3 하우징 내에 있는 구성으로 할 수 있다.

[0011] 제 1 하우징 내 또는 제 3 하우징 내에는 배터리가 제공되어 있어도 좋다.

[0012] 제 3 하우징 내에는 와이어리스 충전용 수전 코일이 제공되어 있어도 좋다.

[0013] 표시 패널은 발광 디바이스를 가지는 것이 바람직하다.

[0014] 또한 본 발명의 다른 일 형태는 접혔을 때 일부 영역만으로 표시를 수행하는 표시 장치의 동작 방법이다. 또한 표시 패널을 평탄하게 전개하였을 때 표시 패널의 기울기에 맞춰 화상의 방향을 변화시키는 동작을 수행하여도 좋다.

발명의 효과

[0015] 본 발명의 일 형태를 사용함으로써, 휴대성이 우수한 폴더블 표시 장치를 제공할 수 있다. 또는 표시의 시인성

이 우수한 폴더블 표시 장치를 제공할 수 있다. 또는 전력 절감 기능을 가지는 폴더블 표시 장치를 제공할 수 있다. 또는 들기 쉬운 폴더블 표시 장치를 제공할 수 있다. 또는 신규 표시 장치를 제공할 수 있다. 또는 신규 표시 장치의 동작 방법을 제공할 수 있다.

[0016] 또한 이들 효과의 기재는 다른 효과의 존재를 방해하는 것은 아니다. 또한 본 발명의 일 형태는 반드시 이들 효과 모두를 가질 필요는 없다. 또한 이들 외의 효과는 명세서, 도면, 청구항 등의 기재에서 저절로 명백해질 것이고, 명세서, 도면, 청구항 등의 기재에서 이들 외의 효과가 추출될 수 있다.

도면의 간단한 설명

[0017] 도 1의 (A), (B)는 표시 장치를 설명하는 도면이다.

도 2의 (A) 내지 (C)는 표시 장치를 설명하는 도면이다.

도 3의 (A), (B)는 표시 장치를 설명하는 도면이다.

도 4의 (A) 내지 (C)는 힌지를 설명하는 도면이다.

도 5의 (A) 내지 (C)는 힌지를 설명하는 도면이다.

도 6의 (A) 내지 (C)는 힌지를 설명하는 도면이다.

도 7의 (A) 내지 (C)는 힌지를 설명하는 도면이다.

도 8의 (A) 내지 (D)는 표시 장치를 설명하는 도면이다.

도 9의 (A), (B)는 표시 장치의 동작을 설명하는 도면이다.

도 10은 표시 장치의 동작을 설명하는 흐름도이다.

도 11의 (A)는 보호 회로의 회로도이다. 도 11의 (B)는 보호 회로의 접속 형태를 설명하는 블록도이다.

도 12의 (A)는 표시 장치를 설명하는 도면이다. 도 12의 (B)는 표시 장치의 와이어리스 충전을 설명하는 도면이다.

도 13의 (A) 내지 (C)는 표시 장치의 동작을 설명하는 도면이다.

도 14의 (A) 내지 (C)는 표시 장치의 동작을 설명하는 도면이다.

도 15의 (A) 내지 (C)는 표시 장치의 동작을 설명하는 도면이다.

도 16의 (A), (B)는 표시 장치의 응용예를 설명하는 도면이다.

도 17의 (A) 내지 (D)는 표시 장치의 응용예를 설명하는 도면이다.

도 18의 (A), (B)는 표시 장치의 응용예를 설명하는 도면이다.

도 19는 텔레비전 장치의 일례를 설명하는 블록도이다.

도 20은 표시 패널의 구성예를 설명하는 도면이다.

도 21은 표시 패널의 구성예를 설명하는 도면이다.

도 22는 표시 패널의 구성예를 설명하는 도면이다.

도 23의 (A)는 표시 패널의 블록도이다. 도 23의 (B), (C)는 화소의 회로도이다.

도 24의 (A), (C), (D)는 화소의 회로도이다. 도 24의 (B)는 화소의 동작을 설명하는 타이밍 차트이다.

도 25의 (A) 내지 (E)는 화소의 구성예를 설명하는 도면이다.

도 26의 (A)는 IGZO의 결정 구조의 분류를 설명하는 도면이다. 도 26의 (B)는 석영 유리의 XRD 스펙트럼을 설명하는 도면이다. 도 26의 (C)는 결정성 IGZO의 XRD 스펙트럼을 설명하는 도면이다. 도 26의 (D)는 결정성 IGZO의 나노빔 전자 회절 패턴을 설명하는 도면이다.

도 27의 (A) 내지 (D)는 발광 디바이스의 단면도이다.

도 28의 (A) 내지 (C)는 발광 디바이스의 발광 모델을 설명하는 개념도이다. 도 28의 (D)는 발광 디바이스의

시간 경과에 따른 정규화 휘도를 설명하는 도면이다.

도 29의 (A) 내지 (D)는 전자 수송층에서의 유기 금속 착체의 농도를 설명하는 도면이다.

발명을 실시하기 위한 구체적인 내용

[0018] 실시형태에 대하여 도면을 사용하여 자세히 설명한다. 다만 본 발명은 이하의 설명에 한정되지 않고, 본 발명의 취지 및 그 범위에서 벗어남이 없이 그 형태 및 자세한 사항을 다양하게 변경할 수 있다는 것은 통상의 기술자라면 용이하게 이해된다. 따라서 본 발명은 이하에 나타내는 실시형태의 기재 내용에 한정하여 해석되는 것이 아니다. 또한 이하에서 설명하는 발명의 구성에서, 동일 부분 또는 같은 기능을 가지는 부분에는 동일한 부호를 다른 도면 간에서 공통적으로 사용하고, 이의 반복적인 설명은 생략하는 경우가 있다. 또한 도면을 구성하는 같은 요소의 해칭은 상이한 도면 사이에서 적절히 생략 또는 변경하는 경우도 있다.

[0019] 또한 회로도상에서 단일의 요소로서 도시된 경우에도, 기능적으로 문제가 없으면 상기 요소는 복수로 구성되어도 좋다. 예를 들어 스위치로서 동작하는 트랜지스터는 복수가 직렬 또는 병렬로 접속되어도 좋은 경우가 있다. 또한 커패시터를 분할하여 복수의 위치에 배치하는 경우도 있다.

[0020] 또한 하나의 도전체가 배선, 전극, 및 단자 등의 복수의 기능을 가지는 경우가 있으며, 본 명세서에서는 동일한 요소에 대하여 복수의 호칭을 사용하는 경우가 있다. 또한 회로도상에서 요소 간이 직접 접속되는 것처럼 도시되어 있는 경우에도, 실제로는 상기 요소 간이 하나 또는 복수의 도전체를 통하여 접속되어 있는 경우가 있고, 본 명세서에서는 이와 같은 구성도 직접 접속의 범주에 포함한다.

[0021] (실시형태 1)

[0022] 본 실시형태에서는 본 발명의 일 형태의 표시 장치에 대하여 도면을 참조하여 설명한다. 또한 본 명세서에 있어서 표시 장치란, 표시를 수행하는 기능을 가지는 기기 전반을 가리킨다. 즉 표시부를 가지는 전자 기기는 표시 장치에 포함된다. 예를 들어 휴대 전화, 스마트폰, 스마트워치, 태블릿형 컴퓨터, 텔레비전 장치 등, 표시부를 가지는 전자 기기는 표시 장치에 포함된다.

[0023] 본 발명의 일 형태는 가요성을 가지는 표시 패널을 가지고, 작게 접을 수 있는 표시 장치이다. 상기 표시 장치는 두 번 접을 수 있는 기구(機構)를 가지고, 표시 장치의 제 1 면끼리가 대향하도록 접히는 영역과, 제 1 면과는 반대 측의 제 2 면끼리가 대향하도록 접히는 영역을 형성할 수 있다. 따라서 예를 들어 16:9, 18:9, 21:9 등, 종횡비가 비교적 큰 표시 패널이어도 접히는 부분을 단축 방향으로 제공함으로써 작게 접을 수 있어, 휴대성을 향상시킬 수 있다. 또한 작게 접었을 때 시인 불가능한 표시 영역을 비표시로 함으로써 소비 전력을 크게 저감할 수 있다.

[0024] <표시 장치>

[0025] 도 1의 (A)는 본 발명의 일 형태의 표시 장치(100A)를 최소 크기로 접은 상태를 나타낸 도면이다. 표시 장치(100A)는 도 2의 (A) 내지 (C)에 나타낸 바와 같이 변형할 수 있다. 초기가 접힌 상태(도 2의 (A) 참조)일 때, 변형 상태(도 2의 (B) 참조)를 거쳐, 평탄하게 전개한 상태(도 2의 (C) 참조)로 할 수 있다. 순서를 거꾸로 변형하면 접을 수 있다. 또한 표시 장치(100A)의 변형은 수동(手動)으로 수행할 수 있지만, 전기적인 동력, 또는 스프링 등의 기계적인 동력을 이용하여도 좋다.

[0026] 표시 장치(100A)는 가요성을 가지는 표시 패널(101)과, 하우징(102a)과, 하우징(102b)과, 하우징(102c)과, 힌지(103a)와, 힌지(103b)를 가진다. 또한 본 실시형태에서는 설명의 명료화를 위하여, 표시 패널(101)을 영역(101a), 영역(101b), 영역(101c)의 세 영역으로 분할한다(도 2의 (C) 참조). 영역(101a), 영역(101b), 영역(101c)은 표시 패널(101)을 평탄하게 전개하였을 때 수평 방향(표시 패널(101)의 면이 연장하는 방향)으로 평행하게 위치하여 면을 이루는 영역이고, 힌지가 제공되는 위치 또는 그 근방을 경계로 한 영역이다. 또한 실제로는 영역(101a 내지 101c)의 각각, 및 이들의 경계에 구조적인 차이는 없다. 표시 패널(101)에는 이음매가 없는 하나의 가요성을 가지는 표시 패널을 사용할 수 있다.

[0027] 도 1의 (B)는 도 1의 (A)에 나타낸 A1-A2의 단면에 상당하는 도면이다. 하우징(102a)은 힌지(103a)를 통하여 하우징(102b)과 접속된다. 하우징(102b)은 힌지(103b)를 통하여 하우징(102c)과 접속된다.

[0028] 표시 패널(101)은 하우징(102a 내지 102c)의 제 1 면 측에 제공된다. 영역(101a)의 적어도 일부는 하우징(102a)에 고정될 수 있다. 영역(101b)의 적어도 일부는 하우징(102b)에 고정될 수 있다. 영역(101c)의 적어도 일부는 하우징(102c)에 고정될 수 있다.

[0029] 표시 패널(101)에서 하우징에 고정되는 면을 비표시면, 표시 패널(101)에서 하우징에 고정되는 면과 반대 측의 면을 표시면으로 하면, 도 1의 (A), (B)에 나타낸 바와 같이, 접혔을 때 영역(101a)과 영역(101b)의 각각의 비표시면이 대향하고, 영역(101a)으로부터 영역(101b)에 걸쳐 표시면을 볼록으로 하는 곡면(104a)이 형성된다. 곡면(104a)은 영역(101a)의 일부 및 영역(101b)의 일부로 형성되는 영역으로 한다. 또한 영역(101b)과 영역(101c)의 각 표시면이 대향하고, 영역(101b)으로부터 영역(101c)에 걸쳐 표시면을 오목으로 하는 곡면(104b)이 형성된다. 곡면(104b)은 영역(101b)의 일부 및 영역(101c)의 일부로 형성되는 영역으로 한다.

[0030] 상기 곡면의 표면(표시면)을 기준으로 곡률 중심까지의 거리를 곡률 반경으로서 정의하고, 표시 패널(101)을 최소 크기로 접혔을 때의 곡면(104a)의 곡률 반경을 R1, 곡면(104b)의 곡률 반경을 R2로 한다. 이때 R1>R2로 하는 것이 바람직하다.

[0031] R1은 표시면이 외측이 되도록 접혔을 때 곡률 반경이며, 하우징(102a, 102a)의 두께를 적절한 범위에서 얇게 한 경우에도 비교적 큰 값이 되므로, 표시 패널(101)의 곡면(104a)을 이루는 부분에 가해지는 스트레스는 작다. 한편 R2는 표시면이 내측이 되도록 접혔을 때 곡률 반경이며, 하우징(102b, 102c)의 두께에 상관없이 비교적 작은 값이 되므로, 표시 패널(101)의 곡면(104b)을 이루는 부분에 가해지는 스트레스는 커지기 쉽다.

[0032] 그러므로 R2를 R1과 같게 하거나 또는 R1보다 크게 함으로써 곡면(104b)부에 가해지는 스트레스를 경감할 수 있어, 신뢰성을 향상시킬 수 있다. 한편 R2를 크게 하면 접혔을 때의 전체 두께가 늘어나기 때문에 휴대성이 떨어진다.

[0033] 본 발명의 일 형태에서는 굴곡 스트레스에 강한 표시 패널을 사용하기 때문에 신뢰성을 저하시키지 않고 R1>R2를 실현할 수 있다. 굴곡 스트레스에 강한 표시 패널은 채널 형성 영역에 금속 산화물(산화물 반도체)을 가지는 트랜지스터(이하 OS 트랜지스터)를 화소 회로에 사용함으로써 실현할 수 있다.

[0034] 금속 산화물은 스퍼터링법 등의 성막법으로 형성할 수 있고, 비교적 저온의 공정으로 작성할 수 있다. 따라서 트랜지스터 등의 디바이스 및 보호막 등의 주변 부재에 잔류 응력이 적고, 추후에 가해지는 굴곡 스트레스에 대하여 강한 내성을 가진다.

[0035] 한편 OS 트랜지스터와 동등 수준의 전기 특성을 가지는 트랜지스터로서는 실리콘(저온 폴리실리콘, 단결정 실리콘 등)을 채널 형성 영역에 가지는 트랜지스터(이하 Si 트랜지스터)를 들 수 있다. 저온 폴리실리콘 트랜지스터의 제작 공정에서는 실리콘막의 레이저 결정화 공정이 이용된다. 실리콘막은 레이저 결정화 공정에서 단시간이긴 하지만 고온(적어도 실리콘의 융점)까지 온도가 올라가고, 급속히 냉각된다. 따라서 실리콘막 및 주변 부재에 잔류 응력이 많고, 추후에 굴곡 스트레스가 더 가해지면 전기 특성 등이 악화되어 신뢰성이 저하된다.

[0036] 따라서 본 발명의 일 형태의 표시 장치에서는 R1>R2로 하는 것이 용이하며, 신뢰성을 저하시키지 않고 작게 접을 수 있다. 또한 굴곡 내성은 곡률 반경, 굴곡 횟수 등에 따라 다르기 때문에, 상황에 따라 Si 트랜지스터를 화소 회로에 사용하여도 좋다.

[0037] OS 트랜지스터에 사용하는 반도체 재료로서는 에너지 갭이 2eV 이상, 바람직하게는 2.5eV 이상, 더 바람직하게는 3eV 이상인 금속 산화물을 사용할 수 있다. 대표적으로는 인듐을 포함하는 산화물 반도체 등이고, 예를 들어 후술하는 CAAC-OS 또는 CAC-OS 등을 사용할 수 있다. CAAC-OS는 결정을 구성하는 원자가 안정적이며, 신뢰성을 중시하는 트랜지스터 등에 적합하다. 또한 CAC-OS는 이동도 특성이 높기 때문에, 고속 구동을 수행하는 트랜지스터 등에 적합하다.

[0038] OS 트랜지스터는 반도체층의 에너지 갭이 크기 때문에, 수yA/㎛(채널 폭 1㎛당 전류값)로 매우 낮은 오프 전류 특성을 나타낼 수 있다. 또한 OS 트랜지스터는 충격 이온화, 애벌란시(avalanche) 항복, 및 단채널 효과 등이 발생하지 않는다는 등 Si 트랜지스터와는 다른 특징을 가지기 때문에, 신뢰성이 높은 회로를 형성할 수 있다. 또한 Si 트랜지스터에서 문제가 되는 결정성의 불균일로 인한 전기 특성의 편차도 OS 트랜지스터에서는 일어나기 어렵다.

[0039] OS 트랜지스터가 가지는 반도체층은 예를 들어 인듐, 아연, 및 M(알루미늄, 타이타늄, 갈륨, 저마늄, 이트륨, 지르코늄, 란타넘, 세륨, 주석, 네오디뮴, 또는 하프늄 등의 금속)을 포함하는 In-M-Zn계 산화물로 표기되는 막으로 할 수 있다. 또한 OS 트랜지스터가 가지는 반도체층에는 상기 In-M-Zn 산화물 이외에, In 산화물, In-Ga 산화물, In-Zn 산화물을 사용하여도 좋다. 또한 인듐의 비율이 높은 조성의 반도체층으로 함으로써, OS 트랜지스터의 온 전류 또는 전계 효과 이동도 등을 높일 수 있다. In-M-Zn계 산화물은 예를 들어 스퍼터링법, ALD(Atomic layer deposition)법, 또는 MOCVD(Metal organic chemical vapor deposition)법 등을 사용하여 형

성할 수 있다.

[0040] In-M-Zn 산화물을 스퍼터링법으로 성막하는 경우, 스퍼터링 타깃의 금속 원소의 원자수비는 In≥M, Zn≥M을 충족시키는 것이 바람직하다. 이와 같은 스퍼터링 타깃의 금속 원소의 원자수비로서, In:M:Zn=1:1:1, In:M:Zn=1:1:1.2, In:M:Zn=3:1:2, In:M:Zn=4:2:3, In:M:Zn=4:2:4.1, In:M:Zn=5:1:3, In:M:Zn=5:1:6, In:M:Zn=5:1:7, In:M:Zn=5:1:8, In:M:Zn=10:1:3 등이 바람직하다. 또한 반도체층을 구성하는 산화물 반도체가 In-Zn 산화물인 경우, In-Zn 산화물을 성막하기 위하여 사용하는 스퍼터링 타깃의 금속 원소의 원자수비는 In≥Zn을 충족시키는 것이 바람직하다. 이와 같은 스퍼터링 타깃의 금속 원소의 원자수비로서, In:Zn=1:1, In:Zn=2:1, In:Zn=5:1, In:Zn=5:3, In:Zn=10:1, In:Zn=10:3 등이 바람직하다.

[0041] 반도체층으로서는 캐리어 농도가 낮은 산화물 반도체를 사용한다. 예를 들어 반도체층은 캐리어 농도가 $1\times10^{17}/cm^3$ 이하, 바람직하게는 $1\times10^{15}/cm^3$ 이하, 더 바람직하게는 $1\times10^{13}/cm^3$ 이하, 더욱 바람직하게는 $1\times10^{11}/cm^3$ 이하, 더욱더 바람직하게는 $1\times10^{10}/cm^3$ 미만이며, $1\times10^{-9}/cm^3$ 이상의 산화물 반도체를 사용할 수 있다. 이와 같은 산화물 반도체를 고순도 진성 또는 실질적으로 고순도 진성의 산화물 반도체라고 한다. 상기 산화물 반도체는 결함 준위 밀도가 낮고, 안정된 특성을 가지는 산화물 반도체라고 할 수 있다.

[0042] 또한 이들에 한정되지 않고, 필요로 하는 트랜지스터의 반도체 특성 및 전기 특성(전계 효과 이동도, 문턱 전압 등)에 따라 적절한 조성의 것을 사용하면 좋다. 또한 필요로 하는 트랜지스터의 반도체 특성을 얻기 위하여 반도체층의 캐리어 농도나 불순물 농도, 결함 밀도, 금속 원소와 산소의 원자수비, 원자간 거리, 밀도 등을 적절한 것으로 하는 것이 바람직하다.

[0043] 또한 힌지(103a, 103b)는 추상화하여 도시한 것이고, 그 형태는 특별히 한정되지 않는다. 힌지(103a, 103b)의 구체적인 예에 대해서는 후술하지만 고무 등의 탄성체, 연결된 주상(柱狀)체, 또는 톱니바퀴 등을 사용할 수 있다. 또한 도 1의 (A), (B)에서는 하우징과 힌지를 다른 요소로서 나타내었지만, 경계가 명확하지 않고 하우징과 힌지가 일체화되는 경우도 있다. 또한 표시 패널(101)은 힌지와 접하지 않는 경우도 있다.

[0044] <표시 장치의 변형예 1>

[0045] 또한 본 발명의 일 형태는 도 3의 (A)에 나타낸 구성이어도 좋다. 도 3의 (A)에 나타낸 표시 장치(100B)는 표시 장치(100A)가 가지는 힌지(103a)를 힌지(103c)로 변경한 구성이다.

[0046] 표시 장치(100B)가 가지는 힌지(103c)는 굴곡시켰을 때 영역(101a)으로부터 영역(101b)에 걸쳐, 표시면을 볼록으로 하는 곡면(105a), 평면(105), 표시면을 볼록으로 하는 곡면(105b)을 순차적으로 형성하는 기능을 가진다. 또한 곡면(105a)은 영역(101a)의 일부로 형성되는 영역으로 하고, 평면(105)은 영역(101a)의 일부 및 영역(101b)의 일부로 형성되는 영역으로 하고, 곡면(105b)은 영역(101c)의 일부로 형성되는 영역으로 한다.

[0047] 도 3의 (B)의 단면도에 나타낸 바와 같이, 최소 크기로 접었을 때의 곡면(105a)의 곡률 반경을 R3, 곡면(105b)의 곡률 반경을 R4로 하였을 때, R3>R2 그리고 R4>R2로 하는 것이 바람직하다. R3>R2 그리고 R4>R2로 함으로써, 표시 장치(100A)와 같이 전체 두께를 얇게 할 수 있다. 또한 R3과 R4는 같거나 또는 실질적으로 같게 하는 것이 바람직하다. R3과 R4를 같게 함으로써 대칭성 있게 접을 수 있어, 힌지 기구의 신뢰성을 향상시킬 수 있다. R3과 R4가 크게 상이하면, 접었을 때 또는 전개하였을 때에 곡면(105a)이 형성되는 영역 또는 곡면(105b)이 형성되는 영역 중 한쪽이 다른 쪽보다 굴곡하기 쉬워져, 신뢰성이 떨어지는 경우가 있다.

[0048] 도 3의 (A), (B)에 나타낸 표시 장치(100B)에서는 굴곡시켰을 때 힌지(103c)에 의하여 평면(105)이 형성된다. 따라서 굴곡부에서의 평면의 비율이 많아지기 때문에 화상의 시인성을 높일 수 있다.

[0049] <힌지>

[0050] 도 4의 (A) 내지 (C)는 도 1의 (A)에 나타낸 표시 장치(100A)에 사용할 수 있는 힌지(103a)의 일례를 설명하는 도면이다.

[0051] 힌지(103a)는 단축 방향의 단면을 사다리꼴 또는 실질적으로 사다리꼴로 한 주상체(111)를 복수로 가진다. 각 주상체(111)는 밑면(사다리꼴의 아랫변에 상당함)이 연속하도록 접속된다. 또한 힌지(103a)의 한쪽의 단부에 있는 주상체(111)의 밑면은 하우징(102a)의 제 1 면과 연속하도록 접속된다. 또한 힌지(103a)의 다른 쪽의 단부에 있는 주상체(111)의 밑면은 하우징(102b)의 제 1 면과 연속하도록 접속된다. 또한 각 주상체(111)의 상면(사다리꼴의 윗변에 상당함) 형상은 다른 주상체 및 하우징에 대한 간섭이 없는 범위에서 임의적이다.

[0052] 도 4의 (A)에 나타낸 바와 같이, 인접한 주상체(111)의 측면(사다리꼴의 빗변에 상당함)끼리가 접하도록 변형시

킴으로써 접힌 상태로 할 수 있다. 이때 복수의 주상체(111)의 밑면이 일정한 각도를 이루면서 연속되기 때문에, 전체로서 단면이 실질적으로 원호(圓弧)상이 되는 영역이 형성된다. 따라서 가요성을 가지는 표시 패널은 상기 영역과 겹치는 부분에서 곡면을 형성할 수 있다.

[0053] 도 4의 (A)의 상태로부터 변형 동작(전개 동작)을 수행하면, 도 4의 (B)에 나타낸 바와 같이 주상체(111)의 측면이 서로 떨어지는 방향으로 움직이고, 상기 실질적으로 원호의 곡률 반경이 크게 되도록 변화된다. 이때 표시 패널에서도 곡면 부분의 곡률 반경이 크게 되도록 변화된다.

[0054] 이어서 도 4의 (B)의 상태로부터 변형 동작을 수행하면, 도 4의 (C)에 나타낸 바와 같이, 하우징(102a)의 제 1 면, 각 주상체(111)의 밑면, 및 하우징(102b)의 제 1 면이 평탄하게 연속된다. 이때 표시 패널에서도 곡면 부분은 평탄하게 변화되고, 전체로서 평탄하게 전개된 상태가 된다. 상기와 순서를 거꾸로 변형 동작을 수행하면, 접을 수 있다.

[0055] 또한 상기에서는 주상체(111)의 단면을 사다리꼴로 하였지만 삼각형으로 하여도 좋다. 또한 각 주상체 및 하우징을 접속하기 위한 구성은 한정되지 않는다. 또한 의도한 방향과 반대쪽으로의 굴곡을 발생시키지 않도록 하기 위한 스토퍼를 제공하여도 좋다. 또한 접혔을 때에 하우징 간의 틈(gap)을 유지하기 위한 스페이서를 제공하여도 좋다. 또한 하우징 또는 힌지는 표시 패널을 설치하는 데에 적합한 형상으로 적절히 변경하여도 좋다. 이상의 것들은 다음에 설명하는 힌지(103c)에도 적용할 수 있다.

[0056] 도 5의 (A) 내지 (C)는 도 3의 (A)에 나타낸 표시 장치(100B)에 사용할 수 있는 힌지(103c)의 일례를 설명하는 도면이다.

[0057] 힌지(103c)는 힌지(103a)와 대략 동등한 요소를 가지는 유닛(113a, 113b)을 가진다. 또한 유닛(113a, 113b)은 힌지(103a)와 주상체의 개수가 상이하여도 좋다. 또한 유닛(113a)과 유닛(113b) 사이에는, 밑면이 평탄하며 밑면에 수직인 측면을 가지는 주상체(114)를 가진다. 주상체(114)의 상면 형상은 다른 주상체 및 하우징에 대한 간섭이 없는 범위에서 임의적이다.

[0058] 도 5의 (A)에 나타낸 바와 같이, 유닛(113a)이 가지는 주상체의 측면과 주상체(114 및 113b)가 가지는 주상체의 측면이 서로 접하도록 변형시킴으로써 접힌 상태로 할 수 있다. 이때 유닛(113a)이 가지는 주상체의 밑면이 일정한 각도를 이루면서 연속되기 때문에, 단면이 실질적으로 원호상이 되는 영역이 형성된다. 유닛(113b)도 마찬가지이다. 따라서 가요성을 가지는 표시 패널은 상기 영역과 겹치는 부분에서 곡면, 평면, 곡면을 형성할 수 있다.

[0059] 유닛(113a)이 가지는 주상체, 주상체(114), 및 유닛(113b)이 가지는 주상체는 밑면이 연속하도록 접속된다. 또한 유닛(113a)의 한쪽의 단부에 있는 주상체의 밑면은 하우징(102a)의 제 1 면과 연속하도록 접속된다. 또한 유닛(113b)의 한쪽의 단부에 있는 주상체의 밑면은 하우징(102b)의 제 1 면과 연속하도록 접속된다.

[0060] 도 5의 (A)의 상태로부터 변형 동작(전개 동작)을 수행하면, 도 5의 (B)에 나타낸 바와 같이 유닛(113a, 113b)이 가지는 주상체의 측면이 서로 떨어지는 방향으로 움직이고, 상기 실질적으로 원호의 곡률 반경이 크게 되도록 변화된다. 이때 표시 패널에서도 곡면 부분의 곡률 반경이 크게 되도록 변화된다.

[0061] 이어서 도 5의 (B)의 상태로부터 변형 동작을 수행하면, 도 5의 (C)에 나타낸 바와 같이, 하우징(102a)의 제 1 면, 유닛(113a)이 가지는 주상체의 밑면, 주상체(114)의 밑면, 유닛(113b)이 가지는 주상체의 밑면, 및 하우징(102b)의 제 1 면이 평탄하게 연속된다. 이때 표시 패널에서도 곡면 부분은 평탄하게 변화되고, 전체로서 평탄하게 전개된 상태가 된다. 상기와 순서를 거꾸로 변형 동작을 수행하면, 접을 수 있다.

[0062] 도 6의 (A) 내지 (C)는 도 1의 (A)에 나타낸 표시 장치(100A) 또는 도 3의 (A)에 나타낸 표시 장치(100B)에 사용할 수 있는 힌지(103b)의 일례를 설명하는 도면이다.

[0063] 힌지(103b)는 단축 방향의 단면을 직사각형으로 한 주상체(115)를 복수로 가진다. 각 주상체(115)는 밑면이 연속하도록 접속된다. 또한 힌지(103b)의 한쪽의 단부에 있는 주상체(115)의 밑면은 하우징(102a)의 제 1 면과 연속하도록 접속된다. 또한 힌지(103b)의 다른 쪽의 단부에 있는 주상체(115)의 밑면은 하우징(102c)의 제 1 면과 연속하도록 접속된다. 또한 각 주상체(115)의 상면 형상은 다른 주상체 및 하우징에 대한 간섭이 없는 범위에서 임의적이다.

[0064] 도 6의 (A)에 나타낸 바와 같이, 인접한 주상체(115)의 측면이 서로 떨어지는 방향으로 변형시킴으로써 접힌 상태로 할 수 있다. 이때 복수의 주상체(115)의 밑면이 일정한 각도를 이루면서 연속되기 때문에, 전체로서 단면이 실질적으로 원호상이 되는 영역이 형성된다. 따라서 가요성을 가지는 표시 패널은 상기 영역과 겹치는 부분

에서 곡면을 형성할 수 있다.

[0065] 도 6의 (A)의 상태로부터 변형 동작(전개 동작)을 수행하면, 도 6의 (B)에 나타낸 바와 같이 주상체(115)의 측면이 서로 가까워지는 방향으로 움직이고, 상기 실질적으로 원호의 곡률 반경이 크게 되도록 변화된다. 이때 표시 패널에서도 곡면 부분의 곡률 반경이 크게 되도록 변화된다.

[0066] 이어서 도 6의 (B)의 상태로부터 변형 동작을 수행하면, 도 6의 (C)에 나타낸 바와 같이, 하우징(102b)의 제 1 면, 각 주상체(115)의 밑면, 및 하우징(102c)의 제 1 면이 평탄하게 연속된다. 이때 표시 패널에서도 곡면 부분은 평탄하게 변화되고, 전체로서 평탄하게 전개된 상태가 된다. 상기와 순서를 거꾸로 변형 동작을 수행하면, 접을 수 있다.

[0067] 또한 주상체(115)의 단면을 직사각형으로 하였기 때문에, 평탄하게 전개하였을 때 주상체(115)의 측면끼리가 접하게 된다. 따라서 힌지(103b)가 표시 패널에 반대 방향으로의 굴곡을 발생시키는 일이 없어 스토퍼를 불필요하게 할 수 있다. 또한 접혔을 때에 하우징 간의 틈을 유지하기 위한 스페이서를 제공하여도 좋다. 또한 하우징 또는 힌지는 표시 패널을 설치하는 데에 적합한 형상으로 적절히 변형하여도 좋다.

[0068] 도 7의 (A) 내지 (C)는 힌지(103b)의 다른 예를 설명하는 도면이다.

[0069] 힌지(103b)는 톱니바퀴(116a)와 톱니바퀴(116b)를 가진다. 톱니바퀴(116a)는 하우징(102a)에 고정된다. 톱니바퀴(116b)는 하우징(102b)에 고정된다. 톱니바퀴(116a)의 중심(中心)축은 하우징(102a)의 제 1 면과 중첩되는 것이 바람직하다. 또한 톱니바퀴(116b)의 중심축은 하우징(102b)의 제 1 면과 중첩되는 것이 바람직하다.

[0070] 도 7의 (A)에 나타낸 바와 같이, 접힌 상태일 때 특정 위치에서 톱니바퀴(116a)와 톱니바퀴(116b)가 맞물린 상태로 한다. 이때 두 개의 톱니바퀴의 중심축은 하우징의 제 1 면에 있기 때문에, 하우징 간(표시 패널에서 대향하는 표시면 간)에 틈이 생긴다. 따라서 가요성을 가지는 표시 패널은 상기 틈의 약 1/2를 곡률 반경으로 하는 곡면을 형성할 수 있다.

[0071] 도 7의 (A)의 상태로부터 변형 동작(전개 동작)을 수행하면, 하우징(102b) 및 하우징(102c)은 톱니바퀴(116a)와 톱니바퀴(116b)의 맞물림에 따라 동기하고, 힌지(103b)를 지점으로 펼쳐지도록 이동한다(도 7의 (B) 참조). 이때 표시 패널에서도 곡면 부분의 곡률 반경이 크게 되도록 변화된다.

[0072] 이어서 도 7의 (B)의 상태로부터 변형 동작을 수행하면, 도 7의 (C)에 나타낸 바와 같이, 하우징(102b)의 제 1 면 및 하우징(102c)의 제 1 면이 평탄하게 연속된다. 이때 표시 패널에서도 곡면 부분은 평탄하게 변화되고, 전체로서 평탄하게 전개된 상태가 된다. 상기와 순서를 거꾸로 변형 동작을 수행하면, 접을 수 있다.

[0073] 또한 톱니바퀴(116a)와 톱니바퀴(116b)의 맞물림을 유지하는 기구를 제공하여도 좋다. 또한 평탄하게 전개하였을 때 하우징(102c)의 측면과 하우징(102c)의 측면이 접하게 된다. 따라서 힌지(103b)가 표시 패널에 반대 방향으로의 굴곡을 발생시키는 일이 없어 스토퍼를 불필요하게 할 수 있다. 또한 접혔을 때에 하우징 간의 틈을 유지하기 위한 스페이서를 제공하여도 좋다. 또는 틈을 유지하기 위한 기구를 톱니바퀴(116a) 및 톱니바퀴(116b)에 제공하여도 좋다. 또한 하우징 또는 힌지는 표시 패널을 설치하는 데에 적합한 형상으로 적절히 변형하여도 좋다.

[0074] <표시 장치의 변형예 2>

[0075] 도 8의 (A)는 표시 장치(100A)의 변형예인 표시 장치(100C)를 설명하는 도면이다. 표시 장치(100C)는 하우징(102c)의 형상이 표시 장치(100A)와 다르다.

[0076] 표시 장치(100C)가 가지는 하우징(102c)은 하우징(102a) 및 하우징(102b)보다 두껍게 형성되어 있다. 도 8의 (B)에 나타낸 바와 같이, 하우징(102c)을 두껍게 형성함으로써 비교적 큰 배터리(117)를 내장시킬 수 있어, 표시 장치의 동작을 장시간 수행할 수 있다. 또한 하우징(102c)에 비교적 중량이 있는 배터리(117)를 내장시킴으로써, 도 8의 (A)의 상태뿐만 아니라 도 8의 (B)의 상태에서도 표시 장치(100C)의 중심 위치를 하우징(102c) 내부로 할 수 있다. 하우징(102c)이 두꺼운 것 및 하우징(102c) 내부에 중심이 존재하는 것에 의하여, 평탄하게 전개하였을 때 표시 장치를 더 쉽게 들 수 있게 할 수 있다.

[0077] 또한 표시 장치(100C)는 오른손잡이인지 왼손잡이인지에 상관없이 조작하기 쉬운 구성이기도 하다. 도 9의 (A)는 왼손으로 표시 장치(100C)의 하우징(102c) 측을 들고, 오른손으로 화면 터치 조작을 수행하는 경우를 나타낸 도면이다. 또한 도 9의 (B)는 오른손으로 표시 장치(100C)의 하우징(102c) 측을 들고, 왼손으로 화면 터치 조작을 수행하는 경우를 나타낸 도면이다. 어느 경우에도 사용자가 시인하기 쉬운 방향이 되도록 화상을 표

시할 수 있다.

[0078] 상기 동작은 표시 장치(100C)가 가지는 센서(120)(가속도 센서, 자이로 센서 등)로 표시 장치(100C)의 기울기를 검출하고, 그 기울기에서 화상의 표시 방향을 결정함으로써 수행된다. 또한 센서(120)는 기울기의 변화에서 표시 장치(100C)의 흔들림을 검지할 수 있다. 흔들림에는 개인차가 있으므로, 흔들림의 정보를 인공 지능(AI)에 학습시킴으로써 사용자를 판단할 수 있다. 상기 기능을 이용하여 개인 인증을 수행할 수도 있다. 또한 센서(120)는 본 실시형태에서 나타내는 다른 표시 장치에도 제공할 수 있다.

[0079] 도 10은 센서(120)를 이용한, 표시 화상의 방향의 확정 동작 및 개인 인증을 수행하기 위한 흐름도이다.

[0080] S1부터 S2를 거치는 경로는 센서에 의한 기울기의 검지 결과를 이용하여 화상의 표시 방향을 확정하는 동작이다. 또한 기울기에는 복수의 방향이 있고, 기울기 A, 기울기 B, 기울기 C에는 복수의 방향의 기울기의 조건이 포함된다. 여기서는 기울기 A를 도 9의 (A)에 나타낸 표시 장치(100C)의 기울기를 포함하는 범위, 기울기 C를 도 9의 (B)에 나타낸 표시 장치(100C)의 기울기를 포함하는 범위, 기울기 B를 표시 장치(100C)의 장축 방향을 상하 방향으로 하였을 때의 기울기를 포함하는 범위로 한다. 또한 기울기 B는 상하가 반대가 될 경우도 있어 2가지가 되기 때문에, 실제로는 4개의 기울기의 범위에 대하여 판단을 수행하여도 좋다.

[0081] 기울기 A라고 판단된 경우에는 A 표시가 수행된다. A 표시란, 도 9의 (A)에 나타낸 방향으로 화상을 표시하는 모드이다. 기울기 C라고 판단된 경우에는 C 표시가 수행된다. C 표시란, 도 9의 (B)에 나타낸 방향으로 화상을 표시하는 모드이다. 기울기 B라고 판단된 경우에는 B 표시가 수행된다. B 표시란, 예를 들어 도 9의 (A)에 나타낸 표시 장치(100C)의 화상을 대략 90도 회전시켜 표시하는 모드이다. 이와 같이, 센서(120)를 이용하여 시인하기 쉽도록 화상의 방향을 변화시켜 표시를 수행할 수 있다.

[0082] S1, S3, S4의 경로는 센서(120)가 검지한 흔들림 데이터를 축적하고, 상기 데이터 및 개인을 등록하는 동작이다. 여기서 등록된 데이터는 개인을 판별하기 위한 데이터가 된다. 또한 상기 데이터는 표시 장치를 이용할 때마다 경신할 수 있다.

[0083] S1, S5, S6을 거치는 경로는 상기 데이터와 실시간으로 센서(120)로부터 출력되는 흔들림에 관한 데이터를 대조하여 개인을 인증하는 동작이다. 대조에는 흔들림에 관한 개인의 축적 데이터를 딥 러닝시킨 인공 지능(AI)을 사용할 수 있다. 또한 상기 동작은 상기 데이터베이스에 개인의 정보가 저장된 후에 수행할 수 있다. 이와 같이, 센서(120)를 이용하여 개인 인증을 수행할 수 있다.

[0084] 또한 개인을 특정할 수 있으면 개인이 즐겨 이용하는 표시 장치(100C)의 방향 등을 알 수 있기 때문에, 디폴트의 표시 방향을 미리 설정할 수 있다. 센서(120) 단체로 표시 장치(100C)의 각도를 판단할 경우에는 표시 장치(100C)의 미묘한 흔들림 등에 의하여 센서(120)가 과민하게 반응할 경우가 있다. 이러한 상황에서는 예를 들어 화상이 빈번히 회전되어, 화상을 정상적으로 시인하는 데에 시간이 걸릴 경우가 있다. 또한 전력을 쓸데없이 소비하기도 한다. 디폴트로 표시 방향을 미리 설정함으로써, 시인하는 데에 필요한 시간의 단축 및 소비 전력의 저감이 가능하게 된다.

[0085] 예를 들어 어떤 개인이 도 9의 (A)에 나타낸 바와 같이 표시 장치(100C)를 들 때가 많은 경우에는 A 표시를 디폴트로 할 수 있다. 반대로 도 9의 (B)에 나타낸 바와 같이 표시 장치(100C)를 들 때가 많은 경우에는 C 표시를 디폴트로 할 수 있다. 또한 상기 기능을 이용하지 않고 센서(120)를 사용한 동작만을 수행하여도 좋다.

[0086] 또한 도 8의 (C), (D)는 하우징(102a)에 배터리를 내장시킨 표시 장치(100D)를 설명하는 도면이다. 표시 장치(100D)에는 하우징(102a) 단부에 쥐기 쉬운 그립부(106)가 제공되고, 그립부(106)에 배터리(117)를 내장시킬 수 있다. 표시 장치(100D)의 중심이 중량이 있는 배터리(117)를 내장하는 그립부(106)에 위치하기 때문에, 더 쉽게 들 수 있게 된다. 또한 도 8의 (D)에 나타낸 바와 같이 평탄하게 전개하였을 때에는, 그립부가 다리 역할을 하여 탁상에서도 안정된 형태로 이용할 수 있다. 또한 표시면이 경사지기 때문에 시인성을 향상시킬 수도 있다.

[0087] 또한 도 8의 (B), (D)에 나타낸 바와 같이, 배터리(117)에는 보호 회로(118)를 제공하는 것이 바람직하다. 배터리(117)로서는 용량을 크게 확보할 수 있는 리튬 이온 전지를 사용하는 것이 바람직하나, 드문 경우에서 배터리 내부의 이상(마이크로 단락 등)으로 인하여 발화 사고가 발생할 수 있다.

[0088] 보호 회로(118)는 도 11의 (A)에 나타낸 바와 같이, 콤퍼레이터(121), 트랜지스터(122), 및 커패시터(123)를 가지는 구성으로 할 수 있다. 콤퍼레이터(121)는 배터리(117)의 전압(V_{bat})과, 예를 들어 정상값의 하한이 되는 참조 전위(V_{ref})를 비교하고, V_{bat}가 V_{ref}를 하회하였을 때에 출력 단자(OUT)로부터 출력하는 논리값을 반전한다.

V_{ref}는 트랜지스터(122), 커패시터(123), 및 콤퍼레이터(121)의 입력 단자의 한쪽이 접속되는 노드(N)에 기록되고 유지할 수 있다.

[0089] 또한 트랜지스터(122)와 커패시터(123)를 사용하여 노드(N)에 기록된 전위를 유지할 수 있기 때문에, 트랜지스터(122)와 커패시터(123)를 조합한 회로를 메모리 회로 또는 DOSRAM(Dynamic Oxide Semiconductor Random Access Memory)이라고 부를 수 있다. DOSRAM은 하나의 트랜지스터와 하나의 용량 소자로 구성할 수 있기 때문에 메모리의 고밀도화를 실현할 수 있다. 또한 OS 트랜지스터를 사용함으로써 데이터의 유지 기간을 길게 할 수 있다.

[0090] V_{ref}는 배터리(117)의 충방전에 따른 전압의 변화에 맞춰 일정 기간마다 재기록을 수행한다. 보호 회로(118)에서는, 트랜지스터(122)에 OS 트랜지스터를 사용하는 것이 바람직하다. OS 트랜지스터는 오프 전류가 낮고 노드(N)에 기록된 전위를 실질적으로 변동이 없는 상태로 장시간 유지할 수 있다.

[0091] 또한 트랜지스터(122)에 OS 트랜지스터를 사용한 경우, 상기 메모리 회로를 포함하는 보호 회로(118)를 BTOS(Battery operating system 또는 Battery oxide semiconductor)라고 호칭하는 경우가 있다.

[0092] 도 11의 (B)에 나타낸 바와 같이, 배터리(117)는 보호 회로(118)와 전기적으로 접속되고, 보호 회로(118)의 출력은 제어 회로(119)에 접속된다. 보호 회로(118)는 배터리(117)의 급격한 전압 강하 등을 검지하였을 때 제어 회로(119)에 출력하는 신호의 논리값을 반전한다. 이때 제어 회로(119)는 배터리(117)에 대하여 충방전을 차단하는 제어를 수행하여 사용자의 안전을 확보한다.

[0093] 또한 도 8의 (B), (D)에 나타낸 바와 같이, 하우징(102a) 내에는 안테나(125) 및 안테나(126)를 제공하는 것이 바람직하다. 안테나(125)는 4세대 이동 통신 시스템(4G) 통신용 안테나이고, 안테나(126)는 5세대 이동 통신 시스템(5G) 통신용 안테나이다. 5G 통신은 4G 통신의 10배 내지 20배의 고속 통신을 수행할 수 있다.

[0094] 또한 도 8의 (B), (D)에서는 안테나(125) 및 안테나(126) 모두를 제공하는 구성에 대하여 예시하였지만 이에 한정되지 않는다. 예를 들어 하우징(102a) 내에, 안테나(125)만을 제공하는 구성, 또는 안테나(126)만을 제공하는 구성으로 하여도 좋다. 또한 도 8의 (B), (D)에서는 안테나(125) 및 안테나(126)를 각각 1개씩 제공하는 구성에 대하여 예시하였지만 이에 한정되지 않는다. 예를 들어 안테나(125)를 복수 제공하는 구성, 또는 안테나(126)를 복수 제공하는 구성으로 하여도 좋다.

[0095] 안테나(125) 및 안테나(126)는 둘 다, 하우징(102a)에 제공함으로써 양호한 통신을 수행하기 쉬워진다. 사용자는 접었을 때에도 표시를 보기 쉬운 사용 방법(놓는 방법이나, 드는 방법 등)을 쓸 경우가 많기 때문에, 전파가 진행해오는 방향(위 측, 외측)으로 하우징(102a)을 돌리는 기회가 많으므로, 전파를 수신하기 쉬워진다.

[0096] 또한 도 8의 (A), (B)에서는 하우징(102c)의 형상을 다른 하우징보다 두껍게 하여 배터리 등을 내장시키는 예를 나타내었지만, 도 12의 (A)에 나타낸 표시 장치(100E)와 같이 하우징(102a)의 형상을 다른 하우징보다 두껍게 하여도 좋다. 이 경우에는 외측으로의 굴곡에 대응하는 힌지(103a)를 적절히 굴곡시킴으로써 탁상 등에서 밸런스를 맞춰 설치할 수 있다.

[0097] 또한 힌지(103a)를 경계로 표시면의 평면부를 둘로 분할할 수 있기 때문에, 복수의 화상을 표시하는 경우 등에 각 평면부에 적절한 화상을 할당할 수 있어, 시인성을 향상시킬 수 있다. 또한 평면부의 한쪽을 비표시로 함으로써 전력 절감 동작을 수행할 수도 있다.

[0098] 또한 표시 장치(100C)의 하우징(102c)에는 도 12의 (B)에 나타낸 바와 같이 수전 코일(107) 및 수전 회로(108) 등이 더 제공되어 있어도 좋다. 수전 코일(107)과 충전기(109)가 가지는 송전 코일을 중첩시킴으로써 와이어리스 충전을 수행할 수 있다.

[0099] 충전기(109)가 가지는 송전 코일에 전류를 흘리면 자속이 발생하고 전자기 유도에 의하여 수전 코일(107)에는 전류가 발생한다. 상기 전류는 수전 회로(108)에서 정류(整流)되고 수전 회로(108)와 접속된 배터리의 충전에 사용된다.

[0100] 표시 장치(100C)는 충전기(109) 위에 중심이 있는 하우징(102c)을 접촉시켜 설치할 수 있다. 따라서 도 12의 (B)에 나타낸 바와 같이 접히지 않은 상태에서도 안정적으로 충전기(109) 위에 놓을 수 있다. 또한 충전 중이어도 시인성을 저하시키지 않고 이용할 수 있다. 또한 수전 코일(107)은 하우징(102a, 102b, 102c) 중 모두, 어느 2개, 또는 어느 1개에 제공할 수 있다.

[0101] <표시 동작예 1>

[0102] 도 13의 (A) 내지 (C)는 본 발명의 일 형태의 표시 장치(100A 내지 100E)에 공통된 동작예를 설명하는 도면이다. 또한 도 13의 (A) 내지 (C)에서는 대표적으로 표시 장치(100A)를 사용한 경우를 나타내었다. 도 13의 (A)는 접힌 상태에서 영역(101a)의 평면부가 표시 상태일 때 곡면(104a)을 비표시 상태로 하는 동작이다. 이때 도 13의 (B)에 나타낸 B1-B2의 단면도에서 나타낸 바와 같이, 접히고 시인 불가능한 영역(곡면(104b)을 포함하는 영역(101b) 및 영역(101c))도 비표시 상태로 하는 것이 바람직하다.

[0103] 또는 도 13의 (C)에 나타낸 바와 같이, 영역(101a)의 평면부가 비표시 상태일 때 곡면(104a)을 표시 상태로 하여도 좋다. 상기와 마찬가지로, 접히고 시인 불가능한 영역도 비표시 상태로 하는 것이 바람직하다. 이와 같이, 접힌 상태에서는 일부 영역만을 표시 상태로 함으로써 전력 절감 동작을 수행할 수 있다.

[0104] <표시 동작예 2>

[0105] 도 14의 (A) 내지 (C)는 본 발명의 일 형태의 표시 장치(100A 내지 100D)의 표시부를 3면으로 분할하여 이용하는 경우의 일례를 나타낸 도면이다.

[0106] 도 14의 (A)는 하우징(102c)과 하우징(102b)이 이루는 각도를 둔각, 하우징(102b)과 하우징(102a)이 이루는 각도를 예각으로 함으로써, 탁상에서 밸런스를 맞춰 설치하는 예를 나타낸 도면이다. 하우징(102a)을 다리로 함으로써 랩톱 컴퓨터와 같이 이용할 수 있다. 예를 들어 영역(101c)에 키보드(131)를, 곡면(104b)에 아이콘(132)을, 영역(101b)에 애플리케이션 소프트웨어의 화상(130)을 표시시키고, 화면을 터치함으로써 조작을 수행할 수 있다.

[0107] 이때 도 14의 (B)에 나타낸 바와 같이, 영역(101a)에도 영역(101b)과 같은 화상(130)을 표시시키는 모드로 하면, 대면하는 사람도 시인성 좋게 같은 화상을 볼 수 있다. 또는 도 14의 (C)에 나타낸 바와 같이, 영역(101a)을 비표시 상태로 함으로써 전력 절감 모드로 동작시켜도 좋다.

[0108] <표시 동작예 3>

[0109] 도 15의 (A) 내지 (C)는 본 발명의 일 형태의 표시 장치(100A 내지 100E)의 표시부를 2면으로 분할하여 이용하는 경우의 일례를 나타낸 도면이다.

[0110] 도 15의 (A)는 하우징(102a)과 하우징(102b)이 이루는 각도를 대략 60° 이상 180° 미만(예를 들어 약 90° 등)으로 하고, 하우징(102b)과 하우징(102c)이 이루는 각도를 대략 180°로 함으로써, 탁상에서 밸런스를 맞춰 설치하는 예를 나타낸 도면이다. 영역(101b) 및 영역(101c)을 연속한 평면으로서 대화면화하는 것, 및 하우징(102a)을 다리로 하여 표시면(영역(101b) 및 영역(101c))을 경사지게 하는 것에 의하여, 시인성을 높일 수 있다.

[0111] 이때 도 15의 (B)에 나타낸 바와 같이, 영역(101a)을 비표시 상태로 함으로써 전력 절감 모드로 동작시켜도 좋다.

[0112] 도 15의 (C)는 하우징(102c)과 하우징(102b)이 이루는 각도를 대략 180° 미만 90° 이상(예를 들어 약 135° 등)으로 하고, 하우징(102b)과 하우징(102a)이 이루는 각도를 대략 180°로 함으로써, 탁상에서 밸런스를 맞춰 설치하는 예를 나타낸 도면이다. 하우징(102a) 및 하우징(102b)을 탁상 등의 평면에 평행하게 놓음으로써 스타일러스(150) 등을 사용한 입력을 용이하게 할 수 있다. 또한 영역(101c)을 경사지게 함으로써 시인성을 높일 수 있다.

[0113] <응용예 1>

[0114] 도 16의 (A), (B)는 본 실시형태에 나타낸 표시 장치를 스마트폰 등의 정보 단말기로서 응용하는 예를 나타낸 도면이다. 또한 상술한 표시 장치와 공통되는 요소에는 동일한 부호를 붙였다. 표시 장치(200)는 음성 입출력 유닛(135a, 135b), 카메라(136a, 136b), 센서(137), 센서(120)를 가진다.

[0115] 음성 입출력 유닛(135a, 135b)은 한쪽이 마이크로폰으로서 기능할 때 다른 쪽이 스피커로서 기능할 수 있다. 따라서 전화 기능을 이용할 때 등에 어느 방향에서 파지하여도 문제없이 통화할 수 있다. 마이크로폰 기능과 스피커 기능은 기울기를 검지하는 센서(120)에 의하여 전환할 수 있다. 또한 카메라(136a, 136b)도 같은 식으로, 센서(120)에 의하여 어느 한쪽을 우선적으로 기능시킬 수 있다.

[0116] 입출력 유닛(135a, 135b)은 마이크로폰으로서 기능하는 디바이스 및 스피커로서 기능하는 디바이스의 양쪽을 가져도 좋고, 양쪽의 기능을 가지는 하나의 디바이스를 가져도 좋다.

[0117] 또한 입출력 유닛(135a, 135b)의 양쪽을 마이크로폰으로서 기능시켜 스테레오 음향을 녹음할 수도 있다. 또한 입출력 유닛(135a, 135b)의 양쪽을 스피커로서 기능시켜 스테레오 음향을 재생할 수도 있다.

[0118] 또한 카메라(136a, 136b)의 양쪽을 기능시켜 3D 화상을 촬상할 수도 있다. 센서(137)는 광 센서이며, 주위의 조도에 맞춰 시인하기 쉽도록 표시의 휘도를 조정할 수 있다.

[0119] 또한 도 16의 (B)에 나타낸 바와 같이, 표시 장치(200)의 표시 패널(101)이 제공된 앞면과는 반대 측의 뒷면에 표시 패널(138)이 제공되어 있어도 좋다. 표시 패널(138)은 표시 패널(101)과 같은 화상을 표시할 수 있고, 또한 간단한 정보, 그림, 무늬, 사진 등을 표시하는 서브디스플레이, 또는 조명 등으로서 이용할 수도 있다. 표시 패널(138)에는 발광 디바이스 또는 액정 디바이스를 사용한 표시 패널을 사용할 수 있고, 그 외에는 저소비 전력의 전자 페이퍼 등을 사용하여도 좋다. 표시 패널(138)에는 경질 기판을 지지체로 한 표시 패널도 사용할 수 있다.

[0120] 또한 표시 패널(138)은 도 17의 (A)에 나타낸 바와 같이, 하우징(102a 내지 102c)의 각각에 제공되어 있어도 좋다. 또는 도 17의 (B)에 나타낸 바와 같이, 표시 장치(200)의 뒷면에 가요성을 가지는 표시 패널(139)을 제공하여도 좋다. 이 경우 표시 패널(139)은 굴곡할 수 있기 때문에, 앞면에 제공된 표시 패널(101)과 마찬가지로 하우징(102a 내지 102c)에 걸쳐 제공할 수 있다.

[0121] 또한 도 17의 (C)에 나타낸 바와 같이, 표시 장치(200)의 뒷면에 태양 전지(140)를 제공하여도 좋다. 태양 전지(140)로 발전한 전력은 표시 장치(200) 내의 배터리에 충전할 수 있고, 또한 외부 인터페이스(145)를 통하여 외부로의 전력 공급을 할 수 있다.

[0122] 또한 도 17의 (C)에서는 경질의 지지체를 가지는 태양 전지의 예를 나타내었다. 상기 태양 전지로서는 예를 들어, 결정 실리콘을 광전 변환층으로 한 실리콘 태양 전지, 또는 실리콘 태양 전지와 페로브스카이트형 태양 전지를 탠덤 구조로 한 태양 전지 등을 사용할 수 있다.

[0123] 또는 도 17의 (D)에 나타낸 바와 같이, 가요성 기판을 지지체로 하는 태양 전지이어도 좋다. 이 태양 전지로서는 예를 들어, 비정질 실리콘 태양 전지, CIGS(Cu-In-Ga-Se)형 태양 전지, 유기 태양 전지, 또는 페로브스카이트형 태양 전지 등의 박막 태양 전지(141) 등을 사용할 수 있다. 가요성 기판을 지지체로 하는 태양 전지는 표시 패널(139)과 마찬가지로 하우징(102a 내지 102c)에 걸쳐 제공할 수 있다.

[0124] <응용예 2>

[0125] 도 18의 (A), (B)는 본 발명의 일 형태의 표시 장치(100A 내지 100D)의 표시부를 용도에 따라 적절하게 사용하는 경우의 일례를 나타낸 도면이다.

[0126] 도 18의 (A), (B)는 본 실시형태에 나타낸 표시 장치를 음식점 등의 주문 단말기로서 응용하는 예를 나타낸 도면이다. 또한 상술한 표시 장치와 공통되는 요소에는 동일한 부호를 붙였다. 표시 장치(210)는 송수신 유닛(146), 스피커(147), 카메라(148), 마이크로폰(149) 등을 가진다. 또한 표시 장치(210)는 본 발명의 일 형태의 기능 외에, 일반적인 태블릿형 컴퓨터의 기능을 가져도 좋다.

[0127] 보통 상태에서는 도 18의 (A)에 나타낸 바와 같이 접힌 상태로 할 수 있고 종업원 호출 기능이나 인터폰 기능을 이용할 수 있다. 전개하면 메뉴판이 표시되고 주문을 할 수 있다. 주문 내용은 송수신 유닛(146)을 통하여 송신할 수 있다. 또한 주문의 합계액을 표시하거나, 카메라(148)로 촬상한 바코드로 결제할 수 있다.

[0128] 도 19는 본 실시형태에 나타낸 표시 장치를 텔레비전 장치로서 응용하는 예를 나타낸 블록도이다.

[0129] 또한 도 19에서는 구성요소를 기능마다 분류하여 서로 독립된 블록을 도시하였지만, 실제의 구성요소들을 기능마다 완전히 나누는 것이 어려우며 하나의 구성요소가 복수의 기능에 관련될 수도 있다.

[0130] 텔레비전 장치(600)는 제어부(601), 기억부(602), 통신 제어부(603), 화상 처리 회로(604), 디코더 회로(605), 영상 신호 수신부(606), 타이밍 컨트롤러(607), 소스 드라이버(608), 게이트 드라이버(609), 표시 패널(620) 등을 가진다.

[0131] 표시 패널(620)은 실시형태 1에서 설명한 표시 패널(101)에 상당하고, 그 외의 요소는 하우징(102a) 내지 하우징(102c) 중 어느 것에 포함될 수 있다. 또한 소스 드라이버(608), 게이트 드라이버(609) 등의 몇 개 요소는 표시 패널(101)의 요소이어도 좋다.

[0132] 제어부(601)는 예를 들어 중앙 연산 장치(CPU: Central Processing Unit)로서 기능할 수 있다. 예를 들어 제

어부(601)는 시스템 버스(630)를 통하여 기억부(602), 통신 제어부(603), 화상 처리 회로(604), 디코더 회로(605), 및 영상 신호 수신부(606) 등의 컴포넌트를 제어하는 기능을 가진다.

[0133] 제어부(601)와 각 컴포넌트는, 시스템 버스(630)를 통하여 신호의 전달이 수행된다. 또한 제어부(601)는 시스템 버스(630)를 통하여 접속된 각 컴포넌트로부터 입력되는 신호를 처리하는 기능, 각 컴포넌트에 출력하는 신호를 생성하는 기능 등을 가지고, 이에 의하여 시스템 버스(630)에 접속된 각 컴포넌트를 통괄적으로 제어할 수 있다.

[0134] 기억부(602)는 제어부(601) 및 화상 처리 회로(604)가 액세스 가능한 레지스터, 캐시 메모리, 메인 메모리, 이차 메모리 등으로서 기능한다.

[0135] 이차 메모리로서 사용할 수 있는 기억 장치로서는 예를 들어 재기록 가능한 비휘발성 메모리가 적용된 기억 장치를 사용할 수 있다. 예를 들어 플래시 메모리, MRAM(Magnetoresistive Random Access Memory), PRAM(Phase change RAM), ReRAM(Resistive RAM), FeRAM(Ferroelectric RAM) 등을 사용할 수 있다.

[0136] 또한 레지스터, 캐시 메모리, 메인 메모리 등의 일시적 메모리로서 사용할 수 있는 기억 장치로서는 DRAM(Dynamic RAM)이나 SRAM(Static Random Access Memory) 등의 휘발성 메모리를 사용하여도 좋다.

[0137] 예를 들어 메인 메모리에 제공되는 RAM으로서는 예를 들어 DRAM이 사용되고, 제어부(601)의 작업 공간으로서 가상적으로 메모리 공간이 할당되어 이용된다. 기억부(602)에 저장된 운영 체계, 애플리케이션 프로그램, 프로그램 모듈, 프로그램 데이터 등은 실행을 위하여 RAM에 로드된다. RAM에 로드된 이들 데이터나 프로그램, 프로그램 모듈은 제어부(601)에 직접 액세스되어 조작된다.

[0138] 한편으로 ROM에는 재기록을 필요로 하지 않는 BIOS(Basic Input/Output System)나 펌웨어(firmware) 등을 저장할 수 있다. ROM으로서는 마스크 ROM이나, OTPROM(One Time Programmable Read Only Memory), EPROM(Erasable Programmable Read Only Memory) 등을 사용할 수 있다. EPROM으로서는 자외선 조사에 의하여 기억 데이터의 소거가 가능해진 UV-EPROM(Ultra-Violet Erasable Programmable Read Only Memory), EEPROM(Electrically Erasable Programmable Read Only Memory), 플래시 메모리 등을 들 수 있다.

[0139] 또한 기억부(602) 외에, 탈착 가능한 기억 장치를 접속할 수 있는 구성으로 하여도 좋다. 예를 들어 저장 디바이스로서 기능하는 하드 디스크 드라이브(Hard Disk Drive: HDD)나 솔리드 스테이트 드라이브(Solid State Drive: SSD) 등의 기록 미디어 드라이브, 플래시 메모리, 블루레이 디스크, DVD 등의 기록 매체에 접속되는 단자를 가지는 것이 바람직하다. 이에 의하여, 영상을 기록할 수 있다.

[0140] 통신 제어부(603)는 컴퓨터 네트워크를 통하여 수행되는 통신을 제어하는 기능을 가진다. 즉 텔레비전 장치(600)에는 IoT(Internet of Things) 기술이 적용되어 있다.

[0141] 통신 제어부(603)는 예를 들어 제어부(601)로부터의 명령에 따라 컴퓨터 네트워크에 접속하기 위한 제어 신호를 제어하고, 상기 신호를 컴퓨터 네트워크에 발신한다. 이로써 World Wide Web(WWW)의 기반인 인터넷, 인트라넷(intranet), 엑스트라넷(extranet), PAN(Personal Area Network), LAN(Local Area Network), CAN(Campus Area Network), MAN(Metropolitan Area Network), WAN(Wide Area Network), GAN(Global Area Network) 등의 컴퓨터 네트워크에 접속하여 통신할 수 있다.

[0142] 또한 통신 제어부(603)는 Wi-Fi(등록 상표), Bluetooth(등록 상표), ZigBee(등록 상표) 등의 통신 규격을 사용하여 컴퓨터 네트워크 또는 다른 전자 기기와 통신하는 기능을 가져도 좋다.

[0143] 통신 제어부(603)는 무선에 의하여 통신하는 기능을 가져도 좋다. 예를 들어 안테나와 고주파 회로(RF 회로)를 제공하고, RF 신호의 송수신을 수행하면 좋다. 고주파 회로는 각국 법제로 정해진 주파수 대역의 전자기 신호와 전기 신호를 상호 변환하고, 상기 전자기 신호를 사용하여 무선으로 다른 통신 기기와의 사이에서 통신을 수행하기 위한 회로이다. 실용적인 주파수 대역으로서 수십kHz 내지 수십GHz가 일반적으로 사용된다. 안테나와 접속되는 고주파 회로에는 복수의 주파수 대역에 대응한 고주파 회로부를 가지고, 고주파 회로부는 증폭기(앰프), 믹서, 필터, DSP, RF 트랜스시버 등을 가지는 구성으로 할 수 있다.

[0144] 영상 신호 수신부(606)는 예를 들어 안테나, 복조 회로, 및 A-D 변환 회로(아날로그-디지털 변환 회로) 등을 가진다. 복조 회로는 안테나로부터 입력한 신호를 복조하는 기능을 가진다. 또한 A-D 변환 회로는 복조된 아날로그 신호를 디지털 신호로 변환하는 기능을 가진다. 영상 신호 수신부(606)에서 처리된 신호는 디코더 회로(605)에 송신된다.

[0145] 디코더 회로(605)는 영상 신호 수신부(606)로부터 입력되는 디지털 신호에 포함되는 영상 데이터를, 송신되는 방송 규격의 사양에 따라 디코드하고, 화상 처리 회로에 송신하는 신호를 생성하는 기능을 가진다. 예를 들어 8K 방송에서의 방송 규격으로서는 H.265|MPEG-H High Efficiency Video Coding(약칭: HEVC) 등이 있다.

[0146] 영상 신호 수신부(606)가 가지는 안테나에 의하여 수신할 수 있는 방송 전파로서는 지상파, 또는 위성으로부터 송신되는 전파 등을 들 수 있다. 또한 안테나에 의하여 수신할 수 있는 방송 전파로서, 아날로그 방송, 디지털 방송 등이 있고, 또한 영상 및 음성, 또는 음성만의 방송 등이 있다. 예를 들어 UHF대(약 300MHz 내지 3GHz) 또는 VHF대(30MHz 내지 300MHz) 중 특정 주파수 대역에서 송신되는 방송 전파를 수신할 수 있다. 또한 예를 들어, 복수의 주파수 대역에서 수신된 복수의 데이터를 사용함으로써, 전송(轉送) 레이트를 높일 수 있고, 더 많은 정보를 얻을 수 있다. 이에 의하여 풀 하이비전을 넘는 해상도를 가지는 영상을 표시 패널(620)에 표시할 수 있다. 예를 들어 4K2K, 8K4K, 16K8K, 또는 그 이상의 해상도를 가지는 영상을 표시할 수 있다.

[0147] 또한 영상 신호 수신부(606) 및 디코더 회로(605)는 컴퓨터 네트워크를 통한 데이터 전송(傳送) 기술에 의하여 송신된 방송의 데이터를 사용하여 화상 처리 회로(604)에 송신하는 신호를 생성하는 구성으로 하여도 좋다. 이 때 수신하는 신호가 디지털 신호인 경우, 영상 신호 수신부(606)는 복조 회로 및 A-D 변환 회로 등을 가지지 않아도 된다.

[0148] 화상 처리 회로(604)는 디코더 회로(605)로부터 입력되는 영상 신호를 바탕으로, 타이밍 컨트롤러(607)에 출력하는 영상 신호를 생성하는 기능을 가진다.

[0149] 타이밍 컨트롤러(607)는 화상 처리 회로(604)가 처리를 실시한 영상 신호 등에 포함되는 동기 신호를 바탕으로, 게이트 드라이버(609) 및 소스 드라이버(608)에 출력하는 신호(클록 신호, 스타트 펄스 신호 등의 신호)를 생성하는 기능을 가진다. 또한 타이밍 컨트롤러(607)는 상기 신호에 더하여, 소스 드라이버(608)에 출력하는 비디오 신호를 생성하는 기능을 가진다.

[0150] 표시 패널(620)은 복수의 화소(621)를 가진다. 각 화소(621)는 게이트 드라이버(609) 및 소스 드라이버(608)로부터 공급되는 신호에 의하여 구동된다. 여기서는, 화소수가 7680×4320인, 8K4K 규격에 따른 해상도를 가지는 표시 패널의 예를 나타낸다. 또한 표시 패널(620)의 해상도는 이에 한정되지 않고, 풀 하이비전(화소수 1920×1080) 또는 4K2K(화소수 3840×2160) 등의 규격에 따른 해상도이어도 좋다.

[0151] 도 19에 나타낸 제어부(601)나 화상 처리 회로(604)로서는 예를 들어 프로세서를 가지는 구성으로 할 수 있다. 예를 들어 제어부(601)는 CPU로서 기능하는 프로세서를 사용할 수 있다. 또한 화상 처리 회로(604)로서, 예를 들어 DSP(Digital Signal Processor), GPU(Graphics Processing Unit) 등의 다른 프로세서를 사용할 수 있다. 또한 제어부(601)나 화상 처리 회로(604)는, 상기 프로세서를 FPGA(Field Programmable Gate Array)나 FPAA(Field Programmable Analog Array)와 같은 PLD(Programmable Logic Device)로 실현한 구성으로 하여도 좋다.

[0152] 프로세서는 각종 프로그램으로부터의 명령을 해석하여 실행함으로써, 각종 데이터 처리나 프로그램 제어를 수행한다. 프로세서에 의하여 실행될 수 있는 프로그램은, 프로세서가 가지는 메모리 영역에 저장되어 있어도 좋고, 별도로 제공되는 기억 장치에 저장되어 있어도 좋다.

[0153] 또한 제어부(601), 기억부(602), 통신 제어부(603), 화상 처리 회로(604), 디코더 회로(605), 영상 신호 수신부(606), 및 타이밍 컨트롤러(607)의 각각이 가지는 기능 중 2개 이상의 기능을 하나의 IC칩으로 집약시켜 시스템 LSI를 구성하여도 좋다. 예를 들어 프로세서, 디코더 회로, 튜너 회로, A-D 변환 회로, DRAM, 및 SRAM 등을 가지는 시스템 LSI로 하여도 좋다.

[0154] 또한 제어부(601)나 다른 컴포넌트가 가지는 IC 등에, 채널 형성 영역에 산화물 반도체를 사용하고 매우 낮은 오프 전류가 실현된 트랜지스터를 이용할 수도 있다. 상기 트랜지스터는 오프 전류가 매우 낮기 때문에, 상기 트랜지스터를 메모리로서 기능하는 용량 소자에 유입한 전하(데이터)를 유지하기 위한 스위치로서 사용함으로써, 데이터의 유지 기간을 장기간에 걸쳐 확보할 수 있다. 이 특성을 제어부(601) 등의 레지스터나 캐시 메모리에 사용함으로써, 필요할 때만 제어부(601)를 동작시키고, 그 외의 경우에는 직전의 처리의 정보를 상기 메모리에 대피시킴으로써, 노멀리 오프 컴퓨팅이 가능해진다. 이로써 텔레비전 장치(600)의 저소비 전력화를 도모할 수 있다.

[0155] 또한 도 19의 텔레비전 장치(600)의 구성은 일례이며, 모든 구성요소를 포함할 필요는 없다. 텔레비전 장치(600)는 도 19에 나타낸 구성요소 중 필요한 구성요소를 가지면 좋다. 또한 텔레비전 장치(600)는 도 19에 나

타낸 구성요소 이외의 구성요소를 가져도 좋다.

[0156] 예를 들어 텔레비전 장치(600)는 도 19에 나타낸 구성 외에, 외부 인터페이스, 음성 출력부, 터치 패널 유닛, 센서 유닛, 카메라 유닛 등을 가져도 좋다. 예를 들어 외부 인터페이스로서는 예를 들어 USB(Universal Serial Bus) 단자, LAN(Local Area Network) 접속용 단자, 전원 수급용 단자, 음성 출력용 단자, 음성 입력용 단자, 영상 출력용 단자, 영상 입력용 단자 등의 외부 접속 단자, 적외선, 가시광, 자외선 등을 사용한 광 통신용 송수신기, 하우징에 제공된 물리 버튼 등이 있다. 또한 예를 들어 음성 입출력부로서는 사운드 컨트롤러, 마이크로폰, 스피커 등이 있다.

[0157] 이하에서는 화상 처리 회로(604)에 대하여 더 자세한 설명한다.

[0158] 화상 처리 회로(604)는 디코더 회로(605)로부터 입력되는 영상 신호를 바탕으로 화상 처리를 실행하는 기능을 가지는 것이 바람직하다.

[0159] 화상 처리로서는 예를 들어 노이즈 제거 처리, 계조 변환 처리, 색조 보정 처리, 휘도 보정 처리 등을 들 수 있다. 색조 보정 처리나 휘도 보정 처리로서는 예를 들어 감마 보정 등이 있다.

[0160] 또한 화상 처리 회로(604)는 해상도의 업 컨버트에 따른 화소 보간 처리나, 프레임 주파수의 업 컨버트에 따른 프레임 보간 처리 등의 처리를 실행하는 기능을 가지는 것이 바람직하다.

[0161] 예를 들어 노이즈 제거 처리는, 문자 등의 윤곽의 주변에서 발생되는 모스키토 노이즈, 고속의 동영상에서 발생되는 블록 노이즈, 플리커가 발생되는 랜덤 노이즈, 해상도의 업 컨버트로 인하여 발생되는 도트 노이즈 등 다양한 노이즈를 제거한다.

[0162] 계조 변환 처리는 화상의 계조를 표시 패널(620)의 출력 특성에 대응한 계조로 변환하는 처리이다. 예를 들어 계조 수를 크게 하는 경우, 작은 계조 수로 입력된 화상에 대하여 각 화소에 대응하는 계조값을 보간하여 할당함으로써, 히스토그램을 평활화하는 처리를 수행할 수 있다. 또한 다이내믹 레인지를 넓히는 하이 다이내믹 레인지(HDR) 처리도 계조 변환 처리에 포함된다.

[0163] 또한 화소 보간 처리는 해상도를 업 컨버트할 때, 원래 존재하지 않는 데이터를 보간한다. 예를 들어 목적의 화소의 주위의 화소를 참조하고, 이들의 중간색을 표시하도록 데이터를 보간한다.

[0164] 또한 색조 보정 처리는 화상의 색조를 보정하는 처리이다. 또한 휘도 보정 처리는 화상의 밝기(휘도 콘트라스트)를 보정하는 처리이다. 예를 들어 텔레비전 장치(600)가 제공되는 공간의 조명의 종류나 휘도, 또는 색 순도 등을 검지하고, 이에 따라 표시 패널(620)에 표시하는 화상의 휘도나 색조가 최적화되도록 보정한다. 또는 표시하는 화상과, 미리 저장해 둔 화상 리스트 내의 다양한 장면의 화상을 조합(照合)하여, 가장 가까운 장면의 화상에 적합한 휘도나 색조가 되도록, 표시하는 화상을 보정하는 기능을 가져도 좋다.

[0165] 프레임 보간은, 표시하는 영상의 프레임 주파수를 증대시키는 경우, 원래 존재하지 않는 프레임(보간 프레임)의 화상을 생성한다. 예를 들어 어느 2장의 화상의 차분으로부터 2장의 화상 사이에 삽입하는 보간 프레임의 화상을 생성한다. 또는 2장의 화상 사이에 복수 장의 보간 프레임의 화상을 생성할 수도 있다. 예를 들어 디코더 회로(605)로부터 입력되는 영상 신호의 프레임 주파수가 60Hz이었을 때, 복수 장의 보간 프레임을 생성함으로써, 타이밍 컨트롤러(607)에 출력하는 영상 신호의 프레임 주파수를 2배인 120Hz, 또는 4배인 240Hz, 또는 8배인 480Hz 등으로 증대시킬 수 있다.

[0166] 본 실시형태에서 예시한 구성예 및 이들에 대응하는 도면 등은 적어도 그 일부를 다른 구성예 또는 도면 등과 적절히 조합하여 실시할 수 있다.

[0167] 본 실시형태는 적어도 그 일부를 본 명세서 중에 기재하는 다른 실시형태와 적절히 조합하여 실시할 수 있다.

[0168] (실시형태 2)

[0169] 본 실시형태에서는 본 발명의 일 형태의 표시 장치에 적용할 수 있는 표시 패널의 구성예에 대하여 설명한다.

[0170] <구성예>

[0171] 도 20에 표시 패널(700)의 상면도를 나타내었다. 표시 패널(700)은 가요성을 가지는 지지 기판(745)이 적용되어, 플렉시블 디스플레이로서 사용할 수 있는 표시 패널이다. 또한 표시 패널(700)은 가요성을 가지는 지지 기판(745) 위에 제공된 화소부(702)를 가진다. 또한 지지 기판(745) 위에는 소스 드라이버 회로부(704), 한 쌍의 게이트 드라이버 회로부(706), 배선(710) 등이 제공된다. 또한 화소부(702)에는 복수의 표시 디바이스가 제공

된다.

[0172] 또한 지지 기판(745)의 일부에, FPC(716)(FPC: Flexible printed circuit)가 접속되는 FPC 단자부(708)가 제공되어 있다. FPC(716)에 의하여, FPC 단자부(708) 및 배선(710)을 통하여 화소부(702), 소스 드라이버 회로부(704), 및 게이트 드라이버 회로부(706)의 각각에 각종 신호 등이 공급된다.

[0173] 한 쌍의 게이트 드라이버 회로부(706)는 화소부(702)를 사이에 두고 양쪽에 제공되어 있다. 또한 게이트 드라이버 회로부(706) 및 소스 드라이버 회로부(704)는 각각 반도체 기판 등에 별도로 형성되고, 패키징된 IC칩의 형태이어도 좋다. 상기 IC칩은 지지 기판(745) 위에 COF(Chip On Film) 기술 등에 의하여 실장할 수 있다.

[0174] 화소부(702), 소스 드라이버 회로부(704), 및 게이트 드라이버 회로부(706)가 가지는 트랜지스터에 OS 트랜지스터를 적용하는 것이 바람직하다.

[0175] 화소부(702)에 제공되는 표시 디바이스에는 발광 디바이스 등을 사용할 수 있다. 발광 디바이스로서는 LED(Light Emitting Diode), OLED(Organic LED), QLED(Quantum-dot LED), 반도체 레이저 등의 자발광성 발광 디바이스를 들 수 있다. 또한 표시 디바이스로서 투과형 액정 디바이스, 반사형 액정 디바이스, 반투과형 액정 디바이스 등의 액정 디바이스를 사용할 수도 있다. 또한 셔터 방식 또는 광간섭 방식의 MEMS(Micro Electro Mechanical Systems) 디바이스나, 마이크로캡슐 방식, 전기 영동 방식, 일렉트로 웨팅 방식, 또는 전자 분류체(電子粉流體, Electronic Liquid Powder)(등록 상표) 방식 등을 적용한 표시 디바이스 등을 사용할 수도 있다.

[0176] 또한 도 20에서는 지지 기판(745)의 FPC 단자부(708)가 제공되는 부분이 돌출된 형상을 가지는 예를 나타내었다. 지지 기판(745)의 FPC 단자부(708)를 포함하는 일부는 도 20 중의 영역 P1에서, 뒷면 측에 되접어 꺾을 수 있다. 지지 기판(745)의 일부를 되접어 꺾음으로써, FPC(716)를 화소부(702)의 뒷면 측에 중첩시켜 배치한 상태로, 표시 패널(700)을 전자 기기 등에 실장할 수 있어, 전자 기기 등의 공간 절약, 소형화를 도모할 수 있다.

[0177] 또한 표시 패널(700)에 접속되는 FPC(716)에는, IC(717)가 실장되어 있다. IC(717)는 예를 들어 소스 드라이버 회로로서의 기능을 가진다. 이때 표시 패널(700)에서의 소스 드라이버 회로부(704)는 보호 회로, 버퍼 회로, 디멀티플렉서 회로 등 중 적어도 하나를 포함하는 구성으로 할 수 있다.

[0178] <단면 구성예>

[0179] 이하에서는 표시 디바이스로서 유기 EL을 사용하는 구성에 대하여 도 21 및 도 22를 사용하여 설명한다. 도 21 및 도 22는, 각각 도 20에 나타낸 표시 패널(700)의 일점쇄선 S-T에서의 단면 개략도이다.

[0180] 우선, 도 21 및 도 22에 나타낸 표시 패널의 공통되는 부분에 대하여 설명한다.

[0181] 도 21 및 도 22에는 화소부(702)와, 게이트 드라이버 회로부(706)와, FPC 단자부(708)를 포함하는 단면을 나타내었다. 화소부(702)는 트랜지스터(750) 및 커패시터(790)를 가진다. 게이트 드라이버 회로부(706)는 트랜지스터(752)를 가진다.

[0182] 트랜지스터(750) 및 트랜지스터(752)는 채널이 형성되는 반도체층에 산화물 반도체를 적용한 트랜지스터이다. 또한 이에 한정되지 않고, 반도체층에 실리콘(비정질 실리콘, 다결정 실리콘, 또는 단결정 실리콘)이나, 유기 반도체를 사용한 트랜지스터를 적용할 수도 있다.

[0183] 본 실시형태에서 사용하는 트랜지스터는 고순도화되고, 산소 결손의 형성이 억제된 산화물 반도체막을 가진다. 상기 트랜지스터는 오프 전류를 매우 낮게 할 수 있다. 그러므로 이와 같은 트랜지스터가 적용된 화소는 화상 신호 등의 전기 신호의 유지 시간을 길게 할 수 있고, 화상 신호 등의 기록 간격도 길게 설정할 수 있다. 따라서 리프레시 동작의 빈도를 적게 할 수 있기 때문에, 소비 전력을 저감할 수 있다.

[0184] 또한 본 실시형태에서 사용되는 트랜지스터는 비교적 높은 전계 효과 이동도를 얻을 수 있기 때문에, 고속 구동이 가능하다. 예를 들어 이와 같은 고속 구동이 가능한 트랜지스터를 표시 패널에 사용함으로써, 화소부의 스위칭 트랜지스터와 구동 회로부에 사용하는 드라이버 트랜지스터를 동일 기판 위에 형성할 수 있다. 즉 실리콘 웨이퍼 등으로 형성된 구동 회로를 적용하지 않는 구성도 가능하기 때문에 표시 장치의 부품 점수를 삭감할 수 있다. 또한 화소부에서도, 고속 구동이 가능한 트랜지스터를 사용함으로써, 고화질의 화상을 제공할 수 있다.

[0185] 커패시터(790)는 트랜지스터(750)가 가지는 제 1 게이트 전극과 동일한 막을 가공하여 형성되는 하부 전극과, 반도체층과 동일한 금속 산화물막을 가공하여 형성되는 상부 전극을 가진다. 상부 전극은 트랜지스터(750)의 소스 영역 및 드레인 영역과 마찬가지로 저저항화되어 있다. 또한 하부 전극과 상부 전극 사이에는, 트랜지스

터(750)의 제 1 게이트 절연층으로서 기능하는 절연막의 일부가 제공된다. 즉 커패시터(790)는 한 쌍의 전극 사이에 유전체막으로서 기능하는 절연막이 개재(介在)된 적층형 구조를 가진다. 또한 상부 전극에는 트랜지스터(750)의 소스 전극 및 드레인 전극과 동일한 막을 가공하여 얻어지는 배선이 접속되어 있다.

[0186] 또한 트랜지스터(750), 트랜지스터(752), 및 커패시터(790) 위에는 평탄화막으로서 기능하는 절연층(770)이 제공되어 있다.

[0187] 화소부(702)가 가지는 트랜지스터(750)와 게이트 드라이버 회로부(706)가 가지는 트랜지스터(752)에는 상이한 구조의 트랜지스터를 사용하여도 좋다. 예를 들어 이들 중 하나에 톱 게이트형 트랜지스터를 적용하고 다른 하나에 보텀 게이트형 트랜지스터를 적용한 구성으로 하여도 좋다. 또한 상기 소스 드라이버 회로부(704)에 대해서도, 게이트 드라이버 회로부(706)와 마찬가지이다.

[0188] FPC 단자부(708)는 일부가 접속 전극으로서 기능하는 배선(760), 이방성 도전막(780), 및 FPC(716)를 가진다. 배선(760)은 이방성 도전막(780)을 통하여 FPC(716)가 가지는 단자와 전기적으로 접속된다. 여기서는, 배선(760)은 트랜지스터(750) 등의 소스 전극 및 드레인 전극과 같은 도전막으로 형성되어 있다.

[0189] 이어서, 도 21에 나타낸 표시 패널(700)에 대하여 설명한다.

[0190] 도 21에 나타낸 표시 패널(700)은 지지 기판(745)과 지지 기판(740)을 가진다. 지지 기판(745) 및 지지 기판(740)으로서는 예를 들어 유리 기판 또는 플라스틱 기판 등의 가요성을 가지는 기판을 사용할 수 있다.

[0191] 트랜지스터(750), 트랜지스터(752), 커패시터(790) 등은 절연층(744) 위에 제공된다. 지지 기판(745)과 절연층(744)은 접착층(742)에 의하여 접합되어 있다.

[0192] 또한 표시 패널(700)은 발광 디바이스(782), 착색층(736), 차광층(738) 등을 가진다.

[0193] 발광 디바이스(782)는 도전층(772), EL층(786), 및 도전층(788)을 가진다. 도전층(772)은 트랜지스터(750)가 가지는 소스 전극 또는 드레인 전극과 전기적으로 접속된다. 도전층(772)은 절연층(770) 위에 제공되고, 화소 전극으로서 기능한다. 또한 도전층(772)의 단부를 덮어 절연층(730)이 제공되고, 절연층(730) 및 도전층(772) 위에 EL층(786)과 도전층(788)이 적층되어 제공되어 있다.

[0194] 도전층(772)에는 가시광에 대하여 반사성을 가지는 재료를 사용할 수 있다. 예를 들어 알루미늄, 은 등을 포함하는 재료를 사용할 수 있다. 또한 도전층(788)에는 가시광에 대하여 투광성을 가지는 재료를 사용할 수 있다. 예를 들어 인듐, 아연, 주석 등을 포함하는 산화물 재료를 사용하는 것이 좋다. 그러므로 발광 디바이스(782)는 피형성면과 반대 측(지지 기판(740) 측)에 광을 사출하는 톱 이미션형 발광 디바이스이다.

[0195] 또한 EL층(786)은 유기 화합물 또는 퀀텀닷(quantum dot) 등의 무기 화합물을 가진다. EL층(786)은 전류가 흘렀을 때 청색의 광을 나타내는 발광 재료를 포함한다.

[0196] 발광 재료로서는 형광 재료, 인광 재료, 열 활성화 지연 형광(Thermally activated delayed fluorescence: TADF) 재료, 무기 화합물(퀀텀닷 재료 등) 등을 사용할 수 있다. 퀀텀닷에 사용할 수 있는 재료로서는 콜로이드상 퀀텀닷 재료, 합금형 퀀텀닷 재료, 코어·셸형 퀀텀닷 재료, 코어형 퀀텀닷 재료 등을 들 수 있다.

[0197] 차광층(738)과 착색층(736)은 절연층(746)의 한쪽의 면에 제공되어 있다. 착색층(736)은 발광 디바이스(782)와 중첩되는 위치에 제공되어 있다. 또한 차광층(738)은 화소부(702)에서, 발광 디바이스(782)와 중첩되지 않은 영역에 제공되어 있다. 또한 차광층(738)은 게이트 드라이버 회로부(706) 등에도 중첩되어 제공되어 있어도 좋다.

[0198] 지지 기판(740)은 절연층(746)의 다른 쪽의 면에 접착층(747)에 의하여 접합되어 있다. 또한 지지 기판(740)과 지지 기판(745)은 밀봉층(732)에 의하여 접합되어 있다.

[0199] 여기서는, 발광 디바이스(782)가 가지는 EL층(786)으로서 백색의 발광을 나타내는 발광 재료가 적용되어 있다. 발광 디바이스(782)가 발하는 백색의 발광은 착색층(736)에 의하여 착색되어 외부로 사출된다. EL층(786)은 상이한 색을 나타내는 화소에 걸쳐 제공된다. 화소부에는 적색(R), 녹색(G), 및 청색(B) 중 어느 것을 투과시키는 착색층(736)이 제공된 화소를 매트릭스상으로 배치함으로써, 표시 패널(700)은 풀 컬러의 표시를 수행할 수 있다.

[0200] 또한 도전층(788)으로서, 반투과성, 반반사성을 가지는 도전막을 사용하여도 좋다. 이때 도전층(772)과 도전층(788) 사이에서 미소 공진기(마이크로캐비티) 구조를 실현하고, 특정의 파장의 광을 강하게 하여 사출하는 구성

으로 할 수 있다. 또한 이때 도전층(772)과 도전층(788) 사이에 광학 거리를 조정하기 위한 광학 조정층을 배치하고, 상기 광학 조정층의 두께를 상이한 색의 화소 사이에서 상이하게 함으로써, 각각의 화소로부터 사출되는 광의 색 순도를 높이는 구성으로 하여도 좋다.

[0201] 또한 EL층(786)을 화소마다 섬 형상으로, 또는 화소 열마다 줄무늬 형상으로 형성하는, 즉 개별 도포 방식에 의하여 형성하는 경우에는 착색층(736)이나 상술한 광학 조정층을 제공하지 않는 구성으로 하여도 좋다.

[0202] 여기서 절연층(744)과 절연층(746)에는 각각 투습성이 낮은 배리어막으로서 기능하는 무기 절연막을 사용하는 것이 바람직하다. 이와 같은 절연층(744)과 절연층(746) 사이에 발광 디바이스(782)나 트랜지스터(750) 등이 개재된 구성으로 함으로써, 이들의 열화가 억제되고, 신뢰성이 높은 표시 패널을 실현할 수 있다.

[0203] 도 22에 나타낸 표시 패널(700A)은 도 21에 나타낸 접착층(742)과 절연층(744) 사이에 수지층(743)이 제공되어 있다. 또한 지지 기판(740) 대신에 보호층(749)을 가진다.

[0204] 수지층(743)은 폴리이미드나 아크릴 등의 유기 수지를 포함하는 층이다. 절연층(744)은 산화 실리콘, 산화질화 실리콘, 질화 실리콘 등의 무기 절연막을 포함한다. 수지층(743)과 지지 기판(745)은 접착층(742)에 의하여 접합된다. 수지층(743)은 지지 기판(745)보다 얇은 것이 바람직하다.

[0205] 보호층(749)은 밀봉층(732)과 접합되어 있다. 보호층(749)으로서는 유리 기판이나 수지 필름 등을 사용할 수 있다. 또한 보호층(749)으로서, 편광판(원편광판을 포함함), 산란판 등의 광학 부재나, 터치 센서 패널 등의 입력 장치, 또는 이들을 2개 이상 적층한 구성을 적용하여도 좋다.

[0206] 또한 발광 디바이스(782)가 가지는 EL층(786)은 절연층(730) 및 도전층(772) 위에 섬 형상으로 제공되어 있다. EL층(786)을 부화소마다 발광색이 달라지도록 형성함으로써, 착색층(736)을 사용하지 않고 컬러 표시를 실현할 수 있다.

[0207] 또한 발광 디바이스(782)를 덮어 보호층(741)이 제공된다. 보호층(741)은 발광 디바이스(782)로 물 등의 불순물이 확산되는 것을 방지하는 기능을 가진다. 보호층(741)은 도전층(788) 측으로부터 절연층(741a), 절연층(741b), 및 절연층(741c)이 이 순서대로 적층된 적층 구조를 가진다. 이때 절연층(741a)과 절연층(741c)에는 물 등의 불순물에 대하여 배리어성이 높은 무기 절연막을, 절연층(741b)에는 평탄화막으로서 기능하는 유기 절연막을 각각 사용하는 것이 바람직하다. 또한 보호층(741)은 게이트 드라이버 회로부(706)에도 연장되어 제공되어 있는 것이 바람직하다.

[0208] 또한 밀봉층(732)보다 내측에 있어서, 트랜지스터(750)나 트랜지스터(752) 등을 덮는 유기 절연막이 섬 형상으로 형성되는 것이 바람직하다. 바꿔 말하면, 상기 유기 절연막의 단부가 밀봉층(732)의 내측 또는 밀봉층(732)의 단부와 중첩되는 영역에 위치하는 것이 바람직하다. 도 22에서는 절연층(770), 절연층(730), 및 절연층(741b)이 섬 형상으로 가공되어 있는 예를 나타내었다. 예를 들어 밀봉층(732)과 중첩되는 부분에서는, 절연층(741c) 및 절연층(741a)이 접하여 제공되어 있다. 이와 같이, 트랜지스터(750)나 트랜지스터(752)를 덮는 유기 절연막의 표면이 밀봉층(732)보다 외측에 노출되지 않는 구성으로 함으로써, 외부로부터 상기 유기 절연막을 통하여 트랜지스터(750)나 트랜지스터(752)로 물이나 수소가 확산되는 것을 적합하게 방지할 수 있다. 이로써 트랜지스터의 전기 특성의 변동을 억제할 수 있고, 신뢰성이 매우 높은 표시 장치를 실현할 수 있다.

[0209] 또한 도 22에 있어서, 접을 수 있는 영역 P1에서는, 지지 기판(745), 접착층(742) 외, 절연층(744) 등의 무기 절연막이 제공되지 않은 부분을 가진다. 또한 영역 P1에 있어서, 배선(760)이 노출되는 것을 방지하기 위하여 유기 재료를 포함하는 절연층(770)이 배선(760)을 덮는 구성을 가진다. 접을 수 있는 영역 P1에 가능한 한 무기 절연막을 제공하지 않고, 또한 금속 또는 합금을 포함하는 도전층과 유기 재료를 포함하는 층만을 적층한 구성으로 함으로써, 굴곡시켰을 때 크랙이 생기는 것을 방지할 수 있다. 또한 영역 P1에 지지 기판(745)을 제공하지 않음으로써, 매우 작은 곡률 반경으로 표시 패널(700A)의 일부를 굴곡시킬 수 있다.

[0210] 또한 도 22에 있어서, 보호층(741) 위에는 도전층(761)이 제공되어 있다. 도전층(761)은 배선이나 전극으로서 사용할 수 있다.

[0211] 또한 도전층(761)은 표시 패널(700A)에 중첩시켜 터치 센서가 제공되는 경우에, 화소를 구동할 때의 전기적인 노이즈가, 상기 터치 센서에 전달되는 것을 방지하기 위한 정전 차폐막으로서 기능시킬 수 있다. 이때 도전층(761)에는 소정의 정전위가 인가되는 구성으로 하면 좋다.

[0212] 또는 도전층(761)은, 예를 들어 터치 센서의 전극으로서 사용할 수 있다. 이로써 표시 패널(700A)을 터치 패널로서 기능시킬 수 있다. 예를 들어 도전층(761)은 정전 용량 방식의 터치 센서의 전극 또는 배선으로서 사용할

수 있다. 이때 도전층(761)은 검지 회로가 접속되는 배선 또는 전극이나, 센서 신호가 입력되는 배선 또는 전극으로서 사용할 수 있다. 이와 같이, 발광 디바이스(782) 위에 터치 센서를 형성함으로써, 부품 수를 삭감할 수 있고, 전자 기기 등의 제조 비용을 삭감할 수 있다.

[0213] 도전층(761)은 발광 디바이스(782)와 중첩되지 않은 부분에 제공되는 것이 바람직하다. 예를 들어 도전층(761)은 절연층(730)과 중첩되는 위치에 제공할 수 있다. 이로써 도전층(761)으로서 비교적 도전성이 낮은 투명 도전막을 사용할 필요가 없고, 도전성이 높은 금속이나 합금 등을 사용할 수 있기 때문에, 센서의 감도를 높일 수 있다.

[0214] 또한 도전층(761)을 사용하여 구성할 수 있는 터치 센서의 방식으로서는 정전 용량 방식에 한정되지 않고, 저항막 방식, 표면 탄성파 방식, 적외선 방식, 광학 방식, 감압 방식 등 다양한 방식을 사용할 수 있다. 또는 이들 중 2개 이상을 조합하여 사용하여도 좋다.

[0215] <구성요소>

[0216] 이하에서는 표시 장치에 적용할 수 있는 트랜지스터 등의 구성요소에 대하여 설명한다.

[0217] [트랜지스터]

[0218] 트랜지스터는 게이트 전극으로서 기능하는 도전층과, 반도체층과, 소스 전극으로서 기능하는 도전층과, 드레인 전극으로서 기능하는 도전층과, 게이트 절연층으로서 기능하는 절연층을 가진다.

[0219] 또한 본 발명의 일 형태의 표시 장치가 가지는 트랜지스터의 구조는 특별히 한정되지 않는다. 예를 들어 플레이너형 트랜지스터로 하여도 좋고, 스태거형 트랜지스터로 하여도 좋고, 역 스태거형 트랜지스터로 하여도 좋다. 또한 톱 게이트형 또는 보텀 게이트형 중 어느 트랜지스터 구조로 하여도 좋다. 또는 채널 상하에 게이트 전극이 제공되어 있어도 좋다.

[0220] 트랜지스터에 사용되는 반도체 재료의 결정성에 대해서도 특별히 한정되지 않고, 비정질 반도체 및 결정성을 가지는 반도체(미결정 반도체, 다결정 반도체, 단결정 반도체, 또는 일부에 결정 영역을 가지는 반도체) 중 어느 것을 사용하여도 좋다. 결정성을 가지는 반도체를 사용하면 트랜지스터 특성의 열화를 억제할 수 있어 바람직하다.

[0221] <도전층>

[0222] 트랜지스터의 게이트, 소스, 및 드레인 외에, 표시 장치를 구성하는 각종 배선 및 전극 등의 도전층에 사용할 수 있는 재료로서는 알루미늄, 타이타늄, 크로뮴, 니켈, 구리, 이트륨, 지르코늄, 몰리브데넘, 은, 탄탈럼, 또는 텅스텐 등의 금속, 또는 이를 주성분으로 하는 합금 등을 들 수 있다. 또한 이들 재료를 포함하는 막을 단층으로, 또는 적층 구조로 사용할 수 있다. 예를 들어 실리콘을 포함하는 알루미늄막의 단층 구조, 타이타늄막 위에 알루미늄막을 적층하는 2층 구조, 텅스텐막 위에 알루미늄막을 적층하는 2층 구조, 구리-마그네슘-알루미늄 합금막 위에 구리막을 적층하는 2층 구조, 타이타늄막 위에 구리막을 적층하는 2층 구조, 텅스텐막 위에 구리막을 적층하는 2층 구조, 타이타늄막 또는 질화 타이타늄막과, 그 위에 중첩시켜 알루미늄막 또는 구리막을 적층하고, 그 위에 타이타늄막 또는 질화 타이타늄막을 더 형성하는 3층 구조, 몰리브데넘막 또는 질화 몰리브데넘막과, 그 위에 중첩시켜 알루미늄막 또는 구리막을 적층하고, 그 위에 몰리브데넘막 또는 질화 몰리브데넘막을 더 형성하는 3층 구조 등이 있다. 또한 산화 인듐, 산화 주석, 또는 산화 아연 등의 산화물을 사용하여도 좋다. 또한 망가니즈를 포함하는 구리를 사용하면 에칭에 의한 형상의 제어성이 높아지기 때문에 바람직하다.

[0223] <절연층>

[0224] 각 절연층에 사용할 수 있는 절연 재료로서는 예를 들어 아크릴, 에폭시 등의 수지, 실록산 결합을 가지는 수지 외에, 산화 실리콘, 산화질화 실리콘, 질화산화 실리콘, 질화 실리콘, 산화 알루미늄 등의 무기 절연 재료를 사용할 수도 있다.

[0225] 한 발광 디바이스는 한 쌍의 투수성이 낮은 절연막 사이에 제공되는 것이 바람직하다. 이로써 발광 디바이스에 물 등의 불순물이 침입하는 것을 억제할 수 있고, 장치의 신뢰성의 저하를 억제할 수 있다.

[0226] 투수성이 낮은 절연막으로서는 질화 실리콘막, 질화산화 실리콘막 등 질소 및 실리콘을 포함하는 막이나 질화 알루미늄막 등의 질소 및 알루미늄을 포함하는 막 등을 들 수 있다. 또한 산화 실리콘막, 산화질화 실리콘막, 산화 알루미늄막 등을 사용하여도 좋다.

[0227] 예를 들어 투수성이 낮은 절연막의 수증기 투과량을 1×10^{-5}[g/(m^2·day)] 이하, 바람직하게는 1×10^{-6}[g/(m^2·day)] 이하, 더 바람직하게는 1×10^{-7}[g/(m^2·day)] 이하, 더욱 바람직하게는 1×10^{-8}[g/(m^2·day)] 이하로 한다.

[0228] 여기까지가 구성요소에 대한 설명이다.

[0229] 본 실시형태에서 예시한 구성예 및 이들에 대응하는 도면 등은 적어도 그 일부를 다른 구성예 또는 도면 등과 적절히 조합하여 실시할 수 있다.

[0230] 본 실시형태는 적어도 그 일부를 본 명세서 중에 기재하는 다른 실시형태와 적절히 조합하여 실시할 수 있다.

[0231] (실시형태 3)

[0232] 본 실시형태에서는 표시 장치의 구성예에 대하여 도 23의 (A), (B), (C)를 사용하여 설명을 한다.

[0233] 도 23의 (A)에 나타낸 표시 장치는 화소부(502)와, 구동 회로부(504)와, 보호 회로(506)와, 단자부(507)를 가진다. 또한 보호 회로(506)를 제공하지 않는 구성으로 하여도 좋다.

[0234] 화소부(502)는 X행 Y열(X, Y는 각각 독립적으로 2 이상의 자연수임)로 배치된 복수의 표시 디바이스를 구동시키는 복수의 화소 회로(501)를 가진다.

[0235] 구동 회로부(504)는 게이트선(GL_1 내지 GL_X)에 주사 신호를 출력하는 게이트 드라이버(504a), 데이터선(DL_1 내지 DL_Y)에 데이터 신호를 공급하는 소스 드라이버(504b) 등의 구동 회로를 가진다. 게이트 드라이버(504a)는 적어도 시프트 레지스터를 가지는 구성으로 하면 좋다. 또한 소스 드라이버(504b)는 예를 들어 복수의 아날로그 스위치 등을 사용하여 구성된다. 또한 시프트 레지스터 등을 사용하여 소스 드라이버(504b)를 구성하여도 좋다.

[0236] 단자부(507)란 외부의 회로로부터 표시 장치에 전원, 제어 신호, 및 화상 신호 등을 입력하기 위한 단자가 제공된 부분을 말한다.

[0237] 보호 회로(506)는 이 자체가 접속되는 배선에 일정한 범위 외의 전위가 인가되었을 때, 상기 배선과 다른 배선을 도통 상태로 하는 회로이다. 도 23의 (A)에 나타낸 보호 회로(506)는, 예를 들어 게이트 드라이버(504a)와 화소 회로(501) 사이의 배선인 게이트선(GL) 또는 소스 드라이버(504b)와 화소 회로(501) 사이의 배선인 데이터선(DL) 등의 각종 배선에 접속된다.

[0238] 또한 게이트 드라이버(504a)와 소스 드라이버(504b)는 각각 화소부(502)와 같은 기판 위에 제공되어 있어도 좋고, 게이트 드라이버 회로 또는 소스 드라이버 회로가 별도로 형성된 기판(예를 들어 단결정 반도체막 또는 다결정 반도체막으로 형성된 구동 회로 기판)을 COF, TCP(Tape Carrier Package), COG(Chip On Glass) 등에 의하여 기판에 실장하는 구성으로 하여도 좋다.

[0239] 또한 도 23의 (A)에 나타낸 복수의 화소 회로(501)는, 예를 들어 도 23의 (B), (C)에 나타낸 구성으로 할 수 있다.

[0240] 도 23의 (B)에 나타낸 화소 회로(501)는 액정 디바이스(570)와, 트랜지스터(550)와, 커패시터(560)를 가진다. 또한 화소 회로(501)에는 데이터선(DL_n), 게이트선(GL_m), 전위 공급선(VL) 등이 접속되어 있다.

[0241] 액정 디바이스(570)의 한 쌍의 전극 중 한쪽의 전위는, 화소 회로(501)의 사양에 따라 적절히 설정된다. 액정 디바이스(570)는 기록되는 데이터에 따라 배향 상태가 설정된다. 또한 복수의 화소 회로(501) 각각이 가지는 액정 디바이스(570)의 한 쌍의 전극 중 한쪽에 공통 전위(코먼 전위)를 인가하여도 좋다. 또한 각 행의 화소 회로(501)의 액정 디바이스(570)의 한 쌍의 전극 중 한쪽에 상이한 전위를 인가하여도 좋다.

[0242] 또한 도 23의 (C)에 나타낸 화소 회로(501)는 트랜지스터(552, 554)와, 커패시터(562)와, 발광 디바이스(572)를 가진다. 또한 화소 회로(501)에는 데이터선(DL_n), 게이트선(GL_m), 전위 공급선(VL_a), 전위 공급선(VL_b) 등이 접속되어 있다.

[0243] 또한 전위 공급선(VL_a) 및 전위 공급선(VL_b) 중 한쪽에는 고전원 전위 VDD가 인가되고, 다른 쪽에는 저전원 전위 VSS가 인가된다. 트랜지스터(554)의 게이트에 인가되는 전위에 따라 발광 디바이스(572)를 흐르는 전류가 제어됨으로써 발광 디바이스(572)로부터의 발광 휘도가 제어된다.

[0244] 본 실시형태에서 예시한 구성예 및 이들에 대응하는 도면 등은 적어도 그 일부를 다른 구성예 또는 도면 등과

적절히 조합하여 실시할 수 있다.

[0245] 본 실시형태는 적어도 그 일부를 본 명세서 중에 기재하는 다른 실시형태와 적절히 조합하여 실시할 수 있다.

[0246] (실시형태 4)

[0247] 이하에서는 화소에 표시되는 계조를 보정하기 위한 메모리를 가지는 화소 회로와, 이를 가지는 표시 장치에 대하여 설명한다.

[0248] <회로 구성>

[0249] 도 24의 (A)에 화소 회로(400)의 회로도를 나타내었다. 화소 회로(400)는 트랜지스터(M1), 트랜지스터(M2), 용량 소자(C1), 및 회로(401)를 가진다. 또한 화소 회로(400)에는 배선(S1), 배선(S2), 배선(G1), 및 배선(G2)이 접속된다.

[0250] 트랜지스터(M1)는 게이트가 배선(G1)에 접속되고, 소스 및 드레인 중 한쪽이 배선(S1)에 접속되고, 다른 쪽이 용량 소자(C1)의 한쪽 전극과 접속된다. 트랜지스터(M2)는 게이트가 배선(G2)에 접속되고, 소스 및 드레인 중 한쪽이 배선(S2)에 접속되고, 다른 쪽이 용량 소자(C1)의 다른 쪽 전극 및 회로(401)에 접속된다.

[0251] 회로(401)는 적어도 하나의 표시 디바이스를 포함하는 회로이다. 표시 디바이스로서는 다양한 디바이스를 사용할 수 있지만, 대표적으로는 유기 EL 디바이스나 LED 디바이스 등의 발광 디바이스, 액정 디바이스, 또는 MEMS(Micro Electro Mechanical Systems) 디바이스 등을 적용할 수 있다.

[0252] 트랜지스터(M1)와 용량 소자(C1)를 접속하는 노드를 노드(N1), 트랜지스터(M2)와 회로(401)를 접속하는 노드를 노드(N2)로 한다.

[0253] 화소 회로(400)는 트랜지스터(M1)를 오프 상태로 함으로써 노드(N1)의 전위를 유지할 수 있다. 또한 트랜지스터(M2)를 오프 상태로 함으로써 노드(N2)의 전위를 유지할 수 있다. 또한 트랜지스터(M2)를 오프 상태로 한 상태에서, 트랜지스터(M1)를 통하여 노드(N1)에 소정의 전위를 기록함으로써, 용량 소자(C1)를 통한 용량 결합에 의하여 노드(N1)의 전위의 변위에 따라 노드(N2)의 전위를 변화시킬 수 있다.

[0254] 여기서 트랜지스터(M1), 트랜지스터(M2) 중 한쪽 또는 양쪽에 실시형태 1에서 예시한 산화물 반도체가 적용된 트랜지스터를 적용할 수 있다. 그러므로 오프 전류가 매우 낮기 때문에, 노드(N1) 및 노드(N2)의 전위를 장기간에 걸쳐 유지할 수 있다. 또한 각 노드의 전위를 유지하는 기간이 짧은 경우(구체적으로는 프레임 주파수가 30Hz 이상인 경우 등)에는 실리콘 등의 반도체를 적용한 트랜지스터를 사용하여도 좋다.

[0255] <구동 방법예>

[0256] 이어서, 도 24의 (B)를 사용하여, 화소 회로(400)의 동작 방법의 일례를 설명한다. 도 24의 (B)는 화소 회로(400)의 동작에 따른 타이밍 차트이다. 또한 여기서는 설명을 간단하게 하기 위하여 배선 저항 등의 각종 저항, 트랜지스터나 배선 등의 기생 용량, 및 트랜지스터의 문턱 전압 등의 영향은 고려하지 않는다.

[0257] 도 24의 (B)에 나타낸 동작에서는, 1프레임 기간을 기간 T1과 기간 T2로 나눈다. 기간 T1은 노드(N2)에 전위를 기록하는 기간이고, 기간 T2는 노드(N1)에 전위를 기록하는 기간이다.

[0258] 기간 T1에서는, 배선(G1)과 배선(G2) 양쪽에 트랜지스터를 온 상태로 하는 전위를 인가한다. 또한 배선(S1)에는 고정 전위인 전위 V_{ref}를 공급하고, 배선(S2)에는 제 1 데이터 전위 V_w를 공급한다.

[0259] 노드(N1)에는 트랜지스터(M1)를 통하여 배선(S1)으로부터 전위 V_{ref}가 인가된다. 또한 노드(N2)에는 트랜지스터(M2)를 통하여 배선(S2)으로부터 제 1 데이터 전위 V_w가 인가된다. 따라서 용량 소자(C1)에 전위차(V_w-V_{ref})가 유지된 상태가 된다.

[0260] 이어서, 기간 T2에서는, 배선(G1)에 트랜지스터(M1)를 온 상태로 하는 전위를 인가하고, 배선(G2)에 트랜지스터(M2)를 오프 상태로 하는 전위를 인가한다. 또한 배선(S1)에는 제 2 데이터 전위 V_{data}를 공급한다. 배선(S2)에는 소정의 정전위를 인가하거나 또는 부유 상태로 하여도 좋다.

[0261] 노드(N1)에는 트랜지스터(M1)를 통하여 배선(S1)으로부터 제 2 데이터 전위 V_{data}가 인가된다. 이때 용량 소자(C1)에 의한 용량 결합에 의하여 제 2 데이터 전위 V_{data}에 따라 노드(N2)의 전위가 전위 dV만큼 변화된다. 즉 회로(401)에는 제 1 데이터 전위 Vw와 전위 dV를 합한 전위가 입력된다. 또한 도 24의 (B)에서는 전위 dV를 양

의 값으로 나타내었지만, 음의 값이어도 좋다. 즉 제 2 데이터 전위 V_{data}가 전위 V_{ref}보다 낮아도 좋다.

[0262] 여기서 전위 dV는 용량 소자(C1)의 용량값과 회로(401)의 용량값에 따라 대략 결정된다. 용량 소자(C1)의 용량값이 회로(401)의 용량값보다 충분히 큰 경우, 전위 dV는 제 2 데이터 전위 V_{data}에 가까운 전위가 된다.

[0263] 이와 같이, 화소 회로(400)는 2종류의 데이터 신호를 조합하여, 표시 디바이스를 포함한 회로(401)에 공급하는 전위를 생성할 수 있으므로, 화소 회로(400) 내에서 계조의 보정을 수행할 수 있다.

[0264] 또한 화소 회로(400)는 배선(S1) 및 배선(S2)에 공급할 수 있는 최대 전위를 넘는 전위를 생성하는 것도 가능하게 된다. 예를 들어 발광 디바이스를 사용한 경우에는 하이 다이내믹 레인지(HDR) 표시 등을 할 수 있다. 또한 액정 디바이스를 사용한 경우에는 오버드라이브 구동 등을 실현할 수 있다.

[0265] <적용예>

[0266] [액정 디바이스를 사용한 예]

[0267] 도 24의 (C)에 나타낸 화소 회로(400LC)는 회로(401LC)를 가진다. 회로(401LC)는 액정 디바이스(LC)와 용량 소자(C2)를 가진다.

[0268] 액정 디바이스(LC)는 한쪽 전극이 노드(N2) 및 용량 소자(C2)의 한쪽 전극에 접속되고, 다른 쪽 전극이 전위 V_{com2}가 인가되는 배선에 접속된다. 용량 소자(C2)는 다른 쪽 전극이 전위 V_{com1}이 인가되는 배선에 접속된다.

[0269] 용량 소자(C2)는 저장 용량으로서 기능한다. 또한 용량 소자(C2)는 불필요하면 생략할 수 있다.

[0270] 화소 회로(400LC)는 액정 디바이스(LC)에 높은 전압을 공급할 수 있으므로 예를 들어 오버드라이브 구동에 의하여 고속 표시를 실현하는 것, 구동 전압이 높은 액정 재료를 적용하는 것 등이 가능하다. 또한 배선(S1) 또는 배선(S2)에 보정 신호를 공급함으로써 사용 온도나 액정 디바이스(LC)의 열화 상태 등에 따라 계조를 보정할 수도 있다.

[0271] [발광 디바이스를 사용한 예]

[0272] 도 24의 (D)에 나타낸 화소 회로(400EL)는 회로(401EL)를 가진다. 회로(401EL)는 발광 디바이스(EL), 트랜지스터(M3), 및 용량 소자(C2)를 가진다.

[0273] 트랜지스터(M3)는 게이트가 노드(N2) 및 용량 소자(C2)의 한쪽 전극에 접속되고, 소스 및 드레인 중 한쪽이 전위 V_H가 인가되는 배선에 접속되고, 다른 쪽이 발광 디바이스(EL)의 한쪽 전극에 접속된다. 용량 소자(C2)는 다른 쪽 전극이 전위 V_{com}이 인가되는 배선에 접속된다. 발광 디바이스(EL)는 다른 쪽 전극이 전위 V_L이 인가되는 배선에 접속된다.

[0274] 트랜지스터(M3)는 발광 디바이스(EL)에 공급되는 전류를 제어하는 기능을 가진다. 용량 소자(C2)는 저장 용량으로서 기능한다. 또한 용량 소자(C2)는 불필요하면 생략할 수 있다.

[0275] 또한 여기서는 발광 디바이스(EL)의 애노드 측이 트랜지스터(M3)에 접속되는 구성을 나타내었지만, 캐소드 측이 트랜지스터(M3)에 접속되어도 좋다. 이때 전위 V_H와 전위 V_L의 값을 적절히 변경할 수 있다.

[0276] 화소 회로(400EL)는 트랜지스터(M3)의 게이트에 높은 전위를 인가함으로써 발광 디바이스(EL)에 큰 전류를 흘릴 수 있기 때문에 예를 들어 HDR 표시 등을 실현할 수 있다. 또한 배선(S1) 또는 배선(S2)에 보정 신호를 공급함으로써, 트랜지스터(M3)나 발광 디바이스(EL)의 전기 특성의 편차의 보정을 수행할 수도 있다.

[0277] 또한 도 24의 (C), (D)에 예시한 회로에 한정되지 않고, 별도로 트랜지스터나 용량 소자 등을 추가한 구성으로 하여도 좋다.

[0278] 본 실시형태는 적어도 그 일부를 본 명세서 중에 기재하는 다른 실시형태와 적절히 조합하여 실시할 수 있다.

[0279] (실시형태 5)

[0280] 이하에서는 본 발명의 일 형태의 표시 패널의 화소의 구성예에 대하여 설명한다.

[0281] 도 25의 (A) 내지 (E)에 화소(300)의 구성예를 나타낸다.

[0282] 화소(300)는 복수의 화소(301)를 가진다. 복수의 화소(301)는 각각, 부화소로서 기능한다. 각각 상이한 색을

나타내는 복수의 화소(301)에 의하여 1개의 화소(300)가 구성됨으로써, 표시부에서는 풀 컬러의 표시를 수행할 수 있다.

[0283] 도 25의 (A), (B)에 나타낸 화소(300)는 각각, 3개의 부화소를 가진다. 도 25의 (A)에 나타낸 화소(300)가 가지는 화소(301)가 나타내는 색의 조합은 적색(R), 녹색(G), 및 청색(B)이다. 도 25의 (B)에 나타낸 화소(300)가 가지는 화소(301)가 나타내는 색의 조합은 시안(C), 마젠타(M), 황색(Y)이다.

[0284] 도 25의 (C) 내지 (E)에 나타낸 화소(300)는 각각 4개의 부화소를 가진다. 도 25의 (C)에 나타낸 화소(300)가 가지는 화소(301)가 나타내는 색의 조합은 적색(R), 녹색(G), 청색(B), 백색(W)이다. 백색을 나타내는 부화소를 사용함으로써, 표시부의 휘도를 높일 수 있다. 도 25의 (D)에 나타낸 화소(300)가 가지는 화소(301)가 나타내는 색의 조합은 적색(R), 녹색(G), 청색(B), 황색(Y)이다. 도 25의 (E)에 나타낸 화소(300)가 가지는 화소(301)가 나타내는 색의 조합은 시안(C), 마젠타(M), 황색(Y), 백색(W)이다.

[0285] 하나의 화소로서 기능시키는 부화소의 개수를 늘리고, 적색, 녹색, 청색, 시안, 마젠타, 및 황색 등의 색을 나타내는 부화소를 적절히 조합함으로써, 중간조의 재현성을 높일 수 있다. 따라서 표시 품위를 높일 수 있다.

[0286] 또한 본 발명의 일 형태의 표시 장치는 다양한 규격의 색역을 재현할 수 있다. 예를 들어 텔레비전 방송에 사용되는 PAL(Phase Alternating Line) 규격 및 NTSC(National Television System Committee) 규격, 퍼스널 컴퓨터, 디지털 카메라, 프린터 등의 전자 기기에 사용되는 표시 장치에서 널리 사용되는 sRGB(standard RGB) 규격 및 Adobe RGB 규격, HDTV(High Definition Television, 하이비전이라고도 함)에 사용되는 ITU-R BT.709(International Telecommunication Union Radiocommunication Sector Broadcasting Service(Television) 709) 규격, 디지털 시네마 영사에 사용되는 DCI-P3(Digital Cinema Initiatives P3) 규격, UHDTV(Ultra High Definition Television, 슈퍼 하이비전이라고도 함)에 사용되는 ITU-R BT.2020(REC.2020(Recommendation 2020)) 규격 등의 색역을 재현할 수 있다.

[0287] 또한 화소(300)를 1920×1080의 매트릭스상으로 배치하면, 소위 풀 하이비전('2K 해상도', '2K1K', 또는 '2K' 등이라고도 함)의 해상도로 풀 컬러 표시를 할 수 있는 표시 장치를 실현할 수 있다. 또한 예를 들어 화소(300)를 3840×2160의 매트릭스상으로 배치하면, 소위 울트라 하이비전('4K 해상도', '4K2K', 또는 '4K' 등이라고도 함)의 해상도로 풀 컬러 표시를 할 수 있는 표시 장치를 실현할 수 있다. 또한 예를 들어 화소(300)를 7680×4320의 매트릭스상으로 배치하면, 소위 슈퍼 하이비전('8K 해상도', '8K4K', 또는 '8K' 등이라고도 함)의 해상도로 풀 컬러 표시를 할 수 있는 표시 장치를 실현할 수 있다. 화소(300)를 늘림으로써, 16K나 32K의 해상도로 풀 컬러 표시를 할 수 있는 표시 장치를 실현할 수도 있다.

[0288] 본 실시형태는 적어도 그 일부를 본 명세서 중에 기재하는 다른 실시형태와 적절히 조합하여 실시할 수 있다.

[0289] (실시형태 6)

[0290] 본 실시형태에서는 다른 실시형태에서 설명한 OS 트랜지스터에 사용할 수 있는 금속 산화물인 CAC-OS(Cloud-Aligned Composite Oxide Semiconductor) 및 CAAC-OS(c-axis Aligned Crystalline Oxide Semiconductor)에 대하여 설명한다.

[0291] <금속 산화물의 구성>

[0292] CAC-OS 또는 CAC-metal oxide는 재료의 일부에서는 도전성의 기능을 가지고, 재료의 일부에서는 절연성의 기능을 가지고, 재료의 전체에서는 반도체로서의 기능을 가진다. 또한 CAC-OS 또는 CAC-metal oxide를 트랜지스터의 활성층에 사용하는 경우, 도전성의 기능은 캐리어가 되는 전자(또는 홀)를 흘리는 기능이고, 절연성의 기능은 캐리어가 되는 전자를 흘리지 않는 기능이다. 도전성의 기능과 절연성의 기능을 각각 상보적으로 작용시킴으로써, 스위칭 기능(On/Off시키는 기능)을 CAC-OS 또는 CAC-metal oxide에 부여할 수 있다. CAC-OS 또는 CAC-metal oxide에서 각각의 기능을 분리시킴으로써, 양쪽의 기능을 최대한 높일 수 있다.

[0293] 또한 CAC-OS 또는 CAC-metal oxide는 도전성 영역 및 절연성 영역을 가진다. 도전성 영역은 상술한 도전성의 기능을 가지고, 절연성 영역은 상술한 절연성의 기능을 가진다. 또한 재료 내에서 도전성 영역과 절연성 영역은 나노 입자 레벨로 분리되어 있는 경우가 있다. 또한 도전성 영역과 절연성 영역은 각각 재료 내에 편재하는 경우가 있다. 또한 도전성 영역은 주변이 흐릿해져 클라우드상으로 연결되어 관찰되는 경우가 있다.

[0294] 또한 CAC-OS 또는 CAC-metal oxide에서 도전성 영역과 절연성 영역은 각각 0.5nm 이상 10nm 이하, 바람직하게는 0.5nm 이상 3nm 이하의 크기로 재료 내에 분산되어 있는 경우가 있다.

[0295] 또한 CAC-OS 또는 CAC-metal oxide는 상이한 밴드 갭을 가지는 성분으로 구성된다. 예를 들어 CAC-OS 또는 CAC-metal oxide는 절연성 영역에 기인하는 와이드 갭을 가지는 성분과 도전성 영역에 기인하는 내로 갭을 가지는 성분으로 구성된다. 상기 구성의 경우, 캐리어를 흘릴 때 내로 갭을 가지는 성분에서 주로 캐리어가 흐른다. 또한 내로 갭을 가지는 성분이 와이드 갭을 가지는 성분에 상보적으로 작용하고, 내로 갭을 가지는 성분과 연동하여 와이드 갭을 가지는 성분에도 캐리어가 흐른다. 그러므로 상기 CAC-OS 또는 CAC-metal oxide를 트랜지스터의 채널 형성 영역에 사용하는 경우, 트랜지스터의 온 상태에서 높은 전류 구동력, 즉 큰 온 전류 및 높은 전계 효과 이동도를 얻을 수 있다.

[0296] 즉 CAC-OS 또는 CAC-metal oxide는 매트릭스 복합재(matrix composite) 또는 금속 매트릭스 복합재(metal matrix composite)라고 부를 수도 있다.

[0297] <금속 산화물의 구조>

[0298] 산화물 반도체는 단결정 산화물 반도체와 그 이외의 비단결정 산화물 반도체로 나누어진다. 비단결정 산화물 반도체로서는 예를 들어 CAAC-OS, 다결정 산화물 반도체, nc-OS(nanocrystalline oxide semiconductor), a-like OS(amorphous-like oxide semiconductor), 및 비정질 산화물 반도체 등이 있다.

[0299] 또한 산화물 반도체는 결정 구조에 착안한 경우, 상기와는 상이한 분류가 되는 경우가 있다. 여기서 산화물 반도체에서의 결정 구조의 분류에 대하여 도 26의 (A)를 사용하여 설명한다. 도 26의 (A)는 산화물 반도체, 대표적으로는 IGZO(In과, Ga와, Zn을 포함하는 금속 산화물)의 결정 구조의 분류를 설명하는 도면이다.

[0300] 도 26의 (A)에 나타낸 바와 같이 IGZO는 크게 나누어 Amorphous(무정형)와 Crystalline(결정성)과 Crystal(결정)로 분류된다. 또한 Amorphous의 범주에는 completely amorphous가 포함된다. 또한 Crystalline의 범주에는 CAAC(c-axis aligned crystalline), nc(nanocrystalline), 및 CAC(Cloud-Aligned Composite)가 포함된다. 또한 Crystalline의 분류에서는 single crystal, poly crystal, 및 completely amorphous는 제외된다. 또한 Crystal의 범주에는 single crystal 및 poly crystal이 포함된다.

[0301] 또한 도 26의 (A)에 나타낸 굵은 테두리 내의 구조는 Amorphous(무정형)와 Crystal(결정)의 중간 상태이고, 새로운 경계 영역(New crystalline phase)에 속하는 구조이다. 상기 구조는 Amorphous와 Crystal 사이의 경계 영역에 있다. 즉 상기 구조는 에너지적으로 불안정한 Amorphous(무정형)나, Crystal(결정)과는 전혀 다른 구조라고 할 수 있다.

[0302] 또한 막 또는 기판의 결정 구조는 X선 회절(XRD: X-Ray Diffraction) 이미지를 이용하여 평가할 수 있다. 여기서 석영 유리 및 Crystalline으로 분류되는 결정 구조를 가지는 IGZO(결정성 IGZO라고도 함)의 XRD 스펙트럼을 도 26의 (B) 및 (C)에 나타내었다. 또한 도 26의 (B)가 석영 유리, 도 26의 (C)가 결정성 IGZO의 XRD 스펙트럼이다. 또한 도 26의 (C)에 나타낸 결정성 IGZO의 조성은 In:Ga:Zn=4:2:3[원자수비] 근방이다. 또한 도 26의 (C)에 나타낸 결정성 IGZO의 두께는 500nm이다.

[0303] 도 26의 (B)에서 화살표로 나타낸 바와 같이, 석영 유리에서는 XRD 스펙트럼의 피크 형상이 거의 좌우 대칭이다. 한편 도 26의 (C)에서 화살표로 나타낸 바와 같이, 결정성 IGZO는 XRD 스펙트럼의 피크 형상이 좌우 비대칭이다. XRD 스펙트럼의 피크 형상이 좌우 비대칭인 것은 결정의 존재를 명시하고 있다. 바꿔 말하면 XRD 스펙트럼의 피크 형상이 좌우 대칭이 아니면 Amorphous라고는 말할 수 없다. 또한 도 26의 (C)에서는 2θ=31° 또는 그 근방에 결정상(IGZO crystal phase)을 명기하였다. XRD 스펙트럼의 피크에 있어서, 형상이 좌우 비대칭이 되는 것은 상기 결정상(미결정)에 기인하는 것으로 추정된다.

[0304] 구체적으로는 도 26의 (C)에 나타낸 결정성 IGZO의 XRD 스펙트럼에 있어서, 2θ=34° 또는 그 근방에 피크를 가진다. 또한 미결정은 2θ=31° 또는 그 근방에 피크를 가진다. 산화물 반도체막을 X선 회절 이미지를 이용하여 평가하는 경우, 도 26의 (C)에 나타낸 바와 같이, 2θ=34° 또는 그 근방의 피크보다 저각도 측의 스펙트럼의 폭이 넓어진다. 이는 산화물 반도체막 내에 2θ=31° 또는 그 근방에 피크를 가지는 미결정이 내재하는 것을 시사하는 것이다.

[0305] 또한 막의 결정 구조는, 나노빔 전자 회절법(NBED: Nano Beam Electron Diffraction)에 의하여 관찰되는 회절 패턴(나노빔 전자 회절 패턴이라고도 함)으로 평가할 수 있다. 기판 온도를 실온으로 하여 성막한 IGZO막의 회절 패턴을 도 26의 (D)에 나타내었다. 또한 도 26의 (D)에 나타낸 IGZO막은 In:Ga:Zn=1:1:1[원자수비]인 산화물 타깃을 사용하여 스퍼터링법에 의하여 성막된다. 또한 나노빔 전자 회절법에서는 프로브 직경을 1nm로 하여 전자 회절이 수행되었다.

[0306] 도 26의 (D)에 나타낸 바와 같이, 실온에서 성막한 IGZO막의 회절 패턴에서는 헤일로가 아니라 스폿 형상의 패턴이 관찰된다. 그러므로 실온에서 성막한 IGZO막은 결정 상태도 비정질 상태도 아닌 중간 상태이고, 비정질 상태라고 결론을 내릴 수 없는 것으로 추정된다.

[0307] CAAC-OS는 c축 배향성을 가지며 a-b면 방향에서 복수의 나노 결정이 연결되어 변형을 가지는 결정 구조가 되어 있다. 또한 변형이란, 복수의 나노 결정이 연결되는 영역에서, 격자 배열이 정렬된 영역과 격자 배열이 정렬된 다른 영역 사이에서 격자 배열의 방향이 변화되는 부분을 가리킨다.

[0308] 나노 결정은 육각형이 기본이지만, 정육각형에 한정되지 않고, 비정육각형인 경우가 있다. 또한 변형에서 오각형 및 칠각형 등의 격자 배열을 가지는 경우가 있다. 또한 CAAC-OS에서는, 변형 근방에서도 명확한 결정립계(그레인 바운더리라고도 함)를 확인할 수 없다. 즉 격자 배열의 변형에 의하여 결정립계의 형성이 억제되어 있는 것을 알 수 있다. 이는, CAAC-OS가 a-b면 방향에서 산소 원자의 배열이 조밀하지 않거나, 금속 원소가 치환됨으로써 원자 사이의 결합 거리가 변화되는 것 등에 의하여, 변형을 허용할 수 있기 때문이라고 생각된다.

[0309] 또한 명확한 결정립계(그레인 바운더리)가 확인되는 결정 구조는 소위 다결정(polycrystal)이다. 결정립계는 재결합 중심이 되고, 캐리어가 포획되어 트랜지스터의 온 전류의 저하, 또는 전계 효과 이동도의 저하를 일으킬 가능성이 높다. 따라서 명확한 결정립계가 확인되지 않는 CAAC-OS는 트랜지스터의 반도체층에 적합한 결정 구조를 가지는 결정성의 산화물의 하나이다. 또한 CAAC-OS를 구성하기 위해서는, Zn을 가지는 구성이 바람직하다. 예를 들어 In-Zn 산화물 및 In-Ga-Zn 산화물은 In 산화물보다 결정립계의 발생을 억제할 수 있기 때문에 적합하다.

[0310] 또한 CAAC-OS는 인듐 및 산소를 가지는 층(이하 In층)과 원소 M, 아연, 및 산소를 가지는 층(이하 (M, Zn)층)이 적층된 층상의 결정 구조(층상 구조라고도 함)를 가지는 경향이 있다. 또한 인듐과 원소 M은 서로 치환할 수 있고, (M, Zn)층의 원소 M이 인듐과 치환된 경우, (In, M, Zn)층이라고 나타낼 수도 있다. 또한 In층의 인듐이 원소 M과 치환된 경우, (In, M)층이라고 나타낼 수도 있다.

[0311] CAAC-OS는 결정성이 높은 산화물 반도체이다. 한편, CAAC-OS는 명확한 결정립계를 확인할 수 없기 때문에, 결정립계에 기인하는 전자 이동도의 저하가 일어나기 어렵다고 할 수 있다. 또한 산화물 반도체의 결정성은 불순물의 혼입이나 결함의 생성 등으로 인하여 저하되는 경우가 있기 때문에, CAAC-OS는 불순물이나 결함(산소 결손 등)이 적은 산화물 반도체라고도 할 수 있다. 따라서 CAAC-OS를 가지는 산화물 반도체는 물리적 성질이 안정된다. 그러므로 CAAC-OS를 가지는 산화물 반도체는 열에 강하고 신뢰성이 높다. 또한 CAAC-OS는 제조 공정에서의 높은 온도(소위 thermal budget)에 대해서도 안정적이다. 따라서 OS 트랜지스터에 CAAC-OS를 사용하면, 제조 공정의 자유도를 넓힐 수 있다.

[0312] nc-OS는 미소한 영역(예를 들어 1nm 이상 10nm 이하의 영역, 특히 1nm 이상 3nm 이하의 영역)에서 원자 배열에 주기성을 가진다. 또한 nc-OS는 상이한 나노 결정 사이에서 결정 방위에 규칙성이 보이지 않는다. 따라서 막 전체에서 배향성이 보이지 않는다. 그러므로 nc-OS는 분석 방법에 따라서는 a-like OS나 비정질 산화물 반도체와 구별이 되지 않는 경우가 있다.

[0313] a-like OS는 nc-OS와 비정질 산화물 반도체의 중간의 구조를 가지는 산화물 반도체이다. a-like OS는 공동(void) 또는 저밀도 영역을 가진다. 즉 a-like OS는 nc-OS 및 CAAC-OS에 비하여 결정성이 낮다.

[0314] 산화물 반도체는 다양한 구조를 취하고, 각각이 상이한 특성을 가진다. 본 발명의 일 형태의 산화물 반도체는 비정질 산화물 반도체, 다결정 산화물 반도체, a-like OS, nc-OS, CAAC-OS 중 2종류 이상을 포함하여도 좋다.

[0315] <산화물 반도체를 포함하는 트랜지스터>

[0316] 이어서, 상기 산화물 반도체를 트랜지스터에 사용하는 경우에 대하여 설명한다.

[0317] 상기 산화물 반도체를 트랜지스터에 사용함으로써, 전계 효과 이동도가 높은 트랜지스터를 실현할 수 있다. 또한 신뢰성이 높은 트랜지스터를 실현할 수 있다.

[0318] 또한 트랜지스터에는 캐리어 농도가 낮은 산화물 반도체를 사용하는 것이 바람직하다. 산화물 반도체막의 캐리어 농도를 낮추는 경우에는 산화물 반도체막 내의 불순물 농도를 낮추고, 결함 준위 밀도를 낮추면 좋다. 본 명세서 등에서 불순물 농도가 낮고 결함 준위 밀도가 낮은 것을 고순도 진성 또는 실질적으로 고순도 진성이라고 한다.

[0319] 또한 고순도 진성 또는 실질적으로 고순도 진성인 산화물 반도체막은 결함 준위 밀도가 낮기 때문에, 트랩 준위

밀도도 낮아지는 경우가 있다.

[0320] 또한 산화물 반도체의 트랩 준위에 포획된 전하는, 소실되는 데 걸리는 시간이 길고, 마치 고정 전하처럼 작용하는 경우가 있다. 그러므로 트랩 준위 밀도가 높은 산화물 반도체에 채널 형성 영역이 형성되는 트랜지스터는 전기 특성이 불안정해지는 경우가 있다.

[0321] 따라서 트랜지스터의 전기 특성을 안정적으로 하기 위해서는, 산화물 반도체 내의 불순물 농도를 저감하는 것이 유효하다. 또한 산화물 반도체 내의 불순물 농도를 저감하기 위해서는, 근접한 막 내의 불순물 농도도 저감하는 것이 바람직하다. 불순물로서는 수소, 질소, 알칼리 금속, 알칼리 토금속, 철, 니켈, 실리콘 등이 있다.

[0322] <불순물>

[0323] 여기서 산화물 반도체 내에서의 각 불순물의 영향에 대하여 설명한다.

[0324] 산화물 반도체에 14족 원소 중 하나인 실리콘이나 탄소가 포함되면, 산화물 반도체에서 결함 준위가 형성된다. 그러므로 산화물 반도체에서의 실리콘이나 탄소의 농도와, 산화물 반도체와의 계면 근방의 실리콘이나 탄소의 농도(이차 이온 질량 분석법(SIMS: Secondary Ion Mass Spectrometry)에 의하여 얻어지는 농도)를 2×10^{18}atoms/cm^3 이하, 바람직하게는 2×10^{17}atoms/cm^3 이하로 한다.

[0325] 또한 산화물 반도체에 알칼리 금속 또는 알칼리 토금속이 포함되면, 결함 준위를 형성하여 캐리어를 생성하는 경우가 있다. 따라서 알칼리 금속 또는 알칼리 토금속이 포함되는 산화물 반도체를 사용한 트랜지스터는 노멀리 온 특성을 가지기 쉽다. 그러므로 산화물 반도체 내의 알칼리 금속 또는 알칼리 토금속의 농도를 저감하는 것이 바람직하다. 구체적으로는 SIMS에 의하여 얻어지는 산화물 반도체 내의 알칼리 금속 또는 알칼리 토금속의 농도를 1×10^{18}atoms/cm^3 이하, 바람직하게는 2×10^{16}atoms/cm^3 이하로 한다.

[0326] 또한 산화물 반도체에 질소가 포함되면, 캐리어인 전자가 발생하고 캐리어 농도가 증가되어 n형화되기 쉽다. 그러므로 질소가 포함되는 산화물 반도체를 반도체에 사용한 트랜지스터는 노멀리 온 특성을 가지기 쉽다. 따라서 상기 산화물 반도체에서 질소는 가능한 한 저감되어 있는 것이 바람직하고, 예를 들어 산화물 반도체 내의 질소 농도는 SIMS에서 5×10^{19}atoms/cm^3 미만, 바람직하게는 5×10^{18}atoms/cm^3 이하, 더 바람직하게는 1×10^{18}atoms/cm^3 이하, 더욱 바람직하게는 5×10^{17}atoms/cm^3 이하로 한다.

[0327] 또한 산화물 반도체에 포함되는 수소는 금속 원자와 결합하는 산소와 반응하여 물이 되기 때문에, 산소 결손을 형성하는 경우가 있다. 상기 산소 결손에 수소가 들어감으로써, 캐리어인 전자가 생성되는 경우가 있다. 또한 수소의 일부가 금속 원자와 결합하는 산소와 결합하여, 캐리어인 전자를 생성하는 경우가 있다. 따라서 수소가 포함되는 산화물 반도체를 사용한 트랜지스터는 노멀리 온 특성을 가지기 쉽다. 그러므로 산화물 반도체 내의 수소는 가능한 한 저감되어 있는 것이 바람직하다. 구체적으로는 산화물 반도체에서 SIMS에 의하여 얻어지는 수소 농도를 1×10^{20}atoms/cm^3 미만, 바람직하게는 1×10^{19}atoms/cm^3 미만, 더 바람직하게는 5×10^{18}atoms/cm^3 미만, 더 바람직하게는 1×10^{18}atoms/cm^3 미만으로 한다.

[0328] 불순물이 충분히 저감된 산화물 반도체를 트랜지스터의 채널 형성 영역에 사용함으로써, 안정된 전기 특성을 부여할 수 있다.

[0329] 본 실시형태는 적어도 그 일부를 본 명세서 중에 기재하는 다른 실시형태와 적절히 조합하여 실시할 수 있다.

[0330] (실시형태 7)

[0331] 본 실시형태에서는 본 발명의 일 형태의 표시 장치에 적용 가능한 발광 디바이스, 및 발광 디바이스의 발광 모델에 대하여 설명한다.

[0332] 도 27의 (A) 내지 (D)는 발광 디바이스의 구성을 설명하는 단면도이다. 또한 도 27의 (A)는 싱글 구조의 발광 디바이스의 단면도이고, 도 27의 (B) 내지 (D)는 탠덤 구조의 발광 디바이스의 단면도이다.

[0333] <싱글 구조의 발광 디바이스>

[0334] 우선, 도 27의 (A)에 나타낸 싱글 구조의 발광 디바이스에 대하여 설명한다.

[0335] 도 27의 (A)에 나타낸 발광 디바이스는 제 1 전극(1101)과 제 2 전극(1102) 사이에 EL층(1103)을 가진다. 또한 EL층(1103)은 정공 주입층(1111)과, 정공 수송층(1112)과, 발광층(1113)과, 전자 수송층(1114)과, 전자 주입층

(1115)을 가진다.

[0336] 이하에서는 본 발명의 일 형태의 발광 디바이스에 사용할 수 있는 재료에 대하여 설명한다.

[0337] <제 1 전극 및 제 2 전극>

[0338] 제 1 전극(1101)은 양극 및 음극 중 어느 한쪽의 기능을 가진다. 또한 제 2 전극(1102)은 양극 및 음극 중 어느 한쪽의 기능을 가진다. 본 실시형태에서는 제 1 전극(1101)을 양극으로서, 제 2 전극(1102)을 음극으로서 설명한다. 또한 본 실시형태에서는 제 1 전극(1101)은 가시광에 대한 반사성을 가지고, 제 2 전극(1102)은 가시광에 대한 투과성을 가진다. 다만 본 발명의 일 형태는 이에 한정되지 않고, 제 2 전극(1102)은 가시광에 대한 반사성과 가시광에 대한 투과성을 가져도 좋다. 예를 들어 마이크로캐비티 구조를 가지는 발광 디바이스를 제작하는 경우에는, 가시광에 대한 반사성을 가지는 전극과, 가시광에 대한 반사성 및 투과성의 양쪽을 가지는 전극을 적합하게 사용할 수 있다.

[0339] 제 1 전극(1101) 및 제 2 전극(1102)으로서는 각각 금속, 합금, 전기 전도성 화합물, 및 이들의 혼합물 등을 적절히 사용할 수 있다. 구체적으로는 In-Sn 산화물(ITO라고도 함), In-Si-Sn 산화물(ITSO라고도 함), In-Zn 산화물, In-W-Zn 산화물을 들 수 있다. 그 외에, 알루미늄(Al), 타이타늄(Ti), 크로뮴(Cr), 망가니즈(Mn), 철(Fe), 코발트(Co), 니켈(Ni), 구리(Cu), 갈륨(Ga), 아연(Zn), 인듐(In), 주석(Sn), 몰리브데넘(Mo), 탄탈럼(Ta), 텅스텐(W), 팔라듐(Pd), 금(Au), 백금(Pt), 은(Ag), 이트륨(Y), 네오디뮴(Nd) 등의 금속, 및 이들을 적절히 조합하여 포함하는 합금을 사용할 수도 있다. 그 외에, 위에서 예시하지 않은 원소 주기율표의 1족 또는 2족에 속하는 원소(예를 들어 리튬(Li), 세슘(Cs), 칼슘(Ca), 스트론튬(Sr)), 유로퓸(Eu), 이터븀(Yb) 등의 희토류 금속 및 이들을 적절히 조합하여 포함하는 합금, 그래핀 등을 사용할 수 있다.

[0340] 또한 제 1 전극(1101) 및 제 2 전극(1102)은 스퍼터링법이나 진공 증착법을 사용하여 형성할 수 있다.

[0341] <정공 주입층>

[0342] 정공 주입층(1111)은 제 1 유기 화합물과 제 2 유기 화합물을 가지는 것이 바람직하다. 제 1 유기 화합물은 제 2 유기 화합물에 대하여 전자 수용성을 나타내는 재료이다. 또한 제 2 유기 화합물은 최고 점유 분자 오비탈 준위(HOMO 준위)가 -5.7eV 이상 -5.4eV 이하로 비교적 깊은 HOMO 준위를 가지는 재료이다. 제 2 유기 화합물이 비교적 깊은 HOMO 준위를 가짐으로써 정공 수송층(1112)으로의 정공 주입이 용이하게 된다.

[0343] 제 1 유기 화합물로서는 전자 흡인기(특히 플루오로기 등의 할로젠기나 사이아노기)를 가지는 유기 화합물 등을 사용할 수 있고, 이들 재료 중에서 상기 제 2 유기 화합물에 대하여 전자 수용성을 나타내는 재료를 적절히 선택하면 좋다. 이러한 유기 화합물로서는, 예를 들어 7,7,8,8-테트라사이아노-2,3,5,6-테트라플루오로퀴노다이메테인(약칭: F_4-TCNQ), 클로라닐, 2,3,6,7,10,11-헥사사이아노-1,4,5,8,9,12-헥사아자트라이페닐렌(약칭: HAT-CN), 1,3,4,5,7,8-헥사플루오로테트라사이아노-나프토퀴노다이메테인(약칭: F6-TCNNQ), 2-(7-다이사이아노메틸렌-1,3,4,5,6,8,9,10-옥타플루오로-7H-피렌-2-일리덴)말로노나이트릴 등을 들 수 있다. 특히 HAT-CN과 같이, 헤테로 원자를 복수로 가지는 축합 방향족 고리에 전자 흡인기가 결합된 화합물이 열적으로 안정되어 있어 바람직하다. 또한 전자 흡인기(특히 플루오로기 등의 할로젠기나 사이아노기)를 가지는 [3]라디알렌 유도체는 전자 수용성이 매우 높기 때문에 바람직하고, 구체적으로는 α,α',α''-1,2,3-사이클로프로페인트라이일리덴트리스[4-사이아노-2,3,5,6-테트라플루오로벤젠아세토나이트릴], α,α',α''-1,2,3-사이클로프로페인트라이일리덴트리스[2,6-다이클로로-3,5-다이플루오로-4-(트라이플루오로메틸)벤젠아세토나이트릴], α,α',α''-1,2,3-사이클로프로페인트라이일리덴트리스[2,3,4,5,6-펜타플루오로벤젠아세토나이트릴] 등을 들 수 있다.

[0344] 제 2 유기 화합물은 정공 수송성을 가지는 유기 화합물인 것이 바람직하고, 카바졸 골격, 다이벤조퓨란 골격, 다이벤조싸이오펜 골격, 및 안트라센 골격 중 적어도 어느 하나를 가지는 것이 바람직하다. 특히 다이벤조퓨란 고리 또는 다이벤조싸이오펜 고리를 포함하는 치환기를 가지는 방향족 아민, 나프탈렌 고리를 가지는 방향족 모노아민, 또는 9-플루오렌일기가 아릴렌기를 통하여 아민의 질소에 결합하는 방향족 모노아민이어도 좋다.

[0345] 또한 제 2 유기 화합물이 N,N-비스(4-바이페닐)아미노기를 가지는 재료이면 수명이 양호한 발광 디바이스를 제작할 수 있어 바람직하다.

[0346] <정공 수송층>

[0347] 정공 수송층(1112)은 2층 이상의 적층 구조인 것이 바람직하다. 예를 들어 정공 수송층(1112)은 제 1 층과, 제 1 층 위의 제 2 층을 가지고, 제 1 층은 제 3 유기 화합물을 가지고, 제 2 층은 제 4 유기 화합물을 가지는 것

이 바람직하다.

[0348] 제 3 유기 화합물 및 제 4 유기 화합물은 각각 정공 수송성을 가지는 유기 화합물인 것이 바람직하다. 제 3 유기 화합물 및 제 4 유기 화합물은 상기 제 2 유기 화합물로서 사용할 수 있는 유기 화합물과 같은 재료를 사용할 수 있다.

[0349] 제 2 유기 화합물의 HOMO 준위와 제 3 유기 화합물의 HOMO 준위에서는 제 3 유기 화합물의 HOMO 준위가 더 깊고, 그 차이가 0.2eV 이하가 되도록 각각 재료를 선택하는 것이 바람직하다. 또한 제 2 유기 화합물과 제 3 유기 화합물은 같은 재료인 것이 더 바람직하다.

[0350] 또한 제 3 유기 화합물의 HOMO 준위와 제 4 유기 화합물의 HOMO 준위에서는 제 4 유기 화합물의 HOMO 준위가 더 깊은 것이 바람직하다. 또한 그 차이가 0.2eV 이하가 되도록 각각 재료를 선택하면 좋다. 제 2 유기 화합물 내지 제 4 유기 화합물의 HOMO 준위가 상술한 바와 같은 관계에 있는 것으로, 각층에 정공이 원활하게 주입되어, 구동 전압의 상승이나 발광층에서의 정공의 과소 상태를 방지할 수 있다.

[0351] 또한 제 2 유기 화합물 내지 제 4 유기 화합물은 각각 정공 수송성 골격을 가지는 것이 바람직하다. 상기 정공 수송성 골격으로서는 이들 유기 화합물의 HOMO 준위가 지나치게 얕아지지 않는 카바졸 골격, 다이벤조퓨란 골격, 다이벤조싸이오펜 골격, 및 안트라센 골격이 바람직하다. 또한 이들 정공 수송성 골격이 인접한 층들이 재료(예를 들어 제 2 유기 화합물과 제 3 유기 화합물 또는 제 3 유기 화합물과 제 4 유기 화합물)에서 공통되어 있으면, 정공 주입이 원활하게 되어 바람직하다. 특히 이들의 정공 수송성 골격으로서는 다이벤조퓨란 골격이 바람직하다.

[0352] 또한 인접한 층에 포함되는 재료(예를 들어 제 2 유기 화합물과 제 3 유기 화합물 또는 제 3 유기 화합물과 제 4 유기 화합물)가 같은 재료이면, 정공 주입이 더 원활하게 되어 바람직한 구성이다. 특히 제 2 유기 화합물과 제 3 유기 화합물이 같은 재료인 구성이 바람직하다.

[0353] <발광층>

[0354] 발광층(1113)은 제 5 유기 화합물과 제 6 유기 화합물을 가지는 것이 바람직하다. 제 5 유기 화합물은 발광 중심 재료를 가지는 재료(발광 재료 또는 게스트 재료라고도 함)이고, 제 6 유기 화합물은 제 5 유기 화합물을 분산하기 위한 호스트 재료이다. 또한 제 6 유기 화합물을 1종류 또는 복수 종류(예를 들어 호스트 재료 및 어시스트 재료의 2종류)의 유기 화합물로 구성하여도 좋다. 1종류 또는 복수 종류의 유기 화합물로서 본 실시형태에서 설명하는 정공 수송성 재료 및 전자 수송성 재료 중 한쪽 또는 양쪽을 사용할 수 있다. 또한 1종류 또는 복수 종류의 유기 화합물로서 양극성 재료를 사용하여도 좋다.

[0355] 또한 발광층(1113)은 단층 구조 또는 2층 이상의 적층 구조이어도 좋다. 또한 2층 이상의 적층 구조의 경우, 복수의 층에 상이한 발광 재료가 포함되어도 좋다.

[0356] 또한 제 5 유기 화합물은 발광 재료이고, 상기 발광 재료의 발광색으로서는 청색, 자색, 청자색, 녹색, 황록색, 황색, 주황색, 적색 등으로 하면 좋다. 또한 본 발명의 일 형태에서는 발광층(1113)이 형광 발광 재료를 가지는 경우, 발광색을 청색으로 하는 것이 특히 적합하다.

[0357] 또한 발광층(1113)에 사용할 수 있는 발광 재료로서 특별히 한정은 없고, 단일항 여기 에너지를 가시광 영역 또는 근적외광 영역의 발광으로 변환하는 발광 재료(형광 발광 재료), 또는 삼중항 여기 에너지를 가시광 영역 또는 근적외광 영역의 발광으로 변환하는 발광 재료(인광 발광 재료 또는 열 활성화 지연 형광(Thermally activated delayed fluorescence: TADF) 재료)를 사용할 수 있다.

[0358] <형광 발광 재료>

[0359] 단일항 여기 에너지를 발광으로 변환하는 발광 재료로서는 형광 발광 재료를 들 수 있고, 예를 들어 피렌 유도체, 안트라센 유도체, 트라이페닐렌 유도체, 플루오렌 유도체, 카바졸 유도체, 다이벤조싸이오펜 유도체, 다이벤조퓨란 유도체, 다이벤조퀴녹살린 유도체, 퀴녹살린 유도체, 피리딘 유도체, 피리미딘 유도체, 페난트렌 유도체, 나프탈렌 유도체 등이 있다. 특히 피렌 유도체는 발광 양자 수율이 높아 바람직하다. 피렌 유도체의 구체적인 예로서는 N,N'-비스(3-메틸페닐)-N,N'-비스[3-(9-페닐-9H-플루오렌-9-일)페닐]피렌-1,6-다이아민(약칭: 1,6mMemFLPAPrn), N,N'-다이페닐-N,N'-비스[4-(9-페닐-9H-플루오렌-9-일)페닐]피렌-1,6-다이아민(약칭: 1,6FLPAPrn), N,N'-비스(다이벤조퓨란-2-일)-N,N'-다이페닐피렌-1,6-다이아민(약칭: 1,6FrAPrn), N,N'-비스(다이벤조싸이오펜-2-일)-N,N'-다이페닐피렌-1,6-다이아민(약칭: 1,6ThAPrn), N,N'-(피렌-1,6-다이일)비스[(N-페닐벤조[b]나프토[1,2-d]퓨란)-6-아민](약칭: 1,6BnfAPrn), N,N'-(피렌-1,6-다이일)비스[(N-페닐벤조[b]나프토

[1,2-d]퓨란)-8-아민](약칭: 1,6BnfAPrn-02), N,N'-(피렌-1,6-다이일)비스[(6,N-다이페닐벤조[b]나프토[1,2-d]퓨란)-8-아민](약칭: 1,6BnfAPrn-03) 등을 들 수 있다.

[0360] 그 외에도, 5,6-비스[4-(10-페닐-9-안트릴)페닐]-2,2'-바이피리딘(약칭: PAP2BPy), 5,6-비스[4'-(10-페닐-9-안트릴)바이페닐-4-일]-2,2'-바이피리딘(약칭: PAPP2BPy), N,N'-비스[4-(9H-카바졸-9-일)페닐]-N,N'-다이페닐스틸벤-4,4'-다이아민(약칭: YGA2S), 4-(9H-카바졸-9-일)-4'-(10-페닐-9-안트릴)트라이페닐아민(약칭: YGAPA), 4-(9H-카바졸-9-일)-4'-(9,10-다이페닐-2-안트릴)트라이페닐아민(약칭: 2YGAPPA), N,9-다이페닐-N-[4-(10-페닐-9-안트릴)페닐]-9H-카바졸-3-아민(약칭: PCAPA), 4-(10-페닐-9-안트릴)-4'-(9-페닐-9H-카바졸-3-일)트라이페닐아민(약칭: PCBAPA), 4-[4-(10-페닐-9-안트릴)페닐]-4'-(9-페닐-9H-카바졸-3-일)트라이페닐아민(약칭: PCBAPBA), 페릴렌, 2,5,8,11-테트라(tert-뷰틸)페릴렌(약칭: TBP), N,N''-(2-tert-뷰틸안트라센-9,10-다이일다이-4,1-페닐렌)비스[N,N',N'-트라이페닐-1,4-페닐렌다이아민](약칭: DPABPA), N,9-다이페닐-N-[4-(9,10-다이페닐-2-안트릴)페닐]-9H-카바졸-3-아민(약칭: 2PCAPPA), N-[4-(9,10-다이페닐-2-안트릴)페닐]-N,N',N'-트라이페닐-1,4-페닐렌다이아민(약칭: 2DPAPPA) 등을 사용할 수 있다.

[0361] 삼중항 여기 에너지를 발광으로 변환하는 발광 재료로서는 예를 들어 인광 발광 재료나 열 활성화 지연 형광을 나타내는 TADF 재료가 있다. TADF 재료의 자세한 사항에 대해서는 후술한다.

[0362] <인광 발광 재료>

[0363] 인광 발광 재료로서는 예를 들어 4H-트라이아졸 골격, 1H-트라이아졸 골격, 이미다졸 골격, 피리미딘 골격, 피라진 골격, 또는 피리딘 골격을 가지는 유기 금속 착체(특히 이리듐 착체), 전자 흡인기를 가지는 페닐피리딘 유도체를 리간드로 하는 유기 금속 착체(특히 이리듐 착체), 백금 착체, 희토류 금속 착체 등이 있다.

[0364] 청색 또는 녹색을 나타내고 발광 스펙트럼의 피크 파장이 450nm 이상 570nm 이하인 인광 발광 재료로서는 다음과 같은 재료를 들 수 있다.

[0365] 예를 들어 트리스{2-[5-(2-메틸페닐)-4-(2,6-다이메틸페닐)-4H-1,2,4-트라이아졸-3-일-κN2]페닐-κC}이리듐(III)(약칭: [Ir(mpptz-dmp)$_3$]), 트리스(5-메틸-3,4-다이페닐-4H-1,2,4-트라이아졸레이토)이리듐(III)(약칭: [Ir(Mptz)$_3$]), 트리스[4-(3-바이페닐)-5-아이소프로필-3-페닐-4H-1,2,4-트라이아졸레이토]이리듐(III)(약칭: [Ir(iPrptz-3b)$_3$]), 트리스[3-(5-바이페닐)-5-아이소프로필-4-페닐-4H-1,2,4-트라이아졸레이토]이리듐(III)(약칭: [Ir(iPr5btz)$_3$])과 같은 4H-트라이아졸 골격을 가지는 유기 금속 착체, 트리스[3-메틸-1-(2-메틸페닐)-5-페닐-1H-1,2,4-트라이아졸레이토]이리듐(III)(약칭: [Ir(Mptz1-mp)$_3$]), 트리스(1-메틸-5-페닐-3-프로필-1H-1,2,4-트라이아졸레이토)이리듐(III)(약칭: [Ir(Prptz1-Me)$_3$])과 같은 1H-트라이아졸 골격을 가지는 유기 금속 착체, fac-트리스[1-(2,6-다이아이소프로필페닐)-2-페닐-1H-이미다졸]이리듐(III)(약칭: [Ir(iPrpmi)$_3$]), 트리스[3-(2,6-다이메틸페닐)-7-메틸이미다조[1,2-f]페난트리디네이토]이리듐(III)(약칭: [Ir(dmpimpt-Me)$_3$])과 같은 이미다졸 골격을 가지는 유기 금속 착체, 비스[2-(4',6'-다이플루오로페닐)피리디네이토-N,C$^{2'}$]이리듐(III)테트라키스(1-피라졸릴)보레이트(약칭: FIr6), 비스[2-(4',6'-다이플루오로페닐)피리디네이토-N,C$^{2'}$]이리듐(III)피콜리네이트(약칭: FIrpic), 비스{2-[3',5'-비스(트라이플루오로메틸)페닐]피리디네이토-N,C$^{2'}$}이리듐(III)피콜리네이트(약칭: [Ir(CF$_3$ppy)$_2$(pic)]), 비스[2-(4',6'-다이플루오로페닐)피리디네이토-N,C$^{2'}$]이리듐(III)아세틸아세토네이트(약칭: FIr(acac))와 같은 전자 흡인기를 가지는 페닐피리딘 유도체를 리간드로 하는 유기 금속 착체 등을 들 수 있다.

[0366] 녹색 또는 황색을 나타내고 발광 스펙트럼의 피크 파장이 495nm 이상 590nm 이하인 인광 발광 재료로서는 다음과 같은 재료를 들 수 있다.

[0367] 예를 들어 트리스(4-메틸-6-페닐피리미디네이토)이리듐(III)(약칭: [Ir(mppm)$_3$]), 트리스(4-t-뷰틸-6-페닐피리미디네이토)이리듐(III)(약칭: [Ir(tBuppm)$_3$]), (아세틸아세토네이토)비스(6-메틸-4-페닐피리미디네이토)이리듐(III)(약칭: [Ir(mppm)$_2$(acac)]), (아세틸아세토네이토)비스(6-tert-뷰틸-4-페닐피리미디네이토)이리듐(III)(약칭: [Ir(tBuppm)$_2$(acac)]), (아세틸아세토네이토)비스[6-(2-노보닐)-4-페닐피리미디네이토]이리듐(III)(약칭: [Ir(nbppm)$_2$(acac)]), (아세틸아세토네이토)비스[5-메틸-6-(2-메틸페닐)-4-페닐피리미디네이토]이리듐(III)(약

칭: [Ir(mpmppm)$_2$(acac)]), (아세틸아세토네이토)비스{4,6-다이메틸-2-[6-(2,6-다이메틸페닐)-4-피리미딘일-κN3]페닐-κC}이리듐(III)(약칭: [Ir(dmppm-dmp)$_2$(acac)]), (아세틸아세토네이토)비스(4,6-다이페닐피리미디네이토)이리듐(III)(약칭: [Ir(dppm)$_2$(acac)])과 같은 피리미딘 골격을 가지는 유기 금속 이리듐 착체, (아세틸아세토네이토)비스(3,5-다이메틸-2-페닐피라지네이토)이리듐(III)(약칭: [Ir(mppr-Me)$_2$(acac)]), (아세틸아세토네이토)비스(5-아이소프로필-3-메틸-2-페닐피라지네이토)이리듐(III)(약칭: [Ir(mppr-iPr)$_2$(acac)])과 같은 피라진 골격을 가지는 유기 금속 이리듐 착체, 트리스(2-페닐피리디네이토-N,C$^{2'}$)이리듐(III)(약칭: [Ir(ppy)$_3$]), 비스(2-페닐피리디네이토-N,C$^{2'}$)이리듐(III)아세틸아세토네이트(약칭: [Ir(ppy)$_2$(acac)]), 비스(벤조[h]퀴놀리네이토)이리듐(III)아세틸아세토네이트(약칭: [Ir(bzq)$_2$(acac)]), 트리스(벤조[h]퀴놀리네이토)이리듐(III)(약칭: [Ir(bzq)$_3$]), 트리스(2-페닐퀴놀리네이토-N,C$^{2'}$)이리듐(III)(약칭: [Ir(pq)$_3$]), 비스(2-페닐퀴놀리네이토-N,C$^{2'}$)이리듐(III)아세틸아세토네이트(약칭: [Ir(pq)$_2$(acac)]), [2-(4-페닐-2-피리딘일-κN)페닐-κC]비스[2-(2-피리딘일-κN)페닐-κC]이리듐(III)(약칭: [Ir(ppy)$_2$(4dppy)]), 비스[2-(2-피리딘일-κN)페닐-κC][2-(4-메틸-5-페닐-2-피리딘일-κN)페닐-κC]와 같은 피리딘 골격을 가지는 유기 금속 이리듐 착체, 비스(2,4-다이페닐-1,3-옥사졸레이토-N,C$^{2'}$)이리듐(III)아세틸아세토네이트(약칭: [Ir(dpo)$_2$(acac)]), 비스{2-[4'-(퍼플루오로페닐)페닐]피리디네이토-N,C$^{2'}$}이리듐(III)아세틸아세토네이트(약칭: [Ir(p-PF-ph)$_2$(acac)]), 비스(2-페닐벤조싸이아졸레이토-N,C$^{2'}$)이리듐(III)아세틸아세토네이트(약칭: [Ir(bt)$_2$(acac)])과 같은 유기 금속 착체 외에 트리스(아세틸아세토네이토)(모노페난트롤린)터븀(III)(약칭: [Tb(acac)$_3$(Phen)])과 같은 희토류 금속 착체가 있다.

[0368] 황색 또는 적색을 나타내고 발광 스펙트럼의 피크 파장이 570nm 이상 750nm 이하인 인광 발광 재료로서는 다음과 같은 재료를 들 수 있다.

[0369] 예를 들어 (다이아이소뷰티릴메타네이토)비스[4,6-비스(3-메틸페닐)피리미디네이토]이리듐(III)(약칭: [Ir(5mdppm)$_2$(dibm)]), 비스[4,6-비스(3-메틸페닐)피리미디네이토](다이피발로일메타네이토)이리듐(III)(약칭: [Ir(5mdppm)$_2$(dpm)]),
비스[4,6-다이(나프탈렌-1-일)피리미디네이토](다이피발로일메타네이토)이리듐(III)(약칭: [Ir(d1npm)$_2$(dpm)]), 트리스(4-t-뷰틸-6-페닐피리미디네이토)이리듐(III)(약칭: [Ir(tBuppm)$_3$])과 같은 피리미딘 골격을 가지는 유기 금속 착체, (아세틸아세토네이토)비스(2,3,5-트라이페닐피라지네이토)이리듐(III)(약칭: [Ir(tppr)$_2$(acac)]), 비스(2,3,5-트라이페닐피라지네이토)(다이피발로일메타네이토)이리듐(III)(약칭: [Ir(tppr)$_2$(dpm)]), 비스{4,6-다이메틸-2-[3-(3,5-다이메틸페닐)-5-페닐-2-피라진일-κN]페닐-κC}(2,6-다이메틸-3,5-헵테인다이오네이토-κ^{2}O,O')이리듐(III)(약칭: [Ir(dmdppr-P)$_2$(dibm)]), 비스{4,6-다이메틸-2-[5-(4-사이아노-2,6-다이메틸페닐)-3-(3,5-다이메틸페닐)-2-피라진일-κN]페닐-κC}(2,2,6,6-테트라메틸-3,5-헵테인다이오네이토-κ^{2}O,O')이리듐(III)(약칭: [Ir(dmdppr-dmCP)$_2$(dpm)]), (아세틸아세토네이토)비스[2-메틸-3-페닐퀴녹살리네이토-N,C$^{2'}$]이리듐(III)(약칭: [Ir(mpq)$_2$(acac)]),
(아세틸아세토네이토)비스(2,3-다이페닐퀴녹살리네이토-N,C$^{2'}$)이리듐(III)(약칭: [Ir(dpq)$_2$(acac)]), (아세틸아세토네이토)비스[2,3-비스(4-플루오로페닐)퀴녹살리네이토]이리듐(III)(약칭: [Ir(Fdpq)$_2$(acac)]), 비스{4,6-다이메틸-2-[5-(5-사이아노-2-메틸페닐)-3-(3,5-다이메틸페닐)-2-피라진일-κN]페닐-κC}(2,2,6,6-테트라메틸-3,5-헵테인다이오네이토-κ20,O')이리듐(III)(약칭: [Ir(dmdppr-m5CP)$_2$(dpm)])과 같은 피라진 골격을 가지는 유기 금속 착체, 트리스(1-페닐아이소퀴놀리네이토-N,C$^{2'}$)이리듐(III)(약칭: [Ir(piq)$_3$]), 비스(1-페닐아이소퀴놀리네이토-N,C$^{2'}$)이리듐(III)아세틸아세토네이트(약칭: [Ir(piq)$_2$(acac)]), 비스[4,6-다이메틸-2-(2-퀴놀린일-κ

N)페닐-κC](2,4-펜테인다이오네이토-κ^2O,O')이리듐(III)과 같은 피리딘 골격을 가지는 유기 금속 착체, 2,3,7,8,12,13,17,18-옥타에틸-21H,23H-포르피린 백금(II)(약칭: [PtOEP])과 같은 백금 착체, 트리스(1,3-다이페닐-1,3-프로페인다이오네이토)(모노페난트롤린)유로퓸(III)(약칭: [Eu(DBM)$_3$(Phen)]), 트리스[1-(2-테노일)-3,3,3-트라이플루오로아세토네이토](모노페난트롤린)유로퓸(III)(약칭: [Eu(TTA)$_3$(Phen)])과 같은 희토류 금속 착체가 있다.

[0370] 발광층에 사용되는 유기 화합물(호스트 재료, 어시스트 재료 등)로서는 발광 재료의 에너지 갭보다 큰 에너지 갭을 가지는 재료를 1종류 또는 복수 종류 선택하여 사용할 수 있다.

[0371] 형광 발광 재료와 조합하여 사용되는 유기 화합물(호스트 재료)로서는 단일항 여기 상태의 에너지 준위가 크고, 삼중항 여기 상태의 에너지 준위가 작은 유기 화합물을 사용하는 것이 바람직하다.

[0372] 위에 나타낸 구체적인 예와 부분적으로 중복되지만, 발광 재료(형광 발광 재료, 인광 발광 재료)과의 바람직한 조합이라는 관점에서 유기 화합물의 구체적인 예를 이하에 나타낸다.

[0373] 형광 발광 재료와 조합하여 사용될 수 있는 유기 화합물(호스트 재료)로서는 안트라센 유도체, 테트라센 유도체, 페난트렌 유도체, 피렌 유도체, 크리센 유도체, 다이벤조[g,p]크리센 유도체 등의 축합 다환 방향족 화합물을 들 수 있다.

[0374] 형광 발광 재료와 조합하여 사용되는 유기 화합물(호스트 재료)의 구체적인 예로서는 9-페닐-3-[4-(10-페닐-9-안트릴)페닐]-9H-카바졸(약칭: PCzPA), 3,6-다이페닐-9-[4-(10-페닐-9-안트릴)페닐]-9H-카바졸(약칭: DPCzPA), 3-[4-(1-나프틸)-페닐]-9-페닐-9H-카바졸(약칭: PCPN), 9,10-다이페닐안트라센(약칭: DPAnth), N,N-다이페닐-9-[4-(10-페닐-9-안트릴)페닐]-9H-카바졸-3-아민(약칭: CzA1PA), 4-(10-페닐-9-안트릴)트라이페닐아민(약칭: DPhPA), YGAPA, PCAPA, N,9-다이페닐-N-{4-[4-(10-페닐-9-안트릴)페닐]페닐}-9H-카바졸-3-아민(약칭: PCAPBA), N-(9,10-다이페닐-2-안트릴)-N,9-다이페닐-9H-카바졸-3-아민(약칭: 2PCAPA), 6,12-다이메톡시-5,11-다이페닐크리센, N,N,N',N',N'',N'',N''',N'''-옥타페닐다이벤조[g,p]크리센-2,7,10,15-테트라아민(약칭: DBC1), 9-[4-(10-페닐-9-안트라센일)페닐]-9H-카바졸(약칭: CzPA), 7-[4-(10-페닐-9-안트릴)페닐]-7H-다이벤조[c,g]카바졸(약칭: cgDBCzPA), 6-[3-(9,10-다이페닐-2-안트릴)페닐]-벤조[b]나프토[1,2-d]퓨란(약칭: 2mBnfPPA), 9-페닐-10-{4-(9-페닐-9H-플루오렌-9-일)-바이페닐-4'-일}안트라센(약칭: FLPPA), 9,10-비스(3,5-다이페닐페닐)안트라센(약칭: DPPA), 9,10-다이(2-나프틸)안트라센(약칭: DNA), 2-tert-뷰틸-9,10-다이(2-나프틸)안트라센(약칭: t-BuDNA), 9,9'-바이안트릴(약칭: BANT), 9,9'-(스틸벤-3,3'-다이일)다이페난트렌(약칭: DPNS), 9,9'-(스틸벤-4,4'-다이일)다이페난트렌(약칭: DPNS2), 1,3,5-트라이(1-피렌일)벤젠(약칭: TPB3), 5,12-다이페닐테트라센, 5,12-비스(바이페닐-2-일)테트라센 등을 들 수 있다.

[0375] 인광 발광 재료와 조합하여 사용되는 유기 화합물(호스트 재료)로서는 발광 재료의 삼중항 여기 에너지(바닥 상태와 삼중항 여기 상태의 에너지 차이)보다 삼중항 여기 에너지가 큰 유기 화합물을 선택하면 좋다.

[0376] 들뜬 복합체를 형성하기 위하여 복수의 유기 화합물(예를 들어 제 1 호스트 재료 및 제 2 호스트 재료(또는 어시스트 재료) 등)을 발광 재료와 조합하여 사용하는 경우에는 이들 복수의 유기 화합물을 인광 발광 재료(특히 유기 금속 착체)과 혼합하여 사용하는 것이 바람직하다.

[0377] 이와 같은 구성으로 함으로써, 들뜬 복합체로부터 발광 재료로의 에너지 이동인 ExTET(Exciplex-Triplet Energy Transfer)를 사용한 발광을 효율적으로 얻을 수 있다. 또한 복수의 유기 화합물의 조합으로서는 들뜬 복합체가 형성되기 쉬운 조합이 좋고, 정공을 받기 쉬운 화합물(정공 수송성 재료)과, 전자를 받기 쉬운 화합물(전자 수송성 재료)를 조합하는 것이 특히 바람직하다. 발광 재료의 가장 낮은 에너지 측의 흡수대의 파장과 겹치는 발광을 나타내는 들뜬 복합체를 형성하는 조합을 선택하면, 에너지 이동이 원활하게 수행되어 발광을 효율적으로 얻을 수 있다. 또한 정공 수송성 재료 및 전자 수송성 재료로서는 구체적으로 본 실시형태에 나타낸 재료를 사용할 수 있다. 이 구성에 의하여, 발광 디바이스의 고효율, 저전압, 장수명을 동시에 실현할 수 있다.

[0378] 들뜬 복합체를 형성하는 재료의 조합으로서는 정공 수송성 재료의 HOMO 준위가 전자 수송성 재료의 HOMO 준위 이상의 값인 것이 바람직하다. 정공 수송성 재료의 LUMO 준위(최저 비점유 분자 오비탈 준위)가 전자 수송성 재료의 LUMO 준위 이상이면 바람직하다. 재료의 LUMO 준위 및 HOMO 준위는 사이클릭 볼타메트리(CV) 측정에 의하여 측정되는 재료의 전기 화학 특성(환원 전위 및 산화 전위)으로부터 도출할 수 있다.

[0379] 들뜬 복합체의 형성은 예를 들어 정공 수송성 재료의 발광 스펙트럼, 전자 수송성 재료의 발광 스펙트럼, 및 이들 재료를 혼합한 혼합막의 발광 스펙트럼을 비교하여, 혼합막의 발광 스펙트럼이 각 재료의 발광 스펙트럼보다

장파장으로 시프트하는(또는 장파장 측에 새로운 피크를 가지는) 현상을 관측함으로써 확인할 수 있다. 또는 정공 수송성 재료의 과도 포토루미네선스(PL), 전자 수송성 재료의 과도 PL, 및 이들 재료를 혼합한 혼합막의 과도 PL을 비교하여, 혼합막의 과도 PL 수명이 각 재료의 과도 PL 수명보다 장수명 성분을 가지거나, 또는 지연 성분의 비율이 커지는 등의 과도 응답의 차이를 관측함으로써 확인할 수 있다. 또한 상술한 과도 PL을 과도 일렉트로루미네선스(EL)로 바꿔 읽어도 된다. 즉 정공 수송성 재료의 과도 EL, 전자 수송성 재료의 과도 EL, 및 이들의 혼합막의 과도 EL을 비교하여 과도 응답의 차이를 관측하는 것에 의해서도 들뜬 복합체의 형성을 확인할 수 있다.

[0380] 인광 발광 재료와 조합하여 사용될 수 있는 유기 화합물로서는 방향족 아민(방향족 아민 골격을 가지는 화합물), 카바졸 유도체(카바졸 골격을 가지는 화합물), 다이벤조싸이오펜 유도체(싸이오펜 유도체), 다이벤조퓨란 유도체(퓨란 유도체), 아연이나 알루미늄계 금속 착체, 옥사다이아졸 유도체, 트라이아졸 유도체, 벤즈이미다졸 유도체, 퀴녹살린 유도체, 다이벤조퀴녹살린 유도체, 피리미딘 유도체, 트라이아진 유도체, 피리딘 유도체, 바이피리딘 유도체, 페난트롤린 유도체 등을 들 수 있다.

[0381] 정공 수송성이 높은 유기 화합물인 방향족 아민, 카바졸 유도체, 다이벤조싸이오펜 유도체, 다이벤조퓨란 유도체의 구체적인 예로서는 아래의 재료를 들 수 있다.

[0382] 카바졸 유도체로서는 바이카바졸 유도체(예를 들어 3,3'-바이카바졸 유도체), 카바졸릴기를 가지는 방향족 아민 등을 들 수 있다.

[0383] 바이카바졸 유도체(예를 들어 3,3'-바이카바졸 유도체)로서 구체적으로는 3,3'-비스(9-페닐-9H-카바졸)(약칭: PCCP), 9,9'-비스(1,1'-바이페닐-4-일)-3,3'-바이-9H-카바졸, 9,9'-비스(1,1'-바이페닐-3-일)-3,3'-바이-9H-카바졸, 9-(1,1'-바이페닐-3-일)-9'-(1,1'-바이페닐-4-일)-9H,9'H-3,3'-바이카바졸(약칭: mBPCCBP), 9-(2-나프틸)-9'-페닐-9H,9'H-3,3'-바이카바졸(약칭: βNCCP) 등을 들 수 있다.

[0384] 카바졸릴기를 가지는 방향족 아민으로서는 구체적으로 PCBA1BP, N-(4-바이페닐)-N-(9,9-다이메틸-9H-플루오렌-2-일)-9-페닐-9H-카바졸-3-아민(약칭: PCBiF), PCBBiF, PCBBi1BP, PCBANB, PCBNBB, 4-페닐다이페닐-(9-페닐-9H-카바졸-3-일)아민(약칭: PCA1BP), N,N'-비스(9-페닐카바졸-3-일)-N,N'-다이페닐벤젠-1,3-다이아민(약칭: PCA2B), N,N',N''-트라이페닐-N,N',N''-트리스(9-페닐카바졸-3-일)벤젠-1,3,5-트라이아민(약칭: PCA3B), 9,9-다이메틸-N-페닐-N-[4-(9-페닐-9H-카바졸-3-일)페닐]플루오렌-2-아민(약칭: PCBAF), PCBASF, 3-[N-(9-페닐카바졸-3-일)-N-페닐아미노]-9-페닐카바졸(약칭: PCzPCA1), 3,6-비스[N-(9-페닐카바졸-3-일)-N-페닐아미노]-9-페닐카바졸(약칭: PCzPCA2), 3-[N-(1-나프틸)-N-(9-페닐카바졸-3-일)아미노]-9-페닐카바졸(약칭: PCzPCN1), 3-[N-(4-다이페닐아미노페닐)-N-페닐아미노]-9-페닐카바졸(약칭: PCzDPA1), 3,6-비스[N-(4-다이페닐아미노페닐)-N-페닐아미노]-9-페닐카바졸(약칭: PCzDPA2), 3,6-비스[N-(4-다이페닐아미노페닐)-N-(1-나프틸)아미노]-9-페닐카바졸(약칭: PCzTPN2), 2-[N-(9-페닐카바졸-3-일)-N-페닐아미노]스파이로-9,9'-바이플루오렌(약칭: PCASF), N-[4-(9H-카바졸-9-일)페닐]-N-(4-페닐)페닐아닐린(약칭: YGA1BP), N,N'-비스[4-(카바졸-9-일)페닐]-N,N'-다이페닐-9,9-다이메틸플루오렌-2,7-다이아민(약칭: YGA2F), 4,4',4''-트리스(카바졸-9-일)트라이페닐아민(약칭: TCTA) 등을 들 수 있다.

[0385] 카바졸 유도체로서는 상술한 것에 더하여, 3-[4-(9-페난트릴)-페닐]-9-페닐-9H-카바졸(약칭: PCPPn), PCPN, 1,3-비스(N-카바졸릴)벤젠(약칭: mCP), 4,4'-다이(N-카바졸릴)바이페닐(약칭: CBP), 3,6-비스(3,5-다이페닐페닐)-9-페닐카바졸(약칭: CzTP), 1,3,5-트리스[4-(N-카바졸릴)페닐]벤젠(약칭: TCPB), CzPA 등을 들 수 있다.

[0386] 싸이오펜 유도체(싸이오펜 골격을 가지는 화합물) 및 퓨란 유도체(퓨란 골격을 가지는 화합물)로서는 구체적으로는 4,4',4''-(벤젠-1,3,5-트라이일)트라이(다이벤조싸이오펜)(약칭: DBT3P-II), 2,8-다이페닐-4-[4-(9-페닐-9H-플루오렌-9-일)페닐]다이벤조싸이오펜(약칭: DBTFLP-III), 4-[4-(9-페닐-9H-플루오렌-9-일)페닐]-6-페닐다이벤조싸이오펜(약칭: DBTFLP-IV) 등의 싸이오펜 골격을 가지는 화합물, 4-{3-[3-(9-페닐-9H-플루오렌-9-일)페닐]페닐}다이벤조퓨란(약칭: mmDBFFLBi-II) 등을 들 수 있다.

[0387] 방향족 아민으로서는 구체적으로 4,4'-비스[N-(1-나프틸)-N-페닐아미노]바이페닐(약칭: NPB 또는 α-NPD), N,N'-비스(3-메틸페닐)-N,N'-다이페닐-[1,1'-바이페닐]-4,4'-다이아민(약칭: TPD), 4,4'-비스[N-(스파이로-9,9'-바이플루오렌-2-일)-N-페닐아미노]바이페닐(약칭: BSPB), BPAFLP, mBPAFLP, N-(9,9-다이메틸-9H-플루오렌-2-일)-N-{9,9-다이메틸-2-[N'-페닐-N'-(9,9-다이메틸-9H-플루오렌-2-일)아미노]-9H-플루오렌-7-일}페닐아민(약칭: DFLADFL), N-(9,9-다이메틸-2-다이페닐아미노-9H-플루오렌-7-일)다이페닐아민(약칭: DPNF), 2-[N-(4-다

이페닐아미노페닐)-N-페닐아미노]스파이로-9,9'-바이플루오렌(약칭: DPASF), 2,7-비스[N-(4-다이페닐아미노페닐)-N-페닐아미노]-스파이로-9,9'-바이플루오렌(약칭: DPA2SF), 4,4',4''-트리스[N-(1-나프틸)-N-페닐아미노]트라이페닐아민(약칭: 1'-TNATA), 4,4',4''-트리스(N,N-다이페닐아미노)트라이페닐아민(약칭: TDATA), 4,4',4''-트리스[N-(3-메틸페닐)-N-페닐아미노]트라이페닐아민(약칭: MTDATA), N,N'-다이(p-톨릴)-N,N'-다이페닐-p-페닐렌다이아민(약칭: DTDPPA), 4,4'-비스[N-(4-다이페닐아미노페닐)-N-페닐아미노]바이페닐(약칭: DPAB), 4,4'-비스(N-{4-[N'-(3-메틸페닐)-N'-페닐아미노]페닐}-N-페닐아미노)바이페닐(약칭: DNTPD), 1,3,5-트리스[N-(4-다이페닐아미노페닐)-N-페닐아미노]벤젠(약칭: DPA3B) 등을 들 수 있다.

[0388] 정공 수송성이 높은 유기 화합물로서는 폴리(N-바이닐카바졸)(약칭: PVK), 폴리(4-바이닐트라이페닐아민)(약칭: PVTPA), 폴리[N-(4-{N'-[4-(4-다이페닐아미노)페닐]페닐-N'-페닐아미노}페닐)메타크릴아마이드](약칭: PTPDMA), 폴리[N,N'-비스(4-뷰틸페닐)-N,N'-비스(페닐)벤지딘](약칭: Poly-TPD) 등의 고분자 화합물을 사용할 수도 있다.

[0389] 전자 수송성이 높은 유기 화합물인, 아연이나 알루미늄계 금속 착체의 구체적인 예로서는 트리스(8-퀴놀리놀레이토)알루미늄(III)(약칭: Alq), 트리스(4-메틸-8-퀴놀리놀레이토)알루미늄(III)(약칭: $Almq_3$), 비스(10-하이드록시벤조[h]퀴놀리네이토)베릴륨(II)(약칭: $BeBq_2$), 비스(2-메틸-8-퀴놀리놀레이토)(4-페닐페놀레이토)알루미늄(III)(약칭: BAlq), 비스(8-퀴놀리놀레이토)아연(II)(약칭: Znq) 등, 퀴놀린 골격 또는 벤조퀴놀린 골격을 가지는 금속 착체 등을 들 수 있다.

[0390] 그 외에 비스[2-(2-벤즈옥사졸릴)페놀레이토]아연(II)(약칭: ZnPBO), 비스[2-(2-벤조싸이아졸릴)페놀레이토]아연(II)(약칭: ZnBTZ) 등의 옥사졸계, 싸이아졸계 리간드를 가지는 금속 착체 등을 사용할 수도 있다.

[0391] 전자 수송성이 높은 유기 화합물인, 옥사다이아졸 유도체, 트라이아졸 유도체, 벤즈이미다졸 유도체, 퀴녹살린 유도체, 다이벤조퀴녹살린 유도체, 페난트롤린 유도체의 구체적인 예로서는 2-(4-바이페닐릴)-5-(4-tert-뷰틸페닐)-1,3,4-옥사다이아졸(약칭: PBD), 1,3-비스[5-(p-tert-뷰틸페닐)-1,3,4-옥사다이아졸-2-일]벤젠(약칭: OXD-7), 9-[4-(5-페닐-1,3,4-옥사다이아졸-2-일)페닐]-9H-카바졸(약칭: CO11), 3-(4-바이페닐릴)-4-페닐-5-(4-tert-뷰틸페닐)-1,2,4-트라이아졸(약칭: TAZ), 3-(4-tert-뷰틸페닐)-4-(4-에틸페닐)-5-(4-바이페닐릴)-1,2,4-트라이아졸(약칭: p-EtTAZ), 2,2',2''-(1,3,5-벤젠트라이일)트리스(1-페닐-1H-벤즈이미다졸)(약칭: TPBI), 2-[3-(다이벤조싸이오펜-4-일)페닐]-1-페닐-1H-벤즈이미다졸(약칭: mDBTBIm-II), 4,4'-비스(5-메틸벤즈옥사졸-2-일)스틸벤(약칭: BzOs), 바소페난트롤린(약칭: Bphen), 바소큐프로인(약칭: BCP), 2,9-비스(나프탈렌-2-일)-4,7-다이페닐-1,10-페난트롤린(약칭: NBphen), 2-[3-(다이벤조싸이오펜-4-일)페닐]다이벤조[f,h]퀴녹살린(약칭: 2mDBTPDBq-II), 2-[3'-(다이벤조싸이오펜-4-일)바이페닐-3-일]다이벤조[f,h]퀴녹살린(약칭: 2mDBTBPDBq-II), 2-[3'-(9H-카바졸-9-일)바이페닐-3-일]다이벤조[f,h]퀴녹살린(약칭: 2mCzBPDBq), 2-[4-(3,6-다이페닐-9H-카바졸-9-일)페닐]다이벤조[f,h]퀴녹살린(약칭: 2CzPDBq-III), 7-[3-(다이벤조싸이오펜-4-일)페닐]다이벤조[f,h]퀴녹살린(약칭: 7mDBTPDBq-II), 및 6-[3-(다이벤조싸이오펜-4-일)페닐]다이벤조[f,h]퀴녹살린(약칭: 6mDBTPDBq-II) 등을 들 수 있다.

[0392] 전자 수송성이 높은 유기 화합물인, 다이아진 골격을 가지는 헤테로 고리 화합물, 트라이아진 골격을 가지는 헤테로 고리 화합물, 피리딘 골격을 가지는 헤테로 고리 화합물의 구체적인 예로서는 4,6-비스[3-(페난트렌-9-일)페닐]피리미딘(약칭: 4,6mPnP2Pm), 4,6-비스[3-(4-다이벤조싸이엔일)페닐]피리미딘(약칭: 4,6mDBTP2Pm-II), 4,6-비스[3-(9H-카바졸-9-일)페닐]피리미딘(약칭: 4,6mCzP2Pm), 2-{4-[3-(N-페닐-9H-카바졸-3-일)-9H-카바졸-9-일]페닐}-4,6-다이페닐-1,3,5-트라이아진(약칭: PCCzPTzn), 9-[3-(4,6-다이페닐-1,3,5-트라이아진-2-일)페닐]-9'-페닐-2,3'-바이-9H-카바졸(약칭: mPCCzPTzn-02), 3,5-비스[3-(9H-카바졸-9-일)페닐]피리딘(약칭: 35DCzPPy), 1,3,5-트라이[3-(3-피리딜)페닐]벤젠(약칭: TmPyPB) 등을 들 수 있다.

[0393] 전자 수송성이 높은 유기 화합물로서는 폴리(2,5-피리딘다이일)(약칭: PPy), 폴리[(9,9-다이헥실플루오렌-2,7-다이일)-co-(피리딘-3,5-다이일)](약칭: PF-Py), 폴리[(9,9-다이옥틸플루오렌-2,7-다이일)-co-(2,2'-바이피리딘-6,6'-다이일)](약칭: PF-BPy)과 같은 고분자 화합물을 사용할 수도 있다.

[0394] <TADF 재료>

[0395] TADF 재료는 S_1 준위(단일항 여기 상태의 에너지 준위)와 T_1 준위(삼중항 여기 상태의 에너지 준위)의 차이가 작고, 역항간 교차에 의하여 에너지를 삼중항 여기 에너지로부터 단일항 여기 에너지로 변환할 수 있는 기능을 가지는 재료이다. 그러므로 삼중항 여기 에너지를 미량의 열 에너지에 의하여 단일항 여기 에너지로 업컨버트(역

항간 교차)할 수 있고, 단일항 여기 상태를 효율적으로 생성할 수 있다. 또한 삼중항 여기 에너지를 발광으로 변환할 수 있다. 열 활성화 지연 형광이 효율적으로 얻어지는 조건으로서는 S_1 준위와 T_1 준위의 에너지 차이가 0eV 이상 0.2eV 이하, 바람직하게는 0eV 이상 0.1eV 이하인 것을 들 수 있다. 또한 TADF 재료에서의 지연 형광이란, 통상의 형광과 같은 스펙트럼을 가지면서도 수명이 현저히 긴 발광을 말한다. 그 수명은 10^{-6}초 이상, 바람직하게는 10^{-3}초 이상이다.

[0396] 2종류의 재료로 여기 상태를 형성하는 들뜬 복합체는 S_1 준위와 T_1 준위의 차이가 매우 작고, 삼중항 여기 에너지를 단일항 여기 에너지로 변환할 수 있는 TADF 재료로서의 기능을 가진다.

[0397] T_1 준위의 지표로서는 저온(예를 들어 77K 내지 10K)에서 관측되는 인광 스펙트럼을 사용하면 좋다. TADF 재료는, 그 형광 스펙트럼의 단파장 측의 테일(tail)에서 접선을 긋고, 그 외삽선의 파장의 에너지를 S_1 준위로 하고, 인광 스펙트럼의 단파장 측의 테일에서 접선을 긋고, 그 외삽선의 파장의 에너지를 T_1 준위로 한 경우에 그 S_1과 T_1의 차이가 0.3eV 이하인 것이 바람직하고, 0.2eV 이하인 것이 더 바람직하다.

[0398] TADF 재료로서는 예를 들어 풀러렌이나 그 유도체, 프로플라빈 등의 아크리딘 유도체, 에오신 등이 있다. 또한 마그네슘(Mg), 아연(Zn), 카드뮴(Cd), 주석(Sn), 백금(Pt), 인듐(In), 또는 팔라듐(Pd) 등을 포함하는 금속 함유 포르피린을 들 수 있다. 금속 함유 포르피린으로서는 예를 들어 프로토포르피린-플루오린화 주석 착체(약칭: SnF_2(Proto IX)), 메소포르피린-플루오린화 주석 착체(약칭: SnF_2(Meso IX)), 헤마토포르피린-플루오린화 주석 착체(약칭: SnF_2(Hemato IX)), 코프로포르피린테트라메틸에스터-플루오린화 주석 착체(약칭: SnF_2(Copro III-4Me)), 옥타에틸포르피린-플루오린화 주석 착체(약칭: SnF_2(OEP)), 에티오포르피린-플루오린화 주석 착체(약칭: SnF_2(Etio I)), 옥타에틸포르피린-염화 백금 착체(약칭: $PtCl_2$OEP) 등을 들 수 있다.

[0399] 그 외에도, 2-(바이페닐-4-일)-4,6-비스(12-페닐인돌로[2,3-a]카바졸-11-일)-1,3,5-트라이아진(약칭: PIC-TRZ), PCCzPTzn, 2-[4-(10H-페녹사진-10-일)페닐]-4,6-다이페닐-1,3,5-트라이아진(약칭: PXZ-TRZ), 3-[4-(5-페닐-5,10-다이하이드로페나진-10-일)페닐]-4,5-다이페닐-1,2,4-트라이아졸(약칭: PPZ-3TPT), 3-(9,9-다이메틸-9H-아크리딘-10-일)-9H-크산텐-9-온(약칭: ACRXTN), 비스[4-(9,9-다이메틸-9,10-다이하이드로아크리딘)페닐]설폰(약칭: DMAC-DPS), 10-페닐-10H,10'H-스파이로[아크리딘-9,9'-안트라센]-10'-온(약칭: ACRSA), 4-(9'-페닐-3,3'-바이-9H-카바졸-9-일)벤조퓨로[3,2-d]피리미딘(약칭: 4PCCzBfpm), 4-[4-(9'-페닐-3,3'-바이-9H-카바졸-9-일)페닐]벤조퓨로[3,2-d]피리미딘(약칭: 4PCCzPBfpm), 9-[3-(4,6-다이페닐-1,3,5-트라이아진-2-일)페닐]-9'-페닐-2,3'-바이-9H-카바졸(약칭: mPCCzPTzn-02) 등의 π전자 과잉형 헤테로 방향족 고리 및 π전자 부족형 헤테로 방향족 고리를 가지는 헤테로 고리 화합물을 사용할 수 있다.

[0400] 상기 헤테로 고리 화합물은 π전자 과잉형 헤테로 방향족 고리 및 π전자 부족형 헤테로 방향족 고리를 가지기 때문에, 전자 수송성 및 정공 수송성이 모두 높아 바람직하다. 이들 중에서도, π전자 부족형 헤테로 방향족 고리를 가지는 골격 중, 피리딘 골격, 다이아진 골격(피리미딘 골격, 피라진 골격, 피리다진 골격), 및 트라이아진 골격은 안정적이고 신뢰성이 양호하므로 바람직하다. 특히 벤조퓨로피리미딘 골격, 벤조티에노피리미딘 골격, 벤조퓨로피라진 골격, 벤조티에노피라진 골격은 전자 수용성이 높고 신뢰성이 양호하므로 바람직하다.

[0401] 또한 π전자 과잉형 헤테로 방향족 고리를 가지는 골격 중에서도, 아크리딘 골격, 페녹사진 골격, 페노싸이아진 골격, 퓨란 골격, 싸이오펜 골격, 및 피롤 골격은 안정적이고 신뢰성이 양호하기 때문에, 상기 골격 중 적어도 하나를 가지는 것이 바람직하다. 또한 퓨란 골격으로서는 다이벤조퓨란 골격이 바람직하고, 싸이오펜 골격으로서는 다이벤조싸이오펜 골격이 바람직하다. 또한 피롤 골격으로서는 인돌 골격, 카바졸 골격, 인돌로 카바졸 골격, 바이카바졸 골격, 3-(9-페닐-9H-카바졸-3-일)-9H-카바졸 골격이 특히 바람직하다.

[0402] 또한 π전자 과잉형 헤테로 방향족 고리와 π전자 부족형 헤테로 방향족 고리가 직접 결합된 재료는, π전자 과잉형 헤테로 방향족 고리의 전자 공여성과 π전자 부족형 헤테로 방향족 고리의 전자 수용성이 모두 강해지고, S_1 준위와 T_1 준위의 에너지 차이가 작아지기 때문에, 열 활성화 지연 형광을 효율적으로 얻을 수 있어 특히 바람직하다. 또한 π전자 부족형 헤테로 방향족 고리 대신에 사이아노기와 같은 전자 흡인기가 결합된 방향족 고리를 사용하여도 좋다. 또한 π전자 과잉형 골격으로서 방향족 아민 골격, 페나진 골격 등을 사용할 수 있다. 또한 π전자 부족형 골격으로서 크산텐 골격, 싸이오크산텐다이옥사이드 골격, 옥사다이아졸 골격, 트라이아졸 골격, 이미다졸 골격, 안트라퀴논 골격, 페닐보레인이나 보레인트렌 등의 붕소를 포함하는 골격, 벤조나이트릴

또는 사이아노벤젠 등의 나이트릴기 또는 사이아노기를 가지는 방향족 고리나 헤테로 방향족 고리, 벤조페논 등의 카보닐 골격, 포스핀옥사이드 골격, 설폰 골격 등을 사용할 수 있다.

[0403] 이와 같이, π전자 부족형 헤테로 방향족 고리 및 π전자 과잉형 헤테로 방향족 고리 중 적어도 하나 대신에 π전자 부족형 골격 및 π전자 과잉형 골격 중 적어도 한쪽을 사용할 수 있다.

[0404] 또한 TADF 재료를 사용하는 경우, 다른 유기 화합물과 조합하여 사용할 수도 있다. 특히 상술한 호스트 재료, 정공 수송성 재료, 전자 수송성 재료와 조합할 수 있다. TADF 재료를 사용하는 경우, 호스트 재료의 S_1 준위는 TADF 재료의 S_1 준위보다 높은 것이 바람직하다. 또한 호스트 재료의 T_1 준위는 TADF 재료의 T_1 준위보다 높은 것이 바람직하다.

[0405] 또한 TADF 재료를 호스트 재료에 사용하고, 형광 발광 재료를 게스트 재료에 사용하여도 좋다. TADF 재료를 호스트 재료로서 사용하면 TADF 재료로 생성된 삼중항 여기 에너지가 역항간 교차에 의하여 단일항 여기 에너지로 변환되고, 그리고 발광 재료로 에너지 이동됨으로써 발광 디바이스의 발광 효율을 높일 수 있다. 이때 TADF 재료가 에너지 도너로서 기능하고, 발광 재료가 에너지 억셉터로서 기능한다. 따라서 호스트 재료로서 TADF 재료를 사용하는 것은 게스트 재료로서 형광 발광 재료를 사용하는 경우에 매우 유효하다. 또한 이때 높은 발광 효율을 얻기 위해서는 TADF 재료의 S_1 준위는 형광 발광 재료의 S_1 준위보다 높은 것이 바람직하다. 또한 TADF 재료의 T_1 준위는 형광 발광 재료의 S_1 준위보다 높은 것이 바람직하다. 따라서 TADF 재료의 T_1 준위는 형광 발광 재료의 T_1 준위보다 높은 것이 바람직하다.

[0406] 또한 형광 발광 재료의 가장 낮은 에너지 측의 흡수대의 파장과 겹치는 발광을 나타내는 TADF 재료를 사용하는 것이 바람직하다. 이로써 TADF 재료로부터 형광 발광 재료로의 여기 에너지의 이동이 더 원활하게 수행되어, 발광을 효율적으로 얻을 수 있어 바람직하다.

[0407] 또한 역항간 교차에 의하여 삼중항 여기 에너지로부터 단일항 여기 에너지가 효율적으로 생성되기 위해서는 TADF 재료에서 캐리어 재결합이 발생되는 것이 바람직하다. 또한 TADF 재료에서 생성한 삼중항 여기 에너지가 형광 발광 재료의 삼중항 여기 에너지로 이동되지 않는 것이 바람직하다. 그러기 위해서는 형광 발광 재료는 형광 발광 재료가 가지는 발광단(발광의 원인이 되는 골격)의 주위에 보호기를 가지는 것이 바람직하다. 상기 보호기로서는 π 결합을 가지지 않는 치환기가 바람직하고, 포화 탄화수소기가 바람직하고, 구체적으로는 탄소수 3 이상 10 이하의 알킬기, 치환 또는 비치환된 탄소수 3 이상 10 이하의 사이클로알킬기, 탄소수 3 이상 10 이하의 트라이알킬실릴기를 들 수 있고, 보호기가 복수 있는 것이 더 바람직하다. π 결합을 가지지 않는 치환기는 캐리어를 수송하는 기능이 부족하기 때문에 캐리어 수송이나 캐리어 재결합에 영향을 거의 미치지 않고, TADF 재료와 형광 발광 재료의 발광단의 거리를 떨어지게 할 수 있다. 여기서 발광단이란 형광 발광 재료에서 발광의 원인이 되는 원자단(골격)을 가리킨다. 발광단은 π 결합을 가지는 골격이 바람직하고, 방향족 고리를 포함하는 것이 바람직하고, 축합 방향족 고리 또는 축합 헤테로 방향족 고리를 가지는 것이 바람직하다. 축합 방향족 고리 또는 축합 헤테로 방향족 고리로서는 페난트렌 골격, 스틸벤 골격, 아크리돈 골격, 페녹사진 골격, 페노싸이아진 골격 등을 들 수 있다. 특히 나프탈렌 골격, 안트라센 골격, 플루오렌 골격, 크리센 골격, 트라이페닐렌 골격, 테트라센 골격, 피렌 골격, 페릴렌 골격, 쿠마린 골격, 퀴나크리돈 골격, 나프토비스벤조퓨란 골격을 가지는 형광 발광 재료는 형광 양자 수율이 높기 때문에 바람직하다.

[0408] 또한 상기 TADF 재료는 발광층의 호스트 재료로서 사용하여도 좋다.

[0409] <전자 수송층>

[0410] 전자 수송층(1114)은 발광층(1113)에 접하여 제공된다. 또한 전자 수송층(1114)은 전자 수송성을 가지고, 또한 HOMO 준위가 -6.0eV 이상의 제 7 유기 화합물을 가지는 것이 바람직하다. 또한 제 7 유기 화합물은 안트라센 골격을 포함하는 것이 바람직하다. 또한 전자 수송층(1114)은 제 7 유기 화합물에 더하여, 제 8 유기 화합물을 더 가져도 좋다. 제 8 유기 화합물은 알칼리 금속 또는 알칼리 토금속의 유기 착체를 포함하는 것이 바람직하다. 즉 전자 수송층(1114)의 구성으로서는 제 7 유기 화합물만으로 형성되는 구성, 제 7 유기 화합물과 제 8 유기 화합물의 복수의 유기 화합물로 형성되는 구성 등을 들 수 있다.

[0411] 또한 상기 제 7 유기 화합물은 안트라센 골격과 헤테로 고리 골격을 포함하는 것이 더 바람직하다. 상기 헤테로 고리 골격으로서는 질소 함유 5원자 고리 골격이 바람직하다. 질소 함유 5원자 고리 골격으로서는 피라졸 고리, 이미다졸 고리, 옥사졸 고리, 또는 싸이아졸 고리와 같이 2개의 헤테로 원자를 고리에 가지는 것이 특히

바람직하다.

[0412] 그 외에, 제 7 유기 화합물로서 사용할 수 있는 전자 수송성을 가지는 재료로서는, 상기 호스트 재료에 사용할 수 있는 전자 수송성을 가지는 재료, 또는 상기 형광 발광 재료의 호스트 재료로서 사용할 수 있는 재료를 들 수 있다.

[0413] 또한 상기 알칼리 금속 또는 알칼리 토금속의 유기 착체로서는 리튬의 유기 착체가 바람직하고, 특히 8-퀴놀리놀레이토-리튬(약칭: Liq)이 바람직하다.

[0414] 또한 전자 수송층(1114)을 구성하는 재료는 그 전계 강도[V/cm]의 제곱근이 600일 때의 전자 이동도가 $1\times10^{-7}cm^2/Vs$ 이상 $5X10^{-5}cm^2/Vs$ 이하인 것이 바람직하다.

[0415] 또한 전자 수송층(1114)을 구성하는 재료의 전계 강도[V/cm]의 제곱근이 600일 때의 전자 이동도가, 제 6 유기 화합물 또는 발광층(1113)을 구성하는 재료의 전계 강도[V/cm]의 제곱근이 600일 때의 전자 이동도보다 작은 것이 바람직하다. 전자 수송층에서의 전자의 수송성을 낮게 함으로써 발광층으로의 전자 주입량을 제어할 수 있어, 발광층이 전자 과다의 상태가 되는 것을 방지할 수 있다.

[0416] <전자 주입층>

[0417] 전자 주입층(1115)은 제 2 전극(1102)으로부터의 전자 주입 효율을 높이는 층이다. 제 2 전극(1102)의 재료의 일함수의 값과, 전자 주입층(1115)에 사용하는 재료의 LUMO 준위의 값의 차이는 작은(0.5eV 이내인) 것이 바람직하다.

[0418] 전자 주입층(1115)에는 리튬, 세슘, 플루오린화 리튬(LiF), 플루오린화 세슘(CsF), 플루오린화 칼슘(CaF_2), 8-(퀴놀리놀레이토)리튬(약칭: Liq), 2-(2-피리딜)페놀레이토 리튬(약칭: LiPP), 2-(2-피리딜)-3-피리디놀레이토 리튬(약칭: LiPPy), 4-페닐-2-(2-피리딜)페놀레이토 리튬(약칭: LiPPP), 리튬 산화물(LiO_x), 탄산 세슘 등과 같은 알칼리 금속, 알칼리 토금속, 또는 이들의 화합물을 사용할 수 있다. 또한 플루오린화 어븀(ErF_3) 등의 희토류 금속 화합물을 사용할 수 있다. 또한 전자 주입층에 전자화물(electride)을 사용하여도 좋다. 전자화물로서는 예를 들어 칼슘과 알루미늄의 혼합 산화물에 전자를 고농도로 첨가한 재료 등이 있다. 또한 상술한 전자 수송층을 구성하는 재료를 사용할 수도 있다.

[0419] 또한 전자 주입층(1115)에, 전자 수송성 재료와 도너성 재료(전자 공여성 재료)를 포함하는 복합 재료를 사용하여도 좋다. 이와 같은 복합 재료는, 전자 공여체에 의하여 유기 화합물에 전자가 발생하기 때문에, 전자 주입성 및 전자 수송성이 우수하다. 이 경우 유기 화합물로서는 발생한 전자의 수송에 뛰어난 재료인 것이 바람직하고, 구체적으로는 예를 들어 상술한 전자 수송성 재료(금속 착체나 헤테로 방향족 화합물 등)를 사용할 수 있다. 전자 공여체로서는 유기 화합물에 대하여 전자 공여성을 나타내는 재료이면 좋다. 구체적으로는 알칼리 금속이나 알칼리 토금속이나 희토류 금속이 바람직하고, 리튬, 세슘, 마그네슘, 칼슘, 어븀, 이터븀 등을 들 수 있다. 또한 알칼리 금속 산화물이나 알칼리 토금속 산화물이 바람직하고, 리튬 산화물, 칼슘 산화물, 바륨 산화물 등을 들 수 있다. 또한 산화 마그네슘과 같은 루이스 염기를 사용할 수도 있다. 또한 테트라싸이아풀발렌(약칭: TTF) 등의 유기 화합물을 사용할 수도 있다.

[0420] 또한 본 발명의 일 형태의 발광 디바이스의 제작에는 증착법 등의 진공 프로세스나, 스핀 코팅법이나 잉크젯법 등의 용액 프로세스를 사용할 수 있다. 증착법을 사용하는 경우에는 스퍼터링법, 이온 플레이팅법, 이온 빔 증착법, 분자선 증착법, 진공 증착법 등의 PVD법(physical vapor deposition method)이나, CVD법(chemical vapor deposition method) 등을 사용할 수 있다. 특히 EL층에 포함되는 기능층(정공 주입층, 정공 수송층, 발광층, 전자 수송층, 전자 주입층)에 대해서는 증착법(진공 증착법 등), 코팅법(딥 코팅법, 다이 코팅법, 바 코팅법, 스핀 코팅법, 스프레이 코팅법 등), 인쇄법(잉크젯법, 스크린(공판 인쇄)법, 오프셋(평판 인쇄)법, 플렉소 인쇄(철판 인쇄)법, 그라비어법, 마이크로 콘택트법 등) 등의 방법으로 형성할 수 있다.

[0421] 또한 발광 디바이스를 구성하는 각 기능층의 재료는 각각 상술한 재료에 한정되지 않는다. 예를 들어 기능층의 재료로서는 고분자 화합물(올리고머, 덴드리머, 폴리머 등), 중분자 화합물(저분자와 고분자의 중간 영역의 화합물: 분자량 400 내지 4000), 무기 화합물(퀀텀닷 재료 등) 등을 사용하여도 좋다. 또한 퀀텀닷 재료로서는 콜로이드상 퀀텀닷 재료, 합금형 퀀텀닷 재료, 코어·셸형 퀀텀닷 재료, 코어형 퀀텀닷 재료 등을 사용할 수 있다.

[0422] 또한 본 발명의 일 형태의 발광 디바이스에서는 위에서 기재한 층 외의 기능층을 가져도 좋다. 기능층으로서는

예를 들어 캐리어 블록층, 여기자 블록층 등, 다양한 층을 적용할 수 있다.

[0423] <발광 디바이스에서의 발광 모델에 대하여>

[0424] 다음으로 본 발명의 일 형태의 발광 디바이스에서의 발광 모델에 대하여 도 28의 (A) 내지 (C)를 사용하여 설명한다.

[0425] 도 28의 (A) 내지 (C)는 발광 디바이스에서의 발광 모델을 설명하는 모식도이다. 또한 도 28의 (A) 내지 (C)에 있어서, 발광 디바이스에서의 발광 영역을 발광 영역(1120)으로서 나타내었다.

[0426] 도 28의 (A)는 발광층(1113)이 전자 과다의 상태에서의 발광 영역(1120)을 나타내는 발광 모델이다. 도 28의 (B), (C)는 본 발명의 일 형태의 발광 디바이스에서의 발광 영역(1120)을 나타내는 발광 모델이다.

[0427] 도 28의 (A)에 나타낸 바와 같이, 발광층(1113)이 전자 과다의 상태가 되면, 발광층(1113) 내의 국소적인 영역에 발광 영역(1120)이 형성된다. 바꿔 말하면 발광 영역(1120)의 폭이 좁다. 그러므로 발광층(1113)의 국소적인 영역에서 집중적으로 전자와 정공의 재결합이 수행되기 때문에 열화가 촉진된다. 또한 발광층(1113)에서 재결합하지 않은 전자가 발광층(1113)을 통과함으로써 수명 또는 발광 효율이 저하되는 경우가 있다.

[0428] 한편 도 28의 (B), (C)에 나타낸 바와 같이, 본 발명의 일 형태의 발광 디바이스에서는 전자 수송층(1114)에서의 전자의 수송성을 저하시킴으로써 발광층(1113)에서의 발광 영역(1120)의 폭을 넓힐 수 있다. 발광 영역(1120)의 폭을 넓힘으로써 발광층(1113)에서의 전자와 정공의 재결합 영역을 분산시킬 수 있다. 따라서 수명이 길고 발광 효율이 양호한 발광 디바이스를 제공할 수 있다.

[0429] 또한 본 발명의 일 형태의 발광 디바이스는 전류 밀도가 일정한 조건에서의 구동 시험에 의하여 얻어지는 휘도의 열화 곡선에 있어서, 열화 곡선이 극댓값을 가지는 경우가 있다. 바꿔 말하면 본 발명의 일 형태의 발광 디바이스는 시간 경과에 따라 휘도가 상승하는 거동을 나타내는 경우가 있다. 상기 거동에 의하여 구동 초기의 급격한 열화(소위 초기 열화)를 상쇄하는 것이 가능하게 된다. 따라서 초기 열화가 작으며 구동 수명이 매우 긴 발광 디바이스로 할 수 있다.

[0430] 또한 극댓값을 가지는 열화 곡선의 미분을 취하면 그 값이 0이 되는 부분이 존재한다. 따라서 열화 곡선의 미분에 0이 되는 부분이 존재하는 발광 디바이스를 본 발명의 일 형태의 발광 디바이스라고 할 수 있다.

[0431] 여기서 본 발명의 일 형태의 발광 디바이스 및 비교용 발광 디바이스의 시간 경과에 따른 정규화 휘도에 대하여 도 28의 (D)를 사용하여 설명한다.

[0432] 도 28의 (D)에 있어서, 굵은 실선은 본 발명의 일 형태의 발광 디바이스의 정규화 휘도의 열화 곡선이고, 굵은 파선은 비교용 발광 디바이스의 정규화 휘도의 열화 곡선이다.

[0433] 도 28의 (D)에 나타낸 바와 같이, 본 발명의 일 형태의 발광 디바이스와 비교용 발광 디바이스는 정규화 휘도의 열화 곡선의 기울기가 서로 다르다. 구체적으로는, 본 발명의 일 형태의 발광 디바이스의 열화 곡선의 기울기 θ2는 비교용 발광 디바이스의 열화 곡선의 기울기 θ1보다 작다.

[0434] 도 28의 (D)에 나타낸 바와 같이, 본 발명의 일 형태의 발광 디바이스는 전류 밀도가 일정한 조건에서의 구동 시험에 의하여 얻어지는 휘도의 열화 곡선에 있어서, 극댓값을 가지는 형상을 나타내는 경우가 있다. 즉 본 발명의 일 형태의 발광 디바이스의 열화 곡선은 시간 경과에 따라 휘도가 상승하는 부분을 가지는 형상이 되는 경우가 있다. 이러한 열화 거동을 나타내는 발광 디바이스는 소위 초기 열화라고 불리는 구동 초기의 급격한 열화를 상기 휘도 상승에 의하여 상쇄하는 것이 가능하게 되어, 초기 열화가 작으며 구동 수명이 매우 긴 발광 디바이스로 할 수 있다.

[0435] 또한 본 발명의 일 형태의 발광 디바이스는 도 28의 (B)에 나타낸 바와 같이, 구동 초기에 있어서 발광층(1113)에 형성되는 발광 영역(1120)이 전자 수송층(1114) 측까지 넓어지는 경우가 있다.

[0436] 즉 본 발명의 일 형태의 발광 디바이스에서는, 구동 초기에는 정공 주입 장벽이 작은 것 및 전자 수송층(1114)의 전자 수송성이 비교적 낮은 것에 의하여, 발광 영역(1120)(즉 재결합 영역)이 전자 수송층(1114) 측에 가까워진 상태로 형성된다. 또한 전자 수송층(1114)에 포함되는 제 7 유기 화합물의 HOMO 준위가 -6.0eV 이상으로 비교적 높은 것에 의하여, 정공의 일부가 전자 수송층(1114)까지 도달하고 전자 수송층(1114)에서도 재결합이 발생하여 비발광 재결합 영역이 형성된다. 또한 이 현상은 제 6 유기 화합물과 제 7 유기 화합물의 HOMO 준위의 차이가 0.2eV 이내인 경우에도 발생할 수 있다.

[0437] 또한 본 발명의 일 형태의 발광 디바이스에서는, 구동 시간이 경과함으로써 캐리어 밸런스가 변화한 결과, 도 28의 (C)에 나타낸 바와 같이 발광 영역(1120)(재결합 영역)이 정공 수송층(1112) 측으로 이동하여 발광층(1113) 내에 위치하게 된다.

[0438] 위의 설명에서 도 28의 (B), (C)에 나타낸 바와 같이, 본 발명의 일 형태의 발광 디바이스는 구동 시간 경과에 따라 발광층(1113) 내에 발광 영역(1120)을 이동시킴으로써 재결합된 캐리어의 에너지를 발광에 유효하게 기여시킬 수 있게 되어, 구동 초기와 비교하여 휘도 상승이 발생할 수 있다. 이 휘도 상승이 발광 디바이스의 구동 초기에 나타나는 급격한 휘도 저하, 소위 초기 열화를 상쇄함으로써, 초기 열화가 작으며 구동 수명이 긴 발광 디바이스로 할 수 있다. 또한 본 명세서 등에 있어서, 상기 발광 디바이스를 Recombination-Site Tailoring Injection 구조(ReSTI 구조)라고 호칭하는 경우가 있다.

[0439] 또한 본 발명의 일 형태의 발광 디바이스에 있어서, 전자 수송층(1114)은 두께 방향에서 전자 수송성 재료와 알칼리 금속 또는 알칼리 토금속의 유기 금속 착체의 혼합비가 다른 부분, 또는 알칼리 금속 또는 알칼리 토금속의 유기 금속 착체의 농도가 다른 부분을 가지는 것이 바람직하다.

[0440] 전자 수송층(1114)에서의 알칼리 금속 또는 알칼리 토금속의 유기 금속 착체의 농도는, ToF-SIMS(Time-of-flight secondary ion mass spectrometry)에 의하여 얻어지는 원자나 분자의 검출량에서 추찰할 수 있다.

[0441] 전자 수송층(1114)에서의 유기 금속 착체의 함유량은 제 1 전극(1101) 측에 비하여 제 2 전극(1102) 측이 더 적은 것이 바람직하다. 즉 유기 금속 착체의 농도가 제 2 전극(1102) 측으로부터 제 1 전극(1101) 측으로 향하여 상승하도록 전자 수송층(1114)이 형성되는 것이 바람직하다. 즉 전자 수송층(1114)에서는 전자 수송성 재료의 존재량이 많은 부분보다 발광층(1113) 측에 전자 수송성 재료의 존재량이 적은 부분을 가지게 된다. 바꿔 말하면 전자 수송층(1114)은 유기 금속 착체의 존재량이 적은 부분보다 발광층(1113) 측에 유기 금속 착체의 존재량이 많은 부분을 가지는 구조라고 할 수 있다.

[0442] 전자 수송성 재료의 존재량이 많은 부분(유기 금속 착체의 존재량이 적은 부분)에서의 전자 이동도는 전계 강도[V/cm]의 제곱근이 600일 때 $1\times10^{-7}cm^2/Vs$ 이상 $5\times10^{-5}cm^2/Vs$ 이하인 것이 바람직하다.

[0443] 예를 들어 전자 수송층(1114)에서의 유기 금속 착체의 함유량, 즉 전자 수송층(1114)에서의 유기 금속 착체의 농도는 도 29의 (A) 내지 (D)에 나타낸 구성으로 할 수 있다. 또한 도 29의 (A), (B)는 전자 수송층(1114) 내에 명확한 경계가 없는 경우를 나타낸 것이고, 도 29의 (C), (D)는 전자 수송층(1114) 내에 명확한 경계가 있는 경우를 나타낸 것이다.

[0444] 전자 수송층(1114) 내에 명확한 경계가 없는 경우, 전자 수송성 재료와 유기 금속 착체의 농도는 도 29의 (A), (B)에 나타낸 바와 같이 연속적으로 변화된다. 또한 전자 수송층(1114) 내에 명확한 경계가 있는 경우, 전자 수송성 재료와 유기 금속 착체의 농도는 도 29의 (C), (D)에 나타낸 바와 같이 계단상으로 변화된다. 또한 계단상으로 변화되는 경우, 전자 수송층(1114)은 복수의 층으로 적층되어 있는 것으로 시사된다. 예를 들어 도 29의 (C)는 전자 수송층(1114)이 2층의 적층 구조인 경우를 나타낸 것이고, 도 29의 (D)는 전자 수송층(1114)이 3층의 적층 구조인 경우를 나타낸 것이다. 또한 도 29의 (C), (D)에 있어서, 파선은 복수의 층의 경계의 영역을 나타낸다.

[0445] 또한 본 발명의 일 형태의 발광 디바이스에서의 캐리어 밸런스의 변화는 전자 수송층(1114)의 전자 이동도의 변화에서 유래되는 것으로 생각된다. 본 발명의 일 형태의 발광 디바이스는 전자 수송층(1114) 내부에 알칼리 금속 또는 알칼리 토금속의 유기 금속 착체의 농도차가 존재한다. 전자 수송층(1114)은 상기 유기 금속 착체의 농도가 낮은 영역과 발광층(1113) 사이에 상기 유기 금속 착체의 농도가 높은 영역을 가진다. 즉 유기 금속 착체의 농도가 낮은 영역이 높은 영역보다 제 2 전극(1102) 측에 위치하는 구성을 가진다.

[0446] 상술한 바와 같은 구성을 가지는 본 발명의 일 형태의 발광 디바이스는 수명이 매우 길다. 특히 초기 휘도를 100%로 하였을 때, 휘도가 95%가 될 때까지의 시간(LT95라고도 함)을 매우 길게 할 수 있다.

[0447] <탠덤 구조의 발광 디바이스>

[0448] 다음으로 도 27의 (B) 내지 (D)에 나타낸 탠덤 구조의 발광 디바이스에 대하여 설명한다.

[0449] 도 27의 (B) 내지 (D)에 나타낸 발광 디바이스는 제 1 전극(1101)과 제 2 전극(1102) 사이에 복수의 발광 유닛을 가진다. 도 27의 (B) 내지 (D)에 나타낸 바와 같이, 2개의 발광 유닛 사이에는 전하 발생층(1109)을 제공하는 것이 바람직하다.

[0450] 또한 발광 유닛(1123(1)) 및 발광 유닛(1123(2))은 각각 도 27의 (A)에 나타낸 정공 주입층(1111), 정공 수송층(1112), 발광층(1113), 전자 수송층(1114), 전자 주입층(1115) 등을 가진다.

[0451] <전하 발생층>

[0452] 전하 발생층(1109)은 제 1 전극(1101)과 제 2 전극(1102)에 전압을 인가하였을 때, 발광 유닛(1123(1)) 및 발광 유닛(1123(2)) 중 한쪽에 전자를 주입하고 다른 쪽에 정공(홀)을 주입하는 기능을 가진다. 따라서 도 27의 (B)에 있어서, 제 1 전극(1101)에 제 2 전극(1102)보다 전위가 높아지는 전압을 인가하면, 전하 발생층(1109)으로부터 발광 유닛(1123(1))에 전자가 주입되고 발광 유닛(1123(2))에 정공이 주입된다.

[0453] 또한 전하 발생층(1109)은 광 추출 효율의 관점에서 가시광을 투과시키는(구체적으로는 전하 발생층(1109)의 가시광의 투과율이 40% 이상인) 것이 바람직하다. 또한 전하 발생층(1109)은 제 1 전극(1101)이나 제 2 전극(1102)보다 도전율이 낮아도 기능한다.

[0454] 도 27의 (C)에 나타낸 EL층(1103)은 제 1 발광 유닛(1123(1))과 제 2 발광 유닛(1123(2)) 사이에 전하 발생층(1109)을 가지고, 제 2 발광 유닛(1123(2))과 제 3 발광 유닛(1123(3)) 사이에 전하 발생층(1109)을 가진다. 또한 도 27의 (D)에 나타낸 발광 소자는 m층의 발광 유닛(m은 2 이상의 자연수)과 n층의 발광 유닛(n은 m 이상의 자연수)을 가지고, 발광 유닛들 사이에는 전하 발생층(1109)을 가진다. 또한 제 3 발광 유닛(1123(3)), 발광 유닛(1123(m)), 발광 유닛(1123(n))은 각각 도 27의 (A)에 나타낸 정공 주입층(1111), 정공 수송층(1112), 발광층(1113), 전자 수송층(1114), 전자 주입층(1115) 등을 가진다. 또한 발광 유닛들은 같은 구성을 가져도 좋고, 다른 구성을 가져도 좋다.

[0455] 여기서 발광 유닛(1123(m))과 발광 유닛(1123(m+1)) 사이에 제공되는 전하 발생층(1109)에서의 전자와 정공의 거동에 대하여 설명한다. 제 1 전극(1101)과 제 2 전극(1102) 사이에 발광 디바이스의 문턱 전압보다 높은 전압을 인가하면, 전하 발생층(1109)에서 정공과 전자가 발생하고, 정공은 제 2 전극(1102) 측에 제공된 발광 유닛(1123(m+1))으로 이동하고, 전자는 제 1 전극(1101) 측에 제공된 발광 유닛(1123(m))으로 이동한다. 발광 유닛(1123(m+1))에 주입된 정공은 제 2 전극(1102) 측으로부터 주입된 전자와 재결합하여, 발광 유닛(1123(m+1))에 포함되는 발광 재료가 발광한다. 또한 발광 유닛(1123(m))에 주입된 전자는 제 1 전극(1101) 측으로부터 주입된 정공과 재결합하여, 발광 유닛(1123(m))에 포함되는 발광 재료가 발광한다. 따라서 전하 발생층(1109)에서 발생한 정공과 전자는 각각 다른 발광 유닛에서 발광한다.

[0456] 또한 발광 유닛끼리를 접하여 제공함으로써 양자 간에 전하 발생층(1109)과 같은 구성이 형성되는 경우에는, 전하 발생층(1109)을 개재하지 않고 발광 유닛끼리를 접하여 제공할 수 있다. 예를 들어, 발광 유닛의 한쪽 면에 전하 발생 영역이 형성되어 있는 경우, 그 면과 접하여 발광 유닛을 제공할 수 있다.

[0457] 탠덤 구조의 발광 디바이스는 싱글 구조의 발광 디바이스에 비하여 전류 효율이 높아, 같은 휘도로 발광시키는 경우에 필요한 전류가 적다. 그러므로 발광 디바이스의 수명 및 신뢰성을 높일 수 있다.

[0458] 또한 복수의 발광 유닛은 같은 발광 재료를 가져도 좋고, 다른 발광 재료를 가져도 좋다. 또한 각 발광 유닛의 발광 재료는 특별히 한정되지 않는다. 신뢰성을 높이기 위하여 형광 발광의 발광 유닛이 복수 적층되는 것이 바람직하다. 예를 들어 같은 발광 재료를 가지는 경우에는, 청색의 형광 발광 유닛과 청색의 형광 발광 유닛을 조합함으로써 신뢰성이 높은 발광 디바이스를 제공할 수 있다. 또한 형광 발광의 발광 유닛과 인광 발광의 발광 유닛이 각각 1개 이상 적층되어도 좋다. 예를 들어 청색의 형광 발광 유닛과, 적색의 인광 발광 유닛과, 녹색의 발광 유닛을 조합함으로써 백색 발광이 가능한 발광 디바이스를 제공할 수 있다. 또는 신뢰성이 높은 발광 유닛의 조합으로서, 청색, 적색, 녹색의 각각을 형광 발광의 발광 유닛으로 하여도 좋다.

[0459] 또한 상술한 청색의 형광 발광 유닛과 청색의 형광 발광 유닛을 조합하는 구성의 경우, 발광 유닛으로부터 사출되는 청색의 광을 다른 색으로 변환할 수 있는 기능을 가지는 디바이스(예를 들어 퀀텀닷 디바이스 등)와 조합하여 사용하면 적합하다.

[0460] 본 실시형태는 적어도 그 일부를 본 명세서 중에 기재하는 다른 실시형태와 적절히 조합하여 실시할 수 있다.

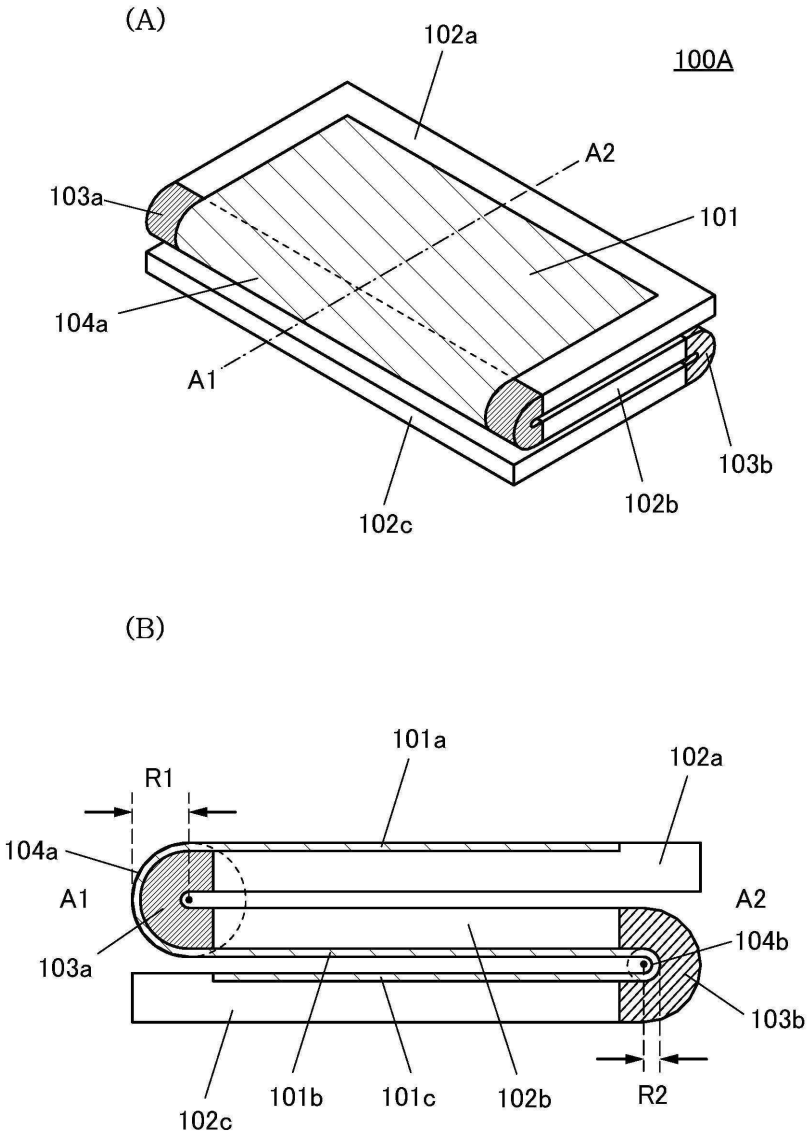
부호의 설명

[0461] 100A: 표시 장치, 100B: 표시 장치, 100C: 표시 장치, 100D: 표시 장치, 100E: 표시 장치, 101: 표시 패널, 101a: 영역, 101b: 영역, 101c: 영역, 102a: 하우징, 102b: 하우징, 102c: 하우징, 103a: 힌지, 103b: 힌지, 103c: 힌지, 104a: 곡면, 104b: 곡면, 105: 평면, 105a: 곡면, 105b: 곡면, 106: 그립부, 107: 수전 코일,

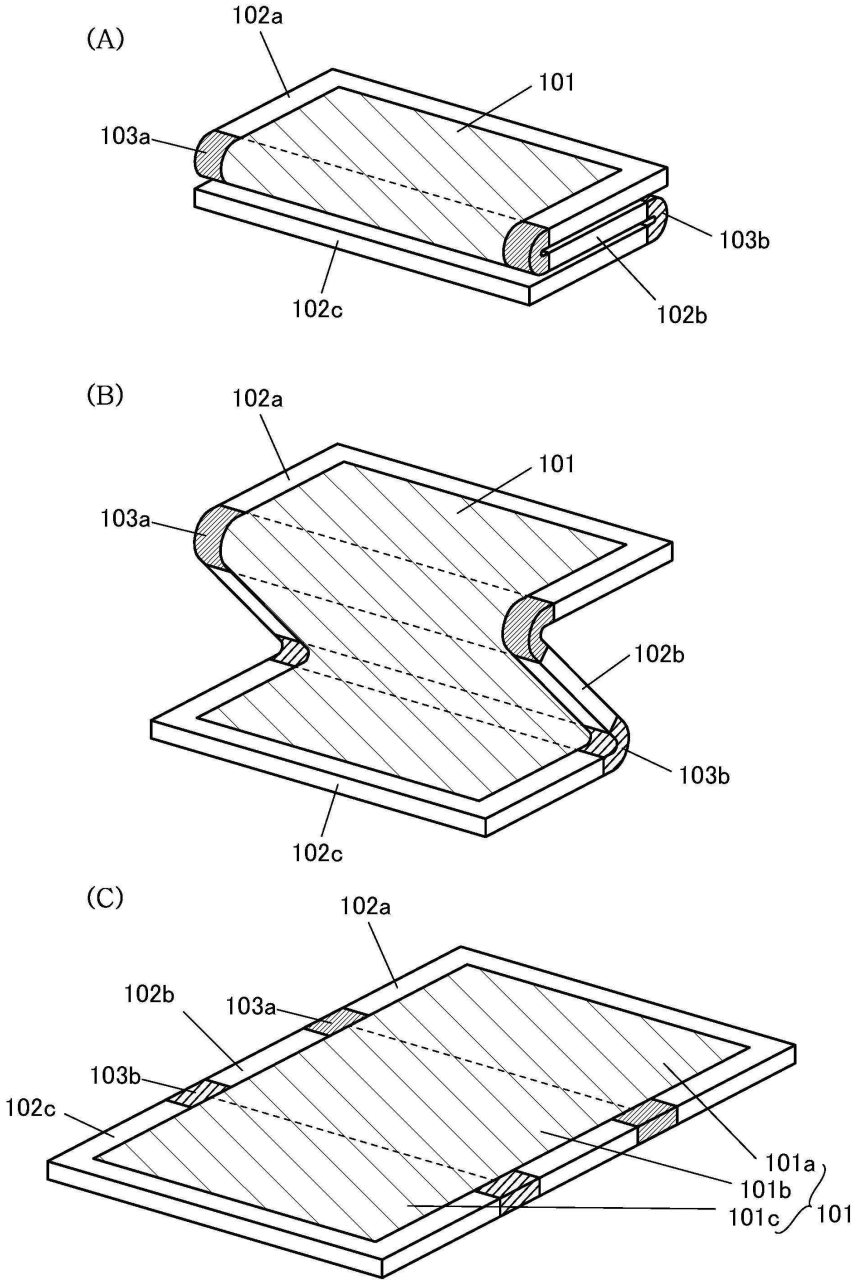
108: 수전 회로, 109: 충전기, 111: 주상체, 113a: 유닛, 113b: 유닛, 114: 주상체, 115: 주상체, 116a: 톱니바퀴, 116b: 톱니바퀴, 117: 배터리, 118: 보호 회로, 119: 제어 회로, 120: 센서, 121: 콤퍼레이터, 122: 트랜지스터, 123: 커패시터, 125: 안테나, 126: 안테나, 130: 화상, 131: 키보드, 132: 아이콘, 135a: 입출력 유닛, 135b: 입출력 유닛, 136a: 카메라, 136b: 카메라, 137: 센서, 138: 표시 패널, 139: 표시 패널, 140: 태양 전지, 141: 박막 태양 전지, 145: 외부 인터페이스, 146: 송수신 유닛, 147: 스피커, 148: 카메라, 149: 마이크로폰, 150: 스타일러스, 200: 표시 장치, 210: 표시 장치, 300: 화소, 301: 화소, 400: 화소 회로, 400EL: 화소 회로, 400LC: 화소 회로, 401: 회로, 401EL: 회로, 401LC: 회로, 501: 화소 회로, 502: 화소부, 504: 구동 회로부, 504a: 게이트 드라이버, 504b: 소스 드라이버, 506: 보호 회로, 507: 단자부, 550: 트랜지스터, 552: 트랜지스터, 554: 트랜지스터, 560: 커패시터, 562: 커패시터, 570: 액정 디바이스, 572: 발광 디바이스, 600: 텔레비전 장치, 601: 제어부, 602: 기억부, 603: 통신 제어부, 604: 화상 처리 회로, 605: 디코더 회로, 606: 영상 신호 수신부, 607: 타이밍 컨트롤러, 608: 소스 드라이버, 609: 게이트 드라이버, 620: 표시 패널, 621: 화소, 630: 시스템 버스, 700: 표시 패널, 700A: 표시 패널, 702: 화소부, 704: 소스 드라이버 회로부, 706: 게이트 드라이버 회로부, 708: FPC 단자부, 710: 배선, 716: FPC, 717: IC, 730: 절연층, 732: 밀봉층, 736: 착색층, 738: 차광층, 740: 지지 기판, 741: 보호층, 741a: 절연층, 741b: 절연층, 741c: 절연층, 742: 접착층, 743: 수지층, 744: 절연층, 745: 지지 기판, 746: 절연층, 747: 접착층, 749: 보호층, 750: 트랜지스터, 752: 트랜지스터, 760: 배선, 761: 도전층, 770: 절연층, 772: 도전층, 780: 이방성 도전막, 782: 발광 디바이스, 786: EL층, 788: 도전층, 790: 커패시터, 1101: 전극, 1102: 전극, 1103: EL층, 1109: 전하 발생층, 1111: 정공 주입층, 1112: 정공 수송층, 1113: 발광층, 1114: 전자 수송층, 1115: 전자 주입층, 1120: 발광 영역, 1123: 발광 유닛

도면

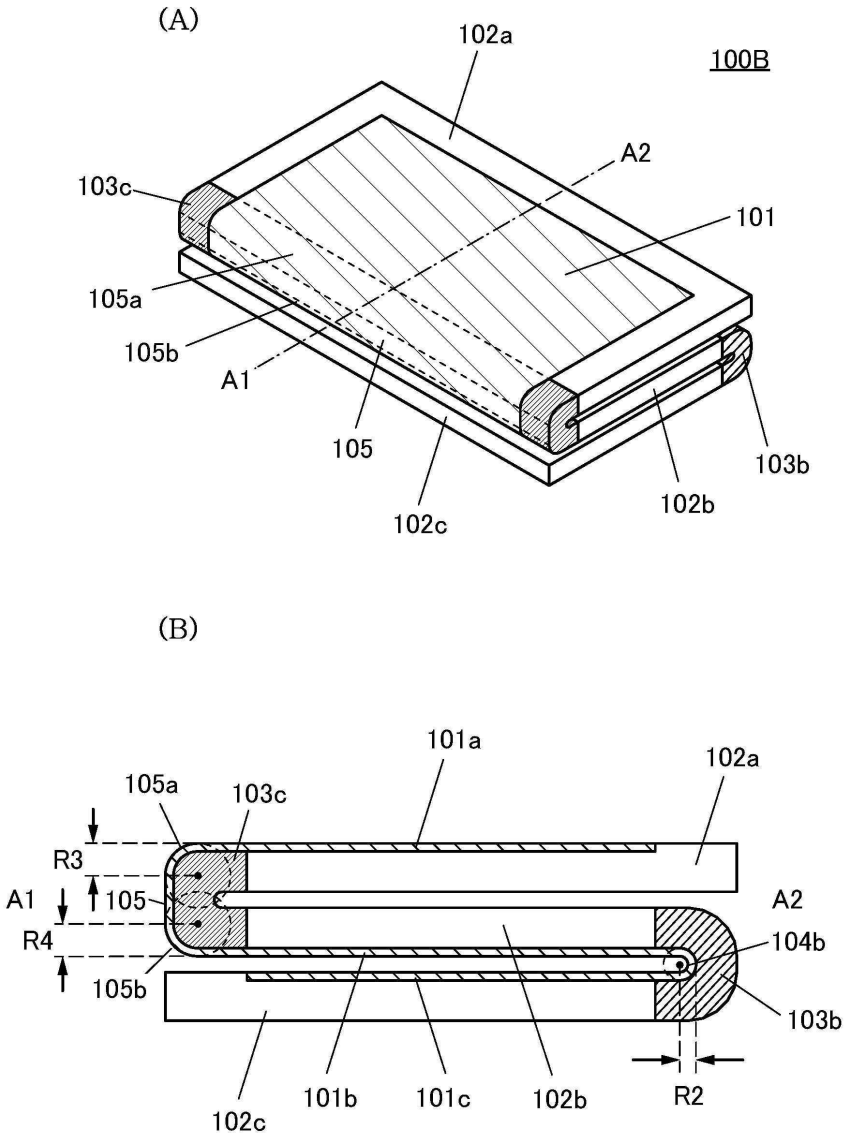
도면1


(A)
102a
100A
A2
103a
101
104a
A1
103b
102b
102c
(B)
101a
102a
R1
104a
A1
A2
104b
103a
103b
102c
101b
101c
102b
R2

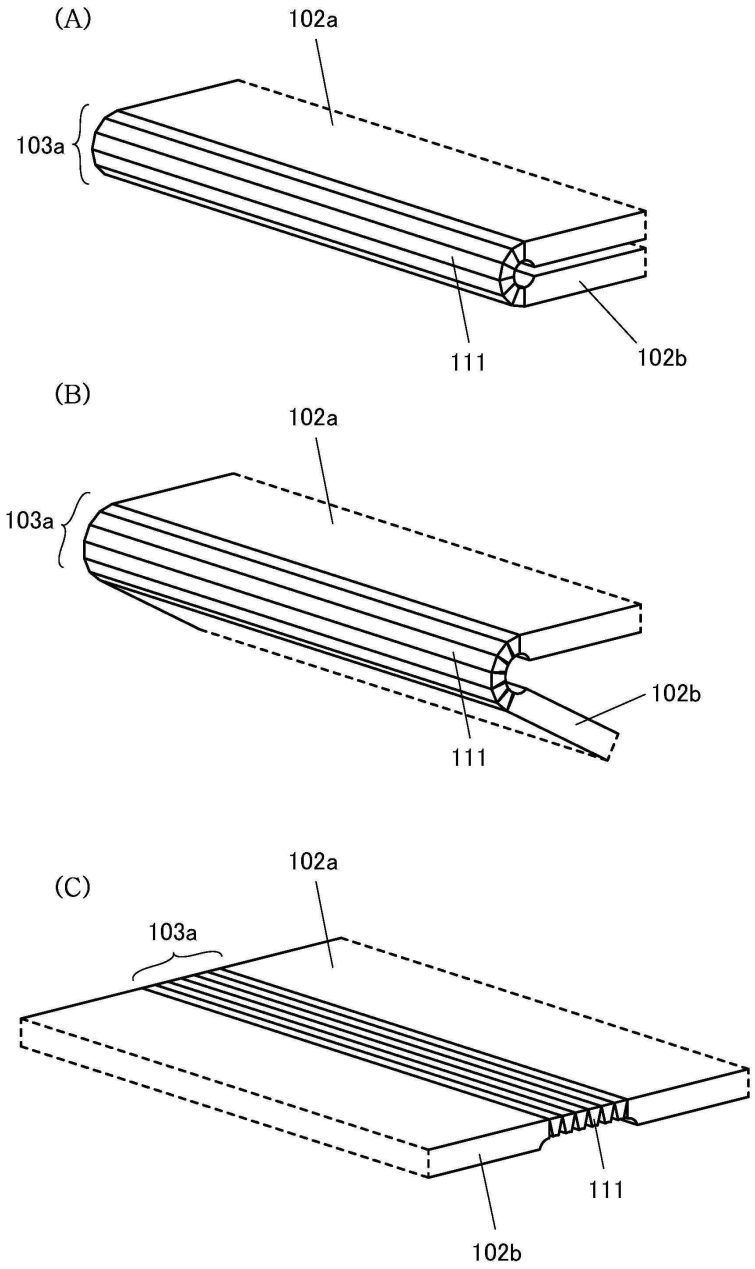
도면2


(A)
102a
101
103a
103b
102c
102b
(B)
102a
101
103a
102b
103b
102c
(C)
102a
102b
103a
103b
102c
101a
101b
101c
101

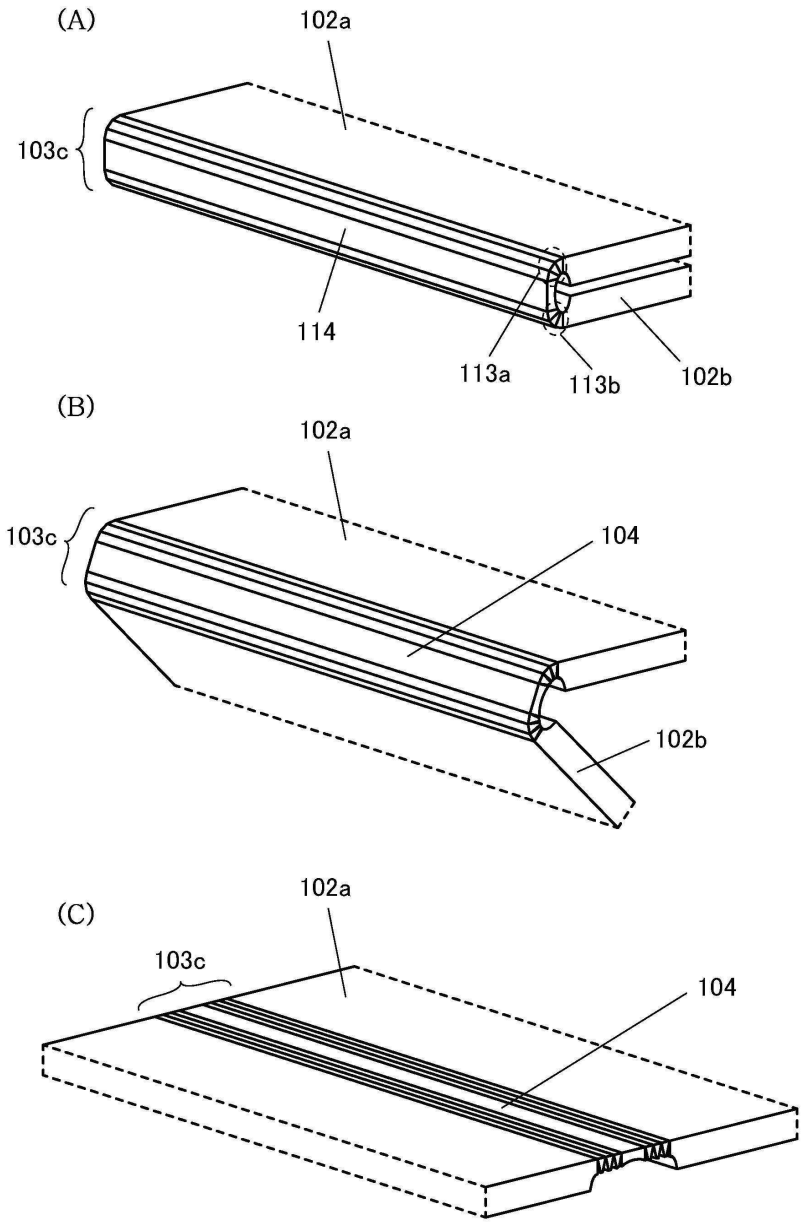
도면3


(A)
102a
100B
A2
103c
101
105a
105b
A1
105
103b
102c
102b
(B)
101a
102a
105a
103c
R3
A1
105
A2
R4
104b
105b
103b
R2
102c
101b
101c
102b

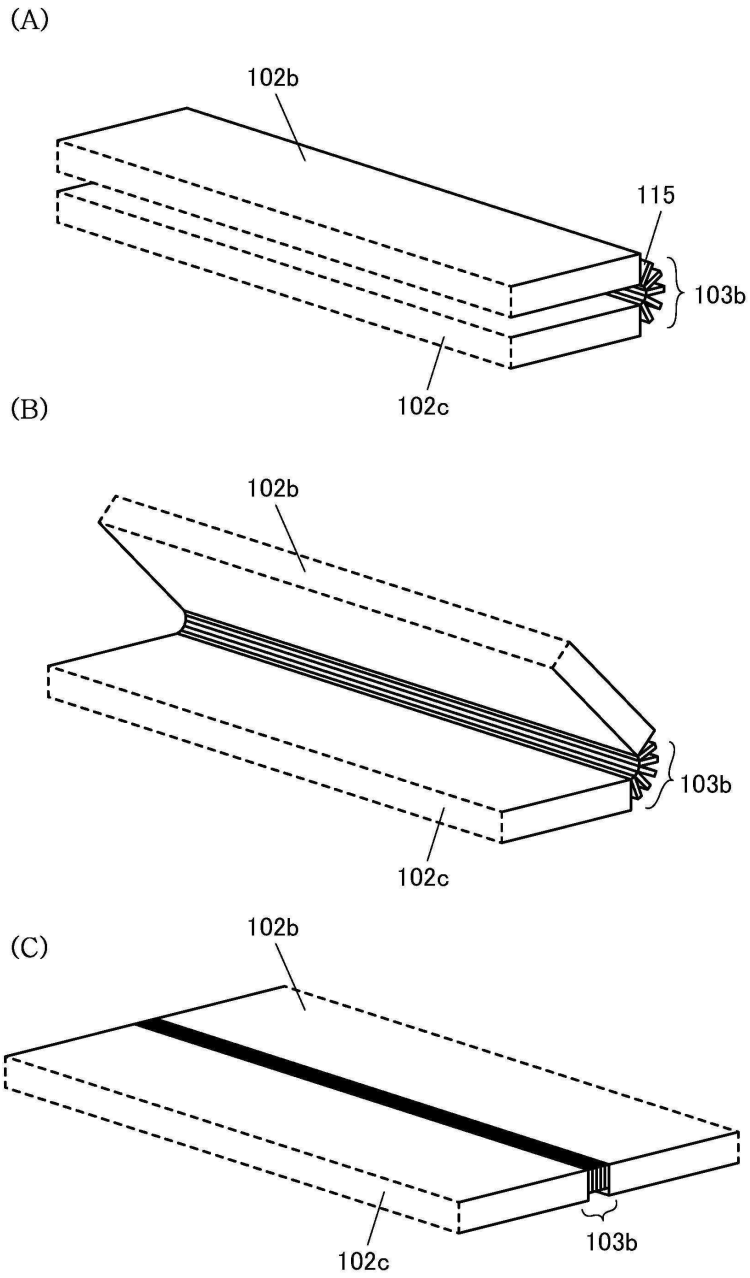
도면4



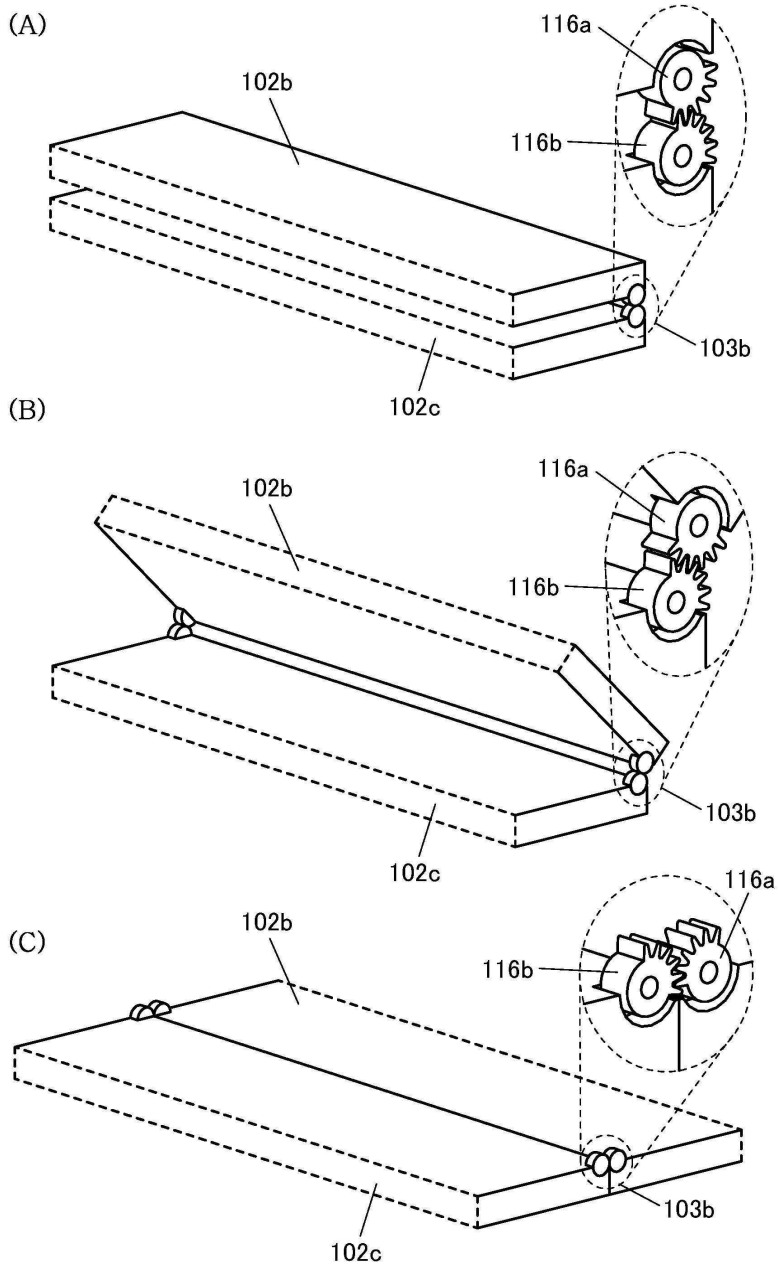
도면5


(A)
102a
103c
114
113a
113b
102b
(B)
102a
103c
104
102b
(C)
102a
103c
104

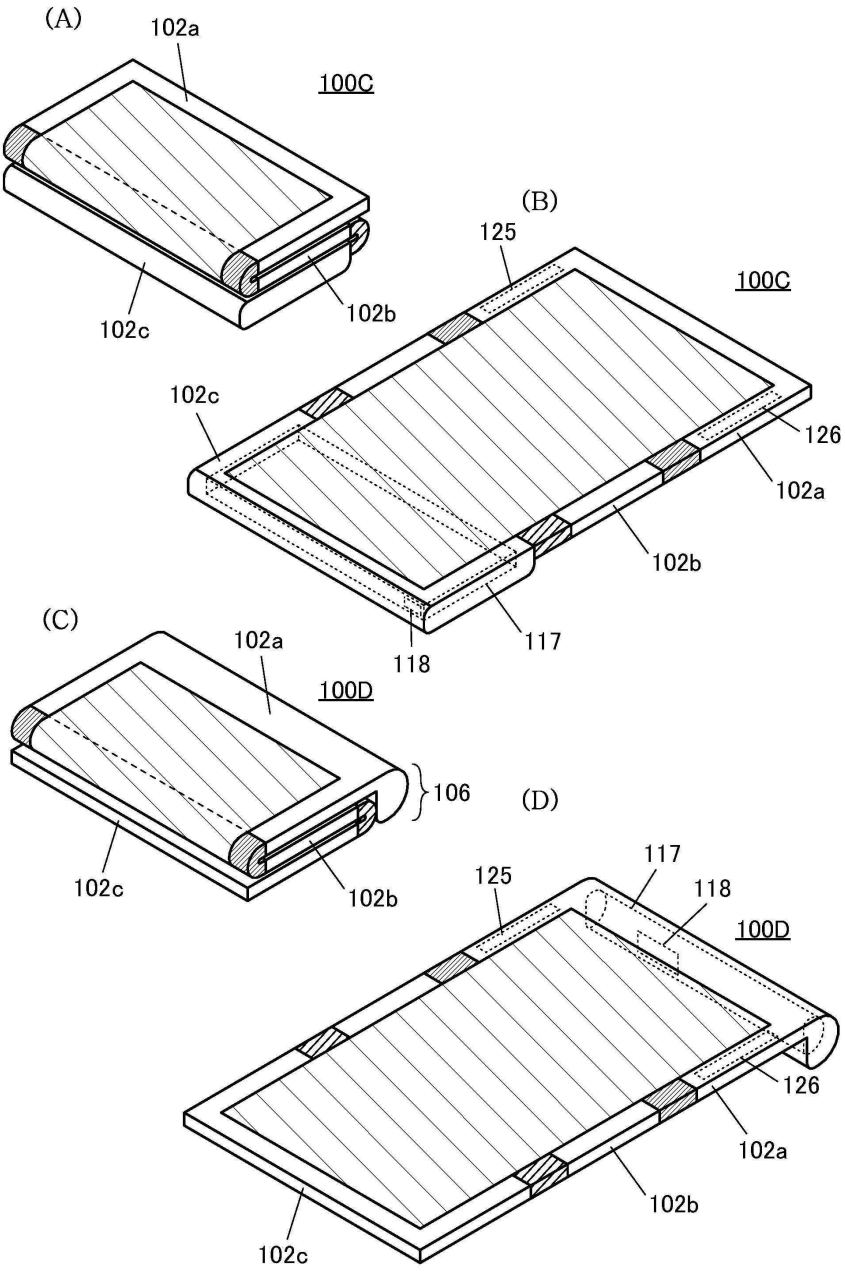
도면6



도면7

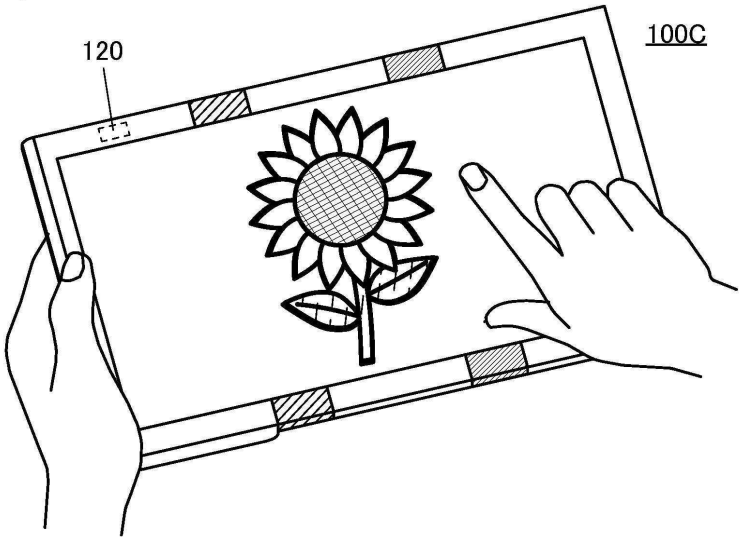

(A)
116a
102b
116b
103b
102c
(B)
116a
102b
116b
103b
102c
(C)
116a
102b
116b
103b
102c

도면8

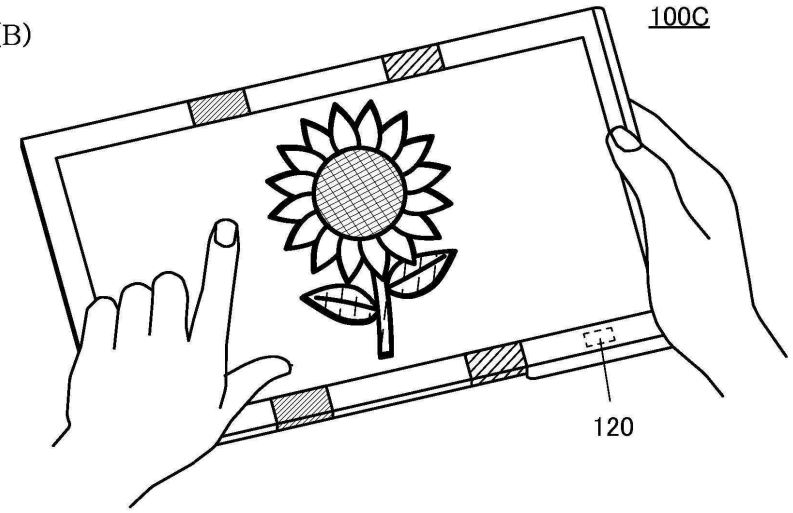

(A)
102a
100C
102c
102b
(B)
125
100C
102c
126
102a
102b
118
117
(C)
102a
100D
106
102c
102b
(D)
117
125
118
100D
126
102a
102b
102c

도면9

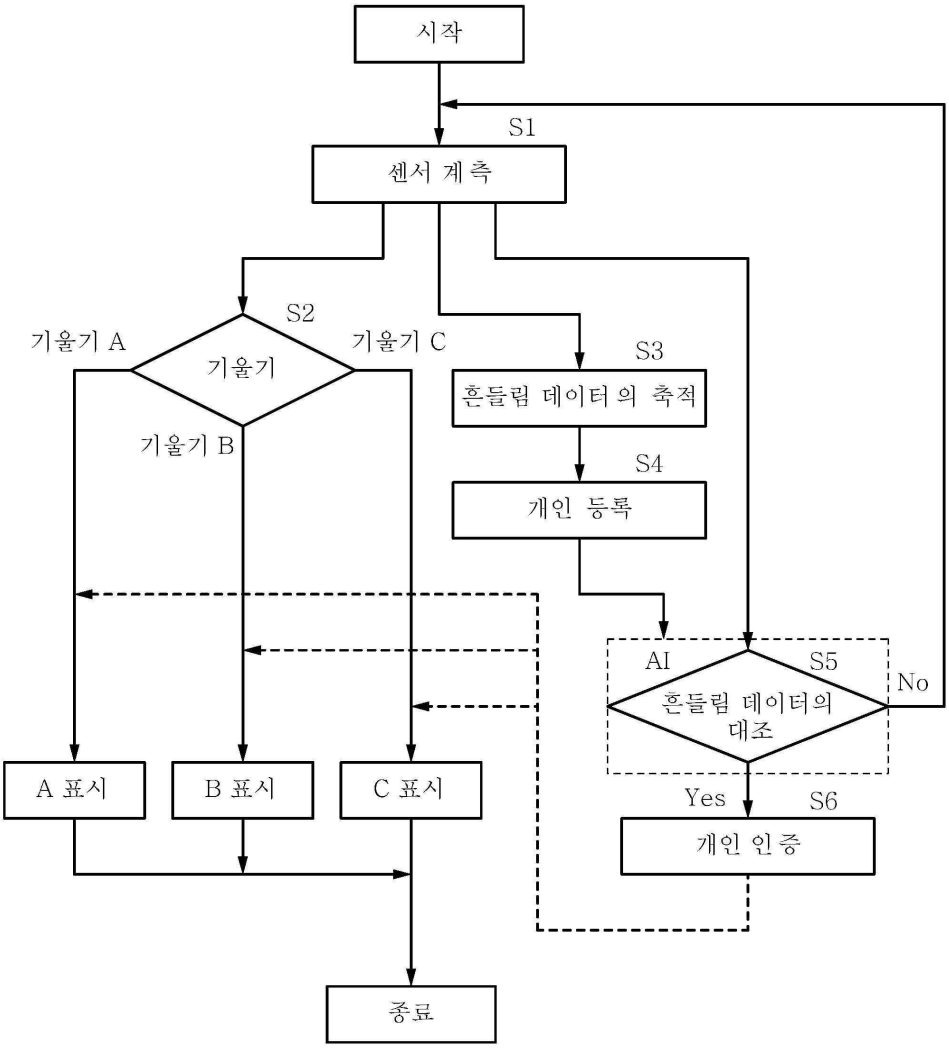
(A)



(B)

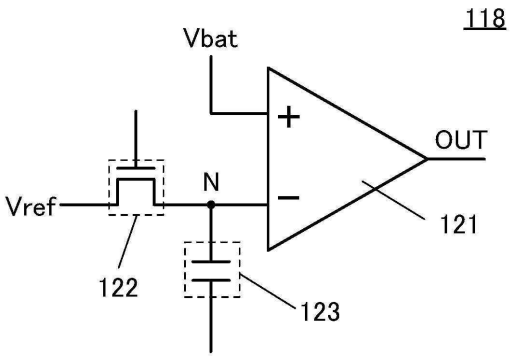


도면10

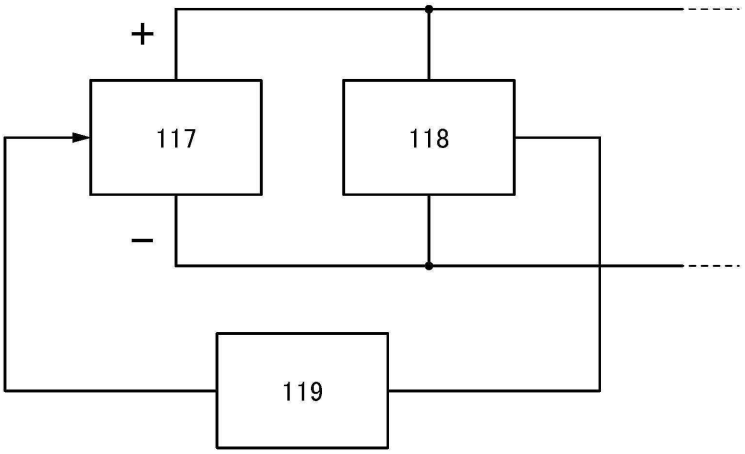

시작
S1
센서 계측
S2
기울기 A
기울기
기울기 C
기울기 B
S3
흔들림 데이터의 축적
S4
개인 등록
AI
S5
No
흔들림 데이터의
대조
Yes
S6
개인 인증
A 표시
B 표시
C 표시
종료

도면11

(A)

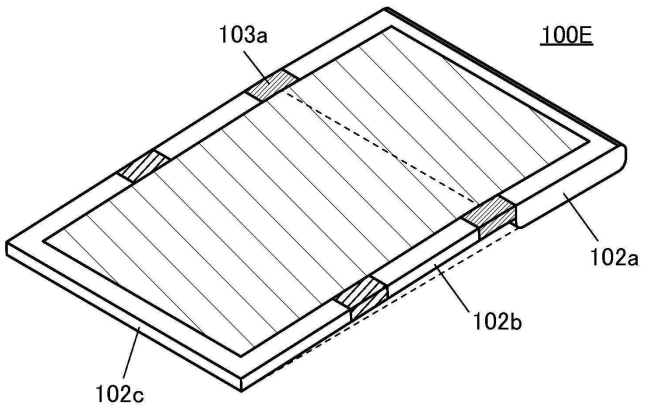


(B)

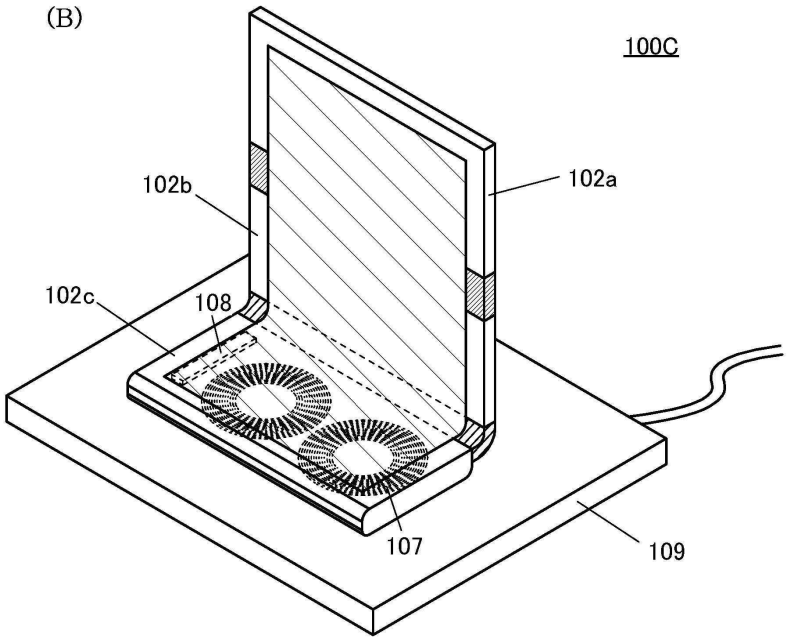


도면12

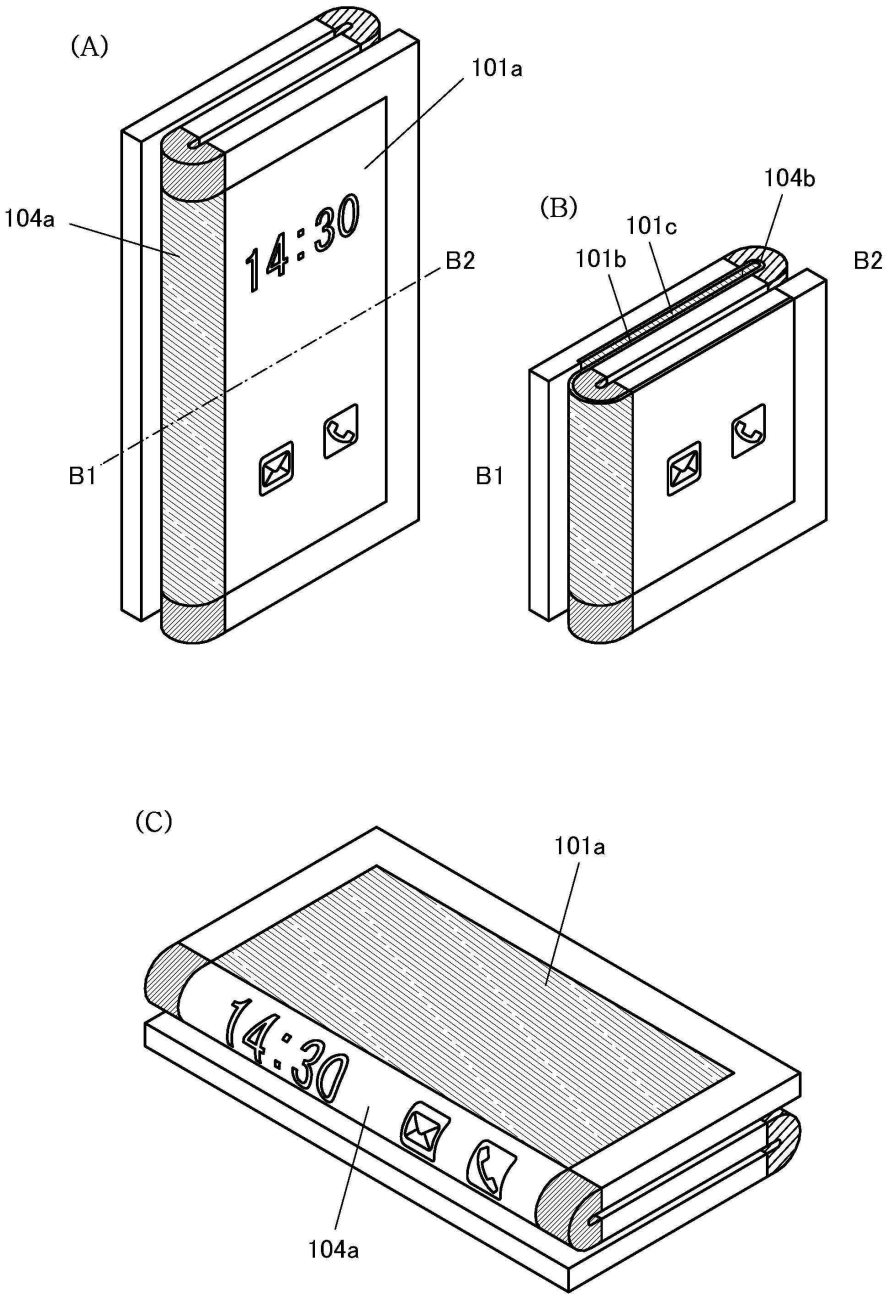
(A)



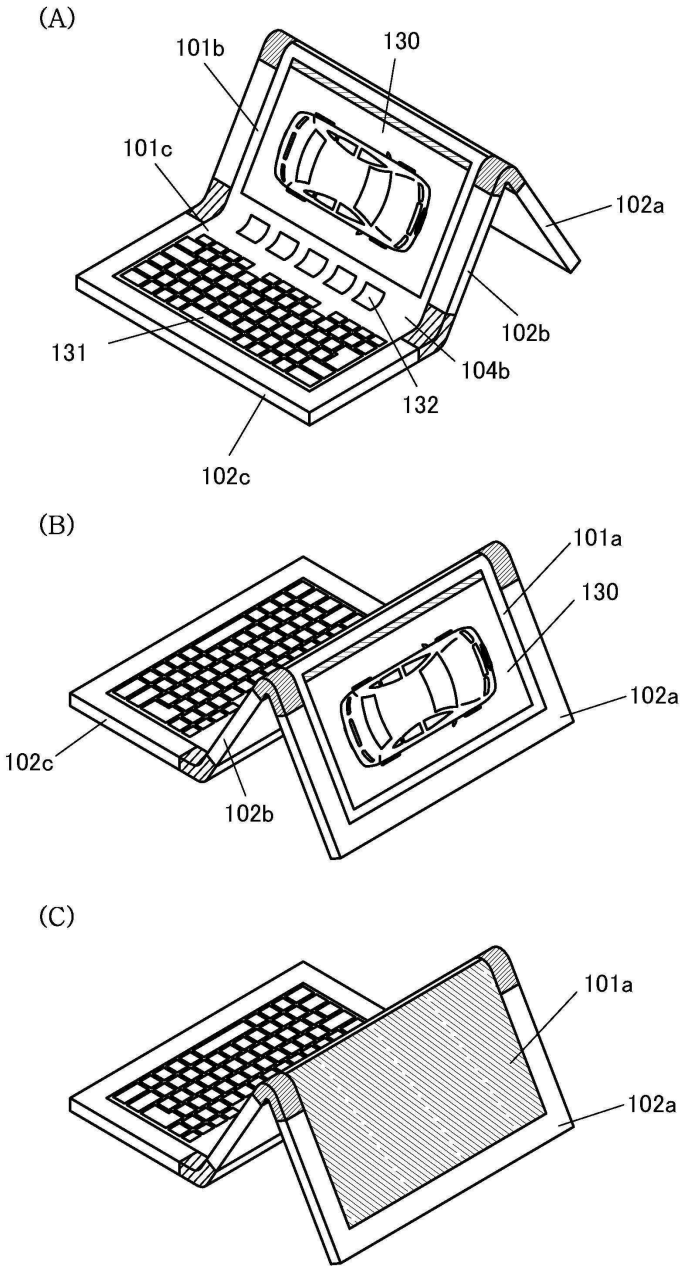
(B)



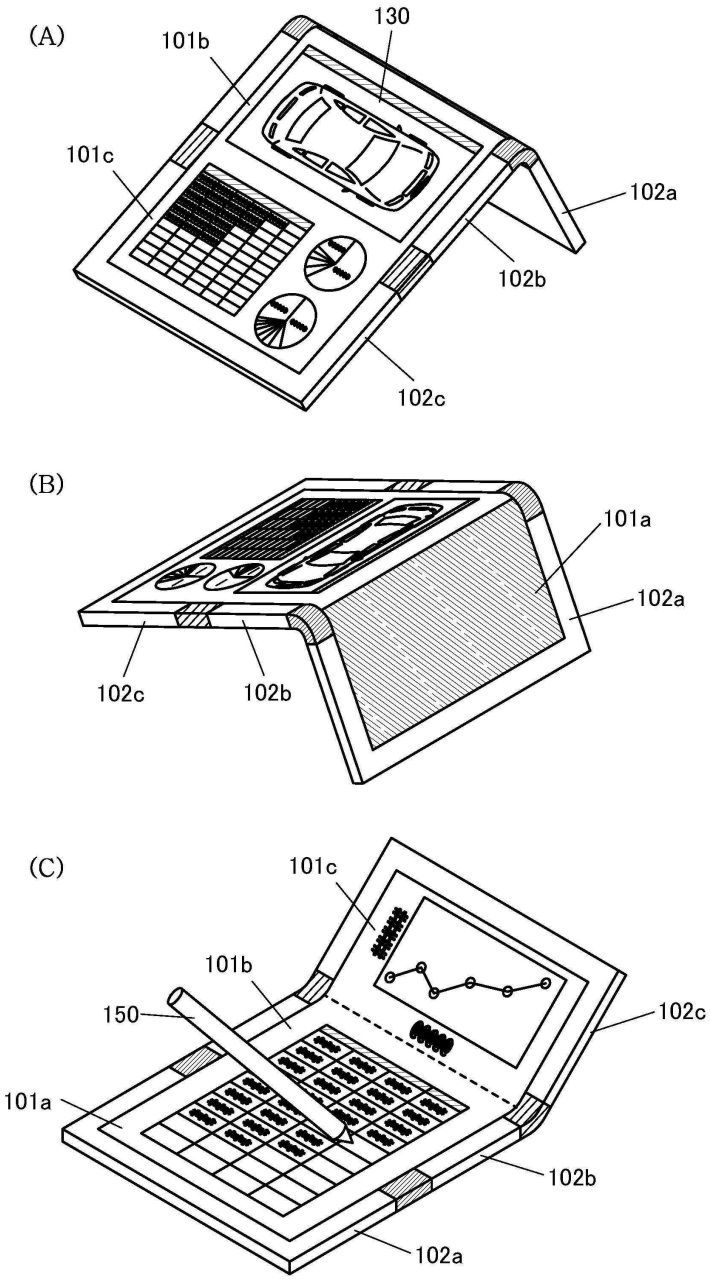
도면13



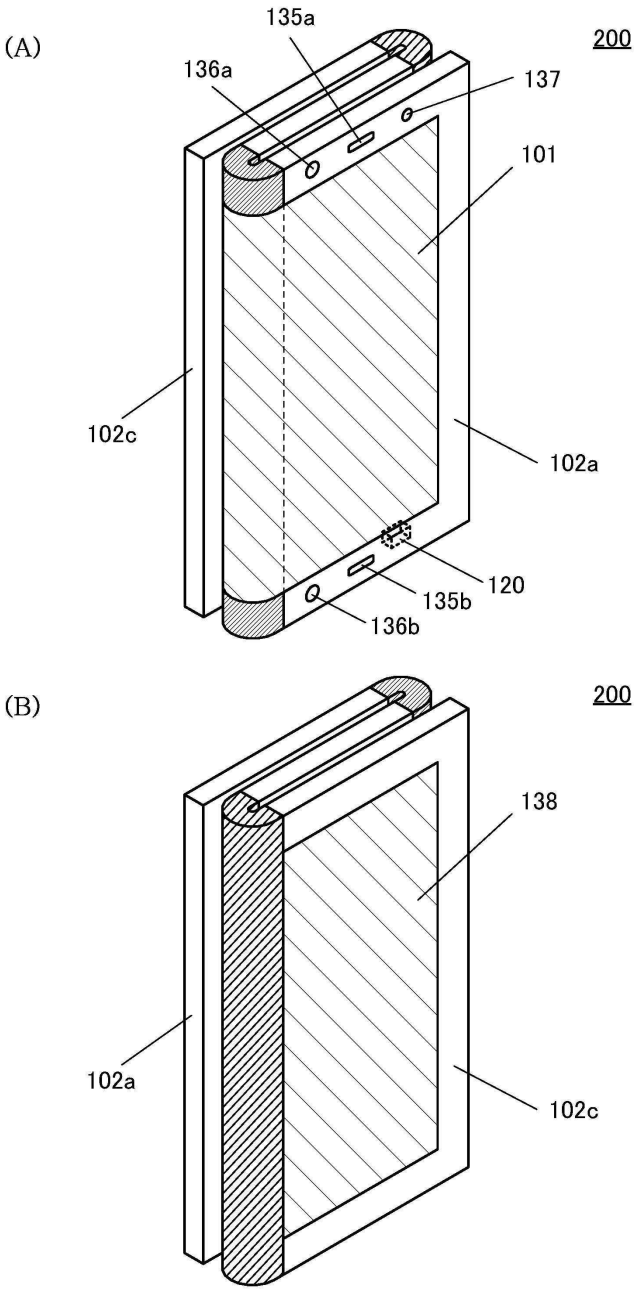
도면14


(A)
101b
130
101c
102a
102b
131
104b
132
102c
(B)
101a
130
102a
102c
102b
(C)
101a
102a

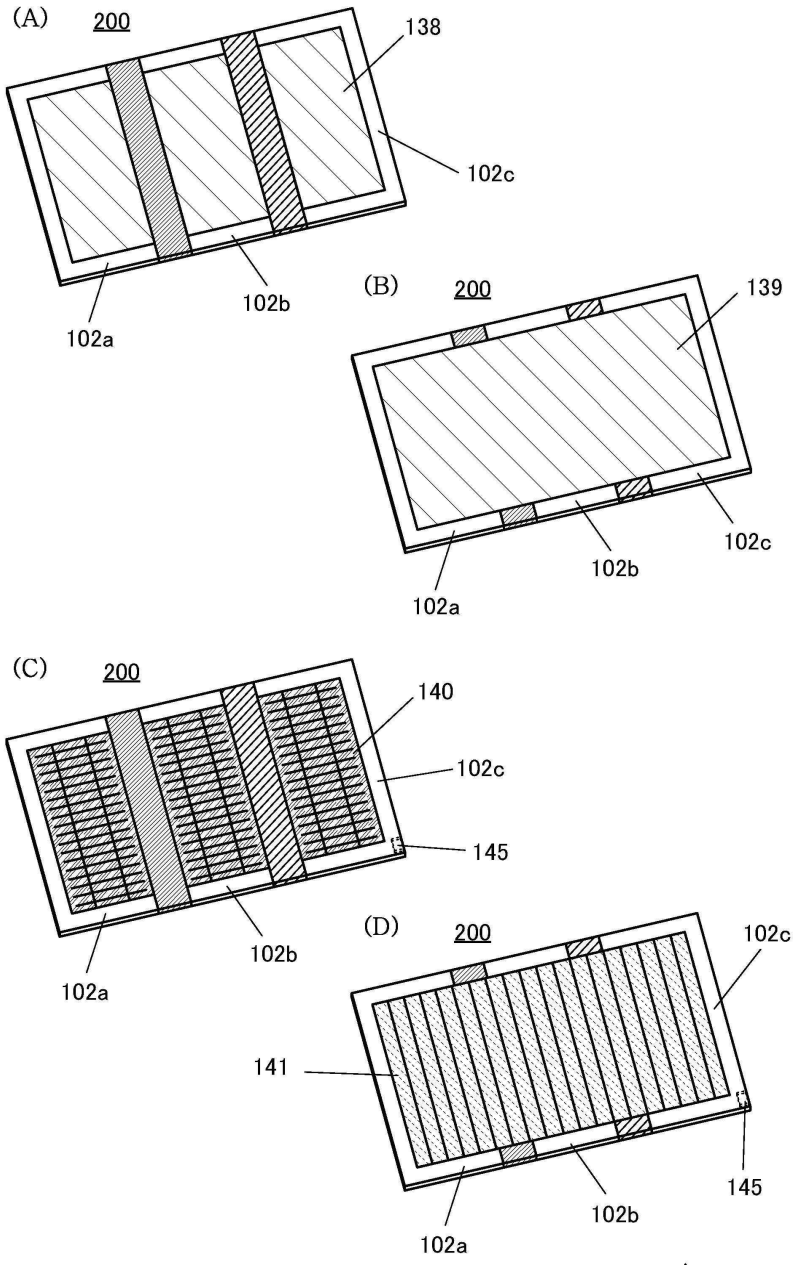
도면15


(A)
130
101b
101c
102a
102b
102c
(B)
101a
102a
102c
102b
(C)
101c
101b
150
102c
101a
102b
102a

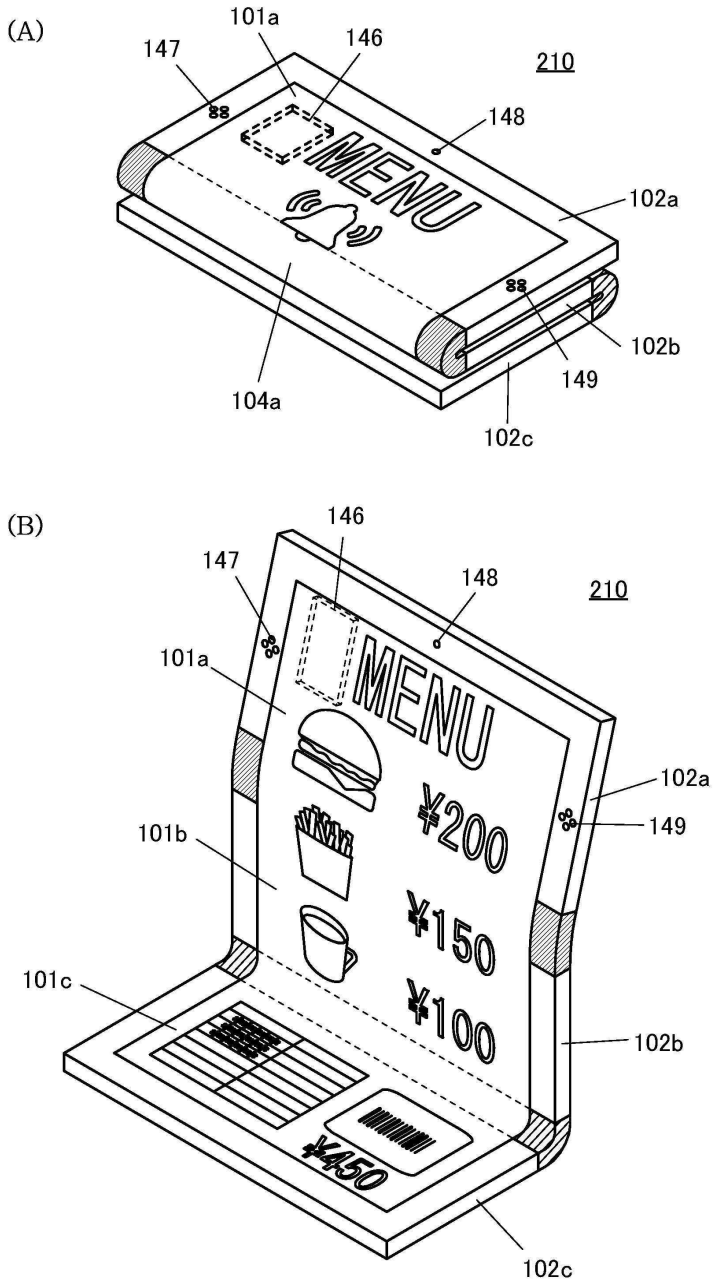
도면16


(A)
200
135a
136a
137
101
102c
102a
120
135b
136b
(B)
200
138
102a
102c

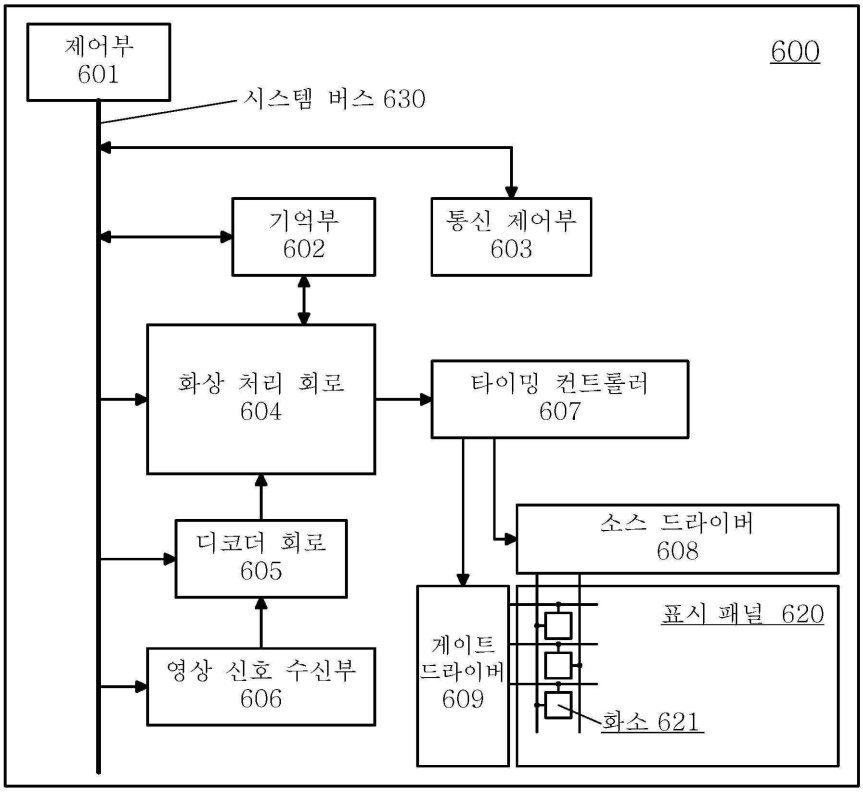
도면17


(A)
200
138
102c
102b
102a
(B)
200
139
102c
102b
102a
(C)
200
140
102c
145
102b
102a
(D)
200
102c
141
145
102b
102a

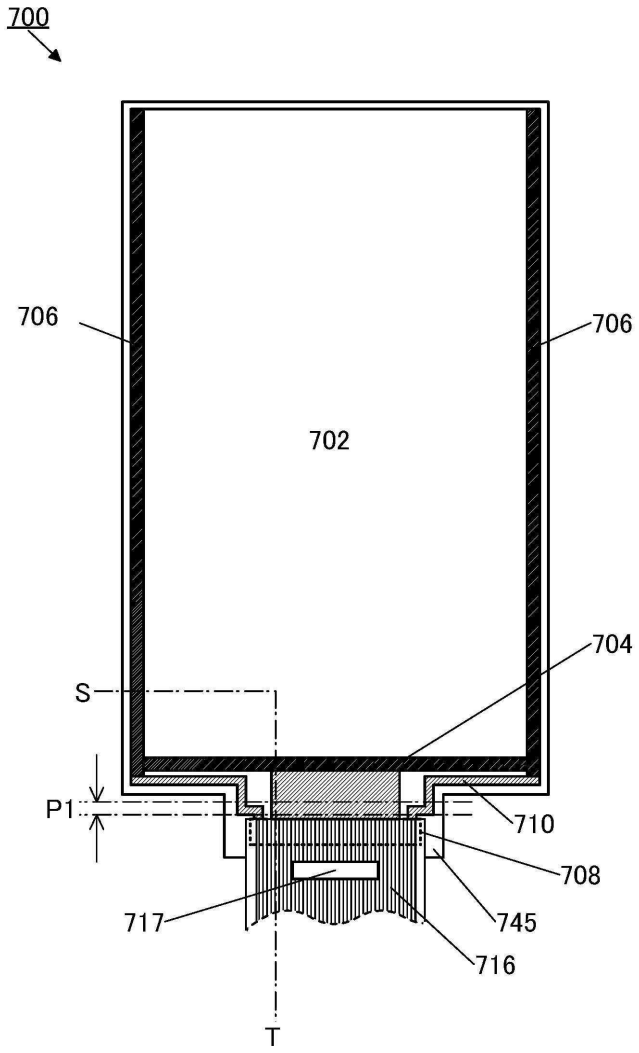
도면18


(A)
101a
147
146
210
148
MENU
102a
102b
149
104a
102c
(B)
146
147
148
210
101a
MENU
¥200
¥150
¥100
¥450
102a
149
101b
101c
102b
102c

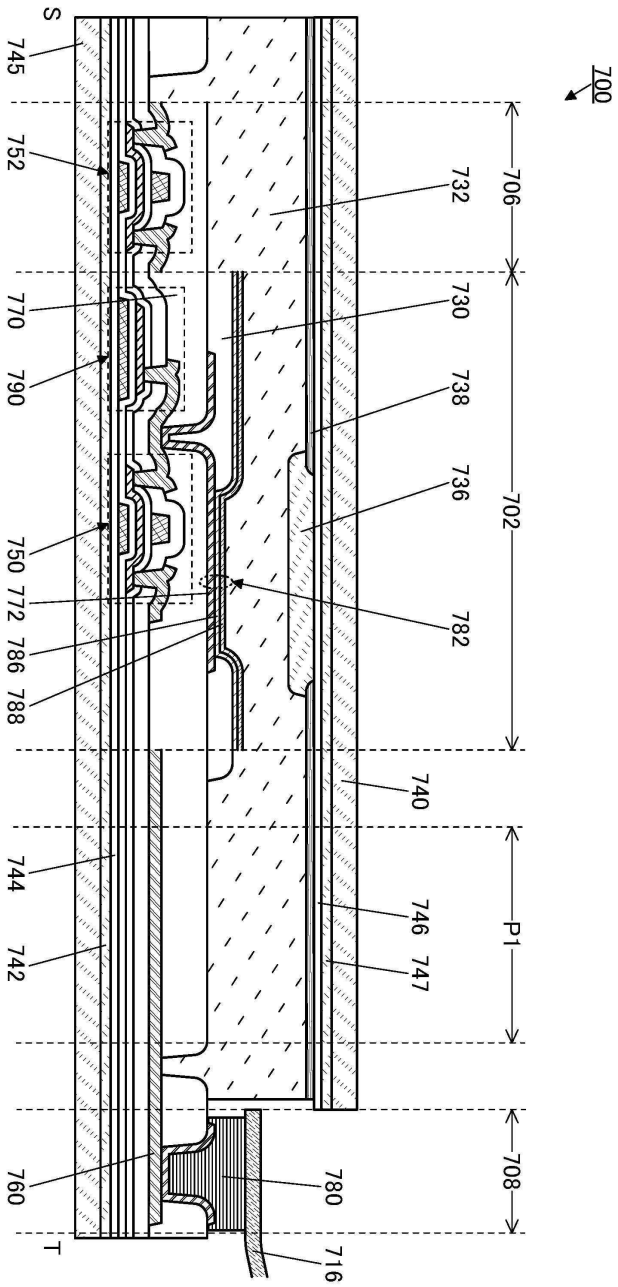
도면19


제어부
601
600
시스템 버스 630
기억부
602
통신 제어부
603
화상 처리 회로
604
타이밍 컨트롤러
607
소스 드라이버
608
디코더 회로
605
표시 패널 620
게이트
드라이버
609
영상 신호 수신부
606
화소 621

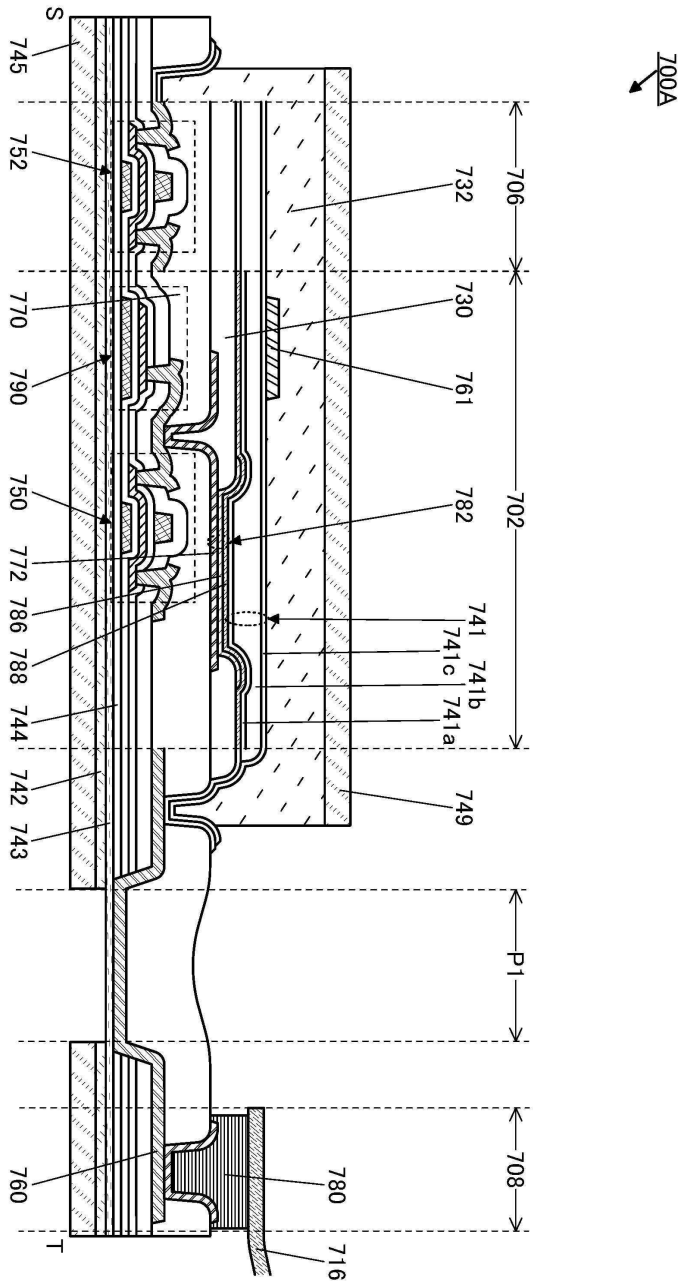
도면20



도면21

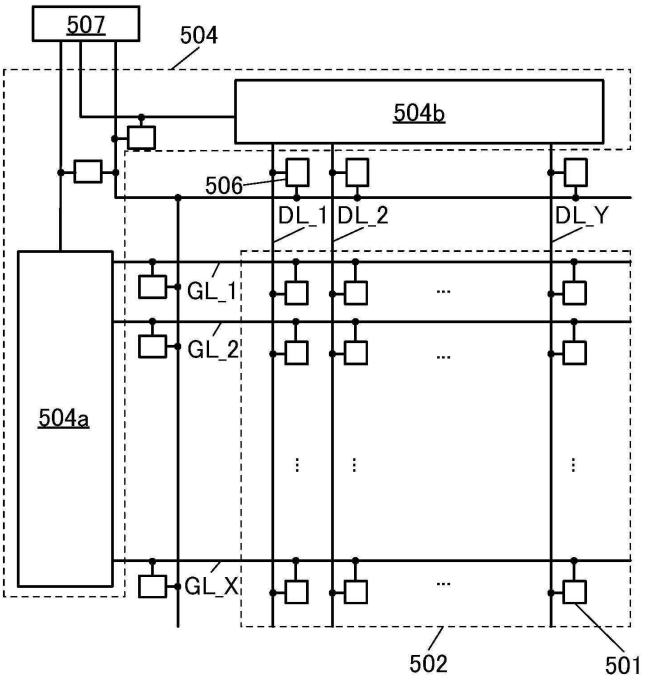

S
745
752
770
790
750
772
786
788
744
742
760
T
732
730
738
736
782
740
746
747
780
716
700
706
702
P1
708

도면22

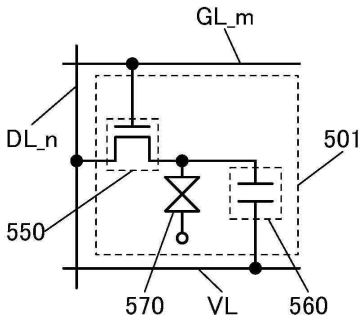

700A
S
745
752
770
790
750
772
786
788
744
742
743
760
T
732
730
761
782
741
741c
741b
741a
749
780
716
706
702
P1
708

도면23

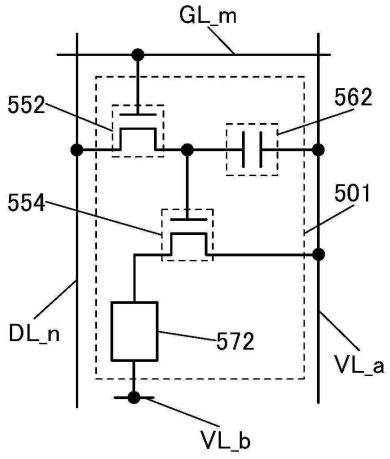
(A)


507
504
504b
506
DL_1
DL_2
DL_Y
GL_1
GL_2
GL_X
504a
502
501

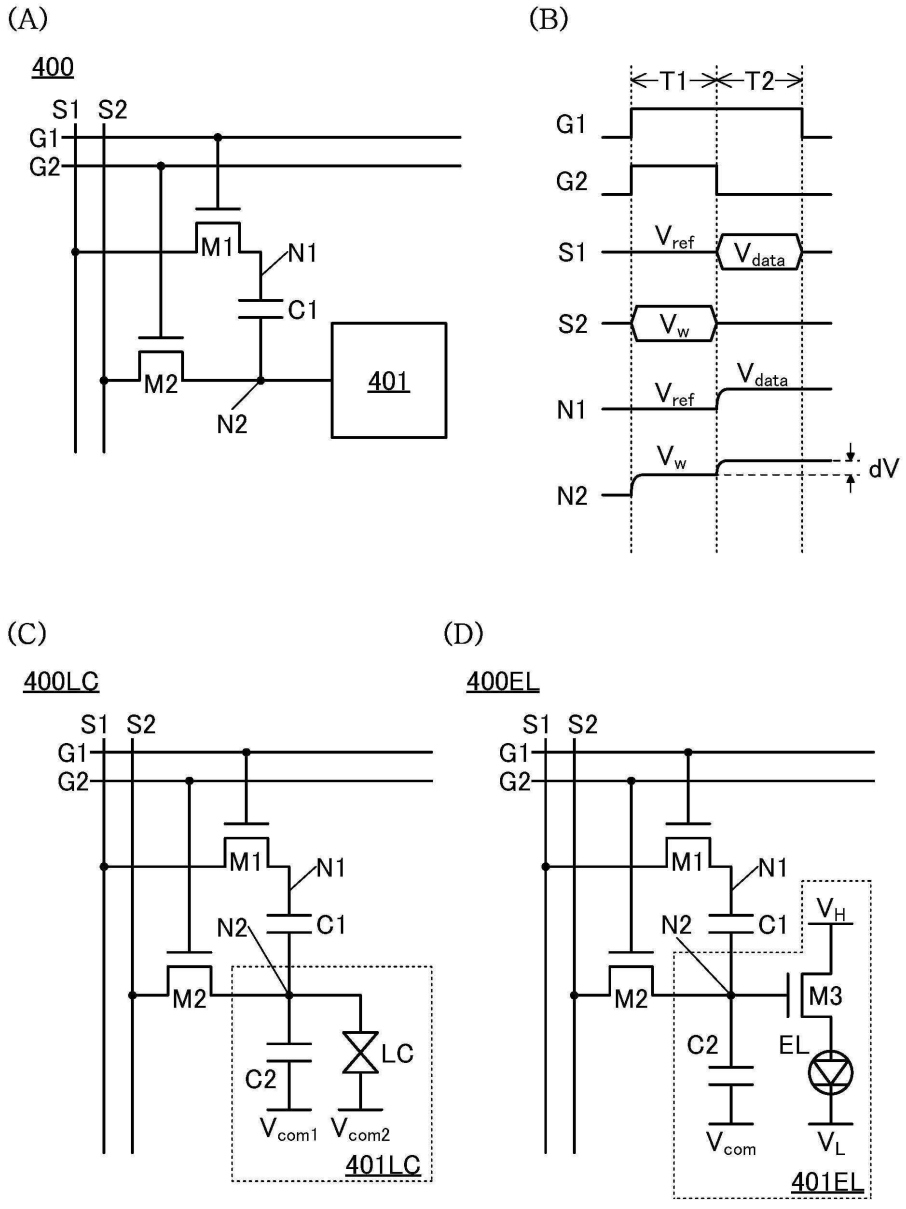
(B)


GL_m
DL_n
501
550
570
VL
560

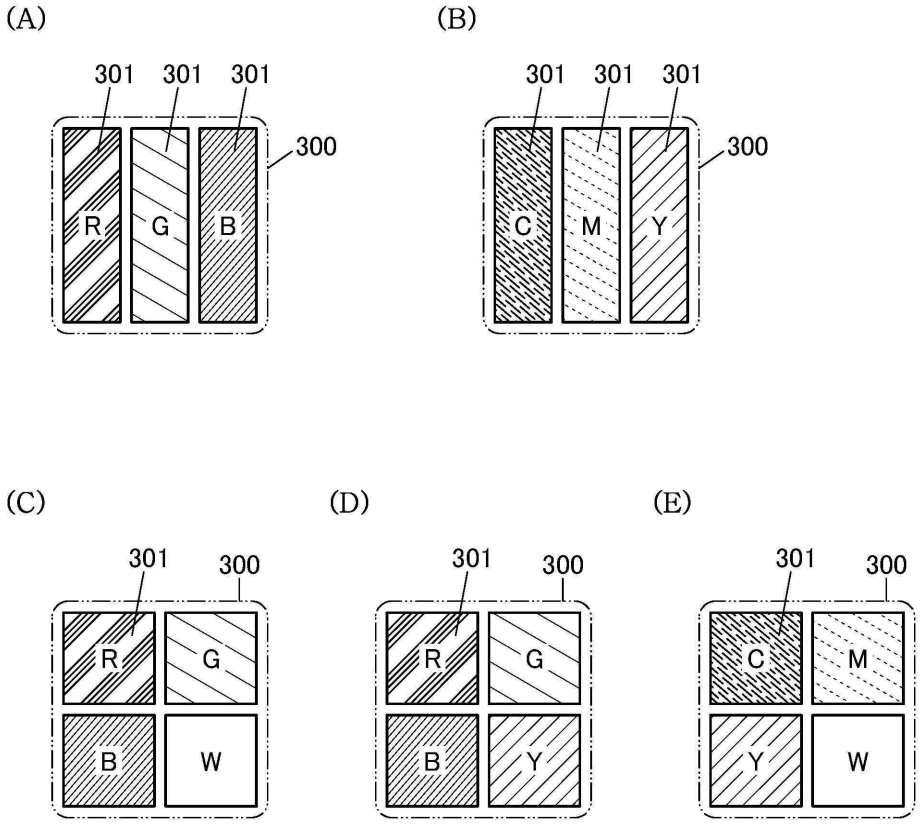
(C)


GL_m
552
562
554
501
DL_n
572
VL_a
VL_b

도면24

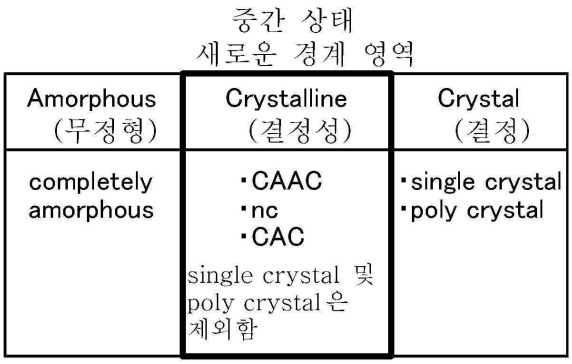

(A)
400
S1
S2
G1
G2
M1
N1
C1
M2
N2
401
(B)
T1
T2
G1
G2
S1
S2
N1
N2
Vref
Vdata
Vw
Vdata
Vref
Vw
dV
(C)
400LC
S1
S2
G1
G2
M1
N1
N2
C1
M2
C2
LC
Vcom1
Vcom2
401LC
(D)
400EL
S1
S2
G1
G2
M1
N1
N2
C1
VH
M2
M3
C2
EL
Vcom
VL
401EL

도면25

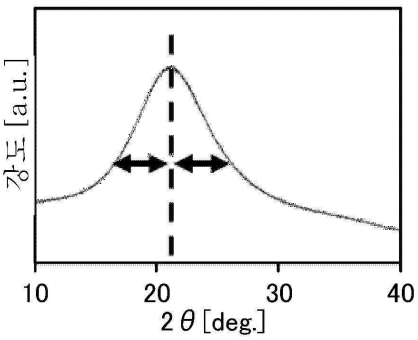

(A)
301
301
301
300
R
G
B
(B)
301
301
301
300
C
M
Y
(C)
301
300
R
G
B
W
(D)
301
300
R
G
B
Y
(E)
301
300
C
M
Y
W

도면26

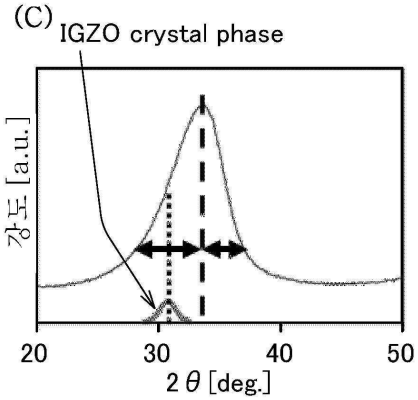
(A)


중간 상태
새로운 경계 영역
Amorphous
(무정형)
Crystalline
(결정성)
Crystal
(결정)
completely amorphous
·CAAC
·nc
·CAC
single crystal 및 poly crystal은 제외함
·single crystal
·poly crystal

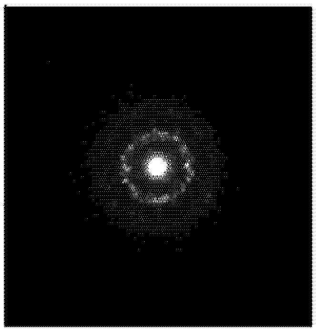
(B)


강도 [a.u.]
10
20
30
40
2θ [deg.]

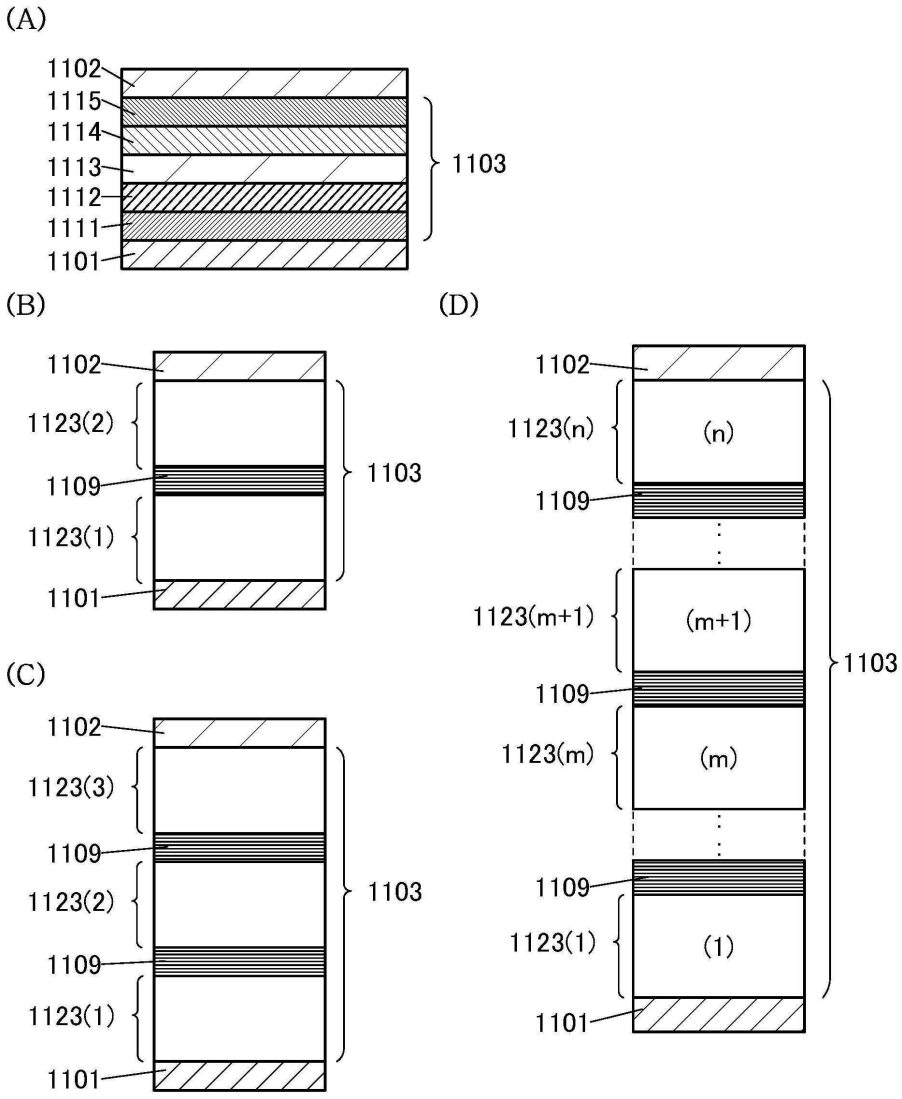
(C)


IGZO crystal phase
강도 [a.u.]
20
30
40
50
2θ [deg.]

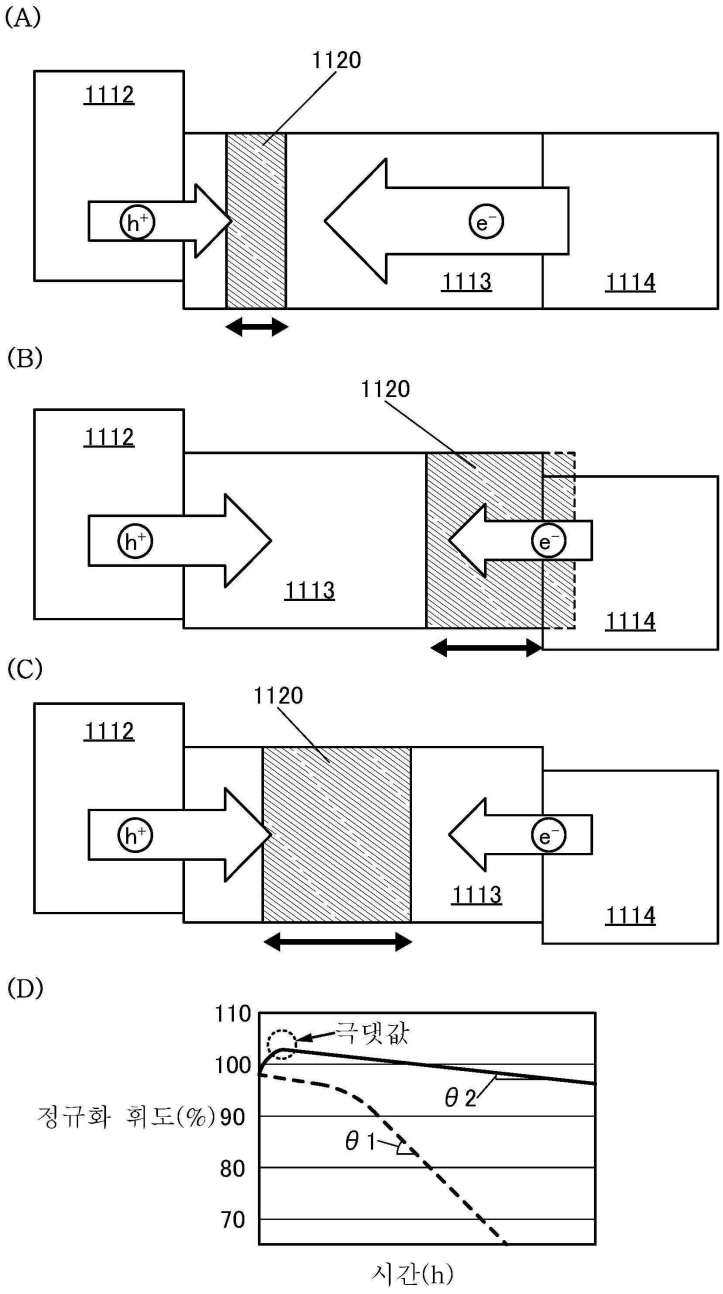
(D)



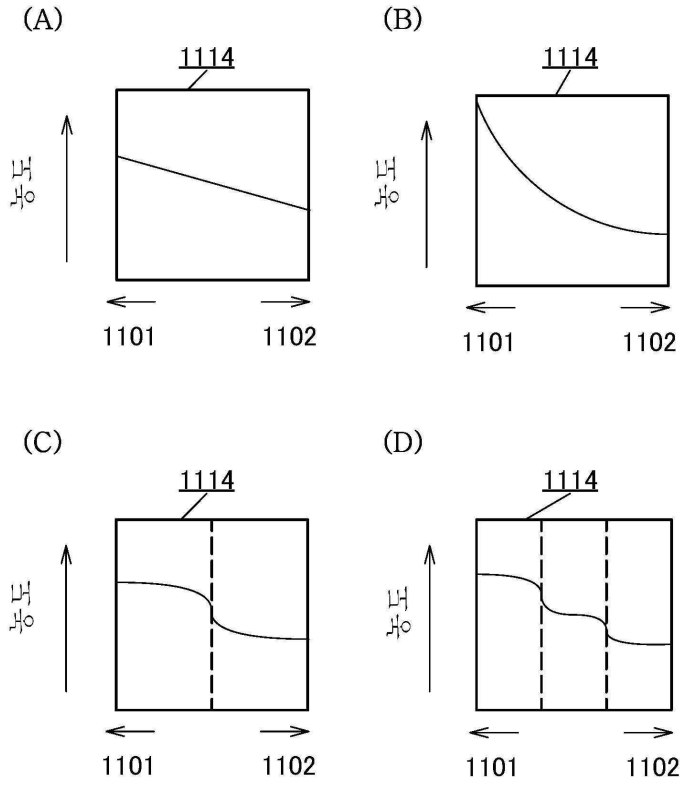
도면27


(A)
1102
1115
1114
1113
1112
1111
1101
1103
(B)
1102
1123(2)
1109
1123(1)
1101
1103
(C)
1102
1123(3)
1109
1123(2)
1109
1123(1)
1101
1103
(D)
1102
1123(n)
(n)
1109
1123(m+1)
(m+1)
1109
1123(m)
(m)
1109
1123(1)
(1)
1101
1103

도면28


(A)
1120
1112
h+
e-
1113
1114
(B)
1120
1112
h+
e-
1113
1114
(C)
1120
1112
h+
e-
1113
1114
(D)
110
100
90
80
70
정규화 휘도(%)
극댓값
θ2
θ1
시간(h)

도면29


(A)
1114
농도
1101
1102
(B)
1114
농도
1101
1102
(C)
1114
농도
1101
1102
(D)
1114
농도
1101
1102